

RL78/G1F

R01AN3032JJ0101

Rev.1.01

タイマ RD、タイマ・アレイ・ユニット、コンパレータ連動による

2016.02.10

TIMER WINDOW 出力 CC-RL

要旨

本アプリケーションノートでは、RL78/G1F のタイマ RD、タイマ・アレイ・ユニット(TAU)とコンパレータ(CMP)を連動させて使用する TIMER WINDOW 出力について説明します。

TIMER WINDOW 出力とは、TAU 出力 (TO02) がロウ・レベルの期間は、CMP 出力をロウ・レベルにする機能です。つまり、TAU 出力 (TO02) がハイ・レベルの期間のみ、CMP での電圧検出を有効にできません。

RL78/G1F では、タイマ RD 出力(TRDIOxx xx=B0,C0,D0,A1,B1,C1)の有効エッジ (立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能) を TAU0 のチャンネル 0 のスタート・トリガに設定することが可能です。従って、タイマ RD で PWM 出力を行っている場合に、タイマ RD 出力に連動して、CMP での電圧検出期間を設定できます。

対象デバイス

RL78/G1F

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	4
3. ハードウェア説明	5
3.1 ハードウェア構成例	5
3.2 使用端子一覧	5
4. ソフトウェア説明	6
4.1 動作概要	6
4.2 オプション・バイトの設定	9
4.3 関数一覧	9
4.4 関数仕様	9
4.5 フローチャート	12
4.5.1 全体フローチャート	12
4.5.2 初期設定	12
4.5.3 周辺機能初期設定	13
4.5.4 CPU クロック初期設定	14
4.5.5 TAU0 初期設定	15
4.5.6 CMP 初期設定	25
4.5.7 タイマ RD0 初期設定	32
4.5.8 メイン処理	39
4.5.9 TAU0 カウント開始	39
4.5.10 CMP1 動作開始	41
4.5.11 タイマ RD0 カウント開始	42
5. サンプルコード	44
6. 参考ドキュメント	44

1. 仕様

本アプリケーションノートの仕様を示します。タイマ RD は PWM 機能に設定にして、TRDIOB0 端子から周期 300us、Duty30%の PWM 出力を行います。TAU は TRDIOB0 の立ち上がりエッジをスタート・トリガとするワンショット・パルス出力機能を使用します。ここではディレイを 10us、パルス幅を 100us とします。

CMP は IVCMP10 入力電圧と内部のコンパレータ基準電圧用 D/A コンバータとの比較結果を TIMER WINDOW 出力として VCOU1 端子から出力させます。D/A コンバータの出力は $VDD \times 128 / 256$ とします。

表 1.1 に使用する周辺機能と用途を、図 1.1 に TIMER WINDOW 出力を行った CMP 出力例を示します。TO2 パルス出力期間中は、CMP 出力がマスクされるため、点線の VCOU1 出力が端子からは出力されません。

表 1.1 使用する周辺機能と用途

周辺機能	用途
タイマ RD	PWM 出力
タイマ・アレイ・ユニット (TAU)	CMP1 出カインェブル信号出力
コンパレータ (CMP)	コンパレータ出力

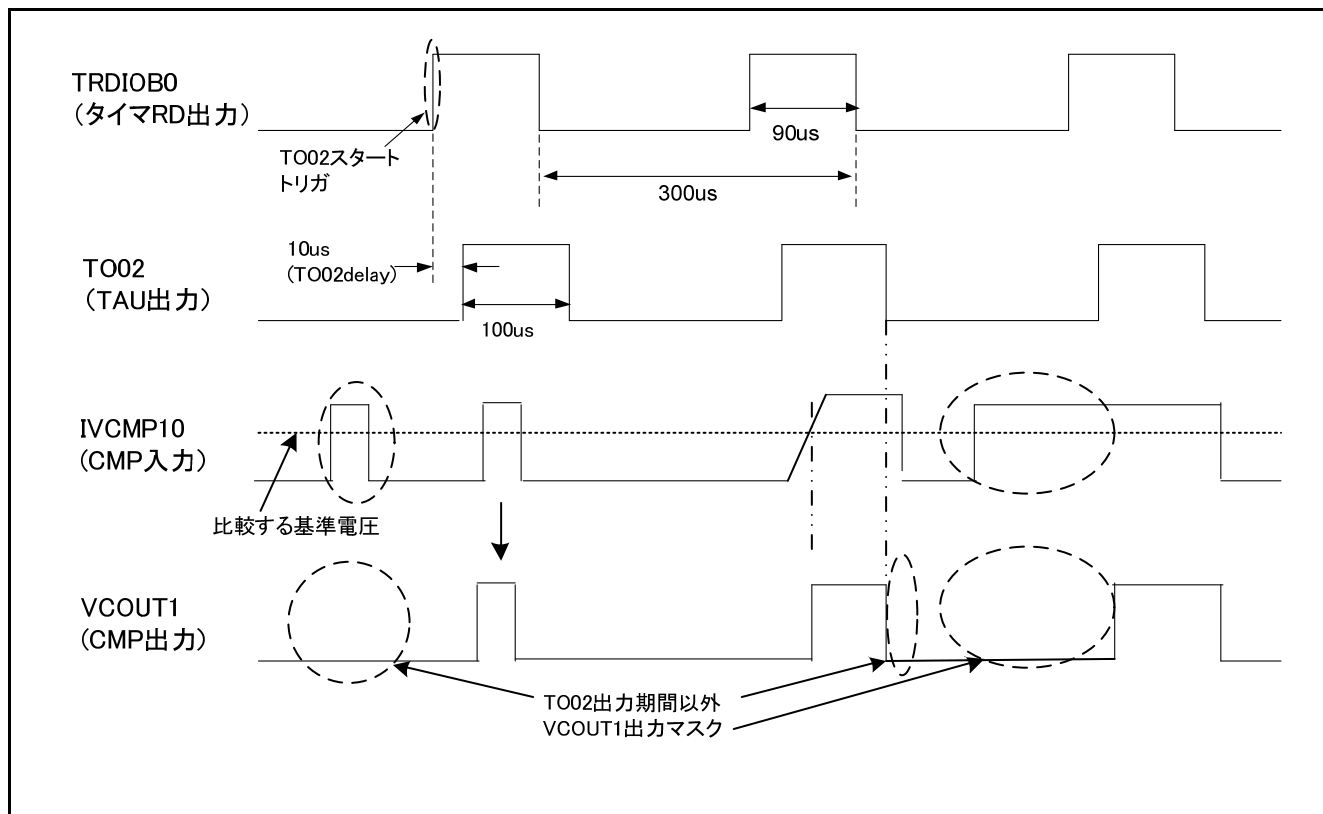


図 1.1 TIMER WINDOW 出力を行った CMP 出力例

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G1F(R5F11BLE)
動作周波数	<ul style="list-style-type: none"> ・高速内蔵発振クロック(f_{HOCO}) : 16MHz ・CPU/周辺ハードウェア・クロック(f_{CLK}) : 16MHz
動作電圧	5.0V(2.9V~5.5V で動作可能) LVD 動作(V_{LVD}) : リセット・モード 立ち上がり 2.81V/立ち下がり 2.75V
統合開発環境(CS+)	ルネサス エレクトロニクス社製 CS+ V5.01.00
C コンパイラ(CS+)	ルネサス エレクトロニクス社製 CC-RL V1.01.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス社製 e ² studio V4.02.008
C コンパイラ (e ² studio)	ルネサス エレクトロニクス社製 CC-RL V1.01.00
使用ボード	RL78/G1F CPU ボード(YQB-R5F11BLE-TB)

3. ハードウェア説明

3.1 ハードウェア構成例

図 3.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

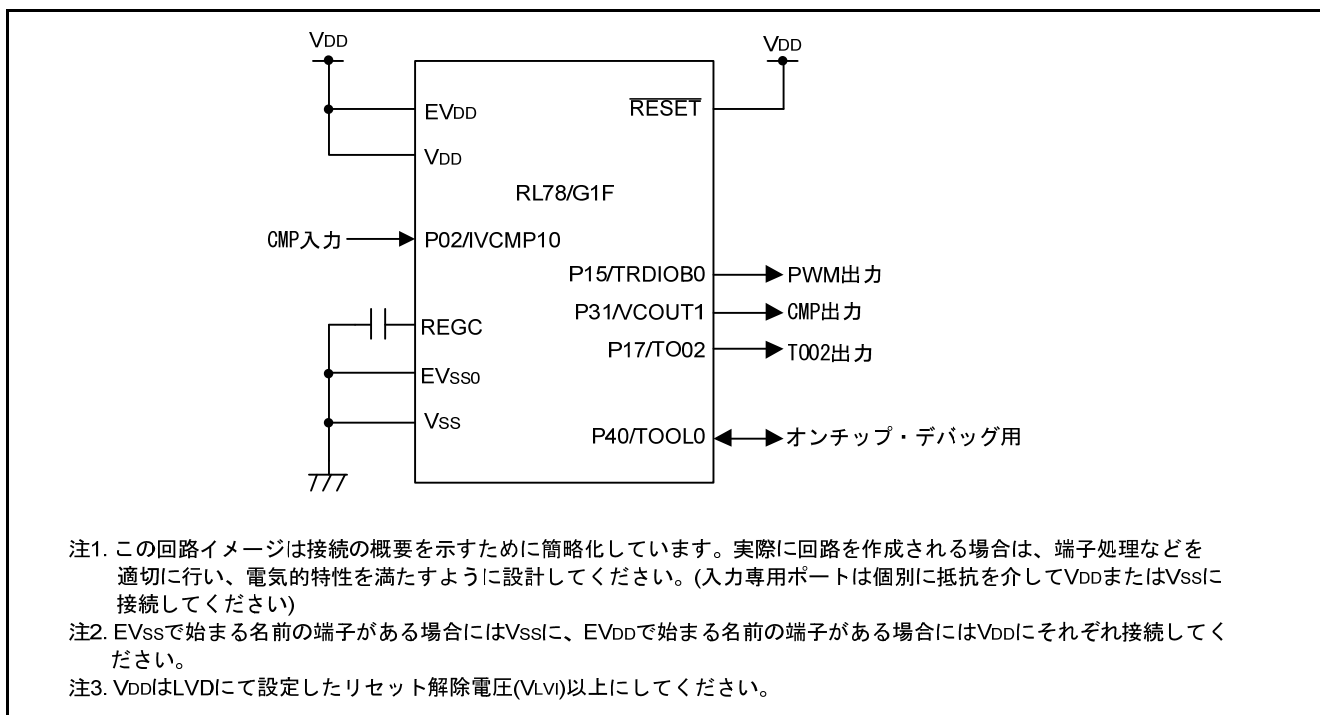


図 3.1 ハードウェア構成例

3.2 使用端子一覧

表 3.1 に使用端子と機能を示します。

表 3.1 使用端子と機能

端子名	入出力	内容
TRDIOB0	出力	PWM 出力端子
IVCMP10	入力	コンパレータ 1 +側入力信号端子
VCOUT1	出力	コンパレータ 1 比較結果出力端子
TO02	出力	TAU0 出力端子

4. ソフトウェア説明

4.1 動作概要

TIMER WINDOW 出力を行うために、TAU、タイマ RD、CMP の各初期設定を行い、TAU、タイマ RD の順に動作を実行します。

TAU はワンショット・パルス出力機能を設定します。TRDIOB0 の立ち上がりエッジをトリガにして 10 μ s のディレイ、パルス幅は 100 μ s を設定します。

<TAU の初期設定>

- ・ カウントソースに、fclk(16MHz)を設定します。

(機能の設定)

- ・ チャンネル 0 をワンショット・パルス出力(外部トリガ)(マスタ)に設定します。
- ・ チャンネル 2 をワンショット・パルス出力(スレーブ)に設定します。

(チャンネル 0 マスタ・チャンネルの設定)

- ・ ワンショット・トリガ設定を TRDIOB0 の立ち上がりエッジに設定します。
- ・ ワンショット・ディレイ設定を 10 μ s に設定します。

(チャンネル 2 スレーブ・チャンネルの設定)

- ・ ワンショット・パルス幅を 100 μ s に設定します。
- ・ 出力設定は初期出力値を 0、出力レベルをアクティブ・ハイに設定します。

図 4.1 に本設定における TAU のワンショット・パルス出力機能のタイミングを示します。

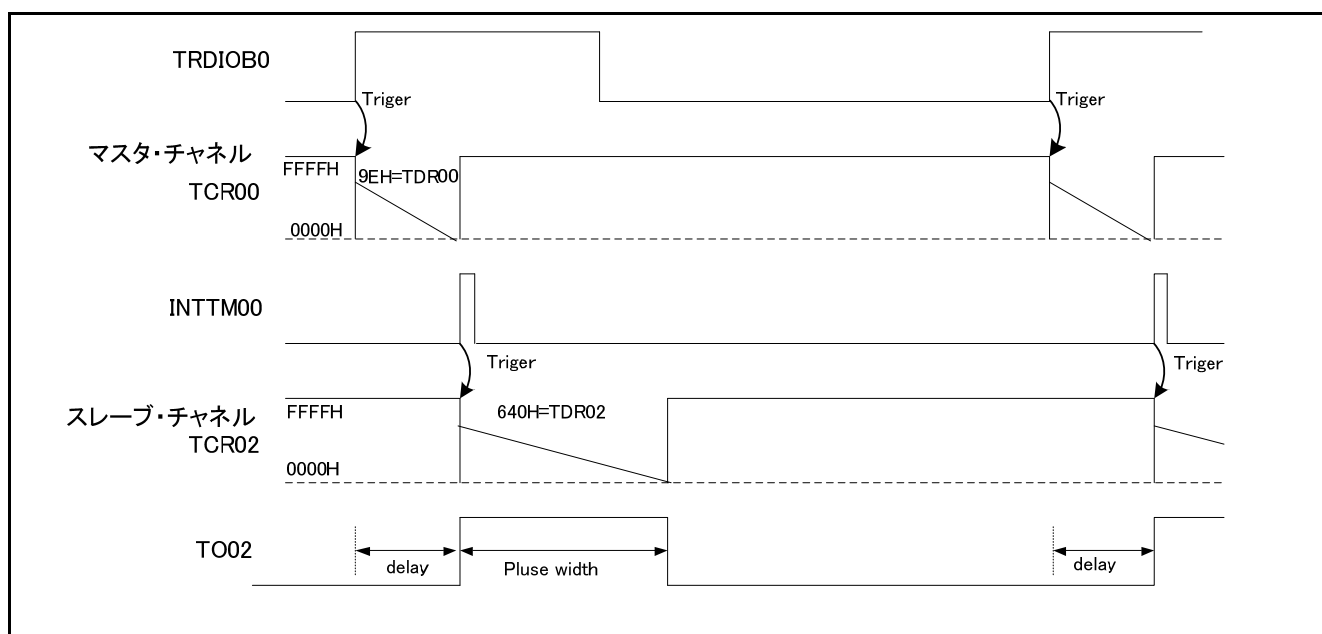


図 4.1 TAU のワンショット・パルス出力機能のタイミング

タイマ RD は PWM 機能で使⽤します。周期 300 μ s、Duty30%の正相出力を TRDIOB0 端子から出力します。

<タイマ RD の初期設定>

- ・タイマ RD0 の機能を PWM 機能に設定します。
- ・カウントソースを内部クロック f_{CLK} (16MHz)に設定します。
- ・タイマ RD0 カウンタ設定を TRDGRA0 コンペア一致後もカウント継続に設定します。
- ・レジスタ機能設定は TRDGRC0、TRDGRD0 とともにジェネラルレジスタに設定します。
- ・PWM 出力設定は PWM 周期を 300 μ s、デューティを 30%に設定します。
- ・パルス出力強制遮断、PWM オプションユニット、割り込みは設定しません。

図 4.2 に本設定内容におけるタイマ RD の PWM 出力タイミングを示します。

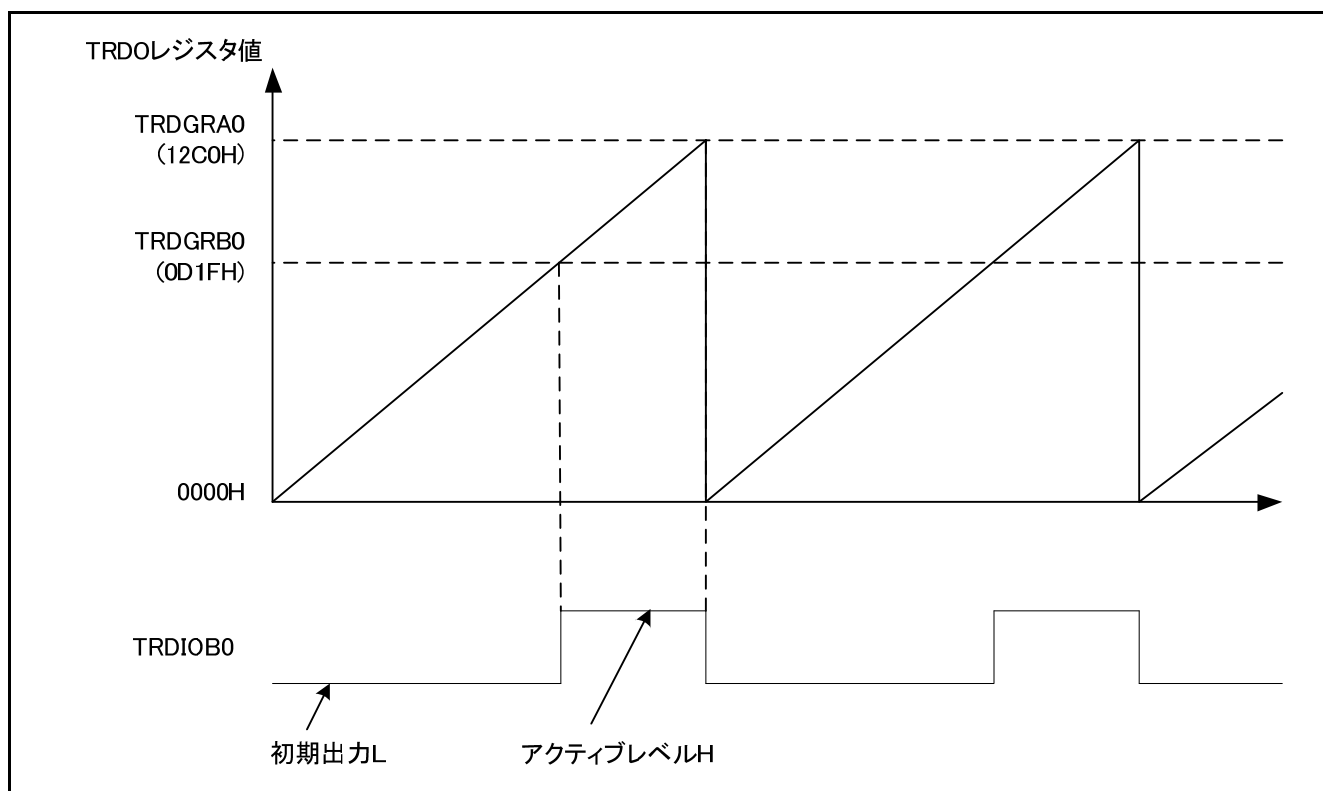


図 4.2 タイマ RD の PWM 出力タイミング

コンパレータは、TIMER WINDOW 機能があるコンパレータ 1 を使用します。

<CMP の初期設定>

- ・コンパレータ 1 の使用を設定します。
- ・VREF(+)、VREF(-)を VDD と VSS に設定します。
- ・コンパレータの“+”端入力信号の設定を IVCMP10、“-”端入力信号の設定を VREF1 に設定します。
- ・内部基準電圧 1 を 50%で動作許可を設定します。
- ・エッジを立ち上がりに設定します。
- ・デジタルフィルタは $f_{CLK}/2^3$ (2000) kHz に設定します。
- ・出力設定は TIMER WINDOW 出力モードで VCOOUT1 からの出力を設定します。
- ・割り込みは設定しません。

図 4.3 に本設定におけるコンパレータの出力タイミングを示します。

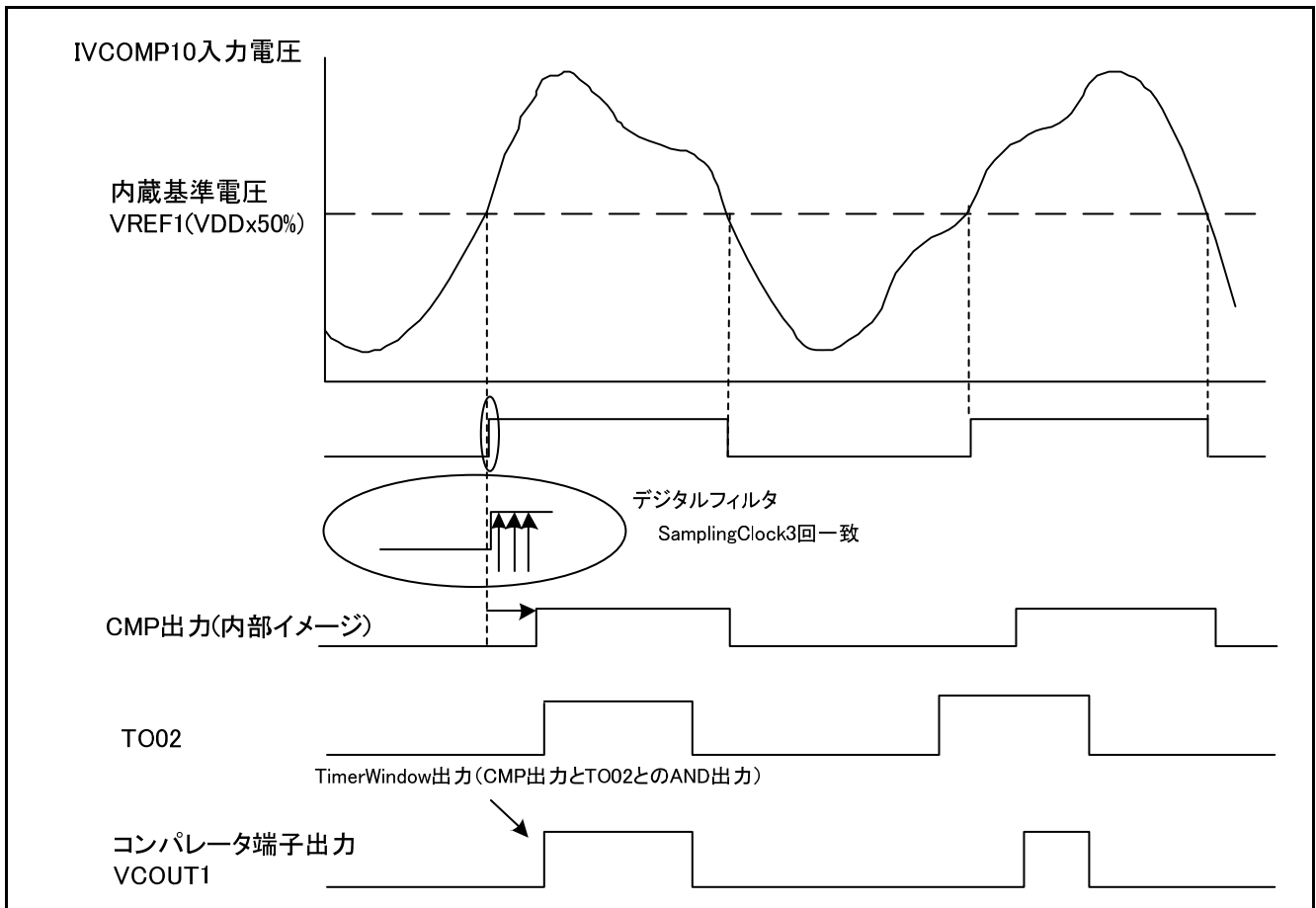


図 4.3 コンパレータの出力タイミング

4.2 オプション・バイトの設定

表 4.1 にオプション・バイト設定を示します。

表 4.1 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H/010C2H	11101001B	HS モード、HOCO : 16MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

4.3 関数一覧

表 4.2 に関数を示します。

表 4.2 関数

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU クロック初期設定
R_TAU0_Create	TAU0 初期設定
R_TAU0_Channel0_Start	TAU0 カウント開始
R_TMRD0_Create	タイマ RD0 初期設定
R_TMRD0_Start	タイマ RD0 カウント開始
R_COMPPGA_Create	CMP 初期設定
R_COMP1_Start	CMP1 動作開始
R_MAIN_UserInit	メイン処理初期設定
main	メイン処理

4.4 関数仕様

サンプルコードの関数仕様を示します。

hdwinit	
概要	初期設定
ヘッダ	なし
宣言	void hdwinit(void)
説明	周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_Systeminit

概要	周辺機能初期設定
ヘッダ	なし
宣言	void R_Systeminit(void)
説明	本アプリケーションノートで使用する周辺機能の初期設定を行います。
引数	なし
リターン値	なし

R_CGC_Create

概要	CPU クロック初期設定
ヘッダ	r_cg_cgc.h
宣言	void R_CGC_Create(void)
説明	CPU クロックの初期設定を行います。
引数	なし
リターン値	なし

R_TAU0_Create

概要	TAU0 初期設定
ヘッダ	r_cg_tau.h
宣言	R_TAU0_Create(void)
説明	TAU0 の初期設定を行います。
引数	なし
リターン値	なし

R_TAU0_Channel0_Start

概要	TAU0 カウント開始
ヘッダ	r_cg_tau.h
宣言	R_TAU0_Channel0_Start(void)
説明	TAU0 のカウントを開始します。
引数	なし
リターン値	なし

R_TMRD0_Create

概要	タイマ RD0 初期設定
ヘッダ	r_cg_tmrd.h
宣言	R_TMRD0_Create(void)
説明	タイマ RD0 の初期設定を行います。
引数	なし
リターン値	なし

R_TMRD0_Start

概要	タイマ RD0 カウント開始
ヘッダ	r_cg_tmrd.h
宣言	R_TMRD0_Start(void)
説明	タイマ RD0 のカウントを開始します。
引数	なし
リターン値	なし

R_CMPPGA_Create

概要	CMP 初期設定
ヘッダ	r_cg_comppga.h
宣言	R_CMPPGA_Create (void)
説明	CMP の初期設定を行います。
引数	なし
リターン値	なし

R_COMP1_Start

概要	CMP1 動作開始
ヘッダ	r_cg_comppga.h
宣言	R_CMPPGA_Create (void)
説明	CMP1 の動作を開始します。
引数	なし
リターン値	なし

R_MAIN_UserInit

概要	メイン処理の初期設定
ヘッダ	なし
宣言	R_MAIN_UserInit(void)
説明	メイン処理の初期設定を行います。
引数	なし
リターン値	なし

main

概要	メイン処理
ヘッダ	なし
宣言	main(void)
説明	メイン処理を行います。
引数	なし
リターン値	なし

4.5 フローチャート

4.5.1 全体フローチャート

図 4.4 にサンプルコード全体のフローを示します。

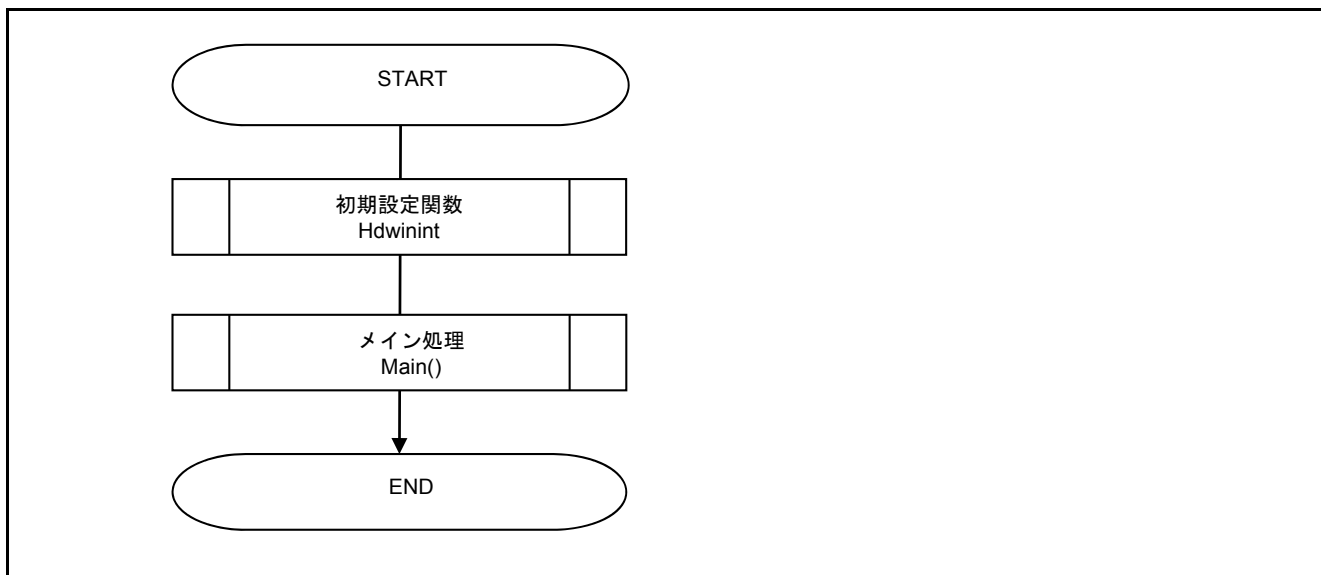


図 4.4 全体フローチャート

4.5.2 初期設定

図 4.5 に初期設定のフローチャートを示します。

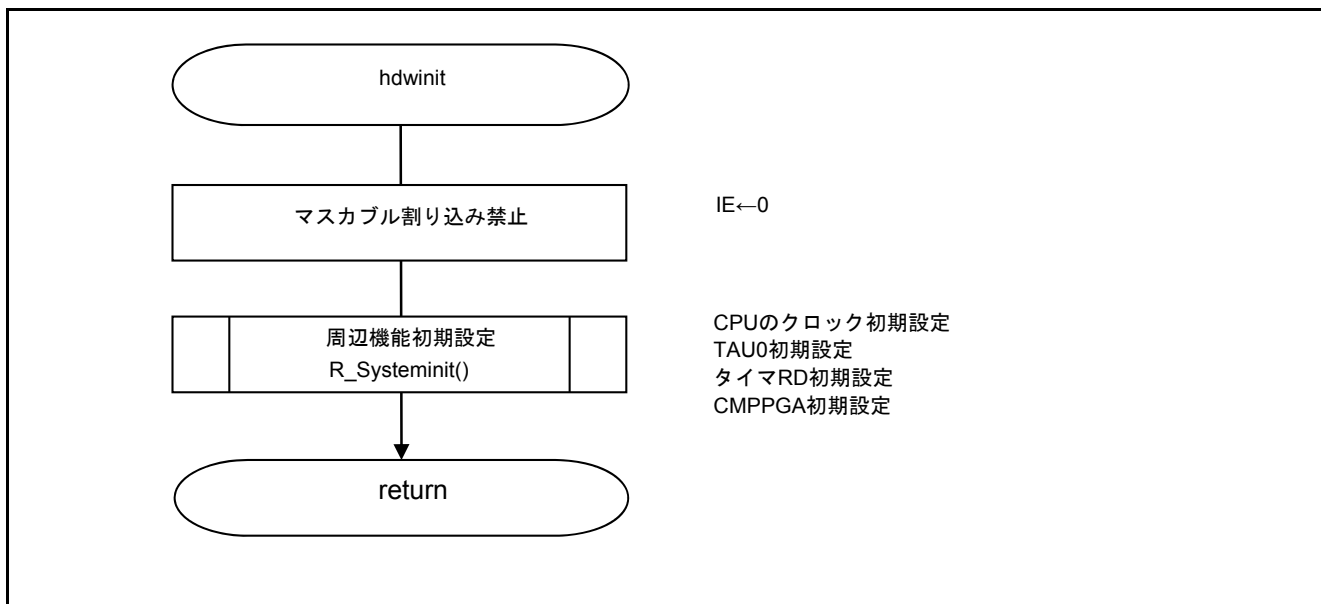


図 4.5 初期設定

4.5.3 周辺機能初期設定

図 4.6 に初期設定のフローチャートを示します。

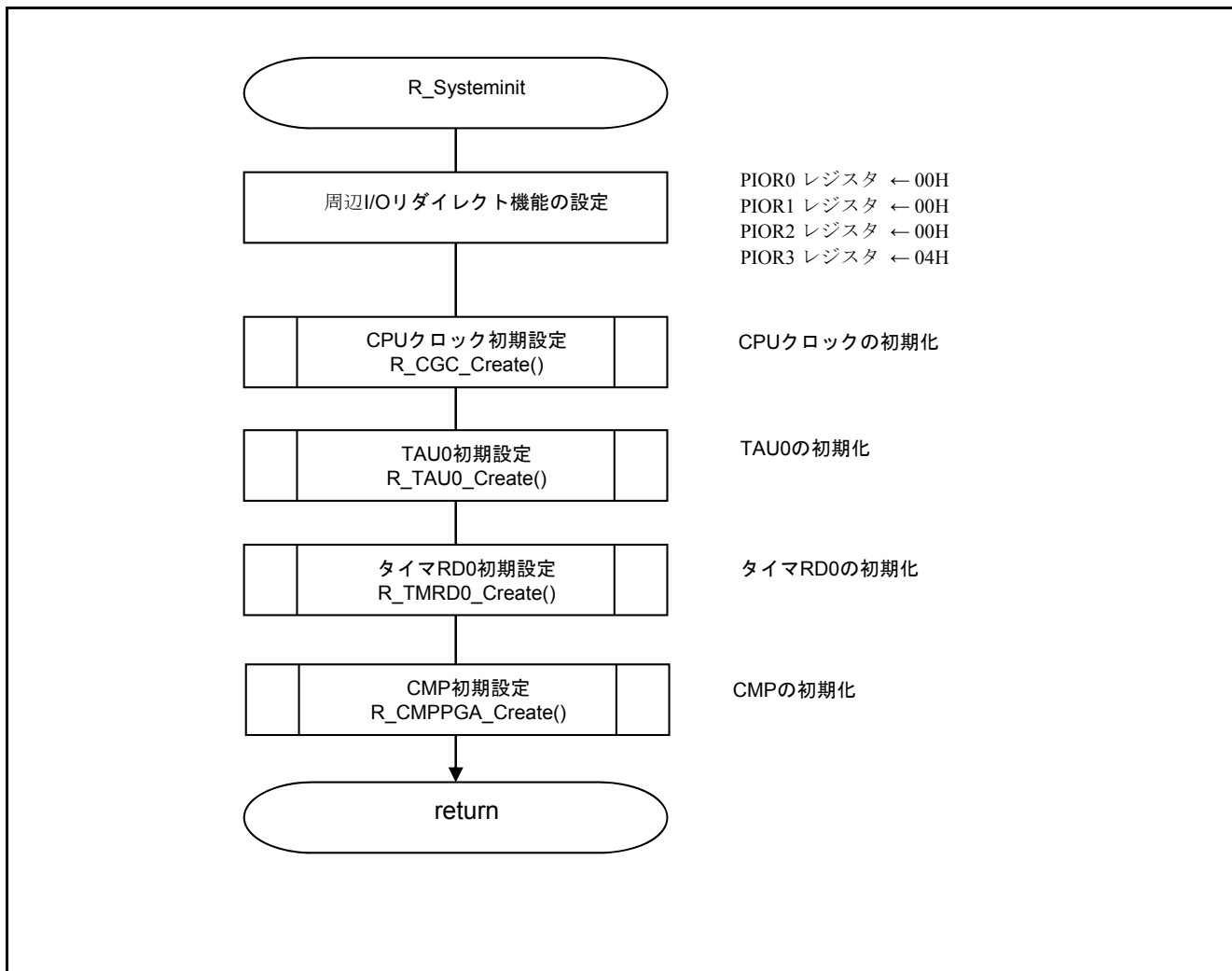


図 4.6 周辺機能初期設定

4.5.4 CPU クロック初期設定

図 4.7 に CPU クロック初期設定のフローチャートを示します。

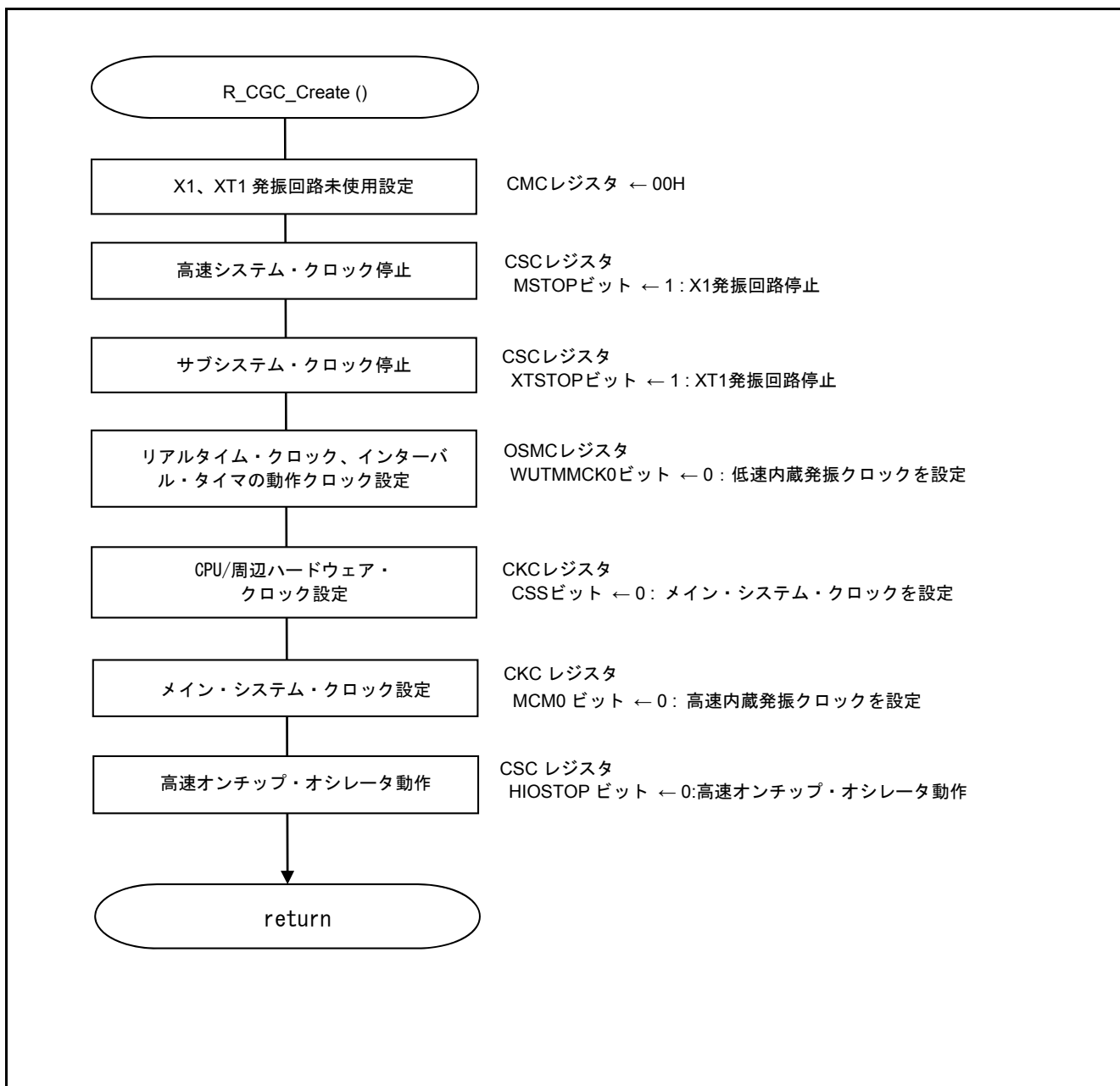


図 4.7 CPU クロック初期設定

4.5.5 TAU0 初期設定

図 4.8 に TAU0 初期設定のフローチャートを示します。

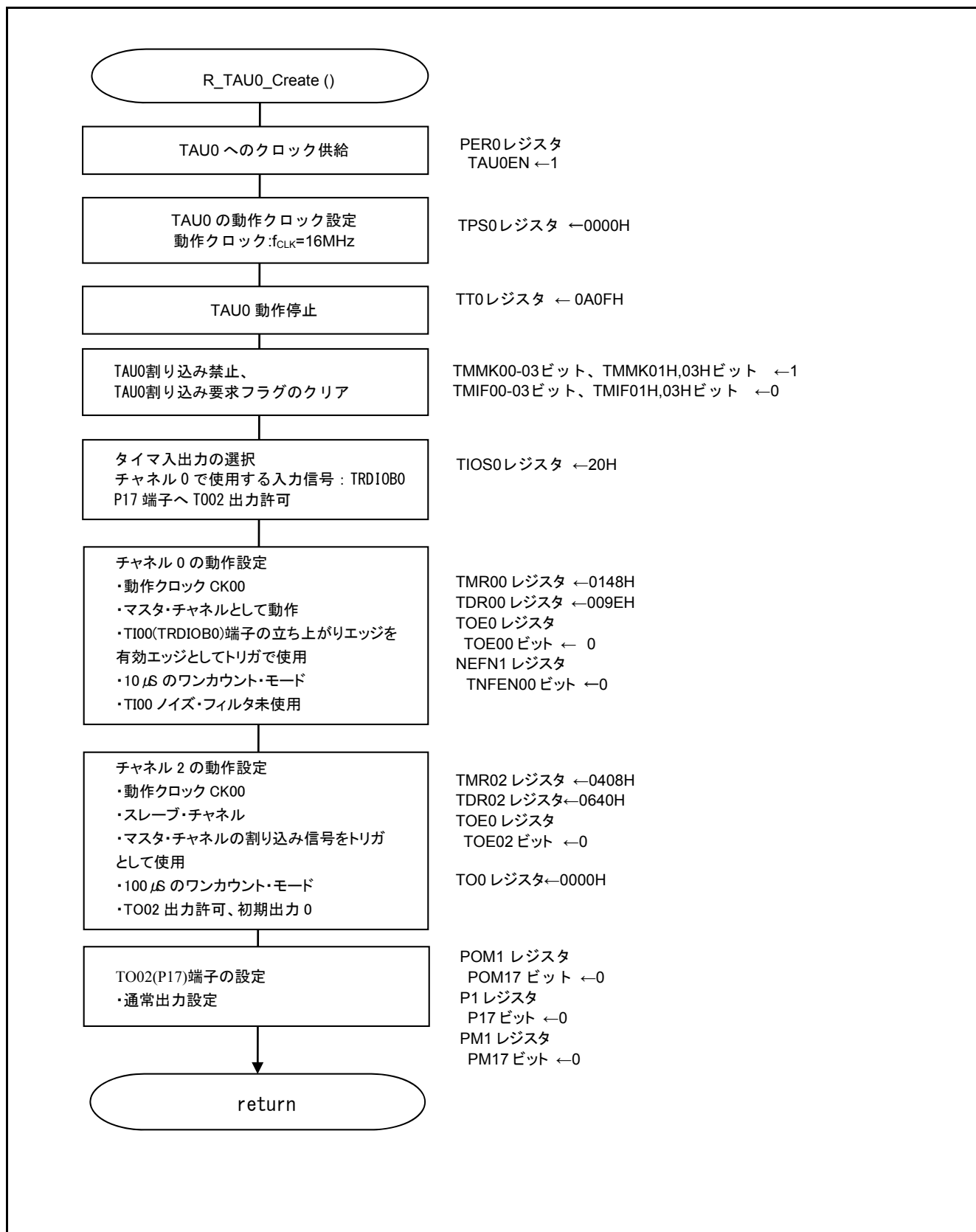


図 4.8 TAU0 初期設定

TAU0 へのクロック供給

・周辺イネーブル・レジスタ 0 (PER0)

TAU0 へのクロック供給を行います。

略号	7	6	5	4	3	2	1	0
PER0	RTCEN	IRDAEN	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN

TAU1EN	タイマ・アレイ・ユニット0の入カクロック供給の制御
0	入カクロック供給停止 ・タイマ・アレイ・ユニット1で使用するSFRへのライト不可 ・タイマ・アレイ・ユニット1はリセット状態
1	入カクロック供給 ・タイマ・アレイ・ユニット1で使用するSFRへのリード/ライト可

TAU0 の動作クロック設定

・タイマ・クロック選択レジスタ 0 (TPS0)

TAU0 で使用するクロックを選択します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TPS0	0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
				f _{CLK} = 2 MHz	f _{CLK} = 5 MHz	f _{CLK} = 10 MHz	f _{CLK} = 20 MHz	f _{CLK} = 32 MHz	
0	0	0	0	f _{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	32 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2.5 MHz	5 MHz	10 MHz	16 MHz
0	0	1	0	f _{CLK} /2 ²	500 kHz	1.25 MHz	2.5 MHz	5 MHz	8 MHz
0	0	1	1	f _{CLK} /2 ³	250 kHz	625 kHz	1.25 MHz	2.5 MHz	4 MHz
0	1	0	0	f _{CLK} /2 ⁴	125 kHz	313 kHz	625 kHz	1.25 MHz	2 MHz
0	1	0	1	f _{CLK} /2 ⁵	62.5 kHz	156 kHz	313 kHz	625 kHz	1 MHz
0	1	1	0	f _{CLK} /2 ⁶	31.3 kHz	78.1 kHz	156 kHz	313 kHz	500 kHz
0	1	1	1	f _{CLK} /2 ⁷	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	250 kHz
1	0	0	0	f _{CLK} /2 ⁸	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	125 kHz
1	0	0	1	f _{CLK} /2 ⁹	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	62.5 kHz
1	0	1	0	f _{CLK} /2 ¹⁰	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	31.3 kHz
1	0	1	1	f _{CLK} /2 ¹¹	977 Hz	2.44 kHz	4.88 kHz	9.77 kHz	15.6 kHz
1	1	0	0	f _{CLK} /2 ¹²	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	7.81 kHz
1	1	0	1	f _{CLK} /2 ¹³	244 Hz	610 Hz	1.22 kHz	2.44 kHz	3.91 kHz
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	305 Hz	610 Hz	1.22 kHz	1.95 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61.0 Hz	153 Hz	305 Hz	610 Hz	977 Hz

備考：本 AN では f_{CLK}=16MHz として使用

TAU0 の動作停止設定

- ・タイマ・チャンネル停止レジスタ 0(TT0)

TAU0 の動作を停止させます。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TT0	0	0	0	0	TTH03	0	TTH01	0	0	0	0	0	0	TT03	TT02	TT01	TT00
					03		01										

TTH03	チャンネル3が8ビット・タイマ・モード時、上位側8ビット・タイマの動作停止トリガ
0	トリガ動作しない
1	TEH03ビットを0にクリアし、カウント動作停止状態になる。

TTH01	チャンネル1が8ビット・タイマ・モード時、上位側8ビット・タイマの動作停止トリガ
0	トリガ動作しない
1	TEH01ビットを0にクリアし、カウント動作停止状態になる。

TT0n	チャンネルnの動作停止トリガ
0	トリガ動作しない
1	動作停止(停止トリガ発生) チャンネル1, 3が8ビット・タイマ・モード時は、TT01, TT03が下位側8ビット・タイマの動作停止トリガになります。

TAU0 の割り込み禁止設定

- ・割り込みマスク・フラグ・レジスタ(MK0H)

略号	7	6	5	4	3	2	1	0
MK0H	SREMK0 TMMK01H	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	1	1	SREMK2	SRMK2 CSIMK21 IICMK21	STMK2 CSIMK20 IICMK20
	1	x	x	1	1	x	x	x

- ・割り込みマスク・フラグ・レジスタ(MK1L)

略号	7	6	5	4	3	2	1	0
MK1L	TMMK03	TMMK02	TMMK01	TMMK00	IICAMK0	SREMK1 TMMK03H	SRMK1 CSIMK11 IICMK11	STMK1 CSIMK10 IICMK10
	1	1	1	1	x	1	x	x

TMMKxxx	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

TAU0 の割り込み要求フラグのクリア

- ・割り込み要求フラグ・レジスタ(IF0H)

略号	7	6	5	4	3	2	1	0
IF0H	SREIF0 TMIF01H	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00	0	0	SREIF2	SRIF2 CSIF21 IICIF21	STIF2 CSIF20 IICIF20
	0	x	x	0	0	x	x	x

- ・割り込み要求フラグ・レジスタ(IF1L)

略号	7	6	5	4	3	2	1	0
IF1L	TMIF03	TMIF02	TMIF01	TMIF00	IICAF0	SREIF1 TMIF03H	SRIF1 CSIF11 IICIF11	STIF1 CSIF10 IICIF10
	0	0	0	0	x	0	x	x

TMIFxxx	割り込み要求フラグ
0	割り込み要求が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

タイマ入出力の選択

- ・タイマ入出力選択レジスタ 0(TIOS0 レジスタ)

タイマで使用する入力信号およびタイマ出力許可を設定します。

略号	7	6	5	4	3	2	1	0
TIOS0	TIS07	TIS06	TIS05	TIS04	TOS03	TIS02	TIS01	TIS00

TIS07	TIS06	TIS05	チャンネル0で使用するタイマ入力の信号切り替え
0	0	0	タイマ入力端子 (TI00) の入力信号
0	0	1	PWMOPAを経由しないタイマRD出力信号(TRDIOB0)
0	1	0	PWMOPAを経由しないタイマRD出力信号(TRDIOD0)
0	1	1	PWMOPAを経由しないタイマRD出力信号(TRDIOA1)
1	0	0	PWMOPAを経由しないタイマRD出力信号(TRDIOC1)
1	0	1	PWMOPAを経由しないタイマRD出力信号(TRDIOB1)
1	1	0	PWMOPAを経由しないタイマRD出力信号(TRDIOD1)
1	1	1	PWMOPAを経由しないタイマRD出力信号(TRDIOC0)

TIOS04	チャンネル0で使用するタイマ入力の選択
0	TIS07-TIS05ビットで指定の入力信号
1	ELCからのイベント入力信号

TOS03	P17端子へのTAUチャンネル2出力許可/禁止
0	出力許可
1	出力禁止(Lに固定)

TIS02	TIS01	TIS00	チャンネル1で使用するタイマ入力の選択
0	0	0	タイマ入力端子 (TI01) の入力信号
0	0	1	ELCからのイベント入力信号
0	1	0	タイマ入力端子(TI01)の入力信号
0	1	1	
1	0	0	低速オンチップ・オシレータ・クロック (f _{IL})
1	0	1	サブシステム・クロック (f _{SUB})
上記以外			設定禁止

チャンネル0の動作設定

・タイマモードレジスタ(TMR00)

動作クロックおよび動作モードの設定を行います。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR00	CKS0	CKS0	0	CCS0	0	STS0	STS0	STS0	CIS	CIS	0	0	MD	MD	MD	MD
	01	00		0		02	01	00	001	000			003	002	001	000

CKS001	CKS000	チャンネル0の動作クロック (f _{MCK}) の選択
0	0	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK00
0	1	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK02
1	0	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK01
1	1	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK03

動作クロック (f_{MCK}) は、エッジ検出回路に使用されます。また、CCS00ビットの設定によりサンプリング・クロックおよびカウント・クロック (f_{CLK}) を生成します。

CCS00	チャンネル0のカウント・クロック (f _{CLK}) の選択
0	CKS000, CKS001ビットで指定した動作クロック (f _{MCK})
1	TI00端子からの入力信号の有効エッジ

カウント・クロック (f_{CLK}) は、カウンタ、出力制御回路、割り込み制御回路に使用されます。

STS002	STS001	STS000	チャンネル0のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI0n端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI0n端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

CIS 001	CIS 000	TI00端子の有効エッジ選択
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ (ロウ・レベル幅測定時) スタート・トリガ: 立ち下がりエッジ, キャプチャ・トリガ: 立ち上がりエッジ
1	1	両エッジ (ハイ・レベル幅測定時) スタート・トリガ: 立ち上がりエッジ, キャプチャ・トリガ: 立ち下がりエッジ

STSmn2-STSmn0ビット = 010B時以外で両エッジ指定を使用する場合は、CISmn1-CISmn0ビット = 10Bに設定してください。

MD 003	MD 002	MD 001	チャンネルnの動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	インターバル・タイマ・モード	インターバル・タイマ/ 方形波出力/分周器機能/ PWM出力 (マスタ)	ダウン・カウンタ
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	ワンカウント・モード	ディレイ・カウンタ/ ワンショット・パルス出力/ PWM出力 (スレーブ)	ダウン・カウンタ
1	1	0	キャプチャ&ワンカウント・モード	入力信号のハイ/ロウ・レベル幅測定	アップ・カウンタ
上記以外			設定禁止		

各モードの動作は、MDmn0ビットによって変わります (下表を参照)。

動作モード (MD003-MD001で設定 (上表参照))	MD 000	カウンタ・スタートと割り込みの設定
・インターバル・タイマ・モード (0, 0, 0)	0	カウンタ開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
・キャプチャ・モード (0, 1, 0)	1	カウンタ開始時にタイマ割り込みを発生する (タイマ出力も変化させる)。
・イベント・カウンタ・モード (0, 1, 1)	0	カウンタ開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
・ワンカウント・モード (1, 0, 0)	0	カウンタ動作中のスタート・トリガを無効とする。 その際に割り込みは発生しない。
	1	カウンタ動作中のスタート・トリガを有効とする その際に割り込みは発生しない。
・キャプチャ&ワンカウント ・モード (1, 1, 0)	0	カウンタ開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。 カウンタ動作中のスタート・トリガを無効とする。 その際に割り込みは発生しない。
上記以外		設定禁止

・タイマ・データ・レジスタ 00(TDR00)

コンペア値の設定を行います。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR00																

・タイマ出力許可レジスタ 0(TOE0)

タイマ出力の許可禁止を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOE0	0	0	0	0	0	0	0	0	0	0	0	0	TOE03	TOE02	TOE01	TOE00

TOE00	チャンネルnのタイマ出力許可／禁止
0	タイマの出力を禁止 タイマ動作をTO00ビットに反映せず、出力を固定します。 TO00ビットへの書き込みが可能となり、TO00ビットに設定したレベルがTO00端子から出力されます。
1	タイマの出力を許可 タイマ動作をTO00ビットに反映し、出力波形を生成します。 TO00ビットへの書き込みは無視されます。

・ノイズ・フィルタ許可レジスタ 1(NFEN1)

略号	7	6	5	4	3	2	1	0
NFEN1	0	0	0	0	TNFEN03	TNFEN02	TNFEN01	TNFEN00

TNFEN00	T100端子入力信号のノイズ・フィルタ使用可否
0	ノイズ・フィルタOFF
1	ノイズ・フィルタON

チャンネル 2 の動作設定

・タイマモードレジスタ(TMR02)

動作クロックおよび動作モードの設定を行います。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR02	CKS021	CKS020	0	CCS02	MASTER02	STS022	STS021	STS020	CIS021	CIS020	0	0	MD023	MD022	MD021	MD020

CKS021	CKS020	チャンネル0の動作クロック (f _{MCK}) の選択
0	0	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK00
0	1	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK02
1	0	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK01
1	1	タイマ・クロック選択レジスタm (TPS0) で設定した動作クロックCK03
動作クロック (f _{MCK}) は、エッジ検出回路に使用されます。また、CCS00ビットの設定によりサンプリング・クロックおよびカウント・クロック (f _{CLK}) を生成します。		

CCS20	チャンネル0のカウンタ・クロック (f _{CLK}) の選択
0	CKS000, CKS001ビットで指定した動作クロック (f _{MCK})
1	TI00端子からの入力信号の有効エッジ
カウンタ・クロック (f _{CLK}) は、カウンタ、出力制御回路、割り込み制御回路に使用されます。	

MASTER02	チャンネル2の単独チャンネル動作／複数チャンネル連動動作 (スレーブ／マスタ) の選択
0	単独チャンネル動作機能、または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作
1	複数チャンネル連動動作機能でマスタ・チャンネルとして動作
チャンネル2のみマスタ・チャンネルに設定できます。 チャンネル0は0固定となります。	

STS002	STS001	STS000	チャンネル0のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI00端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI00端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

CIS001	CIS000	TI00端子の有効エッジ選択
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ (ロウ・レベル幅測定時) スタート・トリガ: 立ち下がりエッジ, キャプチャ・トリガ: 立ち上がりエッジ
1	1	両エッジ (ハイ・レベル幅測定時) スタート・トリガ: 立ち上がりエッジ, キャプチャ・トリガ: 立ち下がりエッジ
STS _m n2-STS _m n0ビット = 010B時以外で両エッジ指定を使用する場合は、CIS _m n1-CIS _m n0ビット = 10Bに設定してください。		

MD003	MD002	MD001	チャンネルnの動作モードの設定	対応する機能	TCRのカウンタ動作
0	0	0	インターバル・タイマ・モード	インターバル・タイマ／ 方形波出力／分周器機能／ PWM出力 (マスタ)	ダウン・カウンタ
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウンタ
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウンタ
1	0	0	ワンカウント・モード	ディレイ・カウンタ／ ワンショット・パルス出力／ PWM出力 (スレーブ)	ダウン・カウンタ
1	1	0	キャプチャ&ワンカウント・ モード	入力信号のハイ／ロウ・レベル幅 測定	アップ・カウンタ
上記以外			設定禁止		
各モードの動作は、MD000ビットによって変わります (次ページ表を参照)。					

動作モード (MD000で設定)	MD000	カウント・スタートと割り込みの設定
・インターバル・タイマ・モード (0, 0, 0) ・キャプチャ・モード (0, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
	1	カウント開始時にタイマ割り込みを発生する (タイマ出力も変化させる)。
・イベント・カウンタ・モード (0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。
・ワンカウント・モード (1, 0, 0)	0	カウント動作中のスタート・トリガを無効とする。 その際に割り込みは発生しない。
	1	カウント動作中のスタート・トリガを有効とする その際に割り込みは発生しない。
・キャプチャ&ワンカウント ・モード (1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)。 カウント動作中のスタート・トリガを無効とする。 その際に割り込みは発生しない。
上記以外		設定禁止

・タイマ・データ・レジスタ 02(TDR02)

コンペア値の設定を行います。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR02																

・タイマ出力許可レジスタ 0(TOE0)

タイマ出力の許可禁止を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOE0	0	0	0	0	0	0	0	0	0	0	0	0	TOE 03	TOE 02	TOE 01	TOE 00

TOE02	チャンネルnのタイマ出力許可／禁止
0	タイマの出力を禁止 タイマ動作をTOE02ビットに反映せず、出力を固定します。 TOE02ビットへの書き込みが可能となり、TOE02ビットに設定したレベルがTOE02端子から出力されます。
1	タイマの出力を許可 タイマ動作をTOE02ビットに反映し、出力波形を生成します。 TOE02ビットへの書き込みは無視されます。

・タイマ出力許可レジスタ 0(TO0)

タイマ出力初期値を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TO0	0	0	0	0	0	0	0	0	0	0	0	0	TO03	TO02	TO01	TO00

TO02	チャンネルnのタイマ出力
0	タイマ出力値が“0”
1	タイマ出力値が“1”

TO02(P17)端子の設定

・ポート出力モード・レジスタ(POM1)

端子の出力モードを選択します。

略号	7	6	5	4	3	2	1	0
POM1	POM17	0	POM15	POM14	POM13	0	POM11	POM10

POM17	P17端子の出力モードの選択
0	通常出力モード
1	N-chオープン・ドレイン出力 (V _{DD} 耐圧/EV _{DD} 耐圧) モード

・ポート・レジスタ(P1)

ポート出力データ値を設定します。

略号	7	6	5	4	3	2	1	0
P1	P17	P16	P15	P14	P13	P12	P11	P10

P17	出力データの制御 (出力モード時)	入力データの読み出し (入力モード時)
0	0を出力	ロウ・レベルを入力
1	1を出力	ハイ・レベルを入力

・ポート・モード・レジスタ(PM1)

端子の入出力を設定します。

略号	7	6	5	4	3	2	1	0
PM1	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10

PM17	P17端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

4.5.6 CMP 初期設定

図 4.9 に CMP 初期設定のフローチャートを示します。

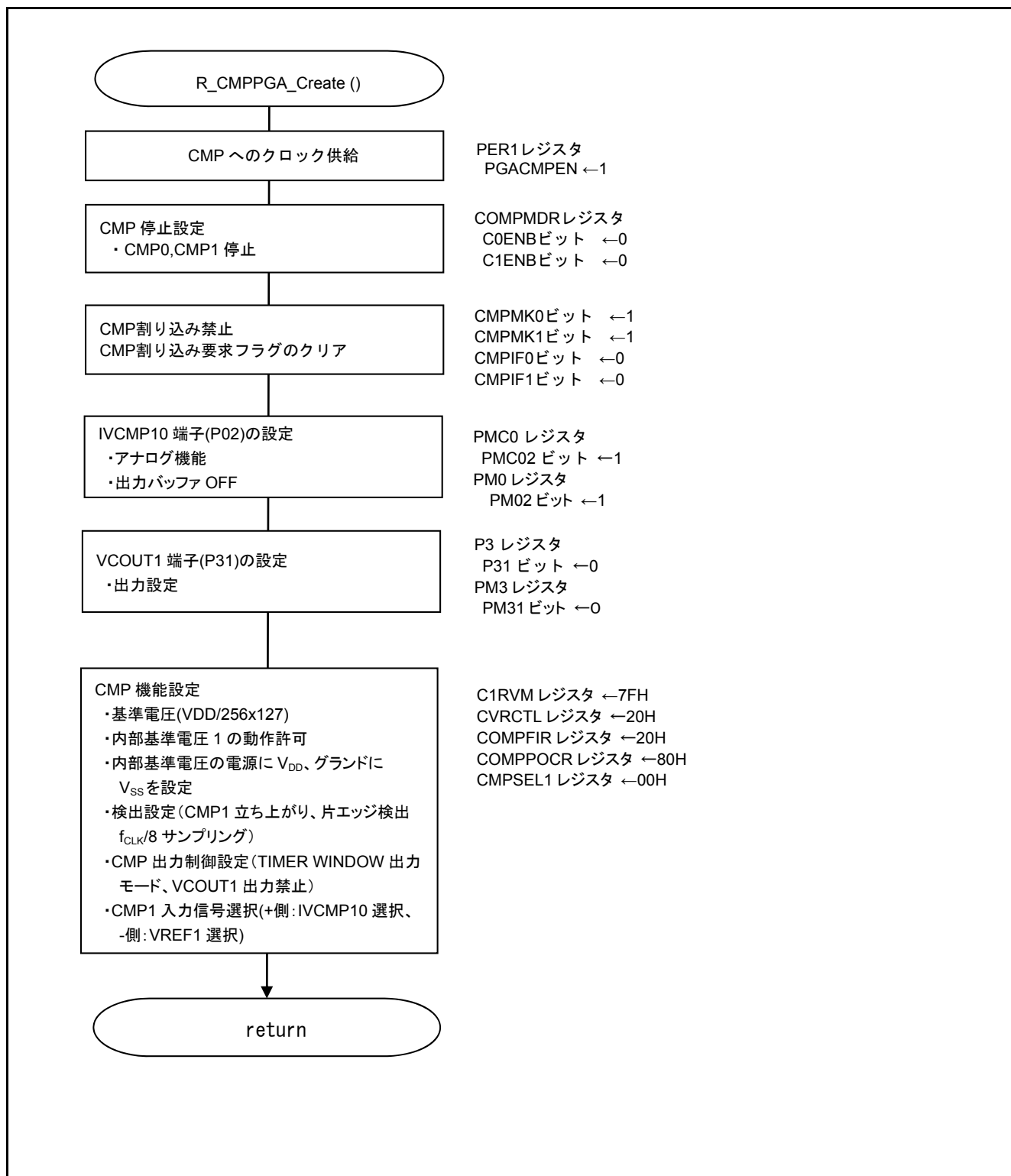


図 4.9 タイマ RD0 初期設定

CMP へのクロック供給

- ・周辺イネーブル・レジスタ 1 (PER1)

CMP へのクロック供給を行います。

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	PGACMP EN	TRD0EN	DTCEN	PWMOPEN	TRXEN	TAJ00EN

PGACMP EN	PGA, コンパレータの入カクロックの制御
0	入カクロック供給停止 ・コンパレータで使用するSFRへのライト不可 ・コンパレータはリセット状態
1	入カクロック供給 ・コンパレータで使用するSFRへのリード/ライト可

- ・コンパレータモード設定レジスタ (COMPMDR)

CMP を停止します。

略号	7	6	5	4	3	2	1	0
COMPMDR	C1MON	0	0	C1ENB	C0MON	0	0	C0ENB

C1ENB	コンパレータ1動作許可
0	コンパレータ1動作禁止
1	コンパレータ1動作許可

C0ENB	コンパレータ0動作許可
0	コンパレータ0動作禁止
1	コンパレータ0動作許可

CMP の割り込み禁止設定

- ・割り込みマスク・フラグ・レジスタ (MK2L)

略号	7	6	5	4	3	2	1	0
MK2L	PMK10 CMPMK0	PMK9	PMK8	PMK7	PMK6	1	1	1
	1	x	x	x	x	x	x	x

- ・割り込みマスク・フラグ・レジスタ (MK2H)

略号	7	6	5	4	3	2	1	0
MK2H	FLMK	1	1	TRXMK	TRGMK	TRDMK1	TRDMK0	PMK11 CMPMK1
	x	1	1	x	x	x	x	1

CMPMKx	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

CMP の割り込み要求フラグのクリア

・割り込み要求フラグ・レジスタ(IF2L)

略号	7	6	5	4	3	2	1	0
IF2L	PIF10 CMPIF0	PIF9	PIF8	PIF7	PIF6	0	0	0
	0	x	x	x	x	0	0	0

・割り込み要求フラグ・レジスタ(IF2H)

略号	7	6	5	4	3	2	1	0
IF2H	FLIF	0	0	TRXIF	TRGIF	TRDIF1	TRDIF0	PIF11 CMPIF1
	x	0	0	0	x	0	x	0

CMPIFx	割り込み要求フラグ
0	割り込み要求が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

IVCMP10 端子(P02)の設定

・ポート・モード・コントロール・レジスタ(PMC0)

アナログ入力を選択します。

略号	7	6	5	4	3	2	1	0
PMC0	1	1	1	1	PMC03	PMC02	PMC01	PMC00

PMC02	P02端子のデジタル入出力／アナログ入力の選択
0	デジタル入出力(アナログ入力以外の兼用機能)
1	アナログ入力

・ポート・モード・レジスタ(PM0)

入力モードに設定し、出力バッファをオフします。

略号	7	6	5	4	3	2	1	0
PM1	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10

PM12	P12端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとしての機能(出力バッファ・オフ))

VCOUT1 端子(P31)の設定

・ポート・モード・レジスタ(P3)

ポート出力データ値を設定します。

略号	7	6	5	4	3	2	1	0
P3	0	0	0	0	0	0	P31	P30

P17	出力データの制御 (出力モード時)	入力データの読み出し (入力モード時)
0	0を出力	ロウ・レベルを入力
1	1を出力	ハイ・レベルを入力

・ポート・モード・レジスタ(PM3)

入力モードに設定し、出力バッファをオフします。

略号	7	6	5	4	3	2	1	0
PM3	1	1	1	1	1	1	PM31	PM30

PM31	P31端子の入出力モードの選択
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとしての機能(出力バッファ・オフ))

CMP の機能設定

・コンパレータ内蔵基準電圧選択レジスタ 1(C1RVM)

コンパレータで比較する内部基準電圧を設定します。

略号	7	6	5	4	3	2	1	0
C1RVM	C1VRS7	C1VRS6	C1VRS5	C1VRS4	C1VRS3	C1VRS2	C1VRS1	C1VRS0

C1VR S7	C1VR S6	C1VR S5	C1VR S4	C1VR S3	C1VR S2	C1VR S1	C1VR S0	コンパレータの内部基準電圧の設定
0	0	0	0	0	0	0	0	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 0$
0	0	0	0	0	0	0	1	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 1$
0	0	0	0	0	0	1	0	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 2$
:								:
0	1	1	1	1	1	1	1	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 127$
:								:
1	1	1	1	1	1	0	1	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 253$
1	1	1	1	1	1	1	0	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 254$
1	1	1	1	1	1	1	1	$((AV_{REFP} \text{または} V_{DD}) / 256) \times 255$

・コンパレータ内蔵基準電圧制御レジスタ(CVRCTL)

コンパレータ内蔵基準電圧の電源および GND 設定と動作許可/停止を設定します。

略号	7	6	5	4	3	2	1	0
CVRCTL	0	0	CVRE1	CVRVS1	0	0	CVRE0	CVRVS0

CVRE1	内部基準電圧1の制御ビット
0	内蔵基準電圧1の動作停止
1	内蔵基準電圧1の動作許可

CVRVS1	内部基準電圧のグラウンド選択ビット
0	内蔵基準電圧のグラウンドにV _{SS} を選択
1	内蔵基準電圧のグラウンドにAV _{REFM} を選択

CVRE0	内部基準電圧0の制御ビット
0	内蔵基準電圧0の動作停止
1	内蔵基準電圧0の動作許可

CVRVS0	内部基準電圧の電源選択ビット
0	内蔵基準電圧のグラウンドにV _{DD} を選択
1	内蔵基準電圧のグラウンドにAV _{REFP} を選択

・コンパレータフィルタ制御レジスタ(COMPFI_R)

デジタル・ノイズ・フィルタの動作を設定します。

略号	7	6	5	4	3	2	1	0
COMPFI _R	C1EDG	C1EPO	C1FCK1	C1FCK0	C0EDG	C0EPO	C0FCK1	C0FCK0

C1EDG	コンパレータ1エッジ検出選択
0	コンパレータ1片エッジ検出での割り込み要求
1	コンパレータ1両エッジ検出での割り込み要求

C1EPO	コンパレータ1エッジ極性切り替え
0	コンパレータ1立ち上がりエッジで割り込み要求
1	コンパレータ1立ち下がりエッジで割り込み要求

C1FCK1	C1FCK0	コンパレータ1フィルタ選択
0	0	コンパレータ1フィルタなし
0	1	コンパレータ1フィルタあり、f _{CLK} でサンプリング
1	0	コンパレータ1フィルタあり、f _{CLK} /8でサンプリング
1	1	コンパレータ1フィルタあり、f _{CLK} /32でサンプリング

C0EDG	コンパレータ0エッジ検出選択
0	コンパレータ0片エッジ検出での割り込み要求
1	コンパレータ0両エッジ検出での割り込み要求

C0EPO	コンパレータ0エッジ極性切り替え
0	コンパレータ0立ち上がりエッジで割り込み要求
1	コンパレータ0立ち下がりエッジで割り込み要求

C0FCK1	C0FCK0	コンパレータ0フィルタ選択
0	0	コンパレータ0フィルタなし
0	1	コンパレータ0フィルタあり、f _{CLK} でサンプリング
1	0	コンパレータ0フィルタあり、f _{CLK} /8でサンプリング
1	1	コンパレータ0フィルタあり、f _{CLK} /32でサンプリング

・コンパレータ出力制御レジスタ(COMPOCR)

コンパレータの出力制御を設定します。

略号	7	6	5	4	3	2	1	0
COMPOCR	C10TWMD	C1OP	C1OE	C1IE	0	C0OP	C0OE	C0IE
C10TWMD	コンパレータ1のTIMER WINDOW 出力モード制御ビット							
0	コンパレータ1通常出力モード (C1OEビットにより制御)							
1	コンパレータ1TIMER WINDOW出力モード (TO02とC1OE両方により制御)							
C1OP	VCOUT1出力極性選択							
0	コンパレータ1出力をVCOUT1へ出力							
1	コンパレータ1出力の反転をVCOUT1へ出力							
C1OE	VCOUT1端子出力許可							
0	コンパレータ1のVCOUT1端子出力禁止							
1	コンパレータ1のVCOUT1端子出力許可							
C1IE	コンパレータ1割り込み要求許可							
0	コンパレータ1割り込み要求禁止							
1	コンパレータ1割り込み要求許可							
C0OP	VCOUT0出力極性選択							
0	コンパレータ1出力をVCOUT0へ出力							
1	コンパレータ1出力の反転をVCOUT0へ出力							
C0OE	VCOUT0端子出力許可							
0	コンパレータ0のVCOUT1端子出力禁止							
1	コンパレータ0のVCOUT1端子出力許可							
C0IE	コンパレータ0割り込み要求許可							
0	コンパレータ0割り込み要求禁止							
1	コンパレータ0割り込み要求許可							

・コンパレータ 1 制御入力信号選択制御レジスタ(CMPSEL1)

コンパレータ 1 の“+”と“-”側入力信号を選択します。

略号	7	6	5	4	3	2	1	0
CMPSEL1	CMP1SEL1	CMP1SEL0	0	0	0	C1REFS2	C1REFS1	C1REFS0
CMP1SEL1	CMP1SEL0	コンパレータ1の“+”側入力信号選択						
0	0	外部端子(IVCMP10)を選択						
0	1	外部端子(IVCMP11)を選択						
1	0	外部端子(IVCMP12)を選択						
1	1	外部端子(IVCMP13)を選択						

C1REFS2	C1REFS1	C1REFS0	コンパレータ1の“-”側入力信号選択
0	0	0	内蔵基準電圧VREF1を選択
0	0	1	内蔵基準電圧(1.45V)を選択
0	1	0	外部端子(IVCMP10)を選択
0	1	1	外部端子(IVCMP11)を選択
1	0	0	外部端子(IVCMP12)を選択
1	0	1	外部端子(IVCMP13)を選択
1	1	0	設定禁止
1	1	1	設定禁止

略号	7	6	5	4	3	2	1	0
COMPOCR	C1OTWMD	C1OP	C1OE	C1IE	0	C0OP	C0OE	C0IE

C1OTWMD	コンパレータ1のTIMER WINDOW 出力モード制御ビット
0	コンパレータ1通常出力モード (C1OEビットにより制御)
1	コンパレータ1TIMER WINDOW出力モード (TO02とC1OE両方により制御)

C1OP	VCOU1出力極性選択
0	コンパレータ1出力をVCOU1へ出力
1	コンパレータ1出力の反転をVCOU1へ出力

C1OE	VCOU1端子出力許可
0	コンパレータ1のVCOU1端子出力禁止
1	コンパレータ1のVCOU1端子出力許可

C1IE	コンパレータ1割り込み要求許可
0	コンパレータ1割り込み要求禁止
1	コンパレータ1割り込み要求許可

4.5.7 タイマ RD0 初期設定

図 4.10 にタイマ RD0 初期設定のフローチャートを示します。

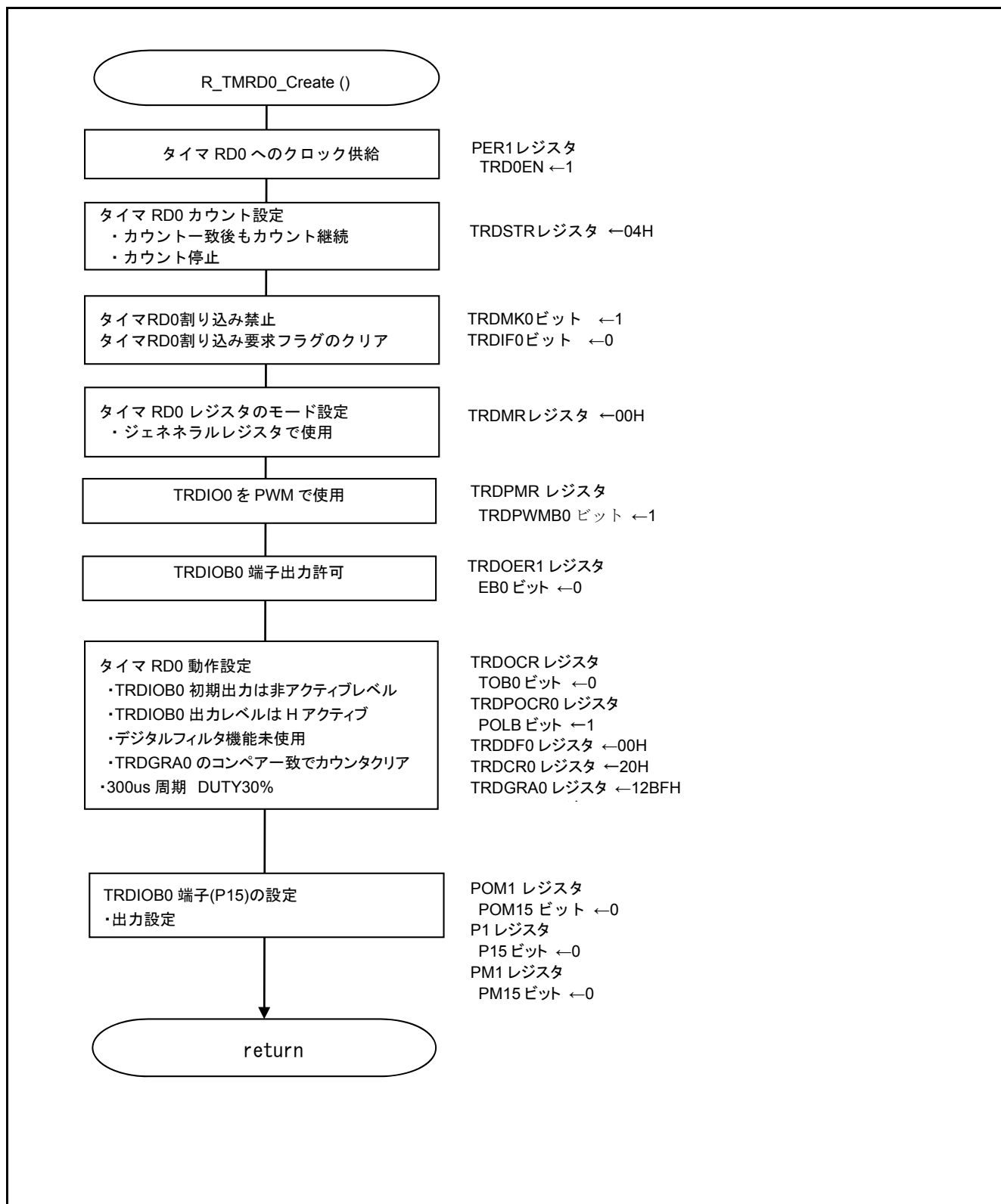


図 4.10 タイマ RD0 初期設定

タイマ RD0 へのクロック供給

・周辺イネーブル・レジスタ 1 (PER1)

タイマ RD0 へのクロック供給を行います。

略号	7	6	5	4	3	2	1	0
PER1	DACEN	TRGEN	PGACMP EN	TRD0EN	DTCEN	PWMOPEN	TRXEN	TAJ00EN

TRD0EN	タイマRDの入カクロック供給の制御
0	入カクロック供給停止 ・タイマRDで使用するSFRへのライト不可 ・タイマRDはリセット状態
1	入カクロック供給 ・タイマRDで使用するSFRへのリード/ライト可

・タイマ RD スタートレジスタ (TRDSTR)

タイマ RD0 のカウント設定を行います。

略号	7	6	5	4	3	2	1	0
TRDSTR	0	0	0	0	CSEL1	CSEL0	TSTART1	TSTART0

CSEL0	TRD0カウント動作選択
0	TRDGRA0レジスタとのコンペア一致でカウント停止
1	TRDGRA0レジスタとのコンペア一致後もカウント継続

TSTART0	TRD0カウント開始フラグ
0	カウント停止
1	カウント開始

TRD0 の割り込み禁止設定

・割り込みマスク・フラグ・レジスタ (MK2H)

略号	7	6	5	4	3	2	1	0
MK2H	FLMK	1	1	TRXMK	TRGMK	TRDMK1	TRDMK0	PMK11 CMPMK1
	x	1	1	x	x	x	1	x

TRDMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

TRD0 の割り込み要求フラグのクリア

- ・割り込み要求フラグ・レジスタ(IF2H)

略号	7	6	5	4	3	2	1	0
IF2H	FLIF	0	0	TRXIF	TRGIF	TRDIF1	TRDIF0	PIF11 CMPIF1
	x	0	0	x	x	x	0	x

CMPIFx	割り込み要求フラグ
0	割り込み要求が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

TRD0 レジスタのモード設定

- ・タイマ RD モード・レジスタ(TRDMR)

タイマ RD0 で使用するレジスタの機能を選択します。

略号	7	6	5	4	3	2	1	0
TRDMR	TRDBFD1	TRDBFC1	TRDBFD0	TRDBFC0	0	0	0	TRDSYNC

TRDBFD0	TRDGRD0レジスタ機能選択
0	ジェネラルレジスタ
1	TRDGRB0レジスタのバッファレジスタ

TRDBFC0	TRDGRC0レジスタ機能選択
0	ジェネラルレジスタ
1	TRDGRA0レジスタのバッファレジスタ

TRD0 の PWM 機能への設定

- ・タイマ RD PWM 機能選択レジスタ(TRDPMR)

TRD0 の PWM 機能を設定します。

略号	7	6	5	4	3	2	1	0
TRDPMR	0	TRDPWMD1	TRDPWMC1	TRDPWMB1	0	TRDPWMD0	TRDPWMC0	TRDPWMB0

TRDPWMB0	TRDIOB0 PWM機能選択
0	インプットキャプチャ機能またはアウトプットコンペア機能
1	PWM機能

TRDIOB0 の端子出力許可設定

・タイマ RD 出力マスタ許可レジスタ 1(TRDOER1)

TRD0 出力の許可/禁止を設定します。

略号	7	6	5	4	3	2	1	0
TRDOER1	ED1	EC1	EB1	EA1	ED0	EC0	EB0	EA0
	ED0	TRDIOD0出力禁止						
	0	出力許可						
	1	出力禁止(TRDIOD0端子はI/Oポート)						
	EC0	TRDIOD0出力禁止						
	0	出力許可						
	1	出力禁止(TRDIOC0端子はI/Oポート)						
	EB0	TRDIOD0出力禁止						
	0	出力許可						
	1	出力禁止(TRDIOB0端子はI/Oポート)						
	EA0	TRDIOD0出力禁止						
	0	出力許可						
	1	出力禁止(TRDIOA0端子はI/Oポート)						

TRD0 の動作設定

・タイマ RD 出力制御レジスタ (TRDOCR)

TRD0 の初期出力を設定します。

略号	7	6	5	4	3	2	1	0
TRDOCR	TOD1	TOC1	TOB1	TOA1	TOD0	TOC0	TOB0	TOA0
	TOB0	TRDIOB0初期出力レベル選択						
	0	初期出力L						
	1	初期出力H						

・タイマ RD PWM 機能出力レベル制御レジスタ (TRDPOCR0)

TRD0 のアクティブレベルを設定します。

略号	7	6	5	4	3	2	1	0
TRDPOCR0	0	0	0	0	0	POLD	POLC	POLB
	POLB0	TRDIOB0初期出力レベル選択						
	0	TRDIOB0の出力レベルはLアクティブ						
	1	TRDIOB0の出力レベルはHアクティブ						

・タイマ RD デジタルフィルタ機能選択レジスタ 0

TRD0 のデジタルフィルタ機能を設定します。

略号	7	6	5	4	3	2	1	0
TRDDF0	DFCK1	DFCK0	PENB1	PENB0	DFD	DFC	DFB	DFA

DFD	TRDIOD0端子デジタルフィルタ機能選択
0	デジタルフィルタ機能なし
1	デジタルフィルタ機能あり
デジタルフィルタ機能ありの場合、最大でデジタルフィルタのサンプリング・クロックの5 サイクルでエッジ検出を行います。	

DFC	TRDIOC0端子デジタルフィルタ機能選択
0	デジタルフィルタ機能なし
1	デジタルフィルタ機能あり
デジタルフィルタ機能ありの場合、最大でデジタルフィルタのサンプリング・クロックの5 サイクルでエッジ検出を行います。	

DFB	TRDIOB0端子デジタルフィルタ機能選択
0	デジタルフィルタ機能なし
1	デジタルフィルタ機能あり
デジタルフィルタ機能ありの場合、最大でデジタルフィルタのサンプリング・クロックの5 サイクルでエッジ検出を行います。	

・タイマ RD 制御レジスタ 0 (TRDCR0)

TRD0 のカウント機能を設定します。

略号	7	6	5	4	3	2	1	0
TRDCR0	CCLR2	CCLR1	CCLR0	CKEG1	CKEG0	TCK2	TCK1	TCK0

CCLR2	CCLR1	CCLR0	TRD0カウンタクリア選択
0	0	0	クリア禁止(フリーランニング動作)
0	0	1	TRDGRA0 のインプットキャプチャ/コンペアー致でクリア
0	1	0	TRDGRB0 のインプットキャプチャ/コンペアー致でクリア
0	1	1	同期クリア(タイマRD1のカウントと同時にクリア)
1	0	1	TRDGR0のインプットキャプチャ/コンペアー致でクリア
1	1	0	TRDGRD0のインプットキャプチャ/コンペアー致でクリア
上記以外			設定禁止

TCK2	TCK1	TCK0	カウントソース選択
0	0	0	f_{CLK}, f_{HOCO}
0	0	1	$f_{CLK} / 2$
0	1	0	$f_{CLK} / 4$
0	1	1	$f_{CLK} / 8$
1	0	0	$f_{CLK} / 32$
1	0	1	TRDCLK入力
上記以外			設定禁止

・タイマ RD ジェネラルレジスタ A0, B0 (TRDGRA0, TRDGRB0)

PWM 周期と出力変化点を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRDGRA0																
TRDGRB0																

レジスタ	レジスタの機能	PWM 出力端子
TRDGRA0	ジェネラルレジスタ。PWM 周期を設定してください。	—
TRDGRB0	ジェネラルレジスタ。PWM 出力の変化点を設定してください。	TRDIOB0

TRDIOB0 端子(P15)の設定

・ポート出力モード・レジスタ(POM1)

端子の出力モードを選択します。

略号	7	6	5	4	3	2	1	0
POM1	POM17	0	POM15	POM14	POM13	0	POM11	POM10

POM15	P15端子の出力モードの選択
0	通常出力モード
1	N-chオープン・ドレイン出力 (V _{DD} 耐圧/EV _{DD} 耐圧) モード

・ポート・レジスタ(P1)

ポート出力データ値を設定します。

略号	7	6	5	4	3	2	1	0
P1	P17	P16	P15	P14	P13	P12	P11	P10

P15	出力データの制御 (出力モード時)	入力データの読み出し (入力モード時)
0	0を出力	ロウ・レベルを入力
1	1を出力	ハイ・レベルを入力

・ポート・モード・レジスタ(PM1)
 端子の入出力を設定します。

略号	7	6	5	4	3	2	1	0
PM1	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10

PM17	P17端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

4.5.8 メイン処理

図 4.11 にメイン処理のフローチャートを示します。

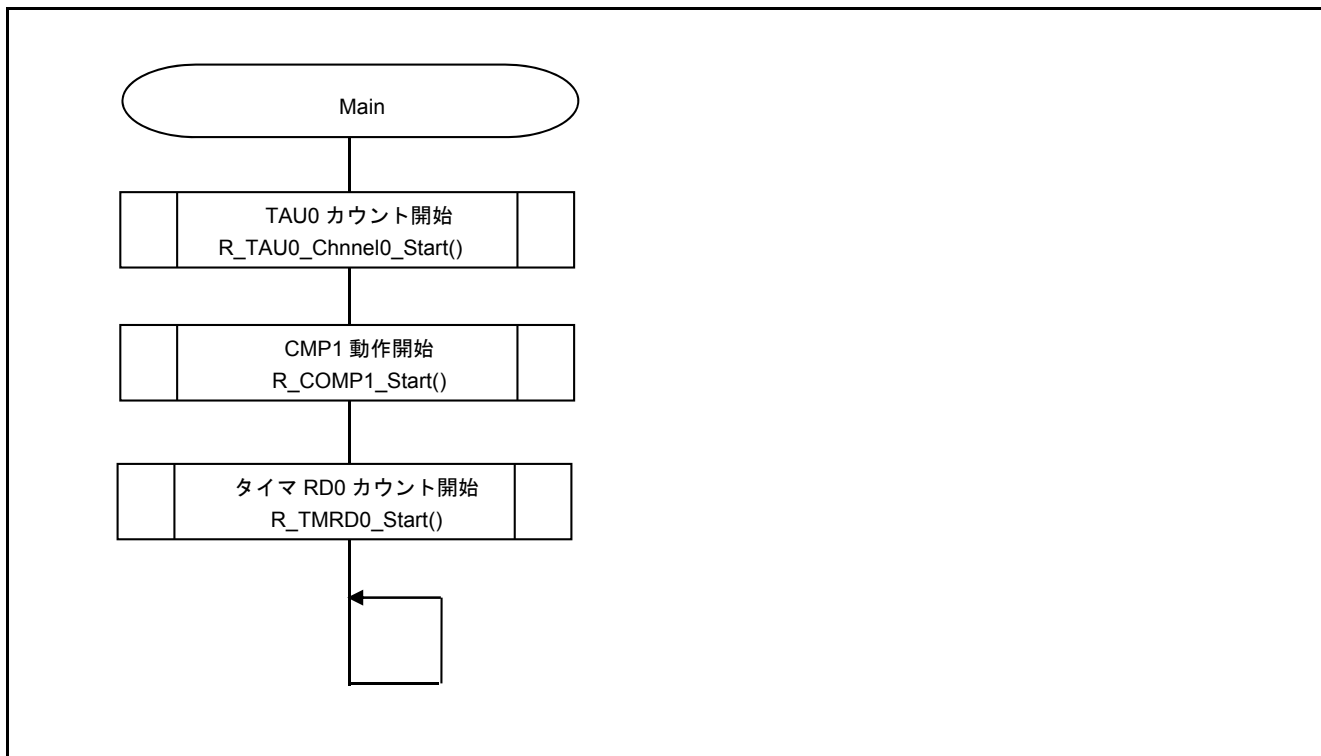


図 4.11 メイン処理

4.5.9 TAU0 カウント開始

図 4.12 に TAU0 カウント開始のフローチャートを示します。

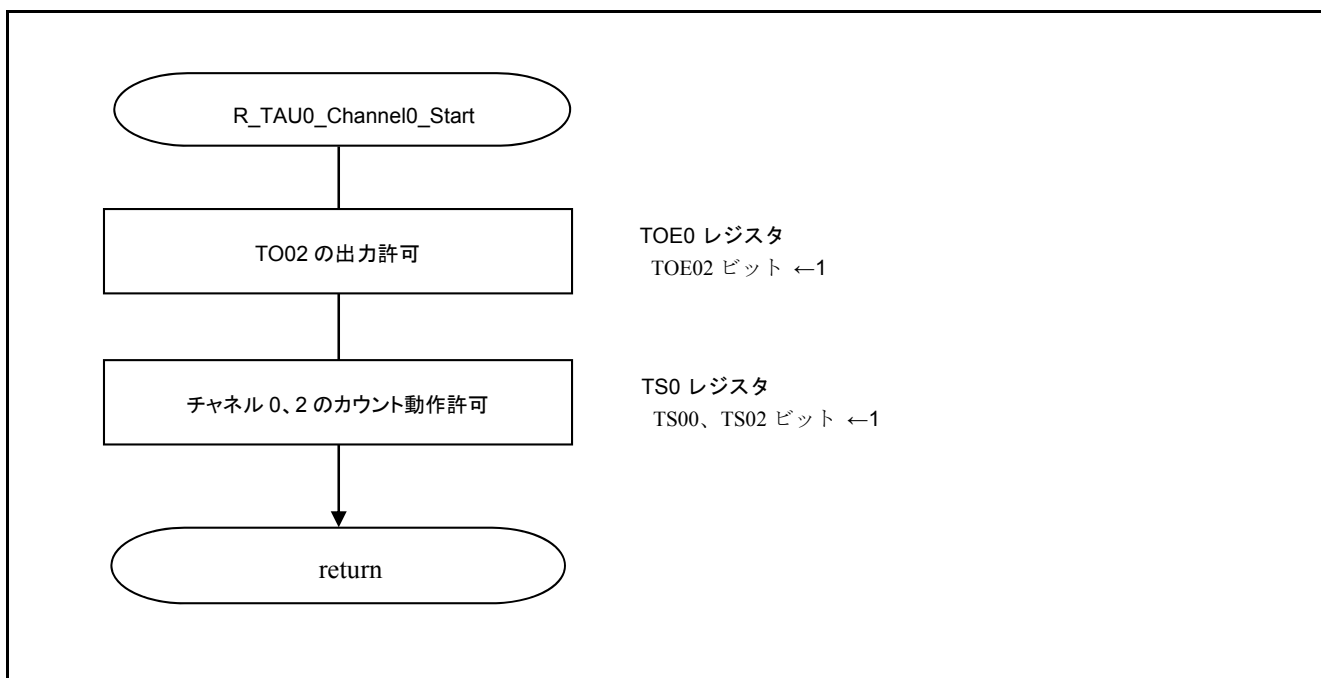


図 4.12 TAU0 カウント開始

TO02 の出力許可

・タイマ出力許可レジスタ 0(TOE0)

タイマ出力の許可禁止を設定します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOE0	0	0	0	0	0	0	0	0	0	0	0	0	TOE 03	TOE 02	TOE 01	TOE 00

TOE0n	チャンネルnのタイマ出力許可／禁止
0	<p>タイマの出力を禁止</p> <p>タイマ動作をTO00ビットに反映せず、出力を固定します。</p> <p>TO00ビットへの書き込みが可能となり、TO00ビットに設定したレベルがTO00端子から出力されます。</p>
1	<p>タイマの出力を許可</p> <p>タイマ動作をTO00ビットに反映し、出力波形を生成します。</p> <p>TO00ビットへの書き込みは無視されます。</p>

チャンネル 0、チャンネル 2 のカウント動作許可

・タイマ・チャンネル開始レジスタ 0(TS0)

TAU0 のカウントを開始します。

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TS0	0	0	0	0	TSH 03	0	TSH 01	0	0	0	0	0	TS03	TS02	TS01	TS00

TS0n	チャンネルnのタイマ出力許可／禁止
0	<p>タイマの出力を禁止</p> <p>タイマ動作をTO0nビットに反映せず、出力を固定します。</p> <p>TO0nビットへの書き込みが可能となり、TO0nビットに設定したレベルがTO0n端子から出力されます。</p>
1	<p>タイマの出力を許可</p> <p>タイマ動作をTO0nビットに反映し、出力波形を生成します。</p> <p>TO0nビットへの書き込みは無視されます。</p>

4.5.10 CMP1 動作開始

図 4.13 に TAU0 カウント開始のフローチャートを示します。

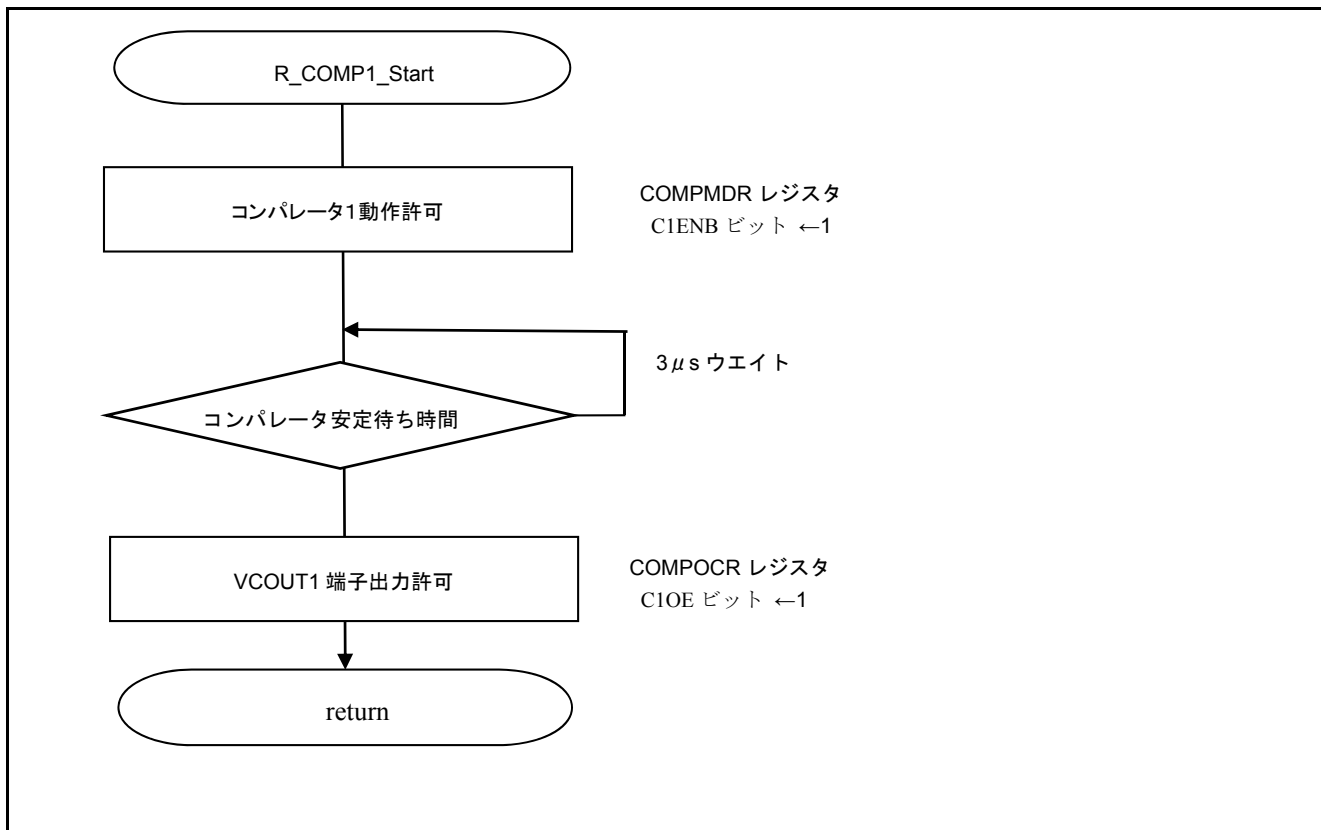


図 4.13 CMP1 動作開始

CMP1 のスタート設定

・コンパレータモード設定レジスタ (COMPMDR)

CMP1 の動作を開始します。

略号	7	6	5	4	3	2	1	0
COMPMDR	C1MON	0	0	C1ENB	COMON	0	0	COENB

C1ENB	コンパレータ1動作許可
0	コンパレータ1動作禁止
1	コンパレータ1動作許可

・コンパレータ出力制御レジスタ (COMPOCR)

コンパレータの出力を許可します。

略号	7	6	5	4	3	2	1	0
COMPOCR	C1OTWMD	C1OP	C1OE	C1IE	0	COOP	COOE	COIE

C1OE	VCOUT1端子出力許可
0	コンパレータ1のVCOUT1端子出力禁止
1	コンパレータ1のVCOUT1端子出力許可

4.5.11 タイマ RD0 カウント開始

図 4.14 にタイマ RD0 カウント開始のフローチャートを示します。

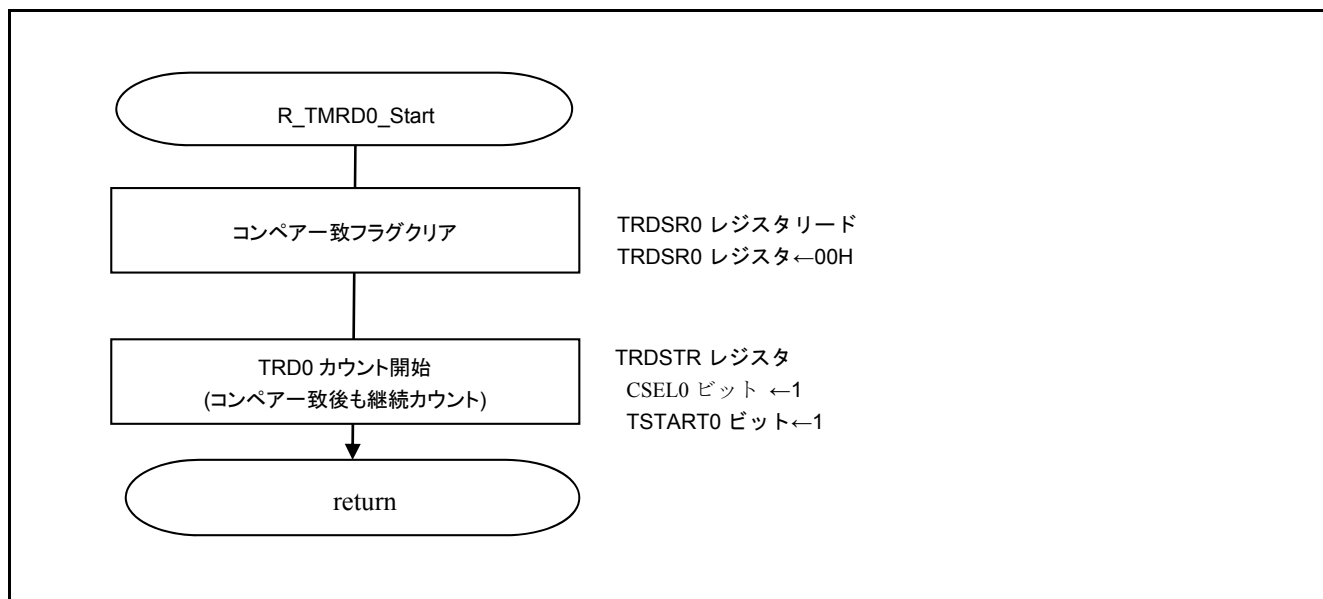


図 4.14 タイマ RD0 カウント開始

タイマ RD0 のスタート設定

- ・タイマ RD ステータスレジスタ 0 (TRDSR0)

コンペアー一致フラグクリア

略号	7	6	5	4	3	2	1	0
TRDSR0	0	0	0	OVF	IMFD	IMFC	IMFB	IMFA

OVF	オーバーフローフラグ
[0になる要因]読んだ後, 0を書く	
[1になる要因]TRD0がオーバーフローしたとき	

IMFD	インプットキャプチャ/コンペアー一致フラグD
[0になる要因]読んだ後, 0を書く	
[1になる要因]TRDIOD0端子の入力エッジ	

IMFC	インプットキャプチャ/コンペアー一致フラグC
[0になる要因]読んだ後, 0を書く	
[1になる要因]TRDIOC0端子の入力エッジ	

IMFB	インプットキャプチャ/コンペアー一致フラグB
[0になる要因]読んだ後, 0を書く	
[1になる要因]TRDIOB0端子の入力エッジ	

IMFA	インプットキャプチャ/コンペアー一致フラグA
[0になる要因]読んだ後, 0を書く	
[1になる要因]TRDIOA0端子の入力エッジ	

・タイマ RD スタートレジスタ (TRDSTR)

タイマ RD0 のカウントを開始します。

略号	7	6	5	4	3	2	1	0
TRDSTR	0	0	0	0	CSEL1	CSEL0	TSTART1	TSTART0

CSEL0	TRD0カウント動作選択
0	TRDGRA0レジスタとのコンペア一致でカウント停止
1	TRDGRA0レジスタとのコンペア一致後もカウント継続

TSTART0	TRD0カウント開始フラグ
0	カウント停止
1	カウント開始

5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

RL78/G1F ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0516)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 Rev.1.00 (R01US0015)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RL78/G1F タイマ RD、タイマ・アレイ・ユニット、コンパレータ連動による TIMER WINDOW 出力
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.9.30	—	初版発行
1.01	2016.2.10	16	誤記訂正 TAU1EN→TAU0EN
		27	誤記訂正 VCOU1→VCOU1
		29	誤記訂正 コンパレータ 1→コンパレータ 0
		30	誤記訂正 COMPSEL1→CMPSEL1
		32	誤記訂正 TAU0→タイマ RD
		33,43	誤記訂正 VCOU1 出力極性選択→TRD0 カウント開始フラグ
		35	誤記訂正 TRDOCR→TRDPOCR1

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社その総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレスト）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>