

RL78/G1E グループ

R01AN1045JJ0110

Rev.1.10

2013.03.29

ホイートストン・ブリッジ型センサを使用した測定例

要旨

本アプリケーションノートでは、RL78/G1E (R5F10FM_x) 内蔵のコンフィギュラブル・アンプ、A/D コンバータ、D/A コンバータを使用して、ホイートストン・ブリッジ型センサの出力電圧値から物理量を測定する方法について説明します。

本アプリケーションノートでは、ホイートストン・ブリッジ型センサの代表例としてホール素子 (HW-300B、旭化成エレクトロニクス株式会社) を使用しています。

動作確認デバイス

RL78/G1E (R5F10FM_x (x = C, D, E))

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	4
3. 関連アプリケーションノート	4
4. ハードウェア説明	5
4.1 ハードウェア構成例	5
4.2 使用機能一覧	6
4.3 使用端子一覧	7
5. 各機能説明	8
5.1 ホイトストン・ブリッジ型センサ	8
5.1.1 ホイトストン・ブリッジ型センサの概要	8
5.1.2 ホール素子 (HW-300B) 概要	9
5.2 コンフィギュラブル・アンプ (計装アンプ構成)	10
5.2.1 増幅・信号変換回路例	10
5.2.2 コンフィギュラブル・アンプを用いたホール出力電圧の増幅・信号変換回路	11
5.3 A/D コンバータ	13
5.3.1 RL78/G1E (R5F10FMx) の A/D コンバータの概要	13
5.3.2 コンフィギュラブル・アンプ (計装アンプ構成) と A/D コンバータとの接続	13
5.4 CPU (演算)	14
5.5 LCD モジュール	15
6. RL78/G1E (R5F10FMx) のアナログ部	16
6.1 RL78/G1E (R5F10FMx) のアナログ部の概要	16
6.2 RL78/G1E (R5F10FMx) のアナログ部の機能詳細説明	17
6.2.1 コンフィギュラブル・アンプ	17
6.2.2 基準電圧生成回路および出力電圧可変レギュレータ	20
6.2.3 D/A コンバータ	21
6.2.4 SPI	23
6.3 RL78/G1E (R5F10FMx) の SPI 制御レジスタの設定一覧	28
7. RL78/G1E (R5F10FMx) のマイクロコントローラ部	38
7.1 RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能割付け	38
7.2 RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能説明	39
7.2.1 高速オンチップ・オシレータ (クロック発生回路)	39
7.2.2 SPI 制御	41
7.2.3 A/D コンバータ	46
7.2.4 タイマ・アレイ・ユニット 0	48
7.2.5 LCD モジュール制御	50
7.3 ソフトウェア説明	51
7.3.1 タイミングチャート	51
7.3.2 RL78/G1E (R5F10FMx) のマイクロコントローラ部のレジスタ設定一覧	53
7.3.3 関数一覧	75
7.3.4 関数仕様	76
7.3.5 RAM 変数	84
7.3.6 フローチャート	85
7.3.7 ソースファイル一覧とコード生成機能で出力したコードからの差分	93

1. 仕様

本アプリケーションノートでは、ホイートストン・ブリッジ型センサの例としてホール素子（HW-300B）のホール出力電圧値から磁束密度を計測するために RL78/G1E（R5F10FMx）を使用したシステム例を示します。

本アプリケーションノートでは、ホール素子から差動出力されるホール出力電圧を RL78/G1E（R5F10FMx）内蔵のコンフィギュラブル・アンプ（計装アンプ構成）を使用してシングルエンド電圧に変換・増幅します。

次に変換・増幅されたホール出力電圧を RL78/G1E（R5F10FMx）内蔵の A/D コンバータを使用してデジタル値に変換します。

その後、デジタル値に変換されたホール出力電圧から磁束密度を算出し、RL78/G1E（R5F10FMx）に接続された LCD モジュール（ACM0802C）に算出した磁束密度を表示します。

図 1.1 にブロック図を、表 1.1 にブロック図の各項目について説明します。

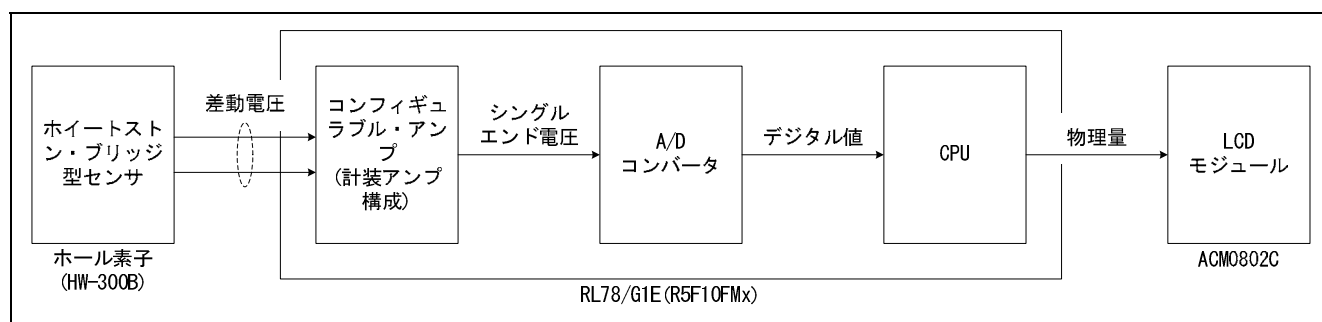


図 1.1 ブロック図

表 1.1 ブロック図の説明

素子名	機能	役割
ホール素子 (HW-300B)	ホイートストン・ブリッジ型センサ	磁束密度に応じた差動電圧を出力
RL78/G1E (R5F10FMx)	コンフィギュラブル・アンプ (計装アンプ構成)	ホール出力電圧（差動電圧）をシングルエンド電圧に変換・増幅
	A/D コンバータ	コンフィギュラブル・アンプ（計装アンプ構成）の出力（シングルエンド電圧）をデジタル値に変換
	CPU	A/D コンバータで変換されたデジタル値から物理量（磁束密度）を算出
ACM0802C	LCD モジュール	CPU で算出した物理量（磁束密度）を表示

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G1E (R5F10FME)
動作周波数	- 高速オンチップ・オシレータ (高速 OCD) クロック : 32 MHz - CPU/周辺ハードウェア・クロック : 32 MHz
動作電圧	V _{DD} , DV _{DD} , AV _{DD1} , AV _{DD2} , AV _{DD3} , LCD モジュール電源 : 5.0 V AV _{DD} : 3.3 V LVD 検出(V _{LVIH}) : 立ち上がり 4.06 V、立ち下がり 3.98 V ホール素子駆動電圧 : 2.0 V
使用外部デバイス	- ホール素子 (HW-300B) - 高出力電流シングル CMOS オペアンプ (HA1630S08) - LCD モジュール (ACM0802C-NLW-BBH)
統合開発環境	ルネサス エレクトロニクス製 CubeSuite+ V1.01.01 [31 Jan 2012]
C コンパイラ (ビルド・ツール)	ルネサス エレクトロニクス製 CA78K0R V1.30

3. 関連アプリケーションノート

関連するアプリケーションノートを以下に示します。併せてご参照ください。

- RL78/G13 初期設定 (R01AN0451J) アプリケーションノート
- RL78/G13 タイマ・アレイ・ユニット インターバル・タイマ (R01AN0456J) アプリケーションノート
- RL78/G13 シリアル・アレイ・ユニット 3 線シリアル I/O (マスタ送受信) (R01AN0460J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1に本アプリケーションノートで使用するハードウェア構成例を示します。

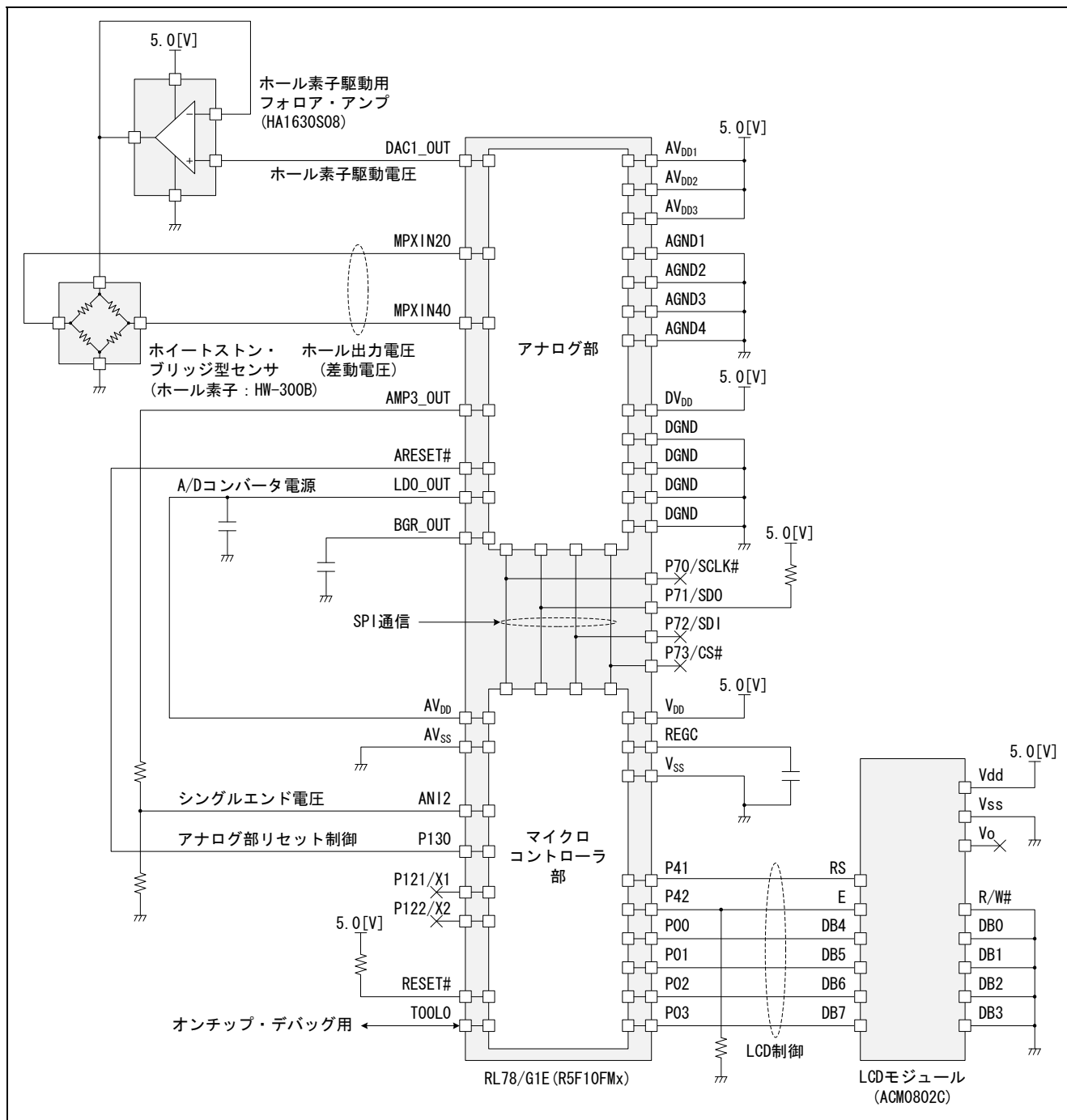


図 4.1 ハードウェア構成

注意 この回路イメージは接続の概要を示すために簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD または VSS に接続してください）。

4.2 使用機能一覧

本アプリケーションノートで使用する RL78/G1E (R5F10FMx) の周辺機能と用途を表 4.1に示します。

表 4.1 RL78/G1E (R5F10FMx) の使用する周辺機能と用途

RL78/G1E (R5F10FMx) 周辺機能		用途
アナログ部	コンフィギュラブル・アンプ	計装アンプ構成として用い、ホール素子から出力される差動電圧をシングルエンド電圧に変換・増幅
	D/A コンバータ	ホール素子駆動電圧の生成、コンフィギュラブル・アンプ(計装アンプ構成)のバイアス電圧の生成
	出力電圧可変レギュレータ	A/D コンバータの電源電圧の生成
	SPI	RL78/G1E (R5F10FMx) のマイクロコントローラ部との SPI 通信制御
マイクロコントローラ部	A/D コンバータ	コンフィギュラブル・アンプ(計装アンプ構成)の出力電圧をデジタル値に変換
	シリアル・アレイ・ユニット 1 (チャンネル 1 : CSI21)	3 線シリアル I/O 機能を使用してアナログ部との SPI 通信制御
	I/O ポート	アナログ部の制御、外部 LCD モジュールの制御
	タイマ・アレイ・ユニット 0 (チャンネル 1)	A/D コンバータのハードウェア・トリガ信号の生成
	タイマ・アレイ・ユニット 0 (チャンネル 3)	ソフトウェアで使用するウェイト時間の生成
	高速オンチップ・オシレータ (高速 OCD)	メイン・システム・クロックとして 32 MHz のクロックを生成

4.3 使用端子一覧

本アプリケーションノートにおける RL78/G1E (R5F10FMx) の使用端子と機能を表 4.2に示します。

表 4.2 RL78/G1E (R5F10FMx) の使用端子と機能

端子名	入出力	機能
DAC1_OUT	出力	アナログ部 D/A コンバータ Ch1 出力端子。ホール素子駆動電圧として使用し、フォロア・アンプ (HA1630S08) 入力に接続。
MPXIN20	入力	アナログ部コンフィギュラブル・アンプ (計装アンプ構成) の反転入力端子。ホール素子のホール出力電圧 (差動電圧) を入力
MPXIN40	入力	アナログ部コンフィギュラブル・アンプ (計装アンプ構成) の非反転入力端子。ホール素子のホール出力電圧 (差動電圧) を入力
AMP3_OUT	出力	アナログ部コンフィギュラブル・アンプ (計装アンプ構成) の出力端子。マイクロコントローラ部の A/D コンバータのアナログ入力端子 2 (ANI2) に抵抗分圧回路を介して接続。
ANI2	入力	マイクロコントローラ部 A/D コンバータのアナログ入力端子。アナログ部の AMP3_OUT 端子に抵抗分圧回路を介して接続し、AMP3_OUT 端子の出力電圧を降圧して A/D 変換。
P130	出力	マイクロコントローラ部の出力専用ポート、アナログ部の ARESET#端子に接続、アナログ部のアナログ・リセット機能を制御
P41	出力	マイクロコントローラ部 P41 出力端子。LCD モジュールの RS 端子に接続し、LCD モジュールの表示を制御
P42	出力	マイクロコントローラ部 P42 出力端子。LCD モジュールの E 端子に接続し、LCD モジュールの表示を制御
P00	出力	マイクロコントローラ部 P00 出力端子。LCD モジュールの DB4 端子に接続し、LCD モジュールの表示を制御
P01	出力	マイクロコントローラ部 P01 出力端子。LCD モジュールの DB5 端子に接続し、LCD モジュールの表示を制御
P02	出力	マイクロコントローラ部 P02 出力端子。LCD モジュールの DB6 端子に接続し、LCD モジュールの表示を制御
P03	出力	マイクロコントローラ部 P03 出力端子。LCD モジュールの DB7 端子に接続し、LCD モジュールの表示を制御

5. 各機能説明

5.1 ホイートストン・ブリッジ型センサ

一般的なホイートストン・ブリッジ型センサの概要と、ホール素子（HW-300B、旭化成エレクトロニクス株式会社）の特性と動作について説明します。

5.1.1 ホイートストン・ブリッジ型センサの概要

ホイートストン・ブリッジ（Wheatstone bridge）は微小な抵抗変化を測定するのに適した電子回路で、ひずみゲージなどの抵抗測定に用いられます。ホイートストン・ブリッジは図 5.1のように四つの抵抗から構成されます。入力電圧を V_{IN} とすると、差動出力電圧 V_{OUT} は式 1 となります。

$$V_{OUT} = \left(\frac{R2}{R1 + R2} - \frac{R4}{R3 + R4} \right) \times V_{IN} \quad \dots \text{式 1}$$

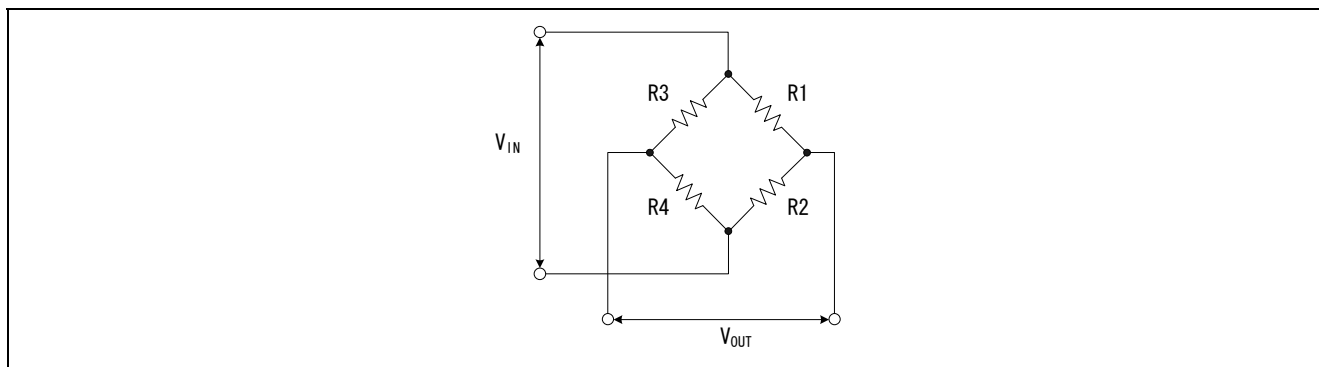


図 5.1 ホイートストン・ブリッジ回路図

ホイートストン・ブリッジ型センサの代表例を以下に示します。

- ロードセル
力（質量、トルク）を電気信号に変換して出力するセンサです。ロードセルとしてはひずみゲージ式が多く普及しています。ひずみゲージ式とは、抵抗体に外力が加わったときに生じるひずみにより電気抵抗が変化する性質を利用した方式です。
- 半導体圧力センサ
圧電抵抗効果を利用した圧力センサです。圧電抵抗効果とは、抵抗に加わった応力によって電気伝導率、すなわち抵抗率が変化する現象です。
- ホール素子
ホール素子はホール効果を利用した磁気センサの一種です。半導体薄膜で形成されたホール素子に電圧をかけると、電流が発生します。この半導体薄膜に発生した電流に対して垂直に磁場が加わると、ローレンツ力によって半導体薄膜内の電子の進行方向が曲げられ、電子の分布が半導体薄膜の一方に偏り、ホール素子の出力端子間に電位差が発生します。この効果をホール効果と呼びます。

一般的なホイートストン・ブリッジ型のセンサには不平衡電圧（オフセット電圧）が発生します。これはブリッジ抵抗の製造上の理由などによりばらつきが生じます。使用する際には、アンプ出力においてこの電圧をキャンセルする必要があります。

5.1.2 ホール素子 (HW-300B) 概要

ホール素子 (HW-300B) の概要を以下に示します。

本アプリケーションノートでの検討時に参照した特性をホール素子 (HW-300B) のデータシートから、抜粋します。ご使用になる際は必ず、旭化成エレクトロニクス株式会社ホームページ上の最新データシートをご参照下さい。

- ホール素子 (HW-300B) 仕様説明
ホール素子 (HW-300B) の電気的特性の抜粋 (測定温度 25) を表 5.1に示します。

表 5.1 ホール素子 (HW-300B) の電気的特性抜粋

項目	記号	測定条件	最小	標準	最大	単位
ホール出力電圧	V_H	定電圧駆動 $B = 50 \text{ mT}$ 、 $V_C = 1 \text{ V}$	168	-	320	mV
入力抵抗	R_{in}	$B = 0 \text{ mT}$ 、 $I_C = 0.1 \text{ mA}$	240	-	550	Ω
出力抵抗	R_{out}	$B = 0 \text{ mT}$ 、 $I_C = 0.1 \text{ mA}$	240	-	550	Ω
不平衡電圧	$V_{OS} (V_U)$	$B = 0 \text{ mT}$ 、 $V_C = 1 \text{ V}$	-7	-	+7	mV

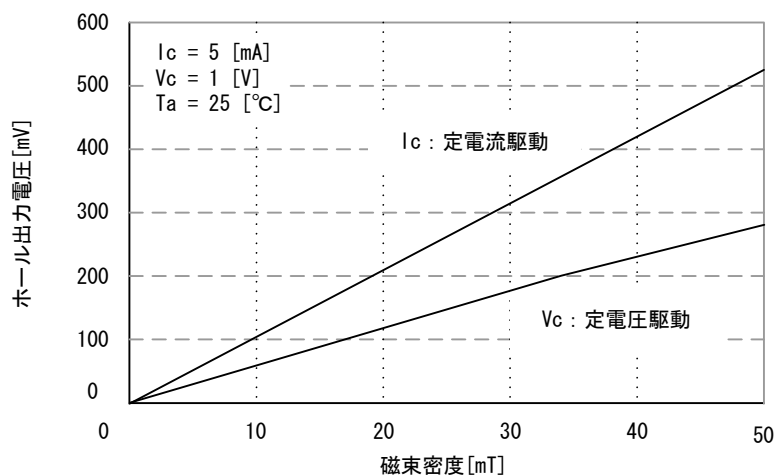


図 5.2 ホール出力電圧[mV] - 磁束密度[mT]

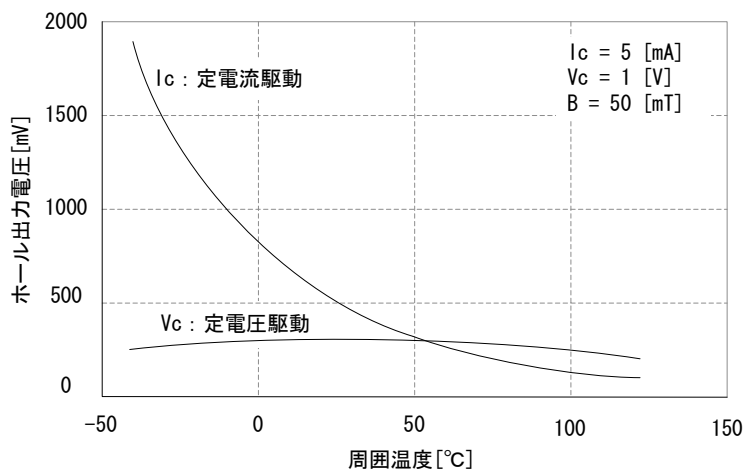


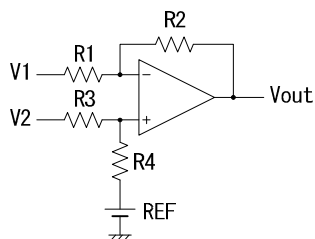
図 5.3 ホール出力電圧[mV] - 周辺温度[]

5.2 コンフィギュラブル・アンプ（計装アンプ構成）

ホイートストン・ブリッジ型センサの差動電圧出力を増幅する方法の一例として、RL78/G1E（R5F10FMx）のコンフィギュラブル・アンプを使用した増幅・信号変換回路例を説明します。

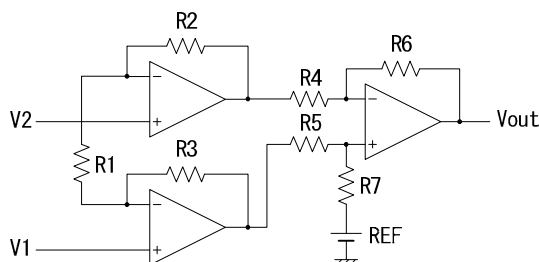
5.2.1 増幅・信号変換回路例

ホイートストン・ブリッジ型センサは差動電圧出力です。出力インピーダンスの高い差動電圧を増幅する場合、図 5.4の構成の差動アンプではセンサのブリッジ回路がアンプの入力インピーダンスの影響を受けてしまうため、図 5.5に示す計装アンプを用います。



差動アンプの入力インピーダンスはV1側は[R1]、V2側は[R3+R4]となります。R1、R3、R4は一般的に数10[kΩ]から数100[kΩ]程度なので、センサ出力のような高出力インピーダンスの信号は精度良く増幅できません。

図 5.4 一般的な差動アンプ回路



計装アンプの入力インピーダンスはオペアンプの入力インピーダンスとなり、一般的に数[MΩ]以上です。このため、前段の回路にほぼ影響を与えず増幅することができます。

図 5.5 一般的な計装アンプ回路

計装アンプは入力インピーダンスが高く、センサ出力などの微弱な信号を高精度に増幅する回路です。直流増幅にはほぼ理想的な特性を持ちます。回路としては、ゲイン（ $1 + \frac{R2}{R1}$ ）の非反転増幅回路と、ゲイン（ $\frac{R6}{R4}$ ）の差動増幅回路からなる2段増幅回路です。

出力電圧は $R2 = R3$ 、 $R4 = R5$ 、 $R6 = R7$ とすると以下の式となります。

$$V_{out} = (V1 - V2) \times \left(1 + \frac{R2}{R1}\right) \times \left(\frac{R6}{R4}\right) + REF \quad \dots \text{式 2}$$

5.2.2 コンフィギュラブル・アンプを用いたホール出力電圧の増幅・信号変換回路

RL78/G1E (R5F10FMx) のコンフィギュラブル・アンプを用いたホール出力電圧 (差動電圧) の増幅・信号変換回路例を図 5.6 に示します。

本アプリケーションノートでは、コンフィギュラブル・アンプを計装アンプ構成で使用します。

ホール素子の駆動方法には、定電圧駆動と定電流駆動方法があります。本アプリケーションノートでは図 5.3 から出力電圧の温度特性が小さい定電圧駆動方法を選択しました。なお、ホール素子の駆動電圧は、RL78/G1E (R5F10FMx) の D/A コンバータ Ch1 (DAC1) を使用し、外付けのオペアンプ (HA1630S08) によるフォロア・アンプを介してホール素子駆動電圧を供給します。

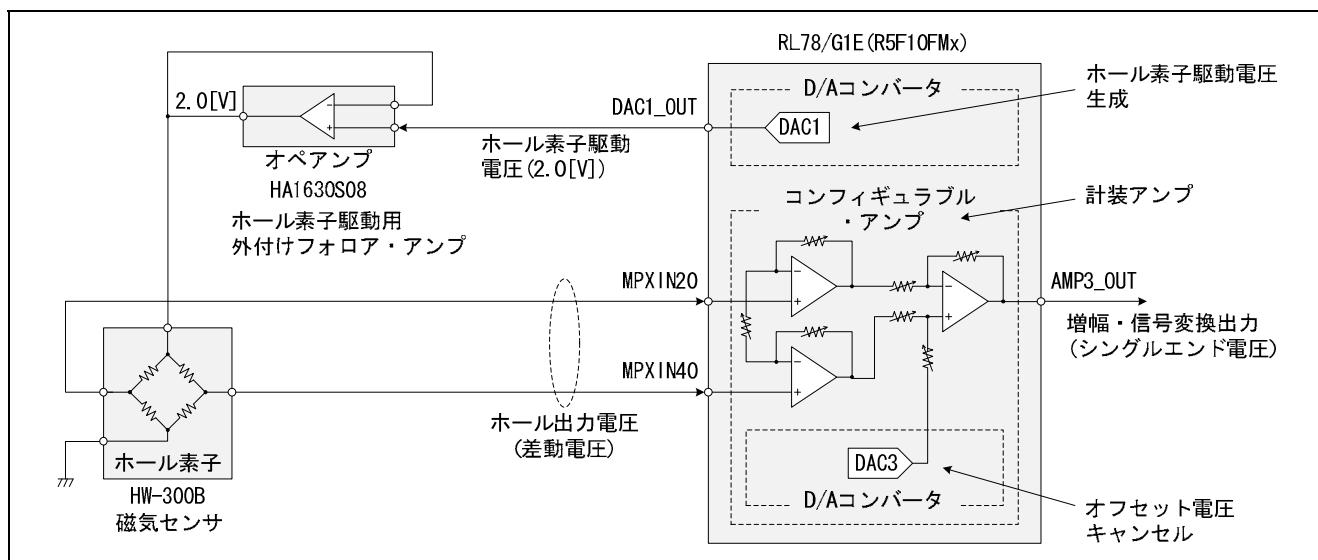


図 5.6 ホール出力電圧の増幅・信号変換回路例

計装アンプ構成での出力電圧 AMP3_OUT は、計装アンプ構成でのゲイン設定値を GAIN とすると、式 2 を用いて次の式で表せます。

$$AMP3_OUT = (MPXIN40 - MPXIN20) \times GAIN + DAC3 \quad \dots \text{式 3}$$

ホール素子 (HW-300B) のホール出力電圧 (差動電圧) は正負の差動電圧で出力されます。したがって、コンフィギュラブル・アンプ (計装アンプ構成) で D/A コンバータ Ch3 (DAC3) を使用して、バイアス電圧 (本アプリケーションノートでは、D/A コンバータ Ch3 (DAC3) によるバイアス電圧を 2.5 V に設定) を加える必要があります。

また、ホール素子 (HW-300B) は不平衡電圧 (オフセット電圧) をもっています。オフセット電圧は、表 5.1 より、2 V の定電圧駆動で ± 14 mV、計装アンプ構成でのゲインを 10 倍 (20 dB) に設定すると磁束密度が 0 T の状態で AMP3_OUT 端子に ± 140 mV のオフセット電圧が生じます。このオフセット電圧をキャンセルするためには、磁束密度が 0 T の状態で AMP3_OUT 端子出力電圧が 2.5 V となるように、D/A コンバータ Ch3 の出力電圧を調整する必要があります。

AMP3_OUT は以下の式になります。

$$AMP3_OUT = (MPXIN40 - MPXIN20) \times 10 + 2.5 \quad \dots \text{式 4}$$

ホール素子 (HW-300B) のホール出力電圧 (差動電圧) とコンフィギュラブル・アンプ (計装アンプ構成) の出力 (AMP3_OUT) 電圧の関係を図 5.7に示します。

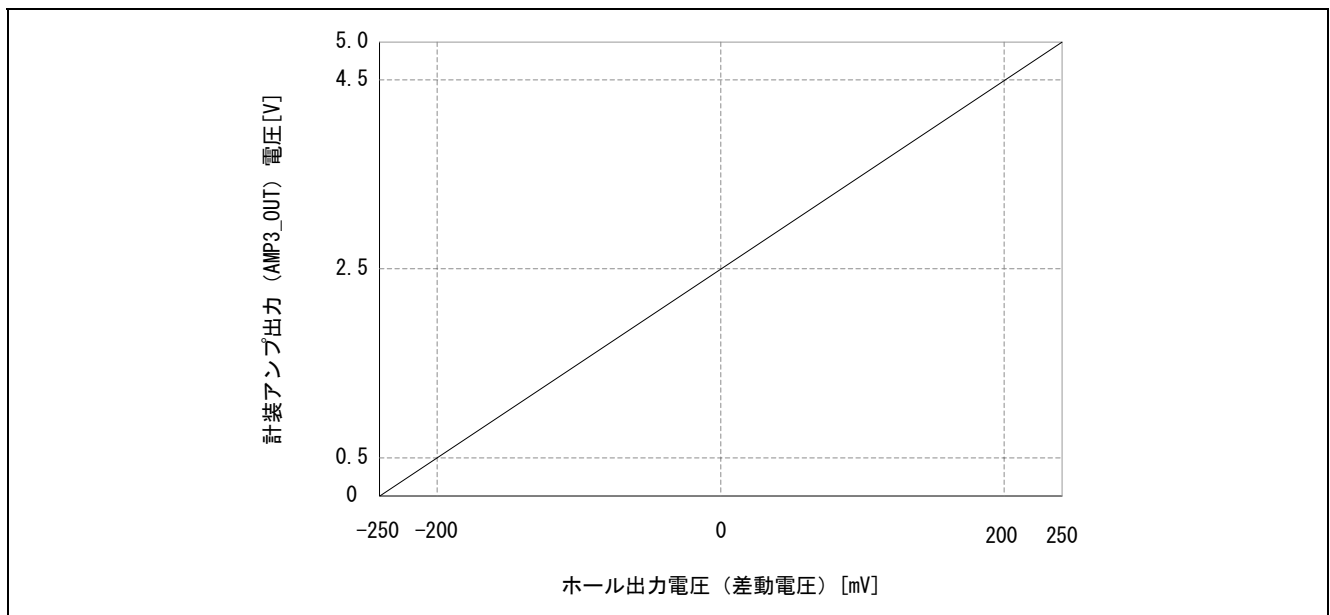


図 5.7 ホール出力電圧 (差動電圧) - 計装アンプ出力 (AMP3_OUT) 電圧

5.3 A/Dコンバータ

コンフィギュラブル・アンプ（計装アンプ構成）で増幅・信号変換されたホール出力電圧（差動電圧）をデジタル値に変換するために使用する、RL78/G1E（R5F10FMx）のA/Dコンバータについて説明します。

5.3.1 RL78/G1E（R5F10FMx）のA/Dコンバータの概要

RL78/G1E（R5F10FMx）のA/Dコンバータは、アナログ入力をデジタル値に変換するコンバータで、最大17チャンネルのA/Dコンバータ・アナログ入力を選択できる構成になっています。変換分解能は12ビット分解能と8ビット分解能が選択可能です。

本アプリケーションノートにおけるRL78/G1E（R5F10FMx）のA/Dコンバータの設定を以下に示します。

- トリガ・モード : ハードウェア・トリガ・ノーウェイト・モード
- チャンネル選択モード : セレクト・モード
- 変換動作モード : ワンショット変換モード
- アナログ入力端子 : ANI2
- 変換分解能 : 12ビット
- 基準電圧 : $AV_{DD}=3.3\text{ V}$ 、 $AV_{SS}=0\text{ V}$

5.3.2 コンフィギュラブル・アンプ（計装アンプ構成）とA/Dコンバータとの接続

RL78/G1E（R5F10FMx）のA/Dコンバータの電源電圧は最大で3.6Vです。本アプリケーションノートの電源電圧は5.0Vのため、降圧した電圧をA/Dコンバータの電源電圧に供給する必要があります。このため、アナログ部の出力電圧可変レギュレータを3.3V（Typ.）に設定し AV_{DD} 端子に供給します。

アナログ部の計装アンプ出力端子（AMP3_OUT）は、A/Dコンバータの高精度チャンネルであるアナログ入力チャンネル2端子（ANI2）に接続します。アナログ部の計装アンプ出力は0～5Vのアナログ電圧値であるため、 AV_{DD} 電源電圧以下となるように、コンフィギュラブル・アンプ（計装アンプ構成）出力を抵抗分圧で0～3Vのアナログ電圧値に降圧し、A/DコンバータのANI2端子に入力します。

図5.8にRL78/G1E（R5F10FMx）のコンフィギュラブル・アンプ（計装アンプ構成）とA/Dコンバータの接続図を示します。

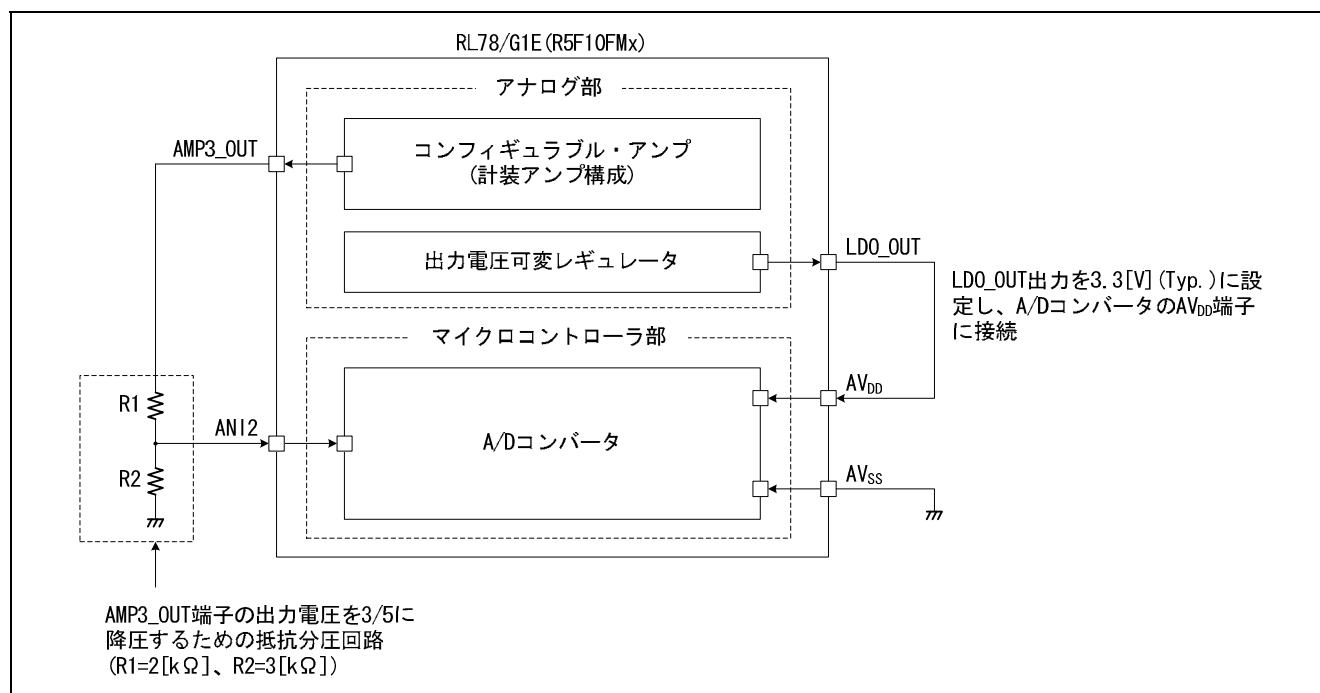


図 5.8 コンフィギュラブル・アンプ（計装アンプ構成）と A/D コンバータの接続図

5.4 CPU (演算)

CPU による A/D コンバータの A/D 変換結果から物理量 (磁束密度) への換算方法について説明します。

A/D 変換値 (12 ビット A/D 変換結果レジスタ (ADCR)) から、ANI2 端子のアナログ電圧を求める式は以下の式で表せます。

$$ANI2 = \frac{A/D \text{変換値}}{2^{12} - 1} \times AV_{DD} \quad \dots \text{式 5}$$

- AV_{DD} : A/D コンバータの電源電圧[V]
- ANI2 : A/D コンバータ・アナログ入力端子 2 入力電圧[V]

ANI2 端子のアナログ電圧は AMP3_OUT 端子からの出力電圧を抵抗で分圧しているため、AMP3_OUT の出力電圧[V]は以下の式で表せます (図 5.8参照)。

$$AMP3_OUT = ANI2 \times \frac{R1 + R2}{R2} \quad \dots \text{式 6}$$

AMP3_OUT 端子の出力電圧から、ホール素子のホール出力電圧 (差動電圧) を求める式は式 3より以下の式で表せます。

$$\text{ホール出力電圧} = \frac{AMP3_OUT - DAC3}{GAIN} \quad \dots \text{式 7}$$

- GAIN : RL78/G1E (R5F10FMx) のコンフィギュラブル・アンプ (計装アンプ構成) のゲイン設定値 [倍]
- DAC3 : RL78/G1E (R5F10FMx) の D/A コンバータ Ch3 出力電圧 [V]

ホール出力電圧 (差動電圧) [V] から、物理量である磁束密度[mT]を求める式は以下の式で表せます。

$$\text{磁束密度} = \frac{\text{ホール出力電圧}}{\text{感度}} \quad \dots \text{式 8}$$

- 感度[V/mT] : 図 5.2のホール出力電圧 - 磁束密度 (V_c : 定電圧駆動) から読み取ります。

磁束密度と A/D 変換値の関係は、式 5、式 6、式 7、式 8を用いて、 $AV_{DD}=3.3 \text{ V}$ 、 $GAIN=10 \text{ 倍 (20 dB)}$ 、感度 = 0.012 V/mT、 $R1=2 \text{ k}\Omega$ 、 $R2=3 \text{ k}\Omega$ 、 $DAC3=2.5098 \text{ V}$ ^{注1} とすると、以下の式^{注2}で表せます。

$$\text{磁束密度} = \frac{\frac{A/D \text{変換値}}{2^{12} - 1} \times 3.3 \times \frac{2k + 3k}{3k} - 2.5098}{0.012 \times 10} \quad \dots \text{式 9}$$

注 1 D/A コンバータ Ch3 の DAC 制御レジスタ 3 (DAC3C) に 80H を設定した場合の D/A コンバータ Ch3 の出力電圧の計算値です。 ($DAC3=2.5 \times 2 \times 128/255=2.5098 \text{ V}$ 。計算方法の詳細は RL78/G1E ユーザーズマニュアル ハードウェア編をご参照ください)。また本アプリケーションノートでは、ホール素子 (HW-300B) のオフセット電圧のキャンセル処理は行っておりません。

注 2 式 9における各種設定数値は参考値です。ご使用の際には、ユーザにて評価後、数値を設定してください。

5.5 LCDモジュール

LCD モジュール (ACM0802C) の表示内容について説明します。

(1) LCD モジュールの仕様

- 型名 : ACM0802C-NLW-BBH
- メーカー : AZ Displays, INC.
- 表示文字数 : 8 キャラクタ × 2 行
- 電源電圧 : 5 V

(2) 演算結果 (物理量) の表示形式 (物理量 0 の場合)

演算結果 (物理量) が 0 以上の場合の LCD モジュールの表示形式は図 5.9 のようになります。上段に演算結果を左詰めで少数第一位まで表示します。また単位として [mT] を表示します。下段に A/D 変換値 (平均値) を 3 桁の 16 進数表示します。

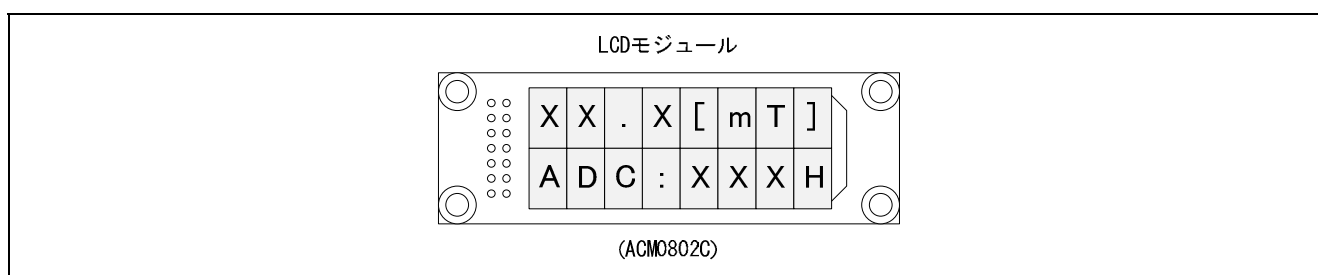


図 5.9 LCD モジュールの表示形式 (物理量 0 の場合)

(3) 演算結果 (物理量) の表示形式 (物理量 < 0 の場合)

演算結果 (物理量) が負の場合の LCD モジュールの表示形式は図 5.10 のようになります。上段に演算結果を左詰めで符号 " - " と少数第一位まで表示します。また単位として [mT] を表示します。下段に A/D 変換値 (平均値) を 3 桁の 16 進数表示します。

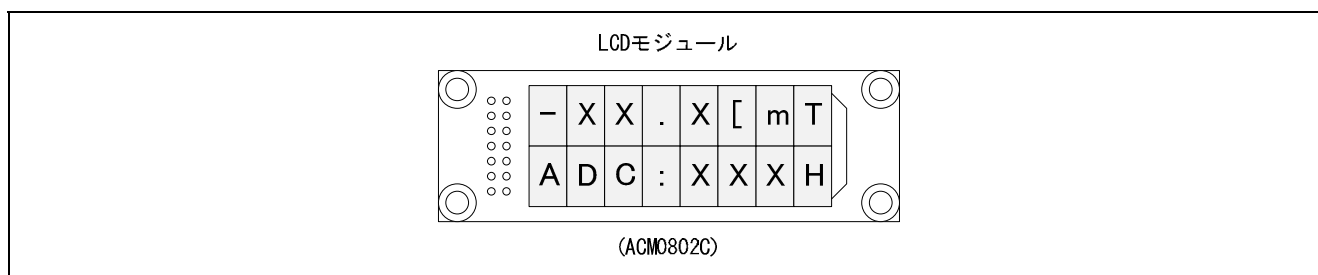


図 5.10 LCD モジュールの表示形式 (物理量 < 0 の場合)

6. RL78/G1E (R5F10FMx) のアナログ部

RL78/G1E (R5F10FMx) のアナログ部で使用する機能について説明します。

6.1 RL78/G1E (R5F10FMx) のアナログ部の概要

RL78/G1E (R5F10FMx) のアナログ部は、センサ微小信号処理用アナログ・フロントエンド回路として、コンフィギュラブル・アンプ、ゲイン調整アンプ、フィルタ回路、D/A コンバータ、温度センサ回路等を内蔵しています。

RL78/G1E (R5F10FMx) のアナログ部の全体ブロック図を以下に示します。次章以降で説明するブロックを色づけしています。

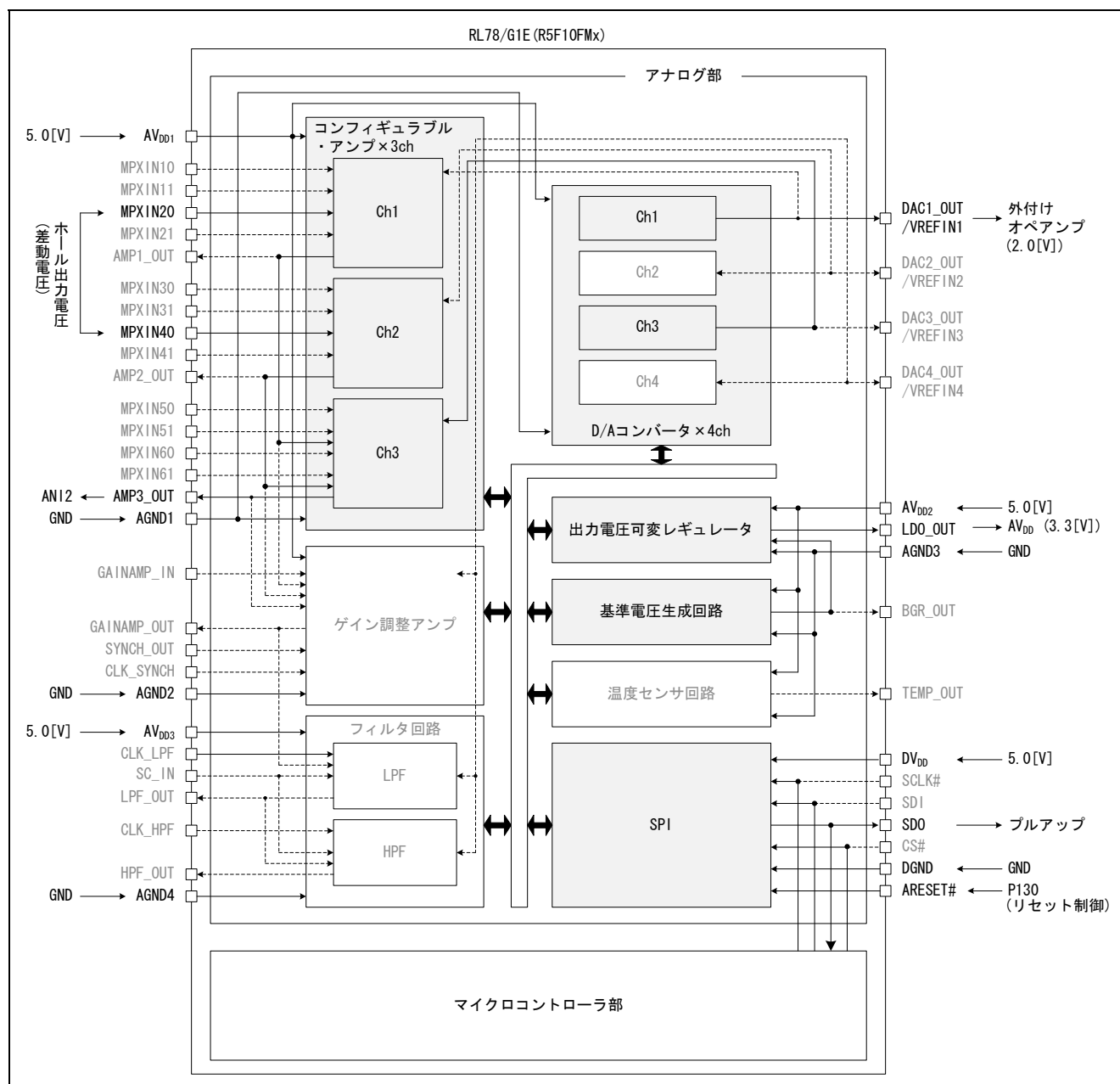


図 6.1 RL78/G1E (R5F10FMx) のアナログ部のブロック図

6.2 RL78/G1E (R5F10FMx) のアナログ部の機能詳細説明

本アプリケーションノートにおける RL78/G1E(R5F10FMx) のアナログ部の機能詳細について説明します。

6.2.1 コンフィギュラブル・アンプ

本アプリケーションノートでは、コンフィギュラブル・アンプを計装アンプ構成として使用します。

(1) コンフィギュラブル・アンプの機能概要

RL78/G1E (R5F10FMx) には、コンフィギュラブル・アンプを 3ch 搭載しています。

コンフィギュラブル・アンプは、SPI 制御レジスタの設定により次の機能を実現することができます。

表 6.1 コンフィギュラブル・アンプの概要

機能	概要
非反転アンプ	- 増幅率を 10 dB から 40 dB まで 18 ステップで選択可能 - 動作モードを 4 通りから選択可能 - パワーオフ機能を搭載 単独チャンネルで動作
反転アンプ	- 増幅率を 6 dB から 40 dB まで 2 dB ごとに 18 ステップで選択可能 - 動作モードを 4 通りから選択可能 - パワーオフ機能を搭載 単独チャンネルで動作
差動アンプ	- 増幅率を 6 dB から 40 dB まで 2 dB ごとに 18 ステップで選択可能 - 動作モードを 4 通りから選択可能 - パワーオフ機能を搭載 単独チャンネルで動作
I/V 変換アンプ	- 帰還抵抗値を 20 kΩ から 640 kΩ まで 6 ステップで選択可能 - 動作モードを 4 通りから選択可能 - 低消費電流モードを搭載 単独チャンネルで動作
計装アンプ	- 増幅率を 20 dB から 54 dB まで 2 dB ごとに 18 ステップで選択可能 - 動作モードを 4 通りから選択可能 - パワーオフ機能を搭載 コンフィギュラブル・アンプ 3ch で構成

(2) コンフィギュラブル・アンプによる計装アンプ構成の設定方法

コンフィギュラブル・アンプを計装アンプ構成として使用する場合は設定方法について以下に説明します。

- ホール素子 (HW-300B) のホール出力電圧 (差動電圧) をコンフィギュラブル・アンプ Ch1 の非反転入力ソース (MPXIN20)、およびコンフィギュラブル・アンプ Ch2 の非反転入力ソース (MPXIN40) に接続します。
- コンフィギュラブル・アンプ Ch1 ~ Ch3 による計装アンプ構成 (増幅率: 20 dB) の設定手順を以下に示します。

コンフィギュレーション・レジスタ 1 (CONFIG1) の SW11=0、SW12=1、SW13=0、SW21=0、SW22=1、SW23=0 に設定します。

コンフィギュレーション・レジスタ 2 (CONFIG2) の SW31=0、SW32=0、SW33=1、SW02=0、SW01=0、SW00=1 に設定します。

MPX 設定レジスタ 1 (MPX1) の MPX11=1、MPX10=1 に設定し、コンフィギュラブル・アンプ Ch1 の反転入力ソースを “オープン” に設定します。

MPX 設定レジスタ 1 (MPX1) の MPX21=0、MPX20=0 に設定し、コンフィギュラブル・アンプ Ch1 の非反転入力ソースを “MPXIN20 端子” に設定します。

MPX 設定レジスタ 1 (MPX1) の MPX31=1、MPX30=1 に設定し、コンフィギュラブル・アンプ Ch2 の反転入力ソースを “オープン” に設定します。

MPX 設定レジスタ 1 (MPX1) の MPX41=0、MPX40=0 に設定し、コンフィギュラブル・アンプ Ch2 の非反転入力ソースを “MPXIN40 端子” に設定します。

MPX 設定レジスタ 2 (MPX2) の MPX52=0、MPX51=1、MPX50=0 に設定し、コンフィギュラブル・アンプ Ch3 の反転入力ソースを “コンフィギュラブル・アンプ Ch1 出力信号” に設定します。

MPX 設定レジスタ 2 (MPX2) の MPX62=0、MPX61=1、MPX60=1 に設定し、コンフィギュラブル・アンプ Ch3 の非反転入力ソースを “コンフィギュラブル・アンプ Ch2 出力信号” に設定します。

アンプ動作モード制御レジスタ (AOMC) の CC1=0、CC0=0 に設定し、コンフィギュラブル・アンプ Ch1 ~ Ch3 の動作モードを “高速モード” に設定します。

ゲイン制御レジスタ 1 (GC1) を 03H に設定します (注: コンフィギュラブル・アンプ Ch1 ~ Ch3 を組み合わせて計装アンプ構成として使用するときは、必ず GC1 を 03H に設定して下さい)。

ゲイン制御レジスタ 2 (GC2) を 03H に設定します (注: コンフィギュラブル・アンプ Ch1 ~ Ch3 を組み合わせて計装アンプ構成として使用するときは、必ず GC2 を 03H に設定して下さい)。

ゲイン制御レジスタ 3 (GC3) を 00H に設定し、コンフィギュラブル・アンプ (計装アンプ構成) の増幅率 (Typ.) を “20 dB” に設定します。

パワー制御レジスタ 1 (PC1) の AMP3OF=1、AMP2OF=1、AMP1OF=1 に設定することにより、コンフィギュラブル・アンプ (計装アンプ構成) 動作が開始します。

- コンフィギュラブル・アンプを計装アンプ構成として使用する場合はブロック図を図 6.2に示します。

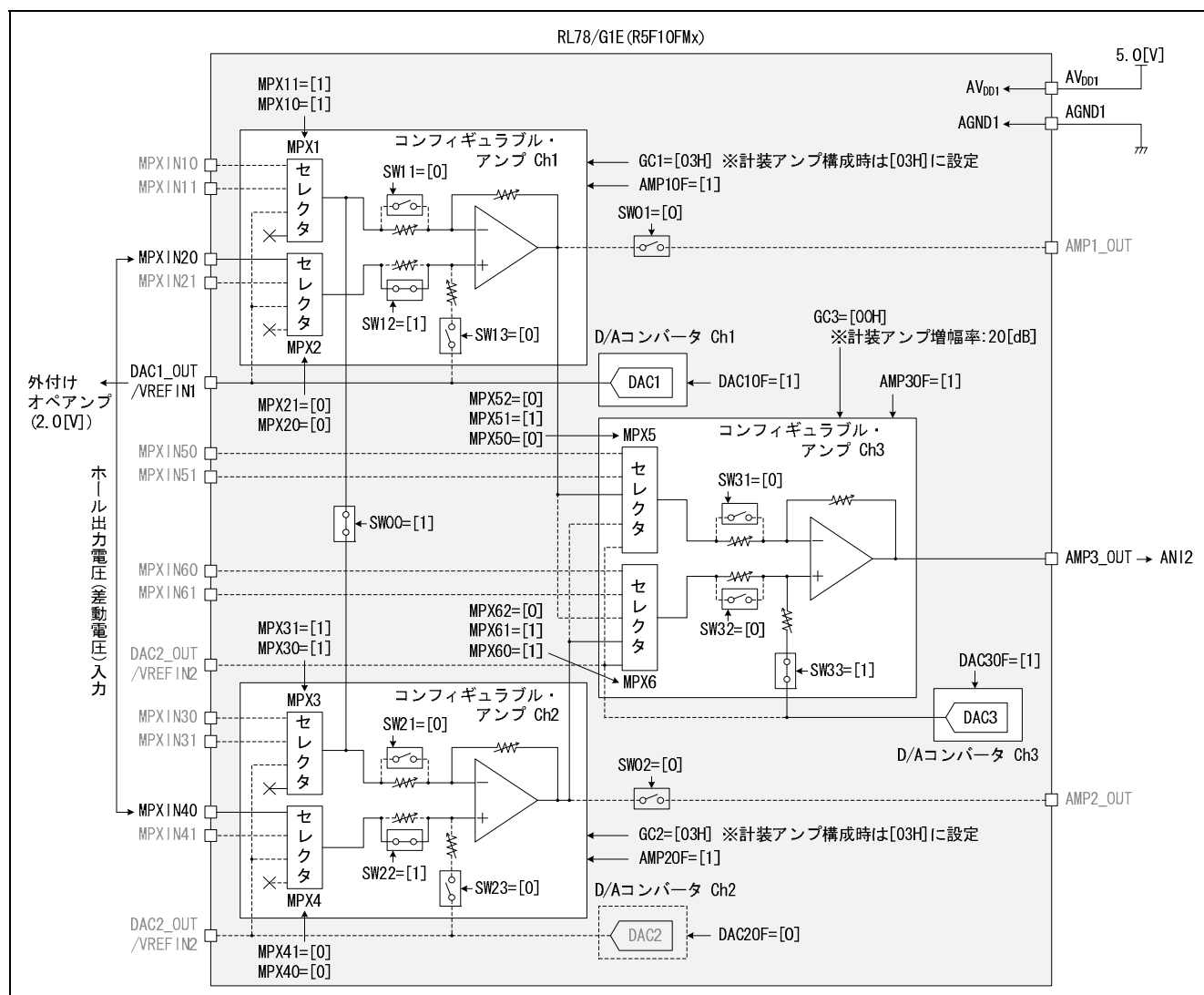


図 6.2 コンフィギュラブル・アンプ (計装アンプ構成) のブロック図

6.2.2 基準電圧生成回路および出力電圧可変レギュレータ

RL78/G1E(R5F10FMx)には、基準電圧生成回路および出力電圧可変レギュレータを 1ch 搭載しています。出力電圧可変レギュレータは 5 V 系の供給電圧から 3.3 V (デフォルト値) を生成するシリーズ・レギュレータです。本アプリケーションノートでは出力電圧可変レギュレータの出力 (LDO_OUT) を RL78/G1E (R5F10FMx) の AV_{DD} 端子に接続し、A/D コンバータの電源電圧 (3.3 V) として使用します。

(1) 出力電圧可変レギュレータの機能概要

- 可変出力電圧範囲：2.0 ~ 3.3 V (Typ.)
- 出力電流：15 mA (Max.)
- パワーオフ機能搭載

(2) 基準電圧生成回路の機能概要

- 基準出力電圧値：1.21 V (Typ.)
- パワーオフ機能を搭載

(3) 基準電圧生成回路および出力電圧可変レギュレータの設定方法

- 基準電圧生成回路および出力電圧可変レギュレータの設定手順を以下に示します。

LDO 出力電圧制御レジスタ (LDOC) を 0DH に設定し、出力電圧可変レギュレータの出力電圧を 3.3 V に設定します。

パワー制御レジスタ 2 (PC2) の LDOOF=1 に設定することにより、出力電圧可変レギュレータと基準電圧生成回路の動作が開始します。

- 基準電圧生成回路および出力電圧可変レギュレータのブロック図を図 6.3 に示します。

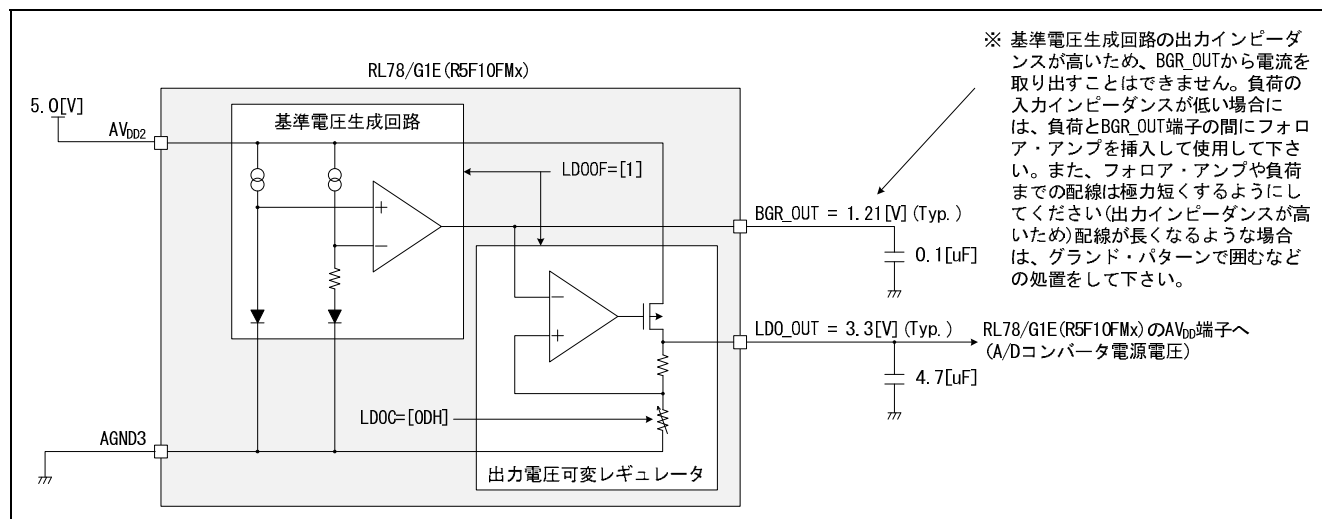


図 6.3 基準電圧生成回路および出力電圧可変レギュレータのブロック図

(4) 基準電圧生成回路使用上の注意点

基準電圧生成回路を使用する際の注意事項を次に示します。

- 基準電圧生成回路の出力インピーダンスが高いため、BGR_OUT から電流を取り出すことはできません。負荷の入力インピーダンスが低い場合には、負荷と BGR_OUT 端子の間にフォロア・アンプを挿入して使用してください。また、フォロア・アンプや負荷までの配線は極力短くするようにしてください。配線が長くなるような場合は、グラウンド・パターンで囲むなどの処置をして下され。

6.2.3 D/Aコンバータ

RL78/G1E(R5F10FMx)には 8bit 分解能の D/A コンバータを 4ch 搭載しています。本アプリケーションノートではホール素子の駆動電圧生成用に D/A コンバータ Ch1 を、コンフィギュラブル・アンプ (計装アンプ構成) のバイアス電圧生成用に D/A コンバータ Ch3 をそれぞれ使用しています。

(1) D/A コンバータの機能概要

- 8 ビット分解能 × 4ch
- R - 2R ラダー方式
- アナログ出力電圧： ((基準電圧上限値 - 基準電圧下限値) × 2 × m / 255) + 2 × 基準電圧下限値
(m : DACnC レジスタに設定した値)
- コンフィギュラブル・アンプ、ゲイン調整アンプ、ハイパス・フィルタ、ローパス・フィルタの基準電圧制御
- パワーオフ機能を搭載
- 変換速度 (セットリング・タイム) : 100 μs (Max.)
- 電圧分解能 : 19.608 mV
基準電圧上限値 = $AV_{DD1} \times 5/10$
基準電圧下限値 = AGND1
 $AV_{DD1} = 5.0 \text{ V}$

(2) D/A コンバータの設定方法

- 本アプリケーションノートでは、D/A コンバータの基準電圧の上限値 (VRT) を $AV_{DD1} \times 5/10$ に、基準電圧下限値 (VRB) を AGND1 に設定しているため、D/A コンバータ Ch1 ~ Ch4 の出力電圧範囲は、AGND1 ~ AV_{DD1} (0 ~ 5 V) となります。
- D/A コンバータの設定手順を以下に示します。
DAC 基準制御レジスタ (DACRC) の VRT1=0、VRT0=0 に設定することにより、D/A コンバータ Ch1 ~ Ch4 の基準電圧の上限値 (VRT) を “ $AV_{DD1} \times 5/10$ ” に設定します。
DAC 基準制御レジスタ (DACRC) の VRB1=0、VRB0=0 に設定することにより、D/A コンバータ Ch1 ~ Ch4 の基準電圧の下限値 (VRB) を “ AGND1 ” に設定します。
使用する D/A コンバータの DAC 制御レジスタ 1 ~ 4 (DAC1C ~ DAC4C) に出力するアナログ電圧値を設定します。

・本アプリケーションノートでは、D/A コンバータ Ch1 をホール素子 (HW-300B) の駆動電圧として使用しています
(DAC1_OUT 端子とホール素子の間にフォロア・アンプを挿入)。ホール素子の駆動電圧は 2.0 V のため、DAC1C=66H と設定し、DAC1_OUT 出力電圧を 2.0 V としています (ただし、DAC1C の設定値は参考値です。ご使用の際には、ユーザにて評価後、値を設定してください)。

・本アプリケーションノートでは、D/A コンバータ Ch3 をコンフィギュラブル・アンプ (計装アンプ構成) のバイアス電圧生成用に使用しています。
バイアス電圧はホール素子の検出磁束密度が 0 の状態で計装アンプ出力 (AMP3_OUT) 電圧が 2.5 V となるように、DAC3C=80H と設定し、DAC3_OUT 出力電圧を 2.5098 V としています (ただし、DAC3C の設定値は参考値です。ご使用の際には、ユーザにて評価後、値を設定してください)。

パワー制御レジスタ 1 (PC1) の DAC4OF ~ DAC1OF を 1 に設定することにより、対応する D/A コンバータ Ch1 ~ Ch4 の動作が開始します (DAC4OF=0、DAC3OF=1、DAC2OF=0、DAC1OF=1)。

- D/A コンバータ Ch1 ~ Ch4 のブロック図を図 6.4に示します。

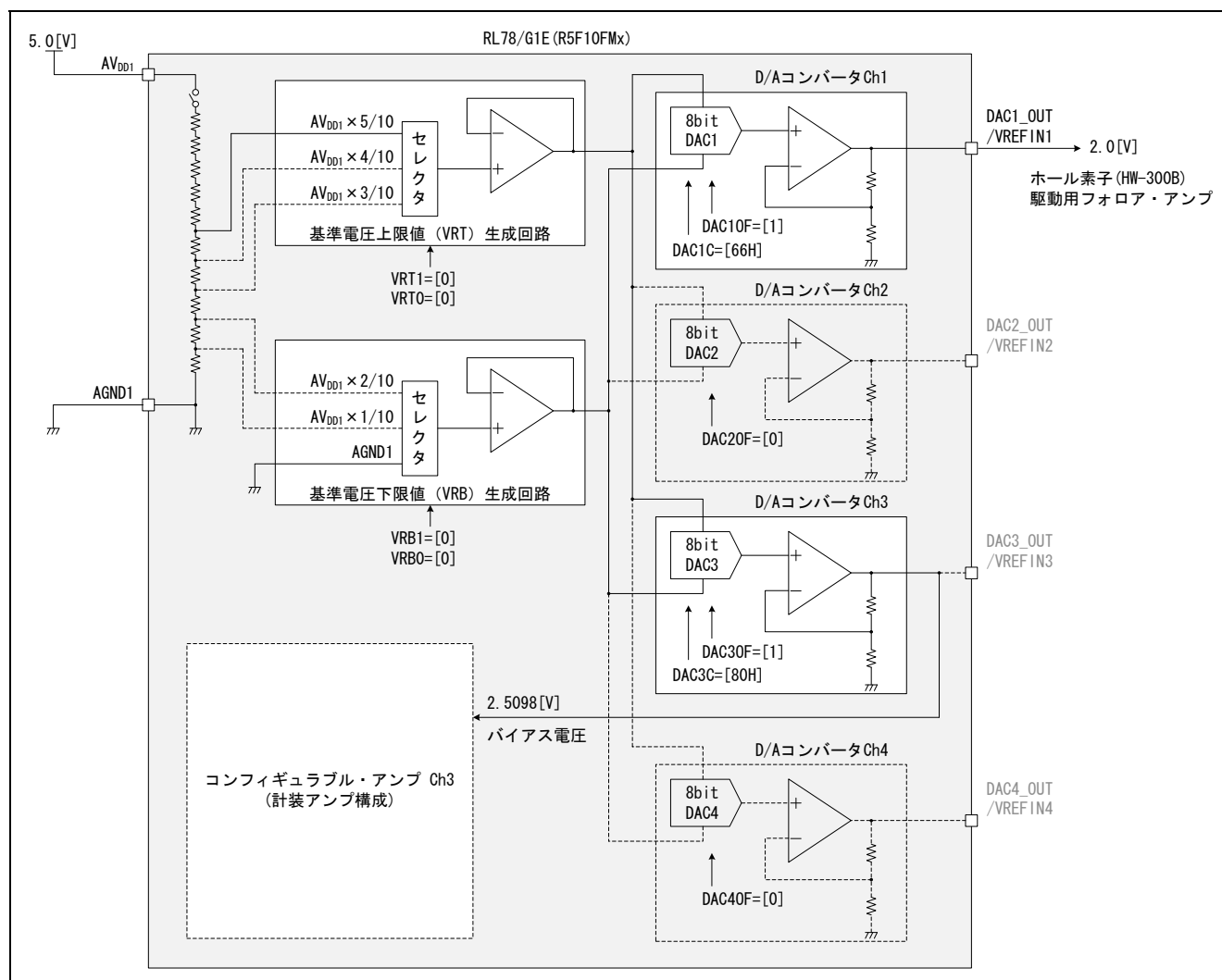


図 6.4 D/A コンバータのブロック図

(3) D/A コンバータ使用上の注意点

D/A コンバータを使用する際の注意事項を次に示します。

- D/A コンバータの出力インピーダンスが高いため、DACn_OUT から電流を取り出すことはできません。負荷の入力インピーダンスが低い場合には、負荷と DACn_OUT 端子の間にフォロア・アンプを挿入して使用してください。また、フォロア・アンプや負荷までの配線は極力短くするようにしてください。配線が長くなるような場合は、グラウンド・パターンで囲むなどの処置をしてください。
- VREFINn に外部基準電源を入力する場合は、DACnOF=0 にしてください。

備考：n=1 ~ 4

6.2.4 SPI

SPI は、シリアル・クロック (SCLK#) とシリアル・データ (SDI、SDO)、スレーブ選択入力 (CS#) の 4 本のラインによるクロック同期式通信にて、外部機器からの制御インタフェースに使用します。

(1) SPI の機能概要

- データ送受信
 - 16 ビット単位 of データ長
 - MSB ファースト
- RL78/G1E (R5F10FMx) のアナログ部の SPI の SCLK#、SDI、SDO 端子は、マイクロコントローラ部のシリアル・アレィ・ユニット 1 チャネル 1 の 3 線シリアル I/O 機能 (CSI21) にパッケージ内部で接続されています。また、CS#端子は、マイクロコントローラ部の P73 端子にパッケージ内部で接続されています。
- RL78/G1E (R5F10FMx) は、アナログ・リセット機能を搭載しています。リセットを発生させるには次の 2 種類があります。
 - ARESET#端子による外部リセット入力
 - リセット制御レジスタ (RC) の RESET ビットへの 1 ライトによる内部リセット
- 本アプリケーションノートでは、RL78/G1E (R5F10FMx) のアナログ部の ARESET#端子にマイクロコントローラ部の P130 端子を接続してアナログ部のリセット制御を行います。
- 図 6.5に RL78/G1E (R5F10FMx) の SPI の接続図を示します。

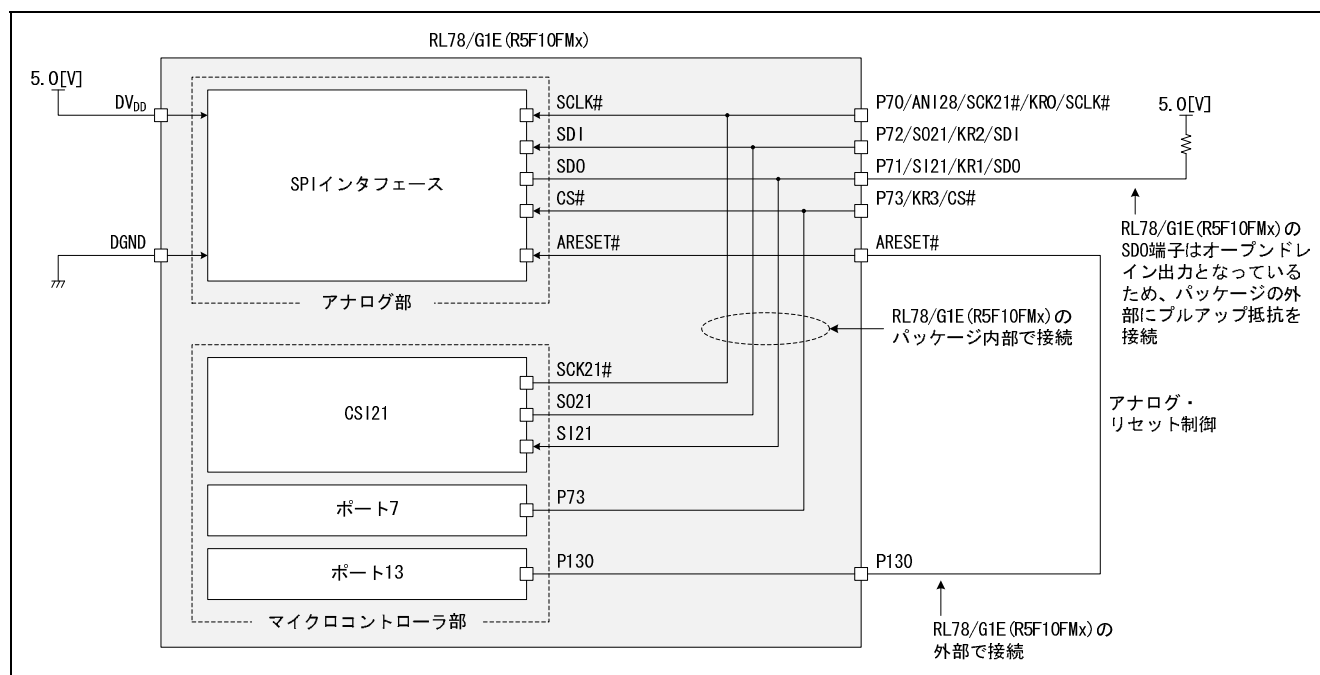


図 6.5 SPI の接続図

(2) SPI 通信動作

16 ビット単位でデータの送受信を行います。CS#=Low の場合、データの送受信が可能です。データは、シリアル・クロックの立ち下がりエッジに同期して 1 ビットごとに送信され、シリアル・クロックの立ち上がりエッジに同期して 1 ビットごとに受信します。R/W ビット=1 の場合、CS#の立ち下がり後 16 回目の SCLK#立ち上がりエッジ検出時に、アドレス・データに応じた SPI 制御レジスタへデータが書き込まれ、その内容の動作が実行されます。R/W ビット=0 の場合、CS#の立ち下がり後 9 回目以降の SCLK#立ち下がりエッジに同期して、アドレス・データに応じたレジスタ・データを出力します。

本アプリケーションノートでは、RL78/G1E (R5F10FMx) のアナログ部の SPI と RL78/G1E (R5F10FMx) のチップ内部で接続されているマイクロコントローラ部の CSI21 を使用して SPI 通信を行います。RL78/G1E (R5F10FMx) のメイン・システム・クロックに 32 MHz の高速オンチップ・オシレータを使用し、SPI 通信の動作クロックを 1 MHz に設定しています。また、SPI のスレーブ選択入力(CS#)端子は RL78/G1E(R5F10FMx) の P73 端子で制御します。

図 6.6に SPI 通信タイミングを示します。

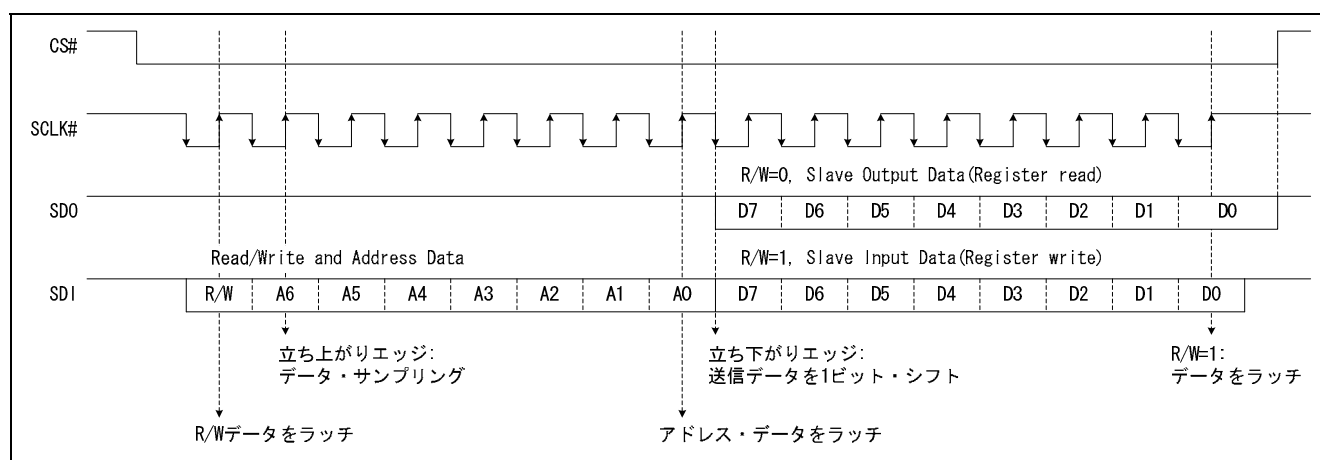


図 6.6 SPI 通信タイミング

(3) SPI 制御レジスタ

表 6.2に SPI 制御レジスタ一覧を示します。

表 6.2 SPI 制御レジスタ一覧

アドレス	SPI 制御レジスタ名称		R/W	リセット時
00H	CONFIG1	コンフィギュレーション・レジスタ 1	R/W	00H
01H	CONFIG2	コンフィギュレーション・レジスタ 2	R/W	00H
03H	MPX1	MPX 設定レジスタ 1	R/W	00H
04H	MPX2	MPX 設定レジスタ 2	R/W	00H
05H	MPX3	MPX 設定レジスタ 3	R/W	00H
06H	GC1	ゲイン制御レジスタ 1	R/W	00H
07H	GC2	ゲイン制御レジスタ 2	R/W	00H
08H	GC3	ゲイン制御レジスタ 3	R/W	00H
09H	AOMC	アンプ動作モード制御レジスタ	R/W	00H
0AH	GC4	ゲイン制御レジスタ 4	R/W	00H
0BH	LDOC	LDO 出力電圧制御レジスタ	R/W	0DH
0CH	DACRC	DAC 基準制御レジスタ	R/W	00H
0DH	DAC1C	DAC 制御レジスタ 1	R/W	80H
0EH	DAC2C	DAC 制御レジスタ 2	R/W	80H
0FH	DAC3C	DAC 制御レジスタ 3	R/W	80H
10H	DAC4C	DAC 制御レジスタ 4	R/W	80H
11H	PC1	パワー制御レジスタ 1	R/W	00H
12H	PC2	パワー制御レジスタ 2	R/W	00H
13H	RC	リセット制御レジスタ	R/W	00H ^注

注 リセット制御レジスタの RESET ビットへの 1 ライトによる内部リセットの場合、リセット制御レジスタは、初期化されません。

(4) アナログ・リセット機能

RL78/G1E (R5F10FMx) は、アナログ・リセット機能を搭載しています。リセットを発生させる方法には、次の 2 種類があります。

- ARESET#端子による外部リセット入力
- リセット制御レジスタ (RC) の RESET ビットへの 1 ライトによる内部リセット

外部リセットと内部リセットは機能面での差はなく、リセットの発生により、SPI 制御レジスタを初期化^注します。

ARESET#端子にロウ・レベルが入力されるか、またはリセット制御レジスタ (RC) の RESET ビットへの 1 ライト後、リセットがかかり、各アナログ機能ブロックは表 6.3に示すような状態になります。また、リセット受け付け後の SPI 制御レジスタの状態は表 6.4に示すような状態になります。

ARESET#端子にロウ・レベルが入力されて、リセットがかかり、ARESET#端子にハイ・レベルが入力されると、リセットが解除されます。

リセット制御レジスタの RESET ビットへの 1 ライトによるリセットは、RESET ビットへの 1 ライト後、リセットがかかり^注、リセット後 RESET ビットへの 0 ライトにより、リセットが解除されます。

本アプリケーションノートにおいては、RL78/G1E (R5F10FMx) の ARESET#端子にマイクロコントローラ部の P130 を接続し、アナログ・リセット機能を制御しています。

注 リセット制御レジスタの RESET ビットへの 1 ライトによる内部リセットの場合、リセット制御レジスタは初期化されません。

注意 外部リセットを行う場合、ARESET#端子に 10 μ s 以上のロウ・レベルを入力してください。

表 6.3 アナログ・リセット期間中の動作状態

機能ブロック	ARESET#端子による 外部リセット入力	リセット制御レジスタ (RC) の RESET ビットへの 1 ライトによる 内部リセット
コンフィギュラブル・アンプ	動作停止	
ゲイン調整アンプ	動作停止	
D/A コンバータ	動作停止	
ローパス・フィルタ	動作停止	
ハイパス・フィルタ	動作停止	
温度センサ回路	動作停止	
出力電圧可変レギュレータ	動作停止	
基準電圧生成回路	動作停止	
SPI	動作停止	動作可能

表 6.4 アナログ・リセット受け付け後の SPI 制御レジスタの状態

アドレス	SPI 制御レジスタ名称		アナログ・リセット受け付け後の状態
00H	CONFIG1	コンフィギュレーション・レジスタ 1	00H
01H	CONFIG2	コンフィギュレーション・レジスタ 2	00H
03H	MPX1	MPX 設定レジスタ 1	00H
04H	MPX2	MPX 設定レジスタ 2	00H
05H	MPX3	MPX 設定レジスタ 3	00H
06H	GC1	ゲイン制御レジスタ 1	00H
07H	GC2	ゲイン制御レジスタ 2	00H
08H	GC3	ゲイン制御レジスタ 3	00H
09H	AOMC	アンプ動作モード制御レジスタ	00H
0AH	GC4	ゲイン制御レジスタ 4	00H
0BH	LDOC	LDO 出力電圧制御レジスタ	0DH
0CH	DACRC	DAC 基準制御レジスタ	00H
0DH	DAC1C	DAC 制御レジスタ 1	80H
0EH	DAC2C	DAC 制御レジスタ 2	80H
0FH	DAC3C	DAC 制御レジスタ 3	80H
10H	DAC4C	DAC 制御レジスタ 4	80H
11H	PC1	パワー制御レジスタ 1	00H
12H	PC2	パワー制御レジスタ 2	00H
13H	RC	リセット制御レジスタ	00H ^注

注 リセット制御レジスタの RESET ビットへの 1 ライトによる内部リセットの場合、リセット制御レジスタは、初期化されません。

6.3 RL78/G1E (R5F10FMx) のSPI制御レジスタの設定一覧

本アプリケーションノートで使用している SPI 制御レジスタ設定について説明します。なお、本アプリケーションノートで使用していない SPI 制御レジスタについては、説明を省略します（初期値の設定での使用となります）。詳細は「RL78/G1E のユーザーズマニュアル ハードウェア編」をご参照ください。

注意 レジスタ設定方法の詳細については、RL78/G1E のユーザーズマニュアル ハードウェア編を参照してください。

(1) コンフィギュレーション・レジスタ 1 (CONFIG1)

コンフィギュラブル・アンプ Ch1、Ch2 の各スイッチの ON/OFF を設定します。

アドレス : 00H リセット時 : 00H R/W 設定値 : 22H

略号	7	6	5	4	3	2	1	0
CONFIG1	0	SW11	SW12	SW13	0	SW21	SW22	SW23
設定値	0	0	1	0	0	0	1	0

SW11	SW11 の制御
0	SW11 を OFF
1	SW11 を ON

SW12	SW12 の制御
0	SW12 を OFF
1	SW12 を ON

SW13	SW13 の制御
0	SW13 を OFF
1	SW13 を ON

SW21	SW21 の制御
0	SW21 を OFF
1	SW21 を ON

SW22	SW22 の制御
0	SW22 を OFF
1	SW22 を ON

SW23	SW23 の制御
0	SW23 を OFF
1	SW23 を ON

(2) コンフィギュレーション・レジスタ 2 (CONFIG2)

コンフィギュラブル・アンプ Ch1 ~ Ch3 の各スイッチの ON/OFF を設定します。

アドレス : 01H リセット時 : 00H R/W 設定値 : 11H

略号	7	6	5	4	3	2	1	0
CONFIG2	0	SW31	SW32	SW33	0	SW02	SW01	SW00
設定値	0	0	0	1	0	0	0	1

SW31	SW31 の制御
0	SW31 を OFF
1	SW31 を ON

SW32	SW32 の制御
0	SW32 を OFF
1	SW32 を ON

SW33	SW33 の制御
0	SW33 を OFF
1	SW33 を ON

SW02	SW02 の制御
0	SW02 を OFF
1	SW02 を ON

SW01	SW01 の制御
0	SW01 を OFF
1	SW01 を ON

SW00	SW00 の制御
0	SW00 を OFF
1	SW00 を ON

(3) MPX 設定レジスタ 1 (MPX1)

MPX1、MPX2、MPX3、MPX4 を制御するレジスタです。

コンフィギュラブル・アンプ Ch1、Ch2 の入力信号を選択します。

アドレス : 03H リセット時 : 00H R/W 設定値 : CCH

略号	7	6	5	4	3	2	1	0
MPX1	MPX11	MPX10	MPX21	MPX20	MPX31	MPX30	MPX41	MPX40
設定値	1	1	0	0	1	1	0	0

MPX11	MPX10	コンフィギュラブル・アンプ Ch1 の反転入力ソース
0	0	MPXIN10 端子
0	1	MPXIN11 端子
1	0	D/A コンバータ Ch1 出力信号または VREFIN1 端子
1	1	オープン

MPX21	MPX20	コンフィギュラブル・アンプ Ch1 の非反転入力ソース
0	0	MPXIN20 端子
0	1	MPXIN21 端子
1	0	D/A コンバータ Ch1 出力信号または VREFIN1 端子
1	1	オープン

MPX31	MPX30	コンフィギュラブル・アンプ Ch2 の反転入力ソース
0	0	MPXIN30 端子
0	1	MPXIN31 端子
1	0	D/A コンバータ Ch2 出力信号または VREFIN2 端子
1	1	オープン

MPX41	MPX40	コンフィギュラブル・アンプ Ch2 の非反転入力ソース
0	0	MPXIN40 端子
0	1	MPXIN41 端子
1	0	D/A コンバータ Ch2 出力信号または VREFIN2 端子
1	1	オープン

(4) MPX 設定レジスタ 2 (MPX2)

MPX5、MPX6 を制御するレジスタです。

コンフィギュラブル・アンプ Ch3 の入力信号を選択します。

アドレス : 04H リセット時 : 00H R/W 設定値 : 23H

略号	7	6	5	4	3	2	1	0
MPX2	0	MPX52	MPX51	MPX50	0	MPX62	MPX61	MPX60
設定値	0	0	1	0	0	0	1	1

MPX52	MPX51	MPX50	コンフィギュラブル・アンプ Ch3 の反転入力ソース
0	0	0	MPXIN50 端子
0	0	1	MPXIN51 端子
0	1	0	コンフィギュラブル・アンプ Ch1 出力信号
0	1	1	コンフィギュラブル・アンプ Ch2 出力信号
1	0	0	D/A コンバータ Ch3 出力信号または VREFIN3 端子
上記以外			設定禁止

MPX62	MPX61	MPX60	コンフィギュラブル・アンプ Ch3 の非反転入力ソース
0	0	0	MPXIN60 端子
0	0	1	MPXIN61 端子
0	1	0	コンフィギュラブル・アンプ Ch1 出力信号
0	1	1	コンフィギュラブル・アンプ Ch2 出力信号
1	0	0	D/A コンバータ Ch3 出力信号または VREFIN3 端子
上記以外			設定禁止

(5) ゲイン制御レジスタ 1 (GC1)

コンフィギュラブル・アンプ Ch1 の増幅率および帰還抵抗値を設定するレジスタです。

設定値はコンフィギュラブル・アンプ Ch1 の構成に依存します。

コンフィギュラブル・アンプ Ch1 ~ Ch3 を組み合わせて計装アンプ構成として使用するとき、必ずゲイン制御レジスタ 1 (GC1) を 03H に設定してください。

アドレス : 06H リセット時 : 00H R/W 設定値 : 03H

略号	7	6	5	4	3	2	1	0
GC1	0	0	0	AMPG14	AMPG13	AMPG12	AMPG11	AMPG10
設定値	0	0	0	0	0	0	1	1

(6) ゲイン制御レジスタ 2 (GC2)

コンフィギュラブル・アンプ Ch2 の増幅率および帰還抵抗値を設定するレジスタです。

設定値はコンフィギュラブル・アンプ Ch2 の構成に依存します。

コンフィギュラブル・アンプ Ch1 ~ Ch2 を組み合わせて計装アンプ構成として使用するときは、必ずゲイン制御レジスタ 2 (GC2) を 03H に設定して下さい。

アドレス : 07H リセット時 : 00H R/W 設定値 : 03H

略号	7	6	5	4	3	2	1	0
GC2	0	0	0	AMPG24	AMPG23	AMPG22	AMPG21	AMPG20
設定値	0	0	0	0	0	0	1	1

(7) ゲイン制御レジスタ 3 (GC3)

コンフィギュラブル・アンプ Ch3 の増幅率および帰還抵抗値を設定するレジスタです。

設定値はコンフィギュラブル・アンプ Ch3 の構成に依存します。

コンフィギュラブル・アンプ Ch1 ~ Ch3 を組み合わせて計装アンプ構成として使用するときは、必ずゲイン制御レジスタ 1 (GC1) とゲイン制御レジスタ 2 (GC2) をそれぞれ 03H に設定して下さい。

アドレス : 08H リセット時 : 00H R/W 設定値 : 00H

略号	7	6	5	4	3	2	1	0
GC3	0	0	0	AMPG34	AMPG33	AMPG32	AMPG31	AMPG30
設定値	0	0	0	0	0	0	0	0

AMPG34	AMPG33	AMPG32	AMPG31	AMPG30	計装アンプの増幅率 (Typ.)
0	0	0	0	0	20 dB
0	0	0	0	1	22 dB
0	0	0	1	0	24 dB
0	0	0	1	1	26 dB
0	0	1	0	0	28 dB
0	0	1	0	1	30 dB
0	0	1	1	0	32 dB
0	0	1	1	1	34 dB
0	1	0	0	0	36 dB
0	1	0	0	1	38 dB
0	1	0	1	0	40 dB
0	1	0	1	1	42 dB
0	1	1	0	0	44 dB
0	1	1	0	1	46 dB
0	1	1	1	0	48 dB
0	1	1	1	1	50 dB
1	0	0	0	0	52 dB
1	0	0	0	1	54 dB
上記以外					設定禁止

(8) アンプ動作モード制御レジスタ (AOMC)

コンフィギュラブル・アンプ Ch1 ~ Ch3 の動作モードを選択します。

アドレス : 09H リセット時 : 00H R/W 設定値 : 00H

略号	7	6	5	4	3	2	1	0
AOMC	0	0	0	0	0	0	CC1	CC0
設定値	0	0	0	0	0	0	0	0

CC1	CC0	コンフィギュラブル・アンプ Ch1 ~ Ch3 の動作モード
0	0	高速モード
0	1	中速モード 2
1	0	中速モード 1
1	1	低速モード

(9) LDO 出力電圧制御レジスタ (LDOC)

出力電圧可変レギュレータの出力電圧を設定するレジスタです。

アドレス : 0BH リセット時 : 0DH R/W 設定値 : 0DH

略号	7	6	5	4	3	2	1	0
LDOC	0	0	0	0	LDO3	LDO2	LDO1	LDO0
設定値	0	0	0	0	1	1	0	1

LDO3	LDO2	LDO1	LDO0	出力電圧可変レギュレータの出力電圧 (Typ.)
0	0	0	0	2.0 V
0	0	0	1	2.1 V
0	0	1	0	2.2 V
0	0	1	1	2.3 V
0	1	0	0	2.4 V
0	1	0	1	2.5 V
0	1	1	0	2.6 V
0	1	1	1	2.7 V
1	0	0	0	2.8 V
1	0	0	1	2.9 V
1	0	1	0	3.0 V
1	0	1	1	3.1 V
1	1	0	0	3.2 V
1	1	0	1	3.3 V
上記以外				設定禁止

(10) DAC 基準制御レジスタ (DACRC)

D/A コンバータ Ch1 ~ Ch4 の基準電圧の上限値 (VRT) と下限値 (VRB) を選択するレジスタです。

基準電圧上限値を選択するときは、ビット 3、2 を設定してください。基準電圧下限値を設定するときは、ビット 1、0 を設定してください。

アドレス : 0CH リセット時 : 00H R/W 設定値 : 00H

略号	7	6	5	4	3	2	1	0
DACRC	0	0	0	0	VRT1	VRT0	VRB1	VRB0
設定値	0	0	0	0	0	0	0	0

VRT1	VRT0	基準電圧上限値 (Typ.)
0	0	$AV_{DD1} \times 5/10$
0	1	$AV_{DD1} \times 4/10$
1	0	$AV_{DD1} \times 3/10$
1	1	$AV_{DD1} \times 5/10$

VRB1	VRB0	基準電圧下限値 (Typ.)
0	0	AGND1
0	1	$AV_{DD1} \times 1/10$
1	0	$AV_{DD1} \times 2/10$
1	1	AGND1

(11) DAC 制御レジスタ 1 (DAC1C)

DAC1_OUT 端子に出力するアナログ電圧値を設定するレジスタです。

DAC1_OUT 出力信号は、ホール素子 (HW-300B) の駆動電圧源のフォロア・アンプの入力電圧として使用します。

アドレス : 0DH リセット時 : 80H R/W 設定値 : 66H

略号	7	6	5	4	3	2	1	0
DAC1C	DAC17	DAC16	DAC15	DAC14	DAC13	DAC12	DAC11	DAC10
設定値	0	1	1	0	0	1	1	0

- DAC1_OUT 出力電圧
 - = ((基準電圧上限値 - 基準電圧下限値) $\times 2 \times m/255$) + $2 \times$ 基準電圧下限値
 - = (($AV_{DD1} \times 5/10$ - AGND1) $\times 2 \times 102/255$) + $2 \times$ AGND1
 - = ((2.5 V - 0 V) $\times 2 \times 0.4$) + 2×0 V
 - = 2.0 V
 - $AV_{DD1} = 5.0$ V
 - AGND1 = 0 V
 - m (DAC1C レジスタ設定値) = 102 (66H)
- DAC1C の設定値は参考値です。ご使用の際には、ユーザにて評価後、値を設定してください。

(12) DAC 制御レジスタ 3 (DAC3C)

DAC3_OUT 端子に出力するアナログ電圧値を設定するレジスタです。

DAC3_OUT 出力信号はコンフィギュラブル・アンプ Ch1 ~ Ch3 を組み合わせた計装アンプ構成のバイアス電圧として使用します。

アドレス：0FH リセット時：80H R/W 設定値：80H

略号	7	6	5	4	3	2	1	0
DAC3C	DAC37	DAC36	DAC35	DAC34	DAC33	DAC32	DAC31	DAC30
設定値	1	0	0	0	0	0	0	0

- DAC3_OUT 出力電圧

$$= ((\text{基準電圧上限値} - \text{基準電圧下限値}) \times 2 \times m / 255) + 2 \times \text{基準電圧下限値}$$

$$= ((AV_{DD1} \times 5/10 - AGND1) \times 2 \times 128/255) + 2 \times AGND1$$

$$= ((2.5 \text{ V} - 0 \text{ V}) \times 2 \times 128/255) + 2 \times 0 \text{ V}$$

$$= 2.5098 \text{ V}$$
 - $AV_{DD1} = 5.0 \text{ V}$
 - $AGND1 = 0 \text{ V}$
 - $m (\text{DAC3C レジスタ設定値}) = 128 (80\text{H})$
- DAC3C の設定値は参考値です。ご使用の際には、ユーザにて評価後、値を設定してください。

(13) パワー制御レジスタ 1 (PC1)

コンフィギュラブル・アンプ、D/A コンバータの動作許可/停止を設定するレジスタです。使用しない機能は、動作停止させることで、低消費電力化とノイズ低減をはかります。

D/A コンバータ Ch1 ~ Ch4 を使用するときは、ビット 7 ~ 4 の対応する制御ビットに 1 を設定してください。

コンフィギュラブル・アンプ Ch1 ~ Ch3 を使用するときは、ビット 2 ~ 0 の対応する制御ビットに 1 を設定してください。

アドレス : 11H リセット時 : 00H R/W 設定値 : 57H

略号	7	6	5	4	3	2	1	0
PC1	DAC4OF	DAC3OF	DAC2OF	DAC1OF	0	AMP3OF	AMP2OF	AMP1OF
設定値	0	1	0	1	0	1	1	1

DAC4OF	D/A コンバータ Ch4 の動作制御
0	D/A コンバータ Ch4 の動作停止
1	D/A コンバータ Ch4 の動作許可

DAC3OF	D/A コンバータ Ch3 の動作制御
0	D/A コンバータ Ch3 の動作停止
1	D/A コンバータ Ch3 の動作許可

DAC2OF	D/A コンバータ Ch2 の動作制御
0	D/A コンバータ Ch2 の動作停止
1	D/A コンバータ Ch2 の動作許可

DAC1OF	D/A コンバータ Ch1 の動作制御
0	D/A コンバータ Ch1 の動作停止
1	D/A コンバータ Ch1 の動作許可

AMP3OF	コンフィギュラブル・アンプ Ch3 の動作制御
0	コンフィギュラブル・アンプ Ch3 の動作停止
1	コンフィギュラブル・アンプ Ch3 の動作許可

AMP2OF	コンフィギュラブル・アンプ Ch2 の動作制御
0	コンフィギュラブル・アンプ Ch2 の動作停止
1	コンフィギュラブル・アンプ Ch2 の動作許可

AMP1OF	コンフィギュラブル・アンプ Ch1 の動作制御
0	コンフィギュラブル・アンプ Ch1 の動作停止
1	コンフィギュラブル・アンプ Ch1 の動作許可

(14) パワー制御レジスタ 2 (PC2)

ゲイン調整アンプ、ローパス・フィルタ、ハイパス・フィルタ、出力電圧可変レギュレータ、基準電圧生成回路、温度センサ回路の動作許可/停止を設定するレジスタです。使用しない機能は、動作停止させることで、低消費電力化とノイズ低減をはかります。

ゲイン調整アンプを使用するときは、ビット 4 を 1 に設定してください。

ローパス・フィルタを使用するときは、ビット 3 を 1 に設定してください。

ハイパス・フィルタを使用するときは、ビット 2 を 1 に設定してください。

出力電圧可変レギュレータと基準電圧生成回路を使用するときは、ビット 1 を 1 に設定してください。

温度センサ回路を使用するときは、ビット 0 に 1 を設定してください。

アドレス : 12H リセット時 : 00H R/W 設定値 : 02H

略号	7	6	5	4	3	2	1	0
PC2	0	0	0	GAINOF	LPFOF	HPFOF	LDOOF	TEMPOF
設定値	0	0	0	0	0	0	1	0

GAINOF	ゲイン調整アンプの動作制御
0	ゲイン調整アンプの動作停止
1	ゲイン調整アンプの動作許可

LPFOF	ローパス・フィルタの動作制御
0	ローパス・フィルタの動作停止
1	ローパス・フィルタの動作許可

HPFOF	ハイパス・フィルタの動作制御
0	ハイパス・フィルタの動作停止
1	ハイパス・フィルタの動作許可

LDOOF	出力電圧可変レギュレータと基準電圧生成回路の動作制御
0	出力電圧可変レギュレータと基準電圧生成回路の動作停止
1	出力電圧可変レギュレータと基準電圧生成回路の動作許可

TEMPOF	温度センサ回路の動作制御
0	温度センサ回路の動作停止
1	温度センサ回路の動作許可

7. RL78/G1E (R5F10FMx) のマイクロコントローラ部

RL78/G1E (R5F10FMx) のマイクロコントローラ部で使用する機能とソフトウェアについて説明します。

7.1 RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能割付け

RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能ブロック図を図 7.1に、機能の割付け一覧を表 7.1に示します。

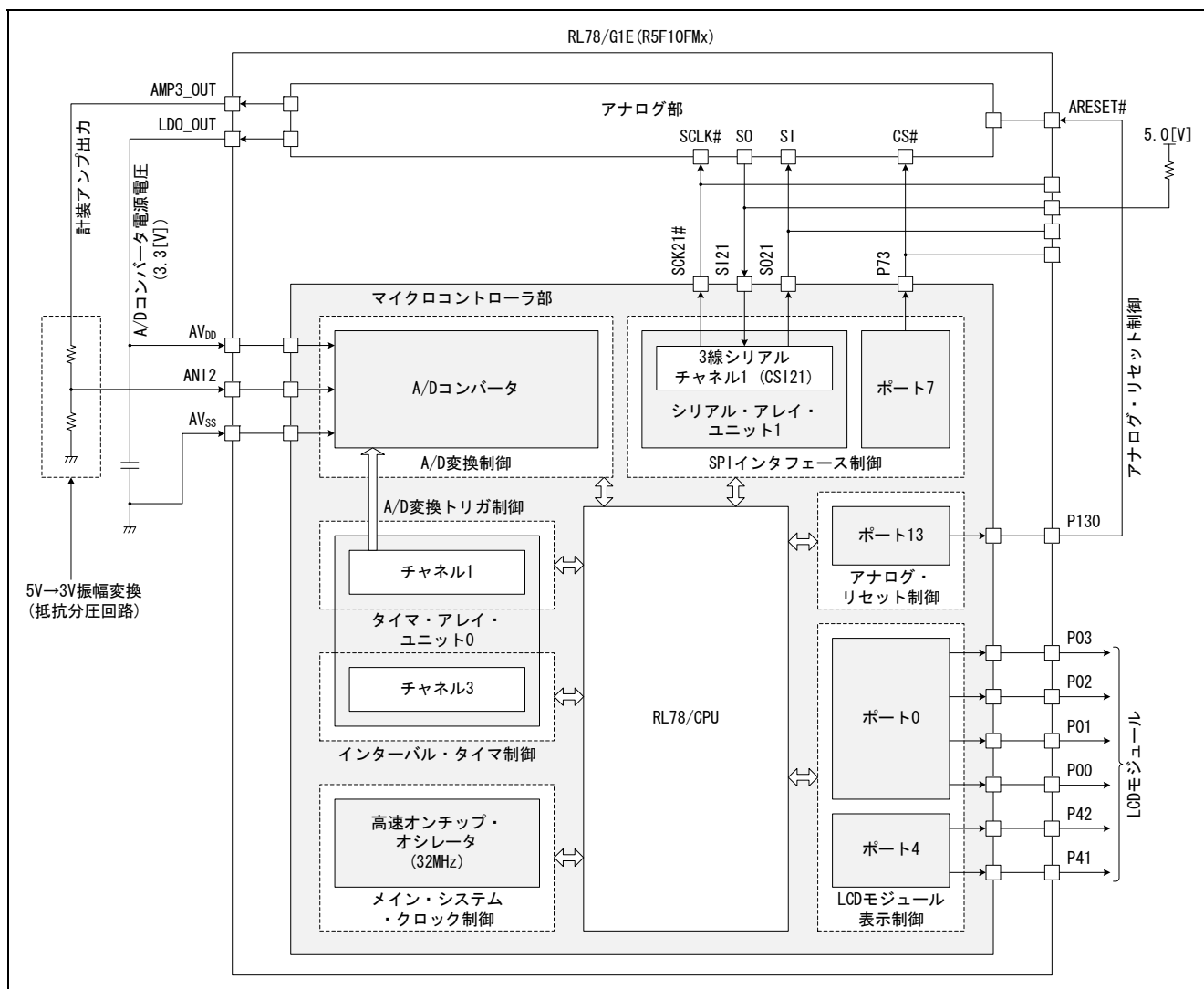


図 7.1 RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能ブロック図

表 7.1 RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能割付け一覧

周辺機能	機能割付け
CSI21 ポート 7 (P73)	RL78/G1E (R5F10FMx) のアナログ部の SPI との通信制御
A/D コンバータ	アナログ入力端子 2 (ANI2) に入力されたコンフィギュラブル・アンプ (計装アンプ構成) 出力 (AMP3_OUT) 電圧の A/D 変換の制御
ポート 13 (P130)	アナログ・リセットの制御
タイマ・アレイ・ユニット 0 チャンネル 1	A/D コンバータのハードウェア・トリガ信号の制御
タイマ・アレイ・ユニット 0 チャンネル 3	ソフトウェアにおけるウェイト時間生成用インターバル・タイマの制御
ポート 0 (P00 – P03) ポート 4 (P41、P42)	LCD モジュールの表示制御
高速オンチップ・オシレータ	メイン・システム・クロックとして高速 OCD の 32 MHz の制御

7.2 RL78/G1E (R5F10FMx) のマイクロコントローラ部の機能説明

7.2.1 高速オンチップ・オシレータ (クロック発生回路)

本アプリケーションノートでは、メイン・システム・クロックに高速オンチップ・オシレータ (高速 OCD) の 32 MHz のクロックを使用しています。クロック発生回路の機能について以下に説明します。

- オプション・バイトのユーザ・オプション・バイト (000C2H) の FRQSEL[3:0]により、高速オンチップ・オシレータの周波数に 32 MHz を選択します。
- ユーザ・オプション・バイト (000C2H) により、リセット解除後、CPU は高速オンチップ・オシレータ・クロック ($f_{IH}=32\text{ MHz (Typ.)}$) で動作を開始します。STOP 命令の実行またはクロック動作ステータス制御レジスタ (CSC) の HIOSTOP ビットの設定により、発振を停止することができます。
- システム・クロック制御レジスタ (CKC) の MCM0 ビットにより、メイン・システム・クロック (f_{MAIN}) に高速オンチップ・オシレータ・クロック ($f_{IH}=32\text{ MHz (Typ.)}$) を選択します。
- 周辺イネーブル・レジスタ 0 (PER0) により、タイマ・アレイ・ユニット 0、シリアル・アレイ・ユニット 1、A/D コンバータの入力クロックの供給を許可します。本アプリケーションノートで使用していない周辺ハードウェアは、入力クロックの供給を停止し、低消費電力化とノイズ低減を図っています。
- 高速オンチップ・オシレータ周波数選択レジスタ (HOCODIV) により、ユーザ・オプション・バイト (000C2H) で設定した高速オンチップ・オシレータの周波数を変更可能です。ただし、本アプリケーションノートでは高速オンチップ・オシレータの周波数は変更しません。
- 高速オンチップ・オシレータ・トリミング・レジスタ (HIOTRM) により、高速オンチップ・オシレータの精度補正を行うことが可能です。ただし、本アプリケーションノートでは高速オンチップ・オシレータの精度補正は行っていない。

図 7.2に本アプリケーションノートにおける RL78/G1E (R5F10FMx) のクロック発生回路のブロック図を示します。

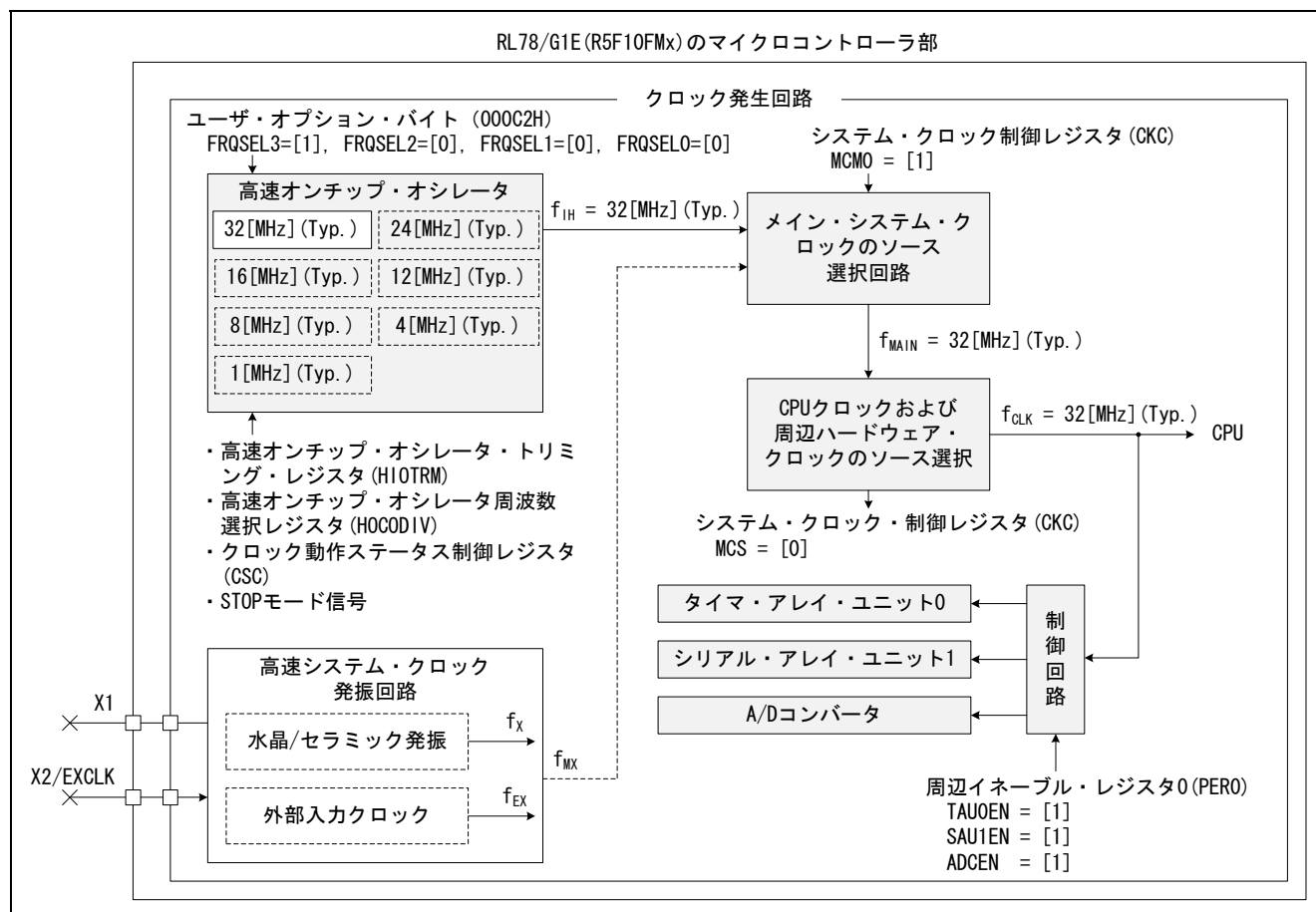


図 7.2 RL78/G1E (R5F10FMx) のクロック発生回路のブロック図

(3) SPI 通信仕様

シリアル・アレイ・ユニット 1 のチャンネル 1 を 3 線シリアル I/O (CSI21) として使用し、P73 端子の出力を組み合わせ、RL78/G1E (R5F10FMx) のアナログ部との SPI 通信を実現します。

図 6.6 の SPI 通信タイミング、および RL78/G1E (R5F10FMx) のアナログ部の SPI の電気的特性にしたがい、CSI21 の設定を行います。

CSI21 の設定を以下に示します。

- シリアル・アレイ・ユニット 1 の入力クロック供給 : 許可
 - 周辺イネーブル・レジスタ 0 (PER0) の SAU1EN=1 に設定し、シリアル・アレイ・ユニット 1 のチャンネル 1 の入力クロック供給を許可 (シリアル・アレイ・ユニット 1 で使用する SFR へのリード/ライト許可)
- シリアル・アレイ・ユニット 1 チャンネル 1 の動作モード : CSI モード
 - シリアル・モード・レジスタ 11 (SMR11) の MD112=0、MD111=0 を設定し、シリアル・アレイ・ユニット 1 のチャンネル 1 を CSI モードに設定
- シリアル・データ長 : 8 ビット
 - シリアル通信動作設定レジスタ 11 (SCR11) の DLS111=1、DLS110=1 に設定し、CSI モードでのデータ長を 8 ビットに設定
- データ転送順序 : MSB ファースト
 - シリアル通信動作設定レジスタ 11 (SCR11) の DIR11=0 に設定し、CSI モードでのデータ転送順序を MSB ファーストに設定
- データとクロックの位相 : タイプ 1 (図 6.6 の SPI 通信タイミングを参照)
 - シリアル通信動作設定レジスタ 11 (SCR11) の DAP11=0、CKP11=0 に設定し、CSI モードでのデータとクロックの位相をタイプ 1 に設定
- CSI21 の動作モード (通信方向) : 送受信動作 (全二重通信)
 - シリアル通信動作設定レジスタ 11 (SCR11) の TXE11=1、RXE11=1 に設定し、CSI21 の動作モードを送受信動作に設定
- CSI21 の転送クロック : CSI21 が転送クロックを出力 (マスタ動作)
 - シリアル・モード・レジスタ 11 (SMR11) の CCS11=0 に設定し、CSI21 の転送クロック (f_{TCLK}) を SMR11 の CKS11 で指定した動作クロック (f_{MCK}) の分周クロックに設定
- 転送レート : 1 Mbps
 - メイン・システム・クロックを高速オンチップ・オシレータ (高速 OCD) の 32 MHz に設定 (「7.2.1 高速オンチップ・オシレータ (クロック発生回路)」参照)
 - シリアル・クロック・選択レジスタ 1 (SPS1) の PRS103=0、PRS102=0、PRS101=0、PRS100=0 に設定し、動作クロック (CK10) を $f_{CLK}=32$ MHz に設定
 - シリアル・モード・レジスタ 11 (SMR11) の CKS11=0 に設定し、CSI21 の動作クロック (f_{MCK}) を SPS1 レジスタで選択した動作クロック ($CK10=f_{CLK}=32$ MHz) に設定
 - シリアル・データ・レジスタ 11 (SDR11) の上位 7 ビット (SDR11[15:9]) を 0001111B に設定し、CSI21 転送クロックを $f_{MCK}/32$ (32 MHz/32=1 MHz) に設定

(4) ライト動作（マスタ送信）時の SPI 通信タイミングチャート

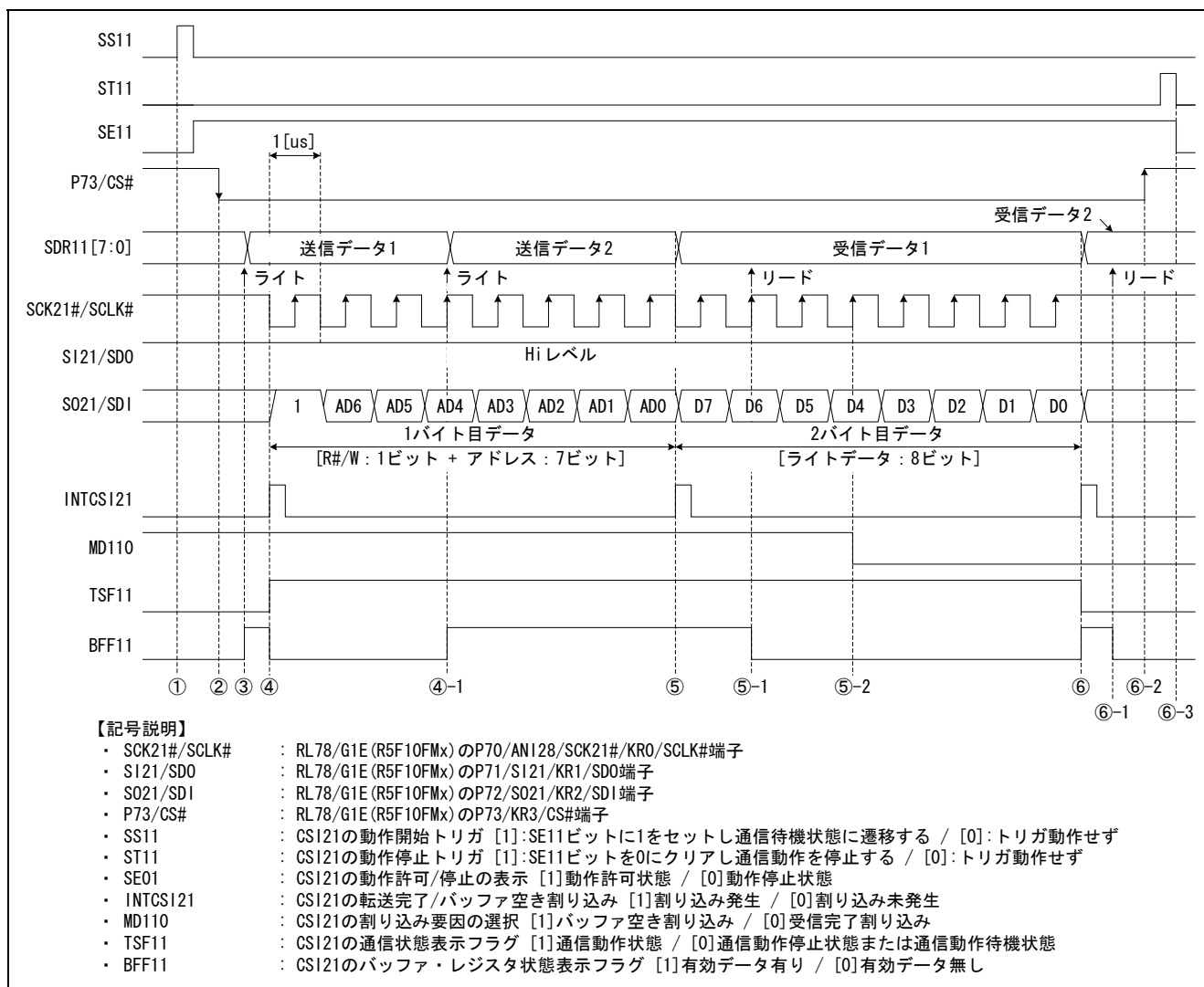


図 7.4 ライト動作（マスタ送信）時の SPI 通信タイミングチャート

SS11=1 に設定し通信待機状態に、MD110=1 に設定し割り込み要因をバッファ空き割り込みに設定

P73 から 0 を出力 (CS#=0) し、アナログ部の SPI モジュールをスレーブ選択

SDR11[7:0]に送信データ 1 (R#/W: 1 ビット=1 + アドレス: 7 ビット) を設定

1 回目の割り込み発生 (INTCSI21=1 (バッファ空き割り込み)、残り送信バイト数 > 0)

-1 割り込みルーチン内で、SDR11[7:0]に送信データ 2 (ライトデータ: 8 ビット) を設定

2 回目の割り込み発生 (INTCSI21=1 (バッファ空き割り込み)、残り送信バイト数 0)

-1 割り込みルーチン内で、SDR11[7:0]から受信データ 1 (ダミーデータ: 8 ビット) をリード

-2 割り込みルーチン内で、MD110=0 に設定し、割り込み要因を転送完了割り込みに設定

3 回目の割り込み発生 (INTCSI21=1 (転送完了割り込み)、MD110=0)

-1 割り込みルーチン内で、SDR11[7:0]から受信データ 2 (ダミーデータ: 8 ビット) をリード

-2 P73 から 1 を出力 (CS#=1) し、アナログ部の SPI モジュールのスレーブ選択を解除

-3 ST11=1 を設定し、通信待機状態を終了

(5) リード動作（マスタ受信）時の SPI 通信タイミングチャート

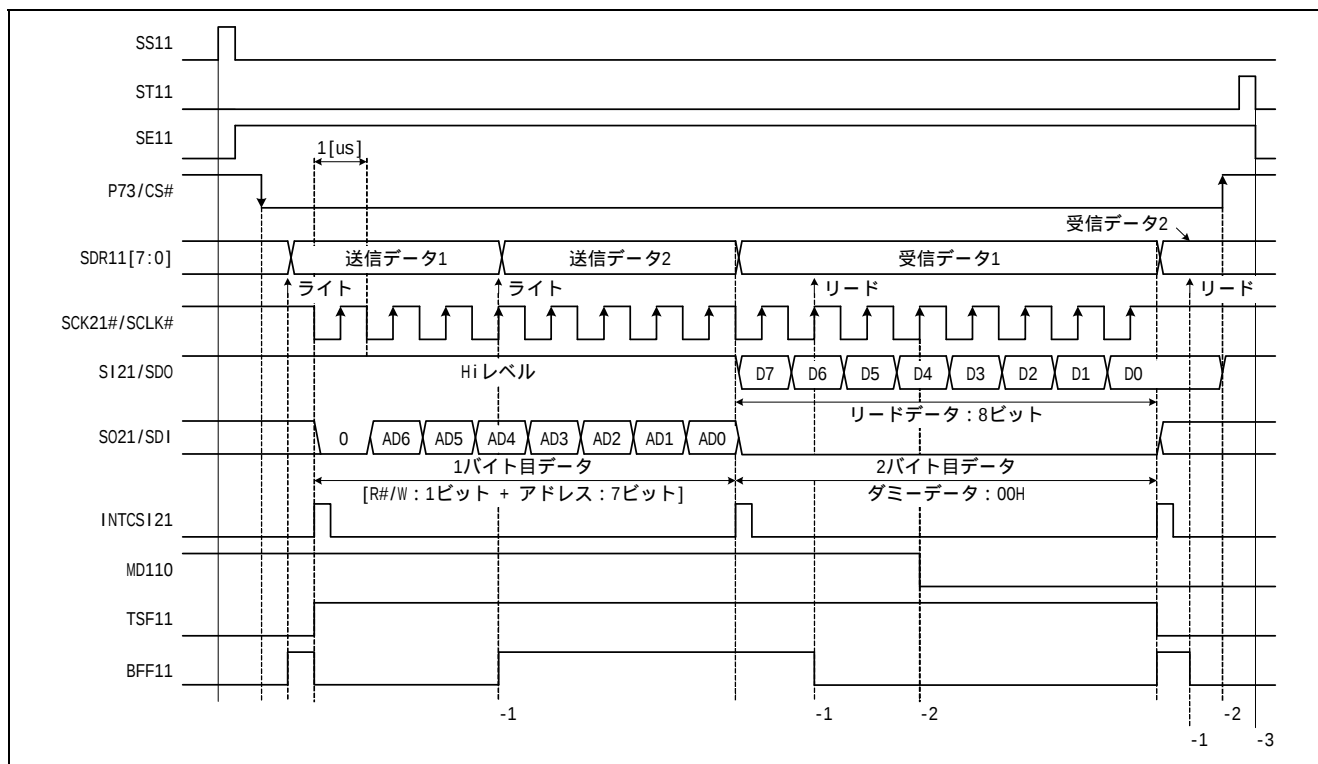


図 7.5 リード動作（マスタ受信）時の SPI 通信タイミングチャート

SS11=1 を設定し通信待機状態に、MD110=1 に設定し割り込み要因をバッファ空き割り込みに設定

P73 端子から 0 を出力（CS#=0）し、アナログ部の SPI モジュールをスレーブ選択

SDR11[7:0]に送信データ 1（R#/W：1 ビット=0 + アドレス：7 ビット）を設定

1 回目の割り込み発生（INTCSI21=1（バッファ空き割り込み）、残り送信バイト数 > 0）

-1 割り込みルーチン内で、SDR11[7:0]に送信データ 2（ダミーデータ：8 ビット=00H）を設定

2 回目の割り込み発生（INTCSI21=1（バッファ空き割り込み）、残り送信バイト数 0）

-1 割り込みルーチン内で、SDR11[7:0]から受信データ 1（ダミーデータ：8 ビット）をリード

-2 割り込みルーチン内で、MD110=0 に設定し、割り込み要因を転送完了割り込みに設定

3 回目の割り込み発生（INTCSI21=1（転送完了割り込み）、MD110=0）

-1 割り込みルーチン内で、SDR11[7:0]から受信データ 2（リードデータ：8 ビット）をリード

-2 P73 端子から 1 を出力（CS#=1）し、アナログ部の SPI モジュール選択を解除

-3 ST11=1 を設定し、通信待機状態を終了

【注】連続してライト/リード動作を行う場合には、RL78/G1E（R5F10FMx）の P73/CS 端子の High 期間が RL78/G1E のユーザズマニュアル ハードウェア編の SPI 電気的特性の“CS# ハイ・レベル幅（ t_{SHA} ）”を満たすように設計してください。

(6) RL78/G1E (R5F10FMx) のアナログ・リセット制御

RL78/G1E (R5F10FMx) のアナログ機能用外部リセット信号入力端子 (ARESET#) は P130 端子出力により制御します。

RL78/G1E (R5F10FMx) の P130 端子は出力専用ポートで、リセット期間中はロウ・レベル出力となります。したがって、RL78/G1E (R5F10FMx) のマイクロコントローラ部のリセット期間中は、アナログ部の ARESET# 端子入力がロウ・レベルとなり、RL78/G1E (R5F10FMx) のアナログ部もリセット状態となります。

RL78/G1E (R5F10FMx) のマイクロコントローラ部のリセット解除後にソフトウェアで P130 端子出力をハイ・レベルにすることにより、RL78/G1E (R5F10FMx) のアナログ部のリセット状態を解除します。

図 7.6に RL78/G1E (R5F10FMx) のアナログ・リセット制御の接続図を示します。

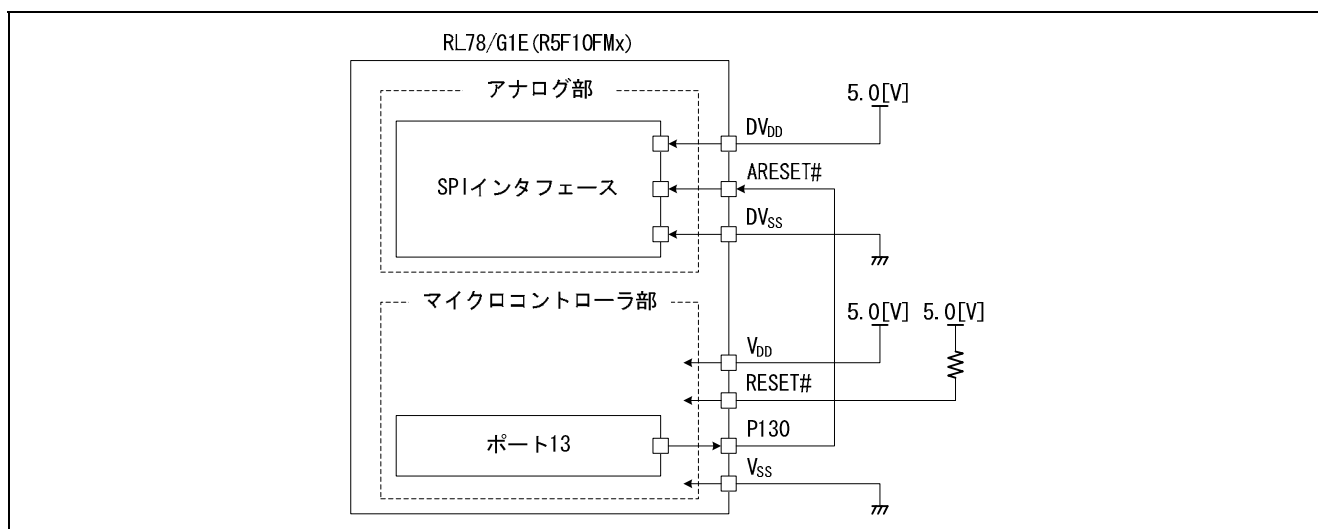


図 7.6 RL78/G1E (R5F10FMx) のアナログ・リセット制御の接続図

図 7.7に RL78/G1E (R5F10FMx) のマイクロコントローラ部と連動したアナログ・リセット機能について示します。

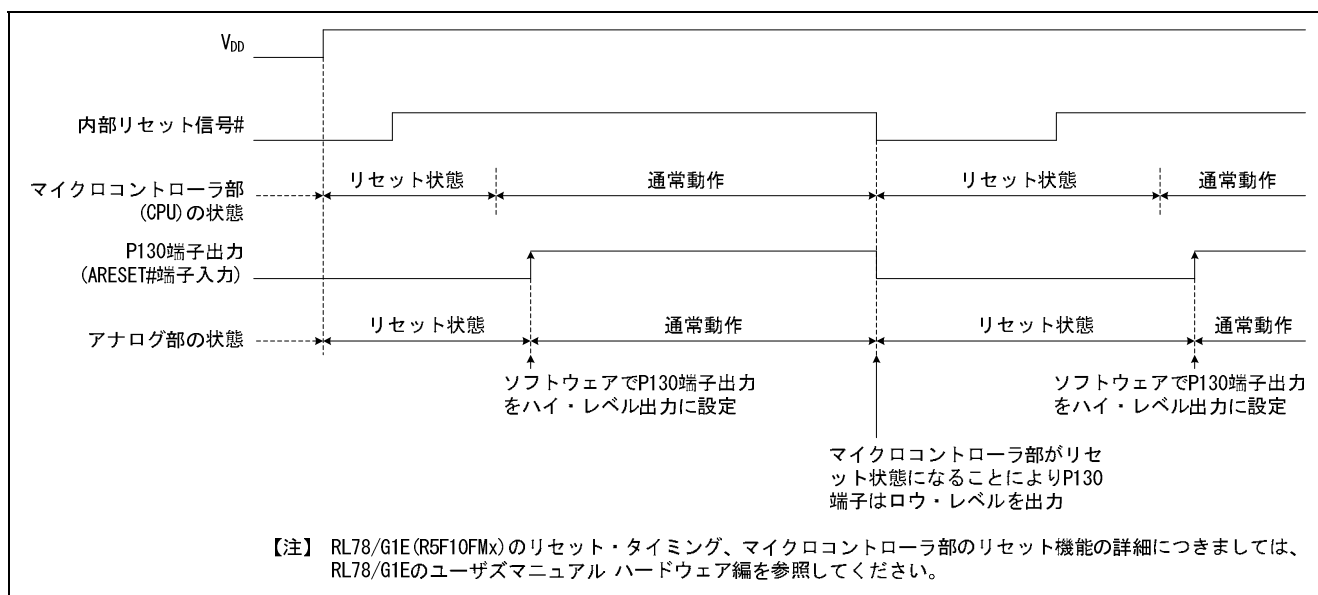


図 7.7 マイクロコントローラ部のリセットと連動したアナログ・リセット機能

7.2.3 A/Dコンバータ

RL78/G1E (R5F10FMx) の A/D コンバータはアナログ部のコンフィギュラブル・アンプ (計装アンプ構成) から出力されたアナログ電圧値をデジタル値に変換します。RL78/G1E (R5F10FMx) の A/D コンバータについて以下に説明します。

(1) RL78/G1E (R5F10FMx) の A/D コンバータ

本アプリケーションノートでは、RL78/G1E (R5F10FMx) のコンフィギュラブル・アンプ (計装アンプ構成) 出力を A/D コンバータの ANI2 端子に接続し、ANI2 端子入力の A/D 変換を行います。

A/D コンバータの設定を以下に示します。

- A/D 変換サンプリングレート : 1 kHz
 - ・ LCD モジュール表示の更新周期を 100 ms とし、100 回 A/D 変換を行った A/D 変換結果 100 サンプルの平均値を使用して演算を行い、演算結果を LCD モジュールに表示
 - ・ 1 ms 毎に 1 回の A/D 変換を行うために、A/D コンバータをハードウェア・トリガ・ノーウエイト・モード、セレクト・モード、ワンショット変換モードで使用
 - ・ ハードウェア・トリガには、タイマ・アレイ・ユニット 0 のチャンネル 1 を使用
- A/D コンバータの入力クロック供給 : 許可
 - ・ 周辺イネーブル・レジスタ 0 (PER0) の ADCEN=1 に設定し、A/D コンバータの入力クロック供給を許可 (A/D コンバータで使用する SFR へのリード/ライト許可)
- 基準電圧源 : AV_{DD}/AV_{SS}
 - ・ A/D コンバータ・モード・レジスタ 2 (ADM2) の ADREFP1=0、ADREFP0=0 に設定し、A/D コンバータの + 側の基準電圧源を AV_{DD} から供給に設定
 - ・ A/D コンバータ・モード・レジスタ 2 (ADM2) の ADREFM=0 に設定し、A/D コンバータの - 側の基準電圧源を AV_{SS} から供給に設定
- A/D 変換時間 : 54 μ s
 - ・ 信号源インピーダンスの影響を最小限にするため、A/D 変換時間が最も長くなる変換クロック (f_{AD}) を $f_{CLK}/32$ ($f_{CLK}=32$ MHz) に設定
12 ビット A/D 変換、安定待ち時間なし、ハードウェア・トリガ・ノーウエイト・モード時
- 分解能 : 12 ビット
 - ・ A/D コンバータ・モード・レジスタ 2 (ADM2) の ADTYP=0 に設定し、A/D 変換分解能を 12 ビット分解能に設定
- トリガ・モード : ハードウェア・トリガ・ノーウエイト・モード
 - ・ A/D コンバータ・モード・レジスタ 1 (ADM1) の ADTMD1=1、ADTMD0=0 に設定し、A/D 変換トリガ・モードをハードウェア・トリガ・ノーウエイト・モードに設定
- ハードウェア・トリガ信号 : タイマ・アレイ・ユニット 0 チャンネル 1 割り込み信号 (INTTM01)
 - ・ A/D コンバータ・モード・レジスタ 1 (ADM1) の ADTRS1=0、ADTRS0=0 に設定し、ハードウェア・トリガ信号をタイマ・アレイ・ユニット 0 チャンネル 1 のカウント完了またはキャプチャ完了割り込み信号 (INTTM01) に設定
- チャンネル選択モード : セレクト・モード
 - ・ A/D コンバータ・モード・レジスタ 0 (ADM0) の ADMD=0 に設定し、A/D 変換チャンネル選択モードをセレクト・モードに設定

- 変換動作モード : ワンショット・変換モード
 - A/D コンバータ・モード・レジスタ 1 (ADM1) の ADSCM=1 に設定し、A/D 変換動作モードをワンショット変換モードに設定
- アナログ入力チャネル : ANI2
 - アナログ入力チャネル指定レジスタ(ADS)の ADISS=0、ADS4=0、ADS3=0、ADS2=0、ADS1=1、ADS0=0 に設定し、A/D 変換するアナログ電圧の入力チャネルを ANI2 に設定

(2) A/D コンバータの A/D 変換タイミングチャート

ハードウェア・トリガ・ノーウェイト・モード (セレクト・モード、ワンショット変換モード) における A/D 変換タイミングチャートを図 7.8 に示します。

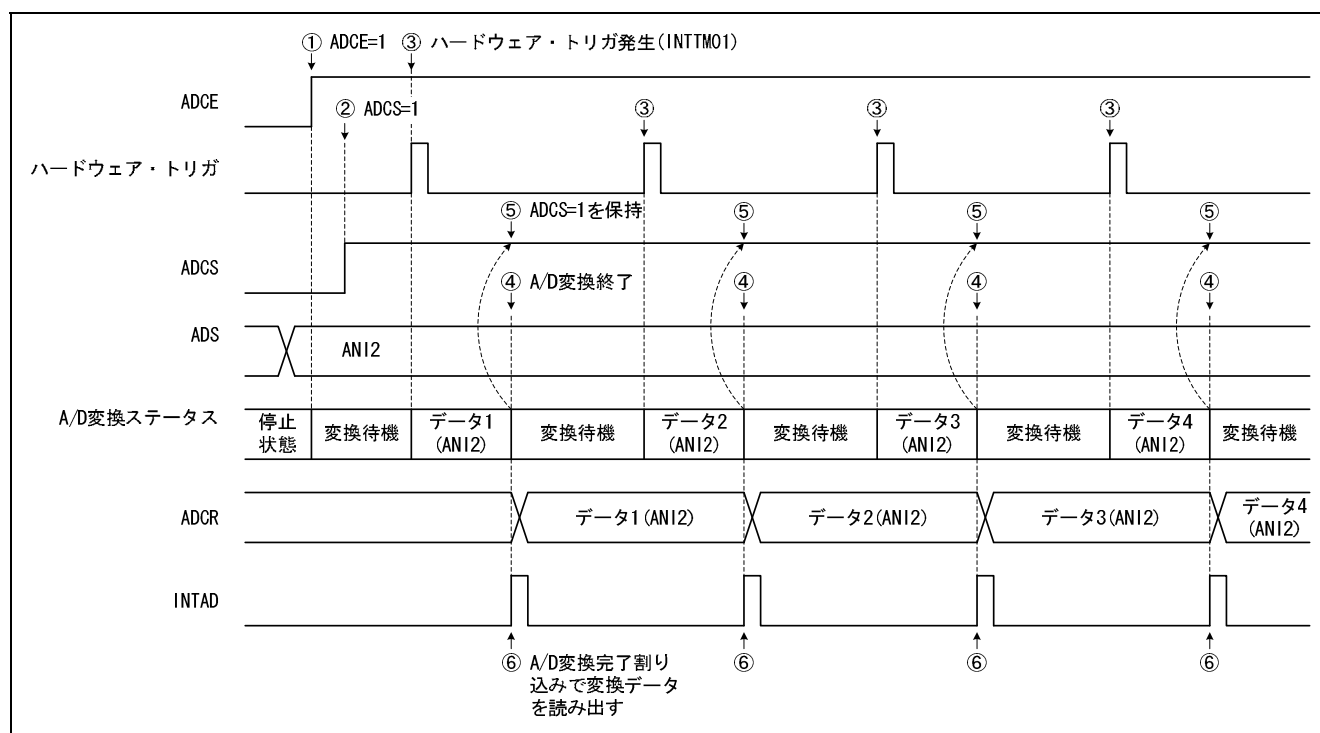


図 7.8 A/D 変換タイミングチャート

停止状態で、A/D コンバータ・モード・レジスタ 0 (ADM0) の ADCE=1 に設定し、A/D 変換待機状態にします。その後、A/D コンバータの初期設定を行います。

ADM0 レジスタの ADCS = 1 に設定することで、ハードウェア・トリガ待機状態となります (この段階では A/D 変換しません)。なお、ハードウェア・トリガ待機状態のとき、ADCS = 1 に設定しても、A/D 変換は開始されません。

ADCS = 1 の状態で、ハードウェア・トリガ (タイマ・アレイ・ユニット 0 のチャンネル 1 の割り込み信号 (INTTM01)) が入力されると、アナログ入力チャネル指定レジスタ (ADS) で指定されたアナログ入力 (ANI2) の A/D 変換を行います。

A/D 変換が終了すると、変換結果を A/D 変換結果レジスタ (ADCR) に格納し、A/D 変換終了割り込み要求信号 (INTAD) を発生します。

A/D 変換が終了後、ADCS ビットは 1 の設定のまま、A/D 変換待機状態となります。

A/D 変換終了割り込み処理で、ANI2 の A/D 変換結果を ADCR レジスタから読み出します。

7.2.4 タイマ・アレイ・ユニット 0

本アプリケーションノートでは、A/D コンバータのハードウェア・トリガ信号の生成用にタイマ・アレイ・ユニット 0 のチャンネル 1 を、ソフトウェアのウェイト時間生成用にタイマ・アレイ・ユニット 0 のチャンネル 3 を用いています。

以下にタイマ・アレイ・ユニット 0 のチャンネル 1、およびチャンネル 3 の設定について説明します。

(1) タイマ・アレイ・ユニット 0 チャンネル 1 の設定

タイマ・アレイ・ユニット 0 のチャンネル 1 は、A/D コンバータのハードウェア・トリガ信号の生成に使用します。単独チャンネル動作のインターバル・タイマ機能を使用して、1 ms の A/D コンバータのハードウェア・トリガ信号周期を生成します。

タイマ・アレイ・ユニット 0 のチャンネル 1 の設定を以下に示します。

- タイマ・アレイ・ユニット 0 の入力クロック供給 : 許可
 - 周辺インネブル・レジスタ 0 (PER0) の TAU0EN=1 に設定し、タイマ・アレイ・ユニット 0 の入力クロック供給を許可(タイマ・アレイ・ユニット 0 で使用する SFR へのリード/ライト許可)
- モード : インターバル・タイマ・モード
 - タイマ・モード・レジスタ 01 (TMR01) の MD013=0、MD012=0、MD011=0、MD010=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 の動作モードをインターバル・タイマ・モード、カウント・スタートと割り込みの設定を“カウント開始時にタイマ割り込みを発生しない”に設定
- 割り込み周期 : 1 ms
 - タイマ・クロック選択レジスタ 0 (TPS0) の PRS003=0、PRS002=0、PRS001=0、PRS000=0 に設定し、動作クロック (CK00) を 32 MHz ($f_{CLK}=32\text{ MHz}$) に設定
 - TMR01 の CKS011=0、CKS010=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 の動作クロック (f_{MCK}) を TPS0 で設定した動作クロック CK00 (32 MHz) に設定
 - TMR01 の CCS01=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 のカウント・クロック (f_{TCLK}) を CKS011、CKS010 ビットで指定した動作クロック (CK00) に設定
 - TMR01 の MASTER01=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 を単独チャンネル動作機能に設定
 - TMR01 の SPLIT01=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 を 16 ビット・タイマ動作に設定
 - TMR01 の STS012=0、STS011=0、STS010=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 のスタート・トリガにソフトウェア・トリガ・スタートのみ有効(他のトリガ要因を非選択にする)に設定
 - タイマ・データ・レジスタ 01 (TDR01) を 7CFFH (31999) に設定し、タイマ・アレイ・ユニット 0 のチャンネル 1 の割り込み周期を 1 ms に設定
($31999+1$) * $1/32000000=1\text{ ms}$

(2) タイマ・アレイ・ユニット 0 のチャンネル 3 の設定

タイマ・アレイ・ユニット 0 のチャンネル 3 はソフトウェアのウェイト時間を生成します。単独チャンネル動作のインターバル・タイマ機能を使用して、1 ms および 1 μ s のウェイト時間を生成します。

タイマ・アレイ・ユニット 0 のチャンネル 3 の設定を以下に示します。

- タイマ・アレイ・ユニット 0 の入力クロック供給 : 許可
 - ・ 周辺イネーブル・レジスタ 0 (PER0) の TAU0EN=1 に設定し、タイマ・アレイ・ユニット 0 の入力クロック供給を許可(タイマ・アレイ・ユニット 0 で使用する SFR へのリード/ライト許可)
- モード : インターバル・タイマ・モード
 - ・ タイマ・モード・レジスタ 03 (TMR03) の MD033=0、MD032=0、MD031=0、MD030=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 の動作モードをインターバル・タイマ・モード、カウント・スタートと割り込みの設定を“カウント開始時にタイマ割り込みを発生しない”に設定
- 割り込み周期 : 1 ms/1 μ s
 - ・ タイマ・クロック選択レジスタ 0 (TPS0) の PRS003=0、PRS002=0、PRS001=0、PRS000=0 に設定し、動作クロック (CK00) を 32 MHz ($f_{CLK}=32$ MHz) に設定
 - ・ TMR03 の CKS031=0、CKS030=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 の動作クロック (f_{MCK}) を TPS0 で設定した動作クロック CK00 (32 MHz) に設定
 - ・ TMR03 の CCS03=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 のカウント・クロック (f_{TCLK}) を CKS031、CKS030 ビットで指定した動作クロック (CK00) に設定
 - ・ TMR03 の MASTER03=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 を単独チャンネル動作機能に設定
 - ・ TMR03 の SPLIT03=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 を 16 ビット・タイマ動作に設定
 - ・ TMR03 の STS032=0、STS031=0、STS030=0 に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 のスタート・トリガにソフトウェア・トリガ・スタートのみ有効(他のトリガ要因を非選択にする)に設定
 - ・ 割り込み周期 : 1 ms の場合
タイマ・データ・レジスタ 03 (TDR03) を 7CFFH (31999) に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 の割り込み周期を 1 ms に設定
(31999+1) * 1/32000000=1 ms
 - ・ 割り込み周期 : 1 μ s の場合
タイマ・データ・レジスタ 03 (TDR03) を 1FH (31) に設定し、タイマ・アレイ・ユニット 0 のチャンネル 3 の割り込み周期を 1 μ s に設定
(31+1) * 1/32000000=1 μ s

7.2.5 LCDモジュール制御

本アプリケーションノートでは、LCD モジュール(ACM0802C)に物理量および A/D 変換値を表示します。LCD モジュールは RL78/G1E (R5F10FMx) のポート 4 (P41、P42)、およびポート 0 (P00 ~ P03) の出力端子を用いて制御します。

LCD モジュールとのインタフェースは 4 ビット・インタフェースを使用します。また、LCD モジュールの R/W#端子はロウ・レベルに固定しているため、LCD モジュールへのライト動作のみ可能となります。

LCD モジュールの接続図を図 7.9に示します。

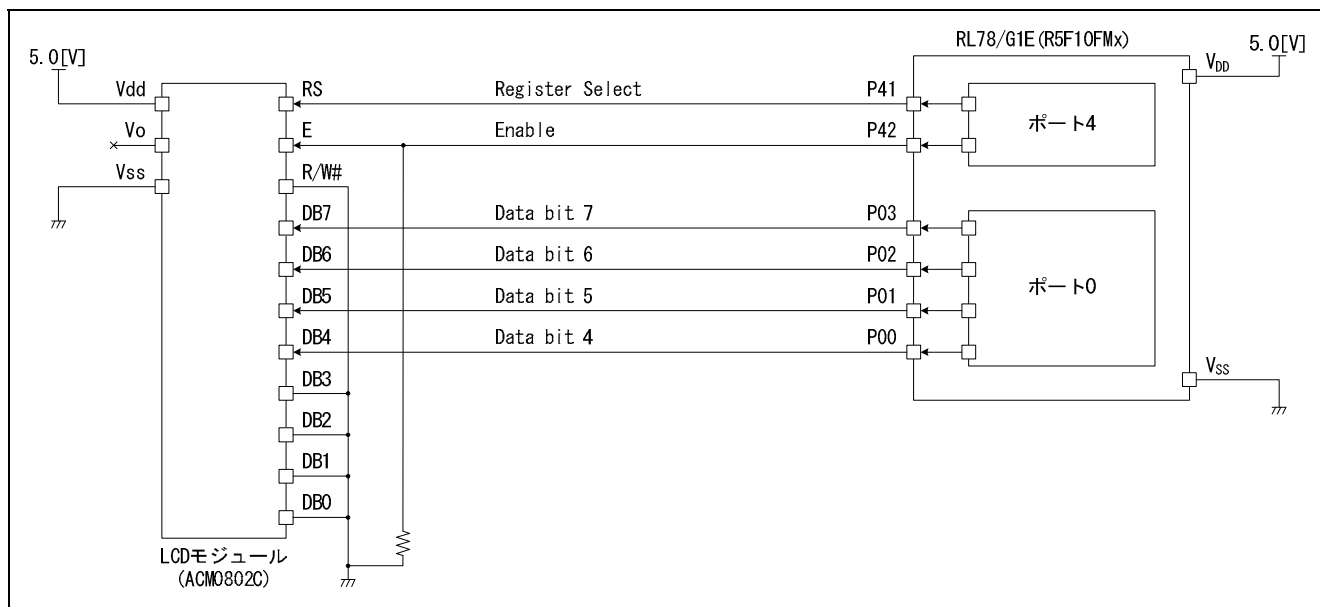


図 7.9 LCD モジュール接続図

7.3 ソフトウェア説明

7.3.1 タイミングチャート

本アプリケーションノートにおける電源投入～初期設定のタイミングチャート、および RL78/G1E (R5F10FMx) の A/D 変換動作、LCD モジュール表示更新のタイミングチャートについて以下に説明します。

(1) 電源投入～初期設定のタイミングチャート

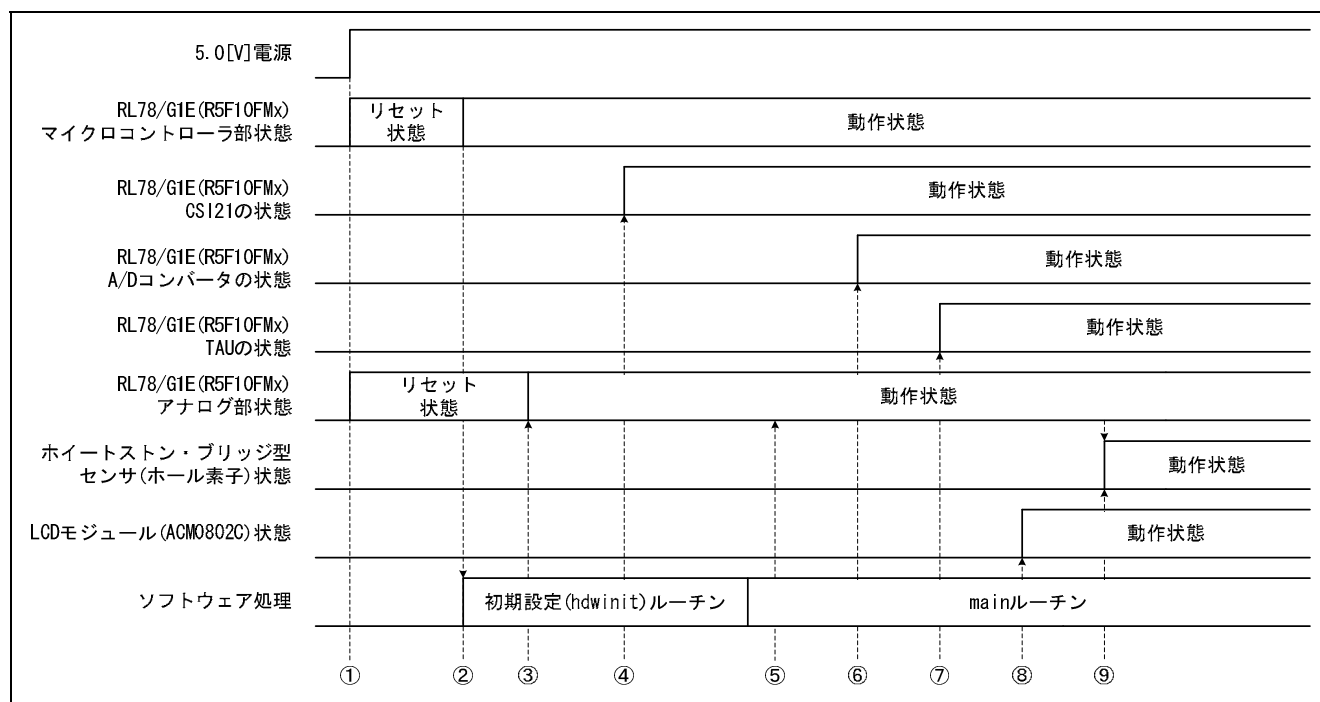


図 7.10 タイミングチャート (電源投入～初期設定)

5.0 V 電源を投入すると、RL78/G1E (R5F10FMx) のマイクロコントローラ部パワーオンリセットによりリセット処理開始。連動して P130 端子から Low を出力し、アナログ部もリセット状態

RL78/G1E (R5F10FMx) のリセットが解除されると、ソフトウェアのシステム初期化 (hdwinit) ルーチンを実行

システム初期化 (hdwinit) ルーチンの中で、P130 端子から High を出力することにより、RL78/G1E (R5F10FMx) のアナログ部のリセットを解除

システム初期化 (hdwinit) ルーチンの中で、RL78/G1E (R5F10FMx) のシリアル・アレイ・ユニット 1 チャンネル 1 (CSI21) を初期化

システム初期化 (hdwinit) ルーチン終了後、main ルーチンの中で、RL78/G1E (R5F10FMx) のアナログ部の出力電圧可変レギュレータを ON し、LDO_OUT 端子から 3.3 V を出力 (AV_{DD} 端子入力=3.3 V)

main ルーチンの中で、A/D コンバータを初期化

main ルーチンの中で、タイマ・アレイ・ユニット 0 を初期化

main ルーチンの中で、LCD モジュールを初期化 (4 ビット・インタフェース)

main ルーチンの中で、RL78/G1E (R5F10FMx) のアナログ部を初期化 (SPI 制御レジスタの設定)。アナログ部の D/A コンバータが動作開始することにより、ホイトストン・ブリッジ型センサ (ホール素子) に電源が供給され、ホール素子からホール出力電圧 (差動電圧) が出力。

(2) A/D 変換動作、LCD モジュール表示更新のタイミングチャート

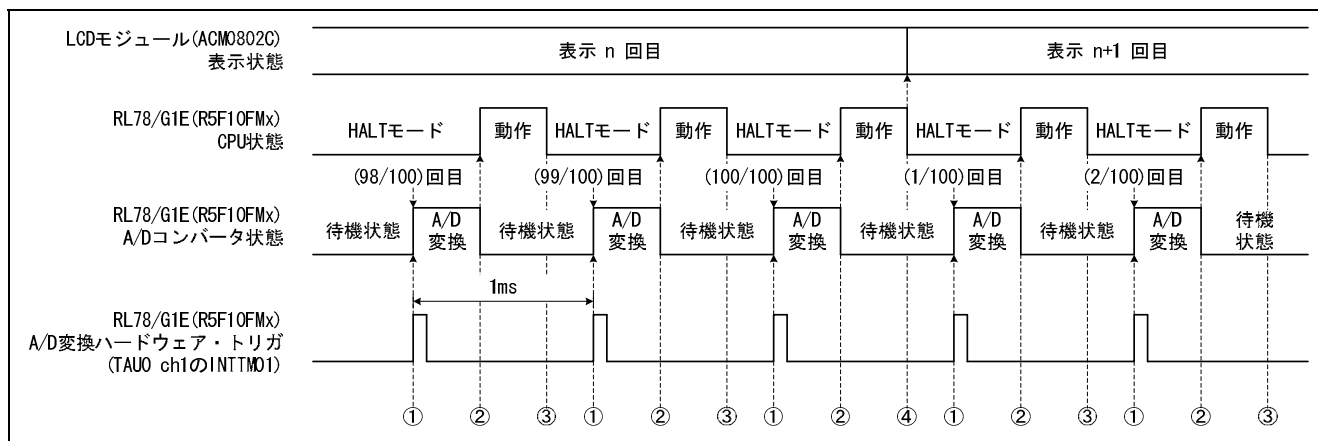


図 7.11 タイミングチャート (A/D 変換動作、LCD モジュール表示更新)

RL78/G1E (R5F10FMx) のタイマ・アレイ・ユニット 0 チャンネル 1 のインターバル・タイマ機能により、1 ms 周期でカウント完了割り込み要求 (INTTM01) が発生。A/D コンバータは INTTM01 をハードウェア・トリガとして、A/D 変換を開始

RL78/G1E (R5F10FMx) の A/D コンバータによる ANI2 端子の A/D 変換が終了すると、A/D 変換終了割り込み要求 (INTAD) が発生し、CPU は HALT モードから復帰

HALT モードから復帰した RL78/G1E (R5F10FMx) の CPU は、A/D コンバータから ANI2 端子入力の A/D 変換結果を読み出し、内蔵 RAM に格納。その後、再び HALT モードに遷移

A/D 変換を 100 回行くと、100 回分の A/D 変換結果の平均値を算出し、算出した A/D 変換結果の平均値から物理量 (磁束密度) を算出。LCD モジュールの表示 (算出した A/D 変換結果の平均値、および物理量 (磁束密度)) を更新

7.3.2 RL78/G1E (R5F10FMx) のマイクロコントローラ部のレジスタ設定一覧

本アプリケーションノートにおける RL78/G1E (R5F10FMx) のマイクロコントローラ部のレジスタ設定値を以下に示します。

注意 1 レジスタ設定方法の詳細については、RL78/G1E のユーザーズマニュアル ハードウェア編を参照してください。

注意 2 以下に示されていないレジスタの設定値は、リセット時の値となります。

(1) ユーザ・オプション・バイトの設定

(a) ユーザ・オプション・バイト (000C0H/010C0H)

アドレス : 000C0H/010C0H

設定値 : EEH

アドレス	7	6	5	4	3	2	1	0
000C0H	WDTINT	WINDOW 1	WINDOW 0	WDTON	WDCS2	WDCS1	WDCS0	WDSTBY ON
/010C0H								
設定値	1	1	1	0	1	1	1	0

WDTINT	ウォッチドッグ・タイマのインターバル割り込みの使用/不使用
0	インターバル割り込みを使用しない
1	オーバフロー時間の 75%到達時にインターバル割り込みを発生する

WINDOW 1	WINDOW 0	ウォッチドッグ・タイマのウィンドウ・オープン期間
0	0	設定禁止
0	1	50%
1	0	75%
1	1	100%

WDTON	ウォッチドッグ・タイマのカウンタの動作制御
0	カウンタ動作禁止 (リセット解除後、カウント停止)
1	カウンタ動作許可 (リセット解除後、カウント開始)

WDCS2	WDCS1	WDCS0	ウォッチドッグ・タイマのオーバフロー時間 ($f_{IL}=17.25\text{ kHz (Max.)}$ の場合)
0	0	0	$2^6/f_{IL}$ (3.71 ms)
0	0	1	$2^7/f_{IL}$ (7.42 ms)
.	.	.	.
1	1	0	$2^{14}/f_{IL}$ (949.80 ms)
1	1	1	$2^{16}/f_{IL}$ (3799.19 ms)

WDSTBY ON	ウォッチドッグ・タイマのカウンタの動作制御 (HALT/STOP モード時)
0	HALT/STOP モード時、カウンタ動作停止
1	HALT/STOP モード時、カウンタ動作許可

(b) ユーザ・オプション・バイト (000C1H/010C1H)

アドレス : 000C1H/010C1H

設定値 : 73H

アドレス	7	6	5	4	3	2	1	0
000C1H /010C1H	VPOC2	VPOC1	VPOC0	1	LVIS1	LVIS0	LVIMDS1	LVIMDS0
設定値	0	1	1	1	0	0	1	1

■ リセット・モード時の設定

検出電圧[V]		LVIMDS1	LVIMDS0	VPOC2	VPOC1	VPOC0	LVIS1	LVIS0
V_{LVIH}		1	1	0	0	1	0	0
立ち上がり	立ち下がり							
3.13	3.06							
3.75	3.67							
4.06	3.98			0	1	1	0	0
上記以外		設定禁止						

(c) ユーザ・オプション・バイト (000C2H/010C2H)

アドレス : 000C2H/010C2H

設定値 : E8H

アドレス	7	6	5	4	3	2	1	0
000C2H /010C2H	CMODE1	CMODE0	1	0	FRQSEL 3	FRQSEL 2	FRQSEL 1	FRQSEL 0
設定値	1	1	1	0	1	0	0	0

CMODE1	CMODE0	フラッシュの動作モード設定		
			動作周波数範囲	動作電圧範囲
0	0	LV (低電圧メイン) モード	1 MHz ~ 4 MHz	1.6 V ~ 5.5 V
1	0	LS (低速メイン) モード	1 MHz ~ 8 MHz	1.8 V ~ 5.5 V
1	1	HS (高速メイン) モード	1 MHz ~ 16 MHz	2.4 V ~ 5.5 V
			1 MHz ~ 32 MHz	2.7 V ~ 5.5 V
上記以外		設定禁止		

FRQSEL 3	FRQSEL 2	FRQSEL 1	FRQSEL 0	高速オンチップ・オシレータの周波数
1	0	0	0	32 MHz
0	0	0	0	24 MHz
.	.	.	.	.
1	1	0	1	1 MHz
上記以外				設定禁止

(2) クロック発生回路を制御するレジスタの設定

(a) クロック動作モード制御レジスタ (CMC)

アドレス : FFFA0H リセット時 : 00H R/W 設定値 : 10H

略号	7	6	5	4	3	2	1	0
CMC	EXCLK	OSCSEL	0	0	0	0	0	AMPH
設定値	0	0	0	1	0	0	0	0

EXCLK	OSCSEL	高速システム・クロック端子の動作モード	X1/P121 端子	X2/EXCLK/P122 端子
0	0	入力ポート・モード	入力ポート	
0	1	X1 発振モード	水晶/セラミック発振子接続	
1	0	入力ポート・モード	入力ポート	
1	1	外部クロック入力モード	入力ポート	外部クロック入力

(b) クロック動作ステータス制御レジスタ (CSC)

アドレス : FFFA1H リセット時 : C0H R/W 設定値 : C0H

略号	7	6	5	4	3	2	1	0
CSC	MSTOP	1	0	0	0	0	0	HIOSTOP
設定値	1	1	0	0	0	0	0	0

MSTOP	高速システム・クロックの動作制御		
	X1 発振モード時	外部クロック入力モード時	入力ポート・モード時
0	X1 発振回路動作	EXCLK 端子からの外部クロック有効	入力ポート
1	X1 発振回路停止	EXCLK 端子からの外部クロック無効	

HIOSTOP	高速オンチップ・オシレータ・クロックの動作制御
0	高速オンチップ・オシレータ動作
1	高速オンチップ・オシレータ停止

(c) システム・クロック制御レジスタ (CKC)

アドレス : FFFA4H リセット時 : 00H R/W 設定値 : 00H

略号	7	6	5	4	3	2	1	0
CKC	CLS	0	MCS	MCM0	0	0	0	0
設定値	0	0	0	0	0	0	0	0

MCM0	メイン・システム・クロック (f_{MAIN}) の動作制御
0	メイン・システム・クロック (f_{MAIN}) に高速オンチップ・オシレータ・クロック (f_{IH}) を選択
1	メイン・システム・クロック (f_{MAIN}) に高速システム・クロック (f_{MX})

(d) 周辺イネーブル・レジスタ (PER0)

アドレス : F00F0H

リセット時 : 00H

R/W

設定値 : 29H

略号

7

6

5

4

3

2

1

0

PER0

RTCEN

0

ADCEN

0

SAU1EN

SAU0EN

0

TAU0EN

設定値

0

0

1

0

1

0

0

1

RTCEN	インターバル・タイマの入力クロック供給の制御
0	入力クロック供給停止 ・ インターバル・タイマで使用する SFR へのライト不可 ・ インターバル・タイマはリセット状態
1	入力クロック供給許可 ・ インターバル・タイマで使用する SFR へのライト可

ADCEN	A/D コンバータの入力クロック供給の制御
0	入力クロック供給停止 ・ A/D コンバータで使用する SFR へのライト不可 ・ A/D コンバータはリセット状態
1	入力クロック供給許可 ・ A/D コンバータで使用する SFR へのライト可

SAU1EN	シリアル・アレイ・ユニット 1 の入力クロック供給の制御
0	入力クロック供給停止 ・ シリアル・アレイ・ユニット 1 で使用する SFR へのライト不可 ・ シリアル・アレイ・ユニット 1 はリセット状態
1	入力クロック供給許可 ・ シリアル・アレイ・ユニット 1 で使用する SFR へのライト可

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止 ・ シリアル・アレイ・ユニット 0 で使用する SFR へのライト不可 ・ シリアル・アレイ・ユニット 0 はリセット状態
1	入力クロック供給許可 ・ シリアル・アレイ・ユニット 0 で使用する SFR へのライト可

TAU0EN	タイマ・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止 ・ タイマ・アレイ・ユニット 0 で使用する SFR へのライト不可 ・ タイマ・アレイ・ユニット 0 はリセット状態
1	入力クロック供給許可 ・ タイマ・アレイ・ユニット 0 で使用する SFR へのライト可

(3) シリアル・アレイ・ユニット 1 を制御するレジスタの設定

(a) シリアル・モード・レジスタ 11 (SMR11)

アドレス : F0152H, F0153H リセット時 : 0020H R/W 設定値 : 002*H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMR11	CKS11	CCS11	0	0	0	0	0	STS11	0	SIS110	1	0	0	MD112	MD111	MD110
設定値	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	*

CKS11	チャンネル 1 の動作クロック (f_{MCK}) の選択
0	SPS1 レジスタで設定した動作クロック CK10
1	SPS1 レジスタで設定した動作クロック CK11

CCS11	チャンネル 1 の転送クロック (f_{TCLK}) の選択
0	CKS11 ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCK21 端子からの入力クロック f_{SCK} (CSI モードのスレーブ転送)

STS11	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効 (CSI、UART 送信、簡易 I ² C 時に選択)
1	RXD2 端子の有効エッジ (UART 受信時に選択)

SIS110	UART モードでのチャンネル 1 の受信データのレベル反転の制御
0	立ち下がりエッジをスタート・ビットとして検出。入力される通信データは、そのまま取り込む
1	立ち下がりエッジをスタート・ビットとして検出。入力される通信データは、反転して取り込む

MD112	MD111	チャンネル 1 の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

MD110	チャンネル 1 の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み (転送データが SDR11 レジスタからシフト・レジスタに転送されたタイミングで発生)

備考 *: ソフトウェアで転送完了割り込み (=0)、バッファ空き割り込み (=1) を切り替えて使用します。

(b) シリアル通信動作設定レジスタ 11 (SCR11)

アドレス : F015AH, F015BH リセット時 : 0087H R/W 設定値 : C007H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SCR11	TXE11	RXE11	DAP11	CKP11	0	EOC11	PTC111	PTC110	DIR11	0	0	SLC110	0	1	1	DLS110
設定値	1	1	0	0	0	0	0	0	0	0	0	0	0	1	1	1

TXE11	RXE11	チャンネル 1 の動作モードの設定
0	0	通信禁止
0	1	受信のみ行う
1	0	送信のみ行う
1	1	送受信を行う

DAP11	CKP11	CSI モードでのデータとクロックの位相選択
0	0	タイプ 1
0	1	タイプ 2
1	0	タイプ 3
1	1	タイプ 4

EOC11	エラー割り込み信号 (INTSRE2) のマスク可否の選択
0	エラー割り込み INTSRE2 をマスクする (INTSR2 はマスクされない)
1	エラー割り込み INTSRE2 の発生を許可する (エラー発生時に INTSR2 はマスクされる)

CSI モード時には、EOC11=0 に設定してください。

PTC111	PTC110	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0 パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

CSI モード時には、必ず PTC111=0、PTC110=0 に設定してください。

DIR11	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

SCL110	CSI、UART モードでのデータ転送順序の選択
0	ストップ・ビットなし
1	ストップ・ビット長 = 1 ビット

CSI モード時には、ストップ・ビットなし SLC110=0 に設定してください。

DLS110	CSI、UART モードでのデータ長の設定
0	7 ビット・データ長 (SDR11 レジスタのビット 0-6 に格納)
1	8 ビット・データ長 (SDR11 レジスタのビット 0-7 に格納)

(c) シリアル・データ・レジスタ 11 (SDR11)

アドレス : FFF4AH, FFF4BH リセット時 : 0000H R/W 設定値 : 1E**H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SDR11																
設定値	0	0	0	1	1	1	1	0	*	*	*	*	*	*	*	*

SDR11[15:9]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
0	0	0	1	1	1	1	$f_{MCK}/32$
.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

備考 *: 送受信バッファ・レジスタとして機能します。

(d) シリアル・チャネル停止レジスタ 1 (ST1)

アドレス : F0164H, F0165H リセット時 : 0000H R/W 設定値 : 000*H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ST1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	ST11	ST10
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	*	0

ST11	チャンネル 1 の動作停止トリガ
0	トリガ動作せず
1	SE11 ビットを 0 にクリアし、通信動作を停止する

備考 *: シリアル通信の終了時にのみ 1 を書き込みます。

(e) シリアル・クロック選択レジスタ 1 (SPS1)

アドレス : F0166H, F0167H リセット時 : 0000H R/W 設定値 : 0000H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SPS1									PRS113	PRS112	PRS111	PRS110	PRS103	PRS102	PRS101	PRS100
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PRS103	PRS102	PRS101	PRS100	動作クロック（CK10）の選択					
				f _{CLK} =2 MHz	f _{CLK} =5 MHz	f _{CLK} =10 MHz	f _{CLK} =20 MHz	f _{CLK} =32 MHz	
0	0	0	0	f _{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	32 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2.5 MHz	5 MHz	10 MHz	16 MHz
.	.	.	.	.					
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	305 Hz	610 Hz	1.22 kHz	1.95 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61 Hz	153 Hz	305 Hz	610 Hz	977 Hz

(f) シリアル出力レジスタ 1 (SO1)

アドレス : F0168H, F0169H リセット時 : 0F0FH R/W 設定値 : 0301H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SO1							CKO11	CKO10							SO11	SO10
設定値	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	1

CKO11	チャンネル 1 のシリアル・クロック出力
0	シリアル・クロック出力値が “ 0 ”
1	シリアル・クロック出力値が “ 1 ”

SO11	チャンネル 1 のシリアル・データ出力
0	シリアル・データ出力値が “ 0 ”
1	シリアル・データ出力値が “ 1 ”

(g) シリアル出力許可レジスタ 1 (SOE1)

アドレス : F016AH, F016BH リセット時 : 0000H R/W 設定値 : 0002H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SOE1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	SOE11	SOE10
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

SOE11	チャンネル 1 のシリアル出力許可/停止
0	シリアル通信による出力停止
1	シリアル通信による出力許可

(h) シリアル・チャンネル開始レジスタ 1 (SS1)

アドレス : F0162H, F0163H リセット時 : 0000H R/W 設定値 : 0002H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SS1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	SS11	SS10
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

SS11	チャンネル 1 の動作開始トリガ
0	トリガ動作せず
1	SE11 ビットに 1 をセットし、通信待機状態に移移する

(4) ポートを制御するレジスタの設定

(a) ポート・モード・レジスタ

アドレス：FFF20H リセット時：FFH R/W 設定値：90H

略号	7	6	5	4	3	2	1	0
PM0	1	PM06	PM05	PM04	PM03	PM02	PM01	PM00
設定値	1	0	0	1	0	0	0	0

アドレス：FFF21H リセット時：FFH R/W 設定値：BFH

略号	7	6	5	4	3	2	1	0
PM1	1	PM16	PM15	PM14	PM13	PM12	PM11	PM10
設定値	1	0	1	1	1	1	1	1

アドレス：FFF22H リセット時：FFH R/W 設定値：1FH

略号	7	6	5	4	3	2	1	0
PM2	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
設定値	0	0	0	1	1	1	1	1

アドレス：FFF24H リセット時：FFH R/W 設定値：F1H

略号	7	6	5	4	3	2	1	0
PM4	1	1	1	1	PM43	PM42	PM41	PM40
設定値	1	1	1	1	0	0	0	1

アドレス：FFF26H リセット時：FFH R/W 設定値：F0H

略号	7	6	5	4	3	2	1	0
PM6	1	1	1	1	PM63	PM62	PM61	PM60
設定値	1	1	1	1	0	0	0	0

アドレス：FFF27H リセット時：FFH R/W 設定値：02H

略号	7	6	5	4	3	2	1	0
PM7	PM77	PM76	PM75	PM74	PM73	PM72	PM71	PM70
設定値	0	0	0	0	0	0	1	0

アドレス：FFF2EH リセット時：FFH R/W 設定値：FDH

略号	7	6	5	4	3	2	1	0
PM14	1	1	1	1	1	1	PM141	PM140
設定値	1	1	1	1	1	1	0	1

アドレス：FFF2FH リセット時：FFH R/W 設定値：E0H

略号	7	6	5	4	3	2	1	0
PM15	1	1	1	PM154	PM153	PM152	PM151	PM150
設定値	1	1	1	0	0	0	0	0

PMmn	PMmn 端子の入出力モードの選択 (m=0-2, 4-7, 14、n=0-7)
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

(b) ポート・レジスタ

アドレス：FFF00H リセット時：00H R/W 設定値：0*H

略号	7	6	5	4	3	2	1	0
P0	0	0	0	P04	P03	P02	P01	P00
設定値	0	0	0	0	*	*	*	*

アドレス：FFF02H リセット時：00H R/W 設定値：00H

略号	7	6	5	4	3	2	1	0
P2	0	0	0	P24	P23	P22	P21	P20
設定値	0	0	0	0	0	0	0	0

アドレス：FFF04H リセット時：00H R/W 設定値：0*H

略号	7	6	5	4	3	2	1	0
P4	0	0	0	0	0	P42	P41	P40
設定値	0	0	0	0	0	*	*	0

アドレス：FFF07H リセット時：00H R/W 設定値：0*H

略号	7	6	5	4	3	2	1	0
P7	0	0	0	0	P73	P72	P71	P70
設定値	0	0	0	0	*	1	0	1

アドレス：FFF0DH リセット時：不定 R/W 設定値：01H

略号	7	6	5	4	3	2	1	0
P13	P137	0	0	0	0	0	0	P130
設定値	0	0	0	0	0	0	0	1

Pmn	(m=0, 2, 4, 7, 13, n=0-4, 7)							
	出力データの制御 (出力モード時)				入力データの読み出し (入力モード時)			
0	0を出力				ロウ・レベルを入力			
1	1を出力				ハイ・レベルを入力			

備考 *：状況に応じて、0/1 を書き込み出力レベルを切り替えます。

(c) ポート・モード・コントロール・レジスタ

アドレス : F0060H リセット時 : FFH R/W 設定値 : F3H

略号	7	6	5	4	3	2	1	0
PMC0	1	1	1	1	PMC03	PMC02	1	1
設定値	1	1	1	1	0	0	1	1

アドレス : F0064H リセット時 : FFH R/W 設定値 : FDH

略号	7	6	5	4	3	2	1	0
PMC4	1	1	1	1	1	1	PMC41	1
設定値	1	1	1	1	1	1	0	1

アドレス : F0067H リセット時 : FFH R/W 設定値 : FEH

略号	7	6	5	4	3	2	1	0
PMC7	1	1	1	1	1	1	1	PMC70
設定値	1	1	1	1	1	1	1	0

PMCmn	Pmn 端子のデジタル入出力/アナログ入力の選択 (m=0, 4, 7、n=0 - 3)
0	デジタル入出力 (アナログ入力以外の兼用機能)
1	アナログ入力

(5) A/D コンバータを制御するレジスタの設定

(a) A/D コンバータ・モード・レジスタ 0 (ADM0)

アドレス : FFF30H

リセット時 : 00H

R/W

設定値 : 81H

略号

	7	6	5	4	3	2	1	0
ADM0	ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
設定値	1	0	0	0	0	0	0	1

ADCS	A/D 変換動作の制御
0	変換動作停止 [リード時] 変換動作停止/待機状態
1	変換動作許可 [リード時] ソフトウェア・トリガ・モード時 : 変換動作状態 ハードウェア・トリガ・ウェイト・モード時 : 安定待ち状態 + 変換動作状態

ADMD	A/D 変換チャンネル選択モードを設定
0	セレクト・モード
1	スキャン・モード

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

■ 12 ビット A/D 変換、安定待ち時間なし（ハードウェア・トリガ・ノーウェイト・モード）

FR2	FR1	FR0	LV1	LV0	モード	変換ク ロック数 (f_{CLK})	変換時間の選択		変換ク ロック (f_{AD})
							AVDD = 2.7 ~ 3.6 V		
							f_{CLK} = 32 MHz		
0	0	0	0	0	標準 1	1728	54 μs		$f_{\text{CLK}}/32$
0	0	1				864	27 μs		$f_{\text{CLK}}/16$
.	.	.				.	.		.
.	.	.				.	.		.
1	1	0				108	3.375 μs		$f_{\text{CLK}}/2$
1	1	1				54	設定禁止		$f_{\text{CLK}}/1$
0	0	0	0	1	標準 2	2112	66 μs		$f_{\text{CLK}}/32$
0	0	1				1056	33 μs		$f_{\text{CLK}}/16$
.	.	.				.	.		.
.	.	.				.	.		.
1	1	0				132	4.125 μs		$f_{\text{CLK}}/2$
1	1	1				66	設定禁止		$f_{\text{CLK}}/1$
0	0	0	1	0	低電圧 1	2432	76 μs		$f_{\text{CLK}}/32$
0	0	1				1216	38 μs		$f_{\text{CLK}}/16$
.	.	.				.	.		.
.	.	.				.	.		.
1	1	0				152	4.75 μs		$f_{\text{CLK}}/2$
1	1	1				76	設定禁止		$f_{\text{CLK}}/1$
0	0	0	1	1	低電圧 2	7360	230 μs		$f_{\text{CLK}}/32$
0	0	1				3680	115 μs		$f_{\text{CLK}}/16$
.	.	.				.	.		.
.	.	.				.	.		.
1	1	0				460	14.375 μs		$f_{\text{CLK}}/2$
1	1	1				230	設定禁止		$f_{\text{CLK}}/1$

(b) A/D コンバータ・モード・レジスタ 1 (ADM1)

アドレス : FFF32H

リセット時 : 00H

R/W

設定値 : A0H

略号

	7	6	5	4	3	2	1	0
ADM1	ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
設定値	1	0	1	0	0	0	0	0

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	×	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
1	1	ハードウェア・トリガ・ウエイト・モード

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
1	ワンショット変換モード

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル 1 のカウント完了またはキャプチャ完了割り込み信号 (INTTM01)
0	1	設定禁止
1	0	設定禁止
1	1	インターバル・タイマ割り込み信号 (INTIT)

備考 × : don't care

(c) A/D コンバータ・モード・レジスタ 2 (ADM2)

アドレス : F0010H

リセット時 : 00H

R/W

設定値 : 00H

略号	7	6	5	4	3	2	1	0
ADM2	ADREFP 1	ADREFP 0	ADREFM	0	ADRCK	AWC	0	ADTYP
設定値	0	0	0	0	0	0	0	0

AVREFP 1	AVREFP 0	A/D コンバータの + 側の基準電圧源の選択
0	0	AV _{DD} から供給
0	1	P20/AV _{REFP} /ANI0 から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

ADREFM	A/D コンバータの - 側の基準電圧源の選択
0	AV _{SS} から供給
1	P21/AV _{REFM} /ANI1 から供給

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ADCR レジスタ ADUL レジスタのとき割り込み信号 (INTAD) が発生
1	ADCR レジスタ < ADLL レジスタ、ADUL レジスタ < ADCR レジスタのとき割り込み信号 (INTAD) が発生

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZE モード機能を使用する

ADTYP	A/D 変換分解能の選択
0	12 ビット分解能
1	8 ビット分解能

(d) 変換結果比較上限値設定レジスタ (ADUL)

アドレス : F0011H

リセット時 : FFH

R/W

設定値 : FFH

略号	7	6	5	4	3	2	1	0
ADUL	ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
設定値	1	1	1	1	1	1	1	1

(e) 変換結果比較下限値設定レジスタ (ADLL)

アドレス : F0012H

リセット時 : 00H

R/W

設定値 : 00H

略号	7	6	5	4	3	2	1	0
ADLL	ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
設定値	0	0	0	0	0	0	0	0

(f) アナログ入力チャネル指定レジスタ (ADS)

アドレス : FFF31H

リセット時 : 00H

R/W

設定値 : 02H

略号	7	6	5	4	3	2	1	0
ADS	ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
設定値	0	0	0	0	0	0	1	0

■ セレクト・モード (ADMD=0)

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	選択チャネル	入力ソース
0	0	0	0	0	0	ANI0	P20/ANI0/AV _{REFP} 端子
0	0	0	0	0	1	ANI1	P21/ANI1/AV _{REFM} 端子
0	0	0	0	1	0	ANI2	P22/ANI2 端子
0	0	0	0	1	1	ANI3	P23/ANI3 端子
0	0	0	1	0	0	ANI4	P24/ANI4 端子
0	1	0	0	0	0	ANI16	P03/ANI16 端子
0	1	0	0	0	1	ANI17	P02/ANI17 端子
0	1	0	0	1	0	ANI18	P10/ANI18 端子
0	1	0	1	0	0	ANI20	P11/ANI20 端子
0	1	0	1	0	1	ANI21	P12/ANI21 端子
0	1	0	1	1	0	ANI22	P13/ANI22 端子
0	1	0	1	1	1	ANI23	P14/ANI23 端子
0	1	1	0	0	0	ANI24	P15/ANI24 端子
0	1	1	0	0	1	ANI25	P51/ANI25 端子
0	1	1	0	1	0	ANI26	P50/ANI26 端子
0	1	1	1	0	0	ANI28	P70/ANI28 端子
0	1	1	1	1	0	ANI30	P41/ANI30 端子
1	0	0	0	0	0	-	温度センサ
1	0	0	0	0	1	-	内部基準電圧出力 (1.45 V)
上記以外						設定禁止	

(g) A/Dポート・コンフィギュレーション・レジスタ (ADPC)

アドレス : F0076H

リセット時 : 00H

R/W

設定値 : 00H

略号	7	6	5	4	3	2	1	0
ADPC	0	0	0	0	0	ADPC2	ADPC1	ADPC0
設定値	0	0	0	0	0	0	0	0

ADPC2	ADPC1	ADPC0	アナログ (A) / デジタル入出力 (D) の切り替え				
			ANI4/P24	ANI3/P23	ANI2/P22	ANI1/P21	ANI0/P20
0	0	0	A	A	A	A	A
0	0	1	D	D	D	D	D
0	1	0	D	D	D	D	A
0	1	1	D	D	D	A	A
1	0	0	D	D	A	A	A
1	0	1	D	A	A	A	A
上記以外			設定禁止				

(6) タイマ・アレイ・ユニット 0 を制御するレジスタの設定

(a) タイマ・チャンネル停止レジスタ 0 (TT0)

アドレス : F01B4H, F01B5H

リセット時 : 0000H

R/W

設定値 : 000*H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TT0	0	0	0	0	TT03	0	TT01	0	TT07	TT06	TT05	TT04	TT03	TT02	TT01	TT00
設定値	0	0	0	0	0	0	0	0	0	0	0	0	*	0	*	0

TT03	チャンネル 3 の動作停止トリガ
0	トリガ動作しない
1	動作停止 (停止トリガ発生)

TT01	チャンネル 1 の動作停止トリガ
0	トリガ動作しない
1	動作停止 (停止トリガ発生)

備考 * : タイマ動作中に 1 ライトし、タイマ動作を停止します。

(b) タイマ・クロック選択レジスタ 0 (TPS0)

アドレス : F01B6H, F01B7H リセット時 : 0000H R/W 設定値 : 0000H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TPS0	0	0	PRS031	PRS030	0	0	PRS021	PRS020	PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

PRS003	PRS002	PRS001	PRS000	動作クロック（CK00）の選択					
					f _{CLK} =2 MHz	f _{CLK} =5 MHz	f _{CLK} =10 MHz	f _{CLK} =20 MHz	f _{CLK} =32 MHz
0	0	0	0	f _{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	32 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2.5 MHz	5 MHz	10 MHz	16 MHz
.	.	.	.	.					
.	.	.	.	.					
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	305 Hz	610 Hz	1.22 kHz	1.95 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61 Hz	153 Hz	305 Hz	610 Hz	977 Hz

(c) タイマ・モード・レジスタ

アドレス : F0192H, F0193H リセット時 : 0000H R/W 設定値 : 0000H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR01	CKS011	CKS010	0	CCS01	SPLIT01	STS012	STS011	STS010	CIS011	CIS010	0	0	MD013	MD012	MD011	MD010
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

アドレス : F0196H, F0197H リセット時 : 0000H R/W 設定値 : 0000H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TMR03	CKS031	CKS030	0	CCS03	SPLIT03	STS032	STS031	STS030	CIS031	CIS030	0	0	MD033	MD032	MD031	MD030
設定値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

CKS0n1	CKS0n0	チャンネル n の動作クロック (f_{MCK}) の選択 ($n = 1, 3$)
0	0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK00
0	1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK01
1	0	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK02
1	1	タイマ・クロック選択レジスタ 0 (TPS0) で設定した動作クロック CK03

CCS0n	チャンネル n のカウント・クロック (f_{TCLK}) の選択 ($n = 1, 3$)
0	CKS0n0、CKS0n1 ビットで指定した動作クロック (f_{MCK})
1	TI0n 端子からの入力信号の有効エッジ

SPLIT0n	チャンネル 1、3 の 8 ビット・タイマ/16 ビット・タイマ動作の選択 ($n = 1, 3$)
0	16 ビット・タイマとして動作 (単独チャンネル動作機能、または複数チャンネル連動動作機能でスレーブ・チャンネルとして動作)
1	8 ビット・タイマとして動作

STS0n2	STS0n1	STS0n0	チャンネル n のスタート・トリガ、キャプチャ・トリガの選択 ($n = 1, 3$)
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI0n 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI0n 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (複数チャンネル連動動作機能のスレーブ・チャンネル時)
上記以外			設定禁止

MD0n3	MD0n2	MD0n1	MD0n0	チャンネル n の 動作モードの設定 (n = 1, 3)	対応する機能	TCR の カウント 動作
0	0	0	1/0	インターバル・タイ マ・モード	インターバル・タイマ/方形波出力/ 分周器機能/PWM 出力 (マスタ)	ダウン・ カウント
0	1	0	1/0	キャプチャ・モード	入力パルス間隔測定	アップ・ カウント
0	1	1	0	イベント・カウンタ・ モード	外部イベント・カウンタ	ダウン・ カウント
1	0	0	1/0	ワンカウント・モード	ディレイ・カウンタ/ワンショット・ パルス出力/PWM 出力 (スレーブ)	ダウン・ カウント
1	1	0	0	キャプチャ&ワンカウ ント・モード	入力信号のハイ/ロウ・レベル幅測定	アップ・ カウント
上記以外				設定禁止		

動作モード (MD0n3-MD0n0 で設定)	MD0n0	カウント・スタートと割り込みの設定 (n = 1, 3)
・ インターバル・タイマ・モード (0, 0, 0) ・ キャプチャ・モード (0, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)
	1	カウント開始時にタイマ割り込みを発生する (タイマ出力も変化させる)
・ イベント・カウンタ・モード (0, 1, 1) ・ ワンカウント・モード (1, 0, 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない)
	1	カウント動作中のスタート・トリガは無効と する。その際に割り込みも発生しない
・ ワンカウント・モード (1, 0, 0) ・ キャプチャ&ワンカウント・モード (1, 1, 0)	0	カウント動作中のスタート・トリガは無効と する。その際に割り込みも発生しない
	1	カウントの動作中のスタート・トリガを有効と する。その際に割り込みも発生する
上記以外		設定禁止

(d) タイマ・データ・レジスタ

アドレス : FFF1AH, FFF1BH リセット時 : 0000H R/W 設定値 : 7CFFH

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR01																
設定値	0	1	1	1	1	1	0	0	1	1	1	1	1	1	1	1

アドレス : FFF65H, FFF66H リセット時 : 0000H R/W 設定値 : ****H

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TDR03																
設定値	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

備考 *: タイマ・アレイ・ユニット 0 チャンネル 3 をインターバル・タイマ・モードで使用し、
 割り込み周期を 1 ms、および 1 μ s で使用するため、ソフトウェアにて書き換えます。

(e) タイマ・チャンネル開始レジスタ 0 (TS0)

アドレス : F01B2H, F01B3H リセット時 : 0000H R/W 設定値 : 000AH

略号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TS0					TSH03		TSH01		TS07	TS06	TS05	TS04	TS03	TS02	TS01	TS00
設定値	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0

TS0n	チャンネル n の動作許可 (スタート) トリガ (n = 1, 3)
0	トリガ動作しない
1	TE0n ビットを 1 にセットし、カウント動作許可状態になる

7.3.3 関数一覧

表 7.2 関数一覧

関数名	概要
main	メイン関数
R5F10FMx_LDO_Enable	アナログ部 LDO 初期化関数
R5F10FMx_REG_SET_HALL_ELEMENT	アナログ部初期化関数
ADC_Get	A/D 変換結果平均値取得関数
R_Systeminit	MCU 初期化関数
hdwinit	システム初期化関数
R_CGC_Create	クロック発生回路初期化関数
R_PORT_Create	ポート初期化関数
R_SAU1_Create	SAU1 初期化関数
R_CSI21_Create	CSI21 初期化関数
R_CSI21_Start	CSI21 動作開始関数
R_CSI21_Stop	CSI21 動作停止関数
R_CSI21_Send_Receive	CSI21 送受信関数
r_csi21_interrupt	INTCSI21 割り込み処理関数
r_csi21_callback_receiveend	CSI21 受信完了処理関数
R5F10FMx_Send_Receive	アナログとの SPI 通信関数
R_ADC_Create	ADC 初期化関数
R_ADC_Start	ADC 動作開始関数
R_ADC_Stop	ADC 動作停止関数
R_ADC_Set_OperationOn	ADC コンパレータ動作許可関数
R_ADC_Set_OperationOff	ADC コンパレータ動作停止関数
R_ADC_Get_Result	A/D 変換結果読み出し関数
r_adc_interrupt	INTAD 割り込み処理関数
ADC_Trigger_Start	ADC トリガ動作開始関数
ADC_Trigger_Stop	ADC トリガ動作停止関数
ADC_Get_AD_Buffer_Value	A/D 変換結果取得関数
R_TAU0_Create	TAU0 初期化関数
R_TAU0_Channel1_Start	TAU0 ch1 カウンタ動作開始関数
R_TAU0_Channel1_Stop	TAU0 ch1 カウンタ動作停止関数
R_TAU0_Channel3_Start	TAU0 ch3 カウンタ動作開始関数
R_TAU0_Channel3_Stop	TAU0 ch3 カウンタ動作停止関数
TAU0_Channel3_ChangeTimerCondition	TAU0 ch3 カウンタ値変更関数
TAU0_WAIT_1ms	1ms 単位ウェイト関数
TAU0_WAIT_1us	1 μ s 単位ウェイト関数
write_lcd	LCD モジュール書き込み関数
LCD_Init	LCD モジュール初期化関数
lcd_puts	文字列表示関数
LCD_Sensor_Out	LCD モジュール測定結果表示関数
LCD_Err_Display	LCD モジュール・エラー表示関数

7.3.4 関数仕様

宣言	void main (void)
概要	メイン関数
引数	なし
戻り値	なし
機能説明	・アナログ部 LDO 初期化関数を呼び出し、アナログ部の出力電圧可変レギュレータを初期化 (LDO_OUT 端子出力=3.3 V) ・ADC 初期化関数を呼び出し、A/D コンバータを初期化 ・TAU0 初期化関数を呼び出し、タイマ・アレイ・ユニット 0 を初期化 ・LCD モジュール初期化関数を呼び出し、LCD モジュールを初期化 ・アナログ部初期化関数を呼び出し、アナログ部の初期化 ・ADC トリガ動作開始関数を呼び出し、A/D コンバータのトリガ動作をスタート ・A/D 変換結果平均値取得関数を呼び出し、100 回分の A/D 変換結果の平均値を取得 ・LCD モジュール測定結果表示関数を呼び出し、A/D 変換結果の平均値から算出した物理量 (磁束密度) と A/D 変換結果の平均値を LCD モジュールに表示

宣言	static uint8_t R5F10FMx_LDO_Enable (void)
概要	アナログ部 LDO 初期化関数
引数	なし
戻り値	0 : 正常 1 : アナログ部との通信 NG
機能説明	・SPI 通信送受信関数を呼び出し、出力電圧可変レギュレータを初期化 ・出力電圧可変レギュレータの電圧を 3.3 V に設定し、出力電圧可変レギュレータと基準電圧生成回路の動作を許可

宣言	static uint8_t R5F10FMx_REG_SET_HALL_ELEMENT (void)
概要	アナログ部初期化関数
引数	なし
戻り値	0 : 正常 1 : アナログ部との通信 NG
機能説明	・SPI 通信送受信関数を呼び出し、アナログ部の各機能の初期化 ・本アプリケーションノートにおけるコンフィギュラブル・アンプ (計装アンプ構成) の設定 ・D/A コンバータ Ch1、Ch3 の出力電圧の設定 ・D/A コンバータ Ch1、Ch3、コンフィギュラブル・アンプ Ch1 ~ Ch3 の動作許可

宣言	static float ADC_Get (uint16_t ave_cnt)
概要	A/D 変換結果平均値取得関数
引数	uint16_t ave_cnt : 平均化回数
戻り値	A/D 変換結果平均値
機能説明	・ 引数で指定された回数の A/D 変換結果の平均値を取得

宣言	void R_Systeminit (void)
概要	MCU 初期化関数
引数	なし
戻り値	なし
機能説明	・ 本アプリケーションノートで使用する MCU の使用する周辺ハードウェアの初期化 ・ R_PORT_Create 関数を呼び出し、ポートを初期化 ・ R_CGC_Create 関数を呼び出し、クロック発生回路を初期化 ・ R_SAU1_Create 関数を呼び出し、シリアル・アレイ・ユニット 1 チャンネル 1 の 3 線シリアル I/O (CSI21) を初期化

宣言	void hdwinit (void)
概要	システム初期化関数
引数	なし
戻り値	なし
機能説明	・ 割り込み禁止の設定 ・ R_Systeminit 関数を呼び出し、MCU の初期化 ・ 割り込み許可の設定

宣言	void R_CGC_Create (void)
概要	クロック発生回路初期化関数
引数	なし
戻り値	なし
機能説明	・ クロック発生回路の初期化

宣言	void R_PORT_Create (void)
概要	ポート初期化関数
引数	なし
戻り値	なし
機能説明	・ ポートの初期化

宣言	void R_SAU1_Create (void)
概要	SAU1 初期化関数
引数	なし
戻り値	なし
機能説明	・ シリアル・アレイ・ユニット 1 の初期化

宣言	void R_CSI21_Create (void)
概要	CSI21 初期化関数
引数	なし
戻り値	なし
機能説明	・ シリアル・アレイ・ユニット 1 チャネル 1 の 3 線シリアル I/O (CSI21) の初期化

宣言	void R_CSI21_Start (void)
概要	CSI21 動作開始関数
引数	なし
戻り値	なし
機能説明	・ INTCSI21 割り込みフラグのクリア ・ INTCSI21 割り込みの許可 ・ CSI21 の動作を開始

宣言	void R_CSI21_Stop (void)
概要	CSI21 動作停止関数
引数	なし
戻り値	なし
機能説明	・ CSI21 の動作を停止 ・ INTCSI21 割り込みの禁止 ・ INTCSI21 割り込みフラグのクリア

宣言	MD_STATUS R_CSI21_Send_Receive (uint8_t * const tx_buf, uint16_t tx_num, uint8_t * const rx_buf)
概要	CSI21 送受信関数
引数	uint8_t * const tx_buf : 送信バッファのアドレス uint16_t tx_num : 送信データのバイト数 uint8_t * const rx_buf : 受信バッファのアドレス
戻り値	MD_STATUS : 受信ステータス MD_OK (0000H) : 正常 MD_ARGERROR (0081H) : Argument Input Error
機能説明	・ CSI21 送受信を制御

宣言	__interrupt static void r_csi21_interrupt (void)
概要	INTCSI21 割り込み処理関数
引数	なし
戻り値	なし
機能説明	・ CSI21 のバッファ空き割り込み/受信完了割り込み処理

宣言	static void r_csi21_callback_receiveend (void)
概要	CSI21 受信完了処理関数
引数	なし
戻り値	なし
機能説明	・ CSI21 受信完了時の制御 ・ P73 端子から High を出力 ・ R_CSI21_Stop 関数を呼び出し、CSI21 の動作を停止

宣言	uint8_t R5F10FMx_Send_Receive (uint8_t *p_read_data, uint8_t addr, uint8_t txdata, uint8_t command)
概要	アナログとの SPI 通信関数
引数	uint8_t *p_read_data : リードデータ格納アドレス uint8_t addr : SPI 制御レジスタのアドレス uint8_t txdata : 送信データ uint8_t command : Read/Write の指定変数 READ : 0 WRITE : 1
戻り値	0 : 正常 1 : アナログ部との通信タイムアウト、またはアナログ部がリセット状態
機能説明	・ アナログ部のリセット端子をリードし、リセット中なら 1 を返し、終了 ・ R_CSI21_Start 関数を呼び出し、CSI21 の動作を開始 ・ Read または Write 用のデータをセット (引数の command が 0、または 1 でない場合は 1 を返し、終了) ・ P73 端子から Low を出力 ・ R_CSI21_Send_Receive 関数を呼び出し、送受信を実行 ・ 受信データを *p_read_data に格納 ・ 正常終了時は 0 を返し、終了

宣言	void R_ADC_Create (void)
概要	ADC 初期化関数
引数	なし
戻り値	なし
機能説明	・ A/D コンバータの初期化

宣言	void R_ADC_Start (void)
概要	ADC 動作開始関数
引数	なし
戻り値	なし
機能説明	・ INTAD 割り込みフラグのクリア ・ INTAD 割り込み許可 ・ A/D コンバータの動作を許可

宣言	void R_ADC_Stop (void)
概要	ADC 動作停止関数
引数	なし
戻り値	なし
機能説明	・ A/D コンバータの動作を禁止 ・ INTAD 割り込み禁止 ・ INTAD 割り込みフラグのクリア

宣言	void R_ADC_Set_OperationOn (void)
概要	ADC コンパレータ動作許可関数
引数	なし
戻り値	なし
機能説明	・ A/D 電圧コンパレータの動作許可

宣言	void R_ADC_Set_OperationOff (void)
概要	ADC コンパレータ動作停止関数
引数	なし
戻り値	なし
機能説明	・ A/D 電圧コンパレータの動作停止

宣言	void R_ADC_Get_Result (uint16_t * const buffer)
概要	A/D 変換結果読み出し関数
引数	uint16_t * const buffer : A/D 変換結果格納アドレス
戻り値	なし
機能説明	・ ADCR の値を読み出し、* const buffer に格納

宣言	__interrupt static void r_adc_interrupt (void)
概要	INTAD 割り込み処理関数
引数	なし
戻り値	なし
機能説明	・ 12 ビット A/D 変換結果レジスタ (ADCR) から A/D 変換結果を読み出し、_ad_buffer に格納

宣言	void ADC_Trigger_Start (void)
概要	ADC トリガ動作開始関数
引数	なし
戻り値	なし
機能説明	・ R_ADC_Start 関数を呼び出し、A/D コンバータの動作開始 ・ R_TAU0_Channel1_Start 関数を呼び出し、タイマ・アレイ・ユニット 0 チャネル 1 の動作開始

宣言	void ADC_Trigger_Stop (void)
概要	ADC トリガ動作停止関数
引数	なし
戻り値	なし
機能説明	・ R_ADC_Stop 関数を呼び出し、A/D コンバータの動作停止 ・ R_TAU0_Channel1_Stop 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 1 の動作停止

宣言	void ADC_Get_AD_Buffer_Value (uint16_t *dest)
概要	A/D 変換結果取得関数
引数	uint16_t *dest : ADCR から読み出した A/D 変換結果格納アドレス
戻り値	なし
機能説明	・ タイマ・アレイ・ユニット 0 の初期化

宣言	void R_TAU0_Create (void)
概要	TAU0 初期化関数
引数	なし
戻り値	なし
機能説明	・ タイマ・アレイ・ユニット 0 の初期化

宣言	void R_TAU0_Channel1_Start (void)
概要	TAU0 ch1 カウンタ動作開始関数
引数	なし
戻り値	なし
機能説明	・ タイマ・アレイ・ユニット 0 チャンネル 1 のカウント動作を開始

宣言	void R_TAU0_Channel1_Stop (void)
概要	TAU0 ch1 カウンタ動作停止関数
引数	なし
戻り値	なし
機能説明	・ タイマ・アレイ・ユニット 0 チャンネル 1 のカウント動作を停止

宣言	void R_TAU0_Channel3_Start (void)
概要	TAU0 ch3 カウンタ動作開始関数
引数	なし
戻り値	なし
機能説明	・ タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を開始

宣言	void R_TAU0_Channel3_Stop (void)
概要	TAU0 ch3 カウンタ動作停止関数
引数	なし
戻り値	なし
機能説明	・ タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を停止

宣言	void TAU0_Channel3_ChangeTimerCondition (uint16_t regvalue)
概要	TAU0 ch3 カウンタ値変更関数
引数	uint16_t regvalue : TDR03 に設定するカウンタ値
戻り値	なし
機能説明	・ TDR3 に引数の値 (regvalue) を設定

宣言	void TAU0_WAIT_1ms (uint32_t wait_1ms)
概要	1ms 単位ウェイト関数
引数	uint32_t wait_1ms : 1ms カウンタ
戻り値	なし
機能説明	・ R_TAU0_Channel3_Stop 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を停止 ・ TAU0_Channel3_ChangeTimerCondition 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のインターバル周期を 1ms に設定 ・ R_TAU0_Channel3_Start 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を開始 ・ 引数の値 (wait_1ms) をデクリメントし、0 になるまでタイマ・アレイ・ユニット 0 チャンネル 3 のインターバル周期 (1ms) を繰り返す

宣言	void TAU0_WAIT_1us (uint32_t wait_1us)
概要	1 μ s 単位ウェイト関数
引数	uint32_t wait_1us : 1us カウンタ
戻り値	なし
機能説明	・ R_TAU0_Channel3_Stop 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を停止 ・ TAU0_Channel3_ChangeTimerCondition 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のインターバル周期を 1 μs に設定 ・ R_TAU0_Channel3_Start 関数を呼び出し、タイマ・アレイ・ユニット 0 チャンネル 3 のカウント動作を開始 ・ 引数の値 (wait_1us) をデクリメントし、0 になるまでタイマ・アレイ・ユニット 0 チャンネル 3 のインターバル周期 (1 μs) を繰り返す

宣言	void write_lcd (uint8_t data, uint8_t rs)
概要	LCD モジュール書き込み関数
引数	uint8_t data : LCD 書き込みデータ uint8_t rs : LCD 書き込みモード (0 : コマンド / 1 : データ)
戻り値	なし
機能説明	・ 引数の LCD 書き込みデータを上位 4bit、下位 4bit に分割し、引数の LCD 書き込みモードに従い LCD モジュールに書き込む

宣言	void LCD_Init (void)
概要	LCD モジュール初期化関数
引数	なし
戻り値	なし
機能説明	・ LCD モジュールの初期化 (4 ビット・インタフェース・モード)

宣言	void lcd_puts (int8_t *str)
概要	文字列表示関数
引数	int8_t *str : LCD に表示する文字列が格納されている配列のアドレス
戻り値	なし
機能説明	・ 配列に格納されている文字列を LCD モジュールに表示

宣言	void LCD_Sensor_Out (float result, int8_t *Unit, float adc_result)
概要	LCD モジュール測定結果表示関数
引数	float result : 算出した物理量 int8_t *Unit : 算出した物理量の単位 float adc_result : A/D 変換結果の平均値
戻り値	なし
機能説明	・ LCD モジュール書き込み関数を呼び出し、LCD モジュールに表示データを書き込み ・ LCD の 1 行目に XX.X[YY] : XX.X に算出した物理量、YY に単位 (mT) を表示 ・ LCD の 2 行目に ADC:ZZZ H ← ZZZ : A/D 変換結果の平均値 (16 進数) を表示

宣言	void LCD_Err_Display (void)
概要	LCD モジュール・エラー表示関数
引数	なし
戻り値	なし
機能説明	・ アナログ部初期化関数呼び出し時、SPI 通信エラーが発生した場合に LCD モジュールにエラー表示 ・ “ PLEASE RESET ” を LCD モジュールに表示

7.3.5 RAM変数

表 7.3 RAM 変数

型名	変数名	内容	使用関数
volatile uint8_t *	gp_csi21_rx_address	CSI21 の受信バッファアドレス	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint16_t	g_csi21_rx_length	CSI21 の受信バイト数	未使用
volatile uint16_t	g_csi21_rx_count	CSI21 の受信バイトカウンタ	未使用
volatile uint8_t *	gp_csi21_tx_address	CSI21 の送信バッファアドレス	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint16_t	g_csi21_send_length	CSI21 の送信バイト数	R_CSI21_Send_Receive r_csi21_interrupt
volatile uint16_t	g_csi21_tx_count	CSI21 の送信バイトカウンタ	R_CSI21_Send_Receive r_csi21_interrupt
static uint16_t	_ad_buffer	A/D 変換結果を格納	r_adc_interrupt ADC_Get_AD_Buffer_Value

7.3.6 フローチャート

図 7.12に本アプリケーションノートにおける全体フローを示します。また、主要な関数のフローチャートを以下に説明します。

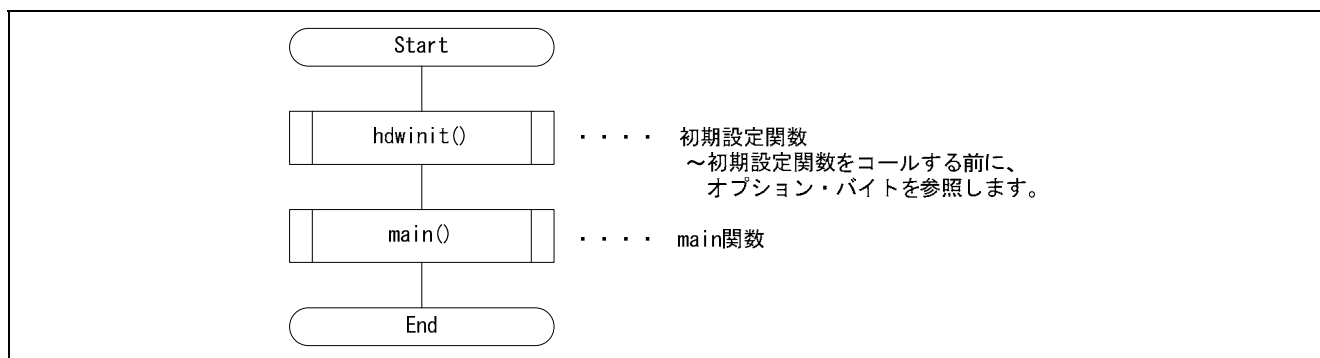


図 7.12 全体フロー

(1) システム初期化関数 (hwinit)

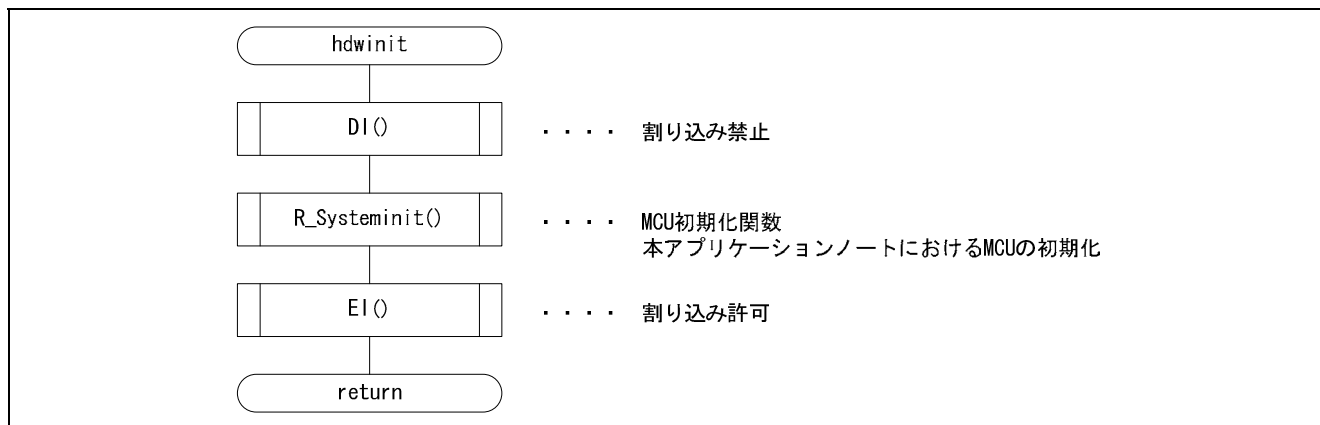


図 7.13 hwinit 関数フローチャート

(2) MCU 初期化関数 (R_Systeminit)

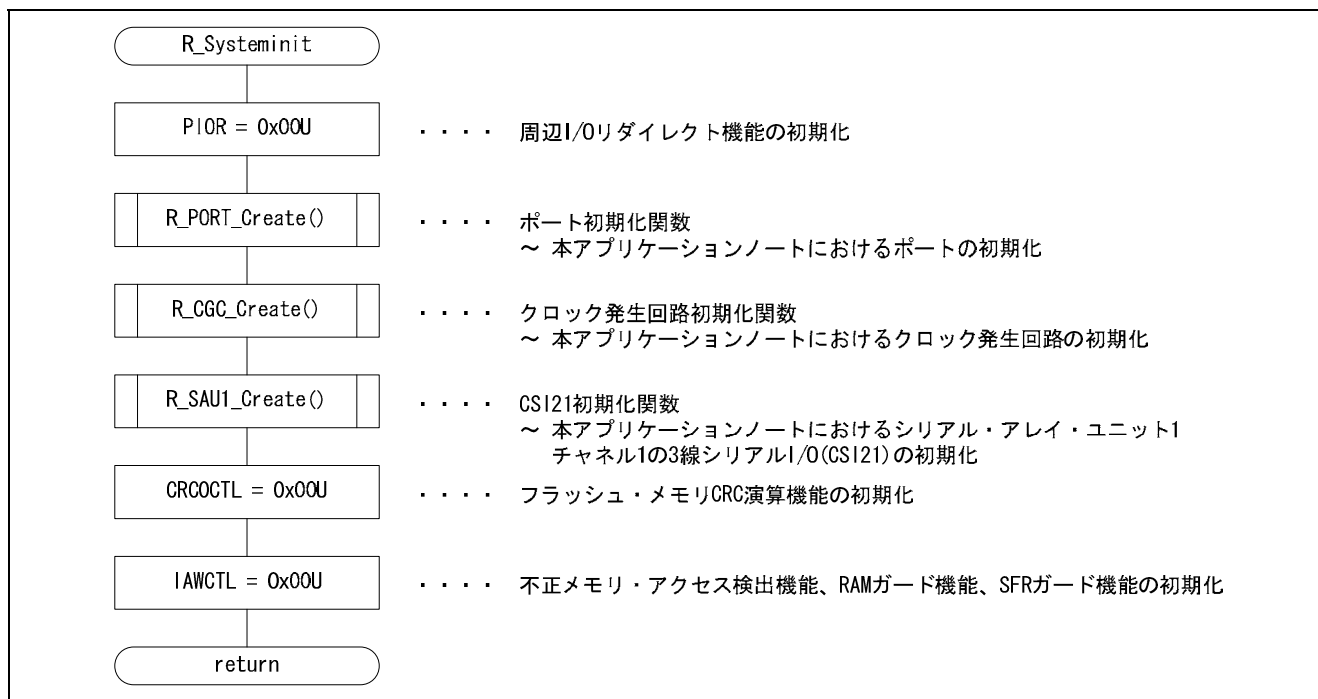


図 7.14 R_Systeminit 関数フローチャート

(3) main 関数 (main)

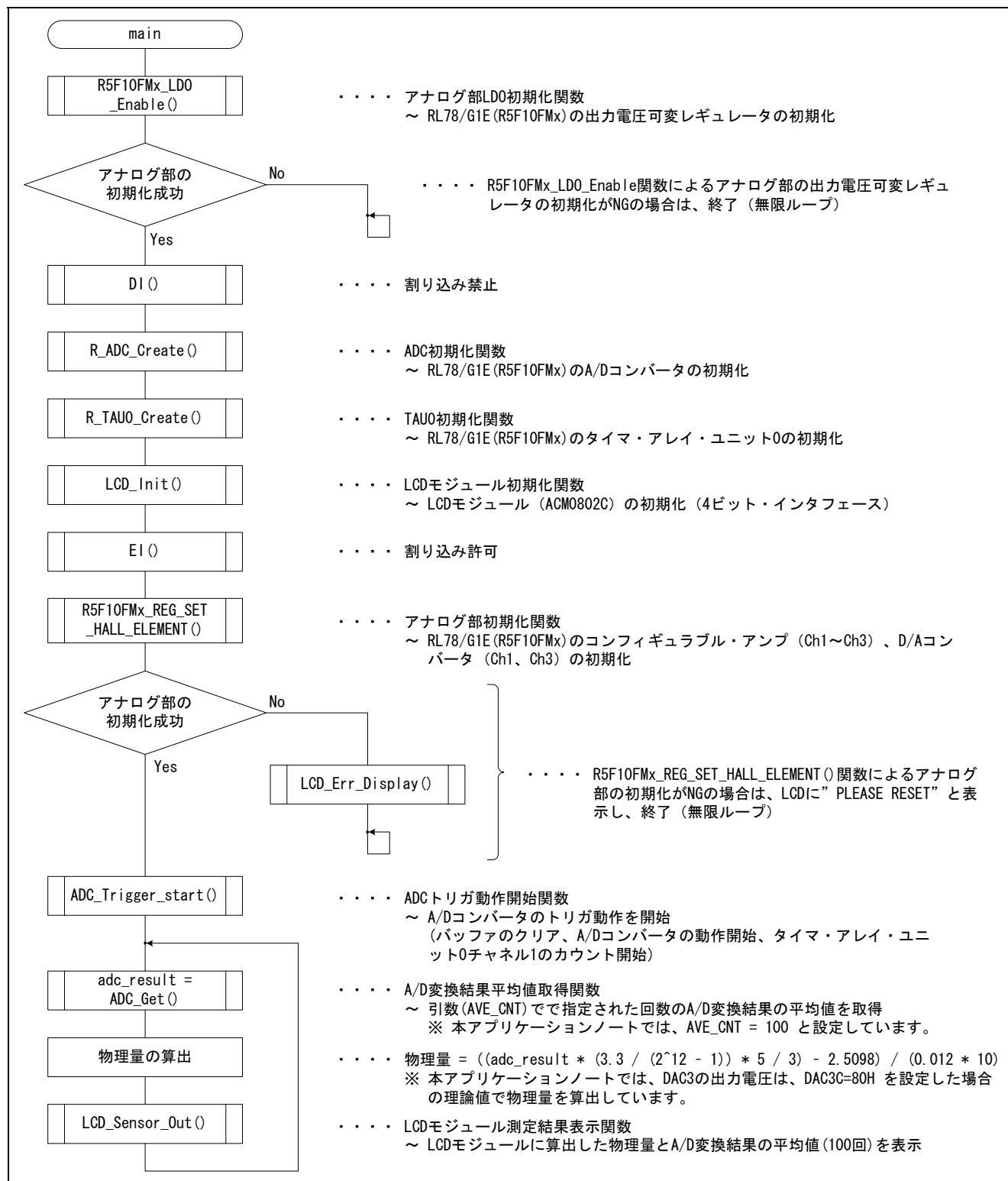


図 7.15 main 関数フローチャート

(4) アナログ部 LDO 初期化関数 (R5F10FMx_LDO_Enable)

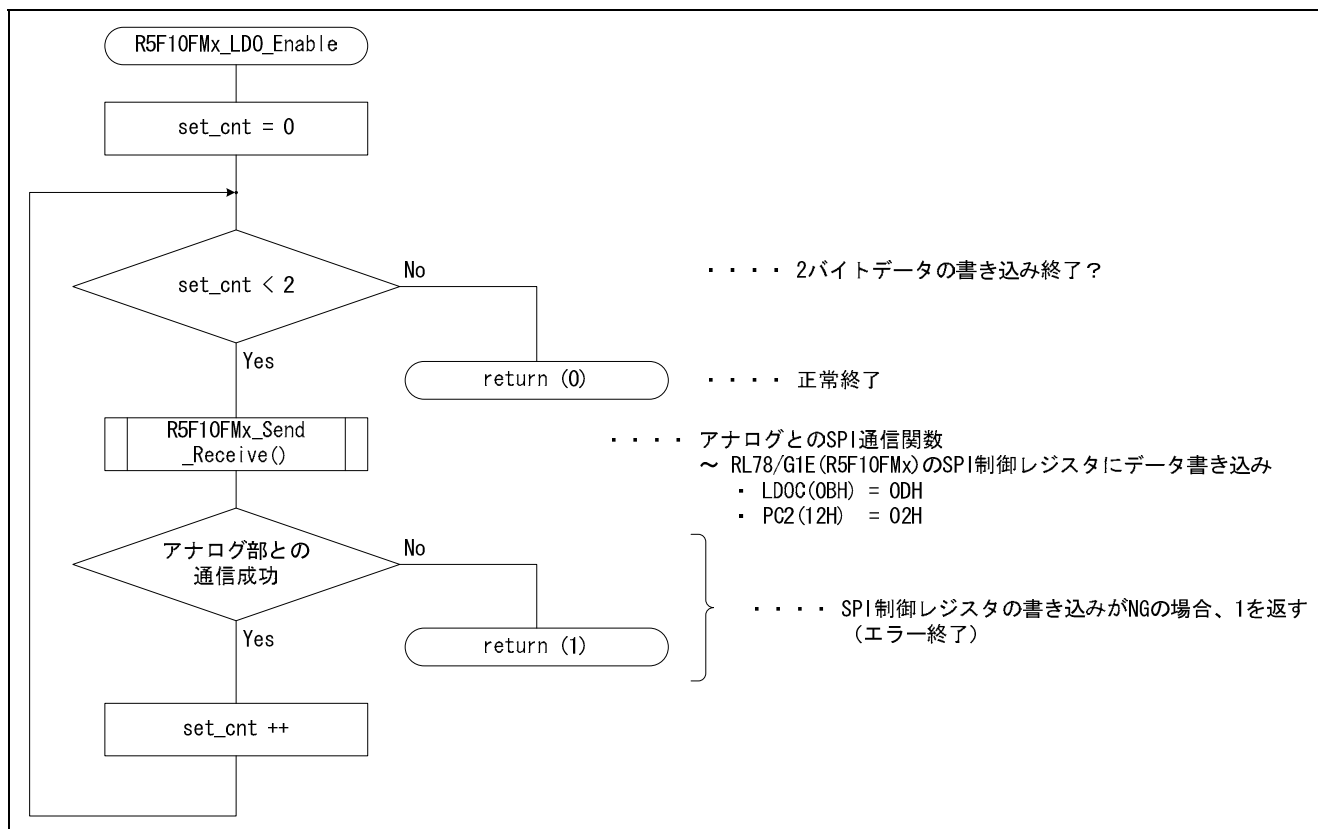


図 7.16 R5F10FMx_LDO_Enable 関数フローチャート

(5) アナログ部初期化関数 (R5F10FMx_REG_SET_HALL_ELEMENT)

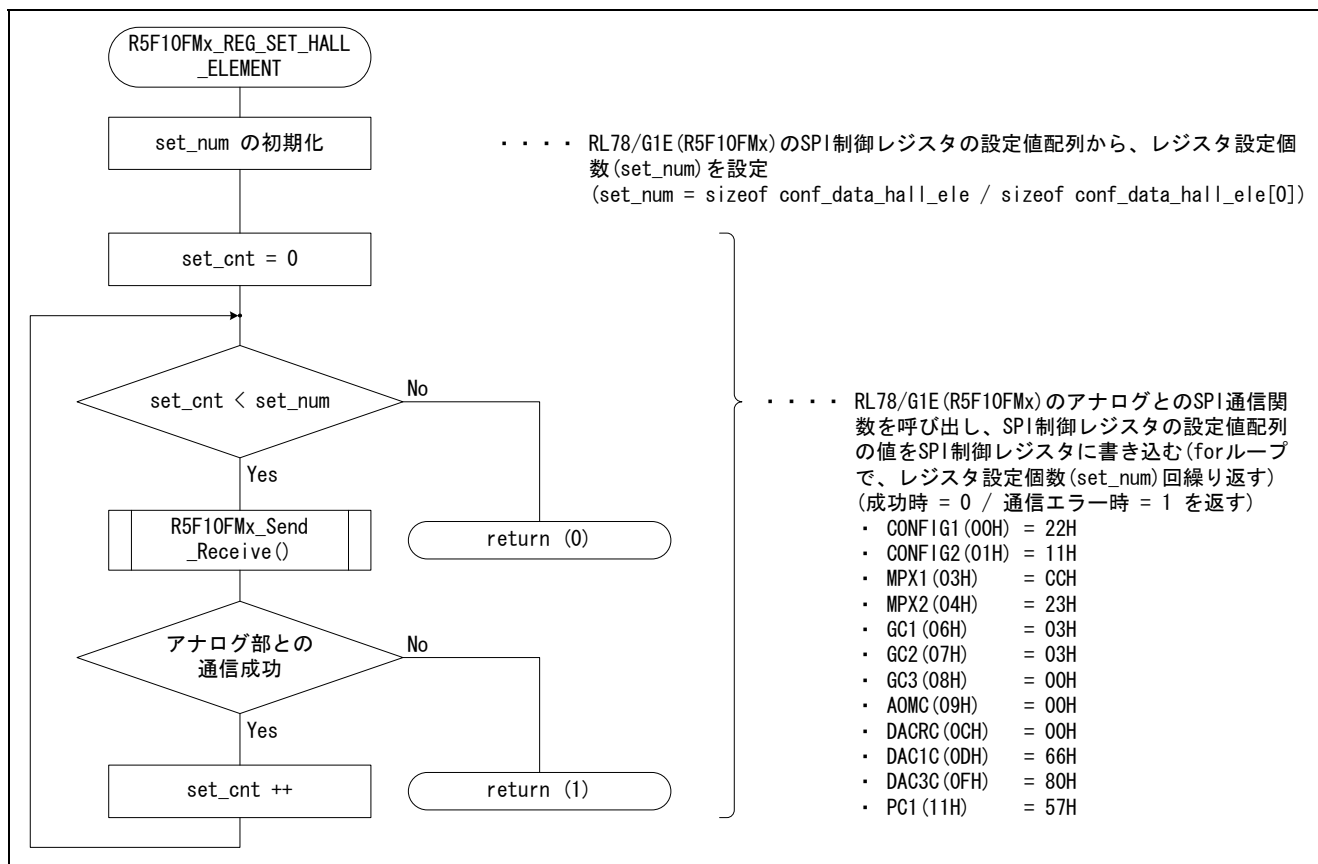


図 7.17 R5F10FMx_REG_SET_HALL_ELEMENT 関数フローチャート

(6) アナログとの SPI 通信関数 (R5F10FMx_Send_Receive)

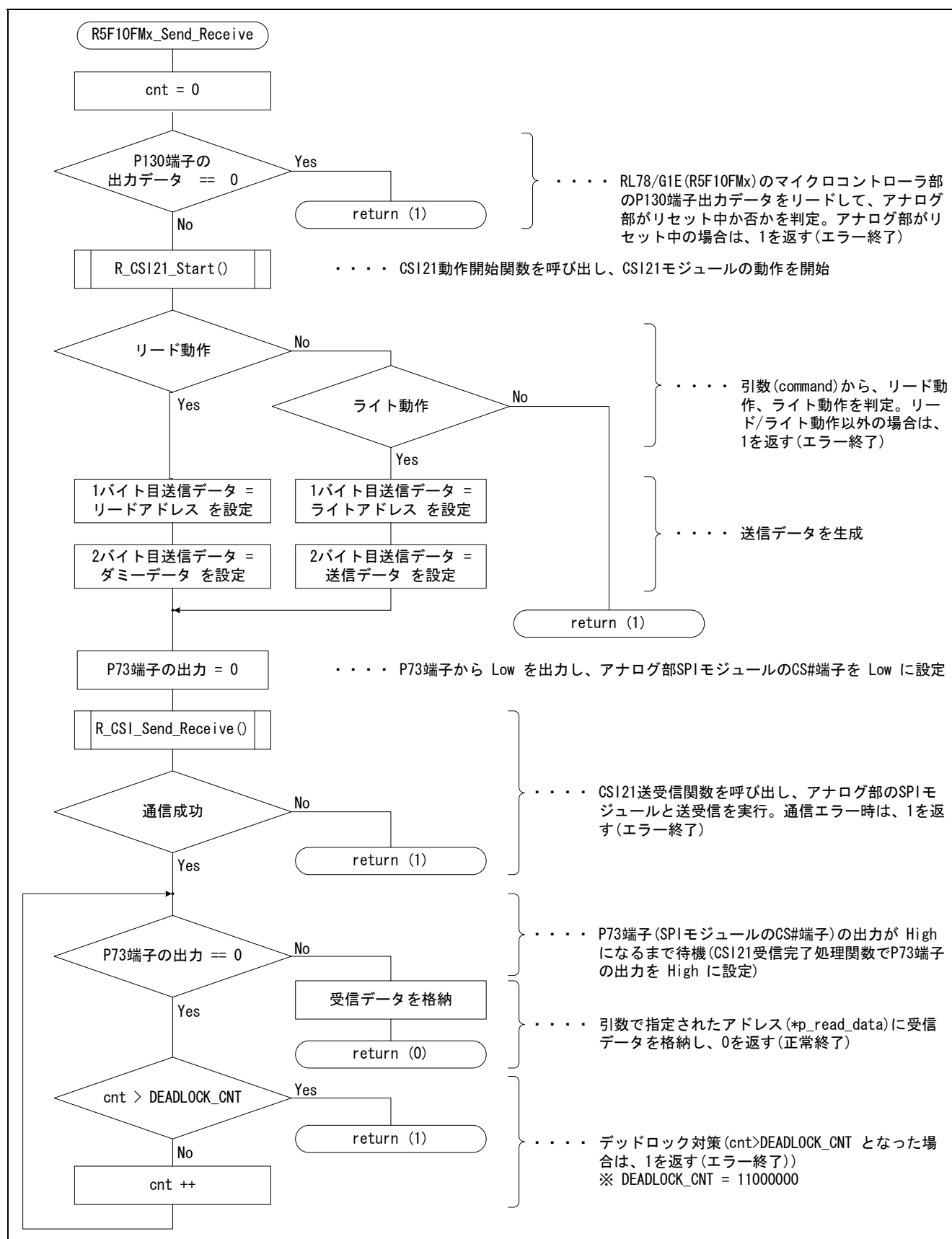


図 7.18 R5F10FMx_Send_Receive 関数フローチャート

(7) A/D 変換結果平均値取得関数 (ADC_Get)

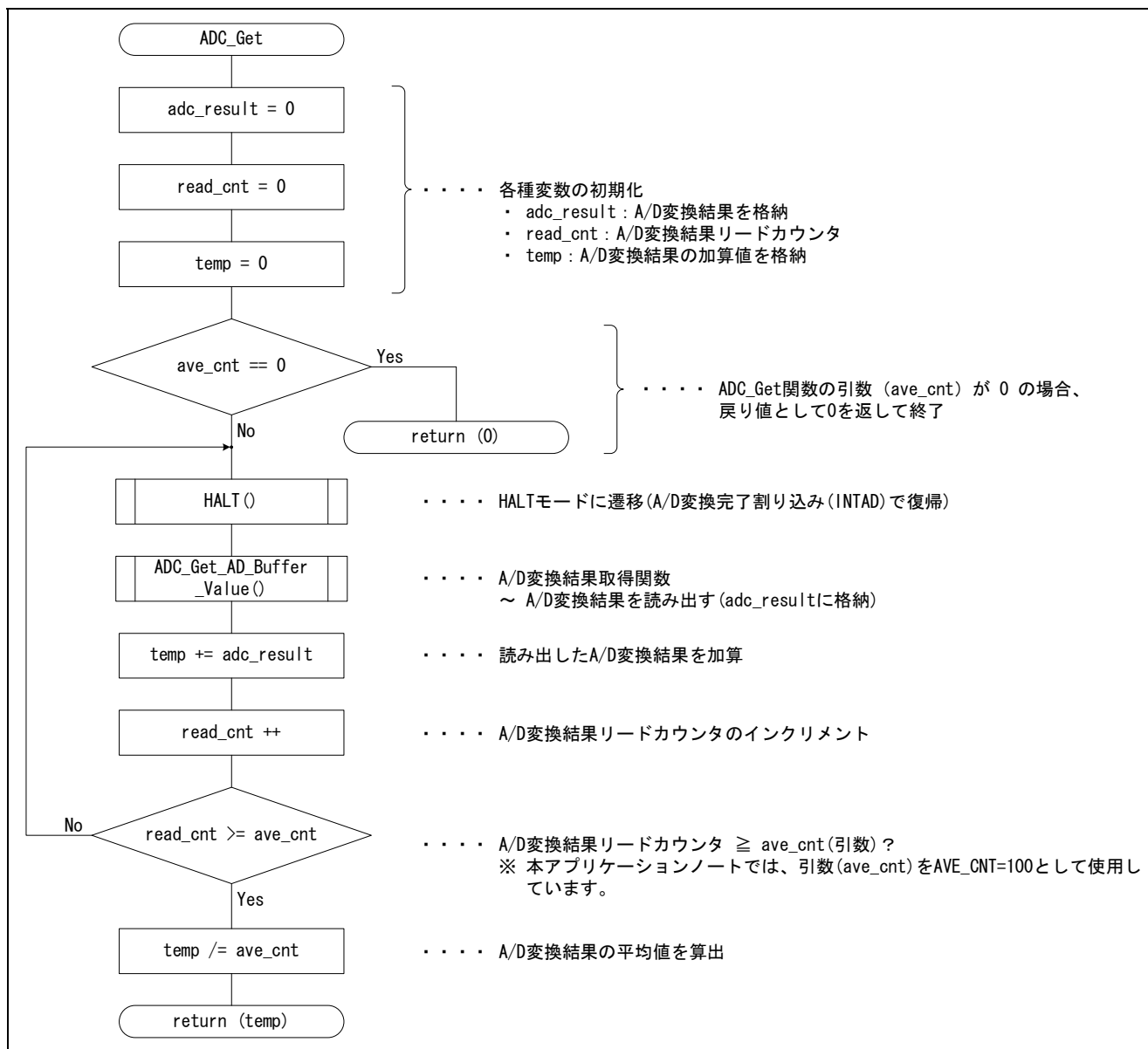


図 7.19 ADC_Get 関数フローチャート

(8) CSI21 受信完了処理関数 (r_csi21_callback_receiveend)

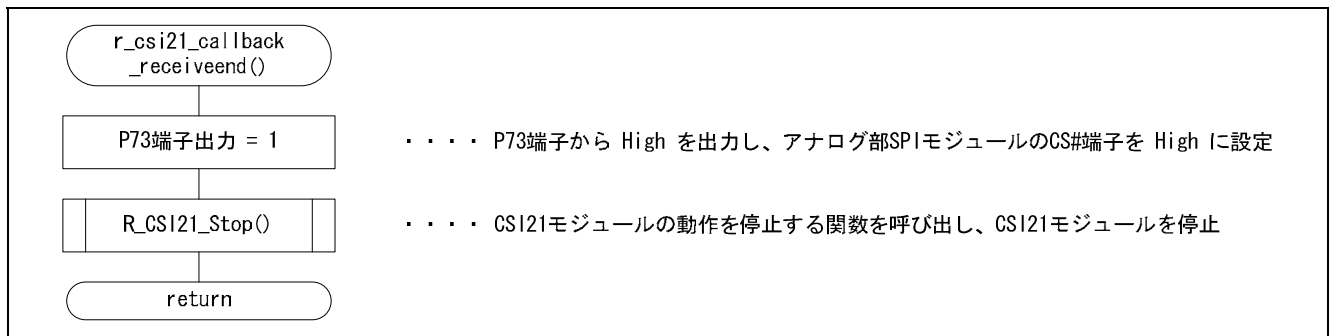


図 7.20 r_csi21_callback_receiveend 関数フローチャート

7.3.7 ソースファイル一覧とコード生成機能で出力したコードからの差分

本アプリケーションノートのサンプルコードは、CubeSuite+のコード生成機能で RL78/G1A グループ (R5F10ELE) 用のコードを出力し、それを取り込み作成しています。

しかし、RL78/G1A (R5F10ELE) と RL78/G1E (R5F10FME) のレジスタの違い等により、コード生成機能で出力されたファイルを一部修正しています。表 7.4にコード生成機能で出力したコードからの差分一覧を示します。なお、RL78/G1A (R5F10ELE) と RL78/G1E (R5F10FME) の詳細な差異については、RL78/G1E ユーザーズマニュアル ハードウェア編をご参照ください。

表 7.4 ソースファイル一覧とコード生成機能で出力したコードからの差分

ファイル名	説明	コード生成機能で生成した内容からの差分	
		変更箇所	変更内容
r_main.c	コード生成機能で出力	-	-
r_systeminit.c	コード生成機能で出力	R_systeminit 関数	・ R_ADC_Create(); をコメントアウト ・ R_TAU0_Create(); をコメントアウト
r_cg_cgc.c	コード生成機能で出力	R_CGC_Create 関数	・ CMC = ...; の設定値変更 ・ XSTOP = ...; をコメントアウト ・ CSS = ...; をコメントアウト
r_cg_cgc_user.c	コード生成機能で出力	-	-
r_cg_port.c	コード生成機能で出力	R_PORT_Create 関数	・ P6 = ...; をコメントアウト ・ P12 = ...; を追加 ・ P15 = ...; をコメントアウト ・ PMC4 = ...; を追加 ・ ADPC = ...; の設定値変更
r_cg_port_user.c	コード生成機能で出力	-	-
r_cg_serial.c	コード生成機能で出力	R_CSI21_Create 関数	・ SO1 = ...; をコメントアウト ・ SO1 &= ...; をコメントアウト
r_cg_serial_user.c	コード生成機能で出力	r_csi21_callback _receiveend 関数	・ 処理を追加
r_cg_adc.c	コード生成機能で出力	R_ADC_Create 関数	・ PM2 = ...; をコメントアウト ・ PM15 = ...; をコメントアウト ・ PM12 = ...; をコメントアウト ・ PMC3 = ...; をコメントアウト ・ PM3 = ...; をコメントアウト
r_cg_adc_user.c	コード生成機能で出力	r_adc_interrupt 関数	・ 処理を追加
r_cg_timer.c	コード生成機能で出力	R_TAU0_Create 関数	・ TOM0 &= ...; をコメントアウト ・ TOL0 &= ...; をコメントアウト ・ TO0 &= ...; をコメントアウト ・ TOE0 &= ...; をコメントアウト
r_cg_timer_user.c	コード生成機能で出力	-	-
r_cg_macrodriver.h	コード生成機能で出力	-	-
r_cg_userdefine.h	コード生成機能で出力	-	・ typedef、define 文追加
r_cg_cgc.h	コード生成機能で出力	-	・ extern 文追加
r_cg_port.h	コード生成機能で出力	-	・ extern 文追加
r_cg_serial.h	コード生成機能で出力	-	・ extern 文追加
r_cg_adc.h	コード生成機能で出力	-	・ extern 文追加
r_cg_timer.h	コード生成機能で出力	-	・ extern 文追加
lcd.c	LCD モジュール制御	-	-
lcd.h	lcd.c 用ヘッダファイル	-	-

ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com/>
- お問い合わせ先
<http://japan.renesas.com/contact/>

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2012.09.30	—	初版発行
1.10	2013.03.29	—	説明内容変更

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違うと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通信号機器、
防災・防犯装置、各種安全装置等

当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。

6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事事務に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>