RL78/G10

簡易 I2C 機能による EEPROM 制御

要旨

本アプリケーションノートでは、シリアル・アレイ・ユニット（SAU）の簡易 I2C 機能を使用して、外部シリアル EEPROM を制御する方法を説明します。簡易 I2C 機能を使用して I2C バス接続によるシリアル EEPROM の読み出し、書き込みを割り込み処理により実現します。

対象デバイス

RL78/G10

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価して下さい。

目次

1. 仕様 4
1.1 ページ境界の処理について 6
1.2 I2Cバスの解放処理について 7
1.3 EEPROMアドレス設定処理 8
1.3.1 対象とするEEPROM仕様 8
1.3.2 アドレス更新 8
1.3.3 EEPROMでの書き込み処理 8

2. 動作確認条件 9

3. 関連アプリケーションノート 9

4. ハードウェア説明 10
4.1 ハードウェア構成例 10
4.2 使用端子一覧 11

5. ソフトウエア説明 12
5.1 動作概要 12
5.2 シリアルEEPROM制御プログラムの詳細 14
5.2.1 割り込み処理概要 14
5.2.2 EEPROM制御プログラムの状態遷移 15
5.3 オプション・バイトの設定一覧 21
5.4 定数一覧 21
5.5 変数一覧 23
5.6 関数(サブルーチン)一覧 23
5.7 関数(サブルーチン)仕様 24
5.7.1 外部関数 24
5.7.2 内部処理用関数 26
5.8 フローチャート 28
5.8.1 CPU初期化関数 28
5.8.2 入出力ポート設定 29
5.8.3 クロック発生回路 31
5.8.4 割り込み設定 32
5.8.5 メイン処理 34
5.8.6 IIC00初期設定 38
5.8.7 INTIIC00割り込みエントリ処理 43
5.8.8 EEPROM上位アドレス送信処理 45
5.8.9 EEPROM下位アドレス送信処理 45
5.8.10 リスタート処理の設定 46
5.8.11 I2C書き込み処理 46
5.8.12 I2Cデータ受信開始処理 47
5.8.13 I2Cデータ受信処理 48
5.8.14 最終データ受信処理 49
5.8.15 データ送信開始処理 49
5.8.16 データ送信処理 50
5.8.17 データ書き込み完了処理 51
5.8.18 データ書き込み完了チェック処理 52
5.8.19 指定ブロックへの書き込み開始処理 53
5.8.20 I2Cバスアクセス開始 53
5.8.21 指定ブロック読み出し開始処理 54
5.8.22 読み出し状況確認処理 54
5.8.23 書き込み／読み出し完了待ち処理 55
5.8.24 ストップ・コンディション発行 56
5.8.25 タイマ初期化 57
5.8.26 スタート・コンディション発行 65
5.8.27 ストップ・コンディション生成 70

5.8.28 I2Cバス解放処理 72
5.8.29 SCLパルス発生 72
5.8.30 SCL信号立ち上げ 73
5.8.31 SCL信号立ち下げ 73
5.8.32 SCL信号幅確保 74
5.8.33 スレーブ・アドレス算出処理フロー 75
5.9 サンプルコードの設定 76
5.9.1 サンプルコードの設定方法 76
5.9.2 サンプルコード内の処理 78

6. サンプルコード 80

7. 参考ドキュメント 80

1. 仕様

本アプリケーションノートでは、シリアル・アレイ・ユニット（SAU）の簡易 I2C 機能を使用して、外部に接続したシリアル EEPROM を制御します。

リセット解除後に SW1 の状態を確認します。SW1 が押されている場合は、シリアル EEPROM の全メモリ領域の読み出しを行います。SW1 が押されていない場合は、シリアル EEPROM の全メモリ領域に書き込みと読み出しを行います。

シリアル EEPROM へのアクセスは、ブロック単位（4／8／16 バイトから選択したデータ・サイズ）で行います。シリアル EEPROM の書き込み、読み出し処理が 1 ブロック正常終了する毎に LED を点滅させ、書き込み、読み出し処理に失敗した場合は LED の点滅動作を停止させます（LED は点灯か消灯状態となり、以降の処理は行いません）。シリアル EEPROM の書き込み、読み出し処理が正常終了した場合は、LED 点灯状態にさせて SW1 押下待ちになります。SW1 が押されると LED を消灯させて、EEPROM の全メモリ領域に書き込みと読み出しを行います。

本アプリケーションノートの詳細仕様を次に示します。

・RL78／G10 はマスタとして動作し、シリアル EEPROM はスレーブとして動作します。

・対象とするシリアル EEPROM は 512K ビット（64K バイト）～2K ビット（256 バイト）から 1 種類を選択します。（選択できるシリアル EEPROM は、2K ビット、4K ビット、8K ビット、16K ビット、32K ビット、64K ビット、128K ビット、256K ビット、512K ビットです。初期設定では 256K ビットのシリアル EEPROM が選択されています。）

・通信速度はファースト・モード（Max.384kbps*）又はノーマル・モード（Max.100 kbps）から選択します。
* 簡易 I2C 機能の転送レートは、SAU の動作クロックを利用するためデューティ比は 50%です。このため、SCL 信号のロウ・レベル幅が I2C バスの規格値（1.3μs）を満足できる転送レートを設定する必要があります。そのため、ファースト・モードは 400kbps ではなく、384kbps 程度の速度になります。（詳細は、RL78／G10 ユーザーズマニュアル ハードウェア編を参照ください。）

・シリアル EEPROM へのアクセスは、予め定めたデータ・ブロック単位で行います。本アプリケーションノートでは、EEPROM 書き込み時のページ境界の処理を回避するため、1 ブロックのデータ・サイズは 4／8／16 バイトから選択します。（詳細は、1.1 ページ境界の処理について を参照ください）

・I2C バスが占有されている可能性を考慮し、バスの開放処理を行います。（詳細は、1.2 I2C バスの解放処理について を参照ください）

・割り込み処理を使用し、バックグラウンドで EEPROM への書き込み、読み出し処理を行います。

表 1.1に 使用する周辺機能と用途を、図 1.1に動作概要を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット（SAU）	簡易 I2C 機能を使用し、I2C マスタ送受信を行います。(SCL00 端子と SDA00 端子を使用)
タイマ・アレイ・ユニット 0（TAU0） チャンネル 1	データ送信処理で書き込み完了をチェックするため、100us 又は 400us のインターバル・タイマを使用します。（ファースト･モード、ノーマル・モードでタイマ速度を切り替えて使用）

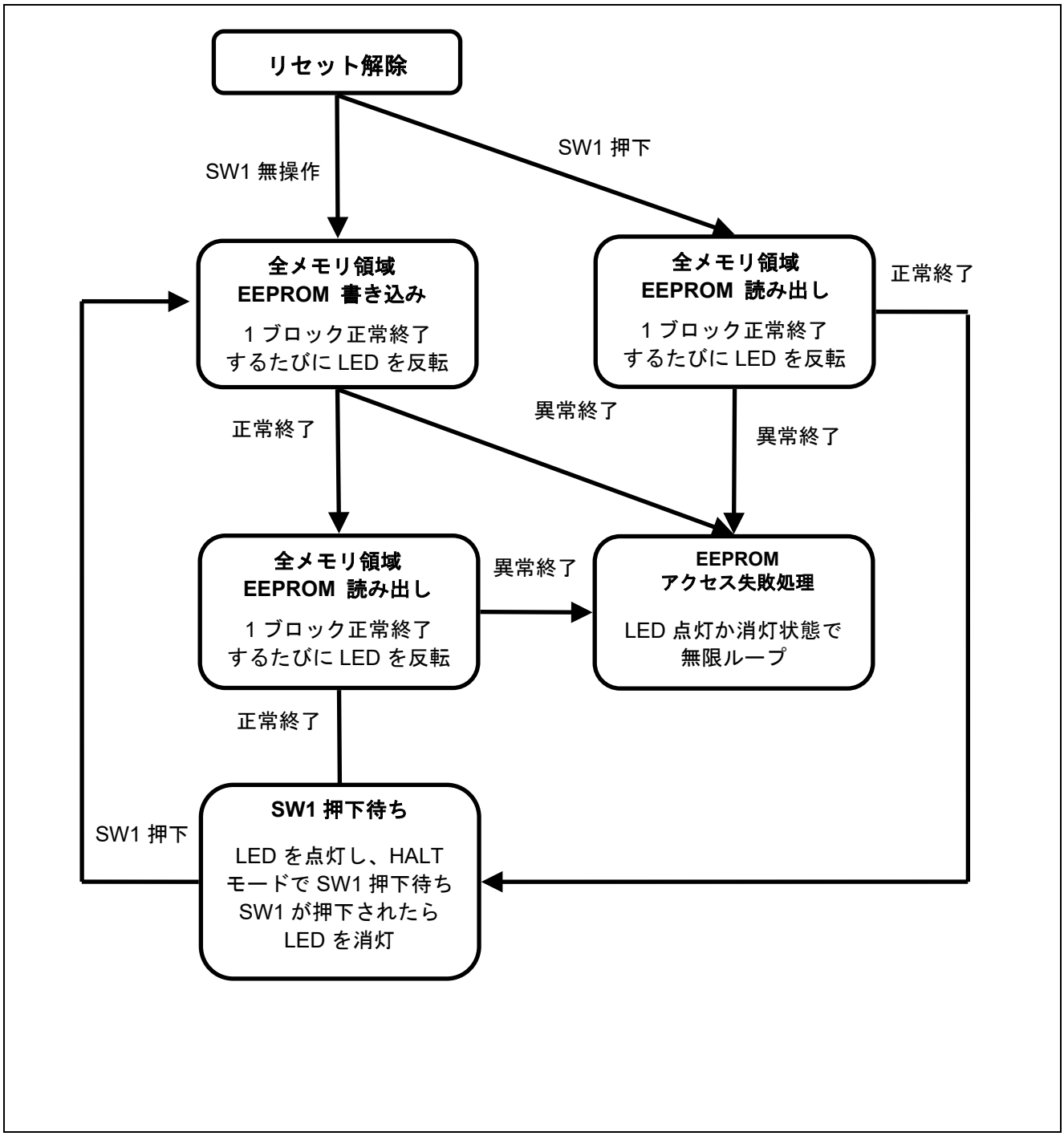

リセット解除
SW1 無操作
SW1 押下
全メモリ領域
EEPROM 書き込み
1 ブロック正常終了
するたびに LED を反転
全メモリ領域
EEPROM 読み出し
1 ブロック正常終了
するたびに LED を反転
正常終了
異常終了
正常終了
異常終了
全メモリ領域
EEPROM 読み出し
1 ブロック正常終了
するたびに LED を反転
異常終了
EEPROM
アクセス失敗処理
LED 点灯か消灯状態で
無限ループ
正常終了
SW1 押下
SW1 押下待ち
LED を点灯し、HALT
モードで SW1 押下待ち
SW1 が押下されたら
LED を消灯

図 1.1 動作概要

1.1 ページ境界の処理について

EEPROM は種類によって 16 バイト～128 バイトと異なる大きさのページに分割されています。EEPROM からデータを読み出す場合はこの分割されたページを意識する必要はありませんが、EEPROM へデータを書き込む場合は次の注意が必要です。

EEPROM の書き込みは、1 回（1 ブロック）の書き込み処理で複数のページにアクセスすることができません。1 ブロックの書き込み処理中に書き込みアドレスがページの最終アドレスに達すると、ページが自動的に更新されないため、同じページの先頭アドレスに戻ります。このため、ページ境界を意識せず書き込みを行うと、意図しないデータ書き換えが発生している可能性があります。

本アプリケーションノートでは、ページ境界アクセスによる誤書き込みを回避するため、予めデータ・ブロックを 4／8／16 バイトから選択します。このブロック単位であれば、ページ・サイズ内に書き込みブロック・サイズが収まるため、ページ境界の処理を意識する必要はありません。

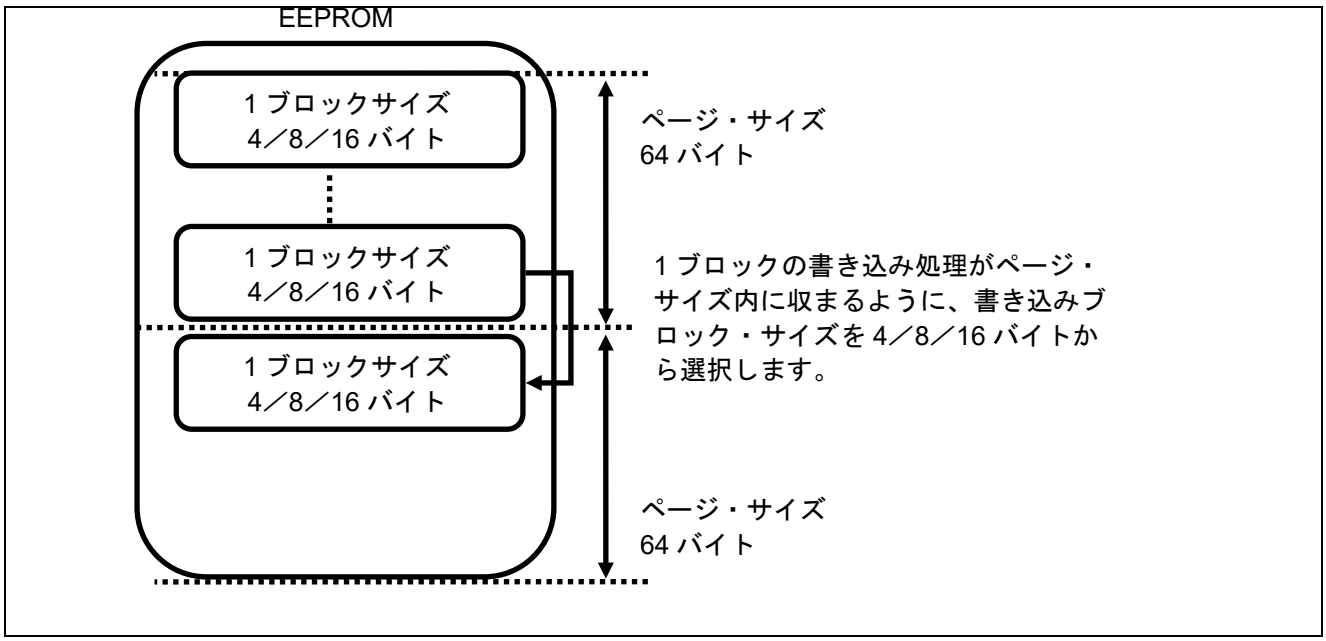


図 1.2 EEPROM のページ境界の処理

1.2 I2C バスの解放処理について

I2C バスを使用する場合、最初にストップ・コンディションを発行し I2C バスを開放状態にします。ただし、スレーブ（EEPROM）が SDA 信号をロウ・レベルに引いていると、ストップ・コンディションが発行できず I2C バスを開放できないことがあります。

例えば、I2C バスの通信処理が正常に終えられなかったなどで EEPROM の読み出しが途中で中断してしまった場合に、この異常状態が発生します。具体的には次の 2 つのケースが考えられます。

(1) EEPROM の読み出し中にパワー・ダウン以外の要因でマスタがリセットした。
(2) EEPROM の読み出しで、最後のデータに対してマスタが ACK を応答した。

(1)は、EEPROM に外部リセットをかける手段がないために起こります。(2)は、I2C バスの使い方に誤りがあります。I2C バスのマスタが受信動作を終了する場合、受信したデータに対して（正常にデータ受信した時も）必ず NACK を応答させる必要があります。

このような場合は、I2C バスのマスタが SCL 信号をソフトウエア操作し、擬似的な I2C バスのクロック（ダミー・クロック）を発生させ、SDA 信号がハイ・レベルになるのを待ちます。SCL 信号を 9 クロック分以上発生させると、EEPROM は SDA 信号をハイ・レベルにします。これは、EEPROM はマスタからの送信要求に応じてデータを出力し、そのデータがたまたま 0（ロウ・レベル）の状態で停止していたものが、SCL 信号を検知して、次のデータ出力に移り、遅くとも 8 クロックでマスタからの ACK 受信のために SDA 信号のドライブを中止するためです。9 クロック目までには、マスタからの NACK を検出して、送信を停止します。

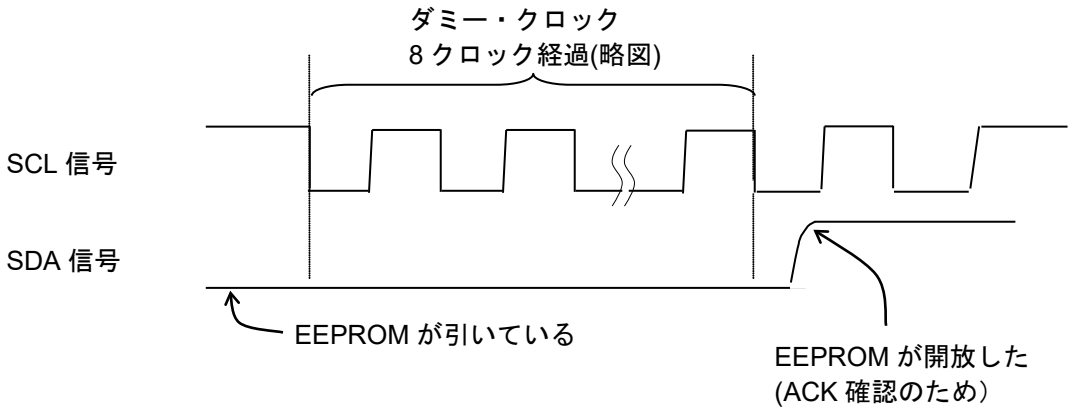


図 1.3 バスの開放手順

1.3 EEPROM アドレス設定処理

1.3.1 対象とする EEPROM 仕様

本アプリケーションノートでは、ルネサスエレクトロニクス製シリアル EEPROM を使用します。シリアル EEPROM は、容量サイズによって EEPROM 内部のメモリセルのアドレス指定方法が異なります。

表 1.2に本アプリケーションノートで使用したルネサスエレクトロニクス製シリアル EEPROM の仕様を示します。

表 1.2 EEPROM のアドレス指定方法

ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
1	0	1	0	A2	A1	A0	R/$\overline{W}$

品名	容量(バイト)	必要なアドレス長	A2～A0	1バイト目	2バイト目
R1EX24512B	64K	16ビット（a15～a0）	－	a15～a8	a7～a0
R1EX24256B[注]	32K	15ビット（a14～a0）	－	a14～a8	a7～a0
R1EX128B	16K	14ビット（a13～a0）	－	a13～a8	a7～a0
R1EX24064A	8K	13ビット（a12～a0）	－	a12～a8	a7～a0
R1EX24032A	4K	12ビット（a11～a0）	－	a11～a8	a7～a0
R1EX24016A	2K	11ビット（a10～a0）	a10～a8	a7～a0	－
R1EX24008A	1K	10ビット（a9～a0）	a9，a8	a7～a0	－
R1EX24004A	512	9ビット（a8～a0）	A0=a8	a7～a0	－
R1EX24002A	256	8ビット（a7～a0）	－	a7～a0	－

注 本アプリケーションノートの動作確認に使用した EEPROM です。

1.3.2 アドレス更新

EEPROM は、アドレス指定して書き込みや読み出しを行うと、自動的にアドレスが更新されて次のアドレスを指し示すようになります。このため、データの連続書き込みや連続読み出しを行う場合は、毎回アドレスを指定する必要はありません。ただし、ページ境界をまたぐ連続書き込みには「1.1 ページ境界の処理について」での述べた注意が必要です。

1.3.3 EEPROM での書き込み処理

マスタ（RL78/G10）がストップ・コンディションを発行すると、EEPROM は受信したデータを実際にメモリセルへ書き込み処理を開始します。この書き込み処理の実行時間は 5ms 程度（ページ単位）で、その間 EEPROM はマスタ（RL78/G10）に対して ACK 応答しません。

連続してデータを書き込む場合は、書き込み完了待ち（5ms 程度）のウエイト後に次のデータ送信を行う必要があります。書き込み完了待ち状態を確認する方法として、マスタ（RL78/G10）からスタート・コンディションを発行し、EEPROM の書き込みモード（LSB=0）で転送します。書き込み処理中は NACK 応答になりますが、書き込みが完了すると ACK 応答となり、EEPROM の状態を確認できます。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78／G10(R5F10Y16)
動作周波数	● 高速オンチップ・オシレータ(HOCO) クロック：20MHz ● CPU／周辺ハードウエア・クロック： 20MHz
動作電圧	3.3V (2.9V～5.5V で動作可能) SPOR 動作電圧： 立ち上がり電圧：2.90V 立ち下がり電圧：2.84V
統合開発環境(CubeSuite+)	ルネサス エレクトロニクス製 CubeSuite+ V2.02.01
アセンブラ(CubeSuite+)	ルネサス エレクトロニクス製 RA78K0R V1.70
統合開発環境 (e2studio)	ルネサス エレクトロニクス製 e2studio V2.2.0.13
アセンブラ (e2studio)	ルネサス エレクトロニクス製 KPIT GNURL78-ELF Toolchain V14.0.1
使用ボード	RL78／G10 ターゲット･ボード(QB-R5F10Y16-TB)

表 2.2 EEPROM 仕様

項目	内容
使用 EEPROM	R1EX24256B
動作電圧	単一電源：1.8V～5.5V
最大動作周波数	400kHz
容量	256K ビット
ページ・サイズ	64 バイト
書き換え時間	5ms

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。
あわせて参照して下さい。

RL78／G10 初期設定 (R01AN1454J) アプリケーションノート
RL78／G10 タイマ・アレイ・ユニット(インターバル・タイマ) (R01AN1457J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1に本アプリケーションノートで使用するハードウェア構成例を示します。

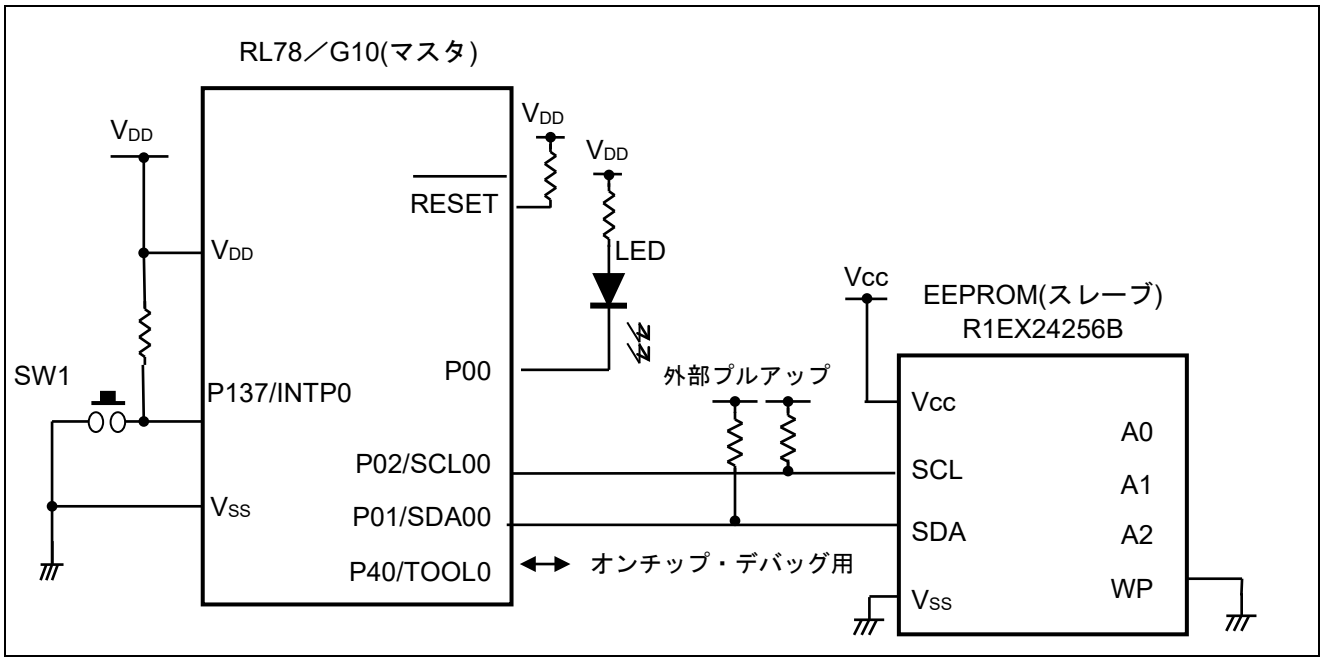


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示すために簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計して下さい(入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。

2 V_{DD} は SPOR にて設定したリセット解除電圧（V_{SPOR}）以上にして下さい。

3 EEPROM のデバイスアドレス端子(A0、A1、A2)は EEPROM 内部でプルアップされているため未接続としています。

4.2 使用端子一覧

表 4.1に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P00	出力	LED ドライブ用ポート EEPROM 書き込み・読み出し処理中： 点滅：EEPROM 書き込み、読み出しが 1 ブロック正常終了する毎に点滅 点灯又は消灯： EEPROM 書き込み、読み出しにエラーが発生 SW1 押下待ち時： 点灯：SW1 押下待ち 消灯：SW1 押下受付し、再度 EEPROM 書き込み・読み出し処理開始
P01/SDA00	入出力	簡易 I2C データ入出力
P02/SCL00	出力	簡易 I2C クロック出力
P137/INTP0	入力	スイッチ入力（SW1） 電源投入時 無操作：EEPROM 書き込み・読み出し処理開始 押下　：EEPROM 読み出し スイッチ押下待ち時 無操作：スイッチ押下待ち継続 押下　：EEPROM 書き込み・読み出し処理開始

5. ソフトウエア説明

5.1 動作概要

本アプリケーションノートでは、リセット解除後に SW1 の状態を確認します。SW1 が押されている場合は、シリアル EEPROM の全メモリ領域の読み出しを行います。SW1 が押されていない場合は、シリアル EEPROM の全メモリ領域に書き込みと読み出しを行います。

シリアル EEPROM の書き込み､読み出し処理が 1 ブロック正常終了する毎に LED を点滅させ､書き込み、読み出し処理に失敗した場合は LED の点滅動作を停止させます（LED は点灯か消灯状態となり、以降の処理は行いません）。シリアル EEPROM の書き込み、読み出し処理が正常終了した場合は、LED 点灯状態にさせて SW1 押下待ちになります。SW1 が押されると LED を消灯させて、EEPROM の全メモリ領域に書き込みと読み出しを行います。

(1) 内蔵周辺機能の初期設定を行います。

＜設定条件＞

① 入出力ポートを設定します。

- PMC0 レジスタにデジタル入出力を設定します。
- P0 レジスタに初期値を設定し、LED 接続端子（P00）をハイ出力、SDA00 端子（P01）をロウ出力、SCL00 端子（P02）をロウ出力で初期化します。
- PM0 レジスタに初期値を設定し、LED 接続端子（PM00）を出力、SDA00 端子（PM01）を入力、SCL00 端子（PM02）を入力として初期化します。

② クロック発生回路を設定します。

- HOCODIV レジスタに 20MHz を設定します。

③ 割り込み関連レジスタを初期化します。

- INTP0 割り込みのマスクをセットします。
- INTP0 割り込みの立ち下がりエッジ検出を許可します。
- INTP0 割り込みの割り込み要求をクリアします。

(2) プログラムで使用するメモリ領域をクリアします。

① 書き込みおよび読み出しブロック数（変数：BLOCK_NUMBER）をクリアします。
② 書き込みおよび読み出しデータ格納領域(変数：WRITE_BUFF、READ_BUFF、R_BUFF_END)をクリアします。
③ I2C割り込み制御のステータス（変数：STATUS）をクリアします。
④ I2C書き込み又は読み出し処理のデータ数（変数：DATACOUNT）をクリアします。
⑤ I2Cのスレーブ・アドレス（変数：SLAVEADDR）をクリアします。

(3) SAU を簡易 I2C 機能として初期設定を行います。

① PER0レジスタのSAU0ENビットをセットしSAUにクロックを供給します。
② SPS0レジスタを設定し、動作クロックCK00、動作クロックCK01の周波数を20MHzに設定します。
③ SIR00レジスタを設定し、エラー・フラグをクリアします。
④ SMR00Hレジスタを設定し、動作クロックCK00を選択します。
⑤ SMR00Lレジスタを設定し、簡易I2Cモード、転送完了割り込みに設定します。
⑥ SCR00Hレジスタを設定し、送信モード 、パリティなし、type1に設定します。
⑦ SCR00Lレジスタを設定し、MSBファーストに設定します。
⑧ SDR00Hレジスタを設定し、転送クロックをファースト・モード時は384kbpsに、ノーマル・モード時は100kbpsに設定します。
⑨ SO0レジスタのSO00ビットを設定し、SDA端子をハイに設定します。
⑩ CKO0レジスタのCKO00ビットを設定し、SCL端子をハイに設定します。

⑪ POM0 レジスタを設定し、SDA 端子、SCL 端子を出力に設定します。

(4) TAU0 を書き込み完了確認用に設定します。ファースト・モード設定時は 100μs、ノーマル・モード設定時は 400μs に初期化します。
① PER0レジスタのTAU0ENビットをセットし、TAUにクロックを供給します。
② TTH0レジスタのTTH01ビット、TT0レジスタのTT01ビットをセットし、タイマを停止します。
③ TPS0レジスタからfCLK／16 (ファースト・モード設定時)、fCLK／64 (ノーマル・モード設定時)に動作クロックCK00、動作クロックCK01の周波数を設定します。
④ TMR01Hレジスタをセットし、動作クロックCK01の選択、8ビットタイマ動作を設定します。
⑤ TMR01Lレジスタをセットし、インターバル・タイマを設定します。
⑥ TDR01Hレジスタをセットし、ファースト・モード設定時は100μs、ノーマル・モード設定時400μsに設定します。
⑦ TOE0レジスタのTOE01ビットをセットし、TO01出力禁止を設定します。
⑧ TO0レジスタをセットし、タイマ出力値0を設定します。
⑨ MK0LレジスタのTMMK01Hビットをセットし、割り込み要求マスクを設定します。
⑩ IF0LレジスタのTMIF01Hビットをセットし、割り込み要求クリアを設定します。

(5) I2C バスを使用する前にストップ・コンディションを発行して、I2C バスを開放状態にします。I2C バスを開放状態にするため、SCL00 信号をプログラムで制御し、擬似的な I2C バスのクロック(ダミークロック)を発生させて SDA 信号がハイになるのを待ちます。SDA 信号がハイになったら、ストップ・コンディションを発行し、バスを開放状態にします。

(6) SW1 の状態を監視し、SW1 が押されていれば EEPROM 読み出し処理を行います。SW1 が押されていなければ EEPROM 書き込み・読み出し処理を行います。EEPROM 制御部分の詳細は 5.2 章に記載します。

(7) EEPROM への書き込みデータを作成します。
書き込みデータは、選択されたブロック・サイズ（4／8／16 バイトから選択したサイズ）、
EEPROM への書き込み先のブロック数、書き込みバッファの最後の 1 バイトを元に作成します。
ブロック・サイズに 4 バイトを選択した場合の書き込みデータ例を表 5.1 に示します。

表 5.1 EEPROM への書き込みデータ

書き込みブロック番号	書き込みデータ例（ブロック・サイズ4バイトの場合）
リセット解除後	0x00, 0x00, 0x00, 0x00
ブロック番号0の書き込み	0x01, 0x02, 0x03, 0x04 (前回の書き込みデータ最終値0x00から書き込みデータを作成)
ブロック番号1の書き込み	0x05, 0x06, 0x07, 0x08 (前回の書き込みデータ最終値0x04から書き込みデータを作成)
・・・	・・・
ブロック番号16の書き込み	0x41, 0x42, 0x43, 0x44
・・・	・・・
ブロック番号63の書き込み	0xFD, 0xFE, 0xFF, 0x00
ブロック番号64の書き込み	0x01, 0x02, 0x03, 0x04
・・・	・・・

注意 本アプリケーションノートは、RL78/G10 の簡易 I2C 機能（IIC00）を利用した I2C バスによる EEPROM（R1EX24256B）の制御例を示すものです。使用するチャネルや EEPROM を変更した場合には十分に評価してご利用ください。

5.2 シリアル EEPROM 制御プログラムの詳細

5.2.1 割り込み処理概要

本アプリケーションでは、簡易 I2C 機能（IIC00）の割り込み要求（INTIIC00）を使用しています。EEPROM との通信処理は、いくつかの処理ルーチンに分割しています。その処理内容を表 5.2に示します。

表 5.2 割り込み処理の概要

No.	処理ルーチン名	処理内容
0	IINTIIC00	IIC00 が ACK を受信していたら、以下の 1～9 の処理へ分岐させます。 NACK を受信していたら、STATUS が AFT_TX（EEPROM 書き込み中）であるかを確認します。AFT_TX なら何もせず、AFT_TX 以外ならエラー処理を行います。
1	R_IIC00_Tx_addr1	スレーブ・アドレス送信完了後の EEPROM アドレスの上位バイト送信処理になります。32K～512K ビットの EEPROM のみの処理で、送信と受信で共通の処理になります。次の処理は R_IIC00_Tx_addr2 になります。
2	R_IIC00_Tx_addr2	EEPROM の下位アドレス送信処理。送信と受信で共通の処理になります。 送信時の次の処理は R_IIC00_TxDataST(データ送信開始)になります。 受信時の次の処理は R_IIC00_Rx_RST(リスタート)になります。
3	R_IIC00_Rx_RST	受信時のスレーブ・アドレス送信完了後のリスタート・コンディション発行と受信モードでのスレーブ・アドレス送信を処理します。 次の処理は R_IIC00_RxDataST(データ受信開始)になります。
4	R_IIC00_RxDataST	受信モードでのスレーブ・アドレス送信完了後のデータ受信開始処理になります。次の処理は R_IIC00_RxData(データ受信)になります。
5	R_IIC00_RxData	データ受信処理になります。受信データをバッファに格納します。 次の処理は以下の通りです。 残りデータが 2 バイト以上：R_IIC00_RxData 残りデータが 1 バイト：R_IIC00_Rx_Last(最終データ受信)
6	R_IIC00_Rx_Last	最終データ受信完了で IIC00 を停止し、ストップ・コンディションを発行します。
7	R_IIC00_TxDataST	データ送信でのスレーブ・アドレス送信完了後のデータ送信開始処理 次の処理は R_IIC00_TxData（データ送信）になります。
8	R_IIC00_TxData	1 バイトのデータ送信完了処理になります。残りデータがあれば、次のデータを送信します。次の処理は R_IIC00_TxData になります。 残りデーがなくなれば、ストップ・コンディション発行(EEPROM は受信したデータをメモリセルに書き込み開始)して、STATUS に AFT_TX（EEPROM 書き込み中）をセットして IIC00 の動作を停止。書き込み完了を確認するためにタイマを起動する。次の処理は IINTTM01H（タイマ割り込み）となります。
9	R_EEPROM_WT_END	EEPROM の書き込み完了（スレーブ・アドレス送信への ACK 応答）処理。ストップ・コンディションを発行して、書き込み完了確認用のタイマを停止します。
10	IINTTM01H	100μs 又は 400μs 毎のインターバル割り込み。EEPROM での書き込みが完了したかを確認します(送信モードでのスレーブ・アドレス送信)。このスレーブ・アドレス送信への応答は INTIIC00 割り込み要求となります。 R_EEPROM_WT_END(EEPROM 書き込み完了)になると送信処理は完了になります。

5.2.2 EEPROM 制御プログラムの状態遷移

本アプリケーションノートでは、EEPROM へのアクセス処理が開始すると IIC00 の割り込み要求（INTIIC00）発生により、状態が遷移します。読み出し、書き込み処理の状態遷移を以下に示します。

(1) 読み出し処理の状態遷移

図 5.1、図 5.2にシリアル EEPROM 読み出し処理の状態遷移をフローチャートで示します。

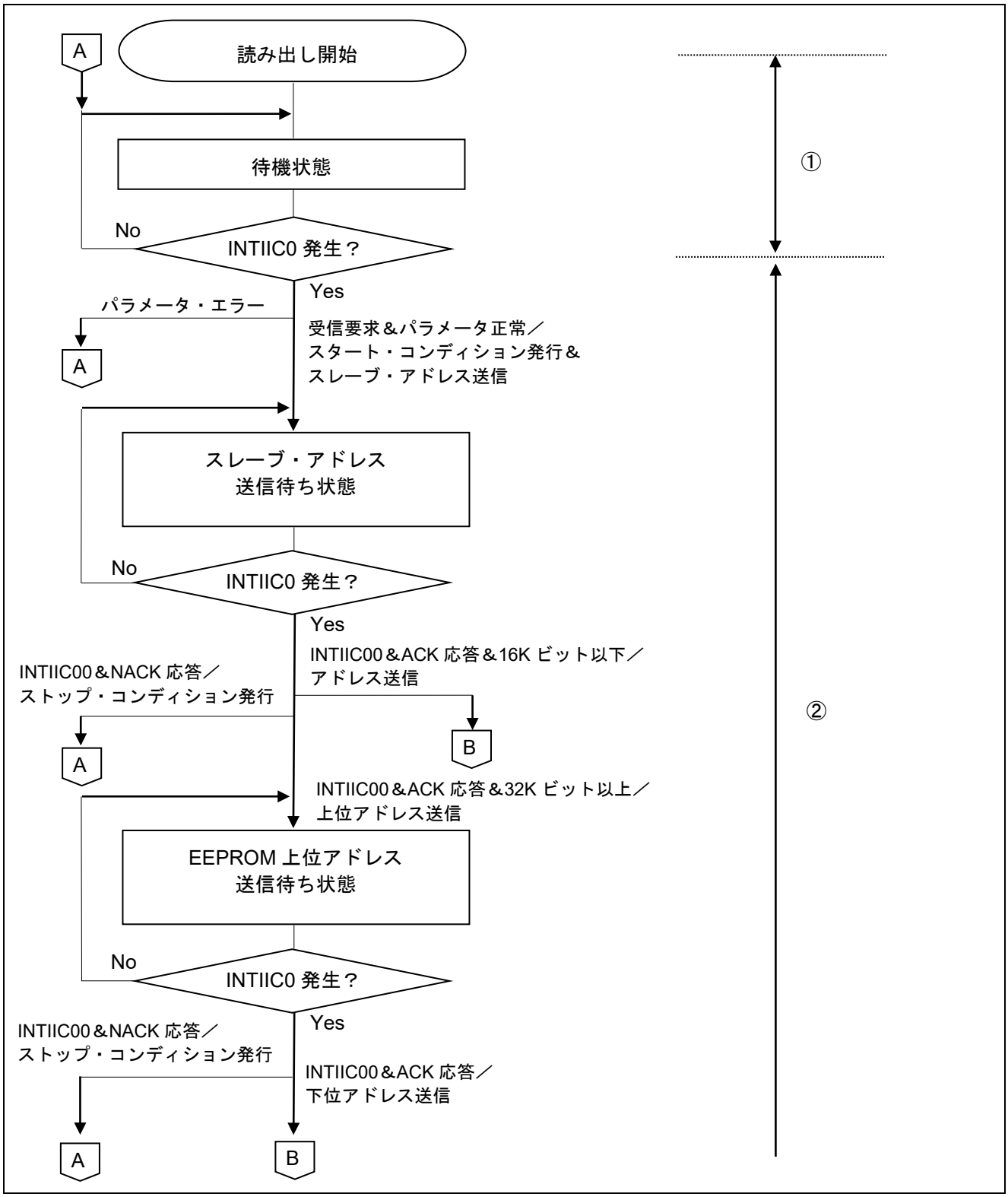


図 5.1 読み出し処理の状態遷移(1/2)

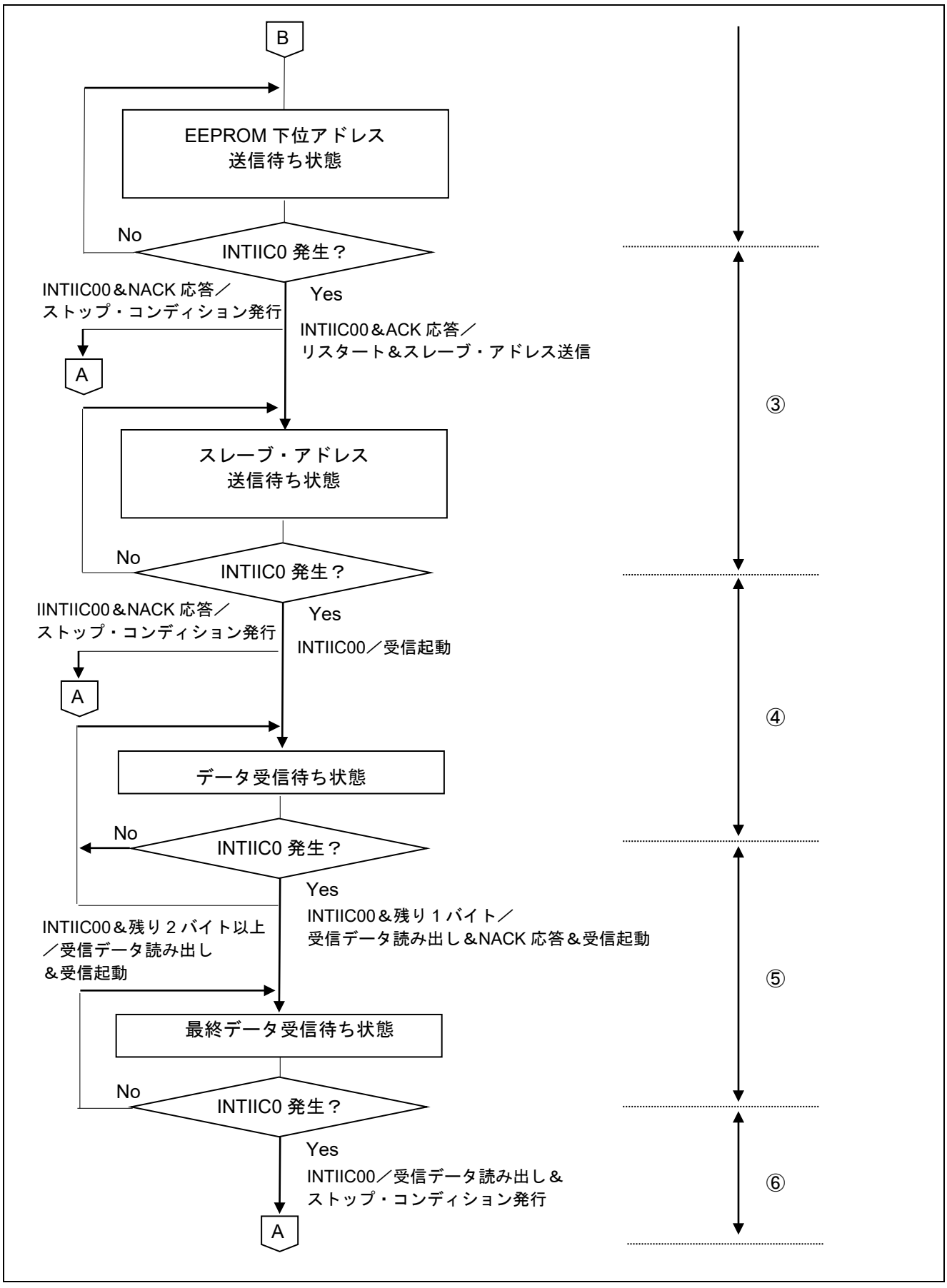


図 5.2 読み出し処理の状態遷移(2/2)

① 待機状態で EEPROM 読み出し処理が呼び出されると、パラメータ（対象のブロック番号）をチェックします。ブロック番号が不正なら、パラメータ・エラーのため処理を終了します。パラメータが正しければ、スタート・コンディションを発行し、スレーブ・アドレスを LSB=0 で送信します。

② INTIIC00 の割り込み要求で、スレーブからの応答を確認します。NACK 応答であれば、ストップ・コンディションを発行して処理を終了します。ACK 応答であれば、EEPROM のアドレスを送信します。このとき、32K ビット以上の EEPROM には 2 バイト、16K ビット以下の EEPROM には 1 バイトのアドレス情報を送信します。

③ INTIIC00 の割り込み要求で、スレーブからの応答を確認します。NACK 応答であれば、ストップ・コンディションを発行して処理を終了します。ACK 応答であれば、リスタート・コンディションを発行し、スレーブ・アドレスを LSB=1 で送信します。

④ INTIIC00 の割り込み要求で、スレーブからの応答を確認します。NACK 応答であれば、ストップ・コンディションを発行して処理を終了します。ACK 応答であれば、IIC00 を一旦停止して、受信モードに変更して再起動します。SIO00 にダミー・データを書き込む事で、受信動作を起動します。

⑤ INTIIC00 の割り込み要求で、受信データをバッファに格納します。残り受信データ数が 2 以上なら、SIO00 にダミー・データを書き込む事で、受信動作を起動します。残り受信データ数が 1 なら、ACK 応答を禁止（SOE00=0）にして、SIO00 にダミー・データを書き込む事で、受信動作を起動します。

⑥ INTIIC00 の割り込み要求で、受信データをバッファに格納します。受信処理が完了したので、IIC00 の動作を停止し、ストップ・コンディションを発行して処理を終了します。

(2) 書き込み処理での状態遷移

図 5.3、図 5.4にシリアル EEPROM 書き込み処理の状態遷移をフローチャートで示します。

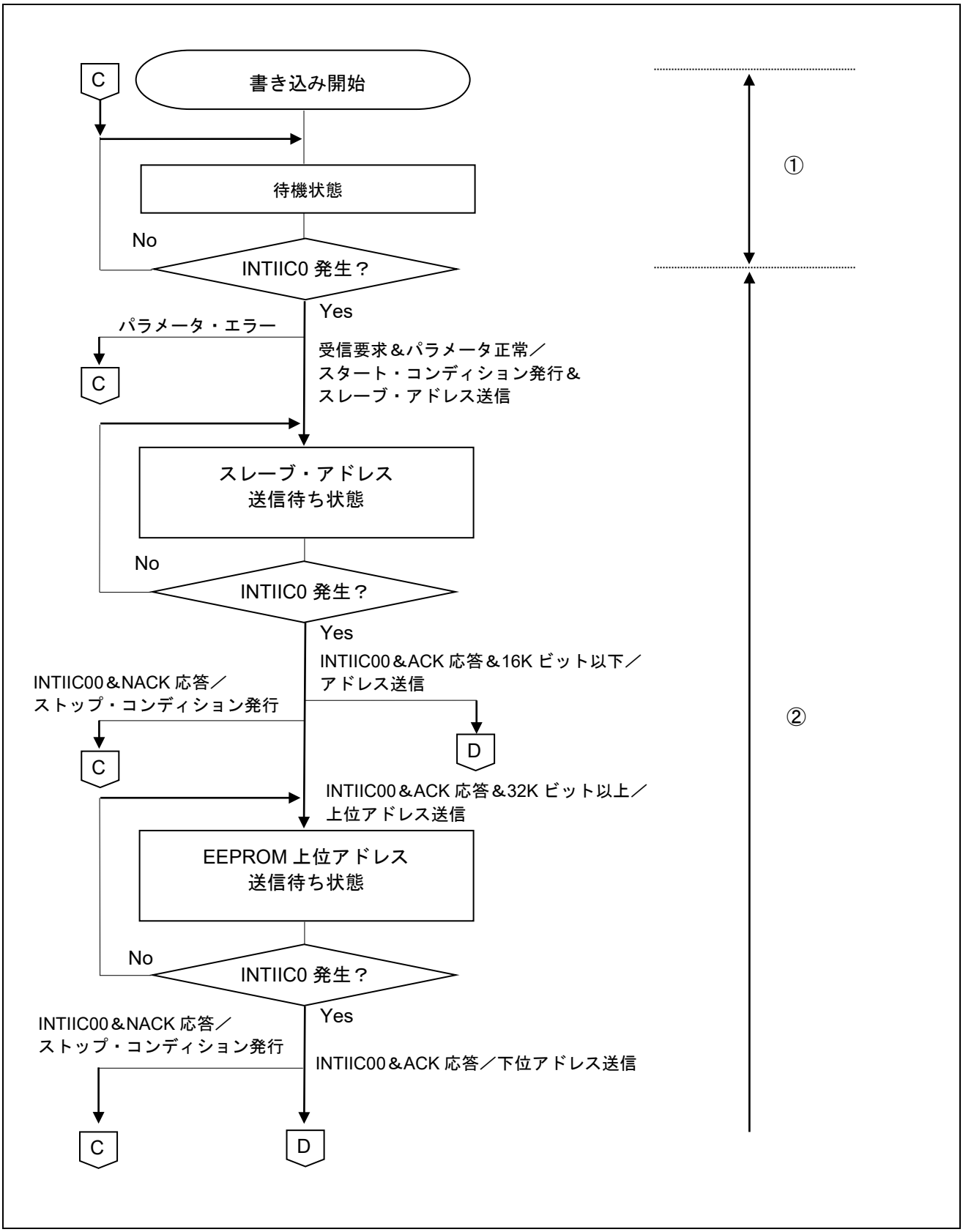


図 5.3 書き込み処理の状態遷移(1/2)

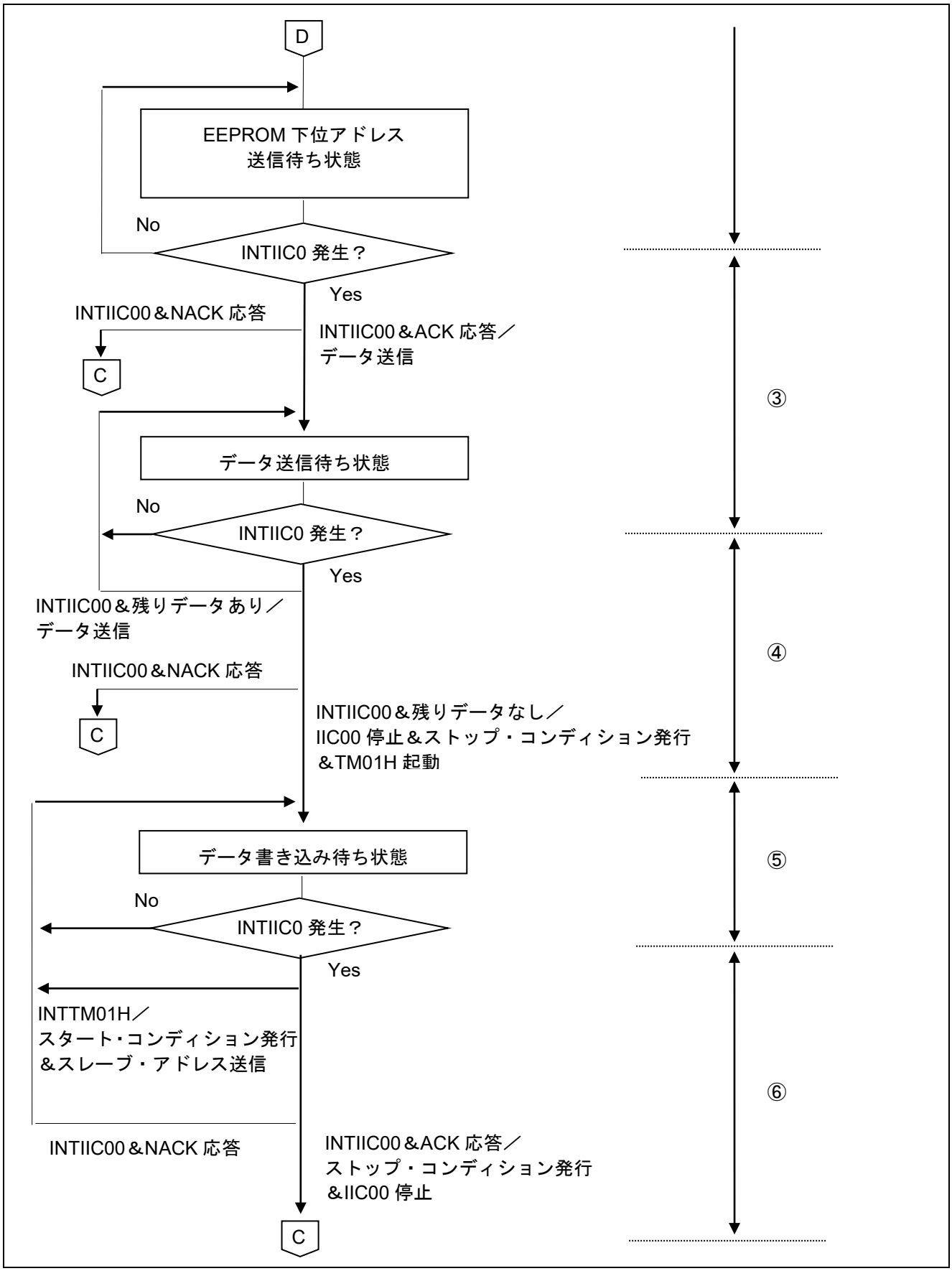


図 5.4 書き込み処理の状態遷移(2/2)

① 待機状態で EEPROM 書き込み処理が呼び出されると、パラメータ（対象のブロック番号）をチェックします。ブロック番号が不正ならパラメータ・エラーのため処理を終了します。パラメータが正しければ、スタート・コンディションを発行し、スレーブ・アドレスを LSB=0 で送信します。

② INTIIC00 の割り込み要求で、スレーブから応答を確認します。NACK 応答であれば、ストップ・コンディションを発行して処理を終了します。ACK 応答であれば、EEPROM のアドレスを送信します。このとき、32K ビット以上の EEPROM には 2 バイト、16K ビット以下の EEPROM には 1 バイトのアドレス情報を送信します。

③ INTIIC00 の割り込み要求で、スレーブから応答を確認します。NACK 応答であれば、ストップ・コンディションを発行して処理を終了します。ACK 応答であれば、送信データを SIO00 に書き込み、送信を開始します。

④ INTIIC00 の割り込み要求で、スレーブから応答を確認します。NACK 応答であれば、ストップ・コンディションを発行して処理を終了します。ACK 応答であれば、次の送信データを SIO00 に書き込み、送信を開始します。次のデータがなければ、ストップ・コンディションを発行して送信を完了し、EEPROM への書き込みを開始させます。書き込み完了を確認するため、TM01H を 100μs のインターバル・タイマとして起動させます。このとき、変数 STATUS を AFT_TX に変更して、送信後の書き込み処理中に設定します。

⑤ INTTM01H の割り込み要求で、EEPROM への書き込み完了を確認するため、スタート・コンディションとスレーブ・アドレス（LSB=0）を送信します。

⑥ INTIIC00 の割り込み要求で、スレーブから応答を確認します。NACK 応答であれば、そのまま次の INTTM01H 割り込み要求を待ちます。ACK 応答であれば、EEPROM への書き込みが完了しているので、ストップ・コンディションを発行し、IIC00 と TM01H を停止します。変数 STATUS は送信完了に設定します。

5.3 オプション・バイトの設定一覧

表 5.3にオプション・バイト設定を示します。

表 5.3 オプション・バイト設定

アドレス	設定値	内容
000C0H	11101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H	11110111B	P125／RESET 端子：RESET 入力 (内蔵プルアップ抵抗が常時有効) SPOR 電圧 立ち上がり電圧：2.90V 立ち下がり電圧：2.84V
000C2H	11111001B	HOCO : 20MHz
000C3H	10000101B	オンチップ・デバッグ許可

5.4 定数一覧

表 5.4、
表 5.5にサンプルコードで使用する定数を示します。

表 5.4 サンプルコードで使用する定数（1/2）

定数名	設定値	内容
CLKFREQ	20000	RL78／G10 の動作クロック fCLK を kHz 単位で表した定義になります。
FAST_MODE	-	ファースト・モード使用時、定義します。 未定義の場合、ノーマル・モードとして動作します。
＜ファースト・モード設定時＞		
DIVIDE	13 * CLKFREQ / 10000	384kbps
＜ノーマル・モード設定時＞		
DIVIDE	50 * CLKFREQ / 10000	100 kbps
＜共通＞		
CSDRDATA	(DIVIDE - 1) * 2	SDR00H
SCLLOWW	(DIVIDE -13 + 4)/5	SCL low time
SCLHIGHW	(DIVIDE2 -13 + 4)/5	SCL high time
R1EX24002A	00H	2K ビット EEPROM
R1EX24004A	01H	4K ビット EEPROM
R1EX24008A	02H	8K ビット EEPROM
R1EX24016A	03H	16K ビット EEPROM
R1EX24032A	04H	32K ビット EEPROM
R1EX24064A	05H	64K ビット EEPROM
R1EX24128B	06H	128K ビット EEPROM
R1EX24256B	07H	256K ビット EEPROM
R1EX24512B	08H	512K ビット EEPROM
EEPROM_MAX	09H	device end

表 5.5　サンプルコードで使用する定数（2/2）

定数名	設定値	内容
BLKSIZE	4	ブロックの大きさを示す定義です。 ディフォルトでは 4 バイト／ブロックです。 ブロックサイズは 8／16 バイトにも変更可能ですが，大きくし過ぎると無駄が発生する可能性が高くなります。
SLAVE	0A0H	スレーブ・アドレス
MASK0	00000000B	マスクパターン
MASK2	11111111B	マスクパターン
EEPROM	R1EX24256B	EEPROM の名前を示し，0（2K ビット）～8（512K ビット）の値です。
BLKNO	32768/BLKSIZE	EEPROM に含まれるブロックの数を示します。 EEPROM の容量設定により値が決まります。 ここでは､256K ビットの EEPROM を選択した際の値を 示しています。
I2C_OK	00000000B	正常完了
PARA_ERR	01000100B	パラメータ・エラー
NO_ACK1	01000000B	スレーブ・アドレスへの ACK 応答なし
NO_ACK2	01000001B	スレーブデータエラー(ライトプロテクト)
BUS_ERR	01100000B	I2C バスエラー
TRANSMIT	10000000B	スレーブ・アドレス送信ステータス
AFT_TX	TRANSMIT + 20H	データ書き込みステータス
RECEIVE	TRANSMIT + 40H	受信ステータス
TRNSEND	00H	送信完了
SVAMSK	11111110B	マスク R／W ビット
RETRYCNT	9	最大ダミーSCL パルス数
CTXMODETxH	10000000B	IIC レジスタ初期設定 詳細はフローチャートの項目に記載します。
CRXMODERxH	01000000B	
CTRXMODEL	00010111B	
CSMRDATAH	00000000B	
CSMRDATAL	00100100B	

5.5 変数一覧

表 5.6にサンプルコードで使用する変数一覧を示します。

表 5.6 サンプルコードで使用する変数

変数名	概要
NEXTADR	遷移先アドレスを格納します。
EEPROMADDR	EEPROM アドレスを指定します。
BLOCK_NUMBER	制御対象の EEPROM のアクセスしたいブロック番号を指定します。
WRITE_BUFF	EEPROM に書き込みたいデータをセットしておきます。
READ_BUFF	EEPROM から読み出したデータを格納するバッファです。
R_BUFF_END	指定サイズの最後に受信したデータを格納します。
STATUS	I2C 割り込み制御のステータスを各処理関数毎に格納します。
DATACOUNT	I2C 書き込み又は読み出し処理のデータ数を格納します。
SLAVEADDR	I2C のスレーブ・アドレスです。

5.6 関数(サブルーチン)一覧

表 5.7、表 5.8に関数(サブルーチン)を示します。

表 5.7 関数（外部関数）

関数名	概要
PUTDATA	指定したブロックへの書き込み開始処理
GETDATA	指定したブロックからの読み出し開始処理
PUT_ CHK	EEPROM への書き込み状況確認処理
GET_ CHK	EEPROM からの読み出し状況確認処理
WAIT_END	EEPROM へのアクセス完了待ち処理
StopCond	I2C バスにストップ・コンディションを発行
R_IIC00_Init	IIC00 の初期化
SINITAU	TAU01 の初期化
IINTIIC00	IIC00 割り込みハンドラ

表 5.8 関数（内部処理用関数）

関数名	概要
StartCond	I2C バスにスタート・コンディションを発行
R_IIC00_send_Stop	I2C バスにストップ・コンディションを発行
R_IIC00_wait_bus	I2C バスを開放
R_IIC00_SCL_pulse	SCL 信号を 1 パルス出力します。
R_IIC00_SCL_high	SCL 信号をハイに立ち上げます。
R_IIC00_SCL_low	SCL 信号をロウに立ち下げます。
R_IIC00_SCL_Time	SCL 信号のパルス幅の時間を確保
get_slave_Addr	EEPROM の I2C バスでのアドレスを算出します。

5.7 関数(サブルーチン)仕様

サンプルコードの関数(サブルーチン)仕様を示します。

5.7.1 外部関数

[関数名] PUTDATA

概要	指定したブロックへの書き込み開始処理	
説明	バスの状態を確認し、スタート・コンディションを発行します。 その後、ブロック番号からセルのアドレスを算出して、スレーブ・アドレスを送信します。	
引数	BLOCK_NUMBER	：書き込むブロック番号
	WRITE_BUFF	：書き込むデータ
リターン値		
	変数 STATUS：	
	TRANSMIT	：処理を正常に開始
	PARA_ERR	：指定エラー(ブロック番号が大きすぎた)
	BUS_ERR	：I2C バスが使用可能状態にない
備考	リターン値はグローバル変数 STATUS に格納	

[関数名] GETDATA

概要	指定したブロックからの読み出し開始処理	
説明	バスの状態を確認し、スタート・コンディションを発行します。 その後、ブロック番号からセルのアドレスを算出し、スレーブ・アドレスを送信します。	
引数	BLOCK_NUMBER	：読み出すブロック番号
	READ_BUFF	：読み出しデータ格納領域
リターン値	変数 STATUS：	
	RECEIVE	：処理を正常に開始
	PARA_ERR	：指定エラー(ブロック番号が大きすぎた)
	BUS_ERR	：I2C バスが使用可能状態にない
備考	リターン値はグローバル変数 STATUS に格納	

[関数名] PUT_CHK

概要	EEPROM への書き込み状況確認処理	
説明	EEPROM への書き込み開始後の状況を確認します。処理完了で Z フラグがセットされます。	
引数	なし	
リターン値	Z フラグ = 1	：処理完了
	変数 STATUS：	
	I2C_OK	：正常終了
	BUS_ERR	：バスが使用できない状態
	NO_ACK1	：スレーブからの ACK 応答なし
	TRANSMIT	：スレーブ・アドレス送信中
	AFT_TX	：データ転送を完了し、書き込み中
	Z フラグ = 0	：処理継続中
備考	STATUS の MSB が 1 なら処理中、0 なら処理完了	

[関数名] GET_CHK

概要	EEPROM からの読み出し状況確認処理	
説明	EEPROM からの読み出し開始後の状況を確認します。処理完了で Z フラグがセットされます。	
引数	なし	
リターン値	Z フラグ = 1	：処理完了
	変数 STATUS：	
	I2C_OK	：正常終了
	BUS_ERR	：バスが使用できない状態
	NO_ACK1	：スレーブからの ACK 応答なし
	Z フラグ = 0	：処理継続中
	RECEIVE	：スレーブ・アドレス送信中
	RxData	：データ受信中
	RxLast	：最終データ受信中
備考	STATUS の MSB が 1 なら処理中、0 なら処理完了	

[関数名] WAIT_END

概要	EEPROM へのアクセス完了待ち処理	
説明	変数 STATUS の値を確認し、処理完了を待ちます。	
引数	なし	
リターン値	CY フラグ	= 0：正常終了
		= 1：異常終了
備考		

[関数名] StopCond

概要	I2C バスにストップ・コンディションを発行	
説明	I2C バスにストップ・コンディションを発行します。 その後 SDA 信号を確認して、SDA 信号がロウならバス解放処理を行い、バスが解放できたら再度ストップ・コンディションを発行します。	
引数	なし	
リターン値	CY フラグ	= 0 ：正常終了
		= 1 ：異常終了
備考	端子は出力状態、IIC00 は停止状態になります。	

[関数名] R_IIC00_Init

概要	IIC00 の初期化
説明	EEPROM 書き込み完了を確認するためのインターバル・タイマの初期設定をします。インターバルは、ファースト・モード時は 100us、ノーマル・モード時は 400us に設定をします。
引数	なし
リターン値	なし
備考	なし

[関数名] SINITAU

概要	TAU01 の初期化
説明	EEPROM 書き込み完了を確認するための 100μs のインターバル・タイマの初期設定をします。
引数	なし
リターン値	なし
備考	なし

5.7.2 内部処理用関数

[関数名] StartCond

概要	I2C バスにスタート・コンディションを発行
説明	CKO0 と SO0 ビットを操作して I2C バスにスタート･コンディションを発行し､IIC00 を動作許可状態にします。
引数	なし
リターン値	なし
備考	IIC00 は送信許可で動作可能状態になります。

[関数名] R_IIC00_send_Stop

概要	I2C バスにストップ・コンディションを発行
説明	IIC00 の動作を停止して、ソフトウエアでタイミングを調整しながら CKO0 と SO0 ビットを操作して I2C バスにストップ・コンディション(SDA 信号を立ち下げ、SCL 信号を立ち上げてから、SDA 信号を立ち上げ)を発行します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IIC00_wait_bus

概要	I2C バスを開放
説明	SDA 信号がハイになっているのを確認します｡SDA 信号がロウの場合には､10 クロック分の擬似クロックを SCL 信号に出力しながら、SDA 信号を確認します。9 クロック出力しても SDA 信号がハイにならない場合には、エラーとします。
引数	なし
リターン値	変数 STATUS : I2C_OK : バス開放確認（SDA はハイになった） BUS_ERR : SDA はロウのまま
備考	EEPROM からの読み出し中に CPU にリセット等がかかり、EEPROM が SDA に出力したままになったときの対策用です。通常は、この後にストップ・コンディションを発行します。

[関数名] R_IIC00_SCL_pulse

概要	SCL 信号を 1 パルス出力します。
説明	CKO0 レジスタを操作して、SCL 信号にロウ、ハイを出力します。SCL 信号を切り替えた後には、SCL 信号のロウ幅、ハイ幅を確保するための時間を確保します。
引数	なし
リターン値	なし
備考	なし

[関数名] R_IIC00_SCL_high

概要	SCL 信号をハイに立ち上げます。	
説明	ストップ･コンディションを発行するために、CKO0 レジスタを操作して SCL 信号をハイにし、ハイ幅を確保するための時間を確保します。	
引数	なし	
リターン値	なし	
備考	なし	

[関数名] R_IIC00_ SCL_low

概要	SCL 信号をロウに立ち下げます。	
説明	スタート・コンディション発行後、通信動作に移るために、CKO0 レジスタを操作して SCL 信号をロウにし、ロウ幅を確保するための時間を確保します。	
引数	なし	
リターン値	なし	
備考	なし	

[関数名] R_IIC00_SCL_Time

概要	SCL 信号のパルス幅の時間を確保	
説明	SCL 信号のパルス幅（1.3us）を確保します。	
引数	なし	
リターン値	なし	
備考	なし	

[関数名] get_slave _Addr

概要	EEPROM の I2C バスでのアドレスを算出します。	
説明	内部の EEPROM 制御用の変数領域に設定された情報から、 EEPROM のメモリセル・アドレスを I2C バスのスレーブ・アドレスに組み込む情報を算出し、実際の I2C バスで使用するスレーブ・アドレスを算出します。	
引数	なし	
リターン値	CY フラグ：	= 0：ブロック番号は正常 = 1：ブロック番号はエラー
備考	なし	

5.8 フローチャート

図 5.5に本アプリケーションノートの全体フローを示します。

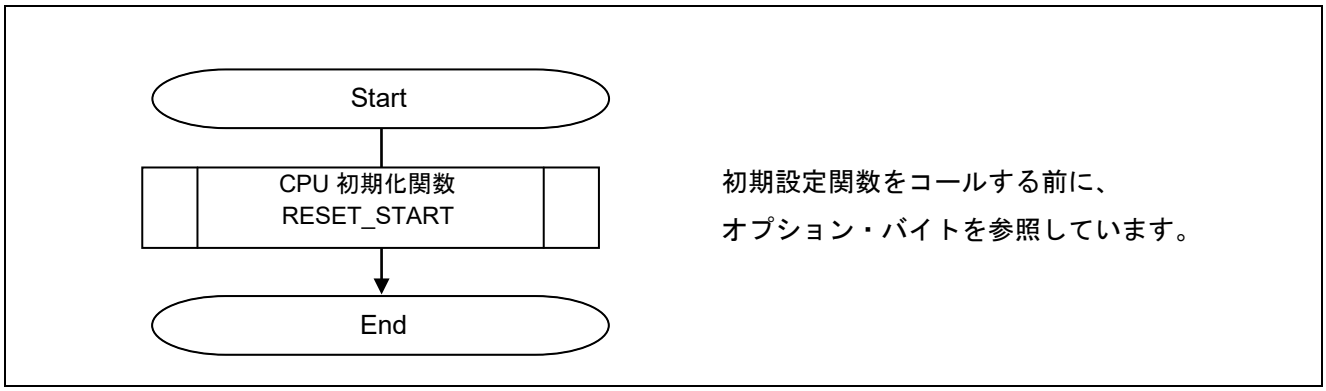


図 5.5 全体フロー

5.8.1 CPU 初期化関数

図 5.6に CPU 初期化関数のフローを示します。

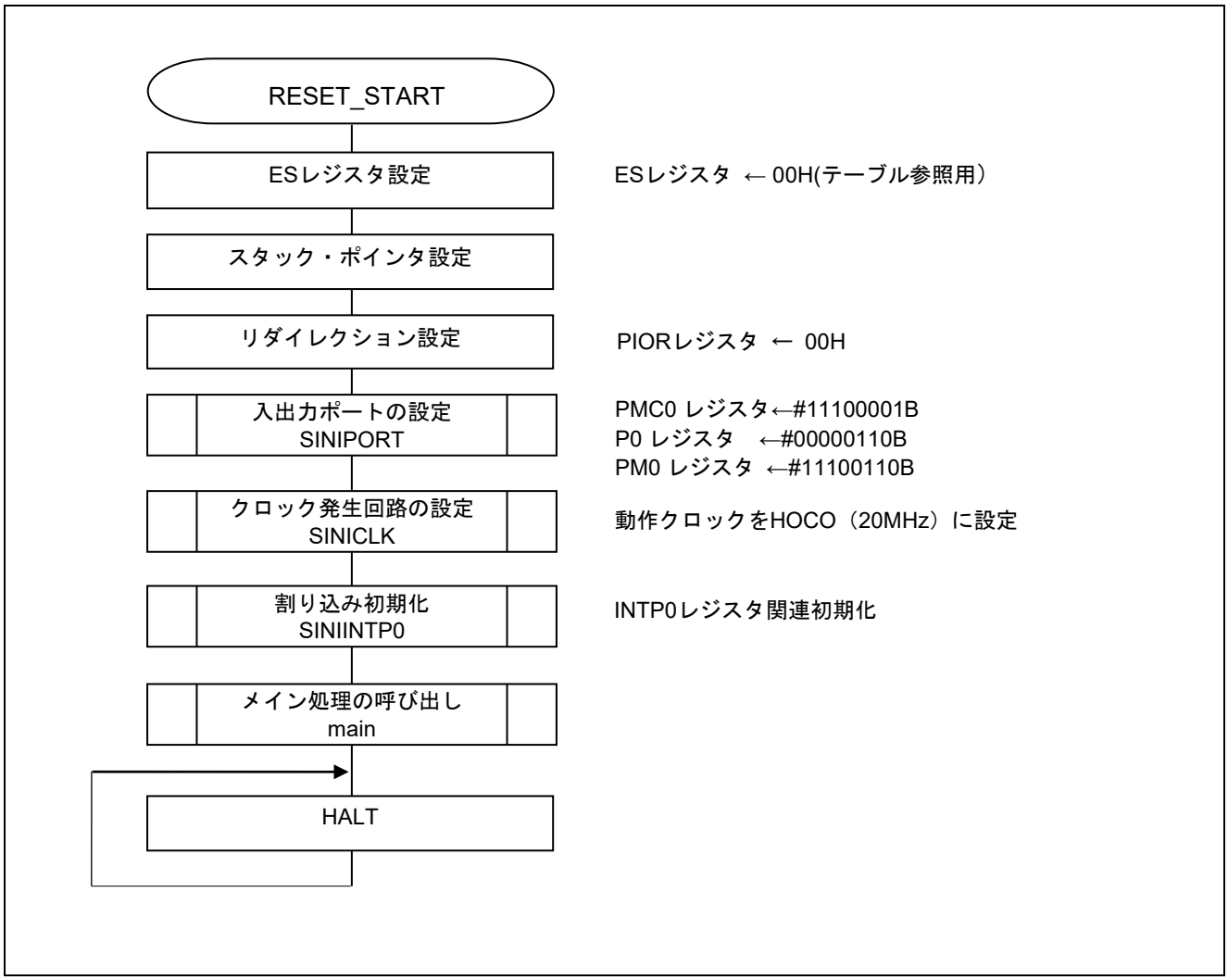


図 5.6 CPU 初期化関数のフロー

5.8.2 入出力ポート設定

図 5.7に入出力ポート設定関数のフローを示します。

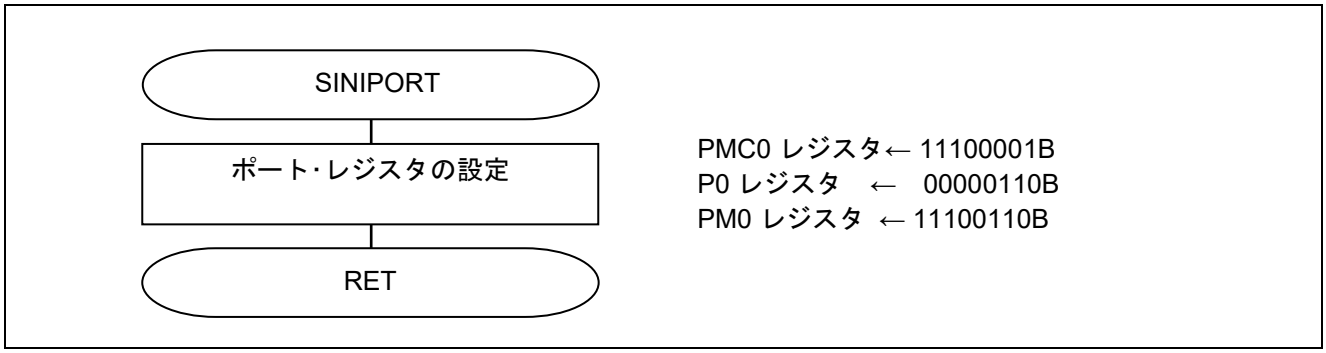


図 5.7 入出力ポート設定関数のフロー

注意 未使用ポートの設定については、RL78／G10 初期設定（R01AN1454JJ）アプリケーションノート“フローチャート”を参照して下さい。

ポート・モードの設定

・ポート・モード・コントロール・レジスタ 0(PMC0）
アナログ入力／デジタル入出力の設定
・ポート・レジスタ 0(P0）
各ポートの出力ラッチの設定
・ポート・モード・レジスタ 0(PM0）
各ポートの入出力モードの選択

略号：PMC0

7	6	5	4	3	2	1	0
1	1	1	PMC04	PMC03	PMC02	PMC01	1
1	1	1	**0**	**0**	**0**	**0**	1

ビット 4 - 1

PMC0n	P0n 端子のデジタル入出力／アナログ入力の選択(n = 1–4)
0	**デジタル入出力（アナログ入力以外の兼用機能）**
1	アナログ入力

略号：P0

7	6	5	4	3	2	1	0
0	0	0	P04	P03	P02	P01	P00
0	0	0	0	0	**1**	**1**	**0**

ビット 2 - 1

P0n	P0n 端子の出力データ制御
0	0 を出力
1	**1 を出力**

ビット 0

P00	P00 端子の出力データ制御
0	**0 を出力**
1	1 を出力

略号：PM0

7	6	5	4	3	2	1	0
1	1	1	PM04	PM03	PM02	PM01	PM00
1	1	1	0	0	**1**	**1**	**0**

ビット 2 - 1

PM0n	P0n 端子の入出力モードの選択
0	出力モード(出力バッファ・オン)
1	**入力モード(出力バッファ・オフ)**

ビット 0

PM0n	P0n 端子の入出力モードの選択
0	**出力モード(出力バッファ・オン)**
1	入力モード(出力バッファ・オフ)

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

5.8.3 クロック発生回路

図 5.8にクロック発生回路の設定のフローを示します。

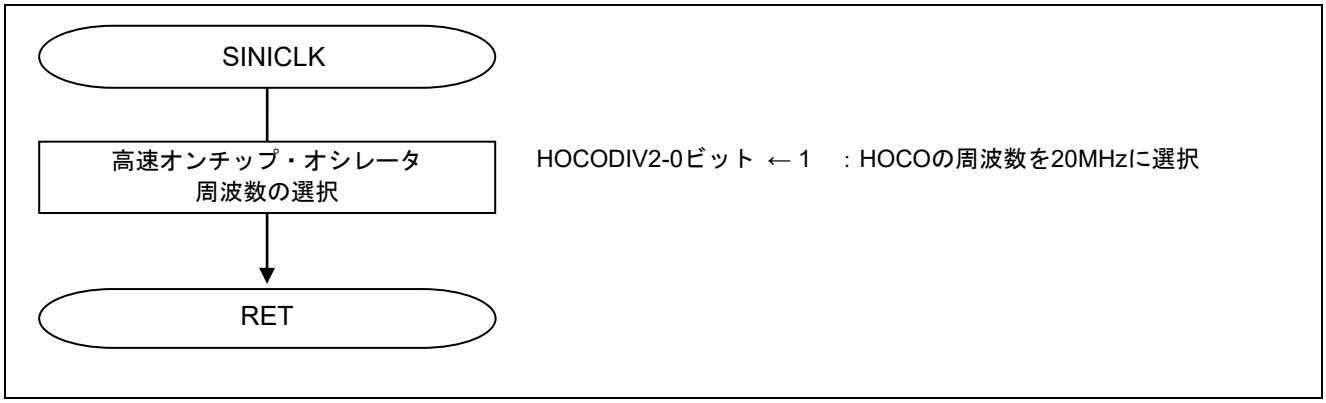


図 5.8 クロック発生回路の設定

高速オンチップ・オシレータ周波数の選択

・高速オンチップ・オシレータ周波数選択レジスタ(HOCODIV)
高速オンチップ・オシレータの周波数を選択します。

略号：HOCODIV

7	6	5	4	3	2	1	0
0	0	0	0	0	HOCODIV2	HOCODIV1	HOCODIV0
0	0	0	0	0	**0**	**0**	**1**

ビット 2 - 0

HOCODIV 2	HOCODIV 1	HOCODIV 0	高速オンチップ・オシレータ・クロック周波数の選択
0	**0**	**1**	**20MHz**
0	1	0	10MHz
0	1	1	5MHz
1	0	0	2.5MHz
1	0	1	1.25MHz
上記以外			設定禁止

注意 レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

5.8.4 割り込み設定

図 5.9に割り込み設定フローを示します。

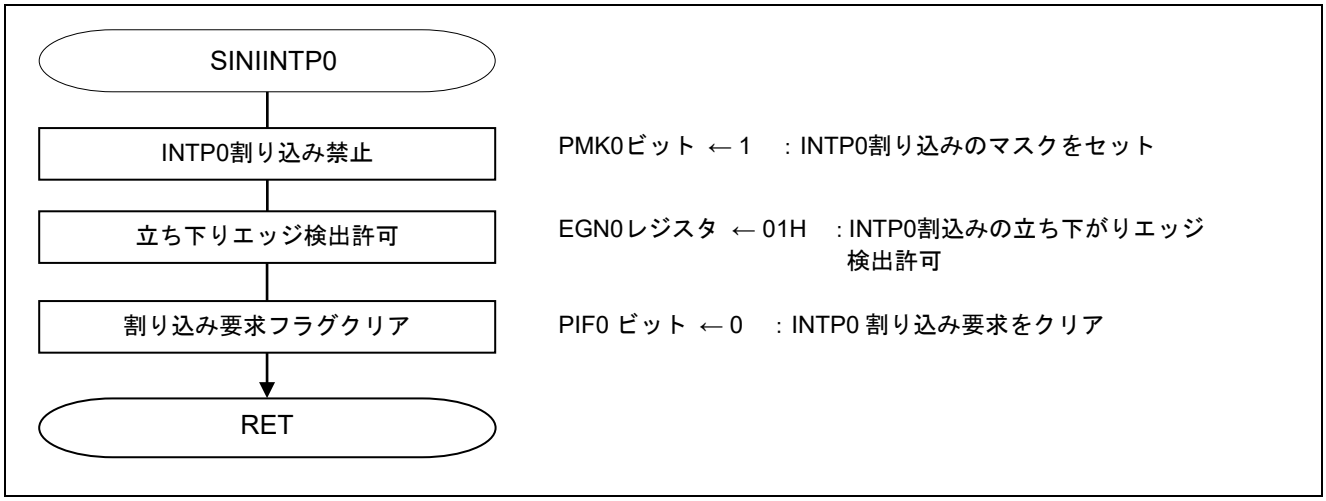


図 5.9 割り込み設定フロー

割り込み設定
- 割り込みマスク・フラグ・レジスタ(MK0L)
  割り込みマスクの設定
- 立ち下がりエッジ許可レジスタ(EGN0)
  立ち下がりエッジ許可の設定
- 割り込み要求フラグ・レジスタ(IF0L)
  割り込み要求フラグのクリア

略号：MK0L

7	6	5	4	3	2	1	0
TMMK00	TMMK01H	SREMK0	SRMK0	STMK0 CSIMK00 IICMK00	PMK1	PMK0	WDTIMK
x	x	x	x	x	x	**1**	x

ビット 1

PMK0	割り込み処理の制御
0	割り込み処理許可
1	**割り込み処理禁止**

略号： EGN0

7	6	5	4	3	2	1	0
EGN7	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0
x	x	x	x	x	x	x	**1**

EGP0	EGN0	INTP0 端子の有効エッジの選択
0	0	エッジ検出禁止
0	**1**	**立ち下がりエッジ検出**
1	0	立ち上がりエッジ検出
1	1	両エッジ検出

略号：IF0L

7	6	5	4	3	2	1	0
TMIF00	TMIF01H	SREIF0	SRIF0	STIF0 CSIIF00 IICIF00	PIF1	PIF0	WDTIIF
x	x	x	x	x	x	**0**	x

ビット 1

PIF0	割り込み要求フラグ
0	**割り込み要求信号が発生していない**
1	割り込み要求信号が発生し、割り込み要求状態

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

5.8.5 メイン処理

図 5.10、図 5.11、図 5.12、図 5.13にメイン処理フローを示します。

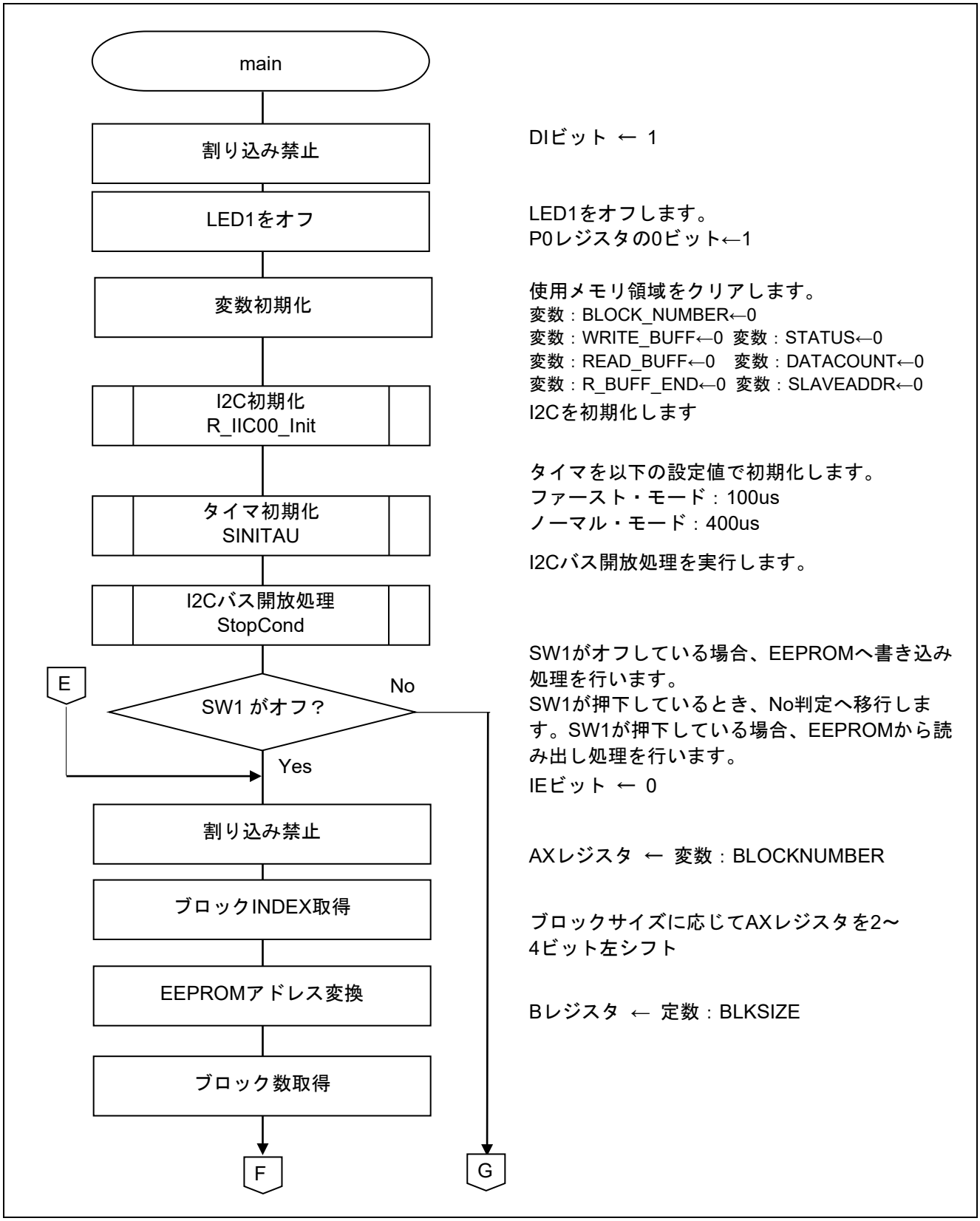
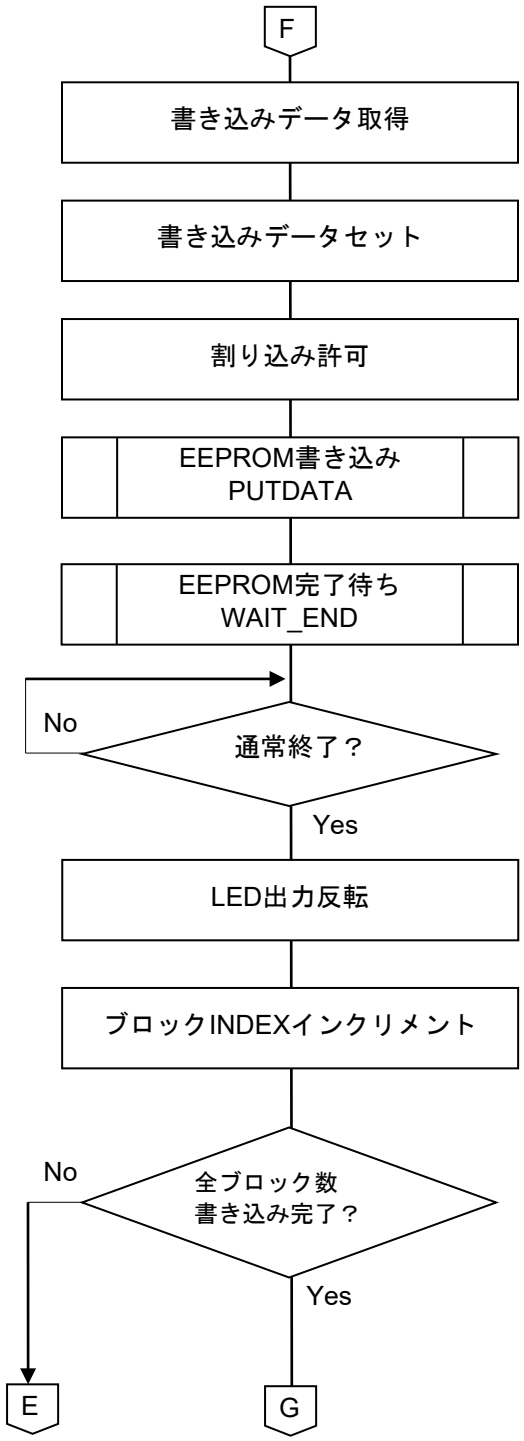


図 5.10 メイン処理(1/4)



ここではEEPROMへ書き込み処理を行います。
Aレジスタ←Aレジスタ+変数：READ_BUFF-1
Aレジスタ←Aレジスタ+Bレジスタ

EEPROMへ書き込むデータをメモリへ準備します。
変数：WRITE_BUFF-1[Bレジスタ]←Aレジスタ

IEビット ← 1

EEPROMへの書き込み関数を呼び出し、
割り込み処理を開始します。

EEPROMへの書き込み完了を待ちます。

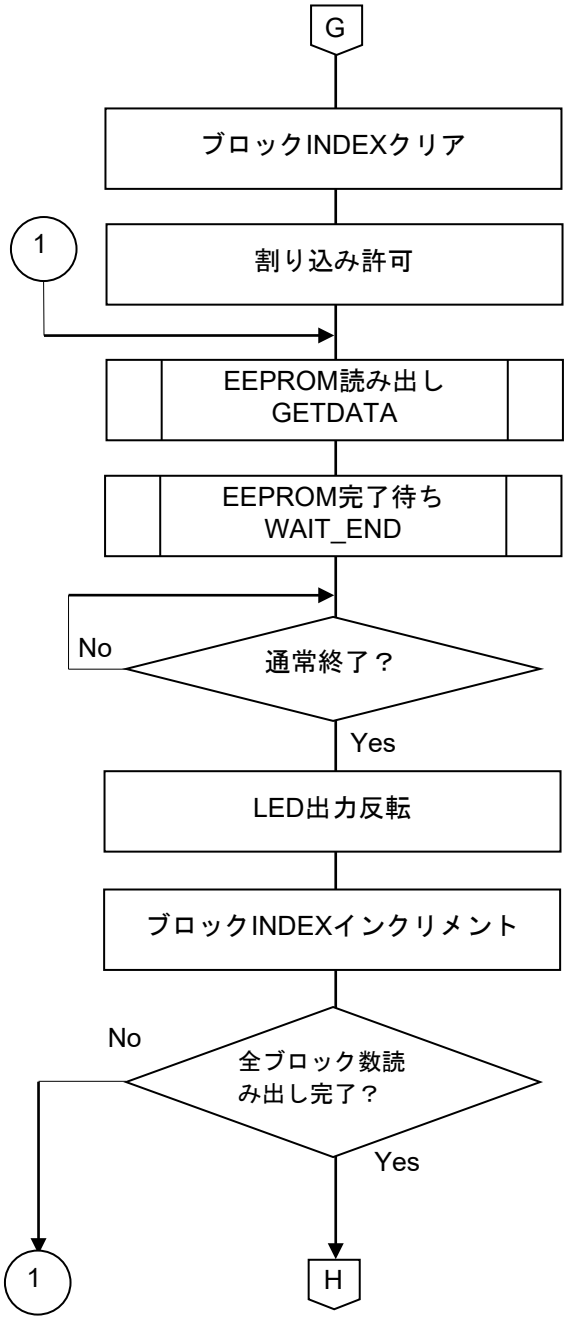
エラー終了した場合、無限ループします。
WAIT_ENDの戻り値としてCYフラグがセットされた時、No判定へ移行します。

P0レジスタ←P0レジスタ ^ 0x01

変数：BLOCKNUMBER←BLOCKNUMBER+1
AXレジスタ ← 変数：BLOCKNUMBER

EEPROMのブロック数分、書き込み処理を繰り返します。
AXレジスタと定数：BLKNOを比較します。
CYフラグがセットされた時(定数：BLKNOがAXレジスタより大きい）、No判定へ移行します。

図 5.11 メイン処理(2/4)



ここではEEPROMへ読み出し処理を行います。

変数：BLOCKNUMBER←0

IEビット ← 1

EEPROMへの読み出し関数を呼び出し、
割り込み処理を開始します

EEPROMへの読み出し完了を待ちます。

エラー終了した場合、無限ループします。
WAIT_ENDの戻り値としてCYフラグがセットされた時、No判定へ移行します。

P0レジスタ←P0レジスタ ^ 0x01

変数：BLOCKNUMBER←BLOCKNUMBER+1
AXレジスタ ← 変数：BLOCKNUMBER

EEPROMのブロック数分、読み出し処理を繰り返します。
AXレジスタと定数：BLKNOを比較します。
CYフラグがセットされた時、(定数：BLKNOがAXレジスタより大きい）、No判定へ移行します。

図 5.12 メイン処理(3/4)

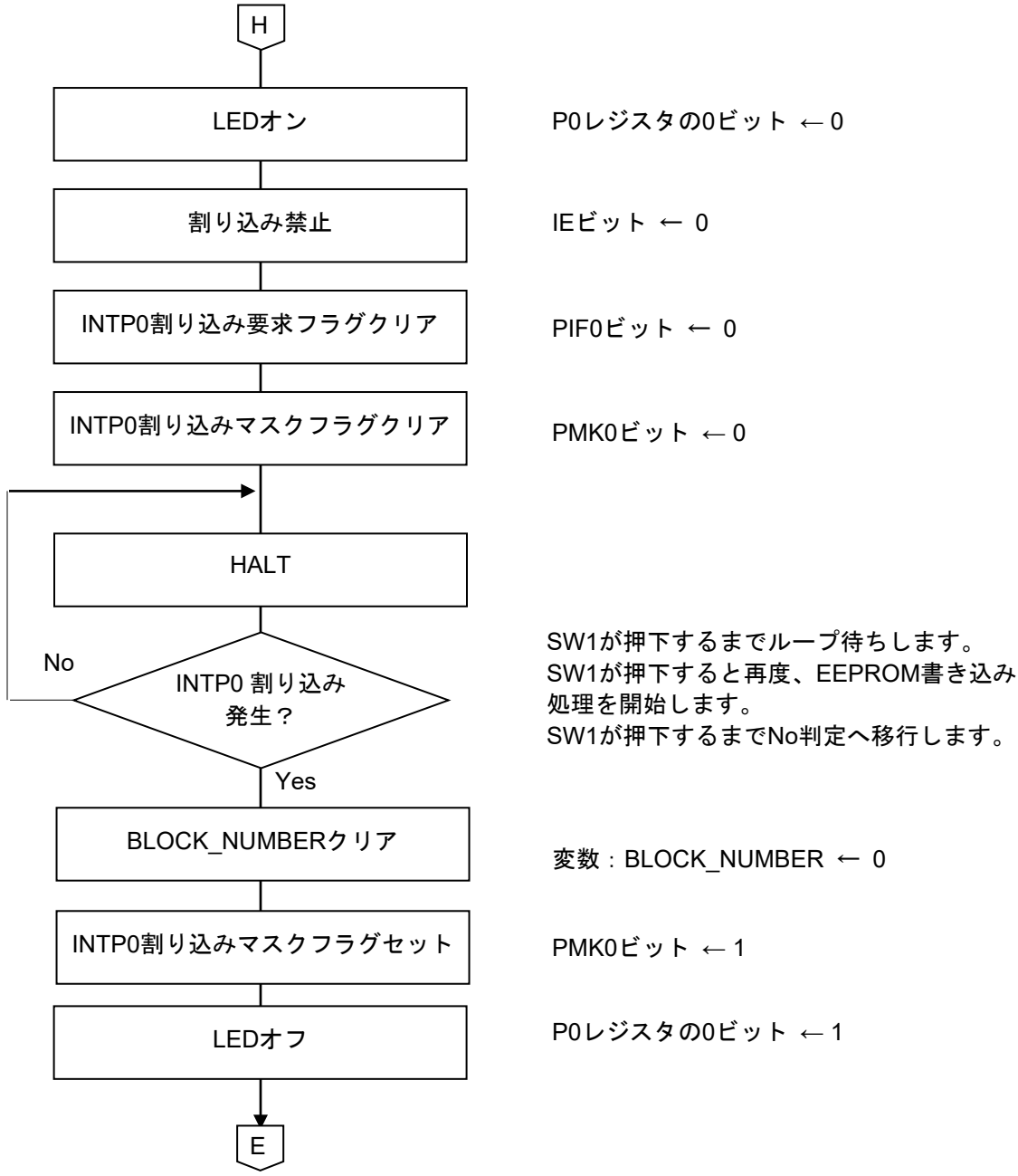


図 5.13 メイン処理(4/4)

5.8.6 IIC00 初期設定

図 5.14に IIC00 初期化(R_IIC00_Init)のフローチャートを示します。IIC 初期設定では、SAU0 のチャネル 0 を IIC00 に設定します。IIC00 設定では、ファースト・モードを選択します。SAU の簡易 I2C 機能では転送クロックのデューティを自由に設定する事はできないため、SCL 信号のロウ・レベル幅が I2C バスの規格値（1.3μs）を満足するように転送クロックを設定する必要があります。そのため、ファースト・モードは、400kbps ではなく、384kbps 程度の転送速度になります。

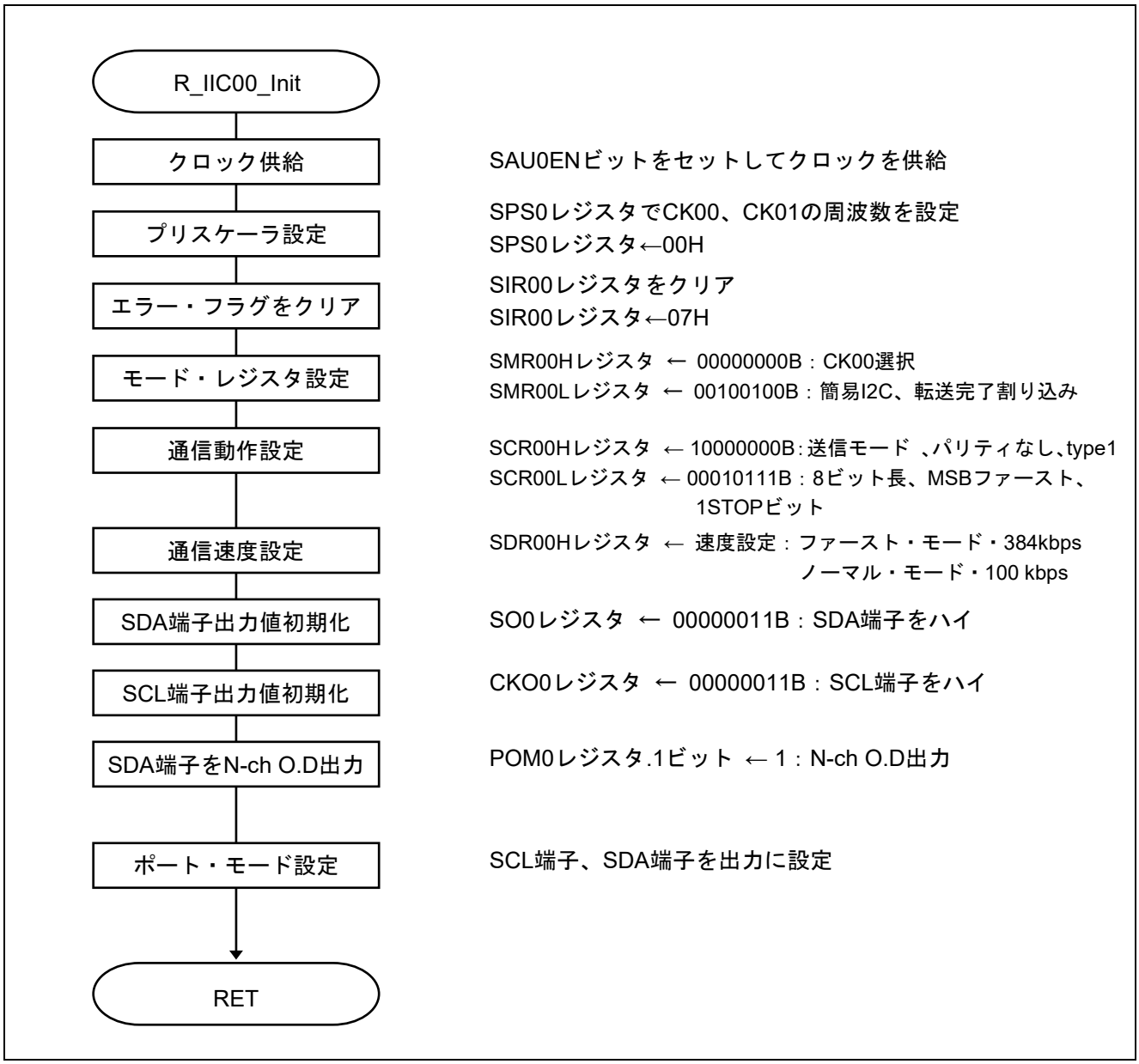


図 5.14 IIC 初期設定

シリアル・アレイ・ユニット SAU0EN へのクロック供給開始
・周辺イネーブル・レジスタ 0(PER0)
・入力クロック供給許可

略号：PER0

7	6	5	4	3	2	1	0
TMKAEN 注	CMPEN 注	ADCEN	IICA0EN 注	0	SAU0EN	0	TAU0EN
x	x	x	x	0	**1**	0	X

注 16 ピン製品のみ

ビット 2

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止 ・シリアル・アレイ・ユニット 0 で使用する SFR へのライト不可 ・シリアル・アレイ・ユニット 0 はリセット状態
1	入力クロック供給許可 ・シリアル・アレイ・ユニット 0 で使用する SFR へのリード／ライト可

シリアル･クロック周波数の設定
・シリアル・クロック選択レジスタ 0(SPS0)
シリアル・アレイ・ユニット 0 の動作クロックを選択

略号：SPS0

7	6	5	4	3	2	1	0
PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
0	**0**	**0**	**0**	**0**	**0**	**0**	**0**

ビット 7 - 0

PRS 0n3	PRS 0n2	PRS 0n1	PRS 0n0	動作クロック(CKn)の選択 (n = 0、 1)					
					f_{CLK} = 1.25MHz	f_{CLK} = 2.5MHz	f_{CLK} = 5MHz	f_{CLK} = 10MHz	f_{CLK} = 20MHz
0	**0**	**0**	**0**	**f_{CLK}**	1.25 MHz	2.5 MHz	5 MHz	10 MHz	**20 MHz**
0	0	0	1	$f_{CLK}/2$	625 kHz	1.25 MHz	2.5 MHz	5 MHz	10 MHz
0	0	1	0	$f_{CLK}/2^2$	313 kHz	625 kHz	1.25 MHz	2.5 MHz	5 MHz
0	0	1	1	$f_{CLK}/2^3$	156 kHz	313 kHz	625 kHz	1.25 MHz	2.5 MHz
0	1	0	0	$f_{CLK}/2^4$	78 kHz	156 kHz	313 kHz	625 kHz	1.25 MHz
0	1	0	1	$f_{CLK}/2^5$	39 kHz	78 kHz	156 kHz	313 kHz	625 kHz
0	1	1	0	$f_{CLK}/2^6$	19.5 kHz	39 kHz	78 kHz	156 kHz	313 kHz
0	1	1	1	$f_{CLK}/2^7$	9.8 kHz	19.5 kHz	39 kHz	78 kHz	156 kHz
1	0	0	0	$f_{CLK}/2^8$	4.9 kHz	9.8 kHz	19.5 kHz	39 kHz	78 kHz
1	0	0	1	$f_{CLK}/2^9$	2.5 kHz	4.9 kHz	9.8 kHz	19.5 kHz	39 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.22 kHz	2.5 kHz	4.9 kHz	9.8 kHz	19.5 kHz
1	0	1	1	$f_{CLK}/2^{11}$	625 Hz	1.22 kHz	2.5 kHz	4.9 kHz	9.8 kHz
1	1	0	0	$f_{CLK}/2^{12}$	313 Hz	625 Hz	1.22 kHz	2.5 kHz	4.9 kHz
1	1	0	1	$f_{CLK}/2^{13}$	152 Hz	313 Hz	625 Hz	1.22 kHz	2.5 kHz
1	1	1	0	$f_{CLK}/2^{14}$	78Hz	152 Hz	313 Hz	625 Hz	1.22 kHz
1	1	1	1	$f_{CLK}/2^{15}$	39Hz	78Hz	152 Hz	313 Hz	625 Hz

シリアル・フラグ・クリア・トリガ・レジスタ 0 のクリア

・シリアル・フラグ・クリア・トリガ・レジスタ(SIR0n)

・エラー関連のフラグクリア

略号：SIR0n

7	6	5	4	3	2	1	0
0	0	0	0	0	FECT0n 注	PECT0n	OVCT0n
0	0	0	0	0	**1**	**1**	**1**

注 SIR01 レジスタのみ

ビット 2

FECT0n	チャネル n のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	**SSR0n レジスタの FEF0n ビットを 0 にクリアする**

ビット 1

PECT0n	チャネル n のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	**SSR0n レジスタの PEF0n ビットを 0 にクリアする**

ビット 0

OVCT0n	チャネル n のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	**SSR0n レジスタの OVF0n ビットを 0 にクリアする**

送信チャネルの動作モード設定

・シリアル・モード・レジスタ 0(SMR00H、SMR00L）
割り込み要因
動作モード
転送クロックの選択
f_{MCK} の選択

略号：SMR00H

7	6	5	4	3	2	1	0
CKS00	CCS00	0	0	0	0	0	0
0	**0**	0	0	0	0	0	0

SMR00L

7	6	5	4	3	2	1	0
0	0	1	0	0	MD002	MD001	MD000
0	0	1	0	0	**1**	**0**	**0**

ビット 7 (SMR00H）

CKS00	チャネル 0 の動作クロック（f_{MCK}）の選択
0	**SPS0 レジスタで設定した動作クロック CK00**
1	SPS0 レジスタで設定した動作クロック CK01

ビット 6 (SMR00H）

CCS00	チャネル 0 の転送クロック（f_{TCLK}）の選択
0	**CKS00 ビットで指定した動作クロック f_{MCK} の分周クロック**
1	SCKp 端子からの入力クロック f_{SCK}(CSI モードのスレーブ転送）

ビット 2 – 1 (SMR00L）

MD002	MD001	チャネル 0 の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	**0**	**簡易 I2C モード**
1	1	設定禁止

ビット 0 (SMR00L）

MD000	チャネル 0 の割り込み要因の選択
0	**転送完了割り込み**
1	バッファ空き割り込み (転送データが SDR0nL レジスタからシフト・レジスタに転送されたタイミングで発生）

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

送信チャネルの通信動作設定

・シリアル通信動作レジスタ 0(SCR00H、SCR00L）
データ長の設定、データ転送順序、動作モード

略号：SCR00H

7	6	5	4	3	2	1	0
TXE00	RXE00	DAP00	CKP00	0	EOC00	PTC001	PTC000
1	**0**	0	0	0	**0**	0	0

ビット 7 - 6

TXE00	RXE00	チャネル 0 の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	**0**	**送信のみを行う**
1	1	送受信を行う

ビット 2

EOC00	エラー割り込み信号（INTSRE0）のマスク可否の選択
0	**エラー割り込み INTSRE0 をマスクする(INTSR0 はマスクされない）**
1	エラー割り込み INTSRE0 の発生を許可する(エラー発生時に INTSR0 はマスクされる）

送信チャネル転送クロックの設定

・シリアル・データ・レジスタ 0(SDR00H、SDR00L）
転送クロック周波数　：　不定

略号：SDR00H (分周設定レジスタ）

7	6	5	4	3	2	1	0
0/1	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**	0

SDR00L (送受信バッファ・レジスタ）

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0

ビット 7 – 1 (SDR00H）

SDR00H[7:1]							動作クロックの分周による転送クロック設定
0	0	0	0	0	0	0	f_{MCK}/2
0	0	0	0	0	0	1	f_{MCK} /4
0	0	0	0	0	1	0	f_{MCK} /6
0	0	0	0	0	1	1	f_{MCK} /8
・ ・	・ ・	・ ・	・ ・	・ ・	・ ・	・ ・	・ ・
1	1	1	1	1	1	0	f_{MCK} /254
1	1	1	1	1	1	1	f_{MCK} /256

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

送信チャネルのシリアル出力レジスタ 0 設定
・シリアル出力レジスタ 0(SO0)
シリアル出力レベル設定

略号：SO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SO01 注	SO00
0	0	0	0	0	**0**	**1**	**1**

注：16 ピン製品のみ

ビット 1 - 0

SO01	SO00	シリアル出力レジスタ 0 の設定
1	**1**	**シリアル・データ出力値が“1”**
0	0	シリアル・データ出力値が“0”

送信チャネルのシリアル・クロック出力設定
・シリアル・クロック出力レジスタ 0(CKO0)
通信開始設定

略号：CKO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	CKO01	CKO00
0	**0**	0	0	0	0	**1**	**1**

ビット 1 - 0

CKO01	CKO00	チャネル n のシリアル・クロック出力
1	**1**	**シリアル・クロック出力値が“1”**
0	0	シリアル・クロック出力値が“0”

ポート出力モード・レジスタ設定
・ポート出力モード・レジスタ 0(POM0)
SDA オープン・ドレイン設定

略号：POM0

7	6	5	4	3	2	1	0
POM07 注	POM06 注	0	0	0	0	POM01	POM00
x	x	0	0	0	**0**	**1**	x

注：16 ピン製品：のみ

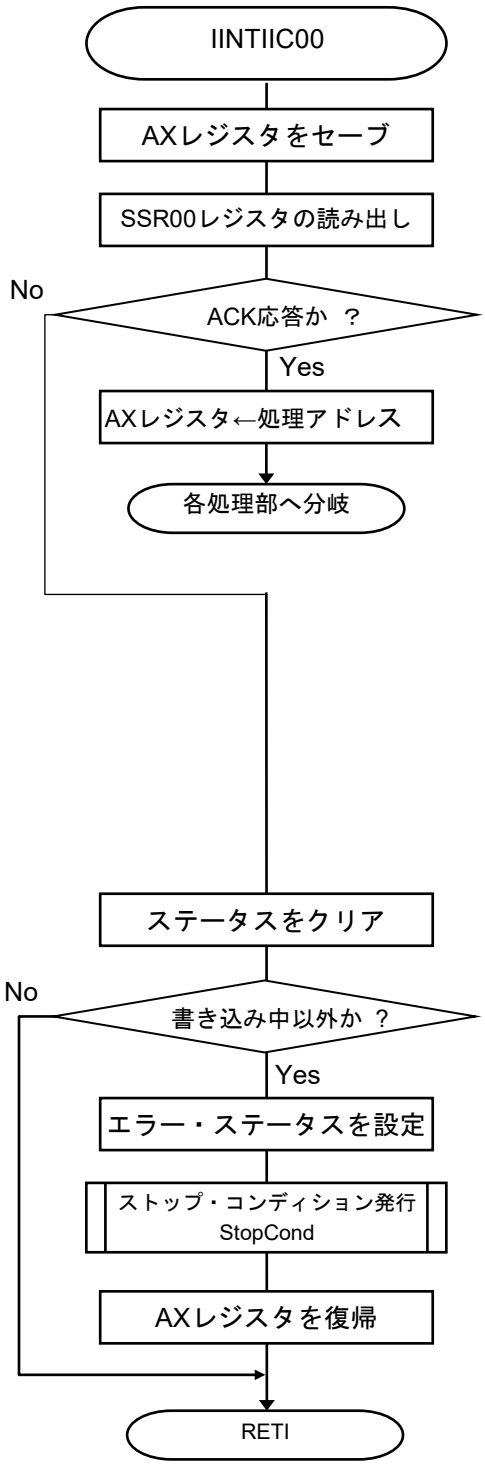
ビット 1

POM01	CSI、 UART モードでのデータ転送順序の選択
0	通常出力モード
1	**N-ch オープン・ドレイン出力（VDD 耐圧）モード**

5.8.7 INTIIC00 割り込みエントリ処理

図 5.15に INTIIC00 割り込みエントリ処理（IINTIIC00）のフローチャートを示します。INTIIC00 割り込み処理で EEPROM からの応答を確認します。ACK 応答であれば、事前に格納された変数 NEXTADR の値のア

ドレス（実際に処理を行うルーチンのアドレス）に分岐します。NACK 応答であれば、EEPROM の書き込み状態を確認します。書き込み中（変数 STATUS が AFT_TX）の場合はそのまま処理を終了し、その他の場合にはエラー処理を実行します。



処理で使用するAXレジスタの内容をスタック領域にセーブ

I2C通信の状態を確認するためにSSR00レジスタの内容を読み出し

NACK応答なら、通信状態確認へ
SSR00レジスタの1ビットがセットされた場合、No判定

変数：NEXTADRの値をAXレジスタに読み出し

AXレジスタに格納されたアドレスに分岐します。
分岐先は以下のフローチャートに記載します。

- R_IIC00_Tx_addr1 ：上位アドレス送信
- R_IIC00_Tx_addr2 ：下位アドレス送信
- R_IIC00_TxDataST ：データ送信開始処理
- R_IIC00_TxData ：データ送信
- R_EEPROM_WT_END ：データ書き込み完了
- R_IIC00_Rx_RST ：リスタート
- R_IIC00_RxDataST ： I2Cデータ受信開始
- R_IIC00_RxData ： I2Cデータ受信
- R_IIC00_Rx_Last ：最終データ受信

SSR00レジスタのエラー・ステータスをクリア

EEPROMでの書き込み中(変数：STATUS==定数：AFT_TX)であれば、No判定として処理を終了

変数：STATUSにエラー・ステータスを設定

I2Cバスにストップ・コンディションを発行

AXレジスタの内容をスタック領域から復帰

図 5.15 INTIIC00 割り込みエントリ処理

5.8.8 EEPROM 上位アドレス送信処理

図 5.16に EEPROM 上位アドレス送信処理（R_IIC00_Tx_addr1）のフローチャートを示します。32K ビット以上の EEPROM のみで使用する処理ルーチンです。16K ビット以下の EEPROM の制御では、$IF 文により何も処理がない状態になり、直接 EEPROM 下位アドレス送信処理（R_IIC00_Tx_addr2）が起動します。

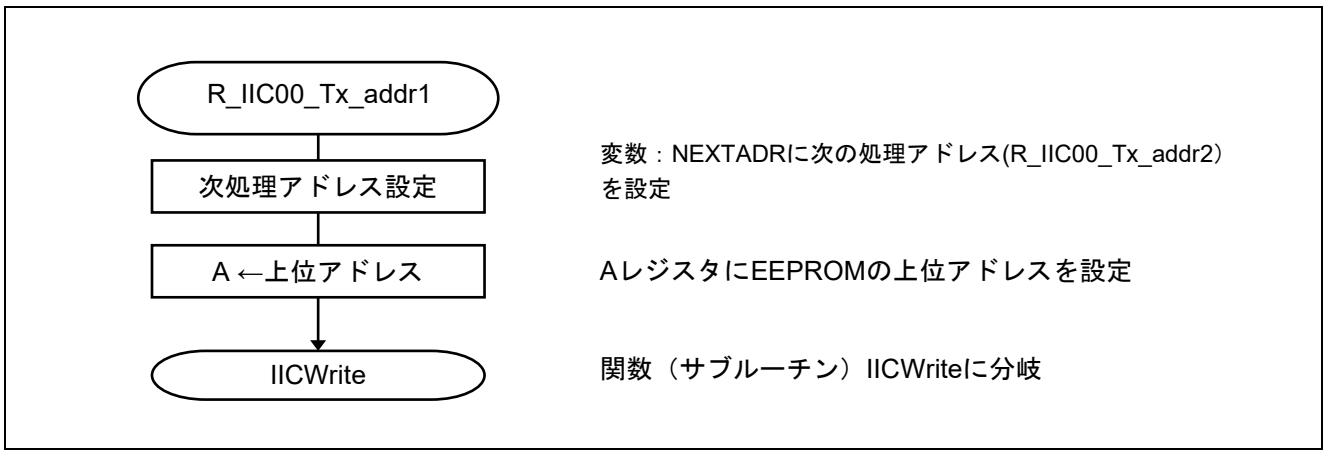


図 5.16 EEPROM 上位アドレス送信処理（R_IIC00_Tx_addr1）

5.8.9 EEPROM 下位アドレス送信処理

図 5.17に EEPROM 下位アドレス送信処理（R_IIC00_Tx_addr2）のフローチャートを示します。スレーブ･アドレスで選択したEEPROMに対するメモリセルのアドレス指定を行います。32K ビット以上 EEPROM では下位のアドレスの送信（指定）になります。

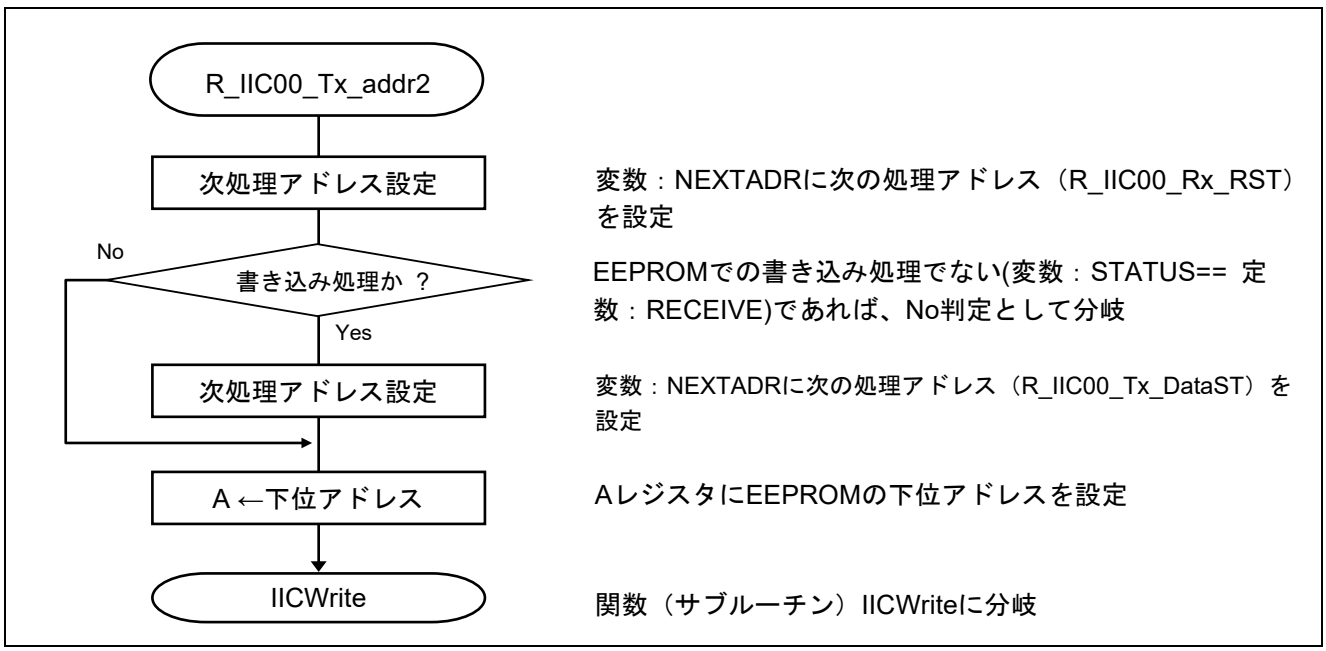


図 5.17 EEPROM 下位アドレス送信処理（R_IIC00_Tx_addr2）

5.8.10 リスタート処理の設定

図 5.18にリスタート処理（R_IIC00_Rx_RST）のフローチャートを示します。EEPROM のアドレス送信完了後、EEPROM からデータ読み出しを行うため I2C バスの通信方向をマスタ受信に切り替えます。

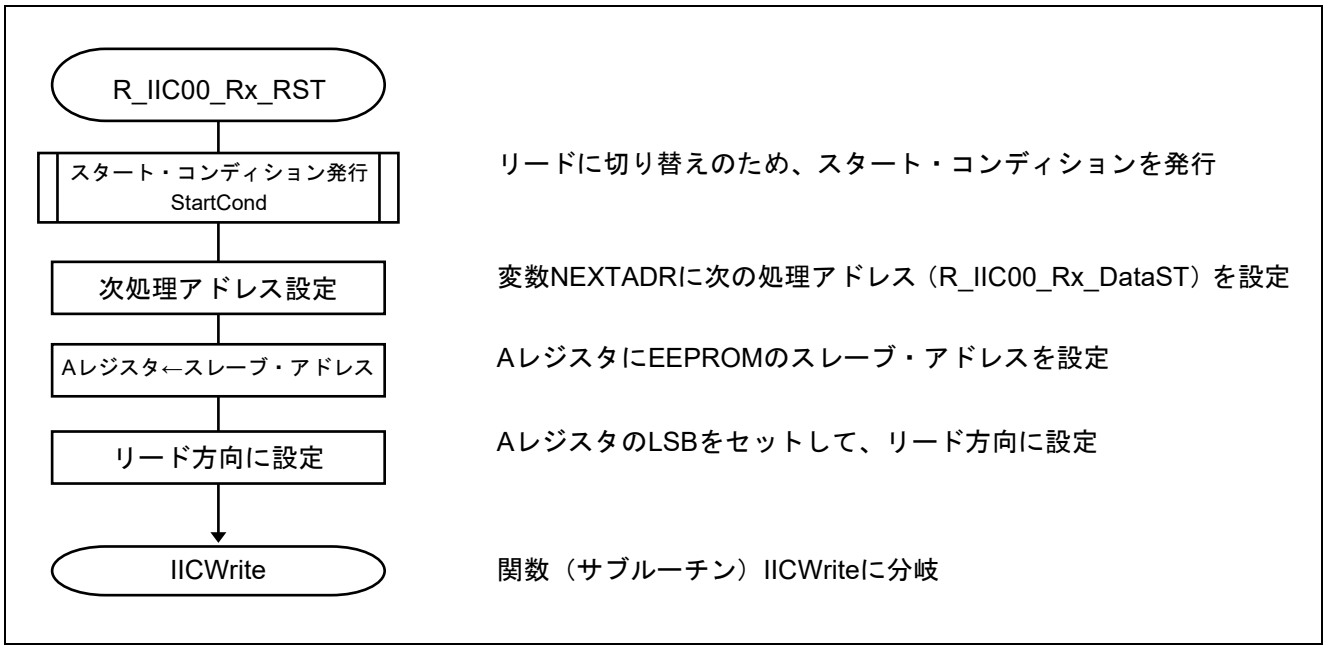


図 5.18 リスタート処理

5.8.11 I2C 書き込み処理

図 5.19に I2C 書き込み処理（IICWrite）のフローチャートを示します。この処理は、A レジスタのデータを I2C バスに送信してから割り込み処理を抜けるための共通ルーチンです。

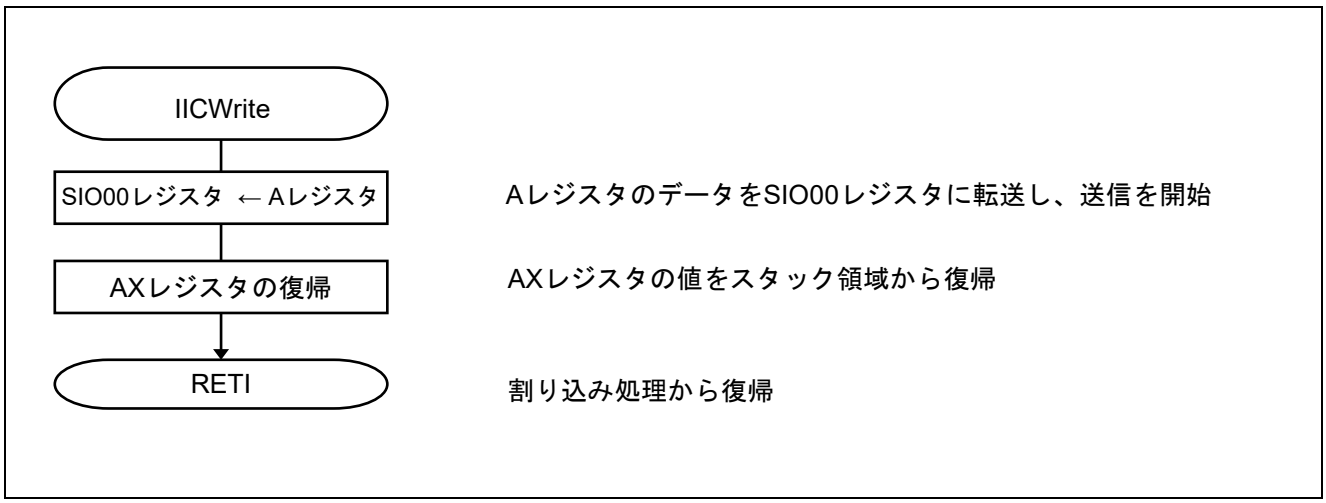


図 5.19 I2C 書き込み処理

5.8.12 I2C データ受信開始処理

図 5.20に I2C データ受信開始処理（R_IIC00_RxDataST）のフローチャートを示します。リスタート後のマスタ受信でのスレーブ・アドレス送信完了の処理ルーチンです。IIC00 を一旦停止して、IIC00 を送信から受信に切り替え再起動させます。SIO00 にダミー・データを書き込み、受信処理を開始します。

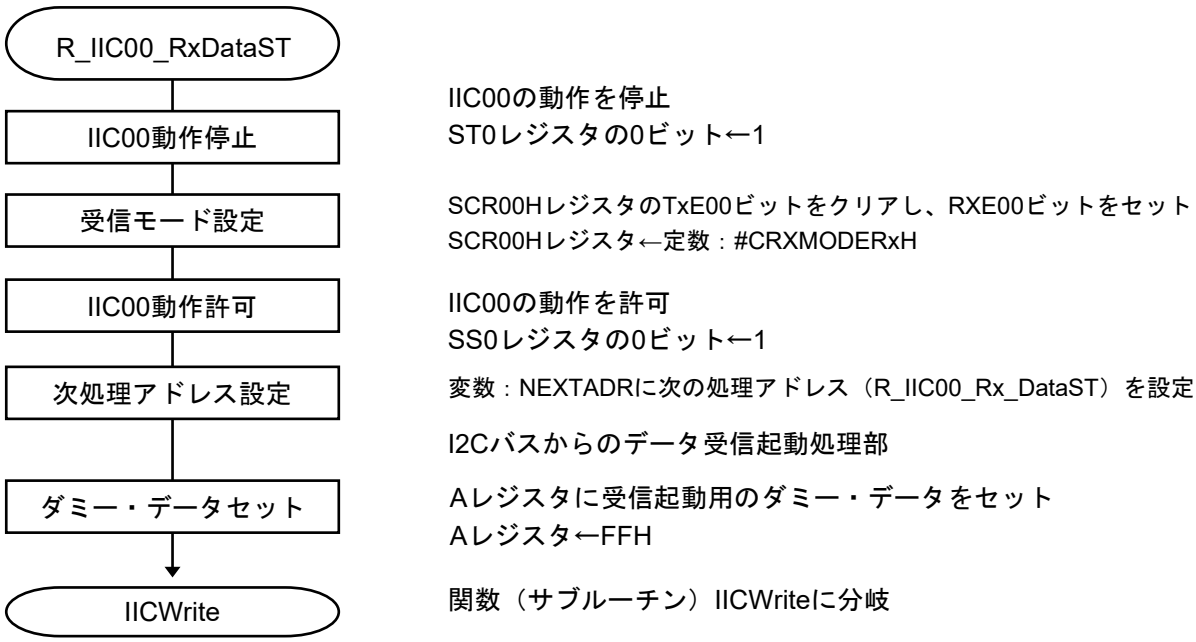


図 5.20 I2C データ受信開始処理

5.8.13 I2C データ受信処理

図 5.21に I2C データ受信処理（R_IIC00_RxData）のフローチャートを示します。受信したデータをバッファに格納します。次の受信データが最後のデータの場合、マスタが NACK 応答するために、IIC00 のデータ出力を禁止して受信を起動します。

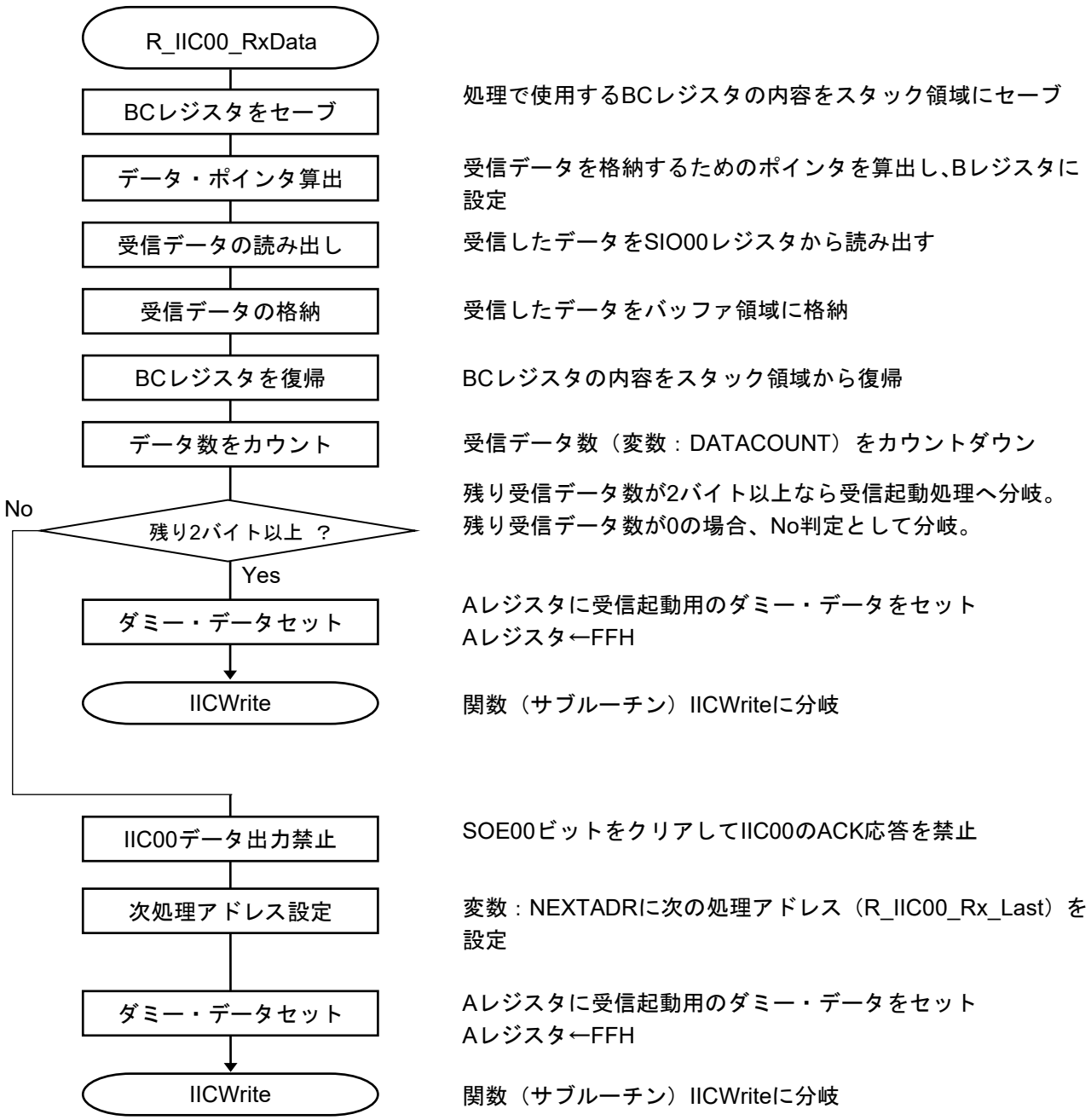


図 5.21 I2C データ受信処理

5.8.14 最終データ受信処理

図 5.22に最終データ受信処理（R_IIC00_RxLast）のフローチャートを示します。最後の受信データをバッファに格納し、IIC00 の受信動作を停止します。ストップ・コンディションを発行して、ステータス（変数 STATUS）を受信完了に設定します。

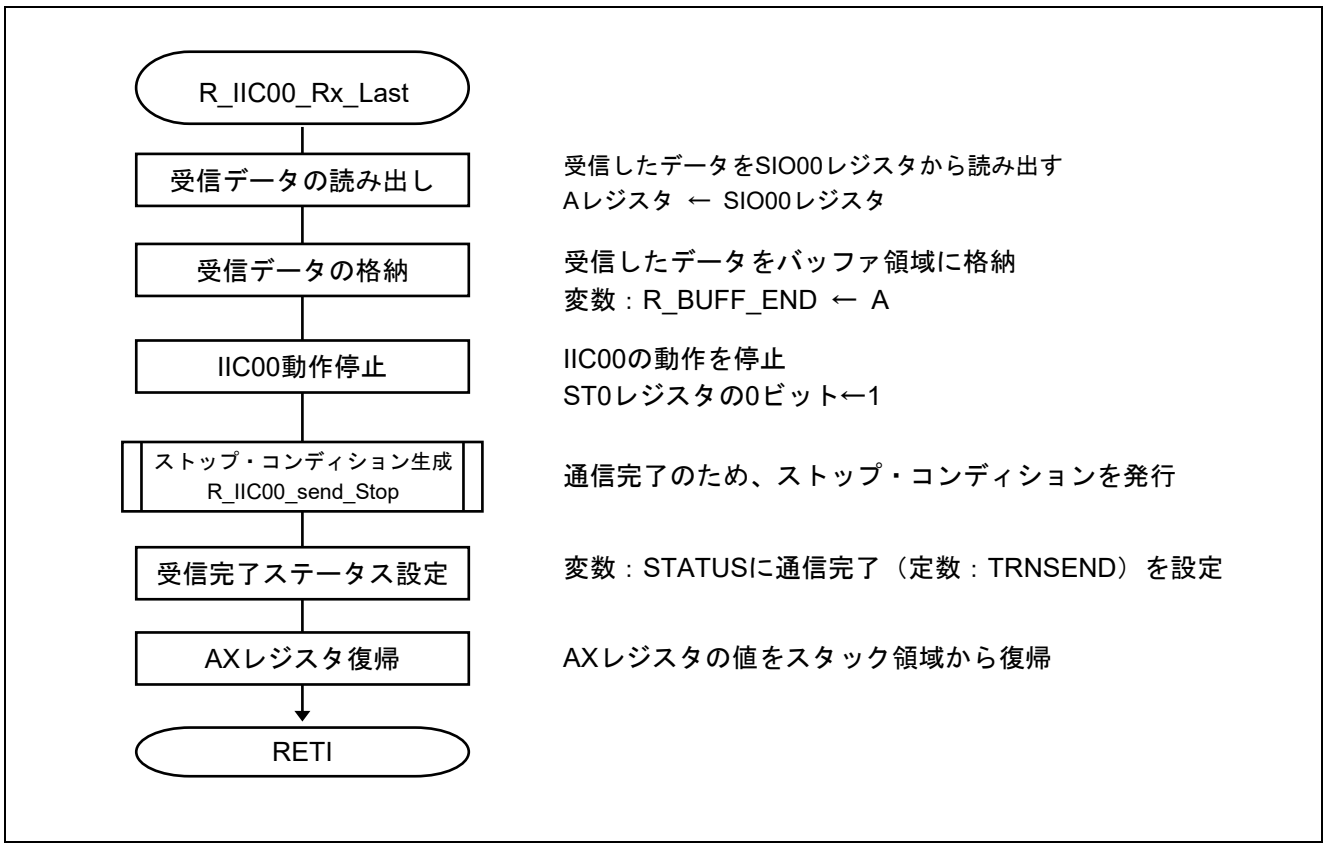


図 5.22 最終データ受信処理

5.8.15 データ送信開始処理

図 5.23にデータ送信開始処理（R_IIC00_TxDataST）のフローチャートを示します。EEPROM へのデータ送信開始処理です。変数 NEXTADR に次の処理アドレス（R_IIC00_ TxData）を設定します。設定後、データ送信処理（TxDATASUB）に分岐して最初のデータを送信します。

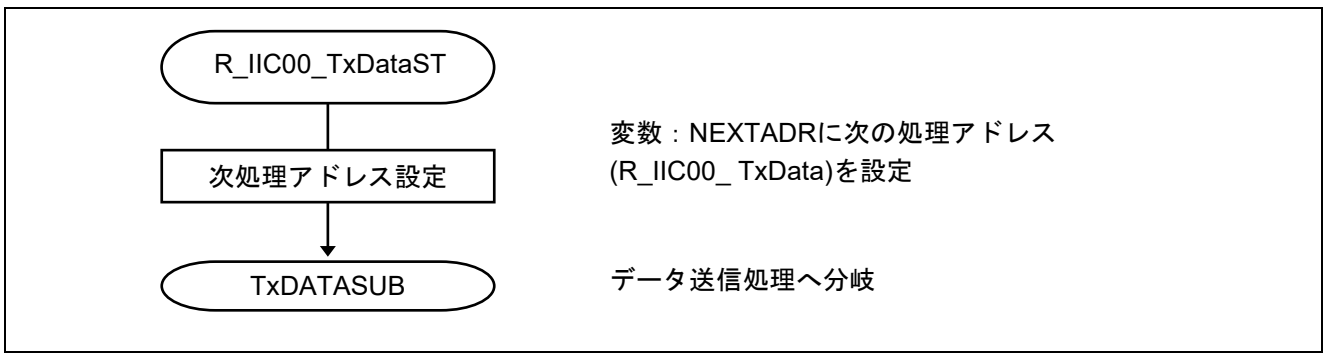


図 5.23 データ送信開始処理

5.8.16 データ送信処理

図 5.24にデータ送信処理（R_IIC00_TxData）のフローチャートを示します。1 バイトのデータ送信完了処理です。送信データが残っていれば、引き続いてバッファからデータを読み出して送信します。送信データが無くなったら、ストップ・コンディション（メモリセルへの書き込み開始）を発行します。その後、EEPROM の書き込み完了を確認するために、ファースト・モード時は 100μs(ノーマルモード時は 400μs)のインターバル・タイマを起動します。

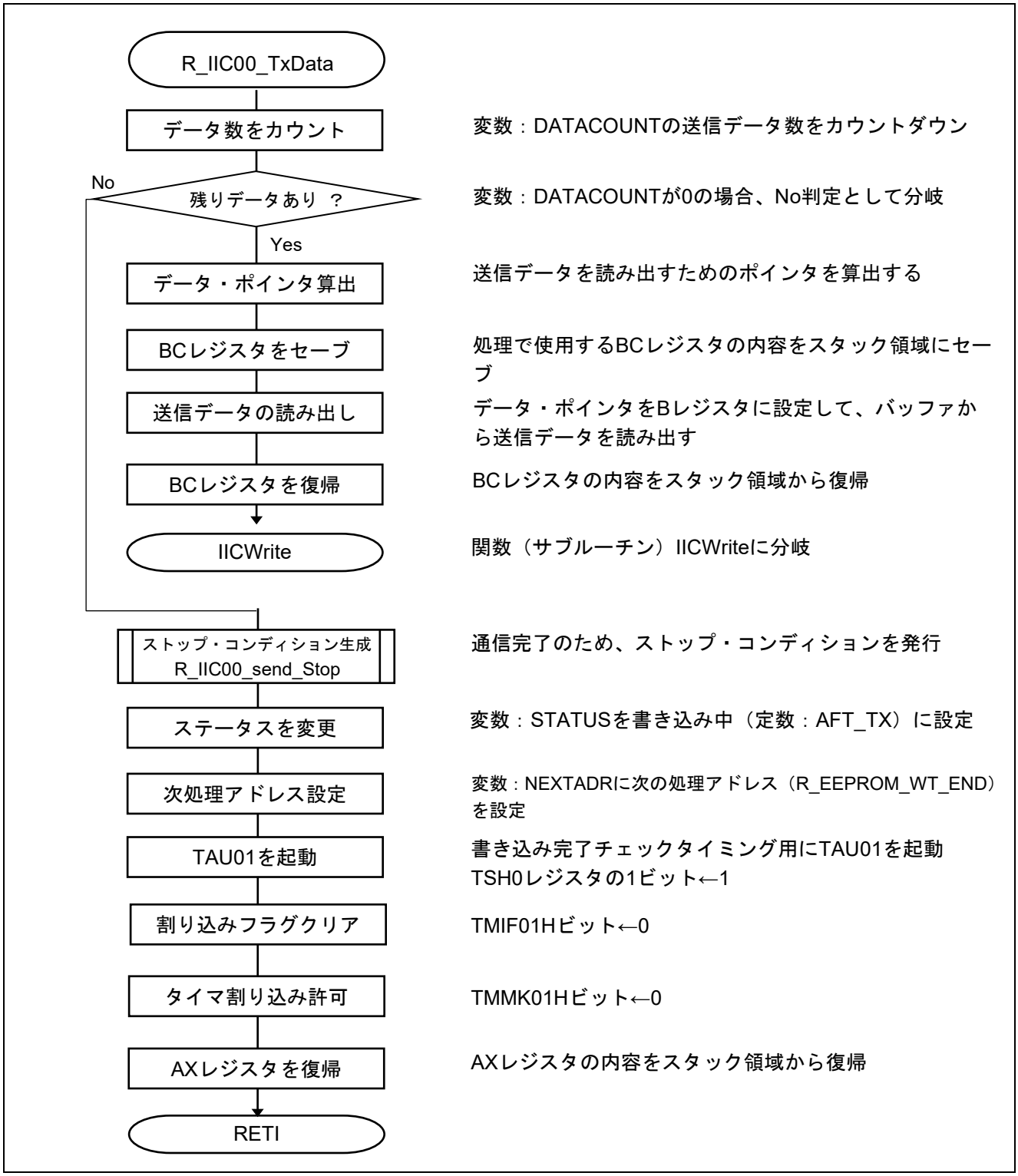


図 5.24 データ送信処理

5.8.17 データ書き込み完了処理

図 5.25にデータ書き込み完了処理（R_EEPROM_WT_END）のフローチャートを示します。書き込みデータが正常に EEPROM に受信された場合の処理です。この処理で EPROM への書き込み処理が完了します。

図 5.25 データ書き込み完了処理

5.8.18 データ書き込み完了チェック処理

図 5.26にデータ書き込み完了チェック処理（IINTTM01H）のフローチャートを示します。インターバル割り込み処理で EEPROM に対して送信モードでスレーブ・アドレスの送信を起動します。スレーブ・アドレス送信に対する EEPROM からの応答は IINTIIC00 で処理します。

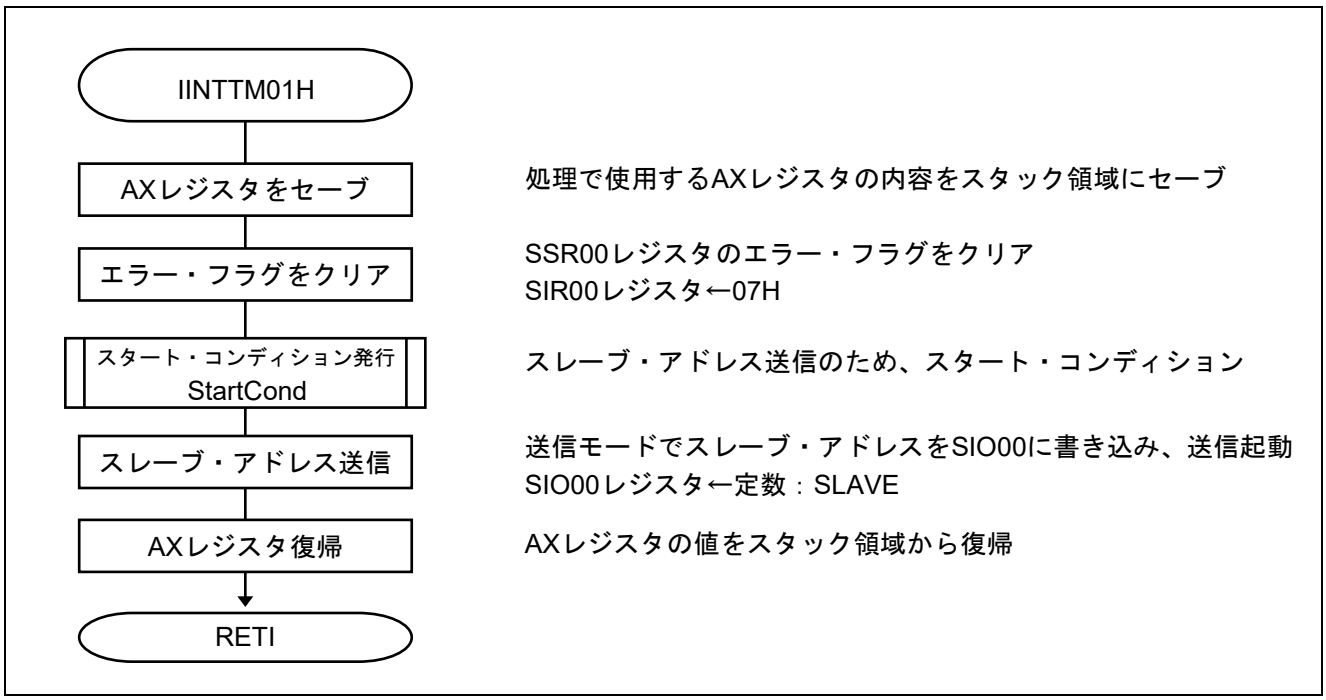
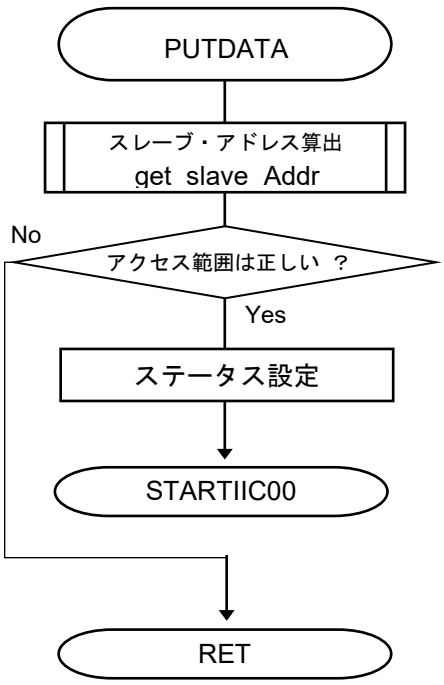


図 5.26 データ書き込み完了チェック処理

5.8.19 指定ブロックへの書き込み開始処理

図 5.27に指定ブロックへの書き込み開始処理（PUTDATA）のフローチャートを示します。



指定されたブロック番号からスレーブ・アドレスを算出し、ブロック番号がEEPROMに収まらなければ、エラーとして処理を終了

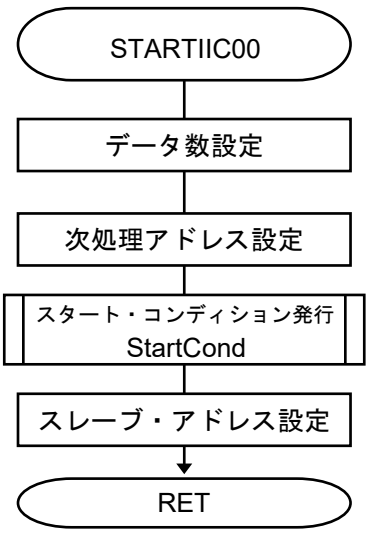
get_slave_Addrの戻り値としてCYフラグがセットされた時、No判定へ移行

ステータスを送信に設定
変数：STATUS←定数：#TRANSMIT

図 5.27 指定ブロックへの書き込み開始処理

5.8.20 I2C バスアクセス開始

図 5.28に I2C バスアクセス開始（STARTIIC00）のフローチャートを示します。
この処理は、I2C バスアクセスを開始するための共通ルーチンです。



転送データ数としてブロックの大きさを設定
変数：DATACOUNT←定数：#BLKSIZE

変数：NEXTADRに次の処理アドレス(R_IIC00_Tx_addr1）を設定

I2Cバスにスタート・コンディションを発行

SIO00レジスタにスレーブ・アドレスを書き込み
A←変数：SLAVEADDR
SIO00レジスタ←A

図 5.28 I2C バスアクセス開始

5.8.21 指定ブロック読み出し開始処理

図 5.29に指定ブロック読み出し開始処理（GETDATA）のフローチャートを示します。

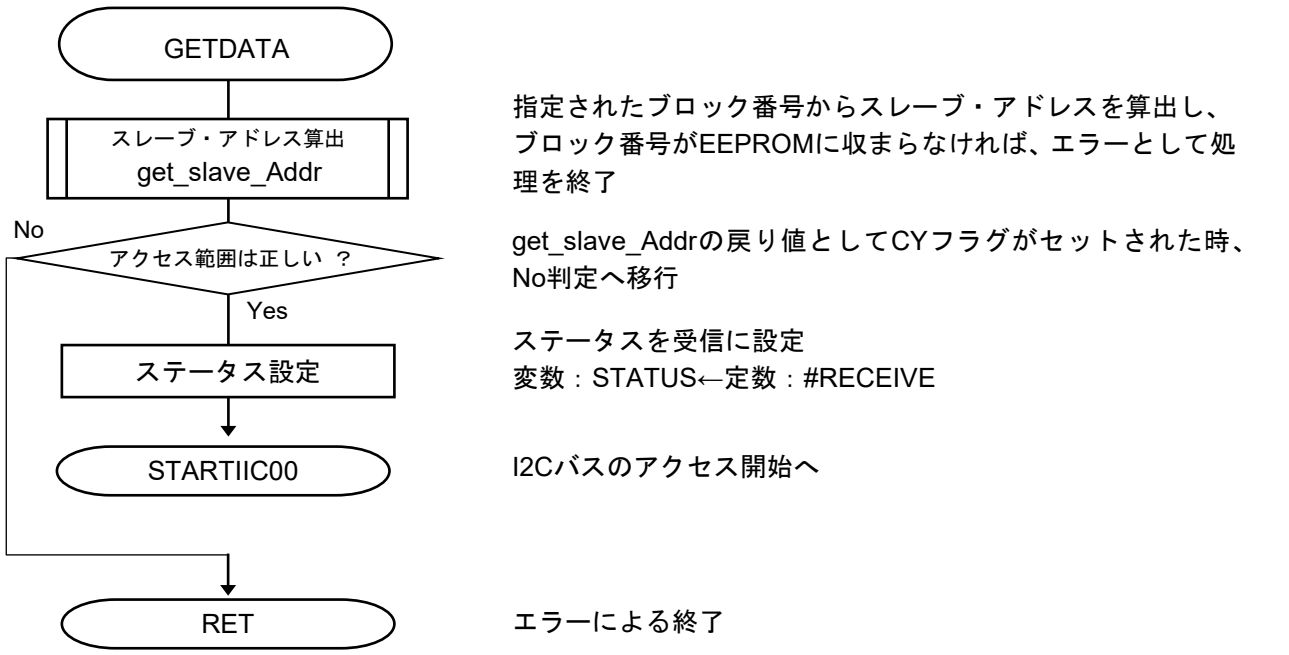


図 5.29 指定ブロック読み出し開始処理（GETDATA）

5.8.22 読み出し状況確認処理

図 5.30に読み出し状況確認処理(GET_CHK)のフローチャートを示します。書き込み状況確認処理（PUT_CHK）と読み出し状況確認処理(GET_CHK)は同一処理になります。

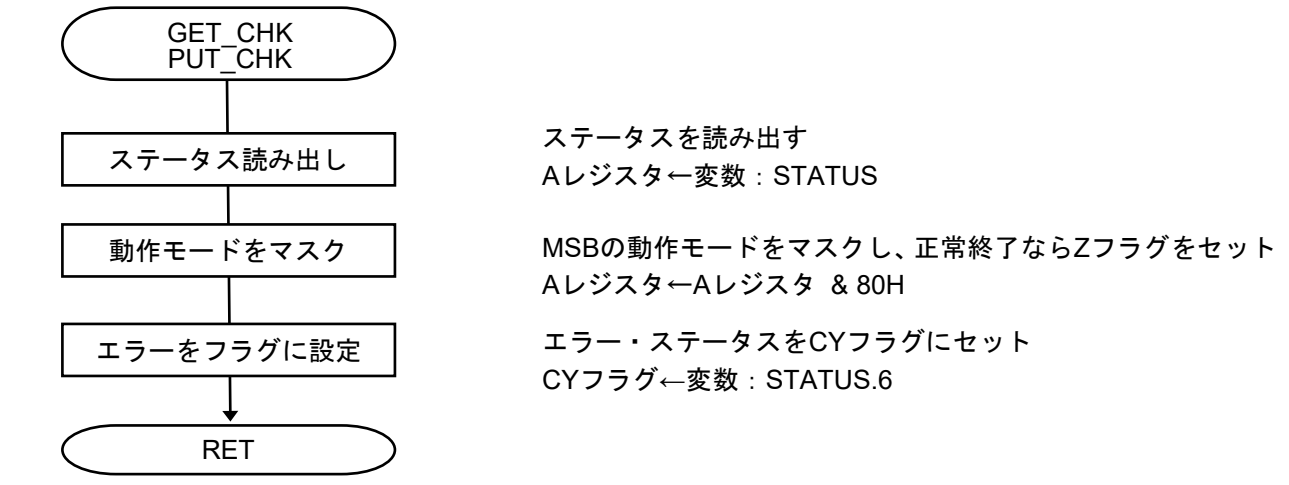


図 5.30 読み出し状況確認処理

5.8.23 書き込み／読み出し完了待ち処理

図 5.31に書き込み／読み出し完了待ち処理（WAIT_END）のフローチャートを示します。

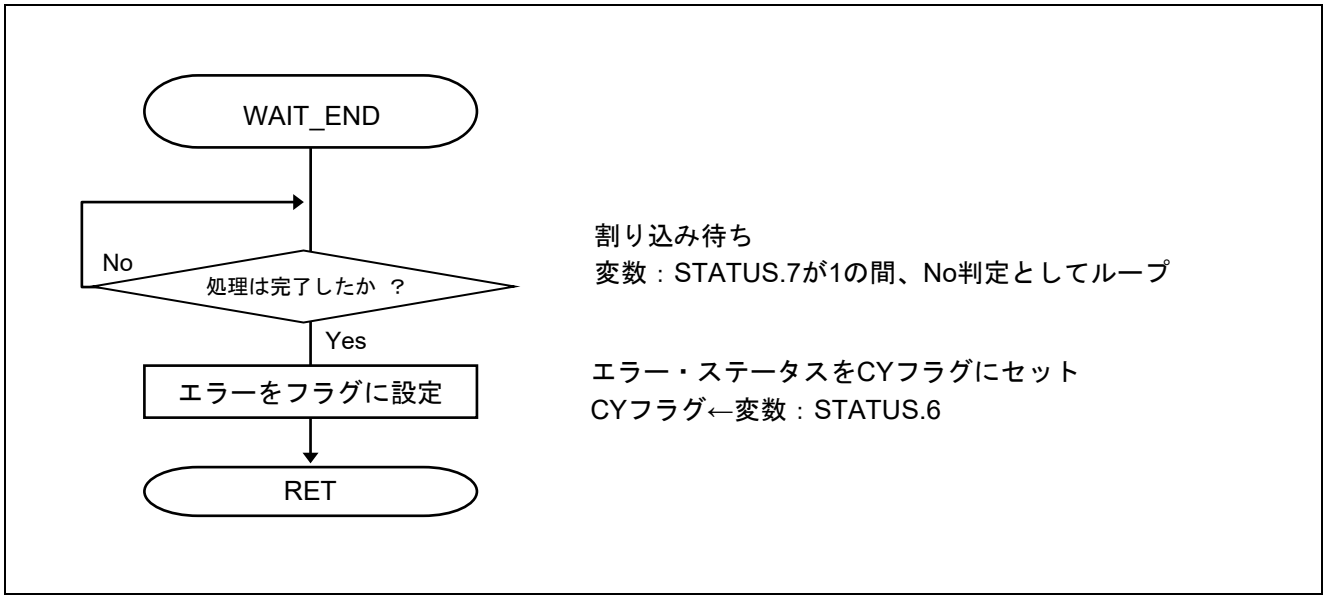


図 5.31 書き込み／読み出し完了待ち処理

5.8.24 ストップ・コンディション発行

図 5.32にストップ・コンディション発行（StopCond）のフローチャートを示します。

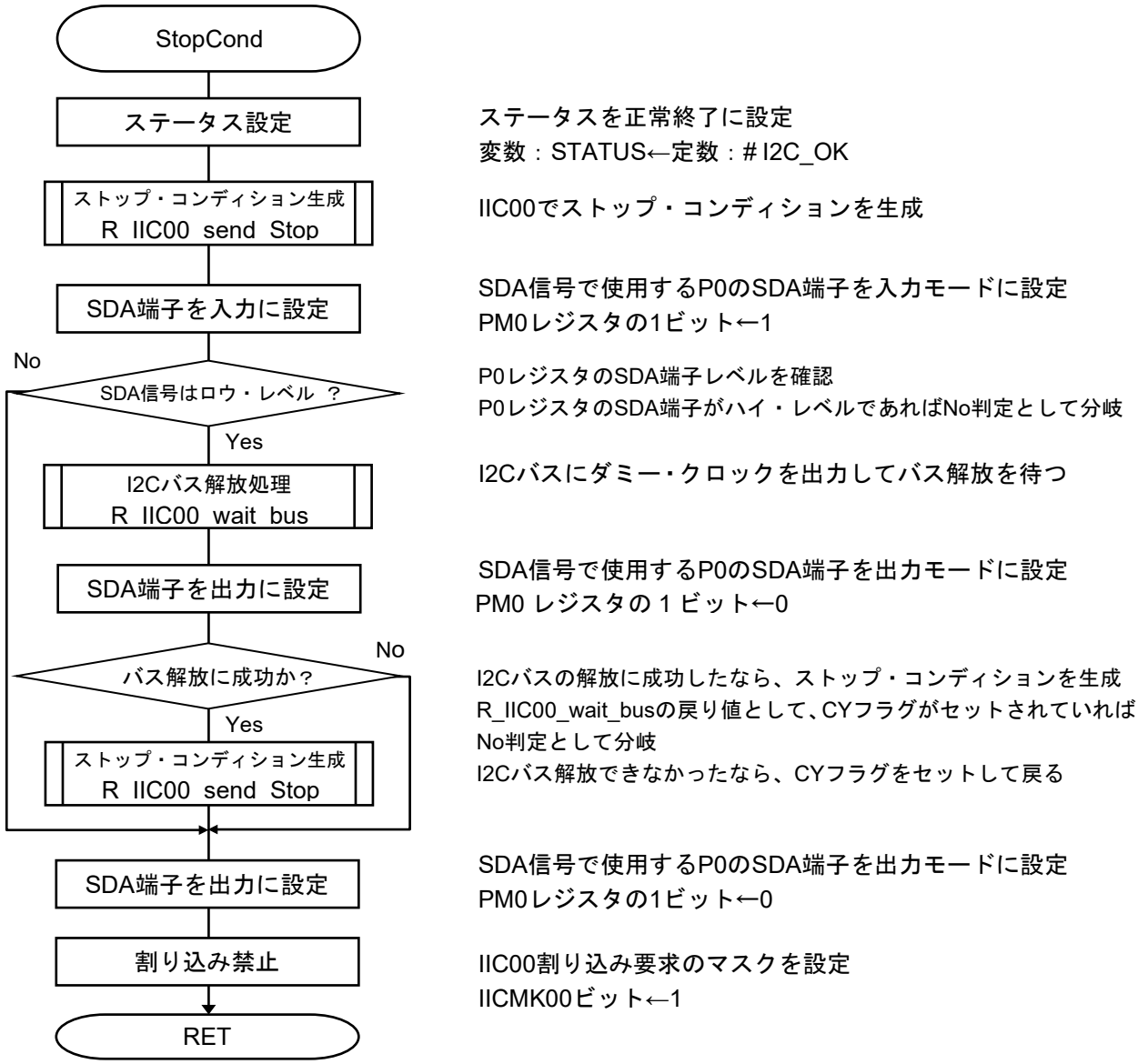


図 5.32 ストップ・コンディション発行

5.8.25 タイマ初期化

図 5.33にタイマ初期化(SINITAU)のフローチャートを示します。

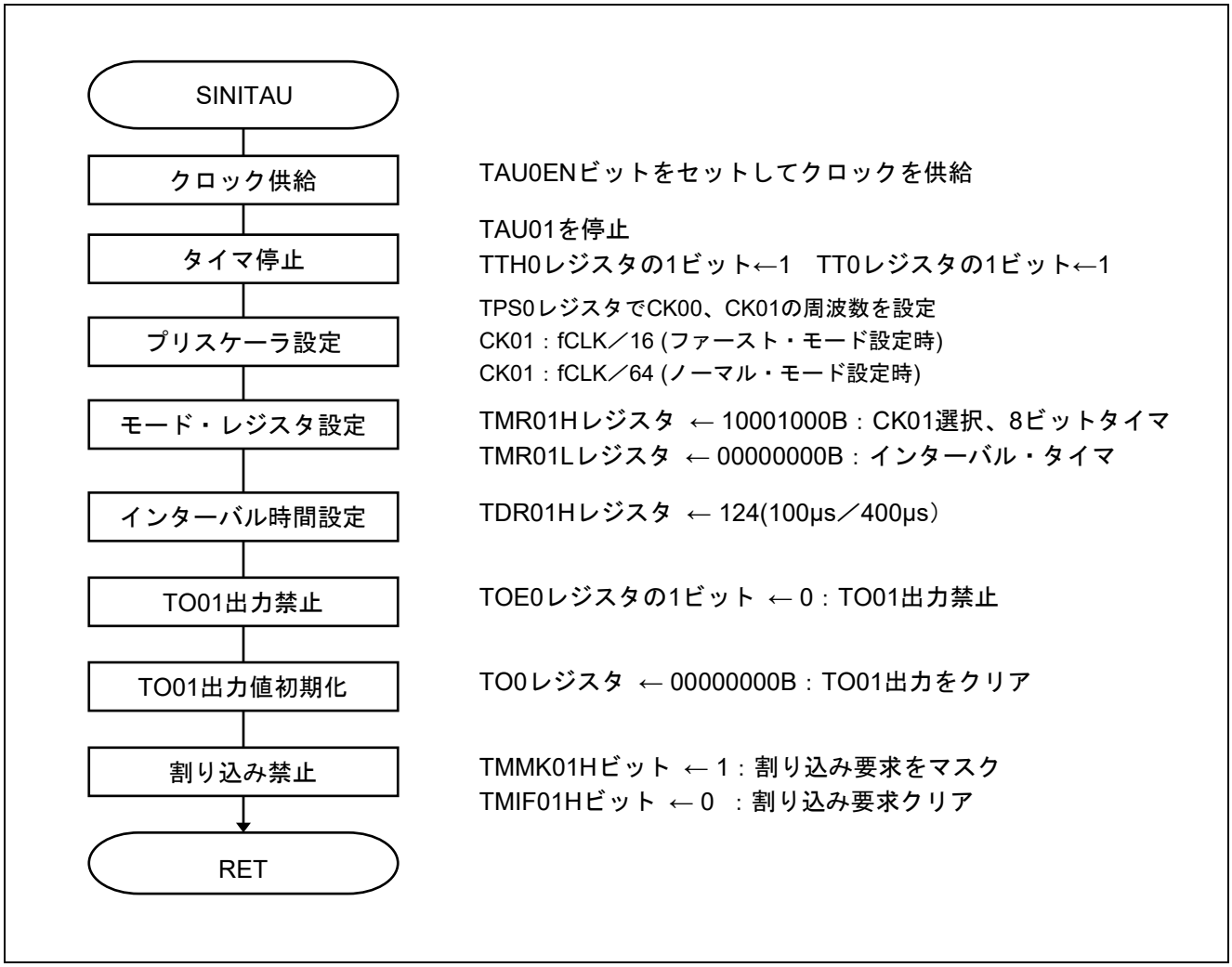


図 5.33　タイマ初期化

タイマ・アレイ・ユニット 0 へのクロック供給開始

・周辺イネーブル・レジスタ 0(PER0)

タイマ・アレイ・ユニット 0 へのクロック供給を開始します

略号：PER0

7	6	5	4	3	2	1	0
TMKAEN 注	CMPEN 注	ADCEN	IICA0EN 注	0	SAU0EN	0	TAU0EN
x	x	x	x	0	x	0	**1**

注　16 ピン製品のみ

ビット 0

TAU0EN	タイマ・アレイ・ユニットの入力クロック供給の制御
0	入力クロック供給停止 ・タイマ・アレイ・ユニットで使用する SFR へのライト不可 ・タイマ・アレイ・ユニットはリセット状態
1	**入力クロック供給** **・タイマ・アレイ・ユニットで使用する SFR へのリード／ライト可**

タイマ動作停止

・タイマ・チャネル停止レジスタ 0(TT0)

カウントを動作停止させます。

・タイマ・チャネル停止レジスタ 0(TTH0)

カウントを動作停止させます。

略号：TT0

7	6	5	4	3	2	1	0
0	0	0	0	TT03 注	TT02 注	TT01	TT00
0	0	0	0	x	x	x	**1**

注　16 ピン製品のみ

ビット 3 - 0

TT0n	タイマ・アレイ・ユニットの入力クロック供給の制御
0	トリガ動作しない
1	**TE0n ビットを 0 にクリアし、カウント動作停止状態** **チャネル 1、 3 が 8 ビット・タイマ・モード時は、TT01、 TT03 が下位側 8 ビット・タイマの動作停止(ストップ）トリガになります。**

略号：TTH0

7	6	5	4	3	2	1	0
0	0	0	0	TTH03 注	0	TTH01	0
0	0	0	0	x	0	**1**	0

注　16 ピン製品のみ

ビット 3 - 1

TTH0n	チャネル n の動作停止トリガ(n = 1、 3)
0	トリガ動作しない
1	**TEH0n ビットを 0 にクリアし、カウント動作停止状態になります。**

*チャネル1、 3を8ビット・タイマ・モードとして使用時、上位側8ビット・タイマの動作停止(ストップ）トリガになります。

タイマ･クロック周波数の設定

・タイマ・クロック選択レジスタ 0(TPS0)
タイマ・アレイ・ユニット 0 の動作クロックを選択

略号：TPS0

7	6	5	4	3	2	1	0
PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
x	**x**	**x**	**x**	**0**	**0**	**0**	**0**

ビット７－４、３－０

PRS 0k3	PRS 0k2	PRS 0k1	PRS 0k0	動作クロック（CK0k）の選択（k=0、1）					
					f_{CLK}= 1.25MHz	f_{CLK}= 2.5MHz	f_{CLK}= 5MHz	f_{CLK}= 10MHz	**f_{CLK}= 20MHz**
0	**0**	**0**	**0**	**f_{CLK}**	1.25 MHz	2.5 MHz	5 MHz	10 MHz	**20 MHz**
0	0	0	1	$f_{CLK}/2$	625 kHz	1.25 MHz	2.5 MHz	5 MHz	10 MHz
0	0	1	0	$f_{CLK}/2^2$	313 kHz	625 kHz	1.25 MHz	2.5 MHz	5 MHz
0	0	1	1	$f_{CLK}/2^3$	156 kHz	313 kHz	625 kHz	1.25 MHz	2.5 MHz
0	**1**	**0**	**0**	**$f_{CLK}/2^4$**	78 kHz	156 kHz	313 kHz	625 kHz	**1.25 MHz**
0	1	0	1	$f_{CLK}/2^5$	39 kHz	78 kHz	156 kHz	313 kHz	625 kHz
0	**1**	**1**	**0**	**$f_{CLK}/2^6$**	19.5 kHz	39 kHz	78 kHz	156 kHz	**313 kHz**
0	1	1	1	$f_{CLK}/2^7$	9.8 kHz	19.5 kHz	39 kHz	78 kHz	156 kHz
1	0	0	0	$f_{CLK}/2^8$	4.9 kHz	9.8 kHz	19.5 kHz	39 kHz	78 kHz
1	0	0	1	$f_{CLK}/2^9$	2.5 kHz	4.9 kHz	9.8 kHz	19.5 kHz	39 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.22 kHz	2.5 kHz	4.9 kHz	9.8 kHz	19.5 kHz
1	0	1	1	$f_{CLK}/2^{11}$	625 Hz	1.22 kHz	2.5 kHz	4.9 kHz	9.8 kHz
1	1	0	0	$f_{CLK}/2^{12}$	313 Hz	625 Hz	1.22 kHz	2.5 kHz	4.9 kHz
1	1	0	1	$f_{CLK}/2^{13}$	152 Hz	313 Hz	625 Hz	1.22 kHz	2.5 kHz
1	1	1	0	$f_{CLK}/2^{14}$	78Hz	152 Hz	313 Hz	625 Hz	1.22 kHz
1	1	1	1	$f_{CLK}/2^{15}$	39Hz	78Hz	152 Hz	313 Hz	625 Hz

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

モード・レジスタ設定

・タイマ・モード・レジスタ 0n(TMR0nH、TMR0nL）
動作クロック（f_{MCK}）の選択
カウント・クロックの選択
16 ビット／8 ビット・タイマの選択
スタート・トリガとキャプチャ・トリガの設定
タイマ入力の有効エッジ選択
動作モード設定

略号：TMR0nH

7	6	5	4	3	2	1	0
CKS0n1	0	0	CCS0n	SPLIT0n	STS0n2	STS0n1	STS0n0
1	0	0	**0**	1	**0**	**0**	**0**

ビット 7

CKS0n1	チャネル 0 の動作クロック（f_{MCK}）の選択
0	タイマ・クロック選択レジスタ 0（TPS0）で設定した動作クロック CK00
1	**タイマ・クロック選択レジスタ 0（TPS0）で設定した動作クロック CK01**

ビット 4

CCS0n	チャネル 0 のカウント・クロック（f_{TCLK}）の選択
0	**CKS0n1 ビットで指定した動作クロック(f_{MCK})**
1	TI01 端子からの入力信号の有効エッジ

ビット 3

SPLIT0n	チャネル 1、 3 の 8 ビット・タイマ／16 ビット・タイマ動作の選択（n = 1、 3）
0	16 ビット・タイマとして動作
1	**8 ビット・タイマとして動作**

ビット２－０

STS002	STS001	STS000	チャネル 0 のスタート・トリガ、キャプチャ・トリガの設定
0	**0**	**0**	**ソフトウエア・トリガ・スタートのみ有効（他のトリガ要因を非選択にする）**
0	0	1	TI00 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TI00 端子入力の両エッジを、スタート・トリガとキャプチャ・トリガに分けて使用
1	0	0	ワンショット・パルス出力、PWM 出力機能、多重 PWM 出力機能のスレーブ・チャネル時：マスタ・チャネルの割り込み要求信号（INTTM0n）をスタート・トリガとして使用
1	1	0	2 入力式ワンショット・パルス出力のスレーブ・チャネル時： マスタ・チャネルの割り込み信号（INTTM0n）をスタート・トリガとして使用 スレーブ・チャネルの TI03 端子入力の有効エッジをエンド・トリガとして使用
上記以外			設定禁止

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

略号：TMR0nL

7	6	5	4	3	2	1	0
CIS0n1	CIS0n0	0	0	MD0n3	MD0n2	MD0n1	MD0n0
0	**0**	0	0	**0**	**0**	**0**	**0**

ビット７－６

CIS0n1	CIS0n0	TI00 端子の有効エッジ選択
0	**0**	**立ち下がりエッジ**
0	1	立ち上がりエッジ
1	0	両エッジ(ロウ・レベル幅測定時) スタート・トリガ：立ち下がりエッジ、キャプチャ・トリガ：立ち上がりエッジ
1	1	両エッジ(ハイ・レベル幅測定時) スタート・トリガ：立ち上がりエッジ、キャプチャ・トリガ：立ち下がりエッジ
STS0n2-STS0n0 ビット = 010B 時以外で両エッジ指定を使用する場合は、CIS0n1-CIS0n0 ビット = 10B に設定して下さい。		

ビット３－１

MD 0n3	MD 0n2	MD 0n1	チャネル 0 の動作モードの設定	対応する機能	TCR のカウント動作
0	**0**	**0**	**インターバル・タイマ・モード**	**インターバル・タイマ／方形波出力／分周器機能／PWM 出力(マスタ)**	**ダウン・カウント**
0	1	0	キャプチャ・モード	入力パルス間隔測定／ 2 入力式ワンショット・パルス出力（スレーブ）	アップ・カウント
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	ワンカウント・モード	ディレイ・カウンタ／ワンショット・パルス出力／PWM 出力（スレーブ）	ダウン・カウント
1	1	0	キャプチャ＆ワンカウント・モード	入力信号のハイ／ロウ・レベル幅測定	アップ・カウント
上記以外			設定禁止		
各モードの動作は、 MD0n0 ビットによって変わります(下表を参照)。					

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

ビット 0

動作モード (MD0n3-MD0n1 で設定（上表参照）)	MD 000	カウント・スタートと割り込みの設定
・インターバル・タイマ・モード (0、 0、 0)	**0**	**カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない）。**
・キャプチャ・モード (0、 1、 0)	1	カウント開始時にタイマ割り込みを発生する (タイマ出力も変化させる）。
・イベント・カウンタ・モード (0、 1、 1)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない）。
・ワンカウント・モード (1、 0、 0)	0	カウント動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
	1	カウント動作中のスタート・トリガを有効とする。 その際に割り込みも発生する。
・キャプチャ＆ワンカウント・モード (1、 1、 0)	0	カウント開始時にタイマ割り込みを発生しない (タイマ出力も変化しない）。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みも発生しない。
上記以外		設定禁止

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

タイマ・データ・レジスタの設定

・タイマ・データ・レジスタ 0n(TDR0nH、TDR0nL）

略号 : **TDR0nH(タイマ・データ・レジスタ 0n)**

7	6	5	4	3	2	1	0
0/1	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**

TDR0nL (タイマ・データ・レジスタ **0n**)

7	6	5	4	3	2	1	0
0/1	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**	**0/1**

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

タイマ出力禁止設定

・タイマ出力許可レジスタ 0(TOE0)
各チャネルのタイマ出力許可／禁止の値設定

略号：TOE0

7	6	5	4	3	2	1	0
0	0	0	0	TOE03 注	TOE02 注	TOE01	TOE00
0	0	0	0	x	x	**0**	x

注 16 ピン製品のみ

ビット 1

TOE01	チャネル 0 のタイマ出力許可／禁止
0	**タイマの出力を禁止** **タイマ動作を TO0n ビットに反映せず、出力を固定します。** **TO0n ビットへの書き込みが可能です。**
1	タイマの出力を許可 タイマ動作を TO0n ビットに反映し、出力波形を生成します。 TO00 ビットへの書き込みは無視されます。

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

タイマ出力端子の出力値設定

・タイマ出力レジスタ 0(TO0)
各チャネルのタイマ出力端子の出力値設定

略号：TO0

7	6	5	4	3	2	1	0
0	0	0	0	TO03 注	TO02 注	TO01	TO00
0	0	0	0	x	x	x	**0**

注　16 ピン製品のみ

ビット 0

TO00	チャネル 0 のタイマ出力
0	**タイマ出力値が“0”**
1	タイマ出力値が“1”

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

タイマのキャプチャ完了割り込みの設定

・割り込みマスク・フラグ・レジスタ(MK0L)
割り込みマスクの設定
・割り込み要求フラグ・レジスタ(IF0L)
割り込み要求フラグのクリア

略号：MK0L

7	6	5	4	3	2	1	0
TMMK00	TMMK01H	SREMK0	SRMK0	STMK0 CSIMK00 IICMK00	PMK1	PMK0	WDTIMK
x	**1**	x	x	x	x	x	x

ビット 6

TMMK01	割り込み処理の制御
0	割り込み処理許可
1	**割り込み処理禁止**

略号：IF0L

7	6	5	4	3	2	1	0
TMIF00	TMIF01H	SREIF0	SRIF0	STIF0 CSIIF00 IICIF00	PIF1	PIF0	WDTIIF
x	**0**	x	x	x	x	x	x

ビット 6

TMIF00	割り込み要求フラグ
0	**割り込み要求信号が発生していない**
1	割り込み要求信号が発生し、割り込み要求状態

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

5.8.26 スタート・コンディション発行

図 5.34にスタート・コンディション発行（StartCond）のフローチャートを示します。

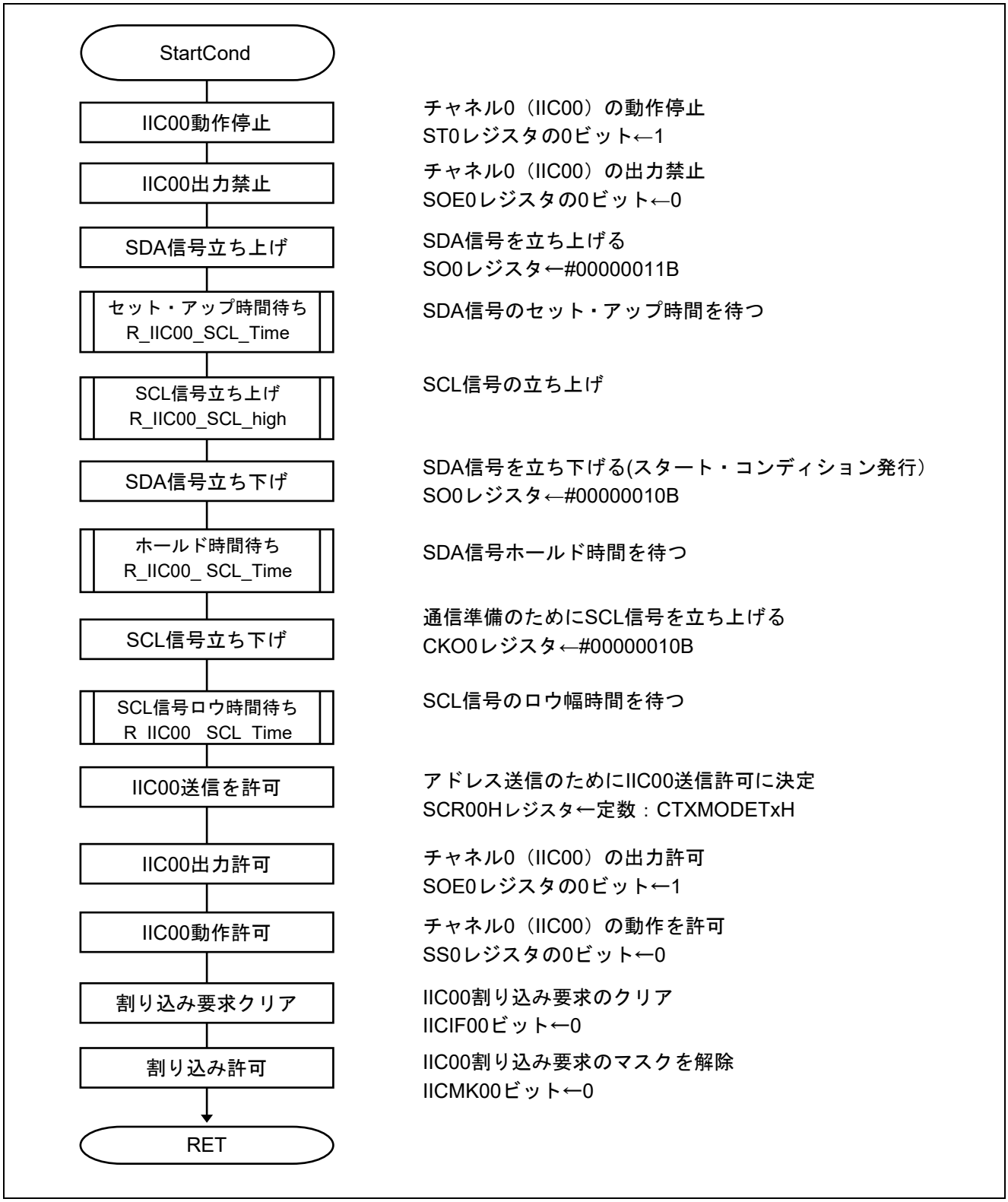


図 5.34 スタート・コンディション発行（StartCond）

シリアル・通信の停止

・シリアル・チャネル停止レジスタ 0(ST0)
IIC00 の動作停止
・シリアル出力許可レジスタ 0(SOE0／SOE0L)
出力許可

略号：ST0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	ST01	ST00
0	0	0	0	0	0	x	**1**

ビット 0

ST00	チャネル 0 の動作停止トリガ
0	トリガ動作せず
1	**SE00 ビットを 0 にクリアし、通信動作を停止する**

略号：SOE0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SOE01	SOE00
0	0	0	0	0	0	x	**0**

ビット 0

SOE00	チャネル 0 のシリアル出力許可／停止
0	**シリアル通信動作による出力停止**
1	シリアル通信動作による出力許可

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

シリアル出力の設定

・シリアル出力レジスタ 0(SO0)
シリアル出力レベル設定

略号：SO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SO01 注	SO00
0	0	0	0	0	0	x	**1/0**

注：16 ピン製品のみ

ビット 0

SO00	シリアル出力レジスタ 0 の設定
1	**シリアル・データ出力値が“1”**
0	**シリアル・データ出力値が“0”**

送信チャネルのシリアル・クロック出力設定

・シリアル・クロック出力レジスタ 0(CKO0)
通信開始設定

略号：CKO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	CKO01	CKO00
0	0	0	0	0	0	x	**0/1**

ビット 0

CKO00	チャネル n のシリアル・クロック出力
1	**シリアル・クロック出力値が“1”**
0	**シリアル・クロック出力値が“0”**

送信チャネルの通信動作設定

・シリアル通信動作レジスタ 0(SCR00H)
データ転送順序、動作モード

略号：SCR00H

7	6	5	4	3	2	1	0
TXE00	RXE00	DAP00	CKP00	0	EOC00	PTC001	PTC000
1	**0**	**0**	**0**	0	**0**	**0**	**0**

ビット７－６

TXE00	RXE00	チャネル 0 の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	**0**	**送信のみを行う**
1	1	送受信を行う

ビット５－４

DAP00	CKP00	データとクロックの位相選択
0	**0**	**簡易 I2C モード時は、必ず DAP0n、 CKP0n = 0、 0 に設定して下さい。**

ビット２

EOC00	エラー割り込み信号（INTSRE0）のマスク可否の選択
0	**エラー割り込み INTSRE0 をマスクする(INTSR0 はマスクされない)**
1	エラー割り込み INTSRE0 の発生を許可する(エラー発生時に INTSR0 はマスクされる)

ビット１－０

PTC001	PTC000	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	**0**	**パリティ・ビットを出力しない**	パリティなしで受信
簡易 I2C モード時は、必ず PTC0n1、 PTC0n0 = 0、 0 に設定して下さい。			

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

対象チャネルのデータ出力許可

・シリアル出力許可レジスタ 0(SOE0)
出力許可

略号：SOE0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SOE01	SOE00
0	0	0	0	0	0	x	**1**

ビット 0

SOE00	チャネル 0 のシリアル出力許可／停止
0	シリアル通信動作による出力停止
1	**シリアル通信動作による出力許可**

通信待機状態に設定

・シリアル・チャネル開始レジスタ 0(SS0)
動作開始

略号： SS0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SS01	SS00
0	0	**0**	**0**	**0**	0	0	**1**

ビット 0

SS00	チャネル 0 の動作開始トリガ
0	トリガ動作せず
1	**SE0n ビットに 1 をセットし、通信待機状態に遷移する**

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

タイマのキャプチャ完了割り込みの設定

・割り込み要求フラグ・レジスタ(IF0L)
　割り込み要求フラグのクリア
・割り込みマスク・フラグ・レジスタ(MK0L)
　割り込みマスクの設定

略号：IF0L

7	6	5	4	3	2	1	0
TMIF00	TMIF01H	SREIF0	SRIF0	STIF0 CSIIF00 **IICIF00**	PIF1	PIF0	WDTIIF
x	x	x	x	**0**	x	x	x

ビット 3

IICIF00	割り込み要求フラグ
0	**割り込み要求信号が発生していない**
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK0L

7	6	5	4	3	2	1	0
TMMK00	TMMK01H	SREMK0	SRMK0	STMK0 CSIMK00 **IICMK00**	PMK1	PMK0	WDTIMK
x	x	x	x	**0**	x	x	x

ビット 3

IICMK00	割り込み処理の制御
0	**割り込み処理許可**
1	割り込み処理禁止

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

5.8.27 ストップ・コンディション生成

図 5.35にストップ・コンディション生成（R_IIC00_send_Stop）のフローチャートを示します。

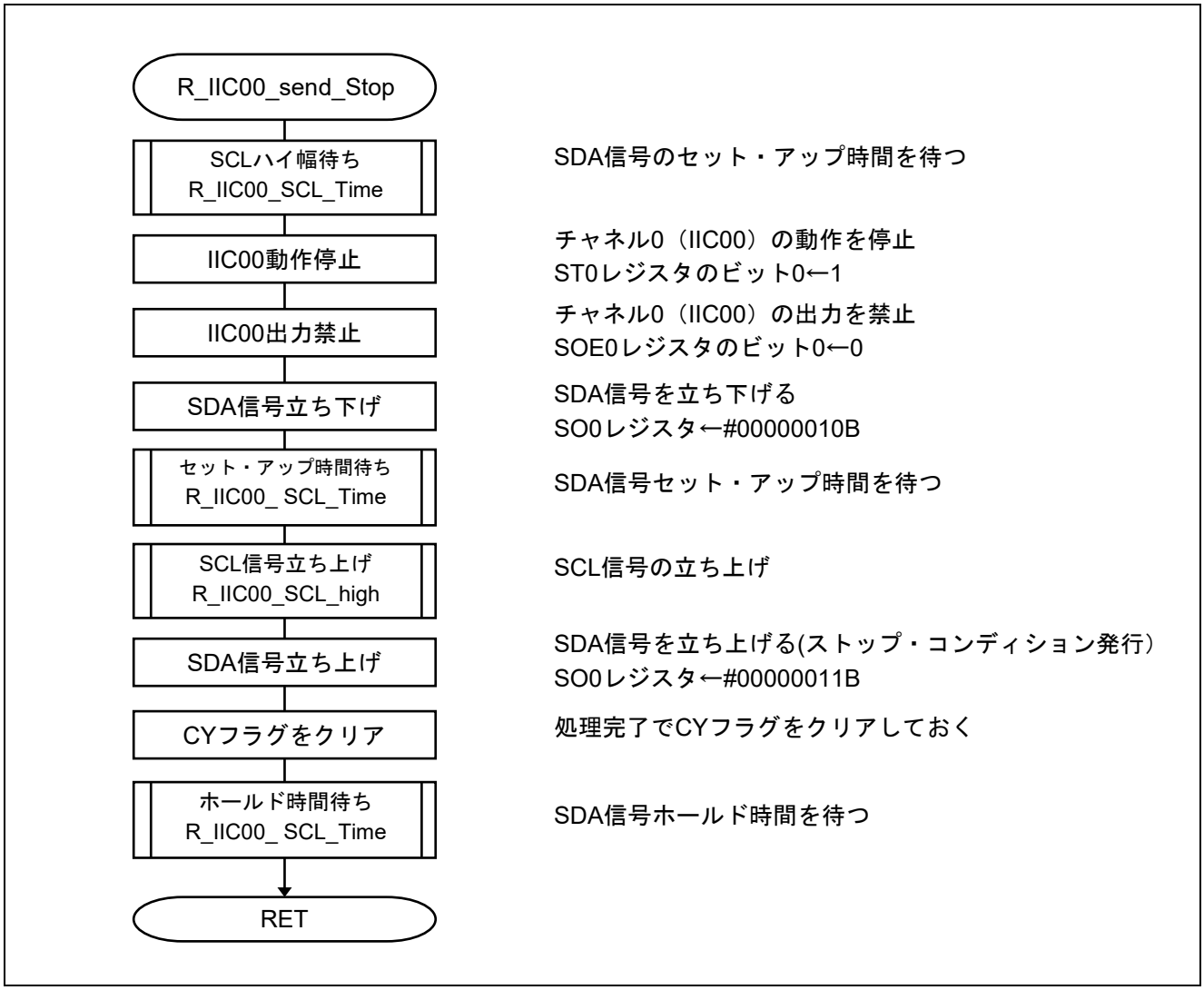


図 5.35 ストップ・コンディション生成

シリアル・通信の停止

・シリアル・チャネル停止レジスタ 0(ST0)
IIC00 の動作停止

・シリアル出力許可レジスタ 0(SOE0／SOE0L)
出力許可

略号：ST0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	ST01	ST00
0	0	0	0	0	0	x	**1**

ビット 0

ST00	チャネル 0 の動作停止トリガ
0	トリガ動作せず
1	**SE00 ビットを 0 にクリアし、通信動作を停止する**

略号：SOE0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SOE01	SOE00
0	0	0	0	0	0	x	**0**

ビット 0

SOE00	チャネル 0 のシリアル出力許可／停止
0	**シリアル通信動作による出力停止**
1	シリアル通信動作による出力許可

シリアル出力の設定

・シリアル出力レジスタ 0(SO0)
シリアル出力レベル設定

略号：SO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SO01 注	SO00
0	0	0	0	0	0	x	**1/0**

注：16 ピン製品のみ

ビット 0

SO00	シリアル出力レジスタ 0 の設定
1	**シリアル・データ出力値が“1”**
0	**シリアル・データ出力値が“0”**

注意　レジスタ設定方法の詳細については、RL78／G10 ユーザーズマニュアル ハードウェア編を参照して下さい。

5.8.28 I2C バス解放処理

図 5.36に I2C バス解放処理（R_IIC00_wait_bus）のフローチャートを示します。

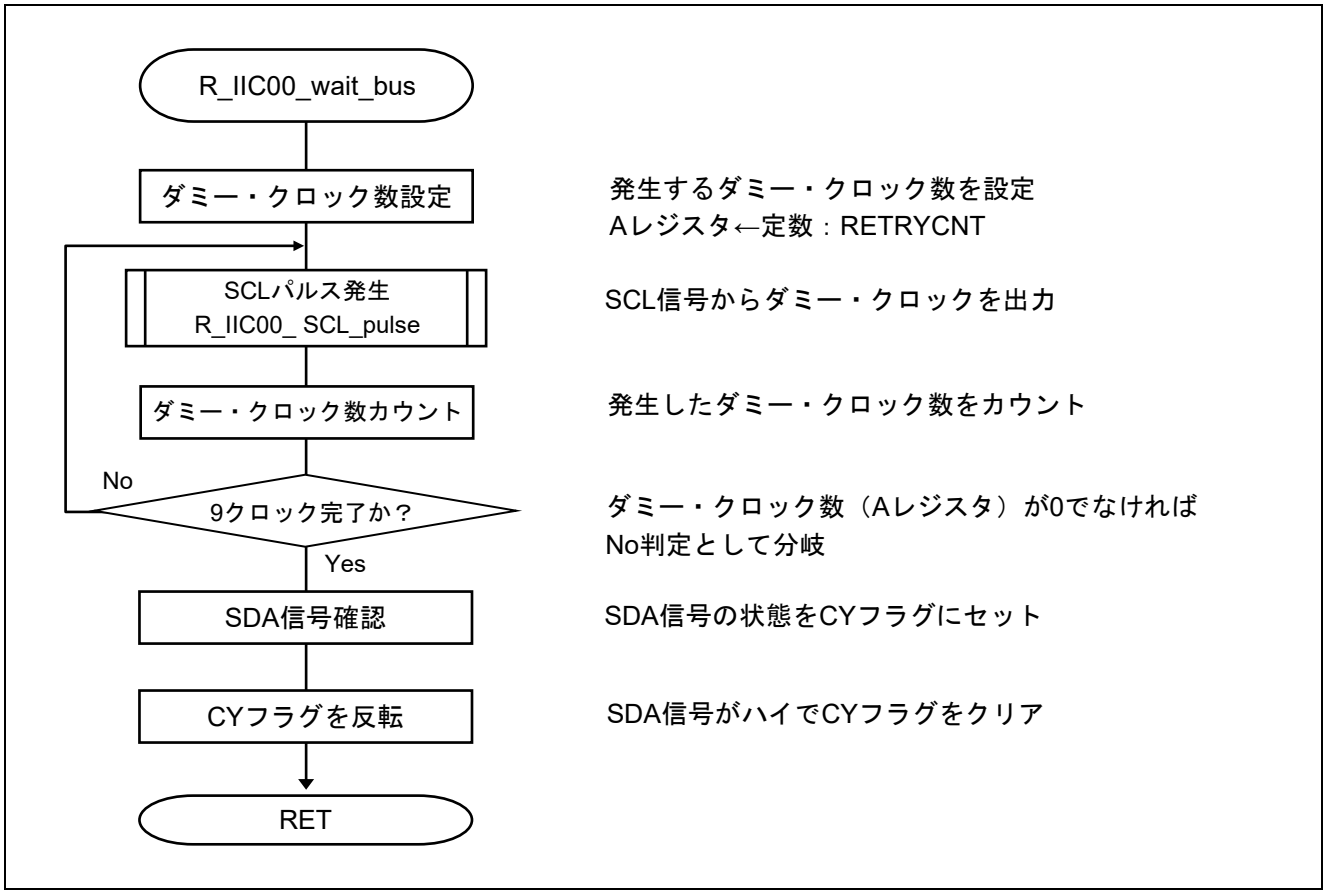


図 5.36 I2C バス解放処理

5.8.29 SCL パルス発生

図 5.37に SCL パルス発生（R_IIC00_SCL_pulse）のフローチャートを示します。

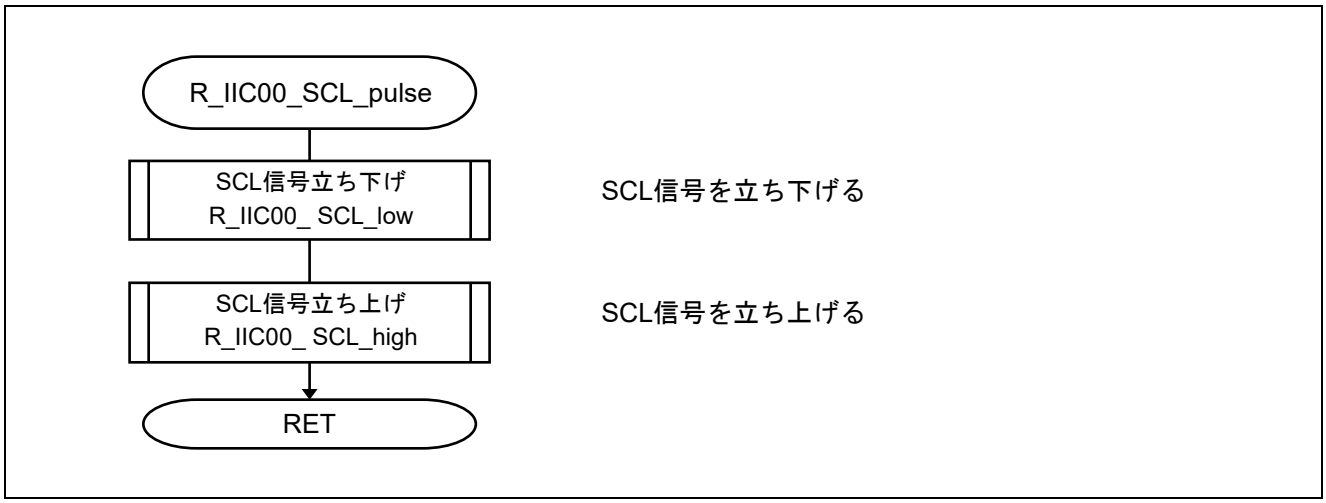


図 5.37 SCL パルス発生

5.8.30 SCL 信号立ち上げ

図 5.38に SCL 信号立ち上げ(R_IIC00_SCL_high)のフローチャートを示します。

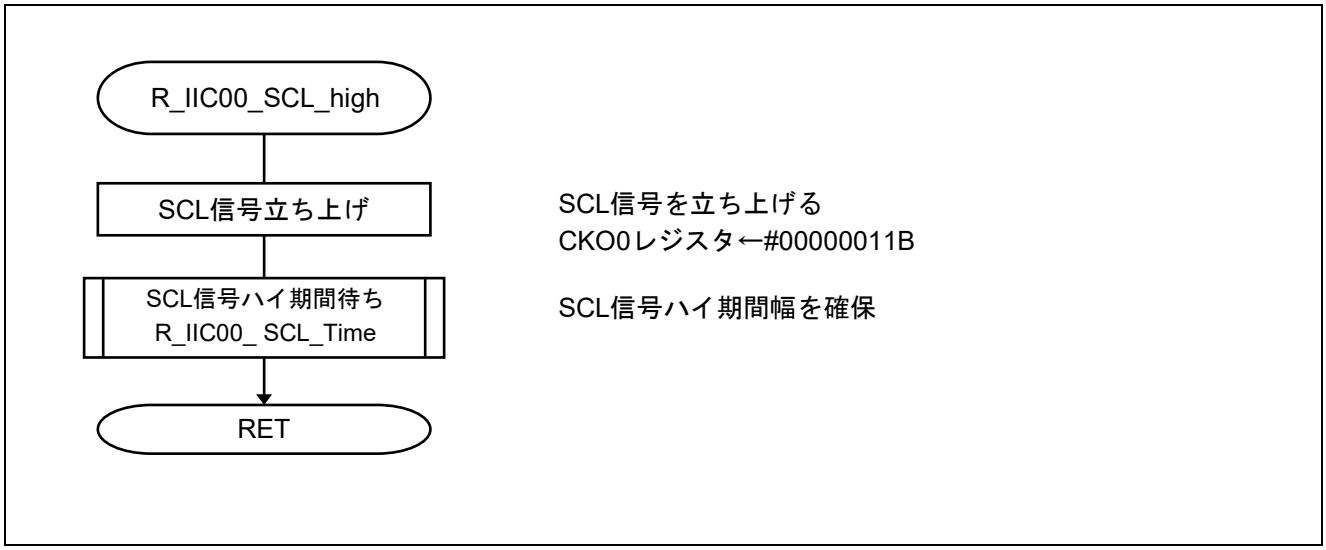


図 5.38 SCL 信号立ち上げ

5.8.31 SCL 信号立ち下げ

図 5.39に SCL 信号立ち下げ(R_IIC00_SCL_low)のフローチャートを示します。

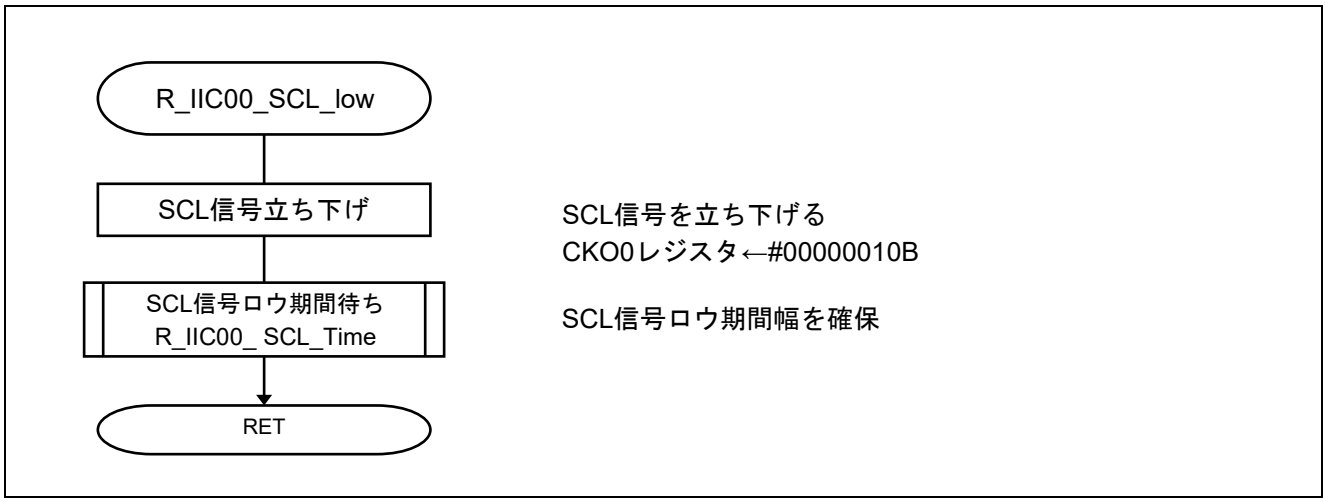


図 5.39 SCL 信号立ち下げ

5.8.32 SCL 信号幅確保

図 5.40に SCL 信号幅確保（R_IIC00_SCL_Time）のフローチャートを示します。

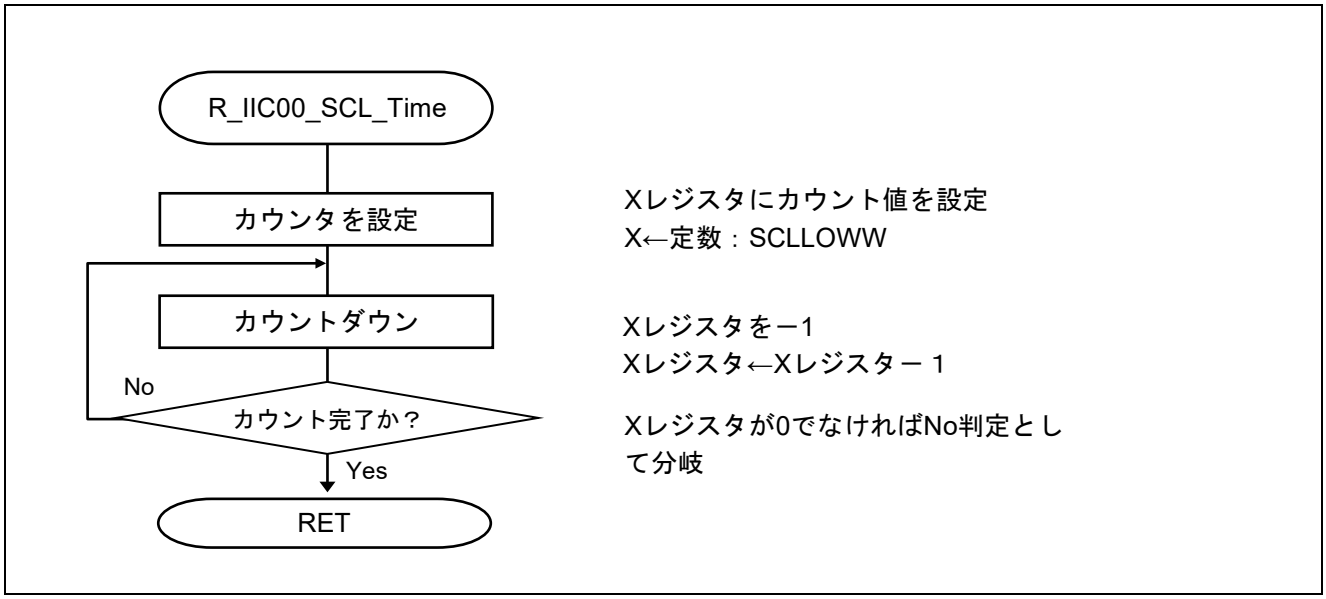


図 5.40 SCL 信号幅確保

5.8.33 スレーブ・アドレス算出処理フロー

図 5.41にスレーブ・アドレス算出（get_slave_Addr）のフローチャートを示します。

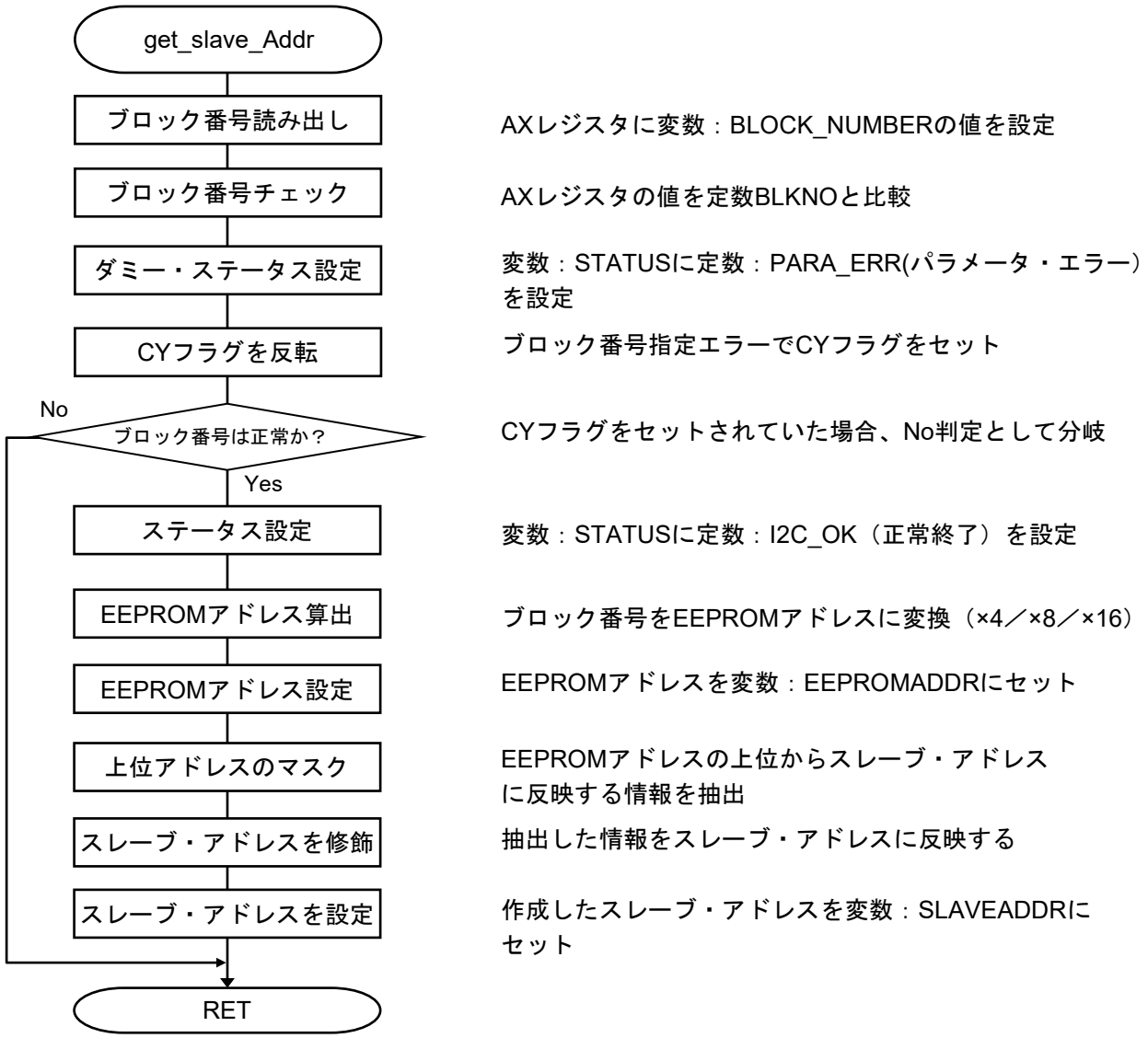


図 5.41 スレーブ・アドレス算出処理フロー

5.9 サンプルコードの設定

5.9.1 サンプルコードの設定方法

サンプルコードでシリアル EEPROM を制御するための設定方法を以下に示します。
サンプルコードでは設定関連の定義がヘッダ・ファイル(DEV&EEPROM.inc)に記述されています。使用するデバイスによって以下を定義します。

(1) 制御対象

制御する対象の EEPROM は 512K ビット（64K バイト）～2K ビット（256 バイト）のものを 1 個だけとし、使用する EEPROM に合わせて、ヘッダ・ファイル内に定義します。ディフォルトでは 256K ビット EEPROM を選択しています。

```
$RESET( 2KbitEEPROM : 4KbitEEPROM : 8KbitEEPROM : 16KbitEEPROM : 32KbitEEPROM )
$RESET( 64KbitEEPROM : 128KbitEEPROM : 256KbitEEPROM : 512KbitEEPROM )
;$SET( 2KbitEEPROM )
;$SET( 4KbitEEPROM )
;$SET( 8KbitEEPROM )
;$SET( 16KbitEEPROM )
;$SET( 32KbitEEPROM )
;$SET( 64KbitEEPROM )
;$SET( 128KbitEEPROM )
$SET( 256KbitEEPROM )
;$SET( 512KbitEEPROM )
```

図 5.42 対象とする EEPROM の定義

(2) ブロック情報

ブロックの大きさを示す定義です。ディフォルトでは 4 バイト／ブロックです。

```
BLKSIZE     SET   4     ; 4bytes/block
;BLKSIZE    SET   8     ; 8bytes/block
;BLKSIZE    SET   16    ; 16bytes/block
```

図 5.43 ブロック情報

ブロックサイズは 8／16 バイトにも変更可能ですが、大きくし過ぎると無駄が発生する可能性が高くなります。変更するときは、変更したい行の頭の「;」を削除します。

(3) 制御パラメータ

各 EEPROM の制御に必要なパラメータを以下で定義します。制御パラメータは EEPROM とのブロック情報を指定しておけば、必要な情報が設定されます。以下に 256K ビットの EEPROM を指定したときのパラメータを示します。

```
$ELSEIF( PROM256K )
EEPROM      SET   R1EX24256B          ; 7
BLKNO       SET   32768/BLKSIZE       ; 8192 blocks/device
```

図 5.44 制御パラメータ

各パラメータの意味は以下の通りです。

① EEPROM：EEPROM の名前を示し、0（2K ビット）～8（512K ビット）の値です。
② BLKNO ：EEPROM に含まれるブロックの数を示します。
③ MASK ：EEPROM のセルアドレスの上位ビットを示します。I2C バスのスレーブ・アドレスを指定する時に使用します。0x00、0x01、0x03、0x07 の値をとります。

(4) 転送速度パラメータ

I2C バスの転送速度はファースト・モードとノーマル・モードの 2 つが対象です。ディフォルトではファースト・モードに設定してあります。この設定したモードに応じて、初期設定を行います。通信速度については SCL 信号のロウ・レベル幅の規格も満足するように設定する必要がある事から、以下のように定義し、この値を SDR00H に設定する事で、目的の通信速度となります。

```
$IF( FAST_MODE )                    ロウ・レベル幅規格（1.3μs）で決まる
DIVIDE      EQU   13 * CLKFREQ ／ 10000      ; fast mode(384kbps)
$ELSE
DIVIDE      EQU   50 * CLKFREQ ／ 10000      ; normal mode(100kbps)
$ENDIF                              転送速度(100kbps)で決まるロウ・レベル幅
```

図 5.45 使用する I2C バスによる管理情報

(5) ダミー・クロック設定パラメータ

バスを解放させるためのダミー・クロックの個数を以下のように定義しています。

```
    RETRYCNT        EQU    10              ; max. dummy SCL pulse number
```

図 5.46 ダミー・クロックの個数指定

(6) 制御情報

このプログラムでは、EEPROM のアクセスには図 5.51に示すグローバル変数を使用します。このように固定された制御情報を使用する事で、プログラムの大きさを抑えています。

```
    BLOCK_NUMBER:   DS    2             ; index block number to access
    WRITE_BUFF:     DS    BLKSIZE       ; write data buffer
    READ_BUFF:      DS    BLKSIZE       ; read data buffer
    STATUS:         DS    1             ; result of operation
```

図 5.47 EEPROM 制御情報

BLOCK_NUMBER:
制御対象 EEPROM のアクセスしたいブロック番号を指定します。

WRITE_BUFF:
EEPROM に書き込みたいデータをセットします。

READ_BUFF:
EEPROM から読み出したデータを格納するバッファになります。

5.9.2 サンプルコード内の処理

サンプルコード内の処理について以下に記述します。

(1) EEPROM 制御情報のクリア

図 5.48では内部メモリの EEPROM 制御情報をクリアします。

```
;
;       buffer area initilize
;
        MOV     B,      #BLKSIZE*2+5    ; set data number
        CLRB    A
MAIN_LOOP1:
        MOV     BLOCK_NUMBER-1[B], A ; clear memory
        DEC     B                    ; count down data number
        BNZ     $MAIN_LOOP1
```

図 5.48 EEPROM 制御情報のクリア

(2) ハードウェア初期化

図 5.49では使用するハードウェアの初期化を行います。その後にストップ・コンディションを発行し I2C バスを初期状態にします。

```
;
;       IIC00 and timer initialize
;
        CALL    !R_IIC00_Init           ;initialize IIC00 function
        CALL    SINITAU                 ; initialize 100us timer
        CALL    !StopCond               ;IIC bus initialize(bus free)
```

図 5.49 ハードウェア初期化

(3) EEPROM への書き込み処理

図 5.50では EEPROM へデータを書き込み前処理として、書き込みたいデータをメモリ領域 WRITE_BUFF に設定し、変数 BLOCK_NUMBER に書き込みたい EEPROM のブロック番号をセット後、制御関数を呼び出します。

「CALL !PUTDATA」で EEPROM への書き込み処理を起動します。これにより、EEPROM への書き込み処理がスタートします。処理はすべてバックグラウンドでの割り込みによる処理となるので、スタートするとすぐに処理が戻ってきます。この間に他の処理を並列して行う事は可能です。

ここでは、何も他の処理を行わずに「CALL !WAIT_END」にて、処理完了待ちを行います。処理でエラーが発生している場合には、CY フラグがセットされてきます。この例では、エラーを検出すると、ERRORLOOP1 で無限ループするようにしています。

```
        EI
        CALL    !PUTDATA            ; write data to EEPROM
        NOP
        CALL    !WAIT_END           ; wait for complete
ERRORLOOP1:
        BC      $ERRORLOOP1         ; loop if error
```

図 5.50 EEPROM への書き込み処理

(4) EEPROM からの読み出し処理

図 5.51では EEPROM からの読み出し処理として、ブロック番号を変数 BLOCK_NUMBER にセットし、読み出しルーチンを呼び出します。ここでも、EEPROM からの読み出し処理が起動するだけで処理が戻ります。ここでは書き込み処理と同様に「CALL !WAIT_END」で処理完了待ちを行います。

```
        CALL    !GETDATA
        NOP

        CALL    !WAIT_END               ; wait for complete

ERRORLOOP2:
        BC      $ERRORLOOP2             ; loop if error
```

図 5.51 EEPROM からの読み出し処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手して下さい。

7. 参考ドキュメント

RL78／G10 ユーザーズマニュアル ハードウェア編 (R01UH0384J)
RL78 ファミリ ユーザーズマニュアル ソフトウエア編 (R01US0015J)
(最新版をルネサス エレクトロニクスホームページから入手して下さい。)

テクニカルアップデート／テクニカルニュース
(最新の情報をルネサス エレクトロニクスホームページから入手して下さい。)

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.09.17	—	初版発行
1.10	2022.09.30	9	動作確認条件の統合開発環境一覧から IAR を削除

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL}（Max.）から V_{IH}（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL}（Max.）から V_{IH}（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
   標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

© 2022 Renesas Electronics Corporation. All rights reserved.