RL78/F24

RS-CANFD lite コンフィグレーション、受信、送信

R01AN6464JJ0100
Rev.1.00
2022.09.30

要旨

本資料は、RL78/F24 を使用して CAN コンフィグレーションを行う場合の手順例を説明します。また、データの受信／送信手段を説明します。各レジスタの設定に関しては、ご使用される製品の最新のユーザーズマニュアル ハードウェア編を参照ください。

動作確認デバイス

この資料は、RL78/F24 に適用します。

なお、本文中に記載している変数は下表の通りです。

対象デバイスと変数

	添字	対象 MCU
		RL78/F24
CAN 受信ルール登録レジスタ （GAFLIDiL、GAFLIDiH、GAFLMiL、GAFLMiH、GAFLP0iL、GAFLP0iH、GAFLP1iL）の番号	i	i=0~15
PNF 受信ルール登録レジスタ （GPFLIDjL、GPFLIDjH、GPFLMjL、GPFLMjH、GPFLP0jL、GPFLP0jH、GPFLP1jL、GPFLPTjL、GPFLPTjH、GPFLPD0jL、GPFLPD0jH、GPFLPD1jL、GPFLPD1jH、GPFLPM0jL、GPFLPM0jH、GPFLPM1jL、GPFLPM1jH）の番号	j	j=0, 1
受信 FIFO バッファの番号	k	k=0, 1
送信バッファの番号	m	m=0~3
受信バッファの番号	n	n=0~15
データ・フィールド・レジスタの番号 （RFDFk_pL, RFDFk_pH, CFDFpL, CFDFpH, TMDFm_pL, TMDFm_pH, RMDFn_pL, RMDFn_pH）	p	p=0~15
CAN 用 RAM テスト・レジスタ （RPGACCrL, RPGACCrH）の番号	r	r=0~63

目次

1. CAN コンフィグレーション 5
1.1 CAN コンフィグレーション 5
1.1.1 CAN モジュール・イネーブル後の CAN コンフィグレーション 6
1.1.2 グローバル・リセット・モード後の CAN コンフィグレーション 7
1.1.3 チャネル・リセット・モード後の CAN コンフィグレーション 8
1.1.4 チャネル HALT モード後の CAN コンフィグレーション 9
1.2 CAN 状態（モード）遷移 10
1.2.1 グローバル・モード 10
1.2.2 チャネル・モード 12
1.2.3 グローバル・モードの遷移によるチャネル・モードの変化 13
1.3 通信速度 16
1.3.1 CAN ビット・タイミングの設定 16
1.3.2 通信速度の算出 18
1.3.3 CAN ビット・タイミングと通信速度の設定手順 20
1.4 グローバル機能 21
1.4.1 送信優先順位の設定 21
1.4.2 DLC チェックの設定 22
1.4.3 DLC 置換機能の設定 22
1.4.4 ミラー機能の設定 23
1.4.5 CAN クロック源の設定 24
1.4.6 CAN-FD ペイロード・オーバフローの設定 25
1.4.7 タイム・スタンプ・クロックの設定 25
1.4.8 インターバル・タイマ・プリスケーラの設定 26
1.4.9 res ビット・プロトコル例外検出の設定 26
1.4.10 タイム・スタンプ取得タイミングの設定 26
1.4.11 グローバル機能の設定 27
1.5 受信ルール・テーブル 28
1.5.1 受信ルール数の設定 29
1.5.2 IDE/RTR(RRS)/ID の設定 29
1.5.3 受信ルール対象メッセージの設定 29
1.5.4 IDE マスク/RTR(RRS)マスク/ID マスクの設定 30
1.5.5 DLC チェック比較値の設定 30
1.5.6 受信ルール・ラベルの設定 30
1.5.7 格納バッファの設定 30
1.5.8 受信ルールの使用例 31
1.5.9 受信ルール・テーブルの設定手順 33
1.6 バッファ、FIFO バッファ 34
1.6.1 受信バッファの設定 35
1.6.2 受信 FIFO バッファの設定 35
1.6.3 送受信 FIFO バッファの設定 36
1.6.4 送信バッファの設定 38
1.6.5 送信履歴バッファの設定 38
1.6.6 バッファの設定手順 39
1.7 グローバル・エラー割り込み 41
1.7.1 グローバル・エラー割り込みの設定 41

1.7.2 グローバル・エラー割り込みの設定手順 42
1.8 チャネル機能 43
1.8.1 CAN0 エラー割り込み 43
1.8.2 CAN0 送信アボート割り込み 45
1.8.3 バスオフ復帰モードの設定 45
1.8.4 エラー表示モードの設定 48
1.8.5 通信テストモードの設定 48
1.8.6 通信エラー・カウンタの設定 49
1.8.7 PN モード復帰動作の設定 49
1.8.8 CAN-FD／Classical-CAN フレーム使用の設定 49
1.8.9 CAN-FD フレーム送受信の設定 49
1.8.10 チャネル機能の設定手順 51
1.9 PNF 受信ルール・テーブル 52
1.9.1 PNF の動作状態 53
1.9.2 PNF 受信ルール数の設定 55
1.9.3 ID フィルタの設定 55
1.9.4 ペイロード・フィルタの設定 56
1.9.5 PNF 受信ルールの使用例 58
1.9.6 PNF 受信ルール・テーブルの設定手順 62
1.9.7 PNF の動作状態の遷移手順 63

2. 受信 65
2.1 受信機能 65
2.2 受信バッファを用いた受信 65
2.2.1 受信バッファの読み出し手順 66
2.3 受信 FIFO バッファを用いた受信 67
2.3.1 受信 FIFO バッファ読み出し手順 68
2.3.2 受信 FIFO 関連の割り込み処理 70
2.4 送受信 FIFO バッファを用いた受信 71
2.4.1 送受信 FIFO バッファ読み出し手順 72
2.4.2 送受信 FIFO バッファ（受信モード）の割り込み処理 74

3. 送信 75
3.1 送信機能 75
3.2 送信バッファを用いた送信 75
3.2.1 メッセージ送信機能 76
3.2.2 送信アボート機能 78
3.2.3 ワンショット送信機能 81
3.2.4 送信バッファの割り込み処理 83
3.3 送受信 FIFO バッファを用いた送信 86
3.3.1 メッセージ送信機能 86
3.3.2 送信アボート機能 89
3.3.3 インターバル送信機能 89
3.3.4 送受信 FIFO バッファ（送信モード）の割り込み処理 91
3.4 送信履歴バッファ機能 92
3.4.1 送信履歴データ格納機能 92
3.4.2 送信履歴バッファの割り込み処理 96

4. CAN 関連割り込み 97
4.1 CAN 関連割り込みの設定手順 98
4.2 CAN 関連割り込み処理 99

5. 処理フローに関する注意事項 100
5.1 関数について 100
5.2 チャネルごとの設定について 100
5.3 無限ループ 100

6. 付録 103
6.1 各状態で実施する CAN コンフィグレーション処理 103
6.2 CAN 関連割り込み要因 104
6.3 受信バッファ受信完了時、受信 FIFO バッファ・フル時の動作 107
6.4 送信バッファへの要求 108

改訂記録 109

1. CAN コンフィグレーション

1.1 CAN コンフィグレーション

CAN コンフィグレーションでは、CAN 通信を行う場合に必要な機能の設定を行います。CAN コンフィグレーションは、MCU リセットや SW リセット、バス異常検出、ウェイクアップなどの後に CAN 通信を開始、再開するときに実施してください。

CAN コンフィグレーションが実施可能なモードは以下の通りです。CAN 状態（モード）については「1.2 CAN 状態（モード）遷移」を参照ください。

- グローバル・リセット・モード
- チャネル・リセット・モード
- チャネル HALT モード

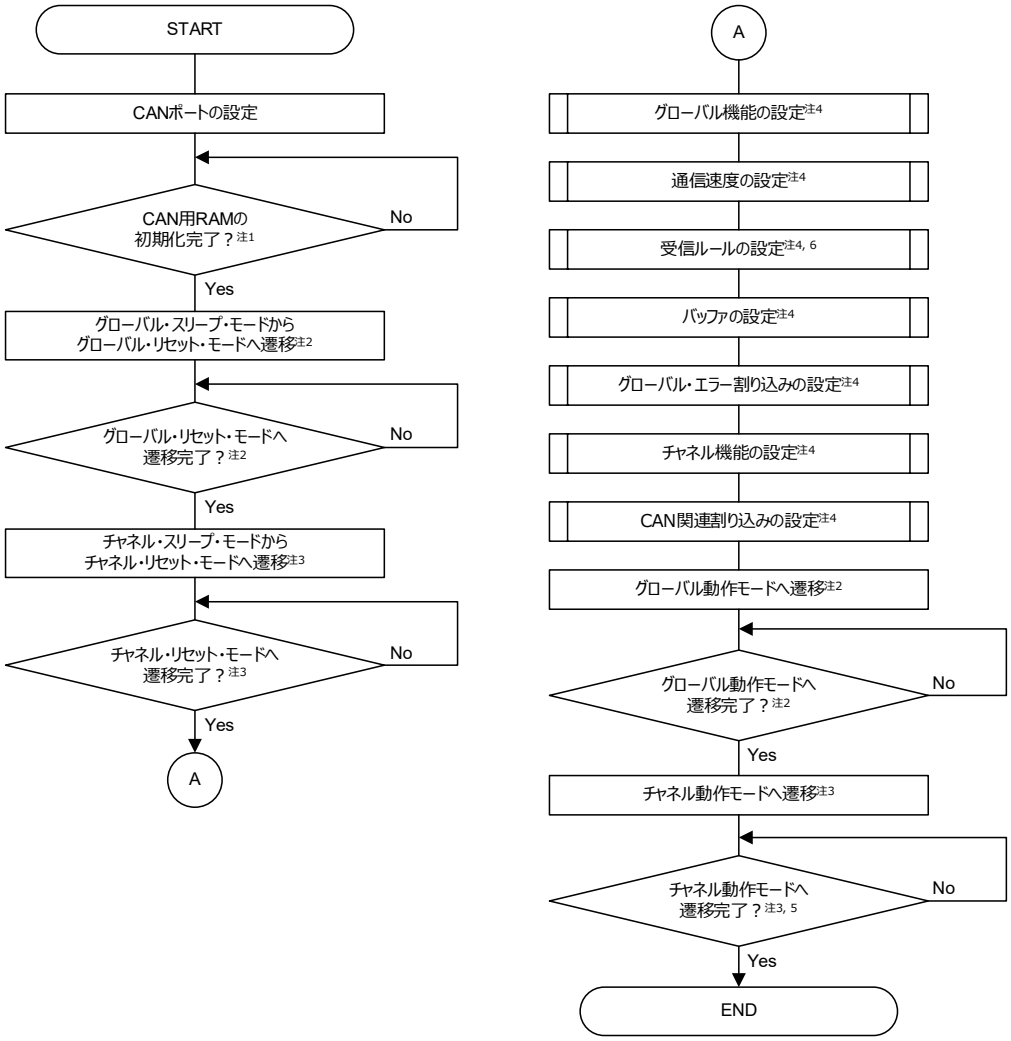
【注】CAN モジュール・イネーブル（PER2 レジスタの CAN0EN ビットに“1”を設定）後

CAN コンフィグレーション時に設定が必要な機能を以下に示します。各処理の詳細については次章以降を参照ください。

- CAN 状態（モード）遷移
- 通信速度
- グローバル機能
- 受信ルール・テーブル
- バッファ
- グローバル・エラー割り込み
- チャネル機能
- PNF 受信ルール・テーブル

1.1.1 CAN モジュール・イネーブル後の CAN コンフィグレーション

CAN モジュール・イネーブル後に CAN モジュール全体の初期化処理を実施します。図 1-1 に CAN コンフィグレーション手順を示します。



【注】1. CAN モジュール・イネーブル（PER2 レジスタの CAN0EN ビットを“1”）後、CAN 用 RAM 初期化前（GSTS レジスタの GRAMINIT ビットが“1”）に CAN 用 RAM へアクセスしないでください。

2. グローバル・モード（GCTRL レジスタの GSLPR、GMDC[1:0]ビット）を変更する場合は、GSTS レジスタでモードが切り替わったことを確認してください。モードが切り替わるまで GMDC[1:0]ビットは変更しないでください。

3. チャネル・モード（C0CTRL レジスタの CSLPR、CHMDC[1:0]ビット）を変更する場合は、C0STSL レジスタでモードが切り替わったことを確認してください。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。

4. 各処理については次章以降を参照ください。

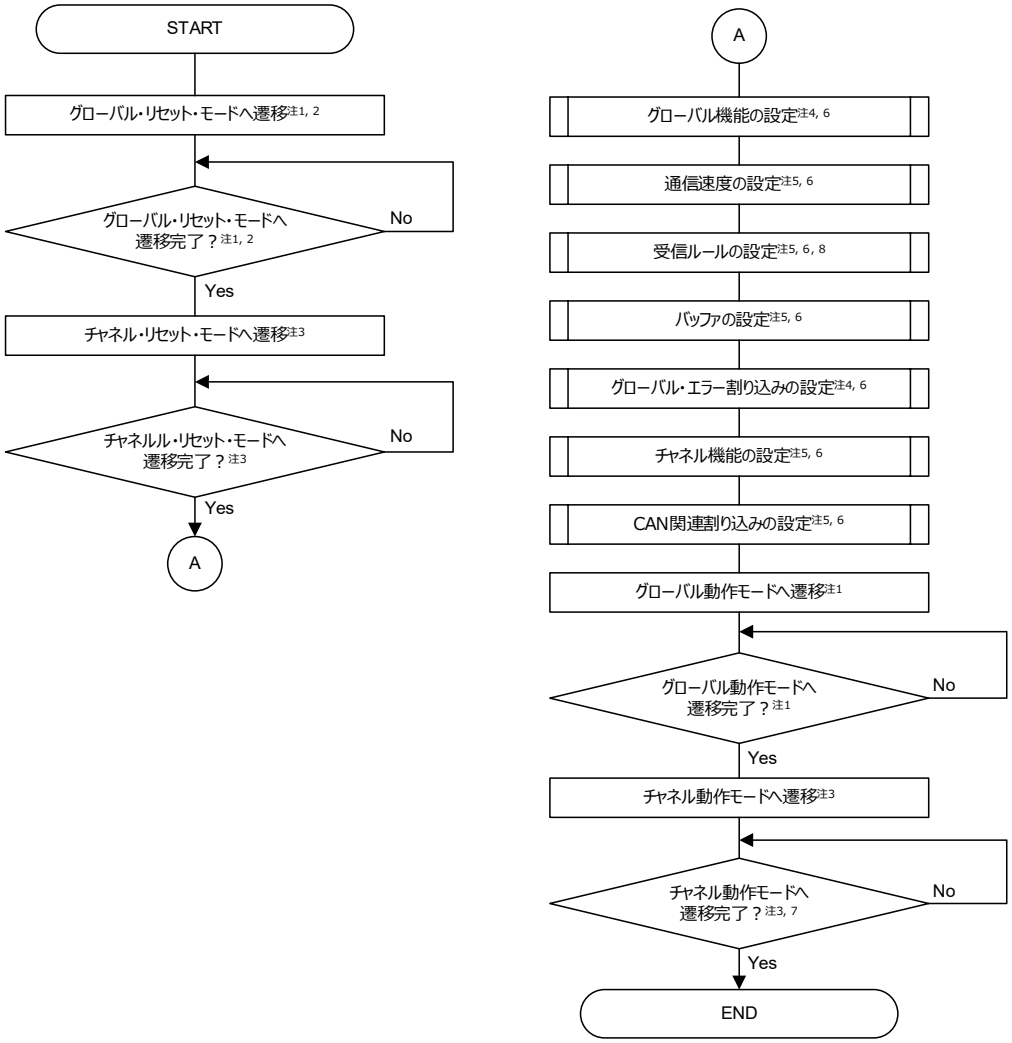
5. チャネル動作モード遷移後、11 ビットの連続するレセシブを検出すると、通信可能な状態（C0STSL レジスタの COMSTS フラグが“1”）になり、CAN バス上でアクティブ・ノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

6. PNF を使用する場合は、受信ルールと PNF 受信ルールを設定してください。

図 1-1 CAN モジュール・イネーブル後のコンフィグレーション手順

1.1.2 グローバル・リセット・モード後の CAN コンフィグレーション

グローバル・リセット・モード遷移後の CAN モジュール全体の初期化手順を図 1-2 に示します。



【注】1. グローバル・モード（GCTRL レジスタの GSLPR、GMDC[1:0]ビット）を変更する場合は、GSTS レジスタでモードが切り替わったことを確認してください。モードが切り替わるまで GMDC[1:0]ビットは変更しないでください。

2. グローバル・モードの遷移によりチャネルのモードが変化する場合があります。詳細は「1.2.3 グローバル・モードの遷移によるチャネル・モードの変化」を参照ください。

3. チャネル・モード（C0CTRL レジスタの CSLPR、CHMDC[1:0]ビット）を変更する場合は、C0STSL レジスタでモードが切り替わったことを確認してください。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。

4. これらの設定はグローバル・リセット・モード遷移で値がリセットされませんので、必ずしも実行する必要はありません。

5. これらの設定はチャネル・リセット・モード遷移で値がリセットされませんので、必ずしも実行する必要はありません。

6. 各処理については次章以降を参照ください。

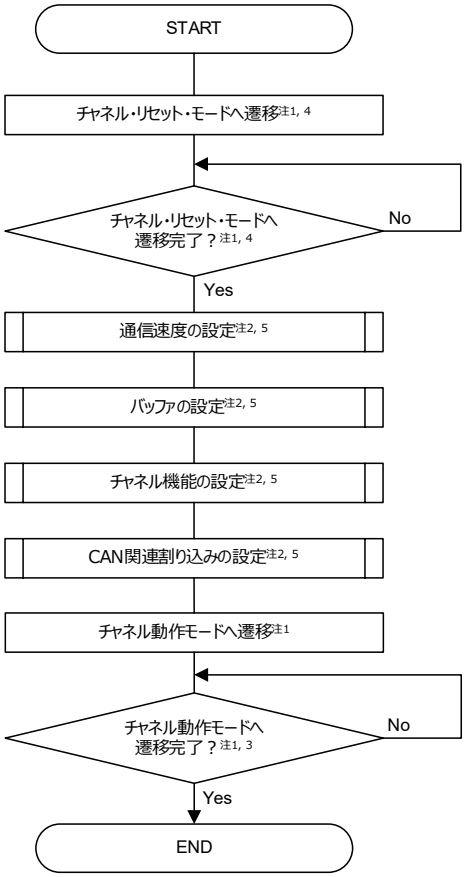
7. チャネル動作モード遷移後、11 ビットの連続するレセシブを検出すると、通信可能な状態（C0STSL レジスタの COMSTS フラグが“1”）になり、CAN バス上でアクティブ・ノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

8. PNF を使用する場合は、受信ルールと PNF 受信ルールを設定してください。

図 1-2 グローバル・リセット・モード後のコンフィグレーション手順

1.1.3 チャネル・リセット・モード後の CAN コンフィグレーション

チャネル・リセット・モード遷移後の CAN チャネル初期化の手順を図 1-3 に示します。



【注】1. チャネル・モード（C0CTRL レジスタの CSLPR、CHMDC[1:0]ビット）を変更する場合は、C0STSL レジスタでモードが切り替わったことを確認してください。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。

2. これらの設定はチャネル・リセット・モード遷移で値がリセットされませんので、必ずしも実行する必要はありません。

3. チャネル動作モード遷移後、11 ビットの連続するレセシブを検出すると、通信可能な状態（C0STSL レジスタの COMSTS フラグが“1”）になり、CAN バス上でアクティブ・ノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

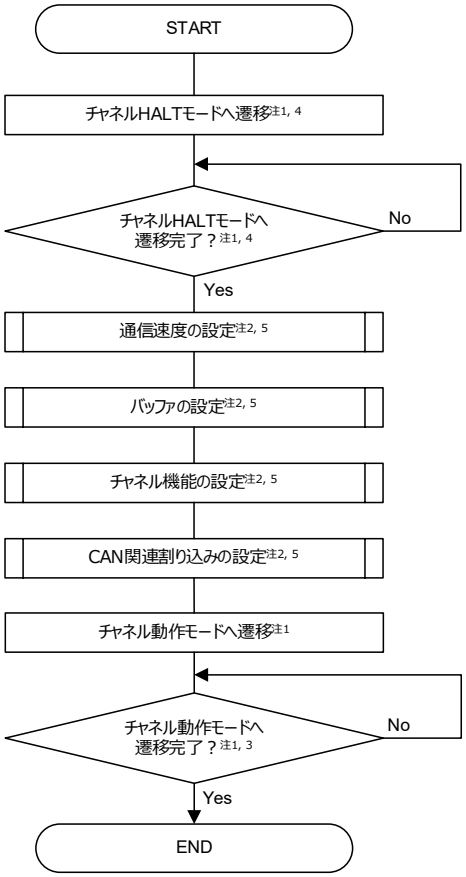
4. チャネル・リセット・モードへは通信の終了を待たずに遷移します。通信が終了した後にチャネル・リセット・モードへ遷移するには、チャネル HALT モードを経由します。通信が終了してチャネル HALT モードに遷移したことを確認してから、チャネル・リセット・モードへ遷移してください。

5. 各処理については次章以降を参照ください。

図 1-3 チャネル・リセット・モード後のコンフィグレーション手順

1.1.4 チャネル HALT モード後の CAN コンフィグレーション

チャネル HALT モード遷移後の CAN チャネル初期化の手順を図 1-4 に示します。



【注】1. チャネル・モード（C0CTRL レジスタの CSLPR、CHMDC[1:0]ビット）を変更する場合は、C0STSL レジスタでモードが切り替わったことを確認してください。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。

2. これらの設定はチャネル HALT モード遷移で値がリセットされませんので、必ずしも実行する必要はありません。

3. チャネル動作モード遷移後、11 ビットの連続するレセシブを検出すると、通信可能な状態（C0STSL レジスタの COMSTS フラグが“1”）になり、CAN バス上でアクティブ・ノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

4. CAN バスがドミナント・レベルでロック（C0ERFLL レジスタの BLF フラグが“1”）している間はチャネル HALT モードに遷移しません。その場合はチャネル・リセット・モードに遷移してください。

5. 各処理については次章以降を参照ください。

図 1-4 チャネル HALT モード後のコンフィグレーション手順

1.2 CAN 状態（モード）遷移

CAN モジュールはチャネル全体（以下、グローバル）の状態とチャネルの状態（モード）を持ちます。
以下に CAN モジュールの持つ状態（モード）を示します。

- グローバル・モード
  - グローバル・スリープ・モード
  - グローバル・リセット・モード
  - グローバル HALT モード
  - グローバル動作モード

- チャネル・モード
  - チャネル・スリープ・モード
  - チャネル・リセット・モード
  - チャネル HALT モード
  - チャネル動作モード

1.2.1 グローバル・モード

CAN モジュール全体のモードです。

図 1-5 にグローバル・モードの遷移図を示します。

なお、グローバル・モードの遷移により、チャネルのモードが変化する場合があります。詳細については「1.2.3 グローバル・モードの遷移によるチャネル・モードの変化」を参照ください。

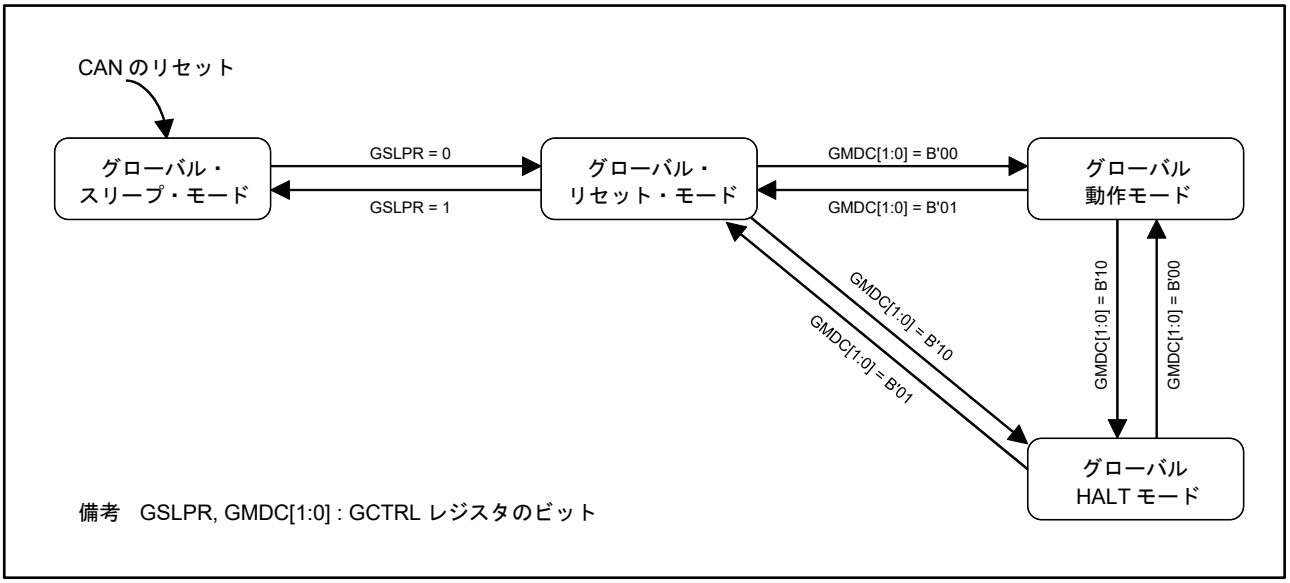


図 1-5 グローバル・モードの遷移図

(1) グローバル・スリープ・モード

CAN モジュールのクロックが停止するモードです。CAN のクロックが停止するため、消費電力が低減されます。CAN 関連レジスタの読み出しは可能ですが、書き込みはしないでください。レジスタ値は保持されます。

(2) グローバル・リセット・モード

CAN モジュール全体の設定を行うモードです。グローバル・リセット・モードに遷移すると、一部レジスタが初期化されます。表 1-2、表 1-3 に初期化されるレジスター覧を示します。

(3) グローバル HALT モード

テスト関連レジスタの設定を行うモードです。グローバル HALT モードに遷移すると、CAN 通信は停止します。

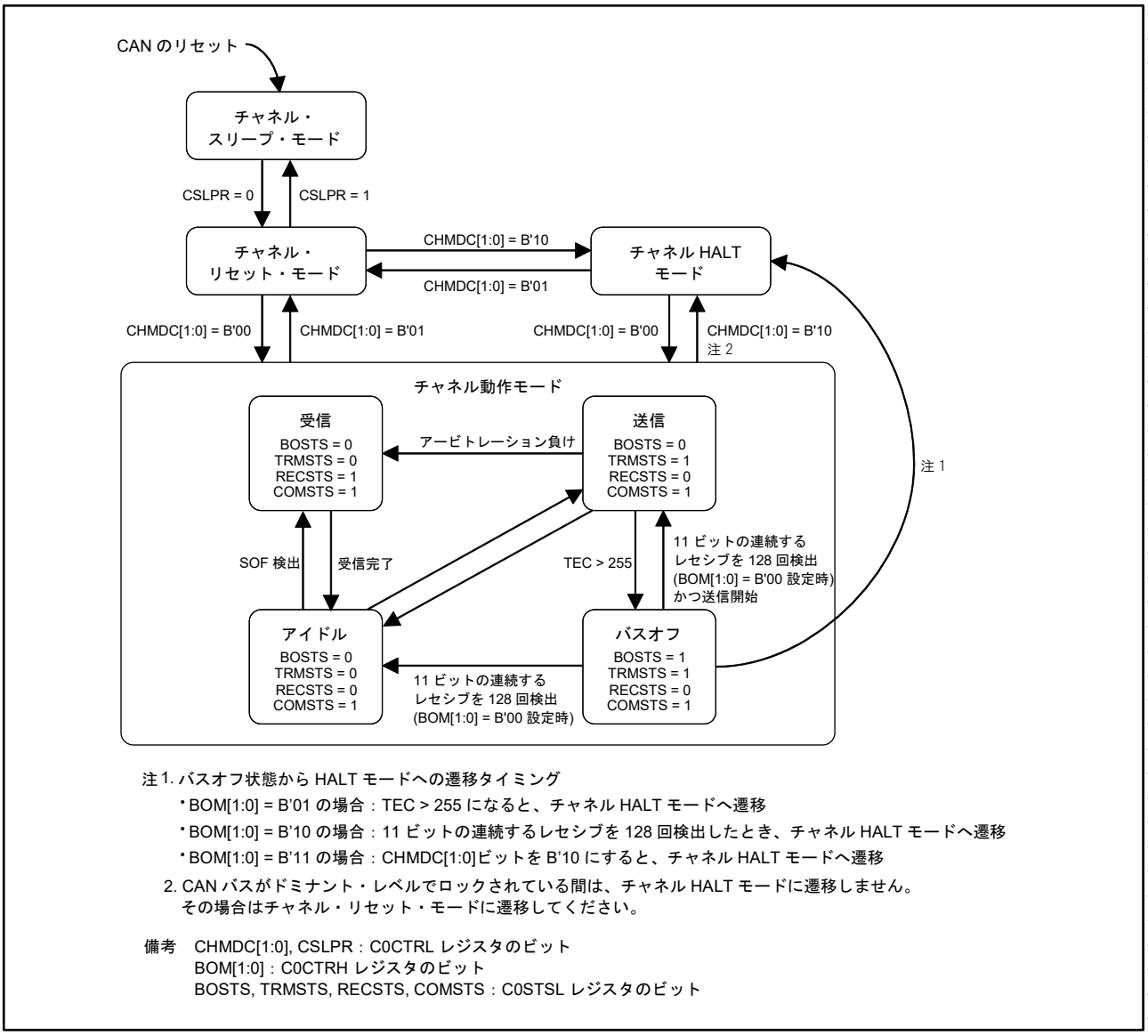
(4) グローバル動作モード

CAN モジュール全体を動作させるモードです。CAN 通信を行う場合は、グローバル動作モードに遷移する必要があります。

1.2.2 チャネル・モード

チャネルを制御するモードです。

図 1-6 にチャネル・モードの遷移図を示します。



注 1. バスオフ状態から HALT モードへの遷移タイミング
- BOM[1:0] = B'01 の場合：TEC > 255 になると、チャネル HALT モードへ遷移
- BOM[1:0] = B'10 の場合：11 ビットの連続するレセシブを 128 回検出したとき、チャネル HALT モードへ遷移
- BOM[1:0] = B'11 の場合：CHMDC[1:0]ビットを B'10 にすると、チャネル HALT モードへ遷移

2. CAN バスがドミナント・レベルでロックされている間は、チャネル HALT モードに遷移しません。
その場合はチャネル・リセット・モードに遷移してください。

備考 CHMDC[1:0], CSLPR：C0CTRL レジスタのビット
BOM[1:0]：C0CTRH レジスタのビット
BOSTS, TRMSTS, RECSTS, COMSTS：C0STSL レジスタのビット

図 1-6 チャネル・モードの遷移図

(1) チャネル・スリープ・モード

チャネルに供給するクロックが停止するモードです。供給するクロックが停止するため消費電力が低減されます。該当チャネルの CAN 関連レジスタの読み出しは可能ですが、書き込みはしないでください。レジスタ値は保持されます。

(2) チャネル・リセット・モード

チャネルの設定を行うモードです。チャネル・リセット・モードに遷移すると、一部チャネル関連レジスタが初期化されます。表 1-3 に初期化されるレジスター覧を示します。

(3) チャネル HALT モード

チャネルのテスト関連レジスタの設定を行うモードです。チャネル HALT モードに遷移すると、該当チャネルの CAN 通信は停止します。

(4) チャネル動作モード

CAN 通信を行うモードです。CAN 通信時、各チャネルは以下の通信状態を持ちます。

– アイドル
  受信も送信もしていない状態。
– 受信
  他のノードから送られてきたメッセージを受信している状態。
– 送信
  メッセージを送信している状態。
– バスオフ
  CAN 通信から遮断されている状態。

1.2.3 グローバル・モードの遷移によるチャネル・モードの変化

グローバル・モードの遷移により、チャネルのモードが変化する場合があります。表 1-1、図 1-7 にグローバル・モードの遷移によるチャネル・モードの変化を示します。

表 1-1 グローバル・モード設定によるチャネル・モードの変化

設定前の チャネル・モード	設定後のチャネル・モード			
	グローバル動作	グローバル HALT	グローバル・リセット	グローバル・スリープ
チャネル動作	チャネル動作	**チャネル HALT**	**チャネル・リセット**	*遷移禁止*
チャネル HALT	チャネル HALT	チャネル HALT	**チャネル・リセット**	*遷移禁止*
チャネル・リセット	チャネル・リセット	チャネル・リセット	チャネル・リセット	**チャネル・スリープ**
チャネル・スリープ	チャネル・スリープ	チャネル・スリープ	チャネル・スリープ	チャネル・スリープ

【注】 **太字**：グローバル・モードの遷移によりチャネル・モードが変化する箇所
斜体：制約事項

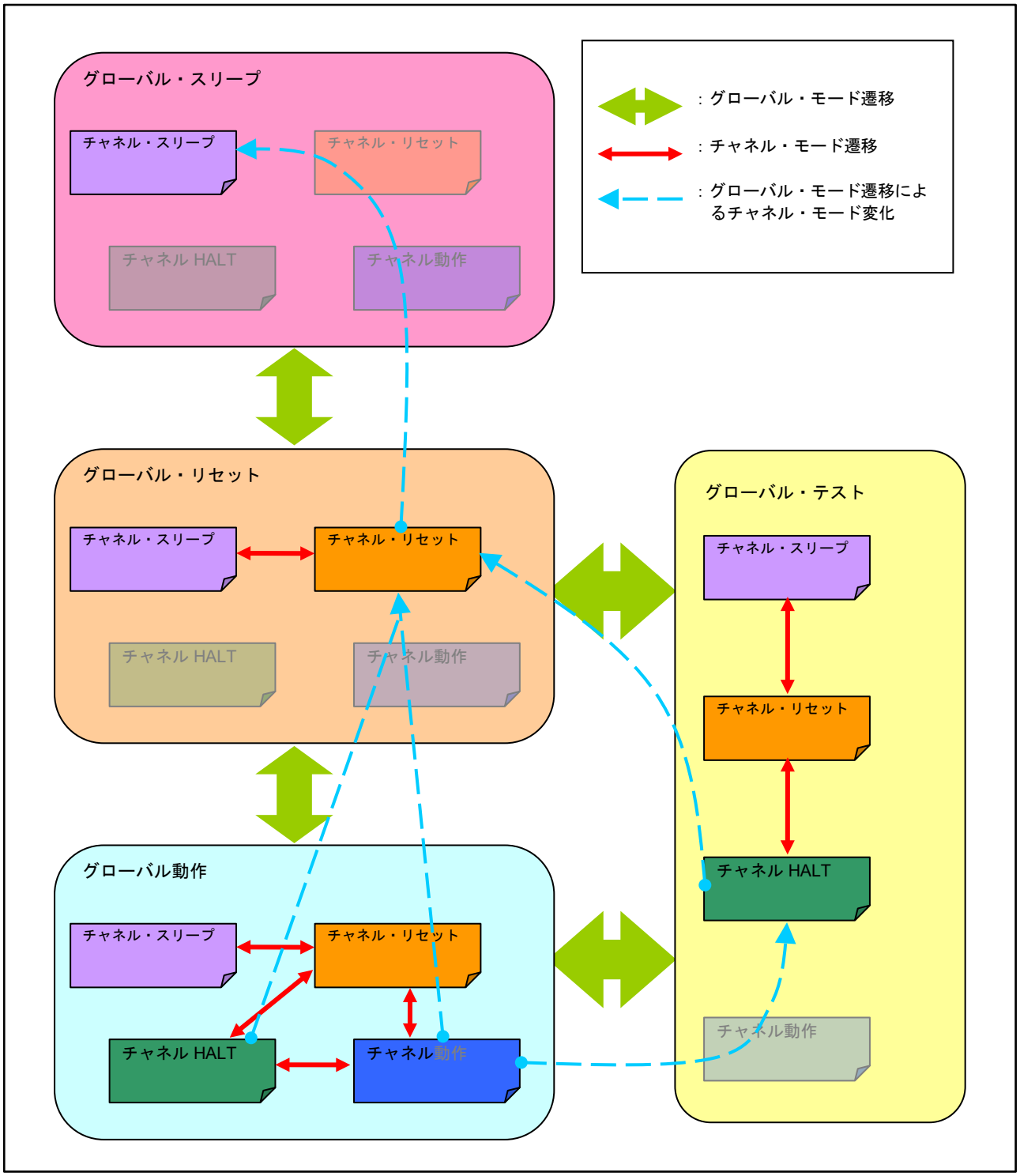


図 1-7 グローバル・モードとチャネル・モードの遷移

表 1-2 グローバル・リセット・モードおよびチャネル・リセット・モードで初期化されるレジスター覧

レジスタ	ビット/フラグ
C0CTRL レジスタ	CHMDC[1:0]
C0CTRH レジスタ	CTMS[1:0]、CTME、BFT、ROM
C0STSL レジスタ	CHLTSTS、EPSTS、BOSTS、TRMSTS、RECSTS、COMSTS、ESIF
C0STSH レジスタ	REC[7:0]、TEC[7:0]
C0ERFLL レジスタ	ADERR、B0ERR、B1ERR、CERR、AERR、FERR、SERR、ALF、BLF、OVLF、BORF、BOEF、EPF、EWF、BEF
C0ERFLH レジスタ	CRCREG[14:0]
CFCCL レジスタ	送受信 FIFO バッファが送信モード:CFE
CFSTS レジスタ	送受信 FIFO バッファが送信モード:CFMC[5:0]、CFTXIF、CFRXIF、CFMLT、CFFLL、CFEMP
FESTS レジスタ	送受信 FIFO バッファが送信モード:CFEMP
FFSTS レジスタ	送受信 FIFO バッファが送信モード:CFFLL
TMCm レジスタ	TMOM、TMTAR、TMTR
TMSTSm レジスタ	TMTARM、TMTRM、TMTRF[1:0]、TMTSTS
TMTRSTS レジスタ	TMTRSTSm
TMTARSTS レジスタ	TMTARSTSm
TMTCSTS レジスタ	TMTCSTSm
TMTASTS レジスタ	TMTASTSm
THLCC レジスタ	THLE
THLSTS レジスタ	THLMC[3:0]、THLIF、THLELT、THLFLL、THLEMP
GTINTSTS レジスタ	TSIF、TAIF、CFTIF、THIF
C0FDCTRH レジスタ	PNMDC[1:0]
C0FDSTSL レジスタ	TDCVF、PNSTS[1:0]、SOCO、EOCO、TDCR[7:0]
C0FDSTSH レジスタ	SOC[7:0]、EOC[7:0]
C0FDCRCL レジスタ	CRCREG[15:0]
C0FDCRCH レジスタ	SCNT[3:0]、CRCREG[20:16]

表 1-3 グローバル・リセット・モードでのみ初期化されるレジスター覧

レジスタ	ビット/フラグ
GSTS レジスタ	GHLTSTS
GERFLL レジスタ	EEF、CMPOF、THLES、MES、DEF
GTSC レジスタ	TS[15:0]
RMND レジスタ	RMNSn
RFCCk レジスタ	RFE
RFSTSk レジスタ	RFMC[5:0]、RFIF、RFMLT、RFFLL、RFEMP
CFCCL レジスタ	送受信 FIFO バッファが受信モード時：CFE
CFSTS レジスタ	送受信 FIFO バッファが受信モード時：CFMC[5:0]、CFFLL、CFEMP、CFTXIF、CFRXIF、CFMLT
FESTS レジスタ	RFkEMP、送受信 FIFO バッファが受信モード:CFEMP
FFSTS レジスタ	RFkFLL、送受信 FIFO バッファが受信モード:CFFLL
FMSTS レジスタ	CFMLT、RFkMLT
RFISTS レジスタ	RFkIF
GTSTCFG レジスタ	RTMPS[3:0]
GTSTCTR レジスタ	RTME

1.3 通信速度

CAN 通信を行う通信速度を設定します。通信速度を決定するためには以下の処理を行う必要があります。

- ビット・タイミングの設定
- 通信速度の算出

1.3.1 CAN ビット・タイミングの設定

本 CAN モジュールの CAN ビット・タイミング設定では、通信フレームの 1 ビットを 3 つのセグメントで構成しています。

図 1-8 にビットのセグメントとサンプル・ポイントを示します。

これらのセグメントのうち、Time Segment 1（以下、TSEG1 という）、Time Segment 2（以下、TSEG2 という）は、サンプル・ポイントを指定するもので、これらの値を変えることでサンプリングするタイミングを変更できます。

このタイミング設定の最小単位を 1 Time Quantum（以下、Tq という）といい、CAN モジュールに入力されたクロック周波数とボー・レート・プリスケーラ値で決められます。

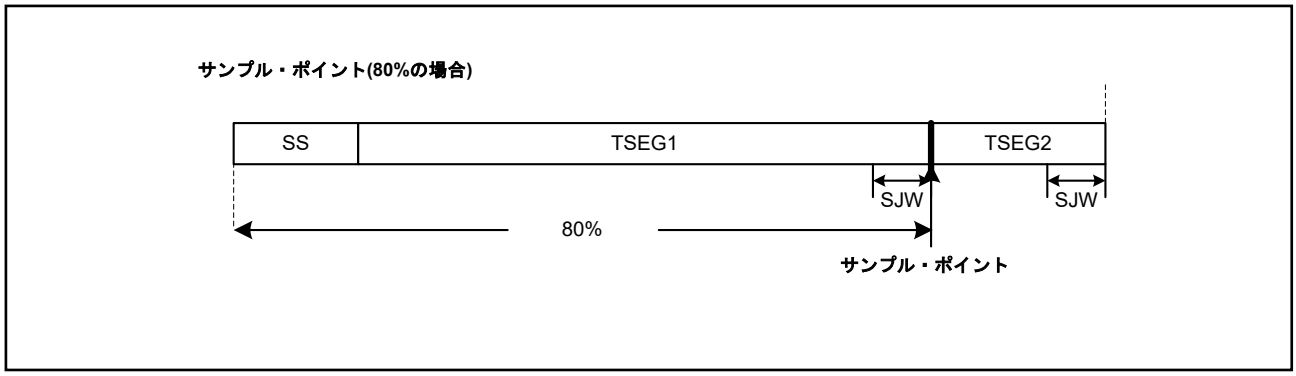


図 1-8 ビットのセグメント構成とサンプル・ポイント

- SS：シンクロナイゼーション・セグメント
  インターフレーム・スペース中に、レセシブからドミナントへのエッジをモニタして同期をとるセグメントです。
  インターフレーム・スペース（Interframe Space）は、インターミッション（Intermission）、サスペンド・トランスミッション（Suspend Transmission）、バスアイドル（Bus Idle）で構成されます。バスアイドル中では、全ノードが送信を開始することができます。
- TSEG1：タイム・セグメント 1
  CAN バス上の物理的な遅延を吸収するセグメントです。バス上の物理的な遅延は、CAN バス上の遅延、入力コンパレータ遅延、および、出力ドライバ遅延の総和の 2 倍になります。
- TSEG2：タイム・セグメント 2
  周波数の誤差によるフェーズ・エラーを補償するセグメントです。
- SJW：リシンクロナイゼーション・ジャンプ幅
  フェーズ・エラーによっておこる位相誤差を補償するために、タイム・セグメントを延長または短縮する長さです。

(1) ビット・タイミングの条件

各セグメントの設定と制限事項は以下の通りです。

各セグメントの設定：

– ノミナル・ビット・レート
SS ＝1Tq 固定
TSEG1 ＝2~256Tq の範囲で設定
TSEG2 ＝2~128Tq の範囲で設定
SJW ＝1~128Tq の範囲で設定
SS＋TSEG1＋TSEG2＝8~385Tq
– データ・ビット・レート
SS ＝1Tq 固定
TSEG1 ＝2~32Tq の範囲で設定
TSEG2 ＝2~16Tq の範囲で設定
SJW ＝1~16Tq の範囲で設定
SS＋TSEG1＋TSEG2＝5~49Tq

TSEG1、TSEG2 の制限：
– ノミナル・ビット・レート
TSEG1＞TSEG2≧SJW（ただし、SJW＝1 のとき、TSEG2≧2）
– データ・ビット・レート
TSEG1≧TSEG2≧SJW（ただし、SJW＝1 のとき、TSEG2≧2）

1.3.2 通信速度の算出

通信速度は、CAN モジュールのクロック源である CAN クロック（f_{CAN}）、ボー・レート・プリスケーラ分周値、および 1 ビットの Tq 数で決まります。f_{CAN} は CPU/周辺ハードウェア・クロック（ジッタを少なくしたクロック）と X1 クロックのいずれかを使用可能です。f_{CAN} の設定に関しては「1.4.5 CAN クロック源の設定」を参照ください。

表 1-4 と表 1-5 に主な通信速度の算出式と実現例を、表 1-6 にビット・タイミング設定例を示します。

表 1-4 主な通信速度の算出式と実現例（ノミナル）

通信速度の算出式	f_{CAN} / ボー・レート・プリスケーラ分周比[注]×1 ビットの Tq 数							
f_{CAN} / 通信速度	40MHz	32MHz	30MHz	24MHz	20MHz	16MHz	10MHz	8MHz
1Mbps	8Tq(5) 20Tq(2)	8Tq(4) 16Tq(2)	10Tq(3) 15Tq(2)	8Tq(3) 12Tq(2) 24Tq(1)	10Tq(2) 20Tq(1)	8Tq(2) 16Tq(1)	10Tq(1)	8Tq(1)
500Kbps	8Tq(10) 20Tq(4)	8Tq(8) 16Tq(4)	10Tq(6) 15Tq(4) 20Tq(3)	8Tq(6) 12Tq(4) 24Tq(2)	10Tq(4) 20Tq(2)	8Tq(4) 16Tq(2)	10Tq(2) 20Tq(1)	8Tq(2) 16Tq(1)
250Kbps	8Tq(20) 20Tq(8)	8Tq(16) 16Tq(8)	10Tq(12) 15Tq(8) 20Tq(6)	8Tq(12) 12Tq(8) 24Tq(4)	10Tq(8) 20Tq(4)	8Tq(8) 16Tq(4)	10Tq(4) 20Tq(2)	8Tq(4) 16Tq(2)
125Kbps	8Tq(40) 20Tq(16)	8Tq(32) 16Tq(16)	10Tq(24) 15Tq(16) 20Tq(12)	8Tq(24) 12Tq(16) 24Tq(8)	10Tq(16) 20Tq(8)	8Tq(16) 16Tq(8)	10Tq(8) 20Tq(4)	8Tq(8) 16Tq(4)
83.3Kbps	8Tq(60) 12Tq(40) 16Tq(30) 24Tq(20)	8Tq(48) 12Tq(32) 16Tq(24) 24Tq(16)	8Tq(45) 10Tq(36) 12Tq(30) 15Tq(24) 20Tq(18) 24Tq(15)	8Tq(36) 12Tq(24) 16Tq(18) 24Tq(12)	8Tq(30) 10Tq(24) 12Tq(20) 15Tq(16) 16Tq(15) 20Tq(12) 24Tq(10)	8Tq(24) 12Tq(16) 16Tq(12) 24Tq(8)	8Tq(15) 10Tq(12) 12Tq(10) 15Tq(8) 20Tq(6) 24Tq(5)	8Tq(12)
33.3Kbps	8Tq(150) 12Tq(100) 16Tq(75) 20Tq(60) 24Tq(50)	8Tq(120) 10Tq(96) 12Tq(80) 15Tq(64) 16Tq(60) 20Tq(48) 24Tq(40)	10Tq(90) 12Tq(75) 15Tq(60) 20Tq(45)	8Tq(90) 10Tq(72) 12Tq(60) 15Tq(48) 16Tq(45) 20Tq(36) 24Tq(30)	8Tq(75) 10Tq(60) 12Tq(50) 15Tq(40) 20Tq(30) 24Tq(25)	8Tq(60) 10Tq(48) 12Tq(40) 15Tq(32) 16Tq(30) 20Tq(24) 24Tq(20)	10Tq(30) 12Tq(25) 15Tq(20) 20Tq(15)	8Tq(30)

【注】 ボー・レート・プリスケーラ分周比＝P＋1 (P=0~1023)
P：C0NCFGL レジスタの NBRP[9:0]ビットの設定値

【備考】 ( ) 内の数字はボー・レート・プリスケーラ分周値

表 1-5 主な通信速度の算出式と実現例（ノミナルとデータ）

通信速度の算出式	$\frac{f_{CAN}}{\text{ボー・レート・プリスケーラ分周比}^{注} \times 1\text{ビットの Tq 数}}$	
通信速度 ＼ f_{CAN}	40MHz	20MHz
ノミナル: 1Mbps データ: 8Mbps	ノミナル: 40Tq(1) データ: 5Tq(1)	ノミナル: 20Tq(1) データ: Not possible
ノミナル: 1Mbps データ: 5Mbps	ノミナル: 40Tq(1) データ: 8Tq(1)	ノミナル: 20Tq(1) データ: Not possible
ノミナル: 500Kbps データ: 2Mbps	ノミナル: 80Tq(1) データ: 20Tq(1)	ノミナル: 40Tq(1) データ: 10Tq(1)

【注】 ボー・レート・プリスケーラ分周比＝P＋1
P：ノミナル C0NCFGL レジスタの NBRP[9:0]ビットの設定値 (P=0~1023)
データ C0DCFGL レジスタの DBRP[7:0]ビットの設定値 (P=0~255)

【備考】 ( ) 内の数字はボー・レート・プリスケーラ分周値

表 1-6 ビット・タイミング設定例

1 ビット	設定値 (Tq)				サンプル・ポイント注 (%)
	SS	TSEG1	TSEG2	SJW	
5Tq	1	2	2	1	60.00
8Tq	1	4	3	1	62.50
	1	5	2	1	75.00
10Tq	1	6	3	1	70.00
	1	7	2	1	80.00
12Tq	1	8	3	1	75.00
	1	9	2	1	83.33
15Tq	1	10	4	1	73.33
	1	11	3	1	80.00
16Tq	1	10	5	1	68.75
	1	11	4	1	75.00
20Tq	1	12	7	1	65.00
	1	13	6	1	70.00
	1	15	4	3	80.00
24Tq	1	15	8	1	66.67
	1	16	7	1	70.83
50Tq	1	39	10	4	80.00

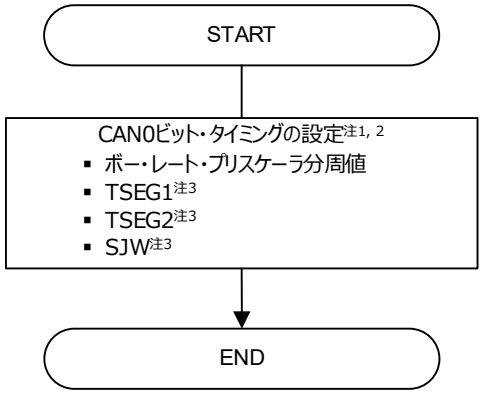
【注】 1 ビットのレベルを判定する位置

1.3.3 CAN ビット・タイミングと通信速度の設定手順

図 1-9 に CAN ビット・タイミングと通信速度の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。



【注】1. C0NCFGL、C0NCFGH、C0DCFGL、C0DCFGH レジスタは、チャネル・リセット・モードまたはチャネル HALT モードで書き換えてください。また、チャネル動作モードに遷移する前に設定してください。

2. ノミナル・ビット・レートとデータ・ビット・レートのビット・タイミングを設定してください。ただし、Classical-CAN オンリ・モードのときは、データ・ビット・レートのビット・タイミングの設定は不要です。

3. TSEG1、TSEG2、SJW の設定は次の条件を満たしてください。
ノミナル・ビット・レート
TSEG1＞TSEG2≧SJW（ただし、SJW=1 のとき、TSEG2≧2）
データ・ビット・レート
TSEG1≧TSEG2≧SJW（ただし、SJW=1 のとき、TSEG2≧2）

図 1-9 CAN ビット・タイミングと通信速度の設定手順

1.4 グローバル機能

CAN モジュール全体（すべてのチャネル）で共通な以下の機能を設定します。

- 送信優先順位の設定
- DLC チェックの設定
- DLC 置換機能の設定
- ミラー機能の設定
- CAN クロック源の設定
- CAN-FD ペイロード・オーバフローの設定
- タイム・スタンプ・クロックの設定
- インターバル・タイマ・プリスケーラの設定
- res ビット・プロトコル例外検出の設定
- タイム・スタンプ取得タイミングの設定

1.4.1 送信優先順位の設定

同一チャネル内で複数の送信バッファから送信要求が出された場合の送信の優先順位を設定します。

送信優先順位はすべてのチャネルで共通で、チャネルごとに設定することはできません。判定方法は以下の 2 つから選択できます。

- ID 優先
  格納したメッセージ ID の優先順位に基づいてメッセージが送信されます。ID の優先順位は CAN 仕様に規定されている CAN バス・アービトレーション規定に準拠します。
  送信バッファ、送信モードに設定した送受信 FIFO バッファに格納したメッセージの ID が判定対象になります。
  送受信 FIFO バッファの場合は、FIFO 内の最も古いメッセージが優先順位判定の対象になります。
  メッセージが送受信 FIFO バッファから送信中の場合、同じ FIFO バッファにある次のメッセージが優先順位判定の対象になります。
  2 つ以上のバッファに同じメッセージ ID が設定されている場合は、より小さい番号のバッファが優先されます。

- 送信バッファ番号優先
  送信要求があるバッファの中で、最も小さい送信バッファ番号のメッセージが最初に送信されます。
  送受信 FIFO バッファが送信バッファにリンクしている場合は、リンク先の送信バッファ番号で判定されます。

どちらの送信優先順位を選択しても、アービトレーション・ロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。

1.4.2 DLC チェックの設定

DLC チェック機能の許可、禁止を設定します。

DLC チェック機能を許可にすると、アクセプタンス・フィルタ処理を通過したメッセージに対して、DLC フィルタ処理を実施します。DLC チェック機能を禁止にすると DLC フィルタ処理は実施されません。

DLC チェックでは、メッセージの DLC 値が受信ルールに設定した DLC 値以上の場合、DLC フィルタ処理を通過します。受信メッセージの DLC 値が受信ルールの DLC 値より小さい場合は、DLC フィルタ処理を通過しません。この場合、メッセージは受信バッファや FIFO バッファに格納されず、DLC エラーとなります。

受信ルールに関しては「1.5 受信ルール・テーブル」を参照ください。

1.4.3 DLC 置換機能の設定

DLC 置換機能の許可、禁止を設定します。

DLC 置換機能は DLC チェック機能が許可の場合のみ有効です。

DLC 置換機能を許可にしているときに、DLC フィルタ処理を通過した場合、受信メッセージの DLC 値の代わりに、受信ルールの DLC 値がバッファに格納されます。この場合、受信ルールの DLC 値を超えるデータ・バイトには H'00 が格納されます。

DLC 置換機能を禁止にしている場合、受信メッセージのすべてのデータ・バイトをバッファに格納します。

受信ルールに関しては「1.5 受信ルール・テーブル」を参照ください。

表 1-7 DLC フィルタ処理、DLC 置換処理

GCFGL レジスタ		受信メッセージ DLC ／受信ルール DLC	受信メッセージ	
DCE ビット	DRE ビット		処理	格納 DLC
0（DLC チェック禁止）	0（DLC 置換禁止）	受信メッセージ DLC ＜受信ルール DLC	バッファへ格納[注1]	受信メッセージ DLC
		受信メッセージ DLC ≧受信ルール DLC		
		受信ルール DLC＝0		
	1（DLC 置換許可）	受信メッセージ DLC ＜受信ルール DLC		
		受信メッセージ DLC ≧受信ルール DLC		
		受信ルール DLC＝0		
1（DLC チェック許可）	0（DLC 置換禁止）	受信メッセージ DLC ＜受信ルール DLC	破棄（DLC エラー）	—
		受信メッセージ DLC ≧受信ルール DLC	バッファへ格納	受信メッセージ DLC
		受信ルール DLC＝0	バッファへ格納	受信メッセージ DLC
	1（DLC 置換許可）	受信メッセージ DLC ＜受信ルール DLC	破棄（DLC エラー）	—
		受信メッセージ DLC ≧受信ルール DLC	バッファへ格納	受信ルール DLC[注2]
		受信ルール DLC＝0	バッファへ格納	受信メッセージ DLC

【注】 1. DLC チェック自体を実施しません。
2. 受信ルールの DLC を越えるデータ・バイトには H'00 が格納されます。

1.4.4 ミラー機能の設定

ミラー機能の許可、禁止を設定します。

ミラー機能を許可にすると、自らが送信したメッセージを受信できます。

ミラー機能許可時、他の CAN ノードが送信したメッセージを受信するときは、ミラー機能未使用にした受信ルールがデータ処理に使用されます。自らが送信したメッセージを受信するときは、ミラー機能使用にした受信ルールがデータ処理に使用されます。

受信ルールに関しては「1.5 受信ルール・テーブル」を参照ください。

表 1-8 ミラー機能の設定によるデータ処理対象となるメッセージ

GCFGL レジスタの MME ビット	GAFLIDiH レジスタの GAFLLB ビット	受信ルールのデータ処理対象となるメッセージ
0（ミラー機能禁止）	0	他の CAN ノードが送信したメッセージ
	1	対象となるメッセージなし
1（ミラー機能許可）	0	他の CAN ノードが送信したメッセージ
	1	自らが送信したメッセージ

1.4.5 CAN クロック源の設定

CAN クロック源である CAN クロック（f_{CAN}）注 1, 2, 3 を設定します。CAN クロック源として使用可能なクロックを以下に示します。f_{CAN} の使用可能な最大値は 40MHz です。

- CPU/周辺ハードウェア・クロック注 4
- X1 クロック

【注】 1. CAN クロック源として上記のどちらを選択する場合でも、CPU/周辺ハードウェア・クロックはメイン／PLL 選択クロック（f_{MP}）の 1/2 にしてください。
2. 高速オンチップ・オシレータ（f_{IH}）の発振周波数精度は CAN クロック源の要求を満たさないため、CPU/周辺ハードウェア・クロックに f_{IH} を使用している場合（f_{IH} の分周、f_{IH} をクロック源とする PLL クロックを含む）は X1 クロックを選択してください。
3. X1 クロックを選択する場合、X1 クロックは CPU/周辺ハードウェア・クロック以下にしてください。
4. CPU/周辺ハードウェア・クロックよりもクロックのジッタが小さくなった内部クロックが供給されます。

図 1-10 に CAN システム・クロック発生回路を示します。

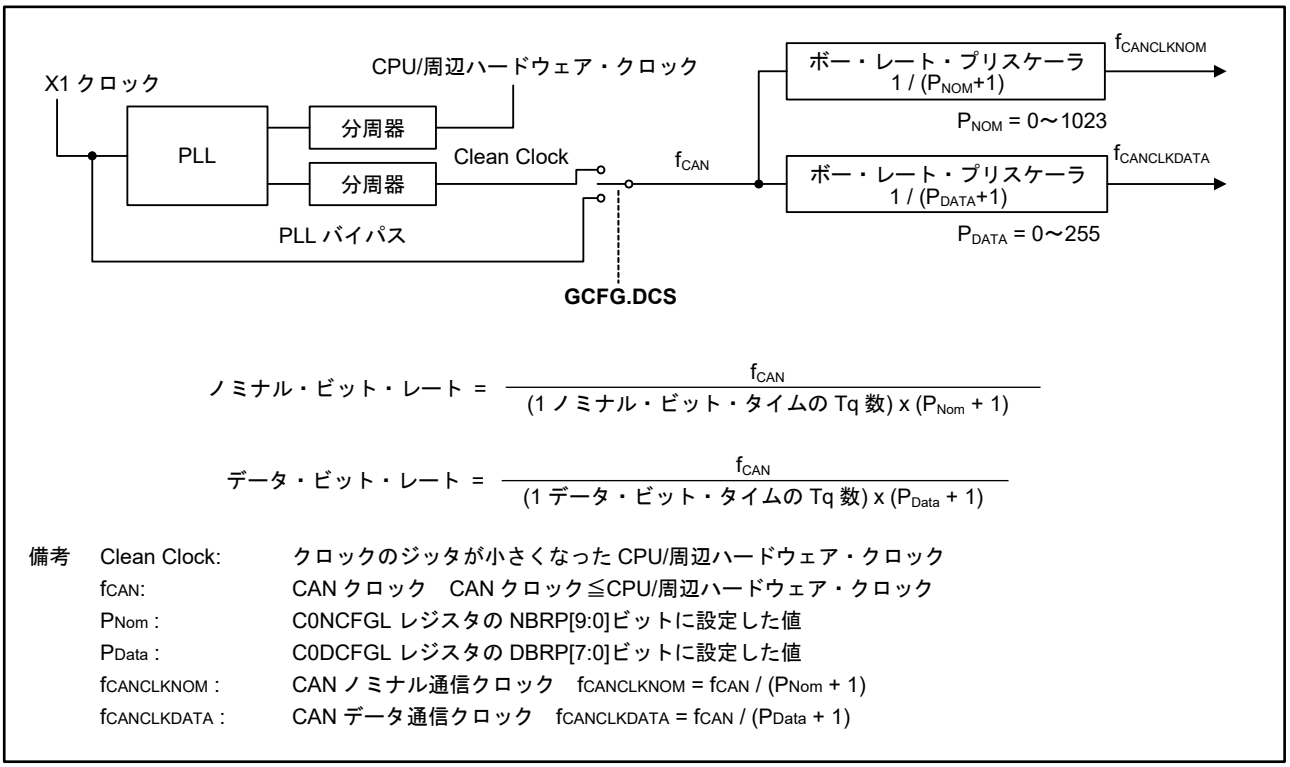


図 1-10 CAN クロック発生回路

1.4.6 CAN-FD ペイロード・オーバフローの設定

受信したメッセージのペイロード長が格納先バッファのペイロード・サイズを超えた場合の動作を設定します。選択可能な動作を以下に示します。

- ペイロードがオーバフローする受信メッセージは、バッファに格納されない（破棄）
- ペイロードがオーバフローする受信メッセージは、バッファに格納される。
  このとき、バッファのペイロード・サイズを超える分のペイロードは切り捨てられる。

ペイロードがオーバフローする受信メッセージがバッファに格納される場合、格納 DLC は DLC 置換機能の設定に従って、受信 DLC 値または受信ルールの DLC 値がバッファに格納されます。

各バッファのペイロード・サイズの設定は、以下を参照してください。

- 1.6.1 受信バッファの設定 (2) ペイロード・サイズの設定
- 1.6.2 受信 FIFO バッファの設定 (2) ペイロード・サイズの設定
- 1.6.3 送受信 FIFO バッファの設定 (2) ペイロード・サイズの設定

1.4.7 タイム・スタンプ・クロックの設定

タイム・スタンプ・カウンタに使用するクロック源、および分周比を設定します。

タイム・スタンプは、メッセージの受信時間および送信完了時間を記録するために使用する 16 ビットのフリーランカウンタです。

タイム・スタンプ・カウンタ値は、受信メッセージの SOF（スタート・オブ・フレーム）[注]のタイミングで取り込まれ、メッセージ ID やデータと共に、受信バッファや FIFO バッファに格納されます。また、送信メッセージの SOF のタイミングで取り込まれ、送信履歴バッファに格納されます。取り込みタイミングは変更可能です。「1.4.10 タイム・スタンプ取得タイミングの設定」を参照してください。

タイム・スタンプに使用するクロックは以下から選択可能です。

- CPU/周辺ハードウェア・クロック
- CAN0 ノミナル・ビット・タイム・クロック

【注】 SOF：フレームの開始を表すフィールドです。

CAN0 ノミナル・ビット・タイム・クロックをクロック源として使用する場合、対応するチャネルがチャネル・リセット・モード、またはチャネル HALT モードに遷移すると、タイム・スタンプ・カウンタが停止します。CPU/周辺ハードウェア・クロックをクロック源として使用する場合、タイム・スタンプ機能はチャネル・モードに影響されません。

図 1-11 にタイム・スタンプ機能のブロック図を示します。

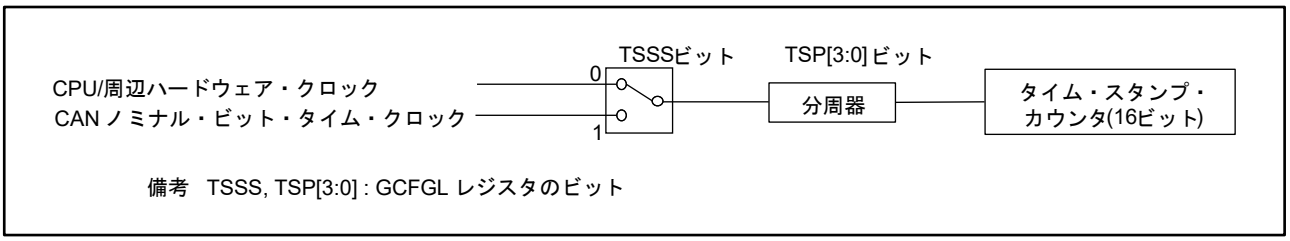


図 1-11 タイム・スタンプ機能のブロック図

1.4.8 インターバル・タイマ・プリスケーラの設定

インターバル・タイマのカウント・ソースに CPU/周辺ハードウェア・クロック（f_{CLK}）の分周クロックを使用する場合の分周比を設定します。インターバル・タイマは、送受信 FIFO バッファのインターバル送信機能で動作します。

CFCCL レジスタの CFITSS ビットを“0”に設定した場合、f_{CLK} を分周したクロックがインターバル・タイマのカウント・ソースとなります。f_{CLK} は GCFGH レジスタの ITRCP[15:0]ビットで分周され、CFCCL レジスタの CFITR ビットを“1”に設定した場合はさらに 10 分周されます。

インターバル・タイマの機能については「1.6.3 (5) インターバル・タイマ・カウンタの設定」を参照ください。

1.4.9 res ビット・プロトコル例外検出の設定

res ビット・プロトコル例外イベント検出の許可、禁止を設定します。

res ビット・プロトコル例外イベント検出を許可している場合、CAN-FD フレームの res ビットがレセシブとして検出されると、プロトコル例外イベント検出として扱われます。このとき、エラーは検出されません。

res ビット・プロトコル例外イベント検出を禁止している場合は、レセシブの res ビット検出によりフォーム・エラーと見なされ、エラー・フレームが出力されます。

1.4.10 タイム・スタンプ取得タイミングの設定

タイム・スタンプ値がキャプチャされるタイミングを設定します。選択可能なタイミングを以下に示します。

- SOF ビットのサンプル・ポイント
- 有効なフレームの送受信時
- res ビットのサンプル・ポイント（Classical-CAN フレームの場合は SOF ビット）

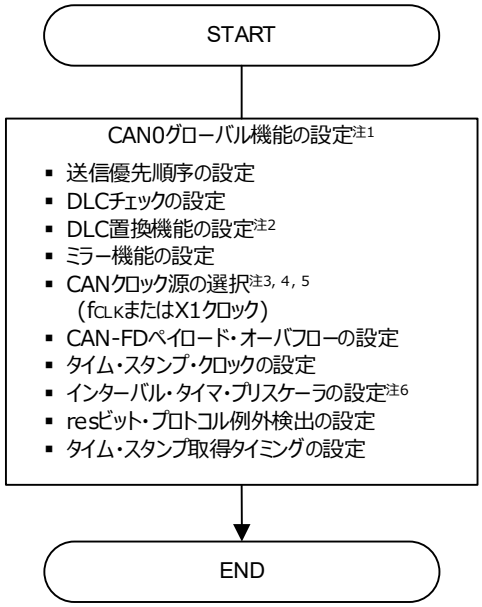
タイム・スタンプの機能については「1.4.7 タイム・スタンプ・クロックの設定」を参照してください。

1.4.11 グローバル機能の設定

図 1-12 にグローバル機能の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1　CAN コンフィグレーション」を参照ください。



【注】1. GCFGL、GCFGH、GFDCFG レジスタはグローバル・リセット・モードで書き換えてください。
2. DLC チェック機能を禁止（GCFGL レジスタの DCE ビットを“0”）にする場合、受信ルール・テーブルの DLC を禁止（GAFLP0iL レジスタの GAFLDLC[3:0]ビットを B’0000）にしてください。
3. CAN クロック源の選択にかかわらず、f_{CLK} は $f_{MP}/2$ に設定してください。
4. 高速オンチップ・オシレータ（f_{IH}）の発振周波数精度は CAN クロック源の要求を満たさないため、f_{CLK} に f_{IH} を使用している場合（f_{IH} の分周、f_{IH} をクロック源とする PLL クロック含む）は X1 クロックを選択してください。
5. X1 クロックを選択する場合、X1 クロックは f_{CLK} 以下にしてください。
6. インターバル・タイマを使用する場合、インターバル・タイマのプリスケーラ（GCFGH レジスタの ITRCP[15:0]ビット）に H'0000 を設定しないでください。

図 1-12　グローバル機能の設定手順

1.5 受信ルール・テーブル

受信メッセージのフィルタリングを行うための受信ルール・テーブルを設定します。

受信ルール・テーブルを用いたデータ処理により、選別されたメッセージを指定したバッファへ格納します。データ処理には、アクセプタンス・フィルタ処理、DLC フィルタ処理、ルーティング処理、ラベル付加処理、ミラー機能があります。

受信ルールで以下の設定を行う必要があります。なお、受信ルールは CAN-FD フレーム、Classical-CAN フレーム共通であり、FDF の設定はありません

- 受信ルール数の設定
- IDE/RTR(RRS)/ID の設定
- 受信ルール対象メッセージの設定
- IDE マスク/RTR(RRS)マスク/ID マスクの設定
- DLC チェックの設定
- 受信ルール・ラベルの設定
- 格納バッファの設定

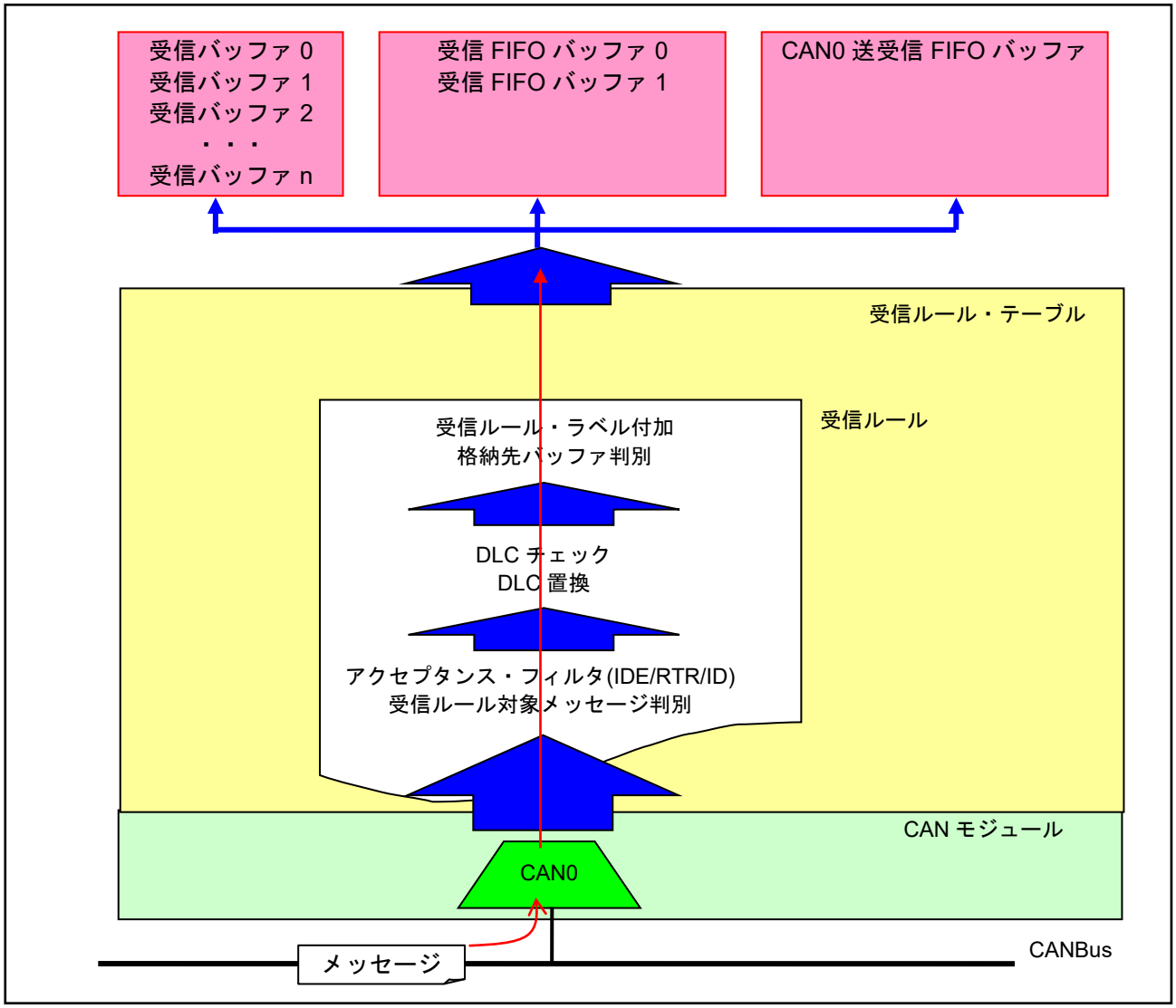


図 1-13 受信ルール・テーブルによるフィルタリング・イメージ

1.5.1 受信ルール数の設定

チャネルに使用する受信ルール数を設定します。

受信ルール数はモジュール全体では 16 ルールあります。

チェック処理は、一番小さい番号の受信ルールから昇順にチェックを開始します。受信メッセージの比較対象ビットが受信ルールとすべて一致したとき、または一致する受信ルールがないまますべてのチェックを終了したときにフィルタ処理は停止します。一致する受信ルールがない場合、受信バッファや FIFO バッファに格納されません。

登録できる受信ルール数の制限事項は以下の通りとなります。

- 全受信ルール数の制限

CAN0 受信ルール数≦16

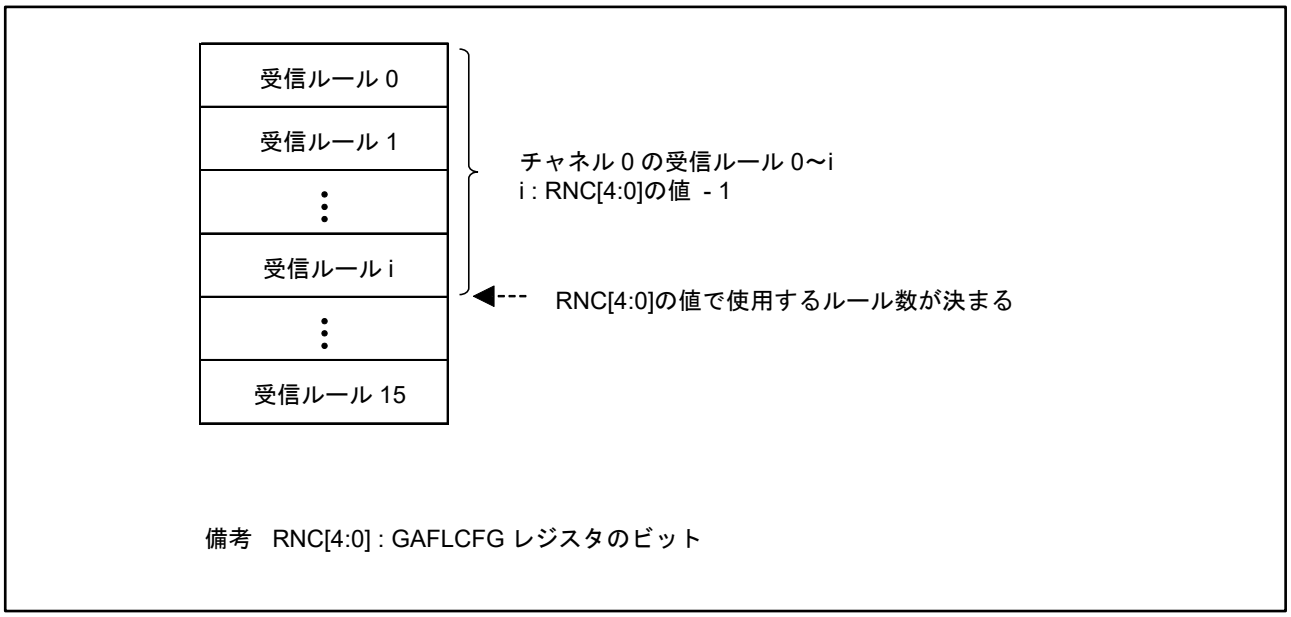


図 1-14 受信ルール登録

1.5.2 IDE/RTR(RRS)/ID の設定

受信メッセージの ID フォーマット（標準 ID または拡張 ID）、フレーム・フォーマット（データ・フレームまたはリモート・フレーム）、受信 ID を設定します。

CAN FD フレーム・フォーマットではリモート・フレームが定義されていません。リモート・フレーム（RTR ビット値が“1”のフレーム）を受信する設定にした場合は、RRS ビット値が“1”のフレームを受信します。

1.5.3 受信ルール対象メッセージの設定

他の CAN ノードが送信したメッセージ（GAFLIDiH レジスタの GAFLLB ビットを“0”）にすると、他の CAN ノードが送信したメッセージを受信する場合に、受信ルールを用いたデータ処理を行います。

ミラー機能使用時に自らが送信したメッセージ（GAFLLB ビットを“1”）にすると、自らが送信したメッセージを受信する場合に、受信ルールを用いたデータ処理を行います。

ミラー機能については「1.4.4 ミラー機能の設定」を参照ください。

1.5.4 IDE マスク/RTR(RRS)マスク/ID マスクの設定

IDE/RTR(RRS)/ID で設定した値のマスク値を設定します。

IDE マスク/RTR(RRS)マスク/ID マスクでマスクされなかったビットがアクセプタンス・フィルタ処理で有効になります。

1.5.5 DLC チェック比較値の設定

DLC チェック許可時に受信メッセージの DLC 値と比較する受信ルールの DLC 値を設定します。

DLC チェックについては「1.4.2 DLC チェックの設定」を参照ください。

1.5.6 受信ルール・ラベルの設定

フィルタ処理を通過したメッセージをバッファに格納するときに付加される 16 ビットと 2 ビットの 2 種のラベル情報を設定します。

ラベルは任意に設定できます。また、受信メッセージのラベルはプログラムで自由に使用することができます。例えば、ラベルに受信するチャネル番号を設定しておけば、受信 FIFO バッファ内の同一 ID のメッセージがどのチャネルで受信されたかを確認（チャネルは 1 つ）することが可能です。

1.5.7 格納バッファの設定

DLC フィルタ処理を通過したメッセージを格納するバッファを設定します。

格納先として選択可能なバッファを以下に示します。

- 受信バッファ n（1 つの受信ルールに対して、1 バッファだけ選択可能）
- 受信 FIFO バッファ k
- 送受信 FIFO バッファ（受信モード）

1 つの受信ルールに対して、最大 2 バッファまで格納バッファを選択できます。ただし、格納先として受信バッファは 1 バッファしか選択できません（受信バッファ 0 と受信バッファ 1 に格納する、といった設定はできません）。

最大の格納先の設定例：

- 最大 2 バッファ ＝（受信 FIFO バッファ k）：1 個
  ＋ 受信バッファ n：1 個
- 最大 2 バッファ ＝（受信 FIFO バッファ k ＋ 送受信 FIFO バッファ）：2 個

可能、不可能な設定例：

○：受信バッファ 0、受信 FIFO バッファ 0 へ格納

×：受信バッファ 0、受信バッファ 1 へ格納[注]

【注】2 つの受信バッファへの格納は不可

1.5.8 受信ルールの使用例

受信ルールの使用例を示します。

- 使用例 1

  以下のメッセージを受信する場合の各レジスタの例を示します。

  – ID フォーマット : 標準 ID
  – メッセージ・フォーマット : データ・フレーム
  – ミラー機能 : 他の CAN ノードのメッセージ受信
  – 受信 ID : 120h、121h、122h、123h
  – DLC : 受信メッセージの DLC≧6
  – ラベル : 16 ビット 0010h、2 ビット 01b
  – 格納先バッファ : 受信バッファ 3、受信 FIFO バッファ 1

		GAFLIDE/GAFLIDEM	GAFLRTR/GAFLRTRM	GAFLLB	GAFLID/GAFLIDM			
GAFLIDiL、GAFLIDiH		0	0	0	B’00000	B’00000000	B’00000001	B’00100000
GAFLMiL、GAFLMiH		1	1	—	B’00000	B’00000000	B’00000111	B’11111100
受信可能メッセージ	H’120	0	0	0	B’-----	B’--------	B’-----001	B’00100000
	H’121				B’-----	B’--------	B’-----001	B’00100001
	H’122				B’-----	B’--------	B’-----001	B’00100010
	H’123				B’-----	B’--------	B’-----001	B’00100011

	GAFLDLC	GAFLPTR	GAFLIFL0	GAFLIFL1	GAFLRMV	GAFLRMDP	GPFLFDP0	GPFLFDP1	GPFLFDP8
GAFLMiH	—	—	—	0	—	—	—	—	—
GAFLP0iL、GAFLP0iH	6	H’0010	1	—	1	3	—	—	—
GAFLP1iL	—	—	—	—	—	—	0	1	0

- 使用例 2
  以下のメッセージを受信する場合の各レジスタの例を示します。
  - ID フォーマット : 標準 ID
  - メッセージ・フォーマット : リモート・フレーム[注]、データ・フレーム
  - ミラー機能 : 他の CAN ノードのメッセージ受信
  - 受信 ID : 130h
  - DLC : DLC チェック未使用
  - ラベル : 16 ビット 0130h、2 ビット 10b
  - 格納先バッファ : 受信 FIFO バッファ 0、送受信 FIFO バッファ 0

		GAFLIDE/GAFLIDEM	GAFLRTR/GAFLRTRM	GAFLLB	GAFLID/GAFLIDM			
GAFLIDiL、GAFLIDiH		0	0	0	B’00000	B’00000000	B’00000001	B’00110000
GAFLMiL、GAFLMiH		1	0	—	B’00000	B’00000000	B’00000111	B’11111111
受信可能メッセージ	H’130(Data)	0	0	0	B’-----	B’--------	B’-----001	B’00110000
	H’130(Rmt)	0	1	0	B’-----	B’--------	B’-----001	B’00110000

	GAFLDLC	GAFLPTR	GAFLIFL0	GAFLIFL1	GAFLRMV	GAFLRMDP	GPFLFDP0	GPFLFDP1	GPFLFDP8
GAFLMiH	—	—	—	1	—	—	—	—	—
GAFLP0iL、GAFLP0iH	0	H’0130	0	—	0	0	—	—	—
GAFLP1iL	—	—	—	—	—	—	1	0	1

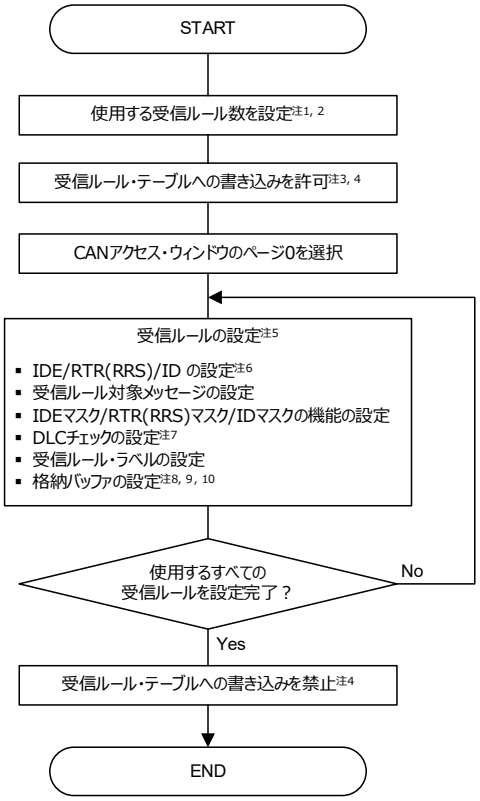
【注】CAN FD フレームはリモート・フレームが定義されていないため、RRS ビット値が 1 のフレームを受信する設定になります。

1.5.9 受信ルール・テーブルの設定手順

図 1-15 に受信ルール・テーブルの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。



【注】1. 受信ルール数の設定（GAFLCFG レジスタの RNC[4:0]ビット）は、グローバル・リセット・モードで書き換えてください。

2. チャネルで使用する受信ルール数（RNC[4:0]ビット）は 16 以下にしてください。

3. 受信ルール・テーブルへの書き込みはグローバル・リセット・モードで許可（GAFLECTR レジスタの AFLDAE ビットを“1”）にしてください。

4. 受信ルール・テーブルへの書き込みが完了した後、書き込み禁止（GAFLECTR レジスタの AFLDAE ビットを“0”）にしてください。

5. 受信ルール（GAFLIDiL/H、GAFLMiL/H、GAFLP0iL/H、GAFLP1iL レジスタ）は以下の条件をすべて満たした状態で書き換えてください。
   ・受信ルール・テーブル書き込み許可（AFLDAE ビットが“1”）
   ・CAN アクセス・ウィンドウのページ 0 を選択（CFDGRWC レジスタの RPAGE[1:0]ビットが B'00）
   ・チャネル・リセット・モードまたはチャネル HALT モード

6. 標準 ID の場合、ID（GAFLIDiL レジスタの GAFLID[15:0]ビット）の b10～b0 に標準 ID の値を設定し、b15～b11、および GAFLIDiH レジスタの GAFLID[28:16]ビットは“0”を設定してください。

7. DLC チェック機能を許可（GCFGL レジスタの DCE ビットを“1”）にした場合のみ有効です。

8. 最大 2 つの FIFO バッファが選択できます。ただし、受信バッファにメッセージを格納（GAFLP0iL レジスタの GAFLRMV ビットが“1”）する場合は、最大 1 つの FIFO バッファを選択できます。

9. 受信 FIFO バッファと受信モードに設定した送受信 FIFO バッファのみ選択してください。

10. 受信バッファを格納先に選択する場合、受信バッファ許可（GAFLRMV ビットを“1”）にして、使用する受信バッファ数（RMNB レジスタの NRXMB[4:0]ビットへの設定値）より小さい番号を設定してください。

図 1-15 受信ルール・テーブルの設定手順

1.6 バッファ、FIFO バッファ

送受信で使用するバッファ、FIFO バッファの設定を行います。以下のバッファ、FIFO バッファを設定する必要があります。

- 受信バッファの設定
- 受信 FIFO バッファの設定
- 送受信 FIFO バッファの設定
- 送信バッファの設定
- 送信履歴バッファの設定

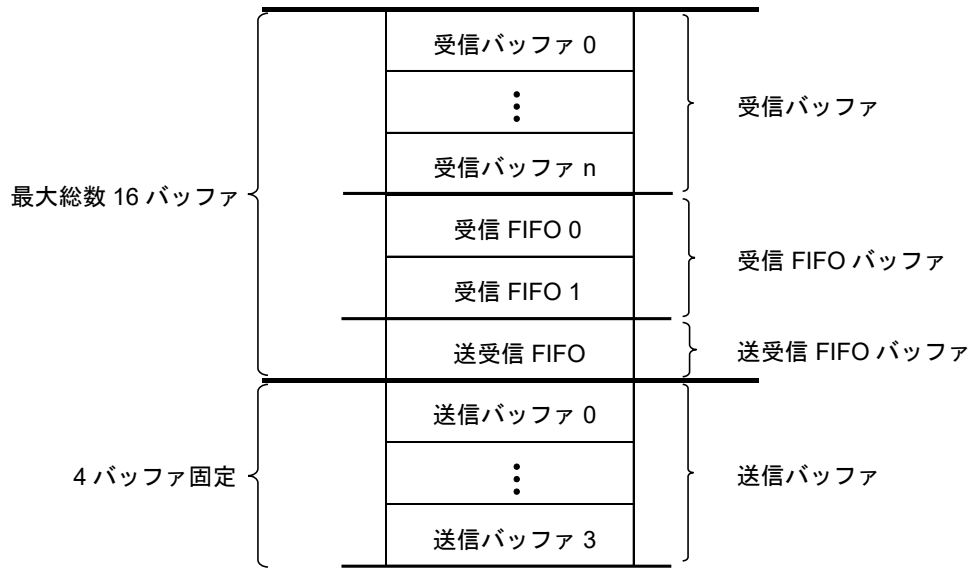
受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファに設定可能なバッファ数の制限事項を以下に示します。

- 受信バッファ数
- 受信 FIFO バッファ 0 のバッファ数
- 受信 FIFO バッファ 1 のバッファ数
- 送受信 FIFO バッファのバッファ数

（上記の合計）≦ 16 バッファ

受信バッファと FIFO バッファで使用可能な CAN RAM は最大 1216 バイトです。これはバッファ数上限の 16 バッファすべてで 64 バイトのペイロードを格納できるサイズです。そのため、CAN RAM サイズに伴うペイロード・サイズの制限事項はありません。

図 1-16 に各種バッファの構成を示します。



注意 受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファ、送信バッファは連続して配置されます。

図 1-16 バッファの構成

1.6.1 受信バッファの設定

受信バッファを使用するために必要な設定を以下に示します。

- バッファ数の設定
- ペイロード・サイズの設定
- 割り込み許可／禁止の設定

(1) バッファ数の設定

受信バッファへ割り当てるバッファ数を設定します。受信バッファへは 0～16 バッファを割り当てられます。受信バッファ数に“0”を設定すると、受信バッファは使用できません。

(2) ペイロード・サイズの設定

受信バッファに格納できるペイロードの上限サイズを設定します。
8、12、16、20、24、32、48、64 バイトから選択できます。

(3) 割り込み許可／禁止の設定

各受信バッファ割り込み許可／禁止を設定します。

1.6.2 受信 FIFO バッファの設定

受信 FIFO バッファを使用するために必要な設定を以下に示します。

- バッファ数の設定
- 割り込み許可／禁止、割り込み要因の設定

(1) バッファ数の設定

受信 FIFO バッファへ割り当てるバッファ数を設定します。
受信 FIFO バッファは 2 本あり、最大 16 バッファを割り当てられます。
受信 FIFO バッファへ割り当てられるバッファの数は 0 注、4、8、16 から選択できます。
【注】 受信 FIFO バッファを使用しない場合、受信 FIFO バッファのバッファ数を 0 メッセージ（RFCCk レジスタの RFDC[2:0]ビットを B’000）に設定してください。

(2) ペイロード・サイズの設定

受信 FIFO バッファに格納できるペイロードの上限サイズを設定します。
8、12、16、20、24、32、48、64 バイトから選択できます。

(3) 割り込み許可／禁止の設定

受信 FIFO 割り込み許可／禁止の設定、割り込み要因を設定します。受信 FIFO 割り込みを使用する場合、割り込み要因は以下から選択できます。

- RFCCk レジスタの RFIGCV[2:0]ビットで設定した以下の条件に達したときに受信 FIFO 割り込み発生（RFCCk レジスタの RFIM ビットが“0”）
  - RFIGCV=B’000：受信 FIFO バッファに 1/8 までメッセージが格納されたとき注
  - RFIGCV=B’001：受信 FIFO バッファに 2/8 までメッセージが格納されたとき
  - RFIGCV=B’010：受信 FIFO バッファに 3/8 までメッセージが格納されたとき注
  - RFIGCV=B’011：受信 FIFO バッファに 4/8 までメッセージが格納されたとき
  - RFIGCV=B’100：受信 FIFO バッファに 5/8 までメッセージが格納されたとき注
  - RFIGCV=B’101：受信 FIFO バッファに 6/8 までメッセージが格納されたとき
  - RFIGCV=B’110：受信 FIFO バッファに 7/8 までメッセージが格納されたとき注
  - RFIGCV=B’111：受信 FIFO バッファがフルのとき

【注】 受信 FIFO バッファのバッファ数を 4 メッセージ（RFDC[2:0]ビットを B’ 001）に設定した場合は、設定しないでください。

- 1 メッセージ受信が完了するごとに受信 FIFO 割り込み発生（RFCCk レジスタの RFIM ビットが“1”）

1.6.3 送受信 FIFO バッファの設定

送受信 FIFO を使用するために必要な設定を以下に示します。

- バッファ数の設定
- 割り込み許可/禁止、割り込み要因の設定
- 送受信 FIFO モードの設定
- インターバル・タイマ・カウンタの設定（送信モード）
- 送信バッファ・リンクの設定（送信モード）

(1) バッファ数の設定

送受信 FIFO バッファのバッファ数を設定します。
送受信 FIFO バッファは 1 チャネルにつき 1 本あり、最大 16 バッファを割り当てられます。送受信 FIFO バッファへ割り当てられるバッファの数は 0 注、4、8、16 から選択できます。

【注】送受信 FIFO バッファを使用しない場合、送受信 FIFO バッファのバッファ数を 0 メッセージ（CFCCH レジスタの CFDC[2:0]ビットを B’000）に設定してください。

(2) ペイロード・サイズの設定

送受信 FIFO バッファに格納できるペイロードの上限サイズを設定します。
8、12、16、20、24、32、48、64 バイトから選択できます。

(3) 割り込み許可／禁止、割り込み要因の設定

各送受信 FIFO バッファの割り込み許可／禁止の設定、割り込み要因を設定します。送受信 FIFO モードごとに設定できる割り込み要因を表 1-9 に示します。

表 1-9 送受信 FIFO バッファの割り込み要因

送受信 FIFO モード	CFCCL レジスタの CFIM ビット	割り込み要因
受信モード	0	受信メッセージ数が CFCCL レジスタの CFIGCV[2:0]ビットで設定した条件に達したとき、送受信 FIFO 受信割り込み要求発生 CFIGCV[2:0]ビットの設定値 – B’000: 送受信 FIFO バッファに 1/8 までメッセージが格納注 – B’001: 送受信 FIFO バッファに 2/8 までメッセージが格納 – B’010: 送受信 FIFO バッファに 3/8 までメッセージが格納注 – B’011: 送受信 FIFO バッファに 4/8 までメッセージが格納 – B’100: 送受信 FIFO バッファに 5/8 までメッセージが格納注 – B’101: 送受信 FIFO バッファに 6/8 までメッセージが格納 – B’110: 送受信 FIFO バッファに 7/8 までメッセージが格納注 – B’111: 送受信 FIFO バッファがフルのとき
	1	1 メッセージ受信が完了するごとに送受信 FIFO 受信割り込み要求発生
送信モード	0	メッセージ送信完了によってバッファが空になったとき、送受信 FIFO 送信割り込み要求発生
	1	1 メッセージ送信が完了するごとに送受信 FIFO 送信割り込み要求発生

【注】 送受信 FIFO バッファのバッファ数を 4 メッセージ（CFDC[2:0]ビットを B’001）に設定した場合は設定しないでください。

なお、送受信 FIFO 送信割り込みは CAN0 送信割り込みの発生要因となります。CAN0 送信割り込み発生要因を以下に示します。

– CAN0 送信完了割り込み
– CAN0 送信アボート割り込み
– CAN0 送受信 FIFO 送信完了割り込み
– CAN0 送信履歴割り込み

(4) 送受信 FIFO モードの設定

送受信 FIFO バッファのモードを設定します。受信モード、送信モードのいずれかに設定できます。

– 受信モード
  受信 FIFO として動作します。
– 送信モード
  送信 FIFO として動作します。

(5) インターバル・タイマ・カウンタの設定

インターバル・タイマ・カウンタのカウント・ソース、送信間隔を設定します。インターバル・タイマ・カウンタは送信モードで有効です。

インターバル・タイマのカウント・ソースとインターバル時間の計算式は「3.3.3 インターバル送信機能」の表 3-1 を参照してください。

(6) 送信バッファ・リンクの設定

送受信 FIFO バッファを送信バッファにリンクさせます。送信バッファへのリンクは送信モードのみ有効です。

1.6.4 送信バッファの設定

各送信バッファの送信完了割り込み許可／禁止を設定します。

送信バッファは 1 チャネルにつき 4 バッファあり、送信バッファ、送受信 FIFO バッファ（送信モード）へのリンク用のいずれかで使用することが可能です。

送受信 FIFO バッファ（送信モード）へのリンク用として使用している場合、対応する TMCm レジスタは H'00 にしてください。また、対応する TMIEC レジスタの TMIEm ビットは“0”（割り込み禁止）にしてください。

なお、送信完了割り込みは CAN0 送信割り込みの要因となります。CAN0 送信割り込み発生要因を以下に示します。

- CAN0 送信完了割り込み
- CAN0 送信アボート割り込み
- CAN0 送受信 FIFO 送信完了割り込み
- CAN0 送信履歴割り込み

1.6.5 送信履歴バッファの設定

送信履歴バッファを使用するために必要な設定を以下に示します。

送信履歴バッファは 1 チャネルにつき 8 個の送信履歴データを格納できます。

- 格納対象バッファの設定
- 割り込み許可／禁止、割り込み要因の設定

(5) 格納対象バッファの設定

送信履歴バッファへ送信履歴データを格納する対象（送信元）バッファを設定します。格納する対象バッファは以下から選択できます。

また、メッセージを送信する際に、そのメッセージの送信履歴データを格納するかどうかを設定できます。

- 送受信 FIFO バッファ
- 送信バッファ、送受信 FIFO バッファ

(6) 割り込み許可／禁止、割り込み要因の設定

送信履歴割り込み許可／禁止の設定、割り込み要因を設定します。送信履歴バッファ割り込み要因を以下に示します。

- 送信履歴バッファに 6 データ格納されたときに送信履歴割り込み発生
- 1 送信履歴データの格納が完了するごとに送信履歴割り込み発生

なお、送信履歴割り込みは CAN0 送信割り込みの発生要因となります。CAN0 送信割り込み発生要因を以下に示します。

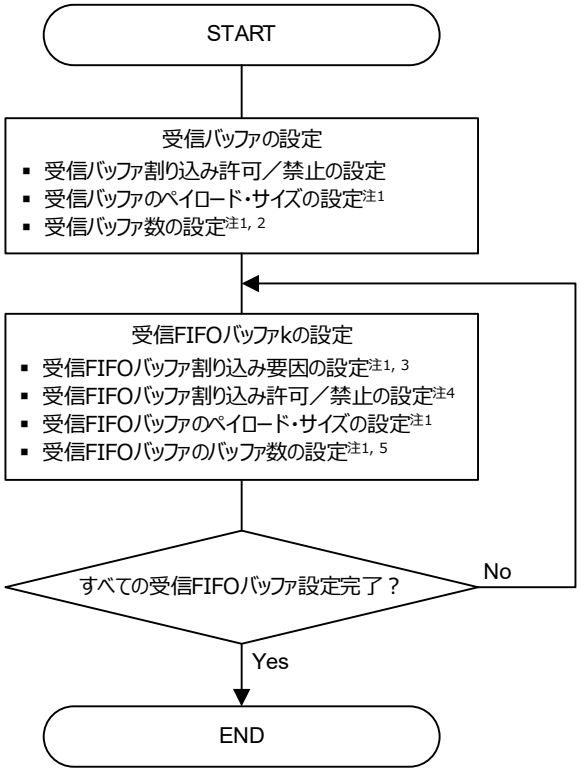
- CAN0 送信完了割り込み
- CAN0 送信アボート割り込み
- CAN0 送受信 FIFO 送信完了割り込み
- CAN0 送信履歴割り込み

1.6.6 バッファの設定手順

図 1-17 に受信バッファ、受信 FIFO バッファの設定手順を、図 1-18 に送受信 FIFO バッファ、送信バッファ、送信履歴バッファの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。



【注】1. RMNB レジスタ、RFCCk レジスタの RFIGCV[2:0]ビット、RFIM ビット、RFDC[2:0]ビット、RFPLS[2:0]ビットはグローバル・リセット・モードで書き換えてください。

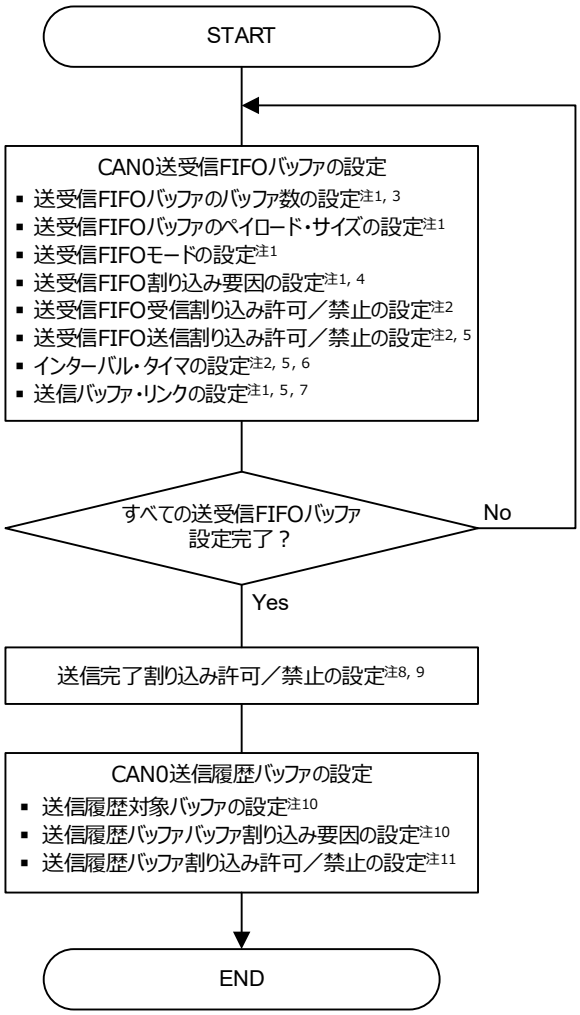
2. 受信バッファ数は 0～16 の範囲で設定してください。受信バッファ数（RMNB レジスタの NRXMB[4:0]ビット）を“0”に設定すると受信バッファは使用できません。

3. 受信 FIFO バッファのバッファ数を 4 メッセージ（RFDC[2:0]ビットを B'001）に設定した場合は、RFIGCV[2:0]ビットを B'001、B'011、B'101、または B'111 にして下さい。

4. 受信 FIFO バッファ割り込みの許可、禁止（RFCCk レジスタの RFIE ビット）の設定は、受信 FIFO バッファを使用しない状態（RFCCk レジスタの RFE ビットが“0”）で行ってください。

5. 受信 FIFO バッファのバッファ数を“0”（RFDC[2:0]ビットを B'000）にした場合は受信 FIFO バッファを使用しないでください。

図 1-17 受信バッファ、受信 FIFO バッファの設定手順



【注】1. RMNB レジスタ、CFCCL、CFCCH レジスタの CFPLS[2:0]ビット、CFM ビット、CFIM ビット、CFIGCV[2:0]ビット、CFTML[1:0]ビット、CFDC[2:0]ビットはグローバル・リセット・モードで書き換えてください。

2. CFCCL、CFCCH レジスタの CFRXIE ビット、CFTXIE ビット、CFITSS ビット、CFITR ビット、CFITT[7:0]ビットは送受信 FIFO バッファを使用しない状態（CFCCL レジスタの CFE ビットが“0”）で書き換えてください。

3. 送受信 FIFO バッファを使用しない場合は 0 メッセージ（CFDC[2:0]ビットを B'000）にしてください。

4. 送受信 FIFO バッファのバッファ数を 4 メッセージ（CFDC[2:0]ビットを B'001）に設定した場合は、CFIGCV[2:0]ビットを B'001、B'011、B'101、または B'111 にして下さい。

5. 送信モードに設定した送受信 FIFO バッファのみ有効です。

6. インターバル・タイマを使用しない場合は、メッセージの送信間隔（CFCCH レジスタの CFITT[7:0]ビット）を“0”に設定してください。

7. 同一チャネル内の送受信 FIFO バッファ（送信モード）のリンク先（CFTML[1:0]ビット）には異なる値を設定してください。

8. 送信バッファ割り込み許可／禁止（TMIEC レジスタの TMIEm ビット）の設定は対応する送信バッファが送信要求なし（TMSTSm レジスタの TMTRM フラグが“0”）のときに行ってください。

9. 送信 FIFO バッファにリンクした送信バッファに対応する TMIEm ビットは“0”にしてください。

10. THLCC レジスタの THLDTE ビット、THLIM ビットはチャネル・リセット・モードで書き換えてください。

11. 送信履歴バッファを使用しない（THLCC レジスタの THLE ビットが“0”）状態で書き換えてください。

図 1-18 送信バッファ、送受信 FIFO バッファ、送信履歴バッファの設定手順

1.7 グローバル・エラー割り込み

グローバル・エラー割り込みの設定を行います。対応する割り込み許可ビットを許可にしているとき、CAN モジュールから割り込み要求が出力されます。割り込みの発生は、割り込みコントローラの割り込み制御レジスタの設定にも依存します。

1.7.1 グローバル・エラー割り込みの設定

グローバル・エラー割り込みの発生要因を以下に示します。

- DLC チェック・エラー
- FIFO メッセージ・ロスト
- 送信履歴バッファ・オーバフロー
- CAN-FD ペイロード・オーバフロー

(1) DLC チェック・エラー

DLC チェック許可時に、アクセプタンス・フィルタ処理通過後の DLC チェックで、受信メッセージの DLC が受信ルールの DLC よりも小さい場合に検出されます。

(2) FIFO メッセージ・ロスト

受信 FIFO バッファ、送受信 FIFO バッファが FIFO フルの状態で、更に新しい受信メッセージを FIFO に格納しようとした場合に検出されます。

(3) 送信履歴バッファ・オーバフロー

送信履歴バッファがフルの状態で、更に新しい送信履歴データを送信履歴バッファに格納しようとした場合に検出されます。

(4) CAN-FD ペイロード・オーバフロー

受信したメッセージのペイロード長が格納先バッファのペイロード・サイズを超える場合に検出されます。

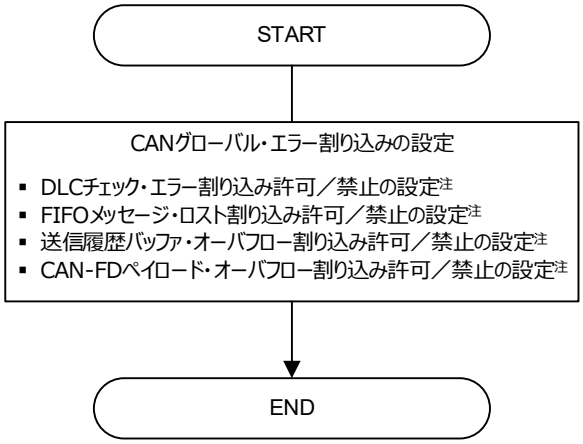
この検出は DLC チェックより後に行われるため、DLC チェック・エラーが検出された場合、CAN-FD ペイロード・オーバフローは検出されません。

1.7.2 グローバル・エラー割り込みの設定手順

図 1-19 にグローバル・エラー割り込みの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。



【注】GCTRL レジスタの CMPOFIE ビット、THLEIE ビット、MEIE ビット、DEIE ビットはグローバル・リセット・モードで書き換えてください。

図 1-19 グローバル・エラー割り込みの設定手順

1.8 チャネル機能

チャネルごとに持つ以下の機能の設定を行います。

- チャネル・エラー割り込みの設定
- 送信アボート割り込みの設定
- バスオフ復帰モードの設定
- エラー表示モードの設定
- 通信テストモードの設定
- 通信エラー・カウンタの設定
- PN モード復帰動作の設定
- CAN-FD／Classical-CAN フレーム使用の設定
- CAN-FD フレーム送受信の設定

1.8.1 CAN0 エラー割り込み

CAN0 エラー割り込みの許可、禁止の設定を行います。チャネル・エラー割り込みの発生要因を以下に示します。

- バス・エラー
- エラー・ワーニング
- エラー・パッシブ
- バスオフ開始
- バスオフ復帰
- オーバロード・フレーム送信
- バス・ロック
- アービトレーション・ロスト
- 通信エラー・カウンタ・オーバフロー
- 通信完了カウンタ・オーバフロー
- トランシーバ遅延補償侵害

(1) バス・エラー

以下のいずれか 1 つでも検出した場合に割り込みが発生します。

- ACK デリミタでフォーム・エラーを検出（C0ERFLL レジスタの ADERR フラグが“1”）
- ドミナントを送信したにもかかわらず、レセシブを検出（C0ERFLL レジスタの B0ERR フラグが“1”）
- レセシブを送信したにもかかわらず、ドミナントを検出（C0ERFLL レジスタの B1ERR フラグが“1”）
- CRC エラーを検出（C0ERFLL レジスタの CERR フラグが“1”）
- ACK エラーを検出（C0ERFLL レジスタの AERR フラグが“1”）
- フォーム・エラーを検出（C0ERFLL レジスタの FERR フラグが“1”）
- スタッフ・エラーを検出（C0ERFLL レジスタの SERR フラグが“1”）

(2) エラー・ワーニング

エラー・ワーニング状態（受信エラー・カウンタまたは送信エラー・カウンタ＞95）を検出した場合に割り込みが発生します。受信エラー・カウンタまたは送信エラー・カウンタが最初に 95 を超えたときのみ割り込みが発生します。

(3) エラー・パッシブ

エラー・パッシブ状態（受信エラー・カウンタまたは送信エラー・カウンタ＞127）を検出した場合に割り込みが発生します。受信エラー・カウンタまたは送信エラー・カウンタが最初に 127 を超えたときのみ割り込みが発生します。

(4) バスオフ開始

バスオフ状態（送信エラー・カウンタ＞255）を検出した場合に割り込みが発生します。
バスオフ復帰モードの設定が、バスオフ状態でチャネル HALT モードへ遷移（C0CTRH レジスタの BOM[1:0]ビットが B'01）でバスオフ状態になった場合も割り込みが発生します。

(5) バスオフ復帰

11 ビットの連続するレセシブを 128 回検出してバスオフ状態からの復帰を検出した場合に割り込みが発生します。詳細については「1.8.3 バスオフ復帰モードの設定」を参照ください。

(6) オーバロード・フレーム送信

受信または送信を行う場合に、オーバロード・フレームの送信条件を検出した場合に割り込みが発生します。

(7) バス・ロック

バス・ロックを検出した場合に割り込みが発生します。

チャネル動作モード時に CAN バス上に 32 ビットの連続するドミナントを検出するとバス・ロックと判断します。

(8) アービトレーション・ロスト

アービトレーション・ロストを検出した場合に割り込みが発生します。

(9) 通信エラー・カウンタ・オーバフロー

通信エラー・カウンタ値が H'FF に達しているとき、設定された条件下で CAN バス・エラーが検出されると割り込みが発生します。詳細については「1.8.6 通信エラー・カウンタの設定」を参照ください。

(10) 通信完了カウンタ・オーバフロー

通信完了カウンタ値が H'FF に達しているとき、メッセージの受信完了または送信完了が起こると割り込みが発生します。

(11) トランシーバ遅延補償侵害

トランシーバ遅延補償が補償最大（6 データ・ビット・タイム－2f_{CAN}）を超えた場合、トランシーバ遅延補償侵害として割り込みが発生します。

Classical-CAN オンリ・モードに設定する場合は、トランシーバ遅延補償侵害の割り込みを禁止に設定してください。

1.8.2 CAN0 送信アボート割り込み

送信アボート割り込みの許可、禁止の設定を行います。送信アボート割り込みを許可に設定している場合、送信アボート完了を検出したときに割り込みが発生します。

なお、送信アボート割り込みは CAN0 送信割り込みの発生要因となります。CAN0 送信割り込み発生要因を以下に示します。

- CAN0 送信完了割り込み
- CAN0 送信アボート割り込み
- CAN0 送受信 FIFO 送信完了割り込み
- CAN0 送信履歴割り込み

1.8.3 バスオフ復帰モードの設定

バスオフ復帰時の動作を設定します。表 1-10、図 1-20～図 1-23 に各バスオフ復帰モードの動作を示します。

表 1-10 バスオフ復帰時の動作

C0CTRH レジスタの BOM[1:0] ビット	機能	バスオフ開始割り込み	バスオフ復帰割り込み注1
B’00	ISO11898-1 仕様準拠	発生する	発生する注2
B’01	バスオフ開始でチャネル HALT モードへ遷移注3、4	発生する	発生しない
B’10	バスオフ終了でチャネル HALT モードへ遷移注3、4	発生する	発生する
B'11	バスオフ中にプログラムによる要求でチャネル HALT モードへ遷移	発生する	発生する注5

【注】 1. 11 ビットの連続するレセシブを 128 回検出する前にチャネル・リセット・モードに遷移した場合（C0CTRL レジスタの CHMDC[1:0]ビットを B’01 に設定）は割り込みが発生しません。
2. 11 ビットの連続するレセシブを 128 回検出する前にチャネル HALT モードへ遷移（CHMDC[1:0]ビットを B’10）させた場合、128 回検出するまでチャネル HALT モードに遷移しません。また、バスオフから強制復帰した場合（C0CTRL レジスタの RTBO ビットを“1”に設定）は割り込みが発生しません。
3. チャネル HALT モードへの遷移とプログラムによる CHMDC[1:0]ビットへの書き込みが同時に発生した場合、プログラムによる書き込みが優先されます。
4. チャネル HALT モードへの自動的な遷移はチャネル動作モード（CHMDC[1:0]ビットが B’00）のときのみ発生します。
5. バスオフ中に 11 ビットの連続するレセシブを 128 回検出する前に、プログラムによる要求でチャネル HALT モードへ遷移した場合割り込みが発生しません。

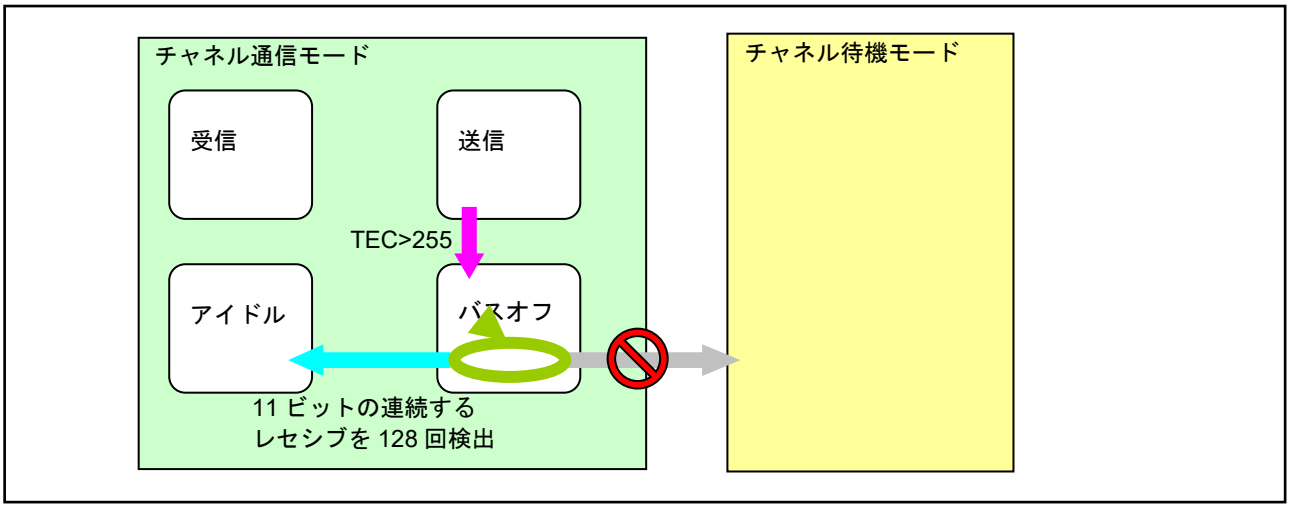


図 1-20 ISO 11898-1 仕様準拠時の動作（BOM[1:0]ビットが B’00）

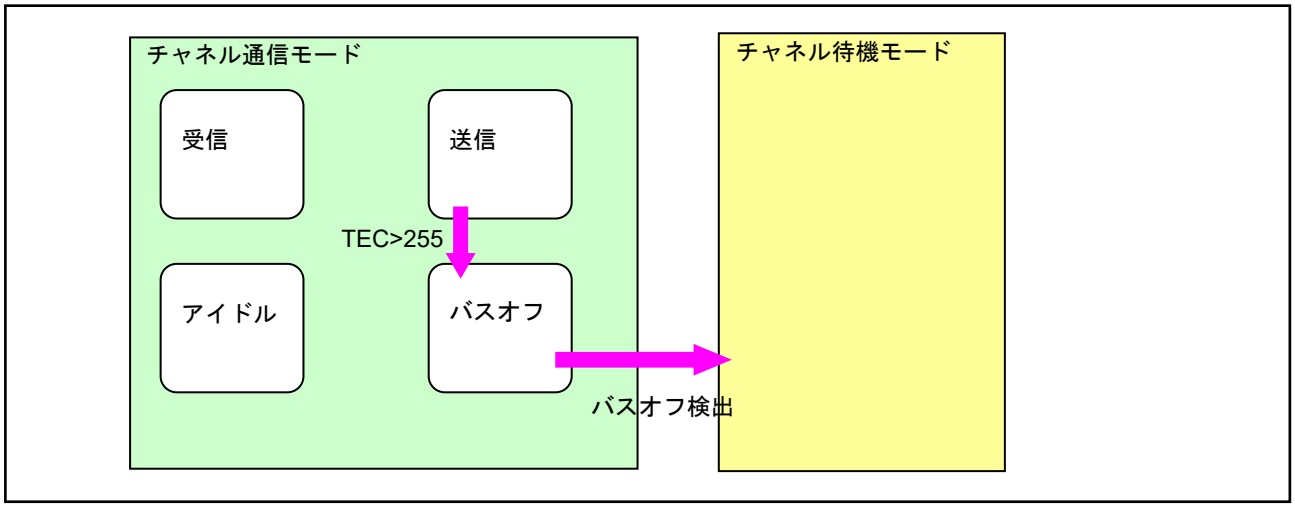


図 1-21 バスオフ開始でチャネル HALT モードへ遷移時の動作（BOM[1:0]ビットが B’01）

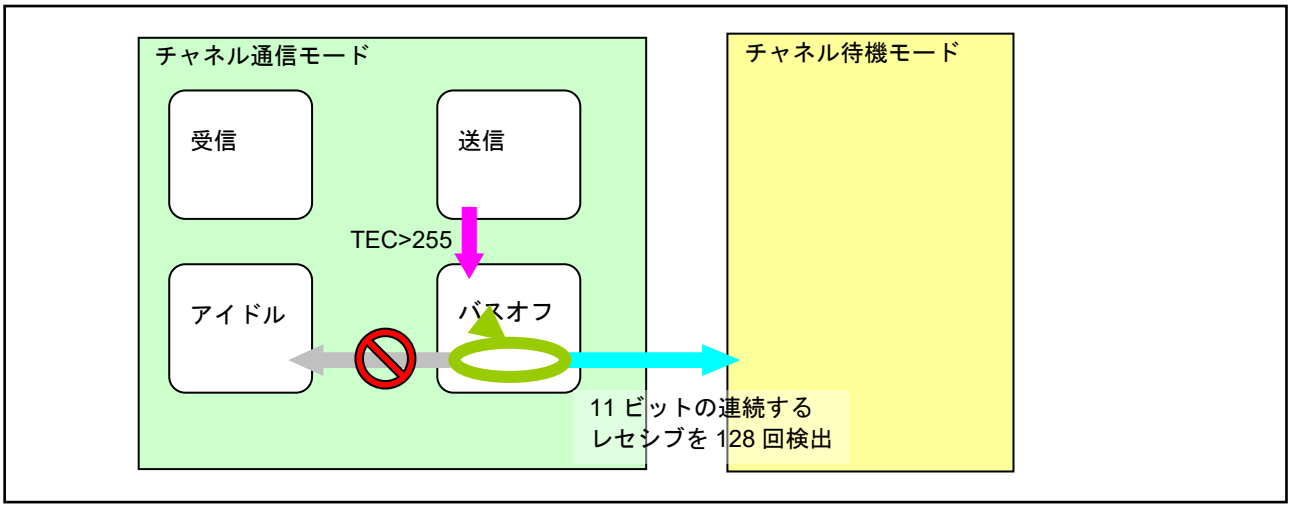


図 1-22 バスオフ終了でチャネル HALT モードへ遷移時の動作（BOM[1:0]ビットが B’10）

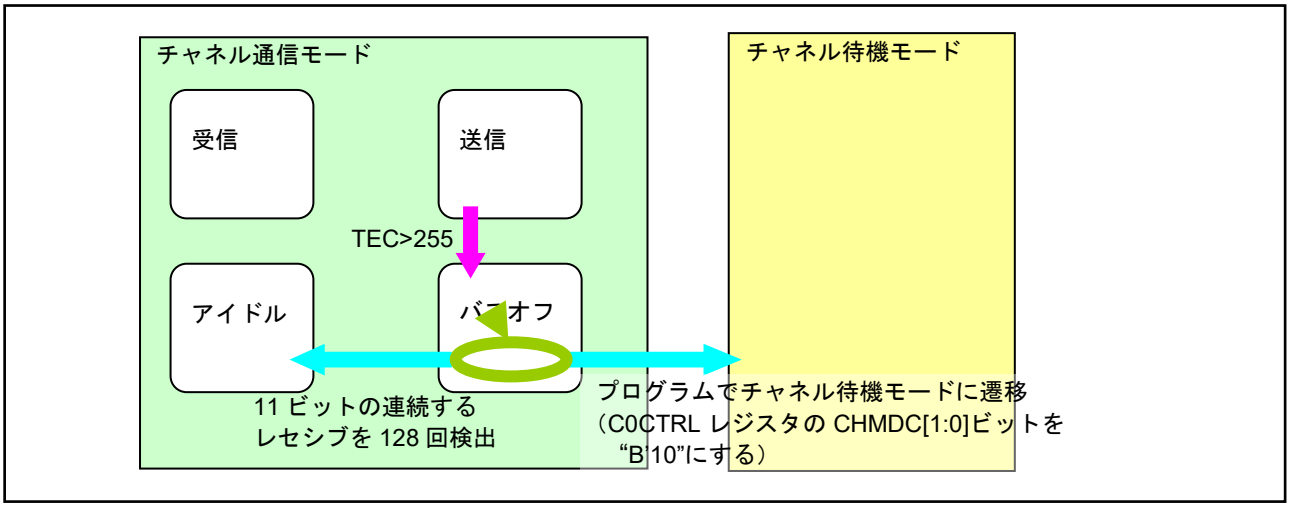


図 1-23 バスオフ中にプログラムによる要求でチャネル HALT モードへ遷移時の動作（BOM[1:0]ビットが B’11）

1.8.4 エラー表示モードの設定

CAN バス・エラーが発生した場合に、C0ERFLL レジスタのビット 14～8 にエラーが表示されます。その表示方は以下の通り設定します。

- 最初に発生したエラー情報のみ表示（C0CTRH レジスタの ERRD ビット= “0”）
  最初に発生したエラー・フラグのみが“1”になります。同時に複数のエラーが発生した場合、検出された複数のエラーのフラグはすべて“1”になります。
- 発生したすべてのエラー情報を表示（ERRD ビット= “1”）
  発生順に関係なく、発生したエラーのフラグはすべて“1”になります。

図 1-24 に各エラー表示モードでの C0ERFLL レジスタの動作例を示します。

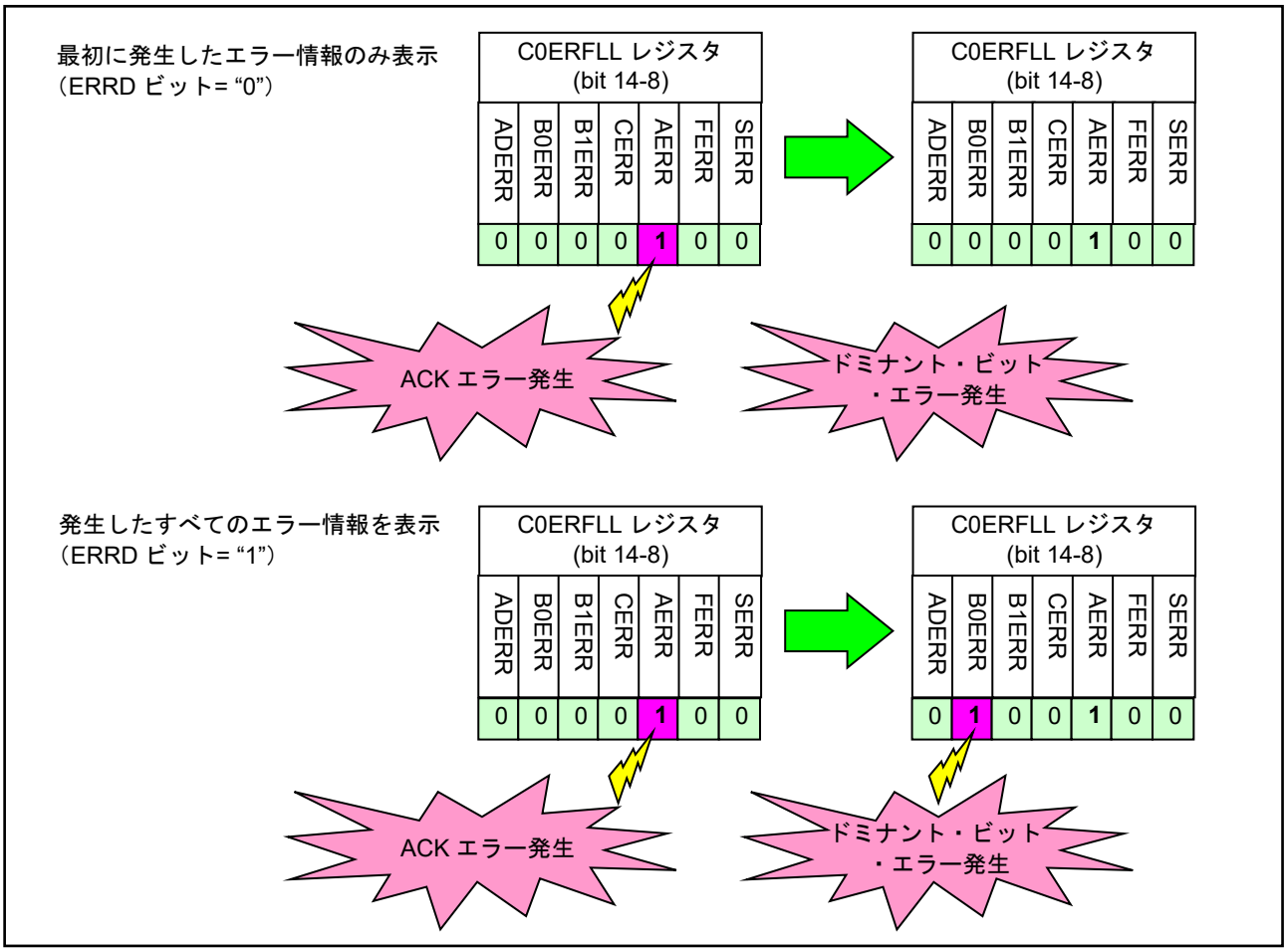


図 1-24 エラー表示モードの動作例

1.8.5 通信テストモードの設定

通信テストモードを設定します。テスト機能を使用することで、CAN トランシーバや MCU による CAN 通信の自己診断テスト、RAM の自己診断テストを行うことができます。

1.8.6 通信エラー・カウンタの設定

通信エラー・カウンタのカウント条件を設定します。選択した条件下で CAN バス・エラーが検出されると通信エラー・カウンタがカウントされます。以下から選択できます。

- 送受信すべての CAN フレームを対象
- 送信 CAN フレームを対象
- 受信 CAN フレームを対象
- 送受信すべての CAN-FD データ・ビットを対象
- 送信 CAN-FD データ・ビットを対象
- 受信 CAN-FD データ・ビットを対象

1.8.7 PN モード復帰動作の設定

PN モードで PNF 受信ルールを通過したフレームの受信が完了したとき、PN モードからの復帰動作を設定します。以下から選択できます。

- 通常の受信ルールに遷移
- 通常の受信ルールと PNF 受信ルール（ID フィルタリングのみ）に遷移
- 通常の受信ルールと PNF 受信ルール（ペイロード・フィルタリングあり）に遷移
- PN モードを継続（復帰しない）

1.8.8 CAN-FD／Classical-CAN フレーム使用の設定

CAN-FD フレームおよび Classical-CAN フレームの送受信の許可／禁止を設定します。以下から選択できます。

- CAN-FD モード：
  CAN-FD フレームと Classical-CAN フレームの送受信を行う。
- CAN-FD オンリ・モード：
  CAN-FD フレームのみ送受信を行う。
  Classical-CAN フレームの送信はできない。（CAN-FD フレームとして送信される。）
  Classical-CAN フレームを受信した場合は、エラー・フレームを送信する。
- Classical-CAN オンリ・モード：
  Classical-CAN フレームのみ送受信を行う。
  CAN-FD フレームの送信はできない。
  CAN-FD フレームを受信した場合は、フォーム・エラーまたは CRC エラーを検出する。

1.8.9 CAN-FD フレーム送受信の設定

CAN-FD フレーム送受信に関する以下の機能の設定を行います。Classical-CAN オンリ・モードに設定する場合は、いずれもリセット後の値に設定してください。

- トランシーバ遅延補償の設定
- 送信 ESI ビットの設定
- 受信フィルタ許可／禁止の設定

(1) トランシーバ遅延補償の設定

トランシーバ遅延補償の許可／禁止の設定、SSP オフセット値、SSP の位置の定義を設定します。

トランシーバ遅延補償機能は、送信データと受信 CAN バス・レベルを比較し、トランシーバのループ遅延による遅延幅を測定します。

トランシーバ遅延補正を使用する場合、SSP の位置の定義は以下から選択できます。

- SSP の位置は測定した遅延と設定した SSP オフセット値（固定値）の合計で定義される
- SSP の位置は SSP オフセット値のみで定義される

(2) 送信 ESI ビットの設定

送信される CAN-FD フレームの ESI ビット値を設定します。以下から選択できます。

- 選択肢 1：CAN-FD フレームの ESI ビットはノードのエラー状態を示す。
- 選択肢 2：ノードがエラー・パッシブ状態でない場合、ESI ビットは CAN-FD メッセージのエラー状態を示す。ノードがエラー・パッシブ状態の場合、ESI ビットはノードの状態を示す。

ESI ビット値は 0 がエラー・アクティブ状態、1 がエラー・パッシブ状態を示します。

チャネルがエラー・アクティブ状態のとき、かつ選択肢 2 を設定した場合のみ、送信メッセージの ESI ビット値として、送受信 FIFO バッファまたは送信バッファに設定された任意の ESI ビット値が送信されます。

それ以外は、送受信 FIFO バッファまたは送信バッファの設定された ESI ビット値にかかわらず、チャネルの状態を示す ESI ビット値が送信されます。

Classical-CAN オンリ・モードのときは、選択肢 1 に設定してください。

(3) 受信フィルタ許可／禁止の設定

受信フィルタの許可／禁止を設定します。

受信フィルタ許可を設定すると、アイドル状態の検出時に受信データのエッジ・フィルタが有効になります。このとき、2Tq 未満のドミナント・レベルが無視され、2Tq 以上のドミナント・レベルがエッジとして検出されます。

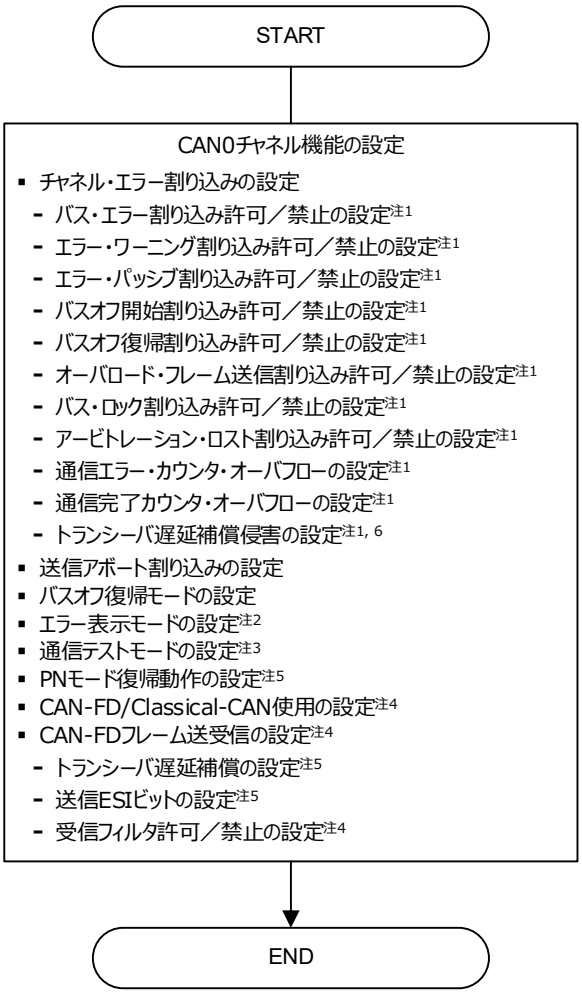
Classical-CAN オンリ・モードのときは、受信フィルタ禁止に設定してください。

1.8.10 チャネル機能の設定手順

図 1-25 にチャネル機能の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1　CAN コンフィグレーション」を参照ください。



【注】1. C0CTRL, C0CTRH レジスタの BEIE ビット、EWIE ビット、EPIE ビット、BOEIE ビット、BORIE ビット、OLIE ビット、BLIE ビット、ALIE ビット、TAIE ビット、EOCOIE ビット、SOCOIE ビット、TDCVIE ビットはチャネル・リセット・モードで書き換えてください。

2. C0CTRH レジスタの ERRD ビットはチャネル・リセット・モード、またはチャネル HALT モードで書き換えてください。

3. C0CTRH レジスタの CTMS[1:0]ビット、CTME ビットはチャネル HALT モードで書き換えてください。チャネル・リセット・モード時は“0”になります。

4. C0FDCFGH レジスタの CLOE ビット、REFE ビット、FDOE ビットはチャネル・リセット・モードで書き換えてください。

5. C0FDCFGH, C0FDCFGL レジスタの TDCO[7:0]ビット、RPNMD[1:0]ビット、ESIC ビット、TDCE ビット、EOCCFG[2:0]ビットはチャネル・リセット・モードまたはチャネル HALT モードで書き換えてください。

6. Classical-CAN オンリ・モード（C0FDCFGH レジスタの CLOE ビットを“1”、FDOE ビットを“0”）に設定する場合は、以下のビットをリセット後の値に設定してください。
・C0CTRH レジスタの TDCVFIE ビットを“0”
・C0FDCFGH レジスタの REFE ビットを“0”、TDCO[7:0]ビットを H'00
・C0FDCFGL レジスタの ESIC ビット、TDCE ビット、TDCOC ビットを“0”

図 1-25　チャネル機能の設定手順

1.9 PNF 受信ルール・テーブル

PNF（Pretended network filter）がフィルタリングを行うための PNF 受信ルール・テーブルを設定します。

チャネル通信モードの初期状態では、PNF は停止状態であり、AFL（Acceptance Filter List）に従ってフィルタリングが行われます。AFL で扱う受信ルールの詳細は「1.5 受信ルール・テーブル」を参照ください。ここでは区別のため「AFL 受信ルール」と記載します。

PNF は受信メッセージの ID とペイロード値をフィルタ値と比較し、バッファ格納を行います。PNF 受信ルールによるフィルタリングは、AFL 受信ルールのフィルタリングと独立して行われます。

PNF 受信ルール・テーブルを用いたデータ処理により、選別されたメッセージを指定したバッファへ格納します。PNF のデータ処理は、大きく分けて ID フィルタ処理とペイロード・フィルタ処理の２つで構成されます。また、AFL 受信ルール・テーブルを用いたデータ処理と同様に、DLC フィルタ処理、ルーティング処理、ラベル付加処理、ミラー機能があります。

PNF 受信ルールで以下の設定を行う必要があります。なお、PNF 受信ルールは CAN-FD フレーム、Classical-CAN フレーム共通であり、FDF の設定はありません

- PNF 受信ルール数の設定
- ID フィルタの設定
  - IDE/RTR(RRS)/ID の設定
  - 受信ルール対象メッセージの設定
  - IDE マスク/RTR(RRS)マスク/ID マスクの設定
  - DLC チェックの設定
  - 受信ルール・ラベルの設定
  - 格納バッファの設定
- ペイロード・フィルタの設定
  - ペイロード・フィルタ 0, 1 の AND/OR 条件の設定
  - ペイロード比較方法の設定
  - 比較オフセットの設定
  - 比較データ、マスクの設定

PNF によるフィルタリングを動作させるには、チャネル・リセット・モードが解除されている状態で PNF の動作状態を切り替える必要があります。PNF の動作状態については、「1.9.1 PNF の動作状態」を参照ください。

1.9.1 PNF の動作状態

チャネル・リセット・モードの解除後、PNF の動作状態がリセット後の状態では AFL 受信ルールのフィルタリングが動作し、PNF 受信ルールのフィルタリングは停止しています。PNF を動作させるには、PNF モード制御ビット（C0FDCTRH レジスタの PNMDC[1:0]ビット）を書き換えて、PNF の動作状態を変更します。

PNF を動作させるとき、AFL 受信ルールのフィルタリングを停止するかどうかは、PNF 動作状態の切り替え時に選択可能です。

(1) PNF モード・ステータス・フラグ

PNF モード・ステータス・フラグ（C0FDSTSL レジスタの PNSTS[1:0]ビット）は PNF の動作状態を示します。PNF 受信ルールと AFL 受信ルールのフィルタリング組み合わせには以下の 4 種類があります。

表 1-11 PNF の動作状態

<table>
<tr><th>C0FDSTSL レジスタ</th><th colspan="2">PNF 受信ルール</th><th>AFL 受信ルール</th></tr>
<tr><th>PNSTS[1:0]ビット</th><th>ID フィルタ</th><th>ペイロード・フィルタ</th><th>ID フィルタ</th></tr>
<tr><td>B’00
（通常受信）</td><td>動作しない</td><td>動作しない</td><td rowspan="3">動作する</td></tr>
<tr><td>B’01
（通常受信と PNF 受信（ID のみ））</td><td rowspan="3">動作する</td><td>動作しない</td></tr>
<tr><td>B’10
（通常受信と PNF 受信）</td><td rowspan="2">動作する</td></tr>
<tr><td>B’11
（PNF 受信）</td><td>動作しない</td></tr>
</table>

チャネル・リセット・モードの解除後、PNF の動作状態は通常受信（C0FDSTSL レジスタの PNSTS[1:0]ビットが B’00）であり、PNF は動作しません。PNF を動作させるためには、PNF モード制御ビット（C0FDCTRH レジスタの PNMDC[1:0]ビット）を書き換えて、動作状態を通常受信以外に切り替えます。

PNF 受信のみが行われる動作状態（PNSTS[1:0]ビットが B’11）を PN モードと呼びます。このモードは、CPU の HALT モードからウェイクアップを行うためのモードです。受信メッセージが ID フィルタとペイロード・フィルタの両方を通過すると、PN モードは PNF 復帰モード選択ビット（RPNMD[1:0]ビット）に設定されたモードに自動的に復帰します。復帰先の設定については「1.8.7 PN モード復帰動作の設定」を参照ください。

受信メッセージが PNF 受信ルールと AFL 受信ルールの両方の ID フィルタで一致した場合は、PNF の処理が優先されます。

(2) バッファ格納ルール

受信メッセージが PNF 受信ルールの ID フィルタを通過すると、ペイロード・フィルタによる比較が行われます。ペイロードがフィルタ条件と一致した場合、受信メッセージがバッファに格納されます。一致しない場合は受信メッセージが破棄されます。

受信メッセージが PNF 受信ルールと AFL 受信ルールの両方の ID フィルタで一致した場合は、PNF に優先順位が与えられ、PNF 受信ルールの情報に基づいてバッファ格納が行われます。このとき、PNF でペイロード・フィルタや DLC フィルタを通過しなかった場合でも AFL 受信ルールによるバッファ格納は行われず、受信メッセージは破棄されます。

ペイロード・フィルタが動作する場合、PNF の ID フィルタで一致してもペイロード・フィルタで一致しなければ、受信バッファや FIFO バッファに格納されません。

表 1-12 PNF の動作状態とバッファ格納

C0FDSTSL レジスタ	PNF 受信ルール		AFL 受信ルール	バッファ格納	格納ルール
PNSTS[1:0]ビット	ID フィルタ	ペイロード・フィルタ	ID フィルタ		
B’00（通常受信）	動作しない	動作しない	一致	される	AFL 受信ルールに従う
			不一致	されない	ー
B’01（通常受信と PNF 受信（ID のみ））	一致	動作しない	（任意）	される	PNF 受信ルールに従う
	不一致		一致	される	AFL 受信ルールに従う
			不一致	されない	ー
B’10（通常受信と PNF 受信）	一致	一致	（任意）	される	PNF 受信ルールに従う
		不一致	（任意）	されない	ー
	不一致	チェックなし	一致	される	AFL 受信ルールに従う
			不一致	されない	ー
B’11（PNF 受信）	一致	一致	動作しない	される	PNF 受信ルールに従う
		不一致		されない	ー
	不一致	チェックなし		されない	ー

1.9.2 PNF 受信ルール数の設定

チャネルに使用する PNF 受信ルール数を設定します。

PNF 受信ルール数はモジュール全体で 2 ルールあります。1 つのルールは ID フィルタ設定とペイロード・フィルタ設定で構成されます。

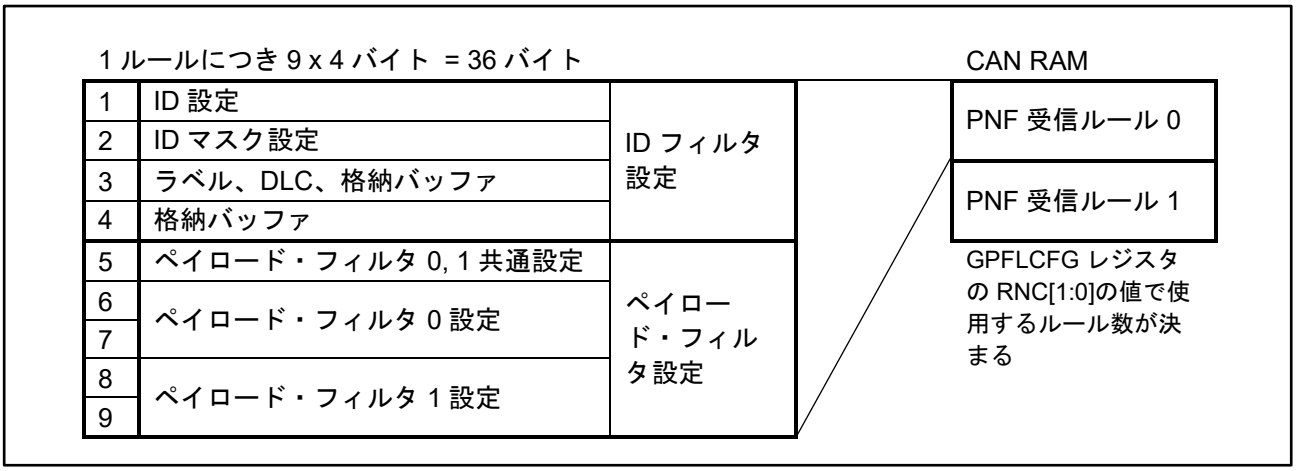


図 1-26 PNF 受信ルールの構成

チェック処理は、一番小さい番号の PNF 受信ルールから昇順にチェックを開始します。受信メッセージの比較対象ビットが PNF 受信ルールの ID フィルタ設定とすべて一致したとき、または一致する PNF 受信ルールがないまますべてのチェックを終了したときに PNF フィルタ処理は停止します。一致する PNF 受信ルールがない場合、または ID フィルタで一致してもペイロード・フィルタで一致しない場合は、受信バッファや FIFO バッファに格納されません。

登録できる PNF 受信ルール数の制限事項は以下の通りとなります。

- 全 PNF 受信ルール数の制限
  CAN0 PNF 受信ルール数≦2

1.9.3 ID フィルタの設定

受信メッセージの受信 ID や格納バッファを設定します。設定内容は AFL 受信ルール・テーブルと同じです。詳細は本アプリケーションノートの以下を参照ください。

- 1.5.2 IDE/RTR(RRS)/ID の設定
- 1.5.3 受信ルール対象メッセージの設定
- 1.5.4 IDE マスク/RTR(RRS)マスク/ID マスクの設定
- 1.5.5 DLC チェック比較値の設定
- 1.5.6 受信ルール・ラベルの設定
- 1.5.7 格納バッファの設定

1.9.4 ペイロード・フィルタの設定

ペイロード・フィルタは、ID フィルタで一致した受信メッセージのペイロードに対し、2 箇所の 32 ビット・データを比較します。

ペイロード・フィルタの設定は 2 本のフィルタの AND/OR 条件と、1 本のフィルタにつき 1 セットのフィルタ条件を設定します。

- ペイロード・フィルタ 0, 1 の AND/OR 条件の設定
- ペイロード・フィルタ 0, 1 の設定
  - ペイロード比較方法の設定
  - 比較オフセットの設定
  - 比較データ、マスクの設定

1 回のペイロード比較は 4 バイト単位で行われるため、フィルタ条件にかかわらず、以下の受信メッセージは常にペイロード・フィルタのチェックで条件不成立となります。

- DLC が 4 未満のデータ・フレーム
- リモート・フレーム

(1) ペイロード・フィルタ 0, 1 の AND/OR 条件の設定

ペイロード・フィルタ全体の通過条件（AND/OR 条件）を設定します。選択可能な方法を以下に示します。

- 受信ルール・フィルタ 0 と 1 をともに通過（AND 条件）
- 受信ルール・フィルタ 0 と 1 のいずれかを通過（OR 条件）

フィルタ 0、1 のいずれか片方のみを動作させることはできません。

(2) ペイロード比較方法の設定

ペイロードを比較する際の方法を設定します。フィルタ 1 本につき 1 種類ずつ異なるペイロード比較方法を設定できます。選択可能な方法を以下に示します。

- 一致フィルタ
- 上下限フィルタ

上下限フィルタを使用する場合、通過条件は以下から選択できます。

- 上限及び下限の範囲内：
  下限値≦ペイロード・データ値≦上限値 のとき通過
- 上限及び下限の範囲外：
  ペイロード・データ値＜下限値 または 上限値＜ペイロード・データ値 のとき通過

上下限フィルタでは、ペイロードのバイト順はリトル・エンディアンとして扱われます。

例えば、比較対象がペイロード・データ 0～3 バイト目で、値が順に H’A1, H’B2, H’C3, H’D4 であるとき、比較されるペイロード・データ値は H’D4C3B2A1 になります。

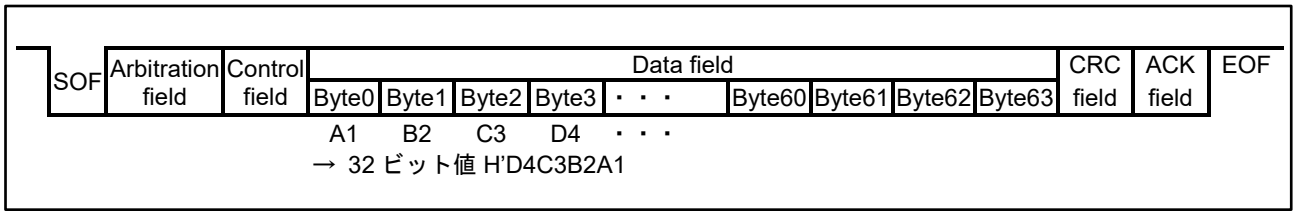


図 1-27 受信 CAN フレームの比較ペイロード・データ値

(3) 比較オフセットの設定

比較するペイロードのオフセット位置を設定します。1 本のフィルタに対し、1 つのオフセット位置を設定し、ペイロード・フィルタ全体で 2 箇所のオフセット位置を設定できます。

オフセットは受信メッセージのペイロードを 32 ビット単位で分割した位置を示し、0～15 の範囲で設定します。オフセット 0 のときペイロード・データ 0～3 バイト目、オフセット 15 のときペイロード・データ 60～63 バイト目を比較対象とします。

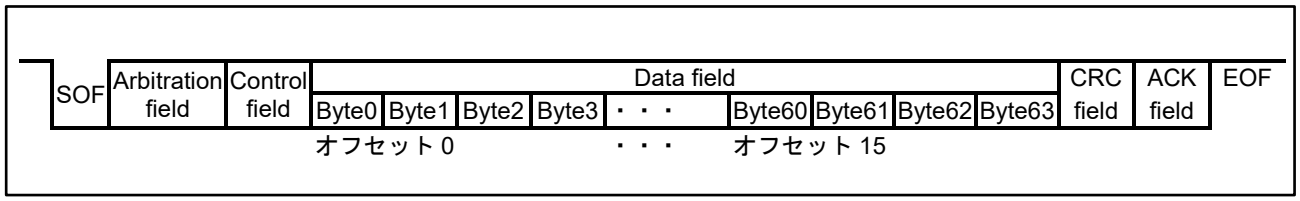


図 1-28 受信 CAN フレームのペイロード比較オフセット

受信したメッセージのペイロード長がオフセットで指定した比較対象バイトに満たない場合は、そのオフセットでのペイロード条件は不成立とみなされます。

(4) ID フィルタの設定

ペイロードの比較条件となる 32 ビット・データ値を設定します。1 本のフィルタに対し、2 つの 32 ビット・データ値の設定が必要です。

比較方法が一致フィルタのときは、期待される 4 バイトのペイロード・データ値とマスク値を設定します。マスク値で“1”を設定されたビットが、ペイロード・フィルタの比較対象となります。

比較方法が上下限フィルタのときは、32 ビット整数の上限値と下限値を設定します。

1.9.5 PNF 受信ルールの使用例

PNF 受信ルールの使用例を示します。

- 使用例 1

  以下のメッセージを受信する場合の各レジスタの例を示します。

  – ID フォーマット : 標準 ID
  – メッセージ・フォーマット : データ・フレーム
  – ミラー機能 : 他の CAN ノードのメッセージ受信
  – 受信 ID : 120h、121h、122h、123h
  – DLC : 受信メッセージの DLC≧8
  – ラベル : 16 ビット 0010h、2 ビット 01b
  – 格納先バッファ : 受信 FIFO バッファ 1
  – ペイロード : Byte0 が H’06、Byte1 の上位 4 ビットが B’1011、Byte7 が H’5A

【ID フィルタ設定】

		GAFLIDE/GAFLIDEM	GAFLRTR/GAFLRTRM	GAFLLB	GAFLID/GAFLIDM			
GAFLIDiL、GAFLIDiH		0	0	0	B’00000	B’00000000	B’00000001	B’00100000
GAFLMiL、GAFLMiH		1	1	―	B’00000	B’00000000	B’00000111	B’11111100
受信可能メッセージ	H’120	0	0	0	B’-----	B’--------	B’-----001	B’00100000
	H’121				B’-----	B’--------	B’-----001	B’00100001
	H’122				B’-----	B’--------	B’-----001	B’00100010
	H’123				B’-----	B’--------	B’-----001	B’00100011

	GAFLDLC	GAFLPTR	GAFLIFL0	GAFLIFL1	GAFLRMV	GAFLRMDP	GPFLFDP0	GPFLFDP1	GPFLFDP8
GAFLMiH	―	―	―	0	―	―	―	―	―
GAFLP0iL、GAFLP0iH	8	H’0010	1	―	0	0	―	―	―
GAFLP1iL	―	―	―	―	―	―	0	1	0

【ペイロード・フィルタ設定】

ペイロード・フィルタの設定は以下のとおりです。

– AND/OR 条件 : 受信ルール・フィルタ 0 と 1 をともに通過（AND 条件）
– ペイロード・フィルタ 0 : 一致フィルタ、比較位置オフセット 0、
比較データ H’06, H’B0, H’00, H00、
Byte0 の 8 ビットと Byte1 の上位 4 ビットを比較
– ペイロード・フィルタ 1 : 一致フィルタ、比較位置オフセット 1、
比較データ H’00, H’00, H’00, H’5A、
Byte7 の 8 ビットを比較

（AND/OR 条件の設定）

	GPFLANDOR
GPFLPTjH	0

（ペイロード・フィルタ 0 の設定）

	GPFLRANG0	GPFLOUT0	GPFLOFFSET0	FDATA0/FMASK0			
				[31:24]	[23:16]	[15:8]	[7:0]
GPFLPTjH	0	0	0	–	–	–	–
GPFLPD0jL, GPFLPD0jH	–	–	–	B’00000000	B’00000000	**B’10110000**	**B’00000110**
GPFLPM0jH, GPFLPM0jL	–	–	–	B’00000000	B’00000000	**B’11110000**	**B’11111111**

（ペイロード・フィルタ 1 の設定）

	GPFLRANG1	GPFLOUT1	GPFLOFFSET1	FDATA1/FMASK1			
				[31:24]	[23:16]	[15:8]	[7:0]
GPFLPTjL	0	0	1	–	–	–	–
GPFLPD1jL, GPFLPD1jH	–	–	–	**B’01011010**	B’00000000	B’00000000	B’00000000
GPFLPM0jH, GPFLPM0jL	–	–	–	**B’11111111**	B’00000000	B’00000000	B’00000000

- 使用例 2
  以下のメッセージを受信する場合の各レジスタの例を示します。
  - ID フォーマット : 標準 ID
  - メッセージ・フォーマット : データ・フレーム
  - ミラー機能 : 他の CAN ノードのメッセージ受信
  - 受信 ID : 130h
  - DLC : DLC チェック未使用
  - ラベル : 16 ビット 0130h、2 ビット 10b
  - 格納先バッファ : 送受信 FIFO バッファ 0
  - ペイロード : Byte0～3（リトル・エンディアン）の値が 500～2000、または 20000 以上

【ID フィルタ】

		GAFLIDE/GAFLIDEM	GAFLRTR/GAFLRTRM	GAFLLB	GAFLID/GAFLIDM			
GAFLIDiL、GAFLIDiH		0	0	0	B’00000	B’00000000	B’00000001	B’00110000
GAFLMiL、GAFLMiH		1	1	—	B’00000	B’00000000	B’00000111	B’11111111
受信可能メッセージ	H’130	0	0	0	B’-----	B’--------	B’-----001	B’00110000

	GAFLDLC	GAFLPTR	GAFLIFL0	GAFLIFL1	GAFLRMV	GAFLRMDP	GPFLFDP0	GPFLFDP1	GPFLFDP8
GAFLMiH	—	—	—	1	—	—	—	—	—
GAFLP0iL、GAFLP0iH	0	H’0130	0	—	0	0	—	—	—
GAFLP1iL	—	—	—	—	—	—	0	0	1

【ペイロード・フィルタ設定】

ペイロード・フィルタの設定は以下のとおりです。

– AND/OR 条件 : 受信ルール・フィルタ 0 と 1 のいずれかを通過（OR 条件）
– ペイロード・フィルタ 0 : 上下限フィルタ（上限及び下限の範囲内）、
比較位置オフセット 0、
下限値 500 (H’1F4)、上限値 2000 (H’7D0)
– ペイロード・フィルタ 1 : 上下限フィルタ（上限及び下限の範囲外）、
比較位置オフセット 0、
下限値 0 (H’0)、 上限値 19999 (H’4E1F)

（AND/OR 条件の設定）

	GPFLANDOR
GPFLPTjH	1

（ペイロード・フィルタ 0 の設定）

	GPFLRANG0	GPFLOUT0	GPFLOFFSET0	FDATA0/FMASK0			
				[31:24]	[23:16]	[15:8]	[7:0]
GPFLPTjH	1	0	0	–	–	–	–
GPFLPD0jL, GPFLPD0jH	–	–	–	H’00	H’00	**H’07**	**H’D0**
GPFLPM0jH, GPFLPM0jL	–	–	–	H’00	H’00	**H’01**	**H’F4**

（ペイロード・フィルタ 1 の設定）

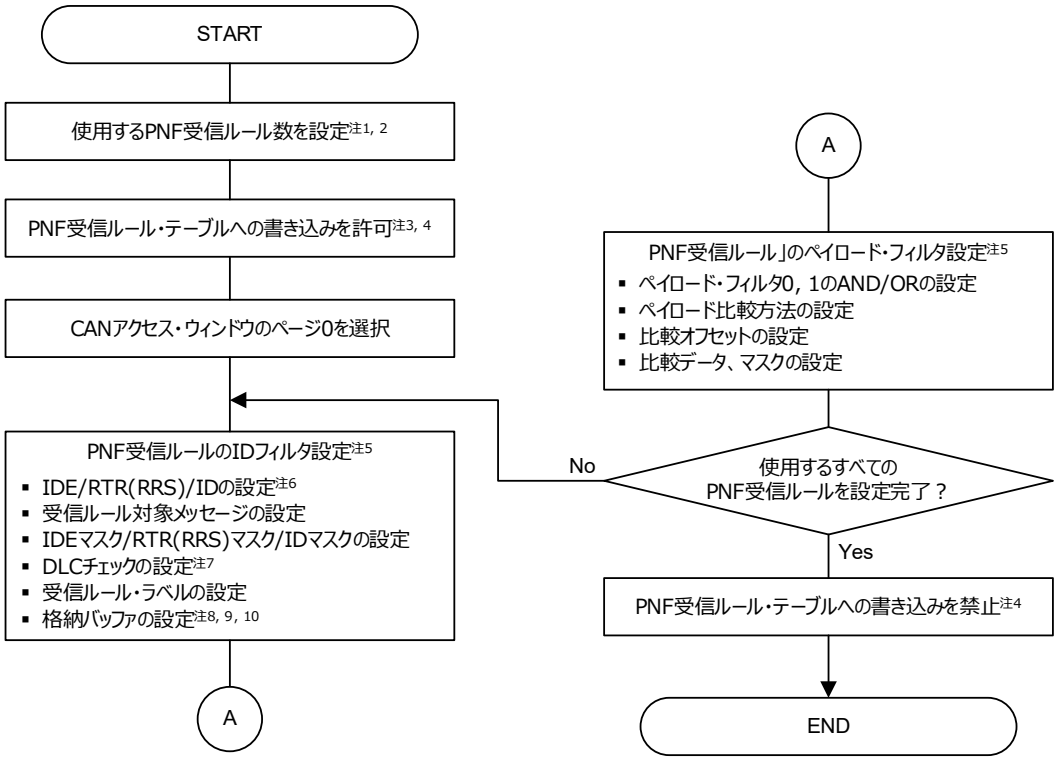
	GPFLRANG1	GPFLOUT1	GPFLOFFSET1	FDATA1/FMASK1			
				[31:24]	[23:16]	[15:8]	[7:0]
GPFLPTjL	1	1	0	–	–	–	–
GPFLPD1jL, GPFLPD1jH	–	–	–	H’00	H’00	**H’4E**	**H’1F**
GPFLPM0jH, GPFLPM0jL	–	–	–	H’00	H’00	H’00	H’00

1.9.6 PNF 受信ルール・テーブルの設定手順

図 1-29 に PNF 受信ルール・テーブルの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。



【注】1. PNF 受信ルール数の設定（GPFLCFG レジスタの RNC[1:0]ビット）は、グローバル・リセット・モードで書き換えてください。

2. 使用する PNF 受信ルール数は 2 以下にしてください。

3. PNF 受信ルール・テーブルへの書き込みを行う前に、書き込み許可（GPFLECTR レジスタの PFLDAE ビットを“1”）にしてください。

4. PNF 受信ルール・テーブルへの書き込みが完了した後、書き込み禁止（PFLDAE ビットを“0”）にしてください。

5. PNF 受信ルールの ID フィルタ設定（GPFLIDjL、GPFLIDjH レジスタ、GPFLMjL、GPFLMjH レジスタ、GPFLP0jL、GPFLP0jH レジスタ、GPFLP1jL レジスタ）とペイロード・フィルタ設定（GPFLPTjL、GPFLPTjH レジスタ、GPFLPD0jL、GPFLPD0jH レジスタ、GPFLPM0jL、GPFLPM0jH レジスタ、GPFLPD1jL、GPFLPD1jH レジスタ、GPFLPM1jL、GPFLPM1jH レジスタ）は以下の条件をすべて満たした状態で書き換えてください。
・PNF 受信ルール・テーブル書き込み許可（PFLDAE ビットが“1”）
・CAN アクセス・ウィンドウのページ 0 を選択（CFDGRWC レジスタの RPAGE[1:0]ビットが B’00）
・チャネル・リセット・モードまたはチャネル HALT モード

6. 標準 ID の場合、ID（GPFLIDjL レジスタの GPFLID[15:0]ビット）の b10～b0 に標準 ID の値を設定し、b15~b11、および GPFLIDjH レジスタの GPFLID[28:16]ビットは“0”を設定してください。

7. DLC チェック機能を許可（GCFGL レジスタの DCE ビットを“1”）にした場合のみ有効です。

8. 最大 2 つの FIFO バッファが選択できます。ただし、受信バッファにメッセージを格納する（GPFLP0jL レジスタの GPFLRMV ビットが“1”）場合は、最大 1 つの FIFO バッファを選択できます。

9. 受信 FIFO バッファと受信モードに設定した送受信 FIFO バッファのみ選択してください。

10. 受信バッファを格納先に選択する場合、受信バッファ許可（GPFLRMV ビットを“1”）にして、使用する受信バッファ数（RMNB レジスタの NRXMB[4:0]ビットの設定値）より小さい番号を設定してください。

図 1-29 PNF 受信ルール・テーブルの設定手順

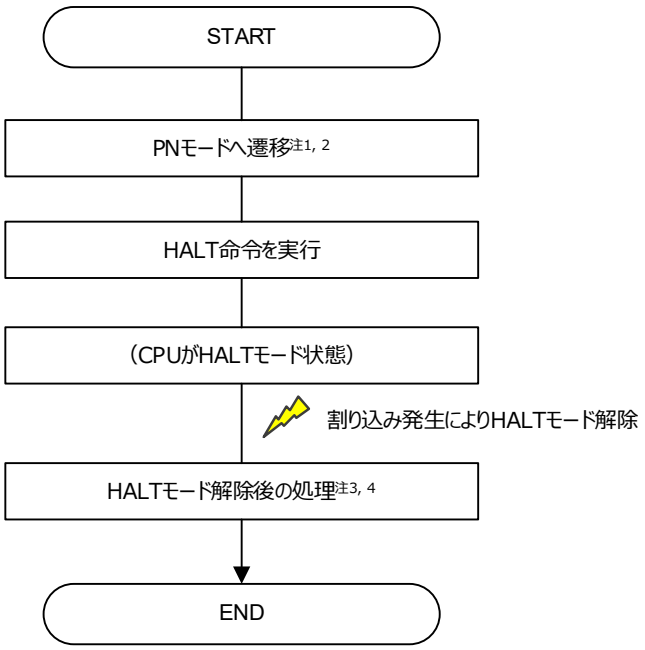
1.9.7 PNF の動作状態の遷移手順

本節では、PN モードへの遷移および復帰の手順を説明します。

(1) PN モードへの遷移手順

図 1-30 に PN モードと CPU の HALT モード遷移を行う手順を示します。

受信したメッセージが PNF の ID フィルタとペイロード・フィルタに一致すると、バッファに格納されます。格納先のバッファの受信割り込み生成が許可されているとき、受信割り込みにより HALT モードが解除されます。



【注】1. PNF モード制御ビット（C0FDCTRH レジスタの PNMDC[1:0]ビット）は、チャネル動作モードまたはチャネル HALT モードで書き換えてください。

2. PNF モード制御ビットとキー・コード（C0FDCTRH レジスタの KEY[7:0]ビット）は同時に設定してください。キー・コードには H'C4 を設定します。

3. CAN 関連割り込み発生後の処理については、「4.2 CAN 関連割り込み処理」を参照ください。

4. PN モードから自動復帰しなかったときは、PNF モード制御ビットの書き換えによる復帰処理を行います。「1.9.7 (2) PN モードからの復帰手順」を参照ください。

図 1-30 PN モードと HALT モードへの遷移手順

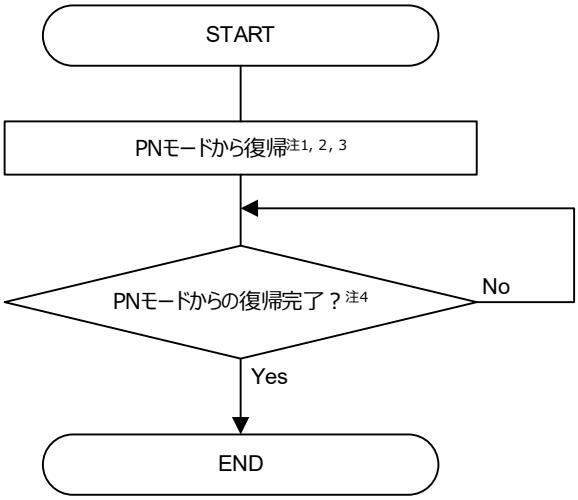
(2) PN モードからの復帰手順

受信メッセージが PNF 受信ルールとの一致によってバッファに格納されると、PNF は PN モードからあらかじめ設定していた動作状態に復帰します。復帰先の設定については「1.8.7 PN モード復帰動作の設定」を参照ください。

受信メッセージ格納による自動復帰が行われない場合は、PNF モード制御ビット（C0FDCTRH レジスタの PNMDC[1:0]ビット）の書き換えによる復帰処理を行います。

PN モード復帰処理は、PNF モード制御ビットに PNF 復帰モード選択ビット（C0FDCFGL レジスタの RPNMD[1:0] ビット）と同じ値を設定します。PN モードを継続する設定の場合（RPNMD[1:0] ビットが B'11）は、チャネル・リセット・モード遷移により PN モードを解除できます。

図 1-31 に PN モードからの復帰手順を示します。



【注】1. PNF モード制御ビット（C0FDCTRH レジスタの PNMDC[1:0]ビット）は、チャネル動作モードまたはチャネル HALT モードで書き換えてください。
2. PNF モード制御ビットとキー・コード（C0FDCTRH レジスタの KEY[7:0]ビット）は同時に設定してください。キー・コードには H'C4 を設定します。
3. PNF モード制御ビットには PNF 復帰モード選択ビット（C0FDCFGL レジスタの RPNMD[1:0] ビット）と同じ値を設定してください。
4. PNF モード制御ビットを変更した後は、PNF モード・ステータス・フラグ（C0FDSTSL レジスタの PNSTS[1:0]ビット）でモードが切り替わっていることを確認してください。受信中の場合、受信の完了後に PNF モード制御ビットの値が PNF モード・ステータス・フラグに反映され、その他の場合はすぐに値が反映されます。

図 1-31 PN モードからの復帰手順

2. 受信

2.1 受信機能

CAN メッセージ受信を行う場合に使用可能な機能を以下に示します。各処理の詳細については次章以降を参照してください。

- 受信バッファを用いた受信
- 受信 FIFO バッファを用いた受信
- 送受信 FIFO バッファを用いた受信

2.2 受信バッファを用いた受信

全チャネルで共有する受信バッファは、0～n+1 の範囲で使用できます。同じ番号の受信バッファに格納するメッセージは上書きされるため、最新の受信データが読み出せます。

受信したメッセージを受信バッファに格納する処理が始まると、受信バッファ n が新しいメッセージあり（RMND レジスタの RMNSn フラグが“1”）になります。RMIDnL, RMIDnH レジスタ、RMPTRnL, RMPTRnH レジスタ、RMFDSTSnL, RMFDSTSnH レジスタ、RMDFn_0L, RMDFn_0H～RMDFn_15L, RMDFn_15H レジスタから読み出せます。

受信バッファを使用するためのコンフィグレーション設定については「1.1 CAN コンフィグレーション」を参照ください。

図 2-1 に受信バッファの動作を示します。

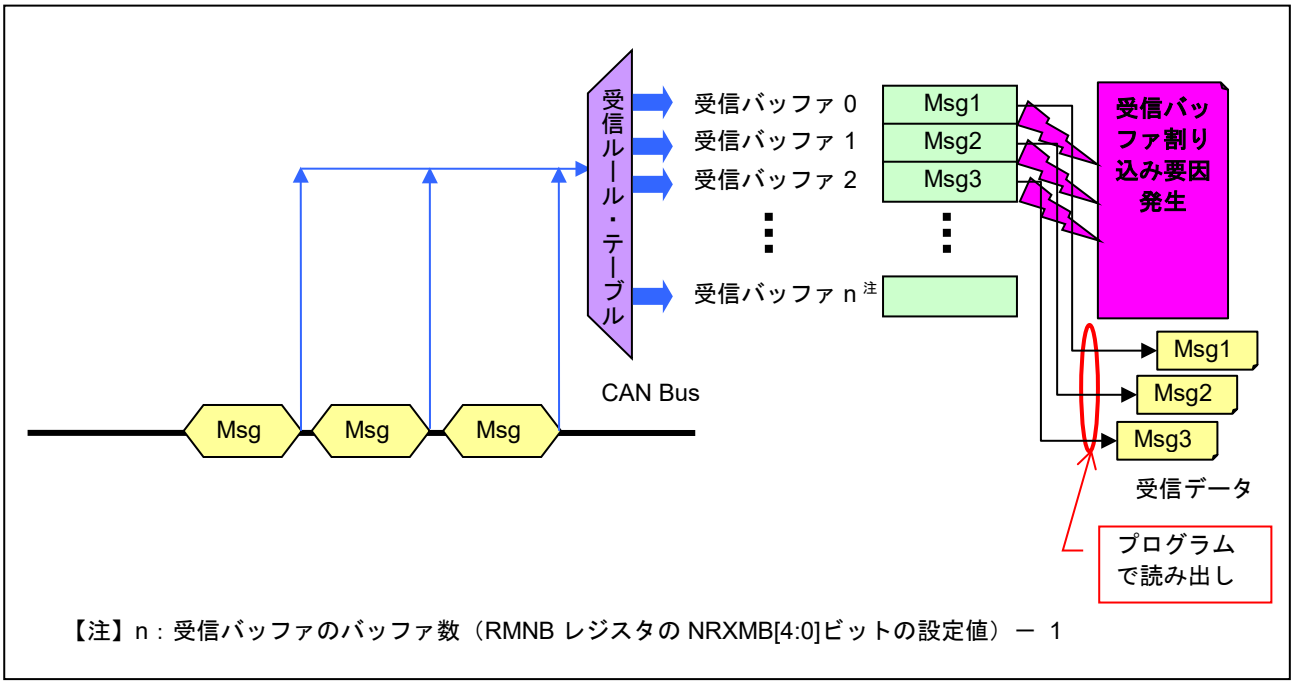
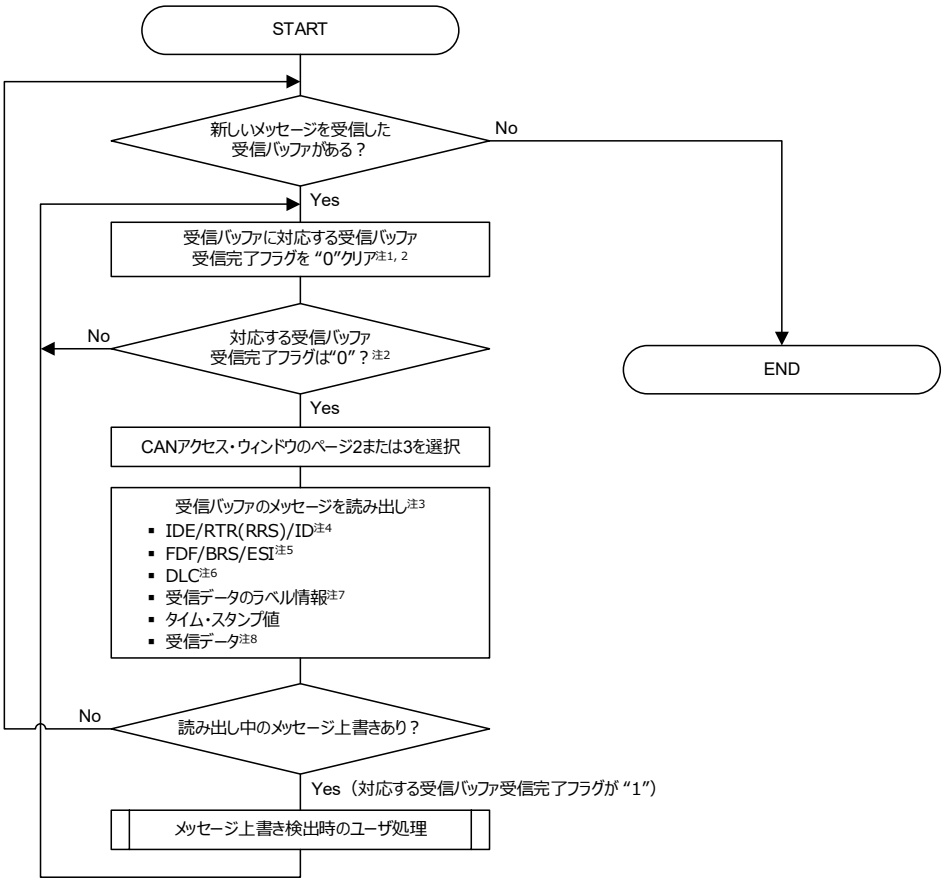


図 2-1 受信バッファの動作

2.2.1 受信バッファの読み出し手順

図 2-2 に受信バッファの読み出し手順を示します。



【注】1. RMND レジスタの RMNSn フラグはグローバル動作モード、またはグローバル HALT モードで書いてください。RMNSn フラグに"0"を書く場合は、MOV 命令を使用して"0"にしたいビットに"0"、そうでないビットに"1"を書いてください。

2. メッセージ格納中は RMNSn フラグを"0"にできません。メッセージを格納する時間は受信バッファのペイロード・サイズによって異なります。ペイロード・サイズが 8 バイト（RMNB レジスタの RMPLS[2:0]ビットが B'000）のとき、CPU/周辺ハードウェア・クロックの 6 クロック分です。格納ペイロード・サイズ 4 バイトごとに 1 クロック分ずつ加算され、64 バイトのとき、20 クロック分になります。

3. CAN アクセス・ウィンドウのページ 2 または 3（CFDGRWC レジスタの RPAGE[1:0]ビットが B'10 または B'11）の場合、受信バッファ（RMIDnL/H、RMPTRnL/H、RMFDSTSnL/H、RMDFn_0L/H～RMDFn_15L/H レジスタ）を読めます。

4. 標準 ID の場合は、ID（RMIDnL レジスタの RMID[15:0]ビット）の b10～b0 を読んでください。b15～b11、RMIDnH レジスタの RMID[28:16]ビットは"0"が読めます。

5. Classical-CAN フレーム（RMFDSTSnL レジスタの RMFDF ビットが"0"）の場合、RMFDSTSnL レジスタの RMBRS ビットと RMESI ビットは常に"0"が読めます。

6. 受信ルールによるフィルタリング処理後、DLC 置換を許可（GCFGL レジスタの DCE ビットが"1"、DRE ビットが"1"）の場合、受信メッセージが一致した受信ルール・テーブルの DLC 設定値（GAFLP0iL レジスタの GAFLDLC[3:0]ビット）が格納されます。それ以外は受信メッセージの DLC が格納されます。

7. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルール・テーブルのラベル（GAFLP0iH レジスタの GAFLPTR[15:0]、GAFLP0iL レジスタの GAFLIFL0 ビット、GAFLMiH レジスタの GAFLIFL1 ビット）の設定値が格納されます。

8. 受信メッセージの DLC（RMPTRnH レジスタの RMDLC[3:0]ビット）が受信バッファのペイロード・サイズ（RMNB レジスタの RMPLS[2:0]ビット）未満の場合、データが設定されていないデータ・バイトは H'00 が読めます。ペイロード・サイズで指定したサイズを超える領域の RMDFn_pL/H レジスタは読み出さないでください。

図 2-2 受信バッファの読み出し手順

2.3 受信 FIFO バッファを用いた受信

全チャネルで共有する受信 FIFO バッファが 2 本あります。各受信 FIFO バッファにバッファ数分メッセージを保存することができます。

受信メッセージが受信 FIFO バッファへ格納されると、対応するメッセージ数表示カウンタ（RFSTSk レジスタの RFMC[5:0]ビット）の値がインクリメントされます。

受信メッセージは RFIDkL, RFIDkH レジスタ、RFPTRkL, RFPTRkH レジスタ、RFFDSTSkL, RFFDSTSkH レジスタ、RFDFk_0L/H～RFDFk_15L/H レジスタから読み出すことができます。受信 FIFO バッファは古いメッセージから読み出せます。

メッセージ数表示カウンタの値が FIFO バッファのバッファ数値（RFCCk レジスタの RFDC[2:0]ビットで設定した値）に一致したとき、受信 FIFO バッファがフル（RFSTSk レジスタの RFFLL フラグが“1”）になります。

受信 FIFO バッファからすべてのメッセージを読み出したとき、受信 FIFO バッファが空（RFSTSk レジスタの RFEMP フラグが“1”）になります。

受信 FIFO バッファを使用するためのコンフィグレーション設定については「1.1 CAN コンフィグレーション」を参照ください。

図 2-3 に受信 FIFO バッファの動作を示します。

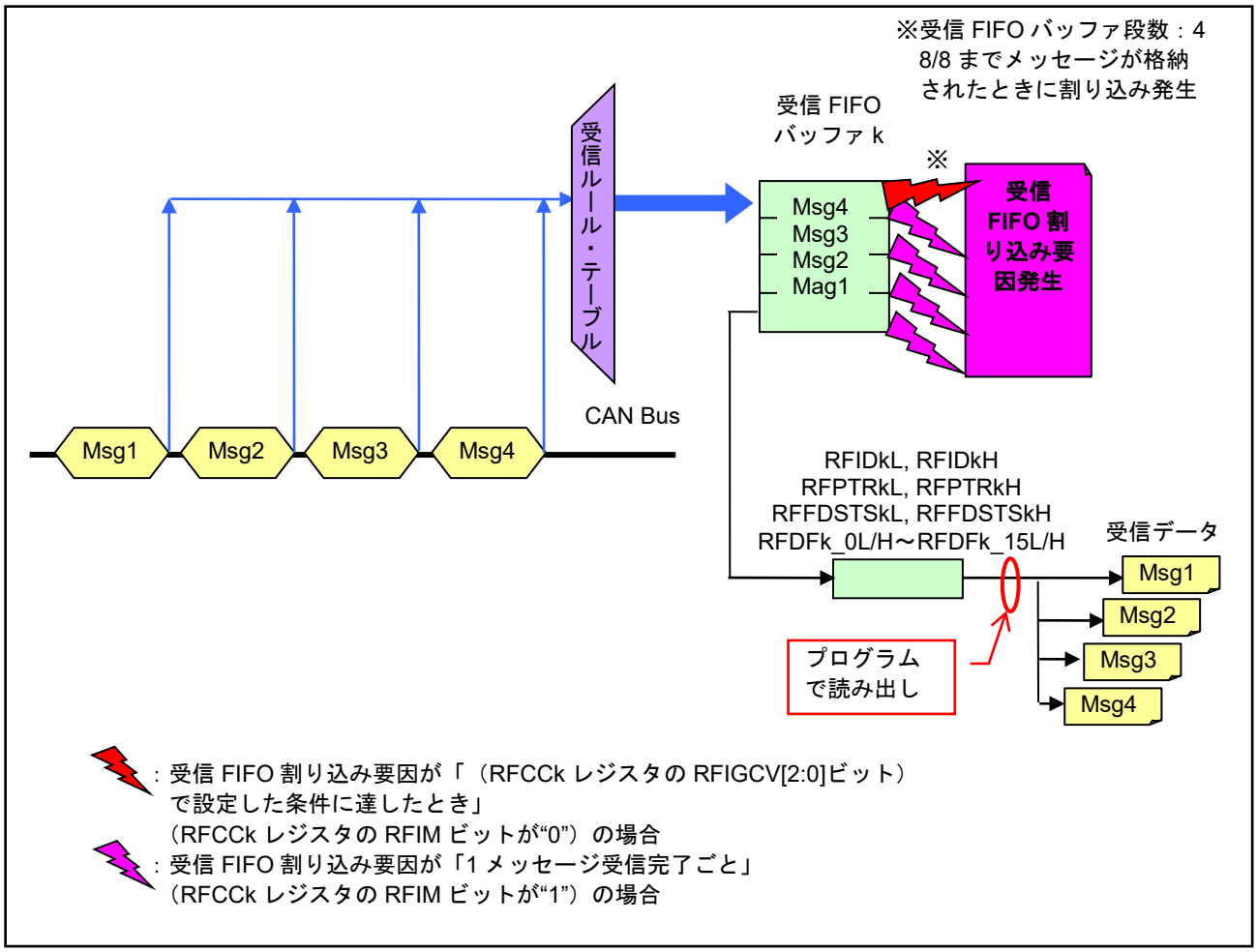
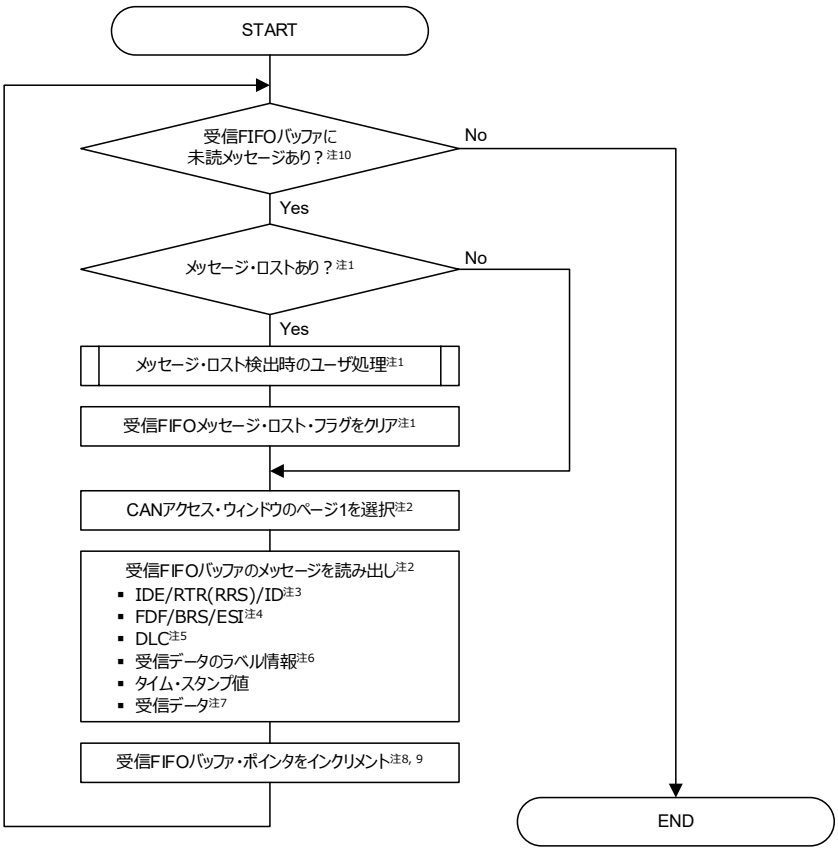


図 2-3 受信 FIFO バッファの動作

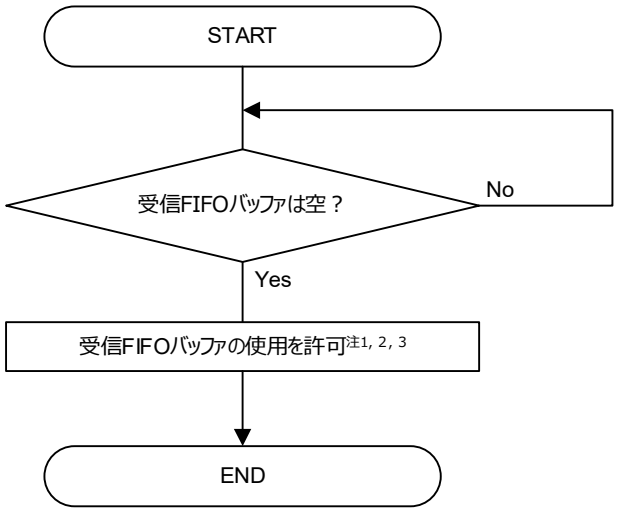
2.3.1 受信 FIFO バッファ読み出し手順

図 2-4 に受信 FIFO バッファの読み出し手順を、図 2-5、図 2-6 に受信 FIFO バッファの使用許可、禁止手順を示します。



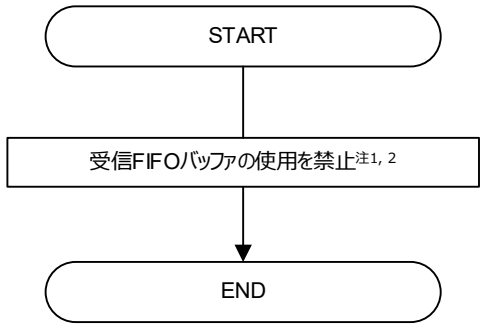
【注】1. FIFO メッセージ・ロスト割り込み許可の場合、グローバル・エラー割り込み処理で実施してください。
2. CAN アクセス・ウィンドウのページ 1（CFDGRWC レジスタの RPAGE[1:0]ビットが B'01）の場合、受信 FIFO バッファ（RFIDkL/H、RFPTRkL/H、RFFDSTSkL/H、RFDFk_0L/H～RFDFk_15L/H レジスタ）を読めます。
3. 標準 ID の場合は、ID（RFIDkL レジスタの RFID[15:0]ビット）の b10～b0 を読んでください。b15～b11、RFIDkH レジスタの RFID[28:16]は“0”が読めます。
4. Classical-CAN フレーム（RFFDSTSkL レジスタの RFFDF ビットが“0”）の場合、RFFDSTSkL レジスタの RFBRS ビットと RFESI ビットは常に“0”が読めます。
5. 受信ルールによるフィルタリング処理後、DLC 置換を許可（GCFGL レジスタの DCE ビットが“1”、DRE ビットが“1”）の場合、受信メッセージが一致した受信ルール・テーブルの DLC 設定値（GAFLP0iL レジスタの GAFLDLC[3:0]ビット）が格納されます。それ以外は受信メッセージの DLC が格納されます。
6. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルール・テーブルのラベル（GAFLP0iH の GAFLPTR[15:0]ビットと GAFLP0iL レジスタの GAFLIFL0 ビット、GAFLMiH レジスタの GAFLIFL1 ビット）の設定値が格納されます。
7. 受信メッセージの DLC（RFPTRkH レジスタの RFDLC[3:0]ビット）が受信 FIFO バッファのペイロード・サイズ（RFCCk レジスタの RFPLS[2:0]ビット）未満の場合、データが設定されていないデータ・バイトは H'00 が読めます。ペイロード・サイズで指定したサイズを超える領域に対応する RFDFk_pL, RFDFk_pH レジスタは読み出ししないでください。
8. 受信 FIFO バッファのメッセージ（RFIDkL/H、RFPTRkL/H、RFFDSTSkL/H、RFDFk_0L/H～RFDFk_15L/H レジスタ）を読み出した後、ポインタを更新してください（RFPCTRk レジスタの RFPC[7:0]ビットに H'FF を書き込んでください）。
9. 受信 FIFO バッファを使用する（RFCCk レジスタの RFE ビットが“1”）、かつ受信 FIFO バッファに未読メッセージがある（RFSTSk レジスタの RFEMP フラグが“0”）ときにポインタを更新してください。
10. 受信 FIFO バッファ内の未読メッセージを全て読み出す場合は、ループ文等で空になるまで読み出してください。

図 2-4 受信 FIFO バッファの読み出し手順（割り込み未使用）



【注】1. 受信 FIFO バッファの許可、禁止（RFCCk レジスタの RFE ビット）は、グローバル動作モード、またはグローバル HALT モードで書き換えてください。
2. 受信 FIFO バッファを使用するためのコンフィグレーション設定を行ってから受信 FIFO バッファを使用許可（RFE ビットを“1”）にしてください。
3. 受信 FIFO バッファのバッファ数を“0”（RFCCk レジスタの RFDC[2:0]ビットに B'000）に設定した場合は、受信 FIFO バッファを使用許可にしないでください。

図 2-5 受信 FIFO バッファの使用許可手順



【注】1. 受信 FIFO バッファの許可、禁止（RFCCk レジスタの RFE ビット）は、グローバル動作モード、またはグローバル HALT モードで書き換えてください。
2. 割り込み要求が発生（RFSTSk レジスタの RFIF フラグが“1”）している状態で受信 FIFO バッファの使用を禁止（RFE ビットを“0”）にしても、割り込み要求フラグ（RFIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

図 2-6 受信 FIFO バッファの使用禁止手順

2.3.2 受信 FIFO 関連の割り込み処理

(1) 受信 FIFO 割り込み処理

受信 FIFO 割り込みを許可していれば、RFCCk レジスタの RFIM ビットの設定で選択した条件を満たしたときに受信 FIFO 割り込みが発生します。

割り込み要求が発生している状態（RFSTSk レジスタの RFIF フラグが“1”）で受信 FIFO バッファの使用を禁止（RFE ビットを“0”）にしても、割り込み要求フラグ(RFIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

受信 FIFO 割り込みの許可、禁止は RFCCk レジスタの RFIE ビットで受信 FIFO バッファごとに設定できます。受信 FIFO 割り込みの要因を以下に示します。

– RFCCk レジスタの RFIGCV[2:0]ビットで設定した条件に達したときに受信 FIFO 割り込み要求発生（RFCCk レジスタの RFIM ビットが“0”）

  RFIGCV[2:0]ビットの設定値

  - B’000: 受信 FIFO バッファに 1/8 までメッセージが格納注
  - B’001: 受信 FIFO バッファに 2/8 までメッセージが格納
  - B’010: 受信 FIFO バッファに 3/8 までメッセージが格納注
  - B’011: 受信 FIFO バッファに 4/8 までメッセージが格納
  - B’100: 受信 FIFO バッファに 5/8 までメッセージが格納注
  - B’101: 受信 FIFO バッファに 6/8 までメッセージが格納
  - B’110: 受信 FIFO バッファに 7/8 までメッセージが格納注
  - B’111: 受信 FIFO バッファがフルのとき

– 1 メッセージ受信が完了するごとに受信 FIFO 割り込み要求発生（RFCCk レジスタの RFIM ビットが“1”）

【注】 受信 FIFO バッファのバッファ数を 4 メッセージ（RFCCk レジスタの RFDC[2:0]ビットを B’001）に設定した場合は設定しないでください。

受信 FIFO 割り込みを発生させるためには、表 6-2 にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

受信 FIFO 割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグがすべて“0”になったことを確認してから、割り込み処理を終了してください（「図 4-2 CAN 関連割り込み処理手順」参照）。

(2) グローバル・エラー割り込み処理

FIFO メッセージ・ロスト割り込みを許可していれば、受信 FIFO バッファのメッセージ・ロスト検出時にグローバル・エラー割り込みが発生します。FIFO メッセージ・ロスト割り込みの許可、禁止は GCTRL レジスタの MEIE ビットでモジュール全体に共通で設定できます。

2.4 送受信 FIFO バッファを用いた受信

送受信 FIFO バッファは受信モード、送信モードのいずれかで使用することが可能です（本章では受信モードのみを説明します）。

各チャネル専用の送受信 FIFO バッファは 1 チャネルにつき 1 本ずつあります。受信モードに設定した送受信 FIFO バッファは受信 FIFO バッファと同じく、バッファ数分のメッセージを保存することができます。

受信メッセージが受信モードに設定した送受信 FIFO バッファへ格納されると、対応するメッセージ数表示カウンタ（CFSTS レジスタの CFMC[5:0]ビット）の値がインクリメントされます。

受信メッセージは CFIDL, CFIDH レジスタ、CFPTRL, CFPTRH レジスタ、CFFDCSTSL, CFFDCSTSH レジスタ、CFDF0L/H～CFDF15L/H レジスタから読み出すことができます。送受信 FIFO バッファは古いメッセージから読み出せます。

メッセージ数表示カウンタの値が送受信 FIFO バッファのバッファ数値（CFCCH レジスタの CFDC[2:0]ビットで設定した値）に一致したとき、送受信 FIFO バッファがフル（CFSTS レジスタの CFFLL フラグが“1”）になります。

送受信 FIFO バッファからすべてのメッセージを読み出したとき、送受信 FIFO バッファが空（CFSTS レジスタの CFEMP フラグが“1”）になります。

送受信 FIFO バッファを使用するためのコンフィグレーション設定については「1.1 CAN コンフィグレーション」を参照ください。

図 2-7 に送受信 FIFO バッファの受信動作を示します。

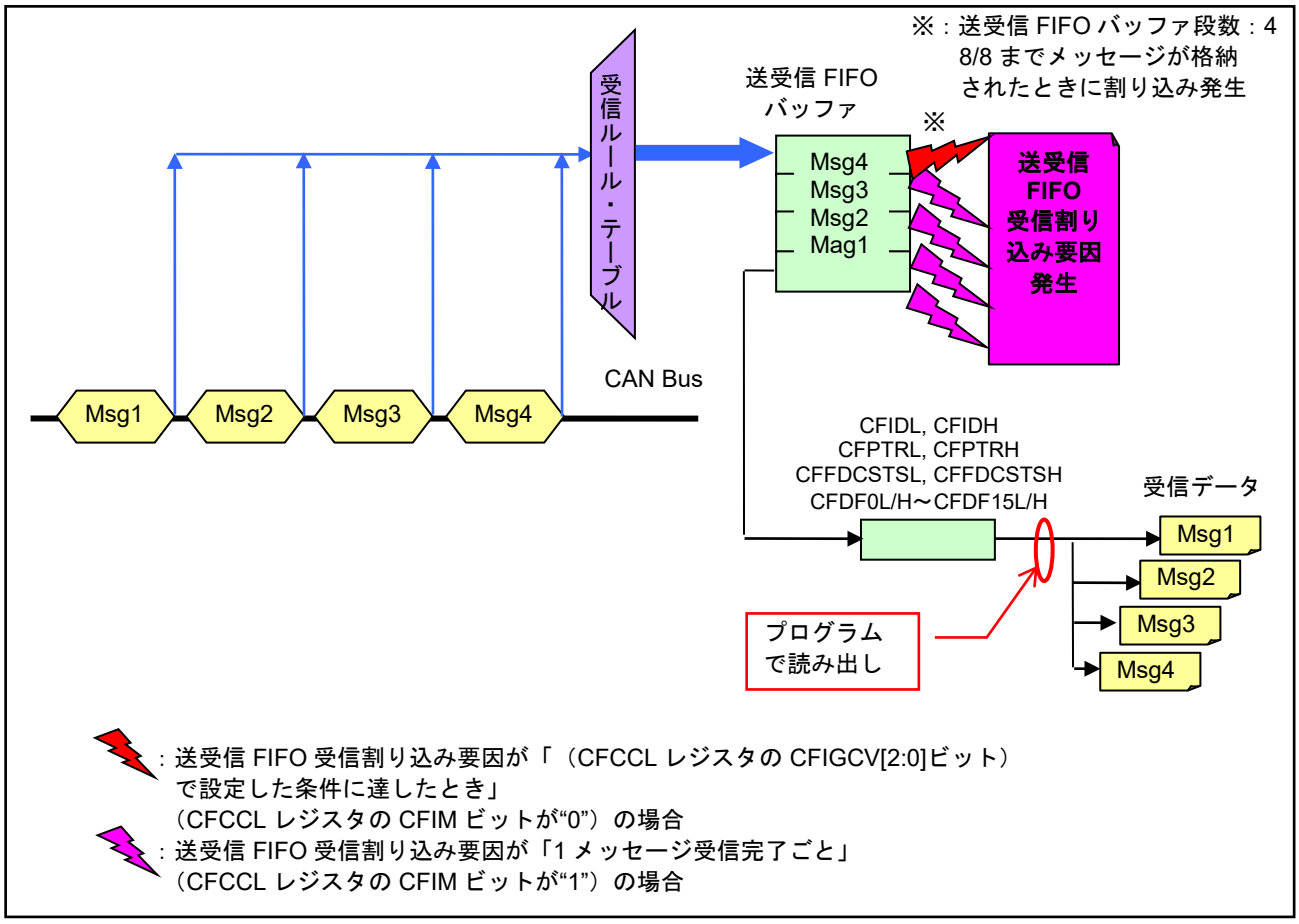
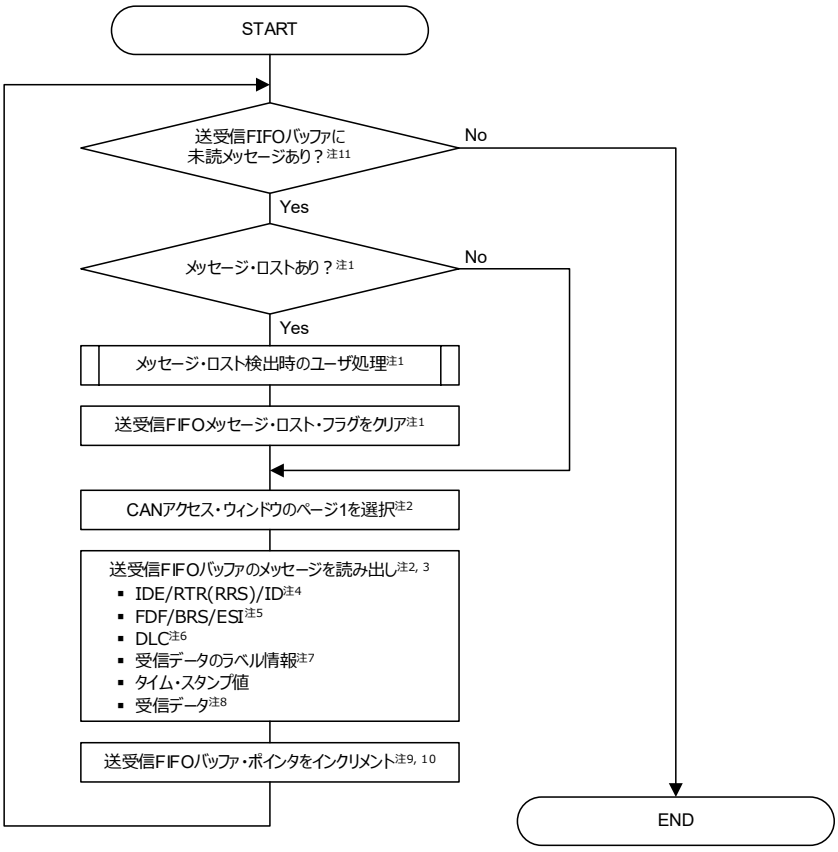


図 2-7 送受信 FIFO バッファ（受信モード）の動作

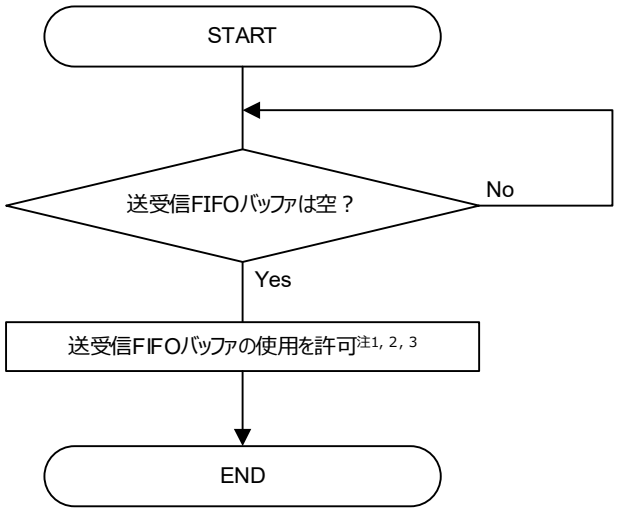
2.4.1 送受信 FIFO バッファ読み出し手順

図 2-8 に送受信 FIFO バッファの読み出し手順を、図 2-9、図 2-10 に送受信 FIFO バッファの使用許可、禁止手順を示します。



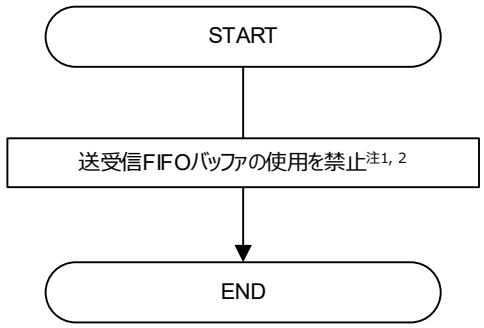
【注】1. FIFO メッセージ・ロスト割り込み許可の場合、グローバル・エラー割り込み処理で実施してください。
2. 受信モード（CFCCL レジスタの CFM ビットが“0”）、かつ CAN アクセス・ウィンドウがページ 1（CFDGRWC レジスタの RPAGE[1:0]ビットが B'01）の場合、送受信 FIFO バッファ（CFIDL/H、CFPTRL/H、CFFDCSTSL/H、CFDF0L/H～CFDF15L/H レジスタ）を読めます。
3. 受信モード時、送信履歴データの格納許可、禁止（CFIDH レジスタの THLEN ビット）は無効です。
4. 標準 ID の場合は、ID（CFIDL レジスタの CFID[15:0]ビット）の b10～b0 を読んでください。b15～b11、CFIDH レジスタの CFID[28:16]は“0”が読めます。
5. Classical-CAN フレーム（CFFDCSTSL レジスタの CFFDF ビットが“0”）の場合、CFFDCSTSL レジスタの CFBRS ビットと CFESI ビットは常に“0”が読めます。
6. 受信ルールによるフィルタリング処理後、DLC 置換を許可（GCFGL レジスタの DCE ビットが“1”、DRE ビットが“1”）の場合、受信メッセージが一致した受信ルール・テーブルの DLC 設定値（GAFLP0iL レジスタの GAFLDLC[3:0]ビット）が格納されます。それ以外は受信メッセージの DLC が格納されます。
7. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルール・テーブルのラベル（GAFLP0iH の GAFLPTR[15:0]ビットと GAFLP0iL レジスタの GAFLIFL0 ビット、GAFLMiH レジスタの GAFLIFL1 ビット）の設定値が格納されます。
8. 受信メッセージの DLC（CFPTRH レジスタの CFDLC[3:0]ビット）が受信 FIFO バッファのペイロード・サイズ（CFCCL レジスタの CFPLS[2:0]ビット）未満の場合、データが設定されていないデータ・バイトは H'00 が読めます。ペイロード・サイズで指定したサイズを超える領域に対応する CFDFpL, CFDFpH レジスタは読み出ししないでください。
9. 送受信 FIFO バッファのメッセージ（CFIDL/H、CFPTRL/H、CFFDCSTSL/H、CFDF0L/H～CFDF15L/H レジスタ）を読み出した後、ポインタを更新してください（CFPCTR レジスタの CFPC[7:0]ビットに H'FF を書き込んでください）。
10. 送受信 FIFO バッファを使用する（CFCCL レジスタの CFE ビットが“1”）、送受信 FIFO バッファに未読メッセージがある（CFSTS レジスタの CFEMP フラグが“0”）ときにポインタを更新してください。
11. 送受信 FIFO バッファ内の未読メッセージを全て読み出す場合は、ループ文等で空になるまで読み出してください。

図 2-8 送受信 FIFO バッファ（受信モード）の読み出し手順（割り込み未使用）



【注】1. 受信モード使用時に、送受信 FIFO バッファの許可、禁止（CFCCL レジスタの CFE ビット）は、グローバル動作モード、またはグローバル HALT モードで書き換えてください。
2. 送受信 FIFO バッファを使用するためのコンフィグレーション設定を行ってから送受信 FIFO バッファを使用許可（CFE ビットを“1”）にしてください。
3. 送受信 FIFO バッファのバッファ数を“0”（CFCCH レジスタの CFDC[2:0]ビットに B'000）に設定した場合は、送受信 FIFO バッファを使用許可にしないでください。

図 2-9 送受信 FIFO バッファの使用許可手順



【注】1. 受信モード使用時に、送受信 FIFO バッファの許可、禁止（CFCCL レジスタの CFE ビット）は、グローバル動作モード、またはグローバル HALT モードで書き換えてください。
2. 割り込み要求が発生（CFSTS レジスタの CFRXIF フラグが“1”）している状態で送受信 FIFO バッファの使用を禁止（CFE ビットを“0”）にしても、割り込み要求フラグ（CFRXIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

図 2-10 送受信 FIFO バッファの使用禁止手順

2.4.2 送受信 FIFO バッファ（受信モード）の割り込み処理

(1) 送受信 FIFO 受信割り込み処理

送受信 FIFO 受信割り込みを許可していれば、CFCCL レジスタの CFIM ビットの設定で選択した条件を満たしたときに送受信 FIFO 受信割り込みが発生します。

割り込み要求が発生している状態（CFSTS レジスタの CFRXIF フラグが“1”）で送受信 FIFO バッファの使用を禁止（CFCCL レジスタの CFE ビットを“0”）しても、割り込み要求フラグ（CFRXIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

送受信 FIFO 受信割り込みの許可、禁止は CFCCL レジスタの CFRXIE ビットで送受信 FIFO バッファごとに設定できます。

受信モード時の送受信 FIFO 受信割り込みの要因を以下に示します。

– 受信メッセージ数が CFCCL レジスタの CFIGCV[2:0]ビットで設定した条件に達したときに送受信 FIFO 受信割り込み要求発生（CFCCL レジスタの CFIM ビットが“0”）

CFIGCV[2:0]ビットの設定値

- B’000: 送受信 FIFO バッファに 1/8 までメッセージが格納注
- B’001: 送受信 FIFO バッファに 2/8 までメッセージが格納
- B’010: 送受信 FIFO バッファに 3/8 までメッセージが格納注
- B’011: 送受信 FIFO バッファに 4/8 までメッセージが格納
- B’100: 送受信 FIFO バッファに 5/8 までメッセージが格納注
- B’101: 送受信 FIFO バッファに 6/8 までメッセージが格納
- B’110: 送受信 FIFO バッファに 7/8 までメッセージが格納注
- B’111: 送受信 FIFO バッファがフルのとき

– 1 メッセージ受信が完了するごとに送受信 FIFO 受信割り込み要求発生（CFCCL レジスタの CFIM ビットが“1”）

【注】 送受信 FIFO バッファのバッファ数を 4 メッセージ（CFCCH レジスタの CFDC[2:0]ビットを B’001）に設定した場合は設定しないでください。

送受信 FIFO 受信割り込みを発生させるためには、表 6-2 CAN 関連割り込み要因にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

送受信 FIFO 受信割り込みを使用する場合、割り込み処理内で CFRXIF フラグが“0”になったことを確認してから、割り込み処理を終了してください（「図 4-2 CAN 関連割り込み処理手順」参照）。

(2) グローバル・エラー割り込み処理

FIFO メッセージ・ロスト割り込みを許可していれば、送受信 FIFO バッファのメッセージ・ロスト検出時にグローバル・エラー割り込みが発生します。FIFO メッセージ・ロスト割り込みの許可、禁止は GCTRL レジスタの MEIE ビットでモジュール全体に共通で設定できます。

3. 送信

3.1 送信機能

CAN メッセージ送信を行う場合に使用可能な機能を以下に示します。各処理の詳細については次章以降を参照ください。

- 送信バッファを用いた送信
- 送受信 FIFO バッファを用いた送信
- 送信履歴バッファ機能

3.2 送信バッファを用いた送信

送信バッファを用いて、データ・フレームまたはリモート・フレームを送信します。

送信バッファは 1 チャネルにつき 4 バッファあり、送信バッファ、送受信 FIFO バッファ（送信モード）へのリンク用のいずれかで使用することが可能です。

送受信 FIFO バッファ（送信モード）へのリンク用として使用している場合、対応する TMCm レジスタは H’00、TMIEC レジスタの TMIEm ビットは“0”（割り込み禁止）にしてください。この場合、対応する TMSTSm レジスタ、TMTRSTS レジスタ、TMTARSTS レジスタ、TMTCSTS レジスタ、TMTASTS レジスタの対応するフラグは変化しません。

送信バッファの機能を以下に示します。なお、送信バッファを使用するためのコンフィグレーション設定については「1.1 CAN コンフィグレーション」を参照ください。

- メッセージ送信機能
- 送信アボート機能
- ワンショット送信機能（再送信禁止機能）

3.2.1 メッセージ送信機能

データ・フレームまたはリモート・フレームを送信する機能です。

送信バッファに対して送信要求をセット（TMCm レジスタの TMTR ビットを“1”）すると、メッセージを送信できます。

送信結果は対応する TMSTSm レジスタの TMTRF[1:0]フラグで確認できます。送信が成功すると、送信完了：送信アボート要求なし（TMTRF[1:0]フラグが B’10）、または送信完了：送信アボート要求あり（TMTRF[1:0]フラグが B’11）になります。（送信完了：送信アボート要求あり（TMTRF[1:0]フラグが B’11）については「3.2.2 送信アボート機能」を参照ください）

送信バッファごとに送信完了時の割り込み許可/禁止を TMIEC レジスタの TMIEm ビットで設定できます。

図 3-1 に送信バッファの動作を示します。

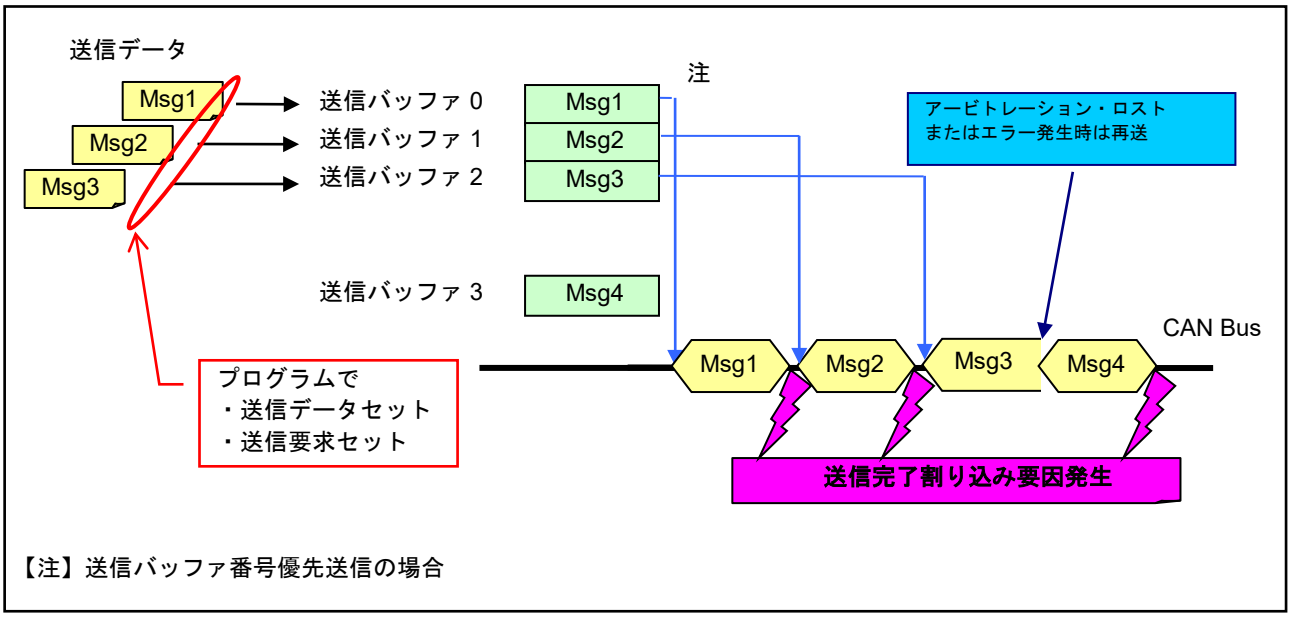
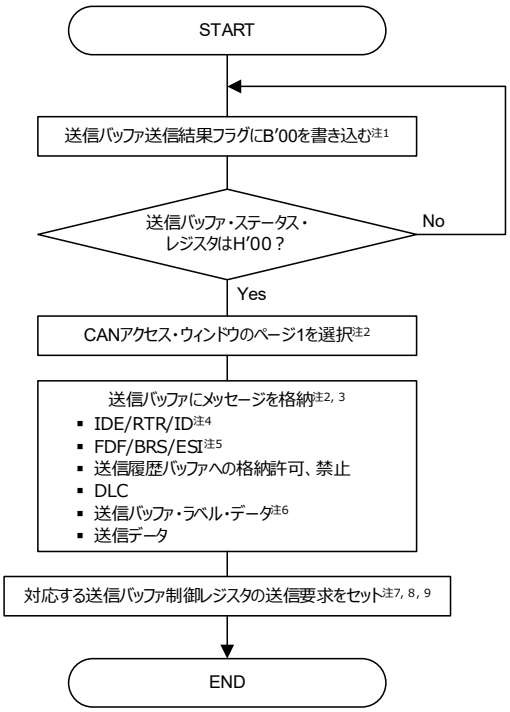


図 3-1 送信バッファの動作（チャネル 0 から送信）

(1) 送信バッファからのメッセージ送信手順

図 3-2 に送信バッファからメッセージを送信する手順を示します。



【注】1. TMSTSm レジスタの TMTRF[1:0]フラグはチャネル動作モードまたはチャネル HALT モードで B'00 を書いてください。B'00 以外の値は書かないでください。

2. TMIDmL/H、TMPTRmH、TMFDCTRmL/H、TMDFm_0L/H～TMDFm_15L/H レジスタは対応する送信バッファに送信要求がない（TMSTSm レジスタの TMTRM ビットが“0”）、かつ CAN アクセス・ウィンドウのページ 1（CFDGRWC レジスタの RPAGE[1:0]ビットが B'01）のときに書き換えてください。

3. 送受信 FIFO バッファにリンクされている TMIDmL/H、TMPTRmH、TMFDCTRmL/H、TMDFm_0L/H～TMDFm_15L/H レジスタに書き込みを行わないでください。

4. 送信 ID（TMIDmL レジスタの TMID[15:0]ビット）に標準 ID を設定する場合、b10～b0 に ID を設定してください。b15～b11、TMIDmH レジスタの TMID[28:16]ビットは“0”にしてください。

5. CAN-FD フレーム（TMFDCTRmL レジスタの TMFDF ビットが“1”）に設定する場合、TMIDmH レジスタの TMRTR ビットの値に関わらず RRS ビットはドミナントが送信されます。

6. Classical-CAN フレーム（TMFDCTRmL レジスタの TMFDF ビットが“0”）に設定する場合、TMFDCTRmL レジスタの TMBRS ビットと TMESI ビットは“0”にしてください。

7. 送信履歴バッファへ格納する（THLCC レジスタの THLDTE ビットが“1”、THLE ビットが“1”、 TMIDmH レジスタの THLEN ビットが“1”）場合のみ有効です。

8. TMCm レジスタはチャネル動作モードまたはチャネル HALT モードで書き換えてください。

9. 次の条件を満たす TMCm レジスタは H'00 にしてください。
   - 送受信 FIFO バッファにリンクされている送信バッファ

10. 送信要求がない（TMSTSm レジスタの TMTRF[1:0]フラグが B'00）ときに送信要求をセット（TMCm レジスタの TMTR ビットを“1”）してください。

図 3-2 送信バッファからのメッセージ送信手順

3.2.2 送信アボート機能

2 つ以上のノードが同時に送信を始めた場合、CAN ID の優先度が低いメッセージのノードはアービトレーション負けとなります（ワンショット送信の場合にはメッセージはアボートされ、通常送信の場合にはメッセージは保持（再送信）されます）。アービトレーションに勝つか、CAN バスがアイドル状態のときに送信しない限り、メッセージの送信が正常に終了しません。

このようなときに（アービトレーションに勝てない、又は、CAN バスがアイドル状態でないときにメッセージが送信される場合に対処するために）、再送信中のメッセージを破棄するための送信アボート機能があります。送信アボート機能は 1 つのメッセージ送信に制限時間を設けたいときや、緊急な優先順位の高いメッセージを送信するときなどに有効です。

図 3-3 に送信アボート機能の応用例を示します。

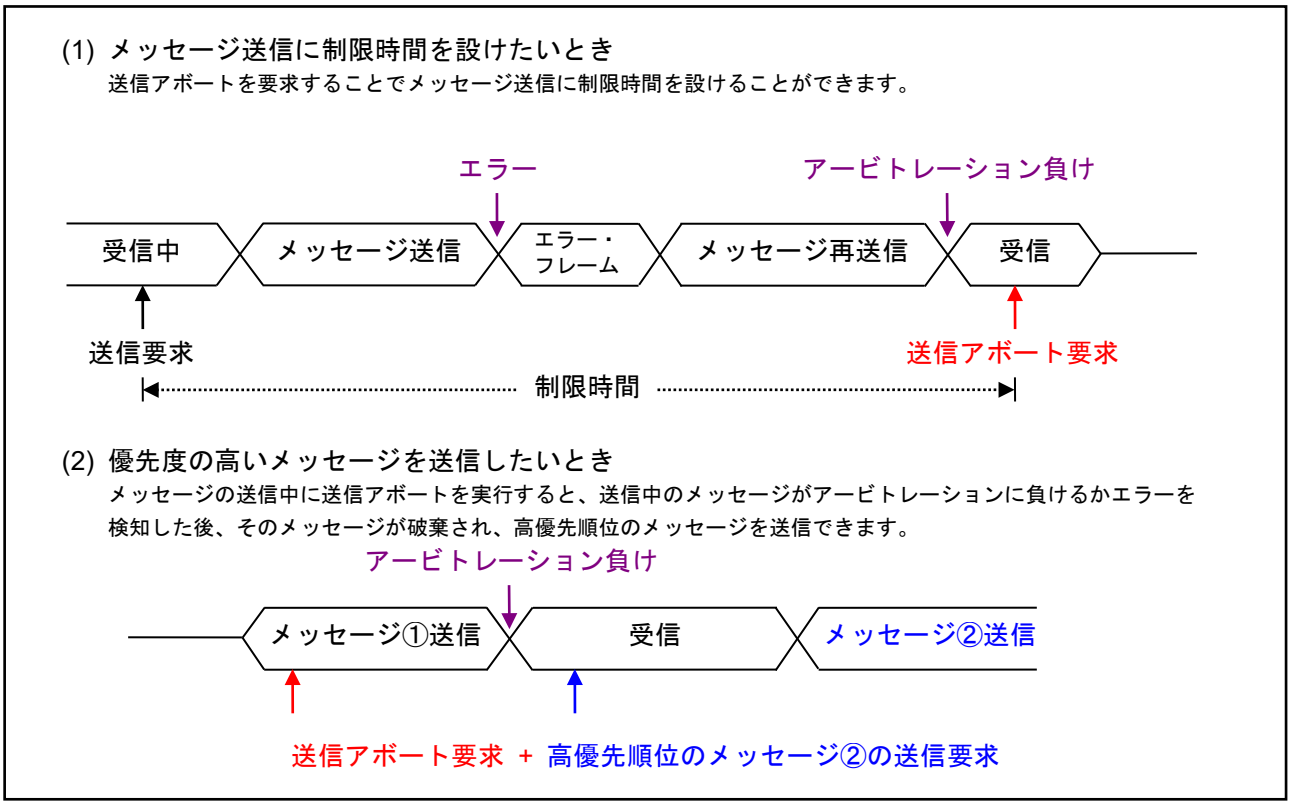


図 3-3 送信アボート機能の応用例

送信要求がある（TMSTSm レジスタの TMTRM ビットが“1”）送信バッファに対して、送信アボート要求を発行（TMCm レジスタの TMTAR ビットを“1”）すると送信要求が取り消されます。

送信アボート要求を発行した後、実際にアボートされるタイミングを以下に示します。

- 送信中のメッセージまたは送信の優先順位判定で次の送信に決定しているメッセージ
  - アービトレーション・ロストが発生したとき
  - エラーが発生したとき
- 上記以外のメッセージ
  - 送信アボート要求を発行したとき

送信アボートが完了すると、TMSTSm レジスタの TMTRF[1:0]フラグが B’01 になり、送信要求が取り消されます（TMTRM ビットが“0”になります）。

送信中のメッセージまたは送信の優先順位判定で次の送信に決定しているメッセージに送信アボート要求を発行した後、アービトレーション・ロストやエラーが発生せず正常に送信完了した場合は送信完了：送信アボート要求あり（TMTRF[1:0]フラグが B’11）になります。

図 3-4 に送信アボート時の動作を示します。

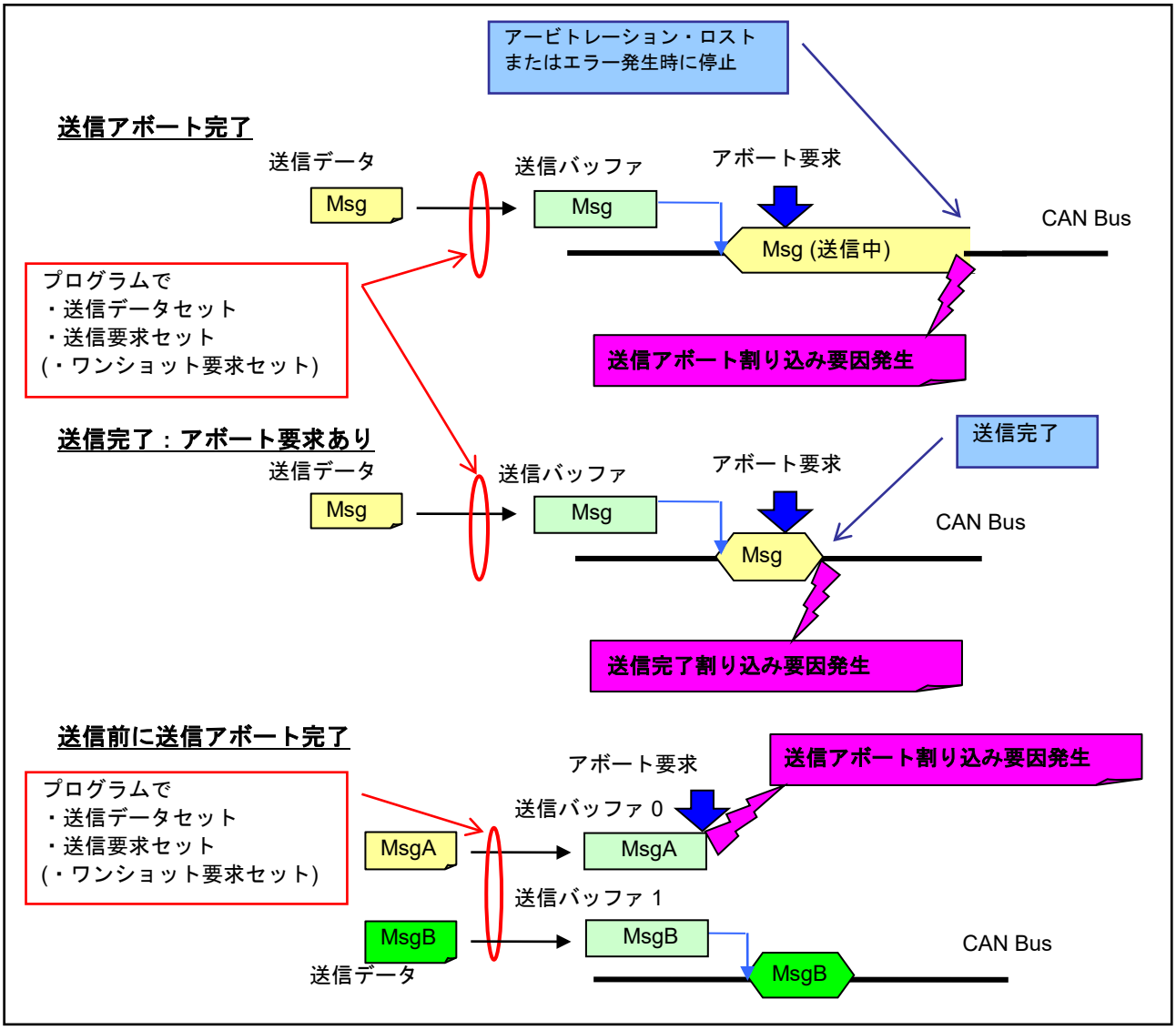
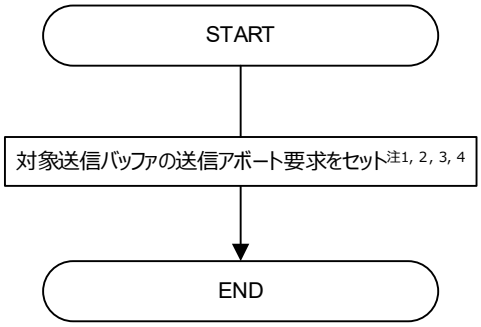


図 3-4 送信アボート時の動作

(1) 送信アボート手順

図 3-5 に送信アボートする手順を示します。



【注】1. TMCm レジスタはチャネル動作モードまたはチャネル HALT モードで書き換えてください。
2. 次の条件を満たす TMCm レジスタは H'00 にしてください。
- 送受信 FIFO バッファにリンクされている送信バッファ

3. 送信バッファの送信要求がある（TMCm レジスタの TMTR ビットが"1"）とき、送信アボート要求を発行（TMCm レジスタの TMTAR ビットを"1"）できます。
4. タイミングによっては送信結果が送信完了：送信アボートあり（TMSTSm レジスタの TMTRF[1:0]フラグが B'11）になるため、送信結果を判定する場合は送信アボート完了（TMTRF[1:0]フラグが B'01）だけでなく送信完了：送信アボートありも確認してください。送信完了、および送信アボート完了の確認手順については「3.2.4 (1) 送信完了割り込み処理」を参照ください。

図 3-5 送信アボート手順

3.2.3 ワンショット送信機能

メッセージ送信要求発行時にワンショット許可（TMCm レジスタの TMOM ビットを“1”）にすると、1 回だけ送信を行います。アービトレーション・ロストまたはエラーが発生しても、再送信は行いません。

ワンショット送信の結果は、TMSTSm レジスタの TMTRF[1:0]フラグで確認できます。ワンショット送信が成功すると、送信バッファ送信結果ステータスが送信完了：送信アボート要求なし（TMTRF[1:0]フラグが B’10）または送信完了：送信アボート要求あり（TMTRF[1:0]フラグが B’11）になります。アービトレーション・ロストまたはエラーが発生した場合、アボート完了（TMTRF[1:0]フラグが B’01）になります（送信完了：送信アボート要求あり（TMTRF[1:0]フラグが B’11）については「3.2.2 送信アボート機能」を参照ください）。

図 3-6 にワンショット送信の動作を示します。

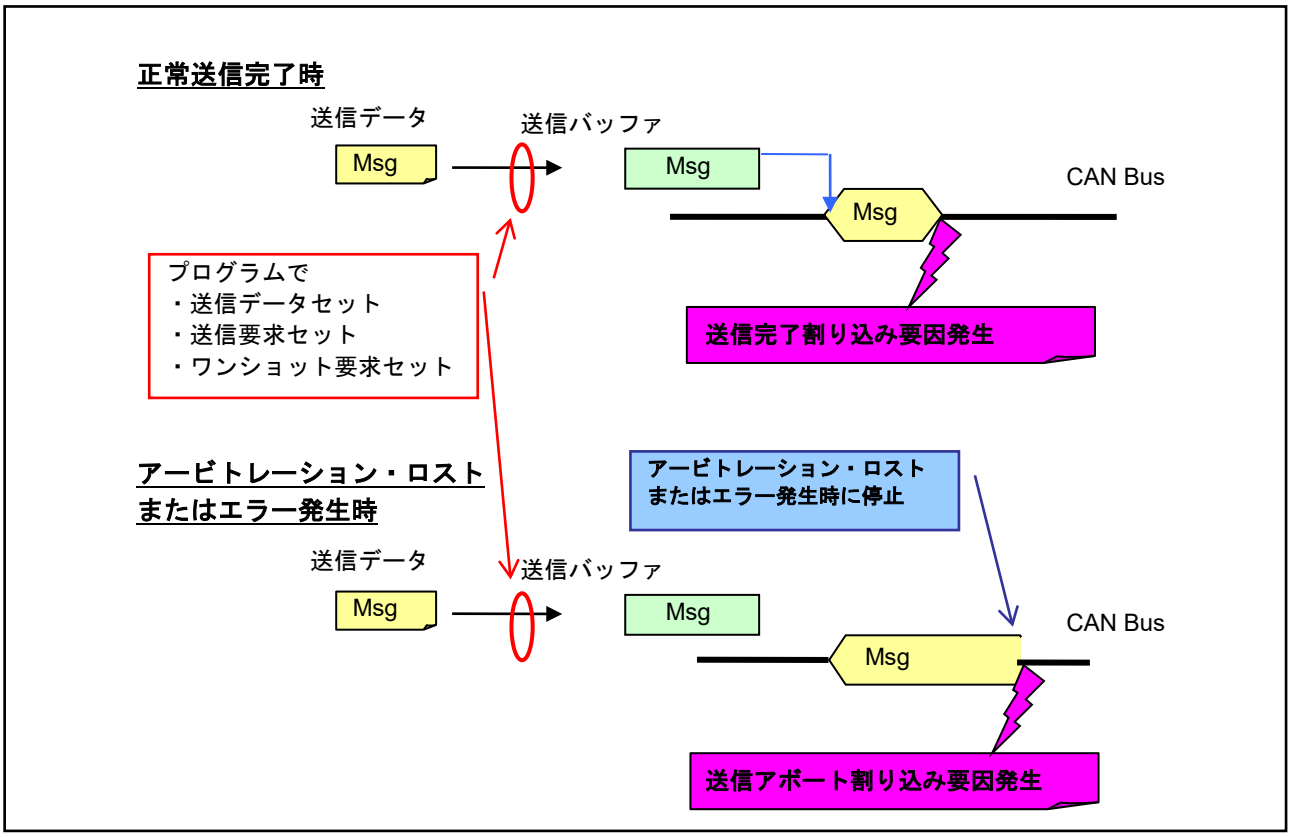
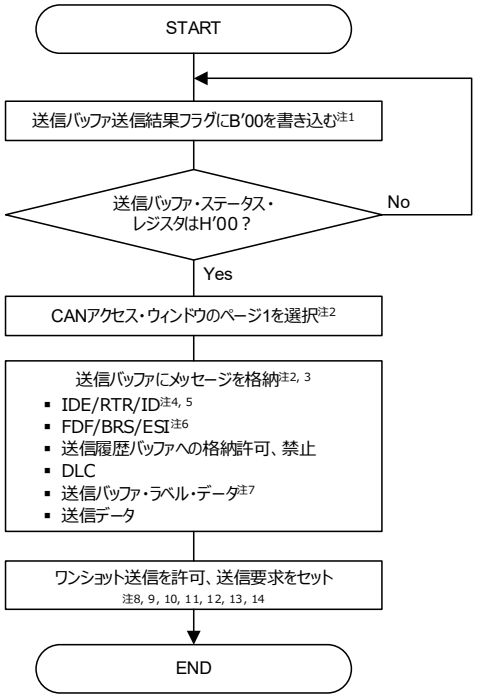


図 3-6 ワンショット送信時の動作

(1) ワンショット送信手順

図 3-7 にワンショット送信手順を示します。



【注】1. TMSTSm レジスタの TMTRF[1:0]フラグは、チャネル動作モードまたはチャネル HALT モードで B'00 を書いてください。B'00 以外の値は書かないでください。

2. TMIDmL/H、TMPTRmH、TMDFm_0L/H～TMDFm_15L/H レジスタは対応する送信バッファに送信要求がない（TMSTSm レジスタの TMTRM ビットが“0”）、かつ CAN アクセス・ウィンドウがページ 1（CFDGRWC レジスタの RPAGE[1:0]ビットが B'01）のときに書き換えてください。

3. 送受信 FIFO バッファにリンクされている TMIDmL/H、TMPTRmH、TMDFm_0L/H～TMDFm_15L/H レジスタ書き込みを行わないでください。

4. 送信 ID（TMIDmL レジスタの TMID[15:0]ビット）に標準 ID を設定する場合、b10～b0 に ID を設定してください。b15～b11、TMIDmH レジスタの TMID[28:16]ビットは“0”にしてください。

5. CAN-FD フレーム（TMFDCTRmL レジスタの TMFDF ビットが“1”）に設定する場合、TMIDmH レジスタの TMRTR ビットの値に関わらず RRS ビットはドミナントが送信されます。

6. Classical-CAN フレーム（TMFDCTRmL レジスタの TMFDF ビットが“0”）に設定する場合、TMFDCTRmL レジスタの TMBRS ビットと TMESI ビットは“0”にしてください。

7. 送信履歴バッファへ格納する場合（THLCC レジスタの THLDTE ビットが“1”、THLE ビットが“1”、TMIDmH レジスタの THLEN ビットが“1”）のみ有効です。

8. TMCm レジスタはチャネル動作モードまたはチャネル HALT モードで書き換えてください。

9. 次の条件を満たす TMCm レジスタは H'00 にしてください。
   - 送受信 FIFO バッファにリンクされている送信バッファ

10. 送信要求がない（TMSTSm レジスタの TMTRF[1:0]フラグが B'00）ときに送信要求をセット（TMCm レジスタの TMTR ビットを“1”）できます。

11. 送信に失敗しても、CAN プロトコルに規定された再送信を行いません。

12. 送信バッファの送信要求がないとき（TMSTSm レジスタの TMTRM ビットが“0”）にワンショット送信を許可（TMCm レジスタの TMOM ビットを“1”）してください。

13. ワンショット送信を許可する場合、送信要求と同時にセット（TMTR ビットと TMOM ビットを同時に“1”）してください。

14. タイミングによっては送信結果が送信完了：送信アボートあり（TMSTSm レジスタの TMTRF[1:0]フラグが B'11）になるため、送信結果を判定する場合は送信アボート完了（TMTRF[1:0]フラグが B'01）だけでなく送信完了：送信アボートありも確認してください。送信完了、および送信アボート完了の確認手順については「3.2.4 (3) 送信完了後、送信アボート完了後の処理手順」を参照ください。

図 3-7 ワンショット送信手順

3.2.4 送信バッファの割り込み処理

(1) 送信完了割り込み処理

送信完了割り込みを許可していれば、送信完了したときに CAN0 送信割り込みが発生します。送信完了割り込みの許可、禁止は TMIEC レジスタの TMIEm ビットで送信バッファごとに設定できます。

CAN0 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は必要に応じて割り込み内で要因を判別してください。

なお、CAN0 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます

– CAN0 送信完了割り込み
– CAN0 送信アボート割り込み
– CAN0 送受信 FIFO 送信完了割り込み
– CAN0 送信履歴割り込み

CAN0 送信割り込みを発生させるためには、表 6-2 CAN 関連割り込み要因にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

CAN0 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが“0”になったことを確認してから、割り込み処理を終了してください（「図 4-2 CAN 関連割り込み処理手順」参照）。

(2) 送信アボート割り込み処理

送信アボート割り込みを許可していれば、送信アボート完了したときに CAN0 送信割り込みが発生します。送信アボート割り込みの許可、禁止は C0CTRH レジスタの TAIE ビットでチャネル毎に設定できます。ただし、送信完了：アボート要求あり（TMTRF[1:0]フラグが B’11）の場合には送信アボート割り込みは発生せず、送信完了割り込みが発生します。

CAN0 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は必要に応じて割り込み内で要因を判別してください。

なお、CAN0 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます。

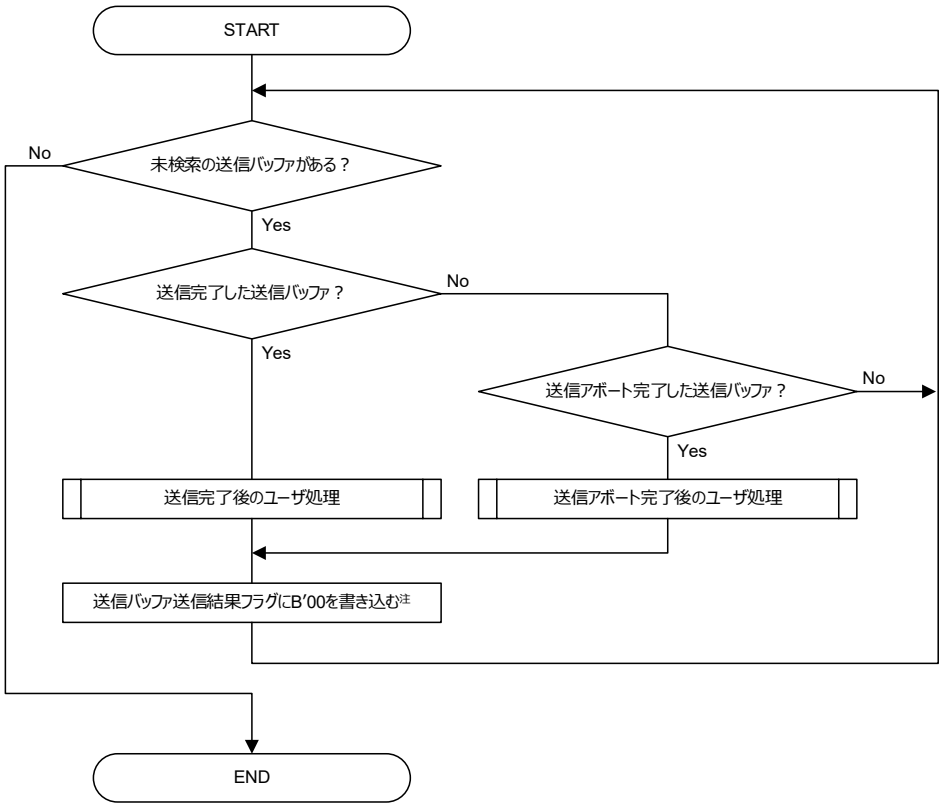
– CAN0 送信完了割り込み
– CAN0 送信アボート割り込み
– CAN0 送受信 FIFO 送信完了割り込み
– CAN0 送信履歴割り込み

CAN0 送信割り込みを発生させるためには、表 6-2 CAN 関連割り込み要因にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

CAN0 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが“0”になったことを確認してから、割り込み処理を終了してください（「図 4-2 CAN 関連割り込み処理手順」参照）。

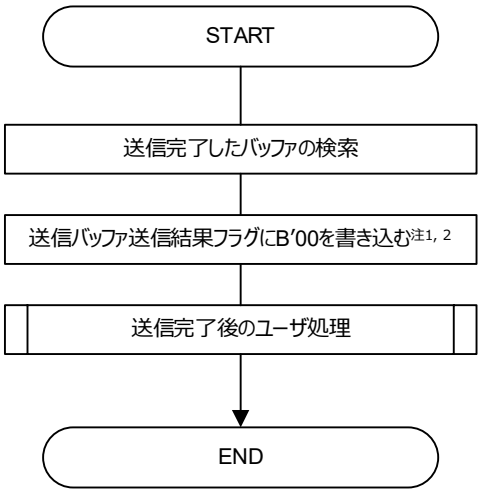
(3) 送信完了後、送信アボート完了後の処理手順

図 3-8、図 3-9、図 3-10 に送信完了後、送信アボート完了後の処理手順を示します。



【注】TMSTSm レジスタの TMTRF[1:0]フラグは、チャネル動作モードまたはチャネル HALT モードで B'00 を書いてください。B'00 以外の値は書かないでください。

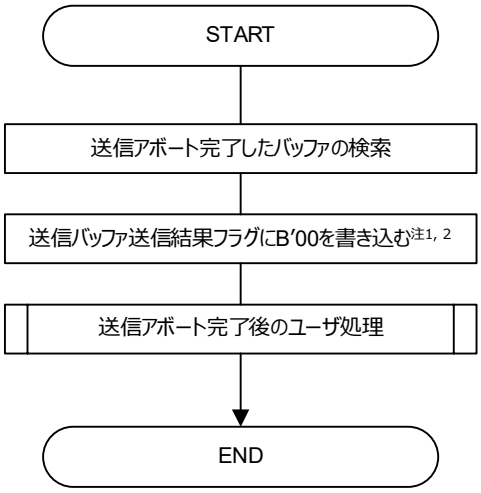
図 3-8 送信完了後、送信アボート完了後の処理手順（割り込み未使用）



【注】1. TMSTSm レジスタの TMTRF[1:0]フラグは、チャネル動作モードまたはチャネル HALT モードで B'00 を書いてください。B'00 以外の値は書かないでください。

2. 割り込み使用時の割り込み要因フラグ処理手順に関しては図 4-2 CAN 関連割り込み処理手順を参照してください。

図 3-9 送信完了後の処理手順（割り込み使用時）



【注】1. TMSTSm レジスタの TMTRF[1:0]フラグは、チャネル動作モードまたはチャネル HALT モードで B'00 を書いてください。B'00 以外の値は書かないでください。

2. 割り込み使用時の割り込み要因フラグ処理手順に関しては図 4-2 CAN 関連割り込み処理手順を参照してください。

図 3-10 送信アボート完了後の処理手順（割り込み使用時）

3.3 送受信 FIFO バッファを用いた送信

送受信 FIFO バッファを用いて、データ・フレームまたはリモート・フレームを送信します。

送受信 FIFO バッファは 1 チャネルにつき 1 本あり、最大で 16 メッセージを格納できます。最初に格納したメッセージから順に送信されます。

送受信 FIFO バッファは受信モード、送信モードのいずれかで使用することが可能です（本章では送信モードのみを説明します）。

送受信 FIFO バッファは、送信バッファにリンクされます（CFCCH レジスタの CFTML[1:0]ビットで選択）。送受信 FIFO バッファを使用する（CFCCL レジスタの CFE ビットを“1”）と送信の優先順位判定の対象になり、送受信 FIFO バッファ内で次に送信予定のメッセージに対してのみ優先順位判定が実施されます。

送受信 FIFO バッファが持つ送信機能を以下に示します。なお、送受信 FIFO バッファを使用するためのコンフィグレーション設定については「1.1 CAN コンフィグレーション」を参照ください。

- メッセージ送信機能
- 送信アボート機能
- インターバル送信機能

3.3.1 メッセージ送信機能

データ・フレームまたはリモート・フレームを送信する機能です。送受信 FIFO バッファに格納したメッセージは、格納した順番で送信されます。

図 3-11 に送受信 FIFO バッファの送信モード動作を示します。

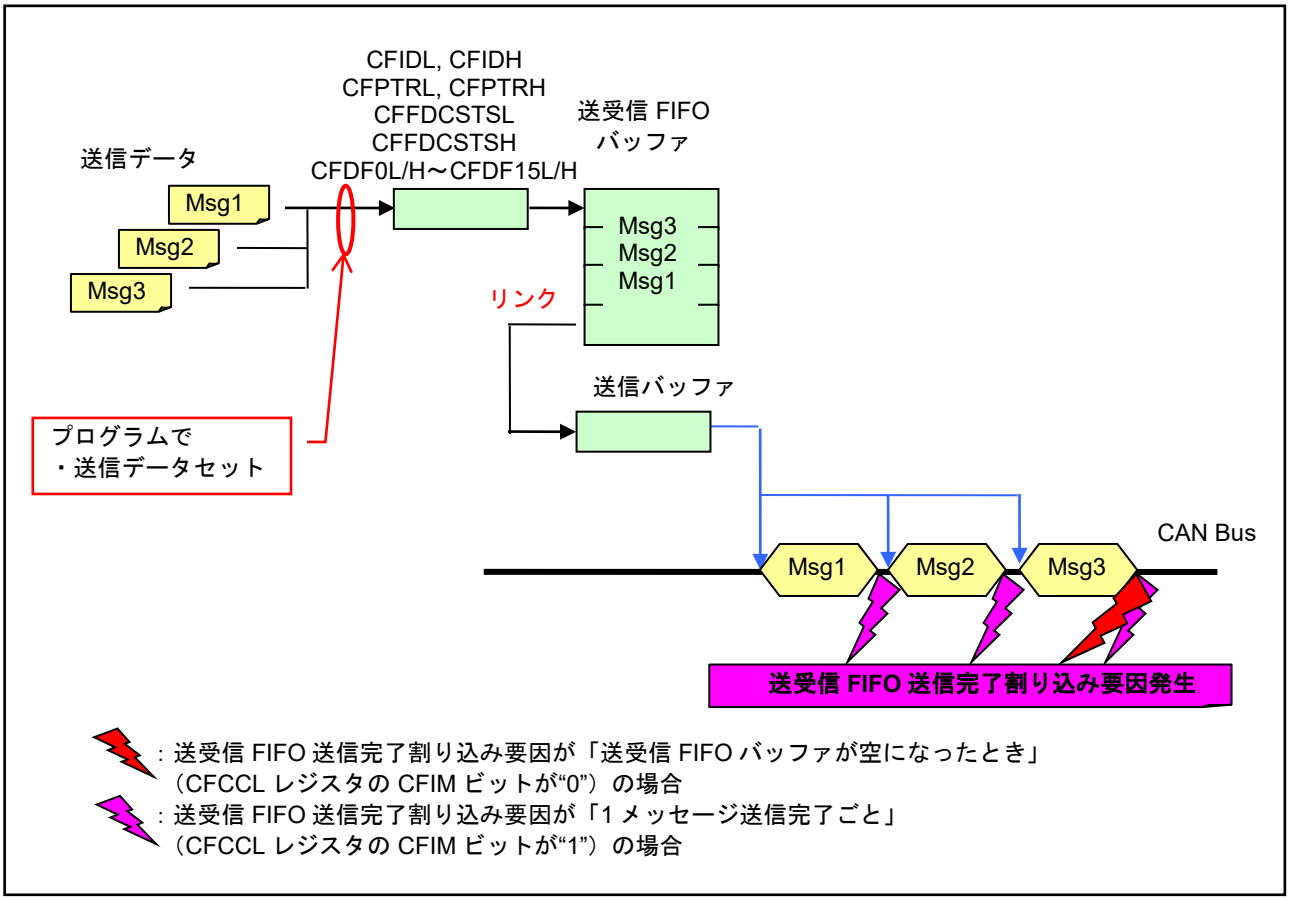
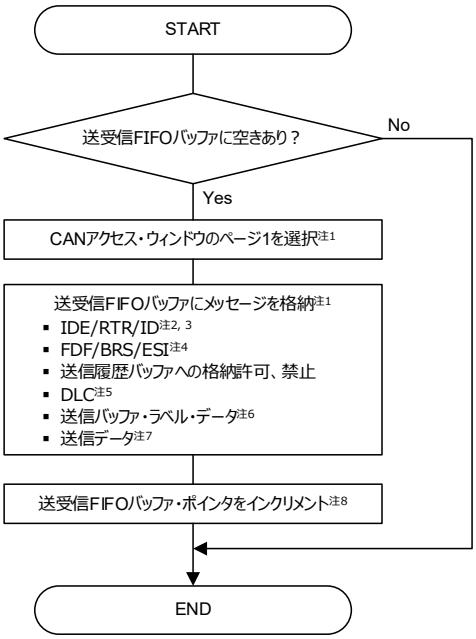


図 3-11 送受信 FIFO バッファ（送信モード）の動作

(1) 送受信 FIFO からのメッセージ送信手順

図 3-12 に送受信 FIFO バッファからメッセージを送信する手順を、図 3-13、図 3-14 に送受信 FIFO バッファの使用許可、禁止手順を示します。



【注】1. 送受信 FIFO バッファが送信モード（CFCCL レジスタの CFM ビットが“1”）、かつ CAN アクセス・ウィンドウがページ 1（CFDGRWC レジスタの RPAGE[1:0]ビットが B'01）の場合のみ、CFIDL/H、CFPTRL/H、CFDF0L/H～CFDF15L/H レジスタの値は変更可能です。

2. 送信モード時、送信 ID（CFIDL レジスタの CFID[15:0]ビット）に標準 ID を設定する場合、b10～b0 に ID を設定してください。b15～b11、CFIDH レジスタの CFID[28:16]ビットは“0”にしてください。

3. CAN-FD フレーム（CFFDCSTSL レジスタの CFFDF ビットが“1”）に設定する場合、CFIDH レジスタの CFRTR ビットの値に関わらず RRS ビットはドミナントが送信されます。

4. Classical-CAN フレーム（CFFDCSTSL レジスタの CFFDF ビットが“0”）に設定する場合、CFFDCSTSL レジスタの CFBRS ビットと CFESI ビットは“0”にしてください。

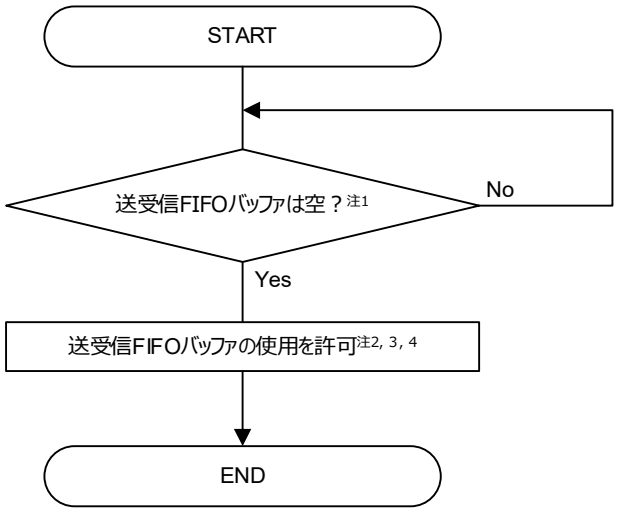
5. 送信メッセージの DLC（CFPTRH レジスタの CFDLC[3:0]ビット）が送受信 FIFO バッファのペイロード・サイズ（CFCCL レジスタの CFPLS[2:0]ビット）を超える場合、超えた分のペイロードは H'CC でパディングされます。

6. 送信モードかつ送信履歴バッファへ格納する場合（THLCC レジスタの THLE ビットが“1”、CFIDH レジスタの THLEN ビットが“1”）のみ有効です。

7. ペイロード・サイズの設定（CFCCL レジスタの CFPLS[2:0]ビット）で指定したサイズを超える領域に対応する CFDFpL, CFDFpH レジスタは書き込みしないでください。

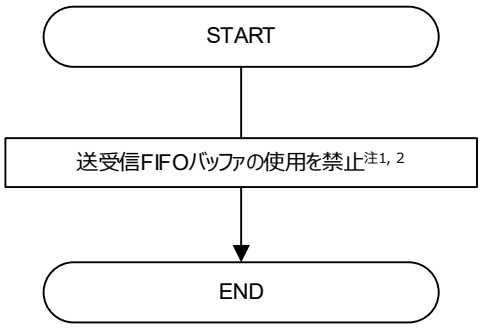
8. 以下の条件を満たす場合に送受信 FIFO バッファ・ポインタをインクリメントしてください（CFPCTR レジスタの CFPC ビットに H'FF を書いてください）。
   - 送信モード時
   - 送受信 FIFO 使用時（CFCCL レジスタの CFE ビットが“1”）
   - 送受信 FIFO バッファに送信メッセージを書いた後
   - 送受信 FIFO がフルではない（CFSTS レジスタの CFFLL フラグが“0”）

図 3-12 送受信 FIFO バッファからのメッセージ送信手順



【注】1. 送信モード使用時に、送受信 FIFO バッファを使用禁止にすると送受信 FIFO バッファのメッセージが送信中、または次の送信に決定している場合は送信完了、CAN バス・エラーの検出、またはアービトレーション・ロストの後に空になります。
2. 送信モード使用時に、送受信 FIFO バッファの許可、禁止（CFCCL レジスタの CFE ビット）は、チャネル動作モード、またはチャネル HALT モードで書き換えてください。
3. 送受信 FIFO バッファを使用するためのコンフィグレーション設定を行ってから送受信 FIFO バッファを使用許可（CFE ビットを“1”）にしてください。
4. 送受信 FIFO バッファのバッファ数を“0”（CFCCH レジスタの CFDC[2:0]ビットに B'000）に設定した場合は、送受信 FIFO バッファを使用許可にしないでください。

図 3-13 送受信 FIFO バッファの使用許可手順



【注】1. 送信モード使用時に、送受信 FIFO バッファの許可、禁止（CFCCL レジスタの CFE ビット）は、チャネル動作モード、またはチャネル HALT モードで書き換えてください。
2. 割り込み要求が発生（CFSTS レジスタの CFTXIF フラグが“1”）している状態で送受信 FIFO バッファの使用を禁止（CFE ビットを“0”）にしても、割り込み要求フラグ（CFTXIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

図 3-14 送受信 FIFO バッファの使用禁止手順

3.3.2 送信アボート機能

送受信 FIFO バッファの使用を禁止することで、送受信 FIFO バッファ内のメッセージをアボートすることができます。送受信 FIFO バッファのアボートでは送信中のメッセージだけでなく、送受信 FIFO バッファ内のすべてのメッセージがアボートされます（送受信 FIFO バッファが空（CFSTS レジスタの CFEMP フラグが“1”）になります）。送受信 FIFO バッファのアボート完了の確認は送受信 FIFO バッファの空を確認することで実施できます。

送受信 FIFO バッファの送信アボート完了によって割り込みは発生しません。ただし、送信中にアボートすると送信完了による送受信 FIFO 送信完了割り込みが発生する場合があります。詳細については図 3-3 を参照ください。

送受信 FIFO バッファの送信アボート手順については図 3-14 を参照ください。

3.3.3 インターバル送信機能

送信モードに設定した送受信 FIFO バッファ使用時に、同一送受信 FIFO バッファから連続してメッセージを送信する場合、メッセージ送信間のインターバル時間を設定できます。

送受信 FIFO バッファの使用が許可（CFCCL レジスタの CFE ビットが“1”）のとき、最初のメッセージが送受信 FIFO バッファから正常に送信された後、インターバル・タイマはカウントを開始します（CAN プロトコルの EOF の 7 ビット目後）。その後インターバル時間が経過すると、次のメッセージが送信され、インターバル・タイマがリセットされます。

インターバル・タイマが停止するタイミングを以下に示します。

- 送受信 FIFO バッファの使用を禁止（CFE ビットを“0”）したとき
- チャネル・リセット・モードへ遷移したとき

表 3-1 にインターバル・タイマのカウント・ソースとインターバル時間の計算式を、図 3-15 にインターバル・タイマのブロック図を、図 3-16 にインターバル・タイマの動作例を示します。

表 3-1 インターバル・タイマのカウント・ソースとインターバル時間の計算式

CFCCH レジスタの CFITR ビット、CFITSS ビット	カウント・ソース	計算式注
B’00	CPU/周辺ハードウェア・クロックを GCFGH レジスタの ITRCP[15:0]ビットで分周したクロック	$1/f_{CLK}\times a\times b$
B’10	CPU/周辺ハードウェア・クロックを GCFGH レジスタの ITRCP[15:0]ビットで分周したクロックの 10 分周クロック	$1/f_{CLK}\times a\times 10\times b$
B'x1	CAN-FD モード、CAN-FD オンリ・モードのとき CAN0 データ・ビット・タイム・クロック Classical-CAN オンリ・モードのとき CAN0 ノミナル・ビット・タイム・クロック	$1/f_{CANBIT}\times b$

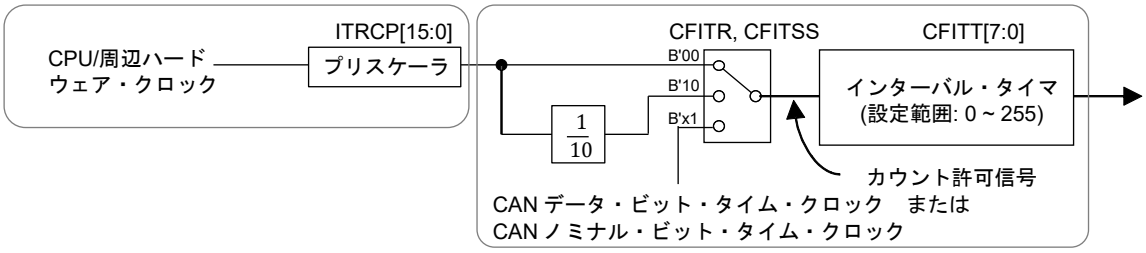
【注】 計算式で使用している各項を説明します。

a : CPU/周辺ハードウェア・クロックのプリスケーラ値（ITRCP[15:0]ビットの設定値）

b : メッセージの送信間隔（CFCCH レジスタの CFITT[7:0]ビット）の設定値

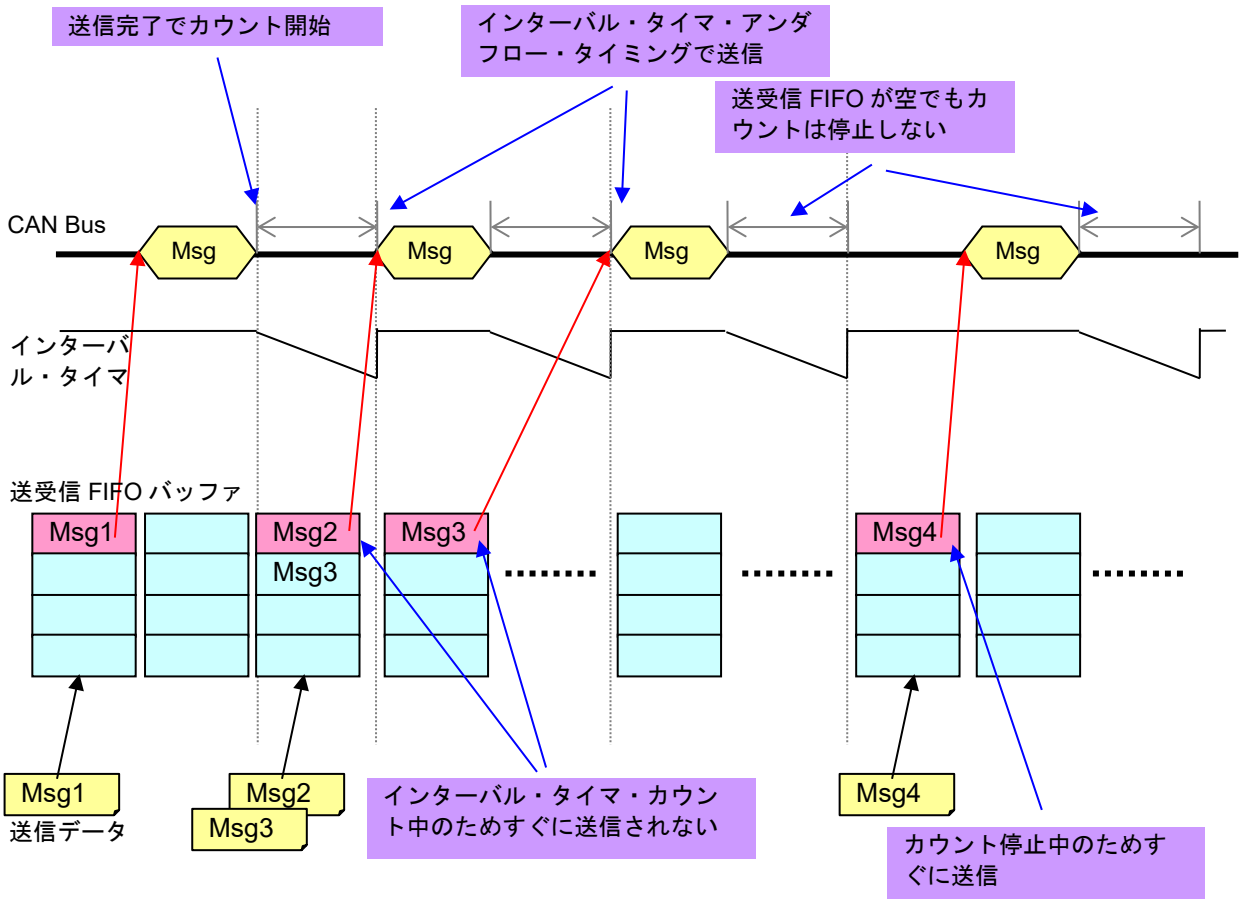
f_{CLK} : CPU/周辺ハードウェア・クロックの周波数

f_{CANBIT} : CAN-FD モード、CAN-FD オンリ・モードのとき
CAN0 データ・ビット・タイム・クロックの周波数
Classical-CAN オンリ・モードのとき
CAN0 ノミナル・ビット・タイム・クロックの周波数



備考 ITRCP[15:0] : GCFGH レジスタのビット
CFITR, CFITSS, CFITT[7:0] : CFCCL、CFCCH レジスタのビット

図 3-15 インターバル・タイマのブロック図



【注】1. 送信が完了したタイミングでプリスケーラが初期化されないため、最初のインターバル時間は最大でインターバル・タイマの 1 カウント分の誤差が発生します。
2. 優先順位判定で送受信 FIFO バッファが次の送信に決まると送信を開始します。送信要求が出されてから送信が開始するまで、CAN0 ノミナル・ビット・タイム・クロックの 3 クロック以下の遅延で送信を開始します。受信フィルタ処理、メッセージのルーティング、送信優先順位判定など複数の内部処理が同時に発生すると、最大で pclk の 120 クロック分遅延する場合があります。

図 3-16 インターバル送信動作例（送信モード）

3.3.4 送受信 FIFO バッファ（送信モード）の割り込み処理

(1) 送受信 FIFO 送信割り込み処理

送受信 FIFO 送信完了割り込みを許可していれば CFCCL レジスタの CFIM ビットの設定で選択した条件を満たしたときに CAN0 送信割り込みが発生します。

CAN0 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は必要に応じて割り込み内で要因を判別してください。

なお、CAN0 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます。

– CAN0 送信完了割り込み
– CAN0 送信アボート割り込み
– CAN0 送受信 FIFO 送信完了割り込み
– CAN0 送信履歴割り込み

割り込み要求が発生している状態（CFSTS レジスタの CFTXIF フラグが“1”）で送受信 FIFO バッファの使用を禁止（CFCCL レジスタの CFE ビットを“0”）しても割り込み要求フラグ（CFTXIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

送受信 FIFO 送信割り込みの許可、禁止は CFCCL レジスタの CFTXIE ビットで送受信 FIFO バッファごとに設定できます。

送信モード時の送受信 FIFO 送信完了割り込みの要因を以下に示します。

– メッセージ送信完了によってバッファが空になったときに送受信 FIFO 送信完了割り込み要求発生
– 1 メッセージ送信が完了するごとに送受信 FIFO 送信完了割り込み要求発生

送信割り込みを発生させるためには、表 6-2 にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

CAN0 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが“0”になったことを確認してから、割り込み処理を終了してください（「図 4-2 CAN 関連割り込み処理手順」参照）。

3.4 送信履歴バッファ機能

送信完了したメッセージの情報（送信履歴データ）を送信履歴バッファに格納できます。チャネルごとに1つの送信履歴バッファを持ち、送信履歴バッファには8個の送信履歴データを格納できます。

3.4.1 送信履歴データ格納機能

メッセージ送信元のバッファの種類とメッセージごとに送信履歴データを格納するかどうかを設定できます。メッセージ送信元のバッファの種類は、コンフィグレーション時に設定できます。送信履歴バッファを使用するためのコンフィグレーション設定については「1.1 CAN コンフィグレーション」を参照ください。

送信履歴データを格納するかどうかの設定、およびラベル・データの設定は各メッセージの送信時に設定できます。

送信時の設定手順については図 3-2、図 3-12 を参照してください。

送信が成功した後に、以下の情報が送信履歴データとして送信履歴バッファへ格納されます。

- バッファ・タイプ
  格納されたメッセージが送信されたバッファ（送信バッファ、または送受信 FIFO バッファ）の種類
- バッファ番号
  送信元の送信バッファ、または送受信 FIFO バッファの番号（表 3-2 を参照）
- タイム・スタンプ
  送信メッセージのタイム・スタンプ値
- ラベル・データ
  送信メッセージのラベル情報。ラベル情報は送信メッセージ格納時に設定できます。

表 3-2 送信履歴データのバッファ番号

バッファ番号 （THLACC0L レジスタの BN[1:0]フラグ）	バッファ・タイプ（THLACC0L レジスタの BT[1:0]フラグ）	
	B’01	B’10
	送信バッファ	送受信 FIFO バッファ
B’00	送信バッファ 0	CFCCH レジスタの CFTML[1:0]ビットで送受信 FIFO バッファにリンクさせた送信バッファの番号
B’01	送信バッファ 1	
B’10	送信バッファ 2	
B’11	送信バッファ 3	

図 3-17 に送信履歴バッファの動作を示します。

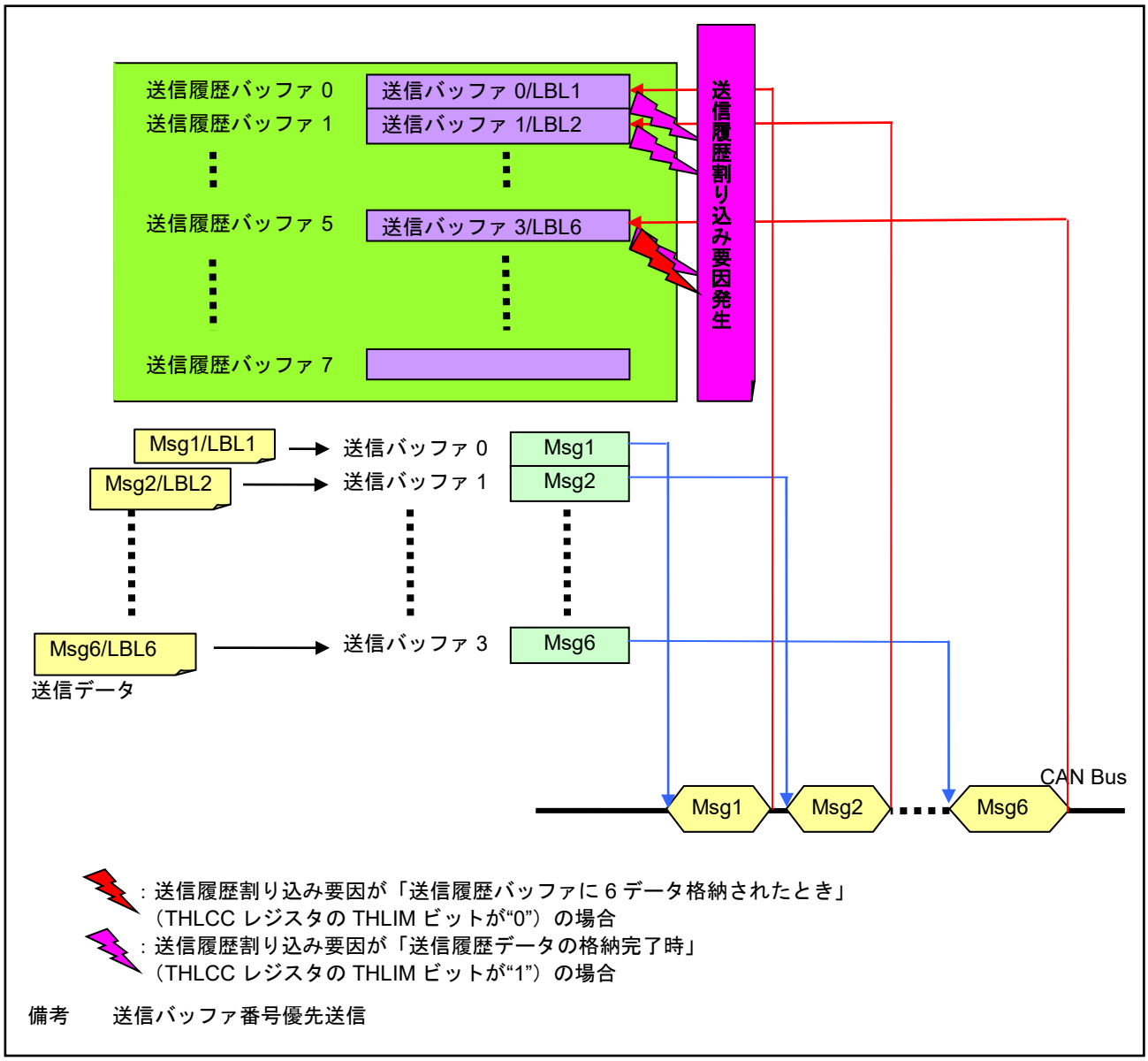
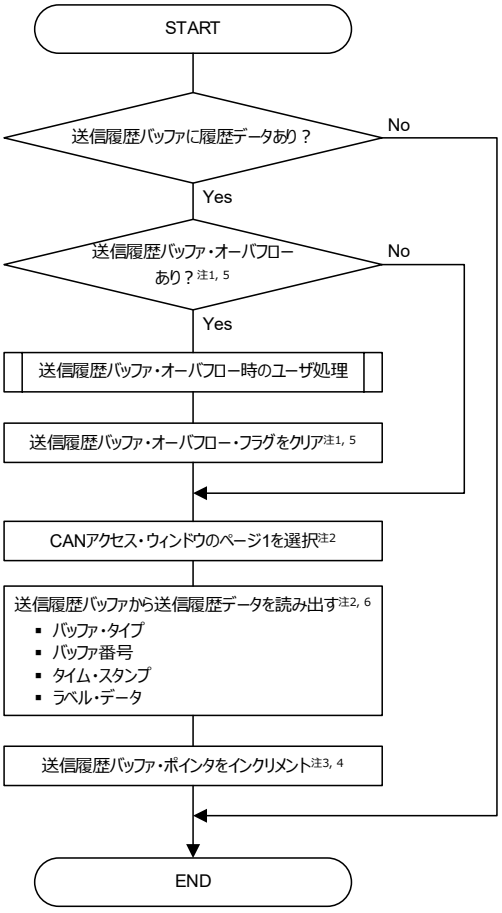


図 3-17 送信履歴バッファの動作

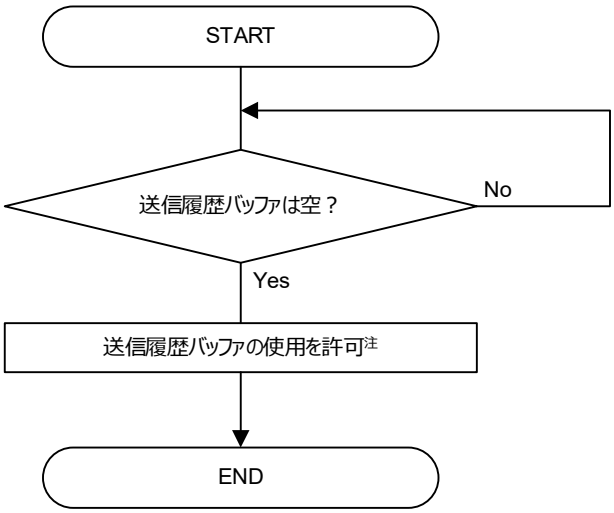
(1) 送信履歴バッファの読み出し手順

図 3-18 に送信履歴バッファから送信履歴データを読み出す手順を、図 3-19、図 3-20 に送信履歴バッファの使用許可、禁止手順を示します。



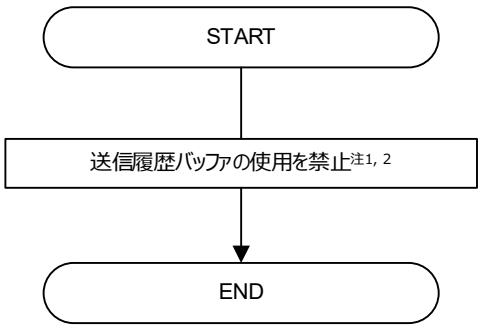
【注】1. THLSTS レジスタの THLELT ビットはプログラムで“0”を書いてクリアしてください。
2. CAN アクセス・ウィンドウのページ 1（CFDGRWC レジスタの RPAGE[1:0]ビットが B'01）のときのみ、送信履歴データ（THLACC0H, THLACC0L レジスタ、THLACC1H, THLACC1L レジスタ）を読み出せます。
3. 送信履歴バッファ（THLACC0, THLACC1 レジスタ）を読んだ後、送信履歴バッファ・ポインタを更新（THLPCTR レジスタの THLPC[7:0]ビットを H'FF）してください。
4. 送信履歴バッファを使用（THLCC レジスタの THLE ビットが“1”）、かつ送信履歴バッファが空ではない（THLSTS レジスタの THLEMP ビットが“0”）ときに送信履歴バッファ・ポインタを更新してください。
5. 送信履歴バッファ・オーバフロー割り込みが許可の場合、グローバル・エラー割り込み処理内で実施してください。
6. 送信が成功してから送信履歴データが格納されるまで、最大で f_{CLK} の 70 クロック分遅延する場合があります。

図 3-18 送信履歴バッファの読み出し手順



【注】送信履歴バッファの許可、禁止（THLCC レジスタの THLE ビット）は、チャネル動作モード、またはチャネル HALT モードで書き換えてください。

図 3-19 送信履歴バッファの使用許可手順



【注】1. 送信履歴バッファの許可、禁止（THLCC レジスタの THLE ビット）はチャネル動作モード、またはチャネル HALT モードで書き換えてください。
2. 割り込み要求が発生（THLSTS レジスタの THLIF フラグが“1”）している状態で送信履歴バッファの使用を禁止（THLE ビットを“0”）にしても、割り込み要求フラグ（THLIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

図 3-20 送信履歴バッファの禁止手順

3.4.2 送信履歴バッファの割り込み処理

(1) 送信履歴割り込み処理

送信履歴割り込みを許可していれば、THLCC レジスタの THLIM ビットの設定で選択した条件を満たしたときに CAN0 送信割り込みが発生します。

CAN0 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は、必要に応じて割り込み内で要因を判別してください。

なお、CAN0 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます。

– CAN0 送信完了割り込み
– CAN0 送信アボート割り込み
– CAN0 送受信 FIFO 送信完了割り込み
– CAN0 送信履歴割り込み

割り込み要求が発生（THLSTS レジスタの THLIF フラグが“1”）している状態で送信履歴バッファの使用を禁止（THLCC レジスタの THLE ビットを“0”）にしても、割り込み要求フラグ（THLIF フラグ）は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

送信履歴割り込みの許可、禁止は THLCC レジスタの THLIE ビットで送信履歴バッファごとに設定できます。

送信履歴割り込みの要因を以下に示します。

– 送信履歴バッファに 6 データ格納されたときに送信履歴割り込み要求発生
– 1 送信履歴データの格納が完了するごとに送信履歴割り込み要求発生

CAN0 送信割り込みを発生させるためには、表 6-2 にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

CAN0 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが“0”になったことを確認してから、割り込み処理を終了してください（「図 4-2 CAN 関連割り込み処理手順」参照）。

(2) グローバル・エラー割り込み処理

送信履歴バッファ・オーバフロー割り込みを許可していれば送信履歴バッファのオーバフロー検出時にグローバル・エラー割り込みが発生します。送信履歴バッファ・オーバフロー割り込みの許可、禁止は GCTRL レジスタの THLEIE ビットでモジュール全体に共通で設定できます。

4. CAN 関連割り込み

CAN 関連割り込みの許可/禁止のために、対応する割り込み要求フラグ・レジスタ（IF2L、IF2H、IF3H レジスタ）、割り込みマスク・フラグ・レジスタ（MK2L、MK2H、MK3H レジスタ）、優先順位指定フラグ・レジスタ（PR02L、PR12L、PR02H、PR12H、PR03H、PR13H レジスタ）の設定を行います。

以下に使用可能な CAN 関連割り込みを示します。

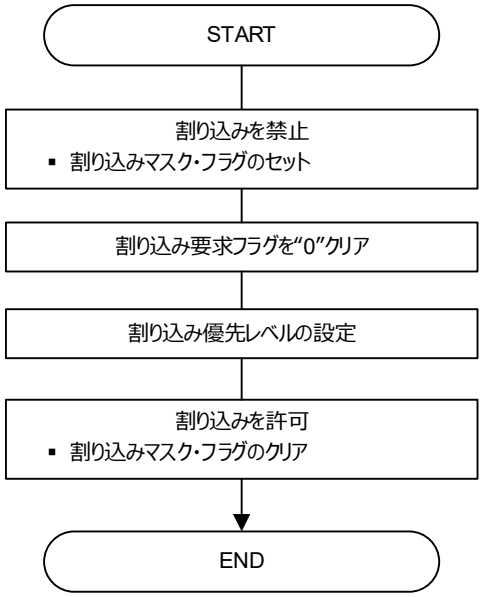
- CAN グローバル受信 FIFO 割り込み
- CAN グローバル受信バッファ割り込み
- CAN グローバル・エラー割り込み
- CAN0 チャネル送信割り込み
- CAN0 送受信 FIFO 受信割り込み
- CAN0 チャネル・エラー割り込み
- CAN0 ウェイクアップ割り込み
- CAN RAM ECC 割り込み

表 4-1 CAN 関連割り込みと発生要因

割り込み	発生要因
グローバル受信 FIFO 割り込み	受信 FIFO バッファ割り込み要求発生
CAN グローバル受信バッファ割り込み	受信バッファ割り込み要求発生
グローバル・エラー割り込み	DLC チェック・エラー
	FIFO メッセージ・ロスト
	送信履歴バッファ・オーバフロー
	CAN-FD ペイロード・オーバフロー
CAN0 送信割り込み	CAN0 送信完了割り込み要求発生
	CAN0 送信アボート割り込み要求発生
	CAN0 送受信 FIFO 送信完了割り込み要求発生
	CAN0 送信履歴割り込み要求発生
CAN0 送受信 FIFO 受信割り込み	CAN0 送受信 FIFO 受信割り込み要求発生
CAN0 エラー割り込み	バス・エラー
	エラー・ワーニング
	エラー・パッシブ
	バスオフ開始
	バスオフ復帰
	オーバロード・フレーム送信
	バス・ロック
	アービトレーション・ロスト
	通信エラー・カウンタ・オーバフロー
	通信完了カウンタ・オーバフロー
	トランシーバ遅延補償侵害
CAN0 ウェイクアップ割り込み	CAN バス立ち下がりエッジ検出
CAN RAM ECC 割り込み	CAN RAM ECC 1 ビット･エラー訂正／2 ビット･エラー検出

4.1 CAN 関連割り込みの設定手順

図 4-1に割り込みの設定手順を示します。



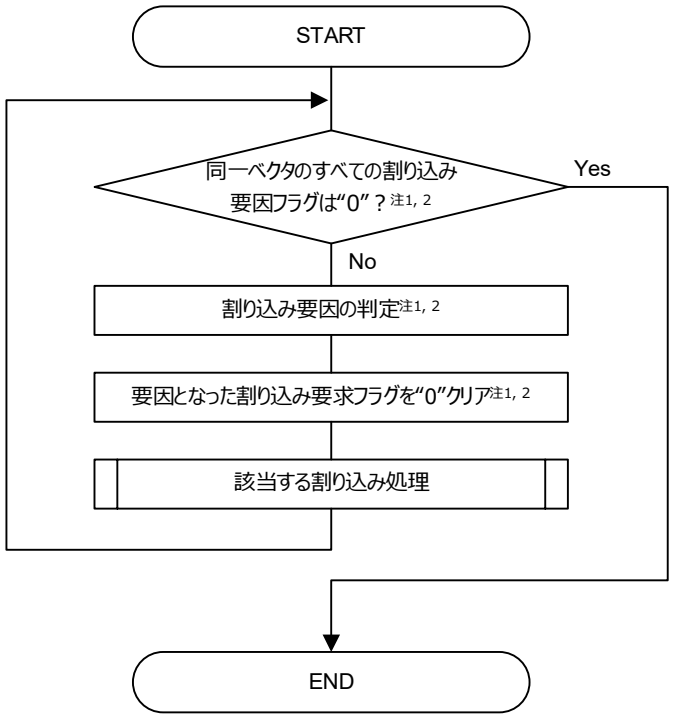
備考 CAN0 ウェイクアップ割り込みを使用する場合は、周辺イネーブル・レジスタ 2 のビット 0（PER2 レジスタの CAN0EN ビット）を"1"にしてください。

図 4-1 割り込みの設定手順

4.2 CAN 関連割り込み処理

割り込みを使用する場合、割り込み要因フラグを“0”クリアする必要があります。割り込み機能の各割り込み要因フラグに関連する CAN 関連フラグに関しては「6.2 CAN 関連割り込み要因」を参照ください。

図 4-2 に割り込み処理内で割り込み要因フラグをクリアする手順を示します。



【注】1. 割り込み要因に対応する CAN モジュールの割り込み要求フラグがすべて“0”になったことを確認した後に割り込み処理を終了してください。
例）受信 FIFO バッファ 0 のみを許可（RFCC0 レジスタの RFIE フラグが“1”）して受信 FIFO 割り込みを使用する場合、割り込み処理内で RFSTS0 レジスタの RFIF フラグを“0”にします。その後、RFSTS0 レジスタの RFIF フラグが“0”になったことを確認して割り込みを終了します。
2. CAN0 ウェイクアップ割り込みについては、割り込み機能によってのみ制御されるため、CAN モジュール側に割り込み要求フラグはありません。

図 4-2 CAN 関連割り込み処理手順

5. 処理フローに関する注意事項

5.1 関数について

本アプリケーションノートでは1行の処理でも関数化している箇所がありますが、これは機能ごとの処理を明確化するために関数化して記載しているだけです。実際にプログラムを作成するときは、必ずしも関数化する必要はありません。

5.2 チャネルごとの設定について

本アプリケーションノートではチャネルごとに処理が必要な場合も、1チャネル分の処理しか記載していません。実際にプログラムを作成するときは、必要に応じて複数チャネル分の処理を実施してください。

5.3 無限ループ

表記を簡略化するために処理フロー中に無限ループとなっている箇所があります。実際にプログラムを作成するときは、各ループに制限時間を持たせ、オーバタイム時に抜けるような処理にしてください。図 5-1～図 5-3にループの制限時間を持たせた場合の処理例を、表 5-1、表 5-2に各モードへの最大遷移時間を示します。

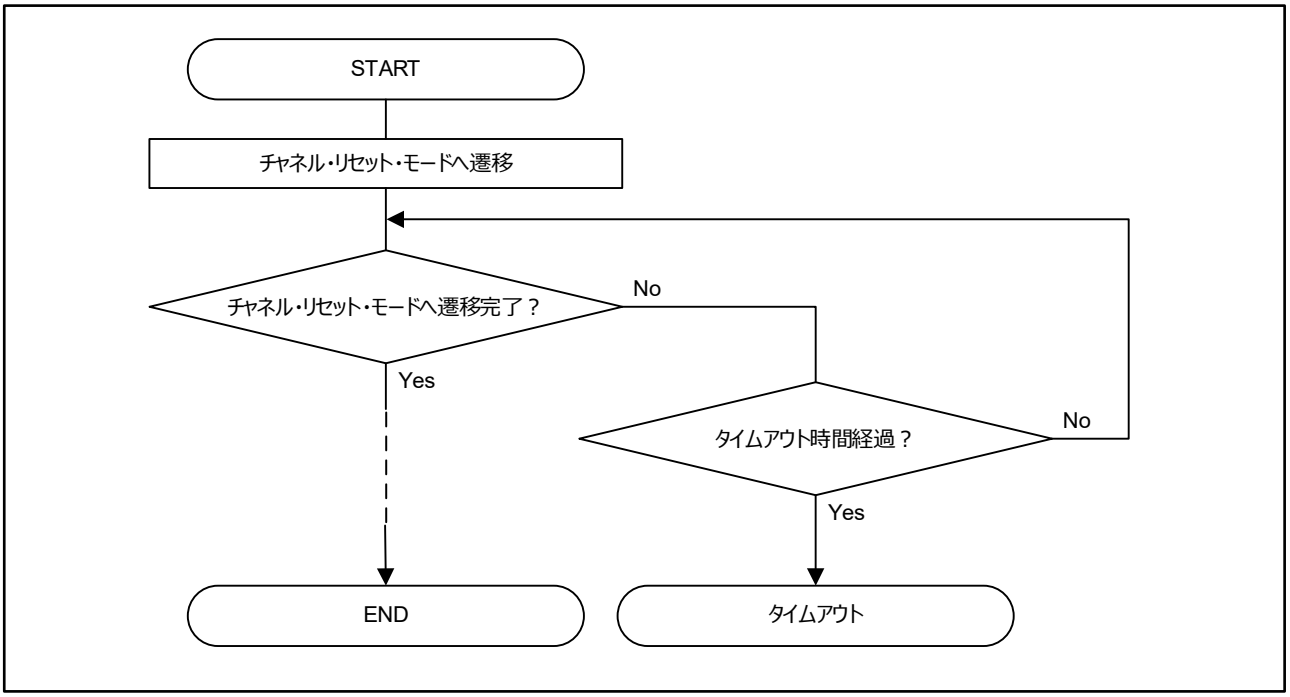


図 5-1 ループの制限時間を待たせた場合の処理例（モード遷移時）

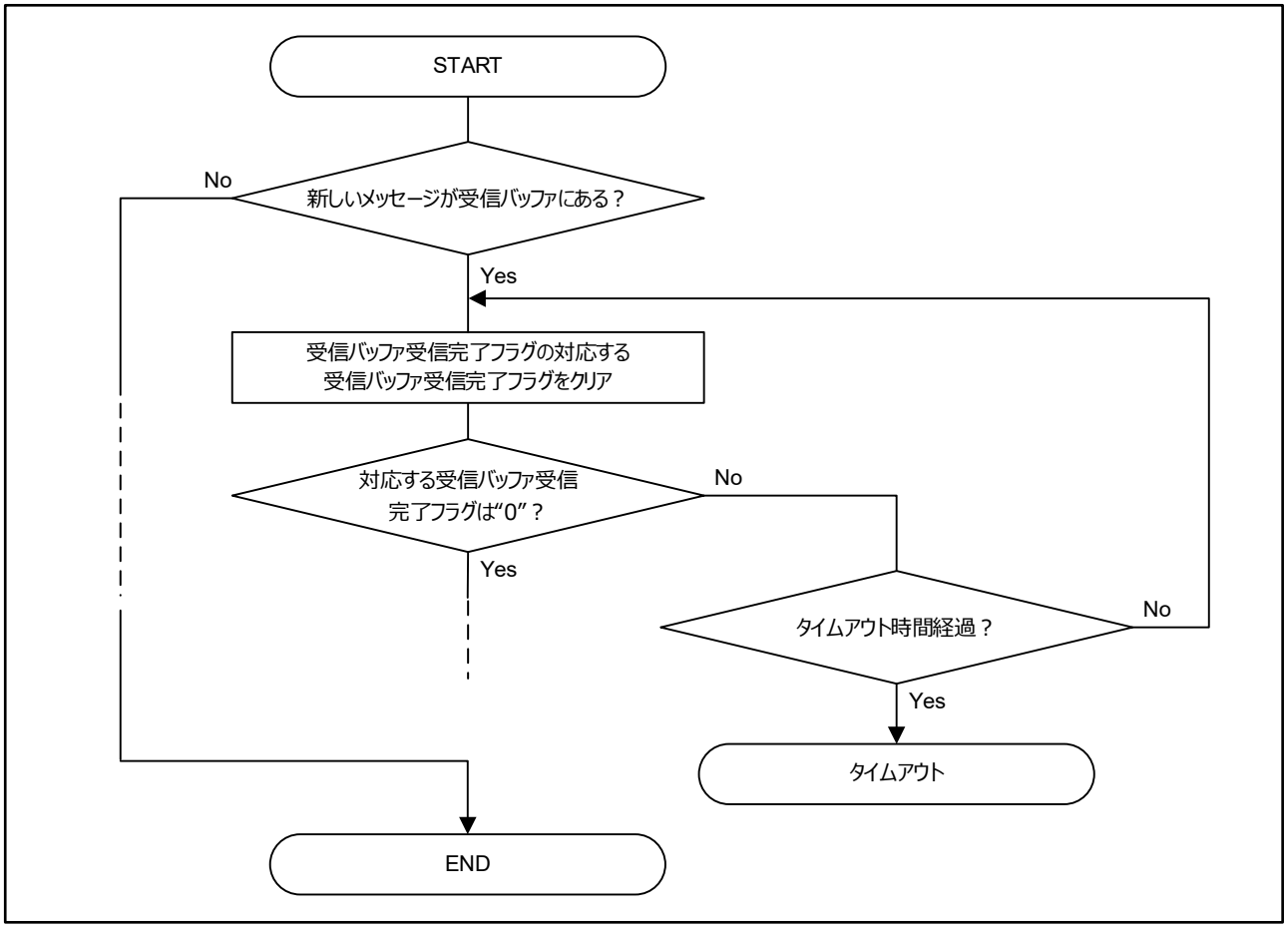


図 5-2 ループの制限時間を待たせた場合の処理例（受信完了フラグ・クリア時）

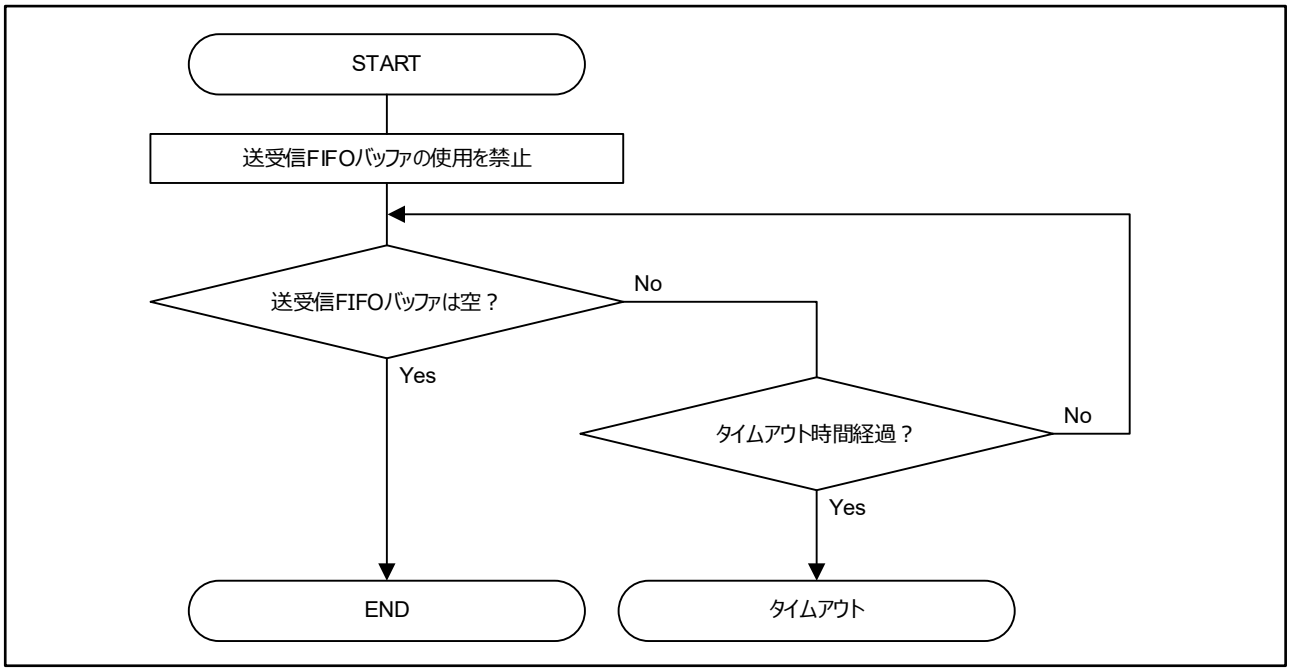


図 5-3 ループの制限時間を待たせた場合の処理例（バッファ空確認時）

表 5-1 グローバル・モードの遷移時間

遷移前のモード	遷移後のモード	最大遷移時間
グローバル・スリープ	グローバル・リセット	f_{CLK} の 3 クロック
グローバル・リセット	グローバル・スリープ	f_{CLK} の 3 クロック
グローバル・リセット	グローバル HALT	f_{CLK} の 10 クロック
グローバル・リセット	グローバル動作	f_{CLK} の 10 クロック
グローバル HALT	グローバル・リセット	2 CAN ビット・タイム[注 1]
グローバル HALT	グローバル動作	f_{CLK} の 3 クロック
グローバル動作	グローバル・リセット	2 CAN ビット・タイム[注 1]
グローバル動作	グローバル HALT	CAN フレームの 3 つ分[注 1, 2]

【注】 1. チャネル 0 のノミナル・ビット・レートの CAN ビット・タイムおよび CAN フレーム時間になります。
2. バス上でエラーが発生していない場合の最大遷移時間です。

表 5-2 チャネル・モードの遷移時間

遷移前のモード	遷移後のモード	最大遷移時間
チャネル・スリープ	チャネル・リセット	f_{CLK} の 3 クロック
チャネル・リセット	チャネル・スリープ	f_{CLK} の 3 クロック
チャネル・リセット	チャネル HALT	3 CAN ビット・タイム[注 1]
チャネル・リセット	チャネル動作	4 CAN ビット・タイム[注 1]
チャネル HALT	チャネル・リセット	2 CAN ビット・タイム[注 1]
チャネル HALT	チャネル動作	4 CAN ビット・タイム[注 1, 2]
チャネル動作	チャネル・リセット	2 CAN ビット・タイム[注 1]
チャネル動作	チャネル HALT	CAN フレームの 2 つ分[注 3]

【注】 1. ノミナル・ビット・レートの CAN ビット・タイムになります。
2. 遷移前にチャネル HALT モードでボー・レート・プリスケーラの値（C0NCFGL レジスタの NBRP[9:0]ビット）を変更した場合、最大遷移時間が逸脱する可能性があります。
3. バス上でエラーが発生していない場合の最大遷移時間です。

6. 付録

6.1 各状態で実施する CAN コンフィグレーション処理

表 6-1 に各状態で実施するコンフィグレーション処理を示します。

表 6-1 各状態で実施するコンフィグレーション処理

処理		CAN コンフィグレーション[注1]			
		MCU リセット後、SW リセット後	グローバル・リセット・モード後	チャネル・リセット・モード後	チャネル HALT モード後
CAN 状態（モード）遷移	グローバル・モード遷移	○	○	―	―
	チャネル・モード遷移	○	○	○	○
グローバル機能の設定	送信優先順序の設定	○	△	―	―
	DLC チェックの設定				
	DLC 置換機能の設定				
	ミラー機能の設定				
	クロックの設定				
	CAN-FD ペイロード・オーバフローの設定				
	タイム・スタンプ・クロックの設定				
	インターバル・タイマプリスケーラの設定				
	res ビット・プロトコル例外検出の設定				
	タイム・スタンプ取得タイミングの設定				
通信速度の設定	ビット・タイミングの設定	○	△	△	△
	通信速度の設定				
受信ルール・テーブルの設定		○	△	―	―
バッファの設定	受信バッファの設定	○	△	―	―
	受信 FIFO バッファの設定				
	送受信 FIFO バッファの設定			△[注2]	△[注2]
	送信バッファの設定			△	△
	送信履歴バッファの設定				
グローバル・エラー割り込みの設定		○	△	―	―
チャネル機能の設定		○	△	△	△

【注】 1. ○：設定必要、―：設定不可、△：設定不要
2. 以下のビットはグローバル・リセット・モードで書き換えてください。
CFCCL、CFCCH レジスタの CFDC[2:0]、CFTML[1:0]、CFIGCV[2:0]、CFIM、CFM、CFPLS[2:0] ビット

6.2 CAN 関連割り込み要因

表 6-2 に CAN 関連割り込み要因を示します。

表 6-2 CAN 関連割り込み要因（1/2）

割り込み	発生要因	割り込み許可ビット注1	割り込み要因	要求クリア方法注1
CAN グローバル受信 FIFO 割り込み	受信 FIFOk 割り込み要求	RFCCk レジスタの RFIE ビット	RFCCk レジスタの RFIGCV[2:0]ビットで設定した条件に達した時注2	RFSTSk レジスタの RFIF フラグ = “0”
			1 メッセージ受信が完了するごと	
CAN グローバル受信バッファ割り込み	受信バッファ割り込み要求	RMIEC レジスタの RMIEn ビット	1 メッセージ受信が完了するごと	RMND レジスタの RMNSn フラグ = “0”
CAN グローバル・エラー割り込み	DLC チェック・エラー	GCTRL レジスタの DEIE ビット	DLC チェックでエラーが検出されたとき	GERFLL レジスタの DEF フラグ = “0”
	FIFO メッセージ・ロスト	GCTRL レジスタの MEIE ビット	送受信 FIFO バッファのメッセージ・ロストを検出したとき	全チャネルの • CFSTS レジスタの CFMLT フラグ = “0” • RFSTSk レジスタの RFMLT フラグ = “0”
			受信 FIFO バッファのメッセージ・ロストを検出したとき	
	送信履歴バッファ・オーバフロー	GCTRL レジスタの THLEIE ビット	送信履歴バッファがフルの状態で、さらに新しい送信履歴データを格納しようとしたとき	全チャネルの THLSTS レジスタの THLELT フラグ = “0”
	CAN-FD ペイロード・オーバフロー	GCTRL レジスタの CMPOFIE ビット	CAN-FD ペイロード・オーバフローを検出したとき	GERFLL レジスタの CMPOF フラグ = “0”
CAN0 チャネル送信割り込み	CAN0 送信完了割り込み要求	TMIEC レジスタの TMIEm ビット	メッセージ送信完了によりバッファが空になったとき	TMSTSm レジスタの TMTRF[1:0]フラグ = B’00
	CAN0 送信アボート割り込み要求	C0CTRH レジスタの TAIE ビット	1 メッセージ送信が完了するごと	
	CAN0 送受信 FIFO 送信完了割り込み要求	CFCCL レジスタの CFTXIE ビット	メッセージ送信完了によりバッファが空になったとき	CFSTS レジスタの CFTXIF フラグ = “0”
			1 メッセージ送信が完了するごと	
	CAN0 送信履歴割り込み要求	THLCC レジスタの THLIE ビット	送信履歴バッファに 6 データ格納されたとき	THLSTS レジスタの THLIF フラグ = “0”
			1 送信履歴データの格納完了ごと	
CAN0 送受信 FIFO 受信割り込み	CAN0 送受信 FIFO 受信割り込み要求	CFCCL レジスタの CFRXIE ビット	CFCCL レジスタの CFIGCV[2:0]ビットで設定した条件に達したとき注3	CFSTS レジスタの CFRXIF フラグ = “0”
			1 メッセージ受信が完了するごと	

（注記は本表の最後に記載しています。）

表 6-2 CAN 関連割り込み要因（2/2）

割り込み	発生要因	割り込み許可ビット[注1]	割り込み要因	要求クリア方法[注1]
CAN0 チャネル・エラー割り込み	バス・エラー	C0CTRL レジスタの BEIE ビット	C0ERFLL レジスタの ADERR, B0ERR, B1ERR, CERR, AERR, FERR, SERR フラグのいずれか 1 つでも“1”になったとき	C0ERFLL レジスタの BEF フラグ = “0”
	エラー・ワーニング	C0CTRL レジスタの EWIE ビット	C0STSH レジスタの REC[7:0]または TEC[7:0]ビットの値が 95 を超えたとき	C0ERFLL レジスタの EWF フラグ = “0”
	エラー・パッシブ	C0CTRL レジスタの EPIE ビット	エラー・パッシブ状態（REC[7:0]または TEC[7:0]ビット＞127）になったとき	C0ERFLL レジスタの EPF フラグ = “0”
	バスオフ開始	C0CTRL レジスタの BOEIE ビット	バスオフ状態（TEC[7:0]ビット＞255）になったとき	C0ERFLL レジスタの BOEF フラグ = “0”
	バスオフ復帰	C0CTRL レジスタの BORIE ビット	11 ビットの連続するレセシブを 128 回検出してバスオフ状態から復帰したとき[注5]	C0ERFLL レジスタの BORF フラグ = “0”
	オーバロード・フレーム送信	C0CTRL レジスタの OLIE ビット	受信または送信を行う場合に、オーバロード・フレームの送信条件が検出されたとき	C0ERFLL レジスタの OVLF フラグ = “0”
	バス・ロック	C0CTRL レジスタの BLIE ビット	チャネル動作モード時、CAN バス上に 32 ビットの連続するドミナントを検出したとき	C0ERFLL レジスタの BLF フラグ = “0”
	アービトレーション・ロスト	C0CTRL レジスタの ALIE ビット	アービトレーション・ロストを検出したとき	C0ERFLL レジスタの ALF フラグ = “0”
	通信エラー・カウンタ・オーバフロー	C0CTRL レジスタの EOCOIE ビット	通信エラー･カウンタ･オーバフローを検出したとき	C0FDSTS レジスタの EOCO フラグ = “0”
	通信完了カウンタ・オーバフロー	C0CTRL レジスタの SOCOIE ビット	通信完了カウンタ・オーバフローを検出したとき	C0FDSTS レジスタの SOCO フラグ = “0”
	トランシーバ遅延補償侵害	C0CTRL レジスタの TDCVFIE ビット	トランシーバ遅延補償侵害を検出したとき	C0FDSTS レジスタの TDCVF フラグ = “0”
CAN0 ウェイクアップ割り込み	CAN バス立ち下がりエッジ検出	–	CRXDi 端子に立ち下がりエッジを検出したとき	–
CAN RAM ECC 割り込み	CAN RAM ECC 1 bit エラー訂正／2 bit エラー検出	注6	CAN RAM で ECC 1 bit エラー訂正または 2 bit エラーを検出したとき	注6

【注】1. 割り込み機能にある割り込み要求フラグ、割り込み許可ビットは記載していません。詳細については対象製品のユーザーズマニュアル・ハードウェア編の割り込み章を参照ください。

2. RFCCk レジスタの RFIGCV[2:0]ビットの設定値
- B’000：受信 FIFO バッファに 1/8 までメッセージが格納※
- B’001：受信 FIFO バッファに 2/8 までメッセージが格納
- B’010：受信 FIFO バッファに 3/8 までメッセージが格納※
- B’011：受信 FIFO バッファに 4/8 までメッセージが格納
- B’100：受信 FIFO バッファに 5/8 までメッセージが格納※
- B’101：受信 FIFO バッファに 6/8 までメッセージが格納
- B’110：受信 FIFO バッファに 7/8 までメッセージが格納※
- B’110：受信 FIFO バッファがフルのとき

※ 受信 FIFO バッファのバッファ数を 4 メッセージ（RFCCk レジスタの RFDC[2:0]ビットを B’001）に設定した場合は、設定しないでください。

【注】3. CFCCL レジスタの CFIGCV[2:0]ビットの設定値
- B’000：送受信 FIFO バッファに 1/8 までメッセージが格納※
- B’001：送受信 FIFO バッファに 2/8 までメッセージが格納
- B’010：送受信 FIFO バッファに 3/8 までメッセージが格納※
- B’011：送受信 FIFO バッファに 4/8 までメッセージが格納
- B’100：送受信 FIFO バッファに 5/8 までメッセージが格納※
- B’101：送受信 FIFO バッファに 6/8 までメッセージが格納
- B’110：送受信 FIFO バッファに 7/8 までメッセージが格納※
- B’110：送受信 FIFO バッファがフルのとき

※ 送受信 FIFO バッファのバッファ数を 4 メッセージ（CFCCH レジスタの CFDC[2:0]ビットを B’001）に設定した場合は、設定しないでください。

4. 以下のいずれか 1 つでも検出した場合に割り込みが発生します。
- C0ERFLL レジスタの ADERR フラグが“1”、かつ ACK デリミタでフォーム・エラーを検出
- C0ERFLL レジスタの B0ERR フラグが“1”、かつドミナントを送信したにもかかわらず、レセシブを検出
- C0ERFLL レジスタの B1ERR フラグが“1”、かつレセシブを送信したにもかかわらず、ドミナントを検出
- C0ERFLL レジスタの CERR フラグが“1”、かつ CRC エラーを検出
- C0ERFLL レジスタの AERR フラグが“1”、かつ ACK エラーを検出
- C0ERFLL レジスタの FERR フラグが“1”、かつフォーム・エラーを検出
- C0ERFLL レジスタの SERR フラグが“1”、かつスタッフ・エラーを検出

5. 11 ビットの連続するレセシブを 128 回検出する前に、以下の方法でバスオフ状態から復帰した場合は割り込みが発生しません（BORF フラグは“1”になりません）。
- C0CTRL レジスタの CHMDC[1:0]ビットを B’01（チャネル・リセット・モード）に設定した場合
- C0CTRL レジスタの RTBO ビットを“1”（バスオフからの強制復帰）に設定した場合
- C0CTRH レジスタの BOM[1:0]ビットを B’01（バスオフ開始でチャネル HALT モードへ遷移）に設定した場合
- BOM[1:0]ビットが B’11（バスオフ中にプログラムによる要求でチャネル HALT モードへ遷移）で、11 ビットの連続するレセシブを 128 回検出する前に、CHMDC[1:0]ビットを B’10（チャネル HALT モード）に設定した場合

6. CAN RAM ECC 機能にある割り込み要求フラグ、割り込み許可ビットは記載していません。詳細については対象製品のユーザーズマニュアル・ハードウェア編を参照ください。

6.3 受信バッファ受信完了時、受信 FIFO バッファ・フル時の動作

表 6-3 に受信バッファ受信完了時、受信 FIFO バッファ、送受信 FIFO バッファ（受信モード）がフル時に格納するメッセージを受信した場合の動作を示します。

表 6-3 受信バッファ受信完了時、受信 FIFO バッファ・フル時の動作

FIFO/バッファ	次のメッセージ受信時[注]	発生割り込み要求
受信バッファ	上書き	なし
受信 FIFO バッファ	破棄	グローバル・エラー割り込み （受信 FIFO バッファのメッセージ・ロスト）
送受信 FIFO バッファ（受信モード）	破棄	グローバル・エラー割り込み （送受信 FIFO バッファのメッセージ・ロスト）

【注】以下に各項を説明します。
上書き ：次メッセージを受信バッファに上書き
破棄 ：次メッセージを破棄（FIFO に格納せず）しメッセージ・ロスト発生

6.4 送信バッファへの要求

送信バッファへ発行する要求と送信が停止する条件によって発生する割り込み要因が異なります。
表 6-4に送信バッファへの要求と発生する割り込み要件を示します。

表 6-4 送信バッファへの要求と発生する割り込み要因

TMCm レジスタ			発生イベント	送信結果 （TMSTSm レジスタの TMTRF[1:0]フラグ）	発生割り込み要因
送信要求 (TMTR)	送信 アボート 要求 (TMTAR)	ワン ショット 送信要求 (TMOM)			
1	0	0	送信完了	B’10 送信完了： アボート要求なし	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B’00 送信中	なし
1	1	0	送信完了	B’11 送信完了： アボート要求あり	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B’01 送信アボート完了	送信アボート割り込み
1	0	1	送信完了	B’10 送信完了： アボート要求なし	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B’01 送信アボート完了	送信アボート割り込み
1	1	1	送信完了	B’11 送信完了： アボート要求あり	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B’01 送信アボート完了	送信アボート割り込み
0	x	x	設定不可		

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.09.30	–	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策
   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。
2. 電源投入時の処置
   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. 電源オフ時における入力信号
   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。
4. 未使用端子の処理
   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。
5. クロックについて
   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
6. 入力端子の印加波形
   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL}（Max.）から V_{IH}（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL}（Max.）から V_{IH}（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。
7. リザーブアドレス（予約領域）のアクセス禁止
   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
8. 製品間の相違について
   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1　2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

© 2022 Renesas Electronics Corporation. All rights reserved.