

RL78/F23, F24

R01AN5866JJ0110

RL78/F13, F14 から RL78/F23, F24 への移行ガイド

Rev.1.10

2023. 7.30

要旨

RL78/F23, F24 は、セキュリティ機能、CAN-FD 通信機能や 12-bit A/D コンバータを搭載した RL78/F13, F14 の後継製品です。汎用タイマやシリアル通信機能は RL78/F13, F14 と同一モジュールを搭載しています。また、ピン配置やソフトウェアは現行製品（RL78/F13, F14）と互換性があります。

本アプリケーションノートでは、RL78/F23, F24 と RL78/F13, F14 の機能の違いと、RL78/F13, F14 から RL78/F23, F24 に置き換える（ポーティングする）際の注意点を説明します。

対象デバイス

Source Devices	Destination Devices
RL78/F14 (100/80/64/48/32/30-pin)	RL78/F24 (100/80/64/48/32-pin)
RL78/F13 (CAN & LIN) (80/64/48/32/30-pin)	RL78/F24 (100/80/64/48/32-pin)
RL78/F13 (LIN) (80/64/48/32/30/20-pin)	RL78/F23 (80/64/48/32-pin)

目次

1. 機能比較 (概要)	3
1.1 製品ラインアップ	3
1.2 機能比較	5
2. 端子配置	7
2.1 端子配置比較	7
3. メモリ・マップ	12
3.1 製品別メモリ・サイズ	12
3.2 メモリ配置	13
4. ポート機能	18
4.1 ポート機能比較	18
5. クロック	19
5.1 PLL クロック	19
5.2 高速オンチップ・オシレータ周波数選択	20
6. タイマ機能	21
7. シリアル・インタフェース機能	23
8. アナログ機能	24
8.1 A/D コンバータ	24
8.2 コンパレータ (RL78/F24 Only)	25
9. 安全機能	26
9.1 プロテクト機能	26
10. その他機能	27
10.1 ELC (RL78/F24 Only)	27
10.2 AAU (Application Accelerator Unit)	28
11. 割り込み	29
12. スタンバイ	33
13. フラッシュ・メモリ	34
14. 開発環境	34
15. 電气的特性	35
15.1 電源電流特性	35
15.2 端子特性	37
16. 付録	38
16.1 特殊機能レジスタ (SFR : Special Function Register) 比較	38
17. 参考資料	42
改訂記録	43

1. 機能比較（概要）

本アプリケーションノートでは、RL78/F23, F24 と RL78/F13, F14 の機能の違いと、RL78/F13, F14 から RL78/F23, F24 に置き換える際の注意点を説明します。

ポーティング後は十分な評価を実施してください。また、各機能の詳細は必ずユーザーズマニュアルで確認してください。

1.1 製品ラインアップ

以下に、RL78/F24 と RL78/F23 の製品ラインアップを、それぞれ RL78/F14、RL78/F13 との比較として示します。

表 1-1. RL78/F24 製品ラインナップ [比較製品 : RL78/F14]

Source Devices: RL78/F14 Products						Destination Devices: RL78/F24 Products					
Pin Count	Code Flash (KB)	Data Flash (KB)	RAM (KB)	Freq. (MHz)	Temperature (Ta)	Pin Count	Code Flash (KB)	Data Flash (KB)	RAM (KB)	Freq. (MHz)	Temperature (Ta)
100QFP	256/192/128	8	20/16/10	32	-40 to 105	100QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
	96/64	4	8/6	32	-40 to 105						-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
80QFP	256/192/128	8	20/16/10	32	-40 to 105	80QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
	96/64	4	8/6	32	-40 to 105						-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
64QFP	256/192/128	8	20/16/10	32	-40 to 105	64QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
	96/64	4	8/6	32	-40 to 105						-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
48QFP 48QFN	256/192/128	8	20/16/10	32	-40 to 105	48QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
	96/64/48	4	8/6/4	32	-40 to 105						-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
32QFN	64/48	4	6/4	32	-40 to 105	32QFN	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
30SSOP	64/48	4	6/4	32	-40 to 105	32QFN or 48QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150

表 1-2. RL78/F24 製品ラインナップ [比較製品 : RL78/F13 (CAN&LIN)]

Source Devices: RL78/F13 (CAN & LIN) Products						Destination Devices: RL78/F24 Products					
Pin Count	Code Flash (KB)	Data Flash (KB)	RAM (KB)	Freq. (MHz)	Temperature (Ta)	Pin Count	Code Flash (KB)	Data Flash (KB)	RAM (KB)	Freq. (MHz)	Temperature (Ta)
80QFP	128/96/64	4	8/6/4	32	-40 to 105	80QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
64QFP	128/96/64/ 48/32	4	8/6/4/ 3/2	32	-40 to 105	64QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
48QFP 48QFN	128/96/64/ 48/32	4	8/6/4/ 3/2	32	-40 to 105	48QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
32QFN	128/96/64/ 48/32	4	8/6/4/ 3/2	32	-40 to 105	32QFN	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
30SSOP	128/96/64/ 48/32	4	8/6/4/ 3/2	32	-40 to 105	32QFN or 48QFP	256	16	24	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150

表 1-3. RL78/F23 製品ラインナップ [比較製品 : RL78/F13 (LIN)]

Source Devices: RL78/F13 (LIN) Products						Destination Devices: RL78/F23 Products					
Pin Count	Code Flash (KB)	Data Flash (KB)	RAM (KB)	Freq. (MHz)	Temperature (Ta)	Pin Count	Code Flash (KB)	Data Flash (KB)	RAM (KB)	Freq. (MHz)	Temperature (Ta)
80QFP	128/96/64	4	8/6/4	32	-40 to 105	80QFP	128	8	12	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
64QFP	128/96/64/ 48/32	4	8/6/4/ 3/2	32	-40 to 105	64QFP	128	8	12	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
48QFP 48QFN	128/96/64/ 48/32/16	4	8/6/4/ 3/2/1	32	-40 to 105	48QFP	128	8	12	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
32QFN	64/48/32/16	4	4/3/2/1	32	-40 to 105	32QFN	128	8	12	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
30SSOP	64/48/32/16	4	4/3/2/1	32	-40 to 105	32QFN or 48QFP	128	8	12	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150
20SSOP	64/48/32/16	4	4/3/2/1	32	-40 to 105	32QFN or 48QFP	128	8	12	40	-40 to 105
				24	-40 to 125						-40 to 125
				24	-40 to 150						-40 to 150

1.2 機能比較

下表に、RL78/F24 と RL78/F14、および RL78/F23 と RL78/F13 の機能比較を示します。本表の RL78/F14、RL78/F13 (LIN) の各機能はそれぞれ最大メモリ製品を例として示しています。

表 1-4. RL78/F24 機能一覧 [比較製品 : RL78/F14]

Features ^{Note 1}		RL78/F24					RL78/F14					Reference pages ^{Note 2}
		100 QFP	80 QFP	64 QFP	48 QFP	32 QFN	100 QFP	80 QFP	64 QFP	48 QFP	32 QFN	
CPU		RL78 CPU Core					RL78 CPU Core					-
Memory	Code Flash	256KB					48/64/96/128/192/256KB					P.12
	Data Flash	16KB					4/8KB					
	RAM	24KB					4/6/8/10/16/20KB					
Supply Voltage		2.7V to 5.5V					2.7V to 5.5V					-
Operation Frequency		(max) 40MHz					(max) 32MHz, 24MHz@K, Y-grade					P.19
System Clock	f _X	2MHz to 20MHz					1MHz to 20MHz					
	f _{IH}	40MHz					32MHz, 24MHz@K, Y-grade					
	f _{IL}	15kHz					15kHz					
	f _{SUB} ^{Note 4}	32.768kHz				-	32.768kHz				-	
	f _{PLL}	40MHz					32MHz, 24MHz@K, Y-grade					
Clock Peripherals	f _{WDT}	15kHz					15kHz					
	f _{PLL}	80MHz					64MHz, 48MHz@K, Y-grade					
	f _{IH}	80MHz					64MHz, 48MHz@K, Y-grade					
POR		Yes					Yes					-
LVD		Yes					Yes					-
Window Watchdog Timer		Yes					Yes					-
Illegal Instruction Execution Detection Function		Yes					Yes					P.26
Flash Memory CRC Operation Function		Yes					Yes					
RAM ECC Detection Function		Yes					Yes					
CAN-FD RAM ECC Detection Function		Yes					-					
Code Flash Memory ECC Function		Yes					-					
Invalid Memory Access Detection Function		Yes					Yes					
Frequency Detection Function		Yes					Yes					
Clock Monitor Function		Yes					Yes					
Stack Pointer Monitor Function		Yes					Yes					
I/O Port Output Level Detection Function		Yes					Yes					
A/D Test Function		Yes					Yes					
I/O Port		86ch	68ch	52ch	38ch	25ch	86ch	68ch	52ch	38ch	25ch	P.18
	Output Only	1ch	1ch	1ch	1ch	-	1ch	1ch	1ch	1ch	-	
	Input Only	5ch	5ch	5ch	5ch	3ch	5ch	5ch	5ch	5ch	3ch	
Power Supply Pin	Internal Circuit	V _{DD} , V _{SS} , REGC					V _{DD} , V _{SS} , REGC					P.18
	I/O Port	EV _{DD} , EV _{SS} ^{Note 3}					EV _{DD} , EV _{SS} ^{Note 3}					
	Analog	V _{DD} , V _{SS} , AV _{REFP} , AV _{REFM}					V _{DD} , V _{SS} , AV _{REFP} , AV _{REFM}					
Interrupt	External	16ch	16ch	15ch	14ch	10ch	16ch	16ch	15ch	14ch	9ch	P.29
	Internal	51ch	51ch	51ch	51ch	51ch	48ch	48ch	48ch	48ch	41ch	
Key Return Detection		8	8	8	8	6	8	8	8	8	6	-
DTC		44	44	44	44	43	44	44	44	44	37	P.27
Timer	TAU	16-bit×16ch					16-bit×16ch					P.21
	Timer RD	16-bit×2ch (w/ PWMOPA and Dithering/Gate)					16-bit×2ch					
	Timer RJ	16-bit×1ch					16-bit×1ch					
	RTC	1ch					1ch					
Serial I/F	SAU CSI/simplified I ² C/UART	4ch/4ch/2ch				3ch/ 3ch/ 2ch	4ch/4ch/2ch				3ch/ 3ch/ 2ch	P.23
	SPI	Yes					Yes					
	Multimaster I ² C	1ch					1ch					
	LIN/UART module	RLIN3: 2ch					RLIN3: 2ch				1ch	
	CAN interface	CAN-FD: 1ch					CAN: 1ch					
A/D Converter	Resolution	12-bit					10-bits					P.24
	Number of ch	31ch	25ch	24ch	19ch	10ch	31ch	25ch	20ch	18ch	10ch	
8-bit D/A Converter		1ch					1ch					-
Comparator		1ch					1ch					P.25
Secure Module		Yes					-					-
ELC		Yes					Yes					P.27

Notes 1. The table does not list all the features of RL78/F24.

2. Refers to the detail page of each function.

3. 100-pin products: EV_{DD0}/EV_{DD1} and EV_{SS0}/EV_{SS1}, 80-/64-pin products: EV_{DD0} and EV_{SS0}, Others: (Common with V_{DD} and V_{SS})

4. Do not use the XT1 and XT2 pin functions in products support Ta = -40 to 150°C.

表 1-5. RL78/F23 機能一覧 [比較製品 : RL78/F13 (LIN)]

Features ^{Note 1}		RL78/F23				RL78/F13 (LIN)				Reference pages ^{Note 2}
		80 QFP	64 QFP	48 QFP	32 QFN	80 QFP	64 QFP	48 QFP	32 QFN	
CPU		RL78 CPU Core				RL78 CPU Core				-
Memory	Code Flash	128KB				128/96/64/48/32/16KB				P.12
	Data Flash	8KB				4KB				
	RAM	12KB				8/6/4/3/2/1KB				
Supply Voltage		2.7V to 5.5V				2.7V to 5.5V				-
Operation Frequency		(max) 40MHz				(max) 32MHz, 24MHz@K, Y-grade				P.19
System Clock	f _X	2MHz to 20MHz				1MHz to 20MHz				
	f _{IH}	40MHz				32MHz, 24MHz@K, Y-grade				
	f _{IL}	15kHz				15kHz				
	f _{SUB} ^{Note 4}	32.768kHz		-		32.768kHz		-		
	f _{PLL}	40MHz				32MHz, 24MHz@K, Y-grade				
Clock for Peripherals	f _{WDT}	15kHz				15kHz				
	f _{PLL}	80MHz				64MHz, 48MHz@K, Y-grade				
	f _{IH}	80MHz				64MHz, 48MHz@K, Y-grade				
POR		Yes				Yes				-
LVD		Yes				Yes				-
Window Watchdog Timer		Yes				Yes				-
Illegal Instruction Execution Detection Function		Yes				Yes				P.26
Flash Memory CRC Operation Function		Yes				Yes				
RAM ECC Detection Function		Yes				Yes				
CAN-FD RAM ECC Detection Function		-				-				
Code Flash Memory ECC Function		Yes				-				
Invalid Memory Access Detection Function		Yes				Yes				
Frequency Detection Function		Yes				Yes				
Clock Monitor Function		Yes				Yes				
Stack Pointer Monitor Function		Yes				Yes				
I/O Port Output Level Detection Function		Yes				Yes				
A/D Test Function		Yes				Yes				P.18
I/O Port		68ch	52ch	38ch	25ch	68ch	52ch	38ch	25ch	
	Output Only	1ch	1ch	1ch	-	1ch	1ch	1ch	-	
	Input Only	5ch	5ch	5ch	3ch	5ch	5ch	5ch	3ch	
Power Supply Pin	Internal Circuit	V _{DD} , V _{SS} , REGC				V _{DD} , V _{SS} , REGC				
	I/O Port	EV _{DD} , EV _{SS} ^{Note 3}				EV _{DD} , EV _{SS} ^{Note 3}				
	Analog	V _{DD} , V _{SS} , AV _{REFP} , AV _{REFM}				V _{DD} , V _{SS} , AV _{REFP} , AV _{REFM}				
Interrupt	External	15ch	14ch	12ch	8ch	14ch	14ch	13ch	9ch	P.29
	Internal	36ch	36ch	36ch	36ch	40ch	40ch	40ch	40ch	
DTC		36	36	36	35	36	36	36	29	P.27
Timer	TAU	16-bit×12ch,				16-bit×12ch,				P.21
	Timer RD	16-bit×2ch, (w/ PWMOPA and Dithering/Gate)				16-bit×2ch,				
	Timer RJ	16-bit×1ch,				16-bit×1ch,				
	RTC	1ch				1ch				
Serial I/F	SAU	4ch/4ch/2ch				4ch/4ch/2ch				P.23
	CSI/simplified I ² C/UART	3ch/ 3ch/ 2ch				3ch/ 3ch/ 2ch				
	SPI	Yes				Yes				
	Multimaster I ² C	1ch				1ch				
	LIN/UART module	RLIN3: 1ch				RLIN3: 1ch				
A/D Converter	CAN interface	-				-				P.24
	Resolution	12-bit				10-bit				
	Number of ch	25ch	24ch	19ch	10ch	22ch	20ch	18ch	10ch	
8-bit D/A Converter		-				-				-
Comparator		-				-				P.25
Secure Module		Yes				-				-
ELC		-				-				-

Notes 1. The table does not list all the features of RL78/F23.

2. Refers to the detail page of each function.

3. 80-/64-pin products: EV_{DD0} and EV_{SS0}, Others: (Common with V_{DD} and V_{SS})

4. Do not use the XT1 and XT2 pin functions in products support Ta = -40 to 150°C.

2. 端子配置

2.1 端子配置比較

下表に RL78/F24 と RL78/F14、および RL78/F23 と RL78/F13 (LIN) の端子機能比較、相違箇所を示します。本表で示す RL78/F14、RL78/F13 (LIN) の端子機能は、それぞれ最大メモリ製品を例としています。

表 2-1. RL78/F24 端子機能 [比較製品 : RL78/F14] (1/2)

Pin No					RL78/F24	RL78/F14
	100QFP	80QFP	64QFP	48QFP		
100	1	1	1	1	P120/ANI25/TI07/TO07/TRDIOD0/SO01/(SCK10)/(LTXD1)/INTP4	P120/ANI25/TI07/TO07/TRDIOD0/SO01/(SCK10)/INTP4
1	-	-	-	-	P153/(SCK11)	P153/(SCK11)
2	-	-	-	-	P152/(SI11)	P152/(SI11)
3	-	-	-	-	P151/(SO11)	P151/(SO11)
4	-	-	-	-	P150/(SSI11)	P150/(SSI11)
5	2	-	-	-	P47/INTP13	P47/INTP13
6	3	-	-	-	P46/(TI12)/(TO12)	P46/(TI12)/(TO12)
7	4	-	-	-	P45/(TI10)/(TO10)	P45/(TI10)/(TO10)
8	5	-	-	-	P44/(TI07)/(TO07)	P44/(TI07)/(TO07)
9	6	2	-	-	P43/(LRXD0)	P43/(LRXD0)
10	7	3	-	-	P42/(LTXD0)	P42/(LTXD0)
11	8	4	2	2	P41/TI10/TO10/TRJIO0/TRD0RES/(SI10)/(RXD1)/VCOUT0/SNZOUT2	P41/TI10/TO10/TRJIO0/VCOUT0/SNZOUT2
12	9	5	3	3	P40/TOOL0	P40/TOOL0
13	10	6	4	4	RESET	RESET
14	11	7	5	-	P124/XT2/EXCLKS	P124/XT2/EXCLKS
15	12	8	6	-	P123/XT1	P123/XT1
16	13	9	7	5	P137/INTP0	P137/INTP0
17	14	10	8	6	P122/X2/EXCLK	P122/X2/EXCLK
18	15	11	9	7	P121/X1	P121/X1
19	16	12	10	8	REGC	REGC
20	17	13	11	9	VSS	VSS
21	18	14	-	-	EVSS0	EVSS0
22	19	15	12	10	VDD	VDD
23	20	16	-	-	EVDD0	EVDD0
24	21	17	13	11	P60/(TO01)/(SCK00)/(SCL00)	P60/(SCK00)/(SCL00)
25	22	18	14	12	P61/(TO02)/(SI00)/(SDA00)/(RXD0)	P61/(SI00)/(SDA00)/(RXD0)
26	23	19	15	13	P62/(TO03)/(SO00)/(TXD0)/SCLA0	P62/(SO00)/(TXD0)/SCLA0
27	24	20	16	14	P63/(TO07)/(SSI00)/SDAA0	P63/(SSI00)/SDAA0
28	25	-	-	-	P64/(TI14)/(TO14)/(SNZOUT3)	P64/(TI14)/(TO14)/(SNZOUT3)
29	26	-	-	-	P65/(TI16)/(TO16)/(SNZOUT2)	P65/(TI16)/(TO16)/(SNZOUT2)
30	27	-	-	-	P66/(TI00)/(TO00)	P66/(TI00)/(TO00)
31	28	-	-	-	P67/(TI02)/(TO02)	P67/(TI02)/(TO02)
32	-	-	-	-	P154/(SNZOUT7)	P154/(SNZOUT7)
33	-	-	-	-	P155/(SNZOUT6)	P155/(SNZOUT6)
34	29	21	17	-	P00/(TI05)/(TO05)/INTP9	P00/(TI05)/(TO05)/INTP9
35	-	-	-	-	P156/(SNZOUT5)	P156/(SNZOUT5)
36	-	-	-	-	P157/(SNZOUT4)	P157/(SNZOUT4)
37	30	22	18	-	P140/TRD1RES/PCLBUZ0	P140/PCLBUZ0
38	31	23	19	-	P130/RESOUT	P130/RESOUT
39	32	24	-	-	P77/(SSI10)/INTP12	P77/(SSI10)/INTP12
40	33	25	-	-	P76/(SCK10)/INTP12	P76/(SCK10)/INTP12
41	34	26	-	-	P75/(SI10)/(RXD1)	P75/(SI10)/(RXD1)
42	35	27	-	-	P74/ANI30/(SO10)/(TXD1)	P74/ANI30/(SO10)/(TXD1)
43	-	-	-	-	EVSS1	EVSS1
44	36	28	20	-	P73/ANI29/SSI11/(CRXD0)/SNZOUT7	P73/ANI29/SSI11/(CRXD0)/SNZOUT7
45	37	29	21	-	P72/ANI28/SO11/(CTXD0)/SNZOUT6	P72/ANI28/SO11/(CTXD0)/SNZOUT6
46	38	30	22	-	P71/ANI27/TI17/TO17/SCK11/SCL11/INTP6/SNZOUT5	P71/ANI27/TI17/TO17/SCK11/SCL11/INTP6/SNZOUT5
47	39	31	23	-	P70/ANI26/TI15/TO15/SI11/SDA11/INTP8/SNZOUT4	P70/ANI26/TI15/TO15/SI11/SDA11/INTP8/SNZOUT4
48	-	-	-	-	P03/(RTC1HZ)	P03/(RTC1HZ)
49	40	32	24	-	P32/TI16/TO16/(SO11)/INTP7	P32/TI16/TO16/INTP7

表 2-1. RL78/F24 端子機能 [比較製品 : RL78/F14] (2/2)

Pin No					RL78/F24	RL78/F14
100QFP	80QFP	64QFP	48QFP	32QFN		
50	41	33	25	15	P30/TI01/TO01/TRDIOD1/SSI00/INTP2/SNZOUT2	P30/TI01/TO01/TRDIOD1/SSI00/INTP2/SNZOUT2
51	42	34	26	16	P17/TI00/TO00/TRDIOB1/SCK00/SCL00/INTP3	P17/TI00/TO00/TRDIOB1/SCK00/SCL00/INTP3
52	43	35	27	17	P16/TI02/TO02/TRDIOC1/SI00/SDA00/RXD0/TOOLRXD	P16/TI02/TO02/TRDIOC1/SI00/SDA00/RXD0/TOOLRXD
53	-	-	-	-	EV _{DD1}	EV _{DD1}
54	44	36	28	18	P15/TI05/TO05/TRDIOA1/(TRDIOA0)/(TRDCLK0)/SO00/TXD0/RTC1HZ/TOOLTXD	P15/TI05/TO05/TRDIOA1/(TRDIOA0)/(TRDCLK0)/SO00/TXD0/RTC1HZ/TOOLTXD
55	45	37	29	-	P31/TI14/TO14/(INTP2)/STOPST	P31/TI14/TO14/(INTP2)/STOPST
56	46	38	-	-	P50/(SSI01)/(INTP3)	P50/(SSI01)/(INTP3)
57	47	39	-	-	P51/(SO01)/INTP11	P51/(SO01)/INTP11
58	48	40	-	-	P52/(SCK01)/(STOPST)	P52/(SCK01)/(STOPST)
59	49	41	-	-	P53/(SI01)/INTP10	P53/(SI01)/INTP10
60	50	42	30	19	P14/TI06/TO06/TRDIOC0/SCK01/SCL01/LRXD0	P14/TI06/TO06/TRDIOC0/SCK01/SCL01/LRXD0
61	51	43	31	20	P13/TI04/TO04/TRDIOA0/TRDCLK0/SI01/SDA01/LTXD0	P13/TI04/TO04/TRDIOA0/TRDCLK0/SI01/SDA01/LTXD0
62	52	44	32	21	P12/TI11/TO11/(TRDIOD0)/SO10/TXD1/INTP5/SNZOUT3	P12/TI11/TO11/(TRDIOD0)/SO10/TXD1/INTP5/SNZOUT3
63	53	45	33	22	P11/TI13/TO13/TRJO0/SI10/SDA10/RXD1/CRXD0/LRXD1	P11/TI13/TO13/TRJO0/SI10/SDA10/RXD1/CRXD0/LRXD1
64	54	46	34	23	P10/TI13/TO13/TRJO0/SCK10/SCL10/CXTD0/LTXD1	P10/TI13/TO13/TRJO0/SCK10/SCL10/CXTD0/LTXD1
65	55	-	-	-	P54/(TI11)/(TO11)/SSI10	P54/(TI11)/(TO11)/SSI10
66	56	-	-	-	P55/(TI13)/(TO13)	P55/(TI13)/(TO13)
67	57	-	-	-	P56/(TI15)/(TO15)/(SNZOUT1)	P56/(TI15)/(TO15)/(SNZOUT1)
68	58	-	-	-	P57/(TI17)/(TO17)/(SNZOUT0)	P57/(TI17)/(TO17)/(SNZOUT0)
69	-	-	-	-	P107/(LRXD1)	P107/(LRXD1)
70	-	-	-	-	P106/(LTXD1)	P106/(LTXD1)
71	-	-	-	-	P105/ANI23	P105/ANI23
72	-	-	-	-	P104/ANI22	P104/ANI22
73	59	47	35	24	P33/AV _{REFP} /ANI6	P33/AV _{REFP} /ANI0
74	60	48	36	25	P34/AV _{REFM} /ANI7	P34/AV _{REFM} /ANI1
75	61	49	37	26	P80/ANI0/ANO0	P80/ANI2/ANO0
76	62	50	38	27	P81/ANI1	P81/ANI3/IVCMP00
77	63	51	39	28	P82/ANI2/IVCMP00	P82/ANI4/IVCMP01
78	64	52	40	29	P83/ANI3/IVCMP01	P83/ANI5/IVCMP02
79	65	53	41	30	P84/ANI4/IVCMP02	P84/ANI6/IVCMP03
80	66	54	42	31	P85/ANI5/IVREF0/IVCMP03	P85/ANI7/IVREF0
81	67	55	43	-	P86/ANI8	P86/ANI8
82	68	56	44	-	P87/ANI9	P87/ANI9
83	69	57	45	-	P90/ANI10	P90/ANI10
84	70	58	46	-	P91/ANI11	P91/ANI11
85	71	59	47	-	P92/ANI12	P92/ANI12
86	72	60	-	-	P93/ANI13	P93/ANI13
87	73	61	-	-	P94/ANI14	P94/ANI14
88	74	62	-	-	P95/ANI15	P95/ANI15
89	75	63	-	-	P96/ANI16	P96/ANI16
90	76	-	-	-	P97/ANI17	P97/ANI17
91	-	-	-	-	P100/ANI18	P100/ANI18
92	-	-	-	-	P101/ANI19	P101/ANI19
93	-	-	-	-	P102/ANI20	P102/ANI20
94	-	-	-	-	P103/ANI21	P103/ANI21
95	77	-	-	-	P02/(TI06)/(TO06)	P02/(TI06)/(TO06)
96	-	-	-	-	P127/(TI03)/(TO03)	P127/(TI03)/(TO03)
97	78	-	-	-	P126/(TI01)/(TO01)	P126/(TI01)/(TO01)
98	79	-	-	-	P01/(TI04)/(TO04)	P01/(TI04)/(TO04)
99	80	64	48	32	P125/ANI24/TI03/TO03/TRDIOB0/SSI01/(LRXD1)/INTP1/SNZOUT1	P125/ANI24/TI03/TO03/TRDIOB0/SSI01/INTP1/SNZOUT1

備考 : KR_x 機能の割り付けは製品により異なります。詳しくは“表 2-3. KR_x 機能の端子割り付け”を参照ください。

表 2-2. RL78/F23 端子機能 [比較製品 : RL78/F13 (LIN)] (1/2)

100QFP	Pin No				RL78/F23	RL78/F13 (LIN)
	80QFP	64QFP	48QFP	32QFN		
-	1	1	1	1	P120/ANI25/TI07/TO07/TRDIOD0/SO01/(SCK10)/INTP4	P120/ANI25/TI07/TO07/TRDIOD0/SO01/(SCK10)/INTP4
-	2	-	-	-	P47/INTP13	P47/INTP13
-	3	-	-	-	P46/(TI12)/(TO12)	P46/(TI12)/(TO12)
-	4	-	-	-	P45/(TI10)/(TO10)	P45/(TI10)/(TO10)
-	5	-	-	-	P44/(TI07)/(TO07)	P44/(TI07)/(TO07)
-	6	2	-	-	P43/(LRXD0)	P43/(LRXD0)
-	7	3	-	-	P42/(LTXD0)	P42/(LTXD0)
-	8	4	2	2	P41/TI10/TO10/TRJIO0/TRD0RES/(SI10)/(RXD1)/SNZOUT2	P41/TI10/TO10/TRJIO0/SNZOUT2
-	9	5	3	3	P40/TOOL0	P40/TOOL0
-	10	6	4	4	RESET	RESET
-	11	7	5	-	P124/XT2/EXCLKS	P124/XT2/EXCLKS
-	12	8	6	-	P123/XT1	P123/XT1
-	13	9	7	5	P137/INTP0	P137/INTP0
-	14	10	8	6	P122/X2/EXCLK	P122/X2/EXCLK
-	15	11	9	7	P121/X1	P121/X1
-	16	12	10	8	REGC	REGC
-	17	13	11	9	V _{SS}	V _{SS}
-	18	14	-	-	EV _{SS0}	EV _{SS0}
-	19	15	12	10	V _{DD}	V _{DD}
-	20	16	-	-	EV _{DD0}	EV _{DD0}
-	21	17	13	11	P60/(TO01)/(SCK00)/(SCL00)	P60/(SCK00)/(SCL00)
-	22	18	14	12	P61/(TO02)/(SI00)/(SDA00)/(RXD0)	P61/(SI00)/(SDA00)/(RXD0)
-	23	19	15	13	P62/(TO03)/(SO00)/(TXD0)/SCLA0	P62/(SO00)/(TXD0)/SCLA0
-	24	20	16	14	P63/(TO07)/(SSI00)/SDAA0	P63/(SSI00)/SDAA0
-	25	-	-	-	P64/(SNZOUT3)	P64/(SNZOUT3)
-	26	-	-	-	P65/(SNZOUT2)	P65/(SNZOUT2)
-	27	-	-	-	P66/(TI00)/(TO00)	P66/(TI00)/(TO00)
-	28	-	-	-	P67/(TI02)/(TO02)	P67/(TI02)/(TO02)
-	29	21	17	-	P00/(TI05)/(TO05)/INTP9	P00/(TI05)/(TO05)/INTP9
-	30	22	18	-	P140/TRD1RES/PCLBUZ0	P140/PCLBUZ0
-	31	23	19	-	P130/RESOUT	P130/RESOUT
-	32	24	-	-	P77/(SSI10)/INTP12	P77/(SSI10)/INTP12
-	33	25	-	-	P76/(SCK10)/INTP12	P76/(SCK10)/INTP12
-	34	26	-	-	P75/(SI10)/(RXD1)	P75/(SI10)/(RXD1)
-	35	27	-	-	P74/ANI30/(SO10)/(TXD1)	P74/ANI30/(SO10)/(TXD1)
-	36	28	20	-	P73/ANI29/SSI11/SNZOUT7	P73/ANI29/SSI11/SNZOUT7
-	37	29	21	-	P72/ANI28/SO11/SNZOUT6	P72/ANI28/SO11/SNZOUT6
-	38	30	22	-	P71/ANI27/SCK11/SCL11/INTP6/SNZOUT5	P71/ANI27/SCK11/SCL11/INTP6/SNZOUT5
-	39	31	23	-	P70/ANI26/SI11/SDA11/INTP8/SNZOUT4	P70/ANI26/SI11/SDA11/INTP8/SNZOUT4
-	40	32	24	-	P32/(SO11)/INTP7	P32/INTP7
-	41	33	25	15	P30/TI01/TO01/TRDIOD1/SSI00/INTP2/SNZOUT2	P30/TI01/TO01/TRDIOD1/SSI00/INTP2/SNZOUT2
-	42	34	26	16	P17/TI00/TO00/TRDIOD1/SCK00/SCL00/INTP3	P17/TI00/TO00/TRDIOD1/SCK00/SCL00/INTP3
-	43	35	27	17	P16/TI02/TO02/TRDIOD1/SI00/SDA00/RXD0/TOOLRXD	P16/TI02/TO02/TRDIOD1/SI00/SDA00/RXD0/TOOLRXD
-	44	36	28	18	P15/TI05/TO05/TRDIOA1/(TRDIOA0)/(TRDCLK0)/SO00/TXD0/RTC1HZ/TOOLTXD	P15/TI05/TO05/TRDIOA1/(TRDIOA0)/(TRDCLK0)/SO00/TXD0/RTC1HZ/TOOLTXD
-	45	37	29	-	P31/(INTP2)/STOPST	P31/(INTP2)/STOPST
-	46	38	-	-	P50/(SSI01)/(INTP3)	P50/(SSI01)/(INTP3)
-	47	39	-	-	P51/(SO01)/INTP11	P51/(SO01)/INTP11
-	48	40	-	-	P52/(SCK01)/(STOPST)	P52/(SCK01)/(STOPST)
-	49	41	-	-	P53/(SI01)/INTP10	P53/(SI01)/INTP10
-	50	42	30	19	P14/TI06/TO06/TRDIOD0/SCK01/SCL01/LRXD0	P14/TI06/TO06/TRDIOD0/SCK01/SCL01/LRXD0
-	51	43	31	20	P13/TI04/TO04/TRDIOA0/TRDCLK0/SI01/SDA01/LTXD0	P13/TI04/TO04/TRDIOA0/TRDCLK0/SI01/SDA01/LTXD0
-	52	44	32	21	P12/TI11/TO11/(TRDIOD0)/SO10/TXD1/INTP5/SNZOUT3	P12/TI11/TO11/(TRDIOD0)/SO10/TXD1/INTP5/SNZOUT3
-	53	45	33	22	P11/TI13/TO13/TRJO0/SI10/SDA10/RXD1	P11/TI13/TO13/TRJO0/SI10/SDA10/RXD1
-	54	46	34	23	P10/TI13/TO13/TRJO0/SCK10/SCL10	P10/TI13/TO13/TRJO0/SCK10/SCL10
-	55	-	-	-	P54/(TI11)/(TO11)/SSI10	P54/(TI11)/(TO11)/SSI10

表 2-2. RL78/F23 端子機能 [比較製品 : RL78/F13 (LIN)] (2/2)

Pin No					RL78/F23	RL78/F13 (LIN)
100QFP	80QFP	64QFP	48QFP	32QFN		
-	56	-	-	-	P55/(TI13)/(TO13)	P55/(TI13)/(TO13)
-	57	-	-	-	P56/(SNZOUT1)	P56/(SNZOUT1)
-	58	-	-	-	P57/(SNZOUT0)	P57/(SNZOUT0)
-	59	47	35	24	P33/AV _{REFP} /ANI6	P33/AV _{REFP} /ANI0
-	60	48	36	25	P34/AV _{REFM} /ANI7	P34/AV _{REFM} /ANI1
-	61	49	37	26	P80/ANI0	P80/ANI2
-	62	50	38	27	P81/ANI1	P81/ANI3
-	63	51	39	28	P82/ANI2	P82/ANI4
-	64	52	40	29	P83/ANI3	P83/ANI5
-	65	53	41	30	P84/ANI4	P84/ANI6
-	66	54	42	31	P85/ANI5	P85/ANI7
-	67	55	43	-	P86/ANI8	P86/ANI8
-	68	56	44	-	P87/ANI9	P87/ANI9
-	69	57	45	-	P90/ANI10	P90/ANI10
-	70	58	46	-	P91/ANI11	P91/ANI11
-	71	59	47	-	P92/ANI12	P92/ANI12
-	72	60	-	-	P93/ANI13	P93/ANI13
-	73	61	-	-	P94/ANI14	P94/ANI14
-	74	62	-	-	P95/ANI15	P95/ANI15
-	75	63	-	-	P96/ANI16	P96/ANI16
-	76	-	-	-	P97/ANI17	P97/ANI17
-	77	-	-	-	P02/(TI06)/(TO06)	P02/(TI06)/(TO06)
-	78	-	-	-	P126/(TI01)/(TO01)	P126/(TI01)/(TO01)
-	79	-	-	-	P01/(TI04)/(TO04)	P01/(TI04)/(TO04)
-	80	64	48	32	P125/ANI24/TI03/TO03/TRDIOB0/SSI01/INTP1/SNZOUT1	P125/ANI24/TI03/TO03/TRDIOB0/SSI01/INTP1/SNZOUT1

備考 : KRx 機能の割り付けは製品により異なります。詳しくは“表 2-3. KRx 機能の端子割り付け”を参照ください。

表 2-3. KRx 機能の端子割り付け

Pin Function (Key return)	KRx Assigned Pin (No difference between RL78/F23, F24 products and RL78/F13, F14 products)									
	100QFP		80QFP		64QFP		48QFP		32QFN	
	PIOR50=0	PIOR50=1	PIOR50=0	PIOR50=1	PIOR50=0	PIOR50=1	PIOR50=0	PIOR50=1	PIOR50=0	PIOR50=1
KR7	P77	-	P77	-	P77	P96	-	P92	-	-
KR6	P76	-	P76	-	P76	P95	-	P91	-	-
KR5	P75	-	P75	-	P75	P94	-	P90	-	P85
KR4	P74	-	P74	-	P74	P93	-	P87	-	P84
KR3	P73	-	P73	-	P73	P92	P73	P86	-	P83
KR2	P72	-	P72	-	P72	P91	P72	P85	-	P82
KR1	P71	-	P71	-	P71	P90	P71	P84	-	P81
KR0	P70	-	P70	-	P70	P87	P70	P83	-	P80

RL78/F23, F24 で拡張した端子機能を下表に示します。

表 2-4. RL78/F13, F14 から拡張した端子機能

Added Pin Function	Added Purpose	Setting to Use
P32/(SO11)	Expanded pin allocation	PIOR43 = 0, PIOR92 = 1
P41/TRD0RES	Expanded the Timer RDe function	- (TRD0 for Timer RDe counter reset signal input)
P41/(SI10)/(RXD1)	Expanded pin allocation	PIOR42 = 0, PIOR91 = 1
P60/(TO01)	Expanded pin allocation	PIOR11 = 1, PIOR90 = 1
P61/(TO02)	Expanded pin allocation	PIOR12 = 1, PIOR90 = 1
P62/(TO03)	Expanded pin allocation	PIOR13 = 1, PIOR90 = 1
P63/(TO07)	Expanded pin allocation	PIOR17 = 1, PIOR90 = 1
P120/(LTXD0)	Expanded pin allocation	PIOR45 = 1, PIOR93 = 1
P125/(LRXD0)	Expanded pin allocation	PIOR45 = 1, PIOR93 = 1
P140/TRD1RES	Expanded the Timer RDe function	- (TRD1 for Timer RDe counter reset signal input)

Remarks: PIOR11, PIOR12, PIOR13, PIOR17: Bit of the PIOR1 register
 PIOR42, PIOR43, PIOR45: Bit of the PIOR4 register
 PIOR90, PIOR91, PIOR92, PIOR93: Bit of the PIOR9 register (This register has been added to the RL78/F23, F24 products.)

RL78/F24, F23 で変更した端子機能を下表に示します。

表 2-5. RL78/F13, F14 から変更した端子機能

Pin Function	Source Device (RL78/F14, F13)	RL78/F24, F23	Purpose of Change
ANI0	P33	P80	ANI0 has dedicated-channel S&H circuit, and P33 is assigned AV _{REFP} (analog reference voltage (+) input).
ANI1	P34	P81	ANI1 has dedicated-channel S&H circuit, and P34 is assigned AV _{REFM} (analog reference voltage (-) input).
ANI2 to ANI7	P80 to P85	P82 to P85, P33, and P34	Changed ANI0 and ANI1 pin assignment
IVCMP00	P81	P82	P81 assigned ANI1 function. (ANI1 has dedicated-channel S&H circuit.)
IVCMP01 to IVCMP03	P82 to P84	P83 to P85	Changed IVCMP00 pin assignment

移行時の注意事項（ポーティング・ポイント）は A/D およびコンパレータ説明部を参照ください。

3. メモリ・マップ

3.1 製品別メモリ・サイズ

RL78/F24 のメモリ・サイズは、Code Flash: 256KB, Data Flash: 16KB, RAM: 24KB です。また、RL78/F23 は、Code Flash: 128KB, Data Flash: 8KB, RAM: 12KB です。Data Flash および RAM の容量は RL78/F13, F14 から拡張しています。

<ポーティングのポイント>

- **メモリ・サイズ**

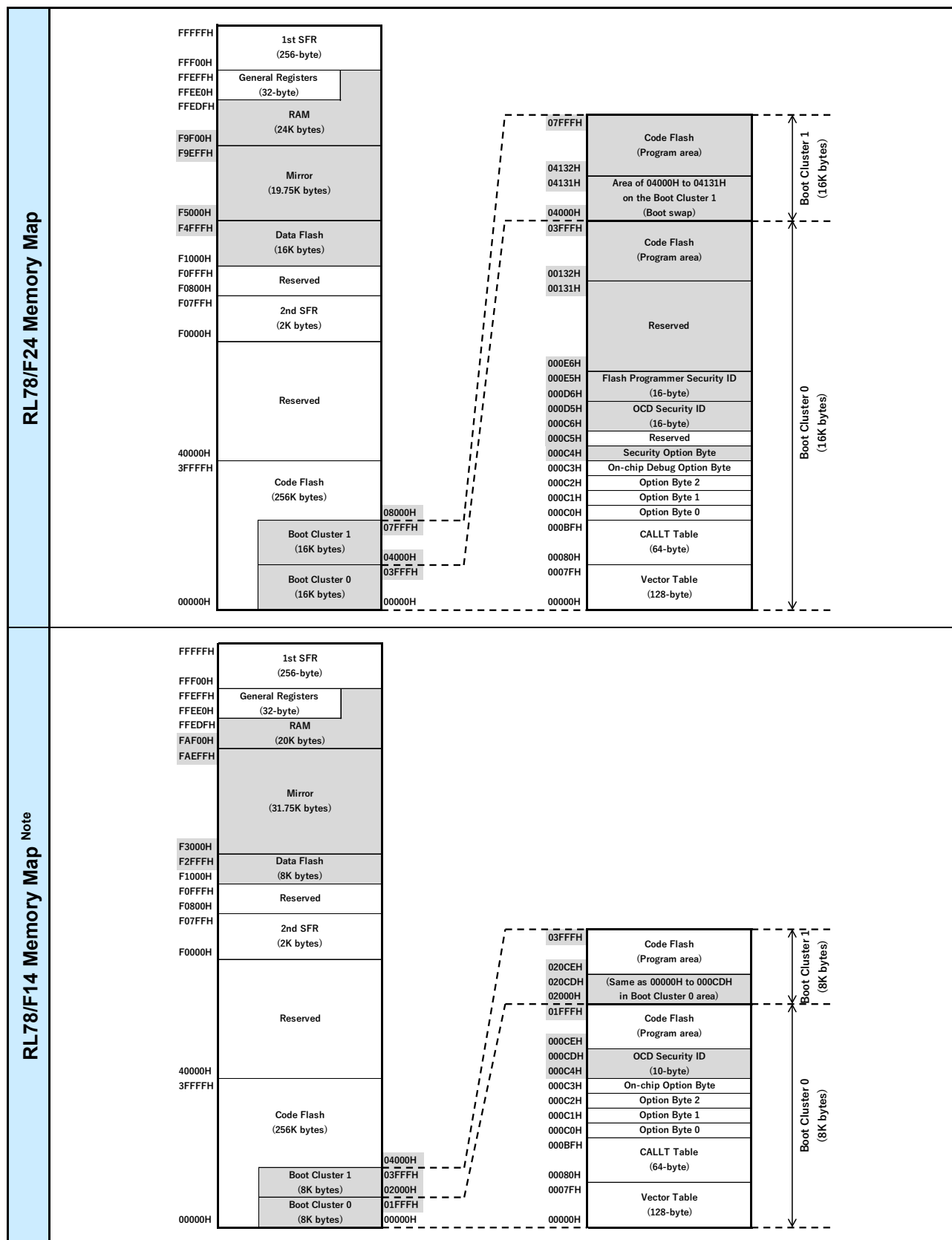
RL78/F14→RL78/F24、RL78/F13→RL78/F23 それぞれにおいて、メモリ・サイズが増加しており、ポーティングが容易。

- **パッケージ**

RL78/F13, F14→RL78/F23, F24 において、20/30 ピンの SSOP および、48 ピン QFN パッケージ品は用意していません。移行に際しては 32 ピン QFN および 48 ピン QFP 製品をご使用ください。

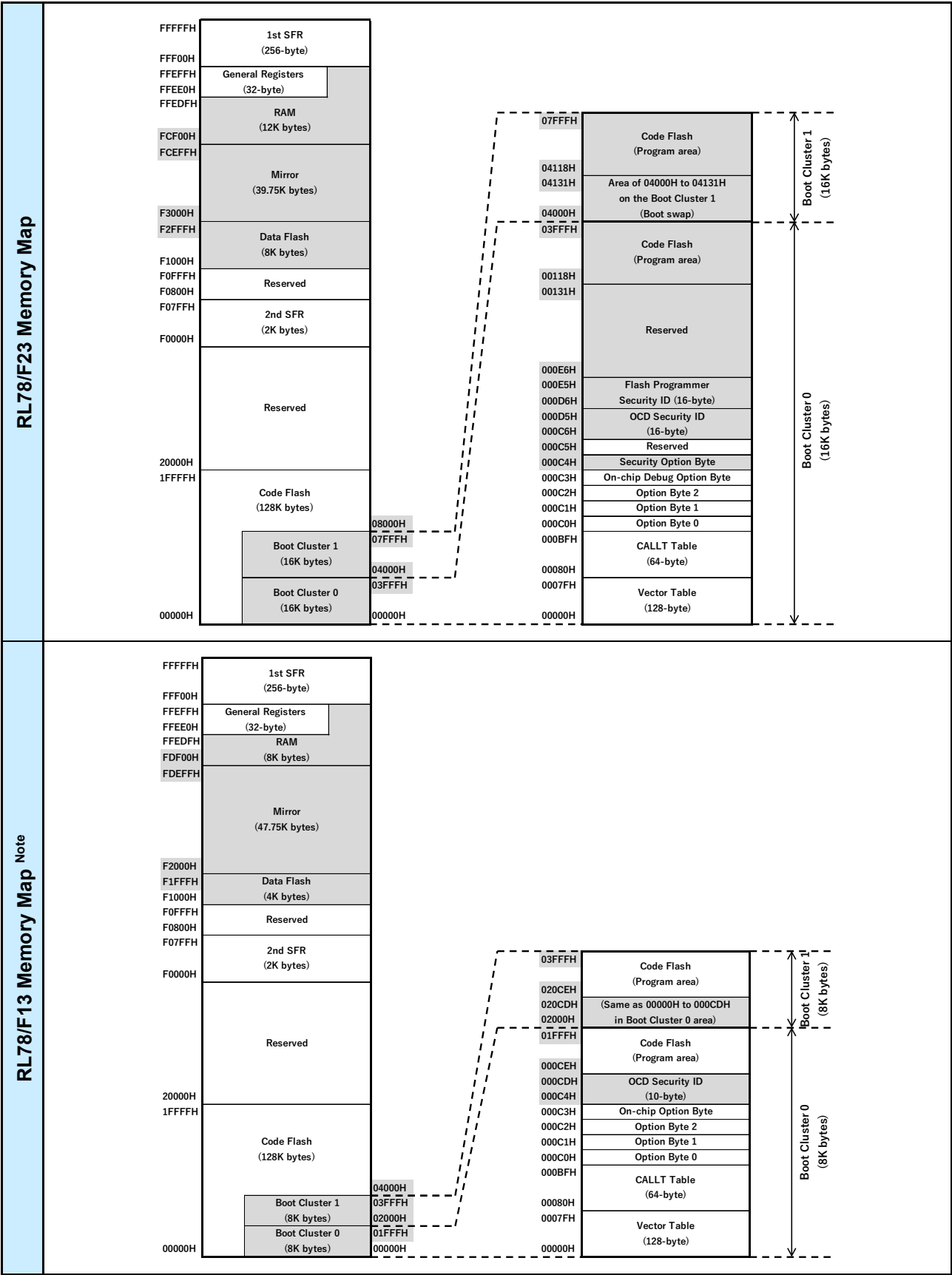
3.2 メモリ配置

以下に、RL78/F24 と RL78/F14、RL78/F23 と RL78/F13、それぞれのメモリ配置の比較を示します。



Note. Illustrate products with maximum memory size.

図 3-1. RL78/F24 メモリ・マップ [比較製品 : RL78/F14]



Note. Illustrate products with maximum memory size.

図 3-2. RL78/F23 メモリ・マップ [比較製品 : RL78/F13]

RL78/F23, F24 と RL78/F13, F14 のメモリ配置の差異を以下に示します。

- Security Option Byte (000C4H) を追加
- On-chip Debug Security ID area (000C6H – 000D5H) を 80 ビットから 128 ビットに拡張
- Flash Programmer Security ID area (000D6H – 000E5H) を追加
- Boot Cluster 0/1 の容量を 8KB から 16KB に拡張

以下に、RL78/F23, F24 と RL78/F13, F14 のオプション・バイトの比較を示します。

表 3-1. RL78/F23, F24 オプション・バイト領域 [比較製品 : RL78/F13, F14]

Item	RL78/F23, F24	RL78/F13, F14
User Option Byte 0	WDT control	WDT control
User Option Byte 1	LVD, CLM control	LVD, CLM control
User Option Byte 2	HOCO frequency setting, RESOUTB control	HOCO frequency setting, RESOUTB control
On-chip Debug Option Byte	OCD, Hot plug-in, Flash programmer control	OCD, Hot plug-in control
Security Option Byte	Security ID (On-chip debug security ID, and flash programmer security ID) read protection	No features

<ポーティングのポイント>

• メモリ配置

セキュリティ機能対応に伴い、オプション・バイト、ID 設定領域を拡張しています。本領域にユーザ・プログラムが配置されない様にしてください。

RL78/F23, F24 で追加した Security Option Byte (000C4H) には、本仕様に合わせたデータを設定してください。

RL78/F23, F24 と RL78/F13, F14 のメモリ・ミラー領域の差異を以下に説明します。

RL78/F23, F24 では RL78/F13, F14 と同様に、00000H-0FFFFH または 10000H-1FFFFH のコード・フラッシュ・エリアを F0000H-FFFFFH へミラーさせています（00000H-0FFFFH または 10000H-1FFFFH のどちらのコード・フラッシュ・エリアをミラーさせるかは、プロセッサ・モード・コントロール・レジスタ（PMC）で設定します）。ただし、SFR、拡張 SFR、RAM 領域、データ・フラッシュ・メモリ領域、使用不可領域にはミラーされないため、実際に使用できるミラー領域のサイズは製品毎に異なります。以下に製品毎のミラー領域の比較を示します。

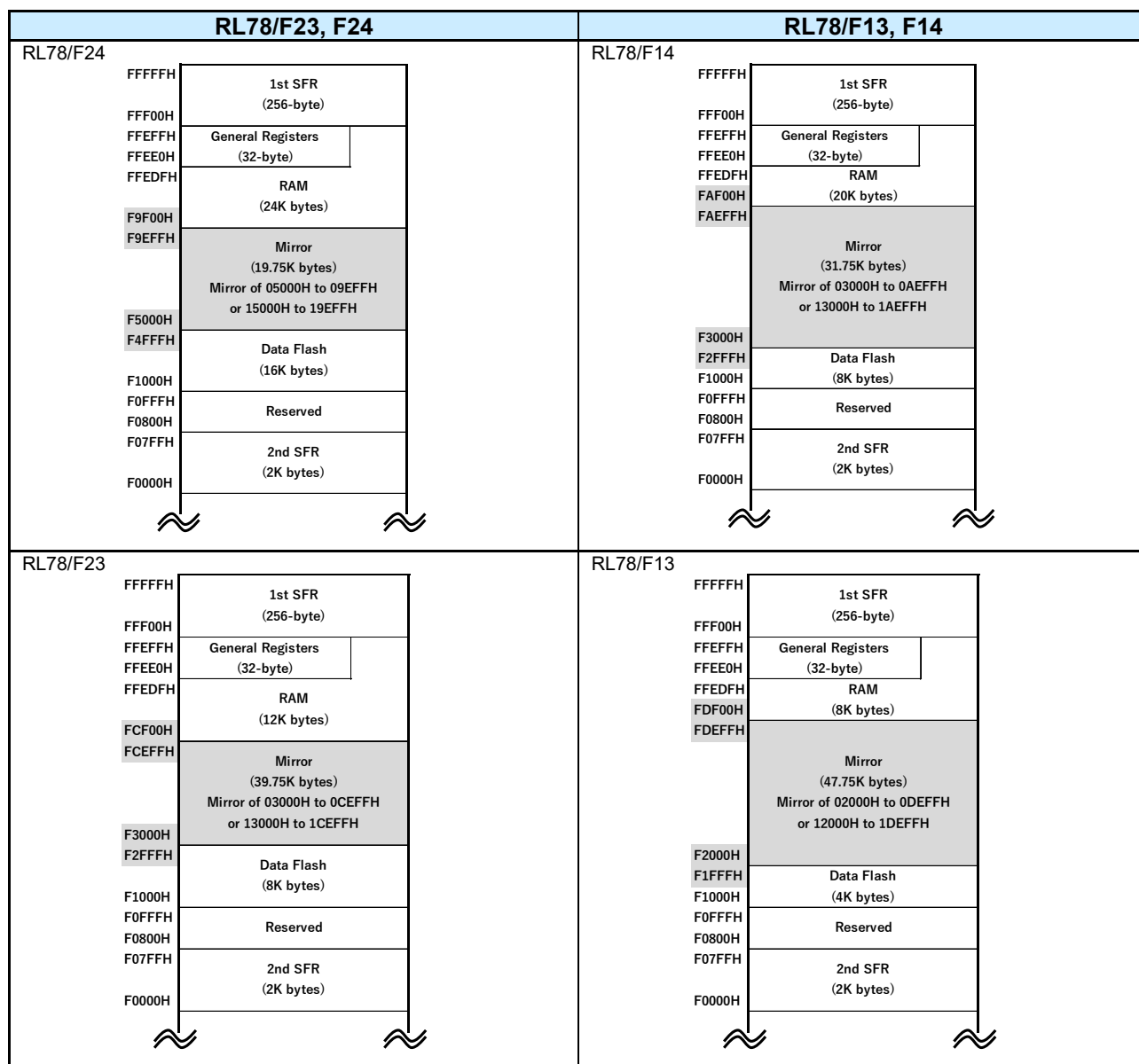


図 3-3. RL78/F23, F24 ミラー領域 [比較製品 : RL78/F13, F14]

<ポーティングのポイント>

・ ミラー領域

ミラー領域（00000H-0FFFFH または 10000H-1FFFFH のコード・フラッシュ領域を F0000H-FFFFFH の空間へミラー）は、製品により異なります。ミラー領域を使用する場合、対応する領域のコード・フラッシュ領域にミラー領域で使用するデータ・テーブルを配置してください。図 3-3 を参照ください。RAM およびデータ・フラッシュ・メモリを RL78/F13, F14 製品から増やしています。本増加に伴い、

ミラー領域で利用できる空間は減少しています。ミラー領域が不足する場合、直接コード・フラッシュ・メモリの領域をアクセスしてください。または、コード・フラッシュ・メモリから RAM 領域にデータをコピーして RAM 領域をアクセスしてください。

RL78/F23, F24 では、使用する RAM の開始アドレスを任意に設定することができます。RAMSAR レジスタに RAM の開始アドレス（ビット 15～ビット 8）を設定します（初期値 = EFH、RAM 有効範囲：FEF00H～FFEFFFH）。本設定と不正メモリ・アクセス検出機能を使用することで、未使用の RAM 領域への意図しない書き込みをガードすることが可能です。

- ・不正メモリ・アクセス検出機能により、無効 RAM 領域に書き込みを行うとリセットが発生する
- ・RAM ガード機能により、選択された 128/256/512 バイトの領域への書き込みを抑止する

以下に、RAMSAR レジスタによる RAM の有効範囲と RAM ガード機能設定例を示します。

表 3-2. RAMSAR レジスタ設定例

RAMSAR register ^{Note}	IAWCTL.GRAM[1:0] bits	Valid RAM Area	RAM Guard Space
9FH	01B (128 bytes)	F9F00H – FFEFFFH (24KB)	F9F00H – F9F7FH
	10B (256 bytes)		F9F00H – F9FFFFH
	11B (512 bytes)		F9F00H – FA0FFFH
AFH	01B (128 bytes)	FAF00H – FFEFFFH (20KB)	FAF00H – FAF7FH
	10B (256 bytes)		FAF00H – FAFFFFH
	11B (512 bytes)		FAF00H – FB0FFFH
CFH	01B (128 bytes)	FCF00H – FFEFFFH (12KB)	FCF00H – FCF7FH
	10B (256 bytes)		FCF00H – FCFFFFH
	11B (512 bytes)		FCF00H – FD0FFFH
DFH	01B (128 bytes)	FDF00H – FFEFFFH (8KB)	FDF00H – FDF7FH
	10B (256 bytes)		FDF00H – FDFFFFH
	11B (512 bytes)		FDF00H – FE0FFFH
EFH	01B (128 bytes)	FEF00H – FFEFFFH (4KB)	FEF00H – FEF7FH
	10B (256 bytes)		FEF00H – FEFFFFH
	11B (512 bytes)		FEF00H – FF0FFFH

Note. Be sure to set it within the memory range of the product to be used.

<ポーティングのポイント>

・ RAMSAR レジスタ

RL78/F23, F24 では RAMSAR レジスタにより RAM 開始アドレスを指定します。初期値は“EFH”（有効 RAM 領域：FEF00H～FFEFFFH, 4KB）になります。必ずユーザ・ソフトウェアにおいて必要な RAM 領域の設定をしてください。

・ 不正メモリ・アクセス検出領域

RL78/F23, F24 では不正メモリ・アクセス検出機能の検出対象空間に RAM の未使用空間を拡張しています。

4. ポート機能

RL78/F23, F24 と RL78/F13, F14 の I/O ポートの数は同じです。ただし、ポート機能を制御するレジスタを一部変更しています。

4.1 ポート機能比較

以下に、RL78/F23, F24 と RL78/F13, F14 の I/O ポート関連レジスタの比較を示します。

表 4-1. RL78/F23, F24 I/O ポート関連レジスタ [比較製品 : RL78/F13, F14]

Register	Register Description	RL78/F23, F24
PMx	Port mode register (Input or output mode setting)	Same as RL78/F13, F14
Px	Port register (Input or output level)	Same as RL78/F13, F14
PUx	Pull-up resistor option register (Internal pull-up setting)	Same as RL78/F13, F14
PIMx	Port input mode register (C-MOS or TTL level)	Same as RL78/F13, F14
POMx	Port output mode register (C-MOS or N-ch open drain)	Added POM32 bit from RL78/F13, F14
PMCx	Port mode control register (Digital I/O or analog I/O)	Added PMC3, 8, 9, 10 registers from RL78/F13, F14
ADPC	A/D port configuration register (Digital I/O or analog I/O)	Deleted from RL78/F13, F14 (correspond with PMCx)
PITHLx	Port input threshold control register (Schmitt 1, 3, or TTL level)	Added PITHL41, PITHL120 bits from RL78/F13, F14
PIORx	Peripheral I/O redirection register	Added PIOR9 register from RL78/F13, F14
PSRSEL	Port output slew rate register (Normal or slow)	Same as RL78/F13, F14
PSNZCNTx	SNOOZE status output control register (Output pun setting)	Same as RL78/F13, F14
PMS	Port mode select register (Read from output pin level)	Same as RL78/F13, F14

<ポーティングのポイント>

- **アナログポート選択**

端子毎に PMCx レジスタでアナログ入力ポートを設定します。アナログ入力信号の隣接ピンショート懸念される場合、アナログ入力端子間に出力 Low 開放端子を挿入することが可能です。

- **PIOR9 レジスタ追加**

PWM 出力、シリアル・インタフェース機能が同時に使用できるようにピン拡張しています。詳細は表 2-1、表 2-2 を参照ください。

5. クロック

下表に RL78/F23, F24 と RL78/F13, F14 のクロック回路比較を示します。

表 5-1. RL78/F23, F24 クロック回路 [比較製品 : RL78/F13, F14]

Clock Generator	RL78/F23, F24	RL78/F13, F14
X1 clock	2MHz to 20MHz	1MHz to 20MHz
XT1 clock	Same as RL78/F13, F14	32.768kHz
PLL circuit	Max. output frequency: 80MHz	Max. output frequency: 64MHz
High-speed OCO	2MHz to 80MHz	1MHz to 64MHz
Low-speed OCO	Same as RL78/F13, F14	15kHz
Low-speed OCO for WDT	Same as RL78/F13, F14	15kHz

5.1 PLL クロック

RL78/F23, F24 の PLL クロック回路は 80MHz まで出力クロックを拡張しています。CAN-FD 通信機能 (RL78/F24 のみ) や Timer RDe を使用する場合、最大 80MHz の PLL クロックまたは高速 OCO を使用できます。本節では RL78/F23, F24 の PLL クロックの仕様を示します。

表 5-2. RL78/F23, F24 PLL クロック設定

X1 Clock	X1 Clock Divider (FMAINDIV)	PLL Multiplier (PLLMULA, PLLMUL)	PLL Divider (PLLDIV0, FPLLDIV)	PLL Frequency
4MHz	00B (×1/1)	11B (×20)	01B (×1/1)	80MHz
	00B (×1/1)	11B (×20)	00B (×1/2)	40MHz
8MHz	00B (×1/1)	10B (×10)	01B (×1/1)	80MHz
	00B (×1/1)	01B (×16)	00B (×1/2)	64MHz
	00B (×1/1)	00B (×12)	00B (×1/2)	48MHz
	00B (×1/1)	10B (×10)	00B (×1/2)	40MHz
	00B (×1/1)	01B (×16)	10B (×1/4)	32MHz
	00B (×1/1)	00B (×12)	10B (×1/4)	24MHz
16MHz	10B (×1/2)	10B (×10)	01B (×1/1)	80MHz
	10B (×1/2)	01B (×16)	00B (×1/2)	64MHz
	10B (×1/2)	00B (×12)	00B (×1/2)	48MHz
	10B (×1/2)	10B (×10)	00B (×1/2)	40MHz
	10B (×1/2)	01B (×16)	10B (×1/4)	32MHz
	10B (×1/2)	00B (×12)	10B (×1/4)	24MHz
20MHz	11B (×1/4)	01B (×16)	01B (×1/1)	80MHz
	11B (×1/4)	01B (×16)	00B (×1/2)	40MHz

Caution: Bit values other than above are prohibited.

Remarks: FMAINDIV, FPLLDIV: Bits of the CKSEL register
PLLMULA, PLLMUL, PLLDIV0: Bits of the PLLCTL register

<ポーティングのポイント>

- **PLL 回路使用上の注意点**

PLL 回路を使用する場合、必ず上記表で示すクロックから選択してください。

5.2 高速オンチップ・オシレータ周波数選択

高速オンチップ・オシレータ周波数はユーザ・オプション・バイト (000C2H)、および HOCODIV レジスタで選択します。

RL78/F23, F24 では、最大動作周波数拡張に伴い高速オンチップ・オシレータ周波数として 80MHz を選択できます。以下に RL78/F23, F24 と RL78/F13, F14 の高速オンチップ・オシレータの比較を示します。

表 5-3. RL78/F23, F24 高速オンチップ・オシレータ [比較製品 : RL78/F13, F14]

HOCO DIV2	HOCO DIV1	HOCO DIV0	RL78/F23, F24				RL78/F13, F14			
			High-speed on-chip oscillator frequency (f_{IH})				High-speed on-chip oscillator frequency (f_{IH})			
			32 MHz base	40 MHz base	64 MHz base	80 MHz base	24 MHz base	32 MHz base	48 MHz base	64 MHz base
			FRQSEL4 = 0		FRQSEL4 = 1		FRQSEL4 = 0		FRQSEL4 = 1	
			FRQSEL3 = 0	FRQSEL3 = 1	FRQSEL3 = 0	FRQSEL3 = 1	FRQSEL3 = 0	FRQSEL3 = 1	FRQSEL3 = 0	FRQSEL3 = 1
0	0	0	32 MHz	40 MHz	64 MHz	80 MHz	24 MHz	32 MHz	48 MHz	64 MHz
0	0	1	16 MHz	20 MHz	32 MHz	40 MHz	12 MHz	16 MHz	24 MHz	32 MHz
0	1	0	8 MHz	10 MHz	16 MHz	20 MHz	6 MHz	8 MHz	12 MHz	16 MHz
0	1	1	4 MHz	5 MHz	8 MHz	10 MHz	3 MHz	4 MHz	6 MHz	8 MHz
1	0	0	2 MHz	prohibited	4 MHz	5 MHz	prohibited	2 MHz	prohibited	4 MHz
1	0	1	prohibited	prohibited	prohibited	prohibited	prohibited	1 MHz	prohibited	2 MHz
Settings other than the above are prohibited.										

Remarks: HOCODIV[2:0]: Bits of the HOCODIV register
FRQSEL4, 3: Bits of the User Option Byte (000C2H/040C2H)

<ポーティングのポイント>

- 高速オンチップ・オシレータ周波数 (f_{IH}) 選択の設定**
 高速オンチップ・オシレータ周波数はユーザ・オプション・バイト (000C2H/040C2H) の FRQSEL[4:0] ビットと HOCODIV レジスタにより選択します。使用したい周波数に合わせてユーザ・オプション・バイト (000C2H/040C2H) を設定してください。
- FRQSEL3=0 時の PLL クロックの設定**
 FRQSEL3=0 (64/32/16/8/4/2 MHz 選択) 設定時、かつ CPU/周辺ハードウェア・クロック (f_{CLK}) に PLL クロックを選択する場合、 f_{CLK} の周波数を 40 MHz に選択しないでください。

6. タイマ機能

RL78/F23, F24 のタイマ機能は、最大動作周波数を拡張しています。また、タイマ RDe は従来の機能に加え PWM 出力制御機能を拡張しています。以下に、RL78/F23, F24 と RL78/F13, F14 のタイマ機能の比較を示します。

表 6-1. RL78/F24 タイマ機能 [比較製品 : RL78/F14]

Timer Function	RL78/F24	RL78/F14
Timer Array Unit (TAU)	16-bit × 16ch Operating frequency: 40MHz	16-bit × 16ch Operating frequency: 32MHz
Timer RD	16-bit × 2ch (Timer RDe) Operating frequency: 80MHz with PWMOPA, Dithering/Gate control	16-bit × 2ch Operating frequency: 64MHz
Timer RJ	16-bit × 1ch Operating frequency: 40MHz	16-bit × 1ch Operating frequency: 32MHz
Real-time Clock	1ch	1ch

表 6-2. RL78/F23 タイマ機能 [比較製品 : RL78/F13]

Timer Function	RL78/F23	RL78/F13
Timer Array Unit (TAU)	16-bit × 12ch Operating frequency: 40MHz	16-bit × 12ch Operating frequency: 32MHz
Timer RD	16-bit × 2ch (Timer RDe) Operating frequency: 80MHz with PWMOPA, Dithering/Gate control	16-bit × 2ch Operating frequency: 64MHz
Timer RJ	16-bit × 1ch Operating frequency: 40MHz	16-bit × 1ch Operating frequency: 32MHz
Real-time Clock	1ch	1ch

表 6-3. RL78/F23, F24 のタイマ RDe 機能

Timer RDe Features		RL78/F23, F24 Timer RDe
Input capture function		Same as RL78/F13, F14
Output compare function		Same as RL78/F13, F14
PWM function	Reset synchronous PWM mode	Same as RL78/F13, F14
	Complementary PWM mode	Same as RL78/F13, F14
	PWM3 mode	Same as RL78/F13, F14
	Extended PWM mode	Dithering function, Gate function, Reset start function
	Extended complementary PWM mode	Asymmetric PWM pulse control, Interrupt and A/D trigger signal decimation function
PWM output forced cutoff function		PWMOPA
A/D trigger		The following A/D trigger signals have been added from RL78/F13, F14. • INTTRD0_IFA, INTTRD1_IFA, INTTRD1_IFB, INTTDR1_UDF, INTTRD_ADTRG

<ポーティングのポイント>

- タイマのチャンネル数

チャンネル数は、RL78/F13→RL78F23、RL78F14→RL78/F24 それぞれにおいて同じです。最大動作周波数拡張に伴い、各タイマのカウントレジスタやクロック源の設定を行ってください。

- タイマ RDe 拡張機能

RL78/F23, F24 のタイマ RDe は、RL78/F13, F14 のタイマ RD から機能拡張しています。従来の仕様はそのままに、拡張相補 PWM モード（左右非対称の PWM 制御）、拡張 PWM モード（ディザリング機能、ゲート機能、リセット・スタート機能）、および PWM 出力遮断機能（PWMOPA）の機能を拡張しています。また、最大動作周波数を拡張することで、タイマの分解能を向上しています。

7. シリアル・インタフェース機能

RL78/F24 は、CAN-FD に対応した RS-CANFD lite を搭載しています。以下に、RL78/F23, F24 と RL78/F13, F14 のシリアル・インタフェース機能の比較を示します。

表 7-1. RL78/F24 シリアル I/F [比較製品 : RL78/F14]

Serial I/F	RL78/F24	RL78/F14
Serial Array Unit (SAU)	CSI/Simplified-I ² C/UART: 4ch/4ch/2ch	CSI/Simplified-I ² C/UART: 4ch/4ch/2ch
Multimaster I ² C (IICA)	1ch	1ch
LIN/UART module (RLIN3)	2ch	2ch
CAN interface	RS-CANFD lite: 1ch	RS-CAN lite: 1ch

表 7-2. RL78/F23 シリアル I/F [比較製品 : RL78/F13]

Serial I/F	RL78/F23	RL78/F13
Serial Array Unit (SAU)	CSI/Simplified-I ² C/UART: 4ch/4ch/2ch	CSI/Simplified-I ² C/UART: 4ch/4ch/2ch
Multimaster I ² C (IICA)	1ch	1ch
LIN/UART module (RLIN3)	1ch	1ch
CAN interface	-	-

表 7-3. RL78/F24 CAN インタフェース [比較製品 : RL78/F14]

Item	RL78/F24	RL78/F14
Module name	RS-CANFD lite	RS-CAN lite
Protocol	ISO11898-1(2015) compliant Using CAN-FD frames is selectable by switching interface modes.	ISO11898-1 compliant
Communication speed	- Classical CAN only mode Maximum 1 Mbps - CAN-FD mode and CAN-FD only mode Data bit rate: max.5 Mbps	Classical CAN only mode Maximum 1 Mbps
Buffer	20 buffers in total - Individual buffers: 4 buffers (4 buffers for one channel) - Shared buffers: 16 buffers - CAN RAM ECC included	20 buffers in total - Individual buffers: 4 buffers (4 buffers for one channel) - Shared buffers: 16 buffers
Interrupt source	8 sources - Global (3 sources) Added: CAN global RXMB receive interrupt - Channel (3 sources/channel) - Wakeup detection - CAN RAM ECC detection	6 sources - Global (2 sources) - Channel (3 sources/channel) - Wakeup detection
CAN clock source	Selects the clock obtained by frequency- f_{CLK} or the X1 clock (f_X).	Selects the clock obtained by frequency- f_{CLK} or the X1 clock (f_X).
Test function	Test function for user evaluation - Basic test mode - Listen-only mode - Self-test mode 0 (external loopback) - Self-test mode 1 (internal loopback) - Restricted operation mode	Test function for user evaluation - Listen-only mode - Self-test mode 0 (external loopback) - Self-test mode 1 (internal loopback)

<ポーティングのポイント>

- シリアル I/F のチャンネル数

チャンネル数は、RL78/F13→RL78F23、RL78F14→RL78/F24 それぞれにおいて同じです。最大動作周波数拡張に伴い、各通信速度の設定を行ってください。

- CAN-FD モジュール

CAN-FD モジュールを使用する場合、必ず供給するクロックを「 $f_{MP}/2 = f_{CLK} \geq f_{CAN}$ 」としてください（例： $f_{MP}=80\text{MHz}$, $f_{CLK}=40\text{MHz}$, $f_{CAN}=40\text{MHz}$ ）。レジスタはウィンドウ方式を採用しています。ウィンドウを切り替えて対応するレジスタにアクセスしてください。

8. アナログ機能

RL78/F23, F24 はアナログ機能として、A/D コンバータ、D/A コンバータ、コンパレータを持ちます。D/A コンバータに使用上の差異はありません。本章では、A/D コンバータおよびコンパレータ機能における RL78/F13, F14 との差異を示します。なお、D/A コンバータ、コンパレータの機能は RL78/F24 および RL78/F14 のみに搭載しています。

8.1 A/D コンバータ

以下に、RL78/F23, F24 と RL78/F13, F14 の A/D コンバータ機能の比較を示します。

表 8-1. RL78/F23, F24 A/D コンバータ [比較製品 : RL78/F13, F14]

A/D Converter Features	RL78/F23, F24	RL78/F13, F14
Resolution	12 bits	10 bits
Analog input channels	31ch/25ch/24ch/19ch/10ch High-speed channels: ANI0 to ANI15 Normal-speed channels: ANI16 to ANI30	31ch/25ch/20ch/18ch/10ch
Expansion input channels	• Internal reference voltage (V_{BGR})	• Internal reference voltage (V_{BGR}) • Internal temperature sensor
Operating modes	• Single scan mode • Continuous scan mode • Group scan mode (group A and B)	• One-shot conversion mode • Sequential conversion mode
A/D trigger	• Software trigger • Hardware trigger	• Software trigger • Hardware trigger (no-wait or wait mode)
Interrupt	• INTAD (A/D conversion end) • INTADGB (group B A/D conversion end)	• INTAD (A/D conversion end)
Others	Channel-dedicated S&H circuit (ANI1, ANI2)	-
	Sampling state cycle setting for each channel	-
	Self-diagnosis mode ($ANin=V_{ref}$, $V_{ref}/2$, 0)	Self-diagnosis mode ($ANin=V_{ref}$, 0)
	Addition/Average operation mode	-
	Disconnection detection assist function	Self-diagnosis mode

<ポーティングのポイント>

- **アナログ入力チャネル**

チャネル数は、RL78/F13→RL78F23、RL78F14→RL78/F24 それぞれにおいて同じ、または拡張しています。また、ANI1, ANI2 はチャネル専用 S&H 回路を搭載しており、ハードウェア・トリガで同時サンプリングが可能です。A/D 変換速度や変換精度を重視される場合は、ANI0～ANI15 のアナログ入力チャネルを使用してください。

- **A/D データレジスタ**

RL78/F23, F24 で搭載する A/D モジュールの A/D データレジスタ（A/D 変換結果を格納）はチャネル毎に持ちます。また、A/D 変換結果を格納時にレジスタの右詰め（ビット 0～11 に格納）または左詰め（ビット 4～15 に格納）を選択することができます。

- **A/D コンバータ関連レジスタ**

RL78/F24 で搭載する A/D モジュールのレジスタはウィンドウ方式です。レジスタをアクセスする際はウィンドウを切り替えて実行ください。なお、ANI0～ANI7 の A/D データレジスタはミラーレジスタとして、ウィンドウ設定不要でアクセスできます。ソフトウェアの速度を向上させたい場合は、ANI0～ANI7 のチャネルを優先して使用ください。

8.2 コンパレータ (RL78/F24 Only)

以下に、RL78/F24 と RL78/F14 のコンパレータ機能の比較を示します。

表 8-2. RL78/F24 コンパレータ [比較製品 : RL78/F14]

Function		RL78/F24	RL78/F14
Port Control Register		PMC8	ADPC
Comparator Input Port	IVCMP00	P82 / ANI2 / IVCMP00	P81 / ANI3 / IVCMP00
	IVCMP01	P83 / ANI3 / IVCMP01	P82 / ANI4 / IVCMP01
	IVCMP02	P84 / ANI4 / IVCMP02	P83 / ANI5 / IVCMP02
	IVCMP03	P85 / ANI5 / IVCMP03 / IVREF0	P84 / ANI6 / IVCMP03
	IVREF0		P85 / ANI7 / IVREF0

<ポーティングのポイント>

- コンパレータ入力端子

RL78/F24 では P81 端子にコンパレータ入力端子を配置していません。また、P85 の IVREF0 入力を使用される場合、IVCMP03 入力は同時に使用できません。コンパレータ機能を使用する場合は、端子割り当てに注意ください。

9. 安全機能

下表に RL78/F23, F24 と RL78/F13, F14 の安全機能に対する機能比較を示します。

表 9-1. RL78/F23, F24 安全機能 [比較製品 : RL78/F13, F14]

Safety Features	RL78/F23, F24	RL78/F13, F14
Window watchdog timer	Same as RL78/F13, F14	with WWDT
Illegal instruction execution detection function	Same as RL78/F13, F14	with illegal instruction detection
Flash memory CRC operation function	Same as RL78/F13, F14	with Flash memory CRC
General-purpose CRC function	Same as RL78/F13, F14	with general-purpose CRC
RAM ECC (1-bit correction/ 2-bit detection)	Same as RL78/F13, F14	with RAM ECC
Invalid memory access detection function	Same as RL78/F13, F14, added RAM start address setting register	with invalid memory access detection
Frequency detection function	Same as RL78/F13, F14	with frequency detection
Clock monitor function	Added self-diagnosis mode from RL78/F13, F14	with clock monitor function
Stack pointer monitor function	Same as RL78/F13, F14	with stack pointer monitor
I/O port output level detection function	Same as RL78/F13, F14	with output port monitoring function
A/D test function	Disconnection assist (pre-charge/discharge → Target pin A/D conversion) Self-diagnosis (VREF, VREF/2, 0V)	Disconnection assist (VREFL A/D conversion → Target pin A/D conversion) Self-diagnosis (VREFH, VREFL)
SFR, RAM guard function	Same as RL78/F13, F14, added RAM start address setting register	with memory guard function
Code Flash memory ECC function	Yes (1-bit correction, bit error detection, accumulation error detection)	No
CAN RAM ECC (1-bit correction / 2-bit detection)	Yes (only RL78/F24 product)	No

9.1 プロテクト機能

以下に、RL78/F23, F24 と RL78/F13, F14 の SFR ガード機能の比較を示します。

表 9-2. RL78/F23, F24 SFR ガード機能 [比較製品 : RL78/F13, F14]

SFR Guard Function	RL78/F23, F24 Guarded SFRs	RL78/F13, F14 Guarded SFRs
Port function SFR guard controlled by IAWCTL.GPORT bit	PMxx, PUxx, PIMxx, POMxx, PMCxx, PITHLxx, PIORx ^{Note}	PMxx, PUxx, PIMxx, POMxx, PMCxx, PITHLxx, PIORx ^{Note} ADPC
Interrupt function SFR guard controlled by IAWCTL.GINT bit	IFxx, MKxx, PRxx, EGPx, EGNx	IFxx, MKxx, PRxx, EGPx, EGNx
Clock control function SFR guard controlled by IAWCTL.GCSC bit	CMC, CSC, OSTS, CKC, PERx, OSMC, LVIM, LVIS, CANCKSEL, LINCKSEL, CKSEL, PLLCTL, MDIV, RTCCL, POCRES, STPSTC CLMTES, ADCKS	CMC, CSC, OSTS, CKC, PERx, OSMC, LVIM, LVIS, CANCKSEL, LINCKSEL, CKSEL, PLLCTL, MDIV, RTCCL, POCRES, STPSTC

Note. Pxx (Port register) is not guarded.

<ポーティングのポイント>

- ・ ガード対象の SFR

上記の通り、ガード対象として削除された SFR と追加となった SFR があります。

10. その他機能

10.1 ELC (RL78/F24 Only)

以下に、RL78/F24 と RL78/F14 の ELC 機能の比較を示します。

表 10-1. RL78/F24 ELC 機能（イベント） [比較製品：RL78/F14]

Event	Event Source Trigger	Trigger Control Register	RL78/F24	RL78/F14
INTP0	INTP0 (Pin edge detection)	ELSELR00	○	○
INTP1	INTP1 (Pin edge detection)	ELSELR01	○	○
INTP2	INTP2 (Pin edge detection)	ELSELR02	○	○
INTP3	INTP3 (Pin edge detection)	ELSELR03	○	○
INTP4	INTP4 (Pin edge detection)	ELSELR04	○	○
INTP5	INTP5 (Pin edge detection)	ELSELR05	○	○
INTKR	INTKR (Key return function interrupt)	ELSELR06	○	○
INTRTC	INTRTC (RTC function interrupt)	ELSELR07	○	○
INTTRD0	INTTRD0_IFA (Timer RD0 interrupt)	ELSELR08	○	○
INTTRD0	INTTRD0_IFB (Timer RD0 interrupt)	ELSELR09	○	○
INTTRD1	INTTRD1_IFA (Timer RD1 interrupt)	ELSELR10	○	○
INTTRD1	INTTRD1_IFB (Timer RD1 interrupt)	ELSELR11	○	○
INTTRD1	INTTRD1_UDF (Timer RD1 interrupt)	ELSELR12	○	○
INTTRJ0	INTTRJ0 (Timer RJ0 interrupt)	ELSELR13	○	○
INTTM00	INTTM00 (TAU0 ch0 interrupt)	ELSELR14	○	○
INTTM01	INTTM01 (TAU0 ch1 interrupt)	ELSELR15	○	○
INTTM02	INTTM02 (TAU0 ch2 interrupt)	ELSELR16	○	○
INTTM03	INTTM03 (TAU0 ch3 interrupt)	ELSELR17	○	○
INTTM04	INTTM04 (TAU0 ch4 interrupt)	ELSELR18	○	○
INTCMP0	INTCMP0 (Comparator detection)	ELSELR19	○	○
INTTM05	INTTM05 (TAU0 ch5 interrupt)	ELSELR20	○	○
INTTM06	INTTM06 (TAU0 ch6 interrupt)	ELSELR21	○	○
INTTM07	INTTM07 (TAU0 ch7 interrupt)	ELSELR22	○	○
INTTM10	INTTM10 (TAU1 ch0 interrupt)	ELSELR23	○	○
INTTM11	INTTM11 (TAU1 ch1 interrupt)	ELSELR24	○	○
INTTM12	INTTM12 (TAU1 ch2 interrupt)	ELSELR25	○	○

表 10-2. RL78/F24 ELC 機能（リンク先） [比較製品：RL78/F14]

Link Destination Function	Operation	ELSELRn[3:0]	RL78/F24	RL78/F14
A/D Converter	A/D conversion starts	0001B	○	○
TAU0 channel.0	Delay counter. Input pulse interval measurement.	0010B	○	○
TAU0 channel.1	Delay counter. Input pulse interval measurement.	0011B	○	○
Timer RJ	Count source for Timer RJ	0100B	○	○
Timer RD 0	TRDIOD0 input capture. Pulse output cutoff	0101B	○	○
Timer RD 1	TRDIOD1 input capture. Pulse output cutoff	0110B	○	○
D/A Converter	DA0 real-time output	0111B	○	○
TAU0 channel.2	Delay counter. Input pulse interval measurement.	1000B	○	○
TAU0 channel.3	Delay counter. Input pulse interval measurement.	1001B	○	○
PWMOPA	Pulse output cutoff	1010B	○	-

<ポーティングのポイント>

- PWMOPA (Pulse Output Cutoff) の追加

リンク先周辺機能に PWMOPA（タイマ RDe PWM 出力遮断機能）を追加しました。

10.2 AAU (Application Accelerator Unit)

以下に、RL78/F23, F24 で追加した AAU 機能について示します。

表 10-3. RL78/F23, F24 AAU 機能

No.	AAU Algorithm Mode	Data Type	Execution Time ^{Note 1}	RL78/ F23, F24	RL78/ F13, F14
1	Sine operation	Input, Output: 16-bit (integer)	1 clock	○	-
2	Cosine operation	Input, Output: 16-bit (integer)	1 clock	○	-
3	Clarke and Park transformation (for FOC controls) ^{Note 2}	Input, Output: 16-bit (integer)	7 clocks	○	-
4	Inverse Park (I-Park) transformation (for FOC controls)	Input, Output: 16-bit (integer)	6 clocks	○	-
5	Inverse Clarke (I-Clarke) transformation (for FOC controls) ^{Note 2}	Input, Output: 16-bit (integer)	5 clocks	○	-
6	PI control for motor (for FOC controls)	Input, Output: 16-bit (integer)	15 clocks	○	-
7	Clarke & Park transformation and PI control for motor (for FOC controls) ^{Note 2}	Input, Output: 16-bit (integer)	22 clocks	○	-
8	I-Park & I-Clarke transformation (for FOC controls) ^{Note 2}	Input, Output: 16-bit (integer)	11 clocks	○	-
9	PI control for DC/DC control	Input, Output: 16-bit (integer)	6 clocks / ch	○	-
10	Multiply: 32-bit × 32-bit = 64-bit	Input: 32-bit (integer), Output: 64-bit (integer)	5 clocks	○	-

Notes 1. If STM=1 (Software trigger), the execution time is added by 1 cycle.
2. The AAU supports both algorithms, power invariant transformation and amplitude invariant transformation.

<ポーティングのポイント>

- **Application Accelerator Unit (AAU)**

AAU は RL78/F23, F24 で追加した新機能です。本機能を使用することで 32 ビット乗算等ソフトウェアの高速化をすることができます。

11. 割り込み

RL78/F23, F24 では、RL78/F13, F14 からいくつかの割り込みを追加しています。下表に、RL78/F24 と RL78/F14、RL78/F23 と RL78/F13 それぞれの割り込み機能の比較を示します。

表 11-1. RL78/F24 割り込み一覧 [比較製品 : RL78/F14] (1/2)

Vector Address	Interrupt Factor	RL78/F24					RL78/F14				
		100 QFP	80 QFP	64 QFP	48 QFP	32 QFN	100 QFP	80 QFP	64 QFP	48 QFP	32 QFN
0000H	RESET/POR/LVD/WDT/TRAP/IAW/CLM	○	○	○	○	○	○	○	○	○	○
0002H	Reserved	-	-	-	-	-	-	-	-	-	-
0004H	INTWDTI (Watchdog timer interval)	○	○	○	○	○	○	○	○	○	○
0006H	INTLVI (Voltage detection)	○	○	○	○	○	○	○	○	○	○
0008H	INTP0 (Pin edge detection)	○	○	○	○	○	○	○	○	○	○
000AH	INTP1 (Pin edge detection)	○	○	○	○	○	○	○	○	○	○
000CH	INTP2 (Pin edge detection)	○	○	○	○	○	○	○	○	○	○
000EH	INTP3 (Pin edge detection)	○	○	○	○	○	○	○	○	○	○
0010H	INTP4 (Pin edge detection)	○	○	○	○	○	○	○	○	○	○
	INTSPM (Stack pointer overflow / underflow)	○	○	○	○	○	○	○	○	○	○
0012H	INTP5 (Pin edge detection)	○	○	○	○	○	○	○	○	○	○
	INTCMP0 (Comparator detection)	○	○	○	○	○	○	○	○	○	○
0014H	INTP13 (Pin edge detection)	○	○	-	-	-	○	○	-	-	-
	INTCLM (PLL clock stop detection)	○	○	○	○	○	○	○	○	○	○
0016H	INTST0/INTCSI00/INTIIC00 (SAU0 ch0 interrupt)	○	○	○	○	○	○	○	○	○	○
0018H	INTSR0/INTCSI01/INTIIC01 (SAU0 ch1 interrupt)	○	○	○	○	○	○	○	○	○	○
001AH	INTTRD0 (Timer RD0 interrupt)	○	○	○	○	○	○	○	○	○	○
001CH	INTTRD1 (Timer RD1 interrupt)	○	○	○	○	○	○	○	○	○	○
001EH	INTTRJ0 (Timer RJ0 interrupt)	○	○	○	○	○	○	○	○	○	○
0020H	INTRAM (RAM ECC detection)	○	○	○	○	○	○	○	○	○	○
0022H	INTLIN0TRM (LIN0 transmission)	○	○	○	○	○	○	○	○	○	○
0024H	INTLIN0RVC (LIN0 reception)	○	○	○	○	○	○	○	○	○	○
0026H	INTLIN0STA/INTLIN0 (LIN0 interrupt)	○	○	○	○	○	○	○	○	○	○
0028H	INTIICA0 (Multimaster I2C interrupt)	○	○	○	○	○	○	○	○	○	○
002AH	INTP8 (Pin edge detection)	○	○	○	○	-	○	○	○	○	-
	INTRTC (RTC interrupt)	○	○	○	○	○	○	○	○	○	○
002CH	INTTM00 (TAU0 ch0 interrupt)	○	○	○	○	○	○	○	○	○	○
002EH	INTTM01 (TAU0 ch1 interrupt)	○	○	○	○	○	○	○	○	○	○
0030H	INTTM02 (TAU0 ch2 interrupt)	○	○	○	○	○	○	○	○	○	○
0032H	INTTM03 (TAU0 ch3 interrupt)	○	○	○	○	○	○	○	○	○	○
0034H	INTAD (A/D interrupt)	○	○	○	○	○	○	○	○	○	○
0036H	INTP6 (Pin edge detection)	○	○	○	○	-	○	○	○	○	-
	INTTM11H (TAU1 ch1 8-bit timer interrupt)	○	○	○	○	○	○	○	○	○	○
0038H	INTP7 (Pin edge detection)	○	○	○	○	-	○	○	○	○	-
	INTTM13H (TAU1 ch3 8-bit timer interrupt)	○	○	○	○	○	○	○	○	○	○
003AH	INTP9 (Pin edge detection)	○	○	○	○	-	○	○	○	○	-
	INTTM01H (TAU0 ch1 8-bit timer interrupt)	○	○	○	○	○	○	○	○	○	○
003CH	INTP10 (Pin edge detection)	○	○	○	-	-	○	○	○	-	-
	INTTM03H (TAU0 ch3 8-bit timer interrupt)	○	○	○	○	○	○	○	○	○	○
003EH	INTST1/INTCSI10/INTIIC10 (SAU1 ch0 interrupt)	○	○	○	○	○	○	○	○	○	○

表 11-1. RL78/F24 割り込み一覧 [比較製品 : RL78/F14] (2/2)

Vector Address	Interrupt Factor	RL78/F24					RL78/F14				
		100 QFP	80 QFP	64 QFP	48 QFP	32 QFN	100 QFP	80 QFP	64 QFP	48 QFP	32 QFN
0040H	INTSR1 (SAU1 UART reception interrupt)	○	○	○	○	○	○	○	○	○	○
	INTCSI11/INTIIC11 (SAU1 ch1 interrupt)	○	○	○	○	-	○	○	○	○	-
0042H	INTTM04 (TAU0 ch4 interrupt)	○	○	○	○	○	○	○	○	○	○
0044H	INTTM05 (TAU0 ch5 interrupt)	○	○	○	○	○	○	○	○	○	○
0046H	INTTM06 (TAU0 ch6 interrupt)	○	○	○	○	○	○	○	○	○	○
0048H	INTTM07 (TAU0 ch7 interrupt)	○	○	○	○	○	○	○	○	○	○
004AH	INTP11 (Pin edge detection)	○	○	○	-	-	○	○	○	-	-
	INTLIN0WUP (LIN0 wakeup interrupt)	○	○	○	○	○	○	○	○	○	○
004CH	INTKR (Key return function interrupt)	○	○	○	○	○	○	○	○	○	○
	INTRCAN0RVC (CAN0 channel receive interrupt)	○	○	○	○	○	-	-	-	-	-
004EH	INTRCAN0ERR (CAN0 channel error interrupt)	○	○	○	○	○	○	○	○	○	○
0050H	INTRCAN0WUP (CAN0 wakeup interrupt)	○	○	○	○	○	○	○	○	○	○
0052H	INTRCAN0CFR (CAN0 transmit/ receive FIFO receive interrupt)	○	○	○	○	○	○	○	○	○	○
0054H	INTRCAN0TRM (CAN0 channel transmit interrupt)	○	○	○	○	○	○	○	○	○	○
0056H	INTRCANGRR (CAN0 global receive FIFO interrupt)	○	○	○	○	○	○	○	○	○	○
0058H	INTRCANGERR (CAN0 global error interrupt)	○	○	○	○	○	○	○	○	○	○
005AH	INTTM10 (TAU1 ch0 interrupt)	○	○	○	○	○	○	○	○	○	○
005CH	INTTM11 (TAU1 ch1 interrupt)	○	○	○	○	○	○	○	○	○	○
005EH	INTTM12 (TAU1 ch2 interrupt)	○	○	○	○	○	○	○	○	○	○
0060H	INTTM13 (TAU1 ch3 interrupt)	○	○	○	○	○	○	○	○	○	○
0062H	Reserved	-	-	-	-	-	-	-	-	-	-
0064H	INTP12 (Pin edge detection)	○	○	○	-	-	○	○	○	-	-
	INTLIN1WUP (LIN1 wakeup interrupt)	○	○	○	○	○	○	○	○	○	○
0066H	INTLIN1TRM (LIN1 transmission interrupt)	○	○	○	○	○	○	○	○	○	○
0068H	INTLIN1RVC (LIN1 reception interrupt)	○	○	○	○	○	○	○	○	○	○
006AH	INTLIN1STA/INTLIN1 (LIN1 interrupt)	○	○	○	○	○	○	○	○	○	○
006CH	INTTM14 (TAU1 ch4 interrupt)	○	○	○	○	○	○	○	○	○	○
006EH	INTTM15 (TAU1 ch5 interrupt)	○	○	○	○	○	○	○	○	○	○
0070H	INTTM16 (TAU1 ch6 interrupt)	○	○	○	○	○	○	○	○	○	○
0072H	INTTM17 (TAU1 ch7 interrupt)	○	○	○	○	○	○	○	○	○	○
0074H	Reserved	-	-	-	-	-	-	-	-	-	-
0076H	Reserved	-	-	-	-	-	-	-	-	-	-
0078H	INTADGB (A/D (group-B) interrupt)	○	○	○	○	○	-	-	-	-	-
007AH	INTGRAM (RAM for RS-CANFD lite ECC 1-bit / 2-bit error detection)	○	○	○	○	○	-	-	-	-	-
007CH	INTR0M (Code Flash bit error detection)	○	○	○	○	○	-	-	-	-	-
007EH	BRK (BRK instruction interrupt)	○	○	○	○	○	○	○	○	○	○

表 11-2. RL78/F23 割り込み一覧 [比較製品 : RL78/F13] (1/2)

Vector Address	Interrupt Factor	RL78/F23				RL78/F13			
		80 QFP	64 QFP	48 QFP	32 QFN	80 QFP	64 QFP	48 QFP	32 QFN
0000H	RESET/POR/LVD/WDT/TRAP/IAW/CLM	○	○	○	○	○	○	○	○
0002H	Reserved	-	-	-	-	-	-	-	-
0004H	INTWDTI (Watchdog timer interval)	○	○	○	○	○	○	○	○
0006H	INTLVI (Voltage detection)	○	○	○	○	○	○	○	○
0008H	INTP0 (Pin edge detection)	○	○	○	○	○	○	○	○
000AH	INTP1 (Pin edge detection)	○	○	○	○	○	○	○	○
000CH	INTP2 (Pin edge detection)	○	○	○	○	○	○	○	○
000EH	INTP3 (Pin edge detection)	○	○	○	○	○	○	○	○
0010H	INTP4 (Pin edge detection)	○	○	○	○	○	○	○	○
	INTSPM (Stack pointer overflow / underflow)	○	○	○	○	○	○	○	○
0012H	INTP5 (Pin edge detection)	○	○	○	○	○	○	○	○
	INTCMP0 (Comparator detection)	-	-	-	-	-	-	-	-
0014H	INTP13 (Pin edge detection)	○	-	-	-	○	-	-	-
	INTCLM (PLL clock stop detection)	○	○	○	○	○	○	○	○
0016H	INTST0/INTCSI00/INTIIC00 (SAU0 ch0 interrupt)	○	○	○	○	○	○	○	○
0018H	INTSR0/INTCSI01/INTIIC01 (SAU0 ch1 interrupt)	○	○	○	○	○	○	○	○
001AH	INTTRD0 (Timer RD0 interrupt)	○	○	○	○	○	○	○	○
001CH	INTTRD1 (Timer RD1 interrupt)	○	○	○	○	○	○	○	○
001EH	INTTRJ0 (Timer RJ0 interrupt)	○	○	○	○	○	○	○	○
0020H	INTRAM (RAM ECC detection)	○	○	○	○	○	○	○	○
0022H	INTLIN0TRM (LIN0 transmission)	○	○	○	○	○	○	○	○
0024H	INTLIN0RVC (LIN0 reception)	○	○	○	○	○	○	○	○
0026H	INTLIN0STA/INTLIN0 (LIN0 interrupt)	○	○	○	○	○	○	○	○
0028H	INTIICA0 (Multimaster I2C interrupt)	○	○	○	○	○	○	○	○
002AH	INTP8 (Pin edge detection)	○	○	○	-	○	○	○	-
	INTRTC (RTC interrupt)	○	○	○	○	○	○	○	○
002CH	INTTM00 (TAU0 ch0 interrupt)	○	○	○	○	○	○	○	○
002EH	INTTM01 (TAU0 ch1 interrupt)	○	○	○	○	○	○	○	○
0030H	INTTM02 (TAU0 ch2 interrupt)	○	○	○	○	○	○	○	○
0032H	INTTM03 (TAU0 ch3 interrupt)	○	○	○	○	○	○	○	○
0034H	INTAD (A/D interrupt)	○	○	○	○	○	○	○	○
0036H	INTP6 (Pin edge detection)	○	○	○	-	○	○	○	-
	INTTM11H (TAU1 ch1 8-bit timer interrupt)	○	○	○	○	○	○	○	○
0038H	INTP7 (Pin edge detection)	○	○	○	-	○	○	○	-
	INTTM13H (TAU1 ch3 8-bit timer interrupt)	○	○	○	○	○	○	○	○
003AH	INTP9 (Pin edge detection)	○	○	○	-	○	○	○	-
	INTTM01H (TAU0 ch1 8-bit timer interrupt)	○	○	○	○	○	○	○	○
003CH	INTP10 (Pin edge detection)	○	○	-	-	○	○	-	-
	INTTM03H (TAU0 ch3 8-bit timer interrupt)	○	○	○	○	○	○	○	○
003EH	INTST1/INTCSI10/INTIIC10 (SAU1 ch0 interrupt)	○	○	○	○	○	○	○	○

表 11-2. RL78/F23 割り込み一覧 [比較製品 : RL78/F13] (2/2)

Vector Address	Interrupt Factor	RL78/F23				RL78/F13			
		80 QFP	64 QFP	48 QFP	32 QFN	80 QFP	64 QFP	48 QFP	32 QFN
0040H	INTSR1 (SAU1 UART reception interrupt)	○	○	○	○	○	○	○	○
	INTCSI11/INTIIC11 (SAU1 ch1 interrupt)	○	○	○	-	○	○	○	-
0042H	INTTM04 (TAU0 ch4 interrupt)	○	○	○	○	○	○	○	○
0044H	INTTM05 (TAU0 ch5 interrupt)	○	○	○	○	○	○	○	○
0046H	INTTM06 (TAU0 ch6 interrupt)	○	○	○	○	○	○	○	○
0048H	INTTM07 (TAU0 ch7 interrupt)	○	○	○	○	○	○	○	○
004AH	INTP11 (Pin edge detection)	○	○	-	-	○	○	-	-
	INTLIN0WUP (LIN0 wakeup interrupt)	○	○	○	○	○	○	○	○
004CH	INTKR (Key return function interrupt)	○	○	○	○	○	○	○	○
	INTRCAN0RVC (CAN0 channel receive interrupt)	-	-	-	-	-	-	-	-
004EH	INTRCAN0ERR (CAN0 channel error interrupt)	-	-	-	-	-	-	-	-
0050H	INTRCAN0WUP (CAN0 wakeup interrupt)	-	-	-	-	-	-	-	-
0052H	INTRCAN0CFR (CAN0 transmit/ receive FIFO receive interrupt)	-	-	-	-	-	-	-	-
0054H	INTRCAN0TRM (CAN0 channel transmit interrupt)	-	-	-	-	-	-	-	-
0056H	INTRCANGRR (CAN0 global receive FIFO interrupt)	-	-	-	-	-	-	-	-
0058H	INTRCANGERR (CAN0 global error interrupt)	-	-	-	-	-	-	-	-
005AH	INTTM10 (TAU1 ch0 interrupt)	○	○	○	○	○	○	○	○
005CH	INTTM11 (TAU1 ch1 interrupt)	○	○	○	○	○	○	○	○
005EH	INTTM12 (TAU1 ch2 interrupt)	○	○	○	○	○	○	○	○
0060H	INTTM13 (TAU1 ch3 interrupt)	○	○	○	○	○	○	○	○
0062H	Reserved	-	-	-	-	-	-	-	-
0064H	INTP12 (Pin edge detection)	○	○	-	-	○	○	-	-
	INTLIN1WUP (LIN1 wakeup interrupt)	-	-	-	-	-	-	-	-
0066H	INTLIN1TRM (LIN1 transmission interrupt)	-	-	-	-	-	-	-	-
0068H	INTLIN1RVC (LIN1 reception interrupt)	-	-	-	-	-	-	-	-
006AH	INTLIN1STA/INTLIN1 (LIN1 interrupt)	-	-	-	-	-	-	-	-
006CH	INTTM14 (TAU1 ch4 interrupt)	-	-	-	-	-	-	-	-
006EH	INTTM15 (TAU1 ch5 interrupt)	-	-	-	-	-	-	-	-
0070H	INTTM16 (TAU1 ch6 interrupt)	-	-	-	-	-	-	-	-
0072H	INTTM17 (TAU1 ch7 interrupt)	-	-	-	-	-	-	-	-
0074H	Reserved	-	-	-	-	-	-	-	-
0076H	Reserved	-	-	-	-	-	-	-	-
0078H	INTADGB (A/D (group-B) interrupt)	○	○	○	○	-	-	-	-
007AH	INTCRAM (RAM for RS-CANFD lite ECC 1-bit / 2-bit error detection)	-	-	-	-	-	-	-	-
007CH	INTROM (Code Flash bit error detection)	○	○	○	○	-	-	-	-
007EH	BRK (BRK instruction interrupt)	○	○	○	○	○	○	○	○

＜ポーティングのポイント＞

・ 割り込み機能

RL78/F23, F24 では RL78/F13, F14 から割り込み機能を拡張しています。本機能追加に伴い、割り込み関連レジスタ (IFxx, MKxx, PRxx) も追加しています。追加した割り込みを使用する場合は、割り込みベクタとその割り込みの関連レジスタを設定ください。

12. スタンバイ

以下に、RL78/F23, F24 と RL78/F13, F14 のスタンバイ機能の比較を示します。

表 12-1. RL78/F23, F24 スタンバイ機能 [比較製品 : RL78/F13, F14]

Item	RL78/F23, F24	RL78/F13, F14
HALT mode	Yes	Yes
STOP mode	Yes	Yes
SNOOZE mode		
LIN/UART module (RLIN3)	Yes	Yes
A/D converter	No Use interrupt to handle with software (refer to the figure below)	Yes
DTC	Yes	Yes

RL78/F23, F24 では SNOOZE モードの A/D コンバータの動作に対応していませんが、下記のようにソフトウェアによる対応で、同等の動作が可能です。

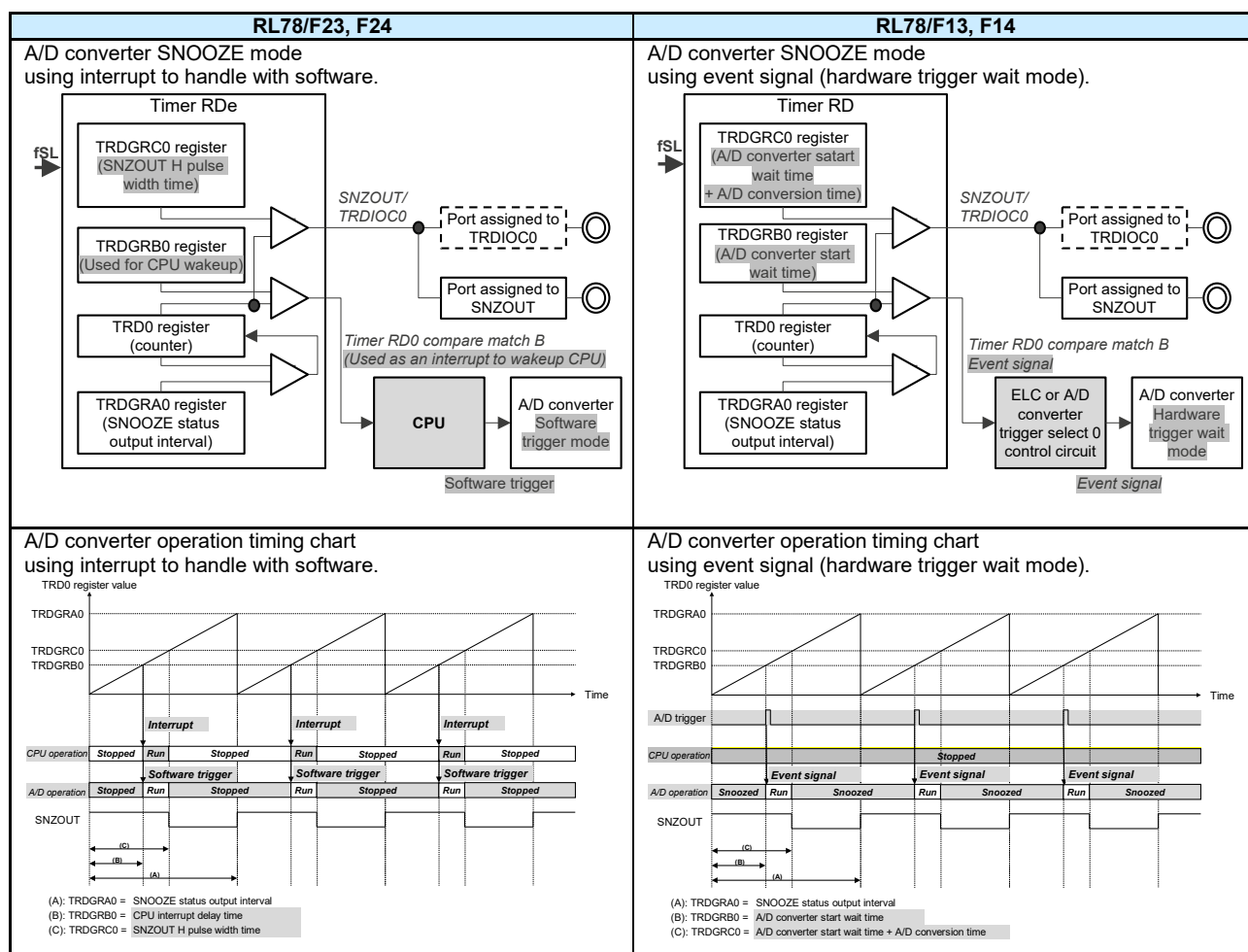


図 12-1. RL78/F23, F24 SNOOZE モード (A/D コンバータ) [比較製品 : RL78/F13, F14]

<ポーティングのポイント>

・ A/D コンバータの SNOOZE モード

RL78/F23, F24 で搭載する A/D コンバータは SNOOZE モードに対応していません。RL78/F13, F14 の SNOOZE モードと同様の使用をされる場合は、上記のソフトウェア対応例を参照ください。

13. フラッシュ・メモリ

RL78/F13, F14 ではフラッシュ・メモリの書き換えに、FSL（フラッシュ・セルフ・ライブラリ）、FDL、EEL（データ・フラッシュ・ライブラリ）を使用しましたが、RL78/F23, F24 では、ユーザ・プログラムでフラッシュ・メモリの書き換えを実施いただきます。なお、従来通り、フラッシュ書き換えソフトウェア（RFD：Renesas Flash Drivers）を提供いたします。

<ポーティングのポイント>

- ・ フラッシュ・メモリ

フラッシュ・メモリ書き換えのソフトウェアの機能安全対応は、ユーザが実施ください。RFD（Renesas Flash Drivers）は、ソースコードで提供します。

14. 開発環境

以下に、RL78/F23, F24 と RL78/F13, F14 の開発環境の比較を示します。

表 14-1. RL78/F23, F24 開発環境 [比較製品：RL78/F13, F14]

Item	RL78/F23, F24	RL78/F13, F14
Integrated Development Environment / Compiler	CS+, e ² studio / CC-RL	CS+, e ² studio / CC-RL, CA78K0R
	Embedded Workbench / IAR Compiler	Embedded Workbench / IAR Compiler
Emulator	E2, E2 Lite	IECUBE E1, E2, E2 Lite

15. 電気的特性

RL78/F23, F24 と RL78/F13, F14 の電気的特性の比較を示します。詳しくは対象製品のユーザーズマニュアルを参照ください。

15.1 電源電流特性

以下に、RL78/F24 と RL78/F14、および RL78/F23 と RL78/F13 の電源電流の比較を示します。

表 15-1 RL78/F24 電源電流特性 [比較製品 : RL78/F14]

Mode	RL78/F24		RL78/F14	
	Conditions	Supply Current Specifications	Conditions	Supply Current Specifications
Operation Mode	$f_{CLK} = 40 \text{ MHz}$, $f_{PLL} = 80 \text{ MHz}$, $f_{MX} = 20 \text{ MHz}$	Grade-3: (TYP.) 10.6 mA, (MAX.) 20.0 mA Grade-4: (TYP.) 10.6 mA, (MAX.) 20.0 mA Grade-5: (TYP.) 10.6 mA, (MAX.) 21.0 mA	$f_{CLK} = 32 \text{ MHz}$, $f_{PLL} = 64 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	L-grade: (TYP.) 6.4 mA, (MAX.) 14.0 mA
			$f_{CLK} = 24 \text{ MHz}$, $f_{PLL} = 48 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	K-grade: (TYP.) 5.0 mA, (MAX.) 12.0 mA Y-grade: (TYP.) 5.0 mA, (MAX.) 12.5 mA
HALT Mode	$f_{CLK} = 40 \text{ MHz}$, $f_{PLL} = 80 \text{ MHz}$, $f_{MX} = 20 \text{ MHz}$	Grade-3: (TYP.) 3.2 mA, (MAX.) 12.0 mA Grade-4: (TYP.) 3.2 mA, (MAX.) 12.0 mA Grade-5: (TYP.) 3.2 mA, (MAX.) 13.0 mA	$f_{CLK} = 32 \text{ MHz}$, $f_{PLL} = 64 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	L-grade: (TYP.) 1.1 mA, (MAX.) 10.0 mA
			$f_{CLK} = 24 \text{ MHz}$, $f_{PLL} = 48 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	K-grade: (TYP.) 0.9 mA, (MAX.) 8.0 mA Y-grade: (TYP.) 0.9 mA, (MAX.) 8.5 mA
STOP Mode	-	Grade-3: (TYP.) 0.6 μA , (MAX.) 115.0 μA Grade-4: (TYP.) 0.6 μA , (MAX.) 270.0 μA Grade-5: (TYP.) 0.6 μA , (MAX.) 700.0 μA	-	L-grade: Group D: (TYP.) 0.5 μA , (MAX.) 30.0 μA Group E: (TYP.) 0.5 μA , (MAX.) 50.0 μA K-grade: Group D: (TYP.) 0.5 μA , (MAX.) 60.0 μA Group E: (TYP.) 0.5 μA , (MAX.) 100.0 μA Y-grade: Group D: (TYP.) 0.5 μA , (MAX.) 150.0 μA Group E: (TYP.) 0.5 μA , (MAX.) 200.0 μA

Remarks: Group D products: RL78/F14 products with 30, 32, 48, 64, or 80 pins and products with 96 KB or less code flash memory.

Group E products: RL78/F14 products with 100 pins and products with 128 KB or more code flash memory.

表 15-2 RL78/F23 電源電流特性 [比較製品 : RL78/F13]

Mode	RL78/F23		RL78/F13	
	Conditions	Supply Current Specifications	Conditions	Supply Current Specifications
Operation Mode	$f_{CLK} = 40 \text{ MHz}$, $f_{PLL} = 80 \text{ MHz}$, $f_{MX} = 20 \text{ MHz}$	Grade-3: (TYP.) 9.2 mA, (MAX.) 17.0 mA Grade-4: (TYP.) 9.2 mA, (MAX.) 17.0 mA Grade-5: (TYP.) 9.2 mA, (MAX.) 18.0 mA	$f_{CLK} = 32 \text{ MHz}$, $f_{PLL} = 64 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	L-grade: (TYP.) 6.4 mA, (MAX.) 14.0 mA
			$f_{CLK} = 24 \text{ MHz}$, $f_{PLL} = 48 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	K-grade: (TYP.) 5.0 mA, (MAX.) 12.0 mA Y-grade: (TYP.) 5.0 mA, (MAX.) 12.5 mA
HALT Mode	$f_{CLK} = 40 \text{ MHz}$, $f_{PLL} = 80 \text{ MHz}$, $f_{MX} = 20 \text{ MHz}$	Grade-3: (TYP.) 3.1 mA, (MAX.) 11.0 mA Grade-4: (TYP.) 3.1 mA, (MAX.) 11.0 mA Grade-5: (TYP.) 3.1 mA, (MAX.) 12.0 mA	$f_{CLK} = 32 \text{ MHz}$, $f_{PLL} = 64 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	L-grade: (TYP.) 1.1 mA, (MAX.) 10.0 mA
			$f_{CLK} = 24 \text{ MHz}$, $f_{PLL} = 48 \text{ MHz}$, $f_{MX} = 8 \text{ MHz}$	K-grade: (TYP.) 0.9 mA, (MAX.) 8.0 mA Y-grade: (TYP.) 0.9 mA, (MAX.) 8.5 mA
STOP Mode	-	Grade-3: (TYP.) 0.5 μA , (MAX.) 51.0 μA Grade-4: (TYP.) 0.5 μA , (MAX.) 110.0 μA Grade-5: (TYP.) 0.5 μA , (MAX.) 300.0 μA	-	L-grade: (TYP.) 0.5 μA , (MAX.) 30.0 μA K-grade: (TYP.) 0.5 μA , (MAX.) 60.0 μA Y-grade: (TYP.) 0.5 μA , (MAX.) 150.0 μA

表 15-3 RL78/F24, F23 動作電流特性 [比較製品 : RL78/F14, F13]

Mode	RL78/F24, F23		RL78/F14, F13	
	Conditions	Supply Current Specifications	Conditions	Supply Current Specifications
Watchdog timer	$f_{WDT} = 15 \text{ kHz}$	Grade-3, Grade-4, Grade-5: (TYP.) $0.3 \mu\text{A}$	$f_{WDT} = 15 \text{ kHz}$	L-grade, K-grade, Y-grade: (TYP.) $0.22 \mu\text{A}$
A/D converter	During conversion	Grade-3, Grade-4, Grade-5: (TYP.) 1.3 mA , (MAX.) 1.7 mA	During conversion	L-grade, K-grade, Y-grade: (TYP.) 1.3 mA , (MAX.) 1.7 mA
	Added current $AV_{REF} = V_{DD}$	Grade-3, Grade-4, Grade-5: (TYP.) $75.0 \mu\text{A}$	Added current $AV_{REF} = V_{DD}$	L-grade, K-grade, Y-grade: (TYP.) $75.0 \mu\text{A}$
	Added current $AV_{REF} = AV_{REFP}$, $AV_{REFP} = 5.0\text{V}$	Grade-3, Grade-4, Grade-5: (TYP.) $65.0 \mu\text{A}$	-	-
	Added current Sample-and-hold circuit operation	Grade-3, Grade-4, Grade-5: (TYP.) 0.8 mA , (MAX.) 1.2 mA	-	-
LVD operation	-	Grade-3, Grade-4, Grade-5: (TYP.) $0.08 \mu\text{A}$	-	L-grade, K-grade, Y-grade: (TYP.) $0.08 \mu\text{A}$
D/A converter	-	Grade-3, Grade-4, Grade-5: (TYP.) 0.8 mA , (MAX.) 1.5 mA	-	L-grade, K-grade, Y-grade: (TYP.) 0.8 mA , (MAX.) 1.5 mA
Comparator	-	Grade-3, Grade-4, Grade-5: (TYP.) $50.0 \mu\text{A}$	-	L-grade, K-grade, Y-grade: (TYP.) $50.0 \mu\text{A}$
BGO operation	-	Grade-3, Grade-4, Grade-5: (TYP.) 2.5 mA , (MAX.) 12.2 mA	-	L-grade, K-grade, Y-grade: (TYP.) 2.5 mA , (MAX.) 12.2 mA

<ポーティングのポイント>

- 電源電流

使用する製品の電源電流仕様に合わせてシステムの電源設計を行ってください。

15.2 端子特性

以下に、RL78/F23, F24 と RL78/F13, F14 の端子特性の比較を示します。

表 15-4 RL78/F23, F24 端子特性 [比較製品 : RL78/F13, F14]

Mode	RL78/F23, F24		RL78/F13, F14	
	Conditions	Pin Current Specifications	Conditions	Pin Current Specifications
Pin output current: High (IOH1)	$4.0V \leq EV_{DD} \leq 5.5V$	Grade-3: (MAX.) -5.0 mA / pin (MAX.) -50.0 mA / total of pins Grade-4: (MAX.) -5.0 mA / pin (MAX.) -42.0 mA / total of pins Grade-5: (MAX.) -5.0 mA / pin (MAX.) -32.0 mA / total of pins	$4.0V \leq EV_{DD} \leq 5.5V$	L-grade: (MAX.) -5.0 mA / pin (MAX.) -50.0 mA / total of pins K-grade: (MAX.) -5.0 mA / pin (MAX.) -42.0 mA / total of pins Y-grade: (MAX.) -5.0 mA / pin (MAX.) -32.0 mA / total of pins
	$2.7V \leq EV_{DD} < 4.0V$	Grade-3, Grade-4, Grade-5: (MAX.) -3.0 mA / pin (MAX.) -29.0 mA / total of pins	$2.7V \leq EV_{DD} < 4.0V$	L-grade, K-grade, Y-grade: (MAX.) -3.0 mA / pin (MAX.) -29.0 mA / total of pins
Pin output current: Low (IOL1)	$4.0V \leq EV_{DD} \leq 5.5V$	Grade-3, Grade-4: (MAX.) 8.5 mA / pin (MAX.) 65.0 mA / total of pins Grade-5: (MAX.) 8.5 mA / pin (MAX.) 55.0 mA / total of pins	$4.0V \leq EV_{DD} \leq 5.5V$	L-grade, K-grade: (MAX.) 8.5 mA / pin (MAX.) 65.0 mA / total of pins Y-grade: (MAX.) 8.5 mA / pin (MAX.) 55.0 mA / total of pins
	$2.7V \leq EV_{DD} < 4.0V$	Grade-3, Grade-4: (MAX.) 4.0 mA / pin (MAX.) 50.0 mA / total of pins Grade-5: (MAX.) 4.0 mA / pin (MAX.) 45.0 mA / total of pins	$2.7V \leq EV_{DD} < 4.0V$	L-grade, K-grade: (MAX.) 4.0 mA / pin (MAX.) 50.0 mA / total of pins Y-grade: (MAX.) 4.0 mA / pin (MAX.) 45.0 mA / total of pins
Pin output current: High (IOH2)	$2.7V \leq V_{DD} \leq 5.5V$	Grade-3, Grade-4, Grade-5: (MAX.) -0.1 mA / pin (MAX.) -2.0 mA / total of pins	$2.7V \leq V_{DD} \leq 5.5V$	L-grade, K-grade, Y-grade: (MAX.) -0.1 mA / pin (MAX.) -2.0 mA / total of pins
Pin output current: Low (IOL2)	$2.7V \leq V_{DD} \leq 5.5V$	Grade-3, Grade-4, Grade-5: (MAX.) 0.4 mA / pin (MAX.) 5.0 mA / total of pins	$2.7V \leq V_{DD} \leq 5.5V$	L-grade, K-grade, Y-grade: (MAX.) 0.4 mA / pin (MAX.) 5.0 mA / total of pins

<ポーティングのポイント>

- 端子電流

製品の端子ブロックにより端子仕様は変わります。詳細はユーザーズマニュアルを参照してください。

16. 付録

16.1 特殊機能レジスタ (SFR : Special Function Register) 比較

以下に、RL78/F23, F24 と RL78/F13, F14 の特殊機能レジスタ (SFR : Special Function Register) の比較を示します。詳しくは対象製品のユーザーズマニュアルを参照ください。

表 16-2 および表 16-3 の各項目の詳細は References 欄に示す、RL78/F23、F24 ユーザーズマニュアル ハードウェア編の各章を参照してください。また、製品別一覧は「RL78/F23, F24 特殊機能レジスター一覧 (R01AN6253)」を参照してください。これらの表には、動作クロックや電気的特性の違いは示されていません。それらの詳細についても、ユーザーズマニュアル ハードウェア編を参照してください。

表 16-1 RL78/F24, F23 に新規追加となった SFR [比較製品 : RL78/F13, F14]

Newly Added Features	Added SFR
RAM start addresses setting function	RAMSAR (F0076H) Changed bit specifications for GRAM[1:0] of the IAWCTL register.
Port function Analog I/O selection Expanded peripheral function pin assignment	PMC3 (F0063H), PMC8, PMC9 (bits 0 to 5), PMC10 (F0068H, F0069H, F006AH) PIOR9 (F001FH), Added bits PITHL4.1, PITHL12.0, and POM3.2.
Clock generator HOCO (supports 40/80 MHz) PLL (supports 40/80 MHz)	HOCODIV (bits 0 to 2) (F00A8H) CKSEL (bits 5 to 7) (F02C4H), PLLCTL (bits 1, 3, 5 to 7) (F02C5H)
Flash memory control	FLPMC, ..., FLWH (F00C0H to F00CFH), FLSEC, ..., FLWE (FFFB0H to FFFC6H)
Timer RDe Added modes (Extended PWM mode, Extended complementary PWM mode) Added function (PWMOPA, TRDMBK)	TRDCMPD0, ..., TRDDGCR1 (FFF60H to FFF6FH), TRDCMPB0, ..., TRDEMR1 (F0280H to F029BH) OPCTL0, ..., OPSR (F0248H to F024CH), TRDMBKCTL, TRDMBKCOMP (F024EH, F024FH), Added bits EPWM and CPSS of the TRDFCR register. Added the UDS bit of the TRDSR1 register. Added the PWMOPEN bit of the PER1 register.
12-bit A/D Converter	ADDR0M, ..., ADDR7M (F06A0H to F06AFH), ADC window registers (F06B0H to F06BFH), ADWINR (FFF30H), ADCKS (F00E0H), Added bit specification for GCSC bit of the IAWCTL register.
CAN interface (RS-CANFD lite)	C0NCFGL, ..., C0FDCRCH (F0300H to F0413H), CAN0 window registers (F0420H to F067FH)
LIN/UART module (RLIN3) Added function (Break/Sync field detection, Dominant level detection in response space)	LBSS0/1, LRSS0/1 (F06ECH, F06EEH)
Application Accelerator Unit (AAU)	AAU window registers (F02B0H to F02BFH), AAUWINR (FFF32H), Added the AAUEN bit of the PER2 register
Event Link Controller (ELC) Added PWMOPA (PWM output cutoff) as a link destination function	ELSELR00 to ELSELR25 (F0780H to F0799H)
Functional Safety • Code flash memory ECC function • CAN RAM ECC function • Clock monitor (test function)	• CFERRCTL, ..., ERRADRH (F00B8H to F00BDH) • CFDECCTL, ..., CFDECEAD (F07C0H to F07D1H) • CLMTES (F02CCH)
Interrupt function Added interruption (Code flash ECC function, CAN RAM ECC function, 12-bit ADC function, RS-CANFD lite function)	IF3H, MK3H, PR03H, PR13H (FFFD3H, FFFD6H, FFFDBH, FFFDFH) Added bits of INTRCANGRVC to registers IF2L, MK2L, PR02L, and PR12L. Changed the bit names of INTRCAN0ERR, INTRCAN0WUP, INTRCAN0CFR, INTRCAN0TRM, INTRCANGRFR, and INTRCANGERR (registers IF2L, IF2H, MK2L, MK2H, PR02L, PR02H, PR12L, and PR12H). Added bit specification for GINT bit of the IAWCTL register.
Security function	Note. A contract is required for the details of security function.

表 16-2 RL78/F24, F23 SFR 差分一覧 [比較製品 : RL78/F13, F14]

Address	RL78/F23, F24 SFR	Difference from RL78/F13, F14 product	References
FFF00H – FFF0FH	Port related registers (P0 to P15)	No difference	4.3
FFF10H – FFF13H	SAU0 related registers (SDR00, SDR01)	No difference	15.2
FFF18H – FFF1BH	TAU0 related registers (TDR00, TDR01)	No difference	6.2
FFF1EH, FFF1FH	–	(Deleted the ADCR register.)	–
FFF20H – FFF2FH	Port related registers (PM0 to PM15)	No difference	4.3
FFF30H	ADC related register (ADWINR)	New , (Deleted the ADM0 register.)	12.2
FFF31H	–	(Deleted the ADS register.)	–
FFF32H	AAU related register (AAUWINR)	New , (Deleted the ADM1 register.)	27.2
FFF34H, FFF36H	DAC related registers (DACS0, DAM)	No difference	13.3
FFF37H	Key return related register (KRM)	No difference	22.3
FFF38H – FFF3BH	External interrupt pin related registers (EGP0, EGN0, EGP1, EGN1)	No difference	21.3
FFF48H – FFF4BH	SAU1 related registers (SDR10, SDR11)	No difference	15.2
FFF50H – FFF52H	IICA0 related registers (IICA0, IICS0, IICF0)	No difference	16.2 16.3
FFF54H, FFF55H	RTC related register (SUBCUDW)	No difference	9.3
FFF58H – FFF5FH	Timer RDe related registers (TRDGRC0, TRDGRD0, TRDGRC1, TRDGRD1)	No difference (Timer RD registers). Each register has additional specifications for extended PWM mode and extended complementary PWM mode.	8.2
FFF60H – FFF6FH	Timer RDe related registers (TRDCMPD0 , ..., TRDDGCR1)	New , (Moved TAU0 related registers (TDR02 to TDR07).)	8.2
FFF70H – FFF73H	–	(Moved TAU1 related registers (TDR10, TDR11).)	–
FFF74H – FFF7FH	TAU0 related registers (TDR02 to TDR07)	(Moved TAU1 related registers (TDR12 to TDR17).)	6.2
FFF80H – FFF8FH	TAU1 related registers (TDR10 to TDR17)	(No register in these addresses.)	6.2
FFF92H – FFF9EH	RTC related registers (SEC, ..., RTCC1)	No difference	9.3
FFFA0H – FFFA4H	OSC related registers (CMC, ..., CKC)	No difference	5.3
FFFA5H	Clock/Buzzer output related register (CKS0)	No difference	10.3
FFFA8H	RESET related register (RESF)	No difference	24.1
FFFA9H, FFFAAH	LVD related registers (LVIM, LVIS)	No difference	26.3
FFFABH	WWDT related register (WDTE)	No difference	11.3
FFFACH	General purpose CRC related register (CRCIN)	No difference	28.3.2
FFFB0H – FFFC6H	Flash memory related registers (FLSEC , ..., FLWE)	New	28.3.5 32.7.2
FFFD0H – FFFEFEH	Interrupt related registers (IF2L, ..., PR11H)	Added registers IF3H , MK3H , PR03H , and PR13H . Added bits related to INTRCANGRVC (IF2L, MK2L, PR02L, and PR12L). Changed bit names related to INTRCAN0ERR, INTRCAN0WUP, INTRCAN0CFR, INTRCAN0TRM, INTRCANGRFR, and INTRCANGERR of RS-CANFD lite.	21.3
FFFF0H – FFFF3H	MAC instruction related registers (MACRL, MACRH)	No difference	35.1.5
FFFFEH	Processor related register (PMC)	No difference	3.5

表 16-3 RL78/F24, F23 拡張 SFR (2nd SFR) 差分一覧 [比較製品 : RL78/F13, F14] (1/2)

Address	RL78/F23, F24 SFR	Difference from RL78/F13, F14 product	References
F0010H – F0013H	–	(Deleted ADC related registers (ADM2, ADUL, ADLL, ADTES).)	–
F0016H – F001EH	Port related registers (PIOR0 to PIOR8)	No difference	4.3
F001FH	Port related register (PIOR9)	New	4.3
F0021H – F002FH	Port related registers (PITHL1, ..., PITHL15)	Added PITHL4.1 and PITHL12.0 bits.	4.3
F0030H – F003FH	Port related registers (PU0, ..., PU15)	(Deleted the PU9 register.)	4.3
F0041H – F004CH	Port related registers (PIM1, ..., PIM12)	No difference	4.3
F0051H – F005CH	Port related registers (POM1, ..., POM12)	Added the POM3.2 bit.	4.3
F0063H – F006CH	Port related registers (PMC3, ..., PMC12)	Added registers PMC3 , PMC8 and PMC10 . Added bits PMC9.0 to PMC9.5 .	4.3
F0070H – F0072H	Noise filter registers (NFEN0, NFEN1, NFEN2)	No difference	15.3 6.3
F0073H – F0075H	Input signals select registers (ISC, TIS0, TIS1)	No difference	15.3 17.2 6.3
F0076H	RAM address selects register (RAMSAR)	New	3.5
F0077H	Port related register (PMS)	No difference	4.3
F0078H	Safety functions related register (IAWCTL)	Changed bit specifications for GRAM[1:0] , GPORT , GINT , and GCSC bits.	3.5 28.3.8
F0079H	Interrupt related register (INTFLG0)	No difference	21.3
F007AH	Input signals select register (TIS2)	No difference	6.3 9.3
F007BH	RLIN3 related register (LCHSEL)	No difference	17.2
F007CH	Interrupt related register (INTMSK)	No difference	21.3
F0090H	Data flash memory related register (DFLCTL)	No difference	32.7.2
F00A0H	HOCO related register (HIOTRM)	No difference	5.3
F00A8H	HOCO related register (HOCODIV)	Changed bit specifications for HOCODIV[2:0] bits.	5.3
F00B8H – F00BDH	Code flash ECC related registers (CFERRCTLR , ..., ERRADRH)	New	28.3.5
F00C0H – F00CFH	Flash memory related registers (FLPMC , ..., FLWH)	New	28.3.5 32.7.2
F00D8H – F00DDH	Stack pointer monitor related registers (SPMCTRL, SPOFR, SPUFR)	No difference	28.3.6
F00E0H	ADC related register (ADCKS)	New	12.2
F00F0H, F00F3H	Clock related register (PER0, OSMC)	No difference	5.3
F00FEH	BCD related register (BCDADJ)	No difference	34.2
F0100H – F0123H	SAU0 related registers (SSR00, ..., SSE0)	No difference	15.3
F0140H – F0163H	SAU1 related registers (SSR10, ..., SSE1)	No difference	15.3
F0180H – F01BFH	TAU0 related registers (TCR00, ..., TOM0)	No difference	6.2 6.3
F01C0H – F01FFH	TAU1 related registers (TCR10, ..., TOM1)	No difference	6.2 6.3
F0200H – F0207H	RAM ECC related registers (ERADR, ..., ECCDWRVR)	No difference	28.3.3
F0220H	Port related register (PSRSEL)	No difference	4.3
F0222H – F0225H	SNOOZE status registers (PSNZCNT0 to PSNZCNT3)	No difference	4.3
F0227H	DAC related register (DAM2)	No difference	13.3

表 16-3 RL78/F24, F23 拡張 SFR (2nd SFR) 差分一覧 [比較製品 : RL78/F13, F14] (2/2)

Address	RL78/F23, F24 SFR	Difference from RL78/F13, F14 product	References
F0228H – F022DH	PWM delay control registers (PWMDLY0, PWMDLY1, PWMDLY2)	No difference	6.3 8.2
F0230H – F0234H	IICA0 related registers (IICCTL00, ..., SVA0)	No difference	16.2 16.3
F0240H – F0243H	Timer RJ0 related registers (TRJCR0, ..., TRJISR0)	No difference	7.3
F0248H – F024CH	PWMOPA related registers (OPCTL0, ..., OPSR)	New	8.6.2
F024EH, F024FH	TRDMBK related registers (TRDMBKCTL, TRDMBKCMP)	New	8.7.2
F0250H – F027BH	Timer RDe related registers (TRDELC, ..., TRDGRB1)	(Timer RD related registers moved from address (F0260H to F028BH).) Added bits EPWM and CPSS of the TRDFCR register. Added the UDS bit of the TRDSR1 register. Each register has additional specifications for extended PWM mode and extended complementary PWM mode.	8.2
F0280H – F029BH	Timer RDe related registers (TRDCMPB0, ..., TRDEMR1)	New	8.2
F02A0H – F02A2H	Comparator related registers (CMPCTL, CMPSEL, CMPMON)	No difference (Different pin assignments)	14.2
F02B0H – F02BFH	AAU related registers	New	27.2
F02C0H	Clock related register (PER1)	Added the PWMOPEN bit.	5.3
F02C1H	Clock related register (PER2)	Added the AAUEN bit.	5.3
F02C2H, F02C3H	Clock related register (CANCKSEL, LINCKSEL)	No difference	5.3
F02C4H	Clock related register (CKSEL)	Added bits FPLLDIV and FMAINDIV[1:0] .	5.3
F02C5H	Clock related register (PLLCTL)	Changed bit specifications for LCKSEL[1:0] , PLLDIV1 , and PLLMUL bits. Added the PLLMULA bit.	5.3
F02C6H, F02C7H	Clock related registers (PLLSTS, MDIV)	No difference	5.3
F02C8H	RTC related register (RTCCL)	No difference	9.3
F02C9H	RESET related register (POCRES)	No difference	24.1
F02CAH	STOP status related register (STPSTC)	No difference	23.2
F02CCH	Clock monitor related register (CLMTES)	New	28.3.7
F02D0H – F02EDH	DTC related registers (HDTCCR0, ..., DTCEN5)	No difference	19.2
F02F0H – F02F3H	Flash memory CRC related registers (CRC0CTL, PGCRCCL)	No difference	28.3.1
F02F9H – F02FBH	General purpose CRC related registers (CRCMD, CRCD)	No difference	28.3.2
F0300H – F067FH	RS-CANFD lite related registers	New , (Changed from RS-CAN lite SFRs (address: F0300H to F0681H).)	18.3
F06A0H – F06BFH	12-bit ADC related registers	New	12.2
F06C1H – F06E9H	RLIN3 related registers (LWBR0/1, ..., LUWTDRO/1)	No difference	17.2
F06ECH, F06EEH	RLIN3 related register (LBSS0/1 , LRSS0/1)	New	17.2.2
F06F0H, F06F1H	Timer RJ0 related register (TRJ0)	No difference	7.3
F0780H – F0799H	ELC related registers (ELSELR00 to ELSELR25)	Added bit specifications of ELSELRn[3:0] bits.	20.2
F07C0H – F07D1H	CAN RAM ECC related registers (CFDECCTL , ..., CFDECEAD)	New	28.3.4

17. 参考資料

本アプリケーションノートにおける参考資料を以下に示します。参照の際は、ルネサスエレクトロニクスホームページから最新版を入手してください。

- ・ RL78/F23, F24 ユーザーズマニュアル ハードウェア編 Rev. 1.00
- ・ RL78/F13, F14 ユーザーズマニュアル ハードウェア編 Rev. 2.10
- ・ RL78 ファミリユーザーズマニュアル ソフトウェア編 Rev. 2.30

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
0.50	2022.02.15	-	暫定版発行
1.00	2022.09.30		初版発行
		P.16	ミラー領域に関するポーティングのポイントを改訂。
		P.23	CAN-FD モジュールに関するポーティングのポイントを改訂。
		P.27	ELC に関する表（表 10-1,10-2）を改訂。
		P.35-37	電气的特性に関する表（表 15-1～15-4）を新規追加。
1.10	2023. 7.30	P.38-41	「特殊機能レジスタの比較」の説明を付録として追加。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュ・メモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。