

RL78/F23, F24

R01AN6251JJ0110

オプション・バイト設定

Rev.1.10
2023.12.31

要旨

本アプリケーションノートは、RL78/F23, RL78/F24 マイクロコントローラ（MCU）のオプション・バイト（ユーザ・オプション・バイト、オンチップ・デバッグ・オプション・バイト、セキュリティ・オプション・バイト）の設定を説明します。

なお、詳細は必ずユーザーズマニュアル ハードウェア編で確認してください。

対象デバイス

- RL78/F23, RL78/F24

目次

1. RL78/F23, F24 オプション・バイト	2
1.1 ユーザ・オプション・バイト (000C0H)	3
1.1.1 ウィンドウ・オープン期間を 75%に設定したときの WDT 処理例	5
1.2 ユーザ・オプション・バイト (000C1H)	6
1.3 ユーザ・オプション・バイト (000C2H)	9
1.4 オンチップ・デバッグ・オプション・バイト (000C3H)	10
1.5 セキュリティ・オプション・バイト (000C4H)	12
2. RL78/F23, F24 オプション・バイトの設定範囲	13
3. 参考資料	14
改訂記録	15

1. RL78/F23, F24 オプション・バイト

RL78/F23, F24 のオプション・バイトは、フラッシュ・メモリの 000C0H–000C4H に配置しています。ユーザ・オプション・バイト (000C0H–000C2H) とオンチップ・デバッグ・オプション・バイト (000C3H)、およびセキュリティ・オプション・バイト (000C4H) で構成しており、電源投入時またはリセット解除時に自動的に値を読み出し対応した機能を制御します。

ブート・スワップ機能を使用する際は、ブート・クラスタ 0 (00000H–03FFFH) とブート・クラスタ 1 (04000H–07FFFH) の領域を入れ替えるため、040C0H–040C4H には 000C0H–000C4H と同じ値を書いてください。

図 1-1 に RL78/F23, F24 のオプション・バイト使用領域を示します。

本資料では、RL78/F23, F24 のオプション・バイトを設定する際の注意点を説明します。

Address			
04132H to 07FFFFH	User Program Area	} Boot Cluster 1 Area 04000H to 07FFFH (16 KB)	
040E6H to 04131H	Reserved		
040D6H to 040E5H	Flash Serial Programming Security ID (16 bytes) 注		
040C6H to 040D5H	On-chip Debug Security ID (16 bytes) 注		
040C5H	Reserved		
040C4H	Security Option Byte 注		
040C3H	On-chip Debug Option Byte 注		
040C2H	User Option Byte (000C2H) 注		
040C1H	User Option Byte (000C1H) 注		
040C0H	User Option Byte (000C0H) 注		
04080H to 040BFH	CALLT Table (64 bytes)		
04000H to 0407FH	Vector Table (128 bytes)		
00132H to 03FFFFH	User Program Area of Boot Cluster 0		} Boot Cluster 0 Area 00000H to 03FFFH (16 KB)
000E6H to 00131H	Reserved		
000D6H to 000E5H	Flash Serial Programming Security ID (16 bytes)		
000C6H to 000D5H	On-chip Debug Security ID (16 bytes)		
000C5H	Reserved		
000C4H	Security Option Byte		
000C3H	On-chip Debug Option Byte		
000C2H	User Option Byte (000C2H)		
000C1H	User Option Byte (000C1H)		
000C0H	User Option Byte (000C0H)		
00080H to 000BFH	CALLT Table (64 bytes)		
00000H to 0007FH	Vector Table (128 bytes)		

注 ブート・スワップ機能を使用する場合、この領域にはブート・クラスタ 1 とブート・クラスタ 0 で同じ値を設定してください。ブート・スワップ機能を使用しない場合、これらの領域は、ユーザ・プログラム領域として使用できます。

図 1-1 RL78/F23, F24 のオプション・バイト使用領域

1.1 ユーザ・オプション・バイト (000C0H)

ユーザ・オプション・バイト (000C0H) は、ウォッチドッグ・タイマの動作を設定します。図 1-2 にユーザ・オプション・バイト (000C0H) の各ビットを示します。また、表 1-1 に設定時の注意事項を示します。

b7	b6	b5	b4	b3	b2	b1	b0
WDTINT	WINDOW [1:0]		WDTON	WDSCS [2:0]		WDSTBYON	

Bit	ビット名称	説明
7	WDTINT	0: ウォッチドッグ・タイマのインターバル割り込みを使用しない 1: ウォッチドッグ・タイマのインターバル割り込みを使用する
6-5	WINDOW [1:0]	01B: ウォッチドッグ・タイマのウィンドウ・オープン期間を 50% に設定 10B: ウォッチドッグ・タイマのウィンドウ・オープン期間を 75% に設定 ^{注2} 11B: ウォッチドッグ・タイマのウィンドウ・オープン期間を 100% に設定 00B: 設定禁止
4	WDTON	0: ウォッチドッグ・タイマのカウンタ動作禁止 (リセット解除後、カウンタ停止) 1: ウォッチドッグ・タイマのカウンタ動作許可 (リセット解除後、カウンタ開始)
3-1	WDSCS [2:0]	ウォッチドッグ・タイマのオーバフロー時間設定 (カウント源: f_{WDT} ^{注1}) 000B: $2^6/f_{WDT}$ 、001B: $2^7/f_{WDT}$ 、010B: $2^8/f_{WDT}$ 、011B: $2^9/f_{WDT}$ 、 100B: $2^{11}/f_{WDT}$ 、101B: $2^{13}/f_{WDT}$ 、110B: $2^{14}/f_{WDT}$ 、111B: $2^{16}/f_{WDT}$
0	WDSTBYON	0: HALT/STOP/SNOOZE モード時、ウォッチドッグ・タイマのカウンタ動作停止 1: HALT/STOP/SNOOZE モード時、ウォッチドッグ・タイマのカウンタ動作許可

注 1. f_{WDT} (WDT 専用低速オンチップ・オシレータ周波数) の発振特性は、TYP. 15kHz になります。ウォッチドッグ・タイマのカウンタをクリアする場合、 f_{WDT} の発振特性を含めた範囲で実施してください。

注 2. ウィンドウ・オープン期間を 75% に設定した時に、ウォッチドッグ・タイマのカウンタ・クリア (WDTE への“ACH”の書き込み) を行う場合、ウォッチドッグ・タイマのインターバル割り込み要求フラグ (WDTIIF) を確認する等、下表に示すカウンタのクリア禁止期間以外のタイミングで実施してください。

WDSCS2	WDSCS1	WDSCS0	ウォッチドッグ・タイマ・オーバフロー時間 ($f_{WDT} = 17.25 \text{ kHz (MAX.)}$)	ウィンドウ・オープン期間を 75% に設定した時のカウンタのクリア禁止期間
0	0	0	$2^6/f_{WDT}$ (3.71 ms)	1.85 ms - 2.51 ms
0	0	1	$2^7/f_{WDT}$ (7.42 ms)	3.71 ms - 5.02 ms
0	1	0	$2^8/f_{WDT}$ (14.84 ms)	7.42 ms - 10.04 ms
0	1	1	$2^9/f_{WDT}$ (29.68 ms)	14.84 ms - 20.08 ms
1	0	0	$2^{11}/f_{WDT}$ (118.72 ms)	59.36 ms - 80.32 ms
1	0	1	$2^{13}/f_{WDT}$ (474.89 ms)	237.44 ms - 321.26 ms
1	1	0	$2^{14}/f_{WDT}$ (949.79 ms)	474.89 ms - 642.51 ms
1	1	1	$2^{16}/f_{WDT}$ (3799.18 ms)	1899.59 ms - 2570.04 ms

図 1-2 ユーザ・オプション・バイト (000C0H)

表 1-1 ユーザ・オプション・バイト (000C0H) 設定時の注意事項

ビット名称	設定時の注意事項
WDSTBYON	<ul style="list-style-type: none"> 本ビットに“0”を設定した場合、WINDOW[1:0]の設定に関係せずウィンドウ・オープン期間は100%になります
WDCS [2:0]	<ul style="list-style-type: none"> ウィンドウ・オープン期間 (WINDOW[1:0]で設定) の範囲でカウンタをクリアしてください
WDTON	<ul style="list-style-type: none"> 本ビットを“1”にすると IAWCLT レジスタの IAWEN ビットの設定にかかわらず不正メモリ・アクセス検出機能が有効になります。ウォッチドッグ・タイマを使用しない場合、“0”を設定してください
WINDOW [1:0]	<ul style="list-style-type: none"> 必ず 01B, 10B, 11B の何れかの値を設定してください 10B (ウィンドウ・オープン期間: 75%) を設定する場合、カウンタのクリアは、カウンタのクリア禁止期間以外のタイミングで実施してください。詳細は「1.1.1 ウィンドウ・オープン期間を 75% に設定したときの WDT 処理例」を参照してください WDSTBYON=0 を設定した場合、本ビットの設定に関係せずウィンドウ・オープン期間は 100%になります
WDTINT	<ul style="list-style-type: none"> ウォッチドッグ・タイマのインターバル割り込みを使用する場合、および IF0L レジスタの WDTIIF フラグで割り込み要求を判断する場合は、本ビットに“1”を設定してください

注意 ブート・スワップ機能を使用する場合は、040C0H に 000C0H と同じ値を設定してください。

1.1.1 ウィンドウ・オープン期間を 75%に設定したときの WDT 処理例

ウィンドウ・オープン期間を 75%に設定した場合、カウンタのクリア禁止期間以外のタイミングでウォッチドッグ・タイマのカウンタ・クリア (WDTE レジスタに "ACH" を書き込み) を行ってください。

図 1-3 にウォッチドッグ・タイマのインターバル割り込み要求フラグ (WDTIIF) を使用して、カウンタ・クリアする手法を示します。

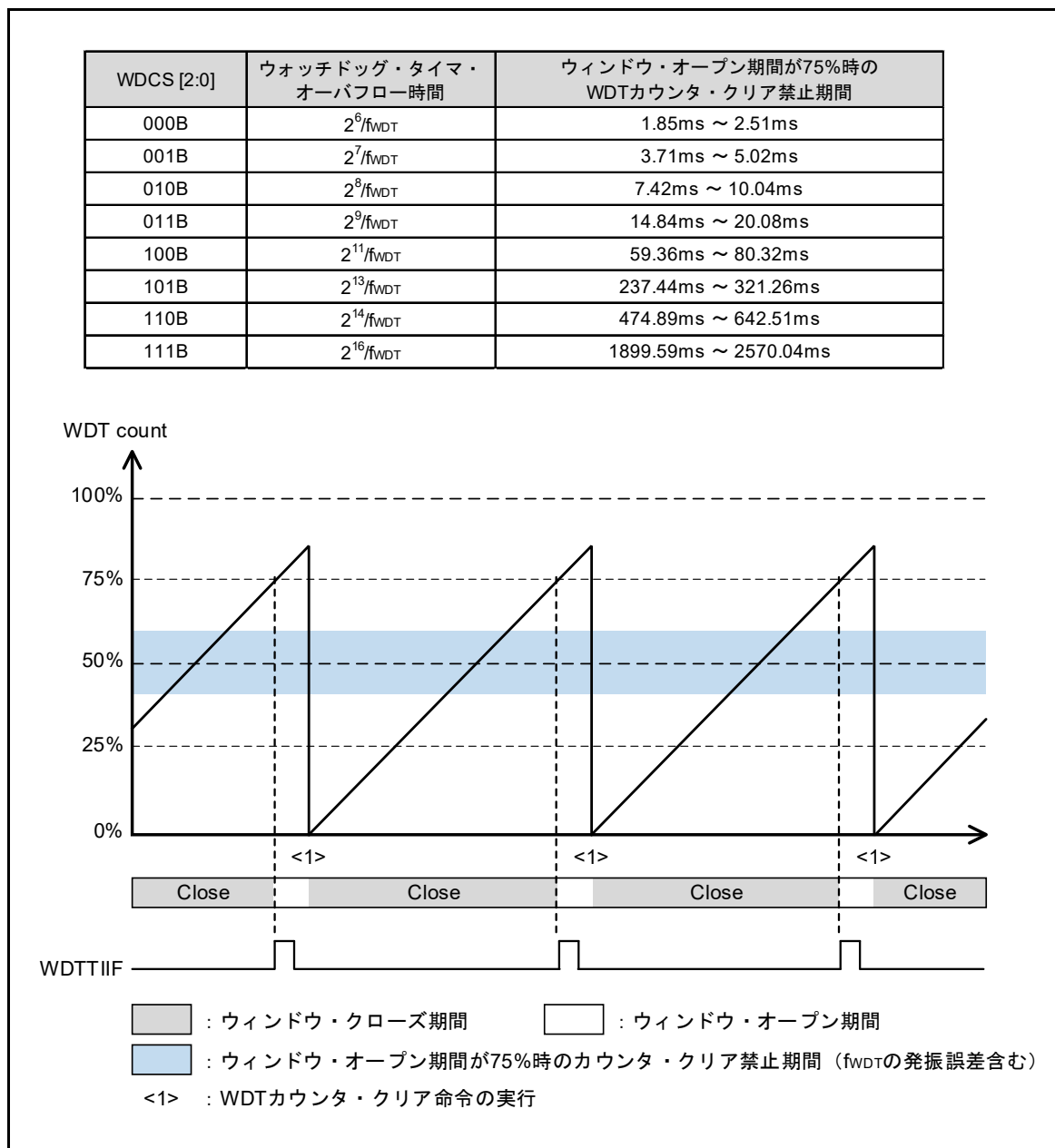


図 1-3 ウォッチドッグ・タイマ・インターバル割り込みを使用したカウンタ・クリア例

1.2 ユーザ・オプション・バイト (000C1H)

ユーザ・オプション・バイト (000C1H) は、電圧検出回路の動作、およびクロック・モニタ機能の動作制御を設定します。図 1-4 にユーザ・オプション・バイト (000C1H) の各ビットを示します。また、表 1-5 に設定時の注意事項を示します。

b7	b6	b5	b4	b3	b2	b1	b0
VPOC [2:0]		CLKMB		LVIS [1:0]		LVIMDS [1:0]	
Bit	ビット名称	説明					
7-5	VPOC [2:0]	使用する電圧検出回路の動作モード (LVIMDS [1:0]で設定) により異なります。 表 1-2、表 1-3 を参照ください。					
4	CLKMB	0: クロック・モニタ動作 1: クロック・モニタ停止					
3-2	LVIS [1:0]	使用する電圧検出回路の動作モード (LVIMDS [1:0]で設定) により異なります。 表 1-2、表 1-3 を参照ください。					
1-0	LVIMDS [1:0]	電圧検出回路の動作モードを設定します。 01B: 割り込みモード 10B: 割り込み&リセット・モード 11B: リセット・モード 00B: 設定禁止					

図 1-4 ユーザ・オプション・バイト (000C1H)

表 1-2 割り込みモード^{注1}およびリセット・モード時の VPOC [2:0]、LVIS [1:0]設定

VPOC[2:0]	LVIS[1:0]	機能説明
000B	01B	VLVD4 選択 Grade-3 product: Rise: 3.02 V [2.95V - 3.09V], Fall: 2.96 V [2.89V - 3.02V] Grade-4 product: Rise: 3.02 V [2.95V - 3.17V], Fall: 2.96 V [2.89V - 3.09V] Grade-5 product: Rise: 3.02 V [2.95V - 3.44V], Fall: 2.96 V [2.89V - 3.31V]
001B	00B	VLVD2 選択 Grade-3 product: Rise: 4.42 V [4.30V - 4.51V], Fall: 4.32 V [4.21V - 4.41V] Grade-4 product: Rise: 4.42 V [4.30V - 4.61V], Fall: 4.32 V [4.21V - 4.51V] Grade-5 product: Rise: 4.42 V [4.30V - 4.92V], Fall: 4.32 V [4.21V - 4.76V]
010B	00B	VLVD1 選択 Grade-3 product: Rise: 4.62 V [4.50V - 4.72V], Fall: 4.52 V [4.40V - 4.62V] Grade-4 product: Rise: 4.62 V [4.50V - 4.82V], Fall: 4.52 V [4.40V - 4.71V] Grade-5 product: Rise: 4.62 V [4.50V - 5.12V], Fall: 4.52 V [4.40V - 4.98V]
011B	00B	VLVD0 選択 Grade-3 product: Rise: 4.74 V [4.62V - 4.84V], Fall: 4.64 V [4.52V - 4.74V] Grade-4 product: Rise: 4.74 V [4.62V - 4.94V], Fall: 4.64 V [4.52V - 4.84V] Grade-5 product: Rise: 4.74 V [4.62V - 5.25V], Fall: 4.64 V [4.52V - 5.11V]
	01B	VLVD3 選択 Grade-3 product: Rise: 3.22 V [3.13V - 3.29V], Fall: 3.15 V [3.07V - 3.22V] Grade-4 product: Rise: 3.22 V [3.13V - 3.39V], Fall: 3.15 V [3.07V - 3.31V] Grade-5 product: Rise: 3.22 V [3.13V - 3.66V], Fall: 3.15 V [3.07V - 3.52V]
	11B	VLVD5 選択 ^{注2} Grade-3 product: Rise: 2.81 V [2.74V - 2.87V], Fall: 2.75 V [2.68V - 2.81V] Grade-4 product: Rise: 2.81 V [2.74V - 2.95V], Fall: 2.75 V [2.68V - 2.88V] Grade-5 product: Rise: 2.81 V [2.74V - 3.22V], Fall: 2.75 V [2.68V - 3.06V]
上記以外		設定禁止

注 1. 割り込みモード (LVIMDS [1:0]=01B) を使用する場合、電源立ち下がり時のリセット電圧は V_{PDR} (TYP. 1.55V) になります。 V_{PDR} は製品の動作範囲外となるため、割り込み発生後に供給される電源電圧が動作範囲内(*)で他の割り込み要因の発生を禁止し STOP モードに移行する、またはユーザソフトウェアによるリセット状態への移行 (不正命令の実行や、ウォッチドッグ・タイマ機能による内部リセットの発生) を実施してください。電圧レベルが選択した VLVD を上回ると STOP モードまたはリセット状態を解除します。

(*) $V_{DD}=2.7V\sim 5.5V$ 、 f_{CLK} (CPU/周辺ハードウェア・クロック周波数) =15kHz~40MHz の範囲で使用。

2. リセット・モードのみ設定可能。割り込みモードでは設定しないでください。

表 1-3 割り込み&リセット・モード時の VPOC [2:0], LVIS [1:0]設定

VPOC [2:0]	LVIS [1:0]	機能説明
001B	00B	VLVD2 選択 Grade-3 product: Reset: 2.75 V [2.68V - 2.81V], Reset release: 4.42 V [4.30V - 4.51V] Interrupt (VLVDH: 4.42 V [4.30V - 4.51V], VLVDL: 4.32 V [4.21V - 4.41V]) Grade-4 product: Reset: 2.75 V [2.68V - 2.88V], Reset release: 4.42 V [4.30V - 4.61V] Interrupt (VLVDH: 4.42 V [4.30V - 4.61V], VLVDL: 4.32 V [4.21V - 4.51V]) Grade-5 product: Reset: 2.75 V [2.68V - 3.06V], Reset release: 4.42 V [4.30V - 4.92V] Interrupt (VLVDH: 4.42 V [4.30V - 4.92V], VLVDL: 4.32 V [4.21V - 4.76V])
010B	00B	VLVD1 選択 Grade-3 product: Reset: 2.75 V [2.68V - 2.81V], Reset release: 4.62 V [4.50V - 4.72V] Interrupt (VLVDH: 4.62 V [4.50V - 4.72V], VLVDL: 4.52 V [4.40V - 4.62V]) Grade-4 product: Reset: 2.75 V [2.68V - 2.88V], Reset release: 4.62 V [4.50V - 4.82V] Interrupt (VLVDH: 4.62 V [4.50V - 4.82V], VLVDL: 4.52 V [4.40V - 4.71V]) Grade-5 product: Reset: 2.75 V [2.68V - 3.06V], Reset release: 4.62 V [4.50V - 5.12V] Interrupt (VLVDH: 4.62 V [4.50V - 5.12V], VLVDL: 4.52 V [4.40V - 4.98V])
011B	00B	VLVD0 選択 Grade-3 product: Reset: 2.75 V [2.68V - 2.81V], Reset release: 4.74 V [4.62V - 4.84V] Interrupt (VLVDH: 4.74 V [4.62V - 4.84V], VLVDL: 4.64 V [4.52V - 4.74V]) Grade-4 product: Reset: 2.75 V [2.68V - 2.88V], Reset release: 4.74 V [4.62V - 4.94V] Interrupt (VLVDH: 4.74 V [4.62V - 4.94V], VLVDL: 4.64 V [4.52V - 4.84V]) Grade-5 product: Reset: 2.75 V [2.68V - 3.06V], Reset release: 4.74 V [4.62V - 5.25V] Interrupt (VLVDH: 4.74 V [4.62V - 5.25V], VLVDL: 4.64 V [4.52V - 5.11V])
	01B	VLVD3 選択 Grade-3 product: Reset: 2.75 V [2.68V - 2.81V], Reset release: 3.22 V [3.13V - 3.29V] Interrupt (VLVDH: 3.22 V [3.13V - 3.29V], VLVDL: 3.15 V [3.07V - 3.22V]) Grade-4 product: Reset: 2.75 V [2.68V - 2.88V], Reset release: 3.22 V [3.13V - 3.39V] Interrupt (VLVDH: 3.22 V [3.13V - 3.39V], VLVDL: 3.15 V [3.07V - 3.31V]) Grade-5 product: Reset: 2.75 V [2.68V - 3.06V], Reset release: 3.22 V [3.13V - 3.66V] Interrupt (VLVDH: 3.22 V [3.13V - 3.66V], VLVDL: 3.15 V [3.07V - 3.52V])
上記以外		設定禁止

表 1-4 電圧検出回路オフ時の VPOC [2:0], LVIS [1:0]設定

VPOC [2:0]	LVIS [1:0]	LVIMDS [1:0]	機能説明
111B	00B	11B	電圧検出回路オフ

表 1-5 ユーザ・オプション・バイト (000C1H) 設定時の注意事項

ビット名称	設定時の注意事項
LVIMDS [1:0]	<ul style="list-style-type: none"> 00B を設定しないでください 電圧検出回路を使用しない場合、11B を設定してください 01B (割り込みモード) を設定する場合、VLVD5 を選択しないでください
LVIS [1:0]	<ul style="list-style-type: none"> 電圧検出回路を使用しない場合、00B を設定してください 割り込みモード、リセット・モード：表 1-2 を参照ください 割り込み&リセット・モード：表 1-3 を参照ください
CLKMB	<ul style="list-style-type: none"> クロック・モニタ機能を使用する場合、“0”を設定してください
VPOC [2:0]	<ul style="list-style-type: none"> 電圧検出回路を使用しない場合、111B を設定してください 電圧検出回路を使用する場合、000B, 001B, 010B, 011B 以外の値を設定しないでください

注意 1. 電圧検出回路を使用しないときの設定は、表 1-4 を参照してください。また、ユーザ・システム上でリセット回路を用意してください。

2. ブート・スワップ機能を使用する場合は、040C1H に 000C1H と同じ値を設定してください。

1.3 ユーザ・オプション・バイト (000C2H)

ユーザ・オプション・バイト (000C2H) は、高速オンチップ・オシレータ周波数、および P130/RESOUT 出力機能の各設定を行います。図 1-5 にユーザ・オプション・バイト (000C2H) の各ビットを示します。また、表 1-6 に設定時の注意事項を示します。

b7	b6	b5	b4	b3	b2	b1	b0
1	1	RESOUTB	FRQSEL [4:0]				
Bit	ビット名称	説明					
7-6	-	必ず "11B" の値を設定してください。他の値の設定禁止					
5	RESOUTB	0: P130 を RESOUT 端子として使用 1: P130 を通常ポート (出力専用) として使用					
4-0	FRQSEL [4:0]	高速オンチップ・オシレータ周波数設定 (下表参照)					
FRQSEL4	FRQSEL3	FRQSEL2	FRQSEL1	FRQSEL0	高速オンチップ・オシレータ周波数		
1	1	0	0	0	80 MHz		
1	0	0	0	0	64 MHz		
0	1	0	0	0	40 MHz		
0	0	0	0	0	32 MHz		
0	1	0	0	1	20 MHz		
0	0	0	0	1	16 MHz		
0	0	0	1	0	8 MHz		
0	0	0	1	1	4 MHz		
0	0	1	0	0	2 MHz		
上記以外					設定禁止		

図 1-5 ユーザ・オプション・バイト (000C2H)

表 1-6 ユーザ・オプション・バイト (000C2H) 設定時の注意事項

ビット名称	設定時の注意事項
FRQSEL [4:0]	<ul style="list-style-type: none"> 必ず 00000B, 00001B, 00010B, 00011B, 00100B, 01000B, 01001B, 10000B, 11000B の何れかを設定してください
RESOUTB	<ul style="list-style-type: none"> P30/RESOUT 端子は 32 ピン製品ではありません。32 ピン製品を使用する場合、初期値 (出荷状態の値: 1) の設定を推奨します P130 端子はこのビットの設定にかかわらずリセット中は Low を出力します このビットに 0 を設定すると、P130/RESOUT 端子はリセット解除後自動的に High を出力します。リセット解除後、ポートラッチ (P130 ビット) の設定にかかわらず、リセット状態になるまで High を出力します
b6	<ul style="list-style-type: none"> 必ず "1" を設定してください
b7	<ul style="list-style-type: none"> 必ず "1" を設定してください

注意 ブート・スワップ機能を使用する場合は、040C2H に 000C2H と同じ値を設定してください。

1.4 オンチップ・デバッグ・オプション・バイト (000C3H)

オンチップ・デバッグ・オプション・バイト (000C3H) でオンチップ・デバッグ接続時の動作を設定します。図 1-6 にオンチップ・デバッグ・オプション・バイト (000C3H) の各ビットを示します。また、表 1-8 に設定時の注意事項を示します。

b7	b6	b5	b4	b3	b2	b1	b0
OCDENSET	0	FLPEN	0	0	1	HPIEN	OCDERSD

Bit	ビット名称	説明
7	OCDENSET	OCDERSD と合わせてオンチップ・デバッグ時の動作を制御します。 詳しくは、表 1-7 を参照してください。
6	–	必ず “0” の値を設定してください。“1”の設定禁止。
5	FLPEN	フラッシュ・シリアル・プログラミング機能およびオンチップ・デバッグ機能の動作を制御します。詳しくは、表 1-7 を参照してください。 0: 動作禁止 1: 動作許可
4-2	–	必ず “001B” の値を設定してください。他の値の設定禁止。
1	HPIEN	ホット・プラグイン機能の動作を制御します。 詳しくは、表 1-7 を参照してください。
0	OCDERSD	OCDENSET と合わせてオンチップ・デバッグ時の動作を制御します。 詳しくは、表 1-7 を参照してください。

図 1-6 オンチップ・デバッグ・オプション・バイト (000C3H)

表 1-7 オンチップ・デバッグ・オプション・バイトの機能

OCDENSET	FLPEN	HPIEN	OCDERSD	機能説明
0	1	0	0	オンチップ・デバッグ禁止、ホット・プラグイン禁止、フラッシュ・シリアル・プログラミング許可
1	1	0	0	オンチップ・デバッグ許可、ホット・プラグイン禁止、フラッシュ・シリアル・プログラミング許可 オンチップ・デバッグ・セキュリティ ID 領域 ^{※1} の認証失敗時にフラッシュ・メモリ ^{※2} のデータを消去する
1	1	0	1	オンチップ・デバッグ許可、ホット・プラグイン禁止、フラッシュ・シリアル・プログラミング許可 オンチップ・デバッグ・セキュリティ ID 領域 ^{※1} の認証失敗時にフラッシュ・メモリのデータを消去しない
1	1	1	1	オンチップ・デバッグ許可、ホット・プラグイン許可、フラッシュ・シリアル・プログラミング許可 オンチップ・デバッグ・セキュリティ ID 領域 ^{※1} の認証失敗時にフラッシュ・メモリのデータを消去しない
0	0	0	0	オンチップ・デバッグ禁止、ホット・プラグイン禁止、フラッシュ・シリアル・プログラミング禁止
1	0	0	0	
1	0	0	1	
1	0	1	1	オンチップ・デバッグ禁止、ホット・プラグイン許可、フラッシュ・シリアル・プログラミング禁止
上記以外				設定禁止

注 1. 000C6H-000D5H の 16 バイトの領域に書き込まれた ID コード。

2. コード・フラッシュ・メモリおよびデータ・フラッシュ・メモリの両領域。

注意 FLPEN=0 の場合、オンチップ・デバッグおよびフラッシュ・シリアル・プログラミングは動作禁止になります。

表 1-8 オンチップ・デバッグ・オプション・バイト (000C3H) 設定時の注意事項

ビット名称	設定時の注意事項
OCDERSD	• OCDENSET=0 の場合、OCDERSD に “1” を設定しないでください
HPIEN [※]	• HPIEN を “1” にすると fL (低速オンチップ・オシレータ) が動作し、ユーザ・プログラムによる停止ができなくなります。ただし、スタンバイ・モード中のみ fL を停止させることができます。対象製品のハードウェアマニュアルの「スタンバイ機能」を参照ください
b4-b2 [※]	• 必ず “001B” を設定してください
FLPEN	• FLPEN=0 に設定すると、フラッシュ・シリアル・プログラミング機能およびオンチップ・デバッグ機能の動作を禁止します。フラッシュ・メモリの書き換えはセルフ・プログラミングによる書き換えのみとなるため注意ください
b6	• 必ず “0” を設定してください
OCDENSET	• OCDERSD=1 の場合、OCDENSET に “0” を設定しないでください

注 オンチップ・デバッグ時、HPIEN および b3-b2 は値が書き変わるの不定となります。ただし、書き込み時は b3-b2 に必ず “01B” を書いてください。

注意 ブート・スワップ機能を使用する場合は、040C3H に 000C3H と同じ値を設定してください。オンチップ・デバッグ機能使用時、およびホット・プラグイン機能を使用する場合、一部の内部 RAM 領域を使用できません。詳しくは対象製品のハードウェアマニュアルを参照ください。

1.5 セキュリティ・オプション・バイト (000C4H)

セキュリティ・オプション・バイト (000C4H) で ID 領域 (オンチップ・デバッグ・セキュリティ ID およびフラッシュ・シリアル・プログラミング・セキュリティ ID) の読み出しをマスクすることができます。図 1-7 にセキュリティ・オプション・バイト (000C4H) の各ビットを示します。また、表 1-9 に設定時の注意事項を示します。

b7	b6	b5	b4	b3	b2	b1	b0
1	1	1	1	1	IDRDEN	1	0

Bit	ビット名称	説明
7-3	-	必ず“11111B”の値を設定してください。他の値の設定禁止。
2	IDRDEN	オンチップ・デバッグ・セキュリティ ID (000C6H-000D5H) およびフラッシュ・シリアル・プログラミング・セキュリティ ID (000D6H-000E5H) の読み出しを制御します。 0: 読み出し禁止 (読んだ場合、“0”が読めます) 1: 読み出し許可
1-0	-	必ず“10B”の値を設定してください。他の値の設定禁止。

図 1-7 セキュリティ・オプション・バイト (000C4H)

表 1-9 セキュリティ・オプション・バイト (000C4H) 設定時の注意事項

ビット名称	設定時の注意事項
b1, b0	<ul style="list-style-type: none"> 必ず“10B”を設定してください
IDRDEN	<ul style="list-style-type: none"> IDRDEN に“0”を設定すると、オンチップ・デバッグ・セキュリティ ID 領域、およびフラッシュ・シリアル・プログラミング・セキュリティ ID 領域はすべて“0”が読み出されます IDRDEN に“0”を設定しても、040C6H-040D5H および 040D6H-040E5H の領域への読み出しは禁止になりません IDRDEN に“0”を設定しても、高速 CRC 機能はその値を読み出し CRC 計算します IDRDEN に“0”を設定するとき、ブート・クラスタ 0 (00000H-3FFFFH) を書き換え禁止に設定してください
b7-b3	<ul style="list-style-type: none"> 必ず“11111B”を設定してください

注意 1. ブート・クラスタ 0 の書き換え禁止設定は、RL78/F23, F24 ユーザーズマニュアル ハードウェア編のフラッシュ・メモリの章を参照してください。

2. ブート・スワップ機能を使用する場合は、040C4H に 000C4H と同じ値を設定してください。

2. RL78/F23, F24 オプション・バイトの設定範囲

RL78/F23, F24 のオプション・バイトの設定範囲を表 2-1 に示します。

表 2-1 オプション・バイトの設定範囲一覧

Option Bytes		RL78/F23, F24	
		$V_{DD} = 2.7\text{ V to }5.5\text{ V}$, $f_{CLK} = 15\text{ kHz to }40\text{ MHz}$, $T_A = -40\text{ }^\circ\text{C to }105\text{ }^\circ\text{C (Grade-3)}$, $T_A = -40\text{ }^\circ\text{C to }125\text{ }^\circ\text{C (Grade-4)}$, $T_A = -40\text{ }^\circ\text{C to }150\text{ }^\circ\text{C (Grade-5)}$	
000C0H 040C0H	WDSTBYON	0 or 1	
	WDCS [2:0]	000B to 111B	
	WDTON	0 or 1	
	WINDOW [1:0]	01B or 10B or 11B (00B setting prohibited)	
	WDTINT	0 or 1	
000C1H 040C1H	LVIMDS [1:0]	01B or 10B or 11B (00B setting prohibited)	
	LVIS [1:0]	<ul style="list-style-type: none"> • LVIMDS=01B, VPOC=000B: 01B • LVIMDS=01B, VPOC=001B: 00B • LVIMDS=01B, VPOC=010B: 00B • LVIMDS=01B, VPOC=011B: 00B, 01B, or 11B • LVIMDS=10B, VPOC=001B: 00B • LVIMDS=10B, VPOC=010B: 00B • LVIMDS=10B, VPOC=011B: 00B or 01B • LVIMDS=11B, VPOC=000B: 01B • LVIMDS=11B, VPOC=001B: 00B • LVIMDS=11B, VPOC=010B: 00B • LVIMDS=11B, VPOC=011B: 00B, 01B or 11B • LVIMDS=11B, VPOC=111B: 00B (Other than the above: Setting prohibited)	
	CLKMB	0 or 1	
	VPOC [2:0]	<ul style="list-style-type: none"> • LVIMDS=01B: 000B, 001B, 010B, 011B • LVIMDS=10B: 001B, 010B, 011B • LVIMDS=11B: 000B, 001B, 010B, 011B, 111B (LVD off) (Other than the above: Setting prohibited)	
000C2H 040C2H	FRQSEL [4:0]	00000B, 00001B, 00010B, 00011B, 00100B, 01000B, 01001B, 10000B, or 11000B (Other than the above: Setting prohibited)	
	RESOUTB	0 or 1	
	bit7, bit6	11B (Setting prohibited except 11B)	
000C3H 040C3H	OCDERSD	[OCDENSET, HPIEN, OCDERSD] = 000B, 100B, 101B or 111B (Other than the above: Setting prohibited)	
	HPIEN		
	OCDENSET		
	FLPEN	0 or 1	
	bit4 to bit2	001B (Setting prohibited except 001B)	
bit6	0 (1 setting prohibited)		
000C4H 040C4H	IDRDEN	0 or 1	
	bit1, bit0	10B (Setting prohibited except 10B)	
	bit7 to bit3	11111B (Setting prohibited except 11111B)	

注意 ブート・スワップ機能を使用する場合は、040C0H~040C4H の領域に 000C0H~000C4H と同じ値を設定してください。

3. 参考資料

本アプリケーションノートの参考資料を以下に示します。参照の際は、ルネサスエレクトロニクスホームページから最新版を入手してください。

- RL78/F23, F24 ユーザーズマニュアル ハードウェア編 Rev. 1.00
- RL78 ファミリユーザーズマニュアル ソフトウェア編 Rev. 2.30

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022. 9.30	-	初版発行
1.10	2023.12.31	P.5	「1.1.1 ウィンドウ・オープン期間を 75%に設定したときの WDT 処理例」を追加。
		P.11	「表 1-7 オンチップ・デバッグ・オプション・バイトの機能」を改訂。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。