

## RL78/F13, F14, F15

R01AN2487JJ0200

Rev. 2.00

2018.06.15

**CANコンフィグレーション、受信、送信**
**要旨**

本資料は、RL78/F13, F14 および F15 を使用して CAN コンフィグレーションを行う場合の手順例を説明します。また、データの受信/送信手段を説明します。各レジスタの設定に関しては、ご使用される製品の最新のユーザーズマニュアル ハードウェア編を参照ください。

**対象デバイス**

この資料は、RL78/F13, F14 および F15 に適用します。

なお、本文中に記載している変数は下表の通りです。

**対象デバイスと変数**

	添字	対象 MCU	
		RL78/F13 RL78/F14	RL78/F15
CAN のチャンネル番号	i	i=0	i=0, 1
CAN 受信ルール登録レジスタ (GAFLIDLj、GAFLIDHj、GAFLMLj、GAFLMHj、 GAFLPLj、GAFLPHj)の番号	j	j=0~15	j=0~39
送受信 FIFO バッファの番号	k	k=0	k=0, 1
受信 FIFO バッファの番号	m	m=0, 1	m=0~3
受信バッファの番号	n	n=0~15	n=0~31
送信バッファの番号	p	p=0~3	p=0~7
CAN 用 RAM テスト・レジスタ (RPGACCr)の番号	r	r=0~127	r=0~127

注意 本資料では、RL78/F13, F14 の CAN モジュールを主として記載しています。

## 目次

1.	CANコンフィグレーション.....	3
1.1	CANコンフィグレーション.....	3
1.2	CAN状態(モード)遷移.....	10
1.3	通信速度.....	16
1.4	グローバル機能.....	19
1.5	受信ルール・テーブル.....	25
1.6	バッファ、FIFOバッファ.....	32
1.7	グローバル・エラー割り込み.....	39
1.8	チャンネル機能.....	41
2.	受信.....	48
2.1	受信機能.....	48
2.2	受信バッファを用いた受信.....	49
2.3	受信FIFOバッファを用いた受信.....	52
2.4	送受信FIFOバッファを用いた受信.....	57
3.	送信.....	62
3.1	送信機能.....	62
3.2	送信バッファを用いた送信.....	62
3.3	送受信FIFOバッファを用いた送信.....	73
3.4	送信履歴バッファ機能.....	79
4.	CAN関連割り込み.....	84
5.	処理フローに関する注意事項.....	88
6.	付録.....	91
6.1	各状態で実施するCANコンフィグレーション処理.....	91
6.2	CAN関連割り込み要因.....	92
6.3	受信バッファ受信完了時、受信(送受信)FIFOバッファフル時の動作.....	94
6.4	送信バッファへの要求.....	95

## 1. CAN コンフィグレーション

### 1.1 CAN コンフィグレーション

CAN コンフィグレーションでは、CAN 通信を行う場合に必要な機能の設定を行います。CAN コンフィグレーションは、MCU リセットやバス異常検出、ウェイクアップなどの後に CAN 通信を開始、再開するときを実施してください。

CAN コンフィグレーションが実施可能なモードは以下の通りです。CAN 状態(モード)については「**1.2 CAN状態(モード)遷移**」を参照ください。

- グローバル・リセット・モード
- チャンネル・リセット・モード
- チャンネル待機モード

【注】 CAN モジュール・イネーブル(PER2 レジスタの CAN0EN ビットを"1")後

CAN コンフィグレーション時に設定が必要な機能を以下に示します。各処理の詳細については次章以降を参照ください。

- CAN 状態(モード)遷移
- 通信速度
- グローバル機能
- 受信ルール・テーブル
- バッファ
- グローバル・エラー割り込み
- チャンネル機能

## 1.1.1 CAN モジュール・イネーブル後の CAN コンフィグレーション

## (1) CAN モジュール・イネーブル後の CAN コンフィグレーション

CAN モジュール・イネーブル後の CAN モジュール全体の初期化処理を実施します。

## (2) CAN モジュール・イネーブル後の CAN コンフィグレーションの設定手順

図 1-1及び図 1-2に CAN モジュール・イネーブル後のコンフィグレーション手順を示します。

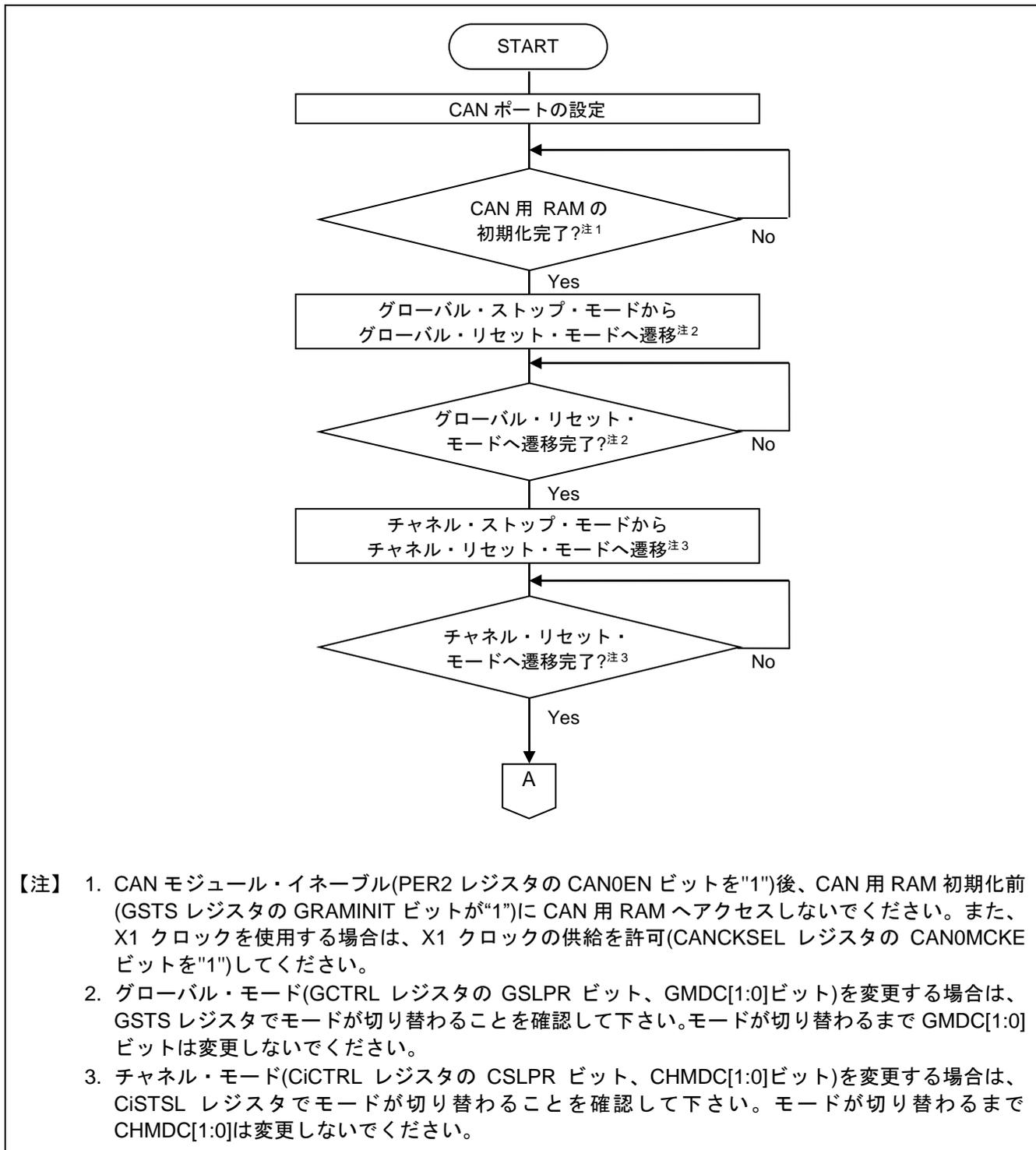
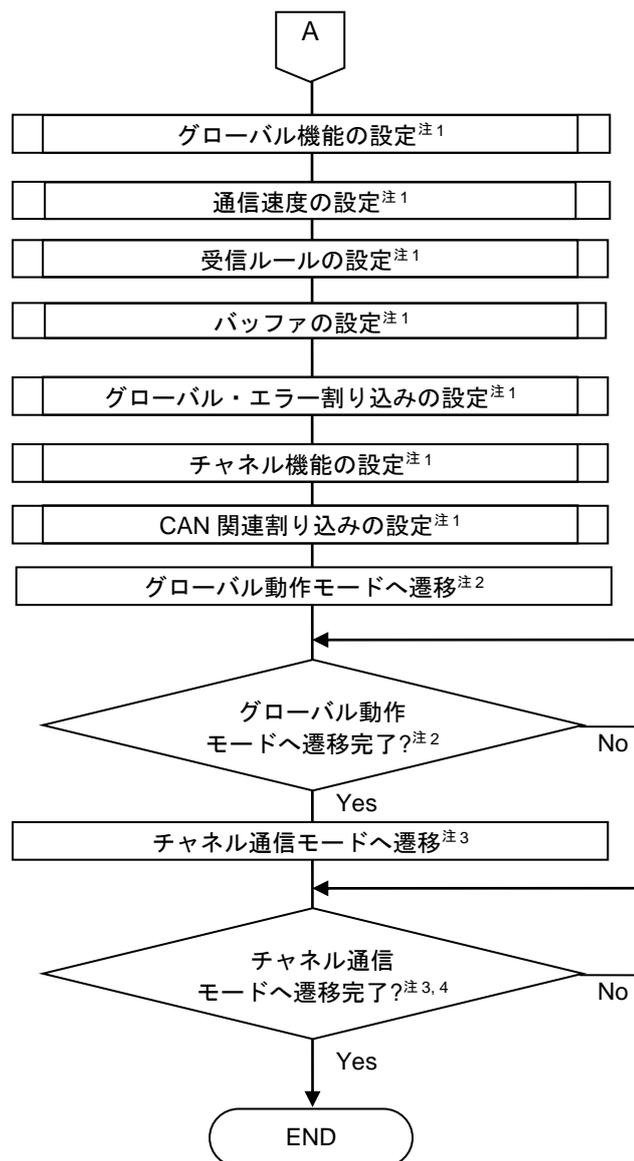


図 1-1 CAN モジュール・イネーブル後のコンフィグレーション手順 1



- 【注】
1. 各関数の処理に関しては次章以降を参照ください。
  2. グローバル・モード(GCTRL レジスタの GSLPR ビット、GMDC[1:0]ビット)を変更する場合は、GSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで GMDC[1:0] ビットは変更しないでください。
  3. チャンネル・モード(CiCTRL レジスタの CSLPR ビット、CHMDC[1:0]ビット)を変更する場合は、CiSTSL レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。
  4. チャンネル通信モード遷移後、11 ビットの連続するレセシブを検出すると、通信可能な状態(CiSTSL レジスタの COMSTS フラグが“1”)になり、CAN バス上でアクティブ・ノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

図 1-2 CAN モジュール・イネーブル後のコンフィグレーション手順 2

## 1.1.2 グローバル・リセット・モード後の CAN コンフィグレーション

## (1) グローバル・リセット・モード後の CAN コンフィグレーション

グローバル・リセット遷移後の CAN モジュール全体の初期化処理を実施します。

## (2) グローバル・リセット・モード後の CAN コンフィグレーションの設定手順

図 1-3及び図 1-4にグローバル・リセット・モード遷移後のコンフィグレーション手順を示します。

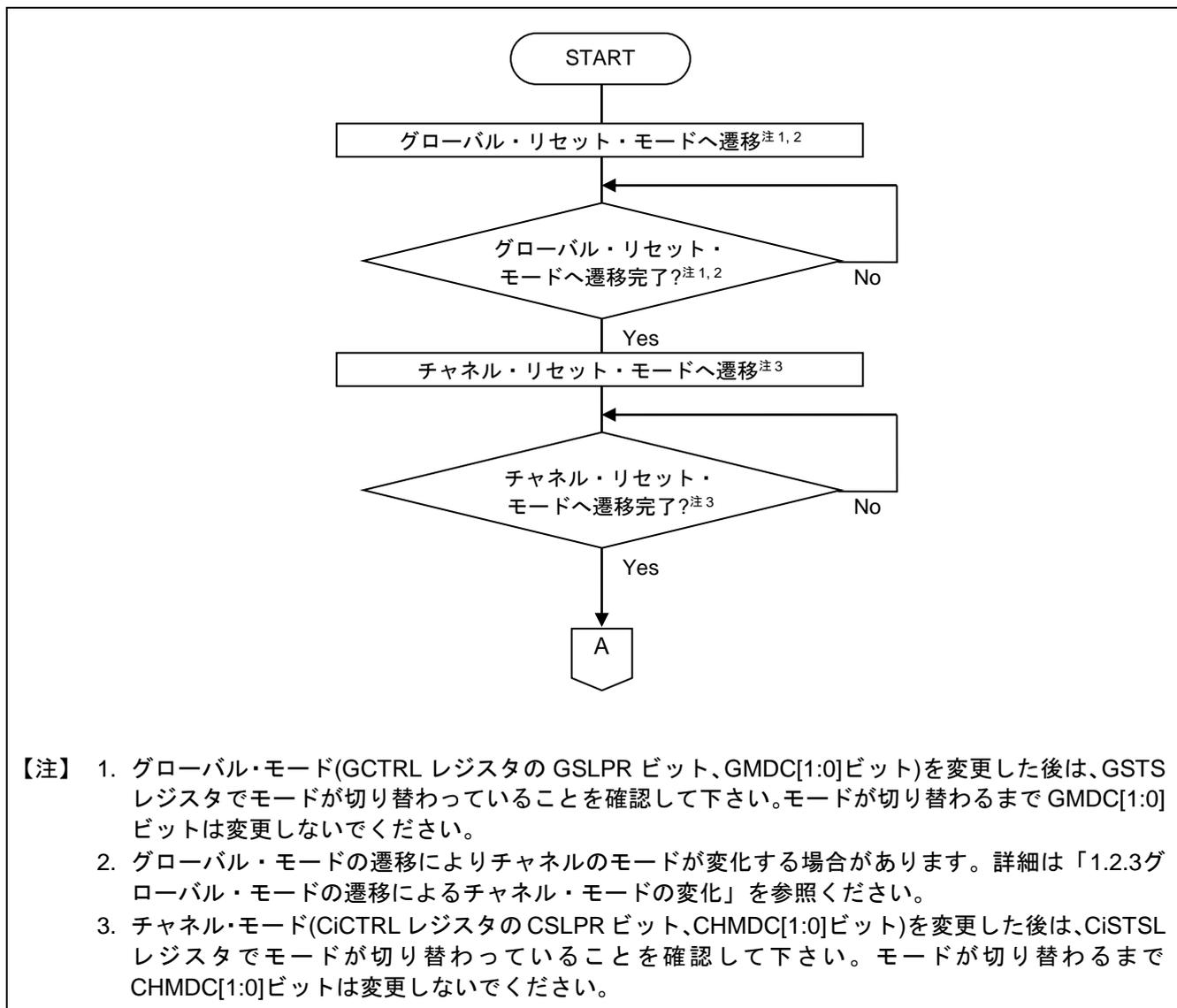


図 1-3 グローバル・リセット・モード後のコンフィグレーション手順 1

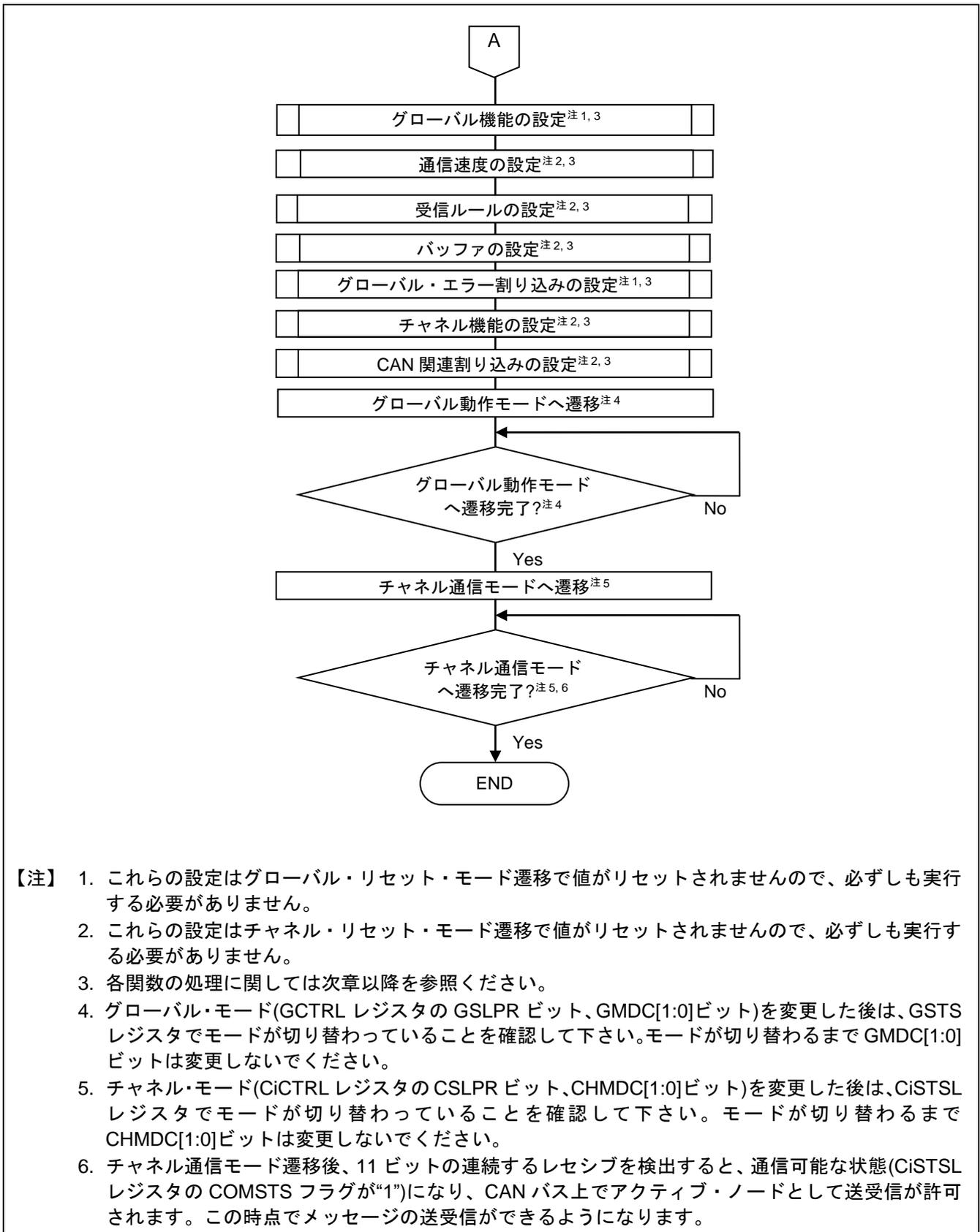


図 1-4 グローバル・リセット・モード後のコンフィグレーション手順 2

## 1.1.3 チャンネル・リセット・モード後の CAN コンフィグレーション

## (1) チャンネル・リセット・モード後の CAN コンフィグレーション

チャンネル・リセット・モード遷移後の CAN チャンネル初期化処理を実施します。

## (2) チャンネル・リセット・モード後の CAN コンフィグレーションの設定手順

図 1-5にチャンネル・リセット・モード遷移後のコンフィグレーション手順を示します。

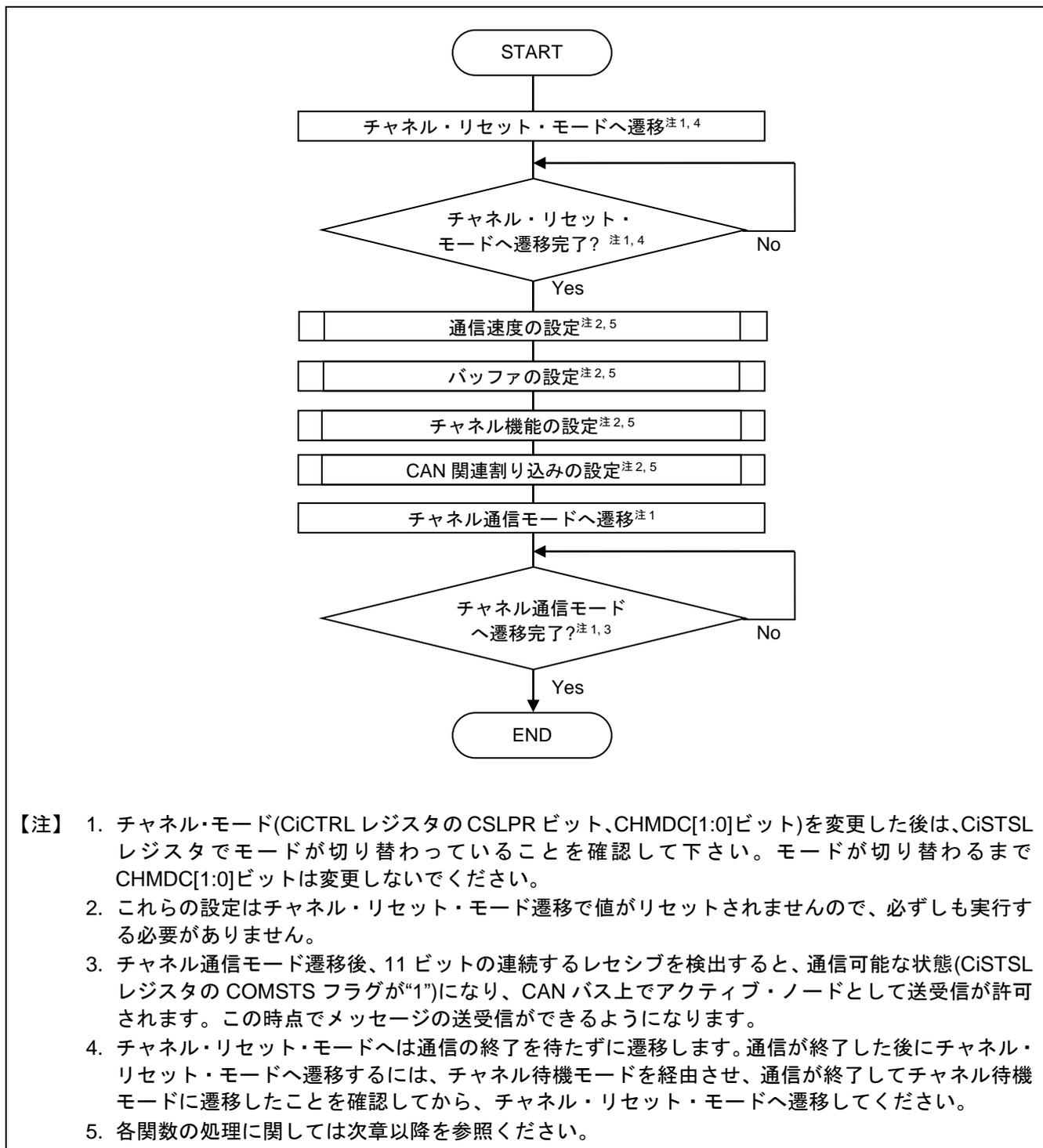


図 1-5 チャンネル・リセット・モード後のコンフィグレーション手順

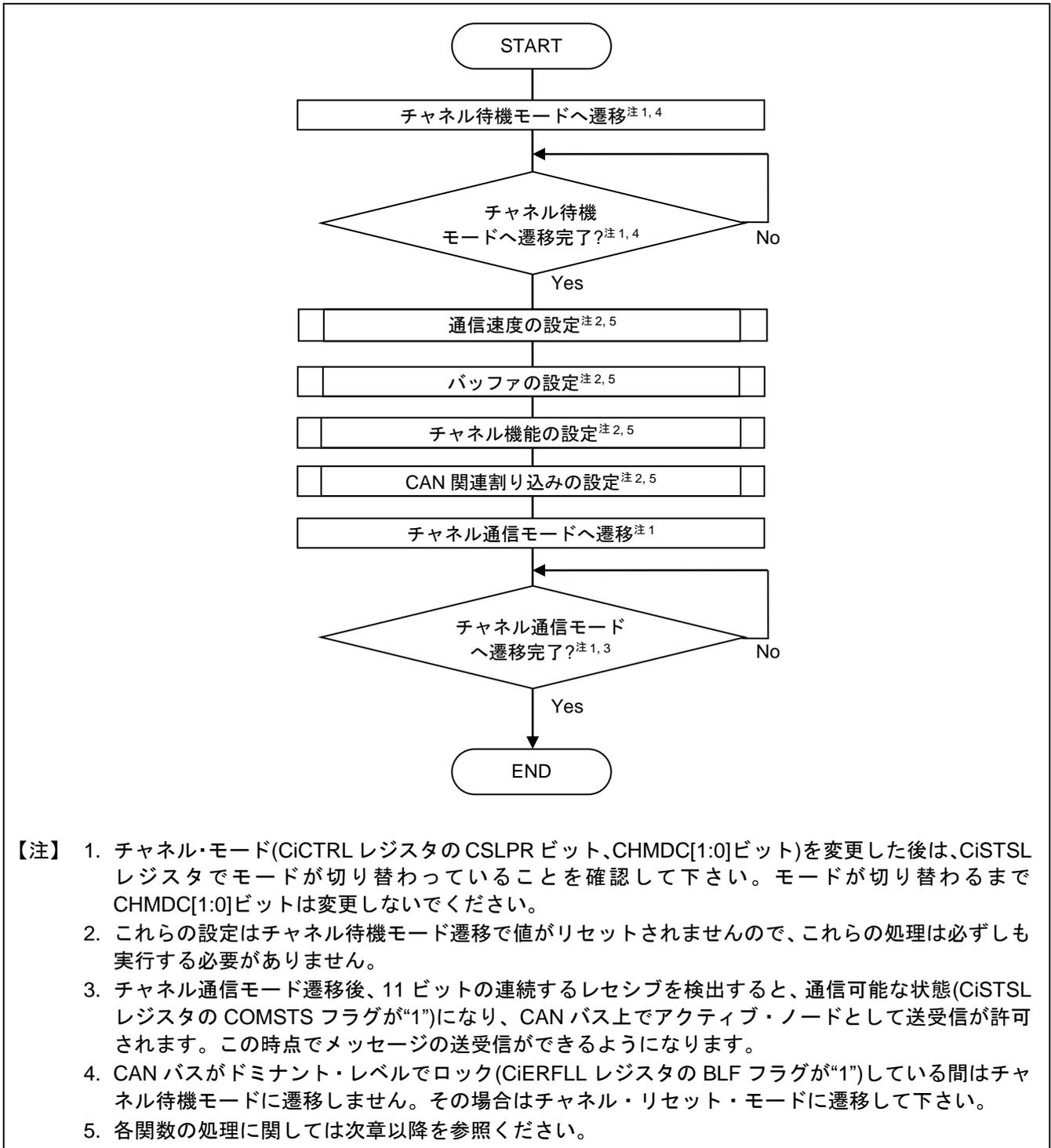
## 1.1.4 チャンネル待機モード後の CAN コンフィグレーション

## (1) チャンネル待機モード後の CAN コンフィグレーション

チャンネル待機モード遷移後の CAN チャンネル初期化処理を実施します。

## (2) チャンネル待機モード後の CAN コンフィグレーションの設定手順

図 1-6 にチャンネル待機モード遷移後のコンフィグレーション手順を示します。



- 【注】
1. チャンネル・モード(CiCTRL レジスタの CSLPR ビット、CHMDC[1:0]ビット)を変更した後は、CiSTSL レジスタでモードが切り替わっていることを確認して下さい。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。
  2. これらの設定はチャンネル待機モード遷移で値がリセットされませんので、これらの処理は必ずしも実行する必要がありません。
  3. チャンネル通信モード遷移後、11 ビットの連続するレセシブを検出すると、通信可能な状態(CiSTSL レジスタの COMSTS フラグが“1”)になり、CAN バス上でアクティブ・ノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。
  4. CAN バスがドミナント・レベルでロック(CiERFLL レジスタの BLF フラグが“1”)している間はチャンネル待機モードに遷移しません。その場合はチャンネル・リセット・モードに遷移して下さい。
  5. 各関数の処理に関しては次章以降を参照ください。

図 1-6 チャンネル待機モード後のコンフィグレーション手順

## 1.2 CAN 状態(モード)遷移

CAN モジュールはチャンネル全体(以下、グローバル)の状態とチャンネルの状態(モード)を持ちます。

以下に CAN モジュールの持つ状態(モード)を示します。

- グローバル・モード
  - グローバル・ストップ・モード
  - グローバル・リセット・モード
  - グローバル・テスト・モード
  - グローバル動作モード
- チャンネル・モード
  - チャンネル・ストップ・モード
  - チャンネル・リセット・モード
  - チャンネル待機モード
  - チャンネル通信モード

### 1.2.1 グローバル・モード

CAN モジュール全体のモードです。

図 1-7にグローバル・モードの遷移図を示します。

なお、グローバル・モードの遷移により、チャンネルのモードが変化することがあります。詳細については「1.2.3 グローバル・モードの遷移によるチャンネル・モードの変化」を参照ください。

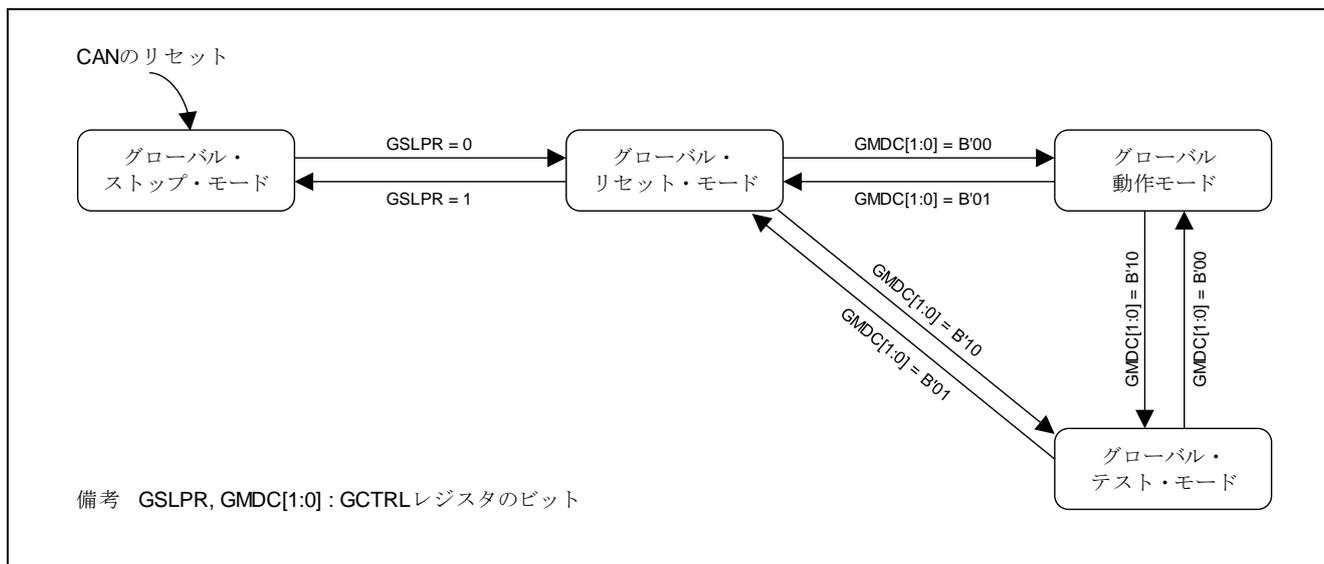


図 1-7 グローバル・モードの遷移図

### (1) グローバル・ストップ・モード

CAN モジュールのクロックが停止するモードです。CAN のクロックが停止するため、消費電力が低減されます。CAN 関連レジスタの読み出しは可能ですが、書き込みはしないでください。レジスタ値は保持されません。

### (2) グローバル・リセット・モード

CAN モジュール全体の設定を行うモードです。グローバル・リセット・モードに遷移すると、一部レジスタが初期化されます。表 1-2、表 1-3に初期化されるレジスタ一覧を示します。

### (3) グローバル・テスト・モード

テスト関連レジスタの設定を行うモードです。グローバル・テスト・モードに遷移すると、CAN 通信は停止します。

### (4) グローバル動作モード

CAN モジュール全体を動作させるモードです。CAN 通信を行う場合は、グローバル動作モードに遷移する必要があります。

### 1.2.2 チャネル・モード

チャネルを制御するモードです。

図 1-8にチャネル・モードの遷移図を示します。

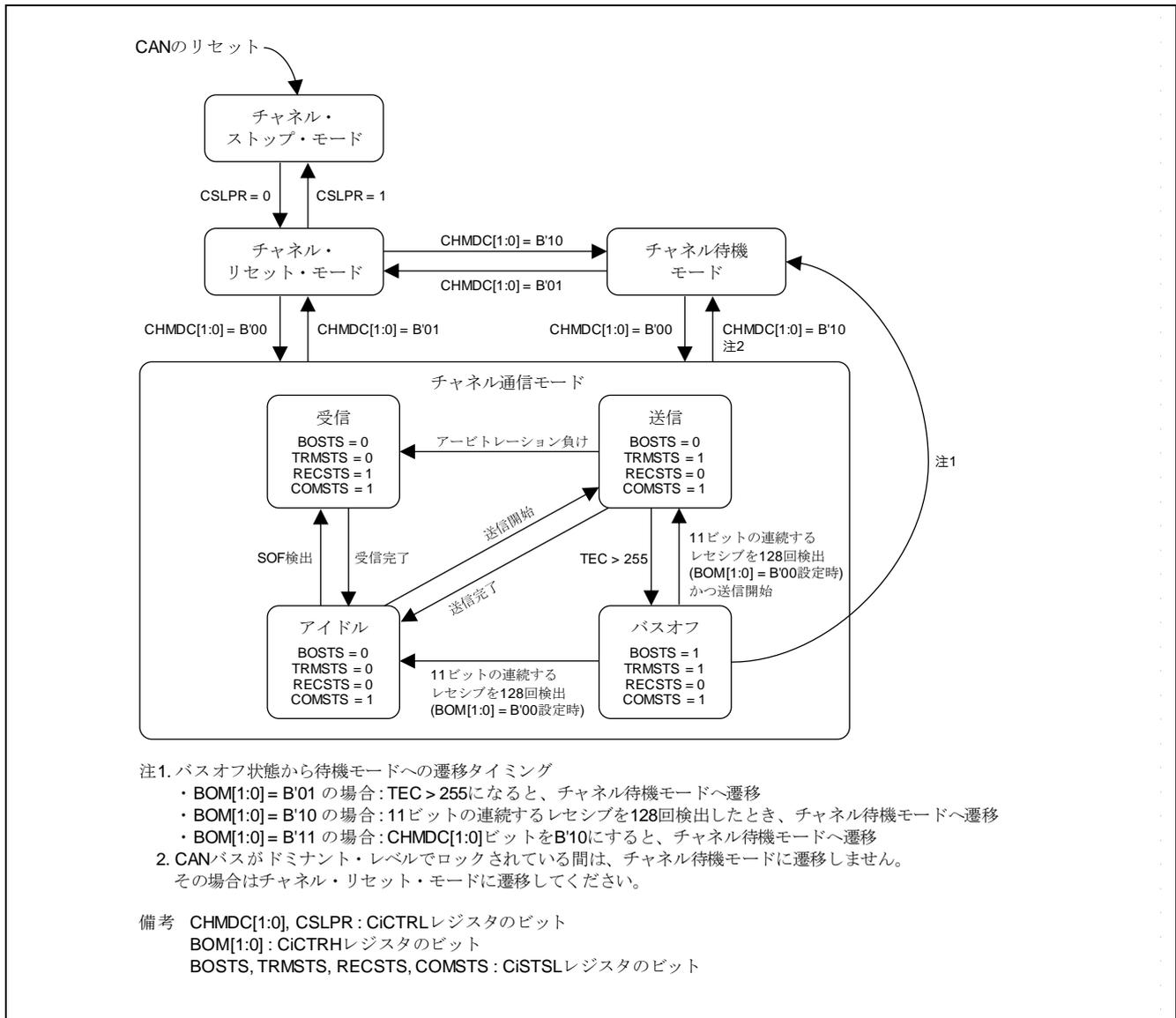


図 1-8 チャネル・モードの遷移図

#### (1) チャネル・ストップ・モード

チャネルに供給するクロックが停止するモードです。供給するクロックが停止するため消費電力が低減されます。該当チャネルの CAN 関連レジスタの読み出しは可能ですが、書き込みはしないでください。レジスタ値は保持されます。

#### (2) チャネル・リセット・モード

チャネルの設定を行うモードです。チャンネル・リセット・モードに遷移すると、一部チャンネル関連レジスタが初期化されます。表 1-3に初期化されるレジスタ一覧を示します。

### (3) チャンネル待機モード

チャンネルのテスト関連レジスタの設定を行うモードです。チャンネル待機モードに遷移すると、該当チャンネルのCAN通信は停止します。

### (4) チャンネル通信モード

CAN通信を行うモードです。CAN通信時、各チャンネルは以下の通信状態を持ちます。

- アイドル  
受信も送信もしていない状態。
- 受信  
他のノードから送られてきたメッセージを受信している状態。
- 送信  
メッセージを送信している状態。
- バスオフ  
CAN通信から遮断されている状態。

### 1.2.3 グローバル・モードの遷移によるチャンネル・モードの変化

グローバル・モードの遷移により、チャンネルのモードが変化する場合があります。表 1-1、図 1-9にグローバル・モードの遷移によるチャンネル・モードの変化を示します。

表 1-1 グローバル・モード設定によるチャンネル・モードの変化

設定前の チャンネル・モード	設定後のチャンネル・モード			
	グローバル動作	グローバル・テスト	グローバル ・リセット	グローバル ・ストップ
チャンネル通信	チャンネル通信	チャンネル待機	チャンネル・リセット	遷移禁止
チャンネル待機	チャンネル待機	チャンネル待機	チャンネル・リセット	遷移禁止
チャンネル・リセット	チャンネル・リセット	チャンネル・リセット	チャンネル・リセット	チャンネル・ストップ
チャンネル・ストップ	チャンネル・ストップ	チャンネル・ストップ	チャンネル・ストップ	チャンネル・ストップ

【注】 **太字**：グローバル・モードの遷移によりチャンネル・モードが変化する箇所

*斜体*：制約事項

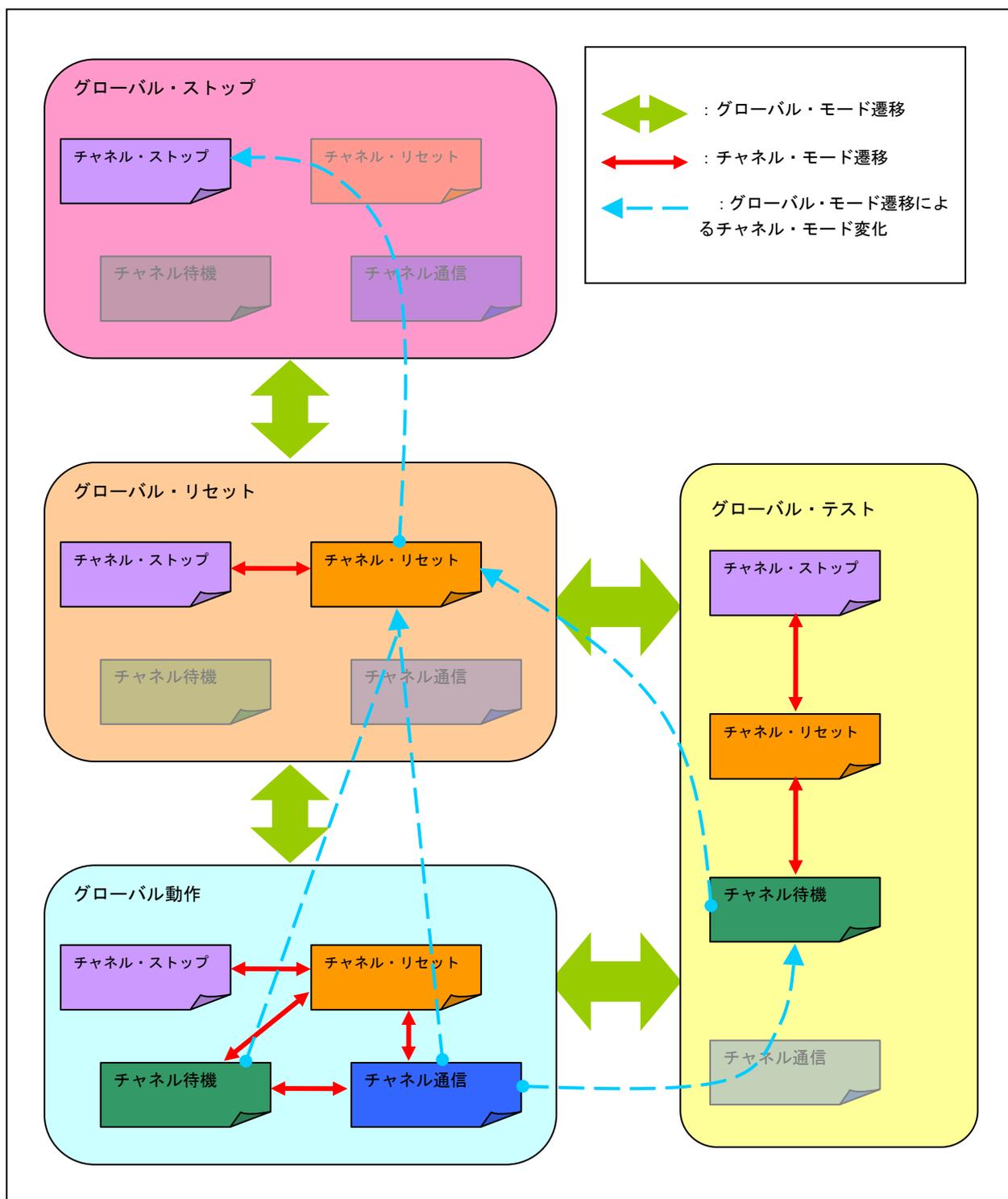


図 1-9 グローバル・モードとチャンネル・モードの遷移

表 1-2 グローバル・リセット・モードおよびチャンネル・リセット・モードで初期化されるレジスタ一覧

レジスタ	ビット/フラグ
CiCTRL レジスタ	CHMDC[1:0]
CiCTRH レジスタ	CTMS[1:0]、CTME
CiSTSL レジスタ	CHLTSTS、EPSTS、BOSTS、TRMSTS、RECSTS、COMSTS
CiSTSH レジスタ	REC[7:0]、TEC[7:0]
CiERFLL レジスタ	ADERR、B0ERR、B1ERR、CERR、AERR、FERR、SERR、ALF、BLF、OVLF、BORF、BOEF、EPF、EWF、BEF
CiERFLH レジスタ	CRCREG[14:0]
CFCCLk レジスタ	送受信 FIFO バッファが送信モード:CFE
CFSTSk レジスタ	送受信 FIFO バッファが送信モード:CFMC[5:0]、CFTXIF、CFRXIF、CFMLT、CFFLL、CFEMP
TMCp レジスタ	TMOM、TMTAR、TMTR
TMSTSp レジスタ	TMTARM、TMTRM、TMTRF[1:0]、TMTSTS
TMTRSTS レジスタ	TMTRSTSp
TMTCSTS レジスタ	TMTCSTSp
TMTASTS レジスタ	TMTASTSp
THLCCi レジスタ	THLE
THLSTSi レジスタ	THLMC[3:0]、THLIF、THLELT、THLFL、THLEMP
GTINTSTS レジスタ	TSIFi、TAIFi、CFTIFi、THIFi

表 1-3 グローバル・リセット・モードでのみ初期化されるレジスタ一覧

レジスタ	ビット/フラグ
GSTS レジスタ	GHLTSTS
GERFLL レジスタ	THLES、MES、DEF
GTSC レジスタ	TS[15:0]
RMNDi レジスタ	RMNSn
RFCCm レジスタ	RFE
RFSTSm レジスタ	RFMC[5:0]、RFIF、RFMLT、RFFLL、RFEMP
CFCCLk レジスタ	送受信 FIFO バッファが受信モード時 : CFE
CFSTSk レジスタ	送受信 FIFO バッファが受信モード時:CFMC[5:0]、CFFLL、CFEMP、CFTXIF、CFRXIF、CFMLT
RFMSTS レジスタ	RFmMLT
CFMSTS レジスタ	CFkMLT
RFISTS レジスタ	RFmIF
CFISTS レジスタ	CFkIF
GTSTCFG レジスタ	RTMPS[2:0]
GTSTCTRL レジスタ	RTME

### 1.3 通信速度

CAN 通信を行う通信速度を設定します。通信速度を決定するためには以下の処理を行う必要があります。

- ビット・タイミングの設定
- 通信速度の算出

#### 1.3.1 CAN ビット・タイミングの設定

本 CAN モジュールの CAN ビット・タイミング設定では、通信フレームの 1 ビットを 3 つのセグメントで構成しています。

図 1-10 にビットのセグメントとサンプル・ポイントを示します。

これらのセグメントのうち、Time Segment 1(以下、TSEG1 という)、Time Segment 2(以下、TSEG2 という)は、サンプル・ポイントを指定するもので、これらの値を変えることでサンプリングするタイミングを変更できます。

このタイミング設定の最小単位を 1 Time Quantum(以下、 $T_q$  という)といい、CAN モジュールに入力されたクロック周波数とポー・レート・プリスケアラ値で決められます。

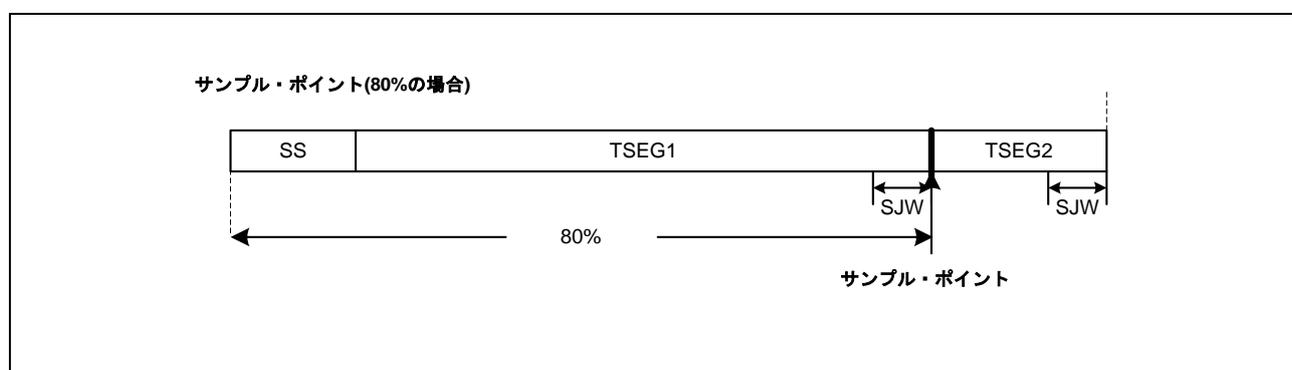


図 1-10 ビットのセグメント構成とサンプル・ポイント

- **SS** : シンクロナイゼーション・セグメント  
インターフレーム・スペース中に、レセシブからドミナントへのエッジをモニタして同期をとるセグメントです。  
インターフレーム・スペース(Interframe Space)は、インターミッション(Intermission)、サスペンド・トランスミッション(Suspend Transmission)、バスアイドル(Bus Idle)で構成されます。バスアイドル中では、全ノードが送信を開始することができます。
- **TSEG1** : タイム・セグメント 1  
CAN バス上の物理的な遅延を吸収するセグメントです。バス上の物理的な遅延は、CAN バス上の遅延、入力コンパレータ遅延、および、出力ドライバ遅延の総和の 2 倍になります。
- **TSEG2** : タイム・セグメント 2  
周波数の誤差によるフェーズ・エラーを補償するセグメントです。
- **SJW** : リシンクロナイゼーション・ジャンプ幅  
フェーズ・エラーによっておこる位相誤差を補償するために、タイム・セグメントを延長または短縮する長さです。

## (1) ビット・タイミングの条件

各セグメントの設定と制限事項は以下の通りです。

- 各セグメントの設定
  - SS = 1Tq 固定
  - TSEG1 = 4~16Tq の範囲で設定
  - TSEG2 = 2~8Tq の範囲で設定
  - SJW = 1~4Tq の範囲で設定
  - SS + TSEG1 + TSEG2 = 8~25Tq
- TSEG1、TSEG2 の制限
  - TSEG1 > TSEG2 ≥ SJW (但し、SJW = 1 のとき、TSEG2 ≥ 2)

## 1.3.2 通信速度の算出

通信速度は、CAN モジュールのクロック源である CAN クロック ( $f_{CAN}$ )、ポー・レート・プリスケアラ分周値、および 1 ビットの Tq 数で決まります。 $f_{CAN}$  は CPU/周辺ハードウェア・クロックを 2 分周したクロックと X1 クロックのいずれかを使用可能です。 $f_{CAN}$  の設定に関しては「1.4.5 CAN クロック源の設定」を参照ください。

表 1-4 に主な通信速度の算出式と実現例を、表 1-5 にビット・タイミング設定例を示します。

表 1-4 主な通信速度の算出式と実現例

通信速度の算出式	$f_{CAN}$	
	ポー・レート・プリスケアラ分周比 <sup>注</sup> × 1 ビットの Tq 数	
$f_{CAN}$ 通信速度	16MHz	8MHz
1Mbps	8Tq(2) 16Tq(1)	8Tq(1)
500Kbps	8Tq(4) 16Tq(2)	8Tq(2) 16Tq(1)
250Kbps	8Tq(8) 16Tq(4)	8Tq(4) 16Tq(2)
125Kbps	8Tq(16) 16Tq(8)	8Tq(8) 16Tq(4)
83.3Kbps	8Tq(24) 16Tq(12)	8Tq(12) 16Tq(6)
33.3Kbps	8Tq(60) 10Tq(48) 16Tq(30) 20Tq(24)	8Tq(30) 10Tq(24) 16Tq(15) 20Tq(12)

【注】 ポー・レート・プリスケアラ分周比 = P + 1 (P = 0 ~ 1023)

P : CiCFGL レジスタの BRP ビットの設定値

【備考】 ( ) 内の数字はポー・レート・プリスケアラ分周値

表 1-5 ビット・タイミング設定例

1ビット	設定値(Tq)				サンプル・ポイント <sup>※</sup> (%)
	SS	TSEG1	TSEG2	SJW	
8Tq	1	4	3	1	62.50
	1	5	2	1	75.00
10Tq	1	6	3	1	70.00
	1	7	2	1	80.00
16Tq	1	10	5	1	68.75
	1	11	4	1	75.00
20Tq	1	13	6	1	70.00
	1	15	4	3	80.00
24Tq	1	15	8	1	66.67
	1	16	7	1	70.83

【注】 1ビットのレベルを判定する位置

### 1.3.3 CAN ビット・タイミングと通信速度の設定手順

図 1-11に CAN ビット・タイミングと通信速度の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。

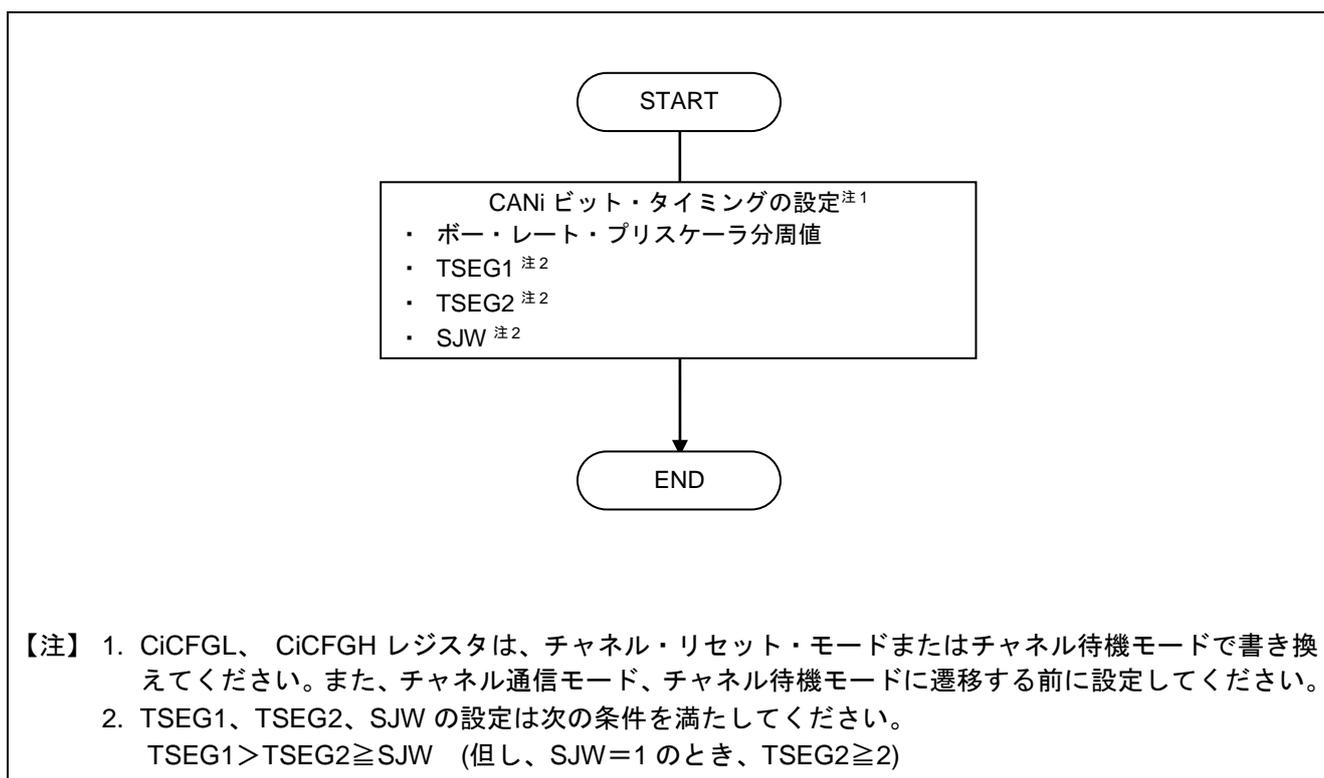


図 1-11 CAN ビット・タイミングと通信速度の設定手順

## 1.4 グローバル機能

CAN モジュール全体(すべてのチャンネル)で共通な以下の機能を設定します。

- 送信優先順位の設定
- DLC チェックの設定
- DLC 置換機能の設定
- ミラー機能の設定
- CAN クロック源の設定
- タイム・スタンプ・クロックの設定
- インターバル・タイマ・プリスケアラの設定

### 1.4.1 送信優先順位の設定

同一チャンネル内で複数の送信バッファから送信要求が出された場合の送信の優先順位を設定します。

送信優先順位はすべてのチャンネルで共通で、チャンネルごとに設定することはできません。判定方法は以下の2つから選択できます。

- ID 優先  
格納したメッセージ ID の優先順位に基づいてメッセージが送信されます。ID の優先順位は CAN 仕様に規定されている CAN バス・アービトレーション規定に準拠します。  
送信バッファ、送信モードに設定した送受信 FIFO バッファに格納したメッセージの ID が判定対象になります。  
送受信 FIFO バッファの場合は、FIFO 内の最も古いメッセージが優先順位判定の対象になります。  
メッセージが送受信 FIFO バッファから送信中の場合、同じ FIFO バッファにある次のメッセージが優先順位判定の対象になります。  
2つ以上のバッファに同じメッセージ ID が設定されている場合は、より小さい番号のバッファが優先されます。
- 送信バッファ番号優先  
送信要求があるバッファの中で、最も小さい送信バッファ番号のメッセージが最初に送信されます。  
送受信 FIFO バッファが送信バッファにリンクしている場合は、リンク先の送信バッファ番号で判定されます。

どちらの送信優先順位を選択しても、アービトレーション・ロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。

#### 1.4.2 DLC チェックの設定

DLC チェック機能の許可、禁止を設定します。

DLC チェック機能を許可にすると、アクセプタンス・フィルタ処理を通過したメッセージに対して、DLC フィルタ処理を実施します。

DLC チェック機能を禁止にすると、アクセプタンス・フィルタ処理を通過したメッセージに対して、DLC フィルタ処理は実施されません。

DLC チェックでは、メッセージの DLC 値が受信ルールに設定した DLC 値以上の場合、DLC フィルタ処理を通過します。受信メッセージの DLC 値が受信ルールの DLC 値より小さい場合は、DLC フィルタ処理を通過しません。この場合、メッセージは受信バッファや FIFO バッファに格納されず、DLC エラーとなります。

受信ルールに関しては「**1.5 受信ルール・テーブル**」を参照ください。

#### 1.4.3 DLC 置換機能の設定

DLC 置換機能の許可、禁止を設定します。

DLC 置換機能は DLC チェック機能が許可の場合のみ有効です。

DLC 置換機能を許可にしているときに、DLC フィルタ処理を通過した場合、受信メッセージの DLC 値の代わりに、受信ルールの DLC 値がバッファに格納されます。この場合、受信ルールの DLC 値を超えるデータ・バイトには H'00 が格納されます。

DLC 置換機能を禁止にしているときに、DLC フィルタ処理を通過した場合、受信メッセージの DLC 値がバッファに格納されます。この場合、受信メッセージのすべてのデータ・バイトがバッファに格納されます。

受信ルールに関しては「**1.5 受信ルール・テーブル**」を参照ください。

表 1-6 DLC フィルタ処理、DLC 置換処理

GCFGL レジスタ		受信メッセージ DLC ／受信ルール DLC	受信メッセージ	
DCE ビット	DRE ビット		処理	格納 DLC
0 (DLC チェック 禁止)	0 (DLC 置換禁止)	受信メッセージ DLC ＜受信ルール DLC	バッファへ格納 <sup>注1</sup>	受信メッセージ DLC
		受信メッセージ DLC ≥受信ルール DLC		
		受信ルール DLC=0		
	1 (DLC 置換許可)	受信メッセージ DLC ＜受信ルール DLC		
		受信メッセージ DLC ≥受信ルール DLC		
		受信ルール DLC=0		
1 (DLC チェック 許可)	0 (DLC 置換禁止)	受信メッセージ DLC ＜受信ルール DLC	破棄(DLC エラー)	—
		受信メッセージ DLC ≥受信ルール DLC	バッファへ格納	受信メッセージ DLC
		受信ルール DLC=0	バッファへ格納	受信メッセージ DLC
	1 (DLC 置換許可)	受信メッセージ DLC ＜受信ルール DLC	破棄(DLC エラー)	—
		受信メッセージ DLC ≥受信ルール DLC	バッファへ格納	受信ルール DLC <sup>注2</sup>
		受信ルール DLC=0	バッファへ格納	受信メッセージ DLC

【注】 1. DLC チェック自体を実施しません。

2. 受信ルールの DLC を越えるデータ・バイトには H'00 が格納されます。

### 1.4.4 ミラー機能の設定

ミラー機能の許可、禁止を設定します。

ミラー機能を許可にすると、自らが送信したメッセージを受信できます。

ミラー機能許可時、他の CAN ノードが送信したメッセージを受信するときは、ミラー機能未使用にした受信ルールがデータ処理に使用されます。自らが送信したメッセージを受信するときは、ミラー機能使用にした受信ルールがデータ処理に使用されます。

受信ルールに関しては「1.5 受信ルール・テーブル」を参照ください。

表 1-7 ミラー機能の設定によるデータ処理対象となるメッセージ

GCFGL レジスタの MME ビット	GAFLIDHj レジスタの GAFLLB ビット	受信ルールのデータ処理対象となるメッセージ
0 (ミラー機能禁止)	0	他の CAN ノードが送信したメッセージ
	1	対象となるメッセージなし
1 (ミラー機能許可)	0	他の CAN ノードが送信したメッセージ
	1	自らが送信したメッセージ

### 1.4.5 CAN クロック源の設定

CAN クロック源である CAN クロック ( $f_{CAN}$ ) を設定します。CAN クロック源として使用可能なクロックを以下に示します。

- CPU/周辺ハードウェア・クロックを2分周したクロック
- X1 クロック<sup>注</sup>

【注】 X1 クロックを選択する場合、X1 クロックは CPU/周辺ハードウェア・クロックの 1/2 以下(CPU/周辺ハードウェア・クロックが高速オンチップ・オシレータ・クロックの場合は X1 クロックは 1/2 より小さいクロック)にしてください。

図 1-12に CAN システム・クロック発生回路を示します。

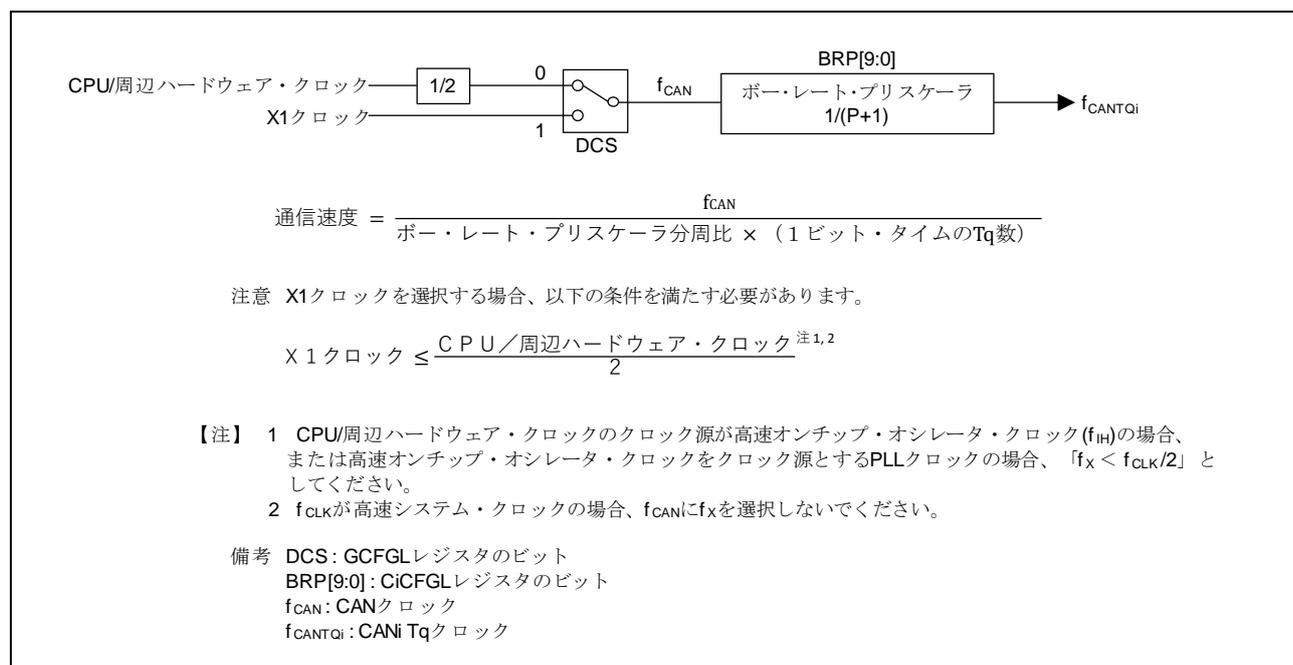


図 1-12 CAN クロック発生回路

### 1.4.6 タイム・スタンプ・クロックの設定

タイム・スタンプ・カウンタに使用するクロック源、および分周比を設定します。

タイム・スタンプは、メッセージの受信時間を記録するために使用する 16 ビットのフリーランカウンタです。タイム・スタンプ・カウンタ値は、メッセージの SOF(スタート・オブ・フレーム)<sup>注</sup>のタイミングで取り込まれ、メッセージ ID やデータと共に、受信バッファや FIFO バッファに格納されます。

タイム・スタンプに使用するクロックは以下から選択可能です。

- CPU/周辺ハードウェア・クロックを 2 分周したクロック
- CANi ビット・タイム・クロック

#### 【注】 スタート・オブ・フレーム(Start Of Frame)

フレームの開始を表すフィールドです。

CANi ビット・タイム・クロックをクロック源として使用する場合、対応するチャンネルがチャンネル・リセット・モード、またはチャンネル待機モードに遷移すると、タイム・スタンプ・カウンタが停止します。CPU/周辺ハードウェア・クロックを 2 分周したクロックをクロック源として使用する場合、タイム・スタンプ機能はチャンネル・モードに影響されません。

図 1-13 にタイム・スタンプ機能のブロック図を示します。

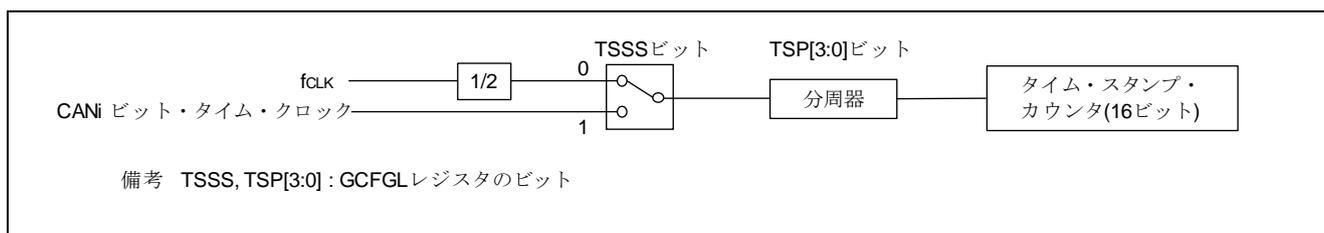


図 1-13 タイム・スタンプ機能のブロック図

### 1.4.7 インターバル・タイマ・プリスケアラの設定

TSSS ビットを 0 に設定した場合、 $f_{CLK}$  を 2 分周したクロックがインターバル・タイマのカウンタ・ソースとなります。GCFGH レジスタの ITRCP[15:0] ビットと CFCCHk レジスタの CFITT[7:0] ビットで分周されます。

インターバル・タイマの機能については「1.6.3(4) インターバル・タイマ・カウンタの設定」を参照ください。

### 1.4.8 グローバル機能の設定

図 1-14にグローバル機能の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「**1.1 CAN コンフィグレーション**」を参照ください。

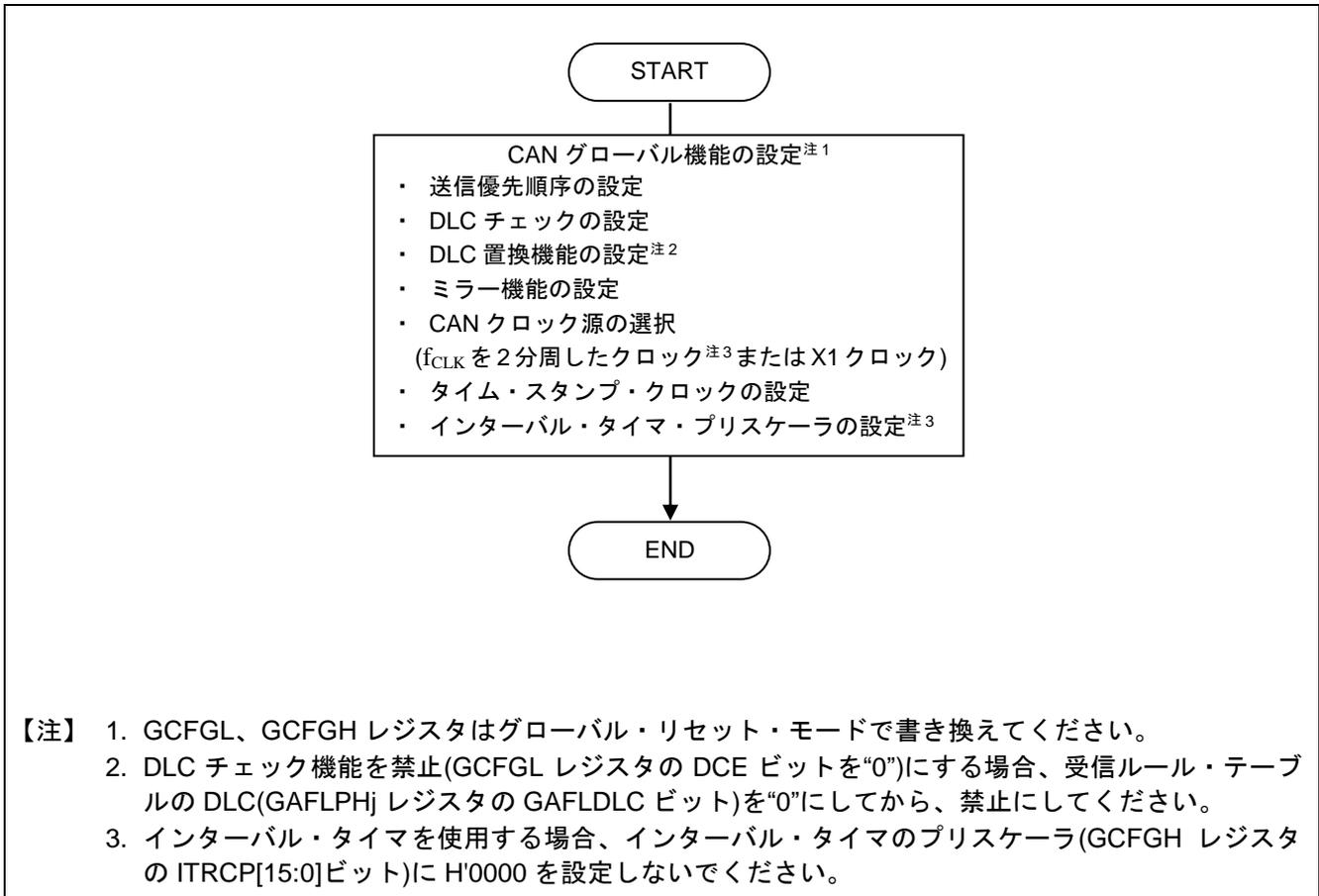


図 1-14 グローバル機能の設定手順

## 1.5 受信ルール・テーブル

受信メッセージのフィルタリングを行うための受信ルール・テーブルを設定します。

受信ルール・テーブルを用いたデータ処理により、選別されたメッセージを指定したバッファへ格納します。データ処理には、アクセプタンス・フィルタ処理、DLC フィルタ処理、ルーティング処理、ラベル付加処理、ミラー機能があります。

受信ルールで以下の設定を行う必要があります。

- 受信ルール数の設定
- IDE/RTR/ID の設定
- 受信ルール対象メッセージの設定
- IDE マスク/RTR マスク/ID マスクの設定
- DLC チェックの設定
- 受信ルール・ラベルの設定
- 格納バッファの設定

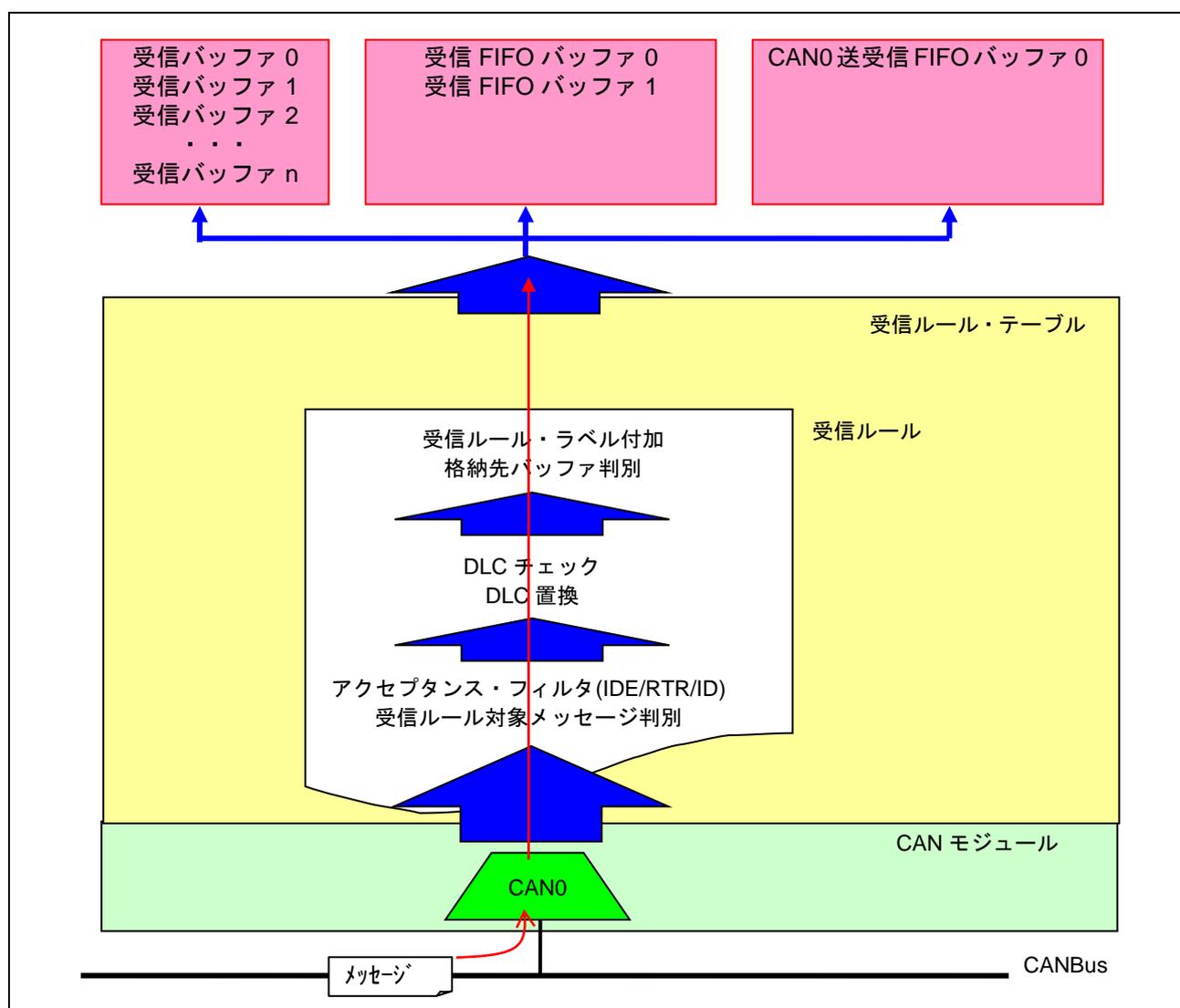


図 1-15 受信ルール・テーブルによるフィルタリング・イメージ

### 1.5.1 受信ルール数の設定

チャンネルに使用する受信ルール数を設定します。

受信ルール数はモジュール全体では 16 ルールあります。

チェック処理は、一番小さい番号の受信ルールから昇順にチェックを開始します。受信メッセージの比較対象ビットが受信ルールとすべて一致したとき、または一致する受信ルールがないまますべてのチェックを終了したときにフィルタ処理は停止します。一致する受信ルールがない場合、受信バッファや FIFO バッファに格納されません。

登録できる受信ルール数の制限事項は以下の通りとなります。

- 全受信ルール数の制限  
CAN0 受信ルール数 ≤ 16

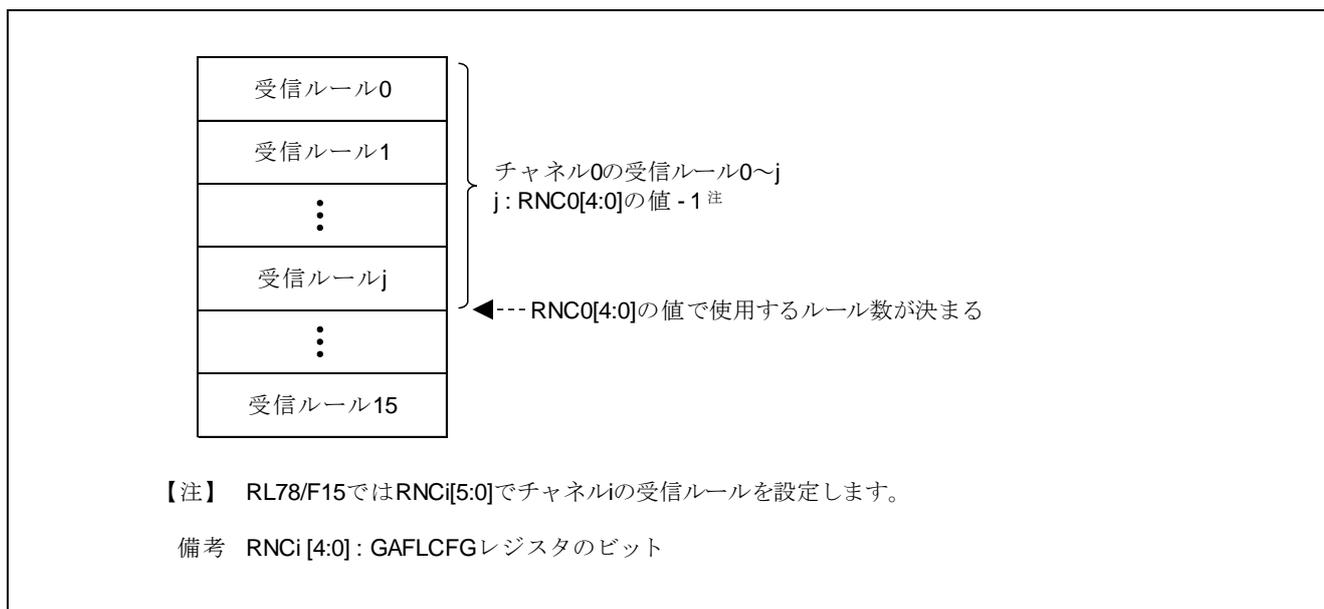


図 1-16 受信ルール登録

### 1.5.2 IDE/RTR/ID の設定

受信メッセージの ID フォーマット(標準 ID または拡張 ID)、フレーム・フォーマット(データ・フレームまたはリモート・フレーム)、受信 ID を設定します。

### 1.5.3 受信ルール対象メッセージの設定

他の CAN ノードが送信したメッセージ(GAFLIDHj レジスタの GAFLLB ビットを“0”)にすると、他の CAN ノードが送信したメッセージを受信する場合に、受信ルールを用いたデータ処理を行います。

ミラー機能使用時に自らが送信したメッセージ(GAFLLB ビットを“1”)にすると、自らが送信したメッセージを受信する場合に、受信ルールを用いたデータ処理を行います。

ミラー機能については「1.4.4 ミラー機能の設定」を参照ください。

### 1.5.4 IDE マスク/RTR マスク/ID マスクの設定

IDE/RTR/ID で設定した値のマスク値を設定します。

IDE マスク/RTR マスク/ID マスクでマスクされなかったビットがアクセプタンス・フィルタ処理で有効になります。

### 1.5.5 DLC チェック比較値の設定

DLC チェック許可時に受信メッセージの DLC 値と比較する受信ルールの DLC 値を設定します。

DLC チェックについては「**1.4.2 DLCチェックの設定**」を参照ください。

### 1.5.6 受信ルール・ラベルの設定

フィルタ処理を通過したメッセージをバッファに格納するときに付加される 12 ビットのラベル情報を設定します。

ラベルは任意に設定できます。また、受信メッセージのラベルはプログラムで自由に使用することができます。例えば、ラベルに受信するチャンネル番号を設定しておけば、受信 FIFO バッファ内の同一 ID のメッセージがどのチャンネルで受信されたかを確認することが可能です。(チャンネルは一つです)

### 1.5.7 格納バッファの設定

DLC フィルタ処理を通過したメッセージを格納するバッファを設定します。

格納先として選択可能なバッファを以下に示します。

- 受信バッファ n (1 つの受信ルールに対して、1 バッファだけ選択可能)
- 受信 FIFO バッファ m
- 送受信 FIFO バッファ k (受信モード)

1 つの受信ルールに対して、最大 2 バッファまで格納バッファを選択できます。但し、格納先として受信バッファは 1 バッファしか選択できません(受信バッファ 0 と受信バッファ 1 に格納する、といった設定はできません)。

最大の格納先の設定例)

- 最大 2 バッファ =(受信 FIFO バッファ m) : 1 個  
+受信バッファ n : 1 個
- 最大 2 バッファ =(受信 FIFO バッファ m + 送受信 FIFO バッファ k) : 2 個

可能、不可能な設定例)

○ : 受信バッファ 0、受信 FIFO バッファ 0 へ格納

× : 受信バッファ 0、受信バッファ 1 へ格納<sup>注</sup>

**【注】 2 つの受信バッファへの格納は不可**

1.5.8 受信ルールの使用例

受信ルールの使用例を示します。

● 使用例 1

以下のメッセージを受信する場合の各レジスタの例を示します。

- ID フォーマット : 標準 ID
- メッセージ・フォーマット : データ・フレーム
- ミラー機能 : 他の CAN ノードのメッセージ受信
- 受信 ID : 120h、121h、122h、123h
- DLC : 受信メッセージの DLC ≥ 6
- ラベル : 010h
- 格納先バッファ : 受信バッファ 3、受信 FIFO バッファ 0、1

		GAFLE/GAFLEDEM	GAFLETR/GAFLETRM	GAFLEB	GAFLEID/GAFLEIDM			
GAFLEIDLj、GAFLEIDHj		0	0	0	B'00000	B'00000000	B'00000001	B'00100000
GAFLEMLj、GAFLEMHj		1	1	—	B'00000	B'00000000	B'00000111	B'11111100
受信可能 メッセージ	H'120	0	0	0	B'-----	B'-----	B'-----001	B'00100000
	H'121				B'-----	B'-----	B'-----001	B'00100001
	H'122				B'-----	B'-----	B'-----001	B'00100010
	H'123				B'-----	B'-----	B'-----001	B'00100011

	GAFLEIDC	GAFLEPTR	GAFLERMV	GAFLEMDP	GAFLEFDP
GAFLEPHj	6	H'010	—	—	—
GAFLEPLj	—	—	1	3	B'00011

● 使用例 2

以下のメッセージを受信する場合の各レジスタの例を示します。

- ID フォーマット : 標準 ID
- メッセージ・フォーマット : リモート・フレーム、データ・フレーム
- ミラー機能 : 他の CAN ノードのメッセージ受信
- 受信 ID : 130h
- DLC : DLC チェック未使用
- ラベル : 130h
- 格納先バッファ : 受信 FIFO バッファ 0、送受信 FIFO バッファ 0

		GAFLIDE/GAFLIDEM	GAFLRTR/GAFLRTRM	GAFLLB	GAFLID/GAFLIDM			
GAFLIDLj、GAFLIDHj		0	0	0	B'00000	B'00000000	B'00000001	B'00110000
GAFLMLj、GAFLMHj		1	0	—	B'00000	B'00000000	B'00000111	B'11111111
受信可能 メッセージ	H'130(Data)	0	0	0	B'-----	B'-----	B'-----001	B'00110000
	H'130(Rmt)	0	1	0	B'-----	B'-----	B'-----001	B'00110000

	GAFLDLC	GAFLPTR	GAFLRMV	GAFLRMDP	GAFLFDP
GAFLPHj	0	H'130	—	—	—
GAFLPLj	—	—	0	0	B'10001

## 1.5.9 受信ルール・テーブルの設定手順

図 1-17に受信ルール・テーブルの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。

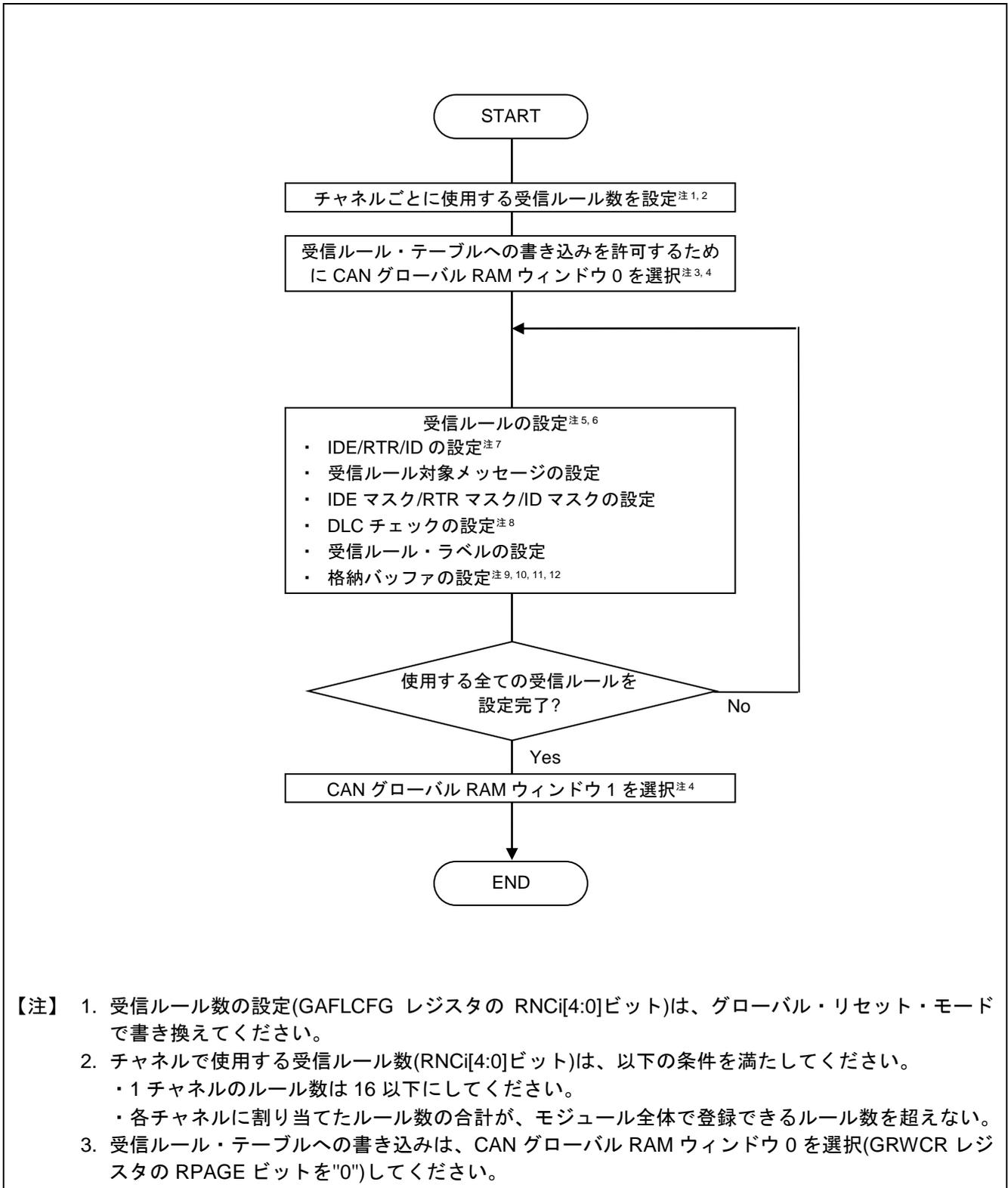


図 1-17 受信ルール・テーブルの設定手順 (1/2)

4. 受信ルール・テーブルへの書き込みが完了した後、CAN グローバル RAM ウィンドウ 1 を選択 (GRWCR レジスタの RPAGE ビットを"1")してください。
5. 受信ルール(GAFLIDLj、GAFLIDHj レジスタ、GAFLMLj、GAFLMHj レジスタ、GAFLPLj、GAFLPHj レジスタ)は、CAN グローバル RAM ウィンドウ 0 を選択(GRWCR レジスタの RPAGE ビットが"0")、かつグローバル・リセット・モードで書き換えてください。
6. 受信ルールはチャンネルごとに連続して設定してください。ほかのチャンネルと共有すること、交互に設定することはできません。
7. 標準 ID の場合、ID(GAFLIDLj レジスタの GAFLID[15:0]ビット)の b10~b0 に標準 ID の値を設定し、b15~b11、および GAFLIDHj レジスタの GAFLID[28:16]ビットは"0"を設定してください。
8. IDE ビットを比較しない(GAFLMHj レジスタの GAFLIDEM ビットを"0")場合は、全 ID ビットを比較しない(GAFLMHj レジスタの GAFLIDM[28:16]ビット、GAFLMLj レジスタの GAFLIDM[15:0]ビットをすべて"0")にしてください。
9. DLC チェック機能を許可(GCFGL レジスタの DCE ビットを"1")にした場合のみ有効です。
10. 最大 2 つの FIFO バッファが選択できます。但し、受信バッファにメッセージを格納する(GAFLPLj レジスタの GAFLRMV ビットが"1")場合は、最大 1 つの FIFO バッファを選択できます。
11. 受信 FIFO バッファと受信モードに設定した送受信 FIFO バッファのみ選択してください。
12. 受信バッファを格納先に選択する場合、受信バッファ許可(GAFLRMV ビットを"1")にして、使用する受信バッファ数(RMNB レジスタの NRXMB[4:0]ビットへの設定値)より小さい番号を設定してください。

図 1-17 受信ルール・テーブルの設定手順 (2/2)

## 1.6 バッファ、FIFO バッファ

送受信で使用するバッファ、FIFO バッファの設定を行います。以下のバッファ、FIFO バッファを設定する必要があります。

- 受信バッファの設定
- 受信 FIFO バッファの設定
- 送受信 FIFO バッファの設定
- 送信バッファの設定
- 送信履歴バッファの設定

受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファに設定可能なバッファ数の制限事項を以下に示します。

- 受信バッファ数
- 受信 FIFO バッファ 0 のバッファ数
- 受信 FIFO バッファ 1 のバッファ数
- 送受信 FIFO バッファ 0 のバッファ数  
(上記の合計) ≤ 16 バッファ

図 1-18に各種バッファの構成を示します。

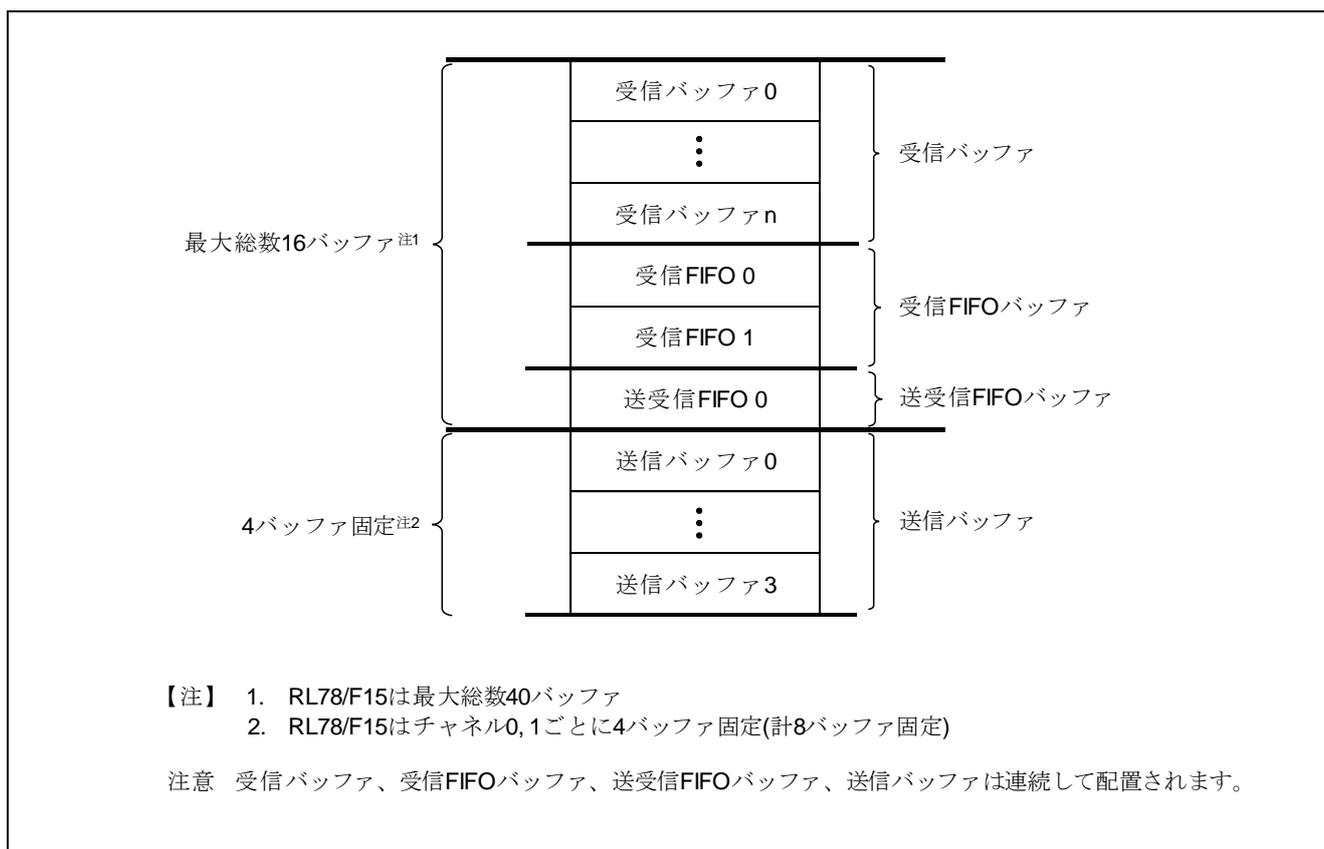


図 1-18 バッファの構成

### 1.6.1 受信バッファの設定

受信バッファへ割り当てるバッファ数を設定します。受信バッファへは0~16バッファを割り当てられません。受信バッファ数に“0”を設定すると、受信バッファは使用できません。

受信バッファ関連の割り込みはないため、割り込み関連の設定はありません。

### 1.6.2 受信 FIFO バッファの設定

受信 FIFO バッファを使用するために必要な設定を以下に示します。

- バッファ数の設定
- 割り込み許可/禁止、割り込み要因の設定

#### (1) バッファ数の設定

受信 FIFO バッファへ割り当てるバッファ数を設定します。

受信 FIFO バッファは2本あり、最大16バッファを割り当てられます。

受信 FIFO バッファへ割り当てられるバッファの数は0<sup>注</sup>、4、8、16から選択できます。

**【注】** 受信 FIFO バッファを使用しない場合、受信 FIFO バッファのバッファ数を0メッセージ(RFCCm レジスタの RFDC[2:0]ビットを B'000)に設定してください。

#### (2) 割り込み許可/禁止、割り込み要因の設定

受信 FIFO 割り込み許可/禁止の設定、割り込み要因を設定します。受信 FIFO 割り込みを使用する場合、割り込み要因は以下から選択できます。

- RFCCm レジスタの RFIGCV[2:0]ビットで設定した以下の条件に達したときに受信 FIFO 割り込み発生 (RFCCm レジスタの RFIM ビットが“0”)
  - RFICV=B'000 : 受信 FIFO バッファに 1/8 までメッセージが格納されたとき<sup>注</sup>
  - RFICV=B'001 : 受信 FIFO バッファに 2/8 までメッセージが格納されたとき
  - RFICV=B'010 : 受信 FIFO バッファに 3/8 までメッセージが格納されたとき<sup>注</sup>
  - RFICV=B'011 : 受信 FIFO バッファに 4/8 までメッセージが格納されたとき
  - RFICV=B'100 : 受信 FIFO バッファに 5/8 までメッセージが格納されたとき<sup>注</sup>
  - RFICV=B'101 : 受信 FIFO バッファに 6/8 までメッセージが格納されたとき
  - RFICV=B'110 : 受信 FIFO バッファに 7/8 までメッセージが格納されたとき<sup>注</sup>
  - RFICV=B'111 : 受信 FIFO バッファがフルのとき
- 1メッセージ受信が完了するごとに受信 FIFO 割り込み発生(RFCCm レジスタの RFIM ビットが“1”)

**【注】** 受信 FIFO バッファのバッファ数を4メッセージ(RFDC[2:0]ビットを B'001)に設定した場合は、設定しないでください。

### 1.6.3 送受信 FIFO バッファの設定

送受信 FIFO を使用するために必要な設定を以下に示します。

- バッファ数の設定
- 割り込み許可/禁止、割り込み要因の設定
- 送受信 FIFO モードの設定
- インターバル・タイマ・カウンタの設定(送信モード)
- 送信バッファ・リンクの設定(送信モード)

#### (1) バッファ数の設定

送受信 FIFO バッファのバッファ数を設定します。

送受信 FIFO バッファは1チャンネルにつき1本あり、最大16バッファを割り当てられます。送受信 FIFO バッファへ割り当てられるバッファの数は0<sup>注</sup>、4、8、16から選択できます。

**【注】** 送受信 FIFO バッファを使用しない場合、送受信 FIFO バッファのバッファ数を0メッセージ(CFCCLK レジスタの CFDC[2:0]ビットを B'000)に設定してください。

#### (2) 割り込み許可/禁止、割り込み要因の設定

各送受信 FIFO バッファの割り込み許可/禁止の設定、割り込み要因を設定します。送受信 FIFO モードごとに設定できる割り込み要因を表 1-8に示します。

表 1-8 送受信 FIFO バッファの割り込み要因

送受信 FIFO モード	CFCCLK レジスタの CFIM ビット	割り込み要因
受信モード	0	受信メッセージ数が CFCCLK レジスタの CFIGCV[2:0]ビットで設定した条件に達したとき、送受信 FIFO 受信割り込み要求発生  CFIGCV[2:0]ビットの設定値 B'000: 送受信 FIFO バッファに 1/8 までメッセージが格納 <sup>注</sup> B'001: 送受信 FIFO バッファに 2/8 までメッセージが格納 B'010: 送受信 FIFO バッファに 3/8 までメッセージが格納 <sup>注</sup> B'011: 送受信 FIFO バッファに 4/8 までメッセージが格納 B'100: 送受信 FIFO バッファに 5/8 までメッセージが格納 <sup>注</sup> B'101: 送受信 FIFO バッファに 6/8 までメッセージが格納 B'110: 送受信 FIFO バッファに 7/8 までメッセージが格納 <sup>注</sup> B'111: 送受信 FIFO バッファがフルのとき
	1	1メッセージ受信が完了するごとに送受信 FIFO 受信割り込み要求発生
送信モード	0	メッセージ送信完了によってバッファが空になったとき、送受信 FIFO 送信割り込み要求発生
	1	1メッセージ送信が完了するごとに送受信 FIFO 送信割り込み要求発生

**【注】** 送受信 FIFO バッファのバッファ数を4メッセージ(CFDC[2:0]ビットを B'001)に設定した場合は設定しないでください。

なお、送受信 FIFO 送信割り込みは CANi 送信割り込みの発生要因となります。CANi 送信割り込み発生要因を以下に示します。

- CANi 送信完了割り込み
- CANi 送信アポート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

### (3) 送受信 FIFO モードの設定

送受信 FIFO バッファのモードを設定します。受信モード、送信モードのいずれかに設定できます。

- 受信モード  
受信 FIFO として動作します。
- 送信モード  
送信 FIFO として動作します。

### (4) インターバル・タイマ・カウンタの設定

インターバル・タイマ・カウンタのカウント・ソース、送信間隔を設定します。インターバル・タイマ・カウンタは送信モードで有効です。

インターバル・タイマのカウント・ソースとインターバル時間の計算式を表 1-9 に示します。

表 1-9 インターバル・タイマのカウント・ソースとインターバル時間の計算式

CFCCHK レジスタの CFITR ビット、CFITSS ビット	カウント・ソース	計算式 <sup>注</sup>
B'00	CPU/周辺ハードウェア・クロックの 2 分周を GCFGH レジスタの ITRCP[15:0] ビットで分周したクロック	$1/f_{CLK} \times 2 \times a \times b$
B'10	CPU/周辺ハードウェア・クロックの 2 分周を GCFGH レジスタの ITRCP[15:0] ビットで分周したクロックの 10 分周クロック	$1/f_{CLK} \times 2 \times a \times 10 \times b$
B'x1	CANi ビット・タイム・クロック	$1/f_{CANBIT} \times b$

- 【注】 a : CPU/周辺ハードウェア・クロックのプリスケアラ値(ITRCP[15:0]ビットの設定値)  
 b : メッセージの送信間隔(CFCCHK レジスタの CFITT[7:0]ビット)の設定値  
 $f_{CLK}$  : CPU/周辺ハードウェア・クロックの周波数  
 $f_{CANBIT}$  : CANi ビット・タイム・クロックの周波数

### (5) 送信バッファ・リンクの設定

送受信 FIFO バッファを送信バッファにリンクさせます。送信バッファへのリンクは送信モードのみ有効です。

#### 1.6.4 送信バッファの設定

各送信バッファの送信完了割り込み許可/禁止を設定します。

送信バッファは1チャンネルにつき4バッファあり、送信バッファ、送受信 FIFO バッファ(送信モード)へのリンク用のいずれかで使用することが可能です。

送受信 FIFO バッファ(送信モード)へのリンク用として使用している場合、対応する TMCp レジスタは H'00 にしてください。また、対応する TMIEC レジスタの TMIEp ビットは“0”(割り込み禁止)にしてください。

なお、送信完了割り込みは CANi 送信割り込みの要因となります。CANi 送信割り込み発生要因を以下に示します。

- CANi 送信完了割り込み
- CANi 送信アポート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

#### 1.6.5 送信履歴バッファの設定

送信履歴バッファを使用するために必要な設定を以下に示します。

送信履歴バッファは1チャンネルにつき8個の送信履歴データを格納できます。

- 格納対象バッファの設定
- 割り込み許可/禁止、割り込み要因の設定

##### (1) 格納対象バッファの設定

送信履歴バッファへ送信履歴データを格納する対象(送信元)バッファを設定します。格納する対象バッファは以下から選択できます。

また、メッセージを送信する際に、そのメッセージの送信履歴データを格納するかどうかを設定できます。

- 送受信 FIFO バッファ
- 送信バッファ、送受信 FIFO バッファ

##### (2) 割り込み許可/禁止、割り込み要因の設定

送信履歴割り込み許可/禁止の設定、割り込み要因を設定します。送信履歴バッファ割り込み要因を以下に示します。

- 送信履歴バッファに6データ格納されたときに送信履歴割り込み発生
- 1送信履歴データの格納が完了するごとに送信履歴割り込み発生

なお、送信履歴割り込みは CANi 送信割り込みの発生要因となります。CANi 送信割り込み発生要因を以下に示します

- CANi 送信完了割り込み
- CANi 送信アポート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

## 1.6.6 バッファの設定手順

図 1-19に受信バッファ、受信 FIFO バッファの設定手順を、図 1-20に送受信 FIFO バッファ、送信バッファ、送信履歴バッファの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。

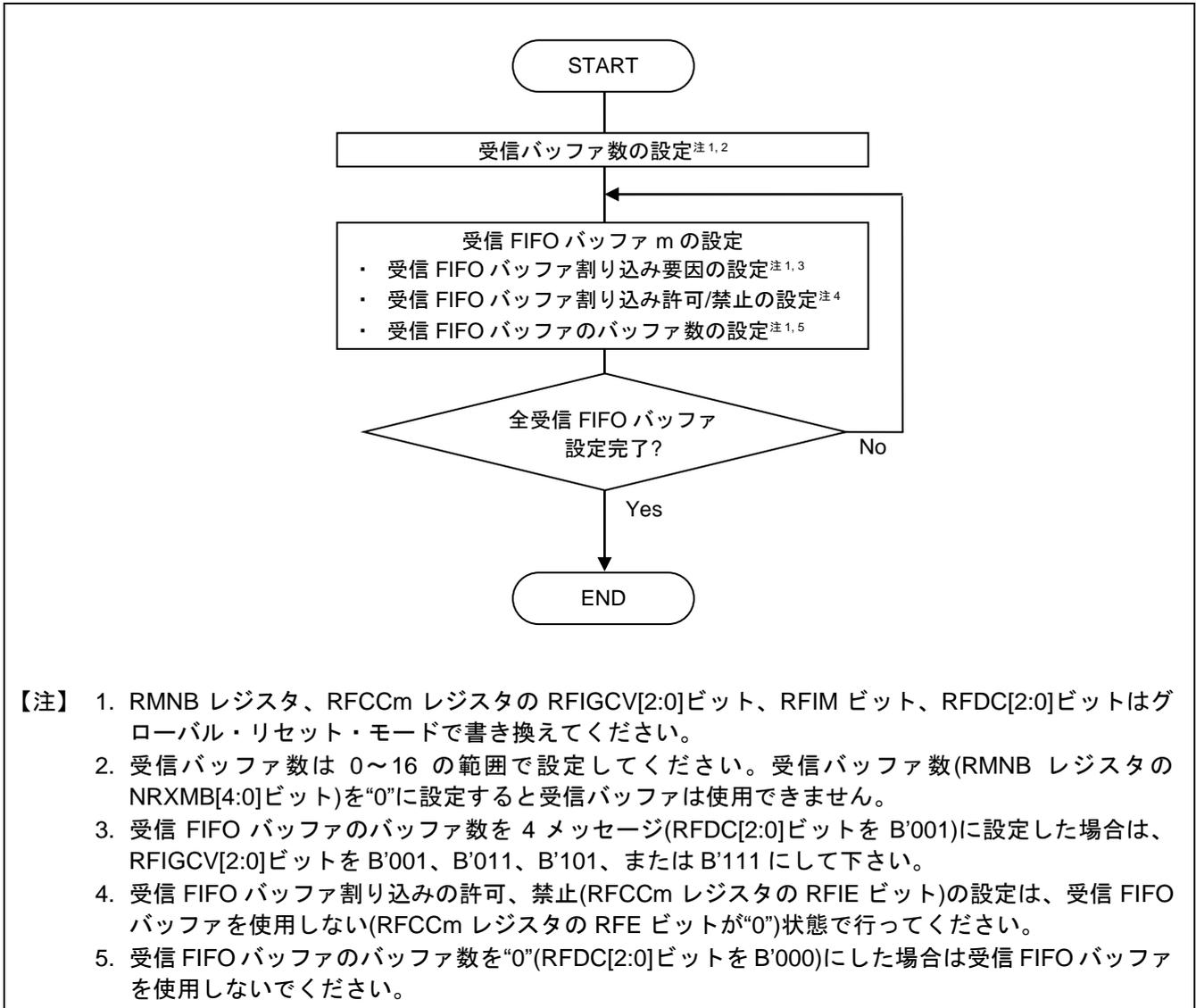


図 1-19 受信バッファ、受信 FIFO バッファの設定手順

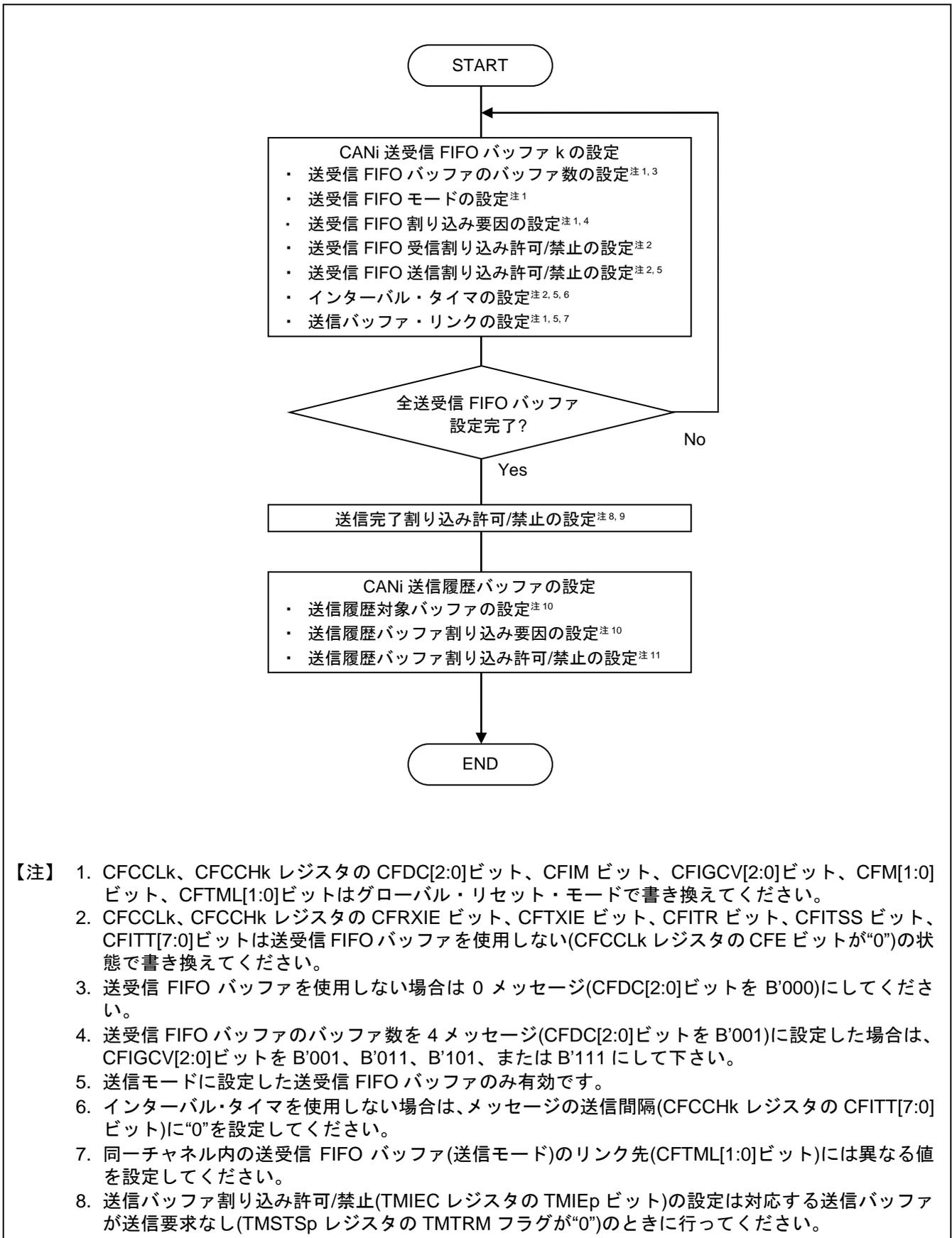


図 1-20 送信バッファ、送受信 FIFO バッファ、送信履歴バッファの設定手順(1/2)

9. 送信 FIFO バッファにリンクした送信バッファに対応する TMIEp ビットは“0”にしてください。
10. THLCCi レジスタの THLDTE ビット、THLIM ビットはチャンネル・リセット・モードで書き換えてください。
11. 送信履歴バッファを使用しない(THLCCi レジスタの THLE ビットが“0”)状態で書き換えてください。

図 1-20 送信バッファ、送受信 FIFO バッファ、送信履歴バッファの設定手順(2/2)

## 1.7 グローバル・エラー割り込み

グローバル・エラー割り込みの設定を行います。対応する割り込み許可ビットを許可にしているとき、CAN モジュールから割り込み要求が出力されます。割り込みの発生は、割り込みコントローラの割り込み制御レジスタの設定にも依存します。

### 1.7.1 グローバル・エラー割り込みの設定

グローバル・エラー割り込みの発生要因を以下に示します。

- DLC チェック・エラー
- FIFO メッセージ・ロスト
- 送信履歴バッファ・オーバフロー

#### (1) DLC チェック・エラー

DLC チェック許可時に、アクセプタンス・フィルタ処理通過後の DLC チェックで、受信メッセージの DLC が受信ルールの DLC よりも小さい場合に検出されます。

#### (2) FIFO メッセージ・ロスト

受信 FIFO バッファ、送受信 FIFO バッファが FIFO フルの状態で、更に新しい受信メッセージを FIFO に格納しようとした場合に検出されます。

#### (3) 送信履歴バッファ・オーバフロー

送信履歴バッファがフルの状態で、更に新しい送信履歴データを送信履歴バッファに格納しようとした場合に検出されます。

### 1.7.2 グローバル・エラー割り込みの設定手順

図 1-21にグローバル・エラー割り込みの設定手順を示します。

これらの設定はCANコンフィグレーション中に実施してください。

CANコンフィグレーションの手順は「1.1 CANコンフィグレーション」を参照ください。

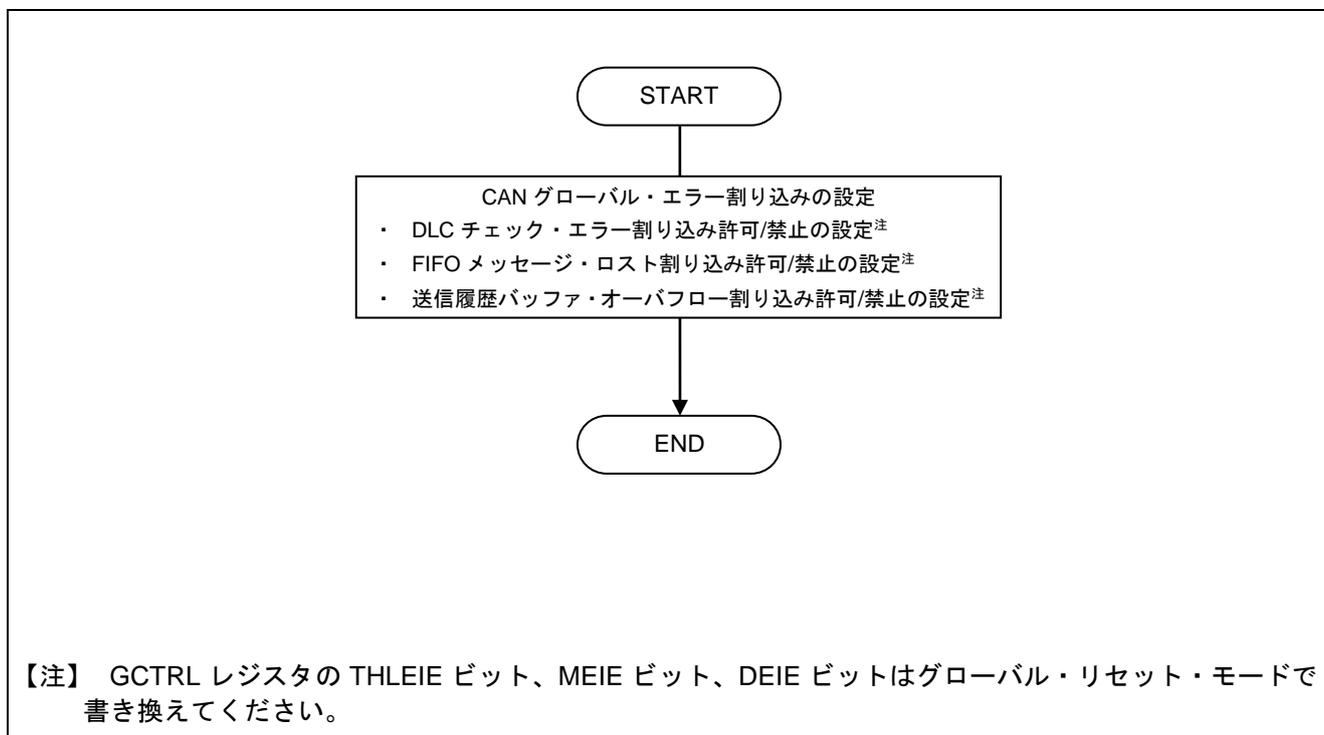


図 1-21 グローバル・エラー割り込みの設定手順

## 1.8 チャネル機能

チャネルごとに持つ以下の機能の設定を行います。

- チャネル・エラー割り込みの設定
- 送信アボート割り込みの設定
- バスオフ復帰モードの設定
- エラー表示モードの設定
- 通信テストモードの設定

### 1.8.1 CANi エラー割り込み

CANi エラー割り込みの許可、禁止の設定を行います。チャネル・エラー割り込みの発生要因を以下に示します。

- バス・エラー
- エラー・ワーニング
- エラー・パッシブ
- バスオフ開始
- バスオフ復帰
- オーバロード・フレーム送信
- バス・ロック
- アービトレーション・ロスト

#### (1) バス・エラー

以下のいずれか1つでも検出した場合に割り込みが発生します。

- ACK デリミタでフォーム・エラーを検出(CiERFLL レジスタの ADERR フラグが“1”)
- ドミナントを送信したにもかかわらず、レセシブを検出(CiERFLL レジスタの BOERR フラグが“1”)
- レセシブを送信したにもかかわらず、ドミナントを検出(CiERFLL レジスタの BIERR フラグが“1”)
- CRC エラーを検出(CiERFLL レジスタの CERR フラグが“1”)
- ACK エラーを検出(CiERFLL レジスタの AERR フラグが“1”)
- フォーム・エラーを検出(CiERFLL レジスタの FERR フラグが“1”)
- スタッフ・エラーを検出(CiERFLL レジスタの SERR フラグが“1”)

#### (2) エラー・ワーニング

エラー・ワーニング状態(受信エラー・カウンタまたは送信エラー・カウンタ>95)を検出した場合に割り込みが発生します。受信エラー・カウンタまたは送信エラー・カウンタが最初に 95 を超えたときのみ割り込みが発生します。

#### (3) エラー・パッシブ

エラー・パッシブ状態(受信エラー・カウンタまたは送信エラー・カウンタ>127)を検出した場合に割り込みが発生します。受信エラー・カウンタまたは送信エラー・カウンタが最初に 127 を超えたときのみ割り込みが発生します。

#### (4) バスオフ開始

バスオフ状態(送信エラー・カウンタ>255)を検出した場合に割り込みが発生します。

バスオフ復帰モードの設定が、バスオフ状態でチャネル待機モードへ遷移(CiCTRH レジスタの BOM[1:0] ビットが B'01)でバスオフ状態になった場合も割り込みが発生します。

### (5) バスオフ復帰

11 ビットの連続するレセシブを 128 回検出してバスオフ状態からの復帰を検出した場合に割り込みが発生します。詳細については「[□ バスオフ復帰モードの設定](#)」を参照ください。

### (6) オーバロード・フレーム送信

受信または送信を行う場合に、オーバロード・フレームの送信条件を検出した場合に割り込みが発生しません。

### (7) バス・ロック

バス・ロックを検出した場合に割り込みが発生します。

チャンネル通信モード時に CAN バス上に 32 ビットの連続するドミナントを検出するとバス・ロックと判断します。

### (8) アービトレーション・ロスト

アービトレーション・ロストを検出した場合に割り込みが発生します。

## 1.8.2 CANi 送信アポート割り込み

送信アポート割り込みの許可、禁止の設定を行います。送信アポート割り込みを許可に設定している場合、送信アポート完了を検出したときに割り込みが発生します。

なお、送信アポート割り込みは CANi 送信割り込みの発生要因となります。CANi 送信割り込み発生要因を以下に示します。

- CANi 送信完了割り込み
- CANi 送信アポート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

## 1.8.3 バスオフ復帰モードの設定

バスオフ復帰時の動作を設定します。表 1-10、図 1-22～図 1-25に各バスオフ復帰モードの動作を示します。

表 1-10 バスオフ復帰時の動作

CiCTRH レジスタの BOM[1:0] ビット	機能	バスオフ開始 割り込み	バスオフ復帰 割り込み <sup>注1</sup>
B'00	ISO11898-1 仕様準拠	発生する	発生する <sup>注2</sup>
B'01	バスオフ開始でチャンネル待機モード へ遷移 <sup>注3、4</sup>	発生する	発生しない
B'10	バスオフ終了でチャンネル待機モード へ遷移 <sup>注3、4</sup>	発生する	発生する
B'11	バスオフ中にプログラムによる要求 でチャンネル待機モードへ遷移	発生する	発生する <sup>注5</sup>

- 【注】
- 11ビットの連続するレセシブを128回検出する前にチャンネル・リセット・モードに遷移した場合(CiCTRLレジスタのCHMDC[1:0]ビットをB'01に設定)は割り込みが発生しません。
  - 11ビットの連続するレセシブを128回検出する前にチャンネル待機モードへ遷移(CHMDC[1:0]ビットをB'10)させた場合、128回検出するまでチャンネル待機モードに遷移しません。また、バスオフから強制復帰した場合(CiCTRLレジスタのRTBOビットを“1”に設定)は割り込みが発生しません。
  - チャンネル待機モードへの遷移とプログラムによるCHMDC[1:0]ビットへの書き込みが同時に発生した場合、プログラムによる書き込みが優先されます。
  - チャンネル待機モードへの自動的な遷移はチャンネル通信モード(CHMDC[1:0]ビットがB'00)のときのみ発生します。
  - バスオフ中に11ビットの連続するレセシブを128回検出する前に、プログラムによる要求でチャンネル待機モードへ遷移した場合割り込みが発生しません。

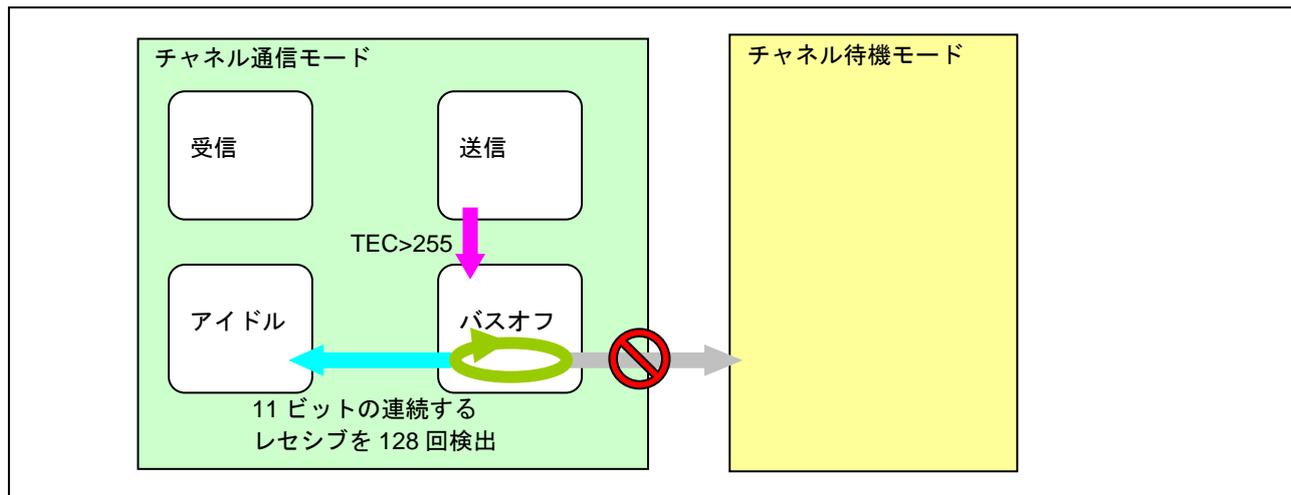


図 1-22 ISO 11898-1 仕様準拠時の動作  
(BOM[1:0]ビットが B'00)

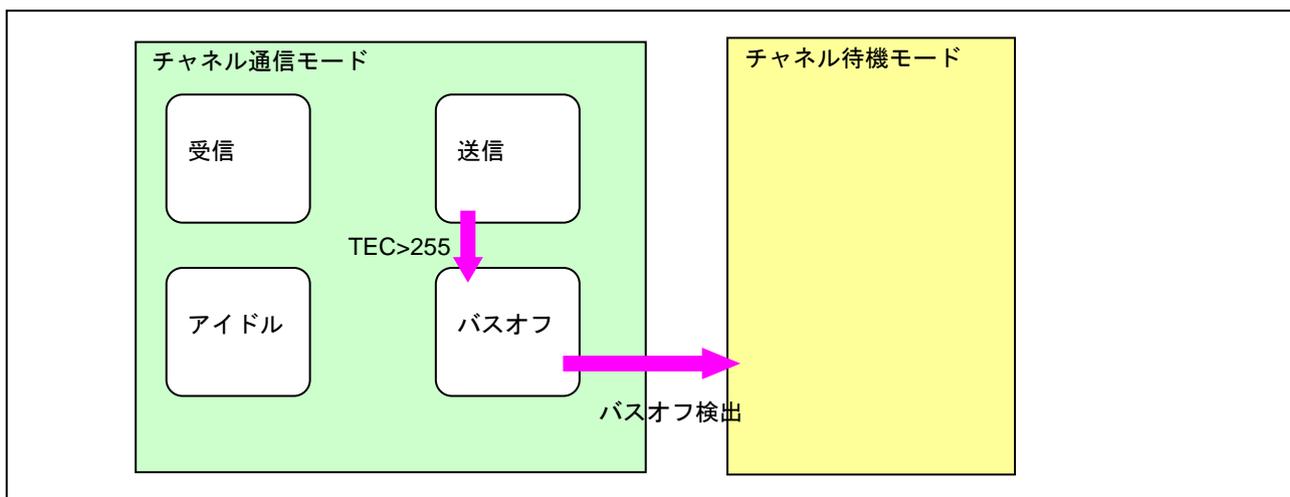


図 1-23 バスオフ開始でチャンネル待機モードへ遷移時の動作  
(BOM[1:0]ビットが B'01)

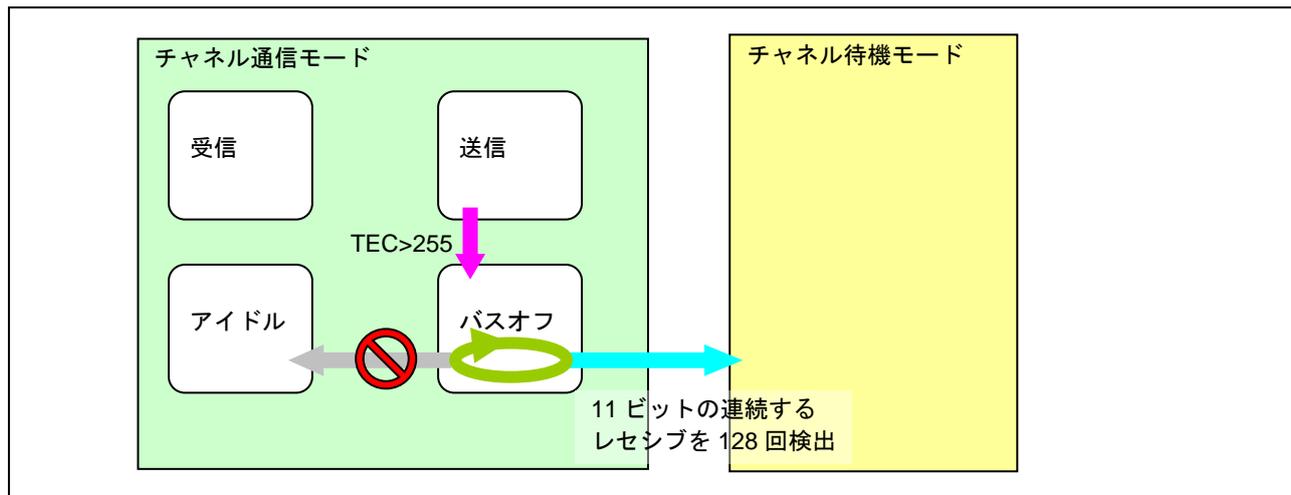


図 1-24 バスオフ終了でチャンネル待機モードへ遷移時の動作  
(BOM[1:0]ビットが B'10)

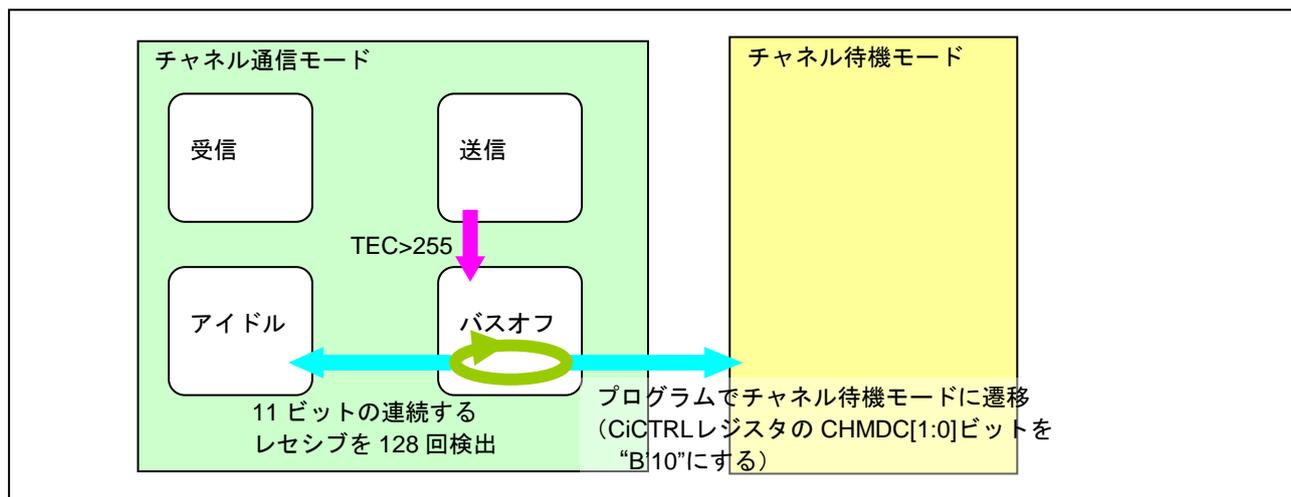


図 1-25 バスオフ中にプログラムによる要求でチャンネル待機モードへ遷移時の動作  
(BOM[1:0]ビットが B'11)

### 1.8.4 エラー表示モードの設定

CAN バス・エラーが発生した場合に、CiERFLL レジスタのビット 14~8 にエラーが表示されます。その表示方は以下の通り設定します。

- 最初に発生したエラー情報のみ表示(CiCTRH レジスタの ERRD ビット=“0”)
 

最初に発生したエラー・フラグのみが“1”になります。同時に複数のエラーが発生した場合、検出された複数のエラーのフラグはすべて“1”になります。
- 発生したすべてのエラー情報を表示(ERRD ビット=“1”)
 

発生順に関係なく、発生したエラーのフラグは全て“1”になります。

図 1-26に各エラー表示モードでの CiERFLL レジスタの動作例を示します。

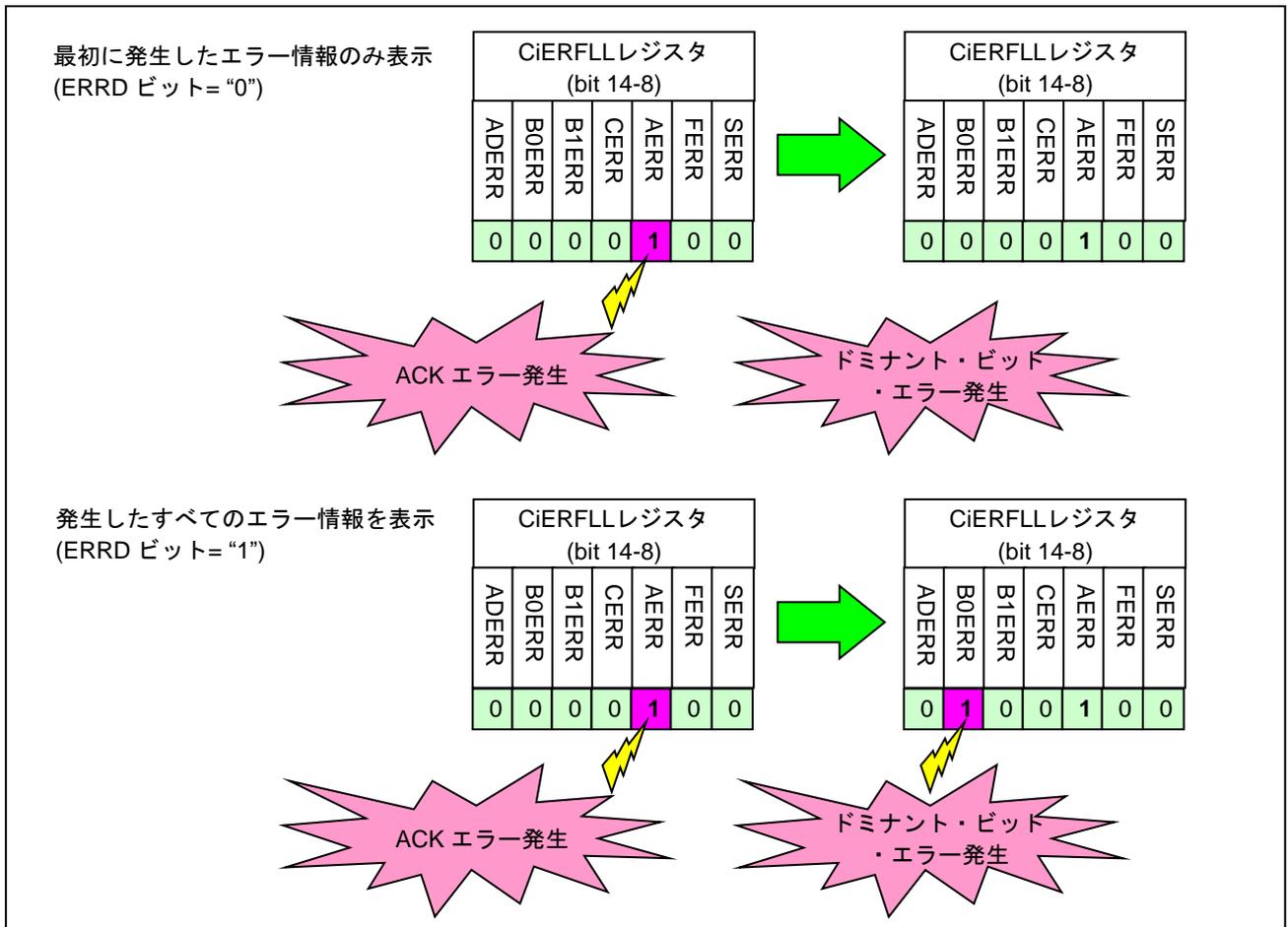


図 1-26 エラー表示モードの動作例

### 1.8.5 通信テストモードの設定

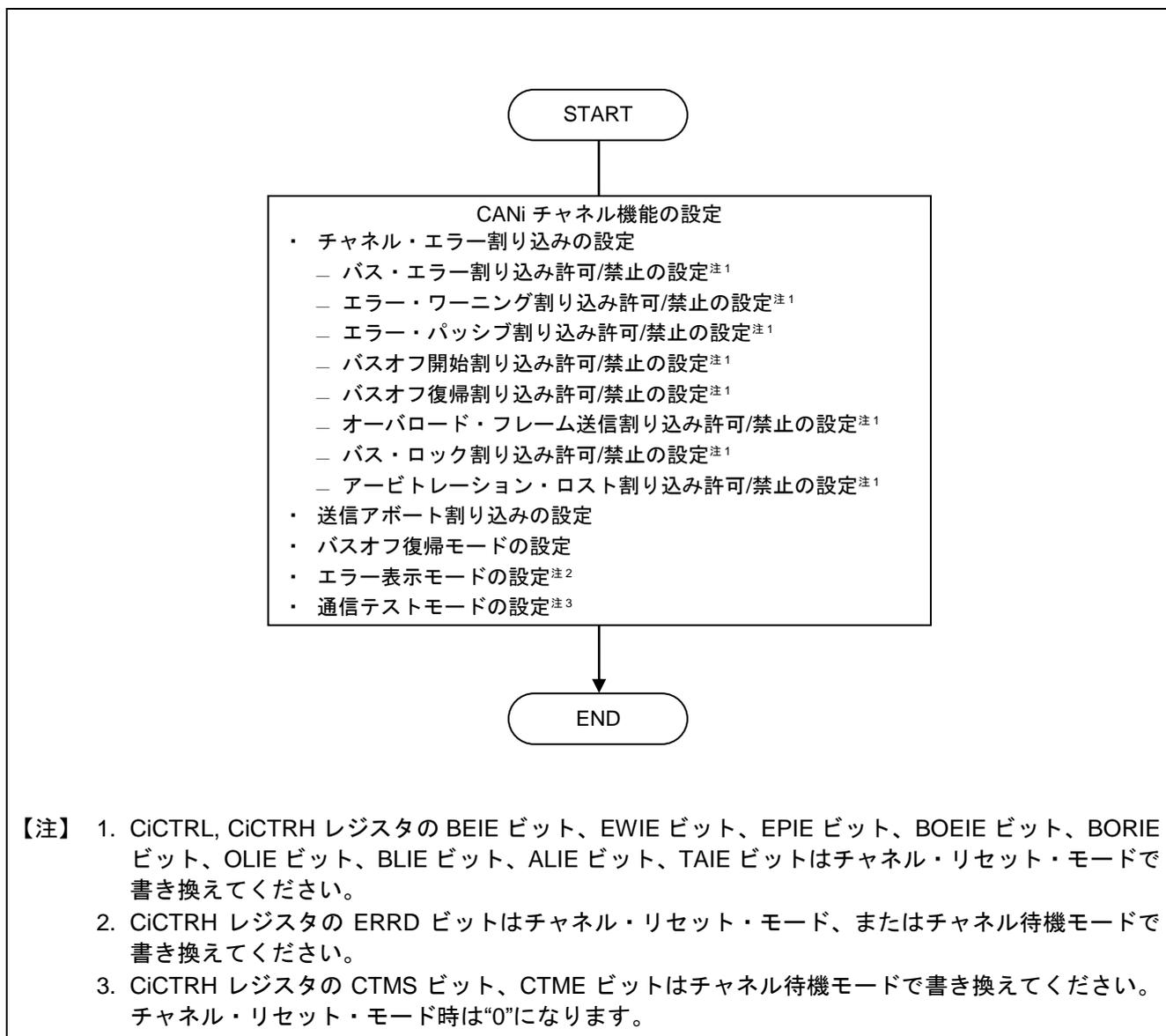
通信テストモードを設定します。テスト機能を使用することで、CAN トランシーバや MCU による CAN 通信の自己診断テスト、RAM の自己診断テストを行うことができます。

## 1.8.6 チャネル機能の設定手順

図 1-27にチャネル機能の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1.1 CAN コンフィグレーション」を参照ください。



- 【注】
1. CiCTRL, CiCTRH レジスタの BEIE ビット、EWIE ビット、EPIE ビット、BOEIE ビット、BORIE ビット、OLIE ビット、BLIE ビット、ALIE ビット、TAIE ビットはチャネル・リセット・モードで書き換えてください。
  2. CiCTRH レジスタの ERRD ビットはチャネル・リセット・モード、またはチャネル待機モードで書き換えてください。
  3. CiCTRH レジスタの CTMS ビット、CTME ビットはチャネル待機モードで書き換えてください。チャネル・リセット・モード時は“0”になります。

図 1-27 チャネル機能の設定手順

## 2. 受信

### 2.1 受信機能

CAN メッセージ受信を行う場合に使用可能な機能を以下に示します。各処理の詳細については次章以降を参照してください。

- 受信バッファを用いた受信
- 受信 FIFO バッファを用いた受信
- 送受信 FIFO バッファを用いた受信

## 2.2 受信バッファを用いた受信

全チャンネルで共有する受信バッファは、0~n+1 の範囲で使用できます。同じ番号の受信バッファに格納するメッセージは上書きされるため、最新の受信データが読み出せます。

受信バッファで受信した場合、割り込みは発生しません。

受信したメッセージを受信バッファに格納する処理が始まると、受信バッファ n が新しいメッセージありになります(RMNDi レジスタの RMNSn フラグが“1”になります)。RMIDLn,Hn レジスタ、RMTSn レジスタ、RMPTRn レジスタ、RMDF0n レジスタ~RMDF3n レジスタから読み出せます。

受信バッファを使用するためのコンフィグレーション設定については「1.1 CANコンフィグレーション」を参照ください。

図 2-1に受信バッファの動作を示します。

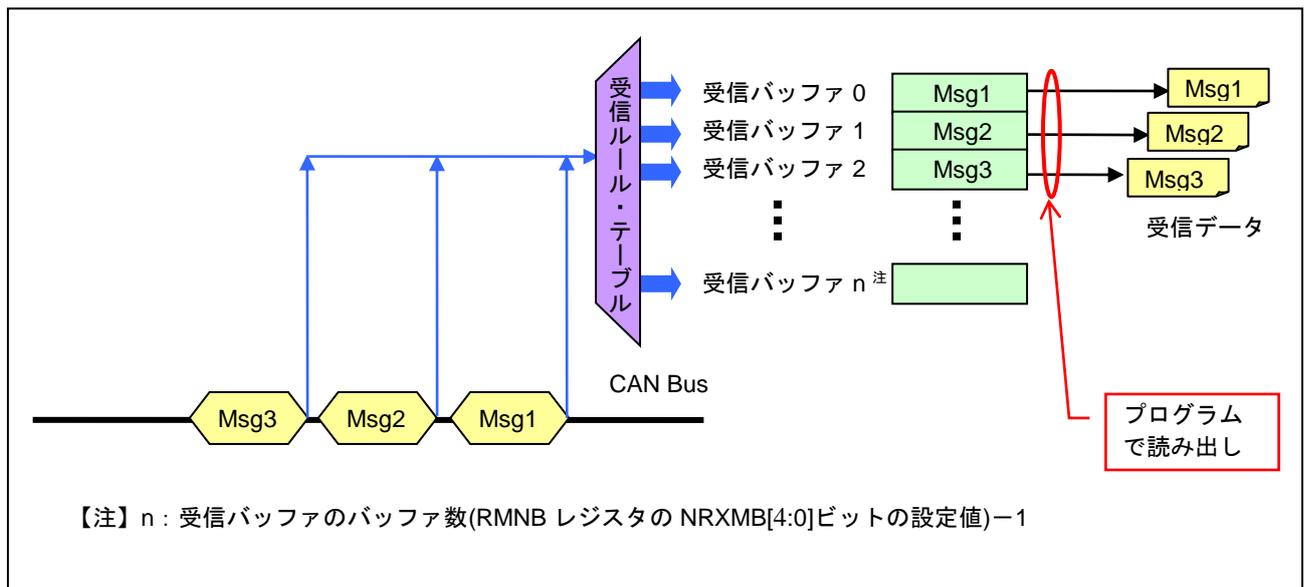


図 2-1 受信バッファの動作

## 2.2.1 受信バッファの読み出し手順

図 2-2に受信バッファの読み出し手順を示します。

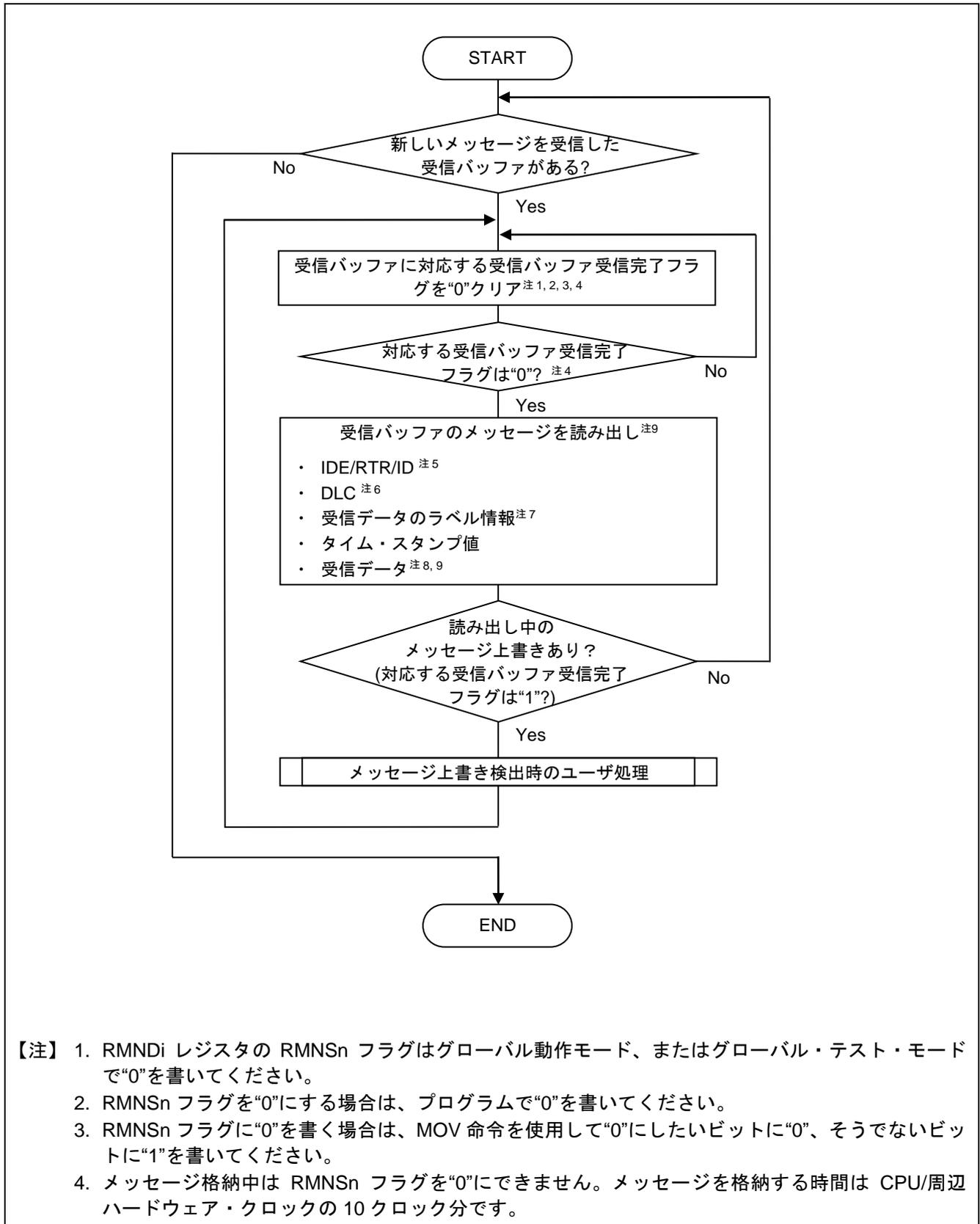


図 2-2 受信バッファの読み出し手順 (1/2)

- 【注】
1. RMNDi レジスタの RMNSn フラグはグローバル動作モード、またはグローバル・テスト・モードで“0”を書いてください。
  2. RMNSn フラグを“0”にする場合は、プログラムで“0”を書いてください。
  3. RMNSn フラグに“0”を書く場合は、MOV 命令を使用して“0”にしたいビットに“0”、そうでないビットに“1”を書いてください。
  4. メッセージ格納中は RMNSn フラグを“0”にできません。メッセージを格納する時間は CPU/周辺ハードウェア・クロックの 10 クロック分です。

5. 標準 ID の場合は、ID(RMIDL<sub>n</sub> レジスタの RMID[15:0]ビット)の b10~b0 を読んでください。b15~b11、RMIDH<sub>n</sub> レジスタの RMID[28:16]ビットは“0”が読めます。
6. 受信ルールによるフィルタリング処理後、DLC 置換を許可(GCFGL レジスタの DCE ビットが“1”、DRE ビットが“1”)の場合は、受信メッセージが一致した受信ルール・テーブルの DLC(GAFLPH<sub>j</sub> レジスタの GAFLDLC[3:0]ビット)の設定値が格納されます。それ以外の場合は受信メッセージの DLC 値が格納されます。
7. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルール・テーブルのラベル(GAFLPH<sub>j</sub> レジスタの GAFLPTR[11:0]ビット)の設定値が格納されます。
8. 受信メッセージの DLC が 8 未満(RMPTR<sub>n</sub> レジスタの RMDLC[3:0]ビットが B'1000 未満)の場合、データが設定されていないデータ・バイト(RMDF0<sub>n</sub> レジスタ~RMDF3<sub>n</sub> レジスタの RMDB0[7:0]~RMDB7[7:0]ビット)は H'00 が読めます。
9. CAN グローバル RAM ウィンドウ 1 (GRWCR レジスタの RPAGE ビットが“1”) の場合、受信バッファ (RMIDL<sub>n</sub>,H<sub>n</sub> レジスタ、RMTS<sub>n</sub> レジスタ、RMPTR<sub>n</sub> レジスタ、RMDF0<sub>n</sub> レジスタ~RMDF3<sub>n</sub> レジスタ) を読めます。

図 2-2 受信バッファの読み出し手順 (2/2)

### 2.3 受信 FIFO バッファを用いた受信

全チャンネルで共有する受信 FIFO バッファが 2 本あります。各受信 FIFO バッファにバッファ数分メッセージを保存することができます。

受信メッセージが受信 FIFO バッファへ格納されると、対応するメッセージ数表示カウンタ(RFSTSm レジスタの RFMC[5:0]ビット)の値がインクリメントされます。

受信メッセージは RFIDLm、RFIDHm レジスタ、RFTSm レジスタ、RFPTRm レジスタ、RFDF0m レジスタ~RFDF3m レジスタから読み出すことができます。受信 FIFO バッファは古いメッセージから読み出せます。

メッセージ数表示カウンタの値が FIFO バッファのバッファ数値(RFCCm レジスタの RFDC[2:0]ビットで設定した値)に一致したとき、受信 FIFO バッファがフル(RFSTSm レジスタの RFFLL フラグが“1”)になります。

受信 FIFO バッファからすべてのメッセージを読み出したとき、受信 FIFO バッファが空(RFSTSm レジスタの RFEMP フラグが“1”)になります。

受信 FIFO バッファを使用するためのコンフィグレーション設定については「1.1 CANコンフィグレーション」を参照ください。

図 2-3に受信 FIFO バッファの動作を示します。

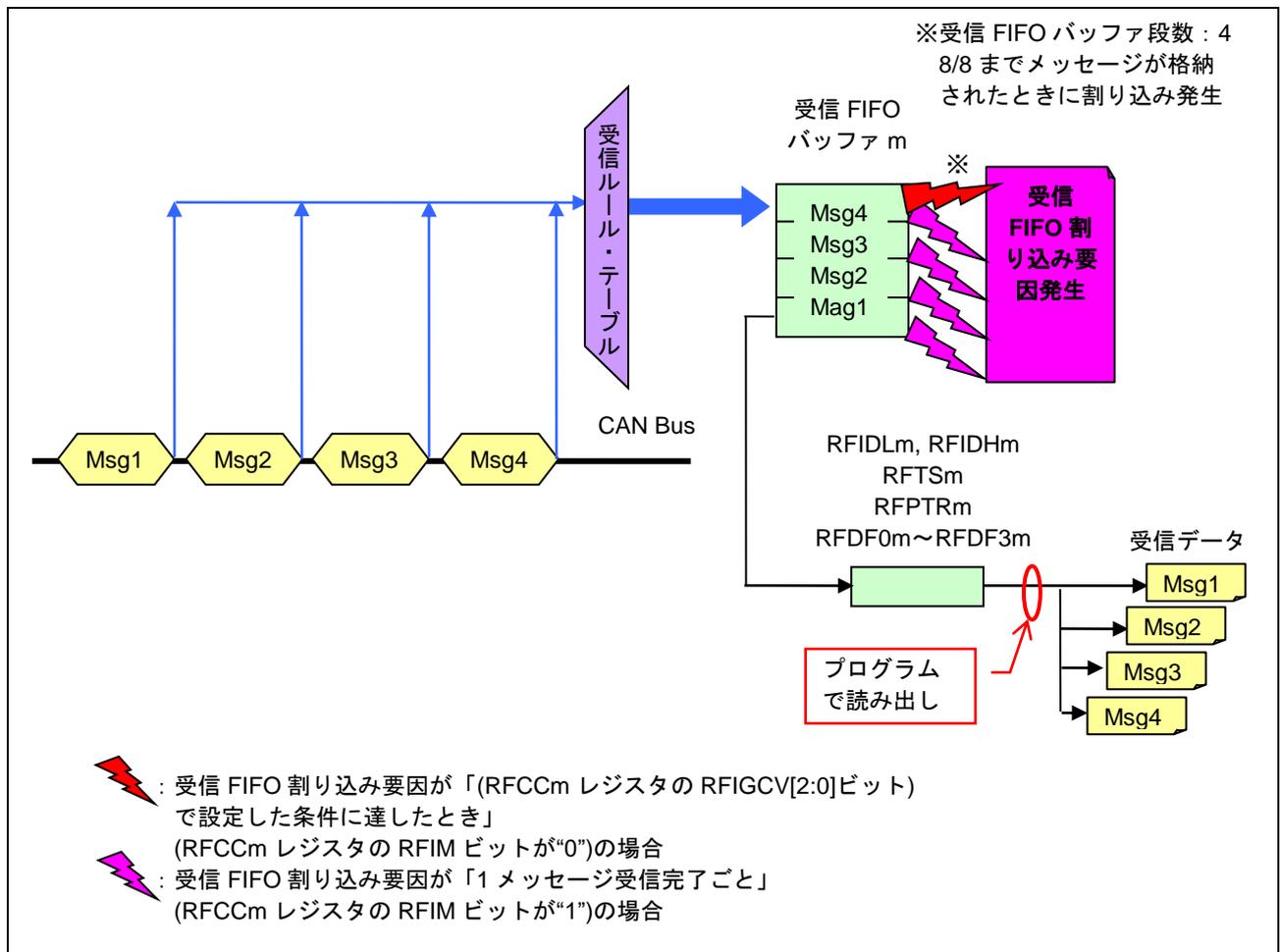


図 2-3 受信 FIFO バッファの動作

## 2.3.1 受信 FIFO バッファ読み出し手順

図 2-4に受信 FIFO バッファの読み出し手順を、図 2-5、図 2-6に受信 FIFO バッファの使用許可、禁止手順を示します。

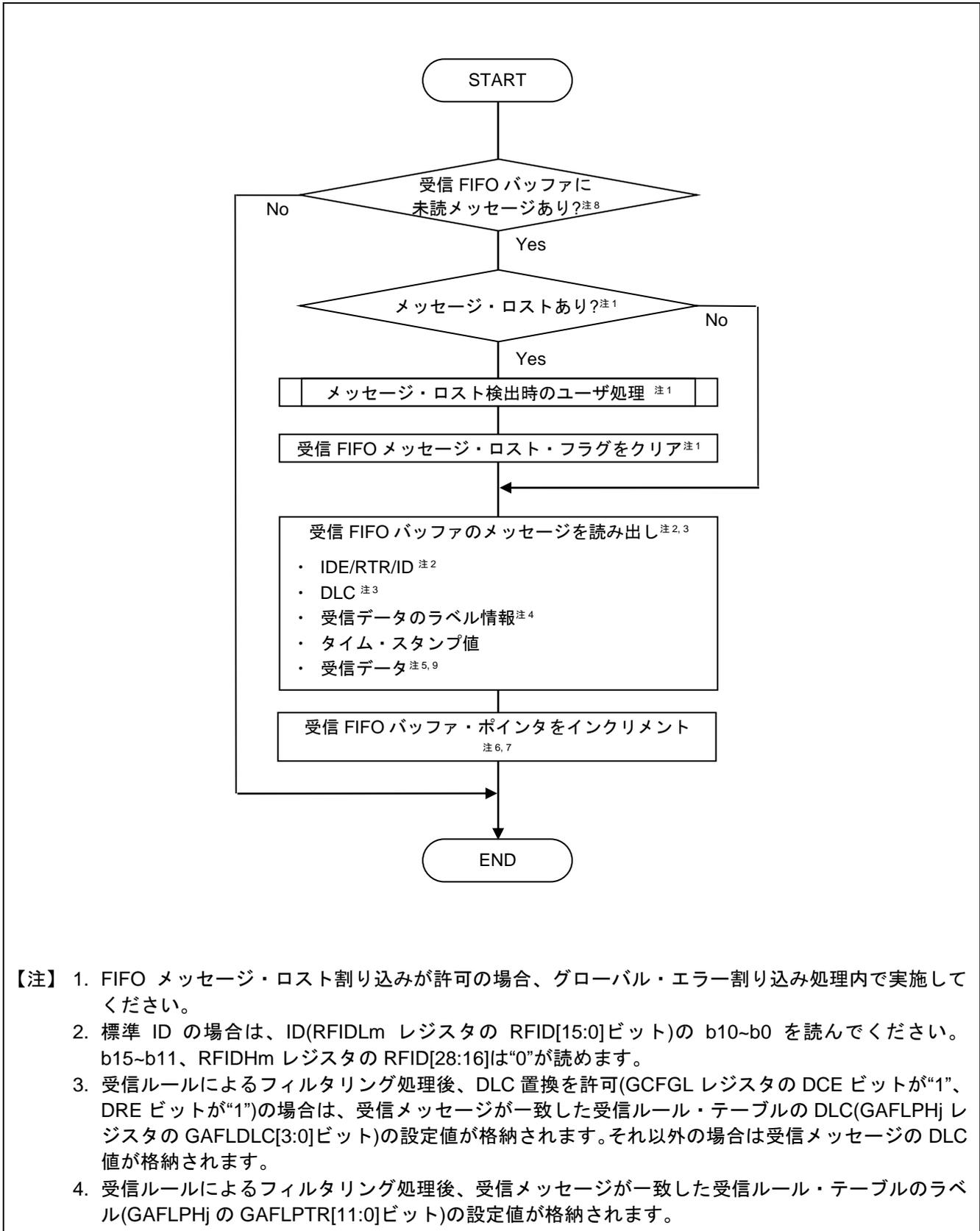


図 2-4 受信 FIFO バッファの読み出し手順(割り込み未使用)(1/2)

- 【注】
1. FIFO メッセージ・ロスト割り込みが許可の場合、グローバル・エラー割り込み処理内で実施してください。
  2. 標準 ID の場合は、ID(RFIDLm レジスタの RFID[15:0]ビット)の b10~b0 を読んでください。b15~b11、RFIDHm レジスタの RFID[28:16]は“0”が読めます。
  3. 受信ルールによるフィルタリング処理後、DLC 置換を許可(GCFGL レジスタの DCE ビットが“1”、DRE ビットが“1”)の場合は、受信メッセージが一致した受信ルール・テーブルの DLC(GAFLPHj レジスタの GAFLDLC[3:0]ビット)の設定値が格納されます。それ以外の場合は受信メッセージの DLC 値が格納されます。
  4. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルール・テーブルのラベル(GAFLPHj の GAFLPTR[11:0]ビット)の設定値が格納されます。

5. 受信メッセージの DLC が 8 未満(RFPTRm レジスタの RFDLC[3:0]ビットが“B'1000”未満)の場合、データが設定されていないデータ・バイト(RFDF0m レジスタ~RFDF3m レジスタの RFDB0[7:0]~RFDB7[7:0]ビット)は H'00 が読めます。
6. 受信 FIFO バッファのメッセージ(RFIDLm,Hm レジスタ、RFTSm レジスタ、RFPTRm レジスタ、RFDF0m レジスタ~RFDF3m レジスタ)を読み出した後、ポインタをインクリメントしてください(RFPCTRm レジスタの RFPC[7:0]ビットに H'FF を書き込んでください)。
7. 受信 FIFO バッファを使用する(RFCCm レジスタの RFE ビットが“1”)、かつ受信 FIFO バッファに未読メッセージがある(RFSTSm レジスタの RFEMP フラグが“0”)ときにポインタをインクリメントしてください。
8. 受信 FIFO バッファ内の未読メッセージを全て読み出す場合は、ループ文等で空になるまで読み出してください。
9. CAN グローバル RAM ウィンドウ 1 (GRWCR レジスタの RPAGE ビットが“1”) の場合、受信バッファ (RFIDLm,Hm レジスタ、RFTSm レジスタ、RFPTRm レジスタ、RFDF0m レジスタ~RFDF3m レジスタ) を読めます。

図 2-4 受信 FIFO バッファの読み出し手順(割り込み未使用)(2/2)

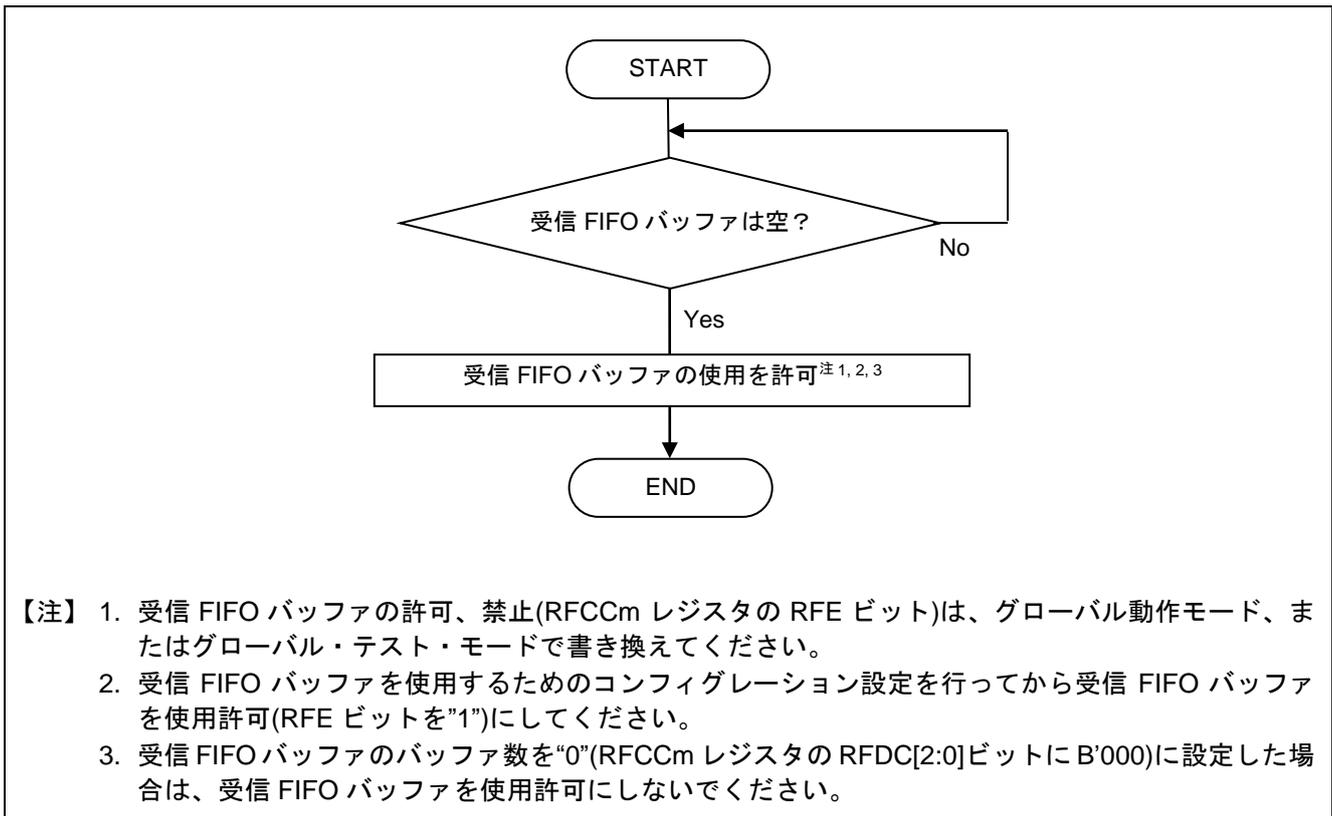


図 2-5 受信 FIFO バッファの使用許可手順

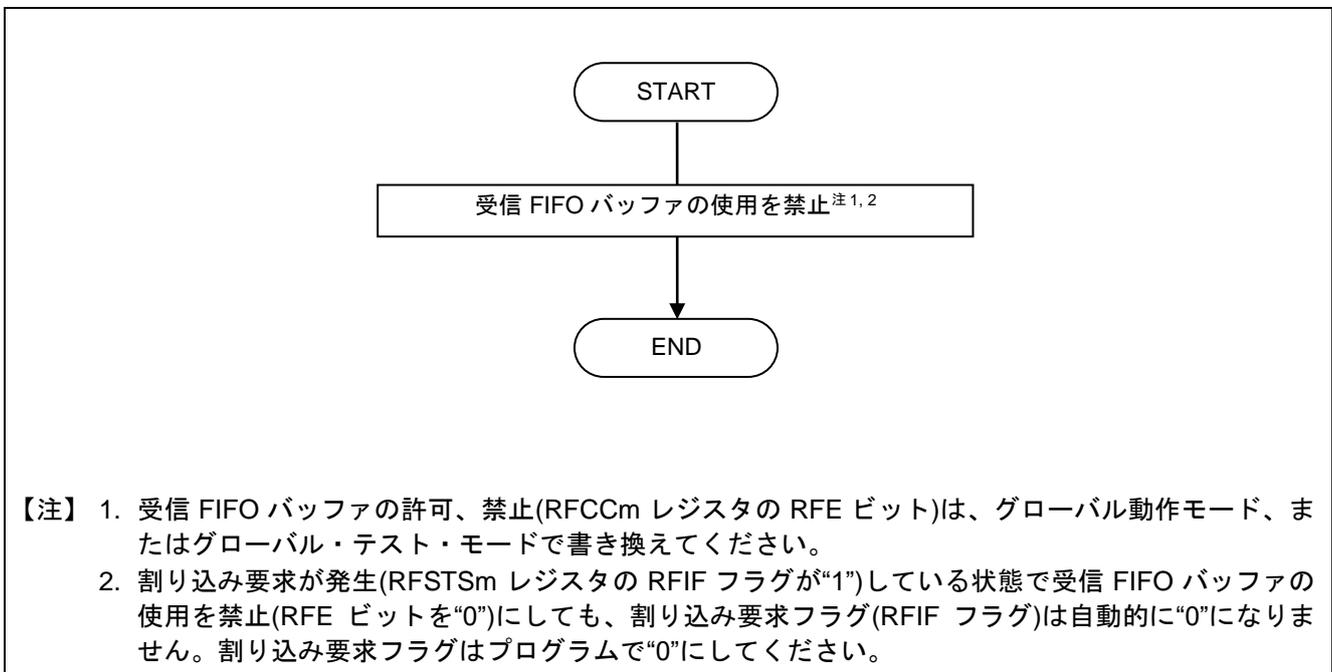


図 2-6 受信 FIFO バッファの使用禁止手順

## 2.3.2 受信 FIFO 関連の割り込み処理

### (1) 受信 FIFO 割り込み処理

受信 FIFO 割り込みを許可していれば、RFCCm レジスタの RFIM ビットの設定で選択した条件を満たしたときに受信 FIFO 割り込みが発生します。

割り込み要求が発生している状態(RFSTSm レジスタの RFIF フラグが“1”)で受信 FIFO バッファの使用を禁止(RFE ビットを“0”)にしても、割り込み要求フラグ(RFIF フラグ)は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

受信 FIFO 割り込みの許可、禁止は RFCCm レジスタの RFIE ビットで受信 FIFO バッファごとに設定できます。受信 FIFO 割り込みの要因を以下に示します。

- RFCCm レジスタの RFIGCV[2:0]ビットで設定した条件に達したときに受信 FIFO 割り込み要求発生 (RFCCm レジスタの RFIM ビットが“0”)  
RFIGCV[2:0]ビットの設定値
  - B'000: 受信 FIFO バッファに 1/8 までメッセージが格納<sup>注</sup>
  - B'001: 受信 FIFO バッファに 2/8 までメッセージが格納
  - B'010: 受信 FIFO バッファに 3/8 までメッセージが格納<sup>注</sup>
  - B'011: 受信 FIFO バッファに 4/8 までメッセージが格納
  - B'100: 受信 FIFO バッファに 5/8 までメッセージが格納<sup>注</sup>
  - B'101: 受信 FIFO バッファに 6/8 までメッセージが格納
  - B'110: 受信 FIFO バッファに 7/8 までメッセージが格納<sup>注</sup>
  - B'111: 受信 FIFO バッファがフルのとき
- 1 メッセージ受信が完了するごとに受信 FIFO 割り込み要求発生(RFCCm レジスタの RFIM ビットが“1”)

**【注】** 受信 FIFO バッファのバッファ数を 4 メッセージ(RFCCm レジスタの RFDC[2:0]ビットを B'001)に設定した場合は設定しないでください。

受信 FIFO 割り込みを発生させるためには、表 6-2にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

受信 FIFO 割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグがすべて“0”になったことを確認してから、割り込み処理を終了してください（「[図 4-3 CAN関連割り込み処理手順](#)」参照）。

### (2) グローバル・エラー割り込み処理

FIFO メッセージ・ロスト割り込みを許可していれば、受信 FIFO バッファのメッセージ・ロスト検出時にグローバル・エラー割り込みが発生します。FIFO メッセージ・ロスト割り込みの許可、禁止は GCTRLレジスタの MEIE ビットでモジュール全体に共通で設定できます。

## 2.4 送受信 FIFO バッファを用いた受信

送受信 FIFO バッファは受信モード、送信モードのいずれかで使用することが可能です(本章では受信モードのみを説明します)。

各チャンネル専用の送受信 FIFO バッファが 1 チャンネルにつき 1 本ずつあります。受信モードに設定した送受信 FIFO バッファは受信 FIFO バッファと同じく、バッファ数分のメッセージを保存することができます。

受信メッセージが受信モードに設定した送受信 FIFO バッファへ格納されると、対応するメッセージ数表示カウンタ(CFSTSk レジスタの CFMC[5:0]ビット)の値がインクリメントされます。

受信メッセージは CFIDLk,Hk レジスタ、CFTSk レジスタ、CFPTRk レジスタ、CFDF0k レジスタ~CFDF3k レジスタから読み出すことができます。送受信 FIFO バッファは古いメッセージから読み出せます。

メッセージ数表示カウンタの値が送受信 FIFO バッファのバッファ数値(CFCCLk レジスタの CFDC[2:0]ビットで設定した値)に一致したとき、送受信 FIFO バッファがフル(CFSTSk レジスタの CFLL フラグが“1”)になります。

送受信 FIFO バッファからすべてのメッセージを読み出したとき、送受信 FIFO バッファが空(CFSTSk レジスタの CFEMP フラグが“1”)になります。

送受信 FIFO バッファを使用するためのコンフィグレーション設定については「1.1 CANコンフィグレーション」を参照ください。

図 2-7に送受信 FIFO バッファの受信動作を示します。

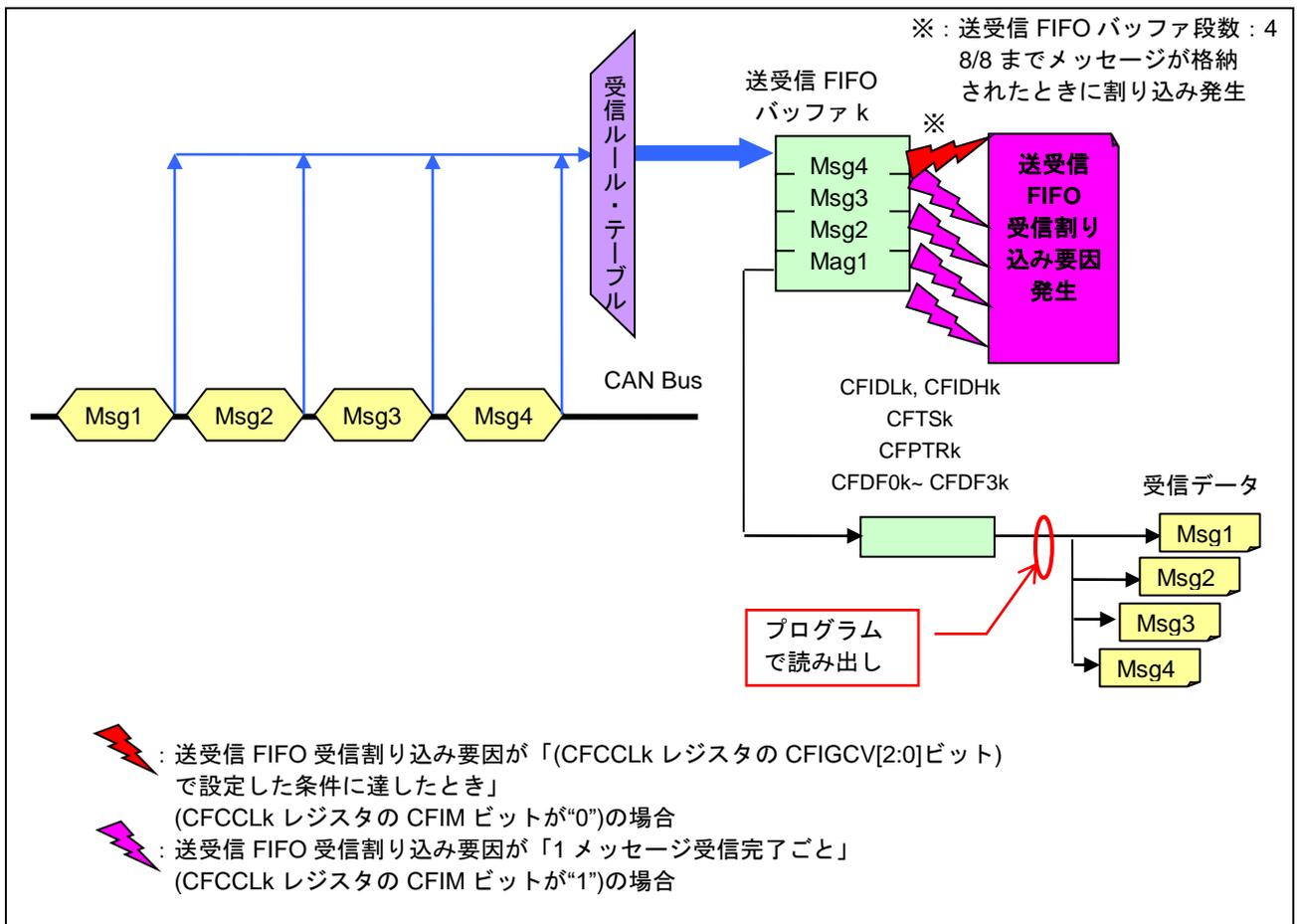


図 2-7 送受信 FIFO バッファ(受信モード)の動作

## 2.4.1 送受信 FIFO バッファ読み出し手順

図 2-8に送受信 FIFO バッファの読み出し手順を、図 2-9、図 2-10に送受信 FIFO バッファの使用許可、禁止手順を示します。

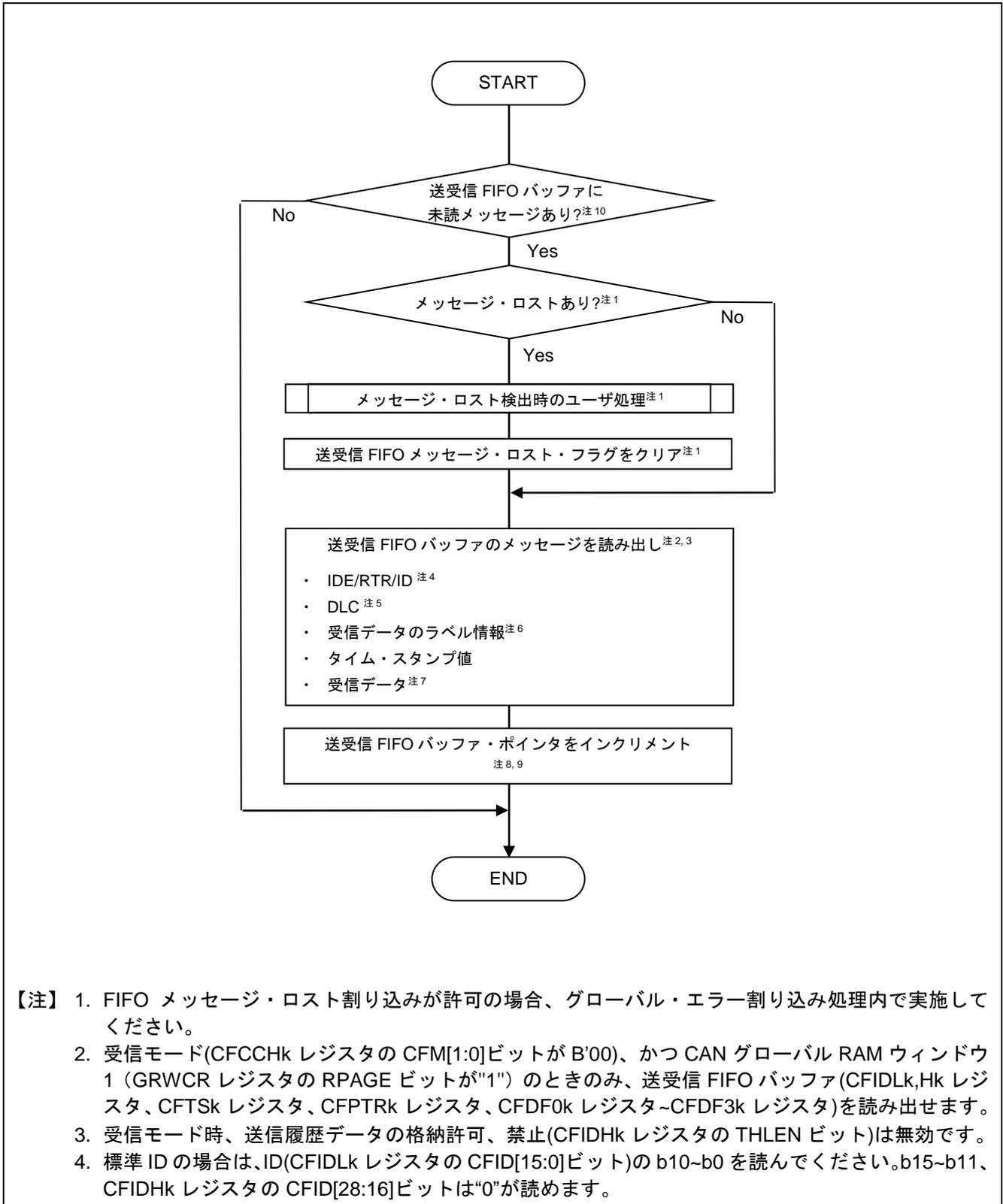
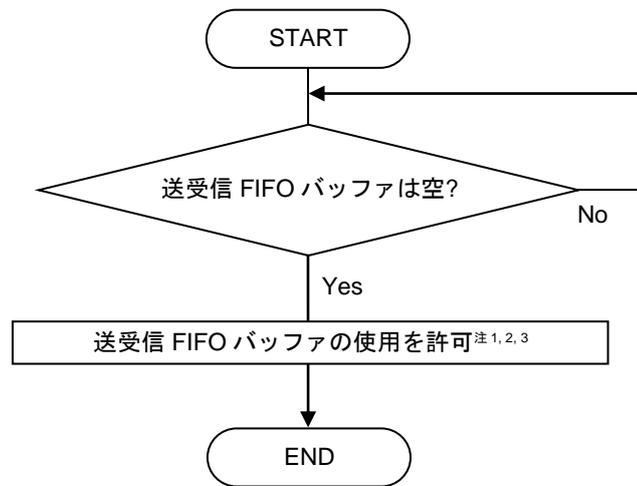


図 2-8 送受信 FIFO バッファ(受信モード)の読み出し手順(割り込み未使用)(1/2)

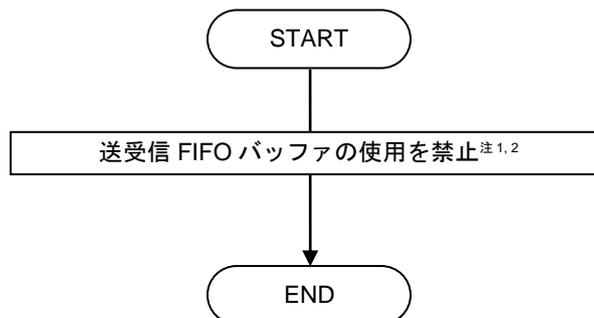
5. 受信ルールによるフィルタリング処理後、DLC 置換を許可(GCFGL レジスタの DCE ビットが“1”、DRE ビットが“1”)の場合は、受信メッセージが一致した受信ルール・テーブルの DLC(GAFLPHj レジスタの GAFLDLC[3:0]ビット)の設定値が格納されます。それ以外の場合は受信メッセージの DLC 値が格納されます。
6. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルール・テーブルのラベル(GAFLPHj レジスタの GAFLPTR[11:0]ビット)の設定値が格納されます。
7. 受信メッセージの DLC が 8 未満(CFPTRk レジスタの CFDLC[3:0]ビットが B'1000 未満)の場合、データが設定されていないデータ・バイト(CFDF0k レジスタ~CFDF3k レジスタの CFDB0[7:0]~CFDB7[7:0]ビット)は H'00 が読めます。
8. 送受信 FIFO バッファのメッセージ(CFIDLk、CFIDHk レジスタ、CFTSk レジスタ、CFPTRk レジスタ、CFDF0k レジスタ~CFDF3k レジスタ)を読み出した後、ポインタをインクリメントしてください(CFPCTRk レジスタの CFPC[7:0]ビットに H'FF を書き込んでください)。
9. 送受信 FIFO バッファを使用する(CFCCLK レジスタの CFE ビットが“1”)、かつ送受信 FIFO バッファに未読メッセージがある(CFSTSk レジスタの CFEMP フラグが“0”)ときにポインタをインクリメントしてください。
10. 送受信 FIFO バッファ内の未読メッセージを全て読み出す場合はループ文等で空になるまで読み出してください。

図 2-8 送受信 FIFO バッファ(受信モード)の読み出し手順(割り込み未使用)(2/2)



- 【注】
1. 受信モード使用時に、送受信 FIFO バッファの許可、禁止(CFCCLK レジスタの CFE ビット)は、グローバル動作モード、またはグローバル・テスト・モードで書き換えてください。
  2. 送受信 FIFO バッファを使用するためのコンフィグレーション設定を行ってから送受信 FIFO バッファを使用許可(CFE ビットを"1")にしてください。
  3. 送受信 FIFO バッファのバッファ数を"0"(CFCCLK レジスタの CFDC[2:0]ビットに B'000)に設定した場合は、送受信 FIFO バッファを使用許可にしないでください。

図 2-9 送受信 FIFO バッファの使用許可手順



- 【注】
1. 受信モード使用時に、送受信 FIFO バッファの許可、禁止(CFCCLK レジスタの CFE ビット)は、グローバル動作モード、またはグローバル・テスト・モードで書き換えてください。
  2. 割り込み要求が発生(CFSTSK レジスタの CFRXIF フラグが"1")している状態で送受信 FIFO バッファの使用を禁止(CFE ビットを"0")にしても、割り込み要求フラグ(CFRXIF フラグ)は自動的に"0"になりません。割り込み要求フラグはプログラムで"0"にしてください。

図 2-10 送受信 FIFO バッファの使用禁止手順

## 2.4.2 送受信 FIFO バッファ(受信モード)の割り込み処理

### (1) 送受信 FIFO 受信割り込み処理

送受信 FIFO 受信割り込みを許可していれば、CFCCLK レジスタの CFIM ビットの設定で選択した条件を満たしたときに送受信 FIFO 受信割り込みが発生します。

割り込み要求が発生している状態(CFSTSk レジスタの CFRXIF フラグが“1”)で送受信 FIFO バッファの使用を禁止(CFE ビットを“0”)しても、割り込み要求フラグ(CFRXIF フラグ)は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

送受信 FIFO 受信割り込みの許可、禁止は CFCCLK レジスタの CFRXIE ビットで送受信 FIFO バッファごとに設定できます。

受信モード時の送受信 FIFO 受信割り込みの要因を以下に示します。

- 受信メッセージ数が CFCCLK レジスタの CFIGCV[2:0]ビットで設定した条件に達したときに送受信 FIFO 受信割り込み要求発生(CFCCLK レジスタの CFIM ビットが“0”)
  - CFIGCV[2:0]ビットの設定値
    - B'000: 送受信 FIFO バッファに 1/8 までメッセージが格納<sup>※</sup>
    - B'001: 送受信 FIFO バッファに 2/8 までメッセージが格納
    - B'010: 送受信 FIFO バッファに 3/8 までメッセージが格納<sup>※</sup>
    - B'011: 送受信 FIFO バッファに 4/8 までメッセージが格納
    - B'100: 送受信 FIFO バッファに 5/8 までメッセージが格納<sup>※</sup>
    - B'101: 送受信 FIFO バッファに 6/8 までメッセージが格納
    - B'110: 送受信 FIFO バッファに 7/8 までメッセージが格納<sup>※</sup>
    - B'111: 送受信 FIFO バッファがフルのとき
  - 1 メッセージ受信が完了するごとに送受信 FIFO 受信割り込み要求発生(CFCCLK レジスタの CFIM ビットが“1”)

**【注】** 送受信 FIFO バッファのバッファ数を 4 メッセージ(CFCCLK レジスタの CFDC[2:0]ビットを B'001)に設定した場合は設定しないでください。

送受信 FIFO 受信割り込みを発生させるためには、表 6-2 CAN関連割り込み要因にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

送受信 FIFO 受信割り込みを使用する場合、割り込み処理内で CFRXIF フラグが“0”になったことを確認してから、割り込み処理を終了してください（「**図 4-3 CAN関連割り込み処理手順**」参照）。

### (2) グローバル・エラー割り込み処理

FIFO メッセージ・ロスト割り込みを許可していれば、送受信 FIFO バッファのメッセージ・ロスト検出時にグローバル・エラー割り込みが発生します。FIFO メッセージ・ロスト割り込みの許可、禁止は GCTRL レジスタの MEIE ビットでモジュール全体に共通で設定できます。

### 3. 送信

#### 3.1 送信機能

CAN メッセージ送信を行う場合に使用可能な機能を以下に示します。各処理の詳細については次章以降を参照ください。

- 送信バッファを用いた送信
- 送受信 FIFO バッファを用いた送信
- 送信履歴バッファ機能

#### 3.2 送信バッファを用いた送信

送信バッファを用いて、データ・フレームまたはリモート・フレームを送信します。

送信バッファは1チャンネルにつき4バッファあり、送信バッファ、送受信 FIFO バッファ(送信モード)へのリンク用のいずれかで使用することが可能です。

送受信 FIFO バッファ(送信モード)へのリンク用として使用している場合、対応する TMCp レジスタは H'00、TMIEC レジスタの TMIEp ビットは“0”(割り込み禁止)にしてください。この場合、対応する TMSTSp レジスタ、TMTRSTS レジスタ、TMTCSSTS レジスタ、TMTASTS レジスタの対応するフラグは変化しません。

送信バッファの機能を以下に示します。なお、送信バッファを使用するためのコンフィグレーション設定については「**1.1 CANコンフィグレーション**」を参照ください。

- メッセージ送信機能
- 送信アボート機能
- ワンショット送信機能(再送信禁止機能)

### 3.2.1 メッセージ送信機能

データ・フレームまたはリモート・フレームを送信する機能です。

送信バッファに対して送信要求をセット(TMCp レジスタの TMTR ビットを“1”)すると、メッセージを送信できます。

送信結果は対応する TMSTSp レジスタの TMTRF[1:0]フラグで確認できます。送信が成功すると、送信完了：送信アボート要求なし(TMTRF[1:0]フラグが B'10)、または送信完了：送信アボート要求あり(TMTRF[1:0]フラグが B'11)になります。(送信完了：送信アボート要求あり(TMTRF[1:0]フラグが B'11)については「3.2.2 送信アボート機能」を参照ください)

送信バッファごとに送信完了時の割り込み許可/禁止を TMIEC レジスタの TMIEp ビットで設定できます。

図 3-1に送信バッファの動作を示します。

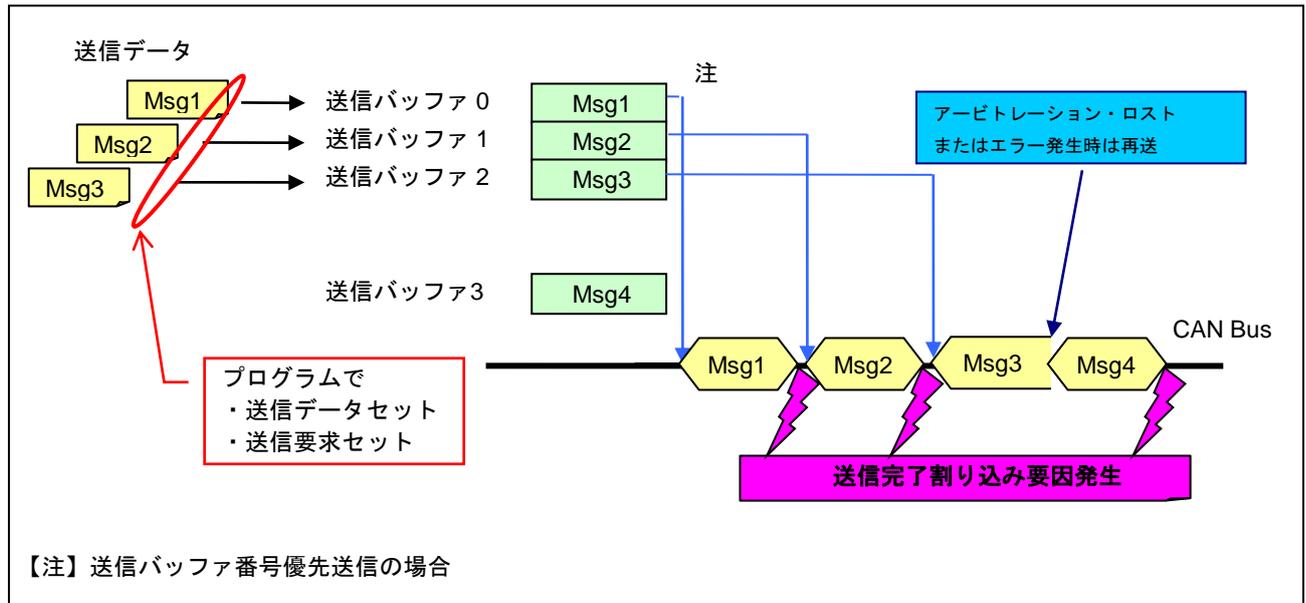


図 3-1 送信バッファの動作(チャンネル 0 から送信)

## (1) 送信バッファからのメッセージ送信手順

図 3-2に送信バッファからメッセージを送信する手順を示します。

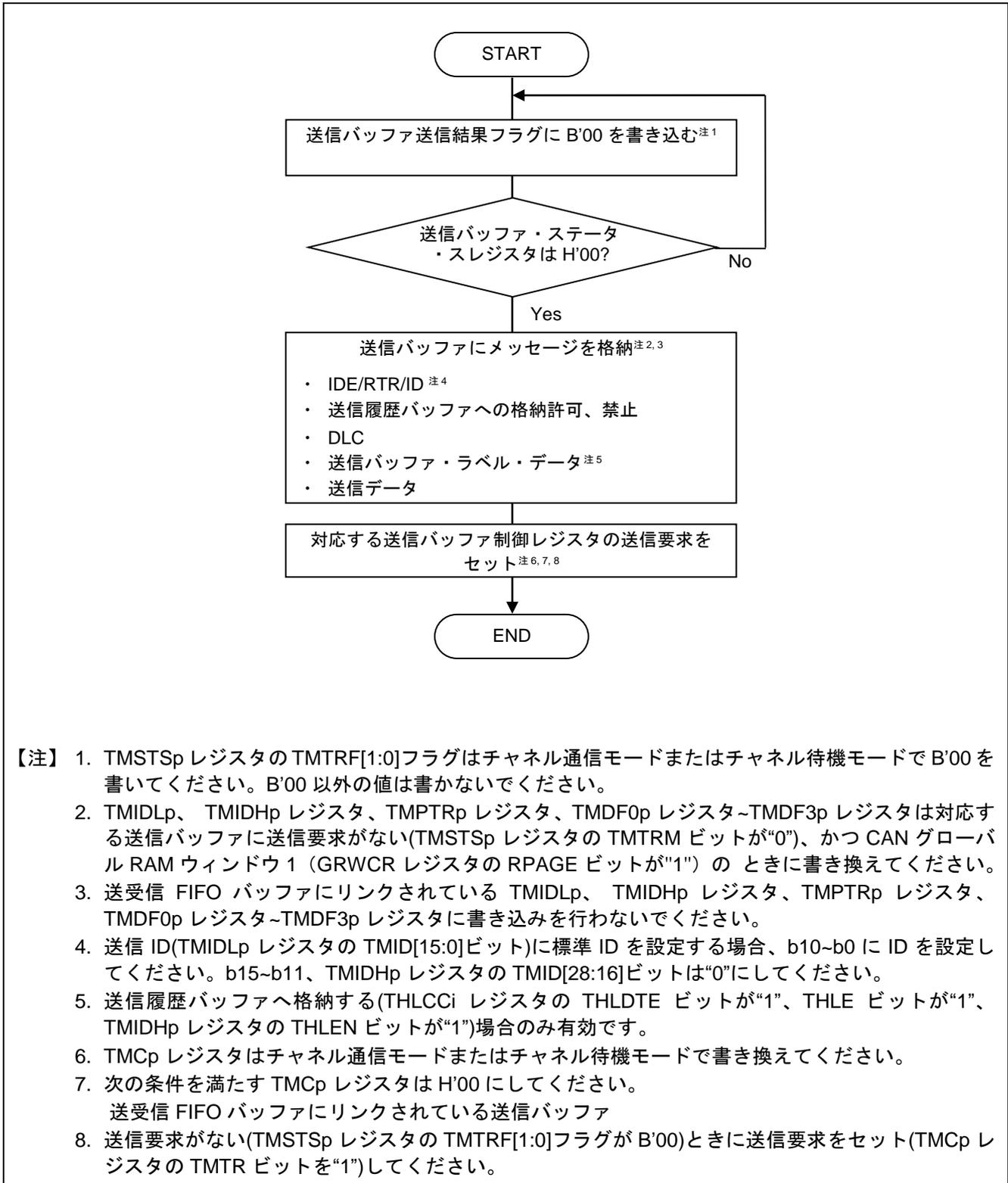


図 3-2 送信バッファからのメッセージ送信手順

### 3.2.2 送信アボート機能

2つ以上のノードが同時に送信を始めた場合、CAN ID の優先度が低いメッセージのノードはアービトレーション負けとなります(ワンショット送信の場合にはメッセージはアボートされ、通常送信の場合にはメッセージは保持(再送信)されます)。アービトレーションに勝つか、CAN バスがアイドル状態のときに送信しない限り、メッセージの送信が正常に終了しません。

このようなときに(アービトレーションに勝てない、又は、CAN バスがアイドル状態でないときにメッセージが送信される場合に対処するために)、再送信中のメッセージを破棄するための送信アボート機能があります。送信アボート機能は1つのメッセージ送信に制限時間を設けたいときや、緊急な優先順位の高いメッセージを送信するときなどに有効です。

図 3-3に送信アボート機能の応用例を示します。

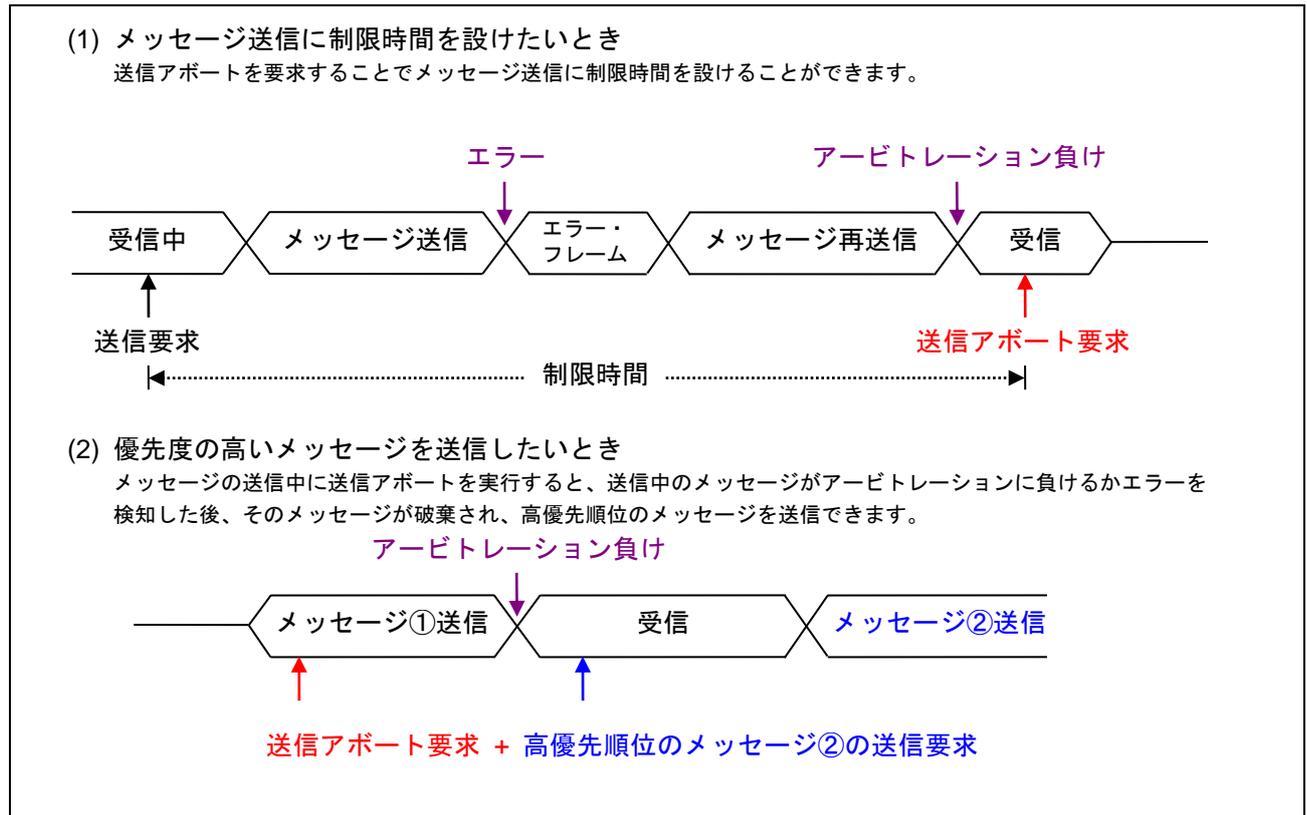


図 3-3 送信アボート機能の応用例

送信要求がある(TMSTSp レジスタの TMTRM ビットが“1”)送信バッファに対して、送信アボート要求を発行(TMCp レジスタの TMTAR ビットを“1”)すると送信要求が取り消されます。

送信アボート要求を発行した後、実際にアボートされるタイミングを以下に示します。

- 送信中のメッセージまたは送信の優先順位判定で次の送信に決定しているメッセージ
  - アービトレーション・ロストが発生したとき
  - エラーが発生したとき
- 上記以外のメッセージ
  - 送信アボート要求を発行したとき

送信アボートが完了すると、TMSTSp レジスタの TMTRF[1:0]フラグが B'01 になり、送信要求が取り消されます(TMTRM ビットが“0”)になります。

送信中のメッセージまたは送信の優先順位判定で次の送信に決定しているメッセージに送信アボート要求を発行した後、アービトレーション・ロストやエラーが発生せず正常に送信完了した場合は送信完了：送信アボート要求あり(TMTRF[1:0]フラグが B'11)になります。

図 3-4に送信アボート時の動作を示します。

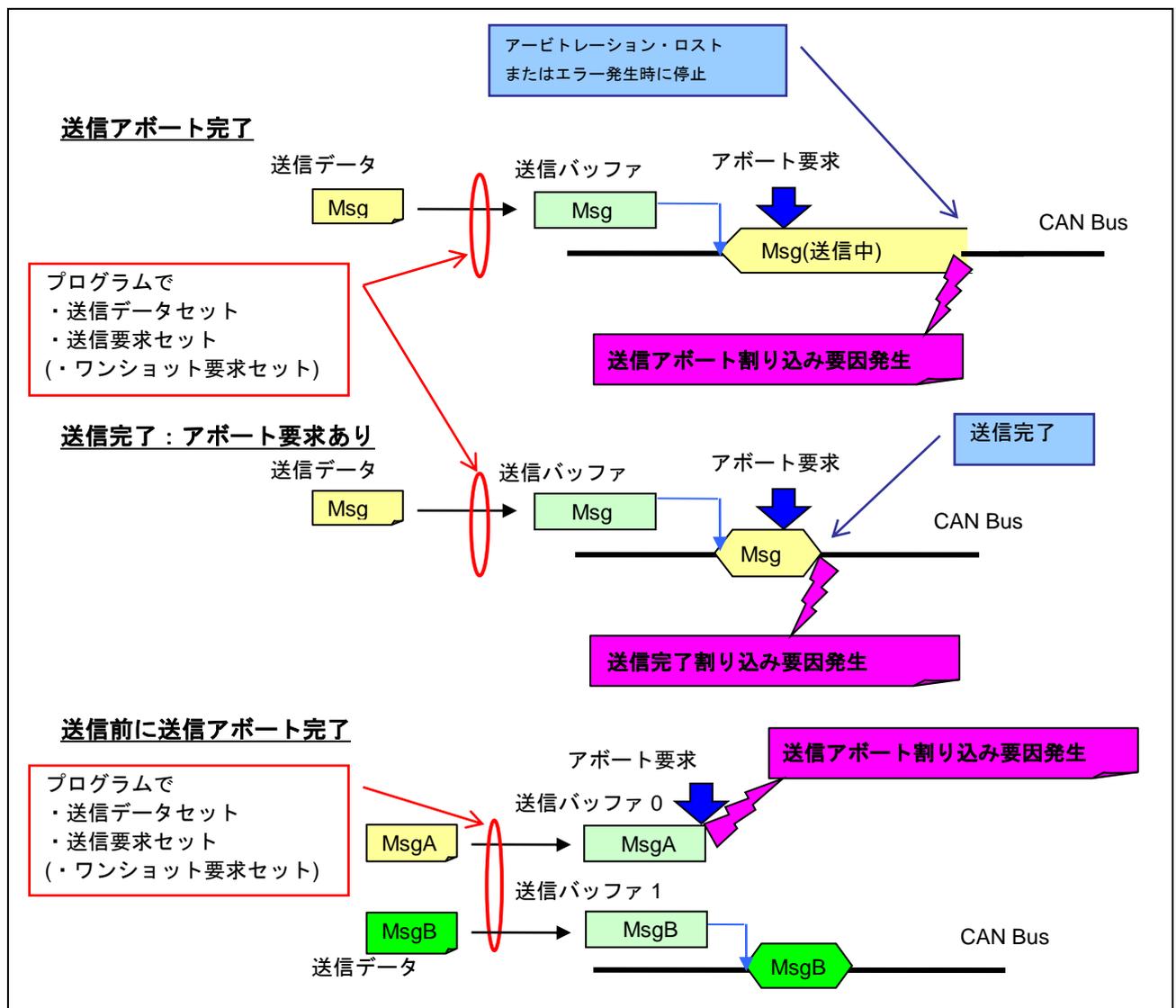
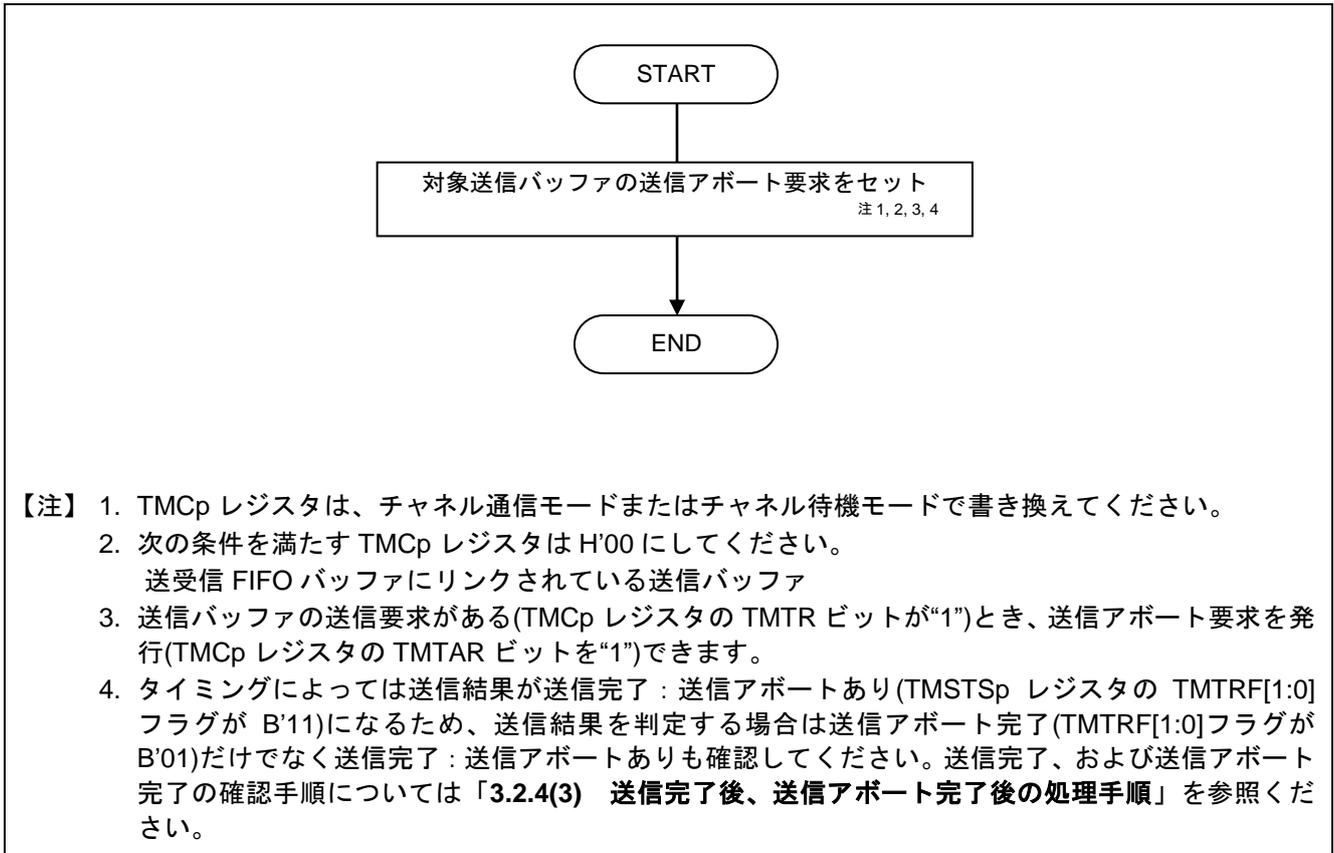


図 3-4 送信アボート時の動作

## (1) 送信アボート手順

図 3-5に送信アボートする手順を示します。



- 【注】
1. TMCp レジスタは、チャンネル通信モードまたはチャンネル待機モードで書き換えてください。
  2. 次の条件を満たす TMCp レジスタは H'00 にしてください。  
送受信 FIFO バッファにリンクされている送信バッファ
  3. 送信バッファの送信要求がある(TMCp レジスタの TMTR ビットが“1”)とき、送信アボート要求を発行(TMCp レジスタの TMTAR ビットを“1”)できます。
  4. タイミングによっては送信結果が送信完了：送信アボートあり(TMSTSp レジスタの TMTRF[1:0] フラグが B'11)になるため、送信結果を判定する場合は送信アボート完了(TMTRF[1:0]フラグが B'01)だけでなく送信完了：送信アボートありも確認してください。送信完了、および送信アボート完了の確認手順については「3.2.4(3) 送信完了後、送信アボート完了後の処理手順」を参照ください。

図 3-5 送信アボート手順

3.2.3 ワンショット送信機能

メッセージ送信要求発行時にワンショット許可(TMCp レジスタの TMOM ビットを“1”)にすると、1 回だけ送信を行います。アービトレーション・ロストまたはエラーが発生しても、再送信は行いません。

ワンショット送信の結果は、TMSTSp レジスタの TMTRF[1:0]フラグで確認できます。ワンショット送信が成功すると、送信バッファ送信結果ステータスが送信完了:送信アボート要求なし(TMTRF[1:0]フラグが B'10)または送信完了:送信アボート要求あり(TMTRF[1:0]フラグが B'11)になります。アービトレーション・ロストまたはエラーが発生した場合、アボート完了(TMTRF[1:0]フラグが B'01)になります(送信完了:送信アボート要求あり(TMTRF[1:0]フラグが B'11)については「3.2.2 送信アボート機能」を参照ください)。

図 3-6にワンショット送信の動作を示します。

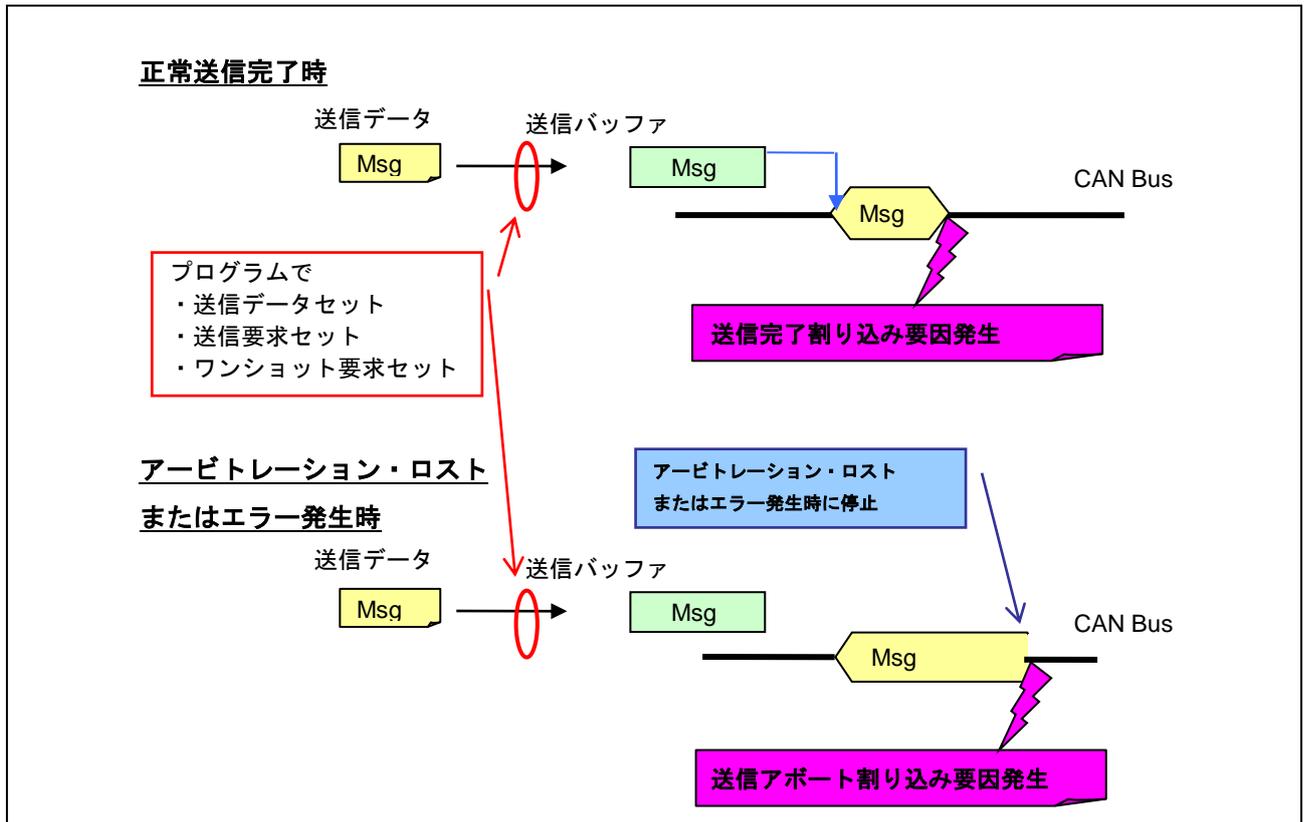


図 3-6 ワンショット送信時の動作

## (1) ワンショット送信手順

図 3-7にワンショット送信手順を示します。

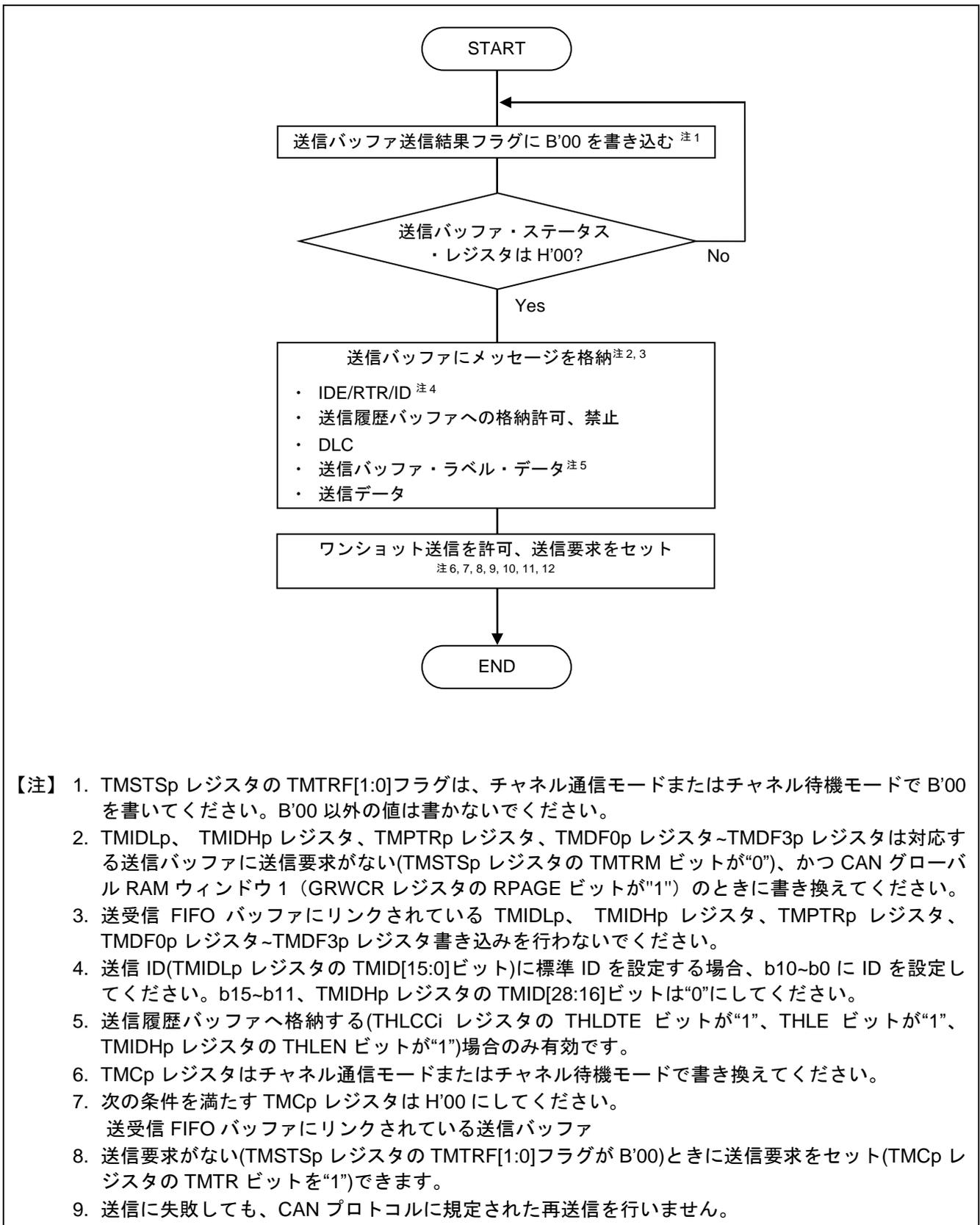


図 3-7 ワンショット送信手順 (1/2)

10. 送信バッファの送信要求がない(TMSTSp レジスタの TMTRM ビットが"0")ときにワンショット送信を許可(TMCp レジスタの TMOM ビットを"1")してください。
11. ワンショット送信を許可する場合、送信要求と同時にセット(TMTR ビットと TMOM ビットを同時に"1")してください。
12. タイミングによっては送信結果が送信完了：送信アボートあり(TMSTSp レジスタの TMTRF[1:0] フラグが B'11)になるため、送信結果を判定する場合は送信アボート完了(TMTRF[1:0]フラグが B'01)だけでなく送信完了：送信アボートありも確認してください。送信完了、および送信アボート完了の確認手順については「3.2.4(3) 送信完了後、送信アボート完了後の処理手順」を参照ください。

図 3-7 ワンショット送信手順 (2/2)

### 3.2.4 送信バッファの割り込み処理

#### (1) 送信完了割り込み処理

送信完了割り込みを許可していれば、送信完了したときに CANi 送信割り込みが発生します。送信完了割り込みの許可、禁止は TMIEC レジスタの TMIEp ビットで送信バッファごとに設定できます。

CANi 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は必要に応じて割り込み内で要因を判別してください。

なお、CANi 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます

- CANi 送信完了割り込み
- CANi 送信アボート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

CANi 送信割り込みを発生させるためには、表 6-2 CAN関連割り込み要因にある対応する割り込み許可ビットが"1"である割り込み要求フラグをすべて"0"にする必要があります。

CANi 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが"0"になったことを確認してから、割り込み処理を終了してください（「図 4-3 CAN関連割り込み処理手順」参照）。

#### (2) 送信アボート割り込み処理

送信アボート割り込みを許可していれば、送信アボート完了したときに CANi 送信割り込みが発生します。送信アボート割り込みの許可、禁止は CiCTRH レジスタの TAIE ビットでチャンネル毎に設定できます。ただし、送信完了：アボート要求あり(TMTRF[1:0]フラグが B'11)の場合には送信アボート割り込みは発生せず、送信完了割り込みが発生します。

CANi 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は必要に応じて割り込み内で要因を判別してください。

なお、CANi 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます。

- CANi 送信完了割り込み
- CANi 送信アボート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

CANi 送信割り込みを発生させるためには、表 6-2 CAN関連割り込み要因にある対応する割り込み許可ビットが"1"である割り込み要求フラグをすべて"0"にする必要があります。

CANi 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが"0"になったことを確認してから、割り込み処理を終了してください（「図 4-3 CAN関連割り込み処理手順」参照）。

(3) 送信完了後、送信アボート完了後の処理手順

図 3-8、図 3-9、図 3-10に送信完了後、送信アボート完了後の処理手順を示します。

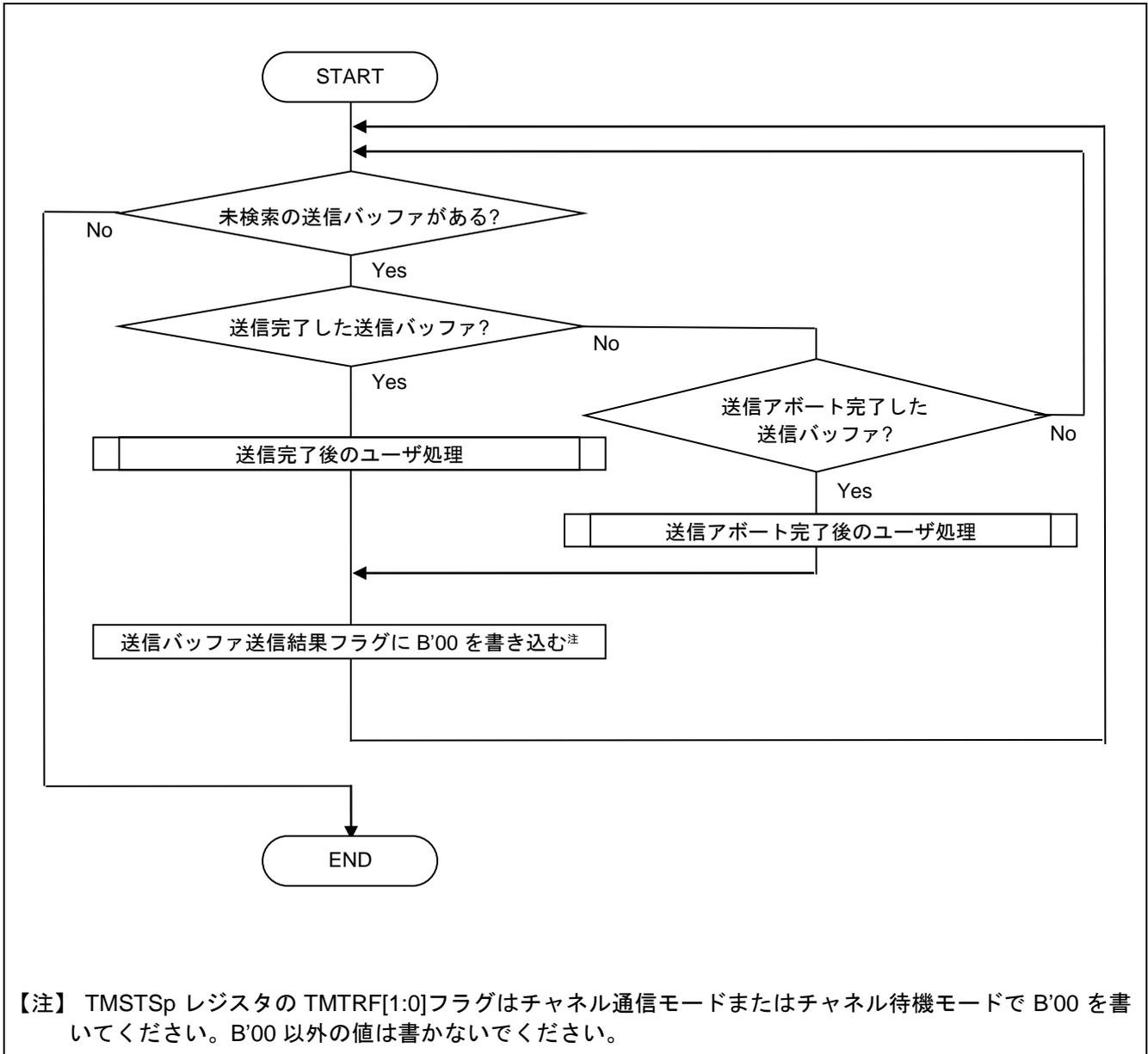


図 3-8 送信完了後、送信アボート完了後の処理手順(割り込み未使用)

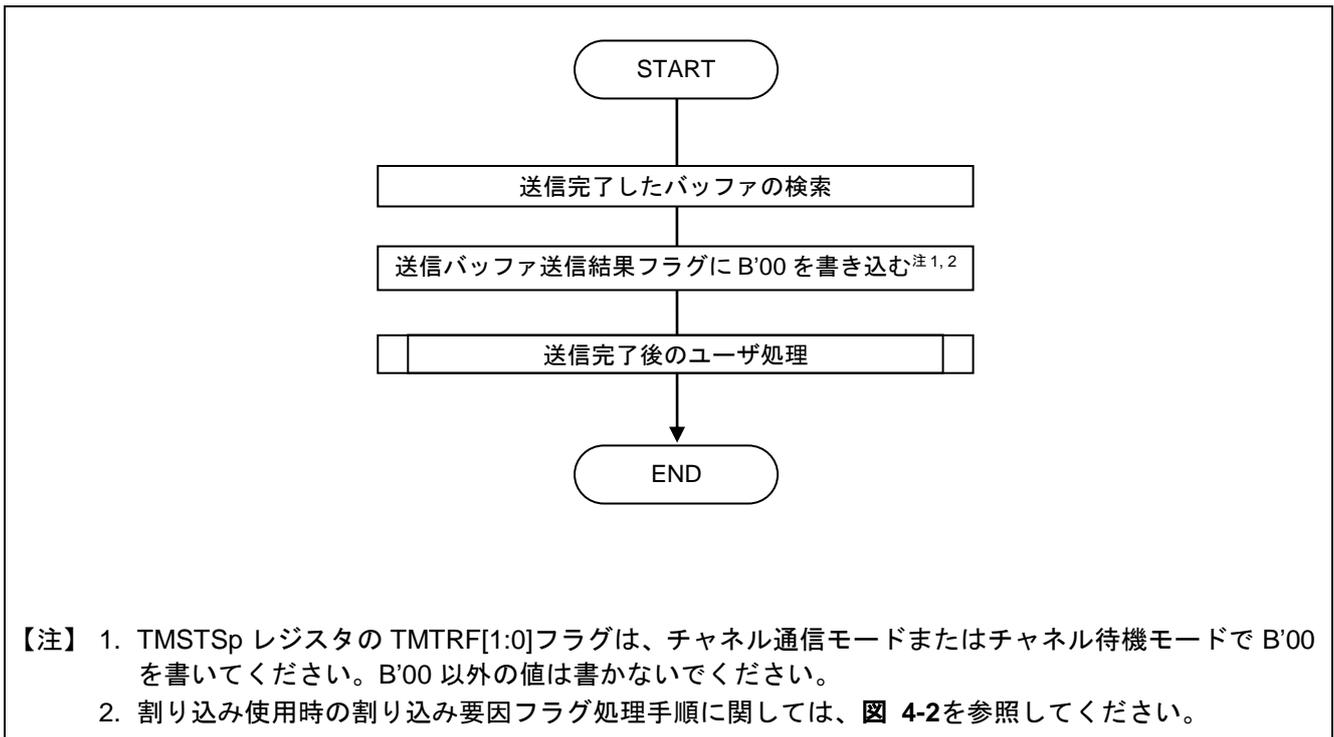


図 3-9 送信完了後の処理手順(割り込み使用時)

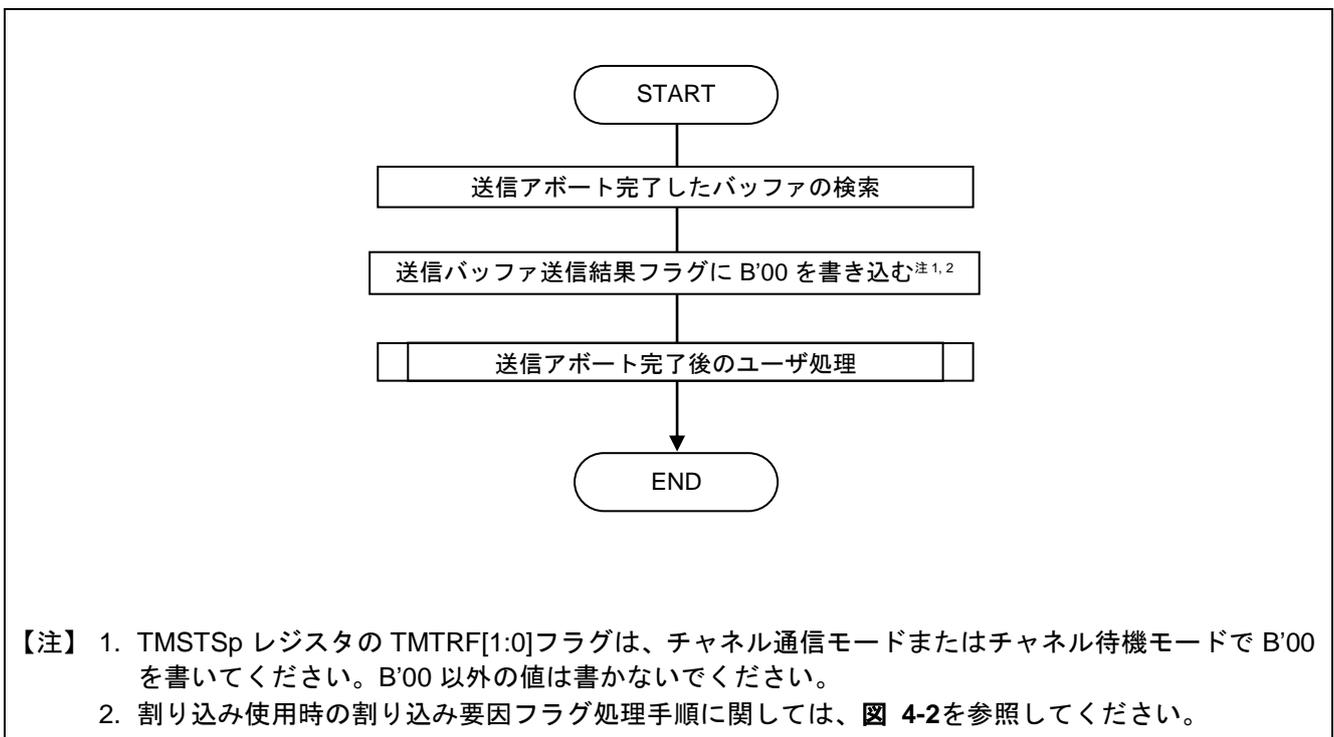


図 3-10 送信アボート完了後の処理手順(割り込み使用時)

### 3.3 送受信 FIFO バッファを用いた送信

送受信 FIFO バッファを用いて、データ・フレームまたはリモート・フレームを送信します。

送受信 FIFO バッファは1チャンネルにつき1本あり、最大で16メッセージを格納できます。最初に格納したメッセージから順に送信されます。

送受信 FIFO バッファは受信モード、送信モードのいずれかで使用することが可能です(本章では送信モードのみを説明します)。

送受信 FIFO バッファは、送信バッファにリンクされます(CFCCHk レジスタの CFTML[1:0]ビットで選択)。送受信 FIFO バッファを使用する(CFCCLk レジスタの CFE ビットを“1”)と送信の優先順位判定の対象になり、送受信 FIFO バッファ内で次に送信予定のメッセージに対してのみ優先順位判定が実施されます。

送受信 FIFO バッファが持つ送信機能を以下に示します。なお、送受信 FIFO バッファを使用するためのコンフィグレーション設定については「1.1 CANコンフィグレーション」を参照ください。

- メッセージ送信機能
- 送信アボート機能
- インターバル送信機能

#### 3.3.1 メッセージ送信機能

データ・フレームまたはリモート・フレームを送信する機能です。送受信 FIFO バッファに格納したメッセージは、格納した順番で送信されます。

図 3-11に送受信 FIFO バッファの送信モード動作を示します。

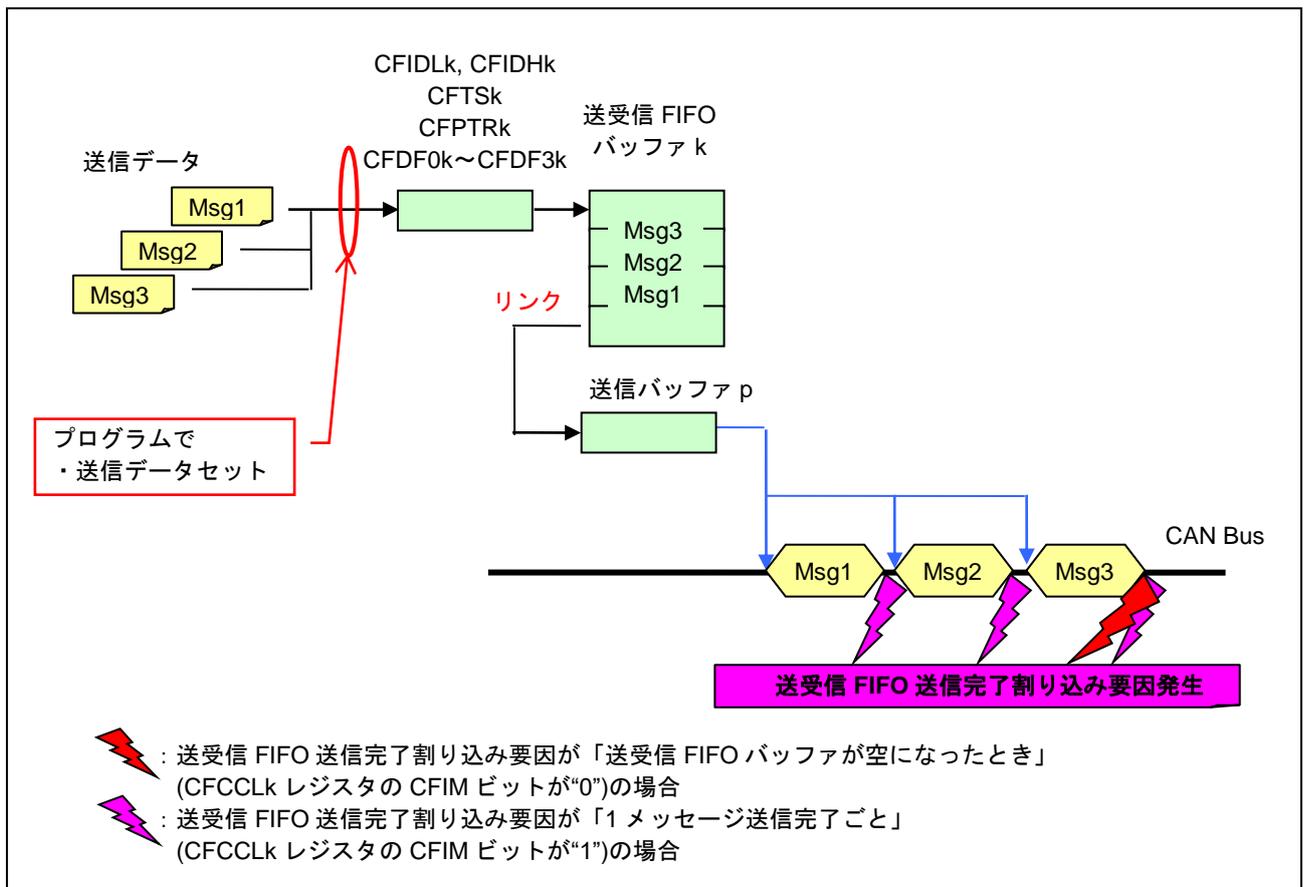


図 3-11 送受信 FIFO バッファ(送信モード)の動作

## (1) 送受信 FIFO からのメッセージ送信手順

図 3-12 に送受信 FIFO バッファからメッセージを送信する手順を、図 3-13、図 3-14 に送受信 FIFO バッファの使用許可、禁止手順を示します。

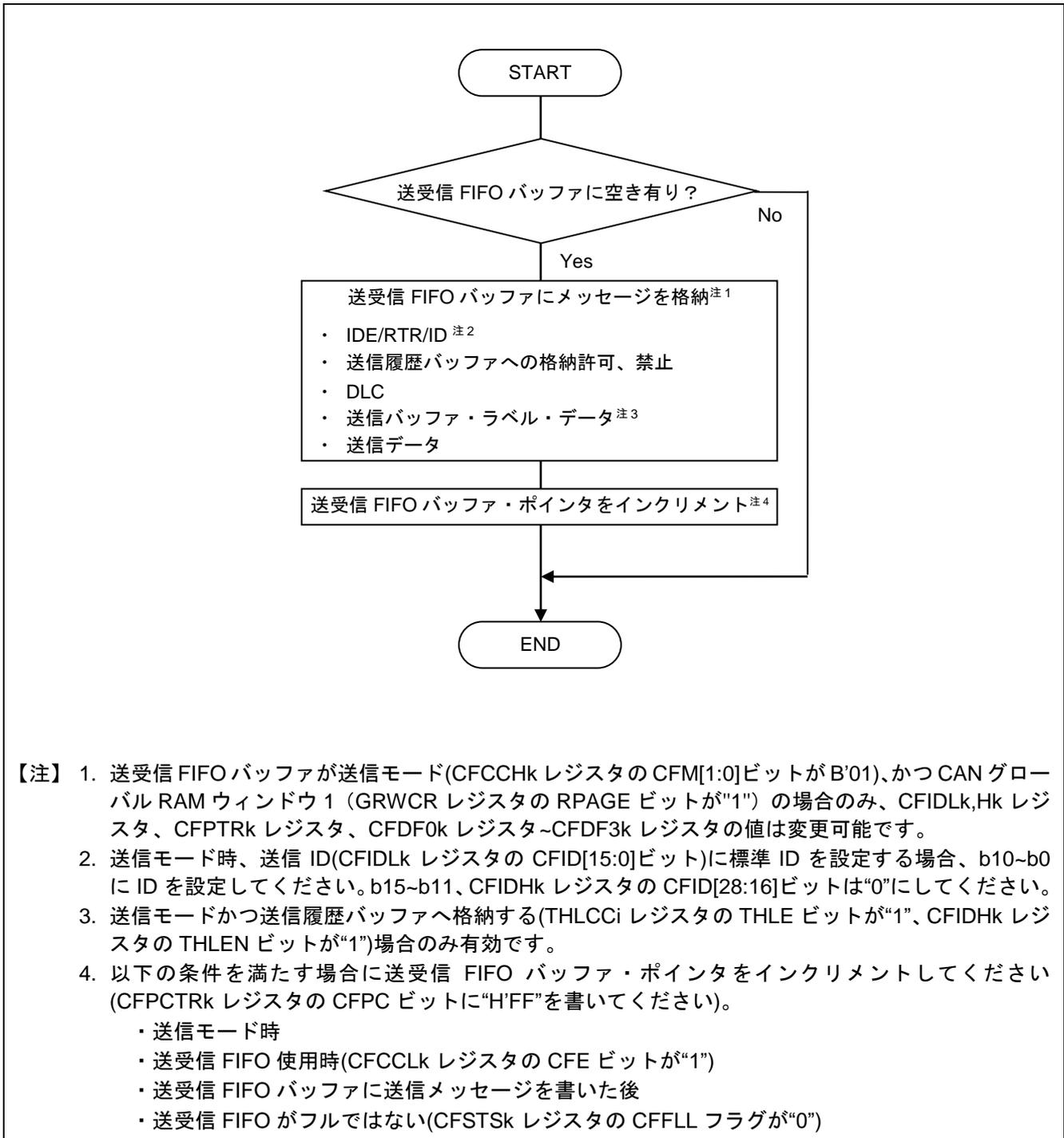


図 3-12 送受信 FIFO バッファからのメッセージ送信手順

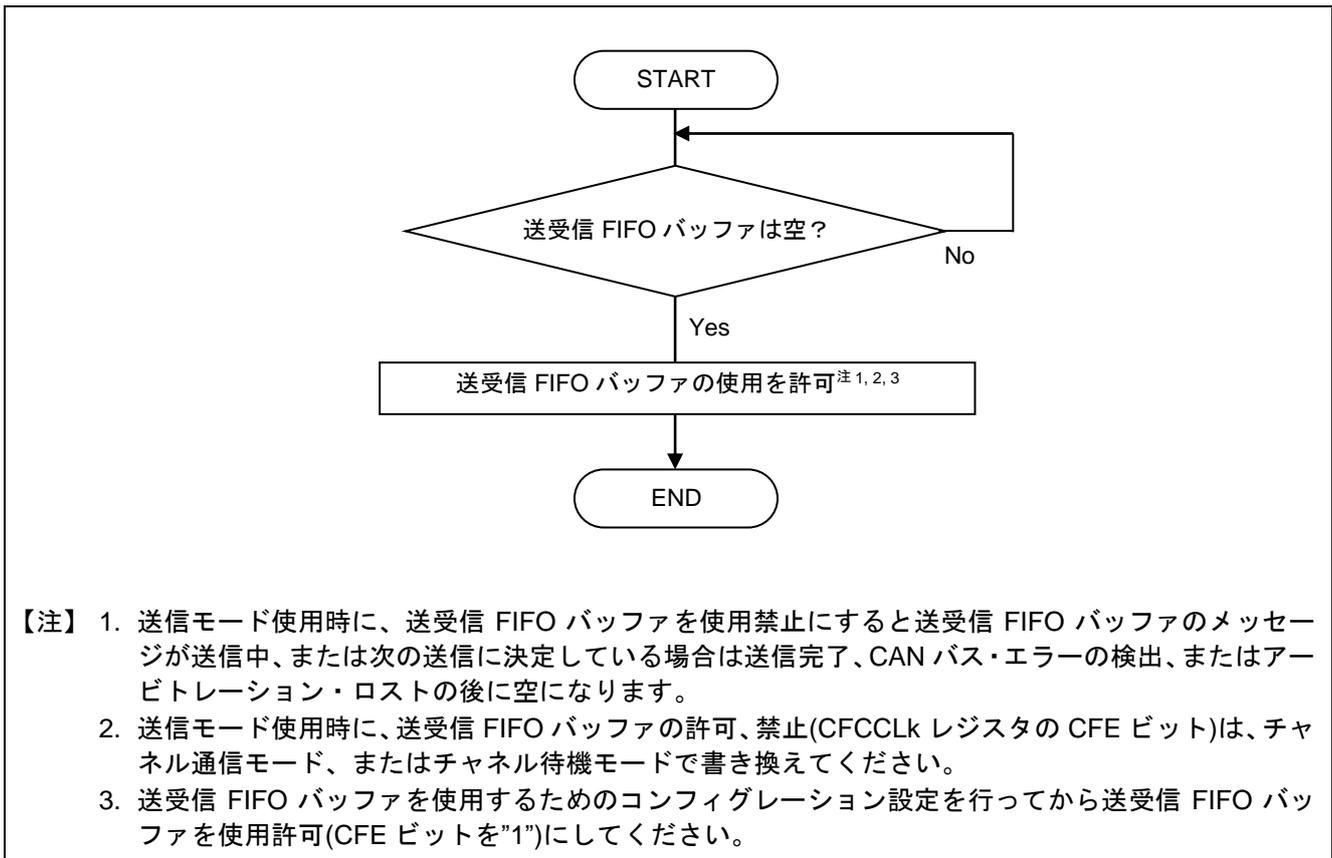


図 3-13 送受信 FIFO バッファの使用許可手順

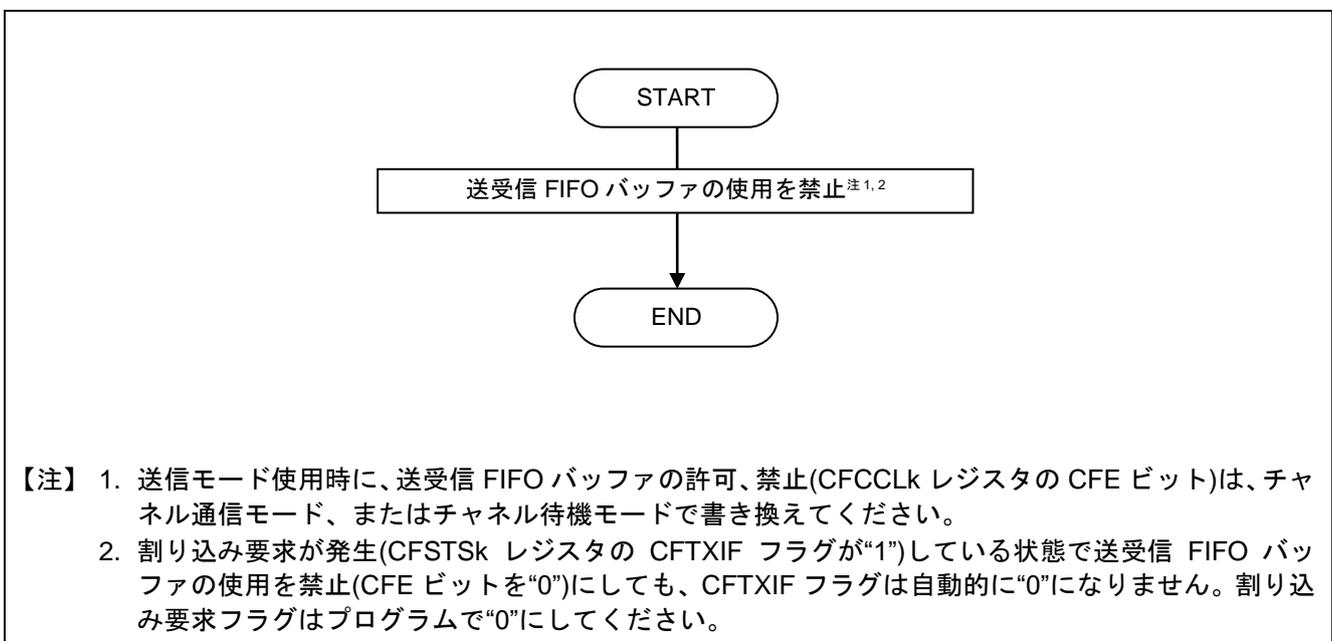


図 3-14 送受信 FIFO バッファの使用禁止手順

### 3.3.2 送信アボート機能

送受信 FIFO バッファの使用を禁止することで、送受信 FIFO バッファ内のメッセージをアボートすることができます。送受信 FIFO バッファのアボートでは送信中のメッセージだけでなく、送受信 FIFO バッファ内のすべてのメッセージがアボートされます(送受信 FIFO バッファが空(CFSTSk レジスタの CFEMP フラグが“1”)になります)。送受信 FIFO バッファのアボート完了の確認は送受信 FIFO バッファの空を確認することで実施できます。

送受信 FIFO バッファの送信アボート完了によって割り込みは発生しません。ただし、送信中にアボートすると送信完了による送受信 FIFO 送信完了割り込みが発生する場合があります。詳細については図 3-3を参照ください。

送受信 FIFO バッファの送信アボート手順については図 3-14を参照ください。

### 3.3.3 インターバル送信機能

送信モードに設定した送受信 FIFO バッファ使用時に、同一送受信 FIFO バッファから連続してメッセージを送信する場合、メッセージ送信間のインターバル時間を設定できます。

送受信 FIFO バッファの使用が許可(CFCCLK レジスタの CFE ビットが“1”)のとき、最初のメッセージが送受信 FIFO バッファから正常に送信された後、インターバル・タイマはカウントを開始します(CAN プロトコルの EOF の 7 ビット目後)。その後インターバル時間が経過すると、次のメッセージが送信され、インターバル・タイマがリセットされます。

インターバル・タイマが停止するタイミングを以下に示します。

- 送受信 FIFO バッファの使用を禁止(CFE ビットを“0”)したとき
- チャネル・リセット・モードへ遷移したとき

表 3-1にインターバル・タイマのカウント・ソースとインターバル時間の計算式を、図 3-15にインターバル・タイマのブロック図を、図 3-16にインターバル・タイマの動作例を示します。

表 3-1 インターバル・タイマのカウント・ソースとインターバル時間の計算式

CFCCHK レジスタの CFITR ビット、 CFITSS ビット	カウント・ソース	計算式 <sup>注</sup>
B'00	CPU/周辺ハードウェア・クロックの 2 分周を GCFGH レジスタの ITRCP[15:0]ビットで分周したクロック	$1/f_{CLK} \times 2 \times a \times b$
B'10	CPU/周辺ハードウェア・クロックの 2 分周を GCFGH レジスタの ITRCP[15:0]ビットで分周したクロックの 10 分周クロック	$1/f_{CLK} \times 2 \times a \times 10 \times b$
B'x1	CANi ビット・タイム・クロック	$1/f_{CANBIT} \times b$

- 【注】 a : CPU/周辺ハードウェア・クロックのプリスケール値(ITRCP[15:0]ビットの設定値)  
 b : メッセージの送信間隔(CFCCHK レジスタの CFITT[7:0]ビット)の設定値  
 $f_{CLK}$  : CPU/周辺ハードウェア・クロックの周波数  
 $f_{CANBIT}$  : CANi ビット・タイム・クロックの周波数

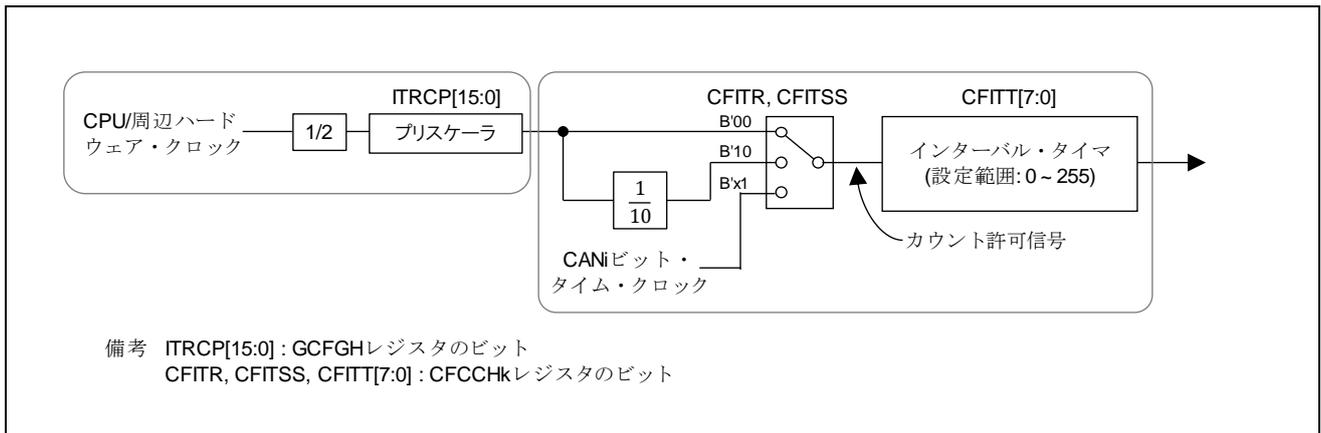


図 3-15 インターバル・タイマのブロック図

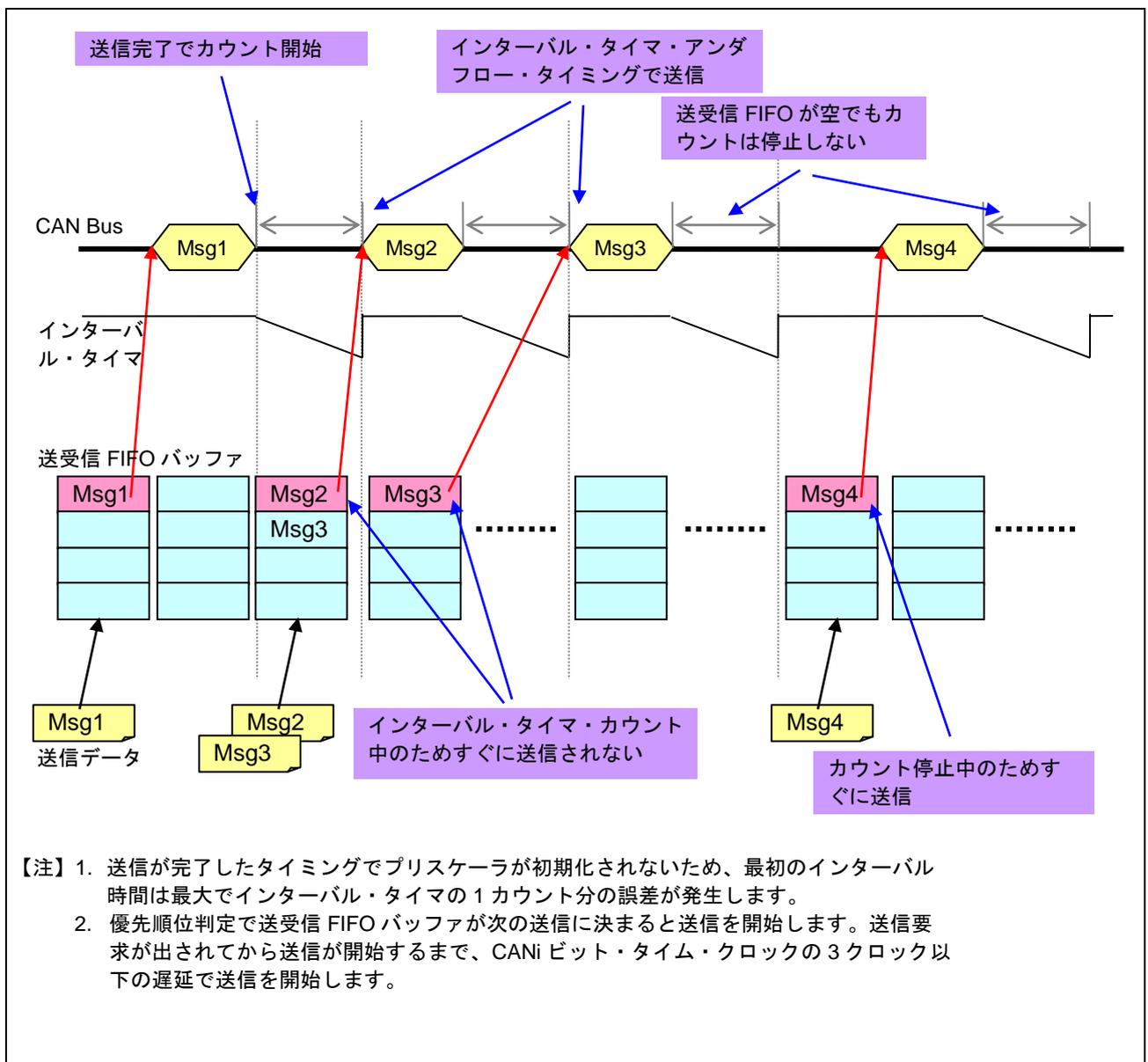


図 3-16 インターバル送信動作例(送信モード)

### 3.3.4 送受信 FIFO バッファ(送信モード)の割り込み処理

#### (1) 送受信 FIFO 送信割り込み処理

送受信 FIFO 送信完了割り込みを許可していれば CFCCLK レジスタの CFIM ビットの設定で選択した条件を満たしたときに CANi 送信割り込みが発生します。

CANi 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は必要に応じて割り込み内で要因を判別してください。

なお、CANi 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます。

- CANi 送信完了割り込み
- CANi 送信アボート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

割り込み要求が発生している(CFSTSk レジスタの CFTXIF フラグが“1”)状態で送受信 FIFO バッファの使用を禁止(CFE ビットを“0”)しても CFTXIF フラグは自動的に“0”)になりません。割り込み要求フラグはプログラムで“0”)にしてください。

送受信 FIFO 送信割り込みの許可、禁止は CFCCLK レジスタの CFTXIE ビットで送受信 FIFO バッファごとに設定できます。

送信モード時の送受信 FIFO 送信完了割り込みの要因を以下に示します。

- メッセージ送信完了によってバッファが空になったときに送受信 FIFO 送信完了割り込み要求発生
- 1 メッセージ送信が完了するごとに送受信 FIFO 送信完了割り込み要求発生

送信割り込みを発生させるためには、表 6-2にある対応する割り込み許可ビットが“1”)である割り込み要求フラグをすべて“0”)にする必要があります。

CANi 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが“0”)になったことを確認してから、割り込み処理を終了してください（「[図 4-3 CAN関連割り込み処理手順](#)」参照）。

### 3.4 送信履歴バッファ機能

送信完了したメッセージの情報(送信履歴データ)を送信履歴バッファに格納できます。チャンネルごとに1つの送信履歴バッファを持ち、送信履歴バッファには8個の送信履歴データを格納できます。

#### 3.4.1 送信履歴データ格納機能

メッセージ送信元のバッファの種類とメッセージごとに送信履歴データを格納するかどうかを設定できます。メッセージ送信元のバッファの種類は、コンフィグレーション時に設定できます。送信履歴バッファを使用するためのコンフィグレーション設定については「**1.1 CANコンフィグレーション**」を参照ください。

送信履歴データを格納するかどうかの設定、およびラベル・データの設定は各メッセージの送信時に設定できます。

送信時の設定手順については図 3-2、図 3-12を参照してください。

送信が成功した後に、以下の情報が送信履歴データとして送信履歴バッファへ格納されます。

- バッファ・タイプ  
格納されたメッセージが送信されたバッファ(送信バッファ、または送受信 FIFO バッファ)の種類
- バッファ番号  
送信元の送信バッファ、または送受信 FIFO バッファの番号(表 3-2を参照)
- ラベル・データ  
送信メッセージのラベル情報。ラベル情報は送信メッセージ格納時に設定できます。

表 3-2 送信履歴データのバッファ番号

バッファタイプ (THLACCI レジスタの BT フラグの値)	B'01	B'10
(THLACCI レジスタの BN フラグの値)	送信バッファ番号	送受信 FIFO バッファ
B'00	送信バッファ 0	CFCCHK レジスタの CFTML[1:0]ビットで送受信 FIFO バッファにリンクさせた送信バッファの番号
B'01	送信バッファ 1	
B'10	送信バッファ 2	
B'11	送信バッファ 3	

図 3-17に送信履歴バッファの動作を示します。

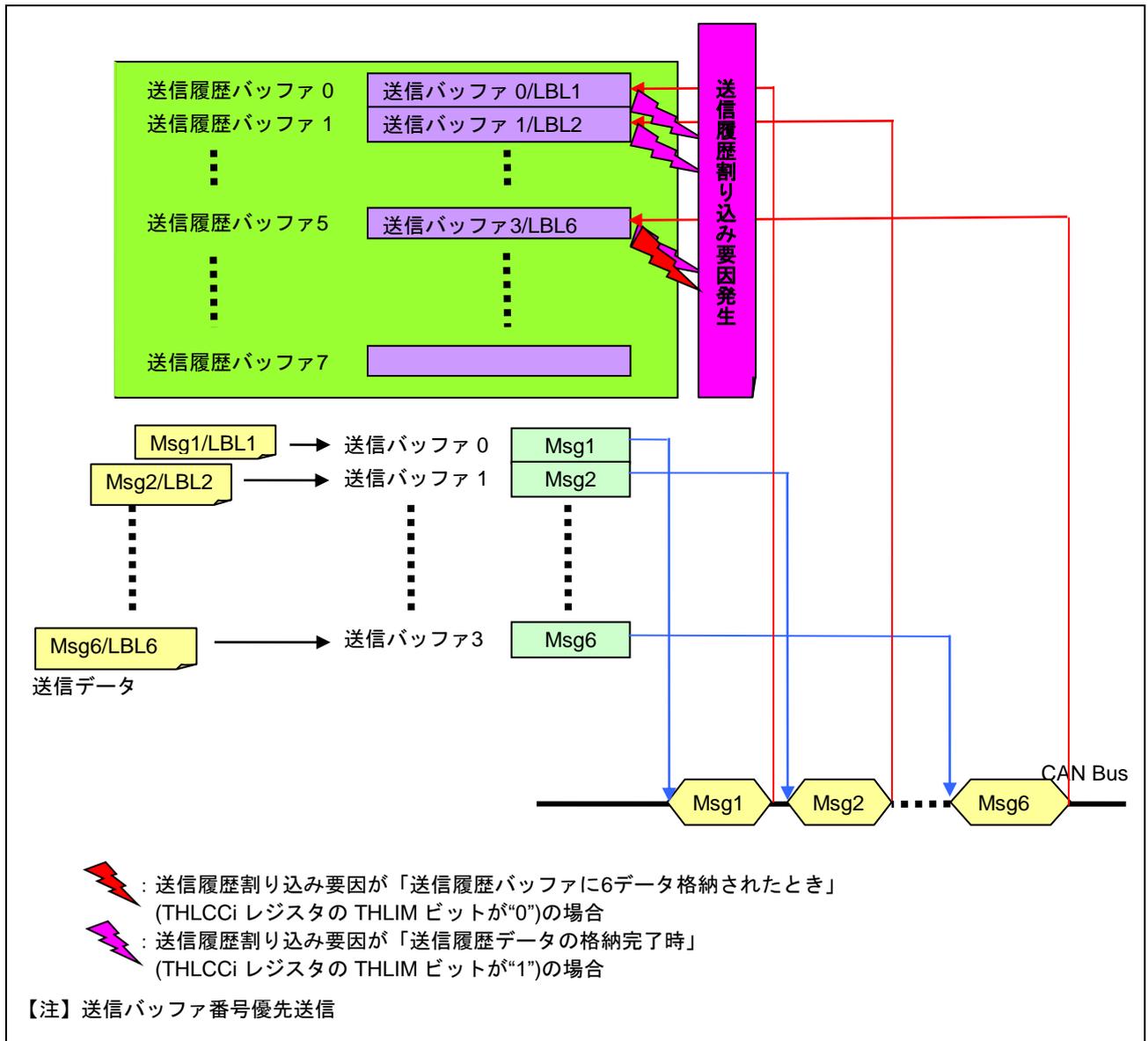


図 3-17 送信履歴バッファの動作

## (1) 送信履歴バッファの読み出し手順

図 3-18に送信履歴バッファから送信履歴データを読み出す手順を、図 3-19、図 3-20に送信履歴バッファの使用許可、禁止手順を示します。

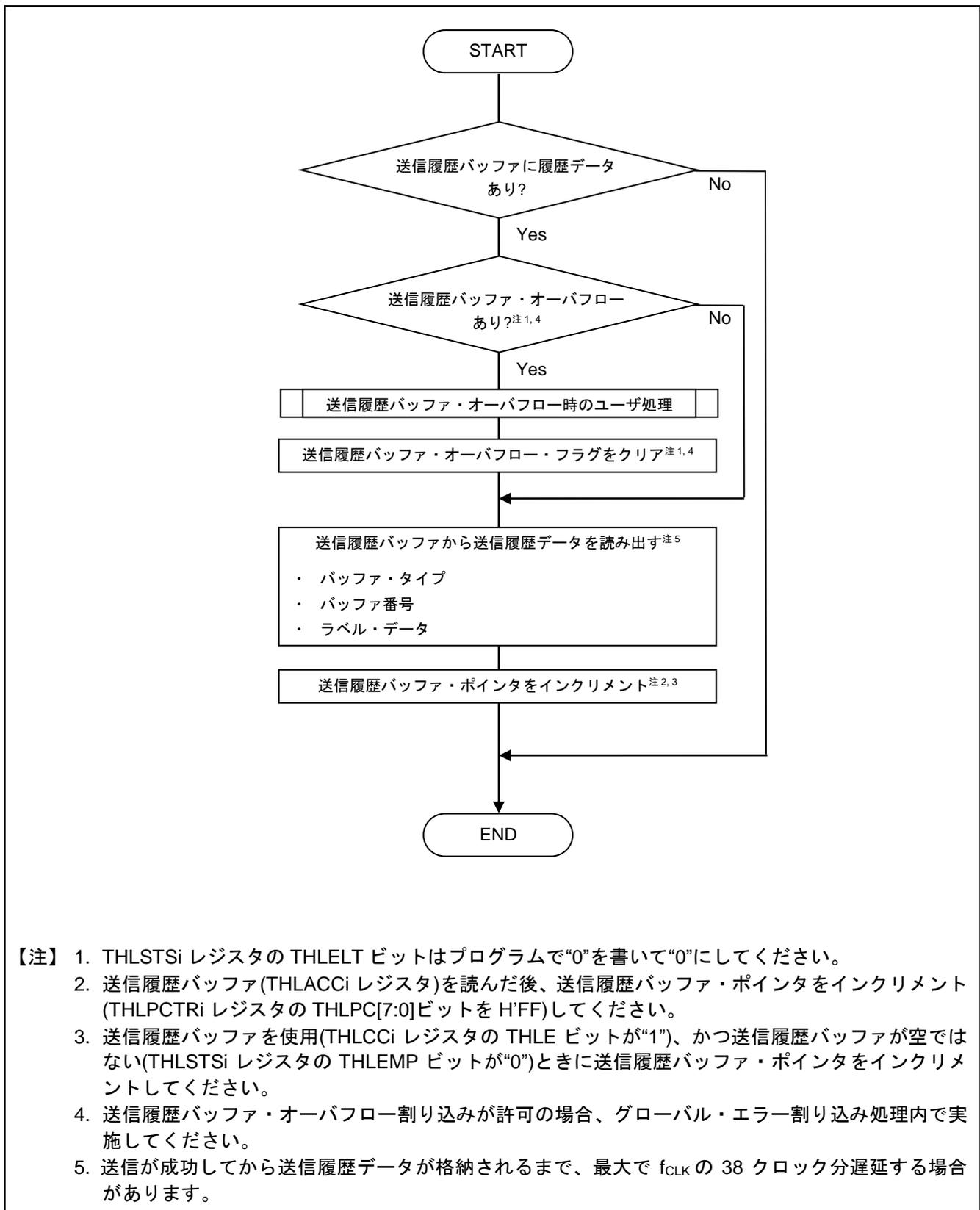


図 3-18 送信履歴バッファの読み出し手順

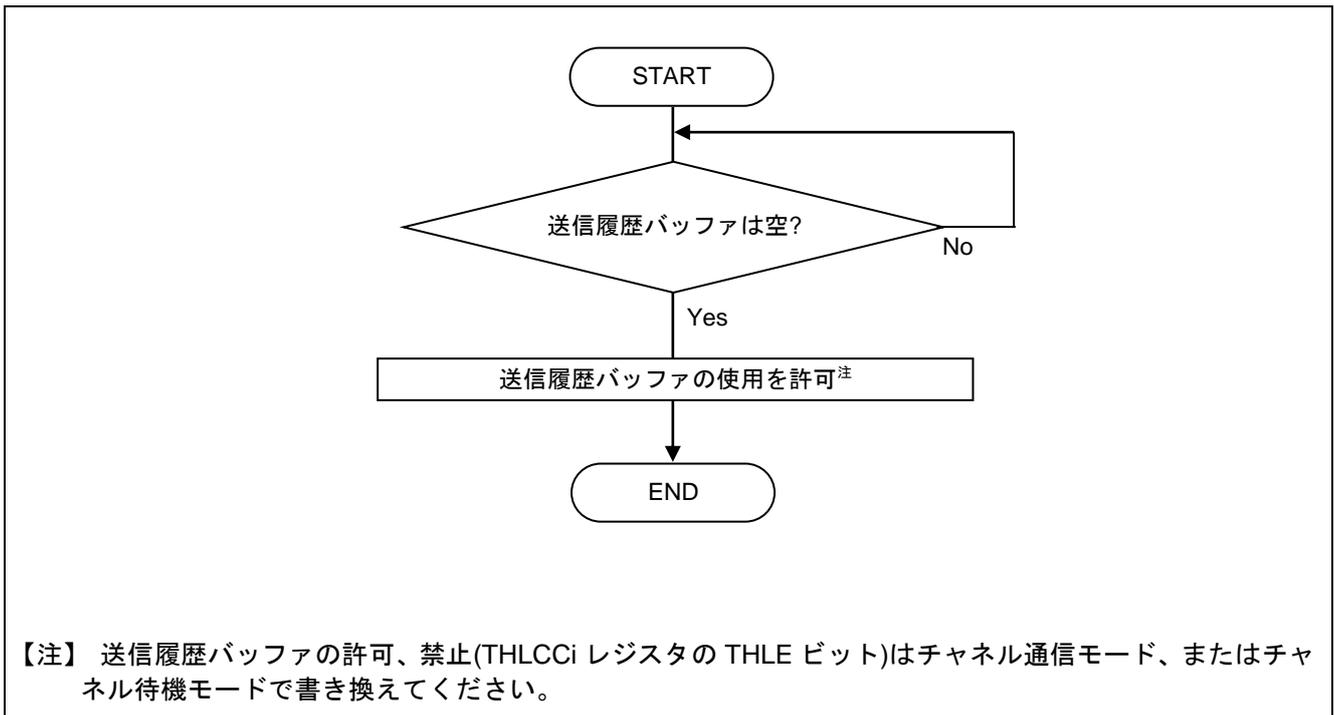


図 3-19 送信履歴バッファの使用許可手順

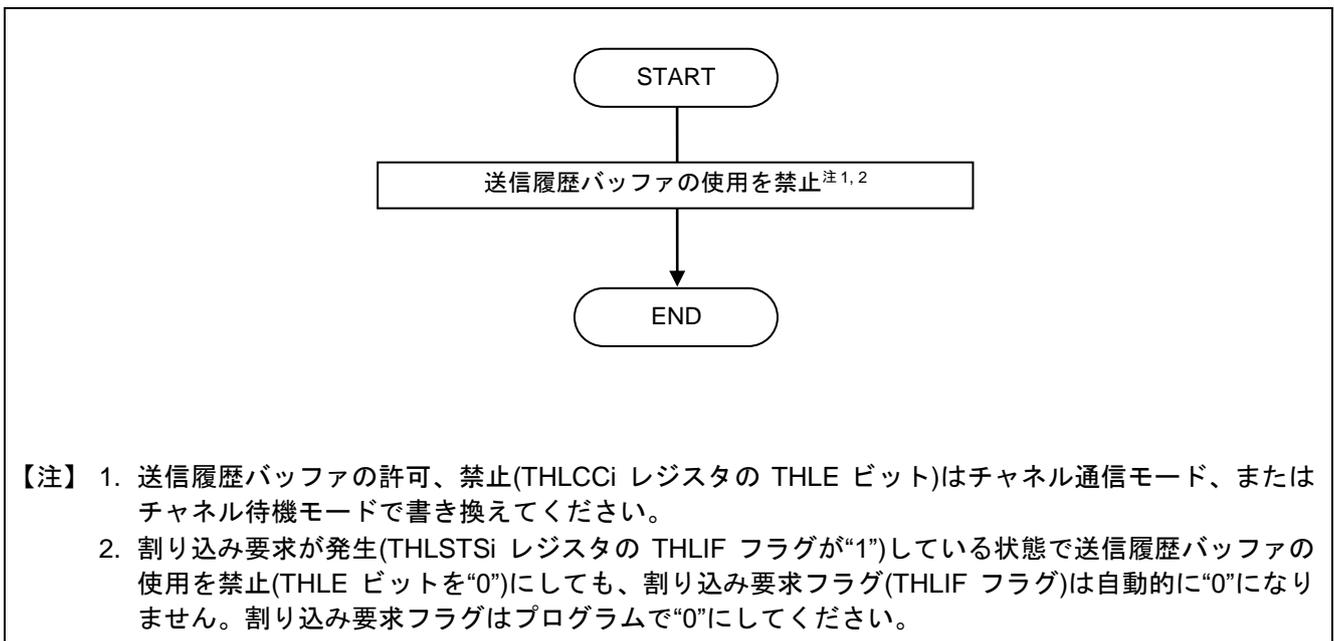


図 3-20 送信履歴バッファの禁止手順

### 3.4.2 送信履歴バッファの割り込み処理

#### (1) 送信履歴割り込み処理

送信履歴割り込みを許可していれば、THLCCi レジスタの THLIM ビットの設定で選択した条件を満たしたときに CANi 送信割り込みが発生します。

CANi 送信割り込みは以下の要因を共用しています。複数の割り込み要因を使用する場合は、必要に応じて割り込み内で要因を判別してください。

なお、CANi 送信割り込みの発生要因は、GTINTSTS レジスタでも確認できます。

- CANi 送信完了割り込み
- CANi 送信アボート割り込み
- CANi 送受信 FIFO 送信完了割り込み
- CANi 送信履歴割り込み

割り込み要求が発生(THLSTSi レジスタの THLIF フラグが“1”)している状態で送信履歴バッファの使用を禁止(THLE ビットを“0”)にしても、THLIF フラグは自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

送信履歴割り込みの許可、禁止は THLCCi レジスタの THLIE ビットで送信履歴バッファごとに設定できます。

送信履歴割り込みの要因を以下に示します。

- 送信履歴バッファに 6 データ格納されたときに送信履歴割り込み要求発生
- 1 送信履歴データの格納が完了するごとに送信履歴割り込み要求発生

CANi 送信割り込みを発生させるためには、表 6-2にある対応する割り込み許可ビットが“1”である割り込み要求フラグをすべて“0”にする必要があります。

CANi 送信割り込みを使用する場合、割り込み処理内で対応する割り込み要求フラグが“0”になったことを確認してから、割り込み処理を終了してください（「[図 4-3 CAN関連割り込み処理手順](#)」参照）。

#### (2) グローバル・エラー割り込み処理

送信履歴バッファ・オーバフロー割り込みを許可していれば送信履歴バッファのオーバフロー検出時にグローバル・エラー割り込みが発生します。送信履歴バッファ・オーバフロー割り込みの許可、禁止は GCTRL レジスタの THLEIE ビットでモジュール全体に共通で設定できます。

#### 4. CAN 関連割り込み

CAN 関連割り込みの許可/禁止のために、対応する割り込み要求フラグ・レジスタ(IF2L、IF2H レジスタ)、割り込みマスク・フラグ・レジスタ(MK2L、MK2H レジスタ)、優先順位指定フラグ・レジスタ(PR02L、PR02H、PR12L、PR12H レジスタ)の設定を行います。

以下に使用可能な CAN 関連割り込みを示します。

- CAN グローバル受信 FIFO 割り込み
- CAN グローバル・エラー割り込み
- CANi チャンネル送信割り込み
- CANi 送受信 FIFO 受信割り込み
- CANi チャンネル・エラー割り込み
- CANi ウェイクアップ割り込み

表 4-1 CAN 関連割り込みと発生要因

割り込み	発生要因
グローバル受信 FIFO 割り込み	受信 FIFO バッファ割り込み要求発生
グローバル・エラー割り込み	DLC チェック・エラー
	FIFO メッセージ・ロスト
	送信履歴バッファ・オーバフロー
CANi 送信割り込み	CANi 送信完了割り込み要求発生
	CANi 送信アボート割り込み要求発生
	CANi 送受信 FIFO 送信完了割り込み要求発生
	CANi 送信履歴割り込み要求発生
CANi 送受信 FIFO 受信割り込み	CANi 送受信 FIFO 受信割り込み要求発生
CANi エラー割り込み	バス・エラー
	エラー・ワーニング
	エラー・パッシブ
	バスオフ開始
	バスオフ復帰
	オーバロード・フレーム送信
	バス・ロック
	アービトレーション・ロスト
CANi ウェイクアップ割り込み	CAN バス立ち下がりエッジ検出

## 4.1.1 CAN 関連割り込みの設定手順

図 4-1に割り込みの設定手順を示します。

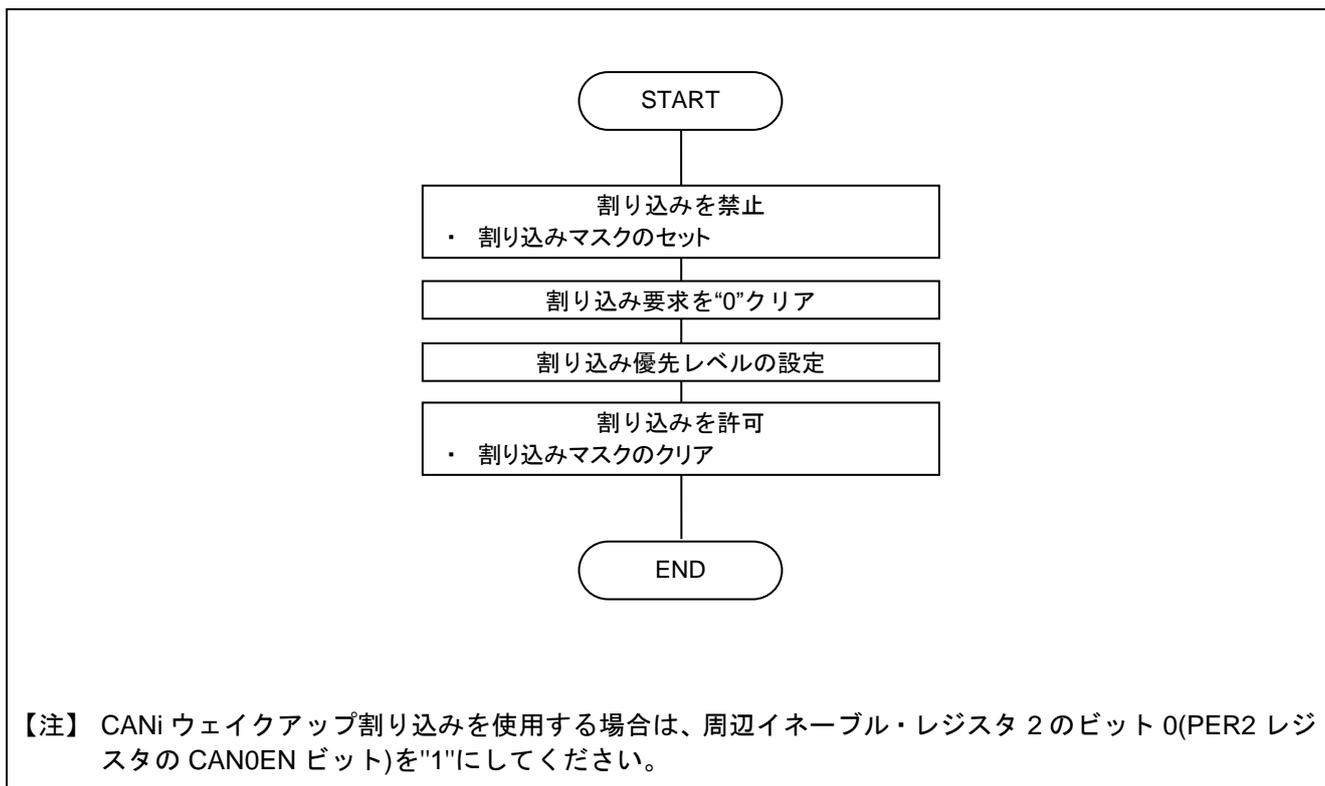


図 4-1 割り込みの設定手順

#### 4.1.2 CAN 関連割り込み処理

割り込みを使用する場合、割り込み要因フラグを“0”クリアする必要があります。割り込み機能の各割り込み要因フラグに関連する CAN 関連フラグに関しては「6.2 CAN関連割り込み要因」を参照ください。

図 4-2に割り込み処理内で割り込み要因フラグをクリアする方法を示します。

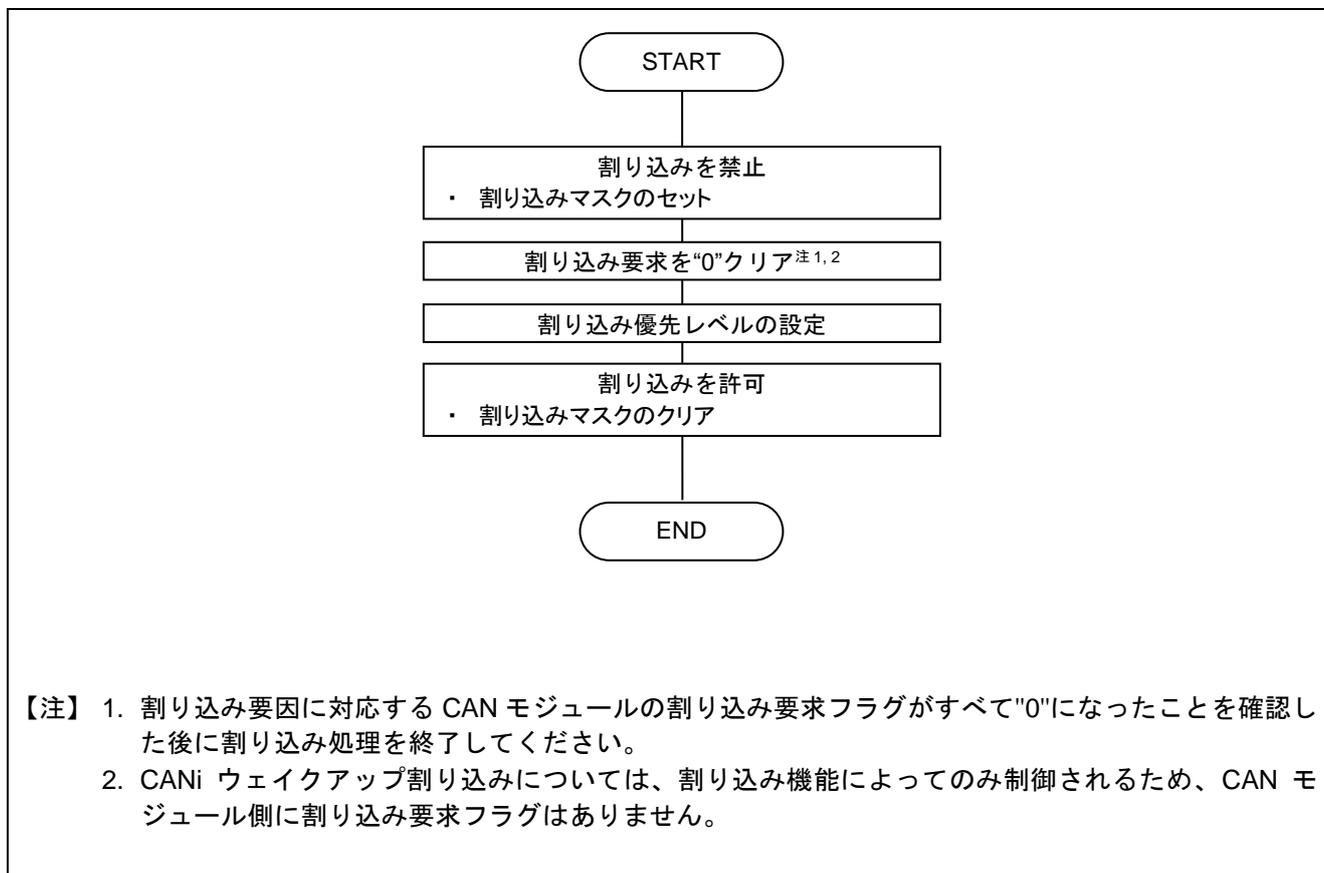


図 4-2 CAN 関連割り込み処理手順

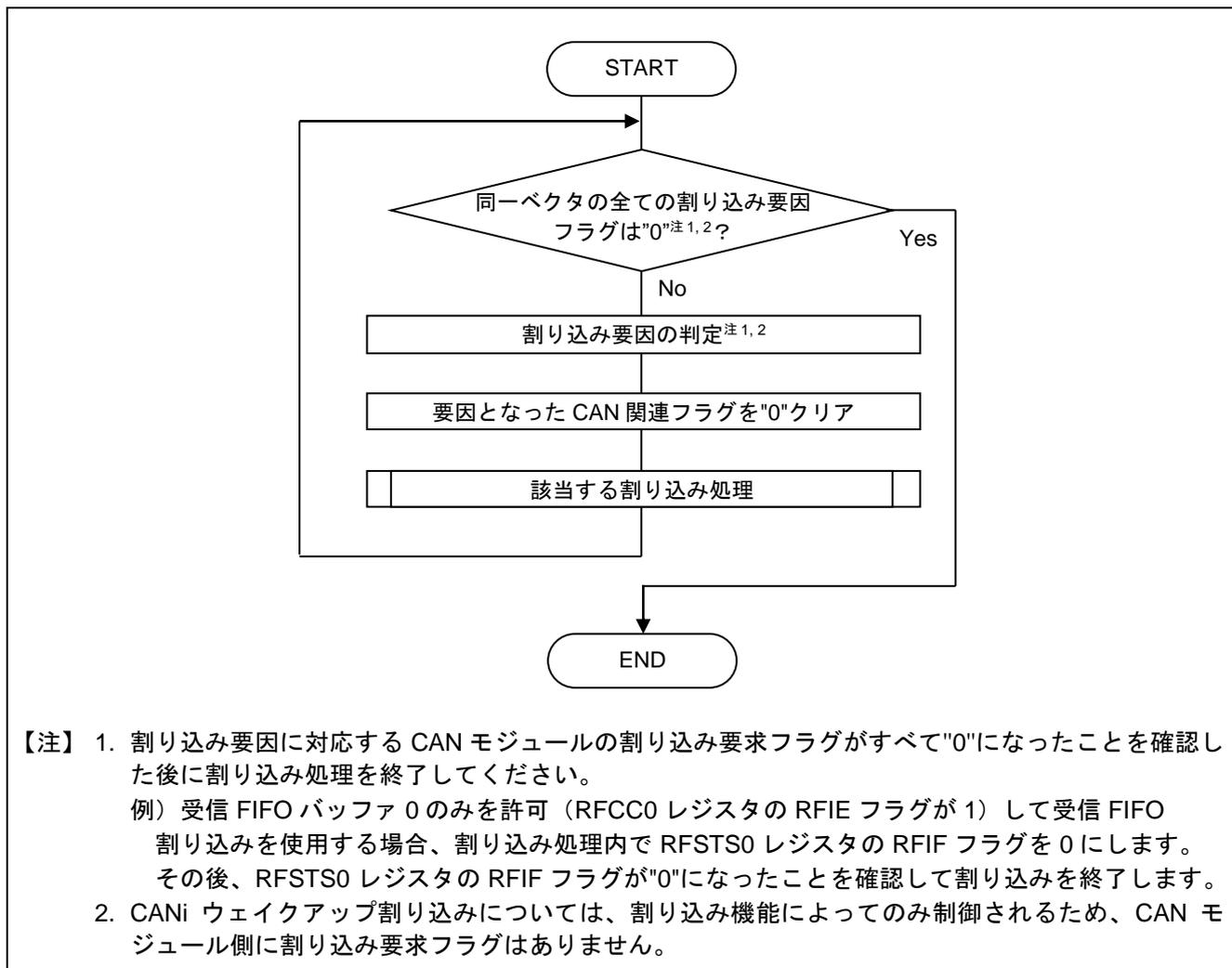


図 4-3 CAN 関連割り込み処理手順

## 5. 処理フローに関する注意事項

### 5.1.1 関数について

本アプリケーションノートでは1行の処理でも関数化している箇所がありますが、これは機能ごとの処理を明確化するために関数化して記載しているだけです。実際にプログラムを作成するときは、必ずしも関数化する必要はありません。

### 5.1.2 チャンネルごとの設定について

本アプリケーションノートではチャンネルごとに処理が必要な場合も、1チャンネル分の処理しか記載していません。実際にプログラムを作成するときは、必要に応じて複数チャンネル分の処理を実施してください。

### 5.1.3 無限ループ

表記を簡略化するために処理フロー中に無限ループとなっている箇所があります。実際にプログラムを作成するときは、各ループに制限時間を持たせ、オーバertime時に抜けるような処理にしてください。図 5-1 にループの制限時間を持たせた場合の処理例を、表 5-1、表 5-2に各モードへの最大遷移時間を示します。

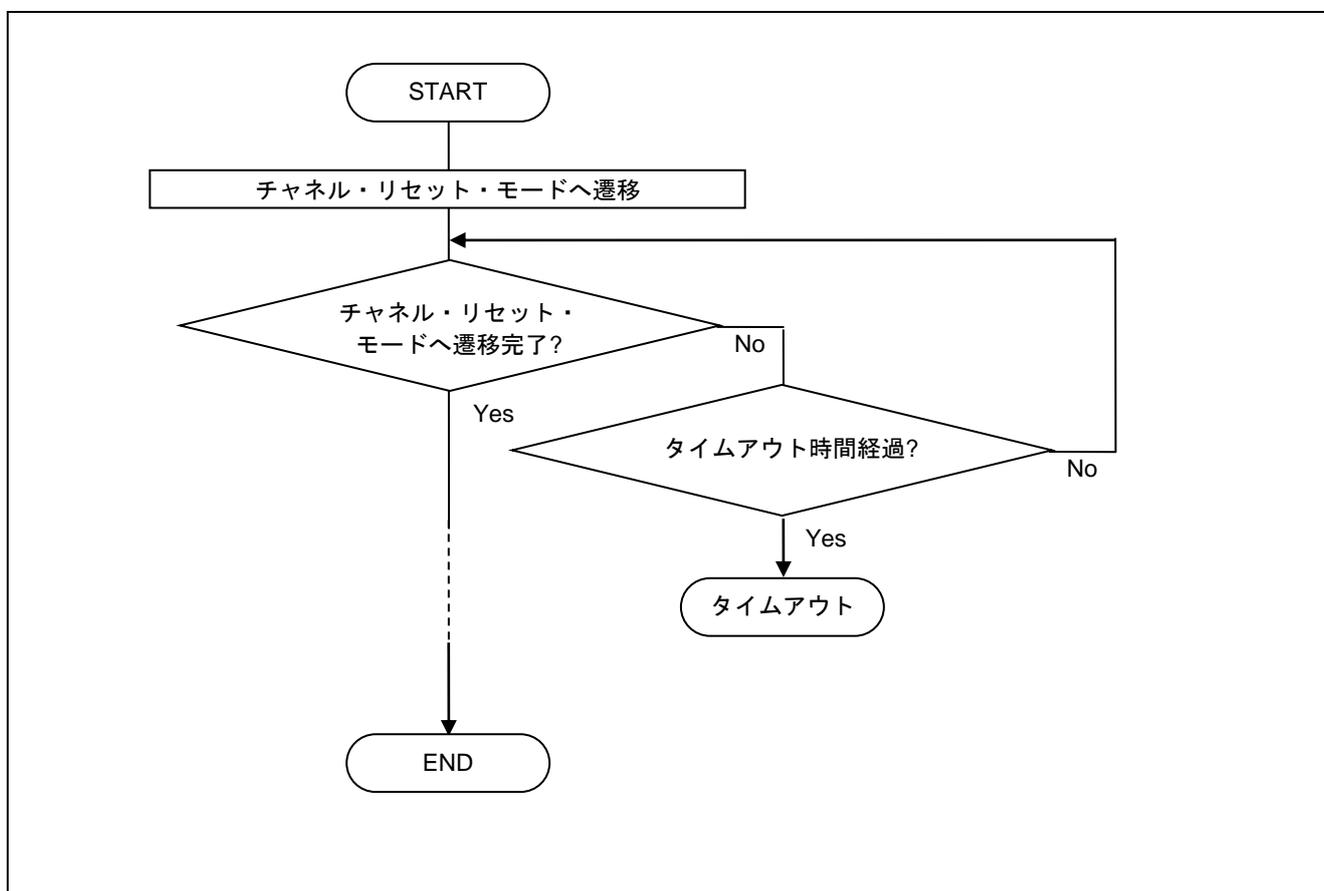


図 5-1 ループの制限時間を持たせた場合の処理例

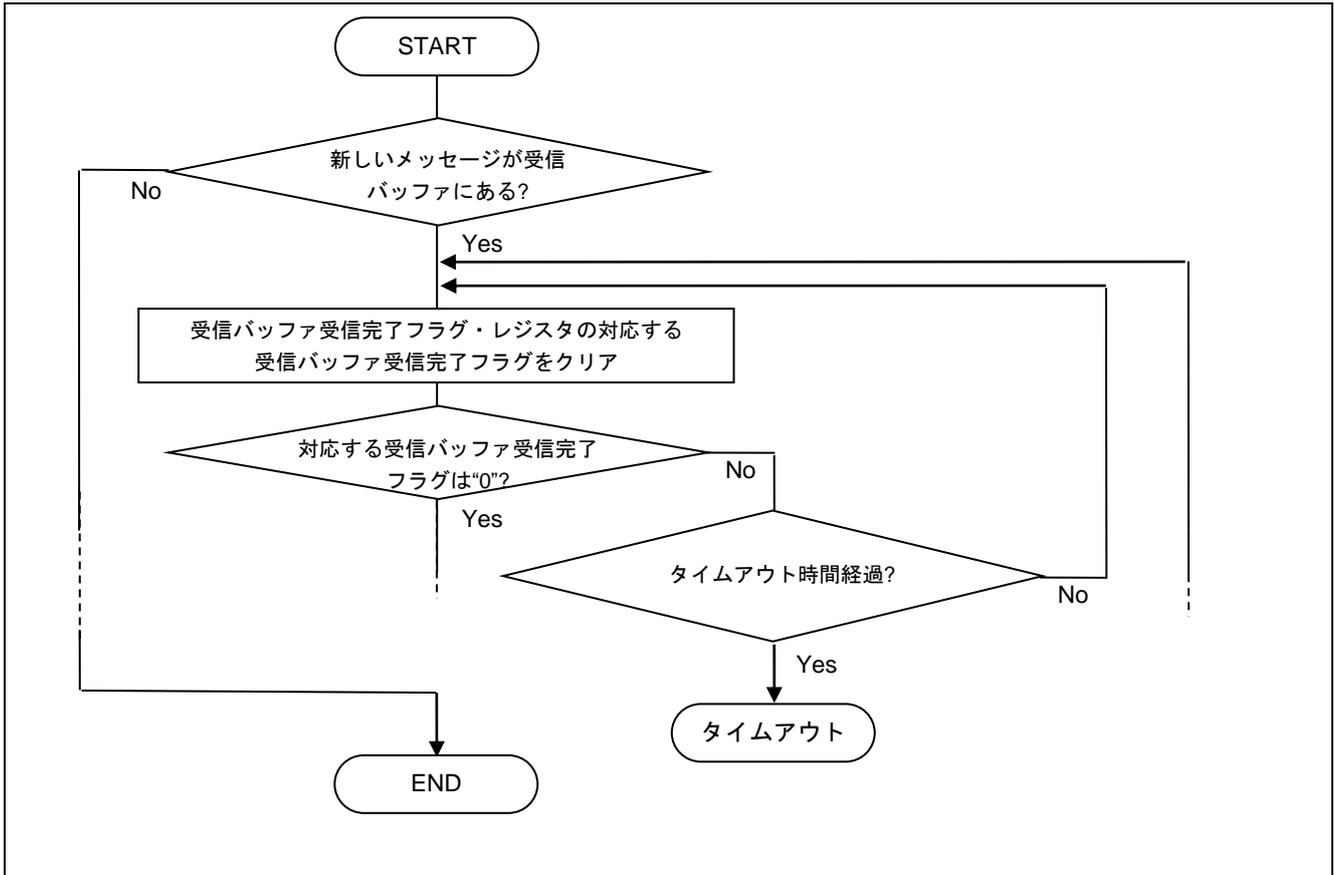


図 5-2 ループの制限時間を待たせた場合の処理例

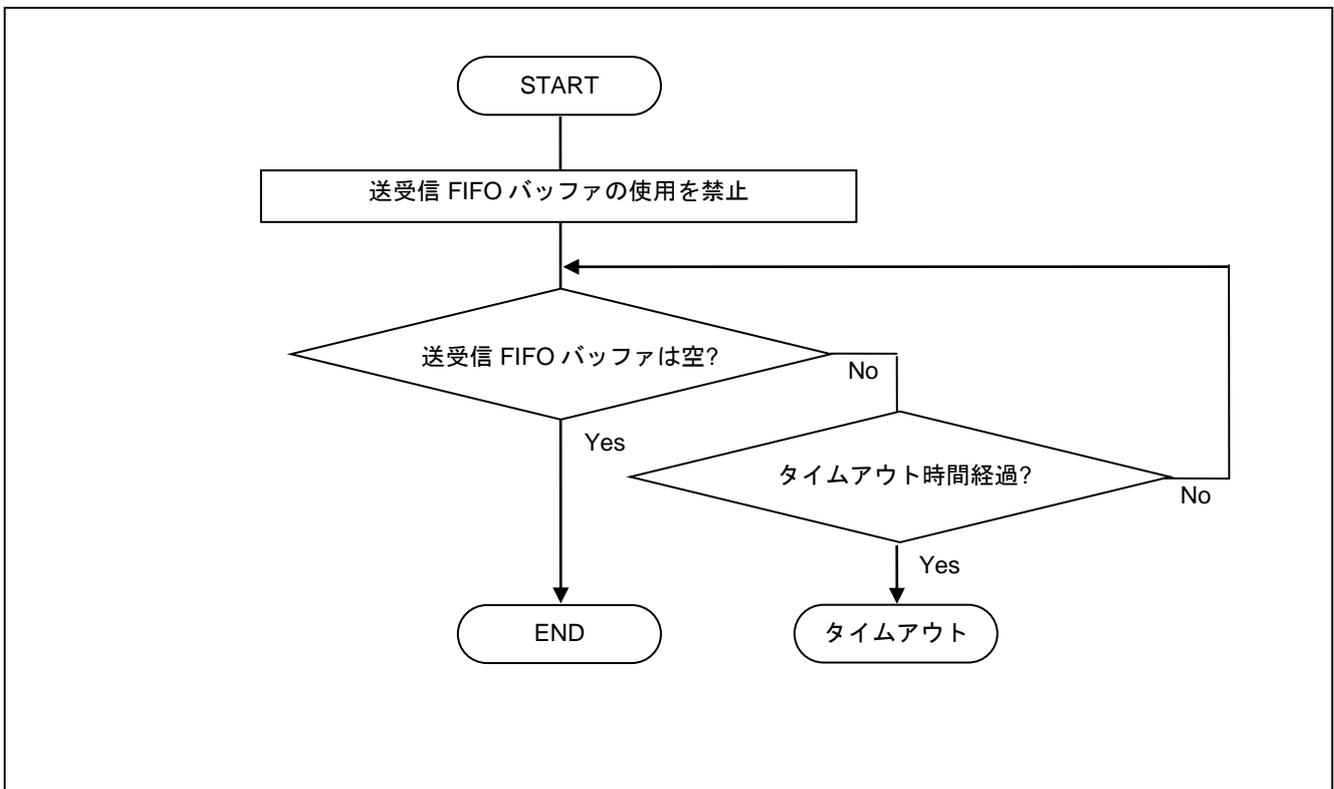


図 5-3 ループの制限時間を待たせた場合の処理例

表 5-1 グローバル・モードの遷移時間

遷移前のモード	遷移後のモード	最大遷移時間
グローバル・ストップ	グローバル・リセット	f <sub>CLK</sub> の3クロック
グローバル・リセット	グローバル・ストップ	f <sub>CLK</sub> の3クロック
グローバル・リセット	グローバル・テスト	f <sub>CLK</sub> の3クロック
グローバル・リセット	グローバル動作	f <sub>CLK</sub> の3クロック
グローバル・テスト	グローバル・リセット	f <sub>CLK</sub> の3クロック
グローバル・テスト	グローバル動作	f <sub>CLK</sub> の3クロック
グローバル動作	グローバル・リセット	f <sub>CLK</sub> の3クロック
グローバル動作	グローバル・テスト	CAN フレームの2つ分

表 5-2 チャンネル・モードの遷移時間

遷移前のモード	遷移後のモード	最大遷移時間
チャンネル・ストップ	チャンネル・リセット	f <sub>CLK</sub> の3クロック
チャンネル・リセット	チャンネル・ストップ	f <sub>CLK</sub> の3クロック
チャンネル・リセット	チャンネル待機	3 CAN ビット・タイム
チャンネル・リセット	チャンネル通信	2 CAN ビット・タイム
チャンネル待機	チャンネル・リセット	f <sub>CLK</sub> の3クロック
チャンネル待機	チャンネル通信	3 CAN ビット・タイム
チャンネル通信	チャンネル・リセット	f <sub>CLK</sub> の3クロック
チャンネル通信	チャンネル待機	CAN フレームの2つ分

## 6. 付録

## 6.1 各状態で実施する CAN コンフィグレーション処理

表 6-1に各状態で実施するコンフィグレーション処理を示します。

表 6-1 各状態で実施するコンフィグレーション処理

処理		CAN コンフィグレーション <sup>注1</sup>			
		MCU リセット後	グローバル・リ セット・モード 後	チャンネル・ リセット・モー ド後	チャンネル 待機 モード後
CAN 状態 (モード)遷移	グローバル・モード遷移	○	○	—	—
	チャンネル・モード遷移	○	○	○	○
グローバル機能の設 定	送信優先順序の設定	○	△	—	—
	DLC チェックの設定				
	DLC 置換機能の設定				
	ミラー機能の設定				
	クロックの設定				
	タイム・スタンプ・クロック の設定				
インターバル・タイマ プリスケアラの設定					
通信速度の設定	ビット・タイミングの設定	○	△	△	△
	通信速度の設定				
受信ルール・テーブルの設定		○	△	—	—
バッファの設定	受信バッファの設定	○	△	—	—
	受信 FIFO バッファの設定			△ <sup>注2</sup>	△ <sup>注2</sup>
	送受信 FIFO バッファの設定				
	送信バッファの設定				
	送信履歴バッファの設定			△	△
グローバル・エラー割り込みの設定		○	△	—	—
チャンネル機能の設定		○	△	△	△

【注】 1. ○：設定必要、—：設定不可、△：設定不要

2. 以下のビットはグローバル・リセット・モードで書き換えてください。

CFCCLK、CFCCHK レジスタの CFTML[1:0]、CFM[1:0]、CFIGCV[2:0]、CFIM、および CFE ビット

6.2 CAN 関連割り込み要因

表 6-2に CAN 関連割り込み要因を示します。

表 6-2 CAN 関連割り込み要因

割り込み	発生要因	割り込み許可ビット <sup>注1</sup>	割り込み要因	要求クリア方法 <sup>注1</sup>
CAN グローバル 受信 FIFO 割り込み	受信 FIFOm 割り込み要求	RFCCm レジスタの RFIE ビット	RFCCm レジスタの RFIGCV[2:0]ビッ トで設定した条件に達したとき <sup>注2</sup>	RFSTSm レジスタの RFIF フラグ="0"
			1メッセージ受信が完了するごと	
CAN グローバル ・エラー 割り込み	DLC チェック・ エラー	GCTRL レジスタの DEIE ビット	DLC チェックでエラーが検出された とき	GERFLL レジスタの DEF フラグ="0"
	FIFO メッセージ・ ロスト	GCTRL レジスタの MEIE ビット	送受信 FIFO バッファのメッセージ・ ロストを検出したとき	全チャンネルの ・CFSTSk レジスタ の CFMLT フラグ ="0" ・RFSTSm レジスタ の RFMLT フラグ ="0"
			受信 FIFO バッファのメッセージ・ロ ストを検出したとき	
送信履歴バッファ・ オーバフロー	GCTRL レジスタの THLEIE ビット	送信履歴バッファがフルの場合に、さ らに新しい送信履歴データを格納しよ うとしたとき	全チャンネルの THLSTSi レジスタ の THLELT フラグ ="0"	
CANi チャンネル 送信割り込み	CANi 送信完了 割り込み要求	TMIEC レジスタの TMIEp ビット	メッセージ送信完了によってバッファ が空になったとき	TMSTSp レジスタの TMTRF[1:0]フラグ ="B'00"
	CANi 送信アボート 割り込み要求	CICTRH レジスタの TAIE ビット	1メッセージ送信が完了するごと	
	CANi 送受信 FIFO 送信完了割り込み 要求	CFCCLK レジスタの CFTXIE ビット	メッセージ送信完了によってバッファ が空になったとき 1メッセージ送信が完了するごと	CFSTSk レジスタの CFTXIF フラグ="0"
	CANi 送信履歴 割り込み要求	THLCCi レジスタの THLIE ビット	送信履歴バッファに6データ格納され たとき 1送信履歴データの格納完了ごと	THLSTSi レジスタの THLIF フラグ="0"
CANi 送受信 FIFO 受信割り込み	CANi 送受信 FIFO 受信割り込み 要求	CFCCLK レジスタの CFRXIE ビット	CFCCLK レジスタの CFIGCV[2:0]ビッ トで設定した条件に達したとき <sup>注3</sup>	CFSTSk レジスタの CFRXIF フラグ="0"
			1メッセージ受信が完了するごと	
CANi チャンネル・ エラー割り込み	バス・エラー	CiCTRL レジスタの BEIE ビット	CiERFLL レジスタの ADERR、 BOERR、B1ERR、CERR、AERR、 FERR、SERR フラグのいずれか1つ でも"1"になったとき <sup>注4</sup>	CiERFLL レジスタの BEF フラグ="0"
	エラー・ワーニング	CiCTRL レジスタの EWIE ビット	CiGTSH レジスタの REC[7:0]または TEC[7:0]ビットの値が95を超えた時 刻	CiERFLL レジスタの EWF フラグ="0"
	エラー・パッシブ	CiCTRL レジスタの EPIE ビット	エラー・パッシブ状態(REC[7:0]または TEC[7:0]ビット>127)になったとき	CiERFLL レジスタの EPF フラグ="0"
	バスオフ開始	CiCTRL レジスタの BOEIE ビット	バスオフ状態(TEC[7:0]ビット>255) になったとき	CiERFLL レジスタの BOEF フラグ="0"
	バスオフ復帰	CiCTRL レジスタの BORIE ビット	11ビットの連続するレセシブを128 回検出してバスオフ状態から復帰した とき <sup>注5</sup>	CiERFLL レジスタの BORF フラグ="0"
	オーバロード・ フレーム送信	CiCTRL レジスタの OLIE ビット	受信または送信を行う場合に、オーバ ロード・フレームの送信条件が検出さ れたとき	CiERFLL レジスタの OVLF フラグ="0"
	バス・ロック	CiCTRL レジスタの BLIE ビット	チャンネル通信モード時、CANバス上に 32ビットの連続するドミナントを検 出したとき	CiERFLL レジスタの BLF フラグ="0"
	アービトレーション ・ロスト	CiCTRL レジスタの ALIE ビット	アービトレーション・ロストを検出し たとき	CiERFLL レジスタの ALF フラグ="0"
CANi ウェイク アップ割り込み	CAN バス立ち下が りエッジ検出	--	CRXDi 端子に立ち下がりがエッジを検 出したとき	--

- 【注】
1. 割り込み機能にある割り込み要求フラグ、割り込み許可ビットは記載していません。詳細については各ユーザーズマニュアル・ハードウェア編の割り込み章を参照ください。
  2. RFCCm レジスタの RFIGCV[2:0]ビットの設定値
    - ・ B'000: 受信 FIFO バッファに 1/8 までメッセージが格納\*
    - ・ B'001: 受信 FIFO バッファに 2/8 までメッセージが格納
    - ・ B'010: 受信 FIFO バッファに 3/8 までメッセージが格納\*
    - ・ B'011: 受信 FIFO バッファに 4/8 までメッセージが格納
    - ・ B'100: 受信 FIFO バッファに 5/8 までメッセージが格納\*
    - ・ B'101: 受信 FIFO バッファに 6/8 までメッセージが格納
    - ・ B'110: 受信 FIFO バッファに 7/8 までメッセージが格納\*
    - ・ B'111: 受信 FIFO バッファがフルのとき

※ 受信 FIFO バッファのバッファ数を 4 メッセージ(RFCCm レジスタの RFDC[2:0]ビットを B'001)に設定した場合は、設定しないでください
  3. CFCCLk レジスタの CFIGCV[2:0]ビットの設定値
    - ・ B'000: 送受信 FIFO バッファに 1/8 までメッセージが格納\*
    - ・ B'001: 送受信 FIFO バッファに 2/8 までメッセージが格納
    - ・ B'010: 送受信 FIFO バッファに 3/8 までメッセージが格納\*
    - ・ B'011: 送受信 FIFO バッファに 4/8 までメッセージが格納
    - ・ B'100: 送受信 FIFO バッファに 5/8 までメッセージが格納\*
    - ・ B'101: 送受信 FIFO バッファに 6/8 までメッセージが格納
    - ・ B'110: 送受信 FIFO バッファに 7/8 までメッセージが格納\*
    - ・ B'111: 送受信 FIFO バッファがフルのとき

※ 送受信 FIFO バッファのバッファ数を 4 メッセージ(CFCCLk レジスタの CFDC[2:0]ビットを "B'001")に設定した場合は設定しないでください
  4. 以下のいずれか 1 つでも検出した場合に割り込みが発生します
    - ・ CiERFLL レジスタの ADERR フラグが "1"、かつ ACK デリミタでフォーム・エラーを検出
    - ・ CiERFLL レジスタの BOERR フラグが "1"、かつドミナントを送信したにもかかわらず、レセシブを検出
    - ・ CiERFLL レジスタの B1DRR フラグが "1"、かつレセシブを送信したにもかかわらず、ドミナントを検出
    - ・ CiERFLL レジスタの CERR フラグが "1"、かつ CRC エラーを検出
    - ・ CiERFLL レジスタの AERR フラグが "1"、かつ ACK エラーを検出
    - ・ CiERFLL レジスタの FERR フラグが "1"、かつフォーム・エラーを検出
    - ・ CiERFLL レジスタの SERR フラグが "1"、かつスタッフ・エラーを検出
  5. 11 ビットの連続するレセシブを 128 回検出する前に、以下の方法でバスオフ状態から復帰した場合は割り込みが発生しません(BORF フラグは "1" になりません)
    - ・ CiCTRL レジスタの CHMDC[1:0]ビットを B'01(チャンネル・リセット・モード)に設定した場合
    - ・ CiCTRL レジスタの RTBO ビットを "1" (バスオフからの強制復帰)に設定した場合
    - ・ CiCTRH レジスタの BOM[1:0]ビットを B'01(バスオフ開始でチャンネル待機モードへ遷移)に設定した場合
    - ・ BOM[1:0]ビットが B'11(バスオフ中にプログラムによる要求でチャンネル待機モードへ遷移)で、11 ビットの連続するレセシブを 128 回検出する前に、CHMDC[1:0]ビットを B'10(チャンネル待機モード)に設定した場合

### 6.3 受信バッファ受信完了時、受信(送受信)FIFO バッファフル時の動作

表 6-3に受信バッファ受信完了時、受信 FIFO バッファ、送受信 FIFO バッファ(受信モード)がフル時に格納するメッセージを受信した場合の動作を示します。

表 6-3 受信バッファ受信完了時、受信(送受信)FIFO バッファフル時の動作

FIFO/バッファ	次のメッセージ受信時 <sup>注</sup>	発生割り込み要求
受信バッファ	上書き	なし
受信 FIFO バッファ	破棄	グローバル・エラー割り込み (受信 FIFO バッファのメッセージ・ロスト)
送受信 FIFO バッファ(受信モード)	破棄	グローバル・エラー割り込み (送受信 FIFO バッファのメッセージ・ロスト)

**【注】**

上書き : 次メッセージを受信バッファに上書き

破棄 : 次メッセージを破棄 (FIFO に格納せず) しメッセージ・ロスト発生

## 6.4 送信バッファへの要求

送信バッファへ発行する要求と送信が停止する条件によって発生する割り込み要因が異なります。

表 6-4に送信バッファへの要求と発生する割り込み要件を示します。

表 6-4 送信バッファへの要求と発生する割り込み要因

TMCp レジスタ			発生イベント	送信結果 (TMSTSp レジスタの TMTRF[1:0]フラグ)	発生割り込み要因
送信要求 (TMTR)	送信アポート 要求 (TMTAR)	ワンショット 送信要求 (TMOM)			
1	0	0	送信完了	B'10 送信完了： アポート要求なし	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B'00 送信中	なし
1	1	0	送信完了	B'11 送信完了： アポート要求あり	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B'01 送信アポート完了	送信アポート割り 込み
1	0	1	送信完了	B'10 送信完了： アポート要求なし	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B'01 送信アポート完了	送信アポート割り 込み
1	1	1	送信完了	B'11 送信完了： アポート要求あり	送信完了割り込み
			アービトレーション・ロスト またはエラー発生	B'01 送信アポート完了	送信アポート割り 込み
0	x	x	設定不可		

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

(1/2)

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.11.27		初版
2.00	2018.06.15	1	対象デバイスに RL78/F15 を追加 表.デバイスと変数 「各ステータス・レジスタの番号 (xx)」 の列を削除
		6	図 1-3 注 1 の GSLPR のビット名誤記修正、注 2 の参照先の誤 記修正
		8	図 1-5 注 1 の CSLPR のビット名誤記修正
		15	表 1-2 BOEF、CFRXIF のビット名誤記修正
		15	表 1-3 RMNDn レジスタを RMNDi レジスタに修正、 RFFLL ビット、CFRXIF のビット名誤記修正
		20, 22	1.4.2 章、1.4.3 章および 1.4.4 章 受信ルールの参照先の誤記修正
		22	1.4.5 章の注記に説明追加 図 1.12 の注 1, 2 の記載追加
		24	図 1-14 注 2 の GAFLPHj レジスタの誤記修正
		28, 29	使用例 1、2 の GAFLPHj、GAFLPLj のレジスタ名誤記修正
		41	1.8.1 章 (4) バスオフ開始 CiCTRH のレジスタ名誤記修正
		51	図 2-2 注 8 の RMPTRn.RMDLC[3:0]のレジスタ/ビット名誤記 修正
		56	2.3.2 章 (1) 受信 FIFO 割り込み処理 RFCCm レジスタのビット誤記修正、および受信 FIFO 割り込み 使用時の説明追加
		61	2.4.2 章 (1) 送受信 FIFO 受信割り込み処理 送受信 FIFO 割り込み使用時の説明追加
		61	2.4.2 章 (2) グローバル・エラー割り込み処理 GCTRL のレジスタ名誤記修正
		64, 69	図 3-2、図 3-7 注 4 の TMIDHp.TMID[28:16]のレジスタ/ビット 名誤記修正
		70	3.2.4 章 (1) 送信完了割り込み処理、(2) 送信アポート割り込 み処理 送信割り込み使用時の説明追加
		70	3.2.4 章 (2) 送信アポート割り込み処理 CiCTRH のレジスタ名誤記修正
		76	3.3.3 章 インターバル送信機能 不要な図を削除
		78	3.3.4 章 (1) 送受信 FIFO 送信割り込み処理 送信割り込み使用時の説明追加
		83	3.4.2 章 (1) 送信履歴割り込み処理 送信割り込み使用時の説明追加
		86, 87	図 4-2、図 4-3 図内の誤記修正、注記を注 1 と注 2 に分けて記 載

Rev.	発行日	改訂内容	
		ページ	ポイント
2.00	2018.06.15	92	表 6-2 表内の誤記修正 ・項目「割り込み許可ビット」の注記漏れ修正 ・FIFO メッセージ・ロストの GCTRL のビットおよび要求クリア方法のレジスタ名 (CFSTSk) の誤記修正 ・送信履歴バッファ・オーバフローの THLSTSi のビット誤記修正 ・CANi 送信アボート割り込みのレジスタ名 (CiCTRH) の誤記修正 ・CANi 送受信 FIFO 送信完了割り込み、および CANi 送受信 FIFO 受信割り込みのレジスタ名 (CFSTSk) の誤記修正 ・CANi 送信履歴割り込みの THLSTSi のビット誤記修正 ・CANi 送受信 FIFO 受信割り込みの割り込み要因に記載したレジスタおよびビットの誤記修正 (CFCCLk の CFIGCV[2:0]) ・エラー・ワーニングのレジスタ名 (CiSTSH) の誤記修正
		93	表 6-2 注 3 の CFCCLk レジスタのビット誤記修正

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違くと、内部ROM、レイアウトパターンの相違などにより、電氣的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、

家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレストシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<https://www.renesas.com/contact/>