

RH850/U2Bx

R01AN6568JJ0100

Rev.1.00

アドバンスドタイマユニット-VI (ATU-VI) を使用したタイマ動作例

要旨

本アプリケーションノートは、アドバンスドタイマユニット-VI (ATU-VI) を用いた、タイマ動作例についてまとめたものです。

ATU-VIの各タイマブロックは、それぞれが異なる機能を備えており、互いに独立して動作することができます。また、クロックバスを介して複数のタイマを連動して動作させることもできます。タイマブロックは、同一の機能を持った1個以上のタイマサブブロックによって構成され、各サブブロックはさらに1個以上のチャネルを備えています。

尚、本アプリケーションノートに掲載されている動作例は動作確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用くださいますようお願いいたします。

目次

1. 仕様.....	3
1.1 使用ハードウェア機能	3
2. 応用例の説明.....	4
2.1 ATU-VIの動作概要	4
2.2 動作例1 パルスの周期測定 [タイマA]	5
2.3 動作例2 パルスのHigh幅測定 [タイマA]	8
2.4 動作例3 ノイズキャンセル (後続エッジキャンセル) [タイマA]	11
2.5 動作例4 ノイズキャンセル (先行エッジキャンセル) [タイマA]	14
2.6 動作例5 ノイズキャンセル (レベル積算キャンセル) [タイマA]	17
2.7 動作例6 イベント周期測定 [タイマC]	21
2.8 動作例7 パルス出力 (トグル出力、タイマカウントクリア) [タイマC]	24
2.9 動作例8 パルス出力 (トグル出力、コンペア値加算) [タイマC]	27
2.10 動作例9 パルス出力 (High/Low切り替え出力、コンペア値加算) [タイマC]	30
2.11 動作例10 ワンショットパルス出力 (オフセット付) [タイマC]	33
2.12 動作例11 ワンショットパルス出力 (オフセット付) [タイマD]	38
2.13 動作例12 ワンショットパルス出力 (オフセット、ターミネート付) [タイマD]	43
2.14 動作例13 PWM波形出力 [タイマE]	48
2.15 動作例14 有効エッジ入力間隔 [タイマF]	51
2.16 動作例15 一定時間内エッジカウント [タイマF]	54
2.17 動作例16 入力High/Low期間計測 [タイマF]	57
2.18 動作例17 PWM入力波形計測 [タイマF]	60
2.19 動作例18 回転速度/パルス計測 [タイマF]	63
2.20 動作例19 アップダウンイベントカウント [タイマF]	67
2.21 動作例20 4逡倍イベントカウント [タイマF]	70
2.22 動作例21 コンペアマッチ割り込み発生 [タイマG]	73
2.23 動作例22 コンペアマッチ発生による他モジュールの起動 [タイマG]	75
2.24 動作例23 コンペアマッチ発生による他モジュールの起動 [タイマG]	78
2.25 動作例24 倍周クロックの生成 [タイマB]	82
2.26 動作例25 倍周クロックを用いた入力信号の欠け歯の検出 [タイマB]	87
2.27 動作例26 入力イベントの入力間隔比を用いた欠け歯の検出 [タイマB]	91
2.28 動作例27 倍周補正クロックによるワンショットパルス出力 [タイマB]	96
2.29 動作例28 逡倍率自動切替機能を使用したワンショットパルス出力 [タイマB]	106
2.30 動作例29 シーケンサによる外部イベントカウント動作 [タイマB]	114
2.31 動作例30 範囲コンペアマッチ [タイマC]	120
2.32 動作例31 ミラーリング [タイマC]	125
2.33 動作例32 ミニマムガード [タイマD]	130

1. 仕様

本アプリケーションノートでは、RH850/U2Bx のアドバンスドタイマユニット-V (ATU-VI) の使用方法およびファームウェアの作成例を掲載しています。

1.1 使用ハードウェア機能

本アプリケーションノートで使用する RH850/U2Bx のハードウェア機能を以下に示します。

- アドバンスドタイマユニット-V (ATU-VI)
- 端子 (PORT)
- 割り込みコントローラ (INTC)
- ダイレクトメモリアクセスコントローラ (sDMAC)
- A/D コンバータ (ADCK)
- トリガ選択機能 (PIC2)

2. 応用例の説明

本応用例は、ATU-VIのタイマ A～G の各種機能の動作例をそれぞれ纏めたものです。インプットキャプチャ機能などで必要となる外部入力信号は任意に生成する必要があります。

2.1 ATU-VIの動作概要

ATU-VI は、タイマ A～G の 7 種類のタイマブロックと、プリスケラ、および共通制御部から構成されています。各タイマブロックは、それぞれが異なる機能を備えており、互いに独立して動作することができます。また、クロックバスを介して複数のタイマを連動して動作させることもできます。タイマブロックは、同一の機能を持った 1 個以上のタイマサブブロックによって構成され、各サブブロックはさらに 1 個以上のチャンネルを備えています。

2.2 動作例 1 パルスの周期測定 [タイマ A]

2.2.1 概要

- 1) 図 2.1に示すように入力パルスの周期を測定し、結果を RAM に保存します。
- 2) パルスの周期は次の式で求められます。

[パルスの周期(ns)=タイマ値×低速周辺クロック周期(40MHz 動作時 25ns)×2 (プリスケアラ分周比)]

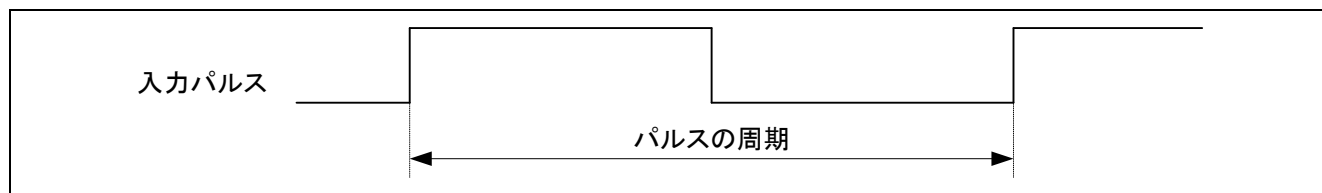


図 2.1 パルス周期測定タイミング

2.2.2 使用機能説明

表 2.1に使用端子及び関連レジスタの機能割り付けを示します。

表 2.1 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定するパルスをこの端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TIOR1A	外部入力のキャプチャするエッジを設定します。
	TCNTA	選択したクロックバスでタイマカウントを行います。
	ICRA0	インプットキャプチャ発生時の TCNTA の値が格納されます。
	TSRA	インプットキャプチャが発生した場合にフラグがセットされます。
	TSCRA	インプットキャプチャ発生フラグをクリアします。
	TIERA	インプットキャプチャ割り込みの設定を行います
PORT レジスタ	PCR23_0	端子機能を設定します。
INTC レジスタ	EIBD86	TIA00 インプットキャプチャ割り込みのバインド先を指定します。
	EIC86	割り込みベクタ方式と割り込み優先度を設定します。

2.2.3 動作説明

図 2.2に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってパルスの周期測定を行います。外部入力パルスの立ち上がりに応じてインプットキャプチャ割り込みによるタイマカウントを開始し現在のキャプチャ値を保存します。次の立ち上がりで再度インプットキャプチャによる割り込みで、前回のキャプチャ値と今回のキャプチャ値との差分を取得することで、パルス周期のカウンタ値を取得します。

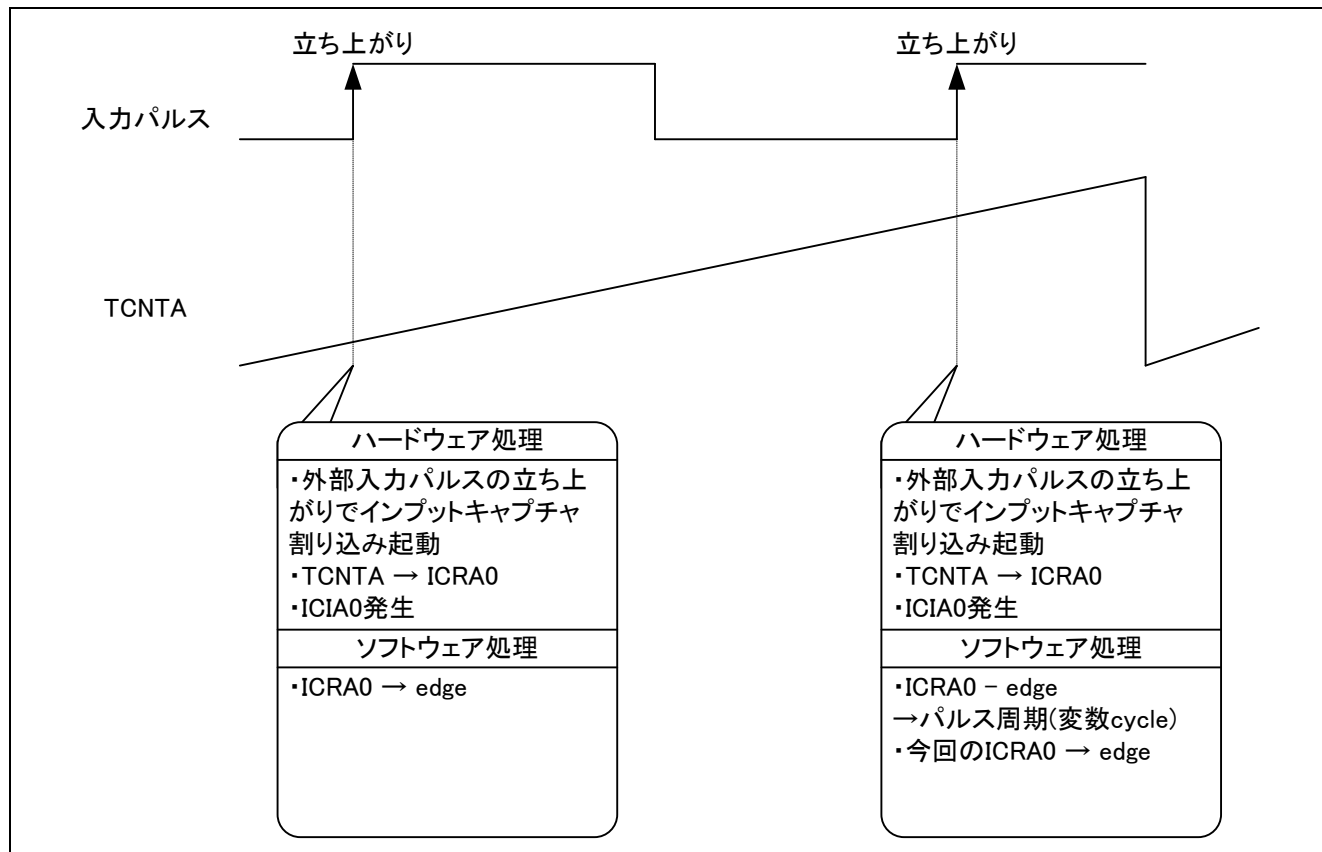


図 2.2 パルス周期計測動作原理

2.2.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) を TIA00 入力に設定します。
ATU 設定	atu_init	タイマ A の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
パルスの周期測定	eiint86	ICIA0 によって起動し、ICRA0 の値によってパルスの周期を測定します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
cycle	パルスの周期に相当するタイマカウント値を格納します。 パルスの周期は次の式で求められます。 パルスの周期(ns)=cycle の値×非変調低速クロック周期 (40MHz 動作時 25ns)×2 (プリスケアラの分周比)	unsigned long	パルスの周期測定
edge	インプットキャプチャ発生時の TCNT0 の値を保存します。		

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ A 及びプリスケアラのカウント動作を許可します。	0x03	
PCR23_0	ポート P23_0 を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 2 に設定します。	0x0001	ATU 設定
TIOR1A	TIA00 からの入力信号の立ち上がりエッジでインプット キャプチャをするように設定します。	0x0001	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
TIERA	TIA00 インプットキャプチャ割り込みを許可に設定します。	0x0001	
EIBD86	TIA00 のインプットキャプチャ割り込みを PE0 (CPU0) に バインドします。	0x00000000	割り込み設定
EIC86	割り込みベクタ方式と割り込み優先度を設定します。	0x0040	
TSCRA	タイマ A のインプットキャプチャフラグをクリアします。	0x01	パルスの 周期測定
ICRA0	インプットキャプチャ信号検出時に、TCNTA の値を格納し ます。	-	

2.3 動作例 2 パルスの High 幅測定 [タイマ A]

2.3.1 概要

- 1) 図 2.3に示すように入力パルスの High 幅を測定し、結果を RAM に保存します。
- 2) パルスの High 幅は次の式で求められます。

[パルスの High 幅(ns)=タイマ値×低速周辺クロック周期(40MHz 動作時 25ns)×2(プリスケアラの分周比)]

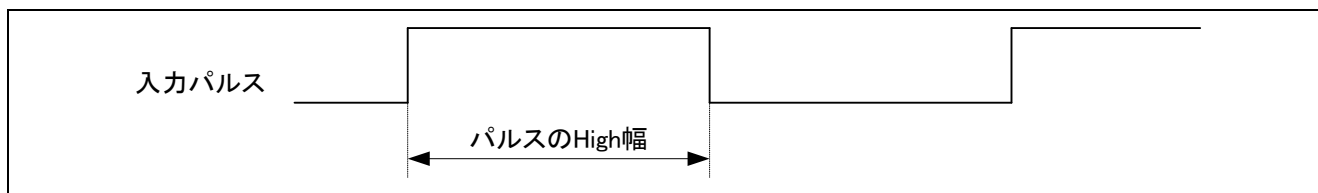


図 2.3 パルスの High 幅計測

2.3.2 使用機能説明

表 2.2に使用端子及び関連レジスタの機能割り付けを示します。

表 2.2 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定するパルスをこの端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TIOR1A	外部入力のキャプチャ対象エッジを設定します。
	TCNTA	選択したクロックバスでタイマカウントを行います。
	ICRA0	インプットキャプチャ発生時の TCNTA の値が格納されます。
	TSRA	インプットキャプチャが発生した場合にフラグがセットされます。
	TSCRA	インプットキャプチャ発生のフラグをクリアします。
	TIERA	インプットキャプチャ割り込みの設定を行います
PORT レジスタ	PCR23_0	端子機能を設定します。
INTC レジスタ	EIBD86	TIA00 インプットキャプチャ割り込みのバインド先を指定します。
	EIC86	割り込みベクタ方式と割り込み優先度を設定します。

2.3.3 動作説明

図 2.4に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってパルスの High 幅測定を行います。外部入力パルスの立ち上がりに応じてインプットキャプチャ割り込みによるタイマカウントを開始し現在のキャプチャ値を保存します。次は立ち下がりでインプットキャプチャによる割り込みを行います。立ち上がり時と立ち下がり時のキャプチャ値の差分を取得することで、パルス High 幅のカウンタ値を取得します。

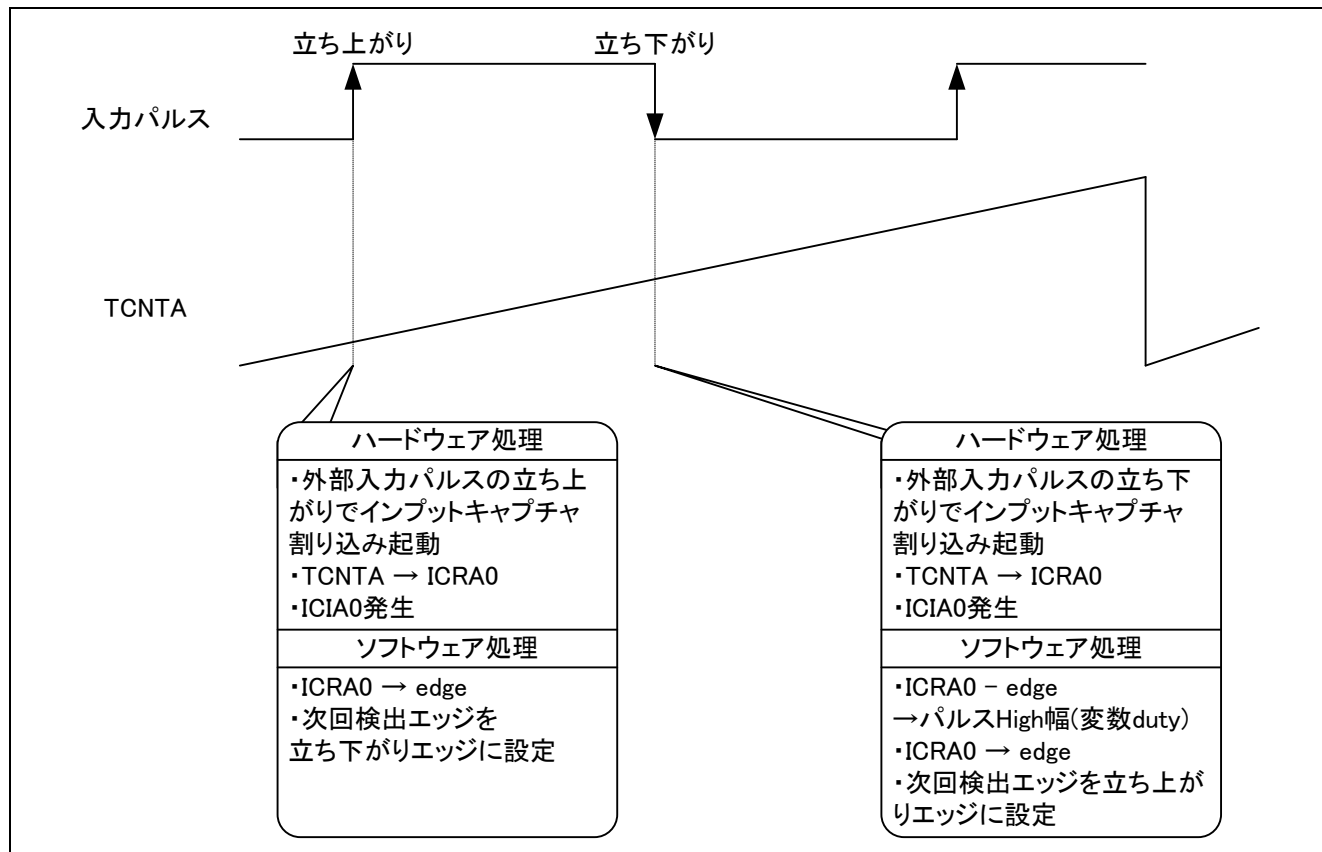


図 2.4 パルスの High 幅計測動作原理

2.3.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) を TIA00 入力に設定します。
ATU 設定	atu_init	タイマ A の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
パルスの High 幅測定	eiint86	ICIA0 によって起動し、ICRA0 の値からパルスの幅を測定します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
duty	パルスの High 幅に相当するタイマカウント値を格納します。 パルスの High 幅は、次の式で求められます。 パルスの High 幅(ns)=duty の値×低速クロック周期 (40MHz 動作時 25ns)×2 (プリスケアラの分周比)	unsigned long	パルスの周期測定
edge	インプットキャプチャ値を保存します。		

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A 及びプリスケアラのカウント動作を許可します。	0x03	
PCR23_0	ポート P23_0 を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 2 に設定します。	0x0001	ATU 設定
TIOR1A	TIA00 からの入力信号の立ち上がりエッジでインプットキャプチャをするように設定します。	0x0001	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
TIERA	TIA00 インプットキャプチャ割り込みを許可に設定します。	0x0001	
EIBD86	TIA00 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC86	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRA	タイマ A のインプットキャプチャフラグをクリアします。	0x0001	パルスの High 幅測定
ICRA0	測定パルスのエッジ検出時の TCNTA の値が格納されます。	-	
TIOR1A	TIA00 からの入力信号の立ち上がり/立ち下がりインプットキャプチャを行うように設定します。 前回の TIOR1A の値で変わります。	0x0001 0x0002	

2.4 動作例 3 ノイズキャンセル（後続エッジキャンセル） [タイマ A]

2.4.1 概要

図 2.5に示すように後続エッジキャンセル機能は、入力される信号に混ざるノイズを除去する為に、入力から一定期間内のレベル変化を無視する機能です。タイマとのコンペアマッチでノイズキャンセル期間を制御します。

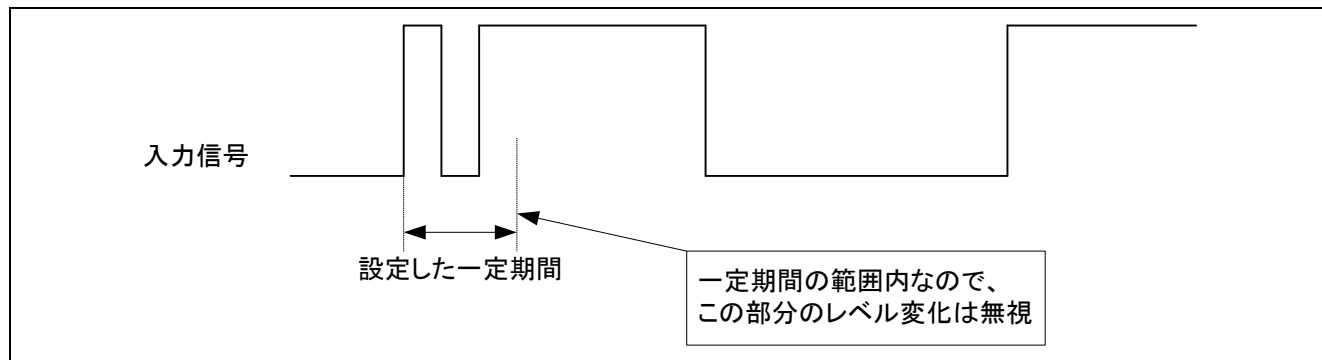


図 2.5 後続ノイズキャンセルの概念図

2.4.2 使用機能説明

表 2.3に使用端子及び関連レジスタの機能割り付けを示します。

表 2.3 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定する入力信号をこの端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	NCMR	各タイマのノイズキャンセル動作モードおよびカウントクロックを設定します。
タイマ A レジスタ	TIOR1A	外部入力のキャプチャするエッジを設定します。
	TIOR2A	ノイズキャンセル機能の有効/無効、およびノイズキャンセル用クロックを設定します。
	NCMCR1A	ノイズキャンセル動作モードを設定します。
	TSRA	インプットキャプチャが発生した場合にフラグがセットされます。
	TSCRA	インプットキャプチャ発生時のフラグをクリアします。
	NCNTA0	エッジ入力と同時にカウントを開始し、ノイズキャンセルの期間を測定します。
	NCRA0	ノイズキャンセルの期間を設定します。
PORT レジスタ	PCR23_0	端子機能を設定します。

2.4.3 動作説明

図 2.6に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって後続ノイズキャンセルを行います。ノイズキャンセル後の信号は、タイマカウントの開始後はコンペアマッチが発生するまでは更新されません。（図は立ち上がりエッジを検出する場合の例）

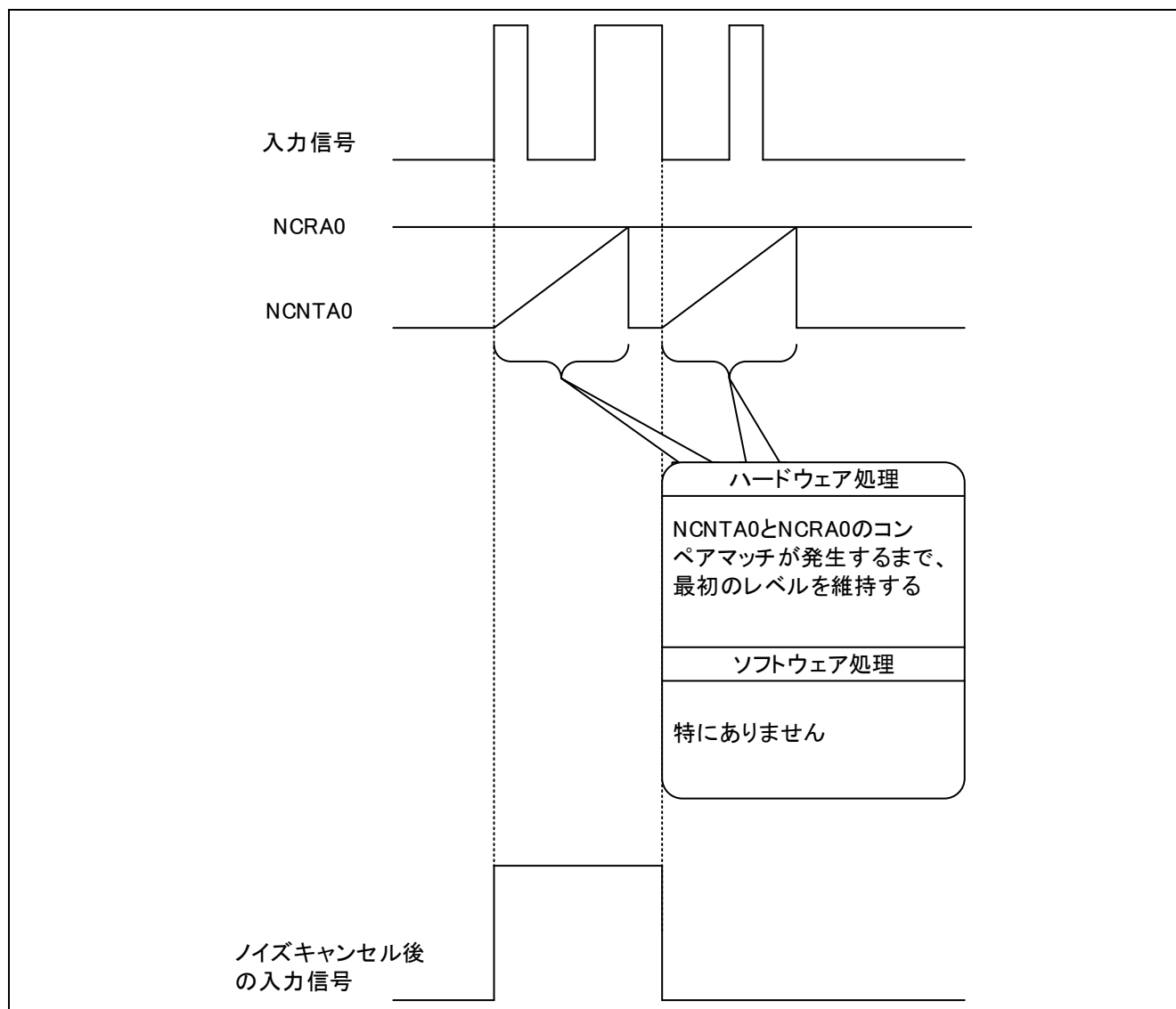


図 2.6 後続ノイズキャンセル動作原理

2.4.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) を TIA00 入力に設定します。
ATU 設定	atu_init	タイマ A の初期設定を行います。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ A 及びプリスケアラのカウント動作を許可します。	0x03	
PCR23_0	ポート P23_0 を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 2 に設定します。	0x0001	ATU 設定
NCMR	タイマ A のノイズキャンセル機能を、後続ノイズキャンセルに設定します。	0x00	
TIOR1A	TIA00 からの入力信号の両エッジでインプット キャプチャをするように設定します。	0x0003	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
NCMCR1A	タイマ A のチャンネル 0 のノイズキャンセル機能を、後続ノイズキャンセルに設定します。	0x00	
TIOR2A	ノイズキャンセルカウンタのクロックバス及び動作許可を設定します。	0x00000001	
NCRA0	ノイズキャンセルカウンタの上限を 0x0012 に設定します。	0x0012	

2.5 動作例 4 ノイズキャンセル（先行エッジキャンセル） [タイマ A]

2.5.1 概要

図 2.7に示すように先行エッジキャンセル機能は、入力される信号に混ざるノイズを除去するために、期間が一定未満のレベル変化を無視する機能です。

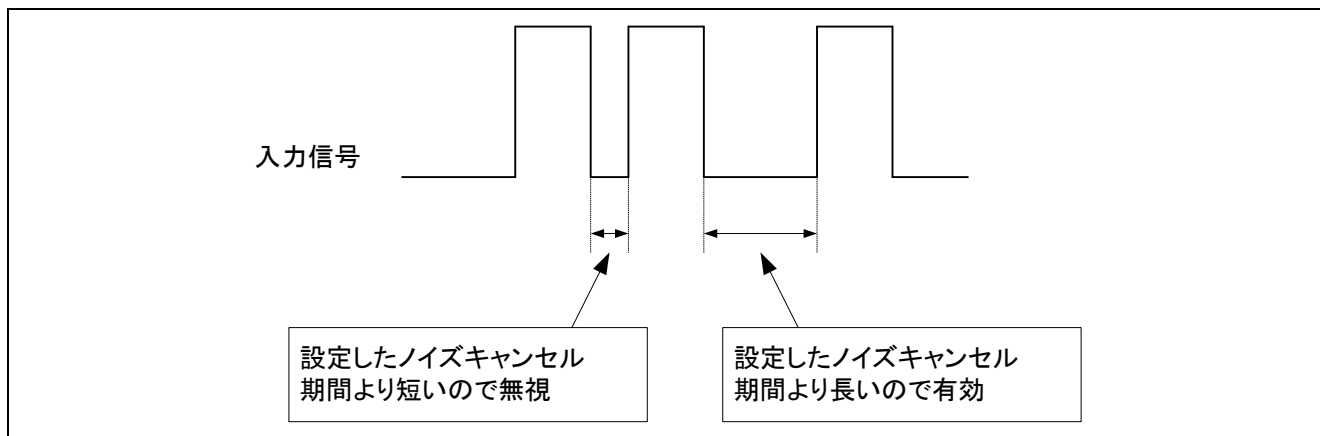


図 2.7 ノイズキャンセルの概念図

2.5.2 使用機能説明

表 2.4に使用端子及び関連レジスタの機能割り付けを示します。

表 2.4 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定する入力信号をこの端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	NCMR	各タイマのノイズキャンセル動作モードおよびカウントクロックを設定します。
タイマ A レジスタ	TIOR1A	外部入力のキャプチャするエッジを設定します。
	TIOR2A	ノイズキャンセル機能の有効/無効、およびノイズキャンセル用クロックを設定します。
	TSRA	インプットキャプチャが発生した場合にフラグがセットされます。
	TSCRA	インプットキャプチャ発生時のフラグをクリアします。
	NCMCR1A	ノイズキャンセル動作モードを設定します。
	NCMCR2A	ノイズキャンセル動作モードを設定します。
	NCNTA0	エッジ入力と同時にカウントを開始し、ノイズキャンセルの期間を測定します。
	NCRA0	ノイズキャンセルの期間を設定します。
PORT レジスタ	PCR23_0	端子機能を設定します。

2.5.3 動作説明

図 2.8に動作原理を示します。信号レベルが指定期間以上 High でないものをノイズと見なし無視する為に、コンペアマッチ発生後の入力信号をノイズキャンセル済の信号として取り込みます。

これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって先行ノイズキャンセル動作を行います。（図は立ち上がりエッジを検出する場合の例）

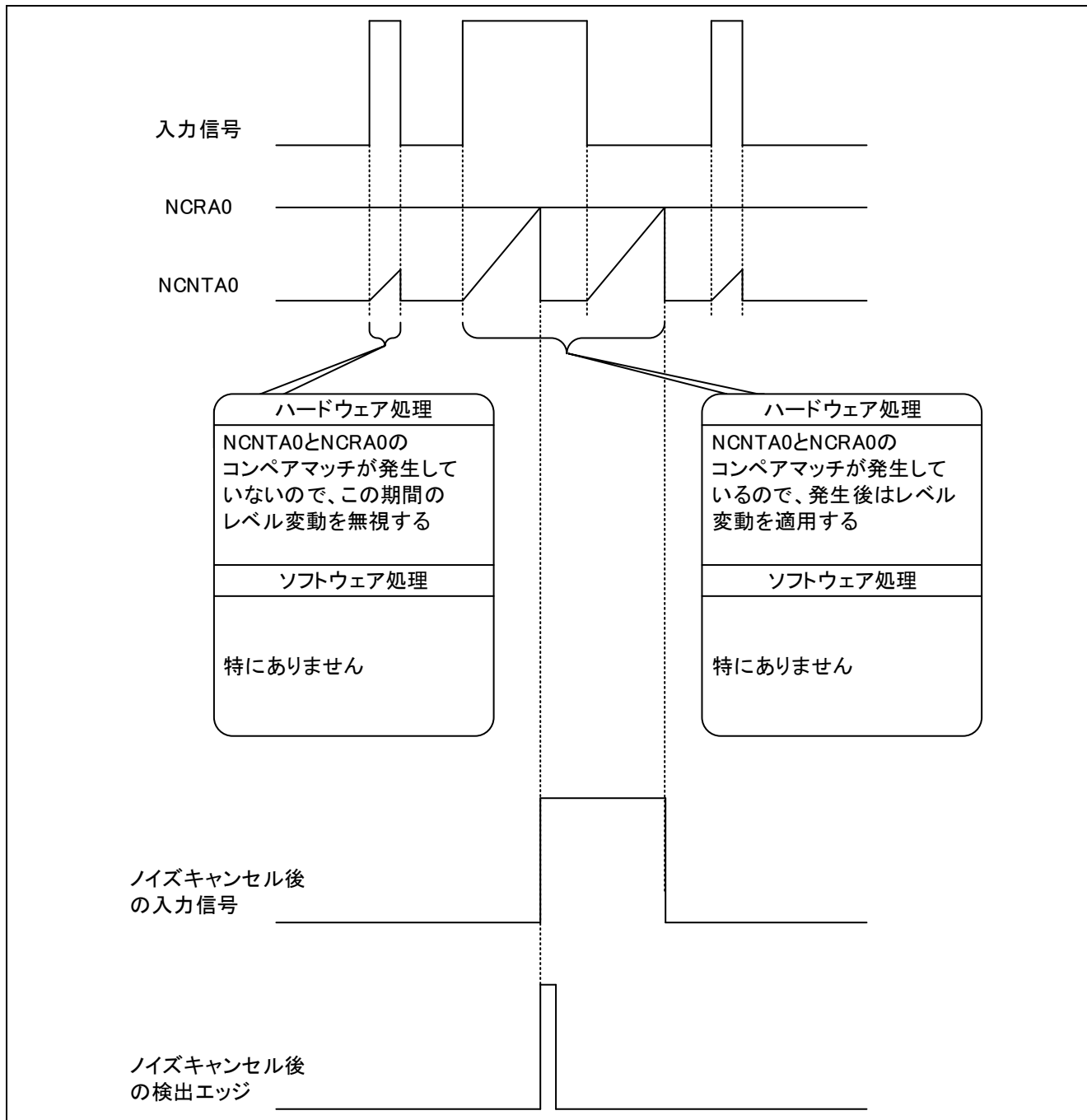


図 2.8 先行ノイズキャンセル動作原理

2.5.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) を TIA00 入力に設定します。
ATU 設定	atu_init	タイマ A の初期設定を行います。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ A 及びプリスケアラのカウント動作を許可します。	0x03	
PCR23_0	ポート P32_2 を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 2 に設定します。	0x0001	ATU 設定
NCMR	タイマ A のノイズキャンセル機能を先行ノイズキャンセルに設定します。	0x01	
TIOR1A	TIA00 からの入力信号の立ち上がりエッジでインプットキャプチャをするように設定します。※	0x0001	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
NCMCR1A	チャンネル 0 のノイズキャンセルモードを先行エッジキャンセルモードに設定します。	0x01	
NCMCR2A	チャンネル 0 のノイズキャンセルモードを先行エッジキャンセルモードに設定します。	0x00	
TIOR2A	ノイズキャンセルカウンタのクロックバス及び動作許可を設定します。	0x00000001	
NCRA0	ノイズキャンセルカウンタの上限を 0x12 に設定します。	0x0012	

※キャプチャ後のレベル変動が監視されるので、このレジスタでノイズキャンセルの対象になるレベルを設定します。

2.6 動作例 5 ノイズキャンセル（レベル積算キャンセル） [タイマ A]

2.6.1 概要

図 2.9に、レベル積算キャンセルの概念図を示します。

レベル積算キャンセルモードでは、入力信号のレベルに従ってノイズキャンセルカウンタがアップカウントあるいはダウンカウント動作を行います。カウンタがアップカウントによって上限値に達したときにハイレベルを出力し、ダウンカウントで0に達したときにロウレベルを出力します。この動作により、カウンタがアップカウント中あるいはダウンカウント中の入力信号の変化はノイズと見なされ、除去されます。

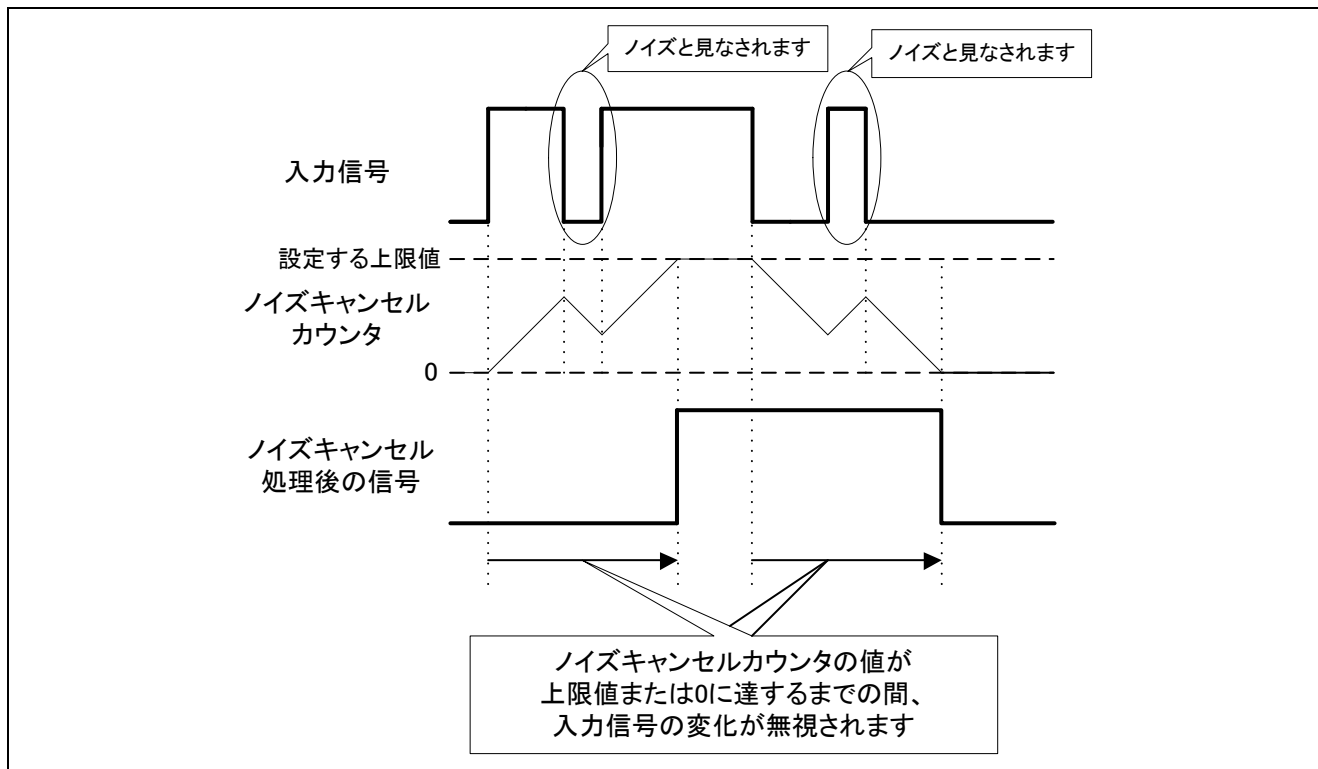


図 2.9 ノイズキャンセルの概念図

2.6.2 使用機能説明

表 2.5に使用端子及び関連レジスタの機能割り付けを示します。

表 2.5 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定する入力信号をこの端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	NCMR	各タイマのノイズキャンセル動作モードおよびカウントクロックを設定します。
タイマ A レジスタ	TIOR1A	外部入力のキャプチャするエッジを設定します。
	TIOR2A	ノイズキャンセル機能の有効/無効、およびノイズキャンセル用クロックを設定します。
	TSRA	インプットキャプチャが発生した場合にフラグがセットされます。
	TSCRA	インプットキャプチャ発生時のフラグをクリアします。
	NCMCR1A	ノイズキャンセル動作モードを設定します。
	NCMCR2A	ノイズキャンセル動作モードを設定します。
	NCNTA0	エッジ入力と同時にカウントを開始し、ノイズキャンセルの期間を測定します。
	NCRA0	ノイズキャンセルカウンタの上限値を設定します。
PORT レジスタ	PCR23_0	端子機能を設定します。

2.6.3 動作説明

図 2.10に動作原理を示します。入力信号のレベルに従って、ノイズキャンセルカウンタ NCNTA0 がアップカウントあるいはダウンカウント動作を行います。カウンタがアップカウントでノイズキャンセルレジスタ NCRA0 の設定値と一致した場合には、High レベルを出力します。カウンタがダウンカウントで 0000H と一致した場合には、Low レベルを出力します。

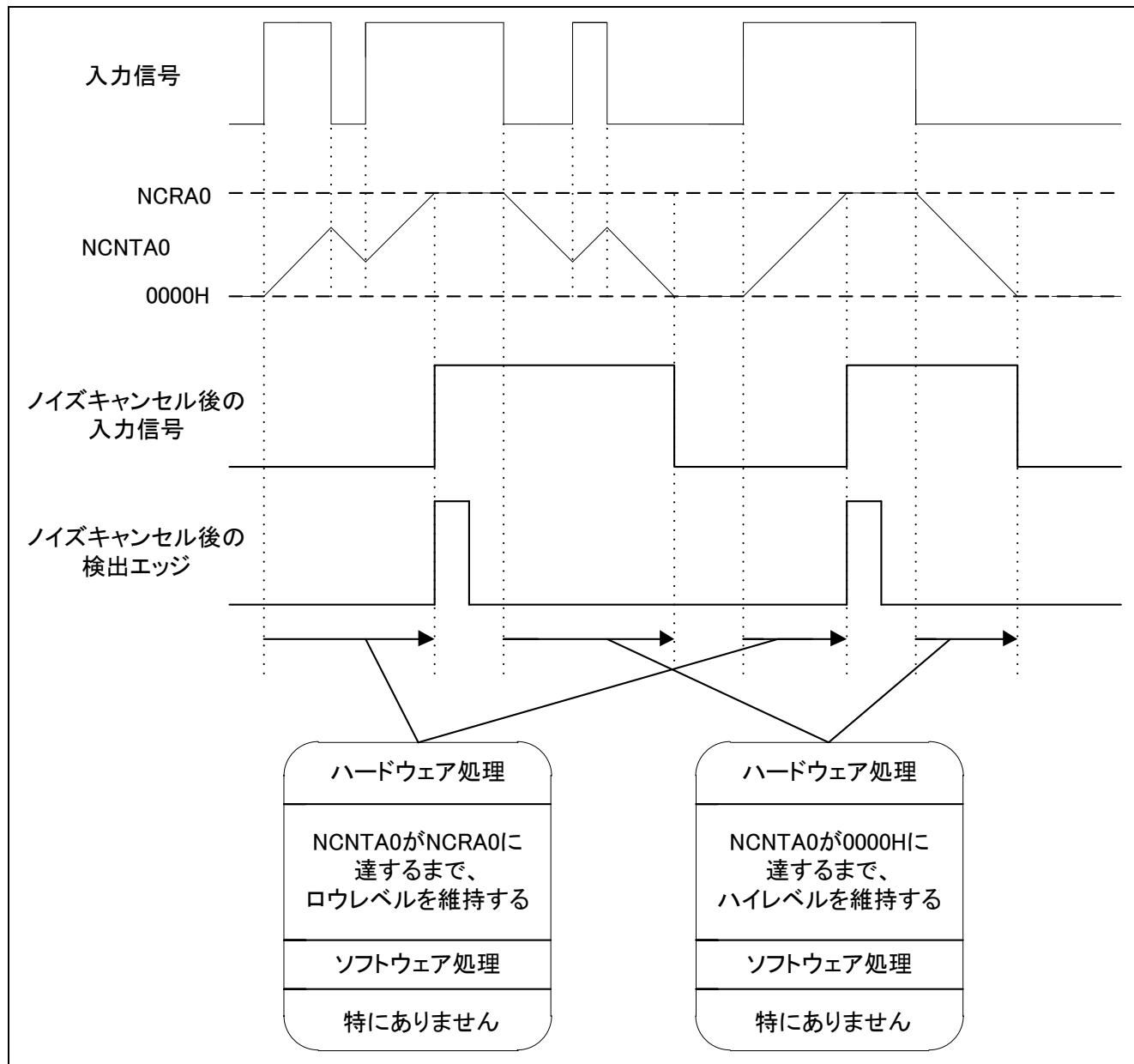


図 2.10 レベル積算キャンセル動作原理

2.6.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) を TIA00 入力に設定します。
ATU 設定	atu_init	タイマ A の初期設定を行います。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ A 及びプリスケアラのカウント動作を許可します。	0x03	
PCR23_0	ポート P23_0 を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 1 に設定します。	0x0000	ATU 設定
NCMR	タイマ A のノイズキャンセルモードを、チャンネル毎に設定可能にします。	0x00	
TIOR1A	TIA00 からの入力信号の両エッジでインプットキャプチャをするように設定します。	0x0003	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
NCMCR1A	チャンネル 0 のノイズキャンセルモードを、レベル積算キャンセルモードに設定します。	0x01	
NCMCR2A	チャンネル 0 のノイズキャンセルモードを、レベル積算キャンセルモードに設定します。	0x01	
TIOR2A	ノイズキャンセルカウンタのクロックに、ノイズキャンセルクロック(内部周辺クロックの 128 分周)を選択します。また、チャンネル 0 のノイズキャンセル機能を有効に設定します。	0x00000001	
NCRA0	ノイズキャンセルカウンタの上限を 0x927C に設定します。	0x927C	

2.7 動作例 6 イベント周期測定 [タイマ C]

2.7.1 概要

図 2.11に示すように、イベントの周期を測定し結果を RAM に格納します。外部からのイベントトリガを n 回数受けて、その間のカウンタ値を n で除算することでイベント間の周期を測定します。

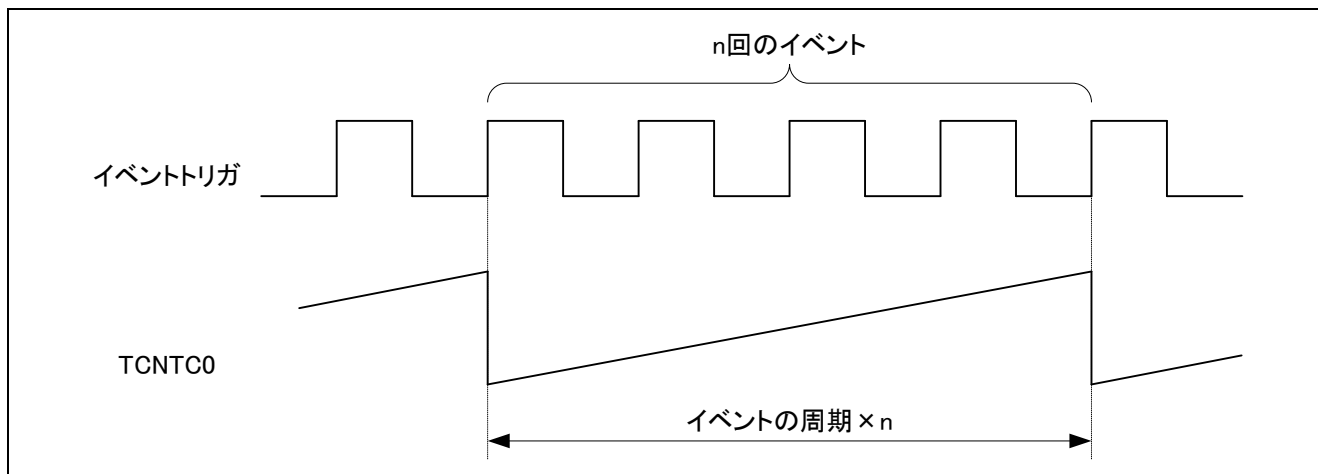


図 2.11 イベント周期測定タイミング

2.7.2 使用機能説明

表 2.6に使用端子及び関連レジスタの機能割り付けを示します。

表 2.6 ATU-VI機能割り付け

使用端子		機能
端子	TCLKA	測定するパルスをこの端子に入力します。
	TIOC10	アウトプットコンペア出力端子として使用します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	CBCNT	クロックバス 4,5 に供給する外部入力信号の設定をします。
タイマ C レジスタ	TIORC1	タイマ C の I/O コントロールを設定します。
	TIERC1	GRC10 によるコンペアマッチ割り込みを許可/禁止設定します。
	TSRC1	GRC10 によるコンペアマッチ発生時にフラグがセットされます。
	TSCRC1	GRC10 によるコンペアマッチ発生時のフラグをクリアします。
	GRC10	TCNTC1 とのコンペアマッチの値を設定します。
	TSTRC	タイマ C のカウント動作を許可/停止します。
	TCNTC0	タイマ C の周期計算用のカウンタです。
	TIERC1	コンペアマッチ割り込みの設定を行います。
	TCRC1	タイマ C の動作を設定します。
PORT レジスタ	PCR32_5	端子機能を設定します。
	PCR34_0	端子機能を設定します。
INTC レジスタ	EIBD108	GRC10 によるコンペアマッチ割り込みのバインド先を指定します。
	EIC108	割り込みベクタ方式と割り込み優先度を設定します。

2.7.3 動作説明

図 2.12に動作原理を示します。RH850/U2Bx のハードウェアおよびソフトウェア処理によってイベントの周期測定を行います。TIOC10 は、GRC10 レジスタによるコンペアマッチでトグル出力が行われます。

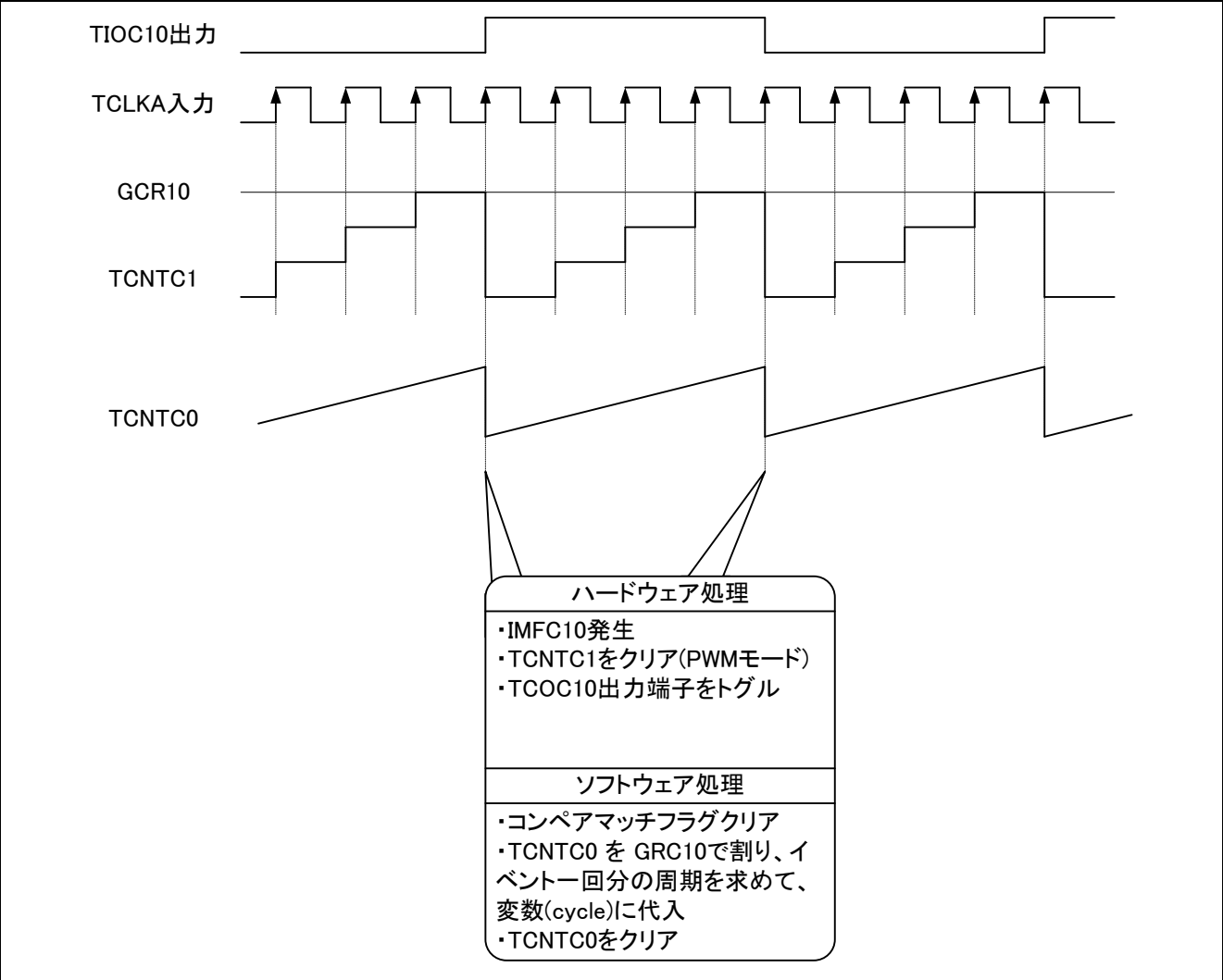


図 2.12 イベント周期計測動作原理

2.7.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P32_5) を TCLKA 入力、ポート (P34_0) を TIOC10 出力に設定します。
ATU 設定	atu_init	タイマ C の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
イベント周期測定	eiint108	IMFC10 によって起動し、TCNTC0 の値によってパルスの周期を測定します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
cycle	イベントの周期に相当するタイマ値を格納します。 イベントの周期は次の式で求められます。 イベントの周期(ns)=タイマ値×非変調低速周辺クロック 周期(40MHz 動作時 25ns)×10 (プリスケアラの分周比)	unsigned long	パルスの周期測定

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ C 及びプリスケアラのカウント動作を許可します。	0x09	
PCR32_5	ポート P32_5 端子を TCLKA 機能(クロックバス 4 用外部入力)に設定します。	0x00000058	ポート設定
PCR34_0	ポート P34_0 端子を TIOC10 出力に設定します。	0x00000049	
CBCNT	クロックバス 4 に出力する外部クロック (TCLKA) のエッジを、立ち上がりエッジに指定します。	0x10	ATU 設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	
TCRC1	サブブロック 1 を PWM モードで動作させ、カウントクロックに TCLKA (クロックバス 4) を選択します。	0x000C	
TIERC1	GRC10 によるコンペアマッチ割り込みを許可します。	0x0001	
TIORC1	GRC10 レジスタによるコンペアマッチでトグル出力するように設定します。	0x0003	
GRC10	TCNTC1 に対応するコンペアマッチの値を設定します。	0x0000500	
TSTRC	タイマ C のサブブロック 0、1 のカウントの動作を許可します。	0x03	
EIBD108	GRC10 によるコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC108	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRC1	コンペアマッチ発生フラグをクリアします。	0x0001	イベント 周期測定
TCNTC0	タイマカウンタをクリアします。	0x00000000	

2.8 動作例 7 パルス出力（トグル出力、タイマカウントクリア） [タイマ C]

2.8.1 概要

図 2.13に示すように、一定周期のトグル出力によりパルスを生成します。本機能を実現する為に、タイマ動作モードを PWM モードに設定します。

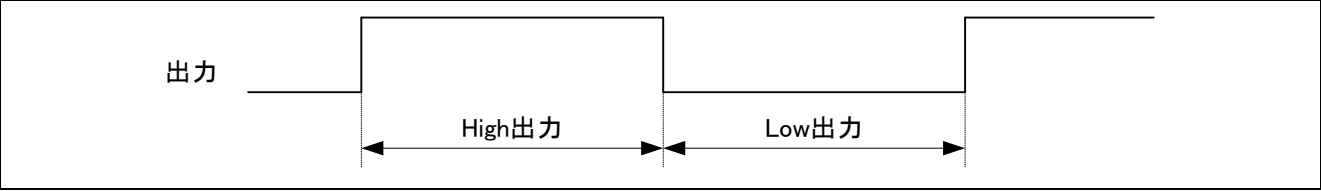


図 2.13 トグル出力

2.8.2 使用機能説明

表 2.7に使用端子及び関連レジスタの機能割り付けを示します。

表 2.7 ATU-VI機能割り付け

使用端子		機能
端子	TIOC00	パルスを出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ C レジスタ	TIORC0	タイマ C の機能を設定します。
	TCRC0	タイマ C の動作モード、クロックバスを設定します。
	GRC00	トグル出力の周期を設定します。
	TSTRC	タイマ C 各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR00_4	端子機能を設定します。

2.8.3 動作説明

図 2.14に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってパルス出力を行います。PWM モードでは、TCNTC0 と GCR00 とのコンペアマッチ発生時に TCNTC0 の値は 0 にクリアされ、TCNTC0 は再度 0 からカウンタ動作を行います。

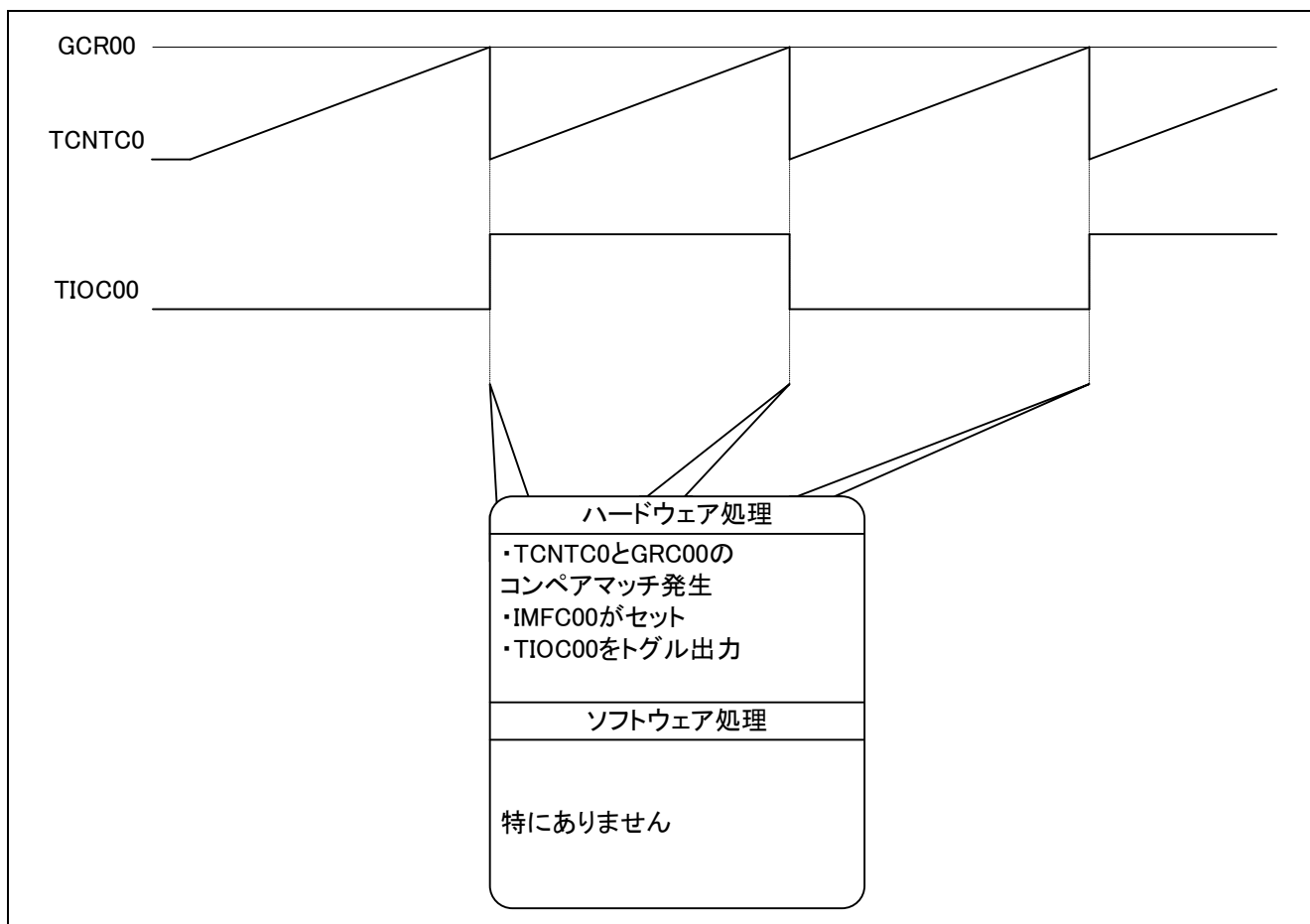


図 2.14 パルス出力動作原理

2.8.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_4) を TIOC00 出力に設定します。
ATU 設定	atu_init	タイマ C の初期設定を行います。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ C 及びプリスケアラのカウンタ動作を許可します。	0x09	
PCR00_4	ポート P00_4 端子を出力端子 TIOC00 に設定します。	0x00000049	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCRC0	タイマ C サブブロック 0 のクロック選択、動作モードの設定、強制コンペアマッチの設定を行います。	0x0008	
TIORC0	GRC00 レジスタによるコンペアマッチでトグル出力するように設定します。	0x0003	
GRC00	TCNTC0 に対応するコンペアマッチの値を設定する。	0x00000050	
TSTRC	サブブロック 0 のカウンタの動作許可をします。	0x0001	

2.9 動作例 8 パルス出力（トグル出力、コンペア値加算） [タイマ C]

2.9.1 概要

図 2.15に示すように、一定周期のトグル出力によりパルスを生成します。本動作例では High と Low の切り替えタイミングをコンペアマッチ値の加算で更新することにより、パルス出力を実現します。

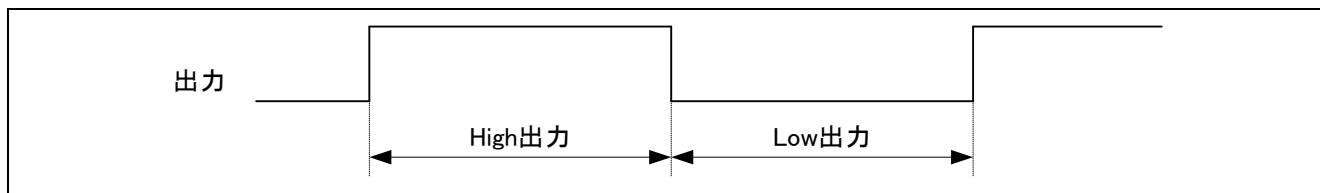


図 2.15 トグル出力

2.9.2 使用機能説明

表 2.8に使用端子及び関連レジスタの機能割り付けを示します。

表 2.8 ATU-VI機能割り付け

使用端子		機能
端子	TIOC00	パルスを出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ C レジスタ	TIORC0	タイマ C の機能を設定します。
	TIERC0	インプットキャプチャ/コンペアマッチ割り込みの許可/禁止を設定します。
	TSRC0	インプットキャプチャ/コンペアマッチ発生時にフラグがセットされます。
	TSCRC0	インプットキャプチャ/コンペアマッチのフラグをクリアします。
	GRC00	トグル出力の周期を設定します。
	TSTRC	タイマ C 各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR00_4	端子機能を設定します。
INTC レジスタ	EIBD104	IMIC00 によるコンペアマッチ割り込みのバインド先を指定します。
	EIC104	割り込みベクタ方式と割り込み優先度を設定します。

2.9.3 動作説明

図 2.16に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってパルス出力を行います。タイマカウンタ TCNTC0 とコンペアマッチ用レジスタ GRC00 とのコンペアマッチ発生時、GRC00 に自身を加算します。

本動作例では GRC00 の値は常に一定に増加するので、一定の High/Low 幅を持つパルスが出力されます。

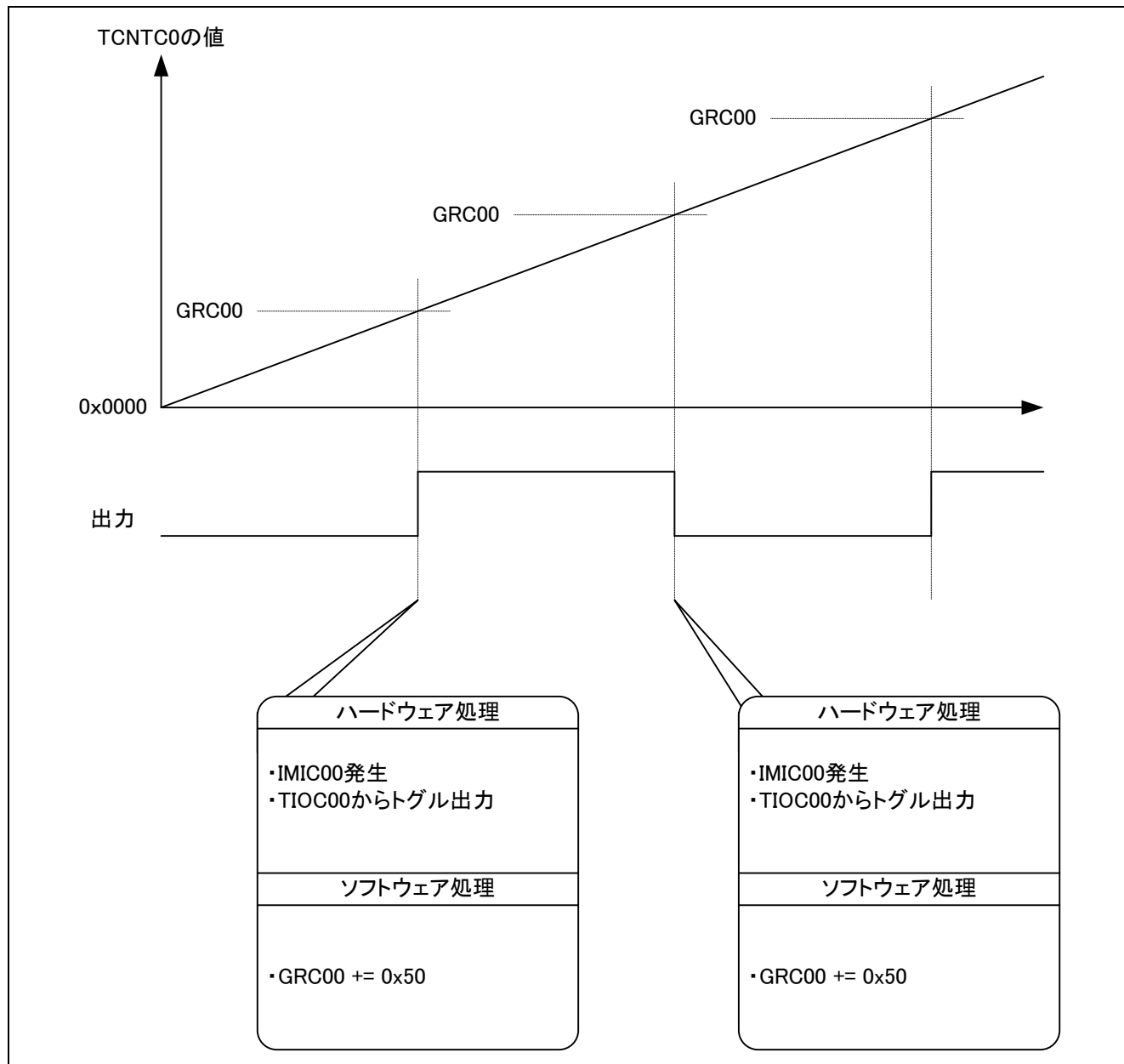


図 2.16 パルス出力動作原理

2.9.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_4) を TIOC00 出力に設定します。
ATU 設定	atu_init	タイマ C の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
再コンペアマッチルーチン	eiint104	IMFC00 によって起動し、TSRC0 をクリアし、汎用レジスタ GRC00 の値に加算を行う事によってコンペアマッチを再び発生可能にします。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ C 及びプリスケアラのカウント動作を許可します。	0x09	
PCR00_4	ポート P00_4 端子を入出力端子 TIOC00 に設定します。	0x00000042	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TIORC0	GRC00 によるコンペアマッチでトグル出力するように設定します。	0x0003	
TIERC0	GRC00 に対応するコンペアマッチ割り込みを許可します。	0x0001	
GRC00	TCNTC0 に対応するコンペアマッチの値を設定する。	0x00000050	
TSTRC	サブブロック 0 のカウントの動作許可をします。	0x0001	割り込み設定
EIBD104	GRC00 によるコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC104	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRC0	GRC00 によるコンペアマッチのフラグをクリアします。	0x0001	再コンペアマッチルーチン
GRC00	TCNTC0 に対応するコンペアマッチの値を設定する。	+= 0x00000050	

2.10 動作例 9 パルス出力（High/Low 切り替え出力、コンペア値加算） [タイマ C]

2.10.1 概要

図 2.17に示すように、一定周期のトグル出力によりパルスを生成します。

本動作例ではポート出力の High と Low の切り替えタイミングを、タイマのコンペアマッチ値加算で更新します。コンペアマッチ発生毎にポートの High/Low を切り替えることで、パルス出力を行います。

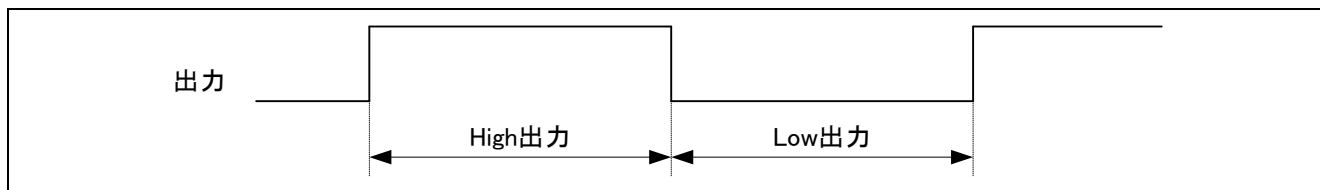


図 2.17 トグル出力

2.10.2 使用機能説明

表 2.9に使用端子及び関連レジスタの機能割り付けを示します。

表 2.9 ATU-VI機能割り付け

使用端子		機能
端子	P30_0	設定されたレベルのパルスを出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ C レジスタ	TIORC0	タイマ C の機能を設定します。
	TIERC0	インプットキャプチャ/コンペアマッチ割り込みの許可/禁止を設定します。
	TSRC0	インプットキャプチャ/コンペアマッチ発生時にフラグがセットされます。
	TSCRC0	インプットキャプチャ/コンペアマッチのフラグをクリアします。
	GRC00	コンペアマッチの周期を設定します。
	TSTRC	タイマ C 各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR11_0	P11_0 端子の入出力方向と、出力レベルを設定します。
INTC レジスタ	EIBD104	IMIC00 のコンペアマッチ割り込みのバインド先を設定します。
	EIC104	割り込みベクタ方式と割り込み優先度を設定します。

2.10.3 動作説明

図 2.18に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってパルス出力を行います。タイマカウンタ TCNTC0 とコンペアマッチ用レジスタ GRC00 とのコンペアマッチ発生時、GRC00 に自身を加算します。

本動作例では GRC00 の値は常に一定に増加するので、一定の High/Low 幅を持つパルスが出力されます。

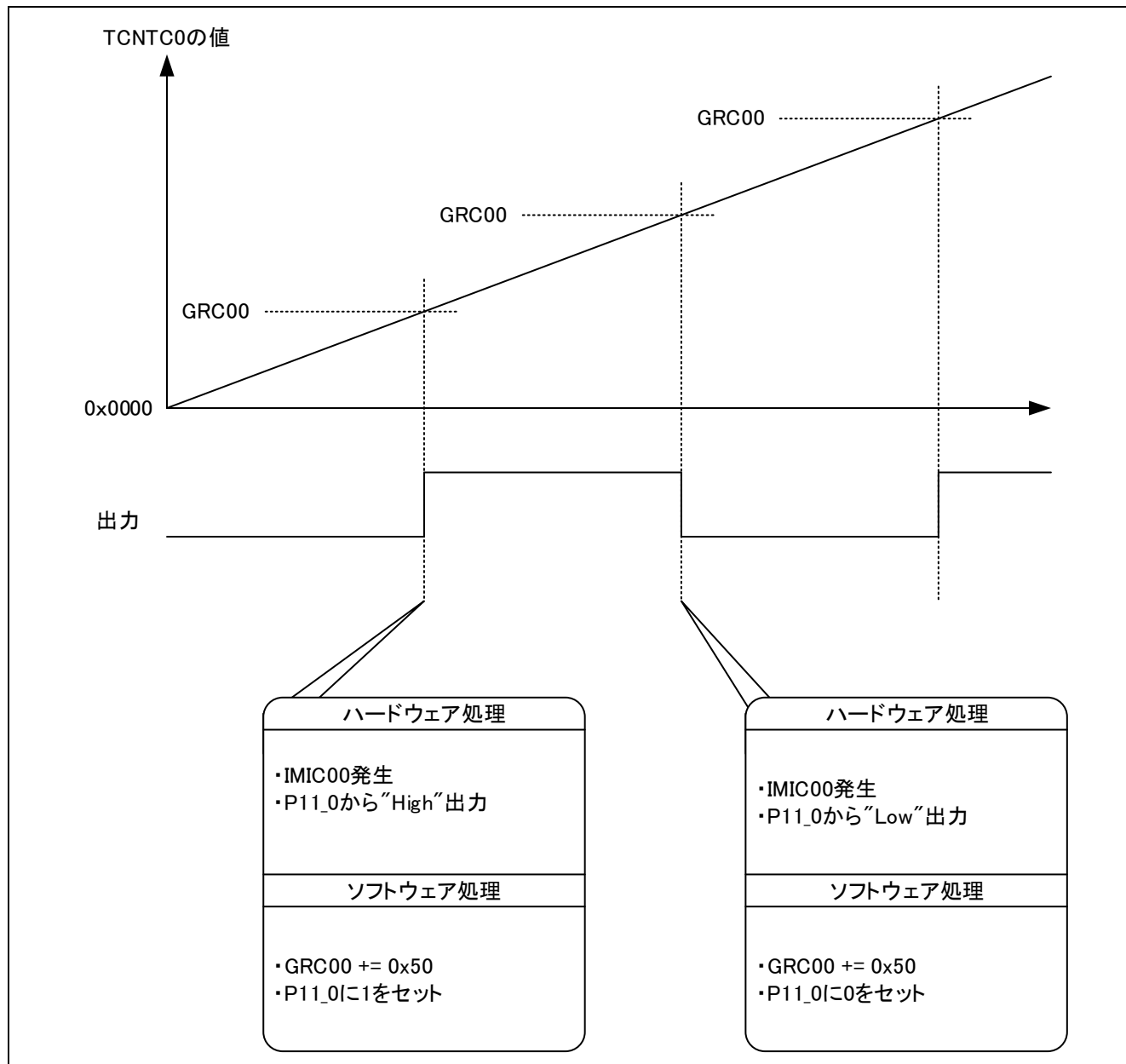


図 2.18 パルス出力動作原理

2.10.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P30_0) を出力ポートに設定します。
ATU 設定	atu_init	タイマ C の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
出力の切り替えルーチン	eiint104	IMFC00 によって起動し、P30_0 の出力レベルの切り替え、および再コンペアマッチへの処理を行います

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ C 及びプリスケアラのカウント動作を許可します。	0x09	
PCR11_0	ポート P11_0 端子を汎用出力に設定、および出力初期値を Low に設定します。	0x00000000	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TIORC0	GRC00 によるコンペアマッチ及び、コンペアマッチ発生時の動作を設定します。	0x0003	
TIERC0	GRC00 に対応するコンペアマッチ割り込みを許可します。	0x0001	
GRC00	TCNTC0 に対応するコンペアマッチの値を設定します。	0x00000050	
TSTRC	サブブロック 0 のカウントの動作の許可を設定します。	0x01	
EIBD104	GRC00 によるコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC104	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRC0	GRC00 によるコンペアマッチのフラグをクリアします。	0x0001	出力の切り替えルーチン
GRC00	TCNTC0 に対応するコンペアマッチの値を更新します。	+=0x00000050	
P11	ポート P11_0 の出力値を設定します。	Low 出力 : 0x00000000 High 出力 : 0x00000001	

2.11 動作例 10 ワンショットパルス出力（オフセット付） [タイマ C]

2.11.1 概要

図 2.19に示すように、外部信号の立ち上がりに同期してオフセット付きワンショットパルスを出力します。本動作例では、オフセット時間及びパルス幅は、以下に示す範囲で可変可能です。

$3.3\mu\text{s}$ （パルス設定ルーチン実行時間） < オフセット時間
 < 100ns （プリスケアラ出力周期設定値） $\times 0\text{x}\text{FFFFFF}$ （タイマ C カウンタ最大値）

100ns （プリスケアラ出力周期設定値） $\leq$ パルス幅
 < 100ns （プリスケアラ出力周期設定値） $\times 0\text{x}\text{FFFFFF}$ （タイマ C カウンタ最大値）

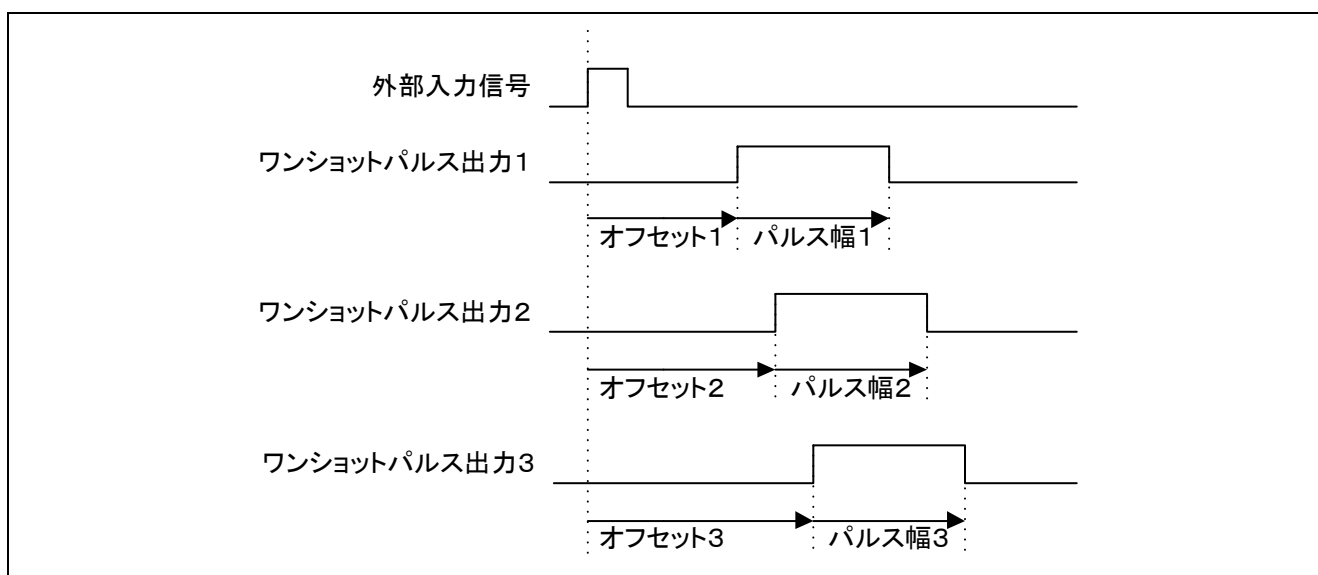


図 2.19 オフセット付ワンショットパルス出力

2.11.2 使用機能説明

表 2.10に使用端子及び関連レジスタの機能割り付けを示します。

表 2.10 ATU-VI機能割り付け

使用端子		機能
端子	TIOC20	外部信号を入力します。
	TIOC21	ワンショットパルス 1 を出力します。
	TIOC22	ワンショットパルス 2 を出力します。
	TIOC23	ワンショットパルス 3 を出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR3	プリスケアラ 3 の分周比を設定します。
タイマ C レジスタ	TIORC2	タイマ C の入出力機能を設定します。
	TIERC2	インプットキャプチャ/コンペアマッチ割り込みの許可/禁止を設定します。
	TCRC2	強制コンペアマッチの実施、クロックバスを設定します。
	TSRC2	インプットキャプチャ/コンペアマッチ発生時にフラグがセットされます。
	TSCRC2	インプットキャプチャ/コンペアマッチのフラグをクリアします。
	GRC20	インプットキャプチャした値が格納されます。
	OCRC21, OCRC22, OCRC23	ワンショットパルスの出力開始タイミングを設定します。
	GRC21, GRC22, GRC23	ワンショットパルスの出力終了タイミングを設定します。
PORT レジスタ	TSTRC	タイマ C 各サブブロックのカウンタの動作を設定します。
	PCR20_0, PCR20_1, PCR20_2, PCR20_4	ポート P20_0, P20_1, P20_2, P20_4 の端子機能を設定します。
INTC レジスタ	EIBD112	IMIC20 のインプットキャプチャ割り込みをのバインド先を設定します。
	EIC112	割り込みベクタ方式と割り込み優先度を設定します。

2.11.3 動作説明

図 2.20に本動作例の動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってワンショットパルス出力が行われます。

チャンネル毎の OCRC レジスタ、GRC レジスタに希望の値を設定することにより、チャンネル毎に異なったオフセット時間、パルス幅を設定可能です。また、パルスのアクティブレベルはハイアクティブ、ロウアクティブを選択可能で、本動作例ではロウアクティブの設定を行っています。

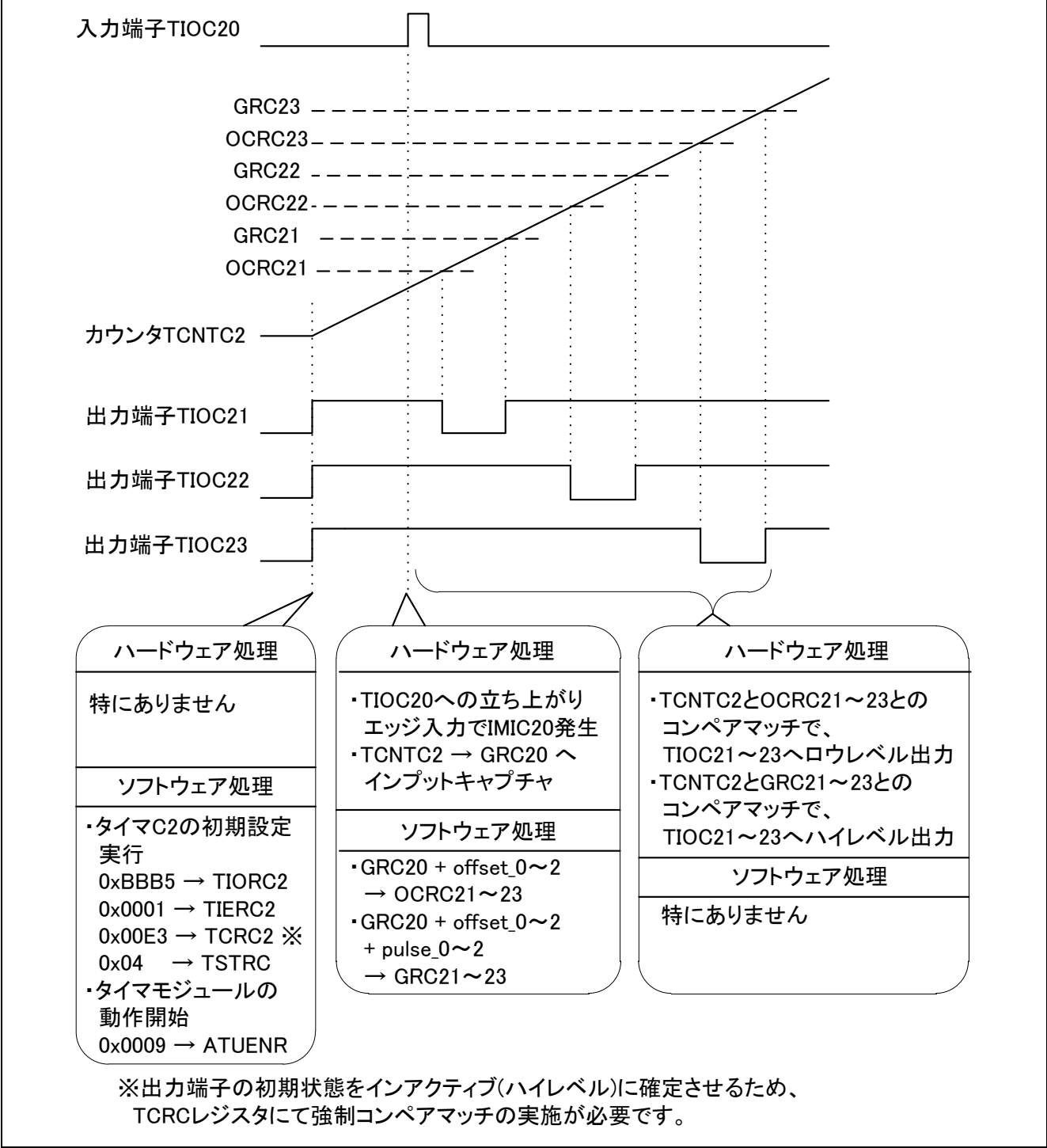


図 2.20 ワンショットパルス出力動作原理

2.11.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P33_0~P33_3) の設定を行います。
ATU 設定	atu_init	タイマ C の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
パルス設定ルーチン	eiint112	IMFC20 によって起動し、出力するワンショットパルスのオフセット時間とパルス幅を設定します。

使用マクロ説明

ラベル名	機能	設定値	使用モジュール名
offset_0	TIOC21 に出力するパルスのオフセット時間を設定します。	0x00000064	パルス設定ルーチン
offset_1	TIOC22 に出力するパルスのオフセット時間を設定します。	0x000000C8	パルス設定ルーチン
offset_2	TIOC23 に出力するパルスのオフセット時間を設定します。	0x0000012C	パルス設定ルーチン
pulse_0	TIOC21 に出力するパルスのパルス幅を設定します。	0x000000C8	パルス設定ルーチン
pulse_1	TIOC22 に出力するパルスのパルス幅を設定します。	0x000000C8	パルス設定ルーチン
pulse_2	TIOC23 に出力するパルスのパルス幅を設定します。	0x000000C8	パルス設定ルーチン

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ C 及びプリスケアラのカウント動作を許可します。	0x09	
PCR20_0	ポート P20_0 端子を TIOC20 入力に設定します。	0x00000059	ポート設定
PCR20_1, PCR20_2, PCR20_4	ポート P20_1, P20_2, P20_4 端子を TIOC21, TIOC22, TIOC23 出力に設定します。	0x00000049	
PSCR3	プリスケアラ 3 の分周比を 4 に設定します。	0x0003	ATU 設定
TIORC2	TIOC20 への立ち上がりエッジ入力力でインプット キャプチャ、TIOC21, 22, 23 をワンショットパルス 出力モード(アクティブロウ)に設定します。	0xBBB5	
TIERC2	TIOC20 のインプットキャプチャ割り込みを許可 します。	0x0001	
TCRC2	ワンショットパルス出力端子の初期状態をイン アクティブ(ハイレベル)に確定させるため、 GRC21, GRC22, GRC23 に対する強制コンペア マッチを実施します。PWM モードを禁止しま す。カウントクロックにクロックバス 3 を選択し ます。	0x00E3	
TSCRC2	ステータスレジスタをクリアします。	0x0F1F	
TSTRC	サブブロック 2 のカウント動作を許可します。	0x0004	
EIBD112	TIOC20 に対応するインプットキャプチャ割り込 み IMIC20 を PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC112	テーブル参照方式、割り込み優先度 0 を設定しま す。	0x0040	
OCRC21	TIOC21 端子から出力されるワンショットパルス のオフセット時間を、10us に設定します。	GRC20 + offset_0(0x00000064)	パルス設定 ルーチン
OCRC22	TIOC22 端子から出力されるワンショットパルス のオフセット時間を、20us に設定します。	GRC20 + offset_1(0x000000C8)	
OCRC23	TIOC23 端子から出力されるワンショットパルス のオフセット時間を、30us に設定します。	GRC20 + offset_2(0x0000012C)	
GRC21	TIOC21 端子から出力されるワンショットパルス のパルス幅を、20us に設定します。	GRC20 + offset_0(0x00000064) + pulse_0(0x000000C8)	
GRC22	TIOC22 端子から出力されるワンショットパルス のパルス幅を、20us に設定します。	GRC20 + offset_1(0x000000C8) + pulse_1(0x000000C8)	
GRC23	TIOC23 端子から出力されるワンショットパルス のパルス幅を、20us に設定します。	GRC20 + offset_2(0x0000012C) + pulse_2(0x000000C8)	
TSCRC2	インプットキャプチャ発生 of フラグをクリアし ます。	0x0001	

2.12 動作例 11 ワンショットパルス出力（オフセット付） [タイマ D]

2.12.1 概要

- 1) 図 2.21に示すように外部信号の立ち上がりに同期してワンショットパルスを出力します。オフセット、パルス幅は内部クロックカウンタ値を設定します。
- 2) 本動作例では、外部信号の立ち上がりからのオフセット及びパルス幅は以下に示す範囲で可変可能です。

$2.5\mu\text{s} < \text{オフセット} < 250\text{ns} (\text{プリスケアラ出力周期}) \times 65535$

$250\text{ns} (\text{プリスケアラ出力周期}) \leq \text{パルス幅} < 250\text{ns} (\text{プリスケアラ出力周期}) \times 65535$

注：オフセットは外部信号の周期より小さく、オフセット設定ルーチンの実行時間(約 $2.5\mu\text{s}$)より大きいこと。

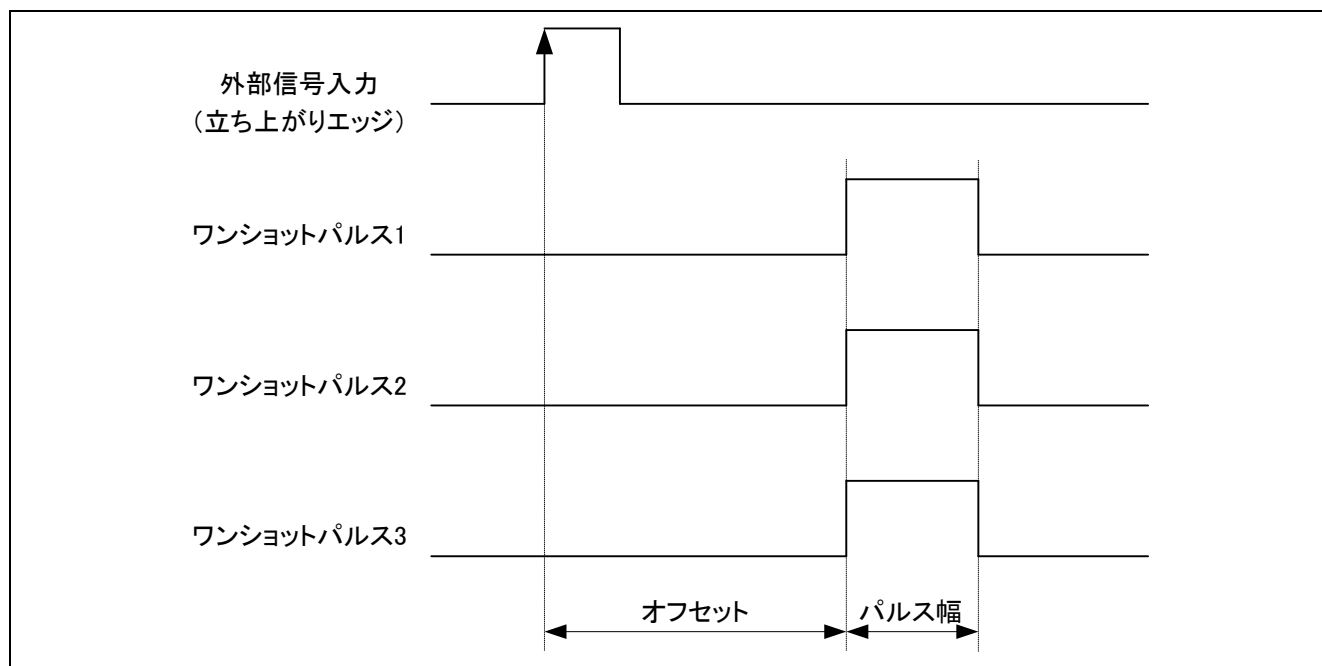


図 2.21 ワンショットパルス出力

2.12.2 使用機能説明

表 2.11に使用端子及び関連レジスタの機能割り付けを示します。

表 2.11 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	開始用の外部信号を入力します。
	TOD00B~02B	ワンショットパルスを出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TIOR1A	キャプチャする外部入力のエッジの向きを設定します。
	TCR3A	イベント出力 2A の拡張設定を行います。
	TSRA	外部入力のインプットキャプチャが発生した場合、フラグがセットされます。
	TSCRA	インプットキャプチャ発生フラグをクリアします。
	TIERA	インプットキャプチャ割り込みの設定を行います。
タイマ D レジスタ	OSBRD0	タイマ A からのトリガ信号により、タイマカウンタ TCNT1D0 の値をキャプチャします。
	TIOR1D0	OCR1D00 に対応するコンペアマッチの許可、および発生時の動作の設定を行います。
	DCRD0	ダウンカウンタの開始、停止条件を設定します。
	TSRD0	コンペアマッチ及び、オーバー、アンダー両フローが発生した場合、フラグがセットされます。
	TSCRD0	タイマ D のフラグをクリアします。
	TSTRD	タイマ D のサブブロックのカウント動作を設定します。
	OCR1D00~02	タイマ D のアウトプットコンペアレジスタです。
	DCNTD00~02	タイマ D のダウンカウンタです。
INTC レジスタ	EIBD86	TIA00 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC86	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR23_0	ポート P23_0 端子の機能を設定します。
	PCR22_7, PCR22_6, PCR22_9	ポート P22_7, P22_6, P22_9 端子の機能を設定します。

2.12.3 動作説明

図 2.22に動作原理を示します。図に示すように RH850/U2Bx のハードウェア及びソフトウェアの処理によりワンショットパルスを出力します。タイマに対する3つのコンペアレジスタ設定と、ダウンカウンタ長設定を行うことで、それぞれ異なった波形のワンショットパルスを生成します。

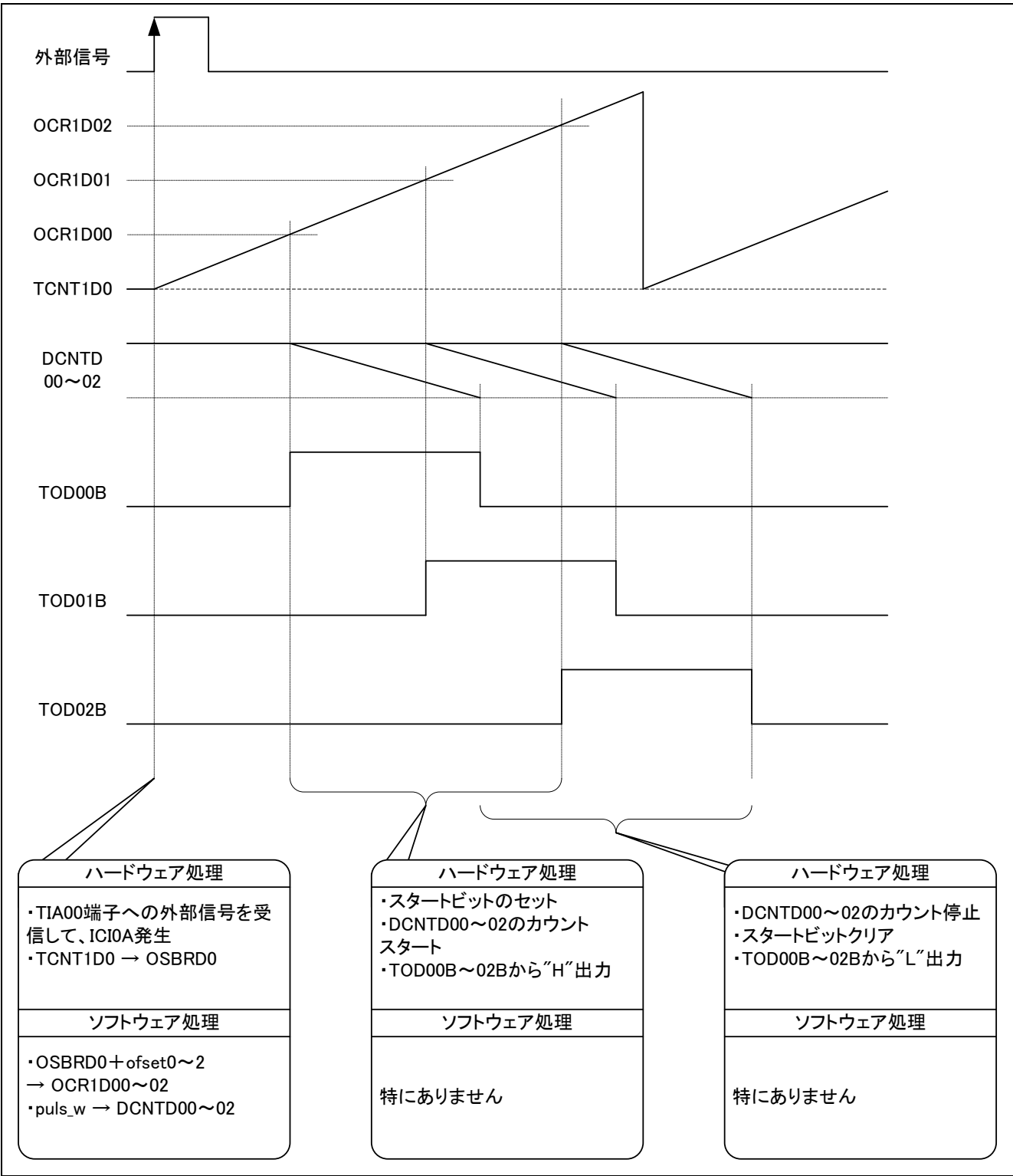


図 2.22 ワンショットパルス出力動作原理

2.12.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0,P22_4,P22_5,P22_7) の設定を行います。
ATU 設定	atu_init	タイマ A,D の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
ワンショット パルス出力ルーチン	eiint86	ICFA0 によって起動し、オフセット及びパルス幅を設定し、ワンショットパルスを出力します。

使用定数の説明

ラベル名	機能	データ長	使用モジュール名
offset0~2	ワンショットパルスのオフセットに相当するタイマ値を設定します。オフセットは以下の式で求められます。 オフセット(ns)=タイマ値×非変調低速周辺クロック周期 40MHz 動作時 25ns)×10(プリスケアラの分周比)	unsigned short	ワンショット パルス出力
puls_w	ワンショットパルスのパルス幅に相当するタイマ値を設定します。パルス幅は以下の式で求められます。 パルス幅(ns)=タイマ値×非変調低速周辺クロック周期× 10(プリスケアラの分周比)	unsigned short	

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A,D 及びプリスケアラのカウント動作を許可します。	0x13	
PCR23_0	P23_0 端子を TIA00 に設定します。	0x00000058	ポート設定
PCR22_7, PCR22_6, PCR22_9	P22_7, P22_6, P22_9 を TOD00B, 01B, 02B に設定します。	0x0000004B	
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR3A	イベント出力 2A を、TIA0 の入力エッジに設定します。	0x8001	
TIOR1A	TIA0 の立ち上がりエッジで ICRA0 ヘインプットキャプチャするように設定します。	0x0001	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
TIERA	TIA00 インプットキャプチャ割り込みを許可に設定します。	0x0001	
TIOR1D0	タイマ D の OCR1D00~02 をコンペアマッチ要因に設定します。	0x0153F	
DCRD0	OCR1D00~02 のコンペアマッチをダウンカウントスタートトリガに設定します。	0x0222	
TSCRD0	タイマ D のフラグをクリアします。	0x3FFF	
TSTRD	タイマ D のサブブロック 0 の動作を許可します。	0x0001	
EIBD86	TIA00 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC86	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRA	タイマ A のインプットキャプチャフラグをクリアします。	0x0001	ワンショット パルス出力 ルーチン
OCR1D00~02	ワンショットパルスのオフセットを設定します。	OSBRD0 + offset0~2	
OSBRD0	TIA00 のインプットキャプチャで TCNT1D0 の値が転送されます。	—	
DCNTD00~02	ワンショットパルスのパルス幅を設定します。	Puls_w	

2.13 動作例 12 ワンショットパルス出力（オフセット、ターミネート付） [タイマ D]

2.13.1 概要

- 1) 図 2.23に示すように外部信号の立ち上がり同期してワンショットパルスを出力します。オフセット、パルス幅は内部クロックカウント値を設定します。
- 2) DCRD レジスタへの設定により、パルス出力を強制的に終了しパルス幅を制御します。
- 3) 本動作例では、外部信号の立ち上がりからのオフセット及びパルス幅は以下に示す範囲で可変可能です。

$$3.5\mu\text{s} < \text{オフセット} < 250\text{ns} (\text{プリスケアラ出力周期}) \times 65535$$

$$250\text{ns} (\text{プリスケアラ出力周期}) \leq \text{パルス幅} < 250\text{ns} (\text{プリスケアラ出力周期}) \times 65535$$

注：オフセットは外部信号の周期より小さく、オフセット設定ルーチンの実行時間（約 $3.5\mu\text{s}$ ）より大きいこと。

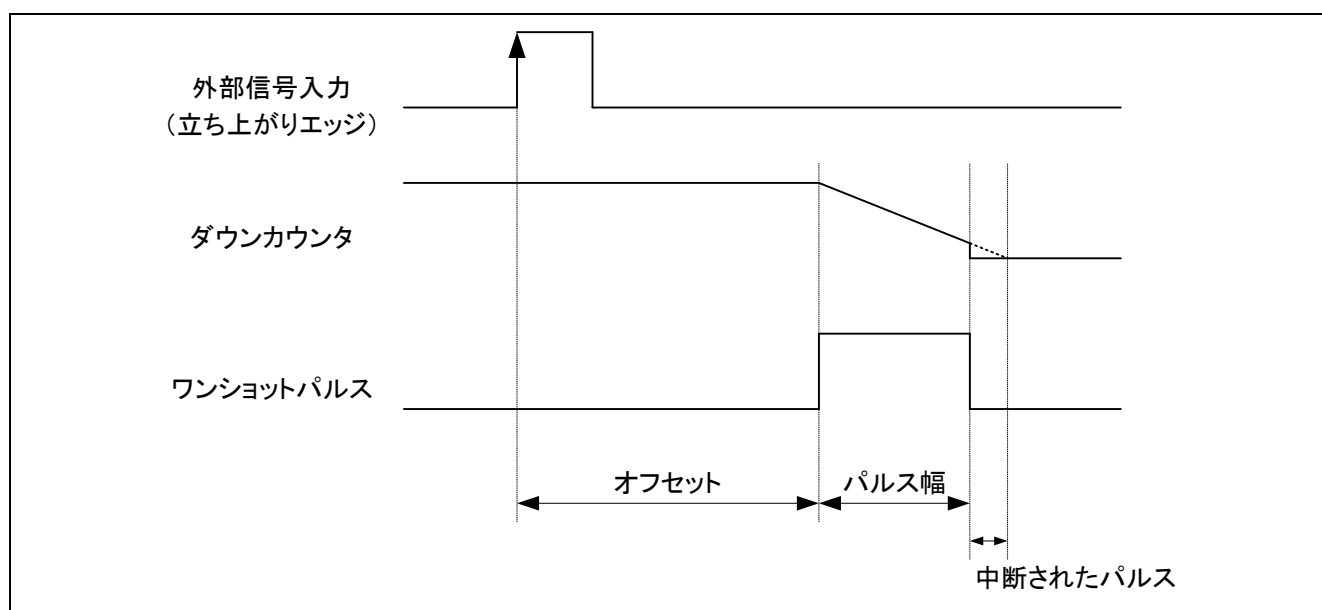


図 2.23 ワンショットパルス出力

2.13.2 使用機能説明

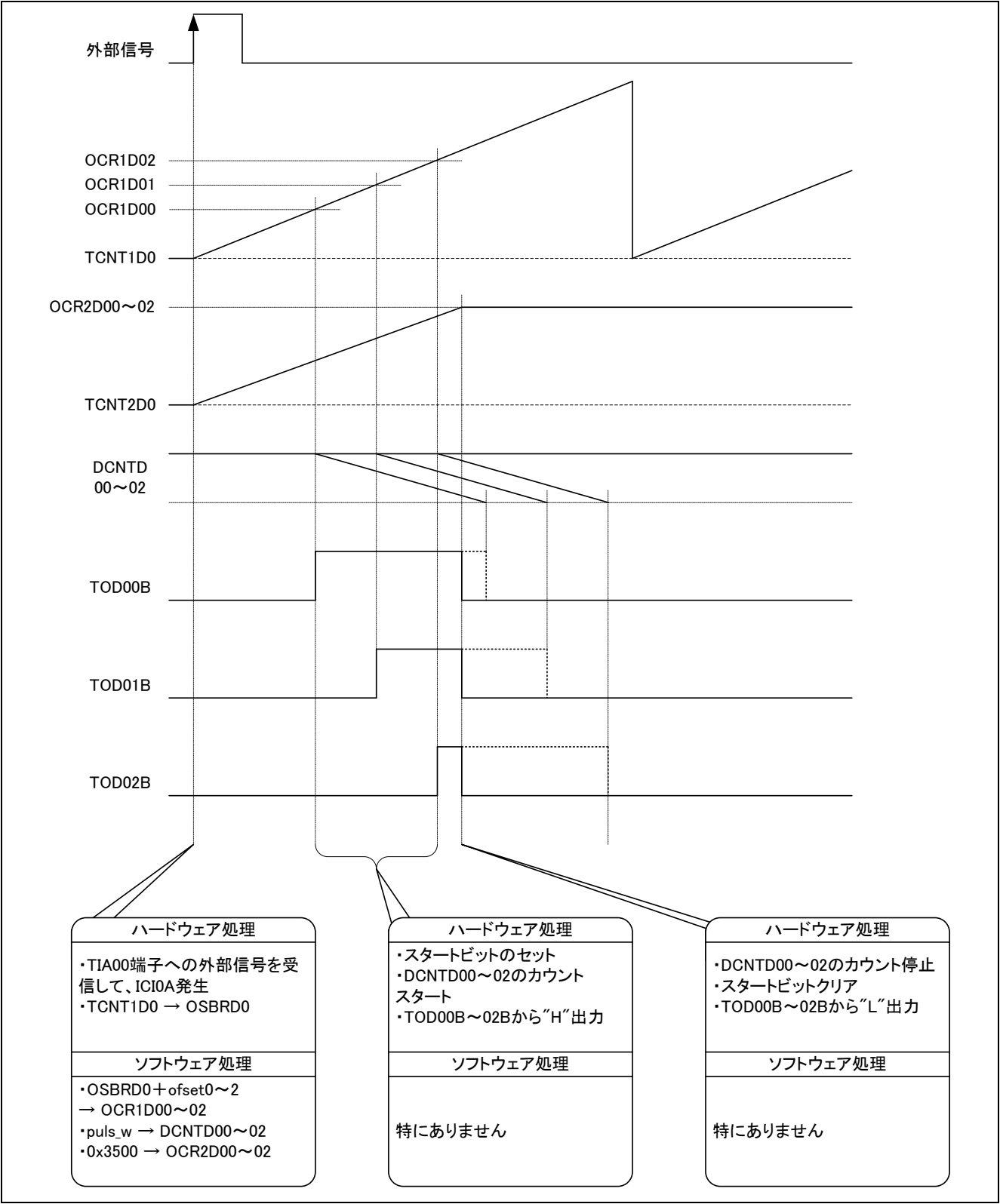
表 2.12に使用端子及び関連レジスタの機能割り付けを示します。

表 2.12 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	開始用の外部信号を入力します。
	TOD00~02B	ワンショットパルスを出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TIOR1A	キャプチャする外部入力のエッジの向きを設定する。
	TCR3A	イベント出力 2A の拡張設定を行います。
	TSRA	外部入力のインプットキャプチャが発生した場合、フラグがセットされます。
	TSCRA	インプットキャプチャ発生フラグをクリアします。
	TIERA	インプットキャプチャ割り込みの設定を行います。
タイマ D レジスタ	OSBRD0	タイマ A からのトリガ信号により、タイマカウンタ TCNT1D0 の値をキャプチャします。
	TIOR1D0	OCR1D00~02 に対応するコンペアマッチの許可、および発生時の動作の設定を行います。
	TIOR2D0	OCR2D00~02 の機能の設定を行います。
	DCRD0	ダウンカウンタのスタート/ストップ条件を設定します。
	OCR1D00~02	タイマ D のアウトプットコンペアレジスタです。
	OCR2D00~02	タイマ D のアウトプットコンペアレジスタです。
	DCNTD00~02	タイマ D のダウンカウンタです。
	TSRD0	タイマ D のコンペアマッチ及び、オーバー、アンダー両フローが発生した場合、フラグがセットされます。
	TSCRD0	タイマ D のフラグをクリアします。
	TSTRD	タイマ D のサブブロックのカウント動作を設定します。
INTC レジスタ	EIBD86	TIA00 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC86	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR23_0	ポート P23_0 端子の機能を設定します。
	PCR22_7, PCR22_6, PCR22_9	ポート P22_7, P22_6, P22_9 端子の機能を設定します。

2.13.3 動作説明

図 2.24に動作原理を示します。図に示すように RH850/U2Bx のハードウェア及びソフトウェアの処理によりワンショットパルスを出力します。ダウンカウンタの長さを調整することで、ワンショットパルス出力の強制終了（Low レベル出力）までの期間を設定します。



2.13.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0,P22_4,P22_5,P22_7) の設定を行います。
ATU 設定	atu_init	タイマ A,D の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
ワンショットパルス出力	eiint86	ICFA0 によって起動し、オフセット期間、ターミネート期間、およびパルス幅を設定し、ワンショットパルスを出力します。

使用定数の説明

ラベル名	機能	データ長	使用モジュール名
Ofset0~2	ワンショットパルスのオフセットに相当するタイマ値を設定します。オフセットは以下の式で求められます。 オフセット(ns)=タイマ値×非変調低速周辺クロック (40MHz 動作時 25ns)×10(プリスケアラの分周比)	unsigned short	ワンショットパルス出力
Puls_w	ワンショットパルスのパルス幅に相当するタイマ値を設定します。パルス幅は以下の式で求められます。 パルス幅(ns)=タイマ値×非変調低速周辺クロック×10(プリスケアラの分周比)	unsigned short	

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A,D 及びプリスケアラのカウント動作を許可します。	0x13	
PCR23_0	P23_0 端子を TIA00 に設定します。	0x00000058	ポート設定
PCR22_7, PCR22_6, PCR22_9	P22_7, P22_6, P22_9 を TOD00B, 01B, 02B に設定します。	0x0000004B	
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR3A	イベント出力 2A を、TIA0 の入力エッジに設定します。	0x8001	
TIOR1A	TIA0 の立ち上がりエッジで ICRA0 ヘインプットキャプチャするように設定します。	0x0001	
TSCRA	タイマ A のフラグをクリアします。	0x80FF	
TIERA	TIA00 インプットキャプチャ割り込みを許可に設定します。	0x0001	
TIOR1D0	TCNT1D0 と OCR1D00~02 のコンペアマッチを許可します。	0x153F	
TIOR2D0	TCNT2D0 と OCR2D00~02 のコンペアマッチを許可します。	0x0333	
DCRD0	OCR1D00~02 のコンペアマッチをダウンカウントスタートトリガに、OCR2D00~02 のコンペアマッチをダウンカウントストップトリガに、それぞれ設定します。	0x0333	
TSCRD0	タイマ D のフラグをクリアします。	0x3FFF	
TSTRD	タイマ D のサブブロック 0 の動作を許可します。	0x0001	
EIBD86	TIA00 のインプットキャプチャ割り込みを CPU1 にバインドします。	0x00000000	
EIC86	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRA	タイマ A のインプットキャプチャフラグをクリアします。	0x0001	ワンショット パルス出力
OCR1D00~02	ワンショットパルスのオフセットを設定します。	OSBRD0 + offset0~2	
OCR2D00~02	ワンショットパルスのターミネートまでの期間を設定します。	OSBRD0 + 0x3500	
OSBRD0	TIA0 のインプットキャプチャで TCNT1D0 の値が転送されます。	—	
DCNTD00~02	ワンショットパルスのパルス幅を設定します。	puls_w	

2.14 動作例 13 PWM 波形出力 [タイマ E]

概要図 2.25に示すように、デューティ及び周期を変化できるパルスを出力します。タイマ E のサイクルレジスタとデューティレジスタの設定を行うことで、パルス幅を設定します。

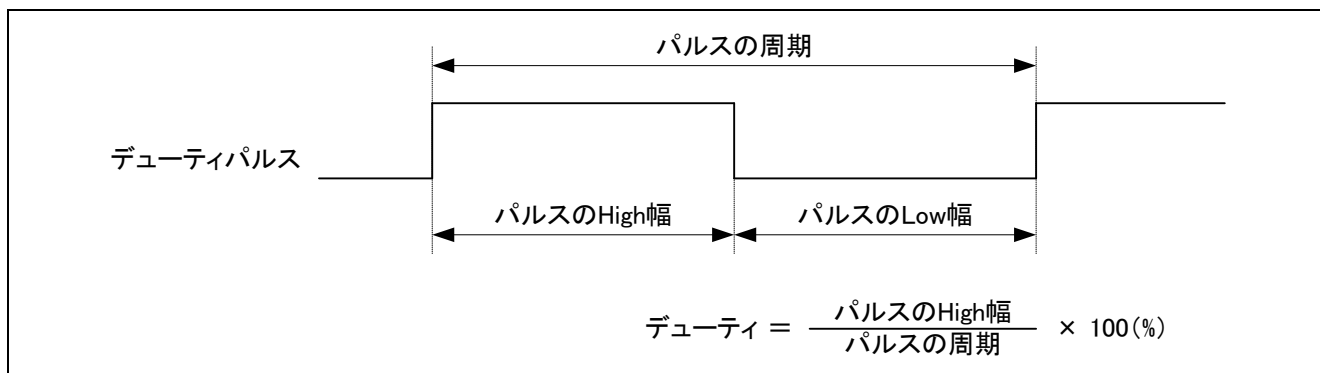


図 2.25 PWM 出力の概要図

2.14.1 使用機能説明

表 2.13に使用端子及び関連レジスタの機能割り付けを示します。

表 2.13 ATU-VI機能割り付け

使用端子		機能
端子	TOE00	PWM 波形を出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ E レジスタ	DTRE00	デューティレジスタの値を設定します。
	DRLDE00	デューティリロードレジスタの値を設定します。
	CYLRE00	サイクルレジスタの値を設定します。
	CRLDE00	サイクルリロードレジスタの値を設定します。
	RLDCRE0	DTRE のリロード機能を有効に設定します。
	TIERE0	サイクルマッチ割り込みを設定します。
	TSCRE0	タイマ E のフラグをクリアします。
	TSTRE	タイマ E 各サブブロックのカウンタの動作を設定します。
	SSTRE0	タイマ E サブブロック 0 のカウンタ動作を許可します。
PORT レジスタ	PCR00_4	端子機能を設定します。
INTC レジスタ	EIBD212	サイクルマッチ割り込みのバインド先を指定します。
	EIC212	割り込みベクタ方式と割り込み優先度を設定します。

2.14.2 動作説明

図 2.26に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって PWM 波形を出力します。コンペアマッチの度にデューティリロードレジスタの値を更新することで、PWM 波形の Duty 比を変化させています。

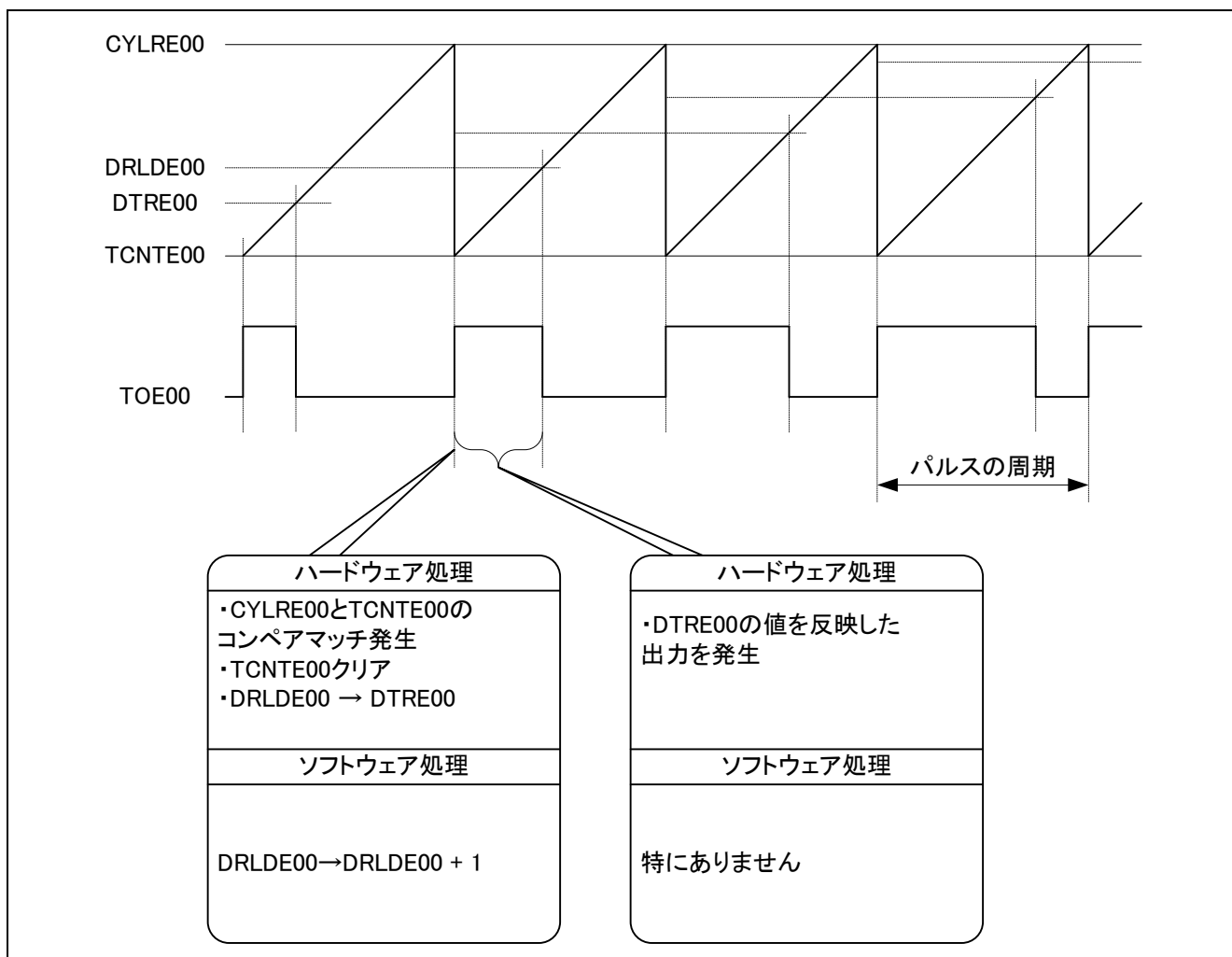


図 2.26 PWM 出力動作原理

2.14.3 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_4) の設定を行います。
ATU 設定	atu_init	タイマ E の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
サイクルマッチ 割り込み	eiint212	CMFE00 によって起動し、DRLDE00 の値を増減します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール名
up	サイクルマッチ割り込み発生時、デューティリロードレジスタの値が一定値以下/以上でセット/クリアされ、デューティリロードレジスタ値の増減方向を設定するフラグになります。	unsigned char	サイクルマッチ 割り込み

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ E 及びプリスケアラのカウント動作を許可します。	0x21	
PCR00_4	P00_4 端子を TOE00 に設定します。	0x00000048	ポート設定
PSCR0	プリスケアラ 0 の分周比を 2 に設定します。	0x0001	ATU 設定
DTRE00	PWM 波形のデューティを設定します。	0x00000100	
DRLDE00	リロード用の PWM 波形のデューティを設定します。	0x00000100	
CYLR00	PWM 波形の周期を設定します。	0x00010000	
CRLDE00	リロード用の PWM 波形の周期を設定します。	0x00010000	
RLDCRE0	DTRE00 のリロード機能を有効に設定します。	0x01	
TIERE0	サイクルレジスタ 00 によるサイクルマッチ割り込みを許可します。	0x0001	
TSTRE	タイマ E サブブロック 0 の動作を許可します。	0x0001	
SSTRE0	タイマ E サブブロック 0 タイマカウンタ 00 の動作を許可します。	0x0001	割り込み設定
EIBD212	CMIE00C のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC212	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRE0	サイクルマッチ割り込みのフラグをクリアします。	0x0001	サイクル マッチ 割り込み
DRLDE00	リロード用の PWM 波形のデューティを設定します。	up フラグがセットされているとき +=0x00000100 up フラグがセットされていないとき -=0x00000100	

2.15 動作例 14 有効エッジ入力間隔 [タイマ F]

2.15.1 概要

図 2.27に示すように、設定回数の有効なエッジが入力されるまでの時間を計測します。タイマの動作モードを有効エッジ入力間隔計測に設定することで、有効エッジ数を設定します。

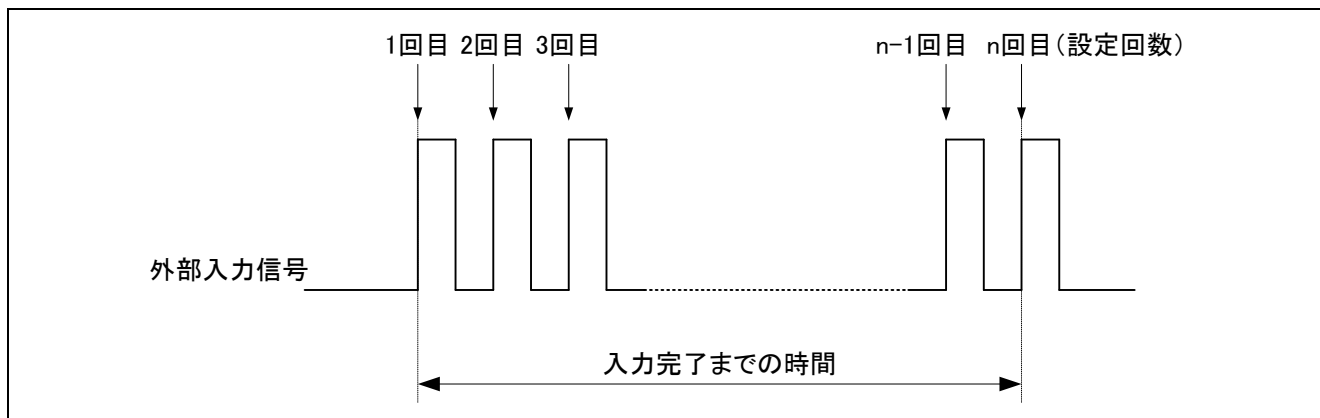


図 2.27 有効エッジ入力間隔のタイミング（立ち上がりエッジのカウント時）

2.15.2 使用機能説明

表 2.14に使用端子及び関連レジスタの機能割り付けを示します。

表 2.14 ATU-VI機能割り付け

使用端子		機能
端子	TIF0A	外部から信号を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ F レジスタ	TCR1F0	タイマ F 各サブブロックの動作を設定します。
	GRBF0	検出するエッジの回数を設定します。
	ECNTAF0	時間を計測します。
	ECNTBF0	有効な外部信号の回数を記録します。
	TIERF0	割り込みの許可/禁止を設定します。
	CDRF0	動作モードに応じたキャプチャ値が格納されます。
	TSRF0	タイマ F のフラグが格納されます。
	TSCRF0	タイマ F のフラグをクリアします。
	TSTRF	タイマ F 各サブブロックのカウンタの動作を設定します。
INTC レジスタ	EIBD252	ICIF0 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC252	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR00_6	端子機能を設定します。

2.15.3 動作説明

図 2.28に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって有効エッジ入力の時間を計測します。本例では検出するエッジの回数を5回に設定し、5回検出後にカウンタの値を変数に格納します。

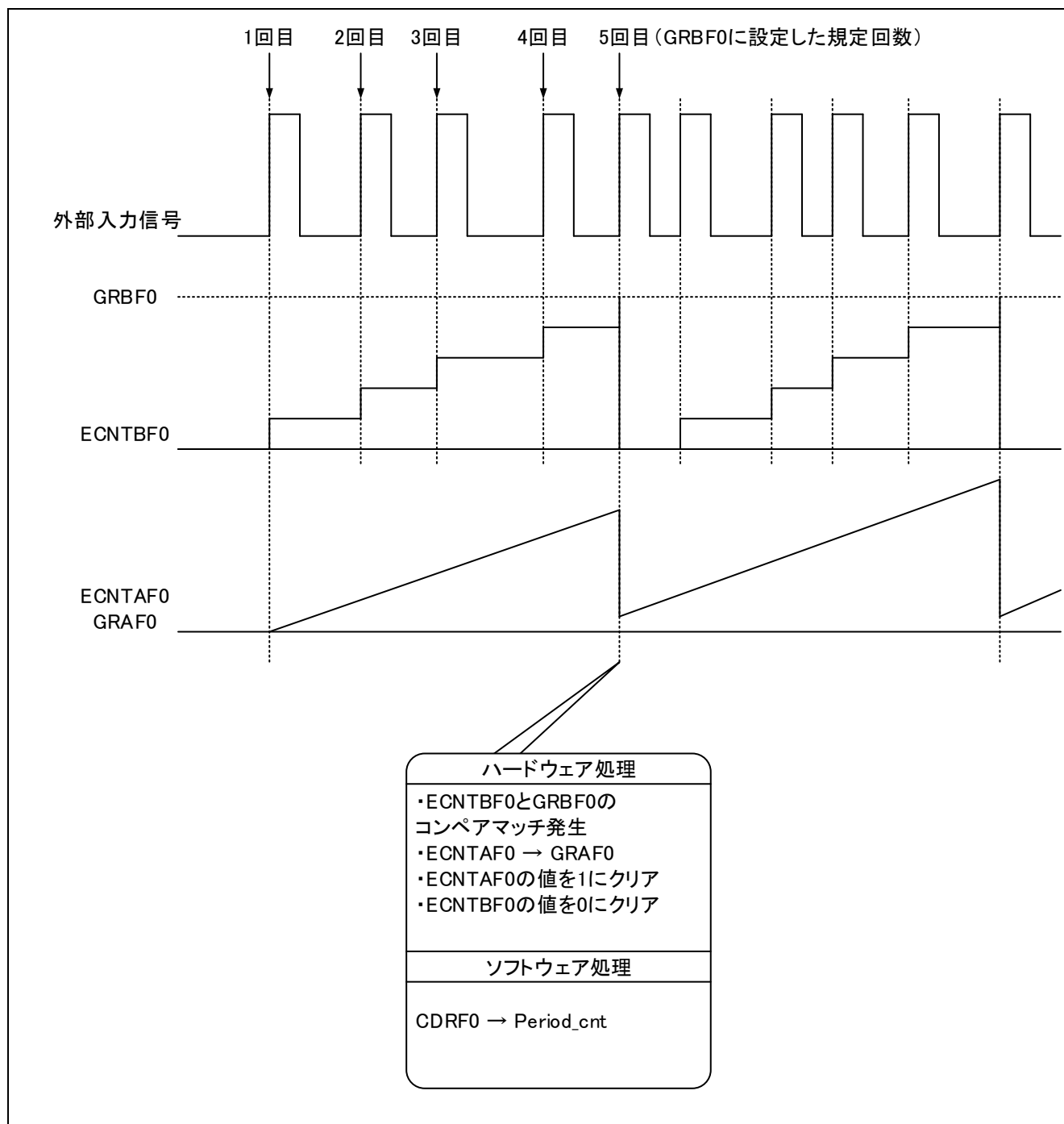


図 2.28 有効エッジ入力間隔計測動作原理

2.15.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_6) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
計測値の保存ルーチン	eiint252	計測した値を変数に保存します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
Period_cnt	計測した規定数のエッジ入力に要した期間を保存します。	unsigned long	計測値の保存ルーチン

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウンタ動作を許可します。	0x41	
PCR00_6	P00_6 端子を TIF0A に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1F0	サブブロック 0 を「クロックバス 0 でカウント」、「有効エッジ入力間隔計測」「計測エッジは立ち上がり」に設定します。	0x05	
GRBF0	検出するエッジの回数を 5 回に設定します。	0x0005	
ECNTBF0	外部入力の立ち上がりエッジの個数をカウントします。	0x0000	
TIERF0	インプットキャプチャ割り込みを許可に設定します。	0x01	
TSTRF	タイマ F サブブロック 0 のカウンタ動作を許可します。	0x00000001	
EIBD252	ICIF0 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC252	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
CDRF0	GRAF0 からキャプチャされた値が格納されます。	-	計測値の 保存ルーチン
TSCRF0	タイマ F のフラグをクリアします。	0x01	

2.16 動作例 15 一定時間内エッジカウント [タイマ F]

2.16.1 概要

図 2.29に示すように、一定時間内の有効な入力エッジの回数を記録します。タイマ F の動作モードは、一定期間内エッジカウントに設定します。

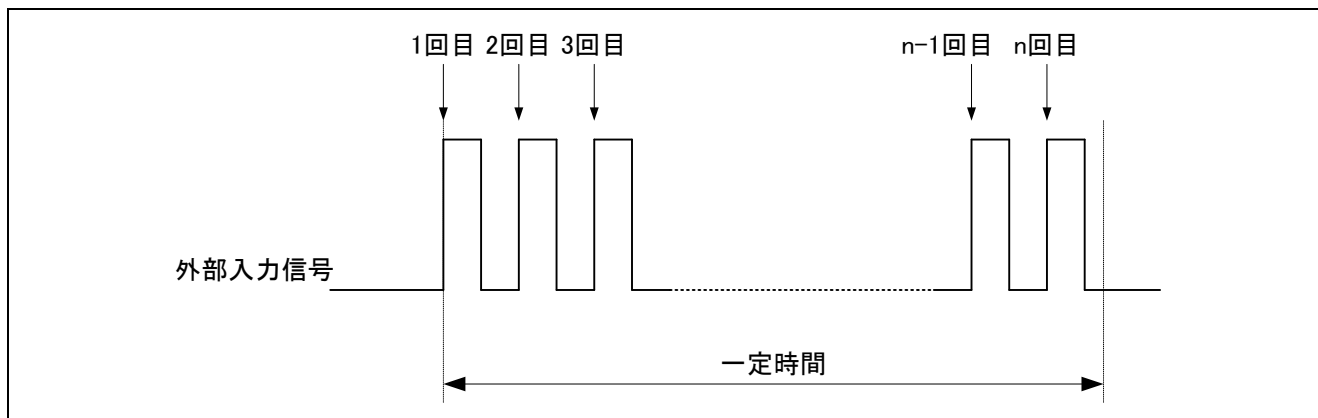


図 2.29 一定時間内エッジカウントの概要（立ち上がりエッジのカウント時）

2.16.2 使用機能説明

表 2.15に使用端子及び関連レジスタの機能割り付けを示します。

表 2.15 ATU-VI機能割り付け

使用端子		機能
端子	TIF0A	外部から信号を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	TCR1F0	タイマ F 各サブブロックの動作を設定します。
	GRAF0	エッジを検出する期間を設定します。
	ECNTAF0	TCRF で設定したクロックバスでアップカウントを行います。
	ECNTBF0	有効な外部信号の回数を記録します。
	CDRF0	動作モードに応じたキャプチャ値が格納されます。
	TIERF0	割り込みの許可/禁止を設定します。
	TSRF0	タイマ F のフラグが格納されます。
	TSCRF0	タイマ F のフラグをクリアします。
	TSTRF	タイマ F 各サブブロックのカウンタの動作を設定します。
INTC レジスタ	EIBD252	ICIF0 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC252	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR00_6	端子機能を設定します。

2.16.3 動作説明

図 2.30に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって一定時間内の有効エッジ入力回数を計測します。エッジ回数の計測期間は、時間計測カウンタレジスタで設定します。

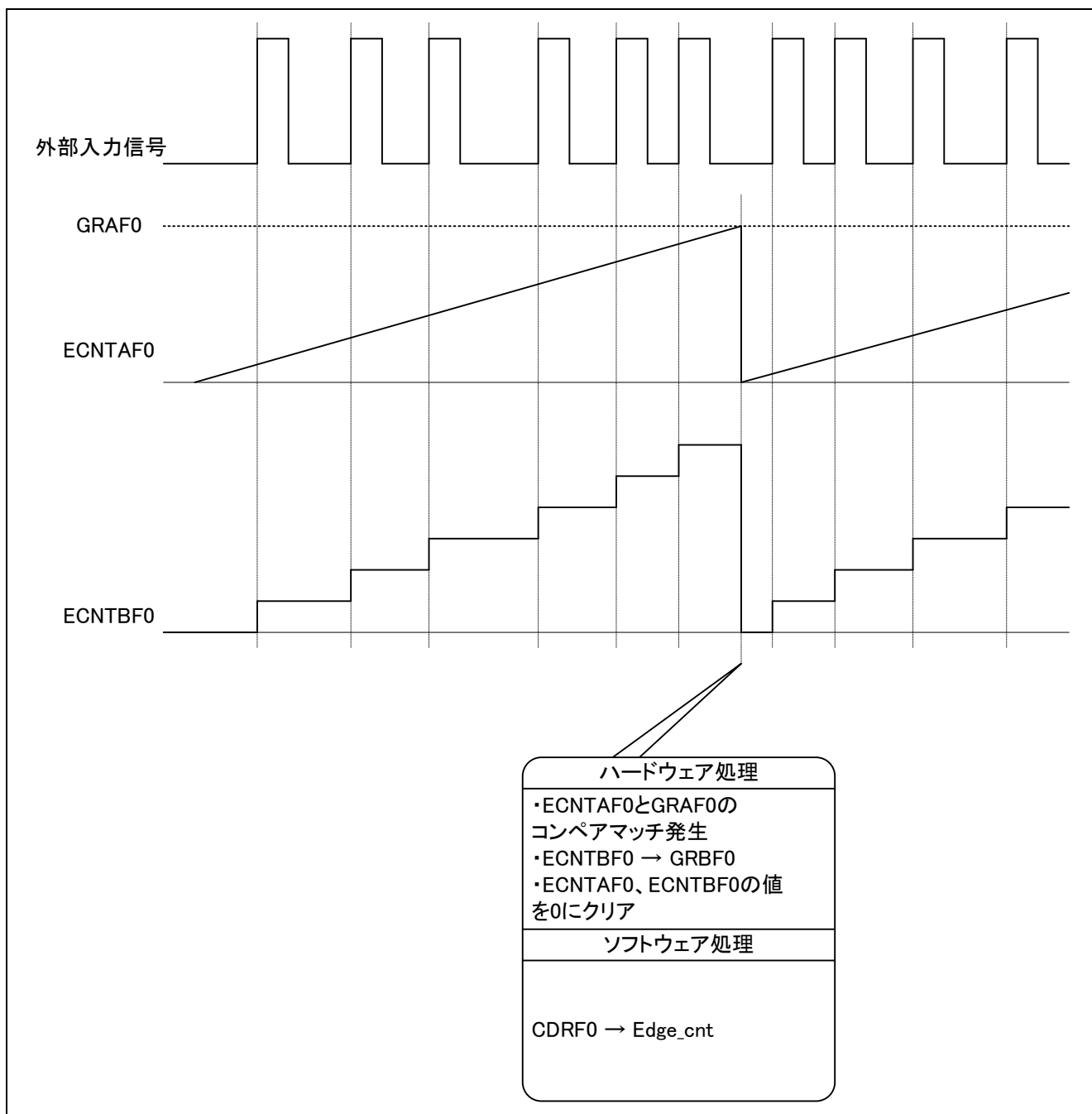


図 2.30 一定時間内エッジカウント動作原理

2.16.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_6) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
計測値の保存ルーチン	eiint252	計測した値を変数に保存します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
Edge_cnt	計測したエッジ数を保存します。	unsigned long	計測値の保存ルーチン

使用レジスタの設定

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウント動作を許可します。	0x41	
PCR00_6	PCR00_6 端子を TIF0A に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1F0	サブブロック 0 を「クロックバス 0 でカウント」、「一定期間内エッジカウント」「計測エッジは立ち上がり」に設定します。	0x01	
GRAF0	エッジを計測する期間を 0x50 カウントに設定します。	0x00000050	
TIERF0	インプットキャプチャ割り込みを許可に設定します。	0x01	
TSTRF	タイマ F サブブロック 0 のカウントをスタートさせる。	0x00000001	
EIBD252	ICIF0 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC252	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
CDRF0	GRBF0 からキャプチャされた値が格納されます。	-	計測値の 保存ルーチン
TSCRf0	インプットキャプチャ発生フラグをクリアします。	0x01	

2.17 動作例 16 入力 High/Low 期間計測 [タイマ F]

2.17.1 概要

図 2.31に示すように、入力パルス内規定回数内での High（または Low）レベル出力の時間を記録します。本動作例では、タイマ F の動作モードは入力 High/Low 期間計測モードに設定し、入力パルスの High 期間を計測対象とします。

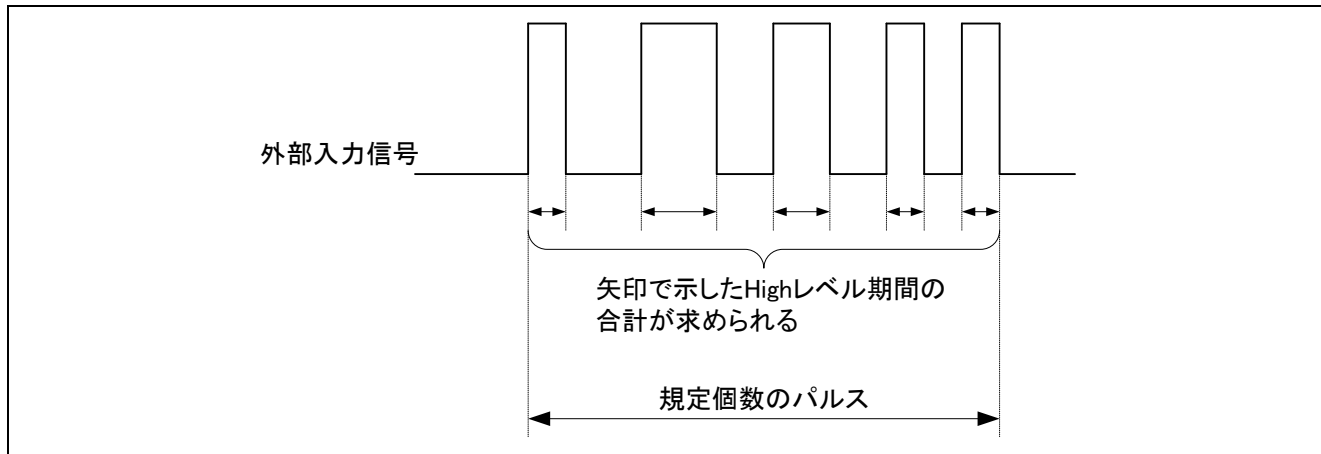


図 2.31 High/Low 期間計測の概要

2.17.2 使用機能説明

表 2.16に使用端子及び関連レジスタの機能割り付けを示します。

表 2.16 ATU-VI機能割り付け

使用端子		機能
端子	TIF0A	外部から信号を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	TCR1F0	タイマ F 各サブブロックの動作を設定します。
	GRBF0	検出するパルスの個数を設定します。
	ECNTAF0	設定したレベルが入力されている期間をカウントします。
	ECNTBF0	有効な外部信号の回数を記録します。
	CDRF0	動作モードに応じたキャプチャ値が格納されます。
	TIERF0	割り込みの許可/禁止を設定します。
	TSRF0	タイマ F のフラグが格納されます。
	TSCRF0	タイマ F のフラグをクリアします。
	TSTRF	タイマ F 各サブブロックのカウンタの動作を設定します。
INTC レジスタ	EIBD252	ICIF0 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC252	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR00_6	端子機能を設定します。

2.17.3 動作説明

図 2.32に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって一定時間内の有効エッジ入力の回数を計測します。入力 High/Low レベル期間計測モードでは、検出するパルスの回数を設定し、設定回数検出完了後にインプットキャプチャ割り込みを行います。この時のカウンタの値を用いることで期間計測します。

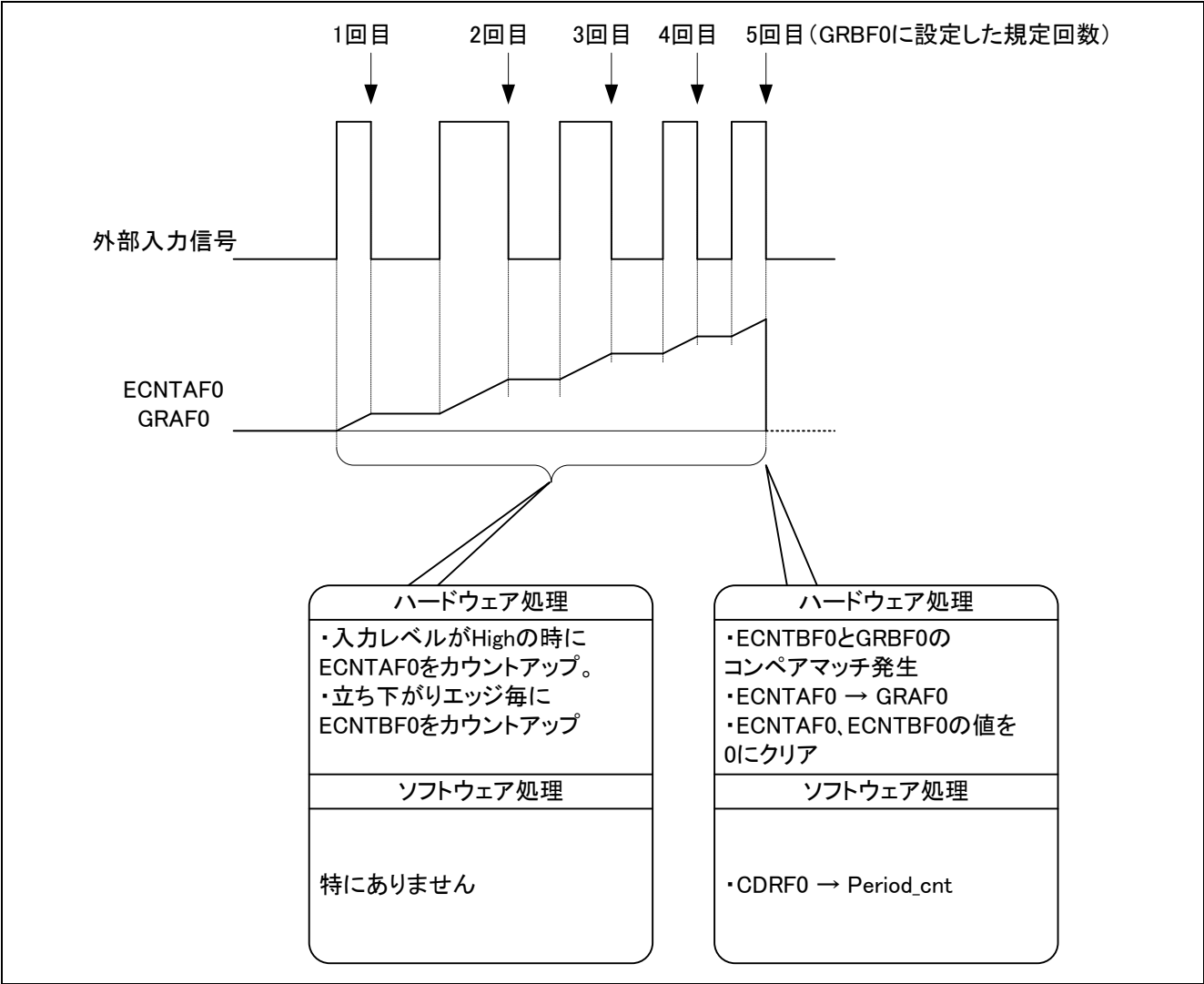


図 2.32 入力 High/Low 期間計測動作原理

2.17.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_6) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
計測値の保存ルーチン	eiint252	ICIF0 セットで割り込みを発生し、計測した値を変数で保存します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
Period_cnt	計測した High (または Low) 期間の合計値を保存します。	unsigned long	計測値の保存ルーチン

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウント動作を許可します。	0x41	
PCR00_6	P00_6 端子を TIF0A に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1F0	サブブロック 0 を「クロックバス 0 でカウント」、「入力 High/Low 期間計測」「計測期間は High」に設定します。	0x0A	
GRBF0	計測パルスの回数を 5 回に設定します。	0x0005	
TIERF0	インプットキャプチャ割り込みを許可に設定します。	0x01	
TSTRF	タイマ F サブブロック 0 のカウント動作を許可します。	0x00000001	
EIBD252	ICIF0 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC252	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
CDRF0	GRAF0 からキャプチャされた値が格納されます。	-	計測値の 保存ルーチン
TSCRf0	インプットキャプチャ発生フラグをクリアします。	0x01	

2.18 動作例 17 PWM 入力波形計測 [タイマ F]

2.18.1 概要

図 2.33に示すように、入力される一定回数の PWM 波形についてオフデューティと PWM サイクルを計測します。タイマ F の動作モードは、PWM 入力波形計測モードに設定します。

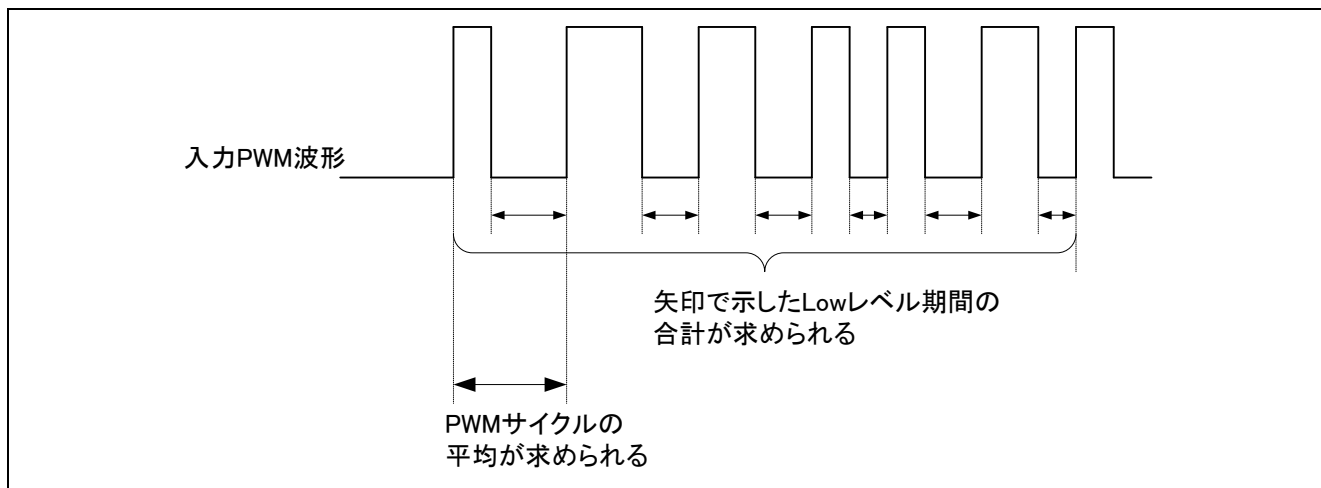


図 2.33 PWM 入力波形計測の概要

2.18.2 使用機能説明

表 2.17に使用端子及び関連レジスタの機能割り付けを示します。

表 2.17 ATU-VI機能割り付け

使用端子		機能
端子	TIF0A	外部から信号を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ F レジスタ	TCR1F0	タイマ F 各サブブロックの動作を設定します。
	GRBF0	検出するパルスの個数を設定します。
	ECNTAF0	設定したレベルが入力されている期間をカウントします。
	ECNTBF0	有効な外部信号の回数を記録します。
	ECNTCF0	外部入力のエッジの個数をカウントします。
	TSTRF	タイマ F 各サブブロックのカウンタの動作を設定します。
	TIERF0	割り込みの許可/禁止を設定します。
	TSRF0	タイマ F のフラグが格納されます。
	TSCRF0	タイマ F のフラグをクリアします。
	CDRF0	計測したオフデューティ値が格納されます。
	GRCF0	計測したサイクル値が格納されます。
INTC レジスタ	EIBD252	ICIF0 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC252	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR00_6	端子機能を設定します。

2.18.3 動作説明

図 2.34に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって PWM 波形のオフデューティと、PWM サイクルを計測します。

設定された数の入力 PWM 波形を検出するとインプットキャプチャ割り込みが発生し、計測開始からのカウンタ値と入力 PWM 波形 OFF 時のみ更新されたカウンタ値を得ます。

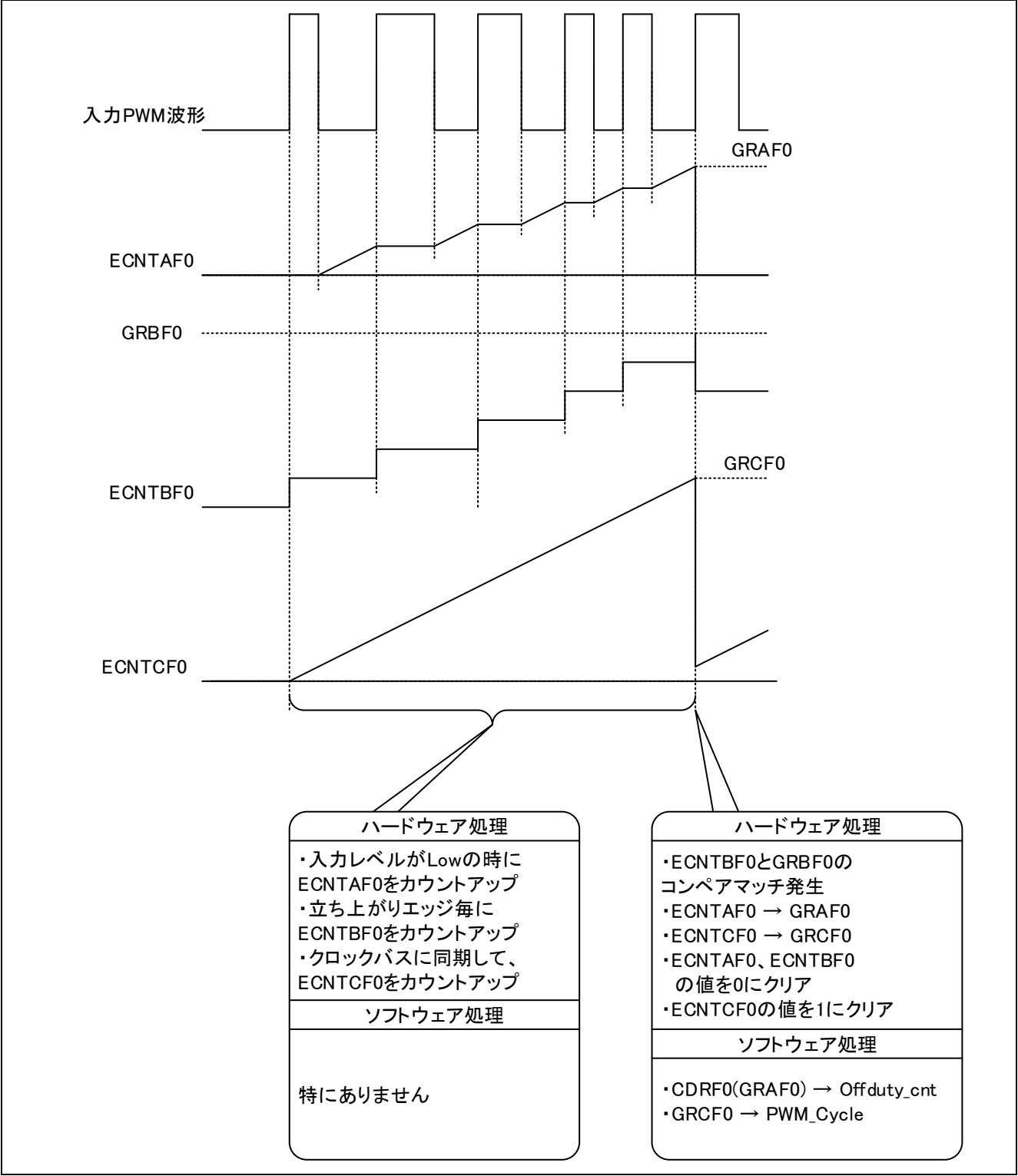


図 2.34 PWM 入力波形計測動作原理

2.18.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_6) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
計測値の保存ルーチン	eiint252	計測した値を変数に保存します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
Offduty_cnt	計測期間内のオフデューティの期間の合計値を保存します。	unsigned long	計測値の保存ルーチン
PWM_Cycle	計測期間の時間カウンタ値を保存します。		

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウンタ動作を許可します。	0x41	
PCR00_6	P00_6 端子を TIF0A に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1F0	サブブロック 0 を「クロックバス 0 でカウント」、「PWM 入力波形計測」「計測エッジは立ち上がり」に設定します。	0x11	
GRBF0	計測パルスの回数を 6 回に設定します。	0x0006	
TIERF0	インプットキャプチャ割り込みを許可に設定します。	0x01	
TSTRF	タイマ F サブブロック 0 のカウントをスタートさせます。	0x00000001	
EIBD252	ICIF0 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC252	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
CDRF0	計測したオフデューティ値が格納されます。	—	計測値の保存ルーチン
GRCF0	計測した PWM サイクル値が格納されます。	—	
TSCRF0	インプットキャプチャ発生フラグをクリアします。	0x01	

2.19 動作例 18 回転速度/パルス計測 [タイマ F]

2.19.1 概要

図 2.35に示すように、入力されたエッジ数とエッジ入力時間を計測し、さらに直前の入力エッジとの間に現れる PWM 波形のオフデューティと PWM サイクルを測定します。動作モードは回転速度/パルス計測モードに設定します。

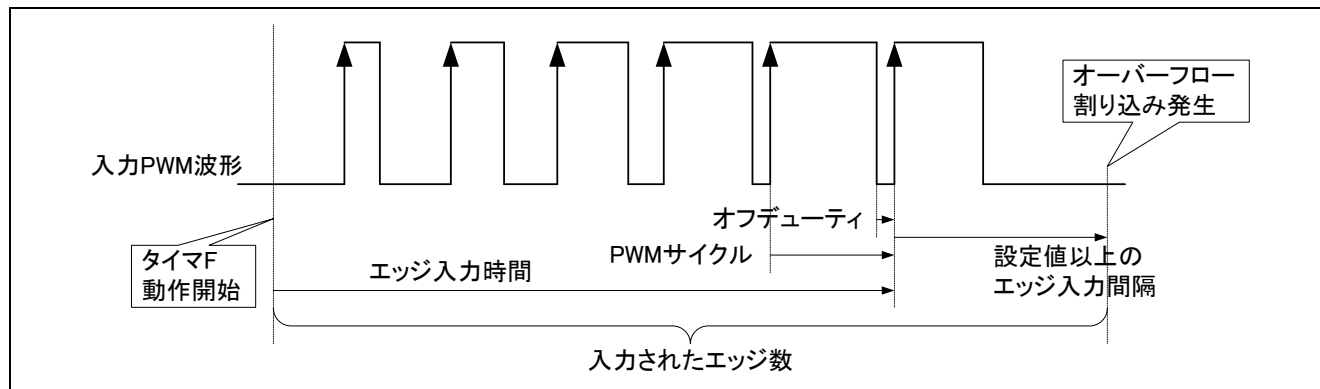


図 2.35 回転速度/パルス計測の概要

2.19.2 使用機能説明

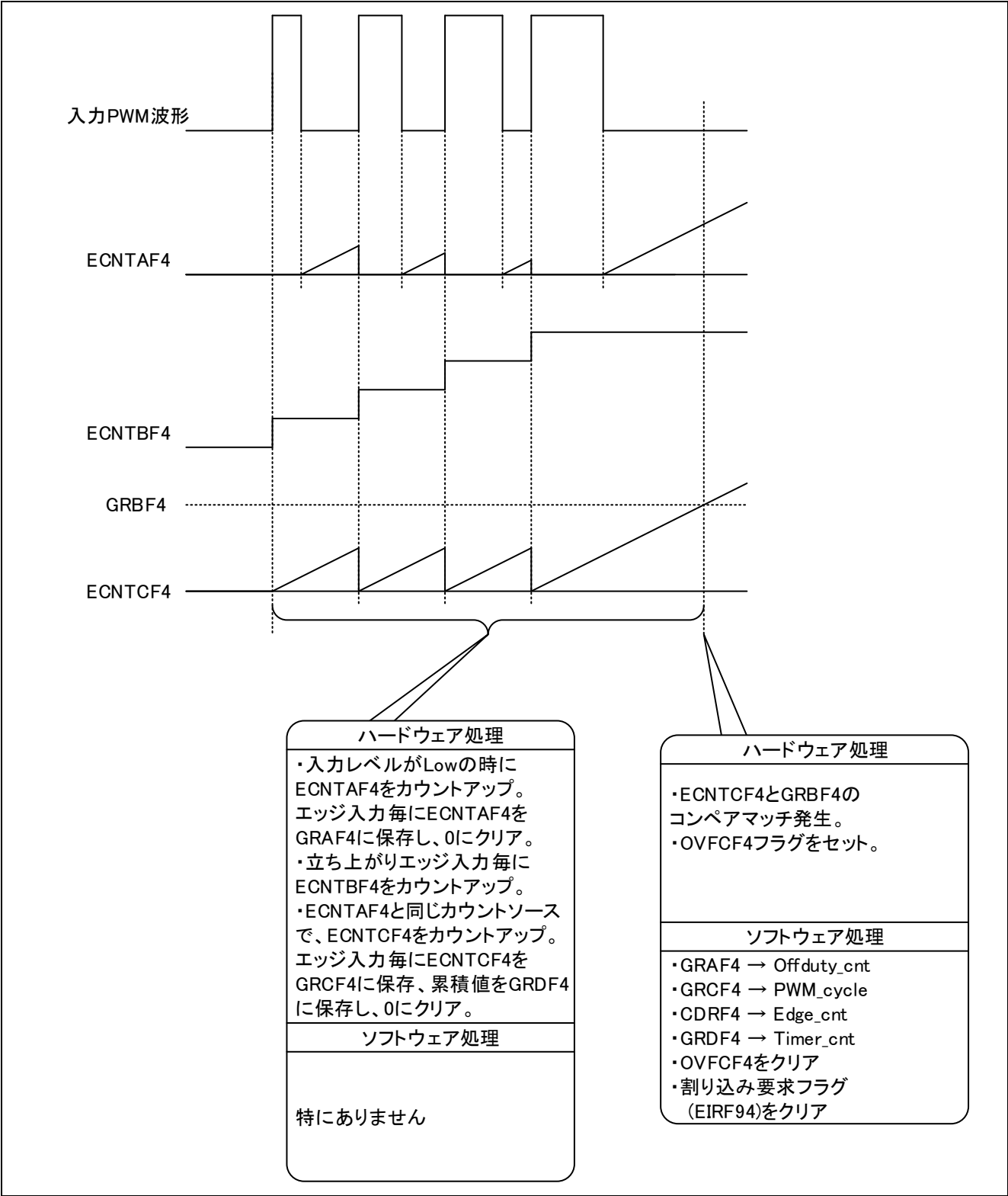
表 2.18に使用端子及び関連レジスタの機能割り付けを示します。

表 2.18 ATU-VI機能割り付け

使用端子		機能
端子	TIF4	外部から信号を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマF レジスタ	TCR1F4	タイマF各サブブロックの動作を設定します。
	ECNTAF4	設定したレベルが入力されている期間をカウントします。
	ECNTBF4	外部信号の有効エッジ入力回数をカウントします。
	ECNTCF4	外部信号の有効エッジ間隔をカウントします。
	GRAF4	外部信号の有効エッジ入力時に、ECNTAF4 の値をキャプチャします。
	GRBF4	ECNTCF4 とのコンペアマッチレジスタとして機能し、コンペアマッチ検出時に ECNTCF4 のオーバーフローフラグがセットされます。
	GRCF4	外部信号の有効エッジ入力時に、ECNTCF4 の値をキャプチャします。
	GRDF4	外部信号の有効エッジ入力時に、ECNTCF4 の値を累積してキャプチャします。
	CDRF4	回転速度/パルス計測モードでは、ECNTBF4 の値が読み出されます。
	TIERF4	割り込みの許可/禁止を設定します。
	TSRF4	タイマFサブブロック 4 のフラグが格納されます。
	TSCRF4	フラグをクリアします。
	TSTRF	タイマF各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR22_6	端子機能を設定します。
INTC レジスタ	EIBD94	TIF4 のオーバーフロー割り込みののバインド先を指定します。
	EIC94	割り込みベクタ方式と割り込み優先度を設定します。

2.19.3 動作説明

図 2.36に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって入力 PWM 波形のサイクル、オフデューティ、動作開始からのエッジ入力数、エッジ入力時間を計測します。下記では、カウンタ値 ECNTCF4 がコンペアマッチ値 GRBF4 に達すると、ECNTCF4 のオーバーフロー割り込みが発生し、計測に必要な各カウンタ値を得ます。



2.19.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P22_6) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
計測値の保存ルーチン	eiint94	計測した値を変数に保存します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール
Edge_cnt	動作開始から直前に入力された入力エッジまでの入力エッジ数を保存します。	unsigned long	計測値の保存ルーチン
Timer_cnt	動作開始から直前に入力された入力エッジまでのクロックバスでのカウント数を保存します。		
Offduty_cnt	直前に入力された PWM 波形のオフデューティの値を保存します。		
PWM_Cycle	直前に入力された PWM 波形のサイクルを保存します。		

使用レジスタの設定

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウント動作を許可します。	0x41	
PCR22_6	P22_6 端子を TIF4 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1F4	サブブロック 4 を「クロックバス 0 でカウント」、「回転速度/パルス計測」「計測エッジは立ち上がり」に設定します。	0x15	
TIERF4	ECNTCF4 のオーバーフローによる割り込み要求を許可します。	0x08	
GRBF4	ECNTBF4 のオーバーフローを発生させるエッジ間隔を設定します。GRBF4(16 ビットレジスタ)に下位 16 ビットをゼロ拡張した値が、ECNTCF4(32 ビットレジスタ)と比較されます。	0x0001	
TSCRF4	タイマ F のフラグをクリアします。	0x0F	
TSTRF	タイマ F サブブロック 4 のカウントを許可します。	0x00000800	
EIBD94	オーバーフロー割り込み OVIF4 を PE0 (CPU0) にバインドします。	0x00000000	計測値の 保存ルーチン
EIC94	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
GRAF4	直前の PWM 波形のオフデューティのカウント値が保存されます。	-	
GRCF4	直前の PWM 波形のサイクルのカウント値が保存されます。	-	
CDRF4	動作開始から直前に入力された入力エッジまでの入力エッジ数が保存されます。	-	
GRDF4	動作開始から直前に入力された入力エッジまでのクロックバスでのカウント値が保存されます。	-	
TSCRF4	ECNTCF4 のオーバーフローフラグをクリアします。	0x08	
EIC94	オーバーフロー割り込みの要求フラグをクリアします。	EIRF94=0	

2.20 動作例 19 アップダウンイベントカウント [タイマ F]

2.20.1 概要

- 1) 二つの入力端子を用い、一方への入力エッジでカウントを、もう一方への入力レベルでそのカウントがアップカウントか、ダウンカウントかを切り替え、カウントを行います。
- 2) 一定期間毎にその時点でのカウントの値を保存し、カウントの値をクリアします。

2.20.2 使用機能説明

表 2.19に使用端子及び関連レジスタの機能割り付けを示します。

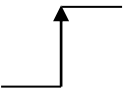
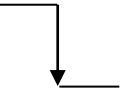
表 2.19 ATU-VI機能割り付け

使用端子		機能
端子	TIF0A	外部から信号（カウント用エッジ）を入力します。
	TIF0B	外部から信号（カウント方向用レベル）を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ F レジスタ	TCR1F0	タイマ F 各サブブロックの動作を設定します。
	ECNTAF0	指定したクロックバスで時間を計測します。
	ECNTBF0	二端子への入力に従ってアップ/ダウンカウント動作を行います。
	GRAF0	ECNTAF0 に対する、コンペアマッチの値を設定します。
	GRBF0	ECNTAF0 のコンペアマッチ発生時に、ECNTBF0 の値をキャプチャします。
	TIERF0	割り込みの許可/禁止を設定します。
	TSRF0	タイマ F サブブロック 0 のフラグが格納されます。
	TSCRf0	タイマ F サブブロック 0 のフラグをクリアします。
	TSTRF	タイマ F 各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR00_6	P00_6 の端子機能を設定します。
	PCR00_7	P00_7 の端子機能を設定します。
INTC レジスタ	EIBD252	コンペアマッチ割り込みのバインド先を指定します。
	EIC252	割り込みベクタ方式と割り込み優先度を設定します。

2.20.3 動作説明

表 2.20、図 2.37に二端子の入力に対応した動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってアップ/ダウンカウントを行います。

表 2.20 アップ/ダウンイベントカウントカウントモード時のカウント方向

入力	カウント方向	
	アップカウント	ダウンカウント
TIFnA (入力エッジ)		
TIFnB (入力レベル)	Low レベル	High レベル

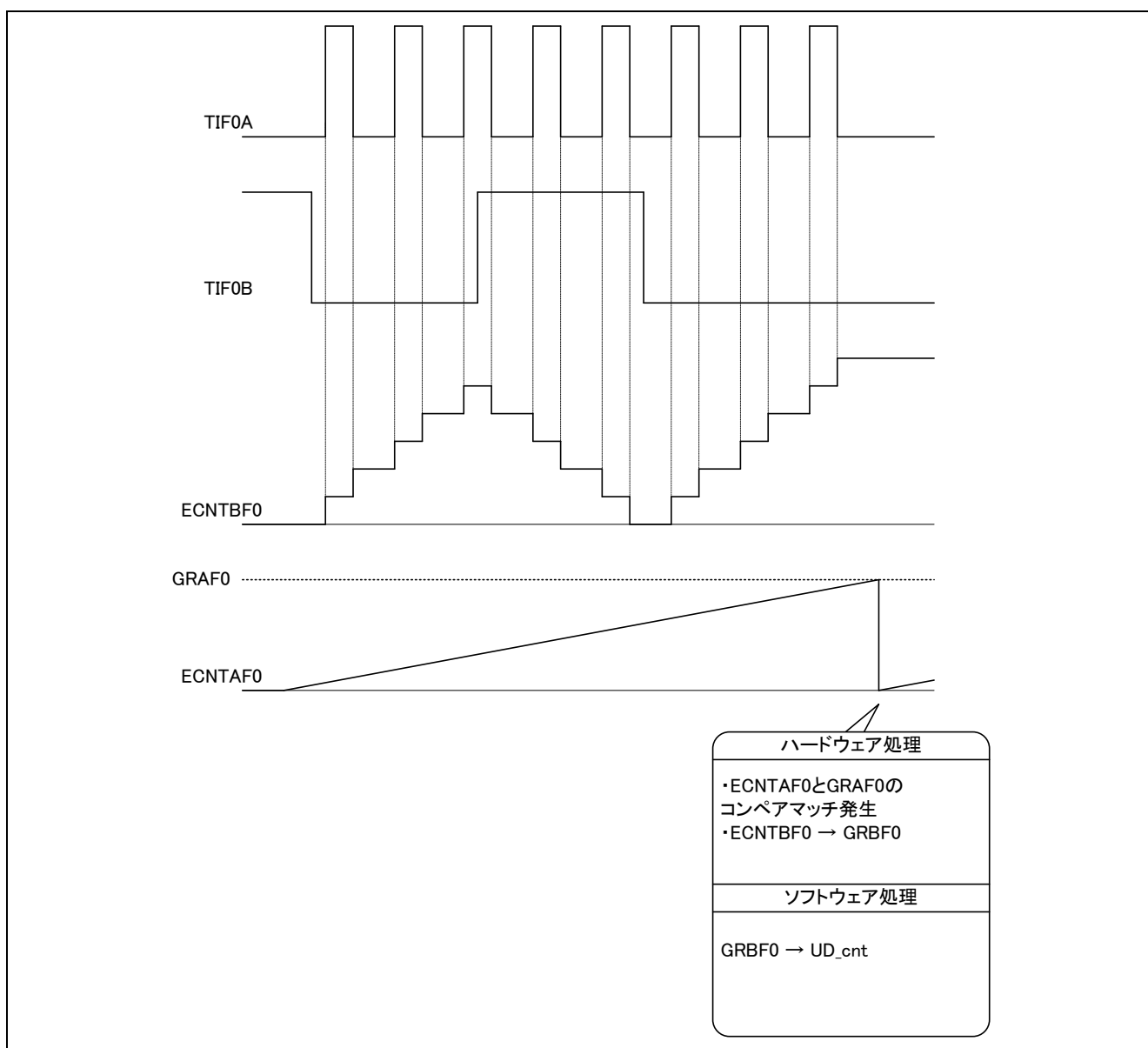


図 2.37 アップダウンイベントカウント動作原理

2.20.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_6、P00_7) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
コンペアマッチ 割り込みルーチン	eiint252	ECNTAF0 と GRAF0 のコンペアマッチ時に割り込み、GRBF0 の値を UD_cnt に保存します。

使用変数の説明

変数名	機能
UD_cnt	コンペアマッチ割り込み発生時の ECNTBF0 の値を保存します。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウンタ動作を許可します。	0x41	
PCR00_6	P00_6 端子を TIF0A に設定します。	0x00000058	
PCR00_7	P00_7 端子を TIF0B に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 50 に設定します。	0x0031	ATU 設定
TCR1F0	サブブロック 0 を「クロックバス 0 でカウント」「アップ/ダウンイベントカウント」「計測エッジは両エッジ」に設定します。	0x1B	
GRAF0	計測する期間をクロックバス 0 の 255 周期分に設定します。	0x000000FF	
TIERF0	コンペアマッチ割り込みを許可に設定します。	0x01	
TSTRF	タイマ F サブブロック 0 のカウンタ動作を許可します。	0x00000001	
EIBD252	ICIF0 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC252	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRf0	タイマ F サブブロック 0 のフラグをクリアします。	0x01	コンペアマッチ 割り込みルーチン
GRBF0	コンペアマッチ発生時に ECNTBF0 の値が保存されます。	-	

2.21 動作例 20 4 通倍イベントカウント [タイマ F]

2.21.1 概要

二つの入力端子を用い、両方の入力エッジ及び入力レベルによってアップカウントか、ダウンカウントかを切り替え、カウントを行います。

2.21.2 使用機能説明

表 2.21に使用端子及び関連レジスタの機能割り付けを示します。

表 2.21 ATU-VI機能割り付け

使用端子		機能
端子	TIF0A	外部から信号を入力します。
	TIF0B	外部から信号を入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ F レジスタ	TCR1F0	タイマ F 各サブブロックの動作を設定します。
	ECNTAF0	指定したクロックバスで時間を計測します。
	ECNTBF0	二端子への入力に従って 4 通倍イベントカウント動作を行います。
	GRAF0	ECNTAF0 に対する、コンペアマッチの値を設定します。
	GRBF0	ECNTAF0 のコンペアマッチ発生時に、ECNTBF0 の値をキャプチャします。
	TIERF0	割り込みの許可/禁止を設定します。
	TSRF0	タイマ F サブブロック 0 のフラグが格納されます。
	TSCRf0	タイマ F サブブロック 0 のフラグをクリアします。
	TSTRF	タイマ F 各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR00_6	P00_6 の端子機能を設定します。
	PCR00_7	P00_7 の端子機能を設定します。
INTC レジスタ	EIBD252	コンペアマッチ割り込みのバインド先を指定します。
	EIC252	割り込みベクタ方式と割り込み優先度を設定します。

2.21.3 動作説明

表 2.22、図 2.38に二端子の入力に対応した動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって4 通倍イベントカウントを行います。

表 2.22 4 通倍アップダウンイベントカウントモード時のカウント方向

入力	カウント方向							
	アップカウント				ダウンカウント			
TIFnA (入力エッジ)	High レベル		Low レベル		High レベル		Low レベル	
TIFnB (入力レベル)		High レベル		Low レベル		Low レベル		High レベル

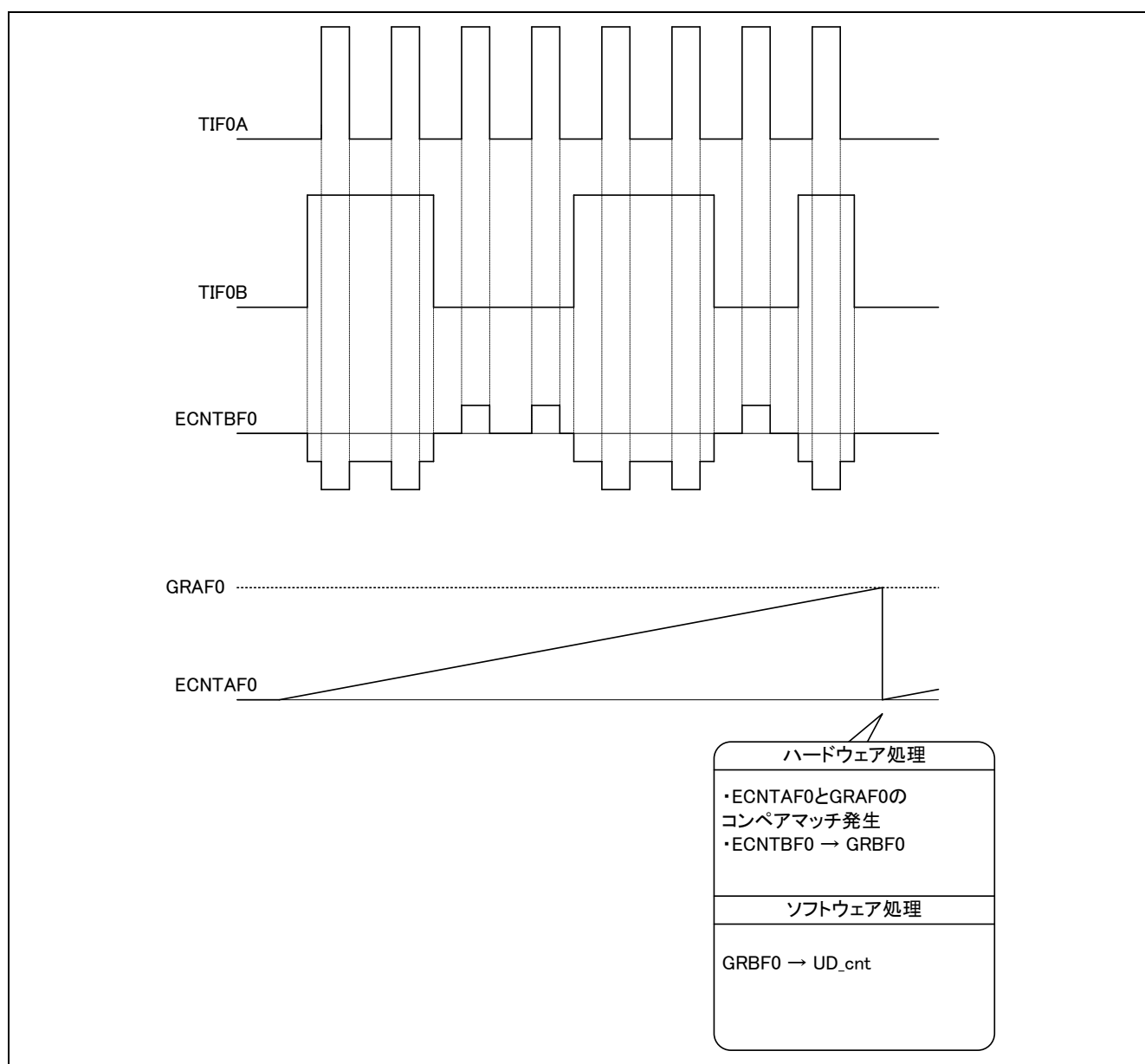


図 2.38 4 通倍アップダウンイベント動作原理

2.21.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_6、P00_7) の設定を行います。
ATU 設定	atu_init	タイマ F の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
コンペアマッチ 割り込みルーチン	eiint252	ECNTAF0、GRAF0 のコンペアマッチ時に割り込みを発生し、GRBF0 の値を UD_cnt に保存します。

使用変数の説明

変数名	機能
UD_cnt	コンペアマッチ割り込み発生時の ECNTBF0 の値を保存します。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ F 及びプリスケアラのカウント動作を許可します。	0x41	
PCR00_6	P00_6 端子を TIF0A に設定します。	0x00000058	ポート設定
PCR00_7	P00_7 端子を TIF0B に設定します。	0x00000058	
PSCR0	プリスケアラ 0 の分周比を 50 に設定します。	0x031	ATU 設定
TCR1F0	サブブロック 0 を「クロックバス 0 でカウント」「4 遷倍イベントカウント」「計測エッジは両エッジ」に設定します。	0x1F	
GRAF0	計測する期間をクロックバス 0 の 255 周期分に設定します。	0x000000FF	
TIERF0	コンペアマッチ割り込みを許可に設定します。	0x01	
TSTRF	タイマ F サブブロック 0 のカウントをスタートさせます。	0x00000001	
EIBD252	ICIF0 のインプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC252	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRf0	タイマ F サブブロック 0 のフラグをクリアします。	0x01	コンペアマッチ 割り込みルーチン
GRBF0	コンペアマッチ発生時に ECNTBF0 の値を保存します。	—	

2.22 動作例 21 コンペアマッチ割り込み発生 [タイマ G]

2.22.1 概要

タイマカウントがコンペアマッチの値と一致した時、コンペアマッチ割り込みを発生させます。

2.22.2 使用機能説明

表 2.23に関連レジスタの機能割り付けを示します。

表 2.23 ATU-VI機能割り付け

関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ G レジスタ	TCRG0	タイマ G の各機能を設定します。
	OCRG0	コンペアマッチ値を設定します。
	TCNTG0	TCRG で設定されたクロックバスでタイマカウントを行います。
	TIERG	コンペアマッチ割り込みの設定を行います。
	TSTRG	タイマ G サブクロック 0 のタイマカウントを許可します。
	TSRG0	オーバーフロー、コンペアマッチが発生した場合にフラグがセットされます。
	TSCR0	フラグをクリアします。
INTC レジスタ	EIBD232	コンペアマッチ割り込みのバインド先を指定します。
	EIC232	割り込みベクタ方式と割り込み優先度を設定します。

2.22.3 動作説明

図 2.39に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってコンペアマッチを発生させます。タイマ G のカウント値 (TCNTG0) は、コンペアマッチが発生するとクリアされます。

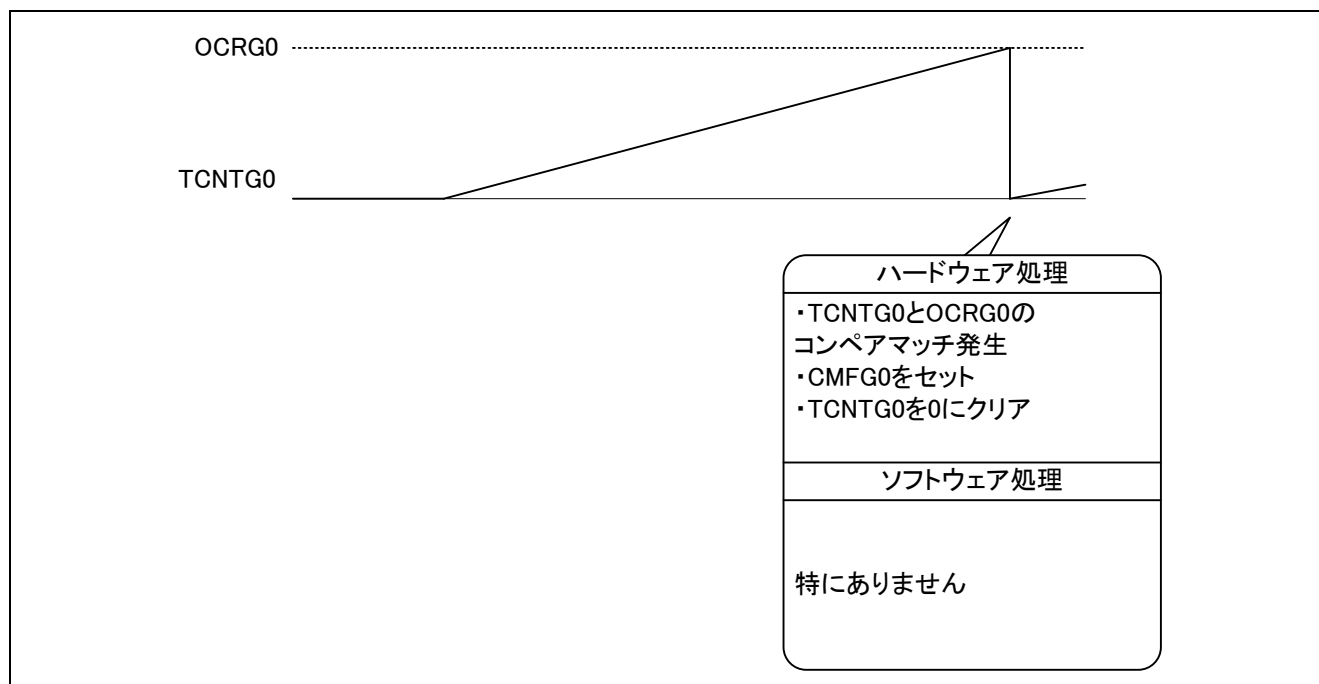


図 2.39 コンペアマッチ動作原理

2.22.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ATU 設定	atu_init	タイマ G の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
コンペアマッチ割り込みルーチン	eiint232	コンペアマッチ発生 of フラグをクリアします。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ G 及びプリスケアラのカウント動作を許可します。	0x81	
TCRG0	タイマ G を「クロックバス 0 でカウント」に設定します。	0x00	ATU 設定
OCRG0	TCNTG0 とのコンペアマッチの値を設定します。	0x00000400	
TIERG	コンペアマッチ割り込みを許可に設定します。	0x0001	
TSCRG0	タイマ G のフラグをクリアします。	0x03	
TSTRG	タイマ G サブブロック 0 のカウント動作を許可します。	0x0001	
EIBD232	CMIG0 のコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC232	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	コンペアマッチ割り込みルーチン
TSCRG0	タイマ G のフラグをクリアします。	0x01	

2.23 動作例 22 コンペアマッチ発生による他モジュールの起動 [タイマ G]

2.23.1 概要

コンペアマッチ発生時に 1 サイクルの正論理パルス信号を生成し、その信号をトリガとして A/D コンバータを起動します。

2.23.2 使用機能説明

表 2.24に関連レジスタの機能割り付けを示します。

表 2.24 ATU-VI機能割り付け

使用端子		機能
端子	AN000	A/D コンバータのアナログ入力端子です。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR1	プリスケアラ 1 の分周比を設定します。
タイマ G レジスタ	TCRG1	タイマ G の各機能を設定します。
	OCRG1	タイマ G のコンペアマッチの値を設定します。
	TIERG	コンペアマッチ割り込みの設定を行います。
	TCNTG1	TCRG1 で設定したクロックバスでタイマカウントを行います。
	TSTRG	タイマ G のタイマカウンタをスタートします。
	TSRG1	オーバーフロー、コンペアマッチが発生した場合にフラグがセットされます。
	TSCR1	フラグをクリアします。
A/D コンバータ レジスタ	ADCK0VCR00	仮想チャネルの動作を設定します。
	ADCK0SGCR0	スキヤングループの動作を設定します。
	ADCK0SGVCSP0	開始仮想チャネルポインタを指定します。
	ADCK0SGVCEP0	終了仮想チャネルポインタを指定します。
	ADCK0SGMCYCR0	マルチサイクル数を設定します。
	ADCK0SGSTCR0	スキヤングループ 0 の動作開始を制御します。
	ADCK0DR00	A/D の変換結果が格納されます。
PIC2 レジスタ	PIC21ADCK0TSEL0	A/D 変換のトリガソースを選択します。
	PIC21ADTEN500	A/D 変換のトリガソースを選択します。
INTC レジスタ	EIBD233	コンペアマッチ割り込みのバインド先を指定します。
	EIC233	割り込みベクタ方式と割り込み優先度を設定します。

2.23.3 動作説明

図 2.40に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってコンペアマッチを発生させます。コンペアマッチが発生するとコンペアマッチパルスが正論理パルスとして生成されます。この時生成された正論理パルスをトリガとして A/D 変換を行います。

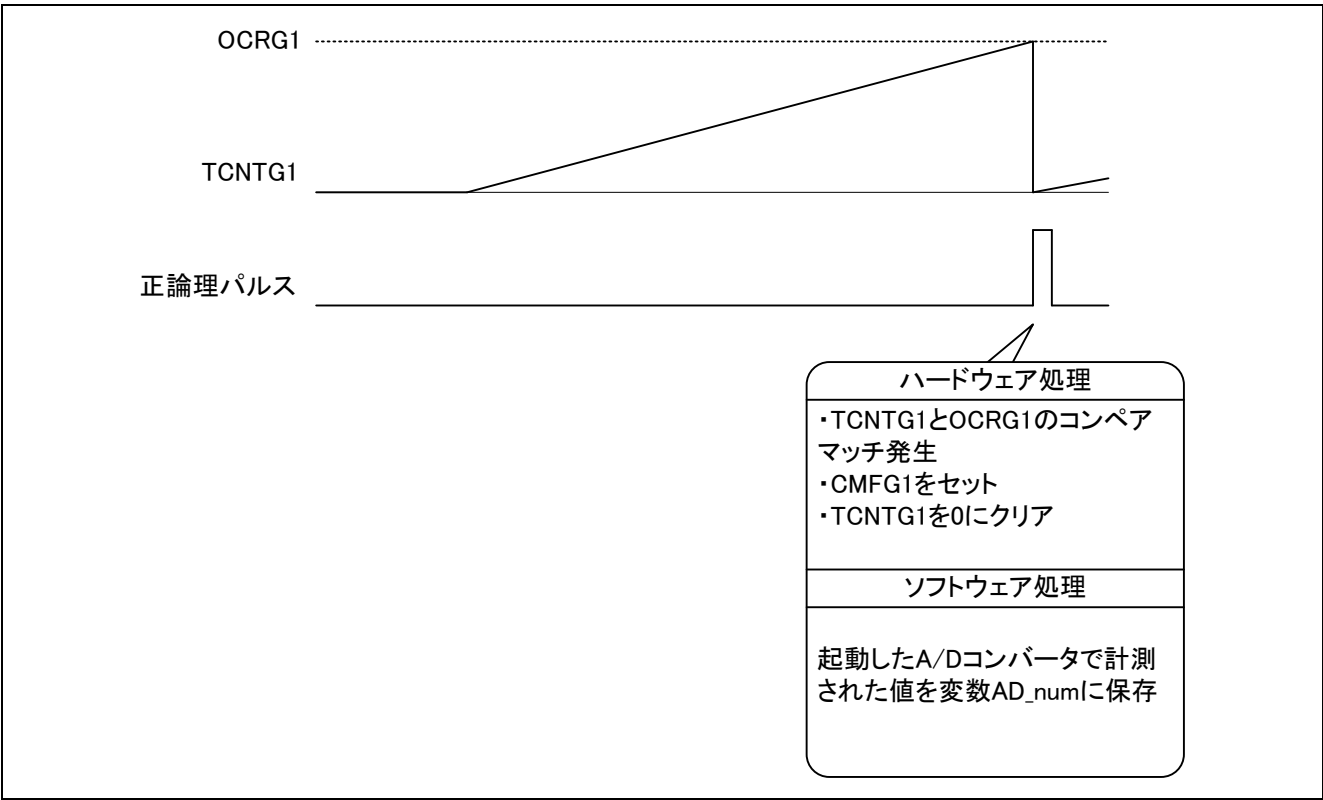


図 2.40 コンペアマッチによる A/D 変換の動作原理

2.23.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ATU 設定	atu_init	タイマ G の初期設定を行います。
ADCK 設定	ADCK_init	ADCK の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
コンペアマッチ割り込みルーチン	eiint233	TCNTG1 と OCRG1 のコンペアマッチで割り込み、A/D コンバータで変換した値を保存します。

使用変数の説明

ラベル名	機能	データ長	使用モジュール名
AD_num	A/D コンバータで変換した値を保存します。	unsigned short	コンペアマッチ割り込み

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
MSR_SAD	ADCK のモジュールスタンバイを解除します。	0x000000FE	
ATUENR	タイマ G 及びプリスケアラのカウント動作を許可します。	0x81	
PSCR1	プリスケアラ 1 の分周比を 10 に設定します。	0x0009	ATU 設定
TCRG1	クロックバス 1 でカウントするように設定します。	0x10	
OCRG1	TCNTG1 とのコンペアマッチの値を設定します。	0x00000400	
TIERG	コンペアマッチ割り込みを許可に設定します。	0x0002	
TSCRG1	フラグをクリアします。	0x03	
TSTRG	タイマ G サブブロック 1 のカウント動作を許可します。	0x0002	割り込み設定
EIBD233	CMIG1 のコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC233	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
ADCK0VCR00	仮想チャンネル 0 に、物理チャンネル AN000 を設定します。	0x00000000	ADCK 設定
ADCK0SGCR0	スキヤングループ 0 のトリガ入力へ、SG0_TRG ハードウェアトリガを選択します。	0x00000001	
ADCK0SGVCSP0	スキヤングループ 0 の開始仮想チャンネルを 0 に設定します。	0x00000000	
ADCK0SGVCEP0	スキヤングループ 0 の終了仮想チャンネルを 0 に設定します。	0x00000000	
ADCK0SGMCYCR0	スキヤングループ 0 のマルチサイクル数を 1 回に設定します。	0x00000000	
ADCK0ADCR2	符号付き 12 ビット整数フォーマットに設定します。	0x00000010	
ADCK0SGSTCR0	スキヤングループ 0 の動作開始の設定をします。	0x00000001	
PIC21ADTEN500	トリガソースを、タイマ G1 のコンペアマッチに設定します。	0x00000200	
PIC21ADCK0TSEL0	トリガソースを、レジスタ PIC2ADTEN500 にて選択する設定をします。	0x00000004	
TSCRG1	タイマ G1 のフラグをクリアします。	0x01	コンペアマッチ 割り込みルーチン
ADCK0DR00	A/D 変換結果が格納されます。	-	

2.24 動作例 23 コンペアマッチ発生による他モジュールの起動 [タイマ G]

2.24.1 概要

- 1) コンペアマッチ発生時に、1 サイクルの正論理パルス信号を生成し、A/D コンバータを起動します。
- 2) コンペアマッチ発生時に、DMA を起動し、A/D 変換した値を転送します。

2.24.2 使用機能説明

表 2.25に関連レジスタの機能割り付けを示します。

表 2.25 ATU-VI機能割り付け

使用端子		機能
端子	AN000	A/D コンバータのアナログ入力端子です。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR1	プリスケアラ 0 の分周比を設定します。
タイマ G レジスタ	TCRG1	タイマ G の各機能を設定します。
	OCRG1	タイマ G のコンペアマッチ値を設定します。
	TIERG	コンペアマッチ割り込みの設定を行います。
	TCNTG1	TCRG で設定したクロックバスでタイマカウントを行います。
	TSTRG	タイマ G のカウント動作を許可します。
	TSRG1	オーバーフロー、コンペアマッチが発生した場合にフラグがセットされます。
	TSCR1	フラグをクリアします。
A/D コンバータ レジスタ	ADCK0VCR00	仮想チャネルの動作を設定します。
	ADCK0SGCR0	スキャングループの動作を設定します。
	ADCK0SGVCSP0	開始仮想チャネルポインタを指定します。
	ADCK0SGVCEP0	終了仮想チャネルポインタを指定します。
	ADCK0SGMCYCR0	マルチサイクル数を設定します。
	ADCK0SGSTCR0	スキャングループ 0 の動作開始を制御します。
	ADCK0DR00	A/D の変換結果が格納されます。
PIC2 レジスタ	PIC21ADCK0TSEL0	A/D 変換のトリガソースを選択します。
	PIC21ADTEN500	A/D 変換のトリガソースを選択します。
DMA レジスタ	DMA0CM_0	DMA チャネルマスタの設定をします。
	DCEN0	チャネル動作の有効/無効を設定します。
	DMA0SAR_0	転送元アドレスを指定します。
	DMA0DAR_0	転送先アドレスを指定します。
	DMA0TSR_0	転送サイズを設定します。
	DMA0TMR_0	転送の各種設定を行います。
	DMA0RS_0	ハードウェア DMA 転送要因を設定します。
	DMA0CHFCR_0	DMA 転送ステータスをクリアします。
	DMA0OR	DMA 動作の有効/無効を設定します。
	DMA0CHCR_0	チャネル動作の有効/無効を設定します。
INTC レジスタ	EIBD70	DMA ch0 転送完了割り込みのバインド先を指定します。
	EIC70	割り込みベクタ方式と割り込み優先度を設定します。

2.24.3 動作説明

図 2.41に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってコンペアマッチを発生させます。コンペアマッチが発生するとコンペアマッチパルスが正論理パルスとして生成されます。この時生成された正論理パルスをトリガとして A/D 変換、DMA 転送を行います。

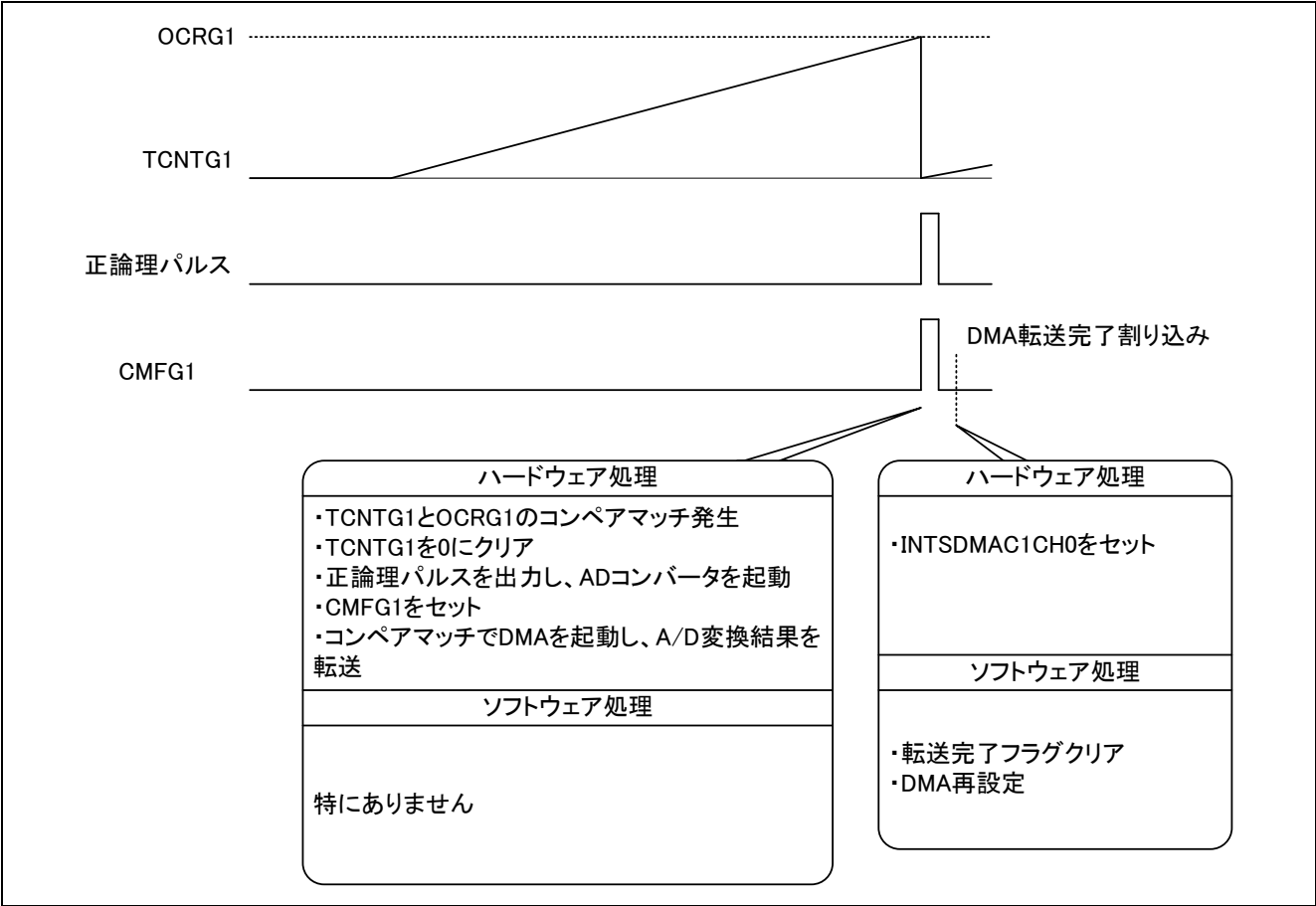


図 2.41 コンペアマッチからの A/D コンバータ起動の動作原理

2.24.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ATU 設定	atu_init	タイマ G の初期設定を行います。
ADCK 設定	ADCK_init	ADCK の初期設定を行います。
DMA 設定	sdmac_init	DMA 転送の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
DMA 転送終了 割り込み	eiint70	転送完了フラグのクリア、DMA の再設定を行います。

使用変数の説明

ラベル名	機能	データ長	使用モジュール名
Trans_Data	A/D コンバータで変換した値を保存します。	unsigned short	DMA 設定

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
MSR_SAD	ADCK のモジュールスタンバイを解除します。	0x000000FE	
ATUENR	タイマ G 及びプリスケアラのカウント動作を許可します。	0x81	
PSCR1	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCRG1	タイマGサブブロック 1 のクロックバスを 0 に設定します。	0x10	
OCRG1	TCNTG1 とのコンペアマッチの値を設定します。	0x00000400	
TSCRG1	フラグをクリアします。	0x03	
TSTRG	タイマGサブブロック 1 のカウント動作を許可します。	0x0002	
EIBD70	DMA ch0 転送完了割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC70	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
ADCK0VCR00	仮想チャンネル 0 に、物理チャンネル AN000 を設定します。	0x00000000	ADCK 設定
ADCK0SGCR0	スキヤングループ 0 のトリガ入力へ、SG0_TRG ハードウェアトリガを選択します。	0x00000001	
ADCK0SGVCSP0	スキヤングループ 0 の開始仮想チャンネルを 0 に設定します。	0x00000000	
ADCK0SGVCEP0	スキヤングループ 0 の終了仮想チャンネルを 0 に設定します。	0x00000000	
ADCK0SGMCYCR0	スキヤングループ 0 のマルチサイクル数を 1 回に設定します。	0x00000000	
ADCK0ADCR2	符号付き 12 ビット整数フォーマットに設定します。	0x00000010	
ADCK0SGSTCR0	スキヤングループ 0 の動作開始の設定をします。	0x00000001	
PIC20ADTEN500	トリガソースを、タイマ G1 のコンペアマッチに設定します。	0x00000200	
PIC20ADCK0TSEL0	トリガソースを、レジスタ PIC2ADTEN500 にて選択する設定をします。	0x00000004	

レジスタ名	機能	設定値	使用 モジュール名
DMA0CM_0	DMA チャンネルマスタの設定をします。	0x00001C00	DMA 設定
DMA0SAR_0	転送元アドレスに A/D 変換値のレジスタアドレスを指定します。	ADCK0.DR00	
DMACSEL0_1	DMA 転送要求グループを 0 に設定します。	0x0C000000	
DMA0DAR_0	転送先アドレスに、変数 Trans_Data のアドレスを指定します。	Trans_Data	
DMA0TSR_0	転送サイズを 2byte に設定します。	0x00000002	
DMA0TMR_0	下記の設定を行います。 ・ハードウェア DMA 転送要求を受付許可 ・転送完了割り込みをイネーブル ・転送先アドレスは固定 ・転送元アドレスは固定 ・転送データサイズは 16bit	0x00001011	
DMA0RS_0	ハードウェア DMA 転送要因を、タイマ G CMIG1 (OCRG1) コンペアマッチに設定します。	0x0001001D	
DMA0CHFCR_0	DMA の各フラグをクリアします。	0x0000320F	
DMA0OR	DMA 動作を有効に設定します。	0x0001	
DMA0CHCR_0	チャンネル動作を有効に設定します。	0x0003	DMA 転送終了 割り込みルーチン
DMA0CHFCR_0	DMA 転送完了フラグをクリアします。	0x00000002	
DMA0TSR_0	転送サイズを 2byte に設定します。	0x00000002	
DMA0CHCR_0	チャンネル動作を有効に設定します。	0x0003	
TSCRG1	タイマ G のコンペアマッチフラグをクリアします。	0x01	

2.25 動作例 24 倍周クロックの生成 [タイマ B]

2.25.1 概要

- 1) 図 2.42に示すように外部信号の周期を計測し、それに対する倍周クロックを生成します。
この倍周クロックでタイマ D のカウントアップを行い、一定周期のトグル出力を行います。
- 2) 倍周クロックの周期は次の式で求められます。

[倍周クロックの周期(ns)=外部入力信号の周期÷パルスインターバルマルチプライヤレジスタ (PIMR1)の設定値]

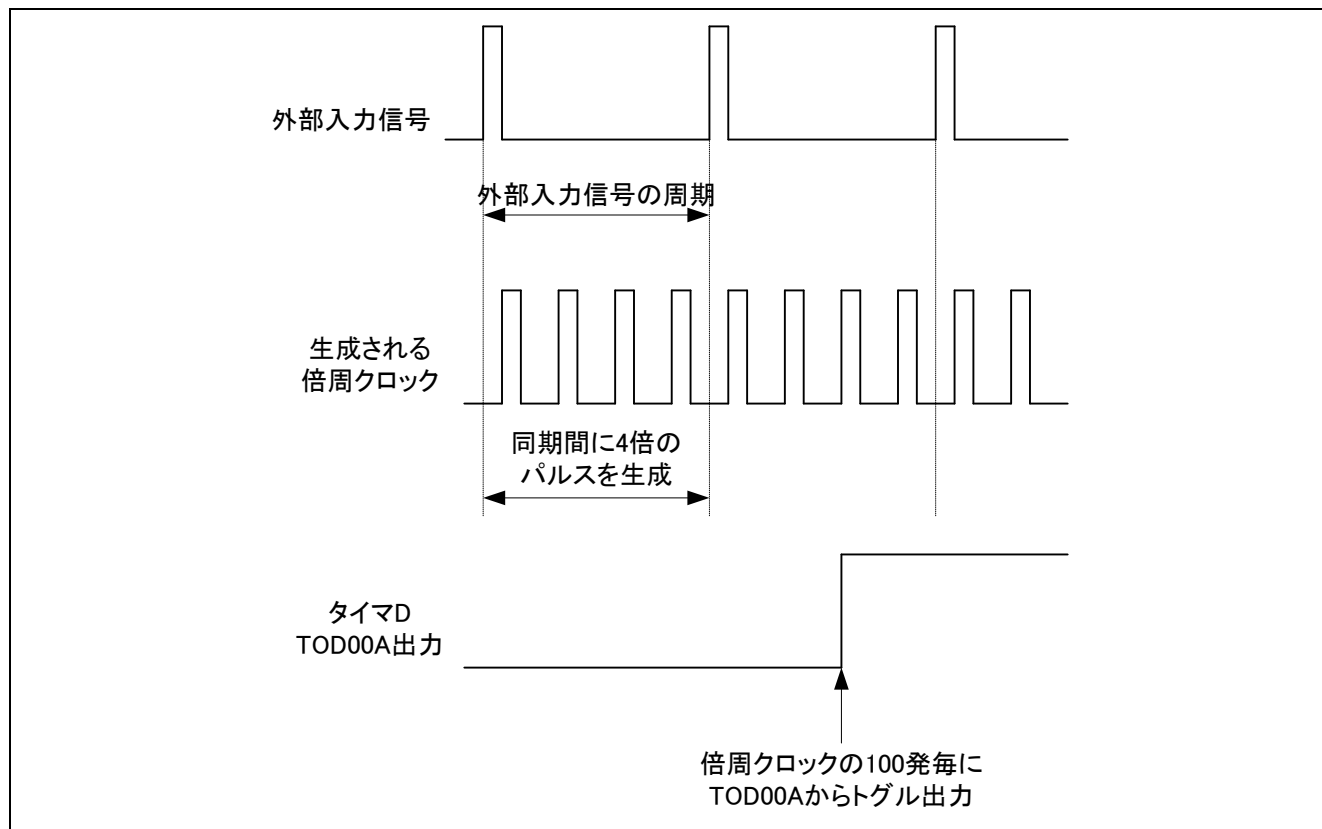


図 2.42 倍周クロックの生成 (PIMR1=4 の場合)

2.25.2 使用機能説明

表 2.26に使用端子及び関連レジスタの機能割り付けを示します。

表 2.26 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定するパルスはこの端子に入力します。
	TDO00A	タイマ D のコンペアマッチ出力端子です。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	CBCNT	クロックバス 5 のクロックソースを設定します。
タイマ A レジスタ	TCR1A	タイマ A の動作クロック、外部入力エッジのイベント出力を設定します。
	TIOR1A	TIA0 の立ち上がりエッジを検出する。
タイマ B レジスタ	TCRB	TCNTB0、TCNTB2 のカウントソースを設定します。
	TIORB	カウント動作の許可等、倍周クロック生成に関する設定を行います。
	PIMR1	外部入力信号に対して生成する、倍周クロックの逡倍比を設定します。
	OCRB10	TCNTB1 とのコンペアレジスタです。
	TCNTB3	補正イベントカウンタです。
	TCNTB5	倍周補正クロック生成カウンタです。
	TCCLRB	補正カウンタクリアレジスタです。
タイマ D レジスタ	TCRD0	タイマ D の動作を設定します。
	TIOR1D0	タイマ D の入出力を設定します。
	TSRD0	タイマ D のステータスレジスタです。
	TSCRD0	タイマ D のステータスフラグをクリアします。
	OCR1D00	TCNT1D0 へのコンペアマッチの値を設定します。
	TIER2D0	コンペアマッチ割り込みの設定を行います。
	TSTRD	タイマ D サブブロック 0 の動作を許可します。
PORT レジスタ	PCR23_0	TIA00 用の端子機能を設定します。
	PCR00_4	TDO00A 用の端子機能を設定します。
INTC レジスタ	EIBD164	タイマ D の TCNT1D0 と OCR1D00 のコンペアマッチ割り込みのバインド先を指定します。
	EIC164	割り込みベクタ方式と割り込み優先度を設定します。

2.25.3 動作説明

図 2.43に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって TIA0 入力信号に対する倍周クロック AGCK1 の生成を行います。TCNTB2 が、エッジ間計測ブロックの入力エッジ間計測カウンタ B0 (TCNTB0) からのキャプチャ値に対して、リロード付きのダウンカウントを行います。この TCNTB2 のリロード時に倍周クロック用パルスが生成され、タイマ D のクロックとして使用します。

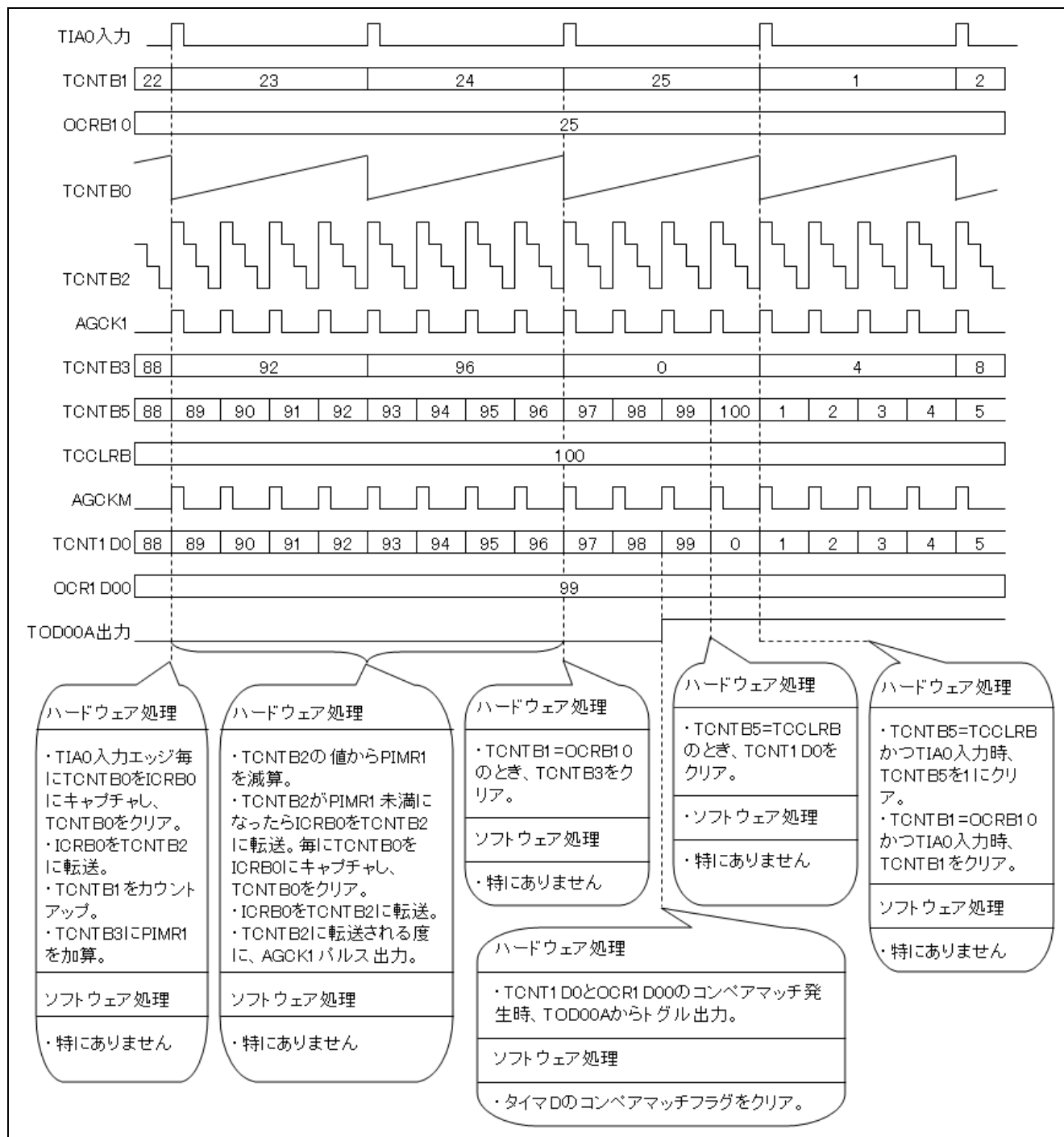


図 2.43 倍周クロック生成の動作原理 (PIMR1=4 の場合)

2.25.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート（P23_0、P00_4）の設定を行います。
ATU 設定	atu_init	タイマ A、B、D の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
コンペアマッチ割り込みルーチン	eiint164	タイマ D のコンペアマッチのフラグをクリアします。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A、B、D 及びプリスケアラのカウント動作を許可します。	0x17	
PCR23_0	P23_0 端子を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PCR00_4	P00_4 端子を出力端子 TOD00A に設定します。	0x0000004A	
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
CBCNT	クロックバス 5 に、タイマ B のアングルクロックを選択します。	0x04	
TCR1A	TIA0 への入力信号をイベントとしてタイマ B に出力します。	0x08	
TIOR1A	TIA0 への入力信号の立ち上がりエッジを検出する。	0x0001	
TIORB	タイマ B への外部イベント入力を許可します。	0x20	
PIMR1	外部入力周期に対する倍周クロックの通倍比を 4 に設定します。	0x0004	
TCRB	TCNTB1 と OCRB10 とのコンペアマッチで、TCNTB3 と TCNTB1 がクリアされる設定をします。	0x60	
OCRB10	TCNTB1 と TCNTB3 をクリアするための TCNTB1 とのコンペアマッチ値を 25 に設定します。	0x19	
TCCLRB	TCNTB5 の上限値を 100 に設定します。	0x00064000	
TCNTB5	TCNTB5 の初期値を 100 に設定します。	0x00064000	
TCRD0	TCNT1D0 をクロックバス 5 でアップカウントし、DCNTD00~03 をクロックバス 5 でダウンカウントするように設定します。また、タイマ B からの信号で TCNT1D0 をクリアする設定をします。	0x1055	
TIOR1D0	OCR1D00 のコンペアマッチ A 発生時、TOD00A 端子からトグル出力します。	0x0103	
TSCRD0	タイマ D の各フラグをクリアします。	0x03FF	
OCR1D00	OCR1D00 に TCNT1D0 に対応するコンペアマッチ A の条件を 100 に設定します。	0x00000063	
TIER2D0	コンペアマッチ割り込みを許可に設定します。	0x00000001	
TSTRD	タイマ D サブブロック 0 の動作を許可します。	0x0001	
EIBD164	CMID00 の割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC164	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRD0	タイマ D のコンペアマッチフラグをクリアします。	0x0010	コンペアマッチ 割り込みルーチン

2.26 動作例 25 倍周クロックを用いた入力信号の欠け歯の検出 [タイマ B]

2.26.1 概要

- 1) 図 2.44に示すように外部信号の周期を計測し、それに対する倍周クロックを生成します。
- 2) 生成した倍周クロックのカウントから、外部入力信号の欠け歯を検出します。

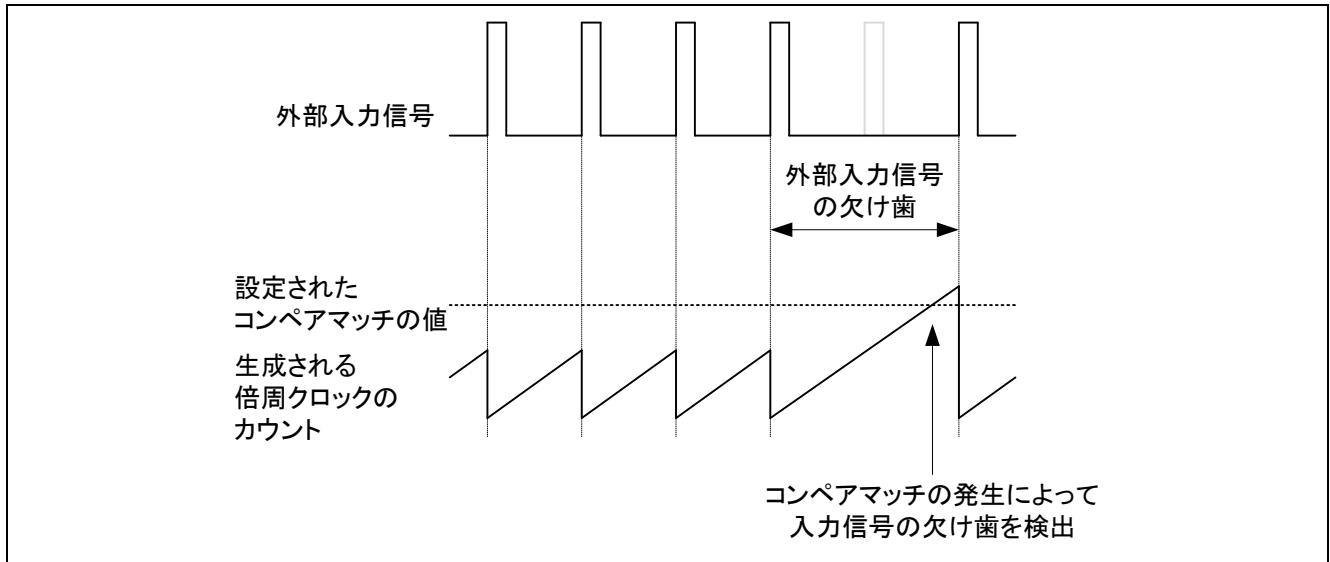


図 2.44 倍周クロックの欠け歯の検出

2.26.2 使用機能説明

表 2.27に使用端子及び関連レジスタの機能割り付けを示します。

表 2.27 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	測定するパルスを端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TCR1A	タイマ A の動作クロック、外部入力エッジのイベント出力を設定します。
	TIOR1A	TIA00 の立ち上がりエッジを検出する。
タイマ B レジスタ	TCRB	TCNTB0、TCNTB2 のカウントソースを設定します。
	TIORB	カウント動作の許可等、倍周クロック生成に関する設定を行います。
	PIMR1	外部入力信号に対して生成する、倍周クロックの逡倍比を設定します。
	TICRB	割り込み要求の許可を設定します。
	TIERB	コンペアマッチ割り込みの設定を行います。
	TCNTB6	生成した倍周クロックでカウント動作を行います。
	OCRB6	欠け歯として検出する入力エッジ間隔を設定します。
	TSRB	タイマ B のステータスフラグが格納されます。
	TSCRb	タイマ B のフラグをクリアします。
PORT レジスタ	PCR23_0	P23_0 を TIA00 に設定します。
INTC レジスタ	EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みのバインド先を指定します。
	EIC97	割り込みベクタ方式と割り込み優先度を設定します。

2.26.3 動作説明

図 2.45に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によって入力信号の欠け歯の検出を行います。TCNTB6 と OCRB6 のコンペアマッチが発生した時点で欠け歯があることが判明し、下記図の(A)(B)(C)いずれかのタイミングで割り込み要求が発生可能です。本動作例では、(A)のタイミングで割り込み要求が発生する設定を行っています。

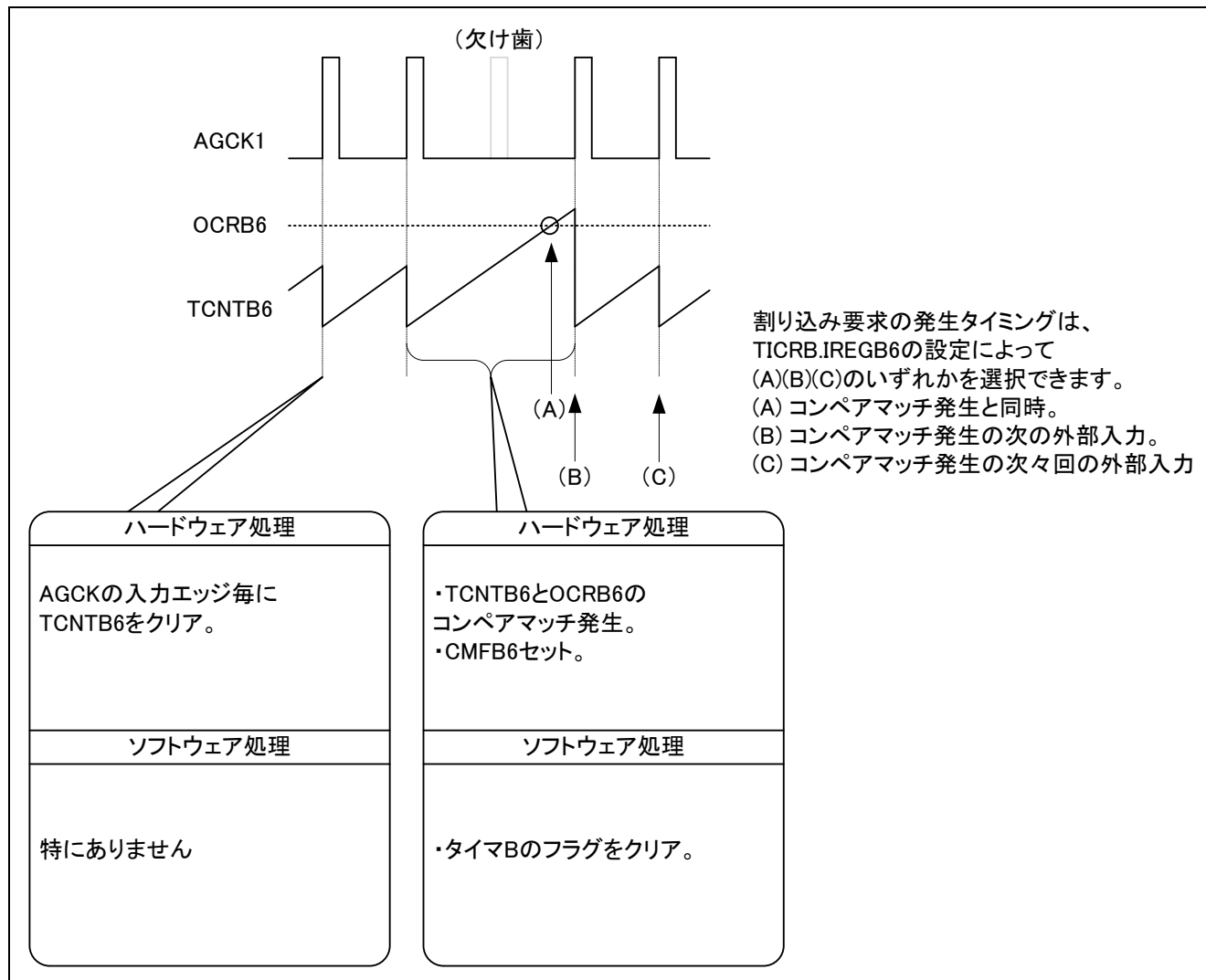


図 2.45 欠け歯検出動作原理

2.26.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) の設定を行います。
ATU 設定	atu_init	タイマ A、B の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
欠け歯検出ルーチン	eiint97	欠け歯を検出すると、このルーチンにジャンプします。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A、B 及びプリスケアラのカウント動作を許可します。	0x07	
PCR23_0	P23_0 端子を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1A	TIA0 への入力信号をイベントとしてタイマ B に出力します。	0x08	
TIOR1A	TIA0 への入力信号の立ち上がりエッジを検出する。	0x0001	
TIORB	TCNTB2 のリロード値を ICRB0 の値に設定、外部イベントの入力を許可します。また、TCNTB6 と OCRB6 とのコンペアマッチを許可します。	0x21	
PIMR1	外部入力周期に対する倍周クロックの通倍比を 4 に設定します。	0x0004	
TCRB	TCNTB0, TCNTB2 の使用クロックをクロックバス 0 に設定します。	0x00	
TICRB	OCRB6 コンペアマッチ時の割り込み出力のタイミングを、「コンペアマッチと同時」に設定します。	0x00	
TIERB	コンペアマッチ割り込みを許可に設定します。	0x0008	
TCNTB6	倍周クロックカウンタの初期値を 0 に設定します。	0x00000000	
OCRB6	欠け歯検出を判断する、TCNTB6 とのコンペアマッチの値を 5 に設定します。※	0x00005000	
EIBD97	CMIB6 の割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC97	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRb	タイマ B のフラグをクリアします。	0x0008	欠け歯検出 ルーチン

※ サンプルプログラムは 1 歯欠けから検出するように値を設定しています。

2.27 動作例 26 入力イベントの入力間隔比を用いた欠け歯の検出 [タイマ B]

2.27.1 概要

図 2.46に示すように、2つの外部イベント信号の入力間隔を比較することによって、欠け歯を検出する手法を示します。

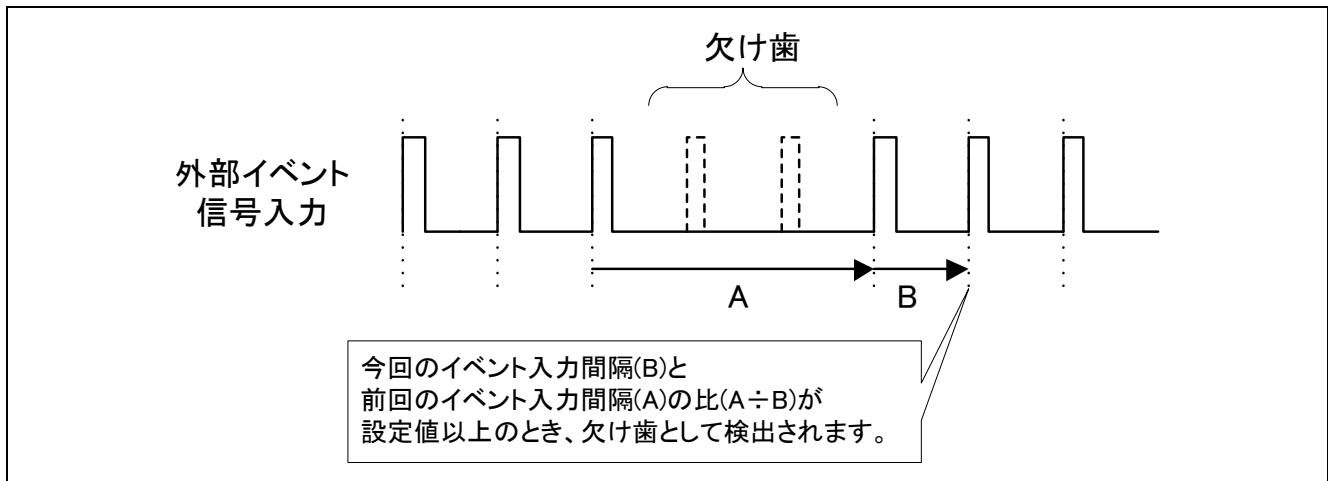


図 2.46 イベント信号の入力間隔の比較による欠け歯の検出

2.27.2 使用機能説明

表 2.28に使用端子及び関連レジスタの機能割り付けを示します。

表 2.28 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	外部イベントを入力する端子です。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TCR1A	タイマ A の動作クロック、外部入力エッジのイベント出力を設定します。
	TIOR1A	TIA00 の立ち上がりエッジを検出する。
タイマ B レジスタ	TCRB	TCNTB0、TCNTB2 のカウントソースを設定します。
	TIO RB	カウント動作の許可等、倍周クロック生成に関する設定を行います。
	PIMR1	外部入力信号に対して生成する、倍周クロックの通倍比を設定します。
	PIMR2	欠け歯入力後の倍周クロックの通倍比を設定します。
	TICRB	割り込み要求の発生タイミングを設定します。
	TIERB	コンペアマッチ割り込みの設定を行います。
	TCNTB1	外部イベントの入力回数をカウントします。
	TCNTB6	生成した倍周クロックでカウント動作を行います。
	TCNTB6M	TCNTB6 を RARB6 で設定した倍数でカウント動作を行います。
	RARB6	TCNTB6M のカウントアップ値を設定します。
	OCRB6	欠け歯として検出する入力エッジ間隔を設定します。
	OCRB10	TCNTB1 に対するコンペアマッチ値です。TCRB 設定値により、コンペアマッチ発生時に TCNTB1 と TCNTB3 がクリアされます。
	OCRB11	TCNTB1 に対するコンペアマッチ値です。TCRB 設定値により、コンペアマッチ中は PIMR1 の代わりに PIMR2 が選択されます。
	TSRB	タイマ B のステータスフラグが格納されます。
	TSCR B	タイマ B のフラグをクリアします。
PORT レジスタ	PCR23_0	P23_0 を TIA00 に設定します。
INTC レジスタ	EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みのバインド先を指定します。
	EIC97	割り込みベクタ方式と割り込み優先度を設定します。
	EIBD101	タイマ B の TCNTB6M 割り込みのバインド先を指定します。
	EIC101	割り込みベクタ方式と割り込み優先度を設定します。
	EIBD102	タイマ B の TCNTB6E 割り込みのバインド先を指定します。
	EIC102	割り込みベクタ方式と割り込み優先度を設定します。

2.27.3 動作説明

図 2.47に動作原理を示します。

TCNTB6M は、TCNTB6 を RARB6 で設定した倍数でカウントアップを行うカウンタです。ICRB6 は、外部イベント(TIA)の入力タイミングで TCNTB6 をキャプチャします。外部イベントの入力タイミング毎に TCNTB6M と ICRB6 の比較が行われ、TCNTB6M<ICRB6 のときに欠け歯があったことが検出され CMIB6M 割り込みが発生します。

また、CMIB6 割り込みと CMIB6M 割り込みの組み合わせ条件によって、CMIB6E 割り込みを発生可能です。本動作例では、CMIB6 割り込みと CMIB6M 割り込みの AND 条件で、CMIB6E 割り込みを発生させています。

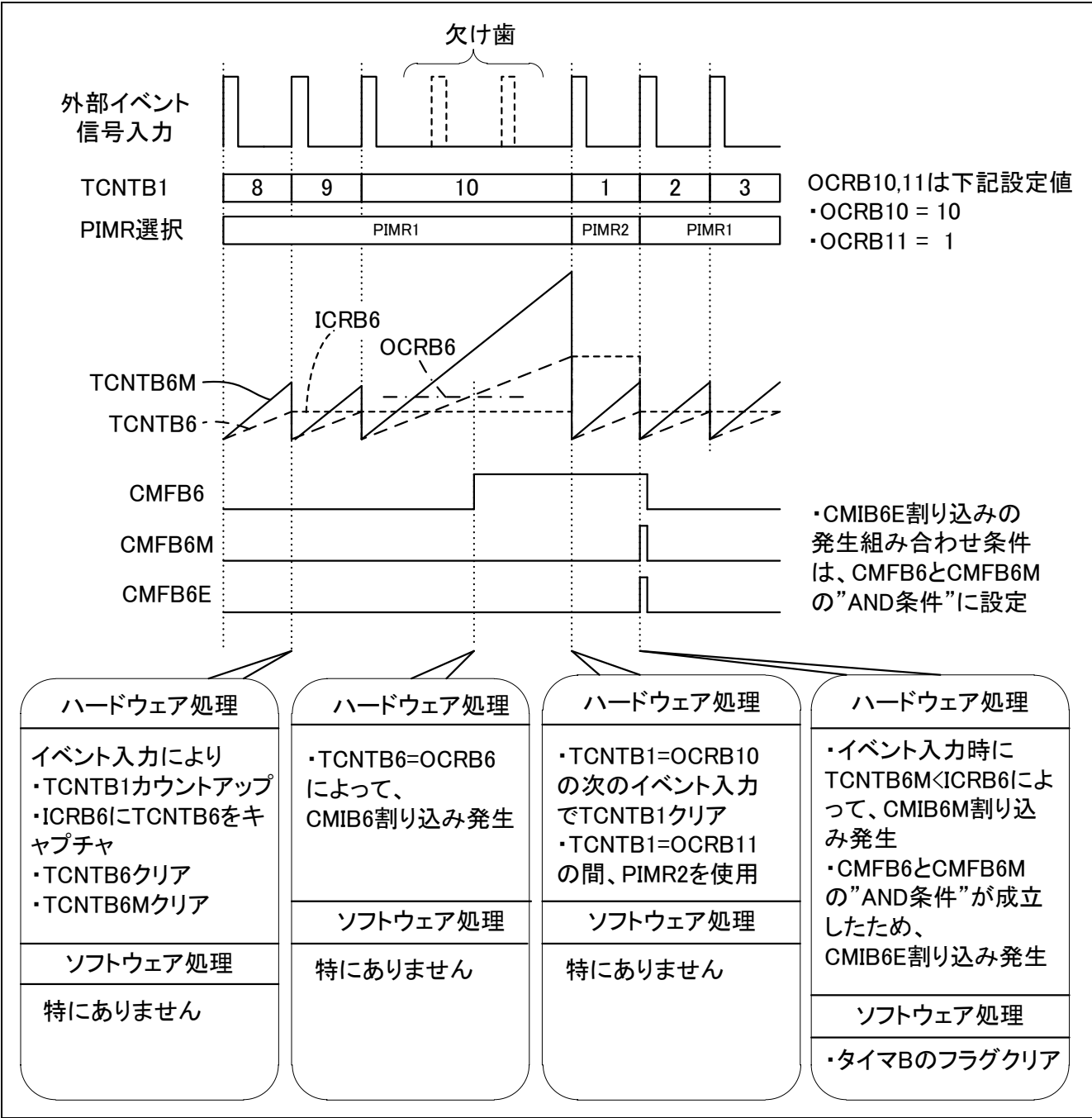


図 2.47 欠け歯検出動作原理

2.27.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) の設定を行います。
ATU 設定	atu_init	タイマ A、B の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
欠け歯検出ルーチン 1	eiint97	CMIB6 (TCNTB6 と OCRB6 とのコンペアマッチ) 割り込み関数です。外部イベントの入力間隔が設定値以上になると、このルーチンにジャンプします。
欠け歯検出ルーチン 2	eiint101	CMIB6M (TCNTB6M と ICRB6 との条件マッチ) 割り込み関数です。前回と今回の外部イベント入力間隔を比較して、設定値以上の場合にこのルーチンにジャンプします。
欠け歯検出条件マッチルーチン	eiint102	CMIB6E (CMIB6 と CMIB6M の組み合わせ条件マッチ) 割り込み関数です。各割り込みフラグのクリアを行います。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A、B 及びプリスケアラのカウント動作を許可します。	0x07	
PCR23_0	P23_0 端子を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCR1A	TIA0 端子への入力信号をイベントとしてタイマ B に出します。	0x08	
TIOR1A	TIA0 端子への立ち上がり入力信号を検出する設定をします。	0x0001	
TCRB	TCNTB0, TCNTB2 の使用クロックをクロックバス 0 に設定します。TCNTB1 と TCNTB3 のクリアトリガに、TCNTB1 と OCRB10 のコンペアマッチを設定します。	0xE0	
TIORB	TCNTB2 のリロード値を ICRB0 の値に設定、外部イベントの入力を許可します。また、TCNTB6 と OCRB6 とのコンペアマッチを許可します。	0x29	
PIMR1	外部入力周期に対する倍周クロックの通倍比を 4 に設定します。	0x0004	
PIMR2	TCNTB1 と OCRB11 のコンペアマッチ中の通倍比を 12 に設定します。	0x000C	
TICRB	CMIB6 割り込み出力のタイミングを、コンペアマッチと同時に設定します。 CMIB6E 割り込み出力の組み合わせ条件を、CMIB6 と CMIB6M の AND 条件に設定します。	0x04	
TIERB	コンペアマッチ割り込みを許可に設定します。	0x0308	
OCRB6	TCNTB6 とのコンペアマッチの値を 6 に設定します。	0x00006000	
OCRB10	TCNTB1 とのコンペアマッチ値を 10 に設定します。	0x0A	
OCRB11	TCNTB1 とのコンペアマッチ値を 1 に設定します。	0x01	
RARB6	倍周クロックカウンタ TCNTB6M のカウントアップ値を 2.5 に設定します。	0xA0	
EIBD97	CMIB6 の割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC97	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
EIBD101	CMIB6M の割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC101	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
EIBD102	CMIB6E の割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC102	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRb	タイマ B の CMFB6, CMFB6M, CMFB6E の各フラグをクリアします。	0x0308	欠け歯検出条件 マッチルーチン

2.28 動作例 27 倍周補正クロックによるワンショットパルス出力 [タイマ B]

2.28.1 概要

欠け歯の含まれた外部入力信号に対して、欠け歯を基準として一定の位置でパルスを出力する動作例を示します。外部入力信号から生成した倍周補正クロックでダウンカウンタを動作させ、このダウンカウンタの動作開始時に High 出力、アンダーフロー時に Low 出力を行うことでワンショットパルスを出力します。

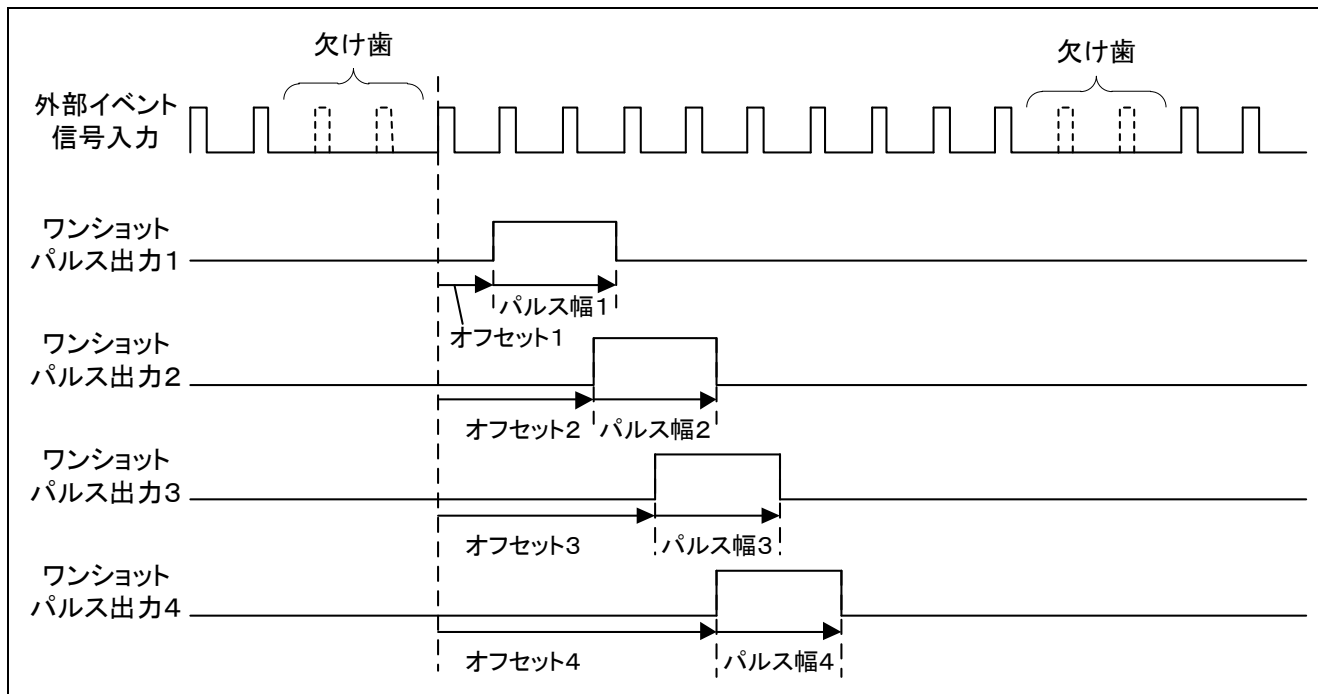


図 2.48 欠け歯を基準としたワンショットパルスの生成 (概要)

2.28.2 使用機能説明

表 2.29に使用端子及び関連レジスタの機能割り付けを示します。

表 2.29 ATU-VI機能割り付け

使用端子		機能
端子	TIA01	倍周クロックの生成に使用する外部入力信号をこの端子に入力します。
	TOD00～03B	ワンショットパルスをこの端子から出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	CBCNT	クロックバス 5 のクロックソースを設定します。
	ATUINTSELD0	タイマ D の割り込みを選択します。
タイマ A レジスタ	TCR1A	タイマ A の動作クロック、外部入力エッジのイベント出力を設定します。
	TIOR1A	TIA01 の検出エッジを設定します。
	TIERA	インプットキャプチャ割り込みの設定を行います。
	TSRA	インプットキャプチャフラグが格納されます。
	TSCRA	インプットキャプチャフラグをクリアします。
タイマ B レジスタ	TCNTB2	外部イベント入力により値が更新されます。
	LDB	TCNTB2、RLDB の更新に用いられます。
	RLDB	ICRB0 または、LDB の値から PIMR1 を減算した値に更新されます。
	TICRB	割り込みの許可をします。
	TIERB	コンペアマッチ割り込みの設定を行います。
	TCRB	TCNTB0、TCNTB2 のカウントソースを設定します。
	TIORB	カウント動作の許可等、倍周クロック生成に関する設定を行います。
	PIMR1	生成する倍周クロックの逡倍比を設定します。
	TCNTB3	外部入力信号毎に TCNTB4 に値を転送し、PIMR1 の値が加算されます。
	TCNTB4	外部入力信号毎に TCNTB3 の値を読み込み、倍周クロックでアップカウント動作を行います。
	TCNTB5	TCNTB4 の値より小さいときに、非変調低速クロックでアップカウント動作を行います。
	TCCLRB	TCNTB5 の上限値として機能します。TCNTB3=0 かつ外部イベント入力時にこのレジスタと TCNTB5 が一致している場合、TCNTB5 は 1 にクリアされます。
	TCNTB6	AGCK1 によりカウントアップします。
	OCRB6	TCNTB6 に対応するコンペアマッチの値を設定します。
	TSRB	タイマ B のコンペアマッチフラグが格納されます。
	TSCRb	タイマ B のコンペアマッチフラグをクリアします。

関連レジスタ		機能
タイマ D レジスタ	TCRD0	タイマ D 各カウンタの動作クロックバスを設定します。
	TIOR1D0	各コンペアマッチの発生の有無及び、発生時の動作を設定します。
	TIOR2D0	OCR2D のコンペアマッチを許可します。
	DCRD0	ダウンカウンタの動作開始、停止の条件を設定します。
	TSRD0	タイマ D のコンペアマッチフラグが格納されます。
	TSCRD0	タイマ D のコンペアマッチフラグをクリアします。
	TIER2D0	コンペアマッチ割り込みの設定を行います。
	OCR1D00 ~03	TCNT1D0 に対するコンペアマッチ A の条件値 OCR1D00~OCR1D03 を設定します。
	OCR2D00	TCNT2D0 に対応するコンペアマッチ B の条件を設定します。
	DCNTD00 ~03	ダウンカウンタのカウンタレジスタです。
	TCNT2D0	タイマ D の TCNT2D0 をクリアします。
	TSTRD	タイマ D のカウントをスタートします。
PORT レジスタ	PCR23_1	P23_1 を TIA01 に設定します。
	PCR22_7	P22_7 を TOD00B に設定します。
	PCR22_6	P22_6 を TOD01B に設定します。
	PCR22_9	P22_9 を TOD02B に設定します。
	PCR22_8	P22_8 を TOD03B に設定します。
INTC レジスタ	EIBD87	タイマ A の TIA01 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC87	割り込みベクタ方式と割り込み優先度を設定します。
	EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みのバインド先を指定します。
	EIC97	割り込みベクタ方式と割り込み優先度を設定します。
	EIBD164	タイマ D の TCNT2D0 と OCR2D00 のコンペアマッチ割り込みのバインド先を指定します。
	EIC164	割り込みベクタ方式と割り込み優先度を設定します。

2.28.3 動作説明

(1) 欠け歯を基準とした一定位置でのワンショットパルス出力の動作原理

図 2.49に、欠け歯を基準とした一定位置でのワンショットパルス出力の動作原理を示します。RH850/U2Bxのハードウェア及びソフトウェア処理によって、欠け歯を基準として一定の位置でパルスを出力することが可能です。

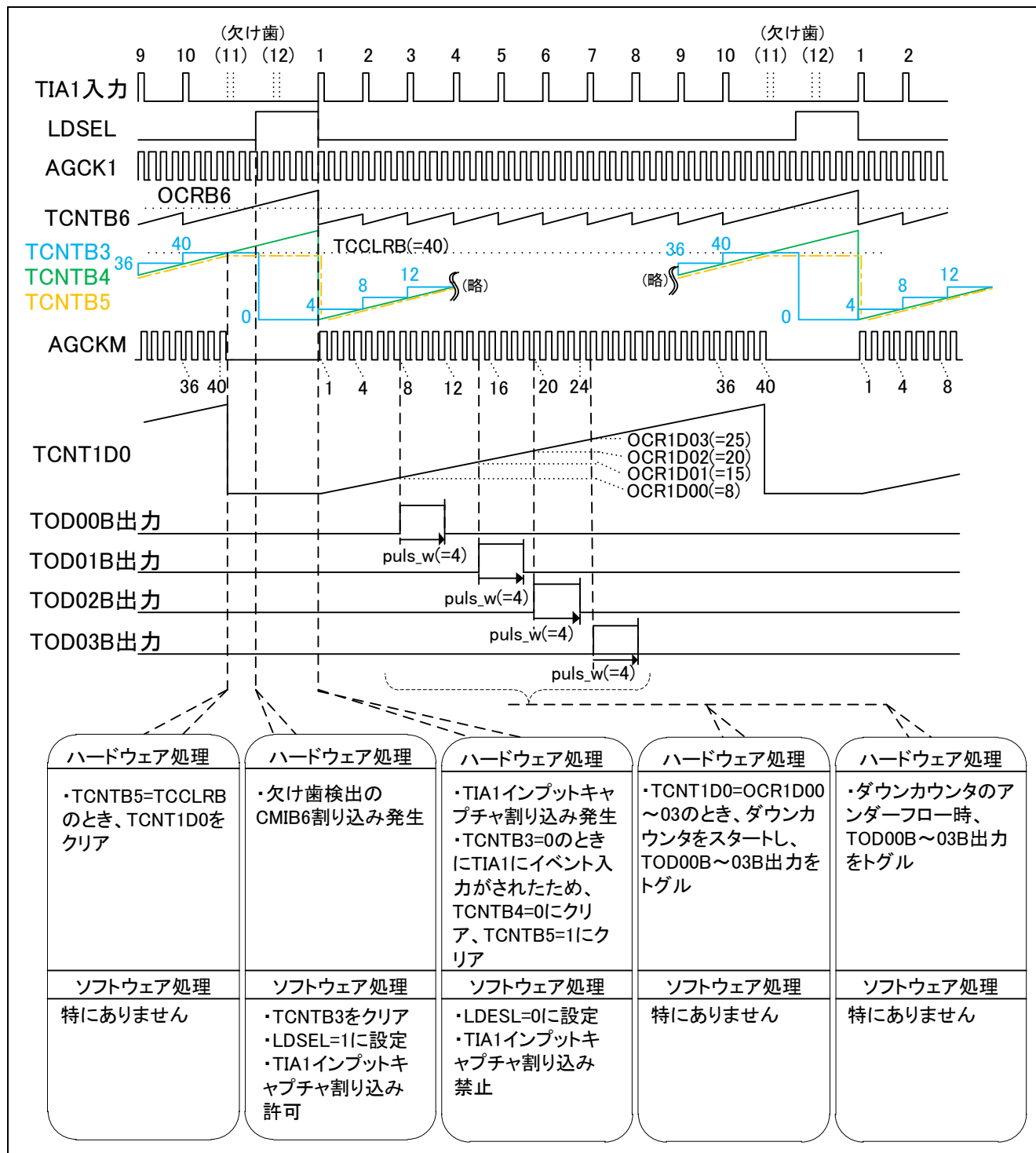


図 2.49 欠け歯を基準とした一定位置でのワンショットパルス出力

(2) 倍周補正クロックの生成原理

図 2.50に減速時、図 2.51に加速時の補正クロック生成原理を示します。これに従って RH850/U2Bx のハードウェア処理によって入力信号に対する倍周補正クロックの生成を行います。

[共通処理]

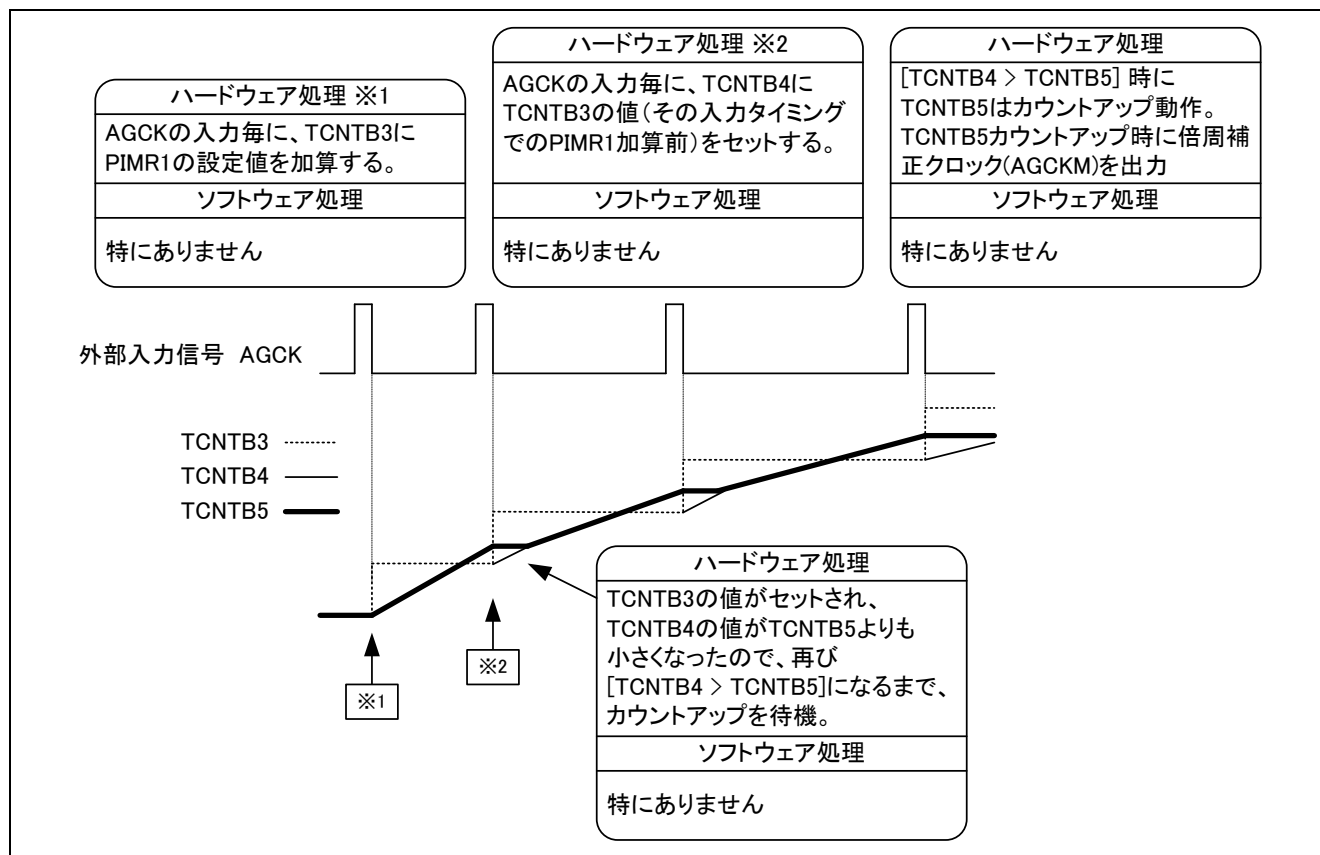


図 2.50 倍周補正クロック生成原理 (減速時)

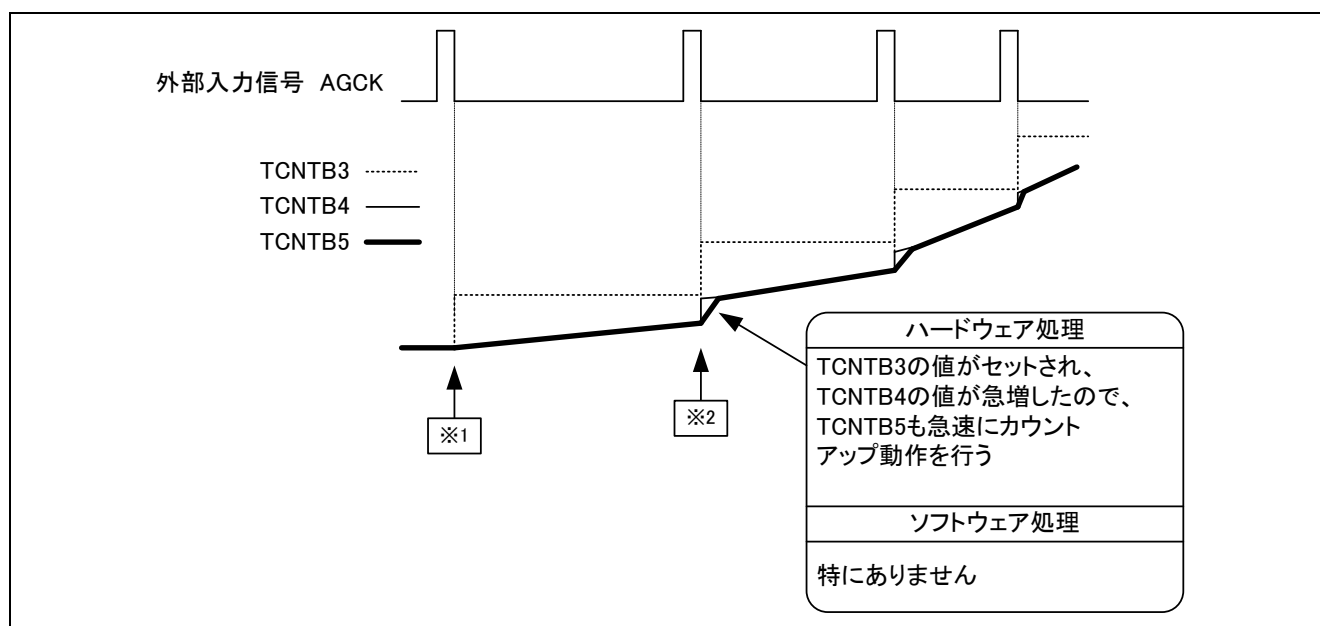


図 2.51 倍周補正クロック生成出力原理 (加速時)

(3) 倍周補正クロックの使用例

周期の変化する外部入力信号に対して、その信号から倍周クロックを生成する場合、補正を用いない場合と、用いる場合では下図のように動作が異なります。それぞれをクロックに用いて、例えば「ある外部入力から 12 カウント（外部入力 3 歯分）だけパルスを出力する」というソフトウェアを実行した場合の波形を図 2.52、図 2.53 に示します。（PIM の値が 4 の場合）

[1] 入力信号の間隔が増加していく場合（減速時）

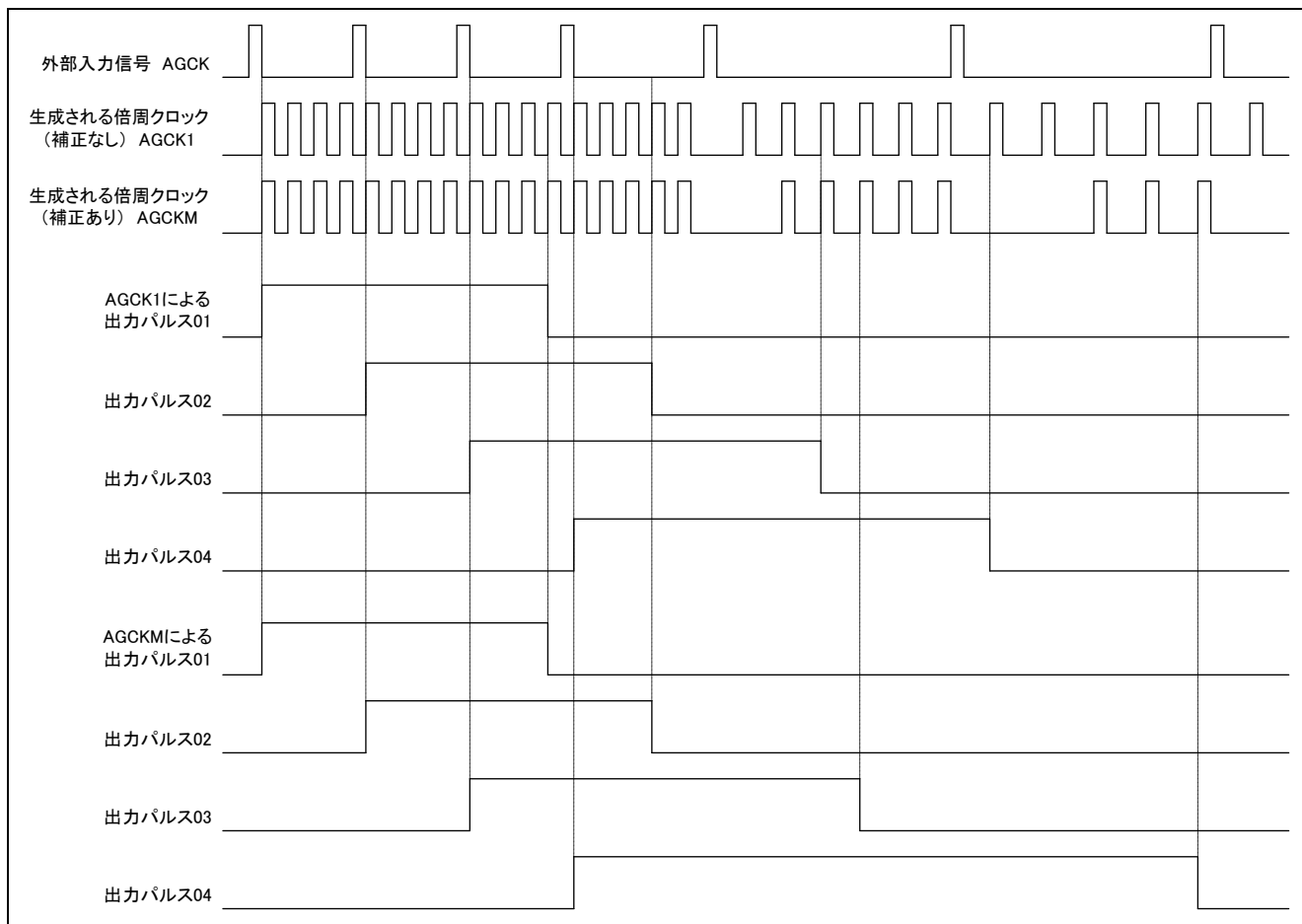


図 2.52 倍周機能使用に関する比較（減速時、PIM=4 の場合）

[2] 入力信号の間隔が減少していく場合（加速時）

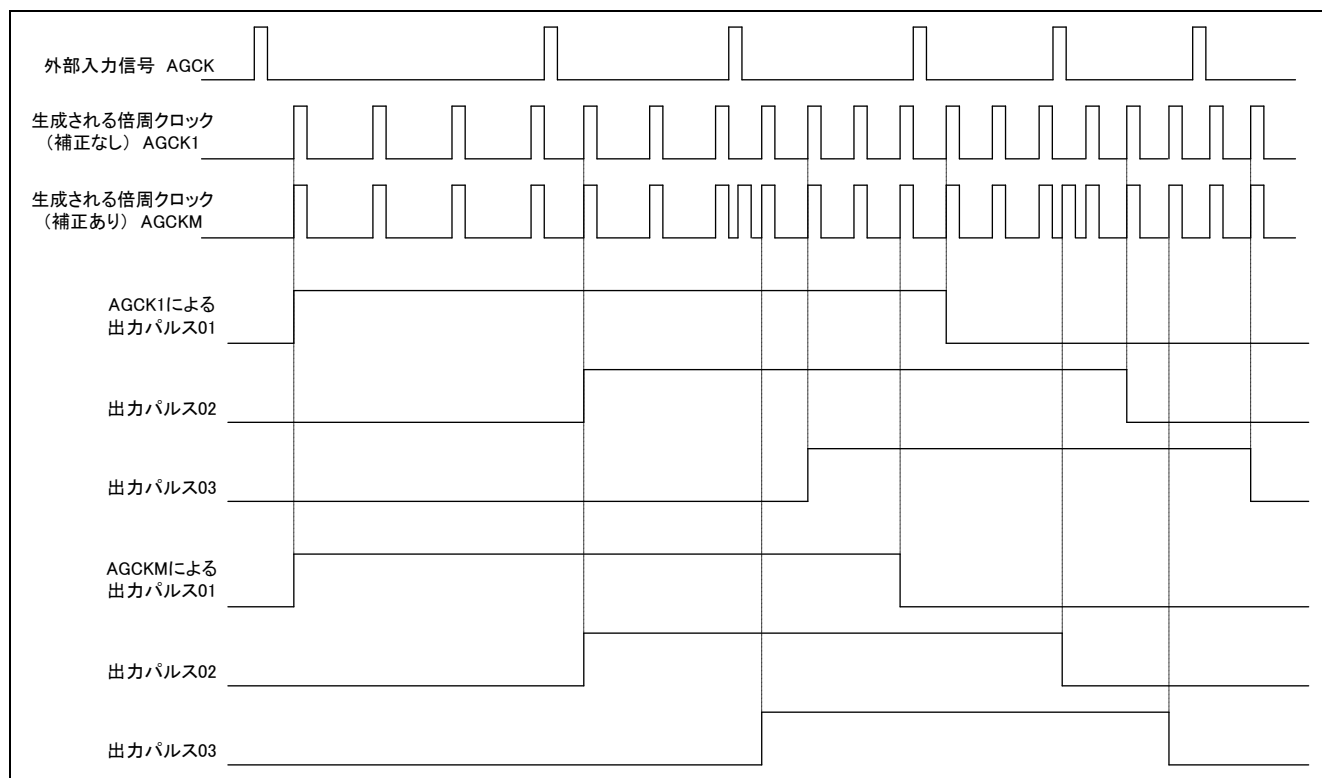


図 2.53 倍周機能使用に関する比較（加速時、PIM=4 の場合）

このように、倍周クロックを用いたカウント動作を基準にする事で、入力信号の波長が変化した場合に、波長の変化に対するソフト的な処理を行わなくても、波長に追従して処理を行う事ができます。そして、補正機能を使用する事により、より正確に外部入力信号の間隔に対応します。

2.28.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート（P32_4、P22_7～7）の設定を行います。
ATU 設定	atu_init	タイマ A、B、D の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
インプットキャプチャ 割り込みハンドラ	eiint87	外部入力検知したら本ルーチンを行います。
コンペアマッチ割り込 みハンドラ(2D0)	eiint164	TCNT2D0 と OCR2D00 のコンペアマッチが発生したら、本ルーチン を行います。
パルス出力ルーチン	eiint97	TCNTB6 と OCRB6 のコンペアマッチが発生したら、ワンショットパ ルスを出します。

使用定数説明

ラベル名	機能	設定値	使用モジュール名
offset_0	TOD00B の出力パルスのオフセット時間を設定します。	0x00000008	ATU 設定
offset_1	TOD01B の出力パルスのオフセット時間を設定します。	0x0000000F	ATU 設定
offset_2	TOD02B の出力パルスのオフセット時間を設定します。	0x00000014	ATU 設定
offset_3	TOD03B の出力パルスのオフセット時間を設定します。	0x00000019	ATU 設定
pulse_w	TOD00B～03B の出力パルス幅を設定します。	0x00000004	パルス出力ルーチン

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A、B、D 及びプリスケアラのカウント動作を許可します。	0x17	
PCR23_1	P23_1 端子を入力端子 TIA01 に設定します。	0x00000058	ポート設定
PCR22_7 PCR22_6 PCR22_9 PCR22_8	P22_7, P22_6, P22_9, P22_8 端子を TOD00B,01B,02B,03B に設定します。	0x0000004B	
PSCR0	プリスケアラ 0 の分周比 10 に設定します。	0x0009	ATU 設定
CBCNT	クロックバス 5 のクロックソースをタイマ B の倍周補 正クロックに設定します。	0x04	
ATUINTSELD0	Interrupt Number 140 (NTATUDSLID00 割り込み) を OCR2D0_0 に設定します。	0x00000001	
TCR1A	TIA01 への入力信号をイベントとしてタイマ B に出力 します。	0x10	
TIOR1A	TIA1 への入力信号の立ち上がりエッジを検出します。	0x0004	
TIERA	インプットキャプチャ割り込みを許可に設定します。	0x0002	
TSCRA	インプットキャプチャフラグをクリアします。	0x80FF	

レジスタ名	機能	設定値	使用 モジュール名
TIORB	TCNTB2 のリロード値に ICRB0 の値を使用、外部イベントの入力を許可、そして、TCNTB3=TCNTB4 の時に TCNTB4 のカウントを停止しないよう設定します。	0x21	ATU 設定
PIMR1	外部入力周期に対する倍周クロックの逡倍比を 4 に設定します。	0x0004	
TCRB	TCNTB0, TCNTB2 の使用クロックをクロックバス 0 に設定します。	0x00	
TICRB	CMFB6 が有効になったタイミングで割り込み要求を出力します。	0x00	
TIERB	コンペアマッチ割り込みを許可に設定します。	0x0002	
TCCLRB	TCNTB5 の上限値を $0x28 (= PIMR1 \times \text{設定する外部入力数})$ に設定します。	0x00028000	
TCNTB5	倍周補正クロック生成カウンタ B5 の初期値を TCCLRB と同値に設定します。	0x00028000	
TCNTB6	倍周クロックカウンタ B6 の初期値を 0 に設定します。	0x00000000	
OCRB6	TCNTB6 に対応するコンペアマッチの値を 6 に設定します。	0x00006000	
LDB	LDB の値を 0x7D0 に設定します。	0x000007D0	
TCRD0	TCNT1D0、DCNTD00、TCNT2D0 が、それぞれクロックバス 5 でアップ/ダウンカウントを行うよう設定します。	0x1555	
TIOR1D0	OCR1D00~03 のコンペアマッチを許可します。	0x00FF	
TIOR2D0	OCR2D のコンペアマッチを許可します。	0x0003	
DCRD0	コンペアマッチ A 発生時、ダウンカウント開始します。	0x2222	
TSCRD0	コンペアマッチフラグをクリアします。	0x3FFF	
TIER2D0	コンペアマッチ割り込みを許可に設定します。	0x00000100	
OCR1D00~03	オフセット値を設定します。	0x00000008 0x0000000F 0x00000014 0x00000019	
OCR2D00	TCNT2D0 に対応するコンペアマッチ B の条件を設定します。	0x00000001	
TSTRD	タイマ D のサブブロック 0 のカウントをスタートします。	0x0001	

レジスタ名	機能	設定値	使用モジュール名
EIBD87	タイマ A の TIA01 の入力キャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り割り込み設定
EIC87	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC97	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
EIBD164	タイマ D の TCNT2D0 と OCR2D00 のコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC164	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TIORB	TCNTB2 のロードデータ、RLDB のロードデータの計算に LDB 値を用いるよう設定します。	LDSEL=1	パルス出力ルーチン
TSCRB	タイマ B のコンペアマッチフラグをクリアします。	0x037F	
TSCRA	タイマ A の入力キャプチャフラグをクリアします。	0x8002	
TIERA	タイマ A の入力キャプチャ割り込みを許可します。	0x0002	
TCNTB3	補正イベントカウンタ値を 0 にクリアします。	0x00000000	
DCNTD00~03	ダウンカウンタ値をセットします。	0x00000004	
TIORB	TCNTB2 のロードデータ、RLDB のロードデータの計算に ICRB0 値を用いるように設定します。	LDSEL=0	入力キャプチャ割り込みハンドラ
TSCRA	タイマ A の入力キャプチャフラグをクリアします。	0x8002	
TIERA	タイマ A の入力キャプチャ割り込みを禁止します。	0x0000	
TCNT2D0	タイマ D の TCNT2D0 をクリアします。	0x00000000	コンペアマッチ割り込みハンドラ (2D0)

2.29 動作例 28 逡倍率自動切替機能を使用したワンショットパルス出力 [タイマ B]

2.29.1 概要

欠け歯の含まれた外部入力信号に対して、欠け歯を基準として一定の位置でパルスを出力する動作例を示します。外部入力信号から生成した倍周補正クロックでダウンカウンタを動作させ、このダウンカウンタの動作開始時に High 出力、アンダーフロー時に Low 出力を行うことでワンショットパルスを出力します。

また、本動作例では、欠け歯直後の倍周クロックの逡倍率設定をハードウェアによって自動で変更します。

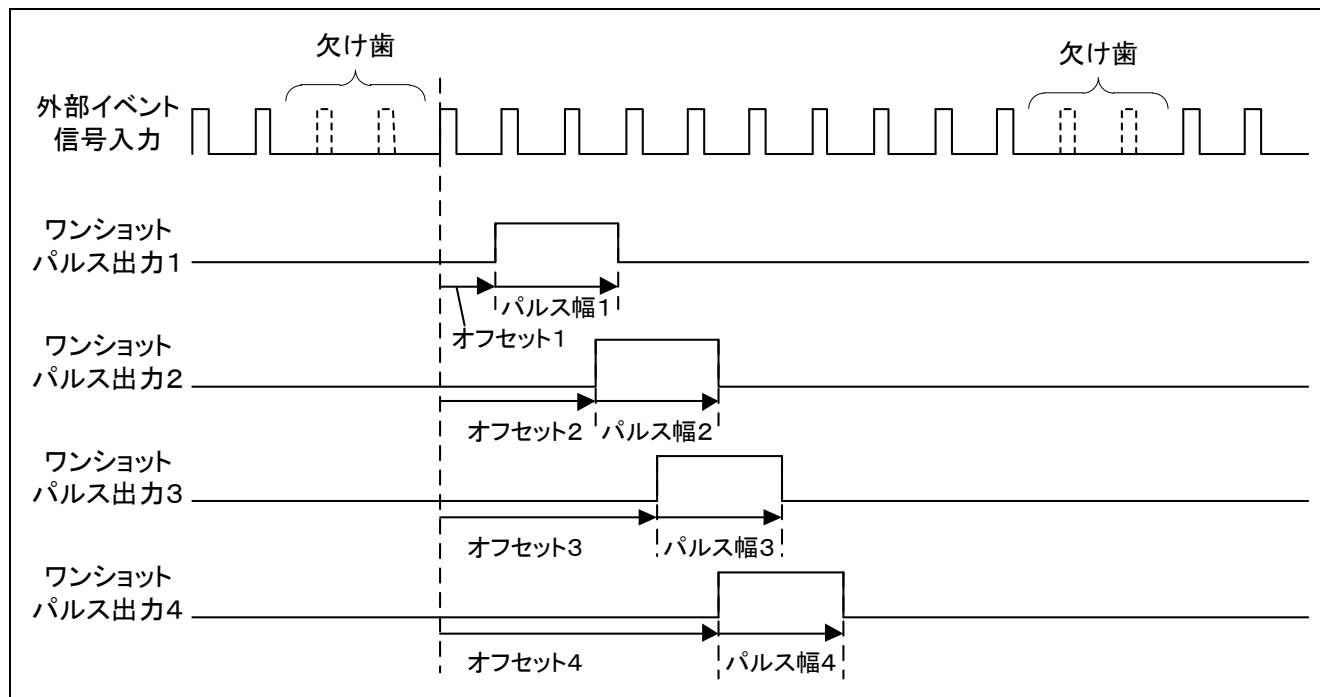


図 2.54 欠け歯を基準としたワンショットパルスの生成(概要)

2.29.2 使用機能説明

表 2.30に使用端子及び関連レジスタの機能割り付けを示します。

表 2.30 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	倍周クロックの生成に使用する外部入力信号をこの端子に入力します。
	TOD00～03B	ワンショットパルスをこの端子から出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCRO	プリスケアラ 0 の分周比を設定します。
	CBCNT	クロックバス 5 のクロックソースを設定します。
タイマ A レジスタ	TCR1A	タイマ A の動作クロック、外部入力エッジのイベント出力を設定します。
	TIOR1A	TIA00 の検出エッジを設定します。
タイマ B レジスタ	TCRB	TCNTB0、TCNTB2 のカウントソースを設定します。
	TIORB	カウント動作の許可等、倍周クロック生成に関する設定を行います。
	PIMR1	生成する倍周クロックの通倍比を設定します。
	PIMR2	欠け歯入力直後の倍周クロックの通倍比を設定します。
	TICRB	割り込みの許可をします。
	TIERB	コンペアマッチ割り込みの設定を行います。
	TCNTB1	外部入力信号の入力エッジをカウントします。
	TCNTB5	TCNTB4 の値より小さいときに、非変調低速クロックでアップカウント動作を行います。
	TCCLRB	TCNTB5 の上限値として機能します。TCNTB3=0 かつ外部イベント入力時にこのレジスタと TCNTB5 が一致している場合、TCNTB5 は 1 にクリアされます。
	TCNTB6	AGCK1 によりカウントアップします。
	OCRB6	TCNTB6 に対応するコンペアマッチの値を設定します。
	OCRB10	TCNTB1 に対するコンペアマッチ値です。TCRB 設定値により、コンペアマッチ発生時に TCNTB1 と TCNTB3 がクリアされます。
	OCRB11	TCNTB1 に対するコンペアマッチ値です。TCRB 設定値により、コンペアマッチ中は PIMR1 の代わりに PIMR2 が選択されます。
	TSRB	タイマ B のコンペアマッチフラグが格納されます。
	TSCR	タイマ B のコンペアマッチフラグをクリアします。
タイマ D レジスタ	TCRD0	タイマ D 各カウンタの動作クロックバスを設定します。
	TIOR1D0	各コンペアマッチの発生の有無及び、発生時の動作を設定します。
	DCRD0	ダウンカウンタの動作開始、停止の条件を設定します。
	OCR1D00～03	TCNT1D0 に対応するコンペアマッチ A の条件値 OCR1D00～03 を設定します。
	DCNTD00～03	ダウンカウンタのカウンタレジスタです。
	TSTRD	タイマ D のカウントをスタートします。

関連レジスタ		機能
PORT レジスタ	PCR23_0	P23_0 を TIA00 に設定します。
	PCR22_7	P22_7 を TOD00B に設定します。
	PCR22_6	P22_6 を TOD01B に設定します。
	PCR22_9	P22_9 を TOD02B に設定します。
	PCR22_8	P22_8 を TOD03B に設定します。
INTC レジスタ	EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みのバインド先を指定します。
	EIC97	割り込みベクタ方式と割り込み優先度を設定します。

2.29.3 動作説明

(1) 欠け歯を基準とした一定位置でのワンショットパルス出力の動作

図 2.55のように、TCNTB1は外部イベントの入力によりカウントアップを行います。このTCNTB1がOCRB11と一致している間、通倍率設定にはPIMR1の代わりにPIMR2が適用されます。PIMR2に $PIMR1 \times (\text{欠け歯数} + 1)$ の値を設定することにより、欠け歯期間の入力周期を基にした倍周クロックを生成することができます。

タイマBの倍周補正クロックによりタイマDを動作させ、4本のワンショットパルスを出力します。

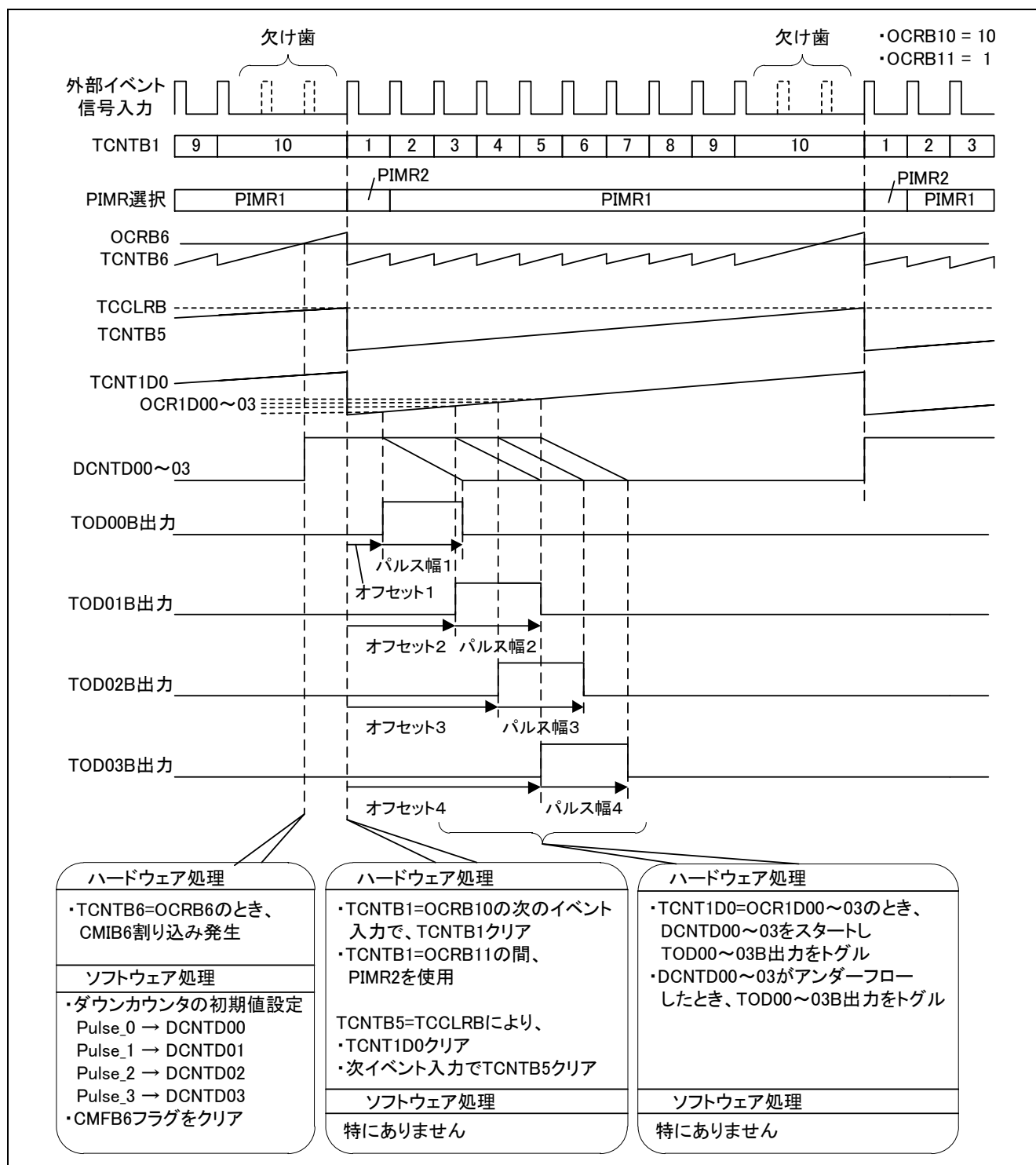


図 2.55 欠け歯を基準とした一定位置でのワンショットパルス出力

(2) 加速/減速時の倍周補正クロックによるワンショットパルス出力の動作

図 2.56に減速時、図 2.57に加速時の倍周補正クロックによる動作を示します。通倍率自動切換え機能を使用することにより、図中の T3 の期間では欠け歯時の周期(T2)を基にしたタイマ D へのクロック出力が可能です。

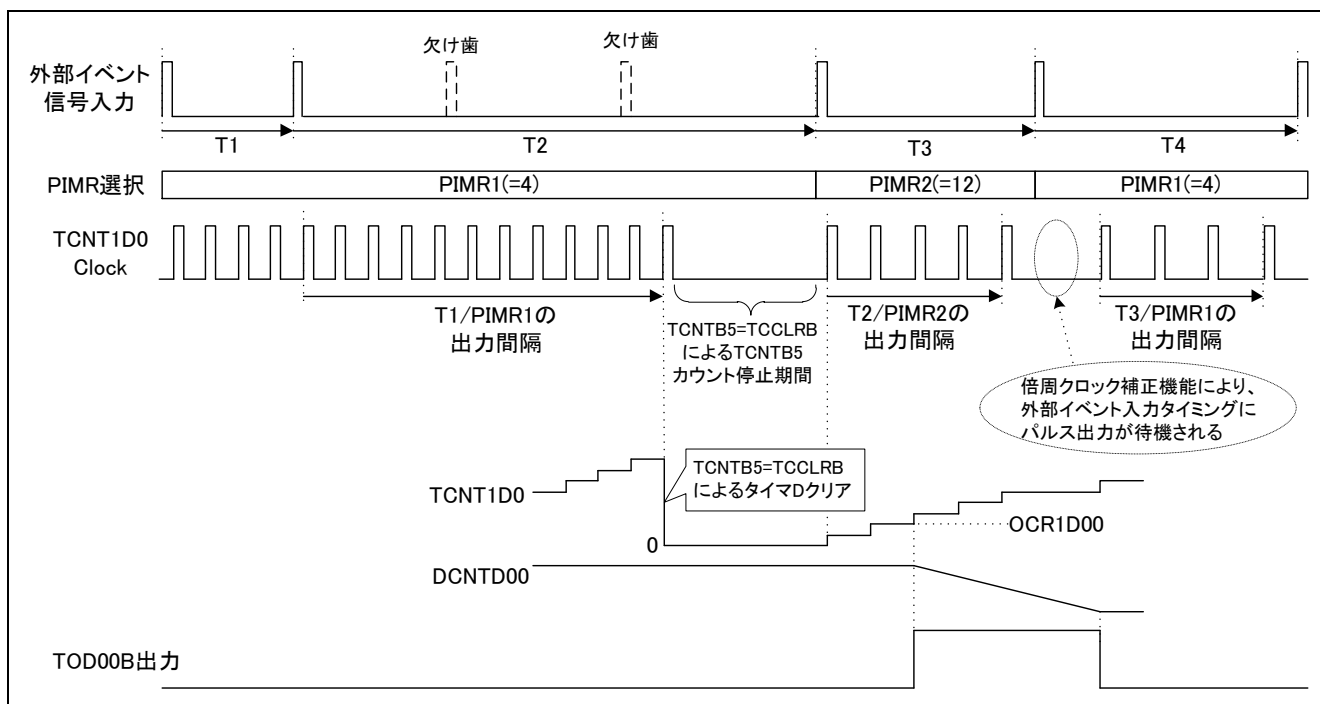


図 2.56 欠け歯を基準としたワンショットパルス出力（減速時）

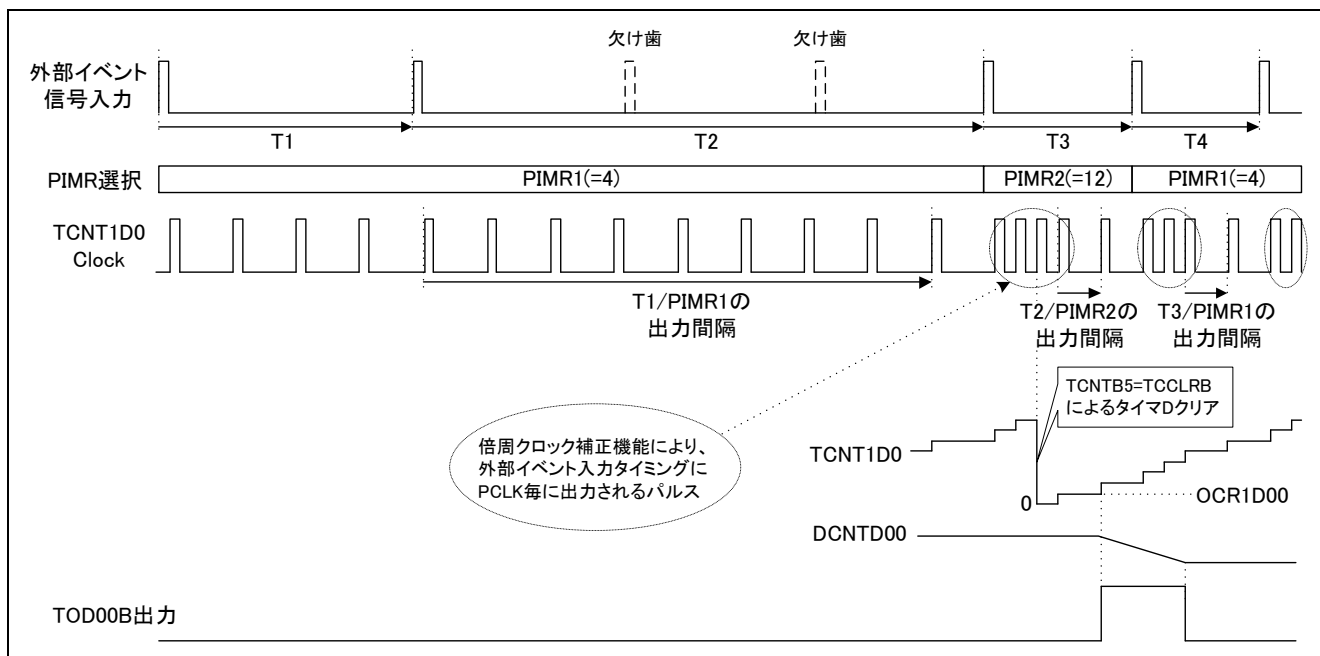


図 2.57 欠け歯を基準としたワンショットパルス出力（加速時）

2.29.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0、P22_7~7) の設定を行います。
ATU 設定	atu_init	タイマ A、B、D の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
欠け歯検出ルーチン	eiint97	TCNTB6 と OCRB6 のコンペアマッチが発生した時、この割り込みが実行されます。タイマ D のダウンカウンタの初期値を設定します。

使用定数説明

ラベル名	機能	設定値	使用モジュール名
offset_0	TOD00B の出力パルスのオフセット時間を設定します。	0x00000002	欠け歯検出ルーチン
offset_1	TOD01B の出力パルスのオフセット時間を設定します。	0x00000004	欠け歯検出ルーチン
offset_2	TOD02B の出力パルスのオフセット時間を設定します。	0x00000008	欠け歯検出ルーチン
offset_3	TOD03B の出力パルスのオフセット時間を設定します。	0x00000010	欠け歯検出ルーチン
pulse_0	TOD00B の出力パルス幅を設定します。	0x00000003	欠け歯検出ルーチン
pulse_1	TOD01B の出力パルス幅を設定します。	0x00000003	欠け歯検出ルーチン
pulse_2	TOD02B の出力パルス幅を設定します。	0x00000003	欠け歯検出ルーチン
pulse_3	TOD03B の出力パルス幅を設定します。	0x00000003	欠け歯検出ルーチン

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A、B、D 及びプリスケアラのカウント動作を許可します。	0x17	
PCR23_0	P0_8 端子を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PCR22_7 PCR22_6 PCR22_9 PCR22_8	P22_7,P22_6,P07_2,P22_8 端子を TOD00B,01B,02B,03B に設定します。	0x0000004B	
PSCR0	プリスケアラ 0 の分周比 10 に設定します。	0x0009	
CBCNT	クロックバス 5 のクロックソースをタイマ B の倍周補正クロックに設定します。	0x04	
TCR1A	TIA0 への入力信号をイベントとしてタイマ B に出力します。	0x08	ATU 設定
TIOR1A	TIA0 への入力信号の立ち上がりエッジを検出します。	0x0001	

レジスタ名	機能	設定値	使用 モジュール名
TCRB	PIMR の自動切換え機能を有効、TCNTB1,TCNTB3 のハードウェアクリア機能を有効、タイマ B のクロックをクロックバス 0 に設定します。	0xE0	ATU 設定
TIORB	外部イベントの入力を許可、TCNTB3=TCNTB4 の時に TCNTB4 のカウントを停止しない、TCNTB6 と OCRB6 のコンペアマッチを有効に設定します。	0x21	
PIMR1	外部入力周期に対する倍周クロックの通倍比を 4 に設定します。	0x0004	
PIMR2	TCNTB1 と OCRB11 のコンペアマッチ中の通倍比を 12 に設定します。	0x000C	
TICRB	CMFB6 が有効になったタイミングで割り込み要求を出力します。	0x00	
TIERB	コンペアマッチ割り込みを許可に設定します。	0x0008	
OCRB6	TCNTB6 とのコンペアマッチの値を 6 に設定します。	0x00006000	
OCRB10	TCNTB1 とのコンペアマッチ値を 10 に設定します。	0x0A	
OCRB11	TCNTB1 とのコンペアマッチ値を 1 に設定します。	0x01	
TCCLRB	TCNTB5 の上限値を 0x30(= PIMR1 × 設定する外部入力数)に設定します。	0x00030000	
TCNTB5	倍周補正クロック生成カウンタ B5 の初期値を TCCLRB と同値に設定します。	0x00030000	
TCRD0	タイマ B からの TCNT1Dx のクリア要求を許可、各カウンタがクロックバス 5 でアップ/ダウンカウントを行うよう設定します。	0x1055	
TIOR1D0	OCR1D00、01、02、03 のコンペアマッチを許可します。	0x00FF	
DCRD0	コンペアマッチ A 発生時、ダウンカウント開始します。	0x2222	
OCR1D00~03	ワンショットパルスのオフセット値を設定します。	offset_0~3	
TSTRD	タイマ D のサブブロック 0 のカウントをスタートします。	0x0001	
EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC97	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	欠け歯検出 ルーチン
TSCRB	タイマ B の CMFB6 フラグをクリアします。	0x0008	
DCNTD00~03	ダウンカウンタの初期値をセットします。	pulse_0~3	

2.30 動作例 29 シーケンサによる外部イベントカウント動作 [タイマ B]

2.30.1 概要

欠け歯の含まれた外部入力信号に対して、欠け歯を基準として信号が入力される毎にカウントアップするカウンタとコンペアレジスタのコンペア動作を実行します。コンペアマッチによってシーケンサのステータスに状態を反映させます。コンペアレジスタは3個使用し、シーケンサは入力された外部信号によって3種類のステータスを示します。

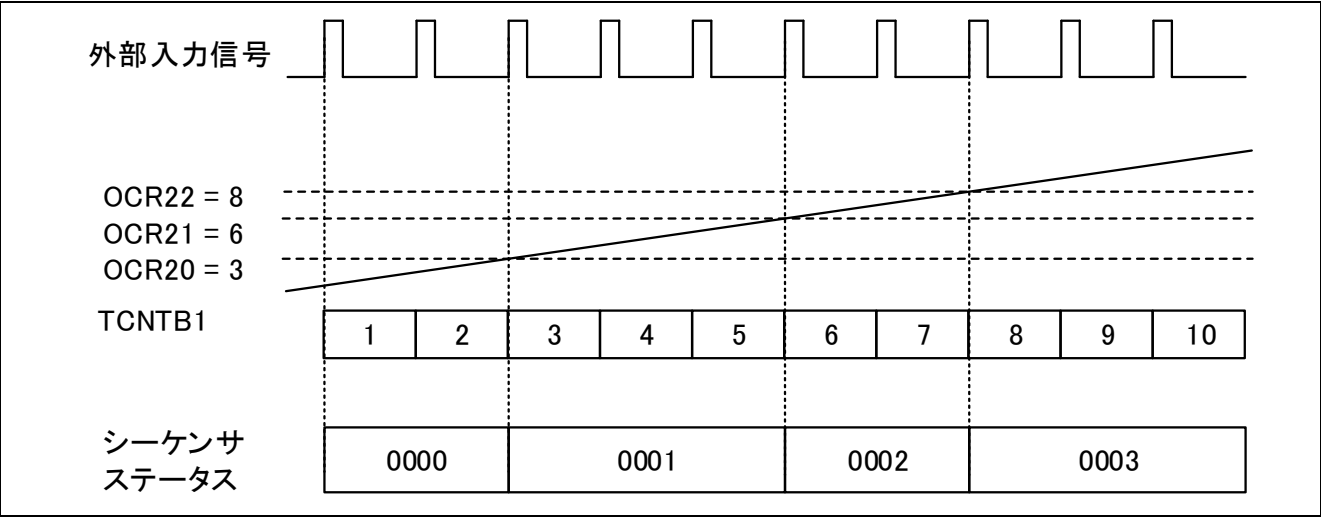


図 2.58 外部入力信号によるシーケンサ動作

2.30.2 使用機能説明

表 2.30に使用端子及び関連レジスタの機能割り付けを示します。

表 2.31 ATU-VI機能割り付け

使用端子		機能
端子	TIA00	倍周クロックの生成に使用する外部入力信号をこの端子に入力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
	CBCNT	クロックバス 5 のクロックソースを設定します。
タイマ A レジスタ	TCR1A	タイマ A の動作クロック、外部入力エッジのイベント出力を設定します。
	TIOR1A	TIA00 の検出エッジを設定します。
タイマ B レジスタ	TCRB	TCNTB0、TCNTB2 のカウントソースを設定します。
	TIORB	カウント動作の許可等、倍周クロック生成に関する設定を行います。
	PIMR1	生成する倍周クロックの通倍比を設定します。
	PIMR2	欠け歯入力直後の倍周クロックの通倍比を設定します。
	TICRB	割り込みの許可をします。
	TIERB	コンペアマッチ割り込みの設定を行います。
	TSEQCRB	シーケンサ動作を許可します。
	TSEQENB0	シーケンサのコンペアマッチを許可します。
	OCRB20	TCNTB1 に対するコンペアマッチ値です。コンペアマッチ発生時にシーケンサのステータスが更新されます。
	OCRB21	TCNTB1 に対するコンペアマッチ値です。コンペアマッチ発生時にシーケンサのステータスが更新されます。
	OCRB22	TCNTB1 に対するコンペアマッチ値です。コンペアマッチ発生時にシーケンサのステータスが更新されます。
	TCNTB1	外部入力信号の入力エッジをカウントします。
	TCNTB6	AGCK1 によりカウントアップします。
	OCRB6	TCNTB6 に対応するコンペアマッチの値を設定します。
	OCRB10	TCNTB1 に対するコンペアマッチ値です。TCRB 設定値により、コンペアマッチ発生時に TCNTB1 がクリアされます。
	OCRB11	TCNTB1 に対するコンペアマッチ値です。TCRB 設定値により、コンペアマッチ中は PIMR1 の代わりに PIMR2 が選択されます。
	TSRB	タイマ B のコンペアマッチフラグが格納されます。
	TSCRb	タイマ B のコンペアマッチフラグをクリアします。

関連レジスタ		機能
PORT レジスタ	PCR23_0	P23_0 を TIA00 に設定します。
INTC レジスタ	EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みのバインド先を指定します。
	EIC97	割り込みベクタ方式と割り込み優先度を設定します。

2.30.3 動作説明

図 2.59のように、TCNTB1 は外部イベントの入力によりカウントアップを行い、欠け歯検出時にクリアされます。シーケンサのステータスは TCNTB1 と OCR20～OCR22 がコンペアマッチする毎に 0000 から 0003 まで変化します。

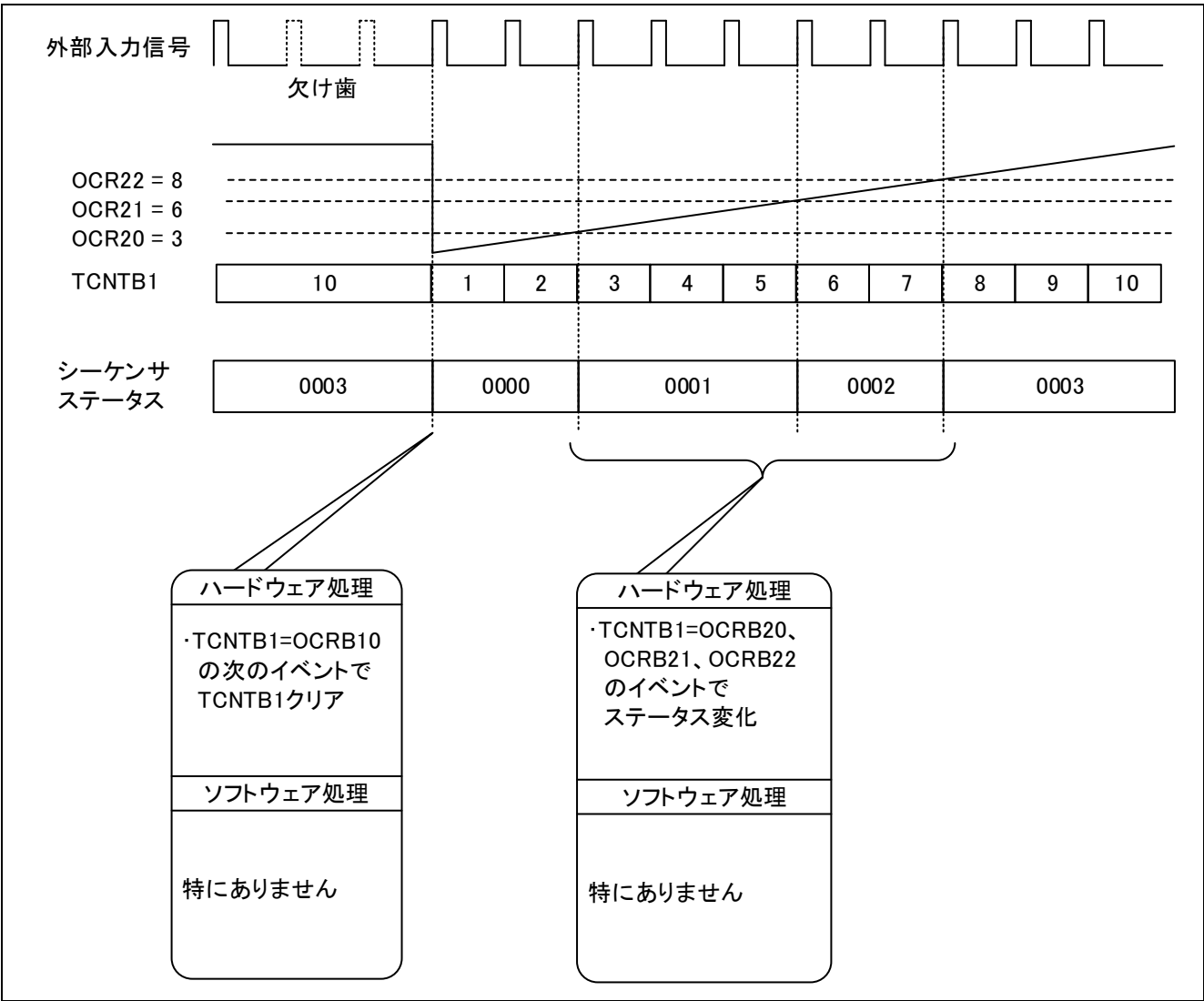


図 2.59 欠け歯を基準としたシーケンサステータス出力

2.30.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P23_0) の設定を行います。
ATU 設定	atu_init	タイマ A、B の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
欠け歯検出ルーチン	eiint97	TCNTB6 と OCRB6 のコンペアマッチが発生した時、この割り込みが実行されます。

使用定数説明

本タスクでは変数は使用していません。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ A、B 及びプリスケアラのカウンタ動作を許可します。	0x07	
PCR23_0	P0_8 端子を入力端子 TIA00 に設定します。	0x00000058	ポート設定
PSCR0	プリスケアラ 0 の分周比 10 に設定します。	0x0009	ATU 設定
CBCNT	クロックバス 5 のクロックソースをタイマ B の倍周補正クロックに設定します。	0x04	
TCR1A	TIA0 への入力信号をイベントとしてタイマ B に出力します。	0x08	
TIOR1A	TIA0 への入力信号の立ち上がりエッジを検出します。	0x0001	

レジスタ名	機能	設定値	使用 モジュール名
TCRB	PIMR の自動切換え機能を有効、TCNTB1 のハードウェアクリア機能を有効、タイマ B のクロックをクロックバス 0 に設定します。	0xA0	ATU 設定
TIORB	外部イベントの入力を許可、TCNTB3=TCNTB4 の時に TCNTB4 のカウントを停止しない、TCNTB6 と OCRB6 のコンペアマッチを有効に設定します。	0x21	
TSEQCRB	シーケンサ動作を許可します。	0x01	
TSEQENB0	シーケンサのコンペアマッチ 2-0 を許可します。	0x07	
OCRB20	TCNTB1 とのコンペアマッチ値を 3 に設定します。	0x03	
OCRB21	TCNTB1 とのコンペアマッチ値を 6 に設定します。	0x06	
OCRB22	TCNTB1 とのコンペアマッチ値を 8 に設定します。	0x08	
PIMR1	外部入力周期に対する倍周クロックの通倍比を 4 に設定します。	0x0004	
PIMR2	TCNTB1 と OCRB11 のコンペアマッチ中の通倍比を 12 に設定します。	0x000C	
TICRB	CMFB6 が有効になったタイミングで割り込み要求を出力します。	0x00	
TIERB	コンペアマッチ割り込みを許可に設定します。	0x0008	
OCRB6	TCNTB6 とのコンペアマッチの値を 6 に設定します。	0x00006000	
OCRB10	TCNTB1 とのコンペアマッチ値を 10 に設定します。	0x0A	
OCRB11	TCNTB1 とのコンペアマッチ値を 1 に設定します。	0x01	
EIBD97	タイマ B の TCNTB6 と OCRB6 のコンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC97	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRb	タイマ B の CMFB6 フラグをクリアします。	0x0008	欠け歯検出 ルーチン

2.31 動作例 30 範囲コンペアマッチ [タイマ C]

2.31.1 概要

図 2.60に範囲コンペアマッチの動作例を示します。

範囲コンペア無効時は、コンペアマッチ出力レジスタ (OCRCxy) 設定中、タイマ C のカウンタ値 (TCNTCx) が設定値を超えてしまった場合、次のタイマ C のカウント周期でコンペアマッチが発生します (図 2.60 (2) を参照)。

範囲コンペアマッチ有効時は、コンペアマッチ出力レジスタ (OCRCxy) 設定時にタイマ C のカウンタ値 (TCNTCx) が設定された範囲内の場合、コンペアマッチが成立し、コンペアマッチ割り込みを発生させることができます (図 2.60 (1) を参照)。これによって、次のタイマ C のカウント周期を待つことなくコンペアマッチ割り込みが発生します。

なお、動作確認用にコンペアマッチ割り込み発生時にポート P11_0、OCRC00 再設定時にポート P11_1 を反転出力しています。

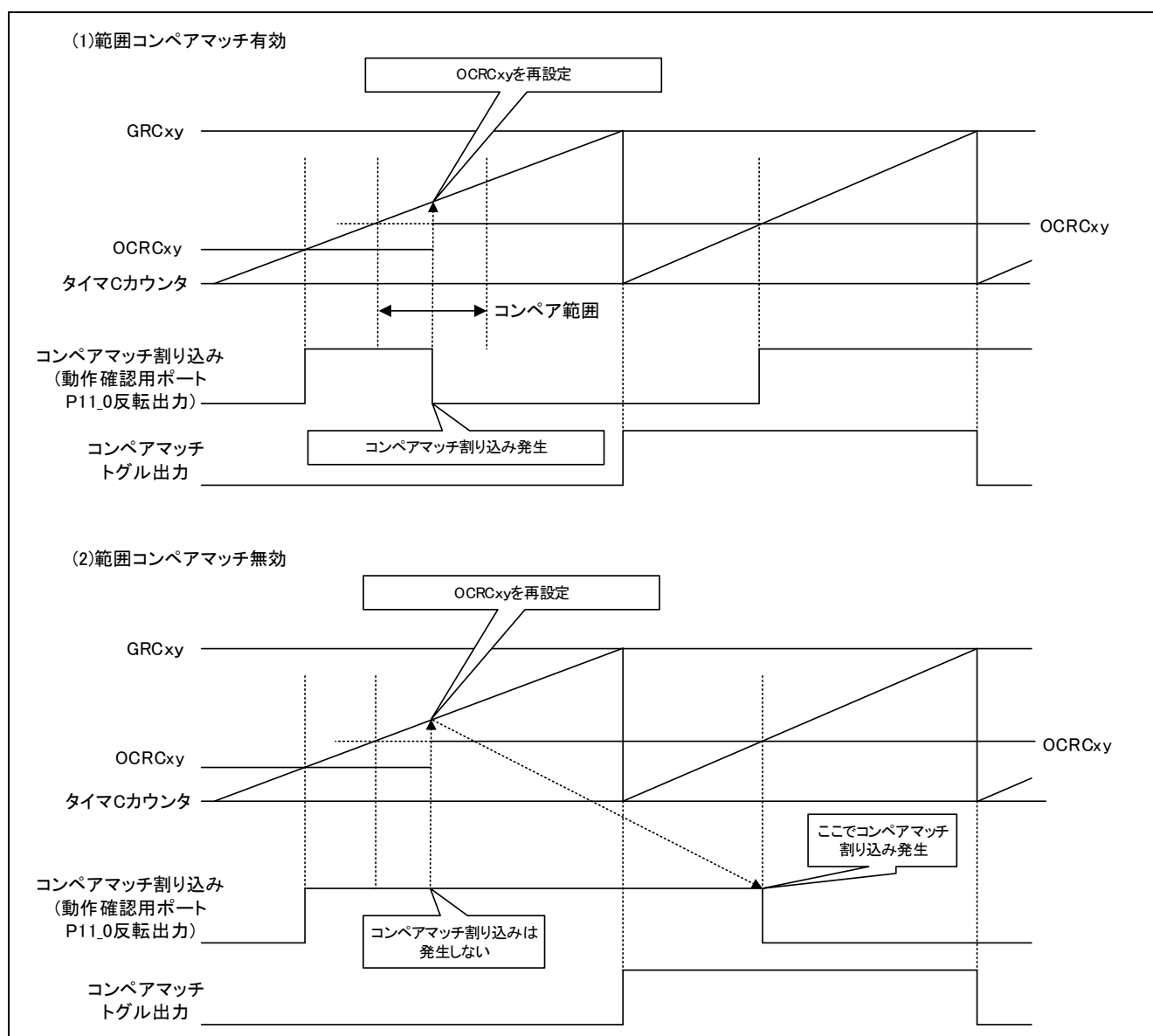


図 2.60 範囲コンペアマッチ割り込みの概要

2.31.2 使用機能説明

表 2.32に使用端子及び関連レジスタの機能割り付けを示します。

表 2.32 ATU-VI機能割り付け

使用端子		機能
端子	TIOC00	コンペアマッチのトグル出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ A レジスタ	TCNTA	タイマ A のアップカウント値を設定します。
	TSCRA	タイマ A のステータスをクリアします。
タイマ C レジスタ	TIORC0	タイマ C の機能を設定します。
	TCRC0	タイマ C の動作モード、クロックバスを設定します。
	TIERC0	タイマ C の割り込みの許可、禁止を設定します。
	GRC00	トグル出力の周期を設定します。
	CUCRC0	タイマ C 各サブブロックのカウンタ(TCNTCx)をクリアする上限値を設定します。
	OCRC00	コンペアマッチの出力値を設定します。
	RCR1C0	範囲コンペアマッチの範囲を設定します。
	TSTRC	タイマ C 各サブブロックのカウンタの動作を設定します。
PORT レジスタ	PCR00_4	端子機能を設定します。
	PCR11_0	端子機能を設定します（動作確認用）。
	PCR11_1	端子機能を設定します（動作確認用）。
INTC レジスタ	EIBD104	タイマ C の TCNTC0 と OCRC00 のコンペアマッチ割り込みのバインド先を指定します。
	EIC104	割り込みベクタ方式と割り込み優先度を設定します。

2.31.3 動作説明

図 2.61に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってコンペアマッチトグル出力、コンペアマッチ割り込みを行います。

タイマ C のカウンタ値 (TCNTCx) が以下の範囲のときにコンペアマッチ出力レジスタ (OCRCxy) に値を設定した場合、範囲コンペアマッチが成立し、コンペアマッチ割り込みが発生します。

$$\text{範囲 : } \text{OCRCxy} \leq \text{TCNTCx} \leq \text{OCRCxy} + \text{RCR1Cx}$$

また、TIOC00 端子は、タイマ C のカウンタ値 (TCNTCx) と GRC00 レジスタのコンペアマッチで、トグル出力を行います。

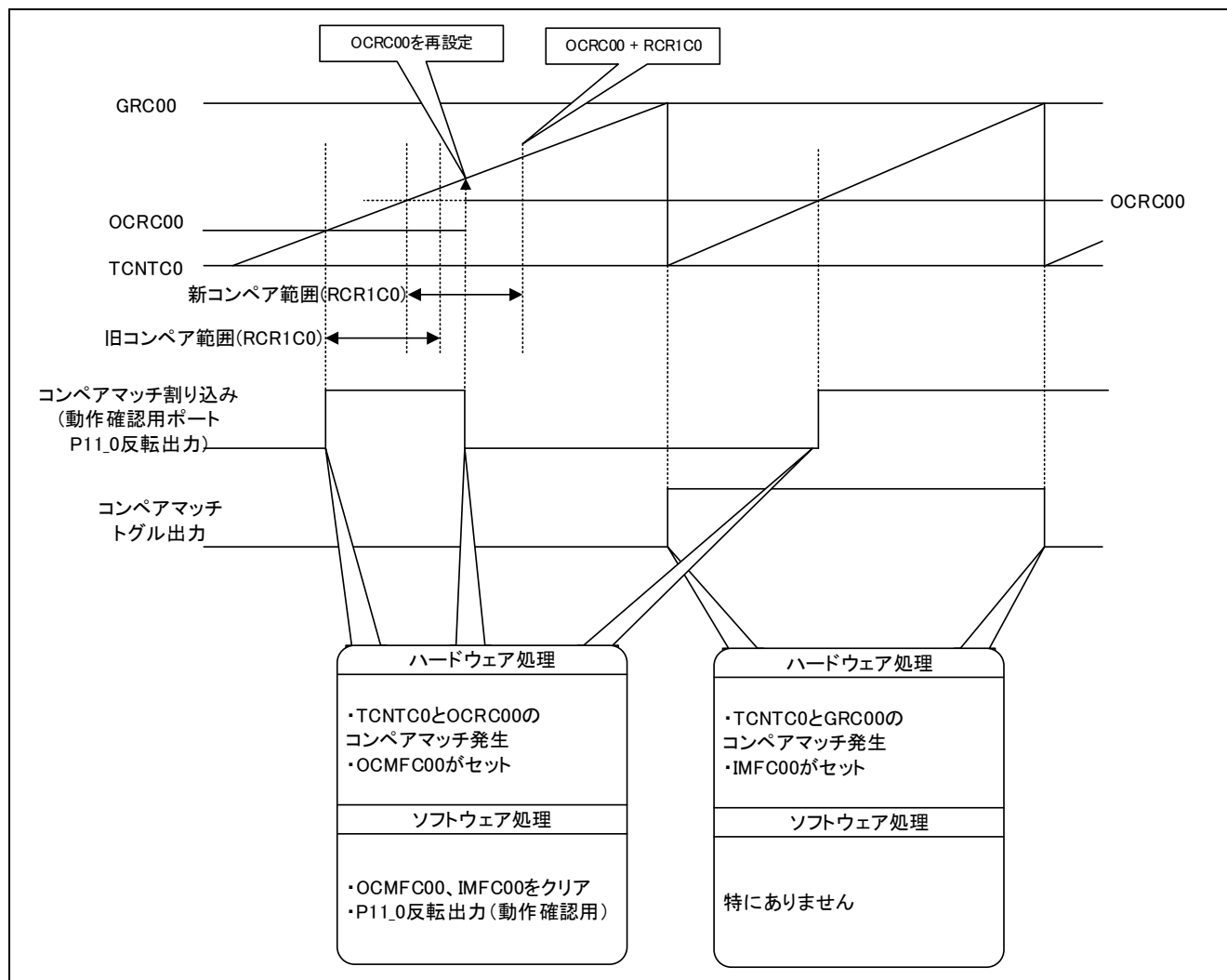


図 2.61 範囲コンペアマッチ動作原理

2.31.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート（P00_4）を TIOC00 出力、ポート（P11_0、P11_1）を出力端子（動作確認用）に設定します。
ATU 設定	atu_init	タイマ C の初期設定を行います。
割り込み設定	intc_init	タイマ C のコンペアマッチ割り込みを設定します。
コンペアマッチ出力レジスタ設定ルーチン	TimerA_Counter	一定周期毎（タイマ A を使用）にタイマ C カウンタの値をチェックし、範囲コンペア内を検出した時にコンペアマッチ出力設定レジスタ（OCRC00）に値を設定します。 OCRC00 レジスタに設定した時、ポート P11_1 を反転出力します（動作確認用）。
コンペアマッチ割り込みルーチン	eiint104	TCNTC00 と OCRC00 のコンペアマッチ時に割り込み、コンペアマッチフラグをクリアします。 ポート P11_0 を反転出力します（動作確認用）。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用 モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メイン ルーチン
ATUENR	タイマ C 及びプリスケアラのカウンタ動作を許可します。	0x09	
PCR00_4	P00_4 端子を TIOC00 出力に設定します。	0x00000049	ポート設定
PCR11_0	P11_0 端子を出力端子に設定します（動作確認用：コンペアマッチ割り込み発生時に反転出力）。	0x00000000	
PCR11_1	P11_1 端子を出力端子に設定します（動作確認用：OCRC00 レジスタ再設定時に反転出力）。	0x00000000	
PSCR0	プリスケアラ 0 の分周比を 10 に設定します。	0x0009	ATU 設定
TCRC0	タイマ C サブブロック 0 のクロック選択、動作モードの設定、強制コンペアマッチの設定を行います。	0x0100	
TIORC0	GRC00 レジスタによるコンペアマッチで TIOC00 にトグル出力するように設定します。	0x0003	
GRC00	TCNTC0 とのコンペアマッチの値を設定します。	0x00000500	
TIERC0	タイマ C の OCRC00 コンペアマッチ割り込みを許可に設定します。	0x0100	
CUCRC0	タイマ C 各サブブロックのカウンタ(TCNTC0)をクリアする上限値を設定します。	0x00000500	
RCR1C0	範囲コンペアマッチの範囲を設定します。 OCRC00 ≤ 範囲 ≤ (OCRC00+31 カウント)	0x05	
TSTRC	サブブロック 0 のカウンタの動作許可をします。	0x0001	
EIBD104	OCRC00 コンペアマッチ割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC104	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRC0L	タイマ C のコンペアマッチフラグをクリアします。	0x11	コンペアマッ チ割り込み ルーチン
TSCRC0H	タイマ C のコンペアマッチフラグをクリアします。	0x01	
OCRC00	TCNTC0 のカウンタ値がコンペア範囲内の時に OCRC00 を再設定します。	0x00000200	コンペアマッ チ出力レジス タ設定ルーチ ン
TCNTA	タイマ A の周期を 4us に設定します。	0xFFFFFFFF0	
ATUENR	タイマ A のカウンタ動作を許可します。	Bit1=1	
TSCRA	タイマ A のステータスをクリアします。	Bit15=1	

2.32 動作例 31 ミラーリング [タイマ C]

2.32.1 概要

図 2.62に示すように、外部から信号を TIOC00 端子に入力します。外部入力信号の両エッジでタイマ C のカウンタ値 (TCNTC0) をインプットキャプチャレジスタ (OCRC00 レジスタ、GRC00 レジスタ) にキャプチャします。

このときキャプチャしたデータはミラーレジスタ (OCMRC00 レジスタ、GMRC00 レジスタ) にロードされます。ミラーレジスタは、キャプチャしたデータを DMA 転送するために使用します。そして、インプットキャプチャをハードウェアトリガとして、ミラーレジスタのデータの DMA 転送を開始し、転送されたデータは RAM に保存します。

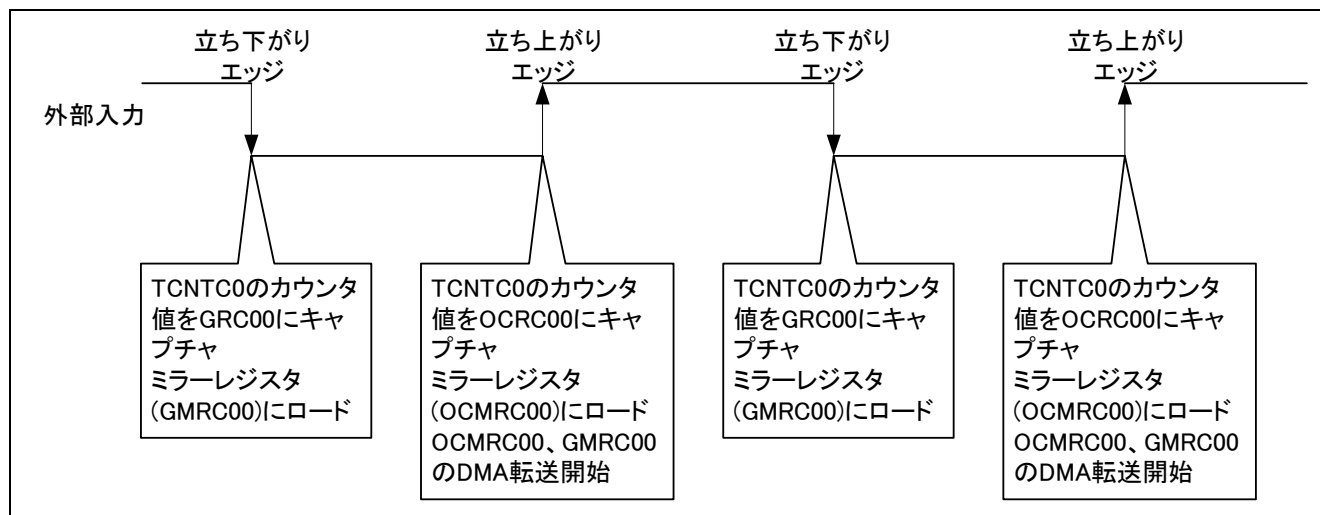


図 2.62 ミラーリングの概要

2.32.2 使用機能説明

表 2.33に使用端子及び関連レジスタの機能割り付けを示します。

表 2.33 ATU-VI機能割り付け

使用端子		機能
端子	TIOC00	外部からの入力信号を検出します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ E レジスタ	TCRC0	タイマ C 各サブブロックのカウンタの動作を設定します。
	TIORC0	OCRC0、GRC0 の入力レベルを設定します。
	TIERC0	インプットキャプチャ割り込みの有効、無効を設定します。
	TSCRC0L	割り込み要因をクリアします。
	TSCRC0H	割り込み要因をクリアします。
	TSTRC	タイマ C 各サブブロックのカウンタの動作を許可します。
INTC レジスタ	EIBD70	DMA 転送の完了割り込みのバインド先を指定します。
	EIC70	割り込みベクタ方式と割り込み優先度を設定します。
	EIBD104	OCRC00 のインプットキャプチャ割り込みのバインド先を指定します。
	EIC104	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR22_7	端子機能を設定します。
	PCR11_0	端子機能を設定します（動作確認用）。
	PCR11_1	端子機能を設定します（動作確認用）。
ATU-VI 共通レジスタ	DMA0SEL0_3	DMA 転送要求グループを設定します。
	DMA0CM_0	DMA チャンネルのマスタモードを設定します。
	DMA0SAR_0	DMA 転送の転送元アドレスを設定します。
	DMA0DAR_0	DMA 転送の転送先アドレスを設定します。
	DMA0TSR_0	DMA 転送の転送バイト数を設定します。
	DMA0TMR_0	DMA 起動要求、転送元、転送先のアドレスモード、転送サイズを設定します。
	DMA0RS_0	ハードウェア要求数、起動トリガ番号を設定します。
	DMA0CHFCR_0	DMA ステータスをクリアします。
	DMA0OR	DMA 転送の有効、無効を設定します。
	DMA0CHCR_0	DMA 転送の完了割り込み、転送の有効、無効を設定します。

2.32.3 動作説明

図 2.63に動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってインプットキャプチャされたカウンタ値のミラーレジスタの DMA 転送が行われます。

外部入力の一両エッジで、タイマ C のカウンタ値 (TCNTC0) が OCRC00 レジスタ、GRC00 レジスタにキャプチャされます。このとき、OCRC00 レジスタ、GRC00 レジスタのミラーレジスタ (OCMRC00 レジスタ、GMRC00 レジスタ) に OCRC00 レジスタ、GRC00 レジスタの値がロードされます。

そして、キャプチャされたことがハードウェアトリガとなり、DMA 転送が開始されます。DMA 転送が完了すると DMA 転送完了割り込みが発生します。

なお、動作確認用に DMA 転送完了割り込み発生時にポート P11_0、インプットキャプチャ割り込み発生時にポート P11_1 を反転出力しています。

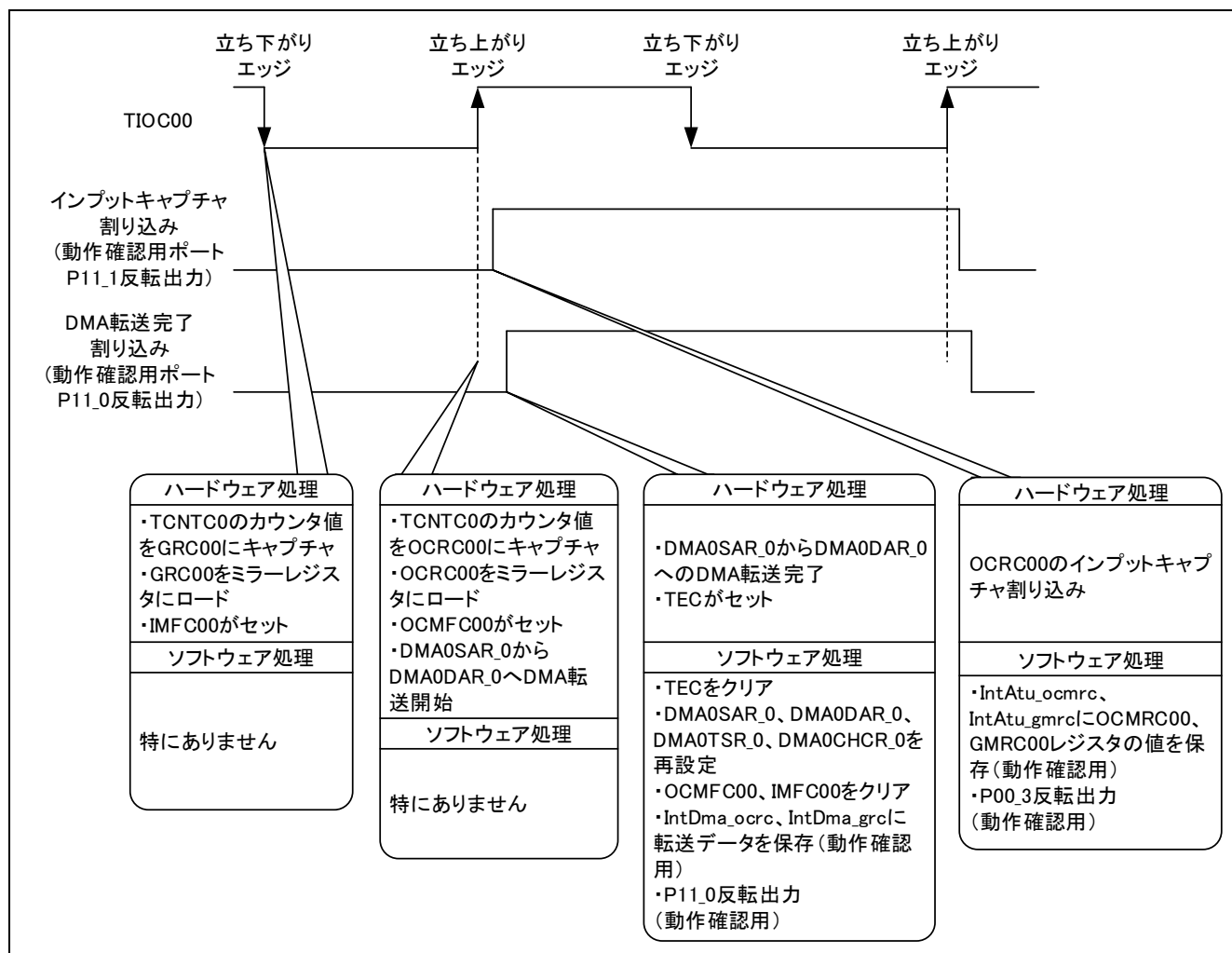


図 2.63 ミラーリング動作原理

2.32.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート設定	port_init	ポート (P00_4) を TIOC00 入力、ポート (P11_0、P11_1) を出力端子 (動作確認用) に設定します。
ATU 設定	atu_init	タイマ C の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
DMA 設定	sdmac_init	DMA の初期設定を行います。
DMA 転送完了割り込みルーチン	eiint70	ミラーレジスタの DMA 転送が完了したとき割り込まれ、転送データを IntDma_ocrc、IntDma_grc 領域に保存し、DMA 転送に必要な転送元レジスタ等を再設定します。 ポート P11_0 を反転出力します (動作確認用)。
インプットキャプチャ割り込みルーチン	eiint104	インプットキャプチャを検出したとき割り込まれ、ミラーレジスタの値を IntAtu_ocmrc、IntAtu_gmrc に保存します。 ポート P11_1 を反転出力します (動作確認用)。

使用変数の説明

ラベル名	機能	データ長	使用モジュール名
IntAtu_ocmrc[5]	インプットキャプチャ割り込みが発生したときの OCMRC00 レジスタの値を保存します。	unsigned long	インプットキャプチャ割り込みルーチン
IntAtu_gmrc[5]	インプットキャプチャ割り込みが発生したときの GMRC00 レジスタの値を保存します。	unsigned long	インプットキャプチャ割り込みルーチン
Trans_Data[2]	DMA 転送の転送先領域。	unsigned long	DMA 転送完了割り込みルーチン
IntDma_ocrc[5]	DMA で転送されたデータ : Trans_Data[0] (OCMRC00) を保存します (IntAtu_ocmrc との値確認用)。	unsigned long	DMA 転送完了割り込みルーチン
IntDma_grc[5]	DMA で転送されたデータ : Trans_Data[1] (GMRC00) を保存します (IntAtu_gmrc との値確認用)。	unsigned long	DMA 転送完了割り込みルーチン

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ C 及びプリスケアラのカウント動作を許可します。	0x09	
PCR22_7	P22_7 端子を TIOC00 入力に設定します。	0x00000059	
PCR11_0	P11_0 端子を出力端子に設定します (動作確認用 : DMA 転送完了割り込み発生時に反転出力)。	0x00000000	ポート設定
PCR11_1	P11_1 端子を出力端子に設定します (動作確認用 : インプットキャプチャ割り込み発生時に反転出力)。	0x00000000	
PSCR0	プリスケアラ 0 の分周比を 1 に設定します。	0x0000	
TCRC0	サブブロック 0 にクロックバス 0 を使用に設定します。	0x0000	ATU 設定
TIORC0	OCRC0=TIOC00 立ち上がりエッジ, GRC0=TIOC00 立ち下がりエッジでキャプチャに設定します。	0x0006	
TIERC0	OCRC00 インプットキャプチャ割り込みを許可に設定します。	0x0101	

TSCRC0L	インプットキャプチャ割り込みステータスをクリアします。	0x1F	割り込み設定
TSCRC0H	インプットキャプチャ割り込みステータスをクリアします。	0x0F	
TSTRC	タイマ C サブブロック 0 のカウントをスタートさせます。	0x0001	
EIBD70	DMA 転送完了割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC70	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
EIBD104	OCRC00 インプットキャプチャ割り込みを PE0 (CPU0) にバインドします。	0x00000000	
EIC104	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	DMA 設定
DMA0SEL0_3	DMA 転送要求グループを 1 に設定します。	0x00000030	
DMA0CM_0	DMA チャンネルマスタの SPID とスーパバイザモードを設定します。	0x00001C00	
DMA0SAR_0	DMA 転送元アドレスに OCMRC00 レジスタを設定します。	OCMRC00	
DMA0DAR_0	DMA 転送先アドレスに変数 (Trans_Data) を設定します。	Trans_Data	
DMA0TSR_0	DMA 転送サイズを設定します。	0x00000008	
DMA0TMR_0	DMA 転送要求種別をハードウェア要求、転送元アドレス、転送先アドレスをインクリメントに設定します。	0x00001522	
DMA0RS_0	DMA 転送要求リソースを OCRC0 インプットキャプチャに設定します。	0x00020032	
DMA0CHFCR_0	DMA 転送ステータスをクリアします。	0x0000320F	
DMA0OR	すべてのチャンネルの DMA 転送を有効にします。	0x0001	
DMA0CHCR_0	チャンネル 0 の DMA 転送完了割り込み、DMA 転送を許可します。	0x0003	
DMA0CHFCR_0	DMA 転送完了フラグをクリアします。	0x00000002	DMA 転送完了割り込みルーチン
DMA0SAR_0	DMA 転送元アドレスに OCMRC00 レジスタを設定します。	OCMRC00	
DMA0DAR_0	DMA 転送先アドレスに RAM 上の領域 (Trans_Data) を設定します。	Trans_Data	
DMA0TSR_0	DMA 転送サイズを設定します。	0x00000008	
DMA0OR	すべてのチャンネルの DMA 転送を有効にします。	0x0001	
DMA0CHCR_0	チャンネル 0 の DMA 転送完了割り込み、DMA 転送を許可します。	0x0003	
TSCRC0L	インプットキャプチャ割り込みステータスをクリアします。	0x1F	
TSCRC0H	インプットキャプチャ割り込みステータスをクリアします。	0x0F	

2.33 動作例 32 ミニマムガード [タイマ D]

2.33.1 概要

図 2.64に示すように、タイマ D のカウンタ TCNT1D0、TCNT2D0 を使用してコンペアマッチ A、B を発生させます。

ミニマムガードは、出力ピン (TODxyA) への出力を遅延させます。

コンペアマッチ A が発生したときに ON-OFF 期間のミニマムガードが有効になります。このとき、ON 幅のミニマムガード補正が行われます (TOD00A の High 期間が延伸)。

コンペアマッチ B が発生したときに OFF-ON 期間のミニマムガードが有効になります。このとき、OFF 幅のミニマムガード補正が行われます (TOD00A の Low 期間が延伸)。

コンペアマッチ A が発生したときに ON-ON 周期のミニマムガードが有効になります。このとき、ON-ON 幅のミニマムガード補正が行われます (TOD00A の High-Low 期間が延伸)。

なお、動作確認用にコンペアマッチ割り込み発生時にポート P11_0、TCNT1D0 がカウンタクリア上限値に達した時にポート P11_1 を反転出力しています。

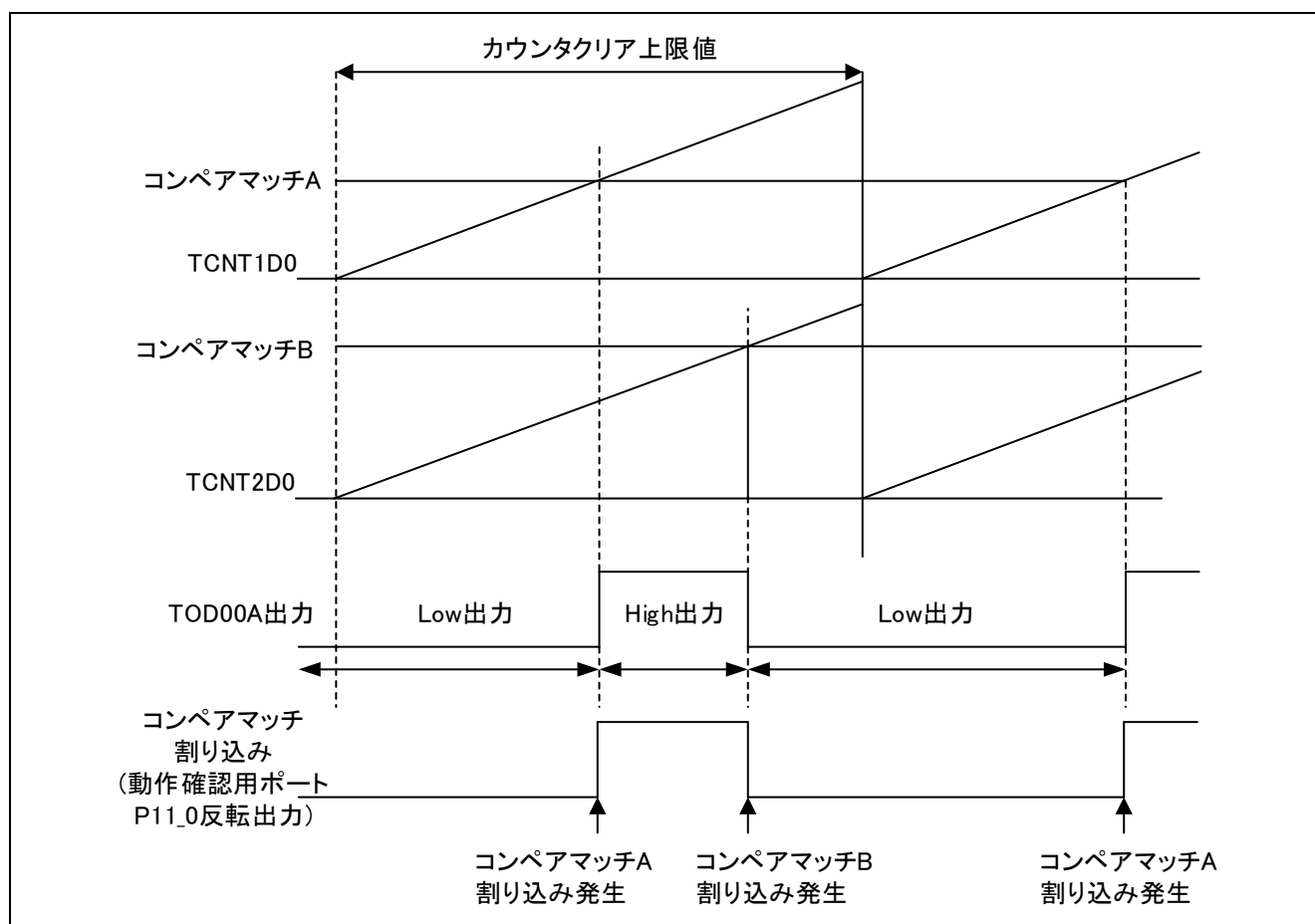


図 2.64 ミニマムガード概要

2.33.2 使用機能説明

表 2.34に使用端子及び関連レジスタの機能割り付けを示します。

表 2.34 ATU-VI機能割り付け

使用端子		機能
端子	TOD00A	コンペアマッチのトグル出力します。
関連レジスタ		機能
ATU-VI 共通レジスタ	ATUENR	各タイマやプリスケアラの動作を設定します。
	PSCR0	プリスケアラ 0 の分周比を設定します。
タイマ D レジスタ	MIGCRD0	ミニマムガード有効、無効を設定します。
	MIGSELD0	MIN ガードの出力先 (TODxyA、TODxyB) を設定します。
	TCRD0	TCNT1Dx、TCNT2Dx のクロック選択、カウンタ値のクリア有効、無効等を設定をします。
	TIOR1D0	OCRxy のコンペアマッチ A での TODxyA 出力を設定します。
	TIOR2D0	OCR2Dxy のコンペアマッチ B での TODxyA 出力を設定します。
	TIORD0	TCNT1Dx のコンペアマッチ A、B 発生での TODxyA 出力を設定します。
	TCMPED0	TCNT1Dx、TCNT2Dx のコンペアマッチ A、B の有効、無効を設定します。
	ODRD0	ODRDxy の TODxyA からの出力を設定します。
	OCR1D00	コンペアマッチ A のコンペア値を設定します。
	OCR2D00	コンペアマッチ B のコンペア値を設定します。
	CUCR1D0	コンペアマッチ A のカウンタをクリアする上限値を設定します。
	CUCR2D0	コンペアマッチ B のカウンタをクリアする上限値を設定します。
	ONMIND00	ミニマムガードする ON 期間の最小値を設定します。
	OFMIND00	ミニマムガードする OFF 期間の最小値を設定します。
	OTOMIND00	ミニマムガードする ON-ON 周期を設定します。
	TSCRD0	タイマ D のステータスをクリアします。
	TIER2D0	コンペアマッチ A、B 割り込みの許可、禁止を設定します。
	TSTRD	タイマ D 各サブブロックの動作を設定します。
INTC レジスタ	EIBD164	コンペアマッチ割り込みのバインド先を指定します。
	EIC164	割り込みベクタ方式と割り込み優先度を設定します。
PORT レジスタ	PCR00_4	端子機能を設定します。
	PCR11_0	端子機能を設定します (動作確認用)。
	PCR11_1	端子機能を設定します (動作確認用)。

2.33.3 動作説明

図 2.65にミニマムガードの ON-OFF 期間、図 2.66に OFF-ON 期間、図 2.67に ON-ON 期間の動作原理を示します。これに従って RH850/U2Bx のハードウェアおよびソフトウェア処理によってミニマムガードを計測します。

(1)ON-OFF 幅のミニマムガード補正動作

コンペアマッチ A が発生すると ONMIND00 レジスタの設定値が ONMICNTD00 レジスタにロードされます。そして、ONMICNTD00 レジスタがダウンカウントされ、0 になったときコンペアマッチ B 出力が TOD00A に出力されます。これによって、TOD00A の ON 幅が ONMICNTD00 でガードされます。

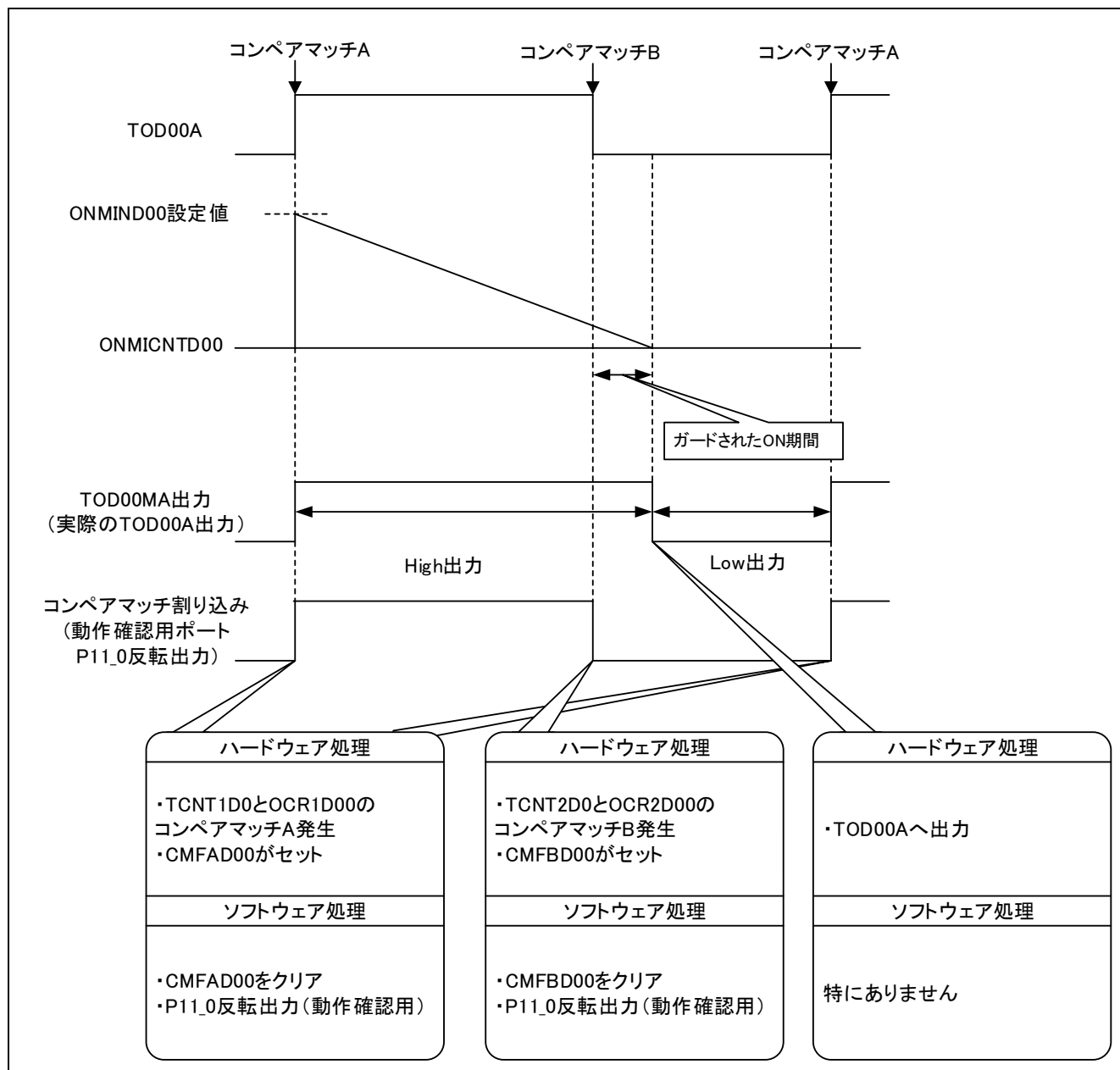


図 2.65 ミニマムガード ON-OFF 動作原理

(2)OFF-ON 幅のミニマムガード補正動作

コンペアマッチBが発生すると OFMIND00 レジスタの設定値が OFMICNTD00 レジスタにロードされます。そして、OFMICNTD00 レジスタがダウンカウントされ、0 になったときコンペアマッチ A 出力が TOD00A に出力されます。これによって、TOD00A の OFF 幅が OFMICNTD00 でガードされます。

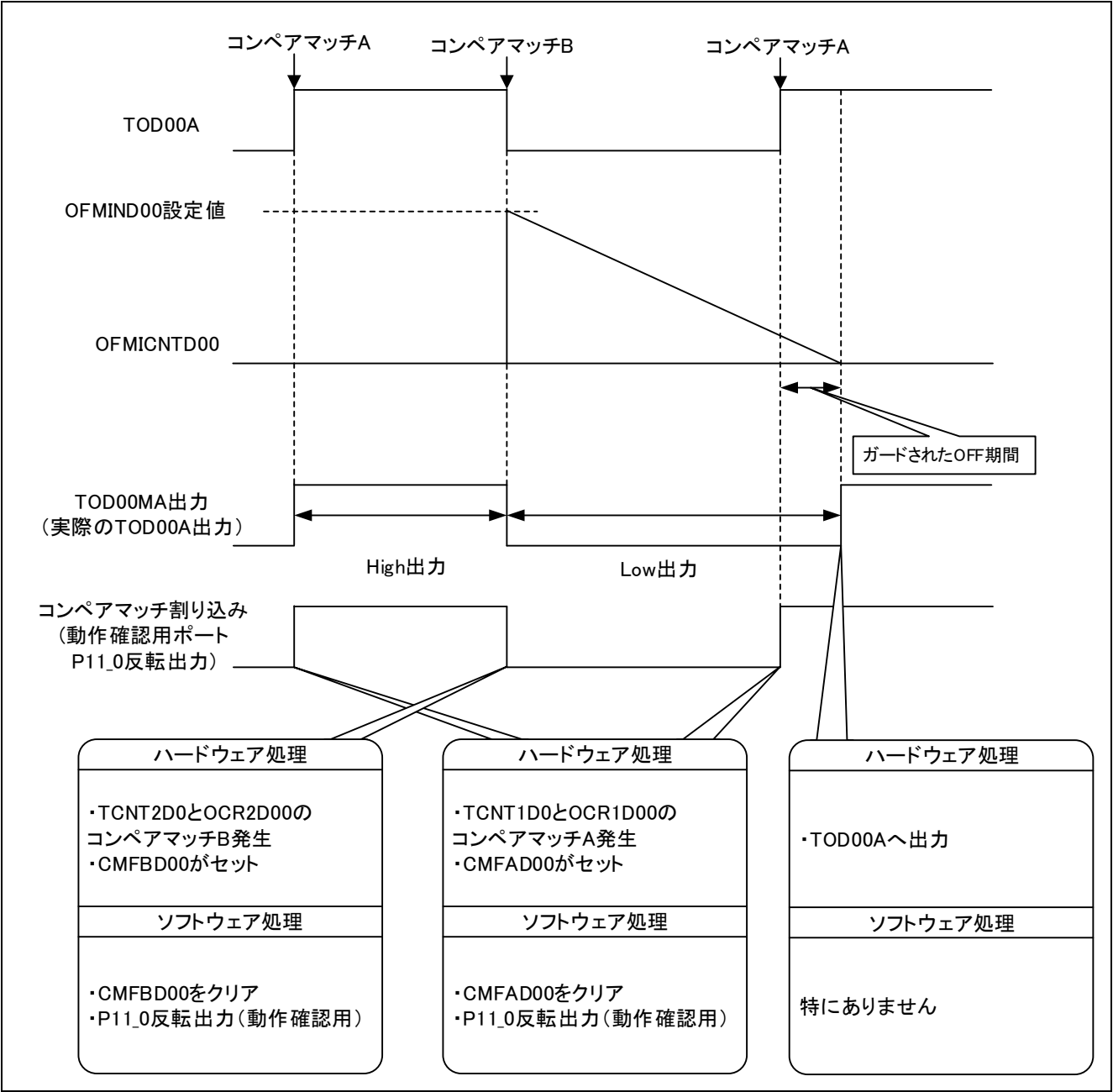


図 2.66 ミニマムガード OFF-ON 動作原理

(3)ON-ON 幅のミニマムガード補正動作

コンペアマッチ A が発生すると OTOMIND00 レジスタの設定値が OTOMICNTD00 レジスタにロードされます。そして、OTOMICNTD00 レジスタがダウンカウントされ、0 になったときコンペアマッチ A 出力が TOD00A に出力されます。これによって、TOD00A の ON-ON 幅が OTOMICNTD00 でガードされます。

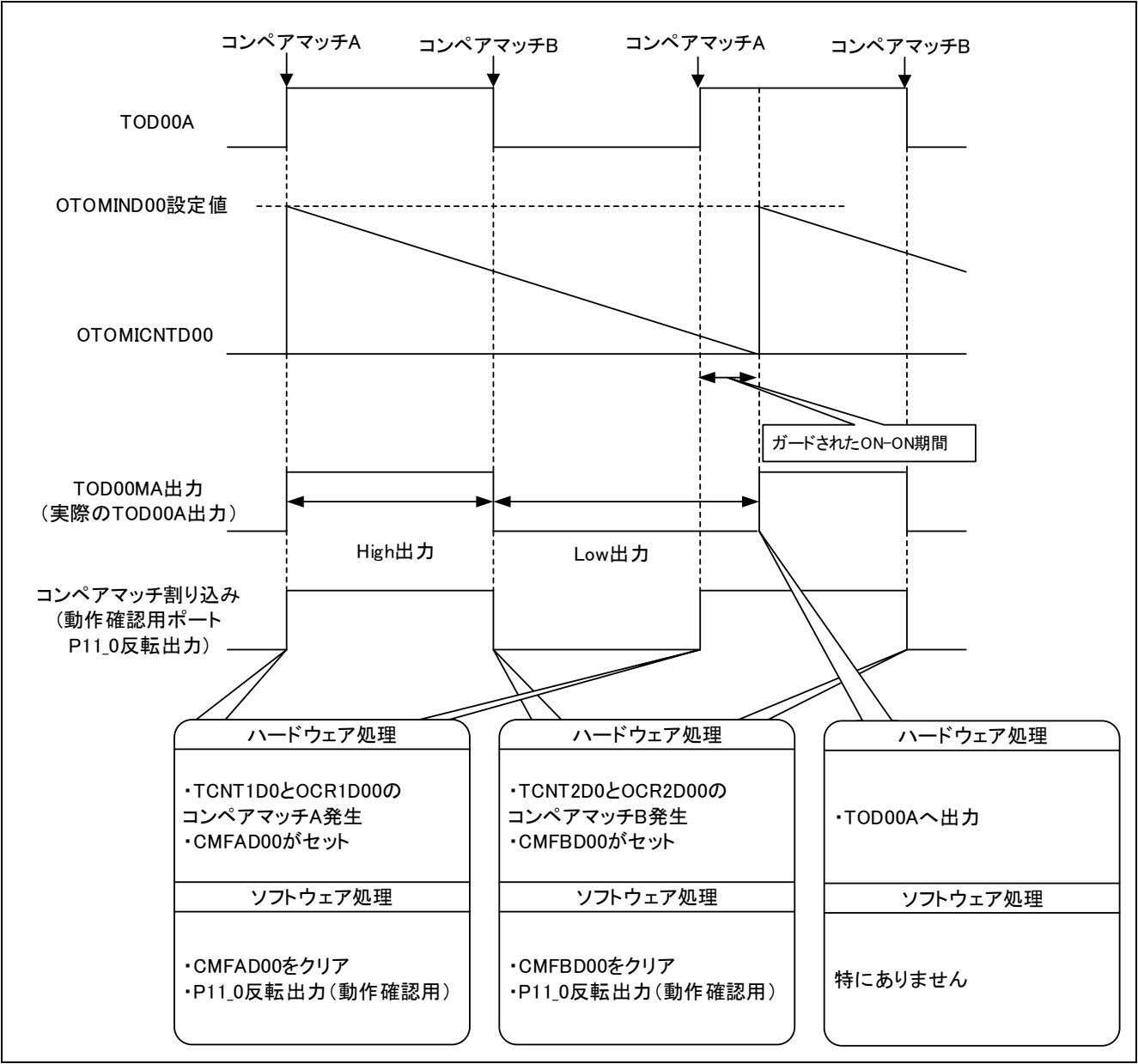


図 2.67 ミニマムガード ON-ON 動作原理

2.33.4 ソフトウェア説明

モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。 TCNT1D0 がカウンタクリア上限値に達した時、ポート P11_1 を反転出力します（動作確認用）。
ポート設定	port_init	ポート（P00_4）を TOD00A 出力、ポート（P11_0、P11_1）を出力端子（動作確認用）に設定します。
ATU 設定	atu_init	タイマ D の初期設定を行います。
割り込み設定	intc_init	割り込み機能の初期設定を行います。
コンペアマッチ割り込みルーチン	eiint164	コンペアマッチを検出したとき割り込まれ、コンペアマッチフラグをクリアします。 ポート P11_0 を反転出力します（動作確認用）。

使用変数の説明

本タスクでは変数は使用していません。

使用レジスタの説明

レジスタ名	機能	設定値	使用モジュール名
MSR_ATU	ATU のモジュールスタンバイを解除します。	0x00000000	メインルーチン
ATUENR	タイマ D 及びプリスケアラのカウンタ動作を許可します。	0x11	
PCR00_4	P00_4 端子を TOD00A 出力に設定します。	0x0000004A	
PCR11_0	P11_0 端子を出力端子に設定します（動作確認用：コンペアマッチ割り込み発生時に反転出力）。	0x00000000	ポート設定
PCR11_1	P11_1 端子を出力端子に設定します（動作確認用：TCNT1D0 がカウンタクリア上限値に達した時に反転出力）。	0x00000000	
PSCR0	プリスケアラ 0 の分周比を 1 に設定します。	0x0000	
MIGCRD0	ミニマムガード有効を設定します。	0x01	ATU 設定
MIGSELD0	ミニマムガードは TOD00A 出力に追加を設定します。	0x00	
TCRD0	TCNT1D0、TCNT2D0 のカウンタ値のクリア有効を設定します。	0x0880	
TIOR1D0	OCR1D00 のコンペアマッチ A で TOD00A 出力をトグル出力に設定します。	0x0303	
TIOR2D0	OCR2D00 のコンペアマッチ B で TOD00A 出力をトグル出力に設定します。	0x0003	
TIORD0	TCNT1D0 のコンペアマッチ A、B 発生で TOD00A 出力をトグル出力に設定します。	0x0303	
TCMPED0	TCNT1D0、TCNT2D0 のコンペアマッチ A、B の有効を設定します。	0x11	
ODRD0	出力先を TOD00A に設定します。	0x01	
OCR1D00	コンペアマッチ A のコンペア値を設定します。	0x00005000	
OCR2D00	コンペアマッチ B のコンペア値を設定します。	0x00008000	
CUCR1D0	コンペアマッチ A のカウンタをクリアする上限値を設定します。	0x0000A000	
CUCR2D0	コンペアマッチ B のカウンタをクリアする上限値を設定します。	0x0000A000	
ONMIND00	ミニマムガードする ON 期間の最小値を設定します。	0x00004000	
OFMIND00	ミニマムガードする OFF 期間の最小値を設定します。	0x00008000	

OTOMIND00	ミニマムガードする ON-ON 周期を設定します。	0x0000B000	
TSCRD0	タイマ D のステータスをクリアします。	0x3FFF	
TIER2D0	コンペアマッチ A, B 割り込みの許可/禁止を設定します。	0x00000101	
TSTRD	タイマ D 各サブブロックの動作を設定します。	0x0001	
EIBD164	コンペアマッチ A、B 割り込みを PE0 (CPU0) にバインドします。	0x00000000	割り込み設定
EIC164	テーブル参照方式、割り込み優先度 0 を設定します。	0x0040	
TSCRD0	コンペアマッチフラグをクリアします。	0x3011	コンペアマッチ割り込みルーチン

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.8.25	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>