

## RH850/U2Bx

R01AN6563JJ0100

Rev.1.00

## ADCKモジュールを用いたA/D変換動作例

## 要旨

本アプリケーションノートは、RH850/U2Bx の逐次比較方式 12bit A/D 変換器（以下、ADCK）を使用した動作例についてまとめたものです。

本アプリケーションノートに掲載されている動作例は動作確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用くださいますようお願いいたします。

## 目次

1. はじめに.....	3
1.1 使用機能.....	3
2. ADCK概要.....	4
2.1 ADCKの動作.....	4
3. 動作概要.....	6
3.1 任意チャンネルの順次スキャン変換.....	6
3.2 同期サスペンド&レジューム動作.....	10
3.3 ADタイマを用いたインターバル変換.....	16
3.4 DMA転送を使用したIFC経由での読み出し.....	22
3.5 加算機能.....	27
3.6 ADC積算機能（ASF）.....	31
3.7 外部アナログマルチプレクサを使用した動作例.....	35
3.8 DMA転送（Scatter機能）を使用した任意チャンネルの順次スキャン変換.....	44
3.9 DMA転送（Gather機能）を使用した任意チャンネルの順次スキャン変換.....	50
3.10 仮想チャンネル間のウェイト時間挿入機能.....	56
3.11 ADC VMON secondary error generator（AVSEG）を使用した動作例.....	61
3.12 ADC Boundary Flag Generator（ABFG）を使用した動作例.....	67
3.13 Virtual Port を使用した動作例.....	71

## 1. はじめに

本アプリケーションノートでは、RH850/U2Bx の逐次比較方式 12bit A/D 変換器の使用方法およびソフトウェアの作成例を掲載しています。

### 1.1 使用機能

本アプリケーションノートで使用する RH850/U2Bx のハードウェア機能を以下に示します。

- 逐次比較方式 12bit A/D 変換器 (ADCK)
- ASF (ADC 積算機能)
- ADC VMON Secondary Error Generator (AVSEG)
- ADC Boundary Flag Generator (ABFG)
- 汎用端子 (PORT)
- DMA (DTS)
- DMA (sDMAC)

## 2. ADCK 概要

### 2.1 ADCK の動作

#### 2.1.1 仮想チャンネルとスキャングループ

RH850/U2Bx には逐次比較方式の 12 ビット A/D 変換器を最大 5 モジュール (ADCK0~4) 搭載しており、合計 96 チャンネルの A/D 変換ができます。各モジュールには 64 チャンネル分の仮想チャンネルがあり、各仮想チャンネルに A/D 変換するアナログチャンネル、変換モードや割り込みなどの付随情報を設定します。また、ADCK には 5 個のスキャングループがあり、スキャングループはそれぞれ独立してスキャンモードや入力トリガといったスキャンの内容を設定できます。各スキャングループにて開始仮想チャンネルポイントと終了仮想チャンネルポイントで示される仮想チャンネルを順番に実行することで、任意のアナログチャンネルを任意の順番で A/D 変換するスキャンを実行することができます。

以下に物理チャンネル、仮想チャンネル、スキャングループの割り当て例を示します。

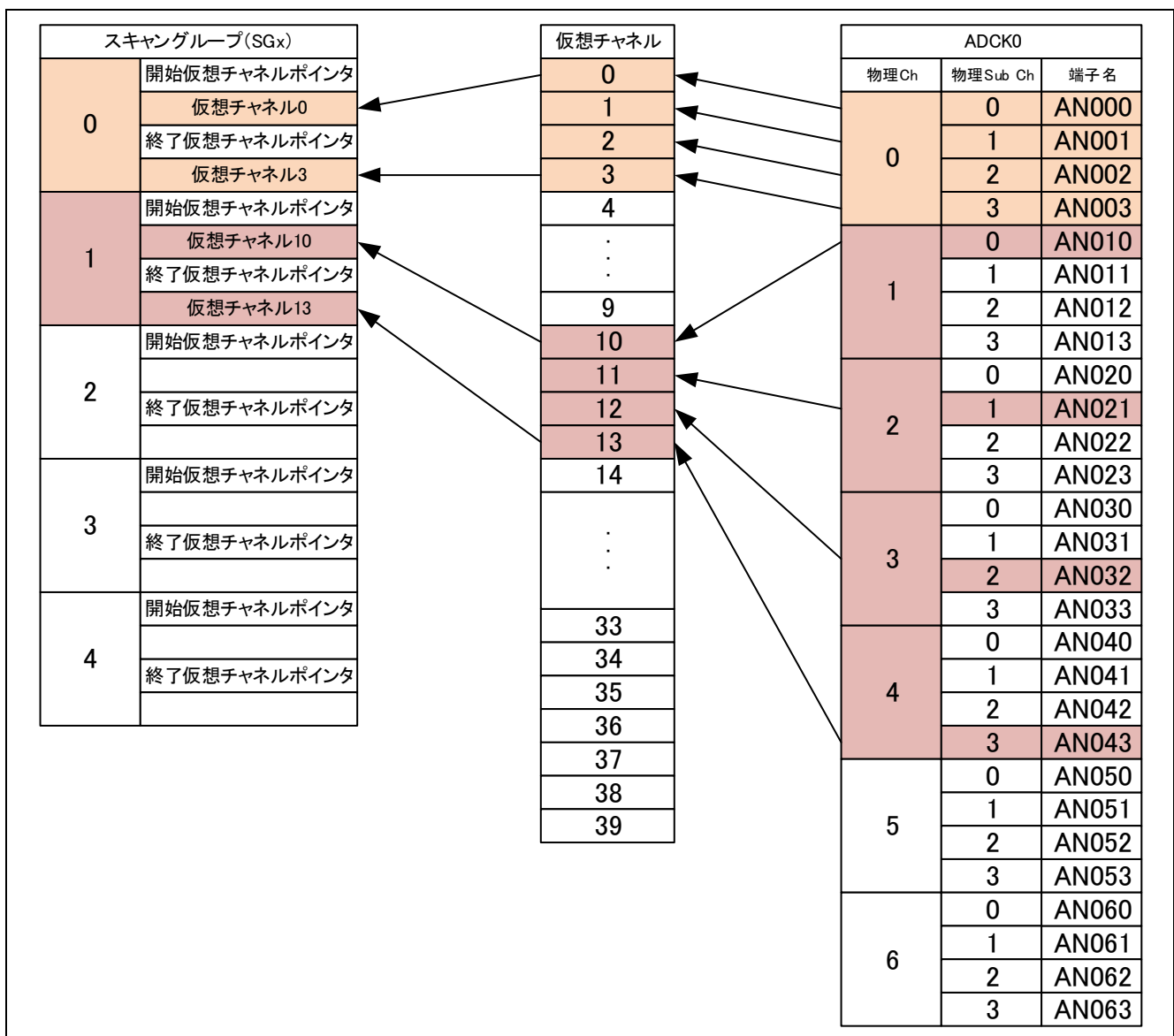


図 2-1 仮想チャンネルとスキャングループの割り当て (ADCK0)

### 2.1.2 スキャン終了割り込み要求

スキャングループ (SGx) は INTC へのスキャン終了割り込み要求 (ADImx) を発生することができます。このスキャン割り込み要求の出力要因は二つあり、「スキャングループ (SGx) のスキャン終了時」、または「スキャングループ (SGx) に割り当たられた仮想チャンネル n の A/D 変換終了時」に発生します。

「スキャングループ (SGx) のスキャン終了時」でのスキャン終了割り込み要求の許可/禁止設定は ADCKmSGCRx の ADIE (0=禁止、1=許可) で行います。「スキャングループ (SGx) に割り当たられた仮想チャンネル n の A/D 変換終了」でのスキャン終了割り込み要求の許可/禁止設定は ADCKmVCRn の ADIE (0=禁止、1=許可) で行います。ADCKmSGCRx の ADIE の設定と ADCKmVCRn の ADIE の設定は無関係です。

以下にスキャングループ 0 (SG0) で仮想チャンネル 0 と仮想スキャン 1 のスキャン実行時のスキャン終了割り込み発生タイミングを示します。

例1) 仮想チャンネル 0 の A/D 変換終了で ADIm0 出力

ADCKmSGCR0.ADIE = 0 (SG0 のスキャン終了で ADIm0 を出力しない)

ADCKmVCR0.ADIE = 1 (SG0 にて仮想チャンネル 0 終了で ADIm0 を出力する)

ADCKmVCR1.ADIE = 0 (SG0 にて仮想チャンネル 1 終了で ADIm0 を出力しない)

例2) 仮想チャンネル 0 と仮想チャンネル 1 の A/D 変換終了で ADIm0 出力

ADCKmSGCR0.ADIE = 0 (SG0 のスキャン終了で ADIm0 を出力しない)

ADCKmVCR0.ADIE = 1 (SG0 にて仮想チャンネル 0 終了で ADIm0 を出力する)

ADCKmVCR1.ADIE = 1 (SG0 にて仮想チャンネル 1 終了で ADIm0 を出力する)

例3) SG0 のスキャン終了で ADIm0 出力

ADCKmSGCR0.ADIE = 1 (SG0 のスキャン終了で ADIm0 を出力する)

ADCKmVCR0.ADIE = 0 (SG0 にて仮想チャンネル 0 終了で ADIm0 を出力しない)

ADCKmVCR1.ADIE = 0 (SG0 にて仮想チャンネル 1 終了で ADIm0 を出力しない)

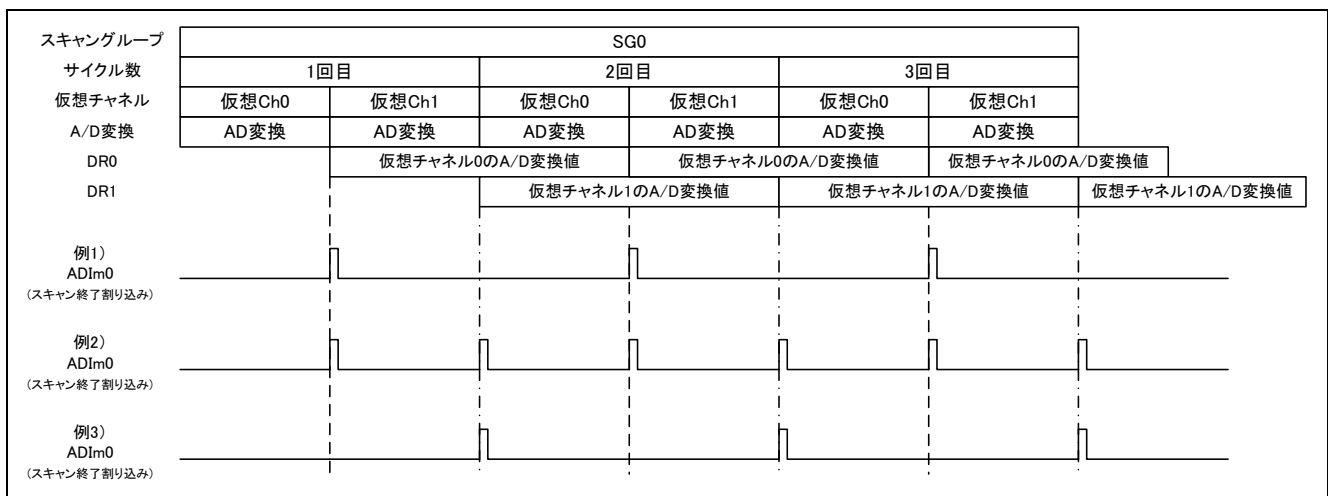


図 2-2 スキャン終了割り込み発生タイミング

### 3. 動作概要

#### 3.1 任意チャネルの順次スキャン変換

##### 3.1.1 仕様概要

通常の A/D 変換を行う方法について説明します。

スキャングループ 0 (SG0) に仮想チャネルを 2 チャネル (AN000、AN001) 割り当て、マルチスキャンモードで 1 回スキャンを行います。スキャングループ終了で AN000、AN001 の変換値を変数へ格納し、動作終了します。

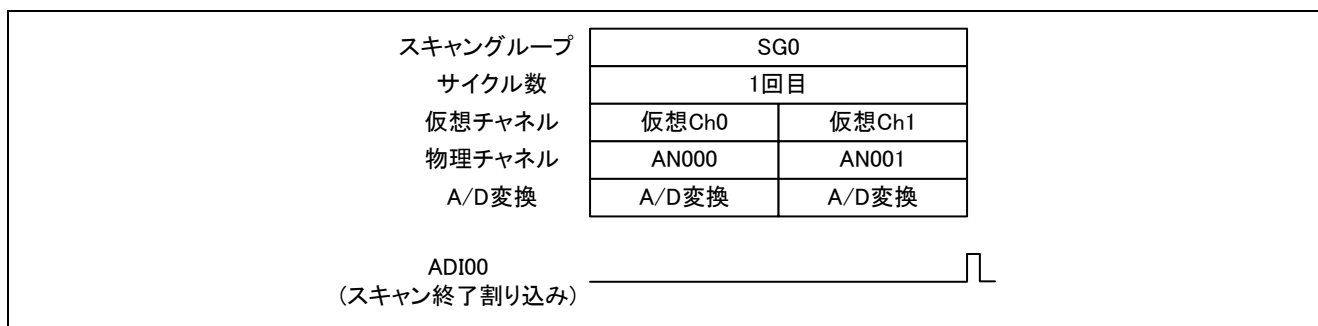


図 3-1 通常 A/D 変換 (マルチスキャン) 動作

##### 3.1.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)

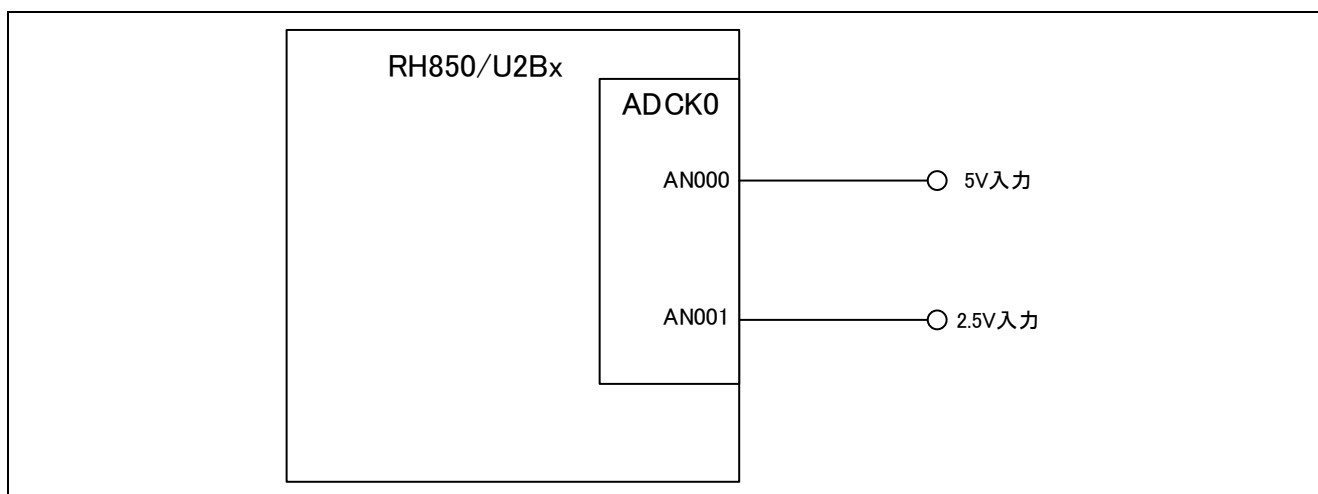


図 3-2 システム構成

### 3.1.3 動作例の説明

本動作例ではADCK0モジュールのAN000およびAN001を使用したマルチスキャンモードの1回スキャンで通常A/D変換を行います。

スキャングループ0 (SG0) へ仮想チャンネル0 (AN000) と仮想チャンネル1 (AN001) を割り当てます。

アナログ信号はAN000に5.0V、AN001に2.5Vを入力します。

ソフトトリガADSTARTで開始し、AN000のA/D変換後、AN001をA/D変換します。

スキャン終了割り込みADI00 (スキャングループ終了時) を有効にし、割り込み処理内でそれぞれのA/D変換結果を変数に格納し、終了します。

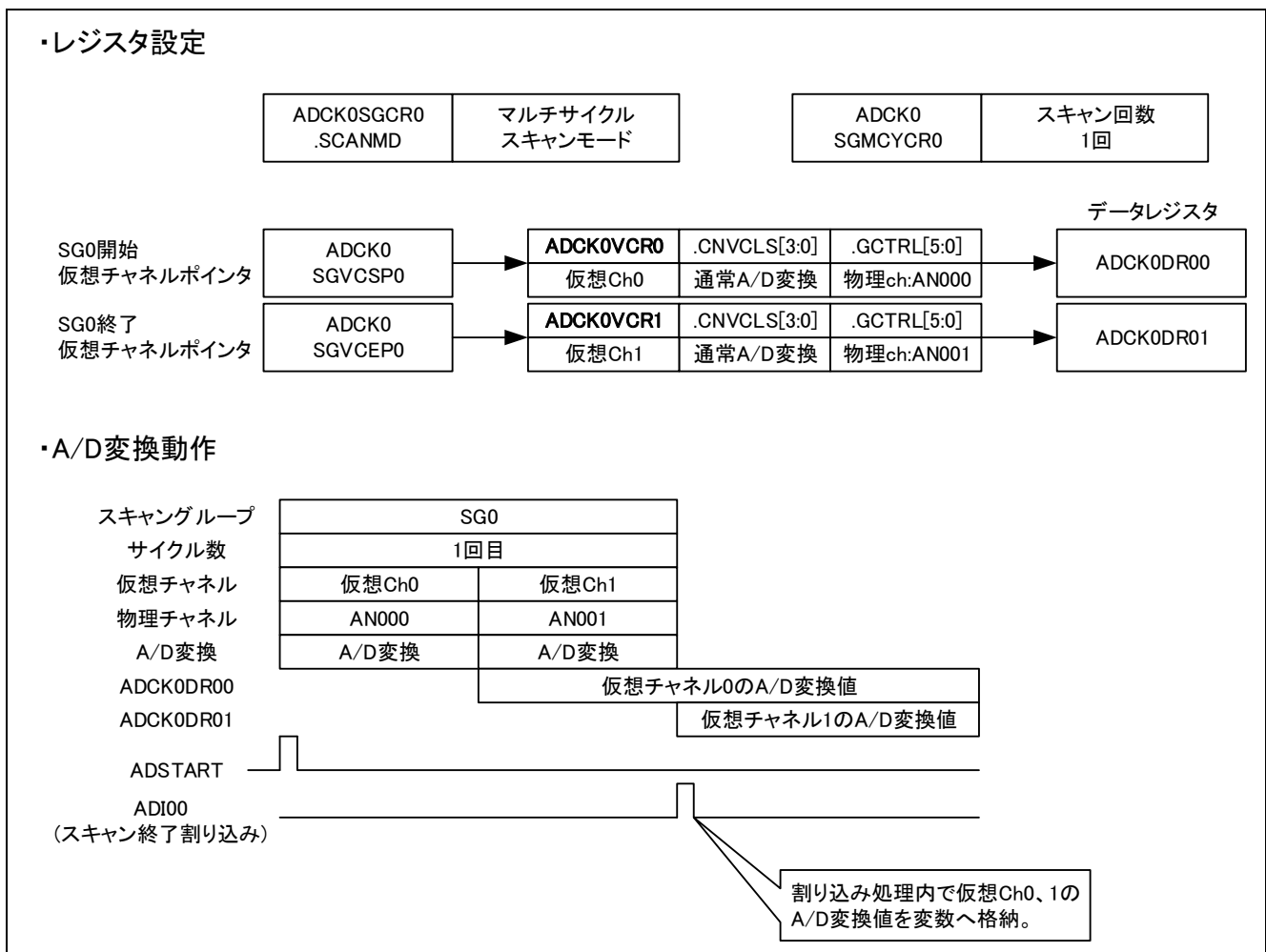


図 3-3 通常 A/D 変換 (マルチスキャンモード) 動作例

## 3.1.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-1 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ADCK 割り込み処理ルーチン	eiint441	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-2 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00000000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0VCR01	0x00000001	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH1 (AN001)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x10	符号付 12bit 整数フォーマット
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0100	開始仮想チャンネル 0、終了仮想チャンネル 1
ADCK0SGMNCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回

表 3-3 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x0040	テーブル参照/優先レベル 0



## ● 動作フロー

以下に、本動作例のフローチャートを示します。

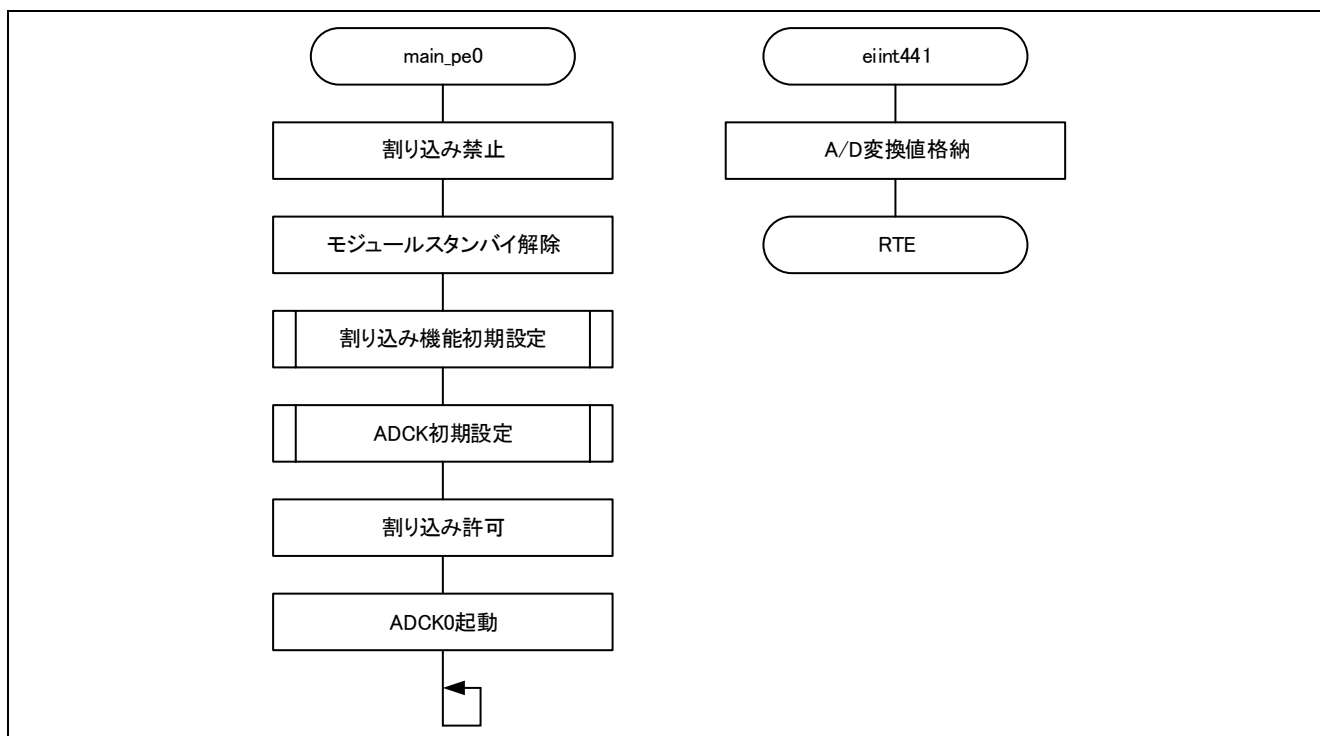


図 3-4 フローチャート

## 3.2 同期サスペンド&レジューム動作

### 3.2.1 仕様概要

同期サスペンド&レジューム動作について説明します。

スキャングループ 0 (SG0) に仮想チャンネルを 3 チャンネル (AN020、AN030、AN040)、スキャングループ 1 (SG1) に仮想チャンネルの 1 チャンネル (AN021) を割り当てます。

SG0 の動作を開始し、SG0 の A/D 変換中に SG1 を起動します。仕掛かりの SG0 の仮想チャンネルの終了後に SG0 の動作を中断し、SG1 の A/D 変換を開始します。SG1 の変換動作の終了後、中断していた SG0 の仮想チャンネルから再開します。

SG0 のスキャングループ終了で変換値を変数に格納します。

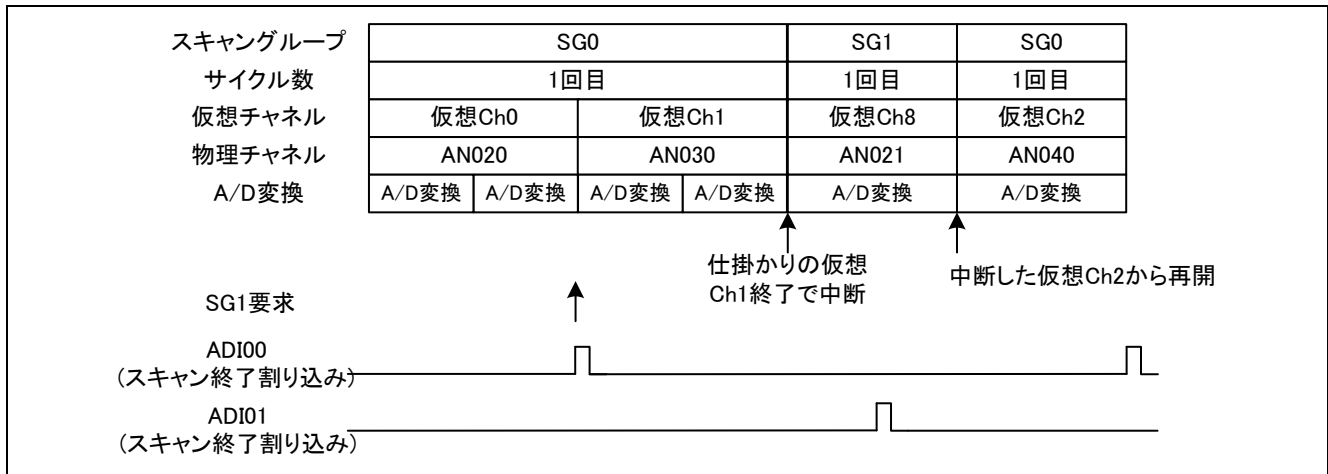


図 3-5 同期サスペンド&レジューム動作

### 3.2.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)

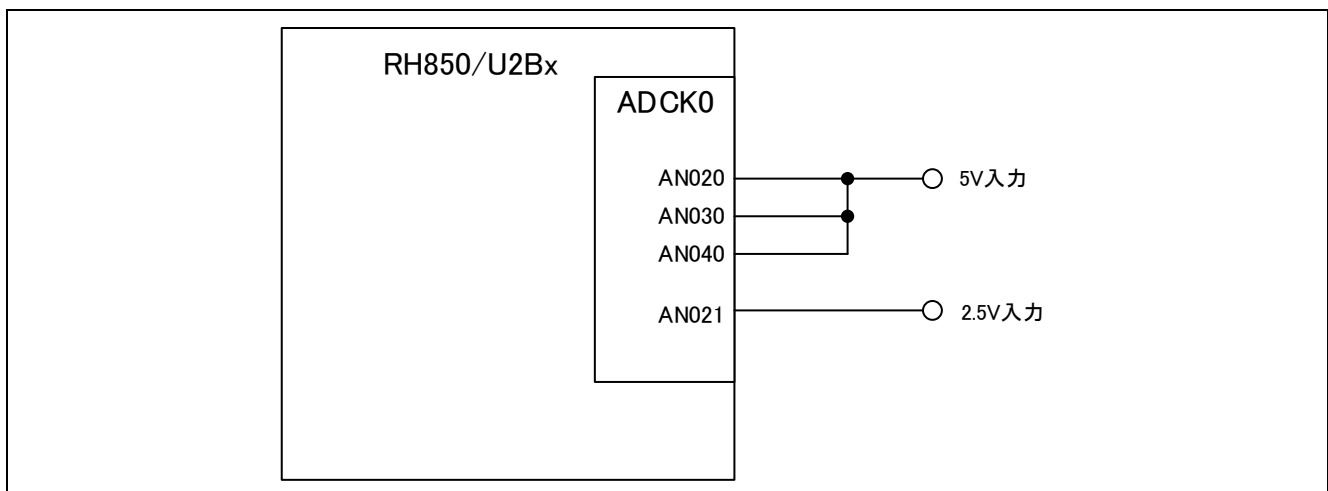


図 3-6 システム構成

### 3.2.3 動作例の説明

本動作例では ADCK0 モジュールの AN020、AN021、AN030、AN040 を使用し同期サスペンド&レジュームを行います。

スキャングループ (SG0) に仮想チャンネル 0 (AN020)、仮想チャンネル 1 (AN030)、仮想チャンネル 2 (AN040) を割り当て、スキャングループ 1 (SG1) に仮想チャンネル 8 (AN021) を割り当てます。

アナログ信号は AN020、AN030、AN040 に 5.0V、AN021 には 2.5V を入力します。

SG0 のスキャン終了割り込み ADI00 は仮想チャンネル 0 の終了時と SG0 の終了時に発生させます。SG1 のスキャン終了割り込み ADI01 は SG1 の終了時に発生させます。

最初に ADCK0SGSTCR0.SGST をセットし、SG0 を起動します。SG0 の仮想チャンネル 0 の処理が終了した時点で ADI00 が発生し、割り込み処理内で ADCK0SGSTCR1.SGST をセットし SG1 を起動します。

同期サスペンド&レジュームでは仕掛かり中の仮想チャンネルの終了を待ってから優先度の高いスキャングループの処理が開始されるので、本動作例では仕掛かりの SG0 の仮想チャンネル 1 の終了後、SG0 の動作を中断し、SG1 の仮想チャンネル 8 の AD 変換を開始します。

SG1 の終了後、中断していた SG0 の仮想チャンネル 2 の動作を再開します。

SG0 終了で発生するスキャン終了割り込み ADI00 の割り込み処理で各 AD 変換値を変数へ格納します。

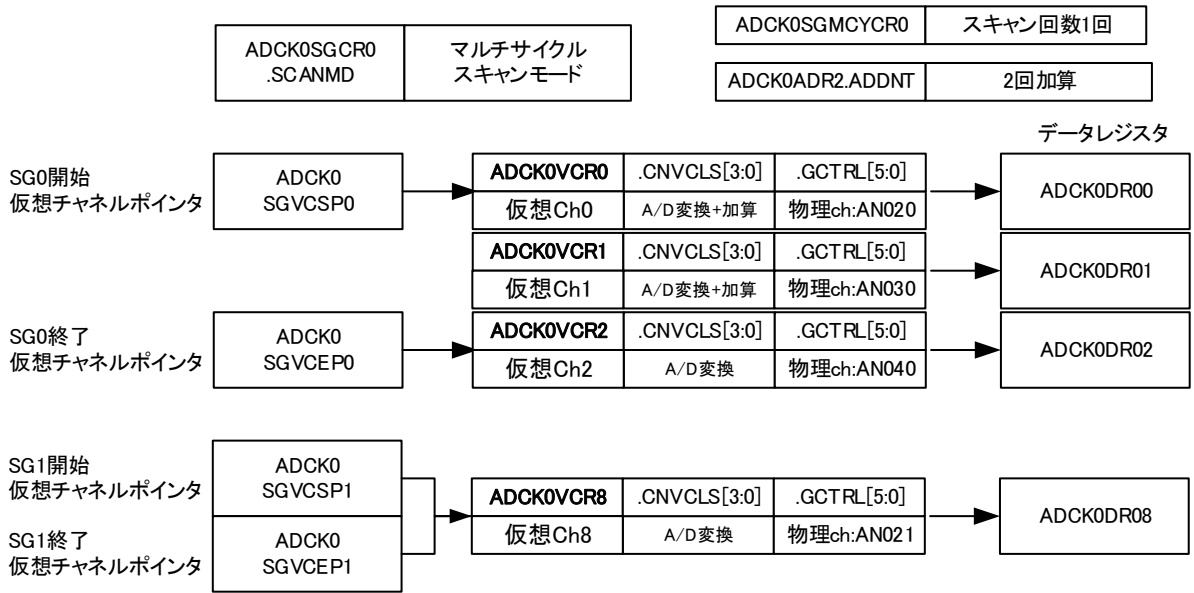
なお、本動作例では同期サスペンド&レジュームの動作を確認するために Port11\_0 と Port11\_1 の出力を見ます。SG0 の状態を Port11\_0、SG1 の状態を Port11\_1 で確認します。

Port11\_0 は SG0 の仮想チャンネル 0 の終了時に発生する ADI00 の割り込み処理で出力を High にし、SG0 の終了時に発生する ADI00 の割り込み処理で Low にします。

Port11\_1 は SG1 の終了時に発生する ADI01 の割り込み処理で High にします。

Port11\_0 の High 期間 (SG0 の動作・中断) 中に Port11\_1 が High (SG1 の動作終了) になるため、同期サスペンド&レジューム動作が行われたことを確認できます。

・レジスタ設定



・A/D変換動作

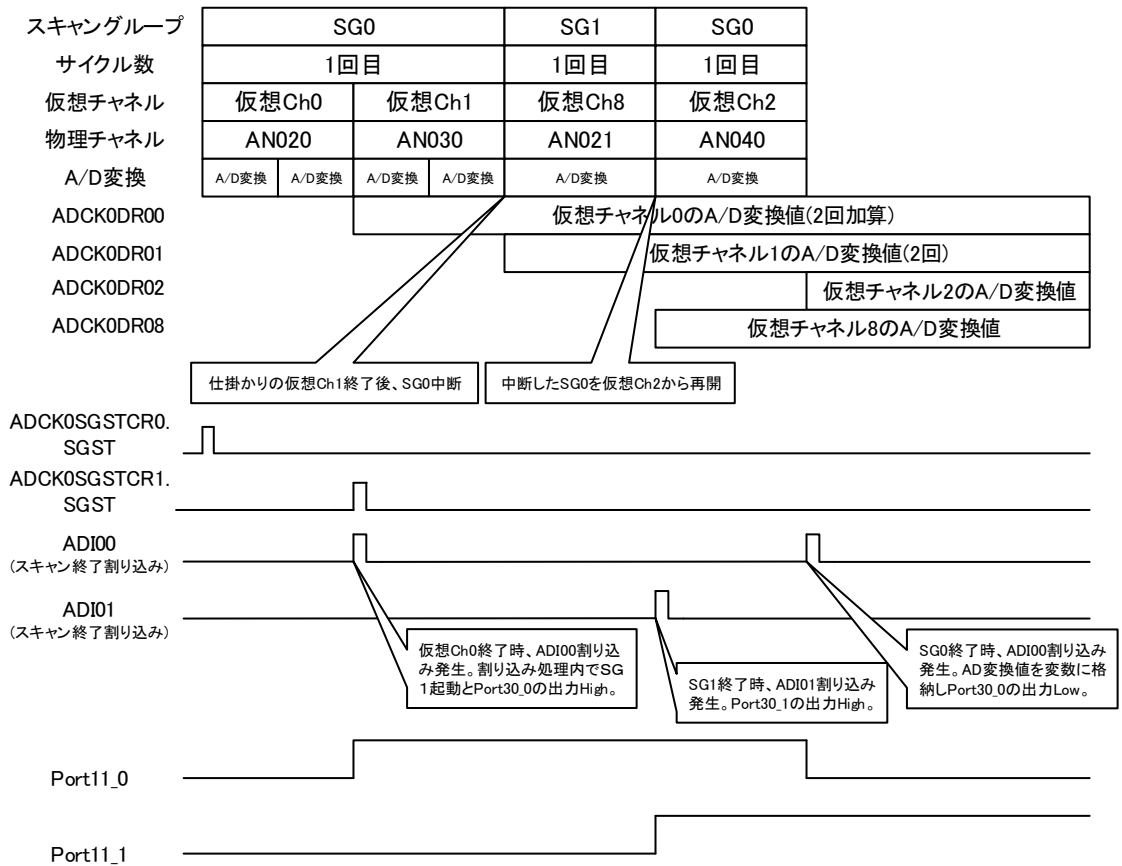


図 3-7 同期サスペンド&レジューム動作例

## 3.2.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-4 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート初期化ルーチン	port_init	ポートの初期化を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ADCK0/SG0 割り込み処理ルーチン	eiint441	<ul style="list-style-type: none"> <li>SG0 の仮想チャネル0 終了後、SG1 を起動、ポート 11_0 の出力を反転します。</li> <li>SG0 のスキャングループ終了後、A/D 変換結果を変数へ格納、ポート 11_0 の出力を反転します。</li> </ul>
ADCK0/SG1 割り込み処理ルーチン	eiint442	スキャングループ終了割り込み処理でポート 11_1 の出力を反転します。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-5 ADCK レジスタ

レジスタ名	設定値	機能
ADCK0VCR00	0x00002088	変換種別：通常 A/D 変換+加算モード
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力する
		物理 Ch2/Sub CH0 (AN020)
ADCK0VCR01	0x0000200C	変換種別：通常 A/D 変換+加算モード
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		物理 Ch3/Sub CH0 (AN030)
ADCK0VCR02	0x00000010	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		物理 Ch4/Sub CH0 (AN040)
ADCK0VCR08	0x00000009	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		物理 Ch2/Sub CH1 (AN021)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x10	符号付 12bit 整数フォーマット
		2 回加算

ADCK0SGCR0	0x10	ADSTART 禁止
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0200	SG0 開始仮想チャネル 0、SG0 終了仮想チャネル 2
ADCK0SGMCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
ADCK0SGCR1	0x10	ADSTART 禁止
		マルチサイクルスキャンモード
		SG1 終了時、ADI01 を出力する
		SG1 へのトリガ入力禁止
ADCK0SGVCPR1	0x0808	SG1 開始仮想チャネル 8、SG1 終了仮想チャネル 8
ADCK0SGMCYCR1	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回

表 3-6 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x004F	テーブル参照/優先レベル 15
EIBD442	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC442	0x004F	テーブル参照/優先レベル 15

## • 動作フロー

以下に、本動作例のフローチャートを示します。

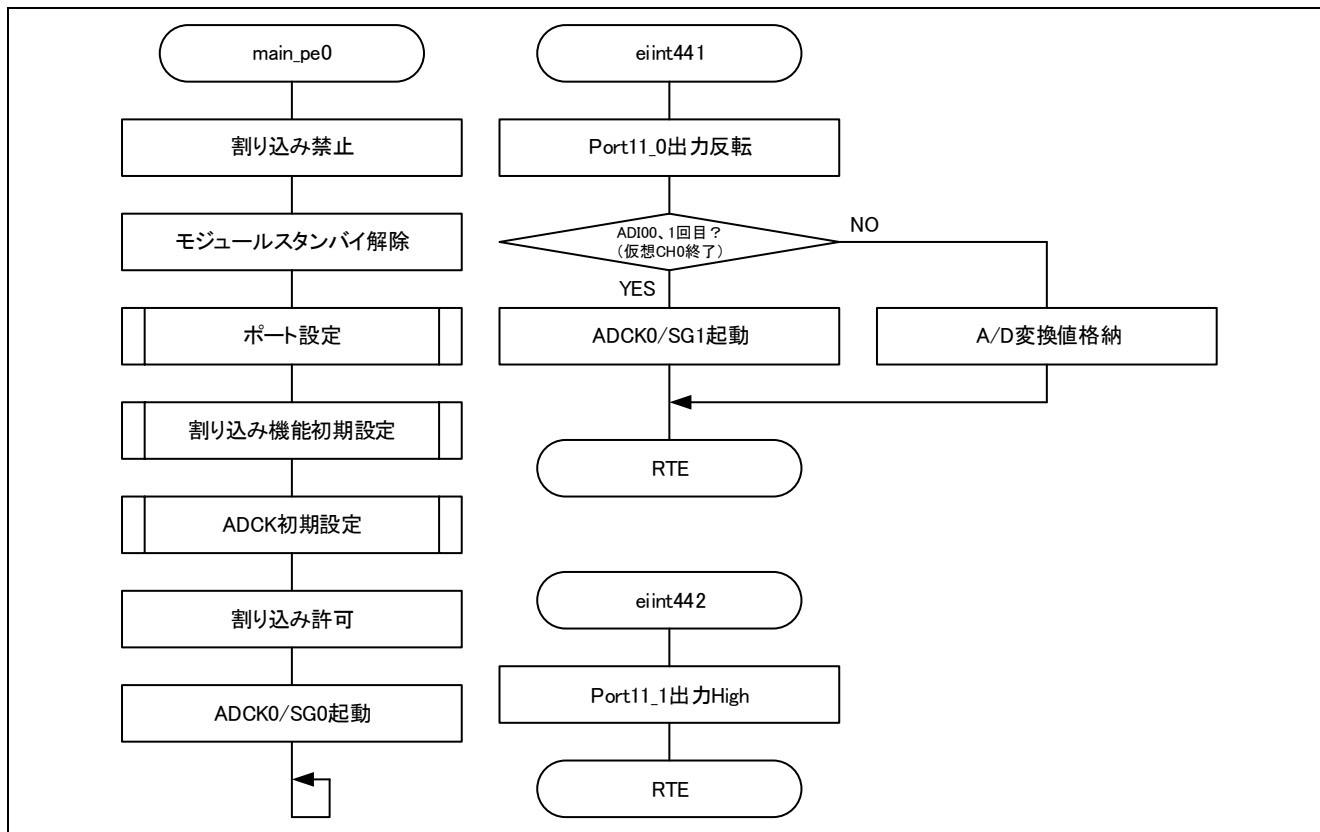


図 3-8 フローチャート

### 3.3 AD タイマを用いたインターバル変換

#### 3.3.1 仕様概要

AD タイマを使用し、任意の周期で A/D 変換を行う方法について説明します。

スキャングループ 3 (SG3) に仮想チャンネルを 1 チャンネル (AN000) 割り当て、A/D 変換開始のトリガを AD タイマにします。AD タイマの初期位相 0.25 $\mu$ s、タイマ周期は 100 $\mu$ s とし、周期ごとに SG3 を起動し、マルチスキャンモードで 1 回スキャンを行います。スキャングループ終了で AN000 変換値を変数へ格納します。

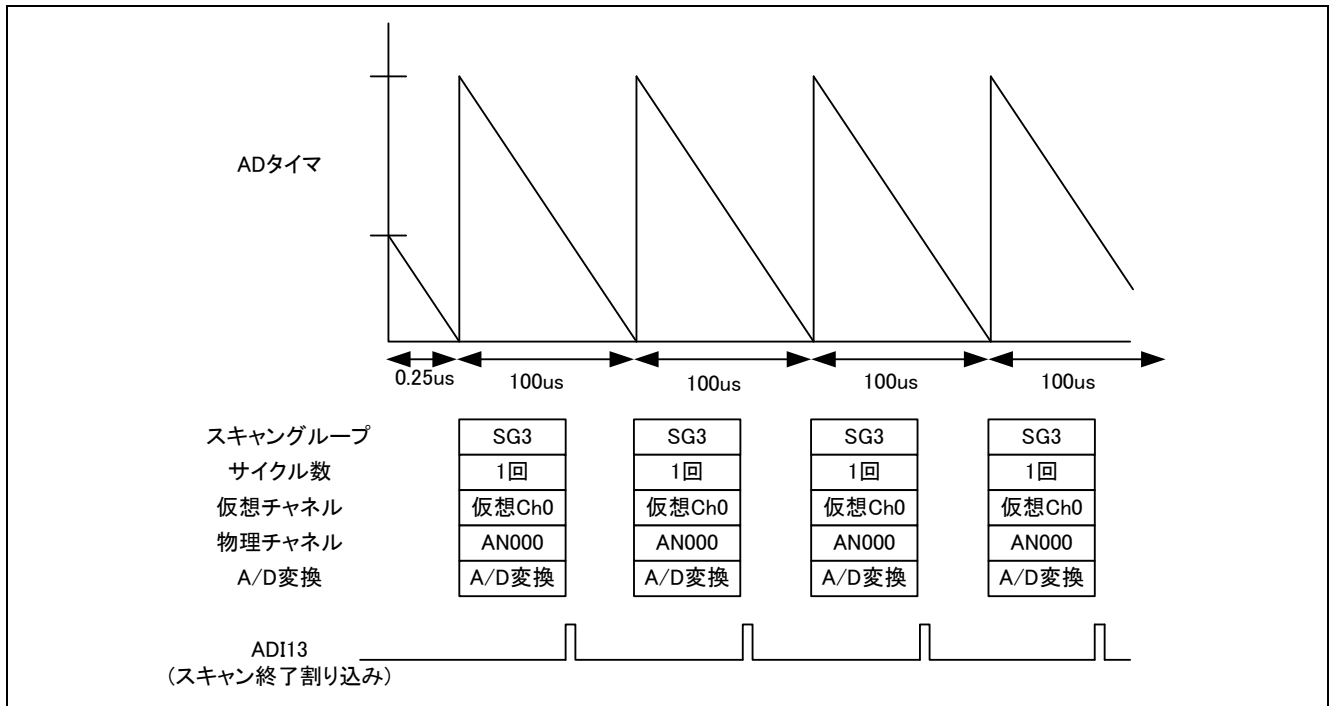


図 3-9 AD タイマトリガによる A/D 変換動作

#### 3.3.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

AN000 への入力パルスジェネレータ等で 100Hz の Sin 波 (振幅 0~5V) を入力します。

- A/D コンバーター (ADCK0)

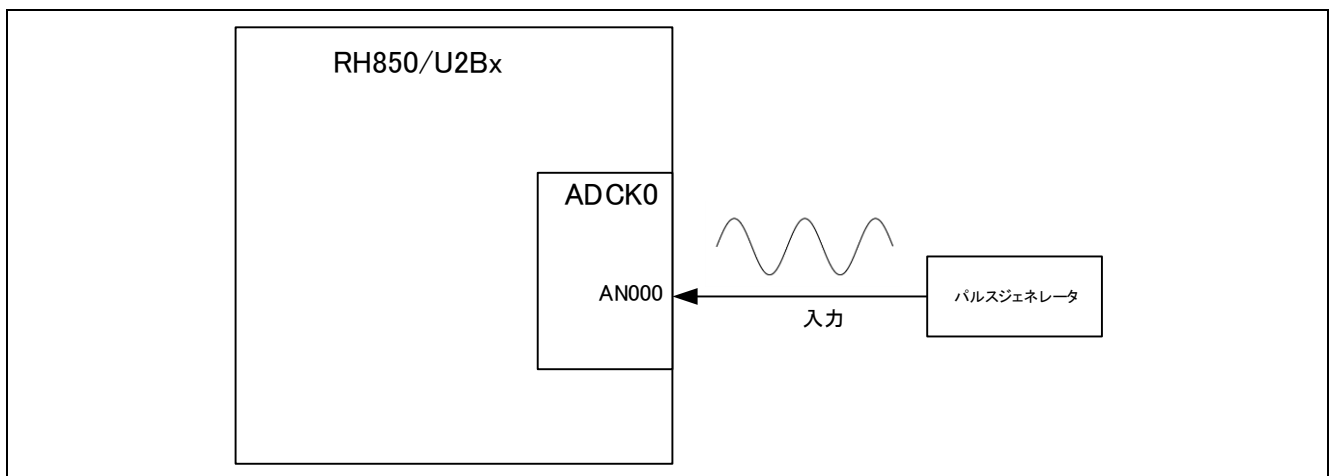


図 3-10 システム構成図





### 3.3.3 動作例の説明

本動作例では ADCK0 の AN000 を使用し、AD タイマをトリガに選択し、一定周期でスキャングループを起動します。

AD タイマを内蔵したスキャングループ 3 (SG3) に仮想チャンネル 0 (AN000) を割り当てます。

初期位相 (ADCK0ADTIPR3) は 0.25 $\mu$ s、AD タイマ周期 (ADCK0ADTPRR3) は 100 $\mu$ s に設定します。

AD タイマを開始すると初期位相 (ADCK0ADTIPR3) を AD タイマにロードし、ダウンカウントします。AD タイマが 0 になると AD タイマトリガを出力し、SG3 の A/D 変換が開始されます。また同時に AD タイマ周期 (ADCK0ADTPRR3) が AD タイマにロードされ、再びダウンカウントを開始し 0 になると A/D 変換が開始されます。以降は AD タイマ周期がロードされ A/D 変換動作が繰り返されます。なお、A/D 変換値は、スキャン終了割り込みにて変数へ格納します。

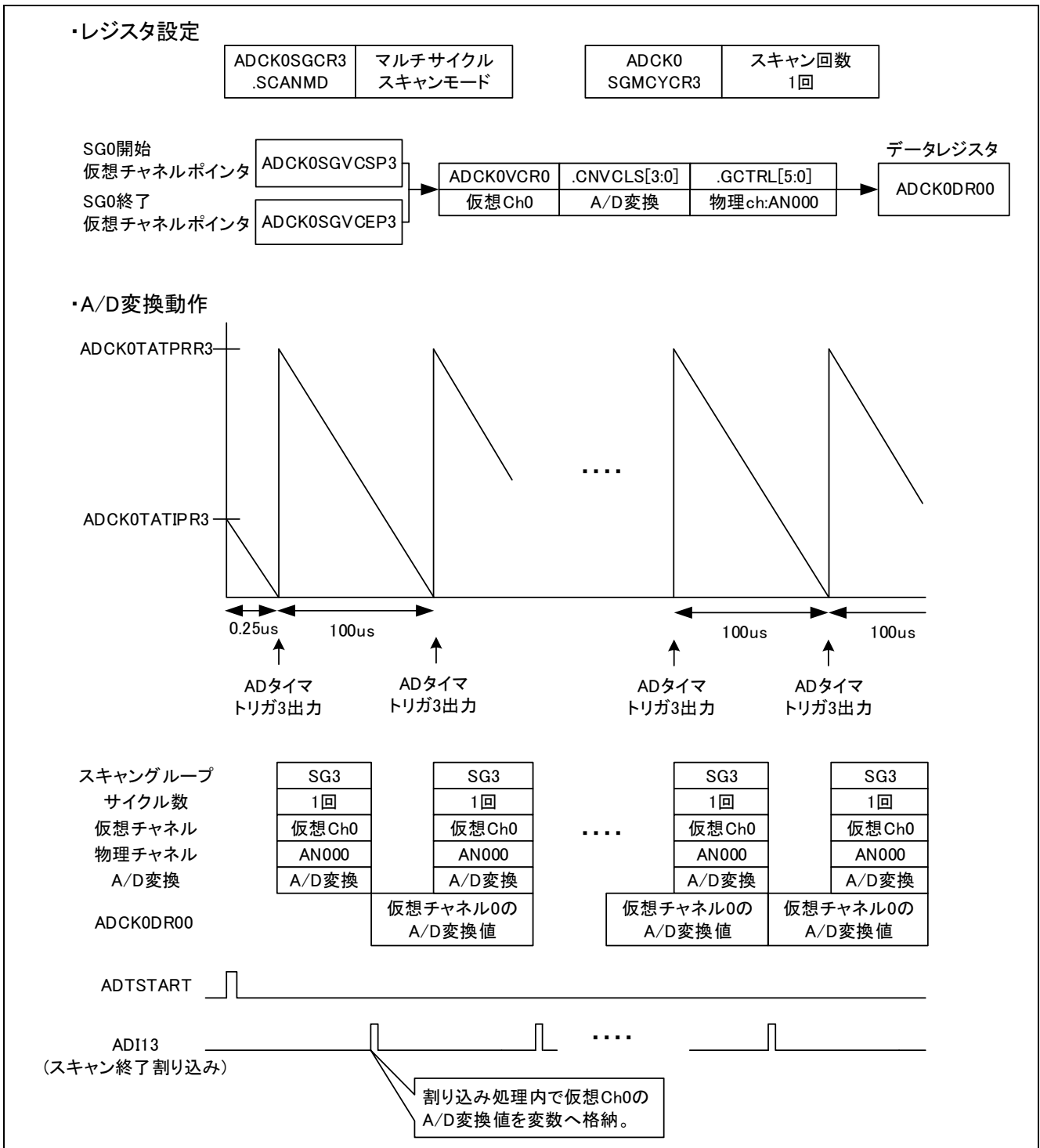


図 3-11 AD タイマ動作例

## 3.3.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-7 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ADCK 割り込み処理ルーチン	eiint444	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-8 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00000000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x00	符号付 12bit 固定小数点フォーマット
ADCK0SGCR3	0x52	ADTSTART 許可
		マルチサイクルスキャンモード
		SG3 終了時、ADI13 を出力する
		SG3 へのトリガに AD タイマトリガ 3 選択
ADCK0SGVCPR3	0x0000	開始仮想チャンネル 0、終了仮想チャンネル 0
ADCK0SGMCYCR3	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
ADCK0ADTIPR3	1	AD タイマ初期位相：25ns
ADCK0ADTPRR3	4000	AD タイマ周期位相：100 $\mu$ s

表 3-9 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD444	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC444	0x004F	テーブル参照/優先レベル 15

## • 動作フロー

以下に、本動作例のフローチャートを示します。

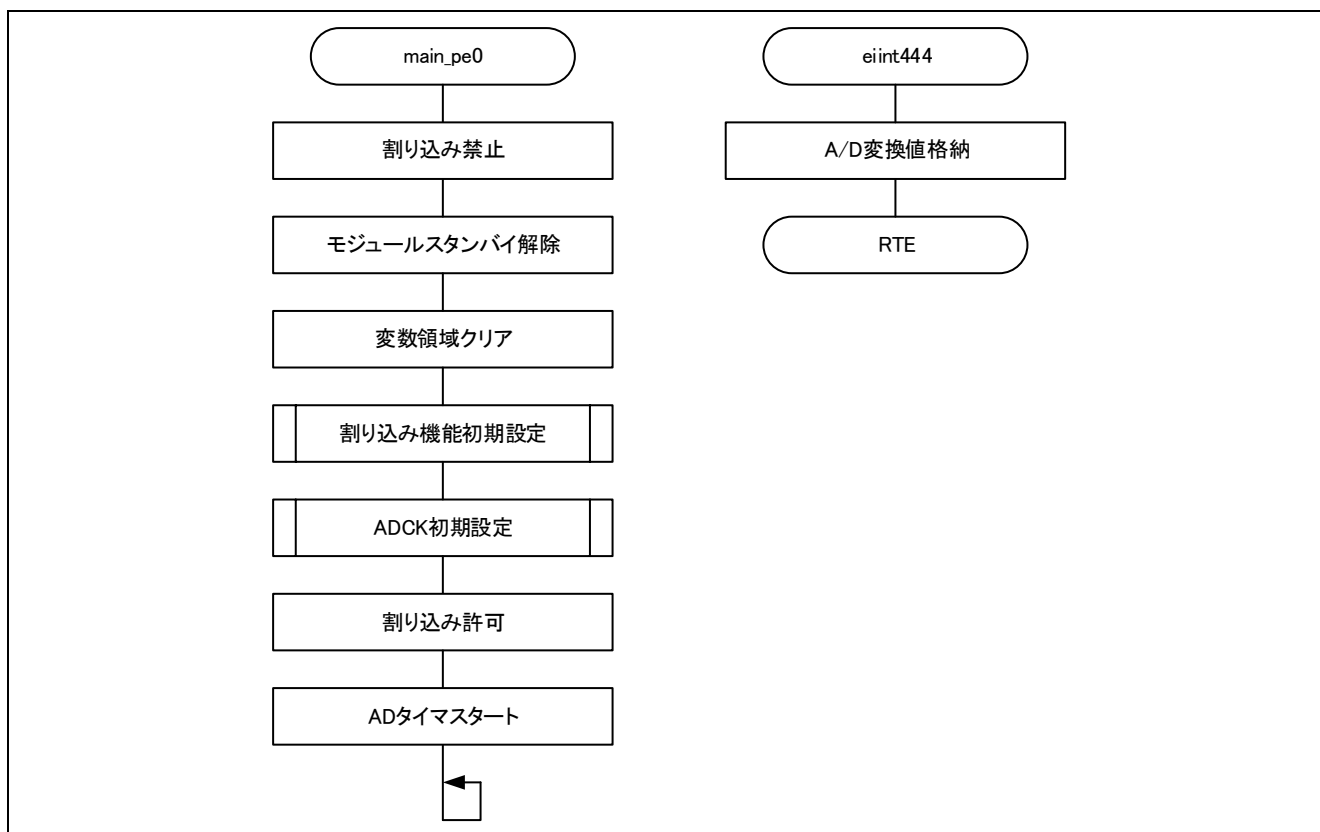


図 3-12 フローチャート

### 3.4 DMA 転送を使用した IFC 経由での読み出し

#### 3.4.1 仕様概要

DMA 転送を使用して IFC 経由で浮動小数点データの A/D 変換値を配列変数に格納する方法について説明します。

AD タイマをトリガに、スキャングループ 3 (SG3) を使用した通常の A/D 変換を行い、A/D 変換値は、IFC モジュール経由で読み出すことにより浮動小数点フォーマットに変換します。

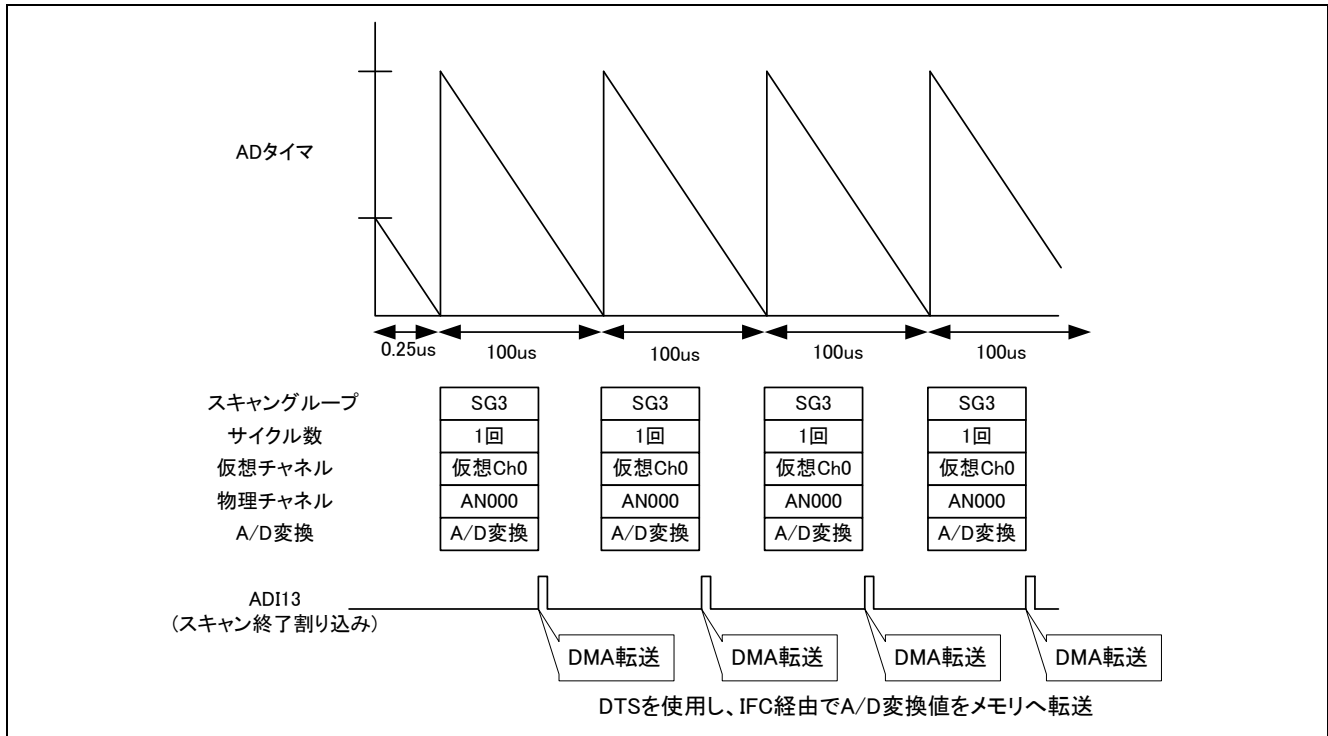


図 3-13 DTS を使用した動作例

#### 3.4.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)
- IFC (Integer/Floating-point 変換モジュール)
- DMA (DTS (Data Transfer Service) )

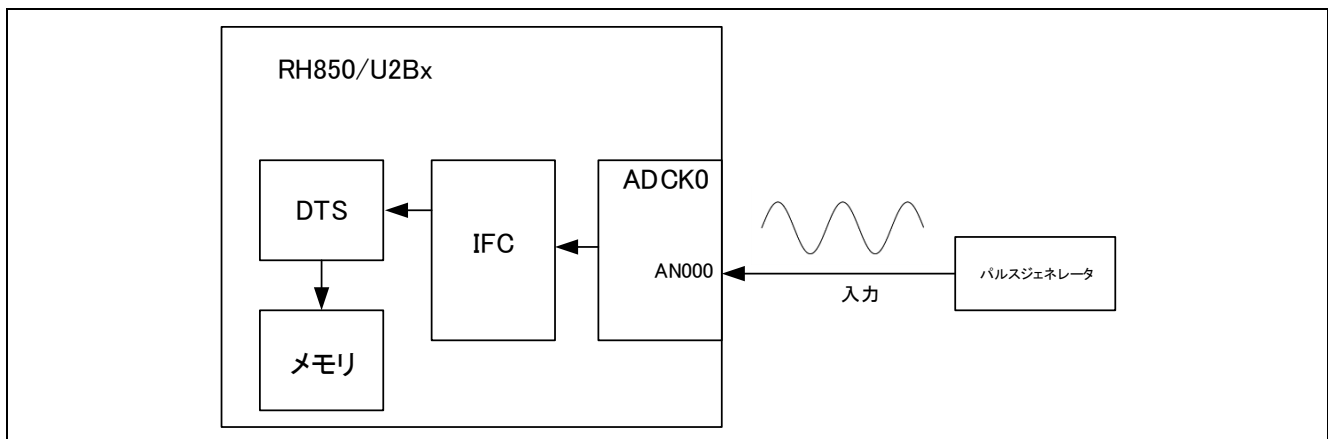


図 3-14 システム構成

## 3.4.3 動作例の説明

本動作例ではADタイマを使用して等間隔でA/D変換を行い、DMA転送を使用してIFC経由で浮動小数点データのA/D変換値を配列変数に格納します。

パルスジェネレータ等で100HzのSin波(振幅0~5V)を、ADCK0モジュールのAN000に入力します。ADタイマをトリガに、スキャングループ3(SG3)を使用した通常のA/D変換を設定します。A/D変換値は、IFCモジュール経由で読み出すことにより浮動小数点フォーマットに変換します。

ADタイマのインターバルは100 $\mu$ sとし、1回のA/D変換ごとにスキャン終了割り込みADI03を有効にし、ADI03をDTSトリガ要因とするDMA転送でA/D変換値を配列変数に格納します。

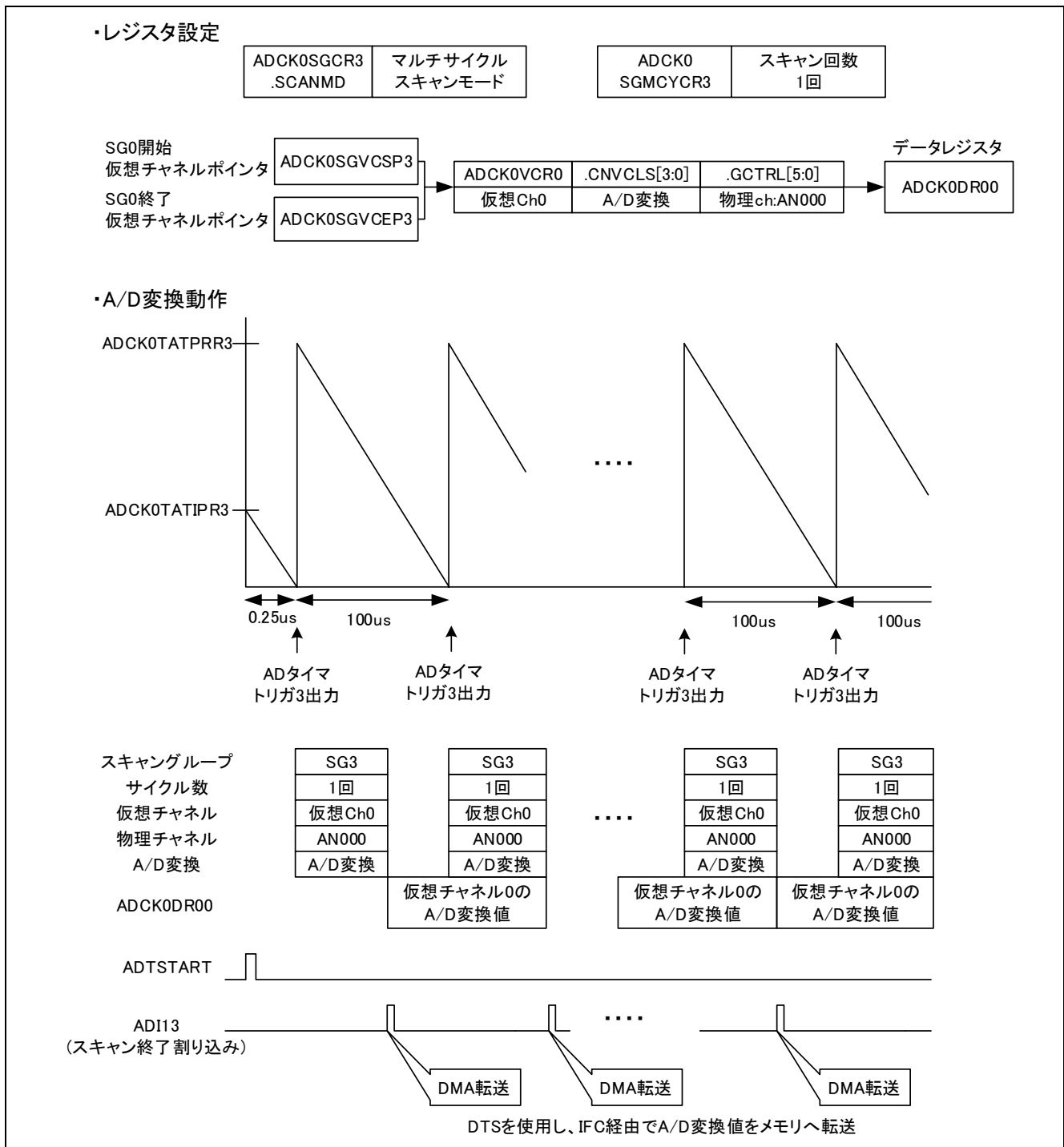


図 3-15 DTSを使用したIFC経由での読み出し動作例

## 3.4.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-10 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	adcb_init	ADCK の初期化を行います。
DTS 初期化ルーチン	dts_init	DTS の初期化を行います。ADCK0 スキャングループ 3 終了割り込み ADI03 をトリガとして動作する DTS ch7 を用います。
割り込み初期化ルーチン	intc_init	DTS ch7 を含む転送完了割り込みの設定を行います。
DTS 転送完了割り込み処理ルーチン	eiint62	転送完了割り込みの要因が DTS ch7 であることを確認して、割り込み要因クリア、DTS の再設定を行い、DMA 転送を再開します。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-11 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00000000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x00	符号付 12bit 固定小数点フォーマット
ADCK0SGCR3	0x52	ADTSTART 許可
		マルチサイクルスキャンモード
		SG3 終了時、ADI13 を出力する SG3 へのトリガに AD タイマトリガ 3 選択
ADCK0SGVCPR3	0x0000	開始仮想チャネル 0
		終了仮想チャネル 0
ADCK0SGMCYCR3	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
ADCK0ADTIPR3	1	AD タイマ初期位相：25ns
ADCK0ADTPRR3	4000	AD タイマ周期位相：100 $\mu$ s

表 3-12 割り込みレジスタ

レジスタ名	設定値	機能
EIBD62	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC62	0x004F	テーブル参照／優先レベル 15



表 3-13 DTS レジスタ

レジスタ名	設定値	機能
DTSPR0	0x0FFF3FFF	DTS ch57 を最高優先順位 (00B) に設定。
DTS057CM	0x00000000	DTS ch57 のチャンネルマスタレジスタを初期化
DTSA057	FDR000 のアドレス	DMA 転送元アドレスを IFC モジュールの FDR000 に設定。
DTDA057	fl_ADCK0_sg3 [0] のアドレス	DMA 転送先アドレスを配列変数 fl_ADCK0_sg3 [0] の先頭アドレスに設定。
DTTC057	0x00000100	転送データ数を 256 データに設定。
DTTCT057	0x00004048	DTS ch7 の DMA 転送を以下に設定。 <ul style="list-style-type: none"> <li>・ DMA 転送エラーが発生した場合に DMA 転送を継続する</li> <li>・ チェイン無効</li> <li>・ 転送回数一致割り込み無効</li> <li>・ 転送完了割り込み有効</li> <li>・ リロード機能 1/2 無効</li> <li>・ 転送先アドレスカウント方向：インクリメント</li> <li>・ 転送元アドレスカウント方向：固定</li> <li>・ 転送サイズ：32bit</li> <li>・ 転送モード：シングル転送</li> </ul>
DTFSC057	0x000000B1	DTS ステータスクリア
DTFSL057	0x00000001	DTS 転送要求セット

## ● 動作フロー

以下に、本動作例のフローチャートを示します。

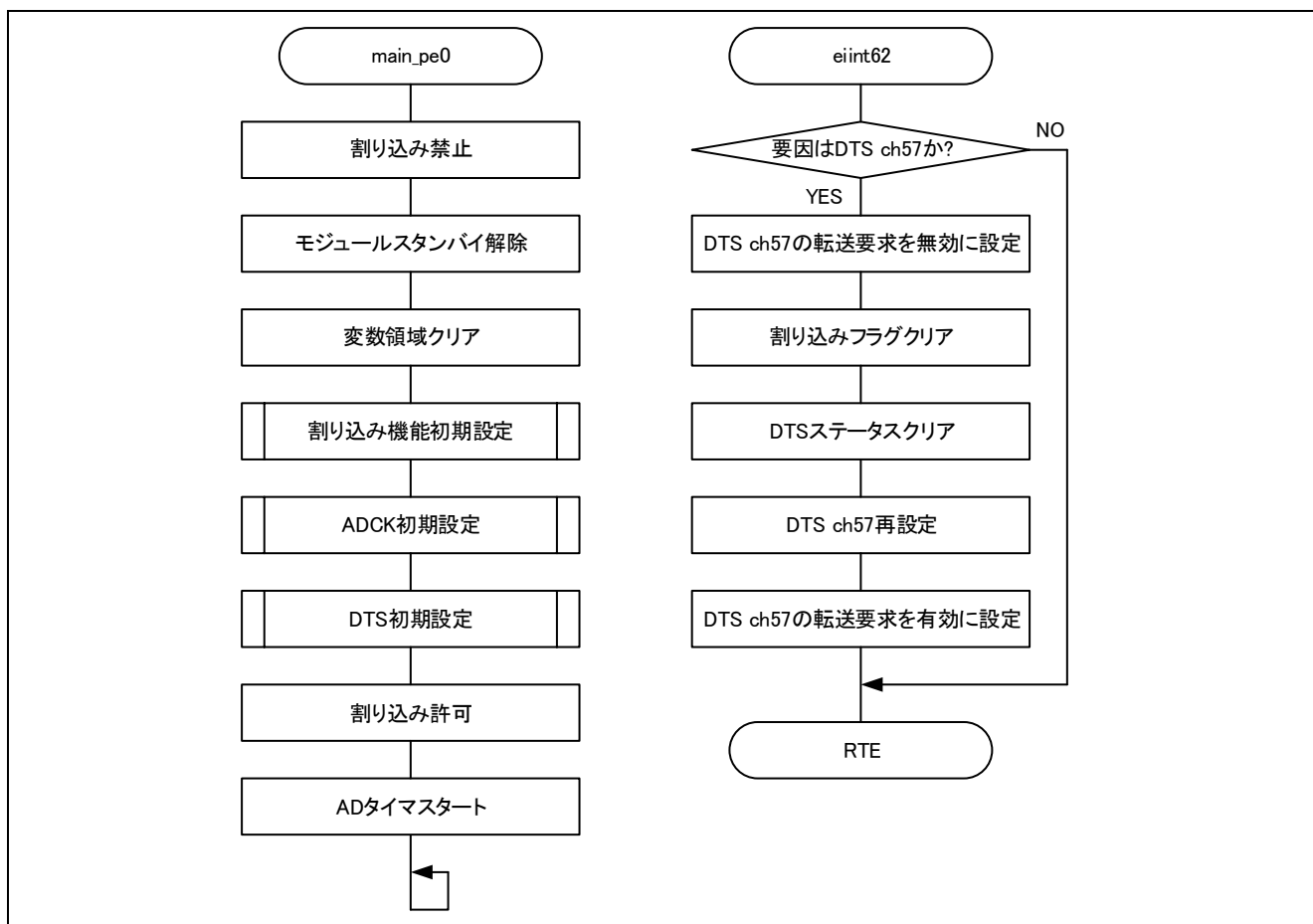


図 3-16 フローチャート

### 3.5 加算機能

#### 3.5.1 仕様概要

加算モードの通常 A/D 変換を行う方法について説明します。

スキャングループ 0 (SG0) に仮想チャンネルを 2 チャンネル (AN000、AN001) 割り当て、マルチスキャンモードで 1 回スキャン、加算回数は仮想チャンネルごとに 4 回にします。スキャングループ終了で AN000、AN001 の変換値を変数へ格納し、動作終了します。



図 3-17 加算モードを使用した通常 A/D 変換動作

#### 3.5.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)

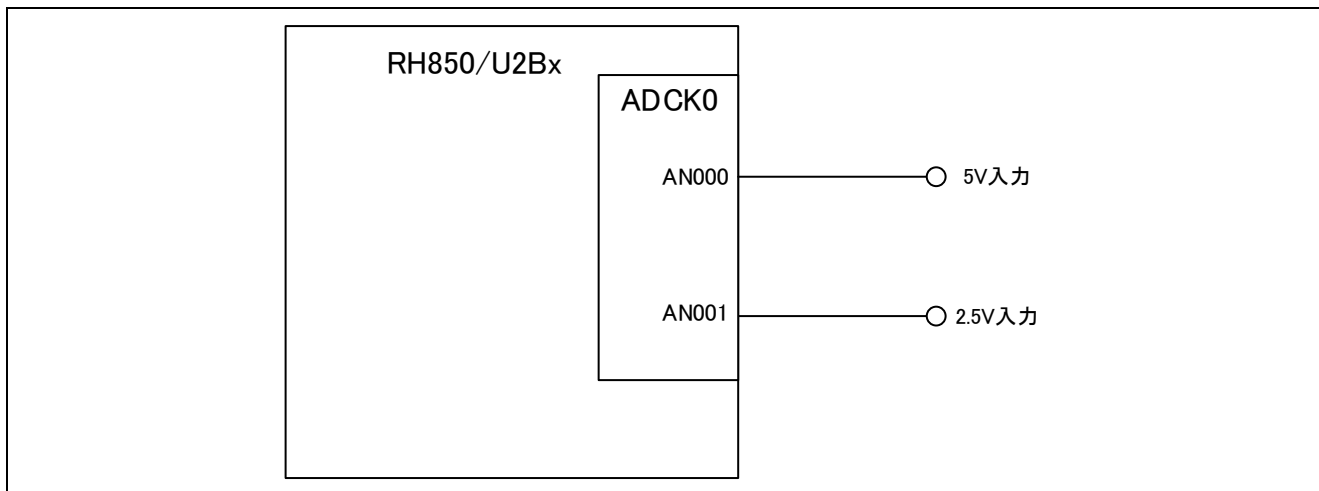


図 3-18 システム構成図

### 3.5.3 動作例の説明

本動作例では ADCK0 モジュールの AN000 および AN001 を使用した加算モードの通常 A/D 変換を行います。

スキャングループ 0 (SG0) へ仮想チャンネル 0 (AN000) と仮想チャンネル 1 (AN001) を割り当てます。  
アナログ信号は ADCK0 モジュールの AN000 には 5.0V、AN001 には 2.5V を入力します。

ソフトトリガ ADSTART で開始し、AN000 および AN001 の A/D 変換を加算回数分 (4 回) 実施します。スキャン終了割り込み (スキャングループ終了時) を有効にし、割り込み処理内でそれぞれの A/D 変換 4 回加算した結果を変数に格納し、終了します。

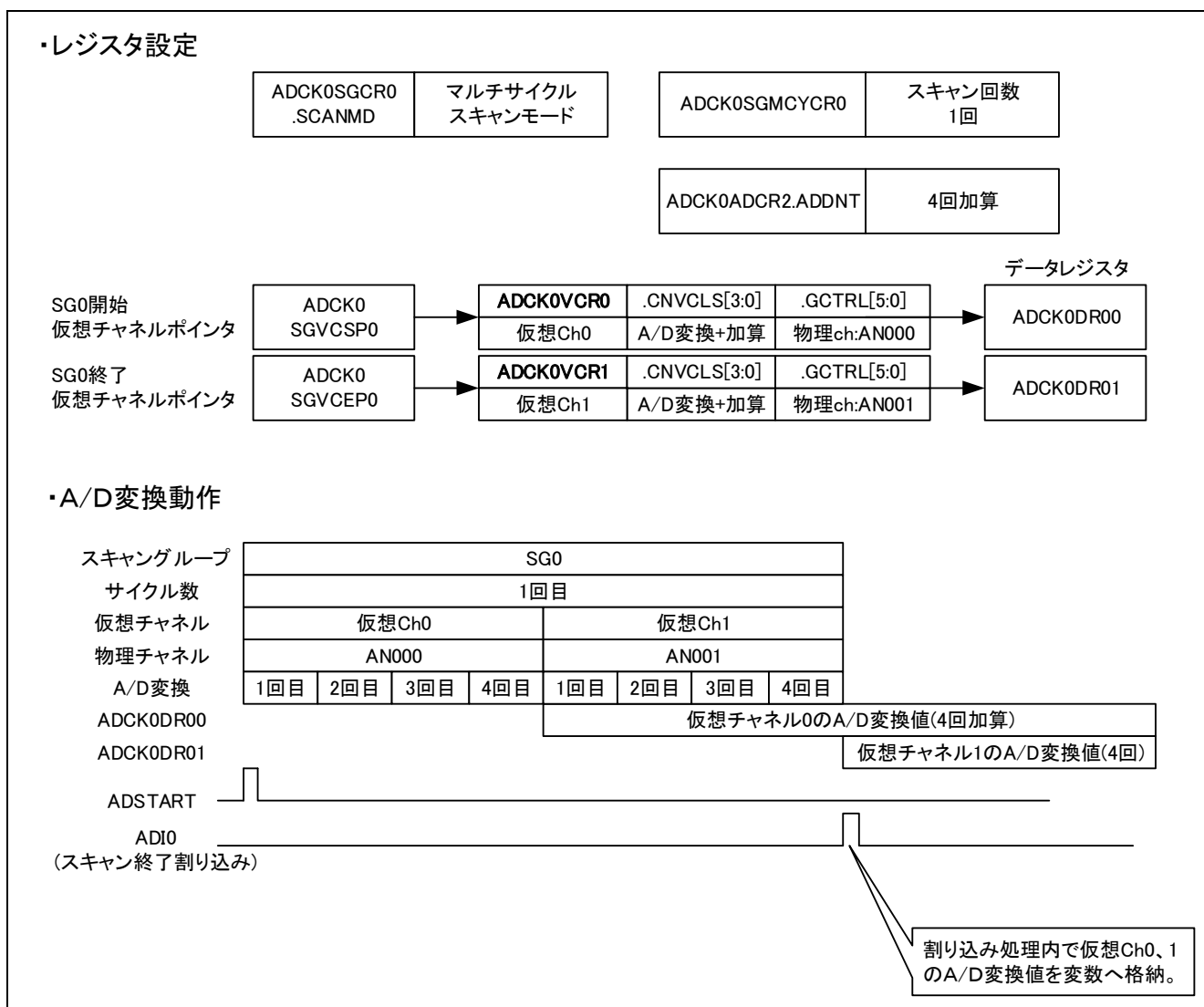


図 3-19 加算機能動作例

## 3.5.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-14 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	adcb_init	ADCK の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ADCK 割り込み処理ルーチン	eiint441	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。

## ● レジスタ設定

本動作例での各機能のレジスタ設定を示します。

表 3-15 ADCB レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00002000	変換種別：通常 A/D 変換+加算モード
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0VCR01	0x00002001	変換種別：通常 A/D 変換+加算モード
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH1 (AN001)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x11	符号付 12bit 整数フォーマット
		4 回加算
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0100	開始仮想チャンネル 0、終了仮想チャンネル 1
ADCK0SGMCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回

表 3-16 割り込みレジスタ

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x004F	テーブル参照/優先レベル 0

## ● 動作フロー

以下に、本動作例のフローチャートを示します。

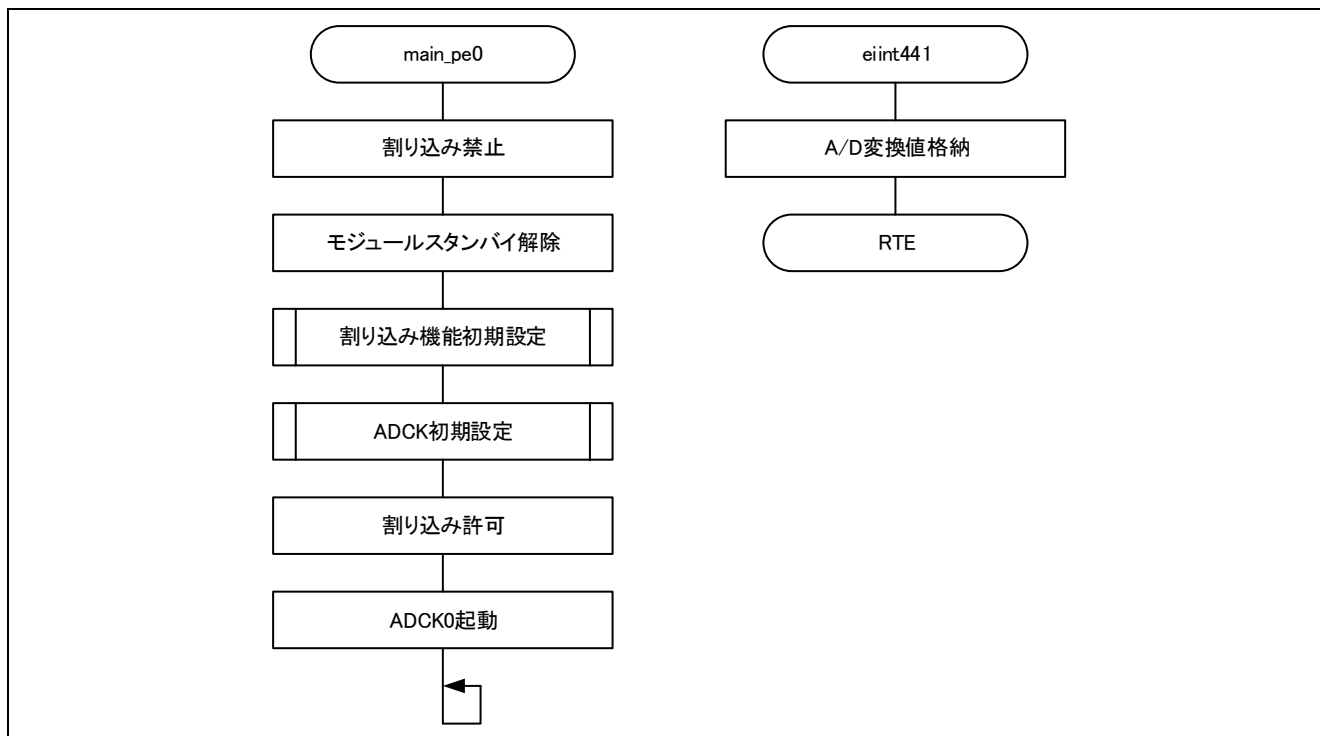


図 3-20 フローチャート

### 3.6 ADC 積算機能 (ASF)

#### 3.6.1 仕様概要

ADC 積算機能 (ASF) を使用した A/D 変換を行う方法について説明します。

ASF は ADC から出力される A/D 変換結果を積算し、積算カウンタと指定したコンペア値が一致するごとに積算結果をレジスタに格納し、積算終了割り込み (ASIO0) を発生させます。

スキャングループ 0 (SG0) に仮想チャンネルを 1 チャンネル (AN000) 割り当て、連続スキャンモードにします。積算回数は 32 回にし、積算カウンタとコンペア値が一致し、発生した積算終了割り込み処理内で積算結果を変数へ格納します。

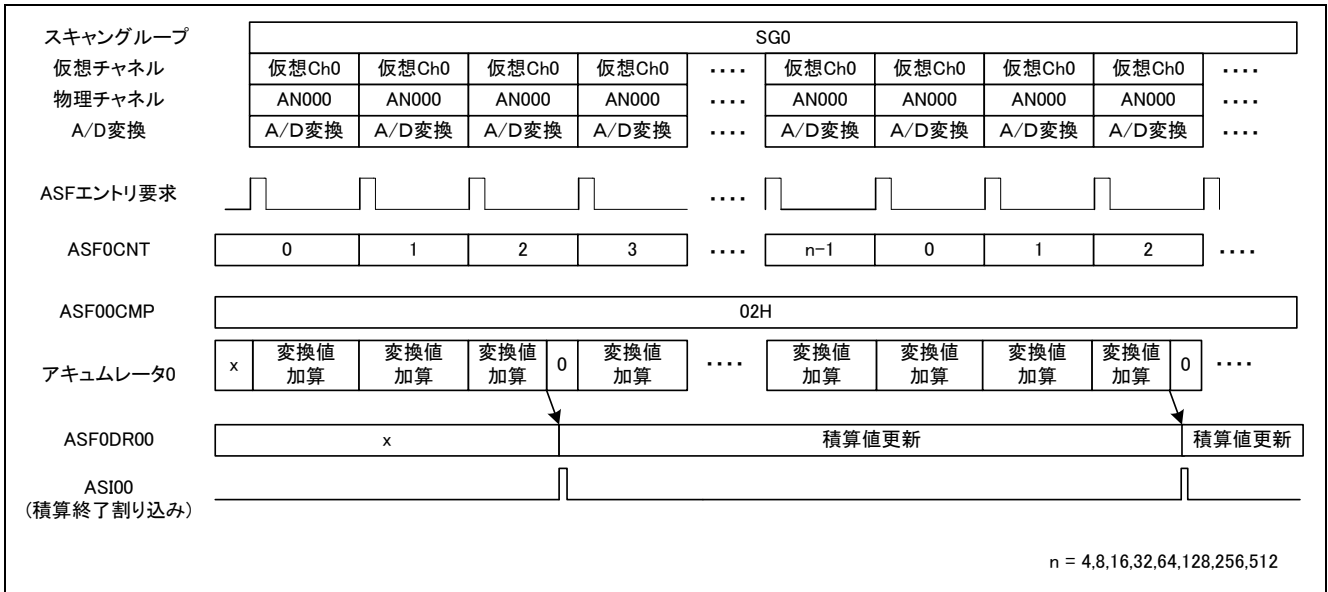


図 3-21 ASF を使用した A/D 変換動作

#### 3.6.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)
- ASF (ADC 積算機能)

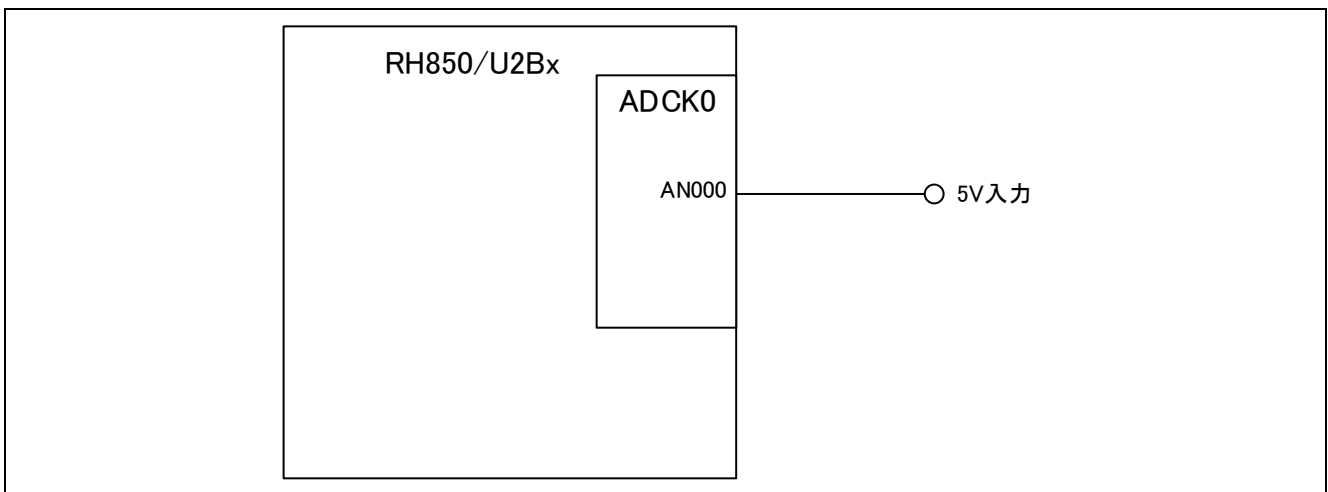


図 3-22 システム構成図

3.6.3 動作例の説明

本動作例では ADCK0 モジュールの AN000 を使用した ASF 機能を使用した A/D 変換を行います。

スキャングループ (SG0) へ仮想チャンネル 0 (AN000) を割り当てます。

アナログ信号は ADCK0 モジュールの AN000 に 5.0V を入力します。

ソフトトリガ ADSTART で開始し、AN000 を連続スキャンモードで A/D 変換します。

ASF 機能は積算チャンネル 00 を使用し、積算回数は 32 回とします。積算チャンネル 00 の積算コンペア (ASF0CMP00) は 6 にし、積算カウンタ (ASF0CNT) と一致すると積算データ (ASF0DR00) が更新されます。この積算データ更新と同時に発生する積算終了割り込み (ASIO0) 処理の中で積算データを変数に格納します。

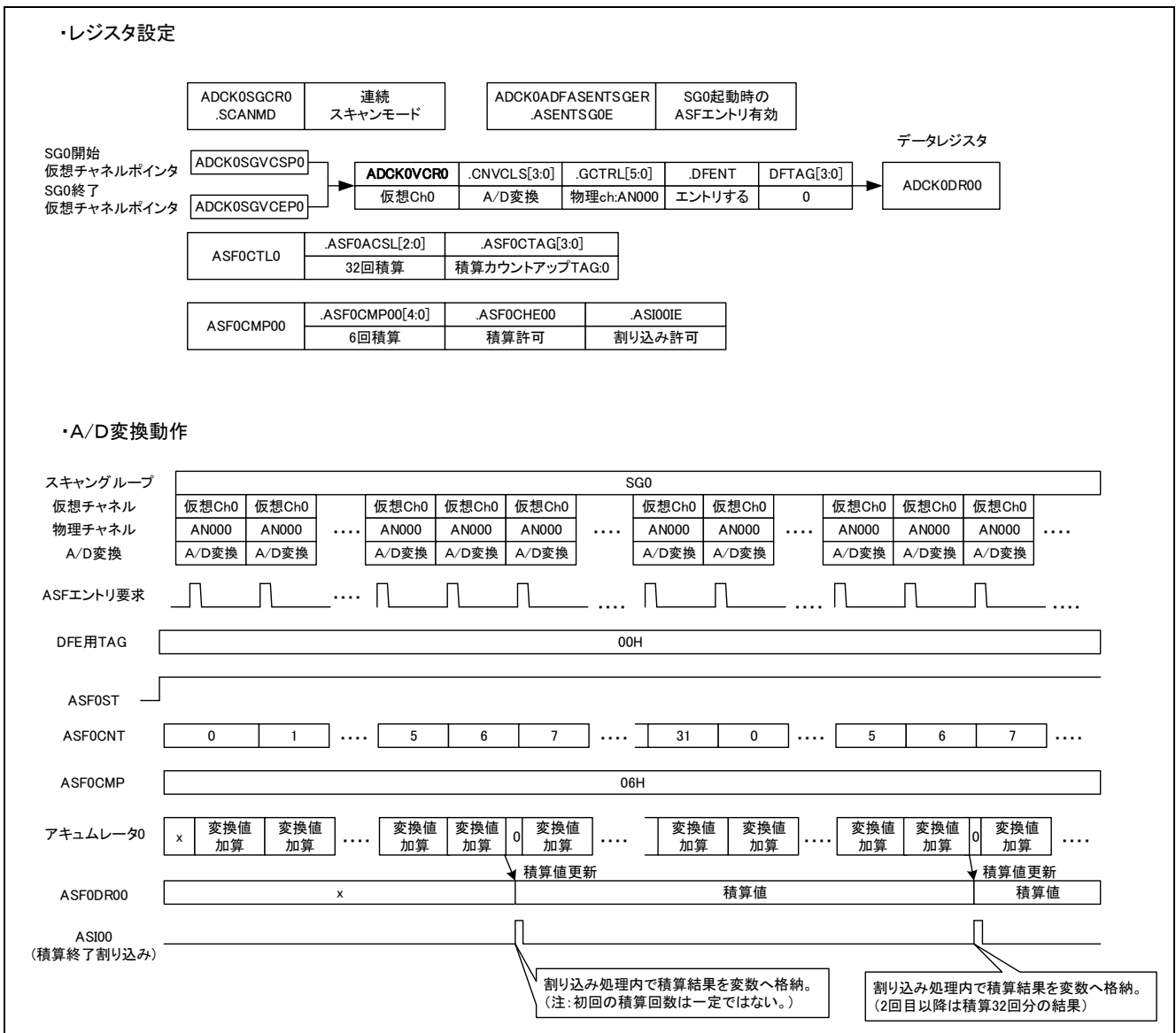


図 3-23 ASF 動作例



## 3.6.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-17 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK、ASF の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ASF 割り込み処理ルーチン	eiint476	積算終了割り込み処理で積算結果を変数へ格納します。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-18 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00001000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントする
		仮想チャネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x00	符号付 12bit 固定小数点フォーマット
ADCK0SGCR0	0x60	ADSTART 許可
		連続スキャンモード
		SG0 終了時、ADI00 を出力しない
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0000	開始仮想チャネル 0、終了仮想チャネル 0
ADCK0DFASENTSGER	0x0001	SG0 起動時 ASF エントリ有効

表 3-19 ASF レジスタ設定

レジスタ名	設定値	機能
ASF0CTL0	0x00000300	積算回数 32 回
		積算カウンタアップ TAG 00
ASF0CMP00	0x8086	ASI00 割り込み許可
		積算許可
		積算コンペアマッチ 6
ASF0CTL1	0x01	積算カウンタ動作・積算処理許可

表 3-20 割り込みレジスタ

レジスタ名	設定値	機能
EIBD476	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC476	0x0040	テーブル参照/優先レベル 0

- 動作フロー

以下に、本動作例のフローチャートを示します。

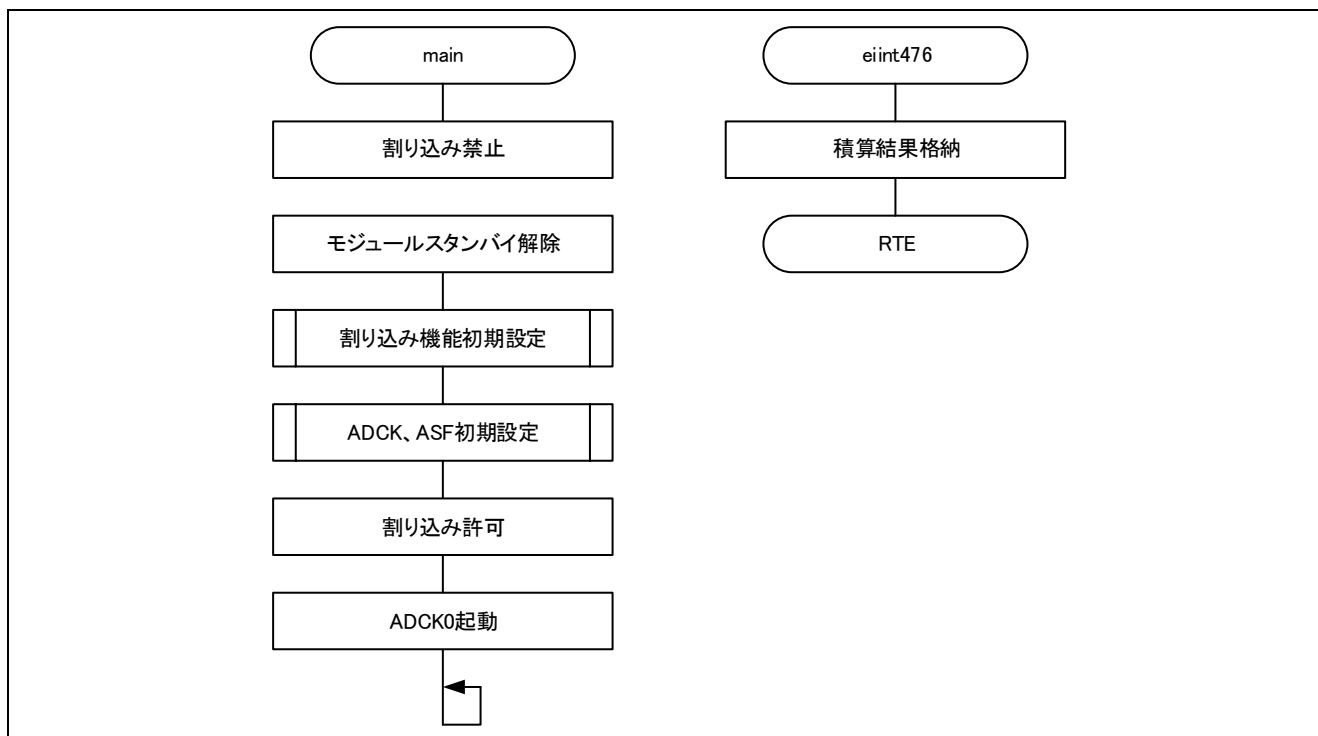


図 3-24 フローチャート

### 3.7 外部アナログマルチプレクサを使用した動作例

#### 3.7.1 仕様概要

通常 A/D 変換 w/MPX モードを使用し、外付けアナログマルチプレクサを使用した A/D 変換を説明します。

スキャングループ 0 (SG0) に仮想チャンネルを 7 チャンネル割り当てます。物理チャンネルは外付けマルチプレクサ入力端子を使用します。(ADCK0 : AN000)

仮想チャンネルの開始ごとに DMA (DTS) を起動し、外付けアナログマルチプレクサ制御用の MPX 値を I/O ポートへ転送し、アナログマルチプレクサを制御します。

SG0 のスキャングループ終了で変換値を変数に格納します。

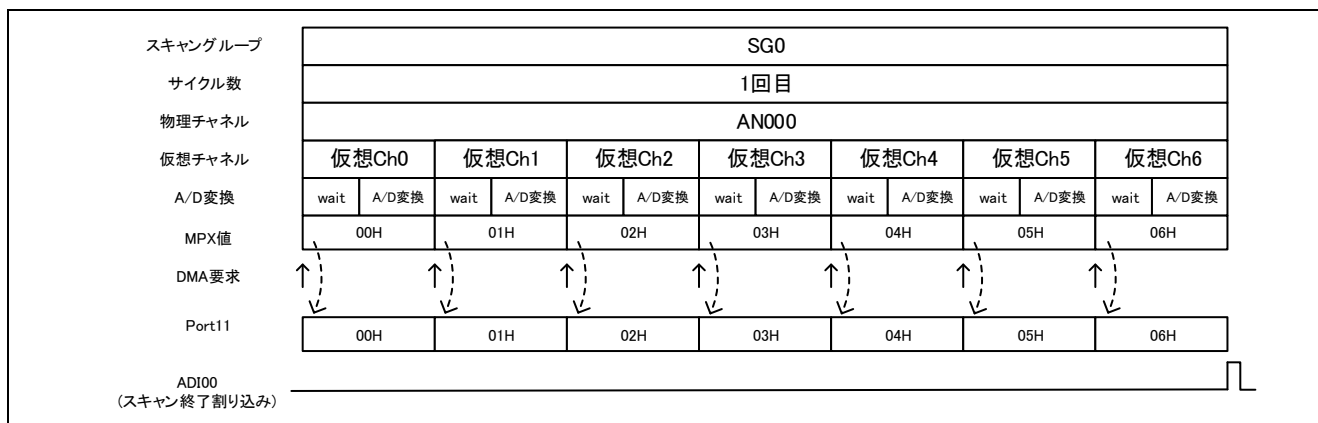


図 3-25 外部アナログマルチプレクサを使用した A/D 変換動作

### 3.7.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

AN000 への入力は Port 制御により外部マルチプレクサより 0.5~3.5V を切り替えて選択しています。

- A/D コンバーター (ADCK0)
- 端子 (PORT11)
- DMA (DTS)

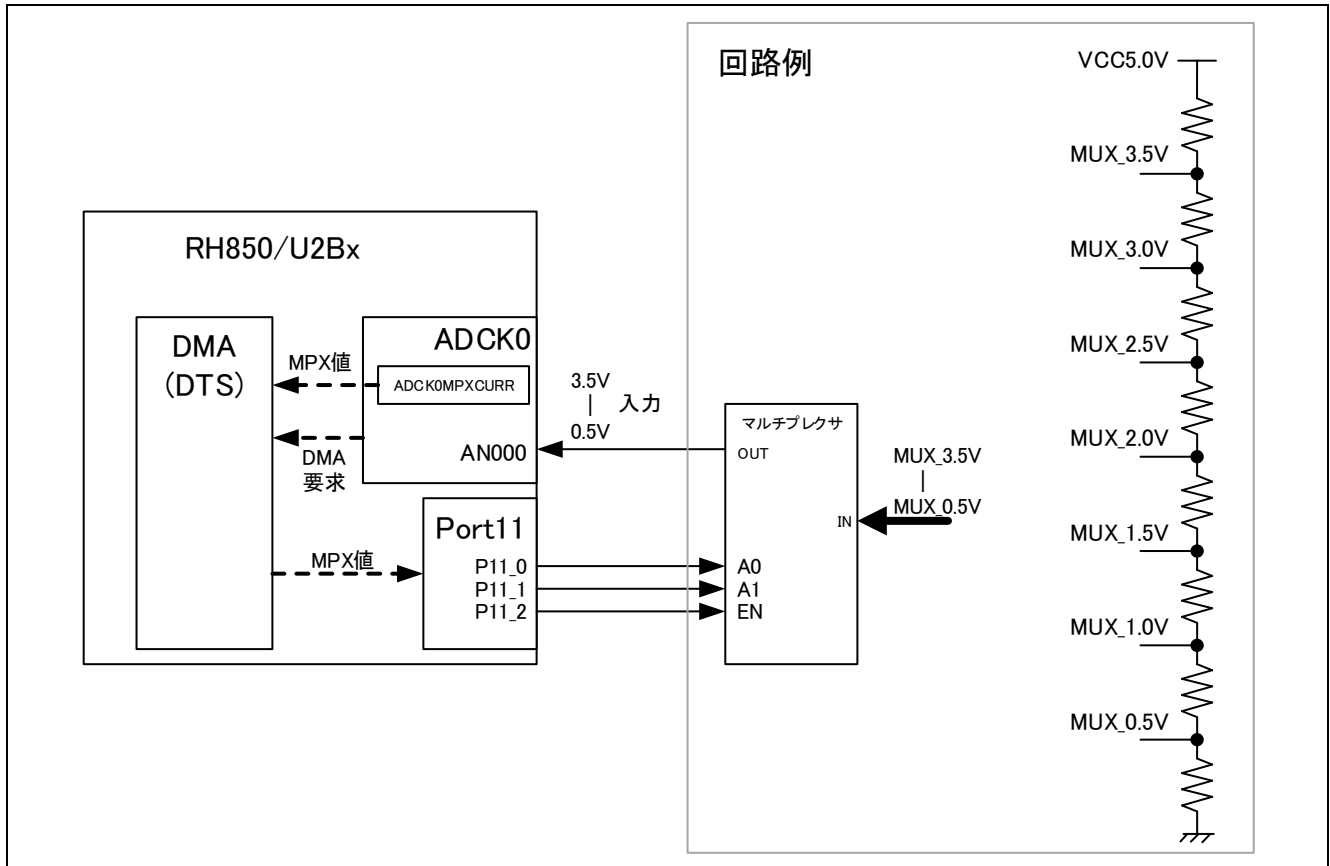


図 3-26 システム構成

### 3.7.3 動作例の説明

本動作例では ADCK0 モジュールの AN000 を使用し、外付けアナログマルチプレクサを使用した A/D 変換を行います。

ADCK は外付けアナログマルチプレクサ用の割り込みと DMA 転送をサポートしており、指定された仮想チャンネルの開始時に INTC に対する割り込み要求の発生、および DMA の起動ができます。本動作例では I/O ポートと連携して外付けアナログマルチプレクサに MPX 値を転送します。

スキャングループ 0 (SG0) へ仮想チャンネル 0~6 を割り当てます。

アナログ信号は外付けマルチプレクサ入力端子に対応した AN000 へ外付けアナログマルチプレクサから入力します。

各仮想チャンネルの ADCK0VCRn.GCTRL[5:0]に外付けアナログマルチプレクサに転送する MPX 値を設定します。各仮想チャンネルの開始時に ADCK0VCRn.GCTRL[5:0]を ADCK0MPXCURR に転送し、同時に割り込み要求 (ASMPXI0) または DMA 要求を発行します。

DMA (DTS) では転送元を ADCK0MPXCURR、転送先を I/O ポートの P11 に設定します。これにより SG0 の各仮想チャンネルの開始毎に DMA 要求が発行され、設定した MPX 値を外付けアナログマルチプレクサに転送します。

転送した MPX 値によって外付けアナログマルチプレクサを制御し、AN000 への入力電圧を 0.5~3.5V (0.5V 刻み) で変更します。

スキャン終了割り込み ADI00 を有効にし、A/D 変換終了後の割り込み処理で A/D 変換値を変数へ格納します。

また、本動作例では期待通り MPX 値が転送されているか確認するため、仮想チャンネル開始ごとに発生する割り込み (ASMPXI0) 処理内で ADCK0MPXCURR および P11 の値を変数へ格納します。これにより、現在の仮想チャンネル開始で ADCK0MPXCURR へ転送された MPX 値と DTS で P11 に転送された MPX 値を確認することができます。

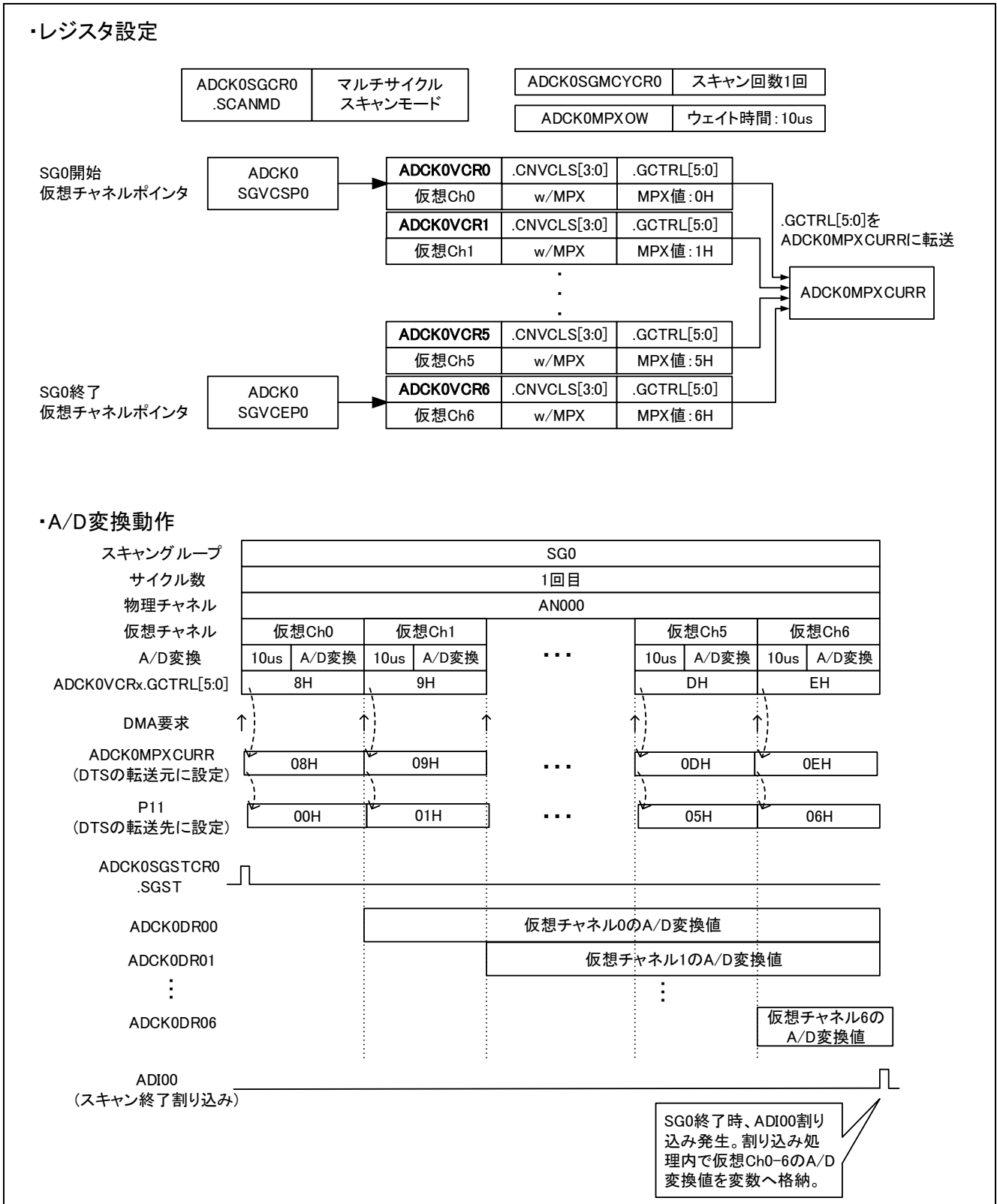


図 3-27 外部アナログマルチプレクサと DTS を用いた動作例

## 3.7.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-21 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート初期化ルーチン	port_init	ポートの初期化を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
DTS 初期化ルーチン	dts_init	DTS の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ADCK0/SG0 割り込み処理ルーチン	eiint441	スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。
ADCK0/MPX 割り込み処理ルーチン	eiint437	設定した MPX 値の転送状態を確認します。 ①仮想チャネル開始時に ADCK0VCRn.GCTRL[5:0]より ADCK0MPXCURR へ転送される MPX 値を確認するため、ADCK0MPXCURR の値を変数へ格納します。 ②仮想チャネル開始のトリガで起動する DTS によって ADCK0MPXCURR から P11 へ転送される MPX 値を確認するため、P11 の値を変数へ格納します。
DTS 転送完了割り込み処理ルーチン	eiint62	DTS 転送完了割り込み要求 (ch0) をクリアします。

- レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-22 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x01002801	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x00
ADCK0VCR01	0x01002901	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DEF エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x01
ADCK0VCR02	0x01002A01	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x02
ADCK0VCR03	0x01002B01	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x03
ADCK0VCR04	0x01002B01	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x04
ADCK0VCR05	0x01002D01	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x05
ADCK0VCR06	0x01002E01	変換種別：通常 A/D 変換 w / MPX
		ウェイト時間テーブル選択する
		DEF エントリしない
		仮想チャネル終了割り込み出力しない
		MPX 値：0x06
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x10	符号付 12bit 整数フォーマット
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0600	開始仮想チャネル 0、終了仮想チャネル 6
ADCK0SGMCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回



ADCK0MPXINTER	0x01	ADMPXIO 割り込み許可
ADCK0MPXCURCR	0x00	MSKC フォーマット指定 : 0
ADCK0WAITTR0	0x0190	MPX ウェイト時間 : 10 $\mu$ sec

表 3-23 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x004F	テーブル参照/優先レベル 15
EIBD437	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC437	0x004F	テーブル参照/優先レベル 15
EIBD63	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC63	0x004F	テーブル参照/優先レベル 15

表 3-24 DTS レジスタ設定

レジスタ名	設定値	機能
DTSPR0	0xFFFFFFFF	ch0 最高優先度
DTS050CM	0x00000000	DTS ch0 のチャンネルマスタレジスタを初期化
DTSA050	ADCK0MPXCURR のアドレス	転送元: ADCK0MPXCURR
DTDA050	P11 のアドレス	転送先: P11
DTTC050	0x00000007	転送回数: 7 回
DTTCT050	0x00004144	転送完了割り込み: enable
		リロード機能: 無効
		チェイン機能: 無効
		ディスティネーションアドレスカウンタ: 固定
		ソースアドレスカウンタ: 固定
		転送データサイズ: 16bit シングル転送
DTFSC050	0x000000B1	DTS ステータスクリア
DTFSL050	0x00000001	DTS 転送要求セット

## ● 動作フロー

以下に、本動作例のフローチャートを示します。

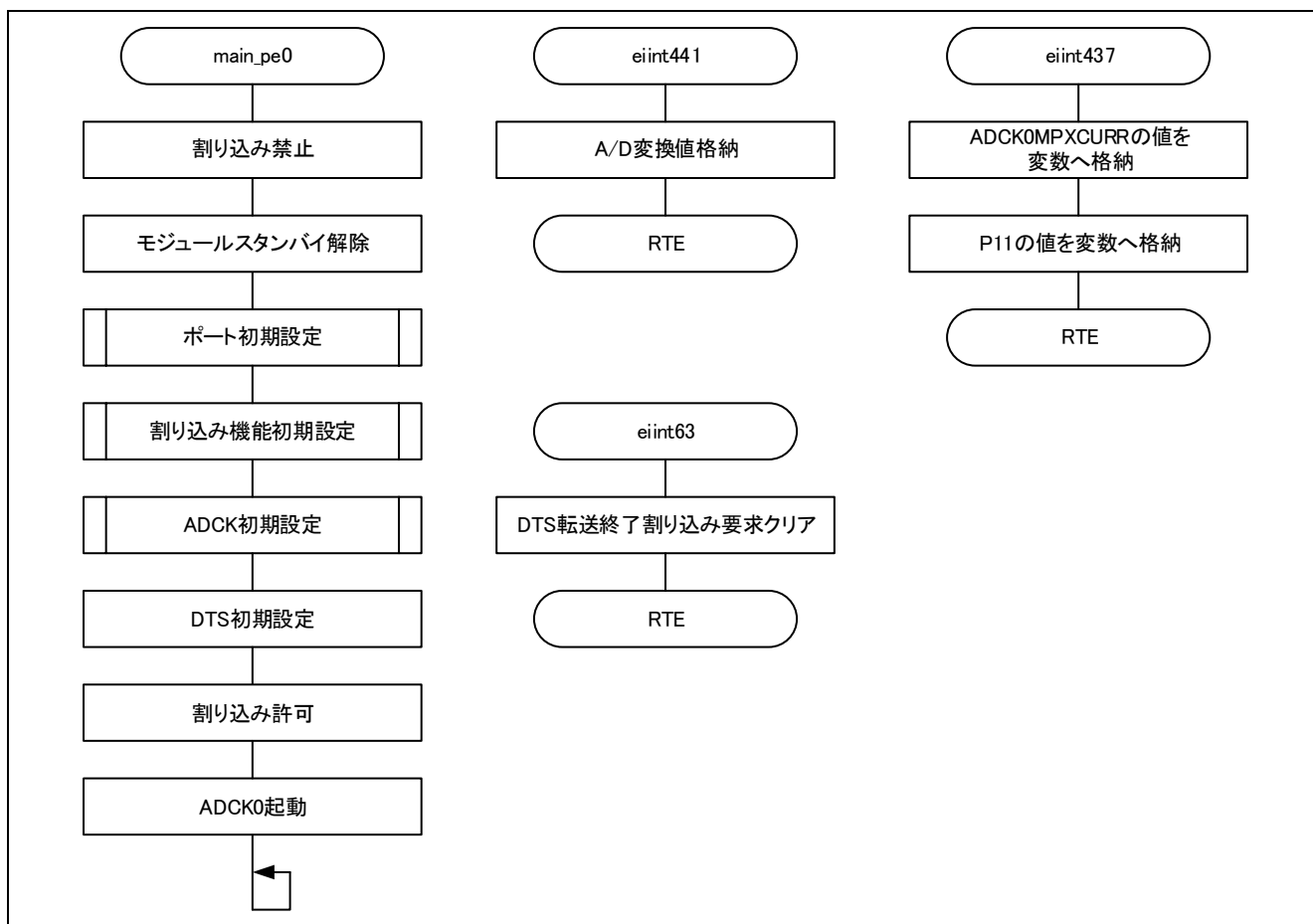


図 3-28 フローチャート

### 3.8 DMA 転送（Scatter 機能）を使用した任意チャンネルの順次スキャン変換

#### 3.8.1 仕様概要

DMA 転送（Scatter 機能）を使用して A/D 変換値を配列変数に格納する方法について説明します。

スキヤングループ 0（SG0）に仮想チャンネルを 3 チャンネル（AN000、AN001、AN002）割り当て、マルチスキャンモードでスキャンを行います。スキャン終了割り込み（ADI00）で DMA が起動し、AN000、AN001、AN002 の変換値を配列変数へ格納します。



図 3-29 DMA 転送を使用した動作例

#### 3.8.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバータ（ADCK0）
- DMA（sDMAC0）

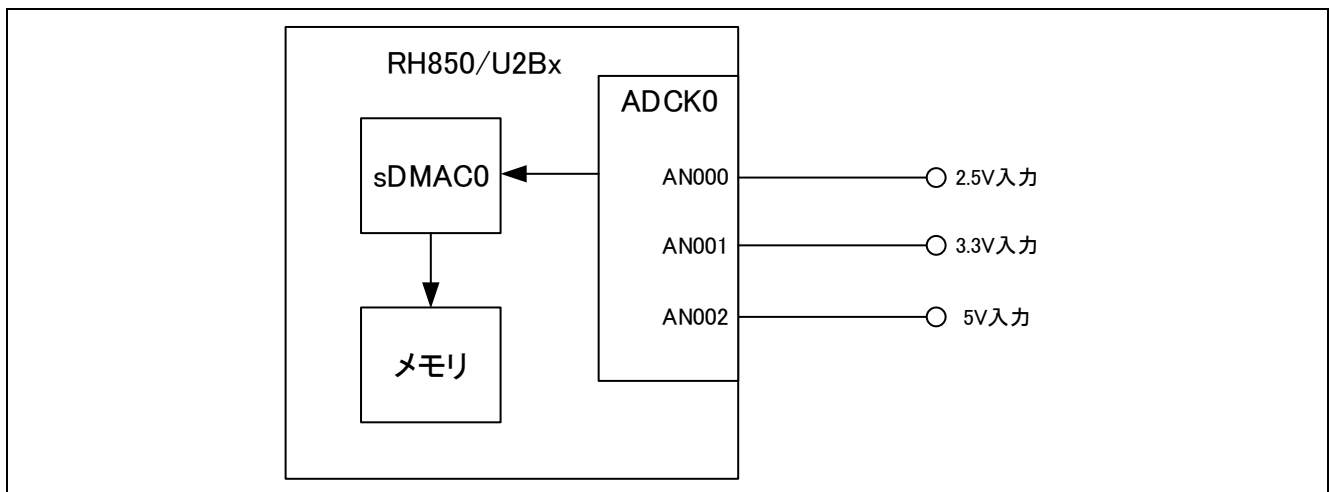


図 3-30 システム構成

### 3.8.3 動作例の説明

本動作例では ADCK0 モジュールの AN000、AN001、AN002 を使用したマルチスキャンモードで通常 A/D 変換を行い、DMA 転送（Scatter 機能）を使用して A/D 変換値を配列変数に格納します。

スキャングループ 0 (SG0) に仮想チャンネル 0 (AN000)、仮想チャンネル 1 (AN001)、仮想チャンネル 2 (AN002) を割り当てます。アナログ信号は AN000 に 2.5V、AN001 に 3.3V、AN002 に 5V を入力します。

sDMAC は、スキャン終了割り込み (ADI00) を起動トリガに設定、また Scatter 機能を有効に設定します。図 3-31 に Scatter 機能の概要を示します。Scatter 機能にて sDMAC 1 チャンネルでそれぞれの配列変数へ A/D 変換値を転送することができます。

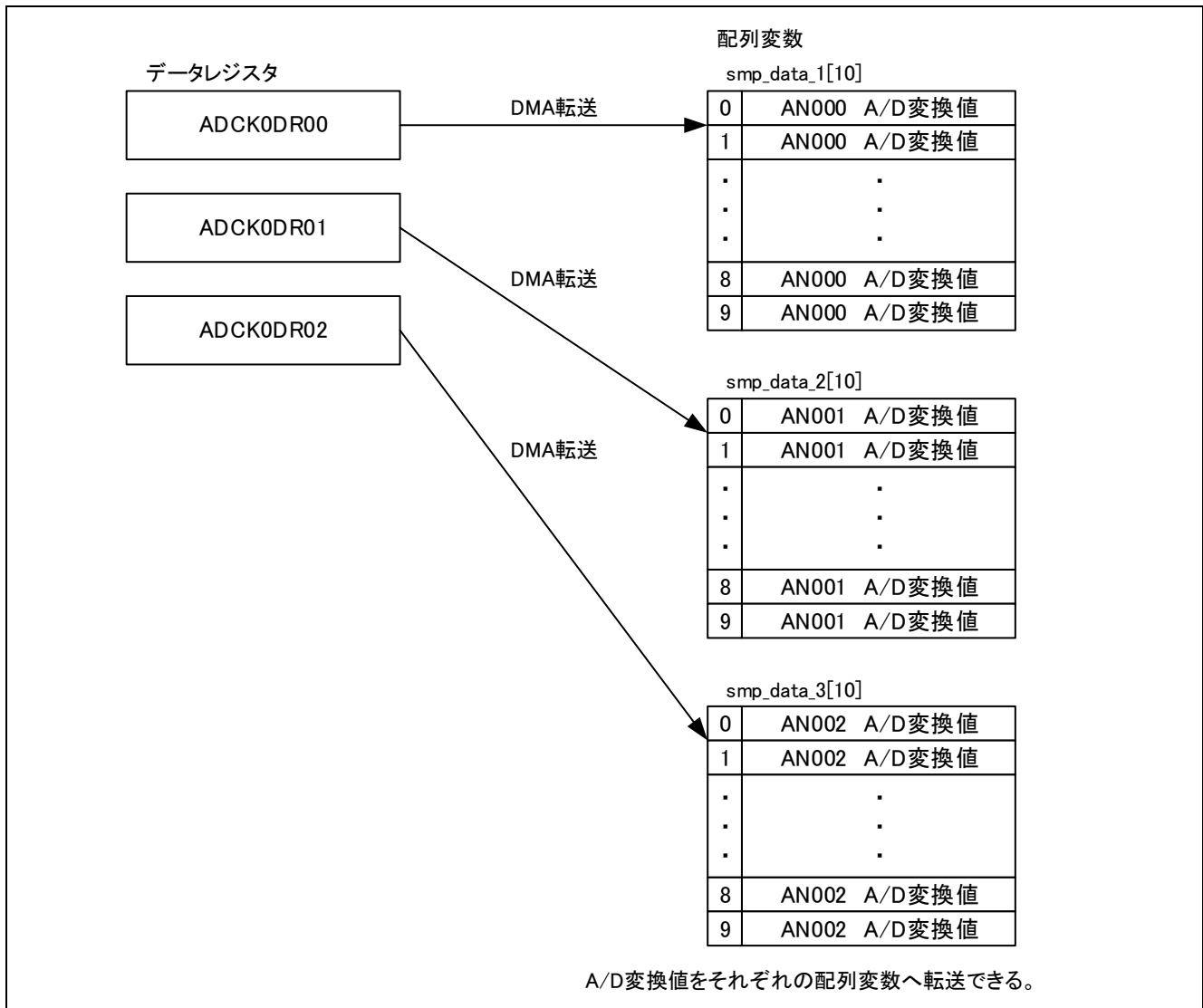


図 3-31 Scatter 機能の概要

ソフトウェアトリガ ADSTART で A/D 変換を開始します。スキャン終了割り込み (ADI00) にて DMA が起動し、A/D 変換値を配列変数へ格納します。

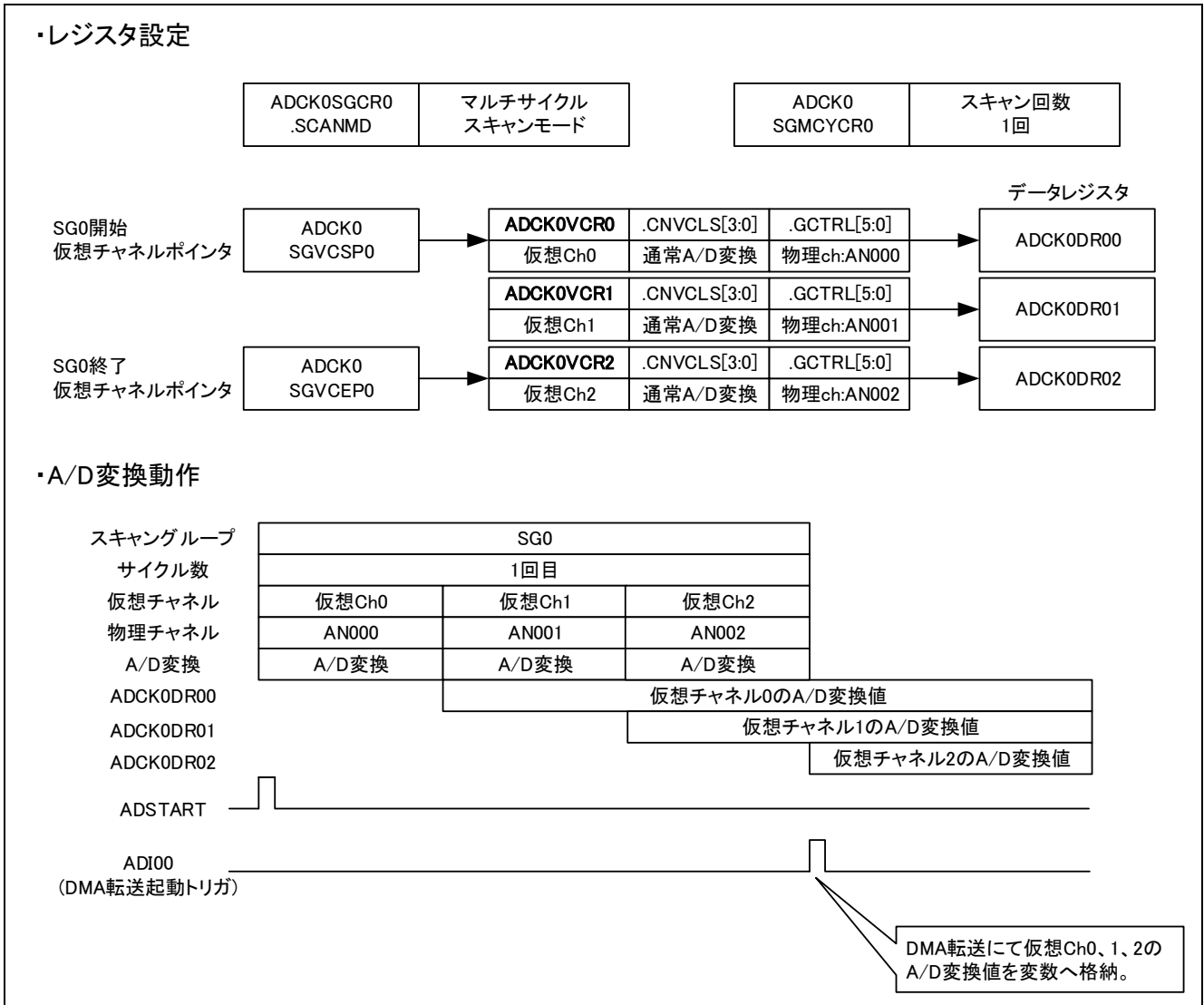


図 3-32 DMA 転送を使用した動作例

## 3.8.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-25 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
DTS 初期化ルーチン	sdmac_init	sDMAC の初期化を行います。
割り込み初期化ルーチン	intc_init	sDMAC の割り込みの初期化を行います。
sDMAC 転送完了割り込み	eiint70	転送完了割り込み処理で、sDMAC の再設定、A/D 変換の再スタートを行います。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-26 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00000000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0VCR01	0x00000001	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH1 (AN001)
ADCK0VCR02	0x00000002	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH2(AN002)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x10	符号付 12bit 整数フォーマット
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0200	開始仮想チャンネル 0、終了仮想チャンネル 2
ADCK0SGMCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
AIR.DSELR0	0x00000010	DMA 要求：INTADCK0I0

表 3-27 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD70	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC70	0x0040	テーブル参照/優先レベル 0

表 3-28 sDMAC レジスタ

レジスタ名	設定値	機能
DMA0CM_0	0x00001C00	チャンネルマスタ SPID 設定 SPID=0x1C (初期値) スーパー・バイザーモード
DMA0SAR_0	ADCK0DR00 レジスタの アドレス	転送元 : ADCK0DR00 レジスタ
DMA0DAR_0	smp_data_1[0] のアドレス	転送先 : A/D 変換値データ格納用配列変数
DMA0TSR_0	0x00000006	転送サイズ : 6byte (2byte × 3回)
DMA0TMR_0	0x00001111	DMA 転送要求選択割り付け : ハードウェア DMA 転送要求 ディスティネーションアドレス・カウント方向 : 固定 ソースアドレス・カウント方向 : インクリメント DMA 転送トランザクションサイズ : 2byte DMA ソーストランザクションサイズ : 2byte
DMA0RS_0	0x000300B2	ハードウェア要求毎の転送数 : 3回 ハードウェア DMA 転送要因選択 : group 1-178 (A/D 変換完了割り込み (ADI00) )
DMACSEL0_11	0x00000010	DMA 転送要求グループ : ADCK0I0(group 1-178)
DMA0SIAI_0	右記の値	インナーアドレスインクリメント値 : smp_data_2[0]のアドレス - smp_data_1[0]のアドレス
DMA0SGCR_0	0x80020000	Scatter 機能 : 有効 内部ループの繰り返し回数 : 2回
DMA0CHFCR_0	0x0000320F	各フラグクリア
DMA0OR	0x0001	DMA 転送有効
DMA0CHCR_0	0x0003	転送完了割り込み有効 チャンネル動作有効



## ● 動作フロー

以下に、本動作例のフローチャートを示します。

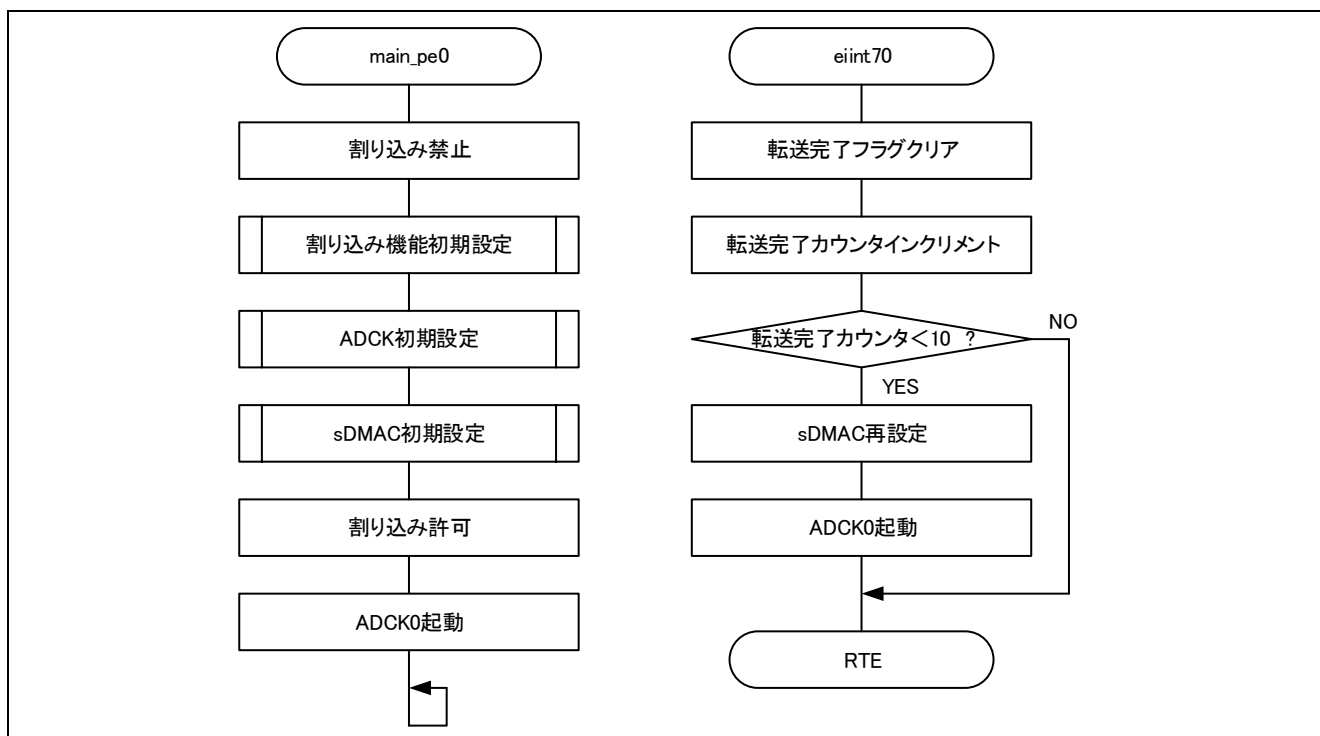


図 3-33 フローチャート

### 3.9 DMA 転送（Gather 機能）を使用した任意チャンネルの順次スキャン変換

#### 3.9.1 仕様概要

DMA 転送（Gather 機能）を使用して A/D 変換値を配列変数に格納する方法について説明します。

スキャングループ 0（SG0）に仮想チャンネルを 3 チャンネル（AN000、AN001、AN002）割り当て、マルチスキャンモードでスキャンを行います。スキャン終了割り込み（ADI00）で DMA が起動し、AN000、AN002 の変換値を配列変数へ格納します。



図 3-34 DMA 転送を使用した動作例

#### 3.9.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバータ（ADCK0）
- DMA（sDMAC0）

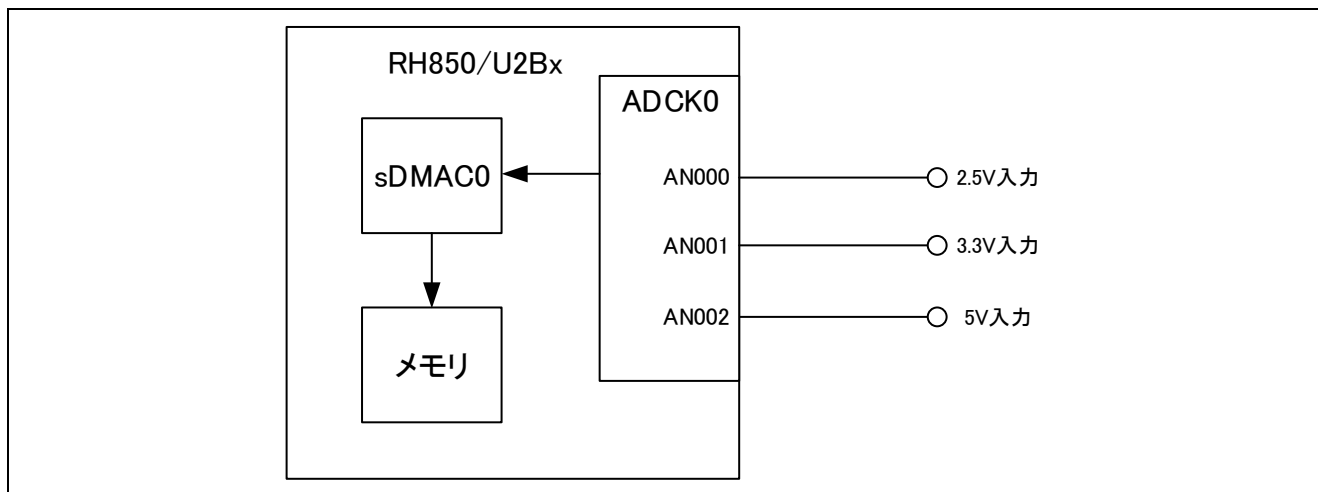


図 3-35 システム構成

### 3.9.3 動作例の説明

本動作例では ADCK0 モジュールの AN000、AN001、AN002 を使用したマルチスキャンモードで通常 A/D 変換を行い、DMA 転送（Gather 機能）を使用して AN000、AN002 の A/D 変換値を配列変数に格納します。

スキャングループ 0 (SG0) に仮想チャンネル 0 (AN000)、仮想チャンネル 1 (AN001)、仮想チャンネル 2 (AN002) を割り当てます。アナログ信号は AN000 に 2.5V、AN001 に 3.3V、AN002 に 5V を入力します。

sDMAC は、スキャン終了割り込み (ADI00) を起動トリガに設定、また Gather 機能を有効に設定します。図 3-36 に Gather 機能の概要を示します。Gather 機能にて sDMAC 1 チャンネルで 2 チャンネルの A/D 変換値を配列変数へ転送することができます。

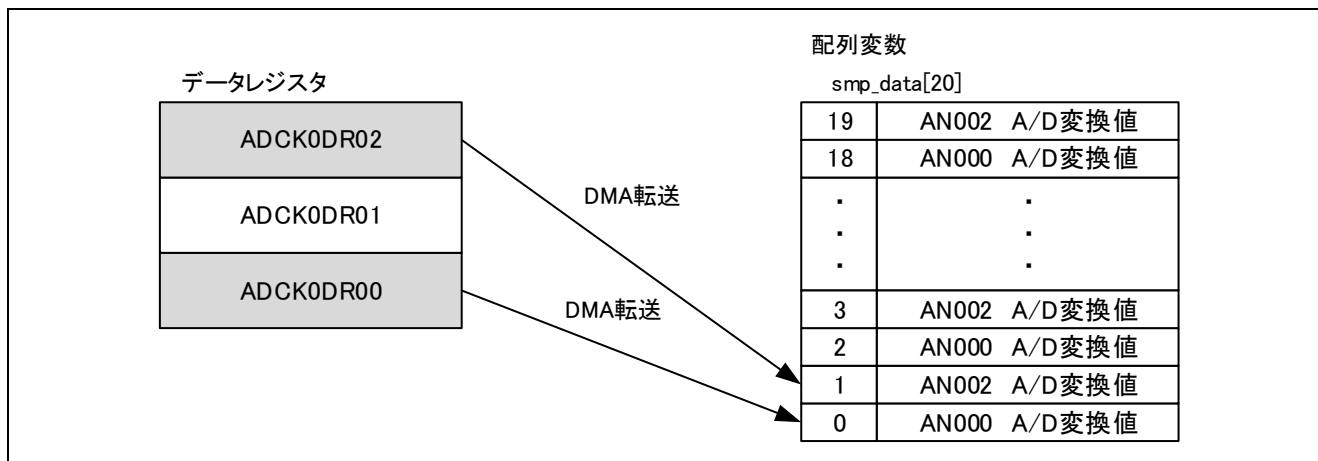


図 3-36 Gather 機能の概要

ソフトウェアトリガ ADSTART で A/D 変換を開始します。スキャン終了割り込み (ADI00) にて DMA が起動し、A/D 変換値を配列変数へ格納します。

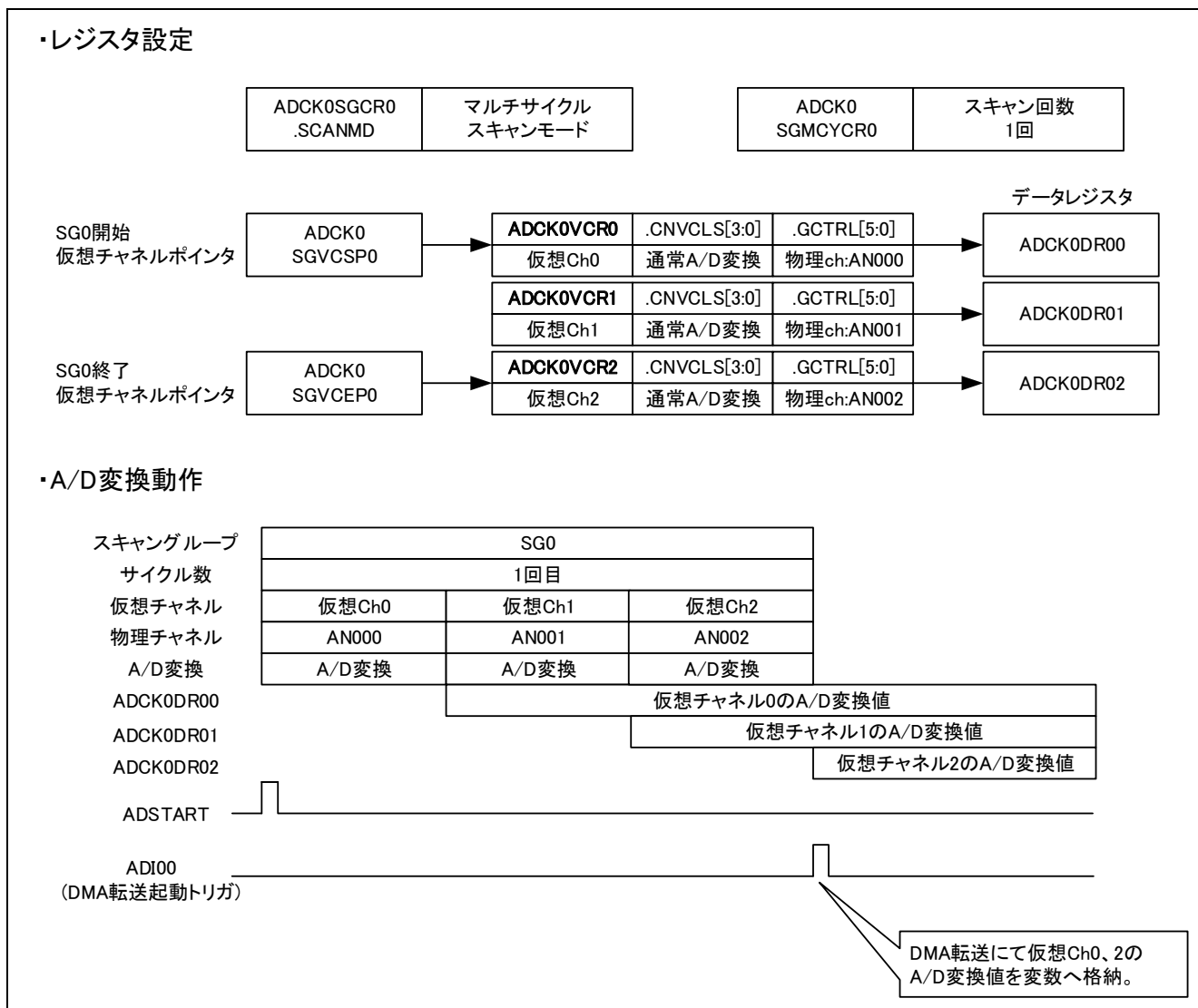


図 3-37 DMA 転送を使用した動作例

## 3.9.4 ソフトウェア説明

## ● モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-29 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
DTS 初期化ルーチン	sdmac_init	sDMAC の初期化を行います。
割り込み初期化ルーチン	intc_init	sDMAC の割り込みの初期化を行います。
sDMAC 転送完了割り込み	eiint70	転送完了割り込み処理で、sDMAC の再設定、A/D 変換の再スタートを行います。

## ● レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-30 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00000000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0VCR01	0x00000001	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH1 (AN001)
ADCK0VCR02	0x00000002	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH2(AN002)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x10	符号付 12bit 整数フォーマット
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0200	開始仮想チャンネル 0、終了仮想チャンネル 2
ADCK0SGMNCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
AIR.DSELR0	0x00000010	DMA 要求：INTADCK0I0

表 3-31 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD70	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC70	0x0040	テーブル参照/優先レベル 0

表 3-32 sDMAC レジスタ

レジスタ名	設定値	機能
DMA0CM_0	0x00001C00	チャンネルマスタ SPID 設定 SPID=0x1C (初期値) スーパー・バイザーモード
DMA0SAR_0	ADCK0DR00 レジスタの アドレス	転送元 : ADCK0DR00 レジスタ
DMA0DAR_0	smp_data[0] のアドレス	転送先 : A/D 変換値データ格納用配列変数
DMA0TSR_0	0x00000004	転送サイズ : 4byte (2byte × 2 回)
DMA0TMR_0	0x00001411	DMA 転送要求選択割り付け : ハードウェア DMA 転送要求 ディスティネーションアドレス・カウント方向 : インクリメント ソースアドレス・カウント方向 : 固定 DMA 転送トランザクションサイズ : 2byte DMA ソーストランザクションサイズ : 2byte
DMA0RS_0	0x000200B2	ハードウェア要求毎の転送数 : 2 回 ハードウェア DMA 転送要因選択 : group 1-178 (A/D 変換完了割り込み (ADI00) )
DMACSEL0_11	0x00000010	DMA 転送要求グループ : ADCK0I0(group 1-178)
DMA0GIAI_0	右記の値	インナーアドレスインクリメント値 : ADCK0DR02 のアドレス - ADCK0DR00 のアドレス
DMA0SGCR_0	0x00008001	Gather 機能 : 有効 内部ループの繰り返し回数 : 1 回
DMA0CHFCR_0	0x0000320F	各フラグクリア
DMA0OR	0x0001	DMA 転送有効
DMA0CHCR_0	0x0003	転送完了割り込み有効 チャンネル動作有効

## ● 動作フロー

以下に、本動作例のフローチャートを示します。

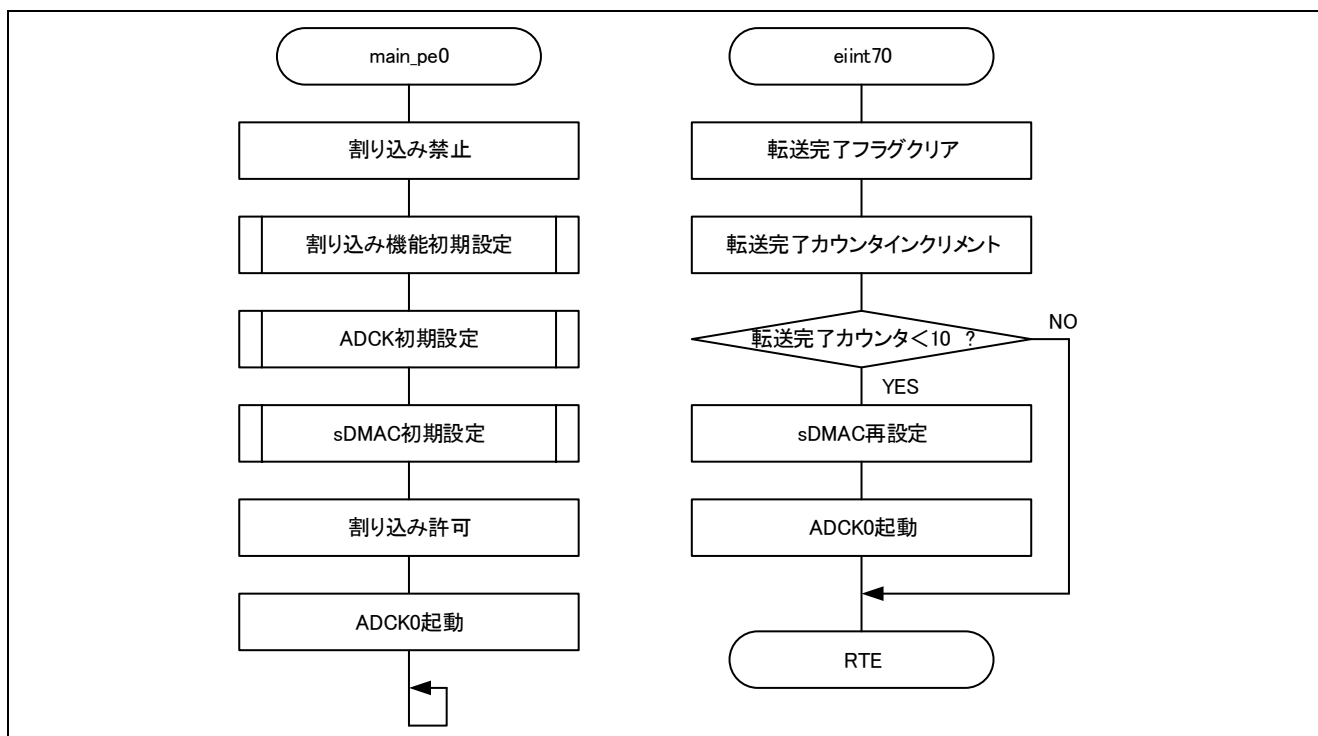


図 3-38 フローチャート

### 3.10 仮想チャンネル間のウェイト時間挿入機能

#### 3.10.1 仕様概要

仮想チャンネル間のウェイト時間挿入機能について説明します。

スキャングループ 0 (SG0) に仮想チャンネルを 2 チャンネル (AN000、AN001) 割り当て、マルチスキャンモードで 1 回スキャンを行います。スキャングループ終了で AN000、AN001 の変換値を変数へ格納し、動作終了します。このとき、通常 A/D 変換においては仮想チャンネル間にウェイト時間を挿入することができます。



図 3-39 通常 A/D 変換 (マルチスキャン) 動作

#### 3.10.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)
- ポート

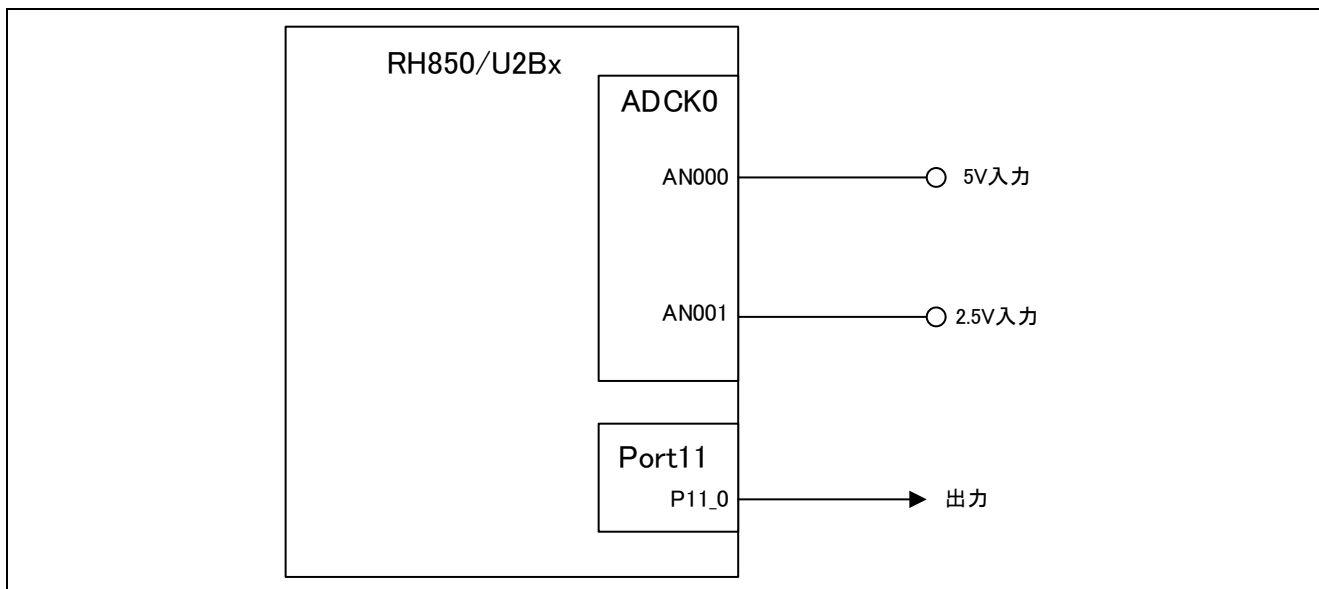


図 3-40 システム構成



### 3.10.3 動作例の説明

本動作例ではADCK0モジュールのAN000およびAN001を使用したマルチスキャンモードの1回スキャンで通常A/D変換を行います。

スキヤングループ0 (SG0) へ仮想チャンネル0 (AN000) と仮想チャンネル1 (AN001) を割り当てます。

アナログ信号はAN000に5.0V、AN001に2.5Vを入力します。

仮想チャンネル間のウェイト時間は100usに設定します。

ソフトトリガADSTARTで開始し、AN000のA/D変換後、AN001をA/D変換します。

スキャン終了割り込みADI00 (スキヤングループ終了時) を有効にし、割り込み処理内でそれぞれのA/D変換結果を変数に格納し、終了します。

なお、本動作例では、仮想チャンネル間にウェイトが挿入されていることを確認するため、ポート (P11\_0) を出力ポートとして使用します。

A/D変換開始時、P11\_0の出力をHighにし、スキャン終了割り込みADI00で、出力をLowにします。

P11\_0のHigh期間で仮想チャンネル間にウェイトが挿入されていることを確認できます。

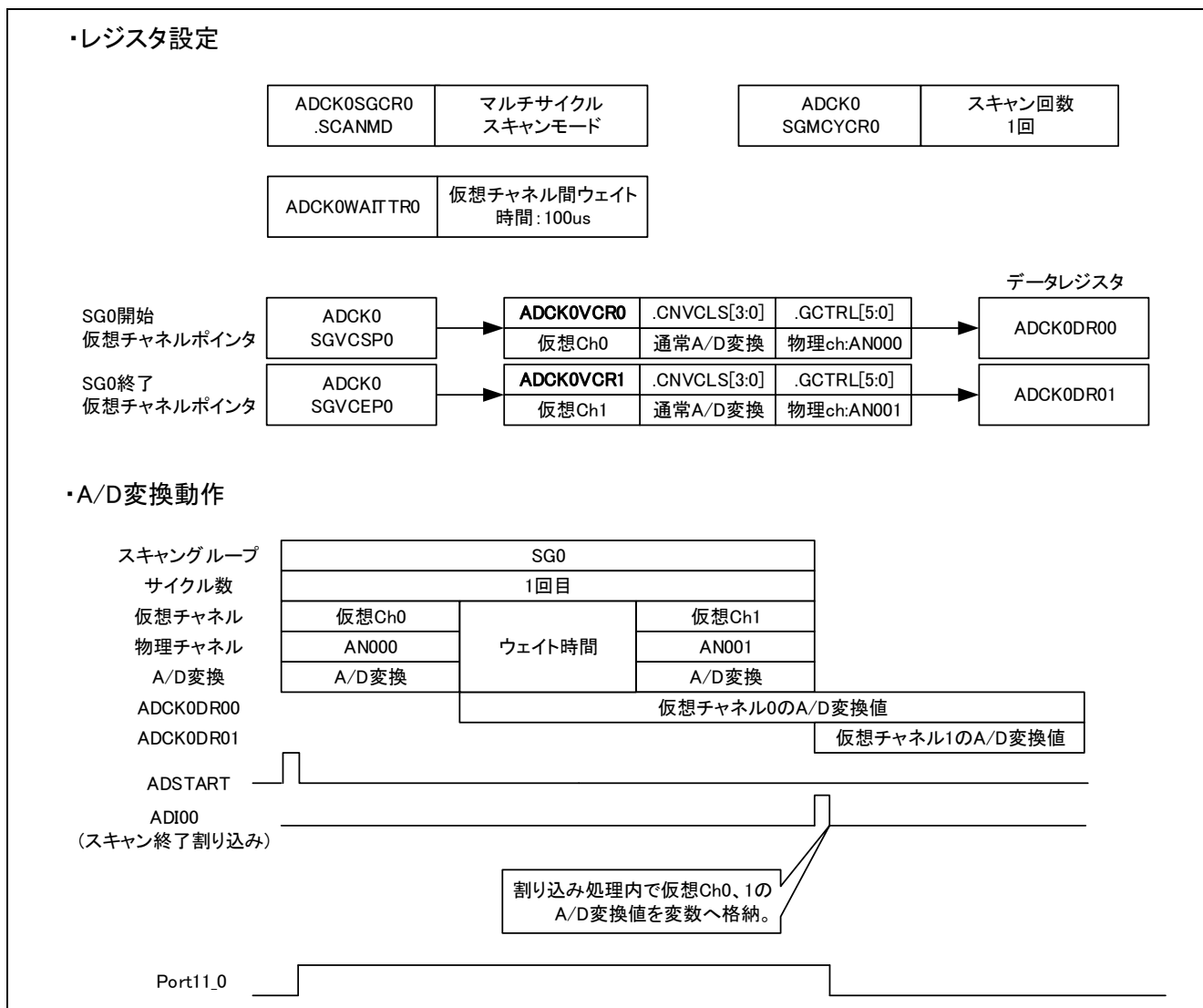


図 3-41 通常 A/D 変換 (仮想チャンネル間ウェイト挿入) 動作例



## 3.10.4 ソフトウェア説明

- レジスタ設定  
モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-33 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート初期化ルーチン	port_init	ポートの初期化を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK の割り込みの初期化を行います。
ADCK 割り込み処理ルーチン	eiint441	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。

- レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-34 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x00000000	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0VCR01	0x01000001	変換種別：通常 A/D 変換
		ウェイト時間テーブル選択する
		DFE エントリしない
		仮想チャンネル終了割り込み出力しない
		物理 Ch0/Sub CH1 (AN001)
ADCK0ADCR1	0x00	同期サスペンド
ADCK0ADCR2	0x10	符号付 12bit 整数フォーマット
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0100	開始仮想チャンネル 0、終了仮想チャンネル 1
ADCK0SGMCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
ADCK0WAITTR0	0x0FA0	100us (ウェイト時間=設定値×4 ADCLK)

表 3-35 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x0040	テーブル参照/優先レベル 0

## ● 動作フロー

以下に、本動作例のフローチャートを示します。

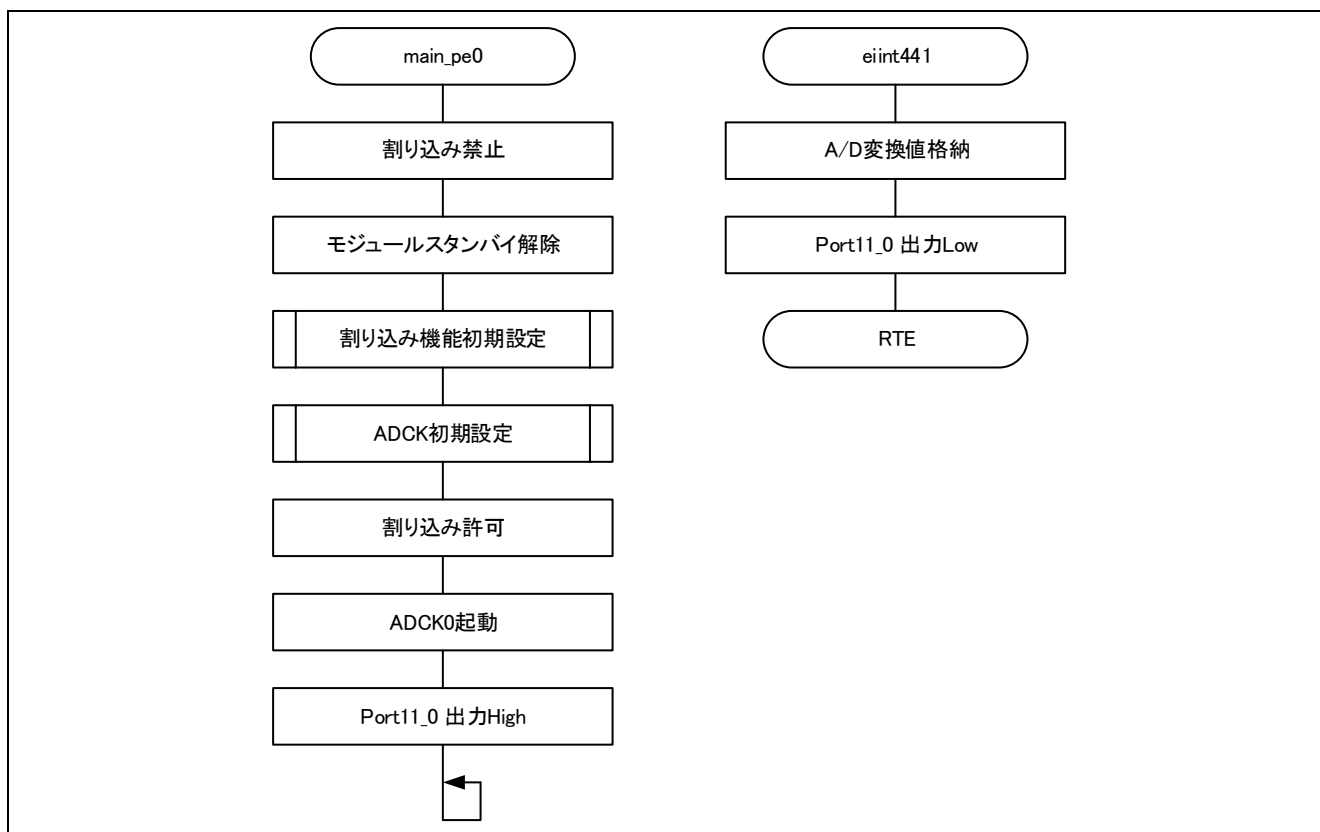


図 3-42 フローチャート

### 3.11 ADC VMON secondary error generator (AVSEG) を使用した動作例

#### 3.11.1 仕様概要

電源電圧 (VCC,E0VCC,VDD) の異常検出し ECM に通知する方法について説明します。なお、本動作例では、E0VCC 電圧を監視する方法について記載します。

スキヤングループ 0 (SG0) に仮想チャンネルを 1 チャンネル (VMON\_E0VCC) 割り当て、連続スキヤンモードでスキヤンを行います。スキヤングループ終了で VMON\_E0VCC の変換値を変数へ格納します。以降、連続して同じ動作を繰り返します。

このとき、A/D 変換値が設定した上下限値を超えた場合、ECM へエラーが通知され、ECM 割り込みが発生します。

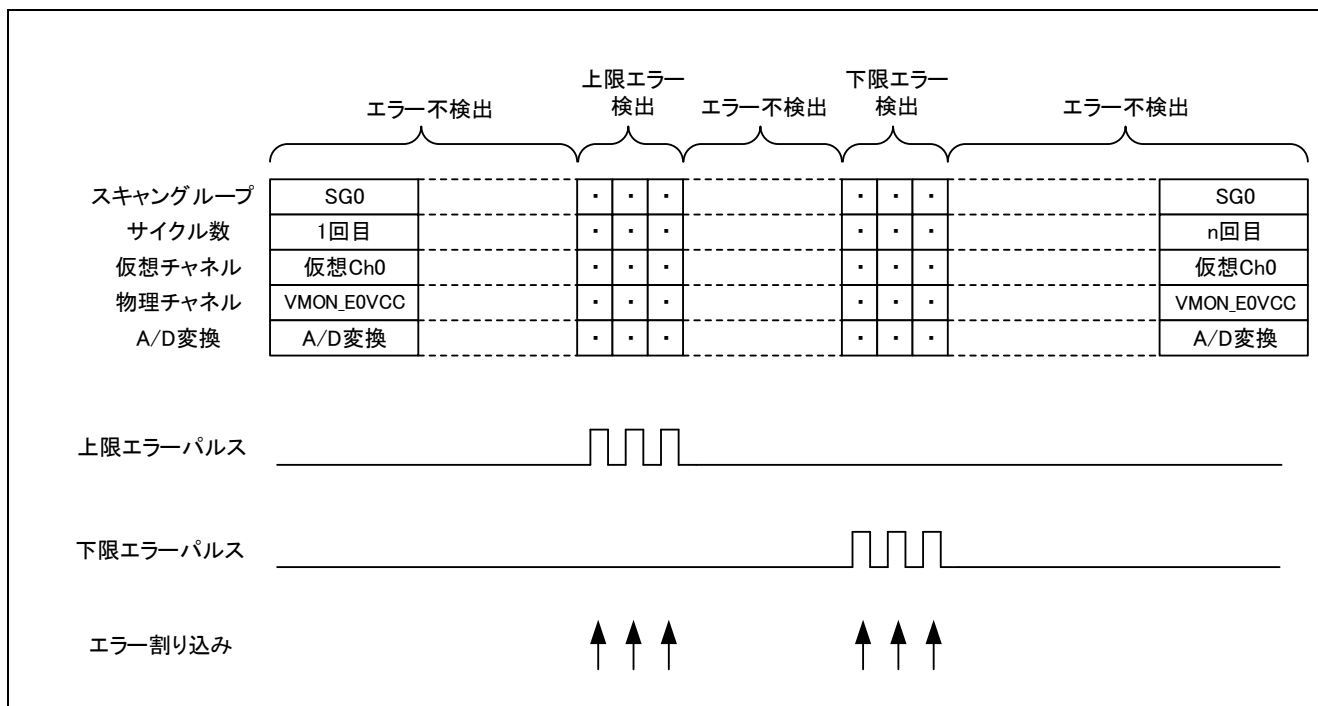


図 3-43 電源電圧のモニタリング動作例

## 3.11.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)
- ADC VMON secondary error generator (AVSEG)

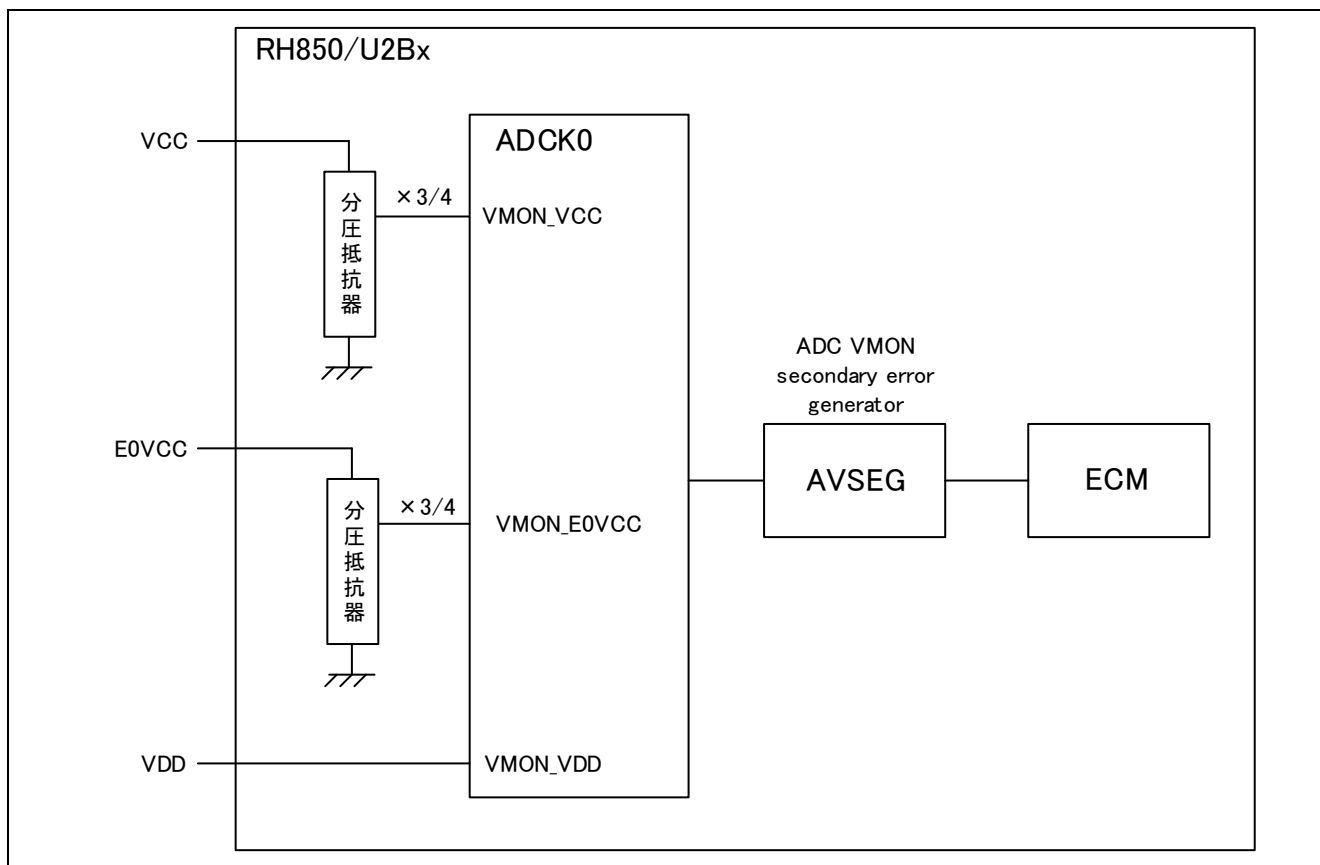


図 3-44 システム構成

### 3.11.3 動作例の説明

本動作例では ADCK0 モジュールの VMON\_EVCC を使用した連続スキャンモードで通常 A/D 変換を行います。

スキヤングループ 0 (SG0) へ仮想チャンネル 0 (VMON\_EVCC) を割り当てます。

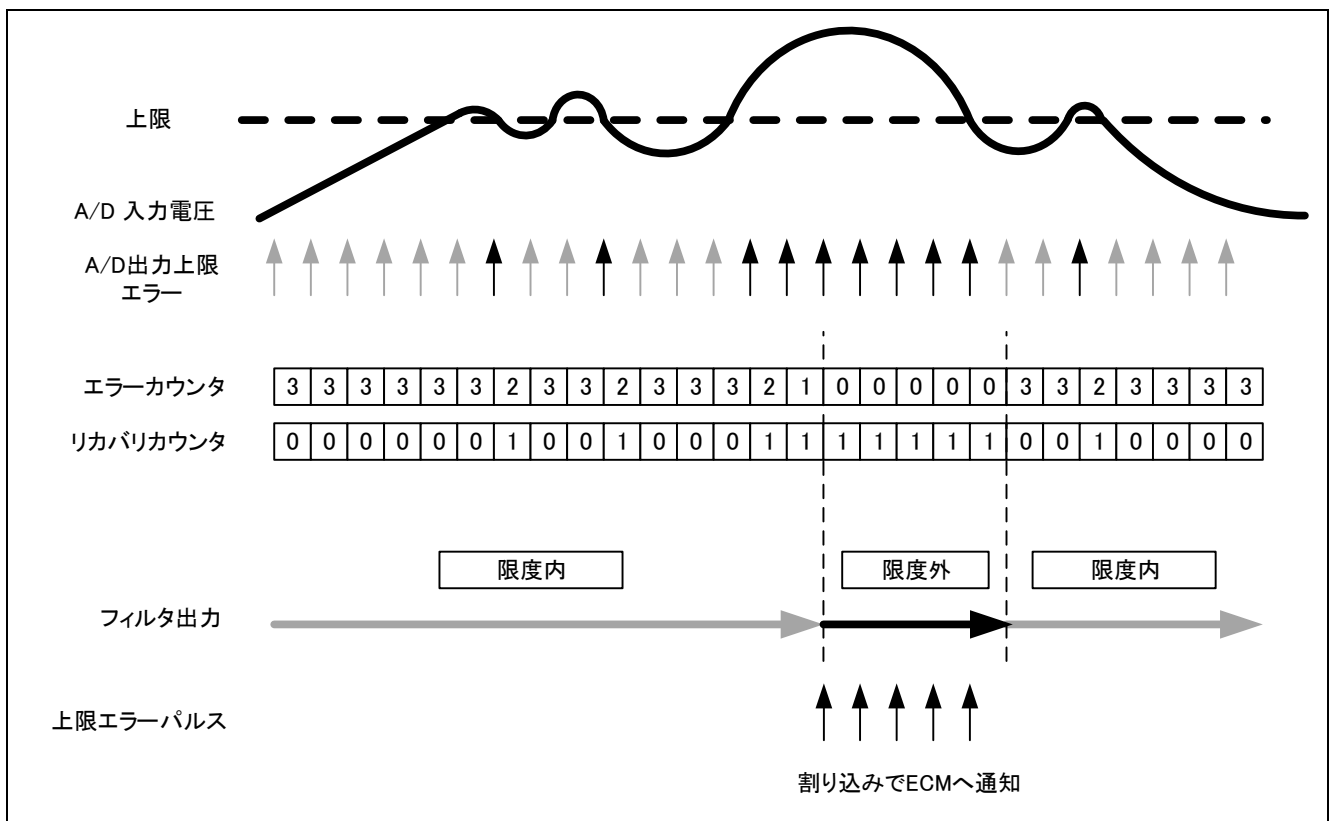
スキヤン終了割り込み ADI00 (スキヤングループ終了時) を有効にします。

上限値を 3.673V、下限値を 3.485V に設定します。※本設定は参考値です。

なお、E0VCC 電源は RH850/U2Bx 内部で 3/4 に分圧し、ADCK に入力されます。

上下限値は、上記を考慮の上設定して下さい。

AVSEG のノイズフィルタを有効に設定し、リカバリカウンタを“1”、エラーカウンタを“3”に設定します。本設定で、A/D 変換値が上下限値を 3 回以上超えた場合、上下限エラーが出力されます。



ソフトトリガ ADSTART で開始し、VMON\_E0VCC の A/D 変換を行います。

スキヤン終了割り込み ADI00 にて、A/D 変換結果を変数に格納します。

このとき、A/D 変換値が設定した上下限値を超えた場合、ECM へエラーが通知され、ECM 割り込みが発生します。

## 3.11.4 ソフトウェア説明

- レジスタ設定  
モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-36 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
割り込み初期化ルーチン	intc_init	ADCK と ECM の割り込みの初期化を行います。
ECM の初期化ルーチン	ecm_init	ECM の初期化を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
AVSEG 初期化ルーチン	avseg_init	ノイズフィルタ有効化、フィルタ設定を行います。
ADCK 割り込み処理ルーチン	eiint441	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。
電圧モニタエラー割り込み処理ルーチン	eiint8	ECM 割り込み処理で、エラーカウンタをインクリメントします。

- レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-37 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x0040	テーブル参照/優先レベル 0
EIBD8	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC8	0x0040	テーブル参照/優先レベル 0

表 3-38 ECM レジスタ設定

レジスタ名	設定値	機能
ECMINCFG0_3	0x00000008	EMMIE 99 : E0VCC 上限/下限エラー割り込み許可



表 3-39 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x1000001D	仮想チャネル上下限超過通知許可
		仮想チャネル上下限テーブルレジスタ 0 選択
		変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		物理 Ch7/Sub CH1 (VMON_E0VCC)
ADCK0VCULLMTBR0	0x5E005932	仮想チャネル上下限テーブルレジスタ 0 上限値：3.673V (0x5E00)、下限値：3.485V (0x5932)
ADCK0SGCR0	0x70	ADSTART 許可
		連続スキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0000	開始仮想チャネル 0、終了仮想チャネル 0
ADCK0ADCR2	0x00	符号付 12bit 固定フォーマット
ADCK0ADCR1	0x00	同期サスペンド
ADCK0VMONVDCR1	0x01	分圧抵抗器オン、プルダウンオフ
ADCK0VMONVDCR2	0x01	

表 3-40 AVSEG レジスタ設定

レジスタ名	設定値	機能
AVSEGEVCCCHSCR	0x00000000	仮想チャネル 0 選択
AVSEGEVCCCNTCR	0x10000103	フィルタ有効
		リカバリカウンタ設定 (NRCNT) : 1
		エラーカウンタ設定 (ERRCNT) : 3

## ● 動作フロー

以下に、本動作例のフローチャートを示します。

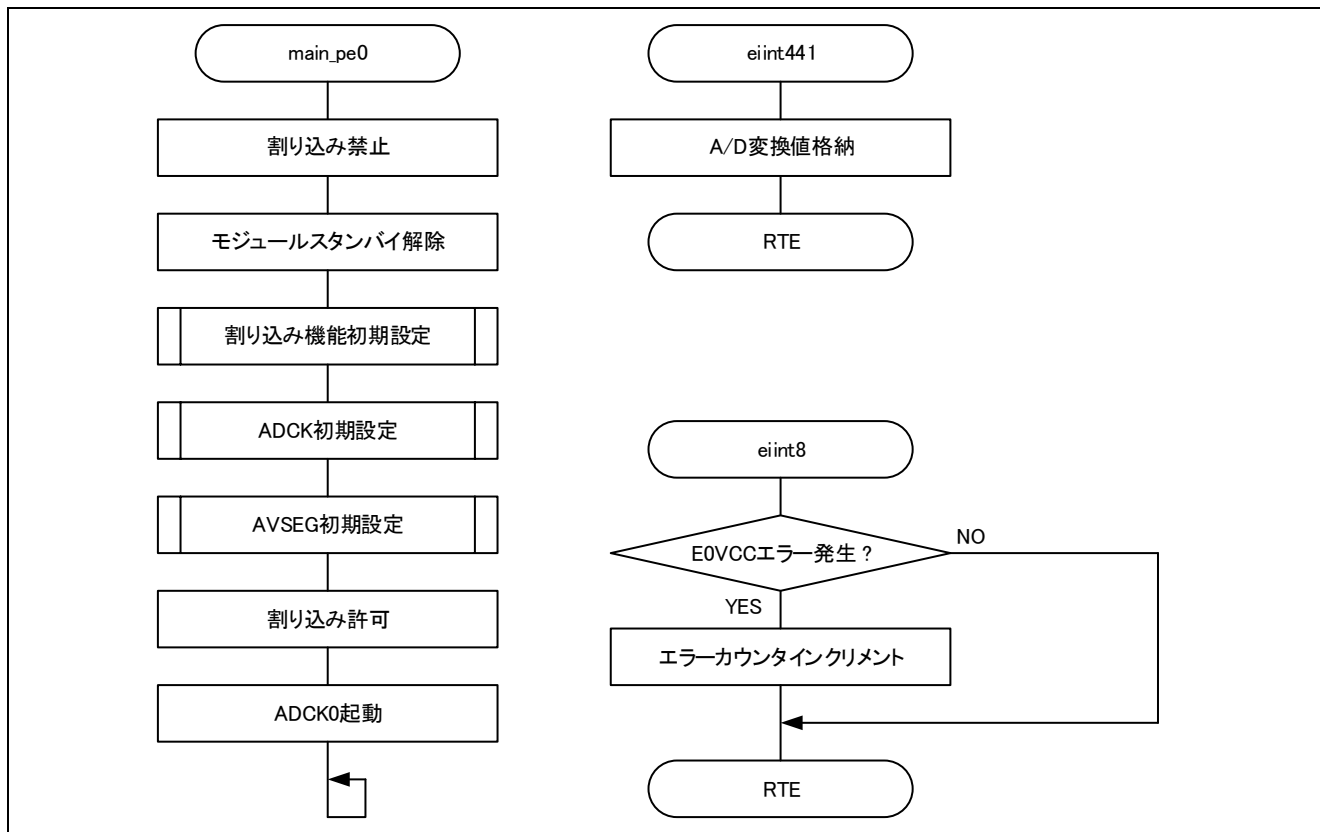


図 3-46 フローチャート

### 3.12 ADC Boundary Flag Generator (ABFG) を使用した動作例

#### 3.12.1 仕様概要

バウンダリフラグの使用方法について説明します。

スキャングループ 0 (SG0) に仮想チャンネルを 1 チャンネル (AN000) 割り当て、連続スキャンモードでスキャンを行います。スキャングループ終了で AN000 の変換値を変数へ格納します。

このとき、A/D 変換値が設定した上下限値を超えた場合バウンダリフラグが変化し、バウンダリフラグパルスが生成されます。

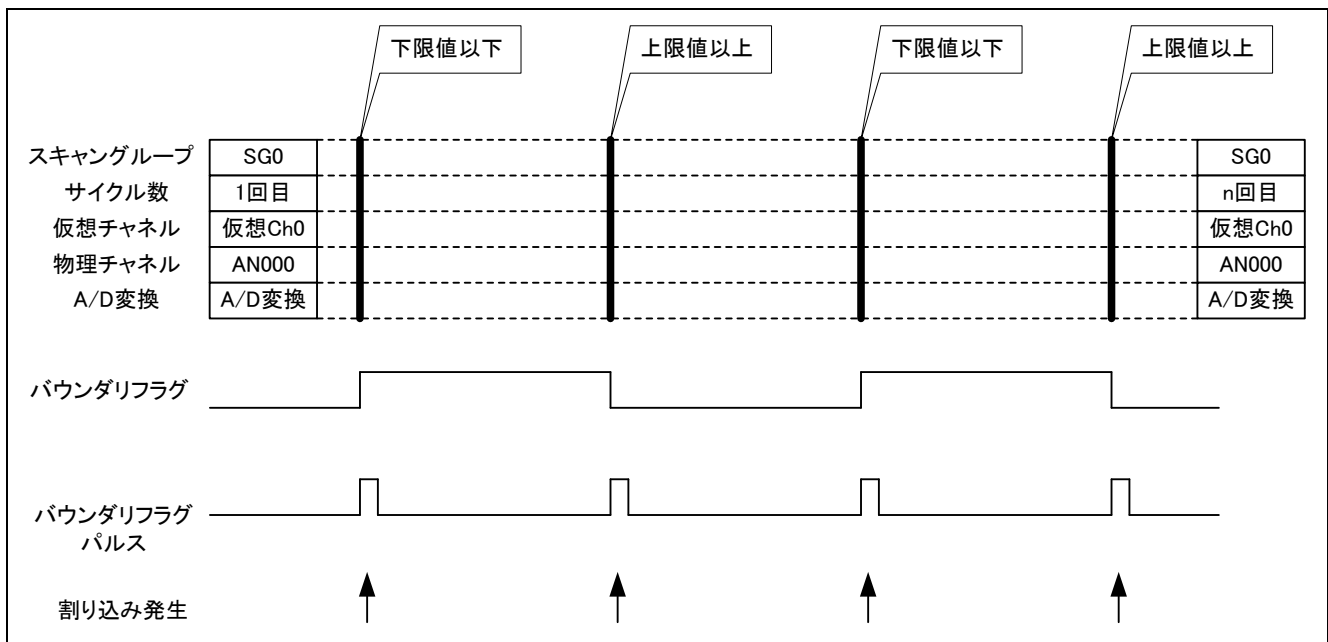


図 3-47 バウンダリフラグ変化及びバウンダリフラグパルス発生動作例

#### 3.12.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)
- ADC Boundary Flag Generator (ABFG)

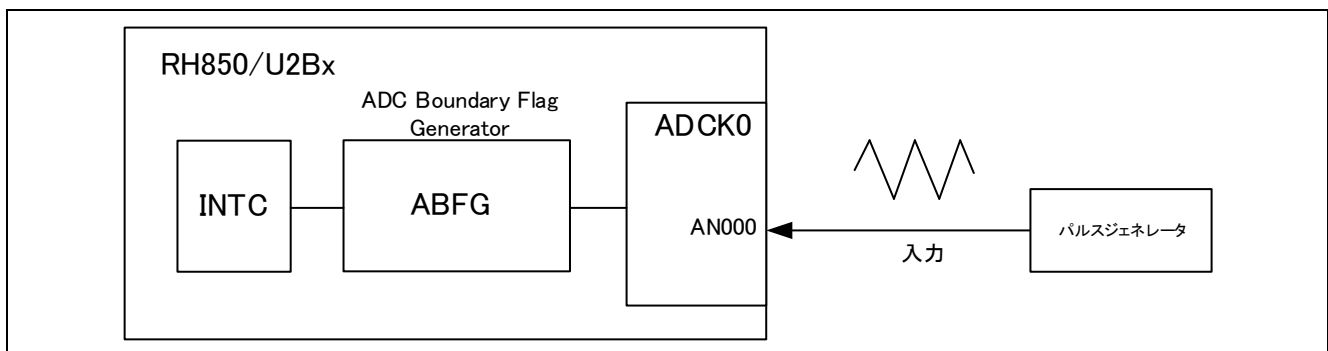


図 3-48 システム構成

### 3.12.3 動作例の説明

本動作例では、ADCK0 モジュールの AN000 を使用した連続スキャンモードで通常 A/D 変換を行います。

スキャングループ 0 (SG0) に仮想チャンネルを 1 チャンネル (AN000) 割り当てます。

AN000 へは振幅 0~5[V]、周期 100Hz の三角波を入力します。

上限値を 4V、下限値を 1V に設定します。※本設定は参考値です。

ABFG のバウンダリフラグは、A/D 変換値が下限値以下で High、上限値以上で Low となる設定にします。また、バウンダリフラグパルスは、バウンダリフラグの変化時 (立上り/立下り) に生成する設定にします。

ABFG のノイズフィルタを有効に設定し、リカバリカウンタを “1 “、エラーカウンタを “3 “ に設定します。本設定で、A/D 変換値が上下限値を 3 回以上超えた場合、上下限エラーが出力されます。

(ノイズフィルタの動作は、『3.11.3 動作例の説明』を参照して下さい。)

バウンダリフラグパルスを要因とする、バウンダリフラグパルス割り込みを有効に設定します。

ソフトトリガ ADSTART で開始し、AN000 の A/D 変換を開始し、スキャン終了割り込み (ADI00) で AN000 の変換値を変数へ格納します。

このとき、A/D 変換値が上下限値を超えた場合、バウンダリフラグが変化します。バウンダリフラグのエッジ変化でバウンダリフラグパルス割り込みが発生し、エッジカウンタをインクリメントします。

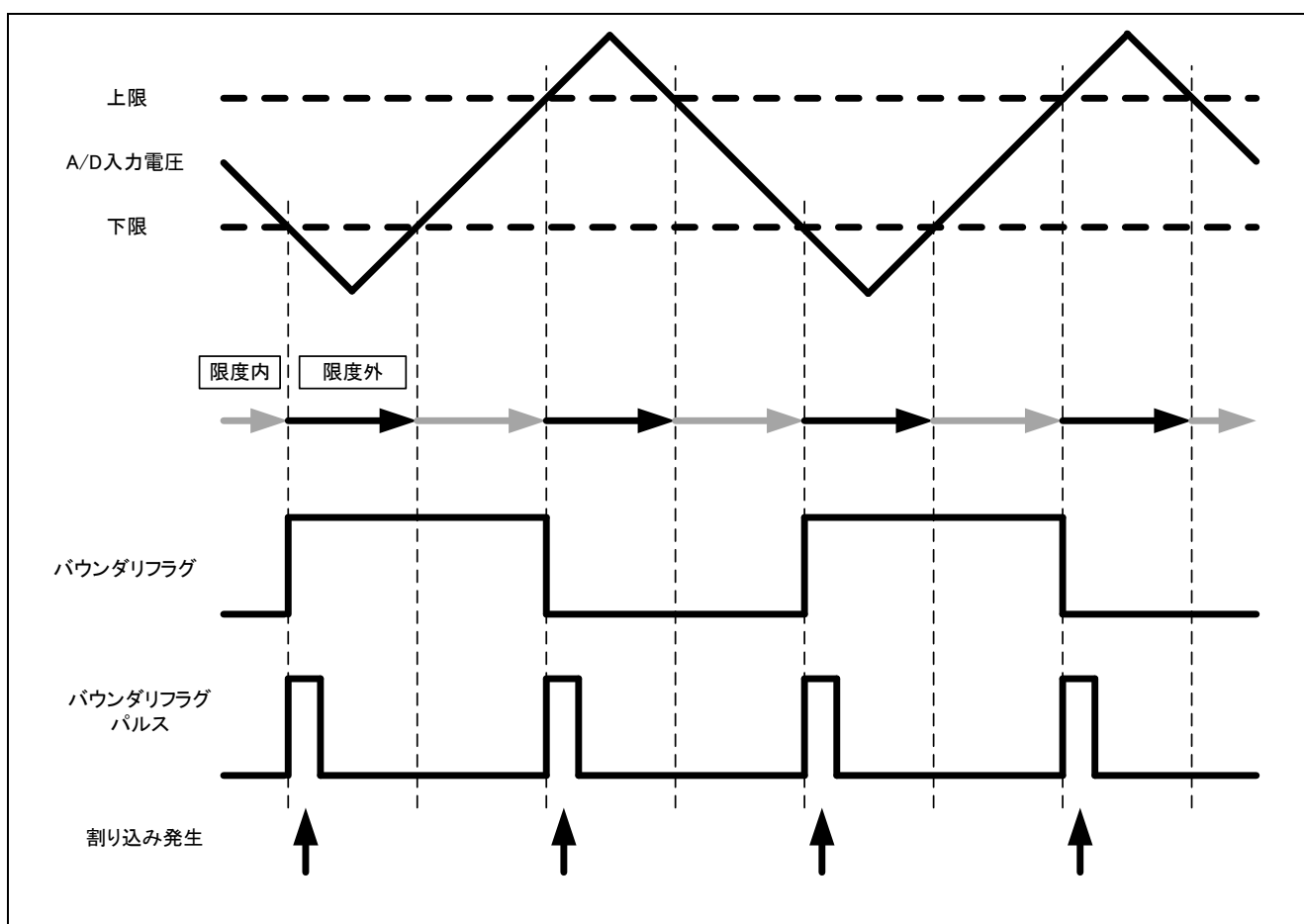


図 3-49 バウンダリフラグ動作例

## 3.12.4 ソフトウェアの説明

- レジスタ設定  
モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-41 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
割り込み初期化ルーチン	intc_init	ADCK とバウンダリフラグパルス割り込みの初期化を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
ABFG 初期化ルーチン	abfg_init	ABFG の初期化を行います。
ADCK 割り込み処理ルーチン	eiint441	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。
バウンダリフラグパルス割り込み処理ルーチン	eiint492	バウンダリフラグパルス割り込み処理で、エッジカウンタをインクリメントします。

- レジスタ設定

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-42 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x0040	テーブル参照/優先レベル 0
EIBD492	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC492	0x0040	テーブル参照/優先レベル 0

表 3-43 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x10000000	仮想チャネル上下限超過通知許可
		仮想チャネル上下限テーブルレジスタ 0 選択
		変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない 物理 Ch0/Sub CH0 (AN000)
ADCK0SGCR0	0x70	ADSTART 許可
		連続スキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0000	開始仮想チャネル 0、終了仮想チャネル 0
ADCK0ADCR2	0x00	符号付 12bit 固定フォーマット
ADCK0ADCR1	0x00	同期サスペンド
ADCK0VCULLMTBR0	0x66661999	仮想チャネル上下限テーブルレジスタ 0 上限値：4V (0x6666)、下限値：1V (0x1999)

表 3-44 ABFG レジスタ設定

レジスタ名	設定値	機能
ABFG0 BFGCR	0x01030000	バウンダリフラグトグル設定 (BTGC) : 上限値を上回ると Low、下限値を下回ると High
		バウンダリフラグパルスの生成 (BPGC) : バウンダリフラグの立上り及び立下り
		入力チャンネル : 仮想チャンネル 0
ABFG0CNTCR	0x10000103	フィルタ有効
		リカバリカウンタ設定 (NRCNT) : 1
		エラーカウンタ設定 (ERRCNT) : 3

- 動作フロー

以下に、本動作例のフローチャートを示します。

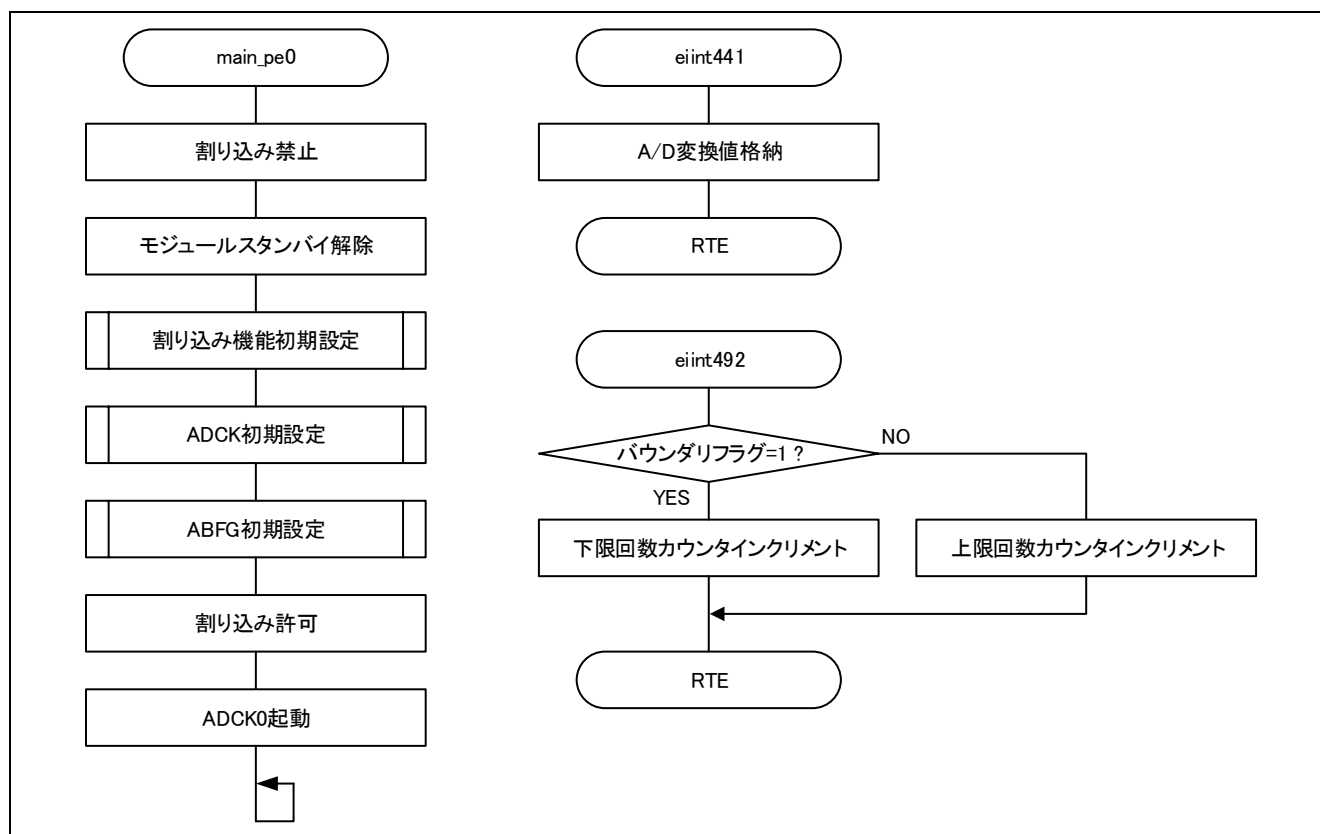


図 3-50 フローチャート

### 3.13 Virtual Port を使用した動作例

#### 3.13.1 仕様概要

バーチャルポートの使用方法について説明します

スキャングループ 0 (SG0) に仮想チャンネルを 1 チャンネル (AN000) 割り当て、マルチスキャンモードでスキャンを行います。スキャングループ終了で AN000 の変換値を変数へ格納します。

このとき、A/D 変換値が設定した上下限界を超えた場合バウンダリフラグが変化します。このバウンダリフラグをバーチャルポート経由で ATU のタイマ A に入力し、インプットキャプチャ割り込みを発生させます。

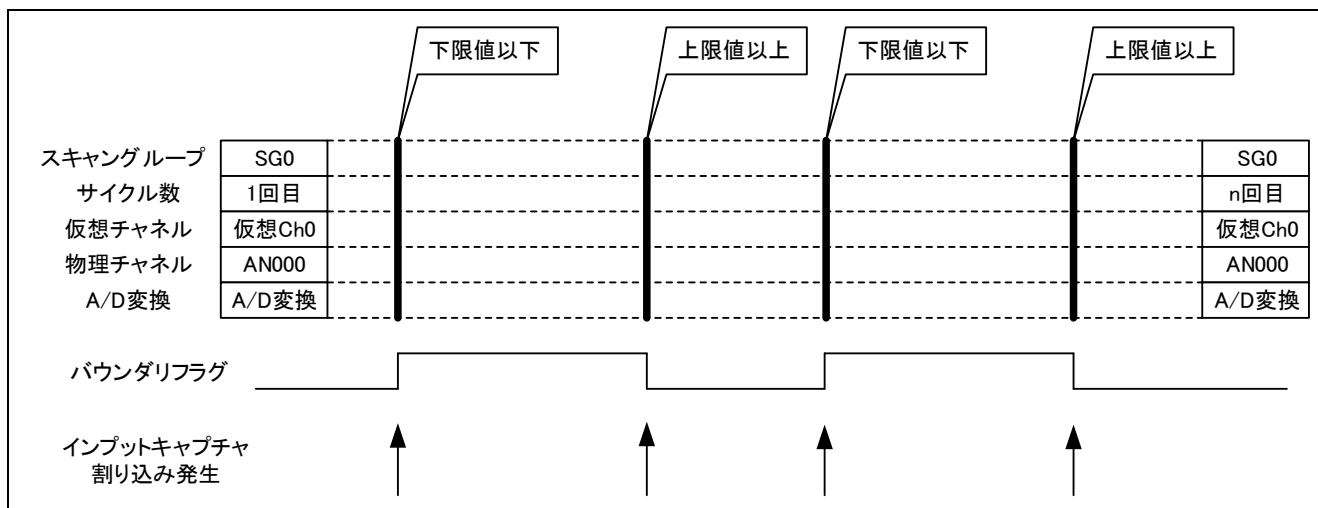


図 3-51 バウンダリフラグ変化及びインプットキャプチャ割り込み発生動作例

## 3.13.2 使用機能

本動作例で使用するハードウェア機能を以下に示します。

- A/D コンバーター (ADCK0)
- ADC Boundary Flag Generator (ABFG)
- Virtual Port
- Timer A
- ポート

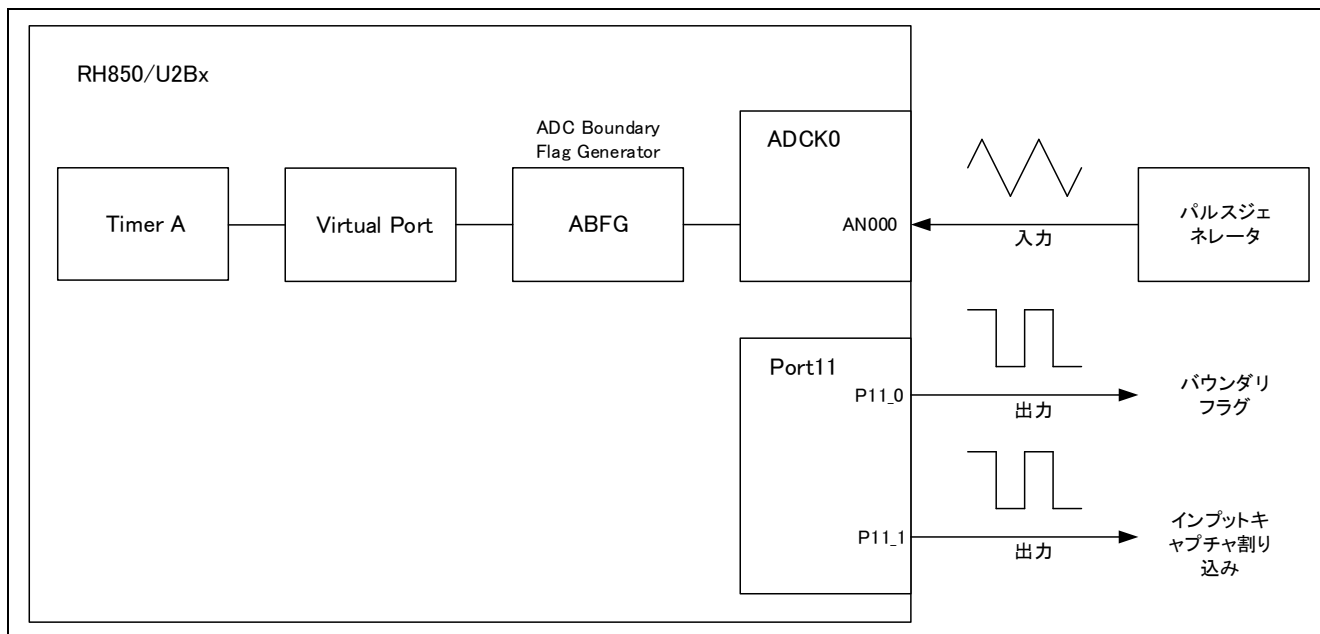


図 3-52 システム構成



### 3.13.3 動作例の説明

本動作例では、ADCK0モジュールのAN000を使用したマルチスキャンモードで通常A/D変換を行います。

スキャングループ0 (SG0) に仮想チャンネルを1チャンネル (AN000) 割り当てます。

AN000へは振幅0~5[V]、周期10kHzの三角波を入力します。

上限値を4V、下限値を2Vに設定します。※本設定は参考値です。

ABFGのバウンダリフラグは、A/D変換値が下限値以下でHigh、上限値以上でLowとなる設定にします。ABFGのノイズフィルタを有効に設定し、リカバリカウンタを”1”、エラーカウンタを”1”に設定します。本設定で、A/D変換値が上下限値を1回以上超えた場合、上下限エラーが出力されます。

(ノイズフィルタの動作は、『3.11.3 動作例の説明』を参照して下さい。)

ATUのタイマAは、TIA00の立上り/立下り両エッジでインプットキャプチャ設定とし、インプットキャプチャ割り込みを許可に設定します。

バーチャルポート (P37\_0) をTIA00に設定します。

ソフトトリガADSTARTで開始し、AN000のA/D変換を開始し、スキャン終了割り込み (ADI00) でAN000の変換値を変数へ格納します。

このとき、A/D変換値が上下限値を超えた場合、バウンダリフラグが変化し、タイマAのインプットキャプチャ割り込みが発生します。

なお、本動作例では、タイマAのインプットキャプチャ割り込みの発生を確認するために、ポートP11\_0、P11\_1を出力ポートとして使用します。

P11\_0は、Boundary Flag Statusレジスタをポーリングし、Boundary Flag Statusレジスタの値を出力します。

P11\_1はタイマAのインプットキャプチャ割り込みにてトグル出力します。

P11\_0とP11\_1の出力が同時に変化することにより、バウンダリフラグでタイマAのインプットキャプチャ割り込みが発生していることを確認できます。

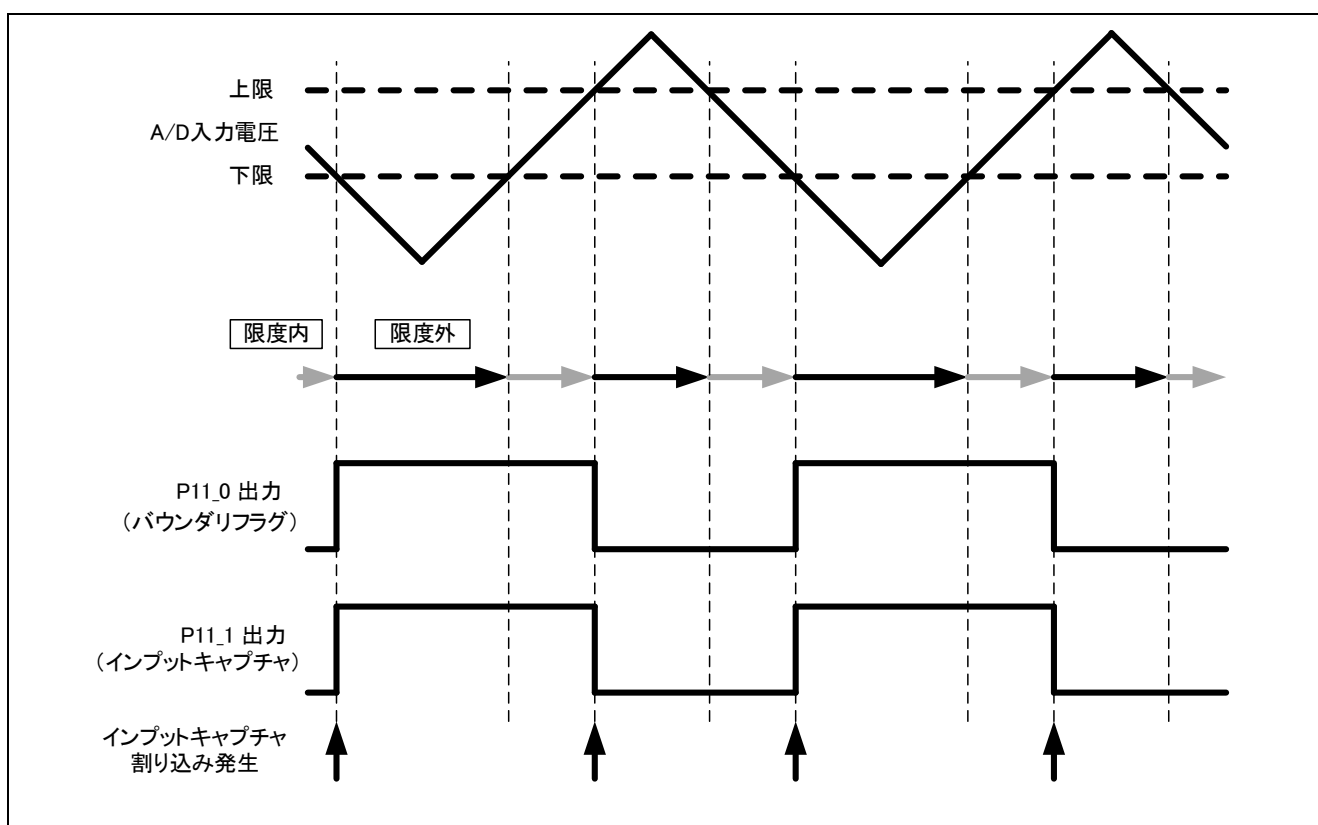


図 3-53 バウンダリフラグ変化とポート出力

## 3.13.4 ソフトウェアの説明

- レジスタ設定  
モジュール説明

以下に、本動作例のモジュール一覧を示します。

表 3-45 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pe0	各種設定、アプリケーションの起動を行います。
ポート初期化ルーチン	port_init	ポートの初期化を行います。
割り込み初期化ルーチン	intc_init	ADCK とタイマ A の割り込みの初期化を行います。
ADCK 初期化ルーチン	ADCK_init	ADCK の初期化を行います。
ABFG 初期化ルーチン	abfg_init	ABFG の初期化を行います。
タイマ A 初期化ルーチン	atu_init	タイマ A の初期化を行います。
タイマ A 割り込み処理ルーチン	eiint86	TIA00 のインプットキャプチャフラグをクリアし、ポート P11_0 出力を反転します。
ADCK 割り込み処理ルーチン	eiint441	仮想スキャングループ終了割り込み処理で A/D 変換結果を変数へ格納します。

以下に、本動作例での各機能のレジスタ設定を示します。

表 3-46 割り込みレジスタ設定

レジスタ名	設定値	機能
EIBD86	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC86	0x0040	テーブル参照/優先レベル 0
EIBD441	0x00000000	PE0 (CPU0) に割り込みをバインド
EIC441	0x0040	テーブル参照/優先レベル 0

表 3-47 ABFG レジスタ設定

レジスタ名	設定値	機能
ABFG0 BFGCR	0x01030000	バウンダリフラグトグル設定 (BTGC) : 上限値を上回ると Low、下限値を下回ると High
		バウンダリフラグパルスの生成 (BPGC) : バウンダリフラグの立上り及び立下り
		入力チャネル : 仮想チャネル 0
ABFG0CNTCR	0x10000101	フィルタ有効
		リカバリカウンタ設定 (NRMCNT) : 1
		エラーカウンタ設定 (ERRCNT) : 1

表 3-48 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0VCR00	0x10000000	仮想チャネル上下限超過通知許可
		仮想チャネル上下限テーブルレジスタ 0 選択
		変換種別：通常 A/D 変換
		ウェイト時間テーブル選択しない
		DFE エントリしない
		仮想チャネル終了割り込み出力しない
		物理 Ch0/Sub CH0 (AN000)
ADCK0SGCR0	0x50	ADSTART 許可
		マルチサイクルスキャンモード
		SG0 終了時、ADI00 を出力する
		SG0 へのトリガ入力禁止
ADCK0SGVCPR0	0x0000	開始仮想チャネル 0、終了仮想チャネル 0
ADCK0SGMCYCR0	0x00	マルチサイクルスキャンモード時のスキャン回数 1 回
ADCK0ADCR2	0x00	符号付 12bit 固定フォーマット
ADCK0ADCR1	0x00	同期サスペンド
ADCK0VCULLMTBR0	0x66663332	仮想チャネル上下限テーブルレジスタ 0 上限値：4V (0x6666)、下限値：2V (0x3332)

表 3-49 ATU レジスタ設定

レジスタ名	設定値	機能
PSCR0	0x0001	プリスケラ 0 の分周比を 2 に設定します。
TIOR1A	0x0003	TIA00 の立上り／立下り両エッジでインプットキャプチャに設定します。
TSCRA	0x80FF	タイマ A のフラグをクリアします。
TIERA	0x0001	TIA00 インプットキャプチャ割り込みを許可に設定します。
ATUENR	0x03	タイマ A 及びプリスケラのカウンタ動作を許可します。

- 動作フロー

以下に、本動作例のフローチャートを示します。

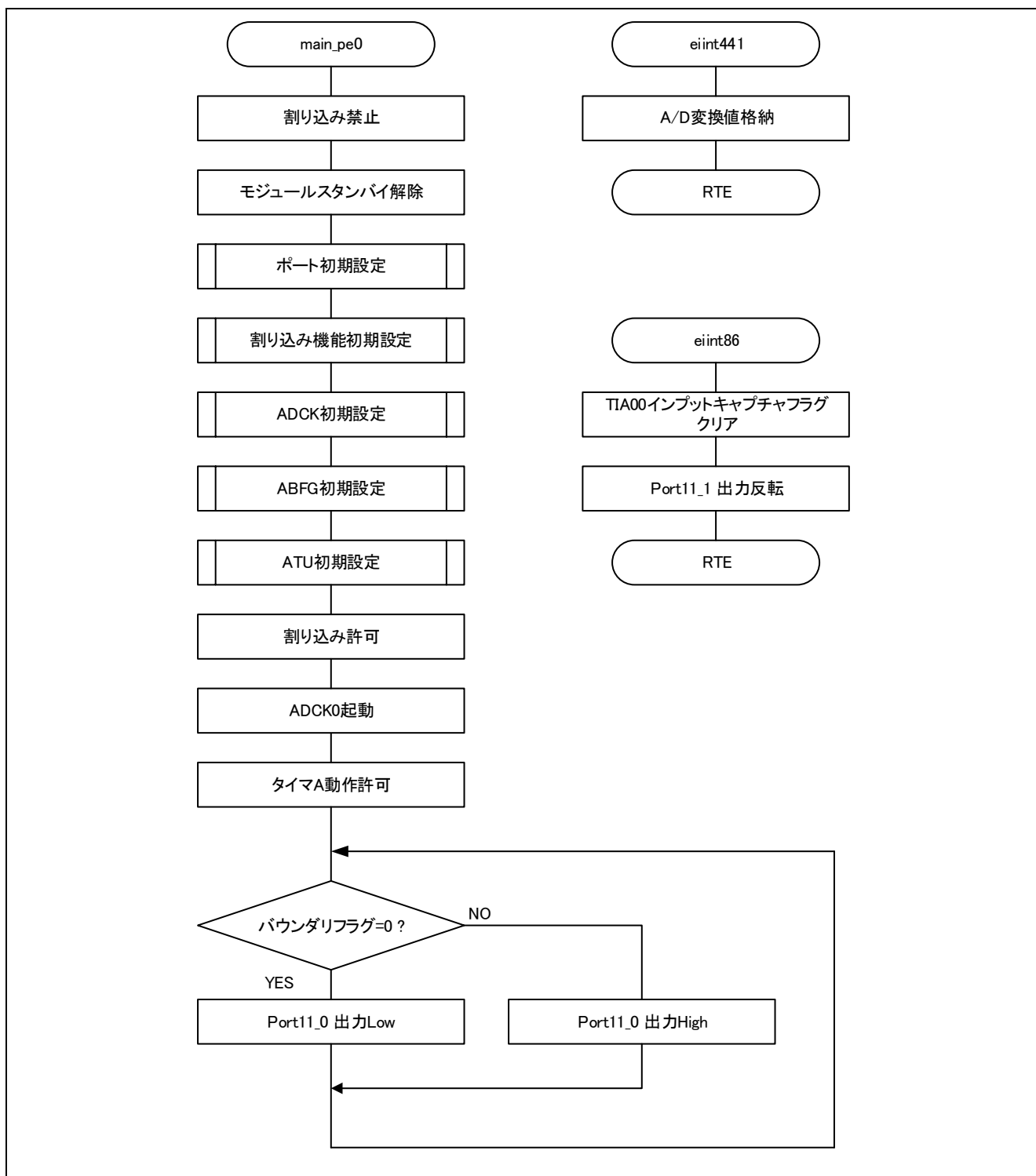


図 3-54 フローチャート

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.8.22	-	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレストシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/contact/>