

RH850/U2A-EVA Group

LVDSの基板設計に関する注意点

要旨

本文書は RH850/U2A シリーズの LVDS 基板設計に関する注意点を記載するものです。

お客様の機器・システムの設計において、本資料に記載された情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。）に関し、当社は、一切その責任を負いません。

対象製品

- RH850/U2A-EVA Group
 - RH850/U2A-EVA
 - RH850/U2A16
 - RH850/U2A8
 - RH850/U2A6

目次

1. LVDS信号ラインのガイドライン	2
1.1 トポロジー (LVDS-TX, RX)	2
1.2 PCBガイドライン	3
2. LVDS電源ラインのガイドライン	4
2.1 トポロジー	4
2.2 PCBガイドライン	4
2.3 ループインダクタンスの考え方	5
3. Serial Gigabit Media Independent Interface (SGMII)	6
3.1 SGMIIの接続例	6
3.1.1 DC結合の接続例	6
3.1.2 AC結合の接続例	6
3.1.3 DC結合の接続例 (U2A-EVA)	7
3.1.4 AC結合の接続例 (U2A-EVA)	7
3.2 SGMII使用時の注意事項	8
3.2.1 接続関係	8
3.2.2 リファレンスクロック入力(REFCLK)	8
改訂記録	9

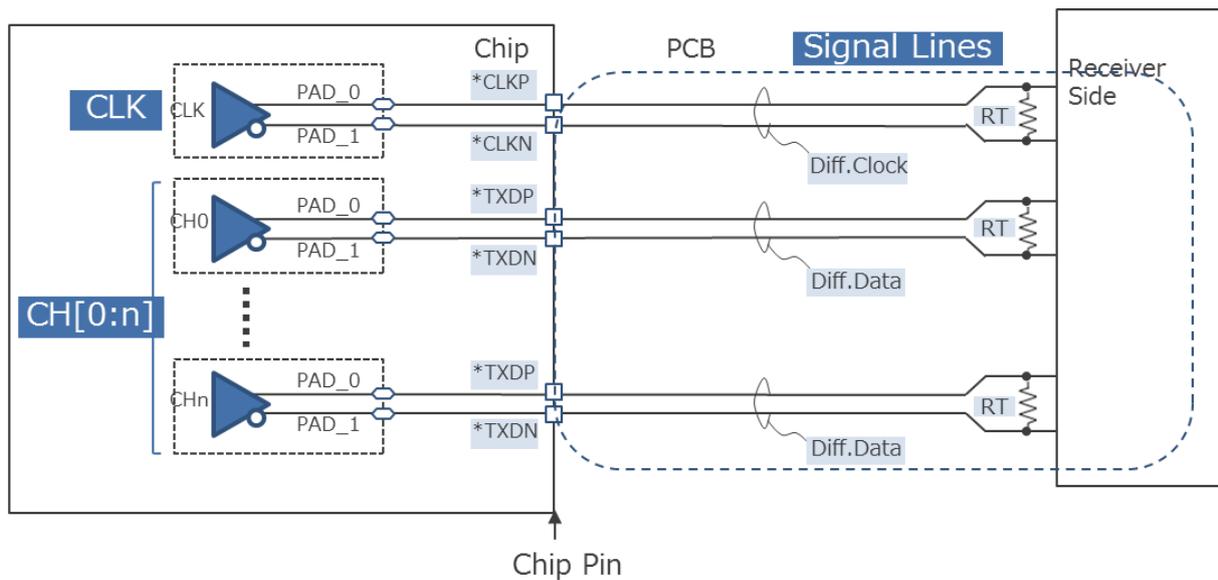
1. LVDS 信号ラインのガイドライン

1.1 トポロジー (LVDS-TX, RX)

[信号ライン関連略号]

- ・*CLKP, *TXDP : ポジティブ シングルエンド信号 (pos.)
- ・*CLKN, *RXDN : ネガティブ シングルエンド信号 (neg.)
- ・Diff. Clock, Data : 差動信号
- ・RT (100Ω±1%) : 終端抵抗 (外部抵抗が必要な場合)
レシーバ端子の近くに RT を配置してください。

[TX]



[RX]

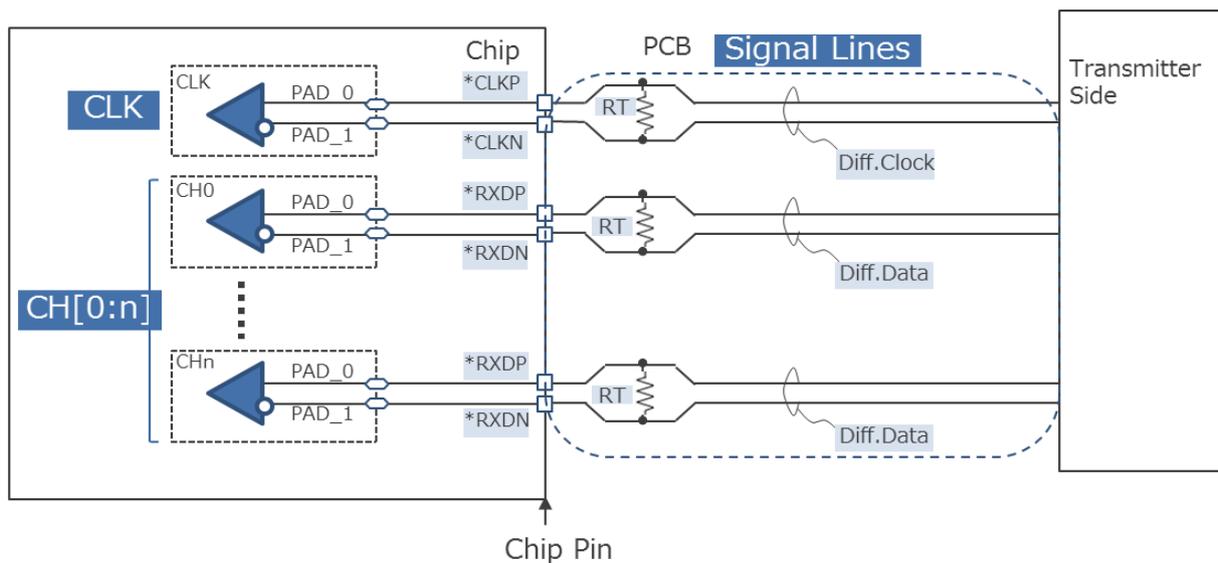


図 1.1 LVDS の接続例

1.2 PCB ガイドライン

項目	ガイドライン	図	注	
ラインインピーダンス	★: 差動 100Ω±20%	—	1	
ライン長 差分	Diff. Clock—Diff. Data 間 ★:可能な限り同じ長さにしてください。 ★:ライン長はできるだけ短くしてください。	—	2	
各 pos. – neg.間				
ライン曲げ角	推奨 : 外部角 45°(禁止: > 45°)	—	3	
ラインの層, ビアの数	Diff. Clock—Diff. Data 間 同じ層を使用 ※推奨 : 最上層, ビア不使用 各 pos. – neg.間 ビアの数を合わせる (ビアの数はできるだけ少なく)	—	—	
ライン 間隔	各 pos. – neg.間 隣接する Diff.信号間 Diff.信号と GND シールド間 Diff.信号と他の高速/低速信号間 Diff.信号と連続 GND 面間	S (PCB 設計基準 min.) ≥3S ※GND シールドがない場合 ≥S ※GND シールドを Diff.信号の両側に配置 ≥3S ※GND シールドがある場合は不要です ≥S	1.2.① 1.3.⑥ 1.2.② — 1.2.③	4
ライン幅	≥S	1.2.④		
リターンパス	★: Diff.信号の直下に連続グランド面を配置してください。 信号スルーホールの際に GND スルーホールを配置してください。 Diff.信号の隣に対称となるように GND ビアを配置してください。	1.2.⑤ —	5	

★: 最優先で設計してください。

注 1. 時間領域反射率測定(TDR)測定条件: 例.立ち上がりとしち下がりの遷移時間(TRF)=0.5ns@350mV

注 2. ラインスキューを減らすためのガイドラインです。

注 3. 鋭角に曲げないでください。弧を描くように曲げてください。

注 4. これらのサイズは参考値です。これらは設計者が変更できます。

注 5. 信号線幅に十分なグラウンドプレーン幅を確保してください。

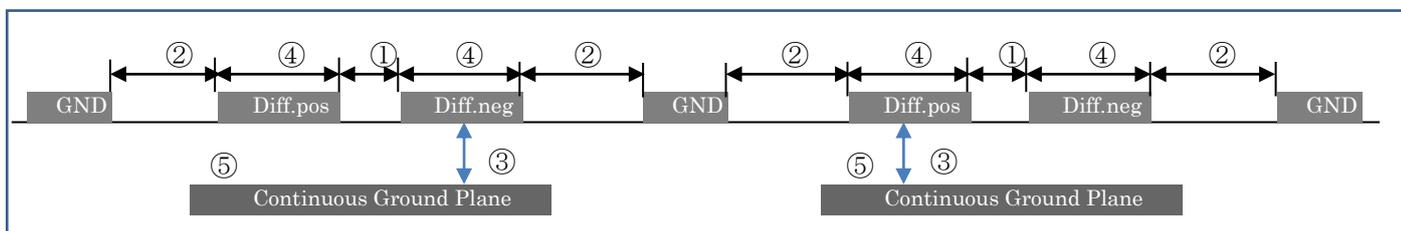


図 1.2 信号線の例 1

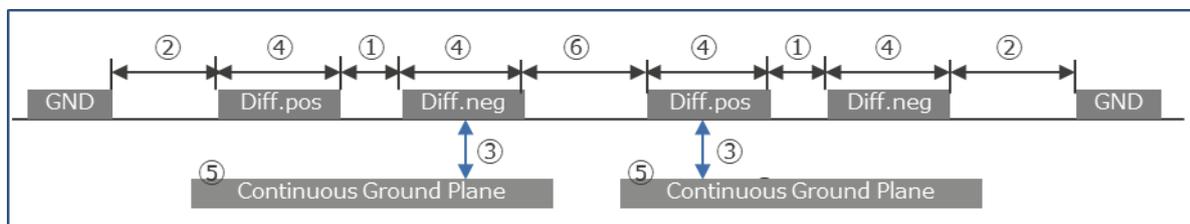


図 1.3 信号線の例 2

2. LVDS 電源ラインのガイドライン

2.1 トポロジー

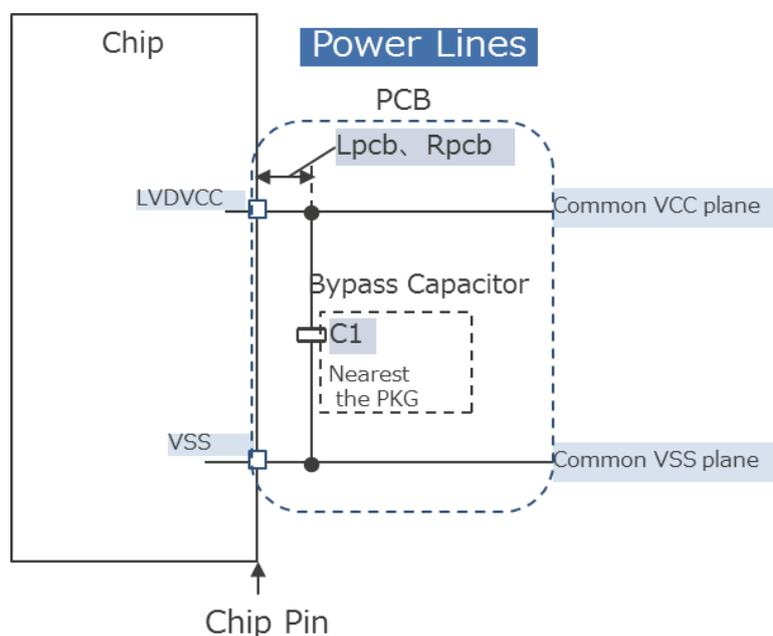


図 2.1 電源配線の接続例

2.2 PCB ガイドライン

PCB の共通 VSS 及び LVDVCC 電源を供給してください。

項目	電源ライン	注
Rpcb	$\leq 30\text{m}\Omega$	—
Lpcb	$\leq 2.8\text{nH}/5\text{ch}$	1, 2
C1 (チップに最も近い)	0.1 μF	3, 4

注 1. チャンネル数(N)に応じて算出してください。

例: $N = 4$ (CLK, CH0, CH1, CH2)の場合 → $L_{pcb} = 2.8\text{nH} \times 5 / N = 3.5\text{nH}$

注 2. チップ端子から C1 への電源ラインのインダクタンスをできるだけ小さくしてください。「2.3 ループインダクタンスの考え方」を参照してください。

注 3. C1 をチップ端子の近くに配置し、過度電流によるリップルノイズを防いでください。各電源プレーンと VSS 端子のはんだボールの間にバイパスコンデンサを配置してください。

注 4. 0.1 μF は参考値です。評価により最適な容量値を決定してください。

注 5. トランシーバとレシーバ間の GND の電位差をできるだけ小さくしてください。GND の電位差はトランシーバとレシーバ間のコモンモード電圧(VCM)の電位差を生じさせます。使用するインターフェース仕様に対して十分なマージンを確保してください。

注 6. 製品に LVDS 専用電源端子がない場合は、製品のユーザーマニュアルやアプリケーションノートを参照してください。

2.3 ループインダクタンスの考え方

図 2.3 のようにパッケージの VCC 端子から理想的な GND としたパッケージの VSS 端子までのループインダクタンスを計算することで、ターゲットインダクタンスを求めることができます。この場合、LSI チップ近傍に配置したバイパスコンデンサの等価直列インダクタンス(ESL)を含めてください。

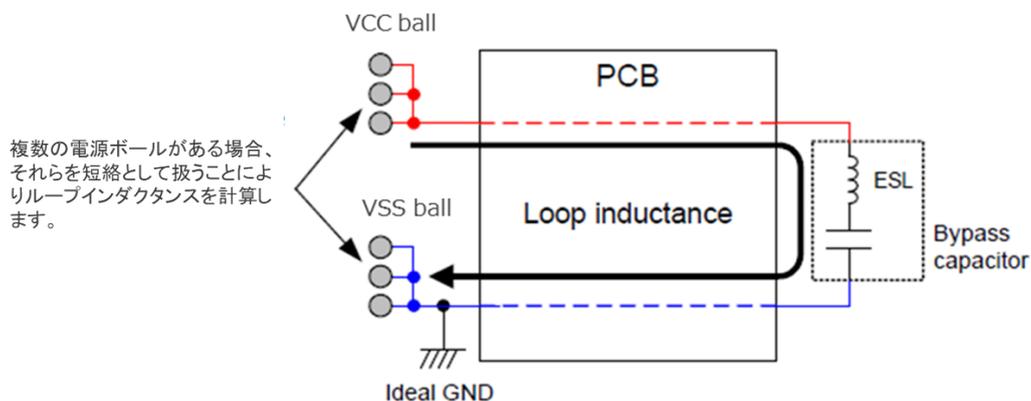


図 2.2 ループインダクタンス

3. Serial Gigabit Media Independent Interface (SGMII)

SGMII の差動ペア信号 (データ、クロック)は DC バランスされた信号です。このため、マイコンと PHY との間の結合方式として DC 結合や AC 結合が使用できます。それぞれの結合方式について次項に説明します。

3.1 SGMII の接続例

3.1.1 DC 結合の接続例

図 3.1 に DC 結合の接続例を示します。マイコンの Rx 端子には終端抵抗(R_{in})を搭載しており DC 結合時に外付け部品は不要です。下図は PHY に終端抵抗が内蔵されている場合の接続例です。

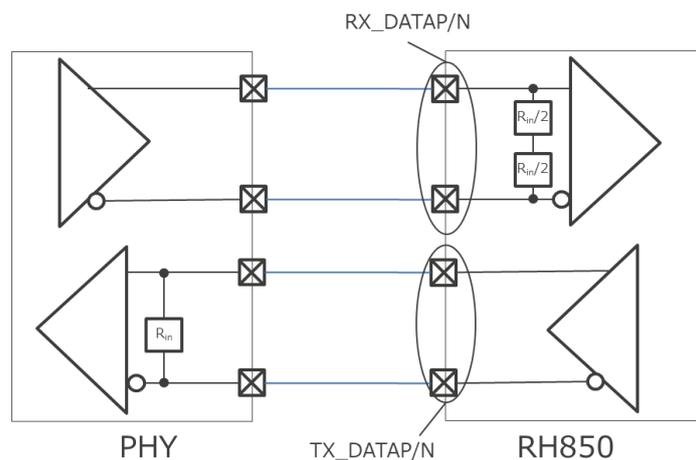


図 3.1 DC 結合の接続例

3.1.2 AC 結合の接続例

図 3.2 に AC 結合の接続例を示します。マイコンの Rx 端子には終端抵抗(R_{in})及び AC 結合の回路を搭載しており AC 結合時は容量のみ外付けして下さい。下図は PHY に終端抵抗及び AC 結合の回路が内蔵されている場合の接続例です。

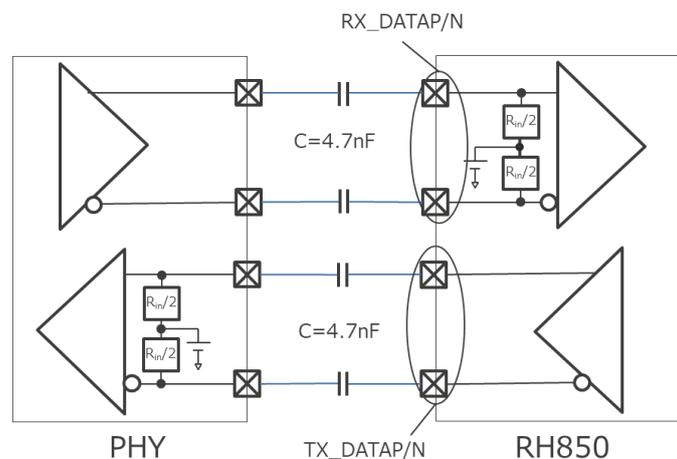


図 3.2 AC 結合の接続例

3.1.3 DC 結合の接続例 (U2A-EVA)

図 3.3 に DC 結合の接続例を示します。U2A-EVA は Clock Data Recovery(CDR)回路を搭載しておりません。このため、PHY から RX_CLKP/N 端子へ 625MHz のクロック入力が必要です。マイコンの Rx 端子には終端抵抗(R_{in})を搭載しており DC 結合時に外付け部品は不要です。下図は PHY に終端抵抗が内蔵されている場合の接続例です。

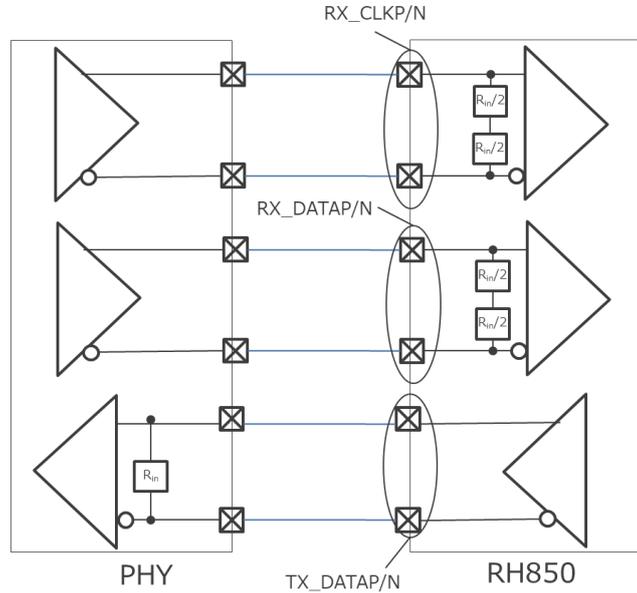


図 3.3 DC 結合の接続例(U2A-EVA)

3.1.4 AC 結合の接続例 (U2A-EVA)

図 3.4 に AC 結合の接続例を示します。U2A-EVA は Clock Data Recovery(CDR)回路を搭載しておりません。このため、PHY から RX_CLKP/N へ 625MHz のクロック入力が必要です。マイコンの Rx 端子には終端抵抗(R_{in})及び AC 結合の回路を搭載しており AC 結合時は容量のみ外付けして下さい。下図は PHY に終端抵抗及び AC 結合の回路が内蔵されている場合の接続例です。

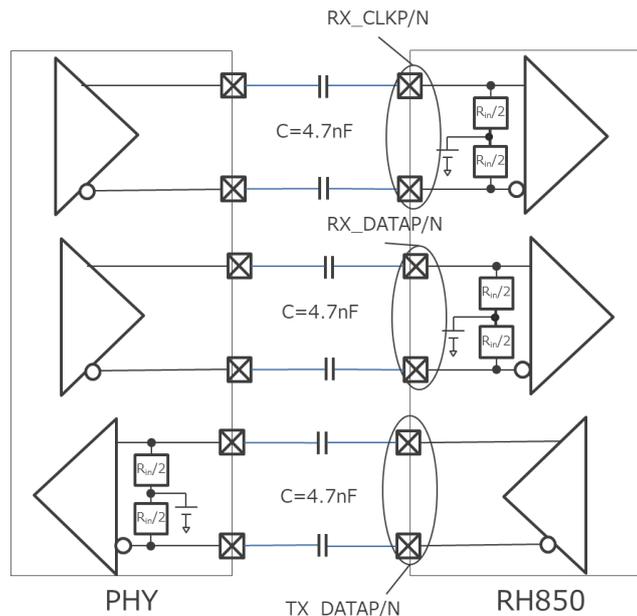


図 3.4 AC 結合の接続例(U2A-EVA)

3.2 SGMII 使用時の注意事項

3.2.1 接続関係

- ・マイコン、PHY、伝送路を含め IBIS モデルを使用した特性確認を推奨いたします。
- ・マイコンと PHY は隣接配置(15cm 以下) を推奨いたします。
- ・PCB のパターンは LVDS と同様です。1 章、2 章に記載のガイドをご確認ください。
- ・AC 結合時の外付け容量はレシーバ近傍への配置を推奨いたします。
- ・RH850 搭載の SGMII は LVDS で通信を行います。このため、PHY もデータシート記載の差動振幅(Vod)等の電特を満たす事をご確認ください。
- ・AC 結合時は外付け容量 4.7nF を推奨しますが、PHY で異なる容量値が指定されている場合、IBIS モデルを使用し simulation で入力電圧範囲 (Vi),差動入力の閾値(Vidth),Jitter を満たせる事をご確認してください。
- ・PHY の信号速度偏差は±100ppm 以下でご使用ください。
- ・RH850 製品 (U2A-EVA を除く) の SGMII は Pos/Neg 端子の極性を反転する機能を内蔵していません。御使用条件に合わせて設定してください。
- ・使用条件に合わせて、オプションバイト SGMII_RISRCREN に Rx 端子の結合方式(Hi-Z / DC 結合 / AC 結合)を設定してください。

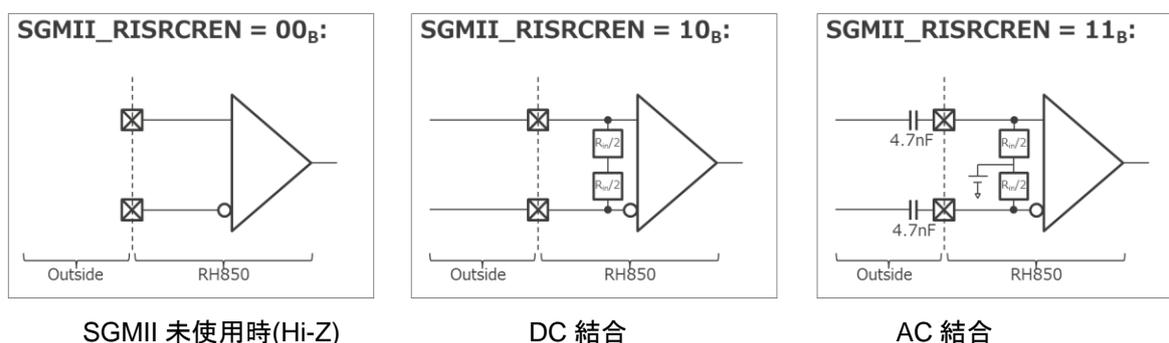


図 3.5 Rx 端子状態の設定例

3.2.2 リファレンスクロック入力(REFCLK)

- ・REFCLK からの外部クロック入力と、Main OSC からの内部クロック(水晶振動子使用)から選択が可能です。
- ・クロックは、温度偏差も考慮して偏差(±100ppm 以下) を満たすことをご確認ください。
- ・内部クロックを使用する場合、製品実ボードで一般的な発振特性 (負性抵抗や励振電力等) に加え周波数偏差の評価を水晶振動子メーカーにご相談ください。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2021.04.15	-	初版発行
1.10	2022.04.01	1	対象製品に U2A6 を追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因またはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/