

RH850/U2A-EVA Group

CAN 受信手順 (CAN FD モード)

要旨

本アプリケーションノートでは、ルネサスエレクトロニクスの自動車向けシングルチップマイクロコンピュータの RH850/U2A シリーズ(以降、U2A と称す)における CAN 受信を行う場合の手順例を説明しています。

本資料およびプログラムは、RH850/U2A 搭載機能の理解促進を意図するものであり、量産設計を対象とするものではありません。

また、最新のマニュアル、正誤表、テクニカルアップデートや、開発環境の更新を反映しておりません。該当機能を使用される場合には、本プログラムは参考として扱い、最新のドキュメントや開発環境にて、お客様の責任において行ってください。

対象デバイス

- RH850/U2A-EVA Group

対象統合開発環境

CS+(ルネサスエレクトロニクス社製)

バージョン	: V8.07.00
デバイスファイル	: DR7F702300.DVF
	: DR7F702301.DVF
	: DR7F702302.DVF

参照文書

RH850/U2A-EVA ユーザーズマニュアル ハードウェア編

デバイスの機能詳細及び電気的特性に関してはユーザーズマニュアル ハードウェア編に記載します。本アプリケーションノートは以下のマニュアルを参照し作成しております。

- RH850/U2A-EVA User's Manual (Rev.1.20): R01UH0864EJ0120

本文中のレジスタ名は RSCFDnCFD を省略しています。

目次

1. 受信機能.....	3
2. 受信バッファを用いた受信.....	4
3. 受信 FIFO バッファを用いた受信.....	7
4. 送受信 FIFO バッファを用いた受信	12
5. CAN 関連割り込み要因	18
6. 処理フローの注意事項.....	18
7. 付録.....	18

1. 受信機能

CAN メッセージ受信を行う場合に使用可能な機能を以下に示します。各処理の詳細については次章以降を参照してください。

2. 受信バッファを用いた受信

3. 受信 FIFO バッファを用いた受信

4. 送受信 FIFO バッファを用いた受信

2. 受信バッファを用いた受信

全チャンネルで共有する受信バッファを使用可能です。同じ番号の受信バッファに格納するメッセージは上書きされるため、最新の受信データが読み出せます。

受信バッファで受信した場合、割り込みは発生しません。

受信したメッセージを受信バッファに格納する処理が始まると、受信バッファが“新しいメッセージあり”になります (RMNDt レジスタの RMNSu フラグが“1”になります)。RMID レジスタ、RMPTR レジスタ、RMFDSTS レジスタ、RMDFd レジスタ (d = 0~15) から受信データ情報を読み出すことが可能です。なお受信バッファで受信可能なペイロードサイズは 64byte までです。64byte を超えるメッセージの受信を行うには受信 FIFO または送受信 FIFO を使用する必要があります。

受信バッファを使用するためのコンフィグレーション設定については「CAN コンフィグレーションアプリケーションノート」を参照ください。

図 2-1 に受信バッファの動作を示します。

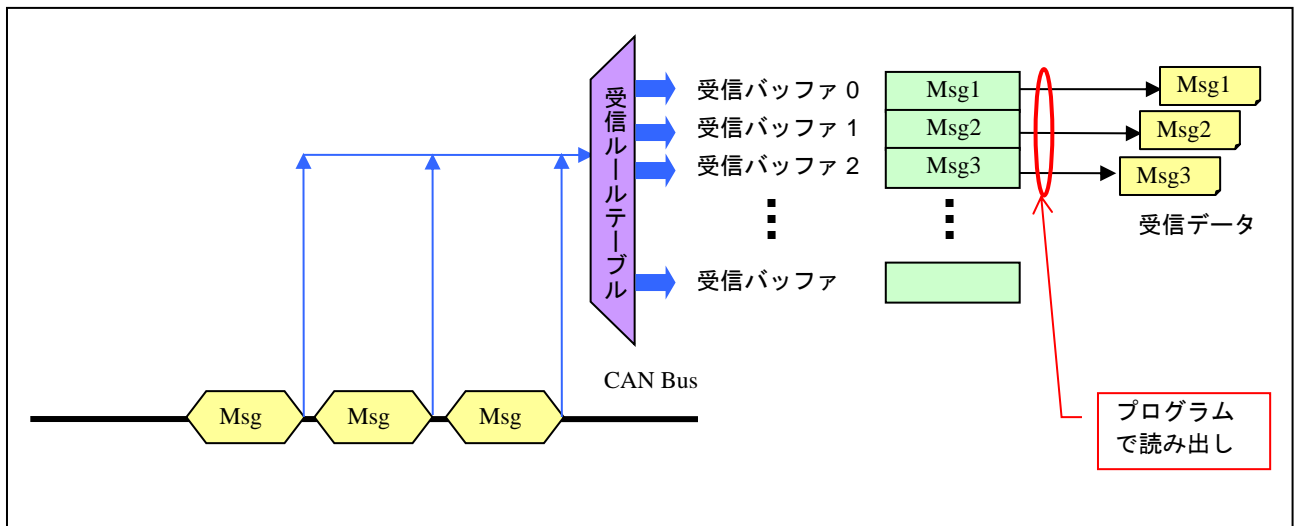
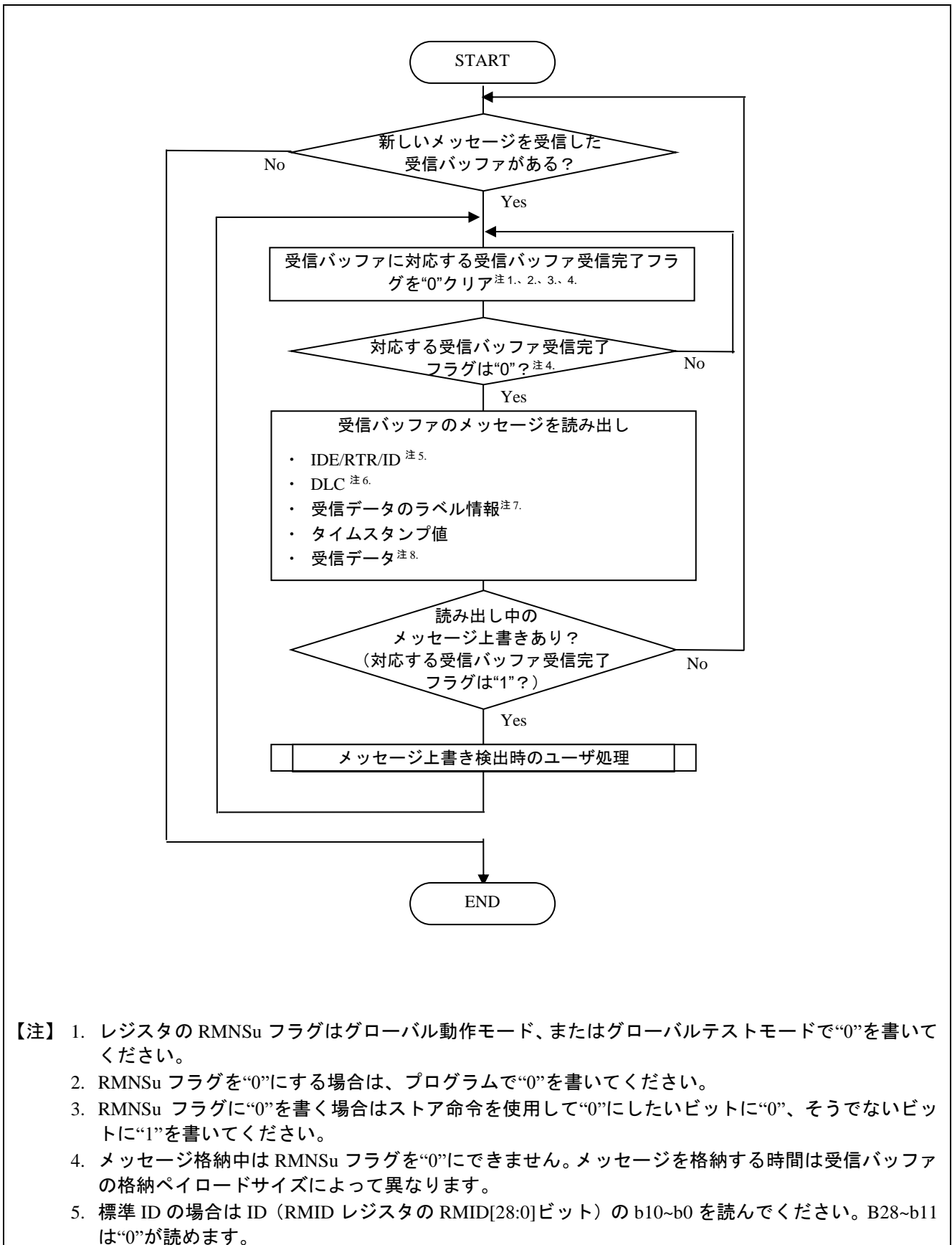


図 2-1 受信バッファの動作

2.1 受信バッファの読み出し手順

図 2-2 に受信バッファの読み出し手順を示します。



6. 受信ルールによるフィルタリング処理後、DLC 置換を許可 (GCFG レジスタの DCE ビットが“1”、DRE ビットが“1”) の場合は受信メッセージが一致した受信ルールテーブルの DLC (GAFLP_j レジスタの GAFLDLC[3:0]ビット) の設定値が格納されます。それ以外の場合は受信メッセージの DLC 値が格納されます。
7. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルールテーブルのラベル (GAFLP_j レジスタの GAFLPTR[15:0]ビット) の設定値が格納されます。
8. 受信メッセージの DLC (RMPTR レジスタの RMDLC[3:0]ビットの値) が受信バッファのペイロード格納サイズ未満の場合、データが設定されていないデータバイト (RMDFd レジスタ) は“H'00”が読めます。

図 2-2 受信バッファの読み出し手順

3. 受信 FIFO バッファを用いた受信

全チャンネルで共有する受信 FIFO バッファが 8 本あります。各受信 FIFO バッファにバッファ数分メッセージを保存することができます。

受信メッセージが受信 FIFO バッファへ格納されると、対応するメッセージ数表示カウンタ (RFSTS レジスタの RFMC[7:0]ビット) の値がインクリメントされます。

受信メッセージは RFID レジスタ、RFPTR レジスタ、RFFDSTS レジスタ、RFDf レジスタから読み出すことができます。受信 FIFO バッファは古いメッセージから読み出せます。

メッセージ数表示カウンタの値が FIFO バッファのバッファ数値 (RFCCx レジスタの RFDC[2:0]ビットで設定した値) に一致したとき、受信 FIFO バッファがフル (RFSTSx レジスタの RFFLL フラグが“1”) になります。

受信 FIFO バッファからすべてのメッセージを読み出したとき、受信 FIFO バッファが空 (RFSTSx レジスタの RFEMP フラグが“1”) になります。

受信 FIFO バッファを使用するためのコンフィグレーション設定については「CAN コンフィグレーションアプリケーションノート」を参照ください。

図 3-1 に受信 FIFO バッファの動作を示します。

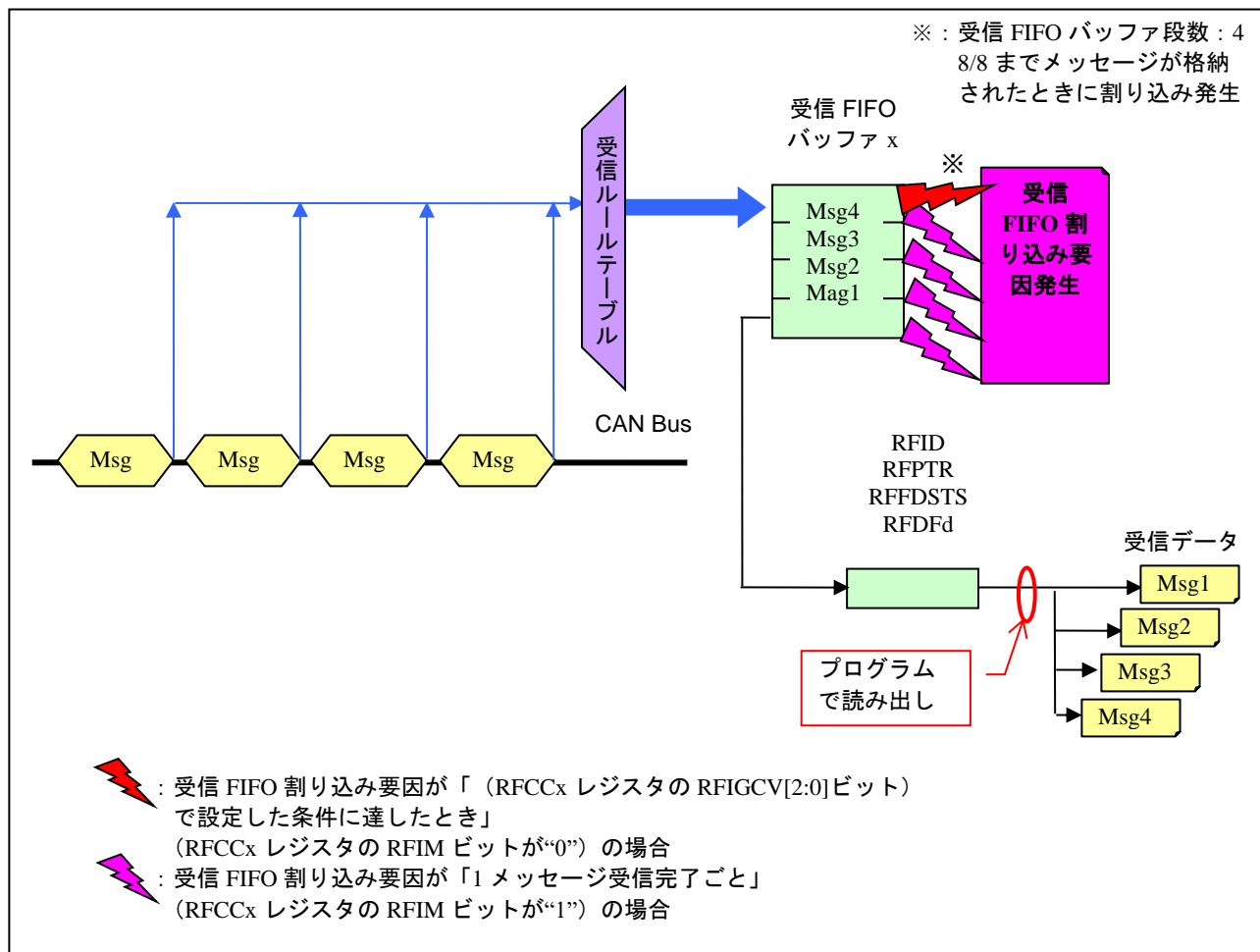
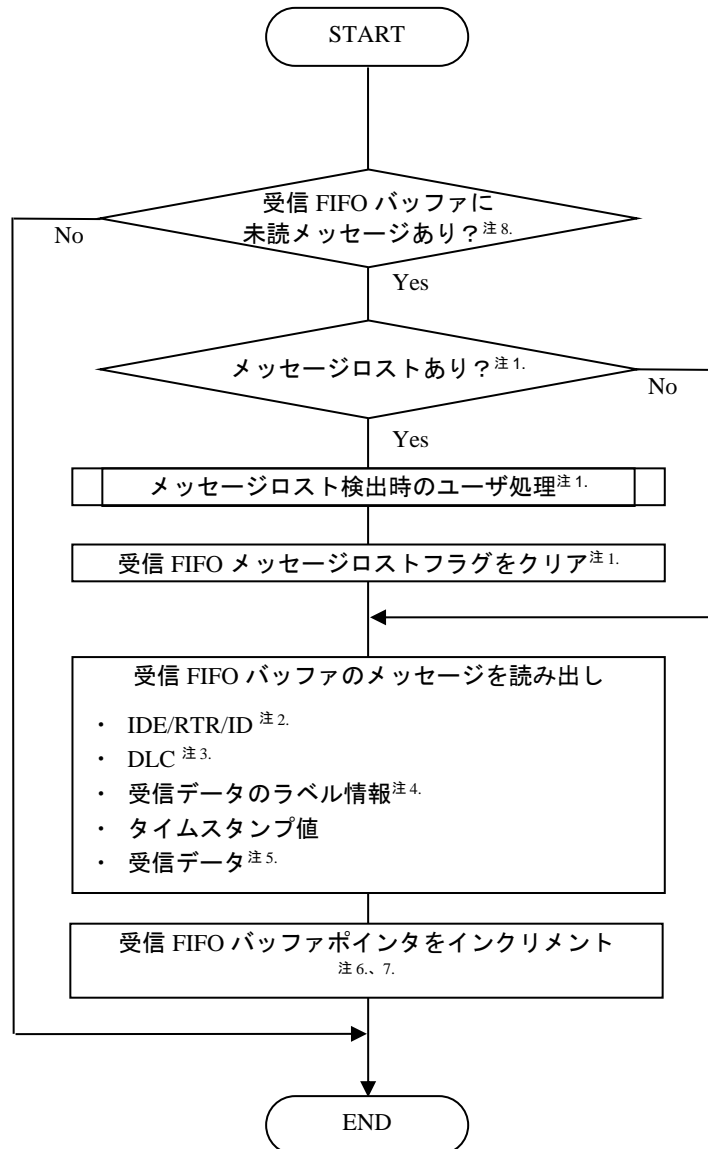


図 3-1 受信 FIFO バッファの動作

3.1 受信 FIFO バッファ読み出し手順

図 3-2 に受信 FIFO バッファの読み出し手順を、図 3-3、図 3-4 に受信 FIFO バッファの使用許可、禁止手順を示します。



- 【注】
1. FIFO メッセージロスト割り込みが許可の場合、グローバルエラー割り込み処理内で実施してください。
 2. 標準 ID の場合は ID (RFID レジスタの RFID[28:0]ビット) の b10~b0 を読んでください。B28~b11 は“0”が読めます。
 3. 受信ルールによるフィルタリング処理後、DLC 置換を許可 (GCFG レジスタの DCE ビットが“1”、DRE ビットが“1”) の場合は受信メッセージが一致した受信ルールテーブルの DLC (GAFLP_j レジスタの GAFLDLC[3:0]ビット) の設定値が格納されます。それ以外の場合は受信メッセージの DLC 値が格納されます。
 4. 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルールテーブルのラベル (GAFLP_j の GAFLPTR[15:0]ビット) の設定値が格納されます。

5. 受信メッセージの DLC (RFPTR レジスタの RFDLC[3:0]ビットの値) が受信 FIFO バッファのペイロード格納サイズ未満の場合、データが設定されていないデータバイト (RFDFd レジスタ) は“H'00”が読めます。
6. 受信 FIFO バッファのメッセージ (RFID レジスタ、RFPTR レジスタ、RFDFd レジスタ) を読み出した後、ポインタをインクリメントしてください (RFPCTR_x レジスタの RFPC[7:0]ビットに“H'FF”を書き込んでください)。
7. 受信 FIFO バッファを使用する (RFCC_x レジスタの RFE ビットが“1”)、かつ受信 FIFO バッファに未読メッセージがある (RFSTS_x レジスタの RFEMP フラグが“0”) ときにポインタをインクリメントしてください。
8. 受信 FIFO バッファ内の未読メッセージを全て読み出す場合はループ文等で空になるまで読み出してください。

図 3-2 受信 FIFO バッファの読み出し手順 (割り込み未使用)

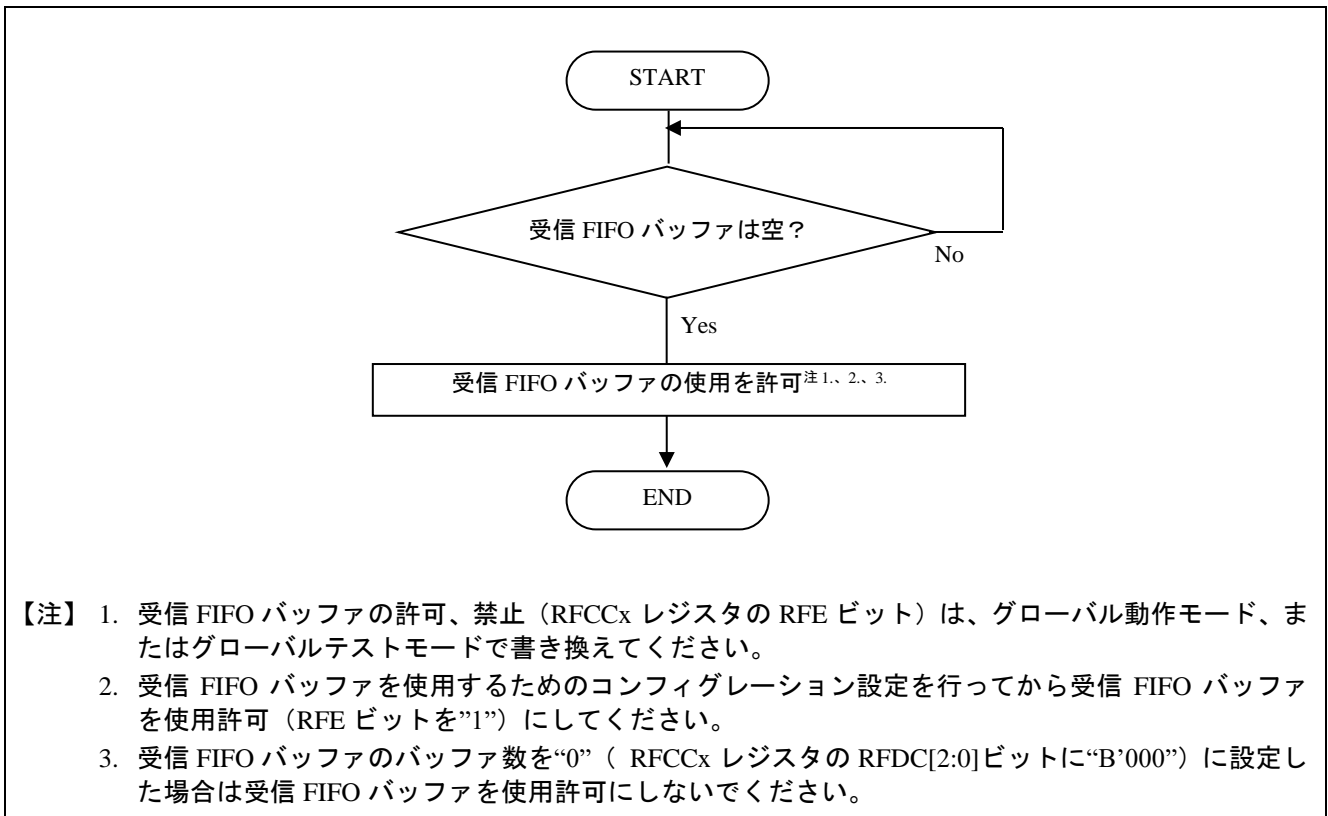


図 3-3 受信 FIFO バッファの使用許可手順

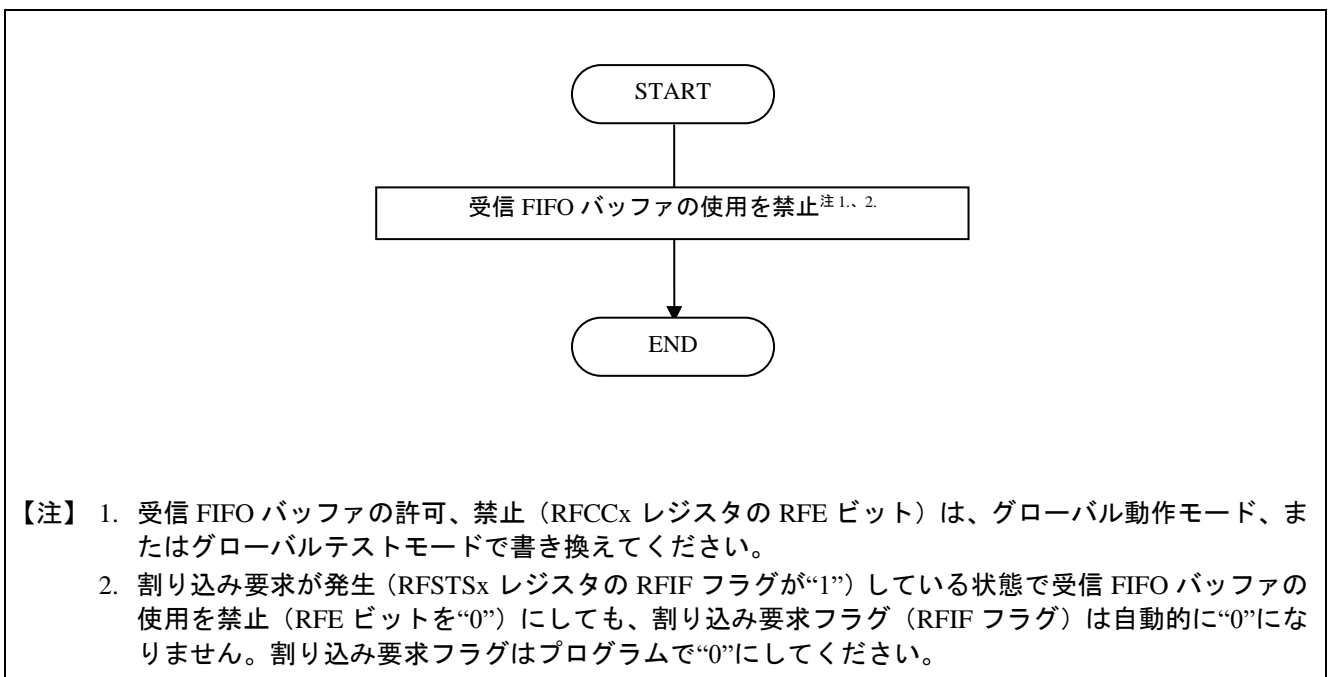


図 3-4 受信 FIFO バッファの使用禁止手順

3.2 受信 FIFO の割り込み処理

3.2.1 受信 FIFO 割り込み処理

受信 FIFO 割り込みを許可していれば RFCCx レジスタの RFIM ビットの設定で選択した条件を満たしたときに受信 FIFO 割り込みが発生します。

割り込み要求が発生している状態 (RFSTSx レジスタの RFIF フラグが"1") で受信 FIFO バッファの使用を禁止 (RFE ビットを"0") にしても、割り込み要求フラグ (RFIF フラグ) は自動的に"0"になりません。割り込み要求フラグはプログラムで"0"にしてください。

受信 FIFO 割り込みの許可、禁止は RFCCx レジスタの RFIE ビットで受信 FIFO バッファごとに設定できます。受信 FIFO 割り込みの要因を以下に示します。

RFCCx レジスタの RFIGCV[2:0]ビットで設定した条件に達したときに受信 FIFO 割り込み要求発生

(RFCCx レジスタの RFIM ビットが"0")

RFIGCV[2:0]ビットの設定

- 受信 FIFO バッファに 1/8 までメッセージが格納されたとき^{注1}
- 受信 FIFO バッファに 2/8 までメッセージが格納されたとき
- 受信 FIFO バッファに 3/8 までメッセージが格納されたとき^{注1}
- 受信 FIFO バッファに 4/8 までメッセージが格納されたとき
- 受信 FIFO バッファに 5/8 までメッセージが格納されたとき^{注1}
- 受信 FIFO バッファに 6/8 までメッセージが格納されたとき
- 受信 FIFO バッファに 7/8 までメッセージが格納されたとき^{注1}
- 受信 FIFO バッファがフルのとき

— 1 メッセージ受信が完了するごとに受信 FIFO 割り込み要求発生 (RFCCx レジスタの RFIM ビットが"1")

【注】 1. 受信 FIFO バッファのバッファ数を 4 メッセージ (RFCCx レジスタの RFDC[2:0]ビットを"B'001") に設定した場合は設定しないでください。

3.2.2 受信 FIFO フル割り込み処理

受信 FIFO フル割り込みを許可(RFCCx レジスタの RFFIE ビットが"1")していれば、受信 FIFO バッファがフルのときに受信 FIFO フル割り込みが発生します。

割り込み要求が発生している状態 (RFSTSx レジスタの RFFIF フラグが"1") で受信 FIFO バッファの使用を禁止 (RFE ビットを"0") にしても、割り込み要求フラグ (RFFIF フラグ) は自動的に"0"になりません。割り込み要求フラグはプログラムで"0"にしてください。

3.2.3 グローバルエラー割り込み処理

FIFO メッセージロスト割り込みを許可していれば受信 FIFO バッファのメッセージロスト検出時にグローバルエラー割り込みが発生します。

割り込みの許可、禁止は GCTR レジスタでモジュール全体に共通で設定できます。

4. 送受信 FIFO バッファを用いた受信

送受信 FIFO バッファは受信モード、送信モード、ゲートウェイモードのいずれかで使用することが可能です (本章では受信モードのみを説明します)。

各チャンネル専用の送受信 FIFO バッファが 1 チャンネルにつき 3 本ずつあります。受信モードに設定した送受信 FIFO バッファは受信 FIFO バッファと同じく、バッファ数分のメッセージを保存することができます。

受信メッセージが受信モードに設定した送受信 FIFO バッファへ格納されると、対応するメッセージ数表示カウンタ (CFSTSk レジスタの CFMC[7:0] ビット) の値がインクリメントされます。

受信メッセージは CFID レジスタ、CFPTR レジスタ、CFFDCSTS レジスタ、CFDFd レジスタから読み出すことができます。

送受信 FIFO バッファは古いメッセージから読み出せます。

メッセージ数表示カウンタの値が送受信 FIFO バッファのバッファ数値 (CFCCk レジスタの CFDC[2:0] ビットで設定した値) に一致したとき、送受信 FIFO バッファがフル (CFSTSk レジスタの CFLL フラグが“1”) になります。

送受信 FIFO バッファからすべてのメッセージを読み出したとき、送受信 FIFO バッファが空 (CFSTSk レジスタの CFEMP フラグが“1”) になります。

送受信 FIFO バッファを使用するためのコンフィグレーション設定については「CAN コンフィグレーション アプリケーションノート」を参照ください。

図 4-1 に送受信 FIFO バッファの受信動作を示します。

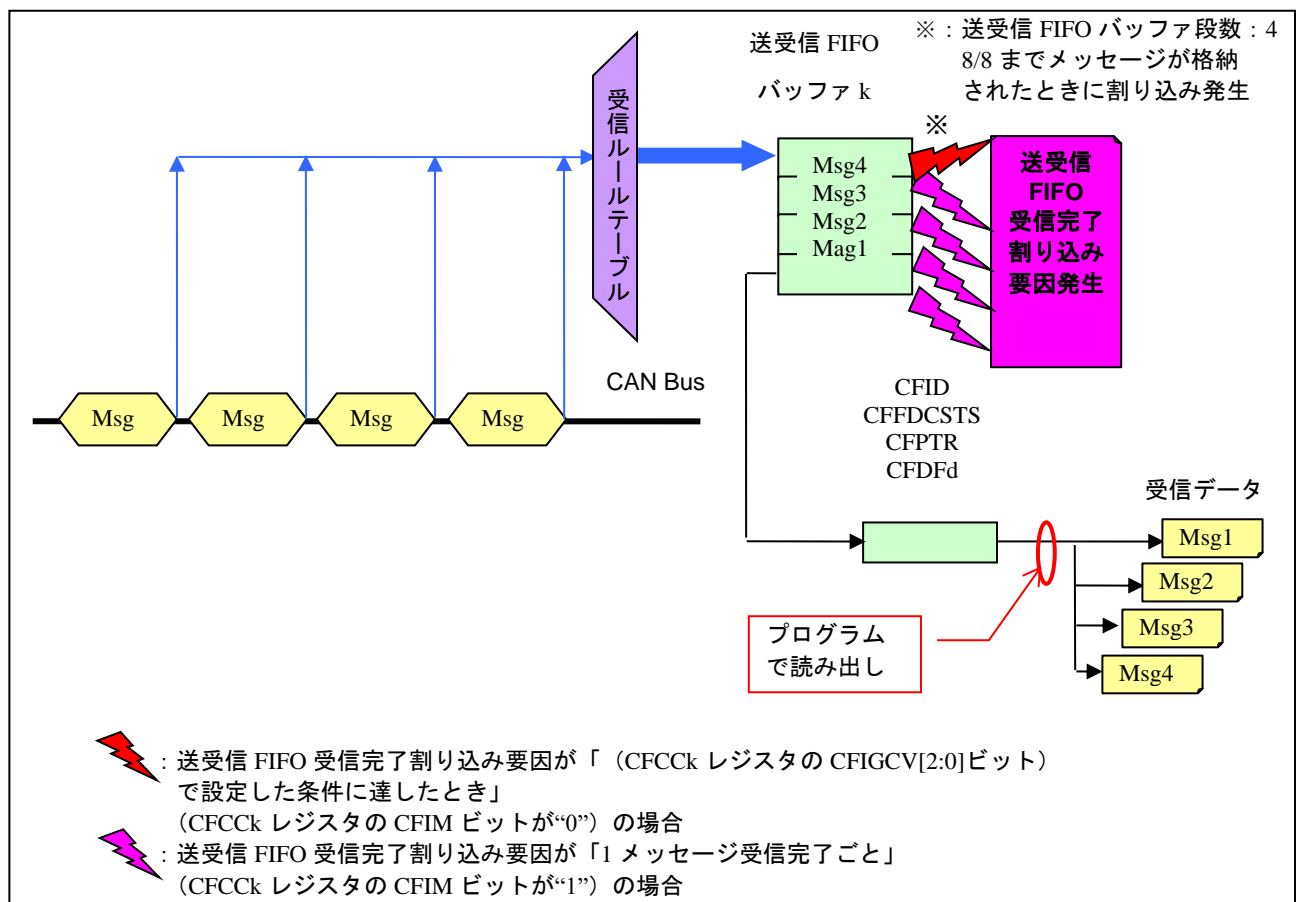
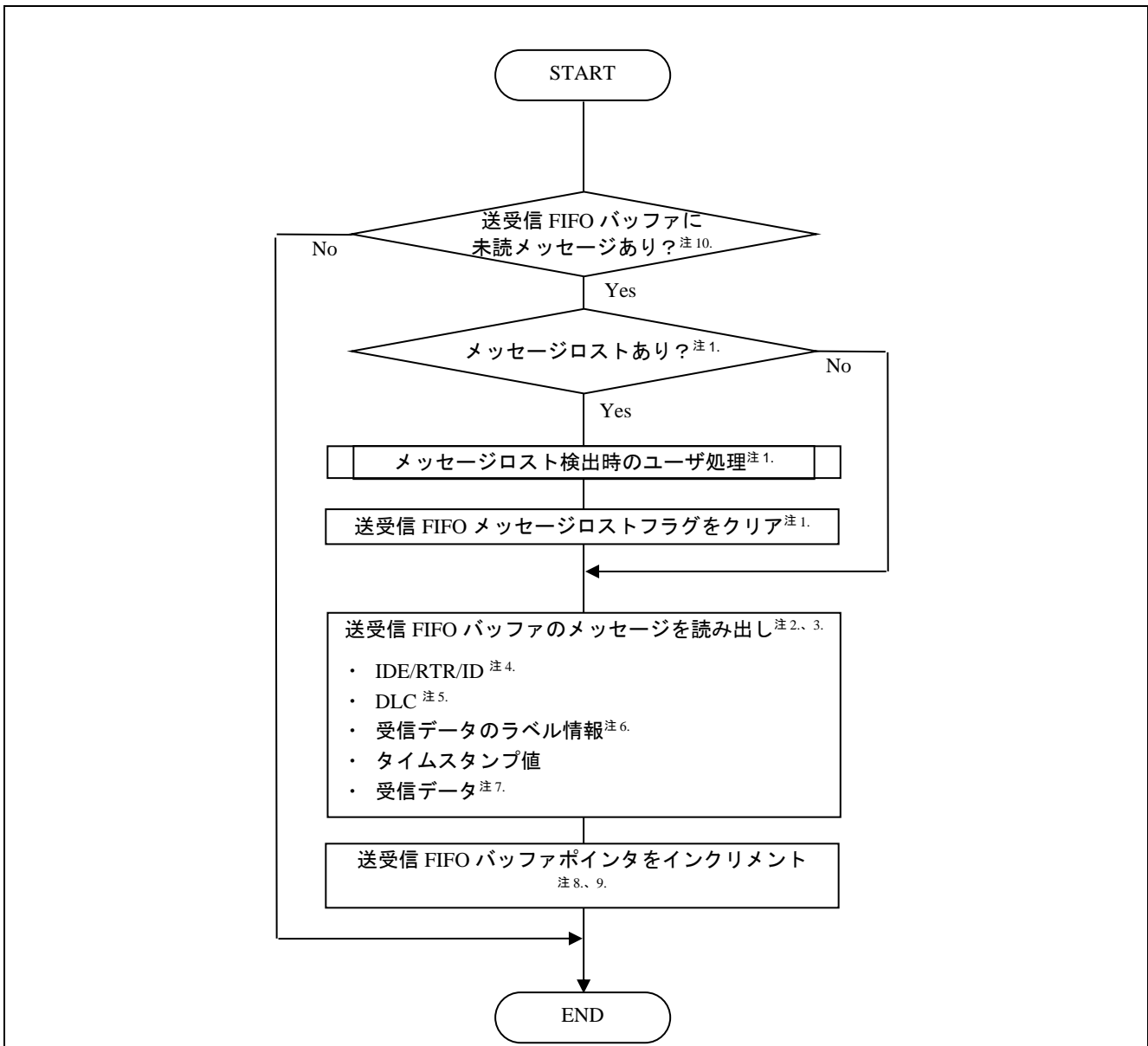


図 4-1 送受信 FIFO バッファ (受信モード) の動作

4.1 送受信 FIFO バッファ読み出し手順

図 4-2 に送受信 FIFO バッファの読み出し手順を、図 4-3、図 4-4 に送受信 FIFO バッファの使用許可、禁止手順を示します。



- 【注】
1. FIFO メッセージロスト割り込みが許可の場合、グローバルエラー割り込み処理内で実施してください。
 2. 受信モード (CFCCk レジスタの CFM[1:0] ビットが“B'00”) のときのみ、送受信 FIFO バッファ (CFID レジスタ、CFPTR レジスタ、CFDF) を読み出せます。
 3. 受信モード時、送信履歴データの格納許可、禁止 (CFIDk レジスタの THLEN ビット) は無効です。
 4. 標準 ID の場合は ID (CFIDk レジスタの CFID[28:0] ビット) の b10~b0 を読んでください b28~b11 は“0”が読めます。
 5. 受信ルールによるフィルタリング処理後、DLC 置換を許可 (GCFG レジスタの DCE ビットが“1”、DRE ビットが“1”) の場合は受信メッセージが一致した受信ルールテーブルの DLC (GAFLP_j レジ

- スタの GAFLDLC ビット) の設定値が格納されます。それ以外の場合は受信メッセージの DLC 値が格納されます。
- 受信ルールによるフィルタリング処理後、受信メッセージが一致した受信ルールテーブルのラベル (GAFLP_j レジスタの GAFLPTR[15:0]ビット) の設定値が格納されます。
 - 受信メッセージの DLC (CFPTR_k レジスタの CFDLC[3:0]ビットの値) が送受信 FIFO バッファのペイロード格納サイズ未満の場合、データが設定されていないデータバイト (CFDFd レジスタ) は “H’00” が読めます。
 - 送受信 FIFO バッファのメッセージ (CFID レジスタ、CFPTR レジスタ、CFDFd レジスタ) を読み出した後、ポインタをインクリメントしてください (CFPCTR_k レジスタの CFPC[7:0]ビットに “H’FF” を書き込んでください)。
 - 送受信 FIFO バッファを使用する (CFCCK レジスタの CFE ビットが “1”)、かつ送受信 FIFO バッファに未読メッセージがある (CFSTSk レジスタの CFEMP フラグが “0”) ときにポインタをインクリメントしてください。
 - 送受信 FIFO バッファ内の未読メッセージを全て読み出す場合はループ文等で空になるまで読み出してください。

図 4-2 送受信 FIFO バッファ (受信モード) の読み出し手順 (割り込み未使用)

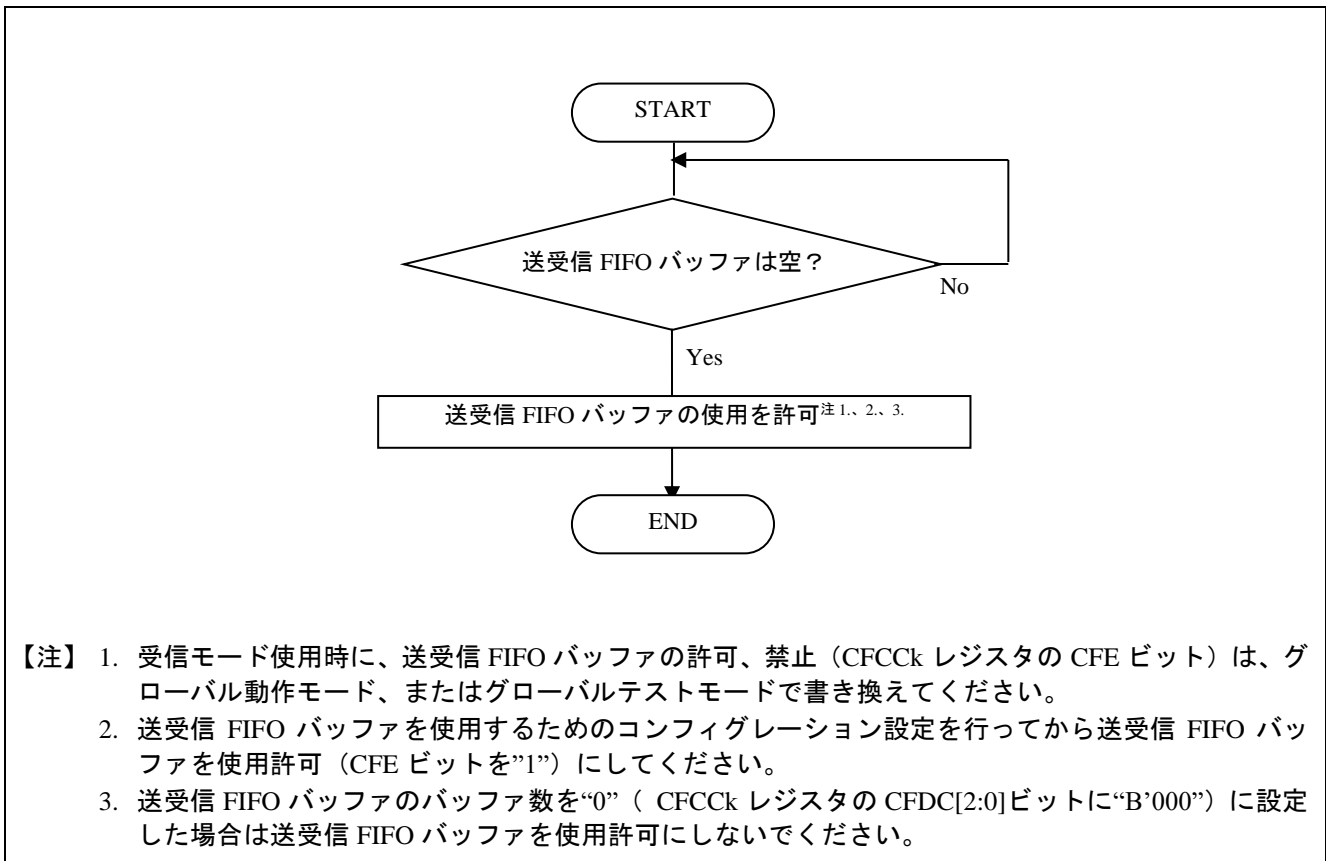


図 4-3 送受信 FIFO バッファの使用許可手順

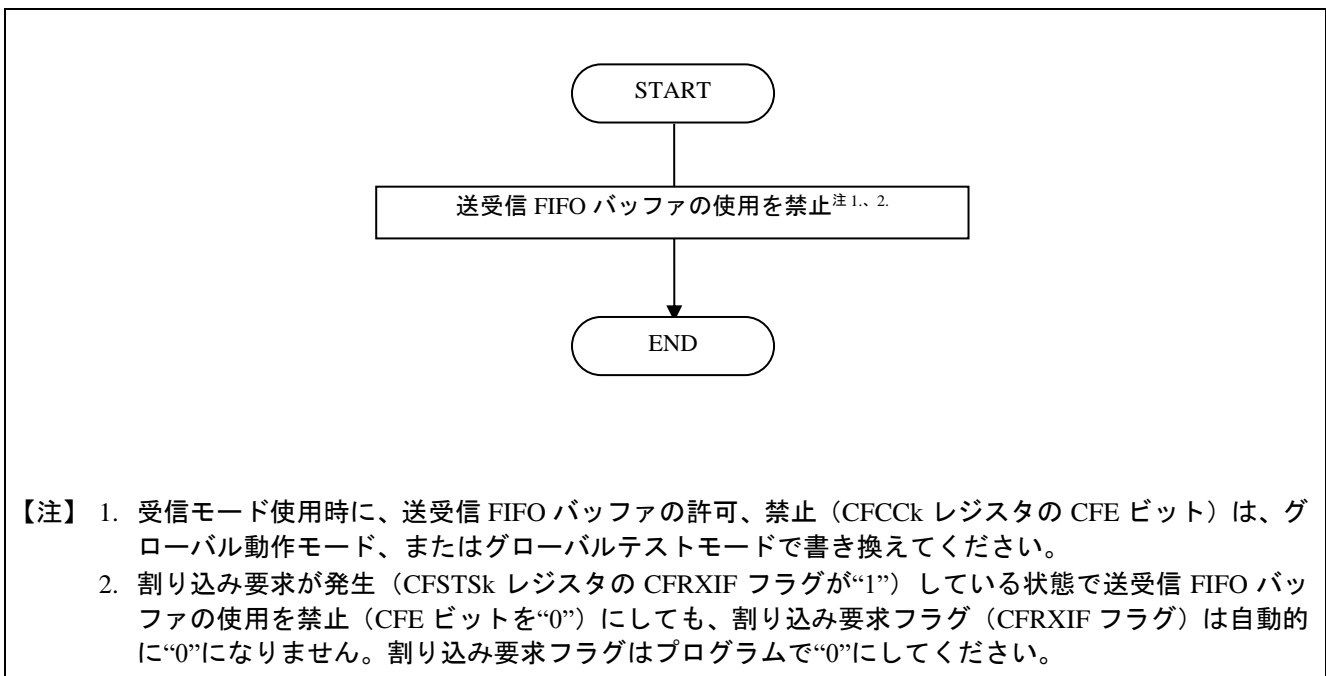


図 4-4 送受信 FIFO バッファの使用禁止手順

4.2 送受信 FIFO バッファ (受信モード) の割り込み処理

4.2.1 送受信 FIFO 受信完了割り込み処理

送受信 FIFO 受信完了割り込みを許可していれば CFCCk レジスタの CFIM ビットの設定で選択した条件を満たしたときに送受信 FIFO 受信完了割り込みが発生します。

割り込み要求が発生している状態 (CFSTSk レジスタの CFRXIF フラグが“1”) で送受信 FIFO バッファの使用を禁止 (CFE ビットを“0”) しても、割り込み要求フラグ (CFRXIF フラグ) は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

送受信 FIFO 受信完了割り込みの許可、禁止は CFCCk レジスタの CFRXIE ビットで送受信 FIFO バッファごとに設定できます。

受信モード時の送受信 FIFO 受信完了割り込みの要因を以下に示します。

受信メッセージ数が CFCCk レジスタの CFIGCV[2:0] ビットで設定した条件に達したときに送受信 FIFO 受信完了割り込み要求発生 (CFCCk レジスタの CFIM ビットが“0”)

CFIGCV[2:0] ビットの設定

- 送受信 FIFO バッファに 1/8 までメッセージが格納されたとき^{注1}
- 送受信 FIFO バッファに 2/8 までメッセージが格納されたとき
- 送受信 FIFO バッファに 3/8 までメッセージが格納されたとき^{注1}
- 送受信 FIFO バッファに 4/8 までメッセージが格納されたとき
- 送受信 FIFO バッファに 5/8 までメッセージが格納されたとき^{注1}
- 送受信 FIFO バッファに 6/8 までメッセージが格納されたとき
- 送受信 FIFO バッファに 7/8 までメッセージが格納されたとき^{注1}
- 送受信 FIFO バッファがフルのとき

— 1 メッセージ受信が完了するごとに送受信 FIFO 受信完了割り込み要求発生 (CFCCk レジスタの CFIM ビットが“1”)

【注】 1. 送受信 FIFO バッファのバッファ数を 4 メッセージ (CFCCk レジスタの CFDC[2:0] ビットを“B’001”) に設定した場合は設定しないでください。

4.2.2 送受信 FIFO フル割り込み処理

送受信 FIFO フル割り込みを許可していれば (CFCCEk レジスタの CFFIE ビット)、送受信 FIFO バッファがフルになったときに、送受信 FIFO フル割り込みが発生します。

割り込み要求が発生している状態 (CFSTSk レジスタの CFFIF フラグが“1”) で送受信 FIFO バッファの使用を禁止 (CFE ビットを“0”) しても、割り込み要求フラグ (CFFIF フラグ) は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

4.2.3 送受信 FIFO ワンフレーム受信割り込み処理

送受信 FIFO ワンフレーム受信割り込みを許可していれば (CFCCEk レジスタの CFOFRXIE ビット)、送受信 FIFO バッファがメッセージを 1 フレーム受信したときに、送受信 FIFO ワンフレーム受信割り込みが発生します。

割り込み要求が発生している状態 (CFSTSk レジスタの CFOFRXIF フラグが“1”) で送受信 FIFO バッファの使用を禁止 (CFE ビットを“0”) しても、割り込み要求フラグ (CFOFRXIF フラグ) は自動的に“0”になりません。割り込み要求フラグはプログラムで“0”にしてください。

4.2.4 グローバルエラー割り込み処理

FIFO メッセージロスト割り込みを許可していれば送受信 FIFO バッファのメッセージロスト検出時にグローバルエラー割り込みが発生します。また、FIFO メッセージオーバーライト割り込みを許可していれば送受信 FIFO バッファのメッセージオーバーライト検出時にグローバルエラー割り込みが発生します。

FIFO メッセージロスト割り込みの許可、禁止は GCTR レジスタの MEIE ビットで、FIFO メッセージオーバーライト割り込みの許可、禁止は GCTR レジスタでそれぞれモジュール全体に共通で設定できます。

5. CAN 関連割り込み要因

CAN 関連割り込みについては「CAN コンフィグレーションアプリケーションノート」を参照ください。

6. 処理フローの注意事項

処理フローの注意事項に関しては「CAN コンフィグレーションアプリケーションノート」を参照ください。

7. 付録

7.1 受信バッファ受信完了時、受信（送受信）FIFO バッファフル時の動作

表 7-1 に受信バッファ受信完了時、受信 FIFO バッファ、送受信 FIFO バッファ（受信モード）がフル時に格納するメッセージを受信した場合の動作を示します。

表 7-1 受信バッファ受信完了時、受信（送受信）FIFO バッファフル時の動作

FIFO/バッファ	次のメッセージ受信時 ^{注1}	発生割り込み要求
受信バッファ	上書き	グローバルエラー割り込み (CAN-FD メッセージペイロードオーバーライト 割り込み)
受信 FIFO バッファ	破棄	グローバルエラー割り込み (受信 FIFO バッファのメッセージロスト)
送受信 FIFO バッファ（受信モード）	最も古いバッファに上書きし、ポインタを インクリメント CFCCEk.CFMOWM=1 設定時	グローバルエラー割り込み (送受信 FIFO メッセージオーバーライト)
	破棄 CFCCEk.CFMOWM=0 設定時	グローバルエラー割り込み (送受信 FIFO バッファのメッセージロスト)

【注】 1. 上書き : 次メッセージを受信バッファに上書き
破棄 : 次メッセージを破棄 (FIFO に格納せず) しメッセージロスト発生

7.2 受信ルールテーブルについて

受信ルールテーブルは受信メッセージのフィルタリングを行うためのルールが設定されたテーブルです。受信ルールテーブルを用いたデータ処理により、選別されたメッセージを指定したバッファへ格納します。データ処理には、アクセプタンスフィルタ処理、DLC フィルタ処理、ルーティング処理、ラベル付加処理、ミラー機能があります。受信ルールテーブルの設定方法については「CAN コンフィグレーション アプリケーションノート」を参照ください。

以下に受信ルールによる受信メッセージのデータ処理時に実施される機能を示します。

- IDE マスク/RTR マスク/ID マスクによる IDE/RTR/ID の比較
- 受信ルール対象メッセージ (他ノード/自ノード送信メッセージ) の判別 (ミラー機能許可時)
- DLC チェック (DLC チェック許可時)
- DLC 置換 (DLC チェック、DCL 置換許可時)
- 格納先 FIFO/バッファの選択
- 受信ルールラベルの付加

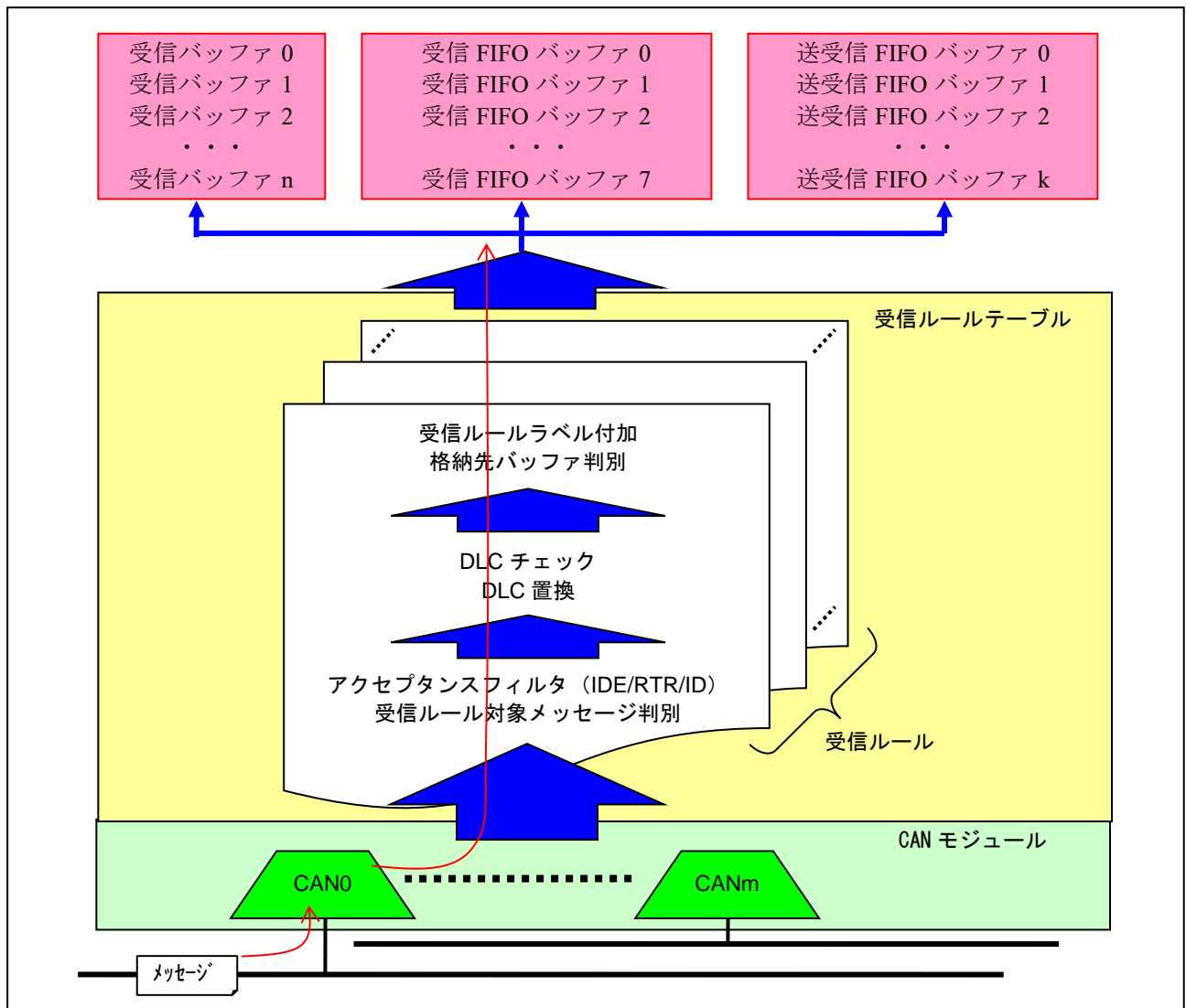


図 7-1 受信ルールテーブルによるフィルタリングイメージ

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
0.50	2019.8.31	-	初版
1.00	2020.10.29	-	RH850/U2A-EVA User' s Manual Hardware 編 Rev.1.00 対応
1.10	2022.06.30	-	RH850/U2A6 対応

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/