

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8SX ファミリ

シングルモードによる $\Delta\Sigma$ A/D 変換

要旨

H8SX/1622F は、 $\Delta\Sigma$ 変調方式の 16 ビット $\Delta\Sigma$ A/D コンバータを内蔵しています。 $\Delta\Sigma$ A/D コンバータは、逐次比較型 A/D コンバータと比較して、高分解能に適した方式です。本例では、 $\Delta\Sigma$ A/D コンバータをシングルモードで動作する使用例を説明します。

動作確認デバイス

H8SX/1622F

はじめに

当アプリケーションノートのドキュメントは、H8SX/1622 グループのハードウェアマニュアルに従って記載されておりますが、プログラムは上記の動作確認デバイスで使用することができます。

ただし、デバイスによっては使用している一部機能を機能追加等で変更している場合がありますので、ハードウェアマニュアルを確認し十分な評価を行った上で使用してください。

目次

1. 仕様	2
2. 適用条件	2
3. 動作説明	3
4. ソフトウェア説明	4
5. 参考ドキュメント	15
6. 注意事項	15

1. 仕様

本例では、 $\Delta\Sigma$ A/D コンバータをシングルモードで動作させ、1.45 V~1.85 V*の入力電圧をゲイン 8 倍で A/D 変換します。変換結果は、内蔵 RAM へ格納します。

【注】 * AVrefT = 3.3 V の場合、最大 1.375 V~1.925 V の範囲まで入力可能

- (1) 図 1 に、シングルモードによる $\Delta\Sigma$ A/D 変換接続例を示します。
- (2) シングルモードによる 1 チャンネル 1 回の A/D 変換動作を行います。
- (3) ANDS0 端子の入力電圧は、1.45 V~1.85 V の範囲で変化するものとします。 $\Delta\Sigma$ A/D 変換のゲインは 8 倍に設定し、DC 成分のオフセットキャンセルは入力電圧の中心値である 1.65 V に設定します。
- (4) A/D 変換は、外部トリガにより起動します。
- (5) ANDSTRG 端子に立ち下がりエッジが入力されると、A/D 変換結果が DSADDR0 レジスタに格納され、そのレジスタ値を内蔵 RAM に転送します。チャンネル 0 の ANDS0 端子の入力電圧は、A/D 変換した結果をオフセットキャンセル電圧を基準とした符号付き 2 の補数として、DSADDR0 レジスタに格納されます。

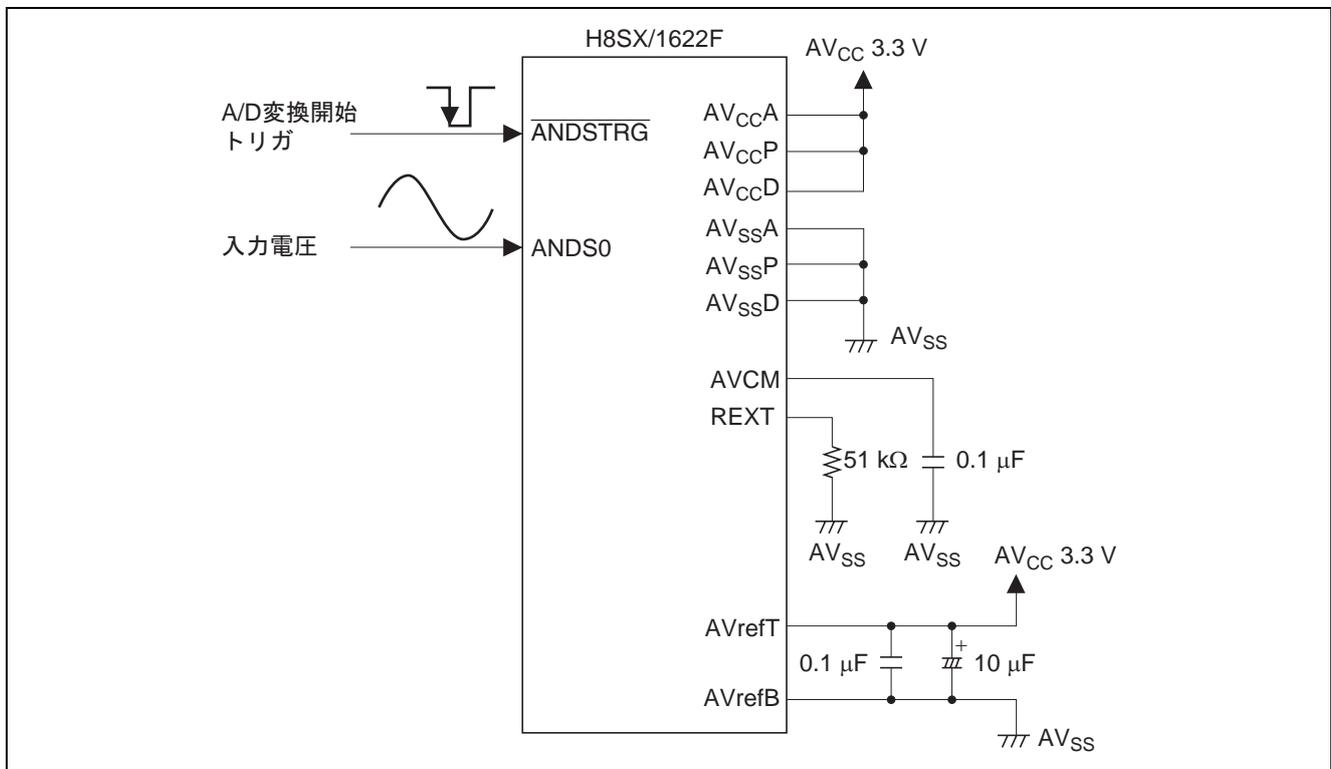


図 1 シングルモードによる $\Delta\Sigma$ A/D 変換接続例

2. 適用条件

表 1 適用条件

項目	内容
動作周波数	EXTAL 入力クロック : 16 MHz システムクロック ($I\phi$) : 32 MHz (入力クロックの 2 通倍) 周辺モジュールクロック ($P\phi$) : 32 MHz (入力クロックの 2 通倍) 外部バスクロック ($B\phi$) : 32 MHz (入力クロックの 2 通倍) $\Delta\Sigma$ 専用クロック ($A\phi$) : 25.6 MHz (入力クロックの 8/5 通倍)
動作モード	モード 7 (シングルチップモード) モード端子設定: MD2 = 1, MD1 = 1, MD0 = 1

3. 動作説明

シングルモードによる $\Delta\Sigma$ A/D 変換動作の動作説明を図 2 に示します。表 2 は、図 2 (1)~(4) の詳細を説明しています。図 2 と表 2 をあわせて参照してください。

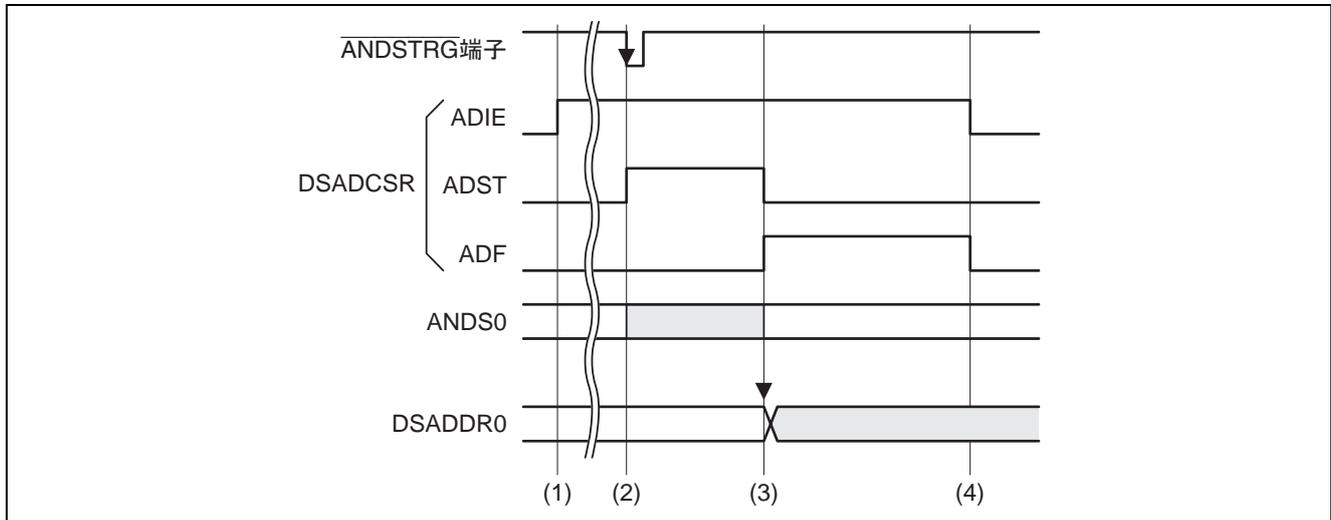


図 2 シングルモードによる $\Delta\Sigma$ A/D 変換動作

表 2 処理内容

	ハードウェア処理	ソフトウェア処理
(1)	パワーオンリセット	初期設定 (a) ANDSTRG 端子トリガによる $\Delta\Sigma$ A/D 変換開始を許可 (b) $\Delta\Sigma$ A/D 変換のゲインを 8 倍に設定。 (c) その他の設定については、 「4. ソフトウェア説明」参照。
(2)	A/D 変換開始 (a) ANDSTRG 端子のトリガ入力発生 (b) DSADCSR の ADST ビット = 1 チャンネル 0 (ANDS0 端子) の A/D 変換開始	処理なし
(3)	A/D 変換終了 (a) A/D 変換結果データが DSADDR0 に転送される (b) DSADCSR の ADF ビットが 1 にセット A/D エンドフラグセット	処理なし
(4)	処理なし	DSADI 割り込み要求 (a) DSADCSR の ADF = 0 A/D エンドフラグクリア (b) DSADDR0 の値を内蔵 RAM へ格納 (c) DSADCSR の TRGS1, 0 を B'00 として、 外部トリガによる A/D 変換開始禁止に設定 (d) DSADCSR の ADIE を 0 にクリア

【記号説明】

DSADCSR: $\Delta\Sigma$ A/D コントロール/ステータスレジスタ

DSADDR0: $\Delta\Sigma$ A/D データレジスタ 0

4. ソフトウェア説明

4.1 動作環境

表 3 動作環境

項目	内容
開発ツール	High-performance Embedded Workshop Ver4.03.00
C/C++コンパイラ	ルネサス テクノロジ製 H8S, H8/300 SERIES C/C++ Compiler Ver6.02.00 オプション設定: -cpu = h8sxa: 24: md, -code = machinecode, -optimize = 1, -regparam = 3 -speed = (register,shift,struct,expression)
最適化リンカージェネディタ	ルネサス テクノロジ製 Optimizing Linkage Editor Ver.9.03.00 オプション設定: なし

表 4 セクション設定

アドレス	セクション名	説明
H'001000	P	プログラム領域
H'FF2000	ADCbuf	未初期化データ領域 (内蔵 RAM 領域)

表 5 割り込み例外処理ベクタテーブル

例外処理要因	ベクタ番号	ベクタテーブルアドレス	割り込み先関数
リセット	0	H'000000	init
$\Delta\Sigma$ A/D	DSADI	224	H'000380 dsadi_int

4.2 関数一覧

本例の関数を表 6 に示します。本例の階層構造を図 3 に示します。

表 6 関数一覧

関数名	機能
init	初期化ルーチン モジュールストップ解除, クロック設定, main 関数のコールを実施します。
main	メインルーチン チャンネル 0 の $\Delta\Sigma$ A/D 変換を許可し, $\overline{\text{ANDSTRG}}$ 端子のトリガ信号により A/D 変換開始に設定します。
dsadi_int	$\Delta\Sigma$ A/D 割り込み処理 DSADI ($\Delta\Sigma$ A/D 変換終了) 割り込み処理。A/D 変換結果を内蔵 RAM へ格納し, A/D 変換終了フラグのクリアおよび, A/D 変換割り込みの禁止処理を行います。

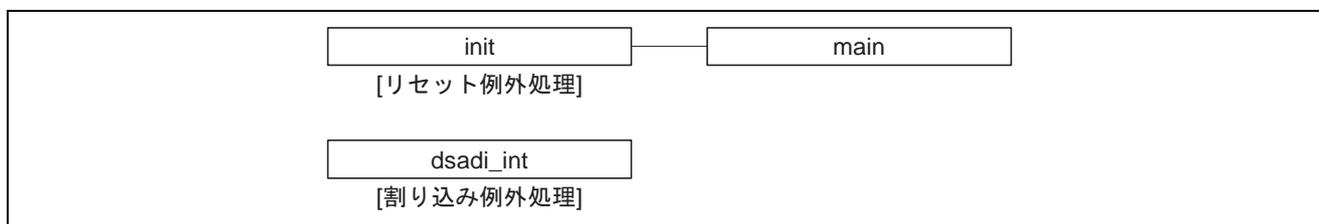


図 3 階層構造

4.3 使用 RAM

表 7 使用 RAM

型	変数名	内容	使用関数
unsigned short	ADCbuf	A/D 変換結果 (DSADDR0) を格納するための内蔵 RAM 領域 (2 バイト)	main, dsadi_int

4.4 関数説明

4.4.1 init 関数

(1) 機能概要

初期化ルーチン。モジュールストップ解除，クロック設定，main 関数のコールを実施します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本例で使用する内部レジスタを以下に示します。なお，設定値は本例において使用している値であり，初期値とは異なります。

● モードコントロールレジスタ (MDCR) ビット数: 16 アドレス: H'FFFDC0

ビット	ビット名	設定値	R/W	機能
11	MDS3	—*	R	モードセレクト 3~0 モード端子 (MD2~MD0) により設定された動作モードに対応した値を示します (表 8 参照)。MDCR をリードすると，MD2~MD0 端子の入力レベルがこれらのビットにラッチされます。このラッチはリセットで解除されます。
10	MDS2	—*	R	
9	MDS1	—*	R	
8	MDS0	—*	R	

【注】 * MD3~MD0 端子の設定により決定されます。

表 8 MDS3~MDS0 ビットの値

MCU 動作モード	モード端子			MDCR			
	MD2	MD1	MD0	MDS3	MDS2	MDS1	MDS0
1	0	0	1	1	1	0	1
2	0	1	0	1	1	0	0
4	1	0	0	0	0	1	0
5	1	0	1	0	0	0	1
6	1	1	0	0	1	0	1
7	1	1	1	0	1	0	0

● システムクロックコントロールレジスタ (SCKCR) ビット数: 16 アドレス: H'FFFDC4

ビット	ビット名	設定値	R/W	機能
10	ICK2	0	R/W	システムクロック (I ϕ) セレクト CPU, DMAC, DTC モジュールとシステムクロックの周波数を選択します。 001: 入力クロック $\times 2$
9	ICK1	0	R/W	
8	ICK0	1	R/W	
6	PCK2	0	R/W	周辺モジュールクロック (P ϕ) セレクト 周辺モジュールクロックの周波数を選択します。 001: 入力クロック $\times 2$
5	PCK1	0	R/W	
4	PCK0	1	R/W	
2	BCK2	0	R/W	外部バスクロック (B ϕ) セレクト 外部バスクロックの周波数を選択します。 001: 入力クロック $\times 2$
1	BCK1	0	R/W	
0	BCK0	1	R/W	

- MSTPCRA, B, C はモジュールストップ状態の制御を行います。1 のとき対応するモジュールはモジュールストップ状態になり、クリアするとモジュールストップ状態は解除されます。
- モジュールストップコントロールレジスタ A (MSTPCRA) ビット数: 16 アドレス: H'FFFDC8

ビット	ビット名	設定値	R/W	対象モジュール
15	ACSE	0	R/W	全モジュールクロックストップモードイネーブル MSTPCR で制御されるすべてのモジュールがモジュールストップ状態に設定された上で、CPU が SLEEP 命令を実行した場合にバスコントローラと I/O ポートも動作をストップして、消費電流を低減する全モジュールクロックストップモードの許可または禁止を設定します。 0: 全モジュールクロックストップモード禁止 1: 全モジュールクロックストップモード許可
13	MSTPA13	1	R/W	DMA コントローラ (DMAC)
12	MSTPA12	1	R/W	データトランスファコントローラ (DTC)
11	MSTPA11	1	R/W	8 ビットタイマ (TMR_7, TMR_6)
10	MSTPA10	1	R/W	8 ビットタイマ (TMR_5, TMR_4)
9	MSTPA9	1	R/W	8 ビットタイマ (TMR_3, TMR_2)
8	MSTPA8	1	R/W	8 ビットタイマ (TMR_1, TMR_0)
5	MSTPA5	1	R/W	D/A コンバータ (チャンネル 1, 0)
0	MSTPA0	1	R/W	16 ビットタイマパルスユニット (TPU チャンネル 5~0)

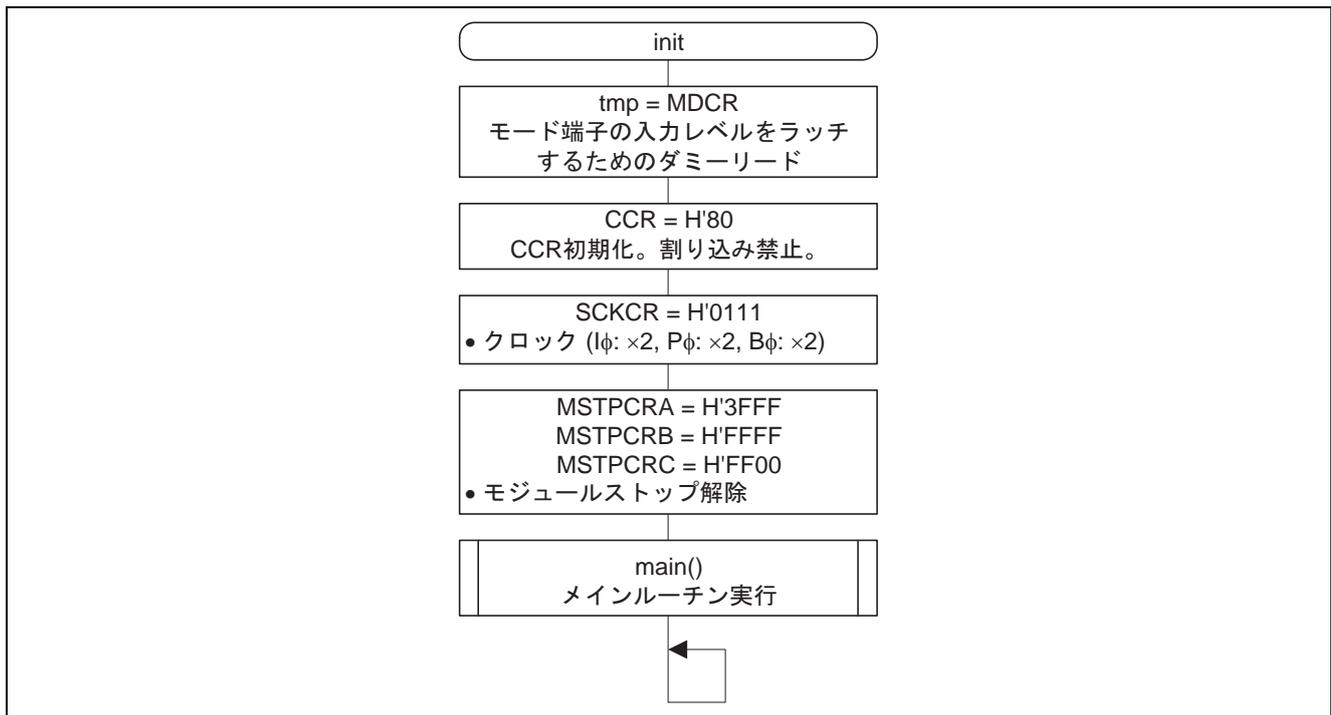
- モジュールストップコントロールレジスタ B (MSTPCRB) ビット数: 16 アドレス: H'FFFDCA

ビット	ビット名	設定値	R/W	対象モジュール
15	MSTPB15	1	R/W	プログラマブルパルスジェネレータ (PPG)
12	MSTPB12	1	R/W	シリアルコミュニケーションインタフェース_4 (SCI_4)
11	MSTPB11	1	R/W	シリアルコミュニケーションインタフェース_3 (SCI_3)
10	MSTPB10	1	R/W	シリアルコミュニケーションインタフェース_2 (SCI_2)
9	MSTPB9	1	R/W	シリアルコミュニケーションインタフェース_1 (SCI_1)
8	MSTPB8	1	R/W	シリアルコミュニケーションインタフェース_0 (SCI_0)
7	MSTPB7	1	R/W	I ² C バスインタフェース_1 (I ² C_1)
6	MSTPB6	1	R/W	I ² C バスインタフェース_0 (I ² C_0)
5	MSTPB5	1	R/W	ユーザブ레이크コントローラ (UBC)

- モジュールストップコントロールレジスタ C (MSTPCRC) ビット数: 16 アドレス: H'FFFDC8

ビット	ビット名	設定値	R/W	対象モジュール
14	MSTPC14	1	R/W	$\Delta\Sigma$ A/D コンバータ
13	MSTPC13	1	R/W	A/D コンバータ
5	MSTPC5	0	R/W	内蔵 RAM MSTPC2 常に同じ値を設定してください。
2	MSTPC2	0	R/W	内蔵 RAM_2 (H'FF6000~H'FF7FFF) MSTPC5 と常に同じ値を設定してください。
1	MSTPC1	0	R/W	内蔵 RAM_1, 0 (H'FF8000~H'FFBFFF)
0	MSTPC0	0		MSTPC1 と MSTPC0 は常に同じ値を設定してください。

(5) フローチャート



4.4.2 main 関数

(1) 機能概要

メインルーチン。チャンネル0の $\Delta\Sigma$ A/D変換を許可し、 $\overline{\text{ANDSTRG}}$ 端子のトリガ信号によりA/D変換開始に設定します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本例で使用する内部レジスタを以下に示します。なお、設定値は本例において使用している値であり、初期値とは異なります。

- $\Delta\Sigma$ A/D コントロール/ステータスレジスタ (DSADCSR) ビット数: 16 アドレス: H'FFEC18

ビット	ビット名	設定値	R/W	機能
15	ADF	0	R/(W)* ¹	A/D エンドフラグ A/D 変換の終了を示すステータスフラグです。 [セット条件] <ul style="list-style-type: none"> • 選択されたすべてのチャンネルの A/D 変換が終了したとき [クリア条件] <ul style="list-style-type: none"> • 1 の状態をリードした後、0 をライトしたとき (割り込みを使用し CPU によってクリアする場合、0 ライト後に必ずフラグをリードしてください。) • DSADI 割り込みにより DMAC が起動されデータ転送をしたとき
14	ADIE	1	R/W	A/D インタラプトイネーブル 1 にセットすると ADF による DSADI 割り込みがイネーブルになります。
13	ADST	0	R/W	A/D スタート A/D 変換の開始/停止を制御します。 0 にクリアすると A/D 変換を停止し、待機状態になります。1 にセットすると A/D 変換を開始します。シングルモードでは選択したチャンネルの A/D 変換が終了すると自動的にクリアされます。スキャンモードでは自動的にクリアされないため、ソフトウェアによりクリアする必要があります。 [セット条件] <ul style="list-style-type: none"> • ソフトウェアにより ADST = 1 ライトしたとき • トリガ信号による A/D 変換開始が有効 (TRGS1, TRGS0 ≠ B'00) の状態に対応する A/D 変換開始信号が入力されたとき [クリア条件] <ul style="list-style-type: none"> • ソフトウェアにより ADST = 0 ライトしたとき • SCANE = 0 で、選択されたすべてのチャンネルの A/D 変換が終了したとき
11	SCANE	0	R/W	スキャンモードイネーブル A/D 変換の動作モードを選択します。 0: シングルモード 1: スキャンモード

【注】 *1 フラグをクリアするための 0 ライトのみ可能です。

• $\Delta\Sigma$ A/D コントロール/ステータスレジスタ (DSADCSR) ビット数: 16 アドレス: H'FFEC18 (つづき)

ビット	ビット名	設定値	R/W	機能
9	TRGS1	1	R/W	タイマトリガセレクト 1, 0 トリガ信号による A/D 変換開始をイネーブルにします。 00: 外部トリガによる A/D 変換開始を禁止 01: TPU からの変換トリガによる A/D 変換開始を許可 10: TMR からの変換トリガによる A/D 変換開始を許可 11: $\overline{\text{ANDSTRG}}$ による A/D 変換開始を許可* ²
8	TRGS0	1	R/W	
5	CH5	0	R/W	A/D 変換チャンネル選択
4	CH4	0	R/W	A/D 変換を行うアナログ入力チャンネルを選択します。各ビットは独立しており任意に設定することができます。
3	CH3	0	R/W	
2	CH2	0	R/W	0: チャンネル n は非選択
1	CH1	0	R/W	1: チャンネル n を A/D 変換チャンネルに選択
0	CH0	1	R/W	(n = 5~0)

【注】 *2 $\overline{\text{ANDSTRG}}$ による A/D 変換開始に設定する場合は、該当する端子の DDR ビットを 0 に、ICR ビットを 1 に設定してください。

 • $\Delta\Sigma$ A/D コントロールレジスタ (DSADCR) ビット数: 16 アドレス: H'FFEC1A

ビット	ビット名	設定値	R/W	機能
15	CKS	0	R/W	クロックセレクト A/D 変換の時間の設定を行います。 0: 286 ステート変換 1: 設定禁止
13	GAIN1	1	R/W	GAIN セレクト アナログ入力信号を制御する GAIN の設定を行います。 00: $\times 1\text{Amp}$ 01: $\times 2\text{Amp}$ 10: $\times 4\text{Amp}$ 11: $\times 8\text{Amp}$
12	GAIN0	1	R/W	
7	DSE	1	R/W	$\Delta\Sigma$ 変調器制御 $\Delta\Sigma$ 変調器の動作/停止を設定します。 0: $\Delta\Sigma$ 変調器は停止 ($A\phi/8$ クロック停止) 1: $\Delta\Sigma$ 変調器は動作 ($A\phi/8$ クロック動作)

- $\Delta\Sigma$ A/D モードレジスタ (DSADMR) ビット数: 8 アドレス: H'FFEC24

このレジスタを書き換える際は、 $\Delta\Sigma$ A/D コンバータのモジュールストップビットを 1 に設定して、 $\Delta\Sigma$ A/D コンバータが停止している状態で書き換えを行なってください。

ビット	ビット名	設定値	R/W	機能
7	BIASE	1	R/W	バイアス回路制御 バイアス回路の動作/停止を設定します。 0: バイアス回路は停止 1: バイアス回路は動作
2	ACK2	0	R/W	$\Delta\Sigma$ A/D コンバータ分周クロックセレクト $\Delta\Sigma$ A/D クロック (A ϕ) の周波数を選択します。入力クロックに対する倍率を示しています。A ϕ \approx 25 MHz になるように設定してください。 000: (入力クロック \times 8) / 6 001: (入力クロック \times 8) / 5 010: (入力クロック \times 8) / 4 011: (入力クロック \times 8) / 3 1xx: 設定禁止
1	ACK1	0	R/W	
0	ACK0	1	R/W	

- $\Delta\Sigma$ A/D オフセットキャンセル DAC 入力 0 (DSADOF0) ビット数: 16 アドレス: H'FFEC10

機能: アナログ入力チャンネル 0 のオフセットキャンセル DAC 入力値を設定します。オフセットキャンセルとはアナログ入力チャンネル 0 に入力される DC 成分をキャンセルするためのもので、内蔵 AMP のオフセットをキャンセルするものではありません。

DSADOF の設定を変更する場合は、ADST ビットが 0 にクリアされた状態で行なってください。

設定値: H'0200

- ポート 1 データディレクションレジスタ (P1DDR) ビット数: 8 アドレス: H'FFFB80

ビット	ビット名	設定値	R/W	機能
7	P17DDR	0	R/W	0: P17 端子を入力端子に設定 1: P17 端子を出力端子に設定

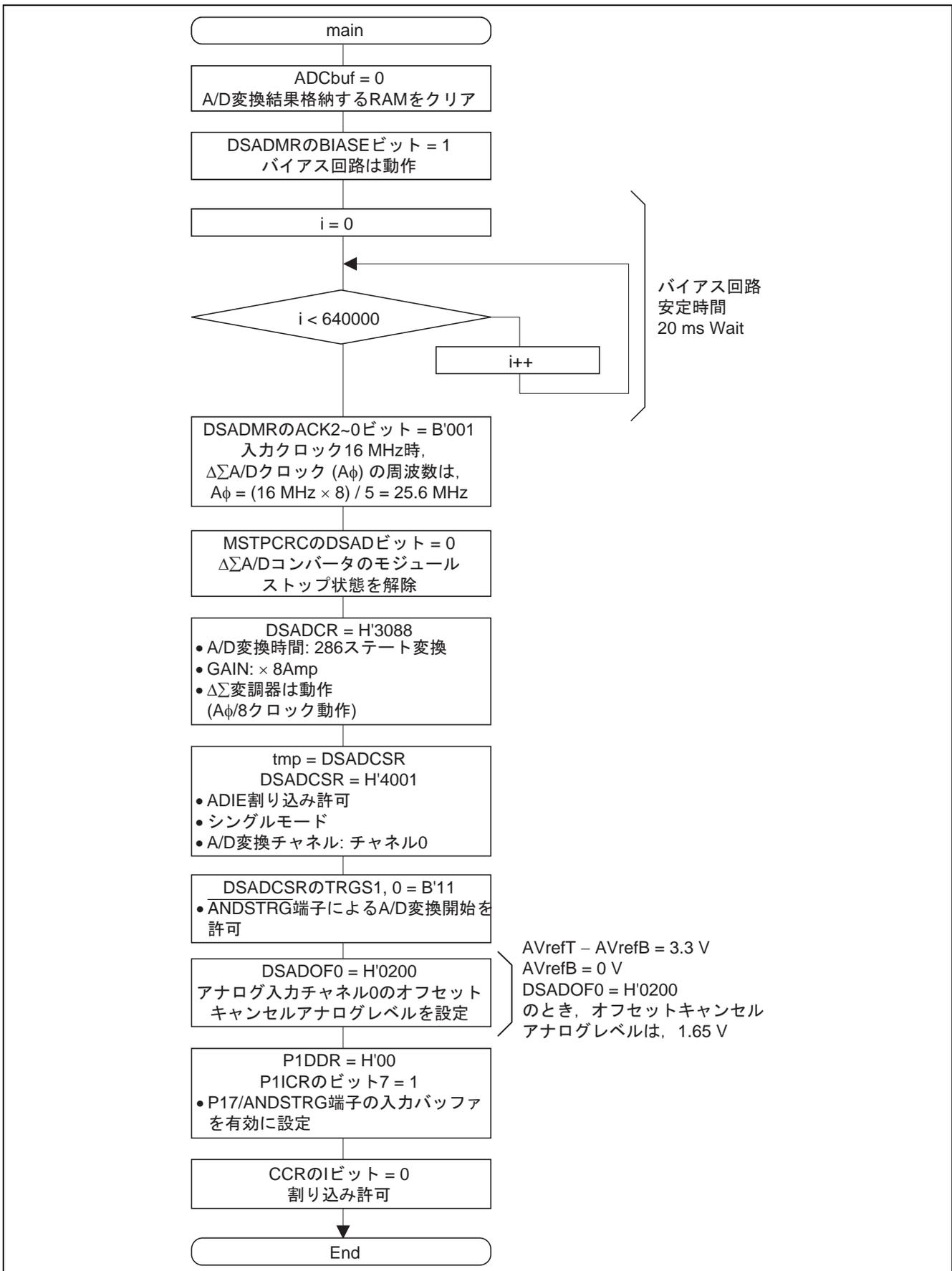
- ポート 1 入力バッファコントロールレジスタ (P1ICR) ビット数: 8 アドレス: H'FFFB90

ビット	ビット名	設定値	R/W	機能
7	P17ICR	1	R/W	0: P17 端子の入力バッファ無効。入力信号は、High レベルに固定される。 1: P17 端子の入力バッファ有効。周辺モジュール側に端子状態が反映される。

- モジュールストップコントロールレジスタ C (MSTPCRC) ビット数: 16 アドレス: H'FFFDCC

ビット	ビット名	設定値	R/W	機能
14	MSTPC14	0	R/W	0: $\Delta\Sigma$ A/D コンバータのモジュールストップ状態は解除 1: $\Delta\Sigma$ A/D コンバータはモジュールストップ状態

(5) フローチャート



4.4.3 dsadi_int 関数

(1) 機能概要

DSADI ($\Delta\Sigma$ A/D 変換終了) 割り込み処理。A/D 変換結果を内蔵 RAM へ格納し、A/D 変換終了フラグのクリアおよび、A/D 変換割り込みの禁止処理を行います。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部レジスタ説明

本例で使用する内部レジスタを以下に示します。なお、設定値は本例において使用している値であり、初期値とは異なります。

- $\Delta\Sigma$ A/D コントロール/ステータスレジスタ (DSADCSR) ビット数: 8 アドレス: H'FFEC18

ビット	ビット名	設定値	R/W	対象モジュール
15	ADF	0	R/(W)* ¹	A/D エンドフラグ A/D 変換の終了を示すステータスフラグです。 [セット条件] • 選択されたすべてのチャンネルの A/D 変換が終了したとき [クリア条件] • 1 の状態をリードした後、0 をライトしたとき • DSADI 割り込みにより DMAC が起動されデータ転送をしたとき
9 8	TRGS1 TRGS0	0 0	R/W R/W	タイマトリガセレクト 1, 0 トリガ信号による A/D 変換開始をイネーブルにします。 00: 外部トリガによる A/D 変換開始を禁止 01: TPU からの変換トリガによる A/D 変換開始を許可 10: TMR からの変換トリガによる A/D 変換開始を許可 11: $\overline{\text{ANDSTRG}}$ による A/D 変換開始を許可* ²

【注】 *1 フラグをクリアするための 0 ライトのみ可能です。

*2 $\overline{\text{ANDSTRG}}$ による A/D 変換開始に設定する場合は、該当する端子の DDR ビットを 0 に、ICR ビットを 1 に設定してください。

- $\Delta\Sigma$ A/D データレジスタ 0 (DSADDR0) ビット数: 16 アドレス: H'FFEC00

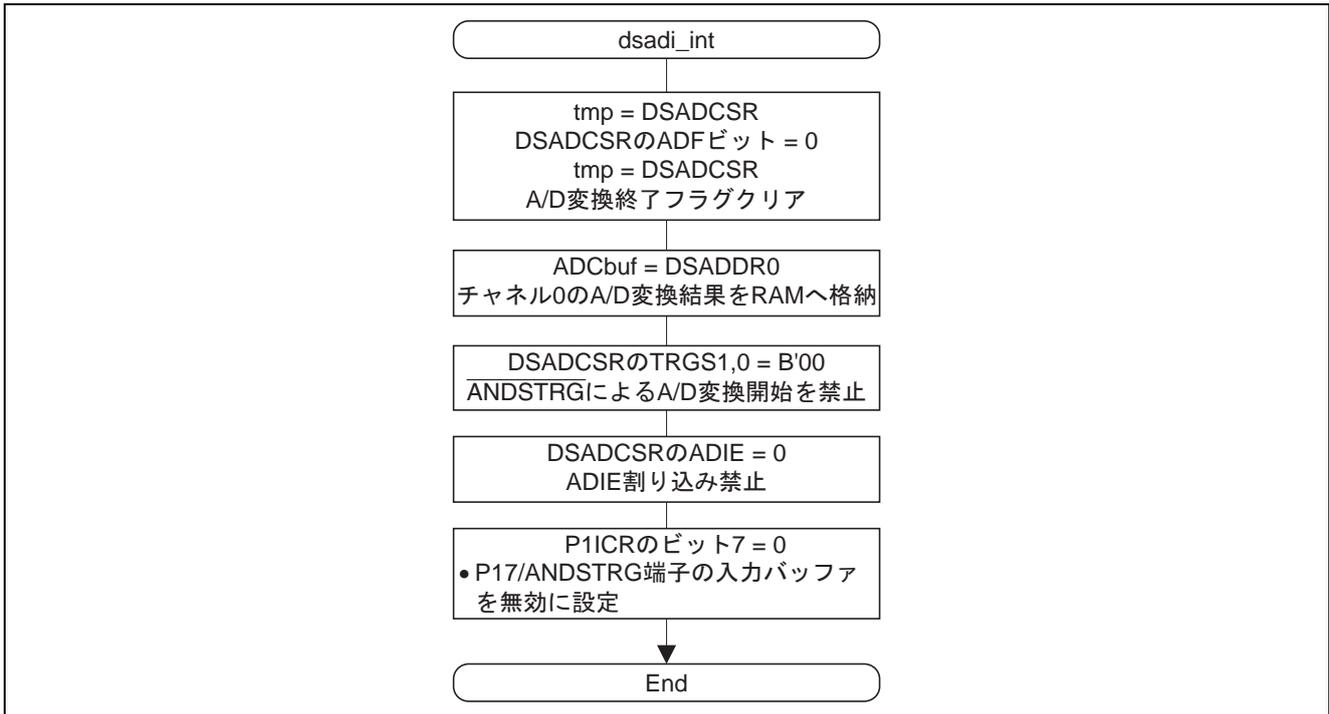
機能: A/D 変換された結果を格納するための 16 ビットのリード専用レジスタです。アナログ入力チャンネルごとにレジスタがあり、各アナログ入力チャンネルの A/D 変換が終了すると、対応するチャンネルのレジスタに格納されます。格納されたデータは次の A/D 変換が終了して新しい結果を格納するまで値を保持します。レジスタへのアクセスは常にリード可能です。ライトは無効です。初期値は H'0000 で、ハードウェアスタンバイ、リセット状態、ディープソフトウェアスタンバイ、ソフトウェアスタンバイ、モジュールストップモード時に初期化されます。
A/D 変換された結果データはビット 15 からビット 0 に格納されます。格納されるデータは、符号付き (2 の補数) 2 進数になります。ビット 15 が MSB、ビット 0 が LSB となります。

設定値: 不定

- ポート 1 入力バッファコントロールレジスタ (P1ICR) ビット数: 8 アドレス: H'FFFB90

ビット	ビット名	設定値	R/W	対象モジュール
7	P17ICR	0	R/W	0: P17 端子の入力バッファ無効。入力信号は、High レベルに固定される。 1: P17 端子の入力バッファ有効。周辺モジュール側に端子状態が反映される。

(5) フローチャート



5. 参考ドキュメント

- ハードウェアマニュアル
H8SX/1622 グループハードウェアマニュアル
(最新版をルネサス テクノロジホームページから入手してください。)
- テクニカルニュース/テクニカルアップデート
(最新の情報をルネサス テクノロジホームページから入手してください。)

6. 注意事項

デバイスの端子を周辺モジュールの入力端子として使用する場合は、入力バッファコントロールレジスタ (PnICR) の対応するビットを 1 にセットしてください。

詳細につきましては、ハードウェアマニュアルを参照してください。

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2008.03.21	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりますは、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したものです。万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444