

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300L Super Low Power シリーズ

PWM タイマを使用した DAC

要旨

PWM タイマをローパスフィルタに接続して DAC を実現します。

動作確認デバイス

H8/38024

目次

1. 概要	2
2. PWM タイマアーキテクチャ.....	3
3. 設定例.....	8
4. DAC の理論	10
5. 回路図.....	11
6. 計測例.....	12
7. プログラムの概要.....	14
8. フローチャート	14
9. プログラムリスト.....	15

1. 概要

パルス幅変調 (PWM) とは、信号変調の一方式で、データを総時間に対するオン時間の割合 (デューティサイクルと呼びます) で表します。PWM では、瞬間的な DC 成分はデューティサイクルに直接比例します。主に、振幅の変化するアナログ信号をデジタルにエンコードした信号の制御に用います。

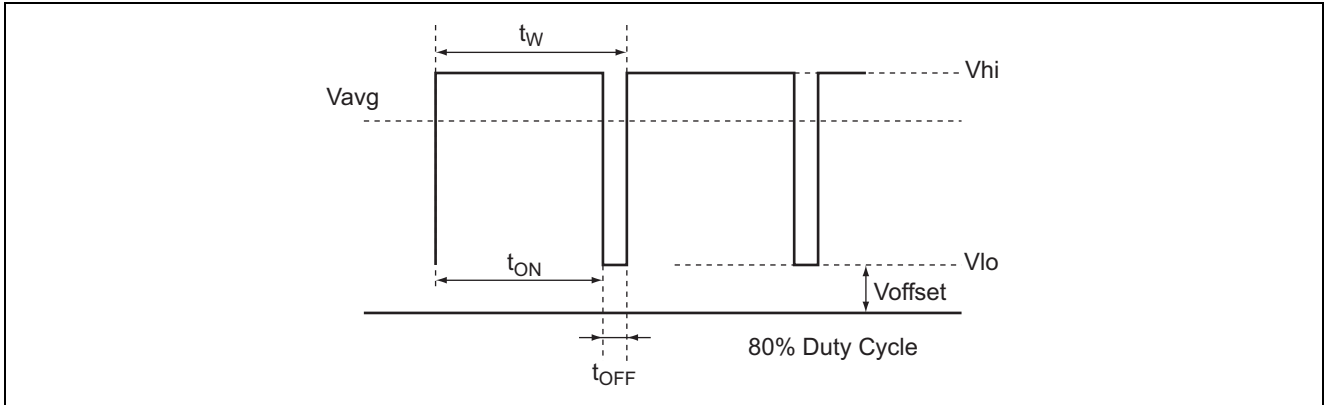


図 1 PWM のデューティサイクルと周波数

時間平均電圧 (V_{avg})、方形波のハイレベルとローレベルの電圧 (V_{hi} と V_{lo})、パーセントで表したデューティサイクル (D) の関係を以下に示します。

$$V_{avg} = (V_{hi} - V_{lo}) \times D + V_{offset} \dots\dots\dots [1]$$

$$\text{ここで、} D = t_{ON} / t_W \text{ または } D = \text{PWDR 値} / 1023 \text{ (10 ビット PWM タイマの場合)} \dots\dots\dots [2]$$

$V_{hi} = 5V$, $V_{lo} = 0V$ (すなわち $V_{offset} = 0$), $D = 80\%$ の場合, $V_{avg} = 4V$ となります。

このほかに、PWM タイマの重要なパラメータとして周波数 (f) があります。周波数は、1 秒あたりのパルス数で表します。

$$f = 1 / t_W \dots\dots\dots [3]$$

$$\text{ここで、} t_W = t_{ON} + t_{OFF} \dots\dots\dots [4]$$

式[2]と[3]から、以下が証明されます。

$$f = D / t_{ON} \dots\dots\dots [5]$$

2. PWM タイマアーキテクチャ

H8/38024 グループマイクロコンピュータは、10 ビットの PWM タイマを 2 つ内蔵しています (PWM1 と PWM2)。10 ビット PWM の特長として、4 種類の変換周期 ($4096/\phi$, $2048/\phi$, $1024/\phi$, $512/\phi$)、リップルの少ないパルス分周方式、省電力のためのモジュールスタンバイモードが挙げられます。

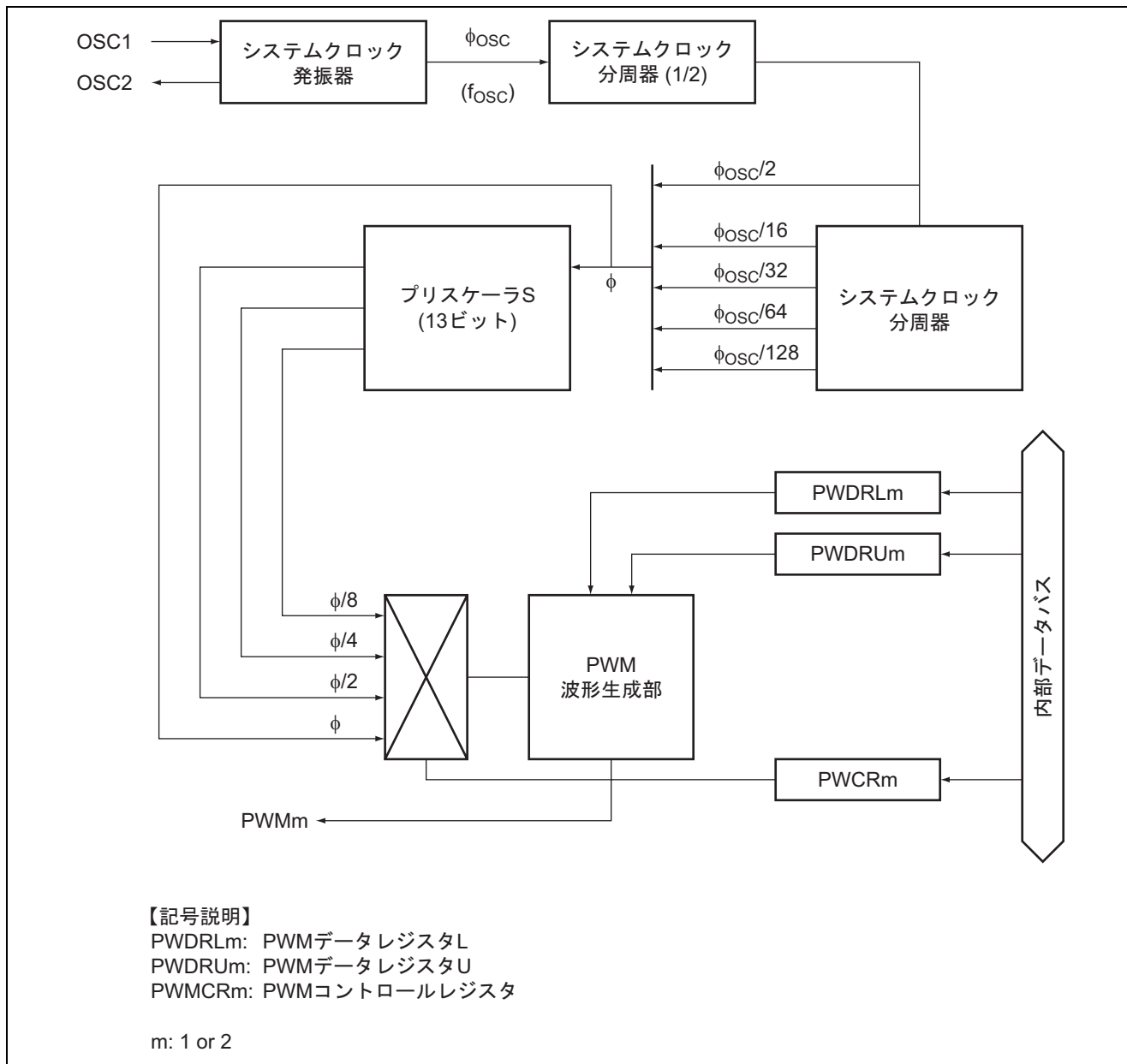


図2 10 ビット PWM タイマのブロック図

2.1 レジスタ構成

表 1 レジスタ構成

レジスタ名	略称	R/W	初期値	アドレス
PWM1 コントロールレジスタ	PWCR1	W	H'FC	H'FFD0
PWM1 データレジスタ U	PWDRU1	W	H'FC	H'FFD1
PWM1 データレジスタ L	PWDRL1	W	H'00	H'FFD2
PWM2 コントロールレジスタ	PWCR2	W	H'FC	H'FFCD
PWM2 データレジスタ U	PWDRU2	W	H'FC	H'FFCE
PWM2 データレジスタ L	PWDRL2	W	H'00	H'FFCF
クロック停止レジスタ 2	CKSTPR2	R/W	H'FF	H'FFFB

2.1.1 ポートモードレジスタ (PMR9)

ビット	7	6	5	4	3	2	1	0
	—	—	—	—	PIOFF	—	PWM ₂	PWM ₁
初期値	1	1	1	1	0	—	0	0
R/W	—	—	—	—	R/W	W	R/W	R/W

PMR9 は 8 ビットのリード/ライト可能なレジスタで、P90 と P91 の端子機能を選択します。

- ビット 3: P92 ~ P90 昇圧回路制御 (PIOFF)
P92 ~ P90 の昇圧回路のオン/オフを制御します。

PIOFF	説明
0	大電流ポートの昇圧回路をオンにします
1	大電流ポートの昇圧回路をオフにします

- ビット 2: 予約ビット
予約ビットです。書き込む値は常に 0 にしてください。
- ビット 1, 0: P9_n/PWM 端子機能選択
P9_n/PWM_{n+1} 端子を P9_n として使用するか PWM_{n+1} として使用するかを選択します。

WKP _{n+1}	説明
0	P9 _n 出力端子とします
1	PWM _{n+1} 出力端子とします

2.1.2 PWM コントロールレジスタ (PWCRm)

ビット	7	6	5	4	3	2	1	0
	—	—	—	—	—	—	PWCRm1	PWCRm0
初期値	1	1	1	1	1	1	0	0
R/W	—	—	—	—	—	—	W	W

PWCRm は 8 ビットのライト専用レジスタで、入力クロックを選択します。リセット時、PWCRm は HFC に初期化されます。

- ビット 7~2: 予約ビット
- ビット 1, 0: クロックセレクト 1 (PWCRm1, PWCRm0)
10 ビット PWM への入力クロックを選択します。ライト専用ビットで、読み出すと常に 1 が出力されま
す。

ビット 1 PWCRm1	ビット 0 PWCRm0	説明
0	0	入力クロックを ϕ ($t\phi^* = 1/\phi$) にします 変換周期は $512/\phi$ 、最小変調幅は $1/2\phi$ となります
0	1	入力クロックを $\phi/2$ ($t\phi^* = 2/\phi$) にします 変換周期は $1024/\phi$ 、最小変調幅は $1/\phi$ となります
1	0	入力クロックを $\phi/4$ ($t\phi^* = 4/\phi$) にします 変換周期は $2048/\phi$ 、最小変調幅は $2/\phi$ となります
1	1	入力クロックを $\phi/8$ ($t\phi^* = 8/\phi$) にします 変換周期は $4096/\phi$ 、最小変調幅は $4/\phi$ となります

【注】 * PWM 入力クロック周期

2.1.3 PWM データレジスタ U, L (PWDRUm, PWDRLm)

PWDRUm

ビット	7	6	5	4	3	2	1	0
	—	—	—	—	—	—	PWDRUm1	PWDRUm0
初期値	1	1	1	1	1	1	0	0
R/W	—	—	—	—	—	—	W	W

PWDRLm

ビット	7	6	5	4	3	2	1	0
	PWDRLm7	PWDRLm6	PWDRLm5	PWDRLm4	PWDRLm3	PWDRLm2	PWDRUm1	PWDRUm0
初期値	0	0	0	0	0	0	0	0
R/W	W	W	W	W	W	W	W	W

PWDRUm と PWDRLm は 10 ビットのライト専用レジスタを構成しています。上位 2 ビットは PWDRUm に、下位 8 ビットは PWDRLm に割り当てられています。PWDRUm および PWDRLm に書き込んだ値が、PWM 波形の 1 周期の総ハイレベル幅となります。

PWDRUm と PWDRLm に 10 ビットデータを書き込むと、レジスタの内容が PWM 波形ジェネレータにラッチされ、PWM 波形生成データが更新されます。10 ビットデータは、必ず次の手順で書き込んでください。

1. PWDRLm に下位 8 ビットを書き込む
2. 同一チャネルの PWDRUm に上位 2 ビットを書き込む

PWDRUm および PWDRLm はライト専用レジスタです。読み出すと常に 1 が出力されます。

リセット時、PWDRUm は HFC に初期化されます。

2.1.4 クロック停止レジスタ 2 (CKSTPR2)

ビット	7	6	5	4	3	2	1	0
	—	—	—	PW2CKSTP	AECKSTP	WDCKSTP	PW1CKSTP	LDCKSTP
初期値	1	1	1	1	1	1	1	1
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W

CKSTPR2 は 8 ビットのリード/ライト可能なレジスタで、周辺モジュールのモジュールスタンバイモードを制御します。ここでは、PWM タイマに関連するビットのみを説明します。

- ビット 4, 1: PWM モジュールスタンバイモードコントロール

PWmCKSTP	説明
0	PWm をモジュールスタンバイモードにします
1	PWm のモジュールスタンバイモードを解除します

2.2 基本動作

10 ビット PWM タイマを用いるには、以下の 3 ステップでレジスタを設定してください。

1. 端子の設定: PMR9 の PWM1 または PWM2 ビットを 1 にセットして、P90/PWM1 または P91/PWM2 端子を PWM 出力端子に設定します。
2. 変換周期の選択: PWM コントロールレジスタ (PWCRm) の PWCRm1 および PWCRm0 ビットを設定し、変換周期を選択します。
3. パルス幅の設定: PWDRUm および PWDRLm に出力波形データを設定します。最初に PWDRLm、次に同一チャンネルの PWDRUm の順に書き込んでください。

図3に示すように、1変換周期は4パルスからなります。この周期 (TH) のハイレベル幅の合計は、PWDRUm および PWDRLm に設定したデータに対応する値です。波形は、次の変換周期から更新されます。

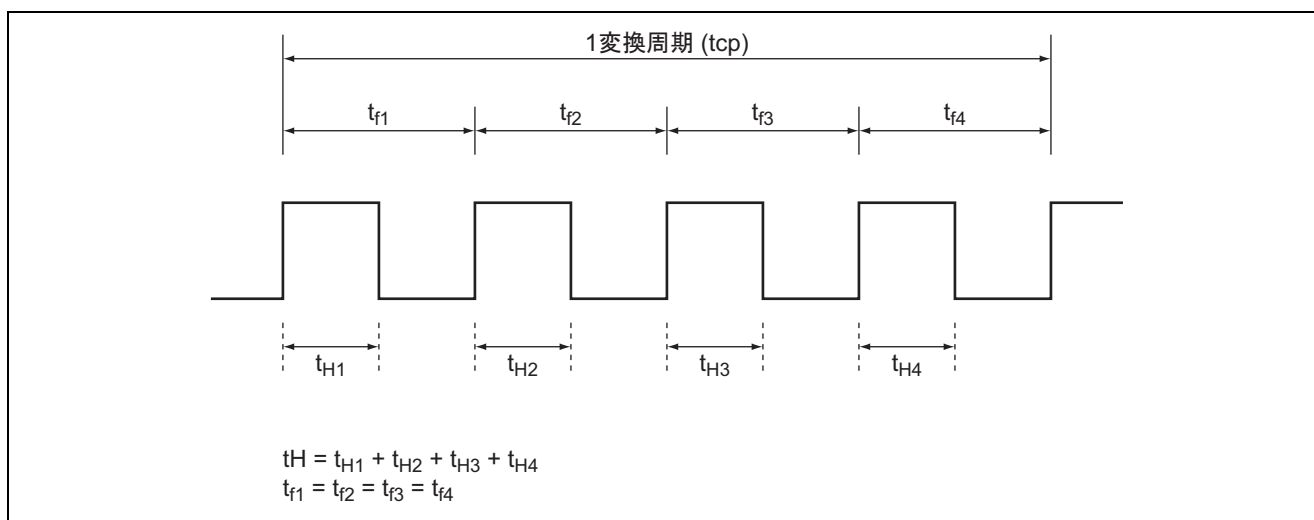


図3 PWM 出力波形

$$TH = (PWDRUm \text{ および } PWDRLm \text{ の設定値} + 4) \times t\phi/2$$

ここで、 $t\phi$ は PWM 入力クロック周期 ($1/\phi, 2/\phi, 4/\phi, 8/\phi$)

3. 設定例

3.1 変換周期 (ステップ 2)

デューティサイクルを 50% と仮定します。

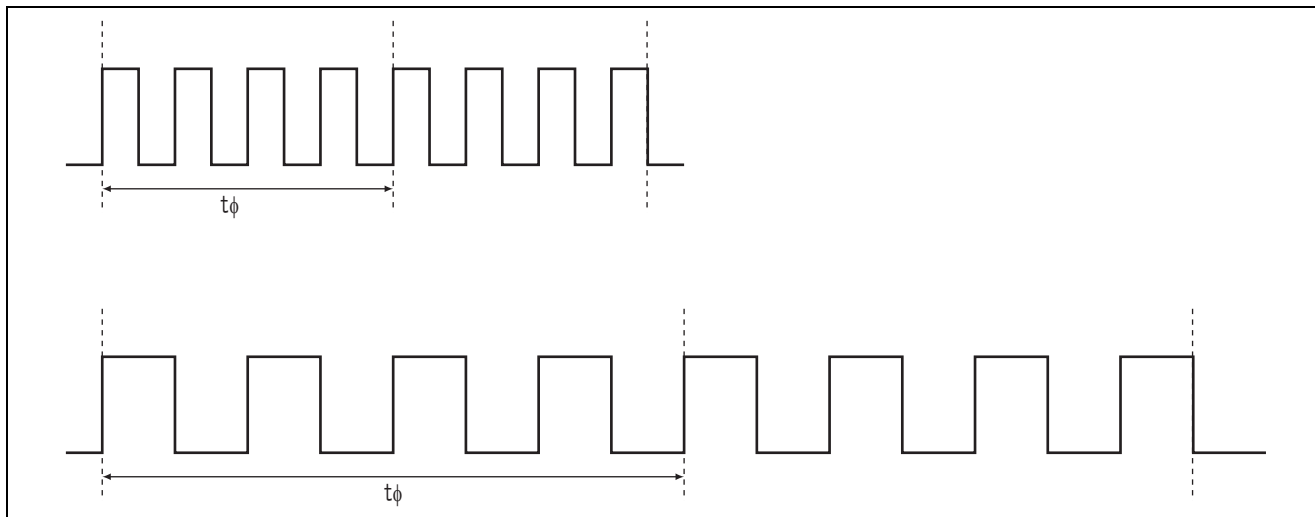


図 4 変換周期

水晶固定周波数入力クロック (ϕ_{OSC}) を元に、システムクロック固定分周器 (1/2)、システムクロック分周器を用い、PWM 入力クロック周期として 4 種類の変換周期 (ϕ , $\phi/2$, $\phi/4$, $\phi/8$) が設定可能です。

システムクロック分周比は 5 種類 ($\phi_{OSC}/2$, $\phi_{OSC}/16$, $\phi_{OSC}/32$, $\phi_{OSC}/64$, $\phi_{OSC}/128$) から選択できるため、合計で $5 \times 4 = 20$ 種類の入力クロックが選択可能です。

例えば、10MHz のメインクロックをベースにすると、有効な 10 種類の PWM 入力クロック (5000, 2500, 1250, 625, 312.5, 156.25, 78.125, 39.0625, 19.53125, 9.765625 kHz) が可能です。表 2 に詳細な値を示します。

表 2 PWM 入力クロックの選択

メインクロック ϕ_{OSC} (MHz)	システムクロック 分周比	プリスケアラ (S) への 入力クロック ϕ (kHz)	PWM 分周比	PWM 入力クロック (kHz)	変換周期 (μ s)
10	2	5000	1	5000	0.2
		5000	2	2500	0.4
		5000	4	1250	0.8
		5000	8	625	1.6
	16	625	1	625	1.6
		625	2	312.5	3.2
		625	4	156.25	6.4
		625	8	78.125	12.8
	32	312.5	1	312.5	3.2
		312.5	2	156.25	6.4
		312.5	4	78.125	12.8
		312.5	8	39.0625	25.6
	64	156.25	1	156.25	6.4
		156.25	2	78.125	12.8
		156.25	4	39.0625	25.6
		156.25	8	19.53125	51.2
	128	78.125	1	78.125	12.8
		78.125	2	39.0625	25.6
		78.125	4	19.53125	51.2
		78.125	8	9.765625	102.4

3.2 デューティサイクル (ステップ 3)

変換周期を固定にして，PWDRUm と PWDRLm を変更した場合，パルス幅が変化します。

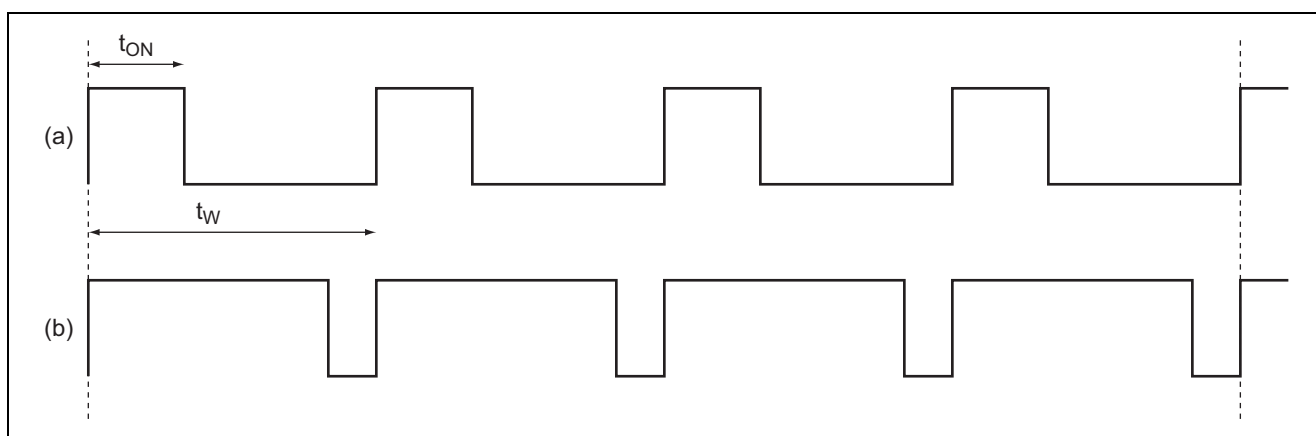


図 5 デューティサイクル

$$\text{デューティサイクル} = t_{ON} / t_W$$

$$\text{デューティサイクル} = 33.33\% \text{ [ケース (a)] または } 83.33\% \text{ [ケース (b)]}$$

4. DAC の理論

アプリケーションによって、変換周期を固定にしてデューティサイクルを変化させたい場合とその逆の場合があります。必要な出力波形を得るためには、両方のパラメータを変化させなくてはならないような、複雑なケースもあります。

PWM タイマを使用し DAC を構成する場合に重要なことは、ローパスフィルタを通したあとで、リップル（直流電圧において波を打つ割合）が妥当な範囲におさまる DC 電圧を生成することです。PWM 波形により、ハイレベル出力時にコンデンサに充電し、ローレベル出力時に放電します。

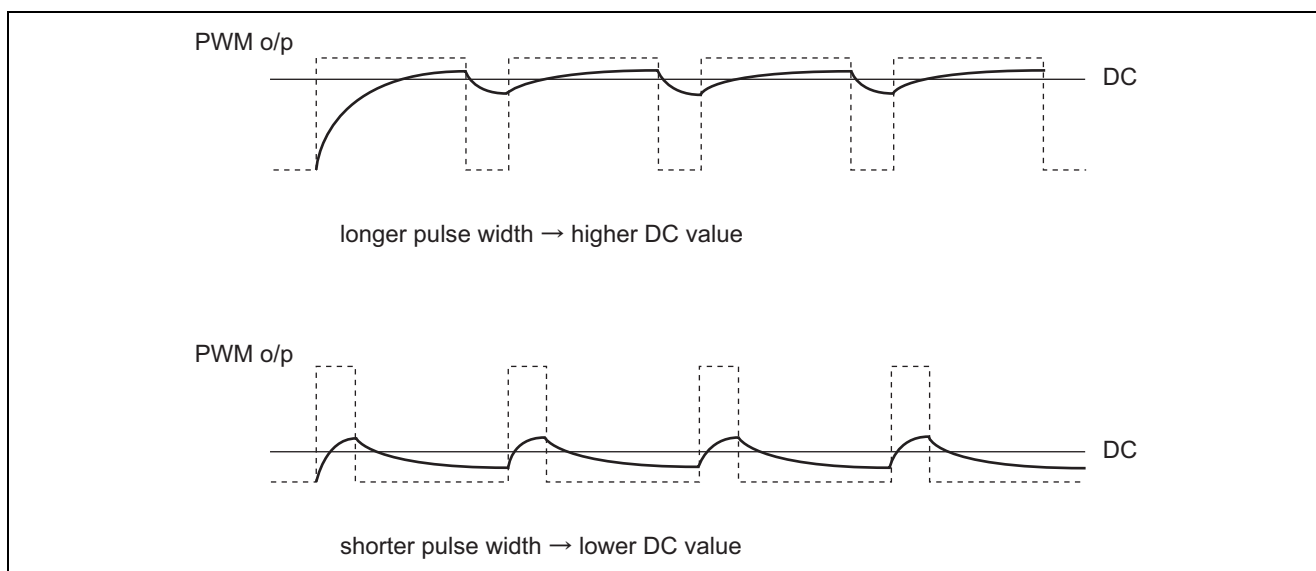


図 6 PWM 波形から DC 電圧への変換

説明を単純にするため、変換周期（ステップ 2）は 512/φに固定し、デューティサイクル（ステップ 3）を変化させて DAC 機能を実現しています。

5. 回路図

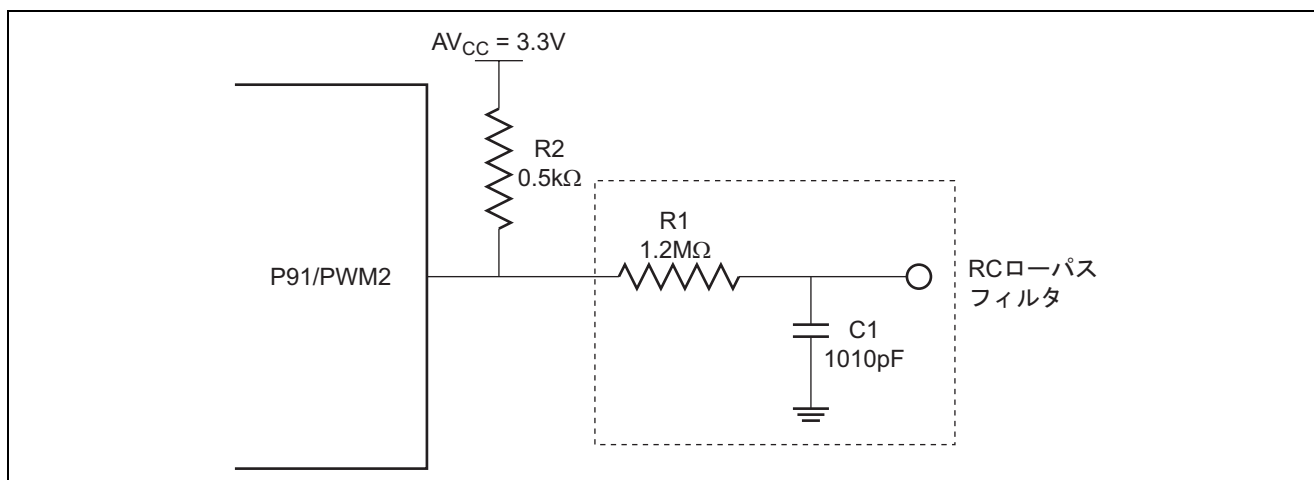


図7 DAC用ローパスRC回路

DACを実現するために、PWM2 出力をプルアップ抵抗とRCローパスフィルタに接続します。負荷により多くの電流を流せるようにプルアップ抵抗 R2 を選びます。抵抗 R1 の値を調整して、負荷影響を除いてください。出力波形を計測し、3dB カットオフ周波数を記録します。これにより、容量 C1 を以下の式で求めます。

$$f = \frac{1}{2\pi RC} \rightarrow C = \frac{1}{2\pi f C}$$

この例では、R1 = 1.2MΩ, C1 = 1010pF とします。

$$f = \frac{1}{2\pi \times 1.2M \times 1010p} = 131.32\text{Hz}$$

R, C の選択と変換周期には相関関係があります。変換周期が短かすぎたり、コンデンサ容量が大きすぎると、素子の定数を決定できない場合があります。

PWDR は 10 ビットのカウンタで ($2^{10} = 1023$)、0 (最小値) は 0V (GND) に、1023 (最大値) は 3.3V (VCC) に対応します。特定の電圧 V_x を得るには、以下のようになります。

$$V_x = V_{CC} \times \frac{\text{PWDR}_{vx}}{\text{PWDR}_{\text{max}}}$$

オフセット電圧は R1 および R2 の値で決まることに注意してください。抵抗値が低いと、R1 と C1 に流れるリーク電流が増加します。R1 値が高いと、オフセット電圧が高くなります。カットオフ周波数を変えずに、電流値、ひいてはオフセット電圧を抑えるには、R2 値を変えるほうがより良い方法です。

接続する回路により、R1, R2, C1 の値は異なります。例えば、低インピーダンスのスピーカを駆動する場合、R1 と R2 の値が低いほうがインピーダンスマッチングします。C1 の値は、必要な周波数バンド幅とノイズの条件により決まります。

6. 計測例

基本的なテスト環境 / 条件は以下のとおりです。

1. ALE300L エミュレータ
2. $V_{CC} = AV_{CC} = 3.3V$
3. $R1 = 1.2M\Omega, R2 = 0.5k\Omega, C1 = 1010pF$
[許容誤差は R1 および R2 が 5%, C1 が 50V]
4. 負荷なし
5. $V_{offset} = 375mV$

クロック周波数 $\phi = 5MHz$

クロック選択: $PWCRm1 = 1$ および $PWCRm0 = 1$

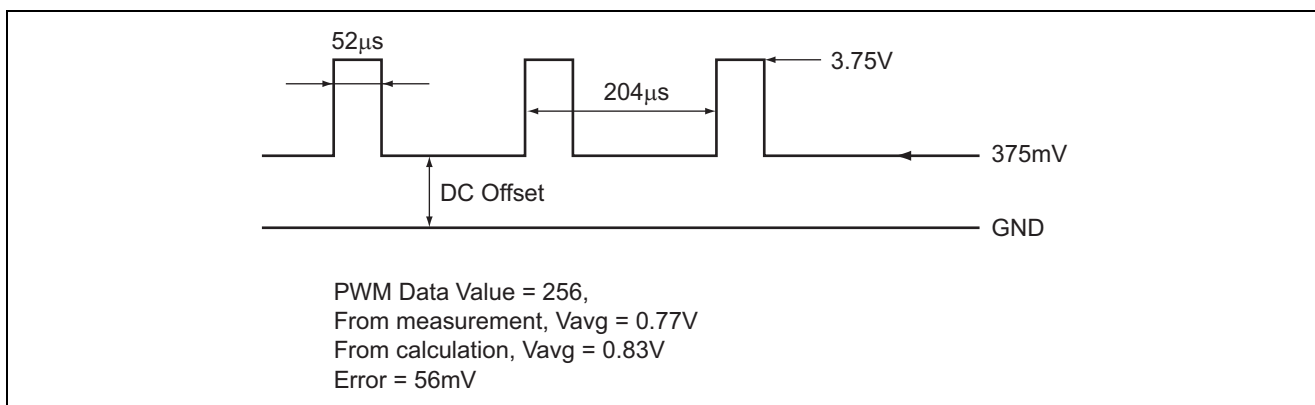


図 8 PWM データ値 H'100 の場合の計測例

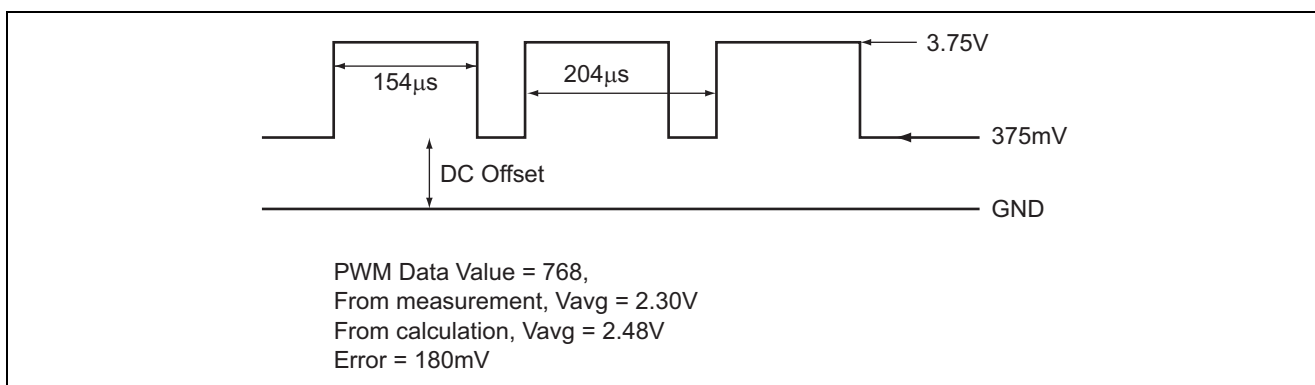


図 9 PWM データ値 H'300 の場合の計測例

表 3 から，最大変換誤差は 5～10% であることがわかります。

表 3 電圧の計算値と計測値の比較

PWM 値	電圧の計算値 (V)	電圧の計測値 (V)	誤差 (mV) (%)
0	0V	31mV	-31
50	161mV	169mV	-8
100	323mV	323mV	0 (0%)
150	484mV	460mV	24 (5%)
200	645mV	602mV	43 (6.6%)
250	807	745mV	62 (7.7%)
300	968	895mV	73 (7.5%)
350	1.13	1.03	100 (8.8%)
400	1.29	1.18	110 (8.5%)
450	1.45	1.34	112 (7.7%)
500	1.61	1.47	143 (8.9%)
550	1.77	1.62	150 (8.5%)
600	1.94	1.75	185 (9.5%)
650	2.10	1.90	196 (9.3%)
700	2.26	2.04	220 (9.7%)
750	2.42	2.18	239 (9.9%)
800	2.58	2.33	250 (9.7%)
850	2.74	2.47	272 (9.9%)
900	2.90	2.62	283 (9.8%)
950	3.07	2.77	295 (9.6%)
1000	3.23	2.91	316 (9.8%)
1010	3.26	2.94	318 (9.8%)
1023	3.30	2.97	330 (10%)

7. プログラムの概要

ここで示すプログラムでは、メインクロック (ϕ_{osc}) はデフォルトで 10MHz に設定し、2 分周します (アクティブモード)。

SYSCR1 = H'07

この初期化中に、P91 を PWM2 出力端子に設定し、PWM2 の入力クロックを $\phi/8$ に設定します。 $\phi = 5\text{MHz}$ では、変換周期は $4096/\phi = 0.8192\text{ms}$ です。

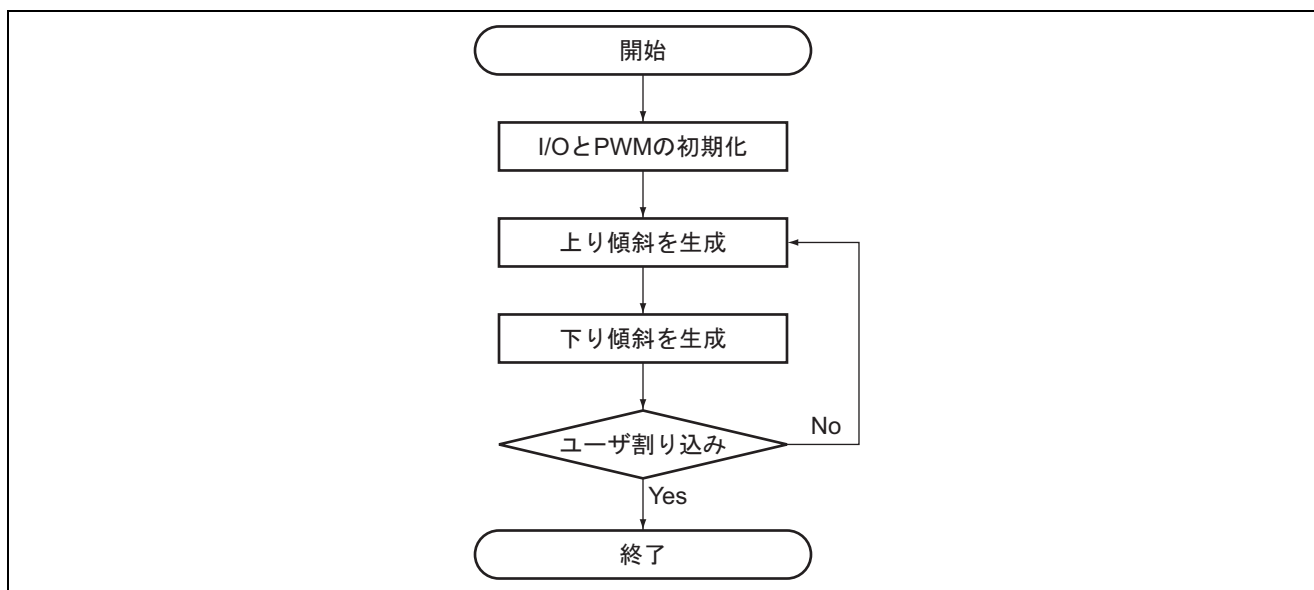
PMR9 = H'F2

PWCR2 = H'FF

各変換周期の終わりで、PWDRL2 および PWDRU2 レジスタに等間隔のデータポイントを 1024 サイクル間ロードして、上り傾斜の RAM を生成し、続いてさらに 1024 サイクル間のロードで下り傾斜の RAM を生成します。これにより、連続した三角波を生成します。三角波の周波数を変更する簡単な方法は、PWM データレジスタに書き込むのに先んじて遅延ループ時間を変更することです。

8. フローチャート

- DAC のフローチャート



9. プログラムリスト

```

/*****
/* FILE:          DAC_1.c
/* DATE:          Thu, Feb 06, 2003
/* DESCRIPTION :  Usng PWM to generate triangular wave
/* CPU TYPE:      H8/38024F
/*
/* This file is generated by Hitachi Project Generator (Ver.2.1).
/*****
/* External Clock : 10MHz
/* Internal Clock  : 5MHz
/* Sub Clock:      32.768kHz
/*****

#include <machine.h>
#include "iodefine.h"

/*****
/* Function define
/*****

void init_PWM(unsigned char);
void storeCount(unsigned short);

/*****
/* RAM define
/*****

unsigned char PWDR_L2, PWDR_U2;
int i=0, k=0, j=0;
unsigned int f=100;

/*****
/* Main Program
/*****

void main ( void )
{
    init_PWM(3);                // select PWM2 to have (4096/5Mhz) conversionperiod

while (1)
    {
        for(i=0;i<1024;i++)    // increments
        {
            for(k=0;k<f;k++);  // For delay, f control frequency of wave
            storeCount(i);     // Write digital code into PWM registers
        }
        for(j=1023;j>=0;j--)  // decrements
        {
            for(k=0;k<f;k++);  // Write digital code into PWM registers
            storeCount(j);
        }
    }
}

```

```
void init_PWM(unsigned char selClk2)
{
    if (selClk2 <= 3) // Check if valid, otherwise PWM2 is off
    {
        P_IO.PMR9.BIT.PWM2 = 1; // Configure P91 as PWM2 output pin
        P_PWM2.PWCR2.BYTE = selClk2; // Clock select for PWM2, write only
    }
}

void storeCount(unsigned short PWDRval_2)
{
    P_PWM2.PWDR2.BYTE = (unsigned char)(PWDRval_2 & 0x00FF); // Write lower 8bits of 10bits data
    P_PWM2.PWDRU2.BYTE = (unsigned char) ((PWDRval_2 & 0x0300) >> 8); // Write upper 8bits of 10bits data
}
}
```

参考文献

- H8/38024, H8/38024S, H8/38024R, H8/38124 Group Hardware Manual
- H8/300L Super Low Power Series – Low-cost CPU Board CPUBD-38024F User's Manual

ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2003.07.23	—	初版発行
2.00	2006.09.15	1 ~ 5, 7, 10, 11	内容変更

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。