

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300L Super Low Power シリーズ

アウトプットコンペア機能による PWM 出力

要旨

アウトプットコンペア機能を使用して、TMOFH 出力端子から PWM 出力を行います。周期が 1.64ms、デューティが 6.25% ~ 93.75%の間を 6.25%ずつ変動します。

動作確認デバイス

H8/38024

目次

1. 仕様	2
2. 使用機能説明	2
3. 動作説明	7
4. ソフトウェア説明	8
5. フローチャート	11
6. プログラムリスト	13

1. 仕様

1. 図 1 に示すように、タイマ F のアウトプットコンペア機能を使用して、TMOFH 出力端子から PWM 出力を行います。
2. 出力する PWM 波形の周期は、8 ビットタイマカウンタ FH (TCFH) のオーバフロー周期で設定します。
3. 出力する PWM 波形の High 幅は、8 ビットアウトプットコンペアレジスタ FH (OCRFH) で設定します。
4. 本タスク例では、周期が 1.64ms、デューティが 1 周期ごとに 6.25% ~ 93.75% の間を 6.25% ずつ変動する PWM 波形を出力します。

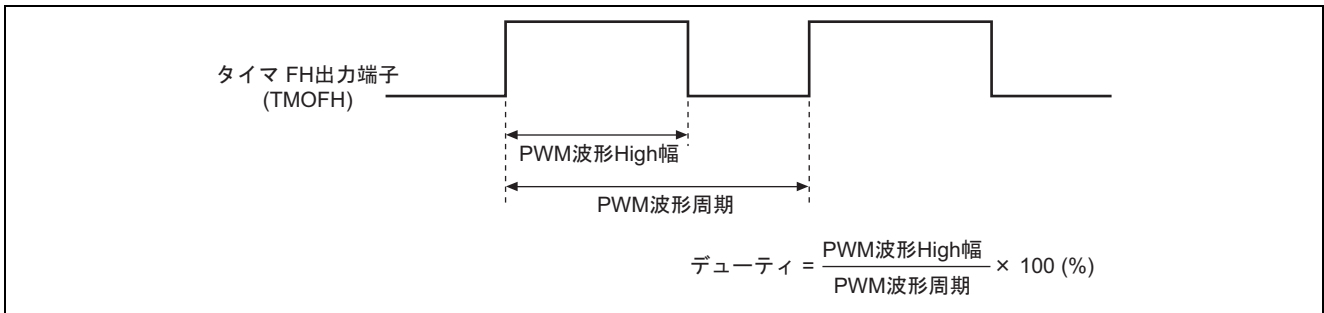


図 1 PWM 出力

2. 使用機能説明

1. 本タスク例では、タイマ F アウトプットコンペア機能を使用して、TMOFH 出力端子から PWM 波形を出力します。
 - a. 図 2 にタイマ F アウトプットコンペア機能のブロック図を示します。以下にタイマ F アウトプットコンペア機能のブロック図について説明します。
 - システムクロック (ϕ) は、5MHz のクロックで、CPU および周辺機能を動作させるための基準クロックです。
 - プリスケアラ S (PSS) は、 ϕ を入力とする 13 ビットのカウンタで、1 サイクルごとにカウントアップします。
 - 8 ビットタイマカウンタ FH (TCFH) は、8 ビットのリード/ライト可能なアップカウンタで、入力する内部クロック / 外部クロックでカウントアップされます。入力するクロックは ϕ を分周した 3 種類の内部クロックと、1 つの外部クロックを選択できます。
 - タイマコントロールレジスタ F (TCRF) は、8 ビットのライト可能なレジスタで、TCFH の入力クロックの選択、TMOFH 端子の出力レベルを設定します。本タスク例では、TCFH の入力クロックに ϕ の 32 分周を、TMOFH の出力レベルに High レベルを選択しています。
 - タイマコントロールステータスレジスタ F (TCSR) は、8 ビットのレジスタで、カウンタクリアの選択、コンペアマッチフラグのセット、タイマオーバフローフラグのセット、およびオーバフローによる割り込み要求許可の制御を行います。本タスク例では、コンペアマッチ FH による TCFH のクリアを不許可に、FH オーバフローによる割り込みを許可にしています。
 - アウトプットコンペアレジスタ FH (OCRFH) は、8 ビットのリード/ライト可能なレジスタで、OCRFH の内容は TCFH と常に比較されています。両者の値が一致するとコンペアマッチ FH が発生し、TMOFH 端子からトグル出力します。
 - TCFH の内容は、OCRFH と常に比較されており、一致すると TCSR のコンペアマッチフラグ H (CMFH) が "1" にセットされます。このとき、CPU に割り込みを要求します。
 - タイマ FH 出力端子 (TMOFH) から PWM 波形を出力します。

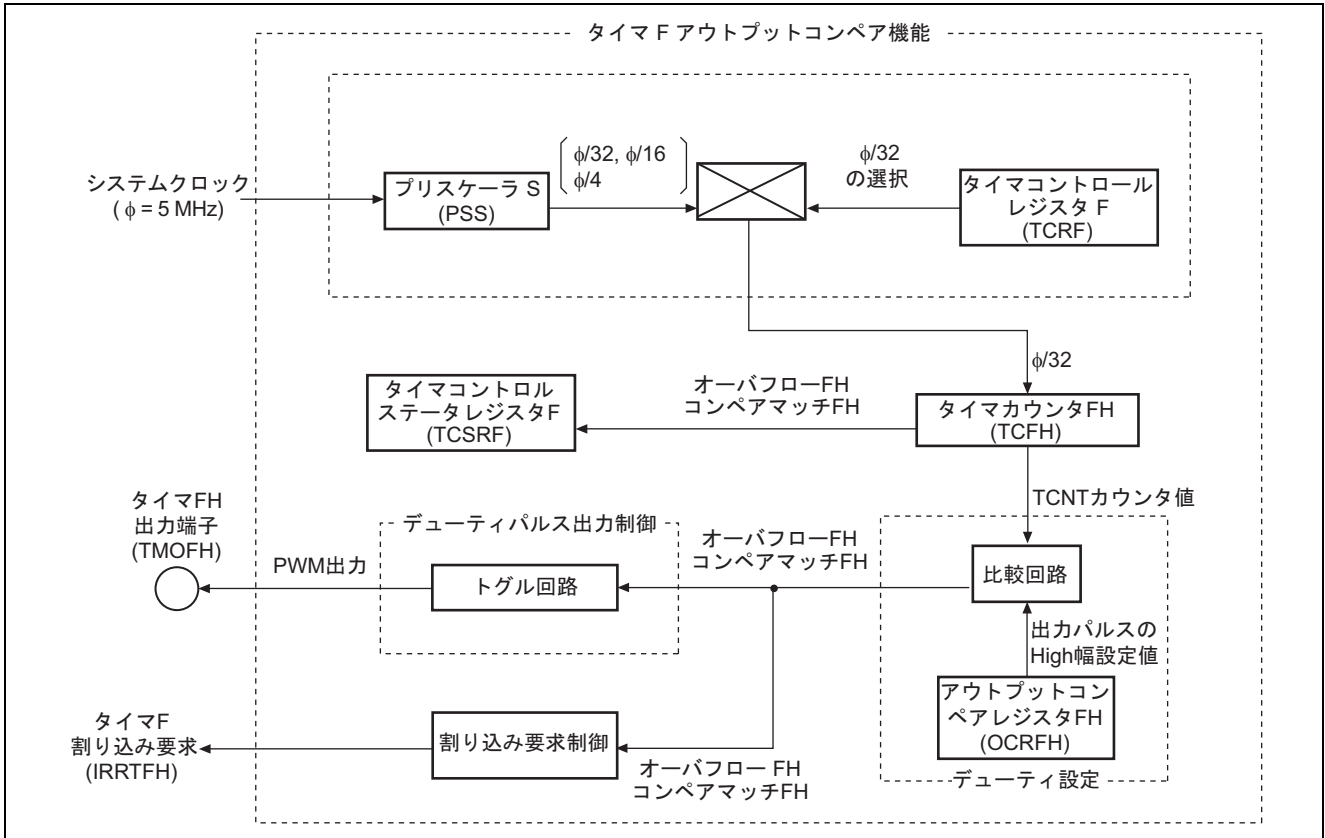


図 2 タイマ F アウトプットコンペア機能ブロック図

b. 図 3 に本タスクにおける PWM 出力波形の周期, およびデューティ設定方法について示します。

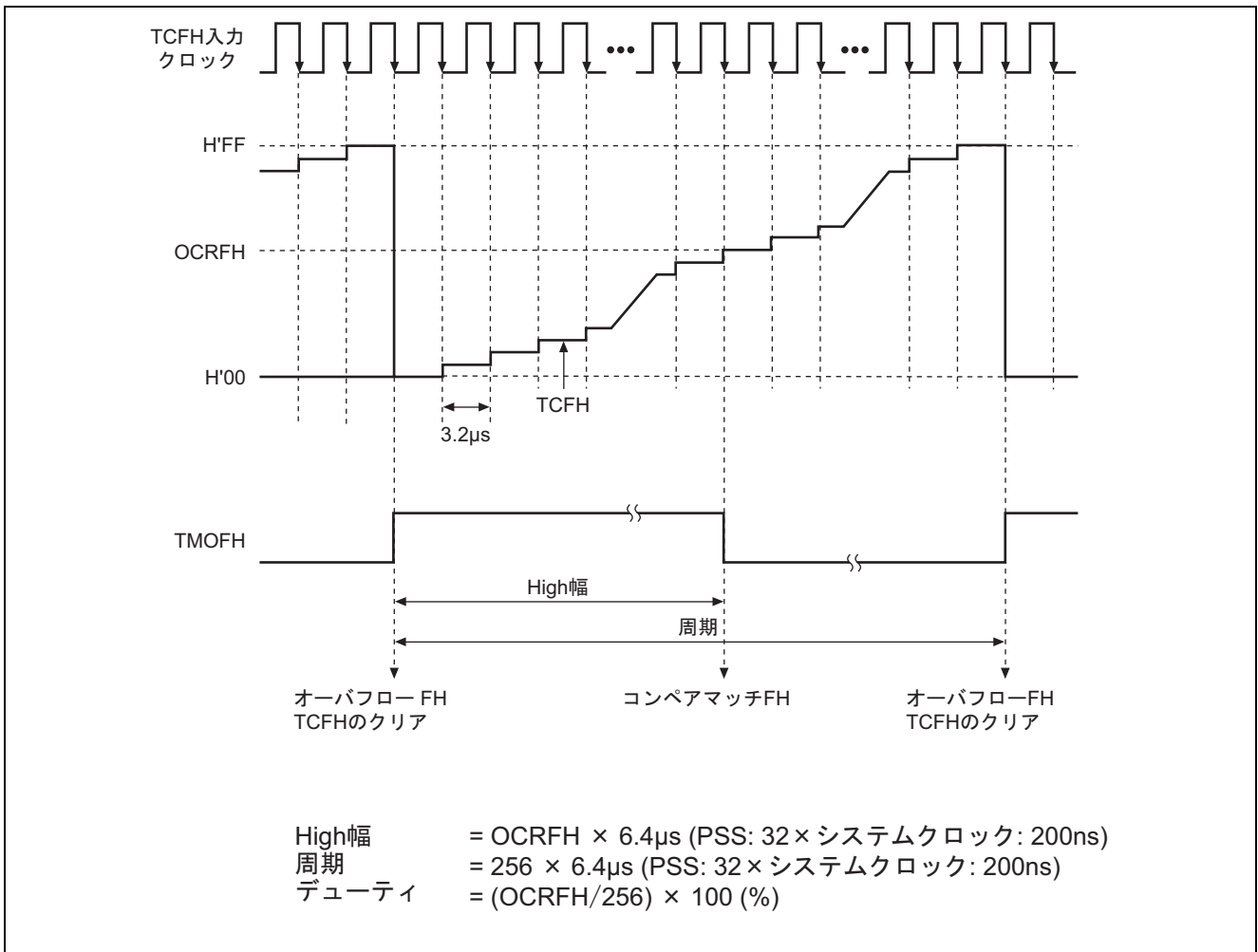


図 3 PWM 出力波形の周期, およびデューティの設定方法

c. デューティを大きくする場合，OCRFH は図 4 に示すタイミングで書き換えます。

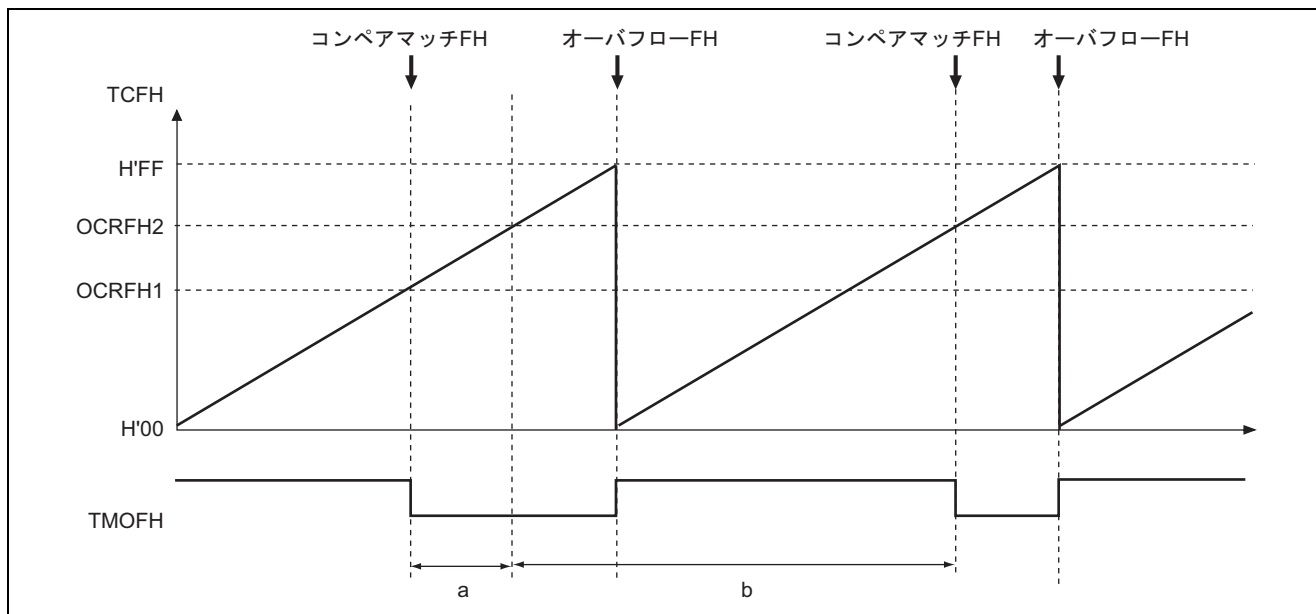


図 4 デューティを大きくする場合の OCRFH 書き換えタイミング

- OCRFH の内容は，OCRFH に書き込むと同時に更新されます。デューティを大きくする場合，図 4 の区間 a で OCRFH を書き換えると，オーバーフロー割り込みの前に，連続してコンペアマッチ FH が発生し，正常な PWM 波形になりません。このため OCRFH は，図 4 の区間 b で書き換える必要があります。
- 本タスク例では，オーバーフローFH 割り込み処理の中で，OCRFH を書き換えています。

d. デューティを小さくする場合，OCR₁FH は図 5 に示すタイミングで書き換えます。

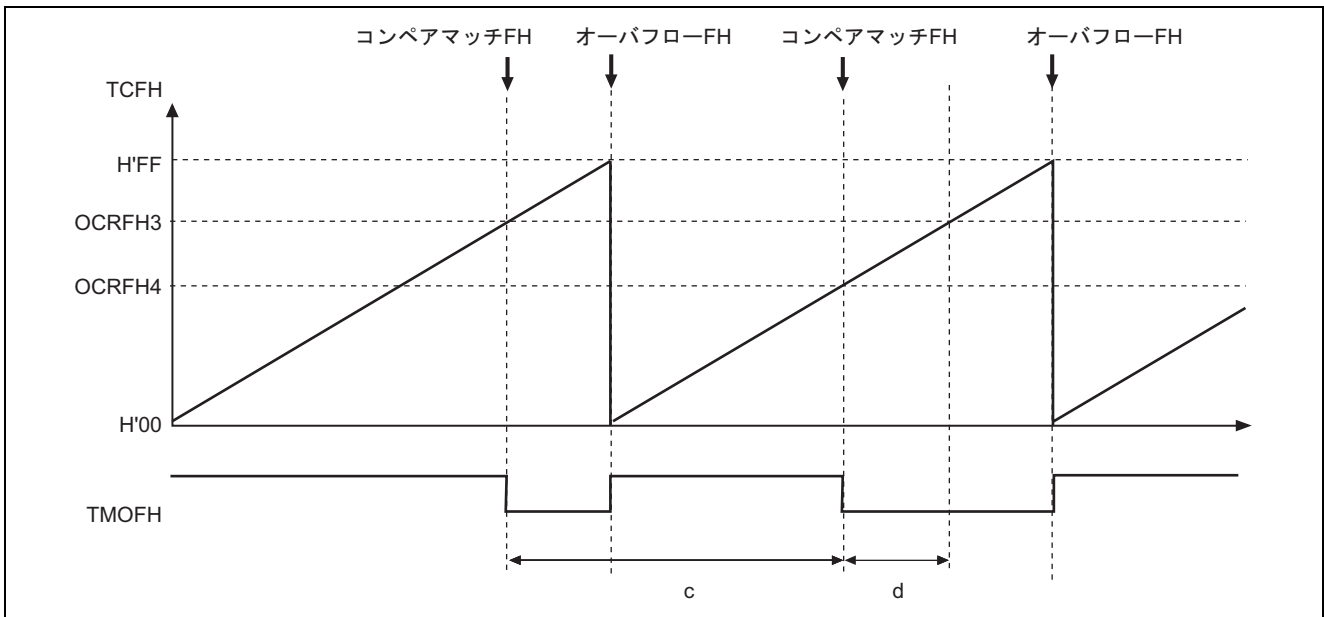


図 5 デューティを小さくする場合の OCR₁FH 書き換えタイミング

- OCR₁FH の内容は，OCR₁FH に書き込むと同時に更新されます。デューティを小さくする場合，図 4 の区間 d で OCR₁FH を書き換えると，次のコンペアマッチ FH が発生せず，正常な PWM 波形になりません。このため OCR₁FH は，図 5 の区間 c で書き換える必要があります。
- 本タスク例では，オーバーフロー FH 割り込み処理の中で，OCR₁FH を書き換えています。

2. 表 1 に本タスク例の機能割り付けを示します。表 1 に示すように機能を割り付け，タイマ F アウトプットコンペア機能による PWM 出力を行います。

表 1 機能割り付け

機能	機能割り付け
PSS	システムクロックを入力とする 13 ビットのアップカウンタ
IEN ₁ FH	タイマ FH 割り込み要求の許可 / 禁止を選択
IRRT ₁ FH	タイマ FH 割り込み要求フラグ
TCRF	TCFH の出力レベルの選択，および入力クロックの選択
TCSR ₁ F	TCFH オーバフロー割り込みの許可，コンペアマッチ FH による TCFH のクリア方法の選択
TCFH	システムクロックの 32 分周を入力とする 8 ビットのアップカウンタ
OCR ₁ FH	PWM 出力の High 幅の設定
TMO ₁ FH	PWM 出力端子

3. 動作説明

図 6 に動作説明を示します。図 6 に示すようなハードウェア処理, およびソフトウェア処理によりタイム F アウトプットコンペア機能による PWM 出力をします。

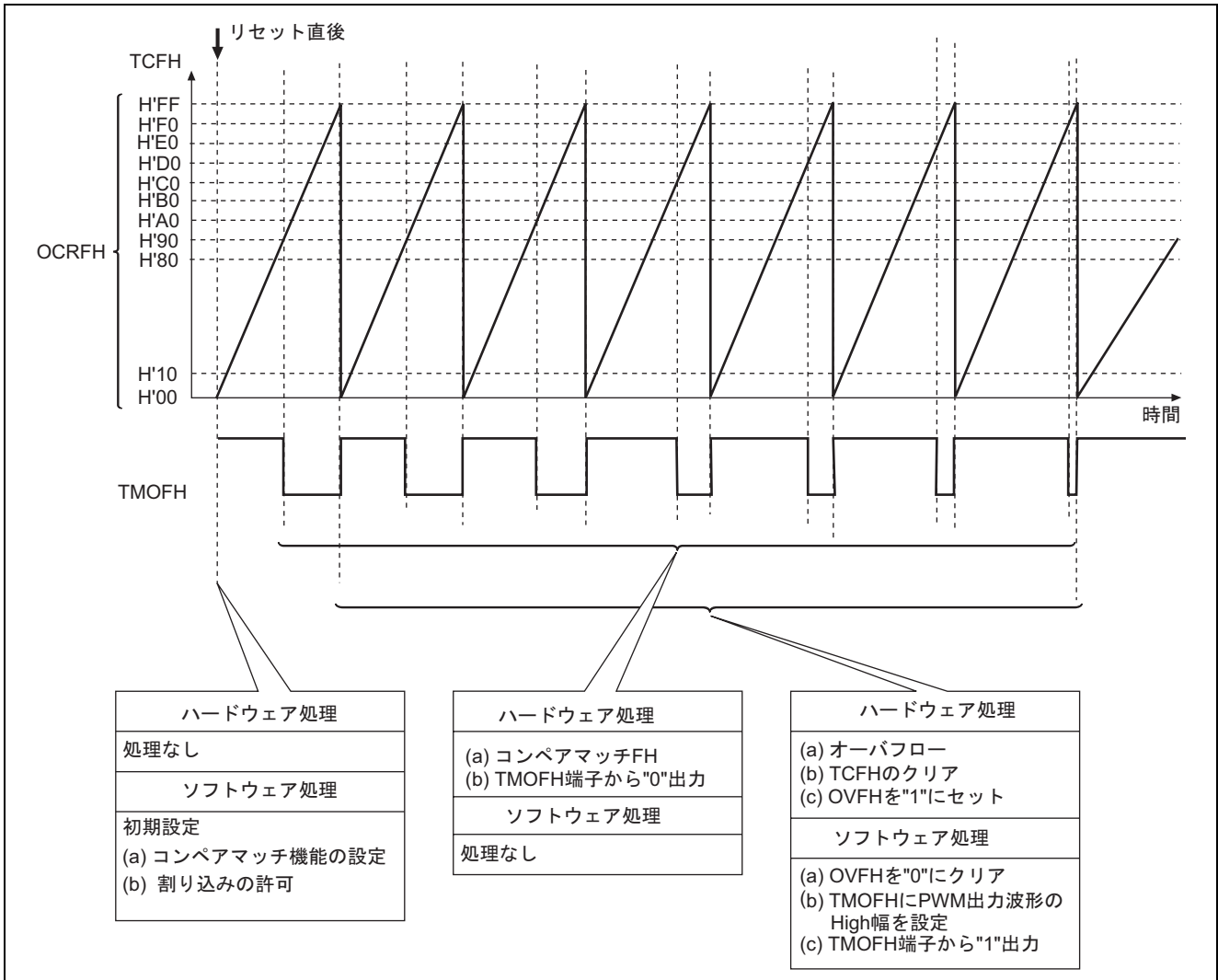


図 6 タイマ F アウトプットコンペア機能による PWM 出力の動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュールを表 2 に示します。

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	アウトプットコンペア機能の設定, 割り込みの許可を行う。
PWM 波形変更	tfint	タイマ F 割り込み処理ルーチンで, オーバフロー割り込み (CNTF0 = 1) のとき, OCRFH の書き換えを行う。コンペアマッチ割り込み (CNTF0 = 0) のとき, フラグ CNTF0 に"1"をセットし, 割り込み処理を終了する。

4.2 引数の説明

本タスク例では, 引数を使用しません。

4.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを表 3 に示します。

表 3 使用内部レジスタ説明

レジスタ名		機能	アドレス	設定値
IENR2	IENTFH	割り込み許可レジスタ 2 (タイマ FH 割り込みイネーブル) : IENTFH = 0 のとき, タイマ FH 割り込み要求を禁止 : IENTFH = 1 のとき, タイマ FH 割り込み要求を許可	H'FFF4 ビット 3	1
IRR2	IRRTFH	割り込み要求レジスタ 2 (タイマ FH 割り込み要求フラグ) : IRRTFH = 0 のとき, タイマ FH 割り込みが要求されていない : IRRTFH = 1 のとき, タイマ FH 割り込みが要求されている	H'FFF7 ビット 3	0
TCRF	TOLH	タイマコントロールレジスタ F (トグルアウトプットレベル H) : TOLH = 0 のとき, TMOFH 端子の出力レベルを High レベルに設定 : TOLH = 1 のとき, TMOFH 端子の出力レベルを Low レベルに設定	H'FFB6 ビット 7	1
	CKSH2 CKSH1 CKSH0	タイマコントロールレジスタ F (クロックセレクト H) : CKSH2 = 1, CKSH1 = 0, CKSH0 = 0 のとき, TCFH は システムクロックの 32 分周でカウント	H'FFB6 ビット 6 ビット 5 ビット 4	CKSH2 = 1 CKSH1 = 0 CKSH0 = 0
TCSRFB	OVFH	タイマコントロールステータスレジスタ F (タイマオーバフローフラグ H) : OVFH = 0 のとき, TCFH がオーバフローしていない : OVFH = 1 のとき, TCFH がオーバフローした	H'FFB7 ビット 7	0
	CMFH	タイマコントロールステータスレジスタ F (コンペアマッチフラグ H) : CMFH = 0 のとき, コンペアマッチ FH が発生してい ない : CMFH = 1 のとき, コンペアマッチ FH が発生	H'FFB7 ビット 6	0
	OVIEH	タイマコントロールステータスレジスタ F (タイマオーバフローインターラプトイネーブル H) : OVIEH = 0 のとき, オーバフロー FH による割り込み 要求を禁止する : OVIEH = 1 のとき, オーバフロー FH による割り込み 要求を許可する	H'FFB7 ビット 5	1
	CCLRHB	タイマコントロールステータスレジスタ F (カウンタクリア H) : CCLRHB = 0 のとき, コンペアマッチ FH による TCFH のクリアを禁止する : CCLRHB = 1 のとき, コンペアマッチ FH による TCFH のクリアを許可する	H'FFB7 ビット 4	0
TCFH	タイマカウンタ FH : システムクロックの 32 分周のクロックを入力とする 8 ビットのアップカウンタ	H'FFB8	H'00	

レジスタ名		機能	アドレス	設定値
OCRFH		アウトプットコンペアレジスタ FH : OCRFH = H'80 のとき, TCFH のカウンタ値が H'80 までカウントアップするとコンペアマッチ FH が発生	H'FFBA	H'80
PMR3	TMOFH	ポートモードレジスタ 3 (P32/TMOFH 端子機能切り替え) : TMOFH = 1 のとき, P32/TMOFH 端子機能を TMOFH 出力端子に設定	H'FFCA ビット 2	1

4.4 使用 RAM 説明

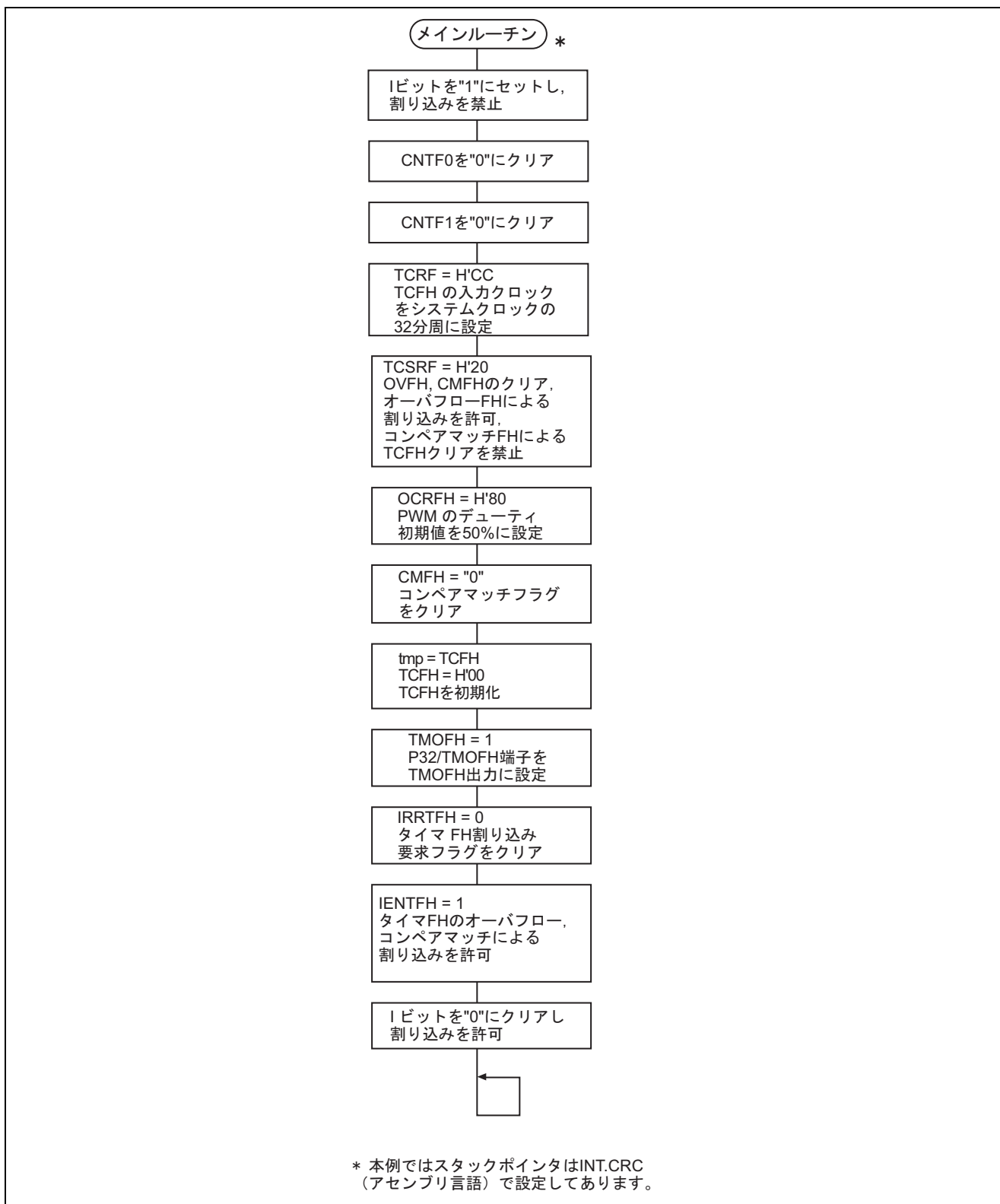
本タスク例の使用 RAM を表 4 に示します。

表 4 使用 RAM 説明

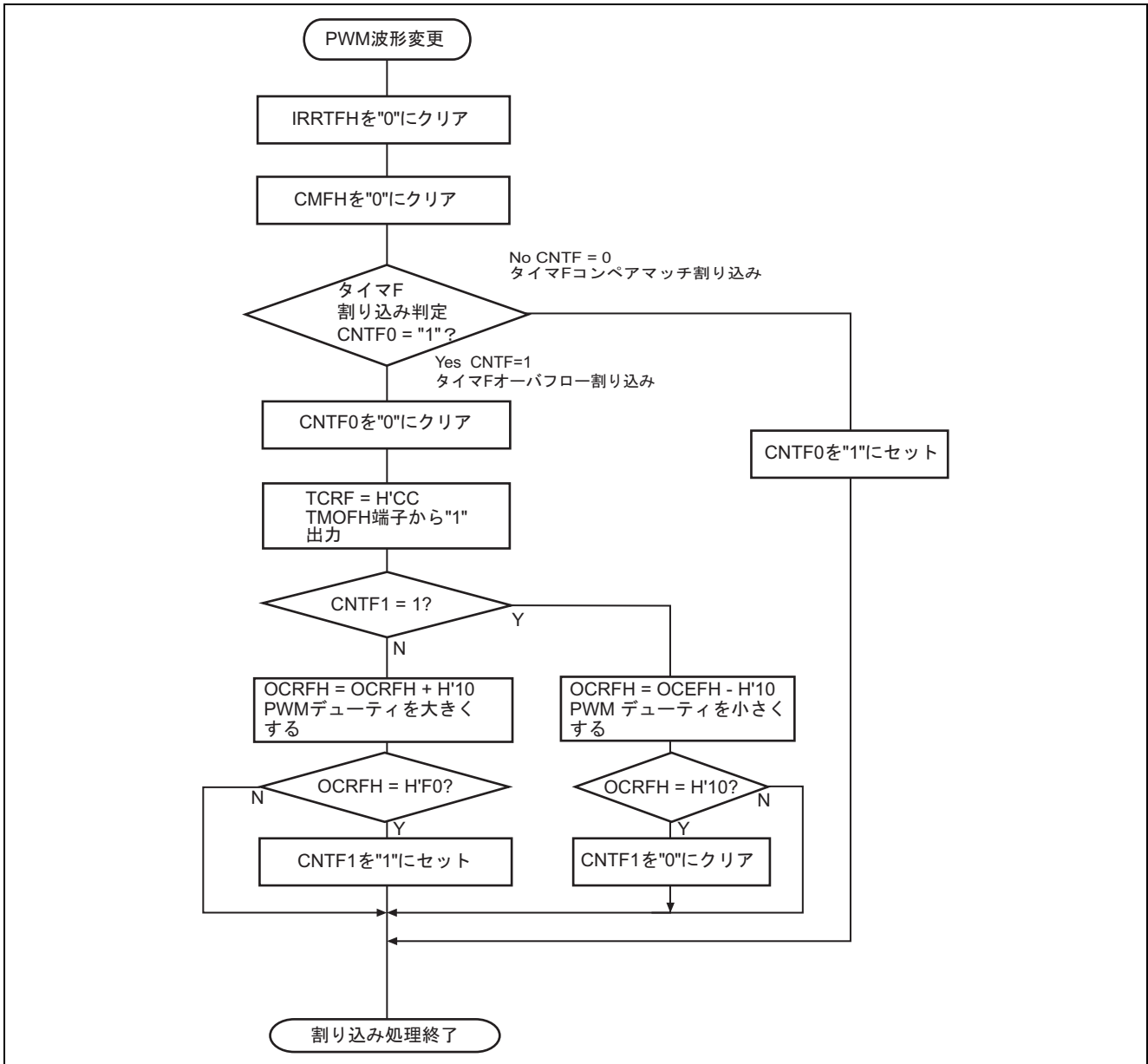
ラベル名		機能	アドレス	使用モジュール名
USRFB	CNTF0	オーバフロー割り込みかコンペアマッチ割り込みかを 判定するフラグ	H'FB80 ビット 0	メインルーチン PWM 波形変更
	CNTF1	OCRFH の設定値をインクリメントするかデクリメント するかを判定するフラグ	H'FB80 ビット 1	メインルーチン PWM 波形変更

5. フローチャート

1. メインルーチン



2. タイマ F 割り込み処理



6. プログラムリスト

6.1 INIT.SRC (プログラムリスト)

```

.EXPORT  _INIT
.IMPORT  _main
;
.SECTION P, CODE
_INIT:
MOV.W   #H'FF80,R7
LDC.B   #B'10000000,CCR
JMP     @_main
;
.END

```

```

*****/
/*                                                                 */
/*  H8/300L Super Low Power Series                                 */
/*    -H8/38024 Series-                                          */
/*  Application Note                                             */
/*                                                                 */
/*  'PWM Output by Compare Match Function'                       */
/*                                                                 */
/*  Function                                                     */
/*  :Timer F Compare Match                                       */
/*                                                                 */
/*  External Clock : 10MHz                                        */
/*  Internal Clock : 5MHz                                        */
/*  Sub Clock:      32.768kHz                                     */
/*                                                                 */
*****/

#include <machine.h>

*****/
/* Symbol Definition                                             */
*****/

struct BIT {
  unsigned char  b7:1;      /* bit7 */
  unsigned char  b6:1;      /* bit6 */
  unsigned char  b5:1;      /* bit5 */
  unsigned char  b4:1;      /* bit4 */
  unsigned char  b3:1;      /* bit3 */
  unsigned char  b2:1;      /* bit2 */
  unsigned char  b1:1;      /* bit1 */
  unsigned char  b0:1;      /* bit0 */
};

#define  TCRF      *(volatile unsigned char *)0xFFB6  /* Timer Control Register F */
#define  TCRF_BIT  (*(struct BIT *)0xFFB6)           /* Timer Control Register F */
#define  TOLH      TCRF_BIT.b7                      /* Toggle Output Level F */
#define  CKSH2     TCRF_BIT.b6                      /* Clock Select H2 */
#define  CKSH1     TCRF_BIT.b5                      /* Clock Select H1 */
#define  CKSH0     TCRF_BIT.b4                      /* Clock Select H0 */
#define  TCSRFB7   *(volatile unsigned char *)0xFFB7  /* Timer Control Status Register F */

```

```

#define TCSRFBIT (*(struct BIT *)0xFFB7) /* Timer Control Status Register F */
#define OVFH TCSRFBIT.b7 /* Timer Overflow Flag H */
#define CMFH TCSRFBIT.b6 /* Compare Match Flag H */
#define OVIEH TCSRFBIT.b5 /* Timer Overflow Interrupt Enable */
#define CCLRHH TCSRFBIT.b4 /* Output Select 3 */
#define OCRFH *(volatile unsigned char *)0xFFBA /* Output Compare Register FH */
#define TCFH *(volatile unsigned char *)0xFFB8 /* Timer Counter FH */
#define IENR2BIT (*(struct BIT *)0xFFF4) /* Interrupt Enable Register 2 */
#define IENTFHH IENR2BIT.b3 /* Timer F Interrupt Enable */
#define IRR2BIT (*(struct BIT *)0xFFF7) /* Interrupt Request Register 2 */
#define IRRTFHH IRR2BIT.b3 /* Timer F Interrupt Request Flag */
#define PMR3BIT (*(struct BIT *)0xFFCA) /* Port Mode Register 3 */
#define TMOFHH PMR3BIT.b2 /* P32/TMOFHH Input Select */

#pragma interrupt (tfint)
*****
/* Function define */
*****
extern void INIT ( void ); /* SP Set */
void main ( void );
void tfint ( void );

*****
/* RAM define */
*****
unsigned char USRF; /* User Flag Area */

#define USRFBIT (*(struct BIT *)&USRF)
#define CNTF0 USRFBIT.b0 /* Counter Flag */
#define CNTF1 USRFBIT.b1 /* Counter Flag */

*****
/* Vector Address */
*****
#pragma section V1 /* VECTOR SECTOIN SET */
void (*const VEC_TBL1[])(void) = {
/* 0x00 - 0x0f */
INIT /* 00 Reset */
};
#pragma section V2 /* VECTOR SECTOIN SET */
void (*const VEC_TBL2[])(void) = {
tfint /* 1E Timer F Interrupt */
};

#pragma section /* P */

```



```

*****/
/* Main Program */
*****/
void main ( void )
{
    int tmp;

    set_imask_ccr(1); /* Interrupt Disable */

    CNTF0 = 0;
    CNTF1 = 0;

    TCRF = 0xCC; /* Initialize Clock Select */
    TCSR = 0x20; /* Initialize Overflow Interrupt */

    OCRFH = 0x80; /* Initialize Compare MatchFH Value */

    CMFH = 0; /* Clear Compare Match Flag FH */
    tmp = TCFH; /* Dummy Read for Flag Clear */
    TCFH = 0; /* Compare MatchFH Interrupt Enable */

    TMOFH = 1; /* P32/TMOFH input select */

    IRRTFH = 0; /* Clear IRRTFH */
    IENTFH = 1; /* Timer FH Interrupt Enable */

    set_imask_ccr(0); /* Interrupt Enable */

    while(1);
}

*****/
/* Timer F Overflow Interrupt */
*****/
void tfint ( void )
{
    int tmp;

    IRRTFH = 0;
    tmp = CMFH; /* Dummy Read for Flag Clear */
    CMFH = 0; /* Clear CMFH to 0 */

    if ( CNTF0 == 1){ /* CNTF0 = 1 ? */
        CNTF0 = 0; /* Clear CNTF0 to 0 */
        TCRF = 0xCC; /* TMOFH Highlevel Output */

        if ( CNTF1 == 1){ /* CNTF1 = 1 ? */
            OCRFH -= 0x10; /* Decrement High Width */
            if ( OCRFH == 0x10 ){ /* High Width = H'10 ? */
                CNTF1 = 0; /* Clear CNTF1 to 0 */
            }
        }
    }
    else{
        OCRFH += 0x10; /* Increment High Width */
        if ( OCRFH == 0xF0 ){ /* High Width = H'F0 ? */
            CNTF1 = 1; /* Set CNTF1 at 1 */
        }
    }
}

```

```
    }  
  }  
}  
else{  
    CNTF0 = 1; /* Set CNTF0 at 1 */  
}  
}
```

リンクアドレス指定

セクション名	アドレス
CV1	H'0000
CV2	H'001E
P	H'0100
B	H'FB80

ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2003.12.19	—	初版発行
2.00	2006.09.15	7, 11, 12	内容変更

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。