

# MOSFET

## パワーMOSFET の並列接続に関する注意事項

### 要旨

本アプリケーションノートでは パワーMOSFET の並列接続の注意点についてご説明いたします。

### 目次

1. 概要 .....	2
2. 導通時（定常状態）における注意事項 .....	3
3. スイッチング時（過渡状態）における注意事項 .....	3
3.1 $V_{GS(th)}$ が異なるサンプルを並列接続した時のスイッチング時の電流アンバランス例 .....	3
4. 寄生発振について .....	5
改訂記録 .....	6

# 1. 概要

システムの大電力化やパワーMOSFET の損失低減などを目的として、複数の素子を並列接続させて使用する場合があります。この場合、個々の素子に流れる電流を均等にすることが重要であり、もし電流がアンバランス状態となり一部の素子に集中すると、その素子で過大な損失が発生し破壊してしまう可能性があります。このため素子の特性ばらつきや基板レイアウトの対称性、ゲートドライブ回路などについての十分な配慮が必要です。また並列接続で使用する際の問題は、パワーMOSFET が導通している期間（定常状態）に発生するものと、パワーMOSFET がスイッチングしている期間（過渡状態）に発生するものに分類できます。これらはそれぞれ原因が異なるため、原因に応じた対策が必要です。並列接続における注意事項を表 1-1 に示します。

表 1-1. パワーMOSFET を並列接続させて使用する場合は注意事項

	導通時（定常状態）	スイッチング時（過渡状態）
回路要因	<ul style="list-style-type: none"> <li>基板レイアウトの対称性（抵抗成分）</li> </ul>	<ul style="list-style-type: none"> <li>基板レイアウトの対称性（インダクタンス成分）</li> <li>アバランシェ動作は避ける</li> <li>ゲート発振</li> </ul>
パワーMOSFET 要因	<ul style="list-style-type: none"> <li><math>R_{DS(on)}</math> のばらつき</li> </ul>	<ul style="list-style-type: none"> <li><math>V_{GS(th)}</math> のばらつき</li> </ul>

## 2. 導通時（定常状態）における注意事項

パワーMOSFET が導通時の場合、並列接続した素子の  $R_{DS(on)}$  の差や、0 基板や配線の抵抗の差がドレイン電流のアンバランスを引き起こします。この電流アンバランスは、導通時における素子の損失に差を生じさせますが、スイッチング時の電流値も変動させるため、過渡的な損失にも影響を及ぼします。そのため、同一ロットの素子を選択し  $R_{DS(on)}$  の差を極力小さくする、並列経路のレイアウトを対称に設計する等の対策が必要です。パワーMOSFET の  $R_{DS(on)}$  は正の温度係数です。そのため発生した電流アンバランスは均等になるようセルフバランスするため、導通時の発熱が原因となる不具合のリスクは低いと考えられます。

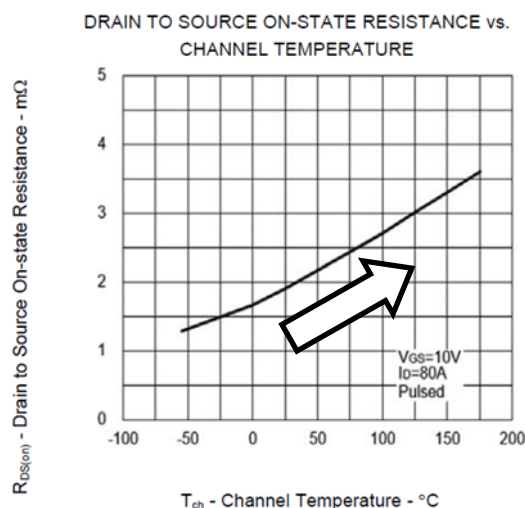


図 2-1  $R_{DS(on)}$  温度特性

## 3. スwitchング時（過渡状態）における注意事項

パワーMOSFET がスイッチング時（過渡状態）の場合、並列接続した素子の  $V_{GS(th)}$  の差や、基板や配線のインダクタンス成分の差がドレイン電流のアンバランスを引き起こします。そのため、同一ロットの素子を選択し  $V_{GS(th)}$  の差を極力小さくする、並列経路のレイアウトを対称に設計する等の対策が必要です。並列接続時のアバランシェ動作は、ドレイン耐圧の低い素子に全電流が集中し破壊させる可能性がありますので注意が必要です。

### 3.1 $V_{GS(th)}$ が異なるサンプルを並列接続した時のスイッチング時の電流アンバランス例

意図的に  $V_{GS(th)}$  が異なるサンプルを並列接続し、スイッチング動作させた時の動作波形を下図に示します。ターンオン時は  $V_{GS(th)}$  が小さい MOSFET2 が先にオンし、ターンオフ時は  $V_{GS(th)}$  が大きい MOSFET1 が先にオフするため、電流アンバランスが発生します。 $V_{GS(th)}$  の差が引き起こす電流アンバランスは、同一ロットの素子を使用し MOSFET 同士の  $V_{GS(th)}$  の差を極力小さく抑えることが対策となります。

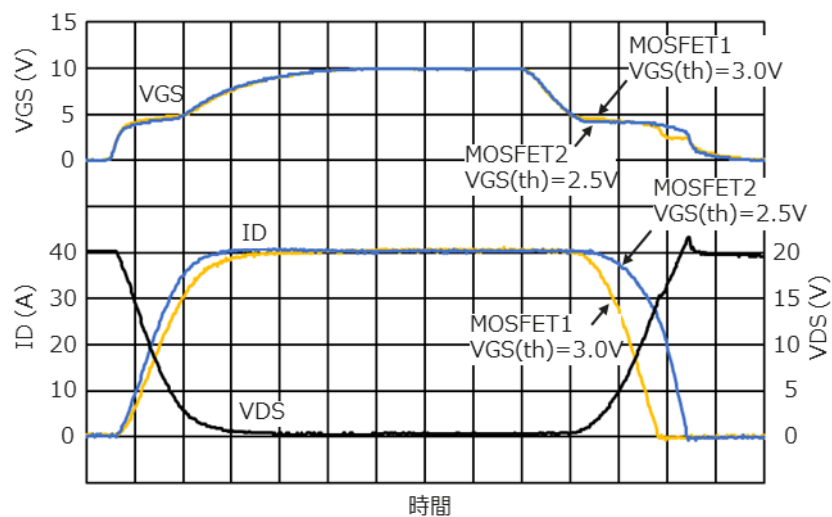


図 3-1 スイッチング時の電流アンバランス波形

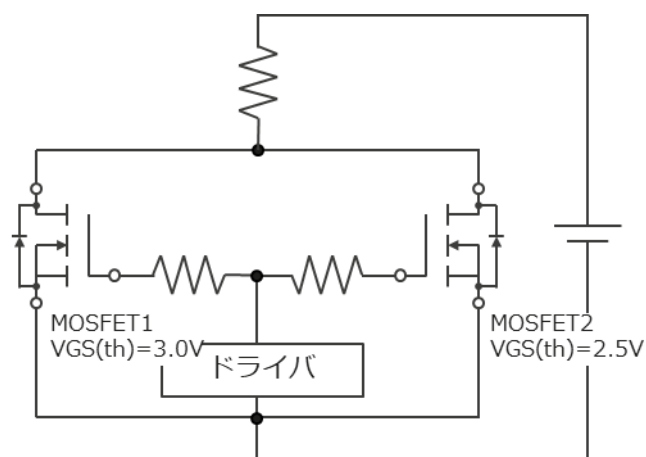


図 3-2 評価回路

#### 4. 寄生発振について

一般にパワーMOSFET を単体で使用する場合に比べ、並列接続で使用する場合は寄生発振が起こりやすくなります。パワーMOSFET のゲート同士を抵抗無しで直結して並列接続した場合、寄生パラメータの影響でゲートに振動波形が見られる場合があります。この振動波形は、スイッチング時（特にターンオフ）のドレイン配線インダクタンス ( $L_d$ ) による電圧振動と、ゲート・ドレイン容量 ( $C_{gd}$ ) とゲート配線インダクタンス ( $L_g$ ) で構成される共振回路に起因します。このため、ゲート抵抗無しの場合、共振回路の  $Q$  ファクタ（尖鋭度）が大きくなり、共振条件となった場合、ゲート・ドレイン間及びゲート・ソース間に大きな振動電圧が発生し寄生発振を引き起こします。対策として、個々の素子のゲートに抵抗 ( $R_G$ ) を接続することにより寄生発振を抑制します。

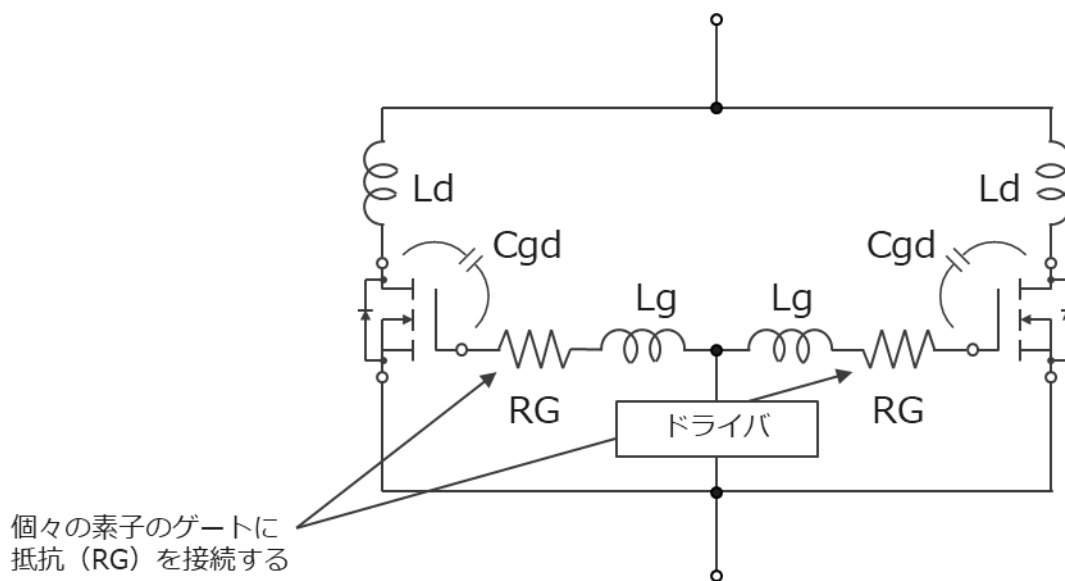


図 4-1 ゲート発振の対策

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
Rev.1.00	Feb.29.2024	-	新規作成

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)