

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

M66592 / M66596

Hi-Speed USB2.0 基板設計ガイドライン

要旨

この資料は Hi-Speed USB2.0 基板設計時のガイドラインを掲載しています。

動作確認デバイス

この資料で説明する応用例は次の ASSP に適用されます。

- ・ M66592 USB ペリフェラルコントローラ
- ・ M66596 USB ホスト/ペリフェラルコントローラ
以下、総称して「M66592/6」として説明します。

注：この資料に掲載している内容は、USB 規格をもとにした参考例であり、システムでの信号品質を保証するものではありません。実際のシステムに組み込む場合は、システム全体で十分検討評価し、お客様の責任において、適用可否判断してください。

目次

1. はじめに.....	2
2. USB 伝送線路.....	3
3. 電源・グランドパターン.....	5
4. 発振回路.....	6
5. VBUS外付け回路.....	7
6. REFRIN端子.....	9
7. EMI/ESD対策.....	10

1. はじめに

本資料は、M66592/6 の端子名を用いて説明しています。
表 1.1に M66592/6 USB 部の端子概要を示します。

表 1.1 M66592/6 USB 部の端子概要

ピン番号	使用端子名	入出力	名称	機能
4(C1)	DP	入出力	USB D+データ	USB バスの D+データです。
3(B1)	DM	入出力	USB D-データ	USB バスの D-データです。
5(C2)	VBUS	入力	VBUS 入力	USB バスの Vbus に直接に接続してください。 Vbus の接続 / 切断を検出することができます。 USB バスの Vbus と接続しない場合は、5V に固定してください。Host Controller 機能選択時にも 5V を供給してください。 接続されるデバイスへの Vbus 供給はできません。
8(D1)	REFRIN	入力	リファレンス入力	5.6K Ω \pm 1% 抵抗を介して AFEA33G に接続してください。
10(E1)	XIN	入力	USB 水晶発振子/ 外部クロック	XIN、XOUT の間に水晶振動子を接続してください。外部クロック入力する場合は、XIN に外部クロック信号を接続し、XOUT は開放してください。
11(E2)	XOUT	出力		
12(F3)	AFEA33V	入力	トランシーバ部 アナログ端子電源	端子用 3.3V アナログ電源
9(E3)	AFEA33G	入力	トランシーバ部 アナログ端子グランド	端子用 3.3V アナロググランド
2(B2)	AFED33V	入力	トランシーバ部 デジタル端子電源	端子用 3.3V デジタル電源
1(A1)	AFED33G	入力	トランシーバ部 デジタル端子グランド	端子用 3.3V デジタルグランド
6(D3)	AFEA15V	入力	トランシーバ部 アナログ端子 1.5V 電源	1.5V アナログ電源
7(D2)	AFEA15G	入力	トランシーバ部 アナログ端子グランド	1.5V アナロググランド
13(F1)	AFED15V	入力	トランシーバ部 デジタル端子 1.5V 電源	1.5V デジタル電源
14(F2)	AFED15G	入力	トランシーバ部 デジタル端子グランド	1.5V デジタルグランド
注	VDD	入力	コア電源	1.5V コア電源
	VIF	入力	IO 電源	3.3V または 1.8V に接続してください
	DGND	入力	グランド	デジタル GND

注：VDD, VIF, DGND 電源端子については、M66592 / M66596 データシートを参照ください。

：ピン番号の () 内は M66592/6WG、UG パッケージのピン番号を示します。

2. USB 伝送線路

USB 伝送線路とは、USB コネクタと M66592/6 内蔵 USB トランシーバを接続する配線パターンを表します。

USB2.0 には、Hi-Speed、Full-Speed、Low-Speed の通信モードがあります。この中で Hi-Speed は 480Mbps の通信速度であるため、USB 伝送線路は高周波回路として設計する必要があります。USB 伝送線路はインピーダンスコントロールが必要です。

以下に USB 伝送線路のパターン配線設計時の注意点について説明します。

- USB Hi-Speed 伝送線路に要求される特性インピーダンスは、差動インピーダンス $90 \pm 15\%$ です。
- インピーダンスコントロールは基板の厚さ、材質、層構成などによりパターン幅、パターン間隔が異なります。詳細は基板メーカーにご相談ください。
- M66592/6 から USB コネクタまでの USB 伝送線路の配線パターン長は、USB 規格で規定されている最大遅延時間を超えないように設計する必要があります。表 2.1 に一般的な材料のプリント配線板における USB 伝送線路の推奨パターン設計値を示します。

表 2.1 USB 伝送線路の配線パターン設計推奨値

	最大遅延時間 (USB 規格)	配線長	D+, D- の配線長の差
ホストコントローラ	3ns	300mm 以下	2.5mm 以下
ペリフェラルコントローラ	1ns	100mm 以下	2.5mm 以下

- USB 伝送線路の下層はベタグラウンドにしてください。ベタグラウンドは USB 伝送線路より外側へ 2mm 以上確保してください。ベタグラウンドにする電源は DGND となります。
- USB 伝送線路近くに他の信号線を配置しないでください。特にクロックやデータバスなど変化の激しい信号は USB 伝送線路から離してください。また、USB 伝送線路と他の信号が交差しないようにしてください。
- USB 伝送線路と同一層（表層）では、伝送線路より外側へ 1mm 程度離してグラウンドでガードリングすることを推奨します。
- USB 伝送線路はビアを通さず同じ階層で配線してください。また、USB 伝送線路は分岐配線しないでください。
- USB 伝送線路の間隔は、すべて一定になるように配線してください。
- USB 伝送線路は、発振器、電源回路、他の IO コネクタから離すようにしてください。
- USB 伝送線路は可能な限り直線で配線してください。レイアウト上、USB 伝送線路を曲げる場合は、 135° もしくは円弧を用いて緩やかに曲げてください。USB 伝送線路は急角度（直角）に曲げないでください。
- クロック、リセット、リード、ライト、チップセレクト信号はグラウンドでガードリングすることを推奨します。

図 2.1にホストコントローラ時の USB 伝送線路パターン設計例を、図 2.2にペリフェラルコントローラ時の USB 伝送線路パターン設計例を示します。

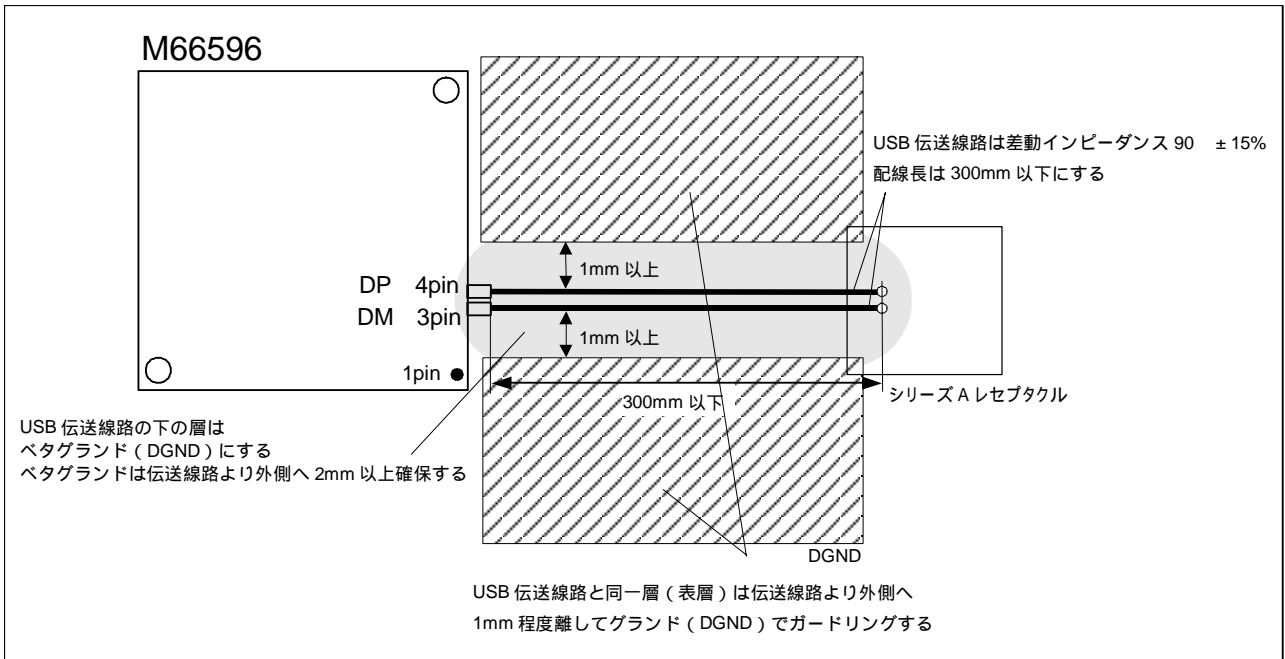


図 2.1 ホストコントローラ時の USB 伝送線路パターン設計例

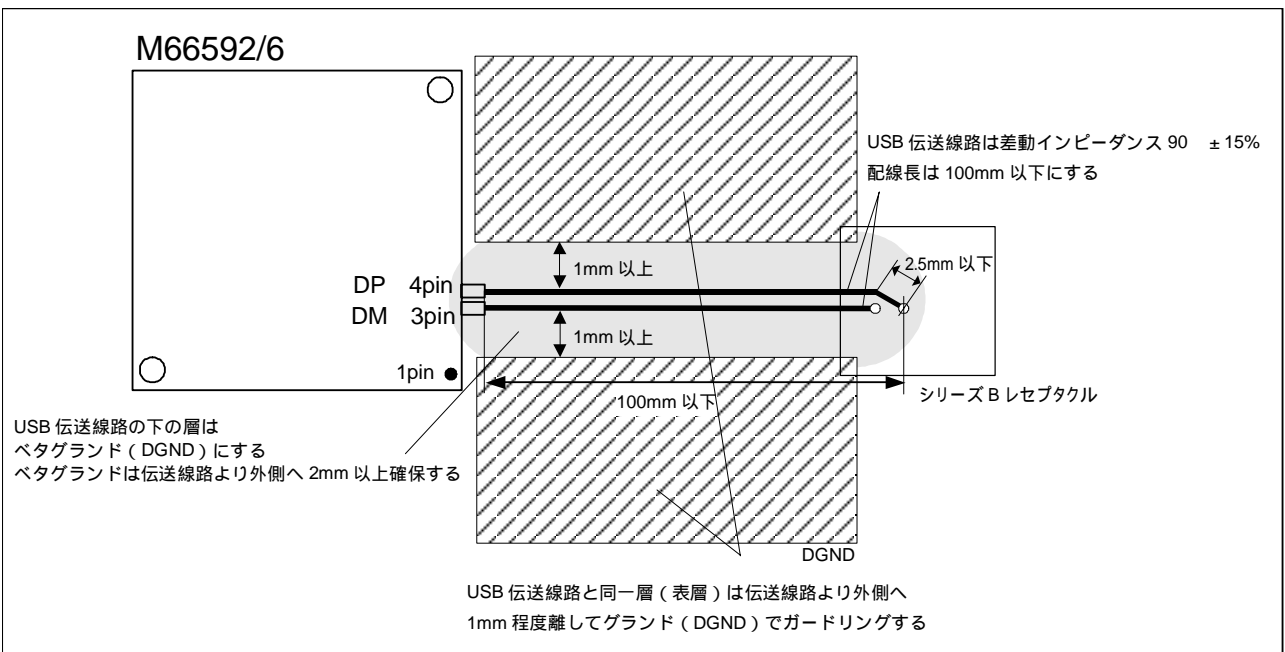


図 2.2 ペリフェラルコントローラ時の USB 伝送線路パターン設計例

3. 電源・グランドパターン

以下に電源・グランドパターン設計時の注意点について説明します。

- 電源・グランドはデジタルとアナログに分離してください。表 3.1、表 3.2に電源とグランドの分類を示します。

表 3.1 USB 電源分類

M66592/6 端子名	電源の分類				
	アナログ電源 (1.5V)	デジタル電源 (1.5V)	アナログ電源 (3.3V)	デジタル電源 (3.3V)	デジタル電源 (1.8V)
AFEA15V					
AFED15V					
AFEA33V					
AFED33V					
VDD					
VIF					

: 使用する電源を示します。

表 3.2 USB グランド分類

M66592 端子名/ USB コネクタ	グランドの分類	
	アナロググランド (AGND)	デジタルグランド (DGND)
AFEA15G		
AFED15G		
AFEA33G		
AFED33G		
DGND		
USB コネクタグランド (フレームグランド含)		

: 使用するグランドを示します。

- 電源・グランドは、できる限り広い面の層となるようにパターン設計してください。
- 電源のコンデンサは高周波特性の良いセラミックコンデンサまたは、タンタルコンデンサを推奨します。
- アルミ電解コンデンサは EYE パターン測定時のジッタ値に影響がありますので、十分な設計、テストの上、使用ください。
- デカップリングコンデンサの容量値としては、0.001uF, 0.01uF, 0.1uF, 10uF の容量を USB 電源端子の直近に配置することを推奨します。図 3.1にデカップリングコンデンサの配置例を示します。
- デジタルグランドとアナロググランドは、M66592/6 の近くで、1 点で接続してください。

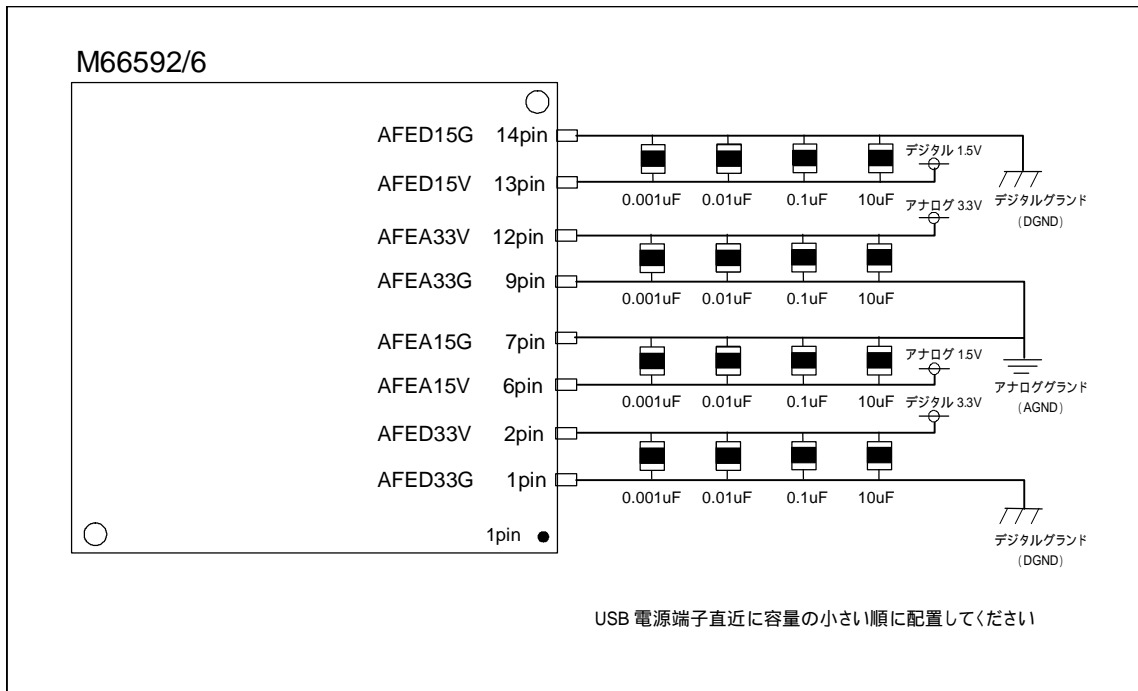


図 3.1 デカップリングコンデンサ配置例

4. 発振回路

以下に発振回路設計時の注意点について説明します。

- ・ 発振回路は USB 用クロック入力端子 XIN の近くに配置してください。XIN はグランドでガードリングすることを推奨します。
- ・ 発振部品は周波数スペックが 12、24、48MHz ± 100ppm を満たすものを推奨します。
- ・ 水晶振動子を使用する場合は、水晶振動子メーカーと相談の上、回路定数を決定してください。

図 4.1に水晶振動子の接続例を、図 4.2に発振器の接続例を示します。

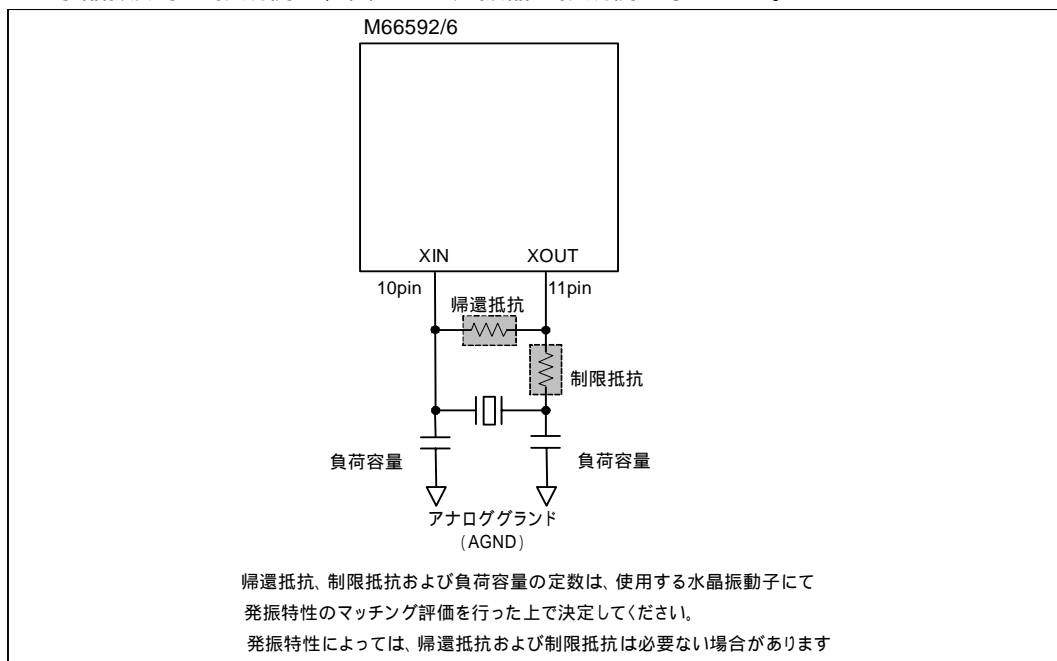


図 4.1 水晶振動子接続例

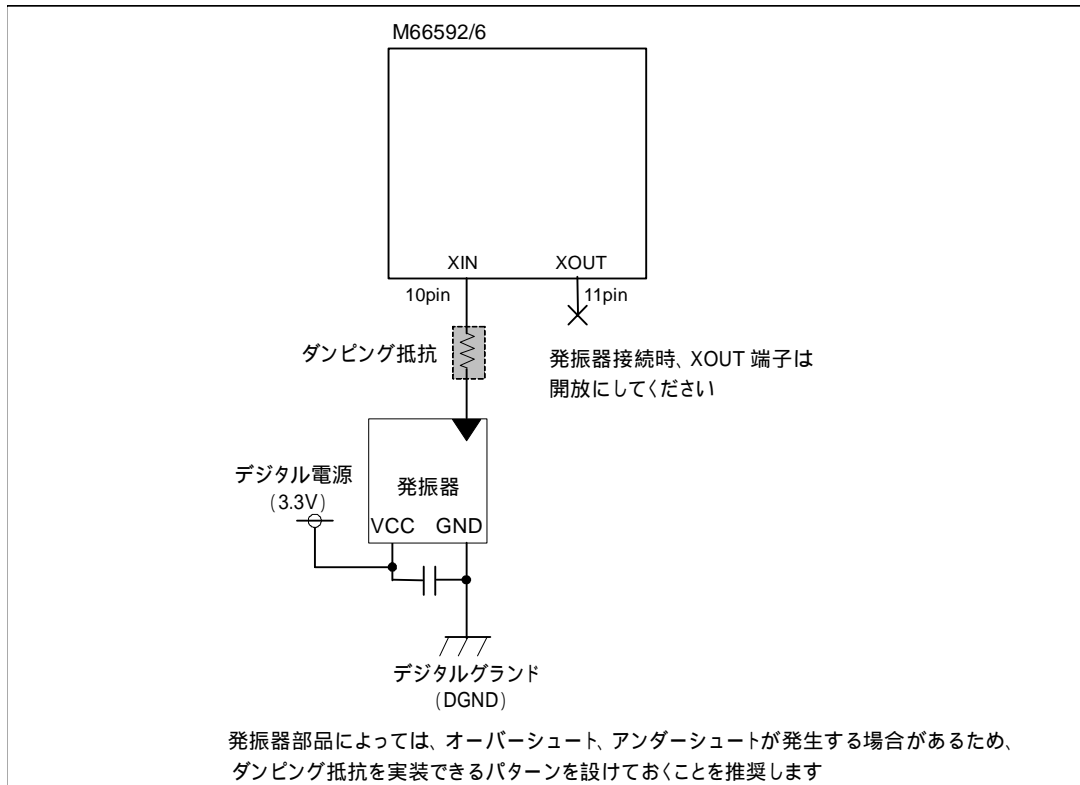


図 4.2 発振器接続例

5. VBUS 外付け回路

以下に VBUS 外付け回路設計時の注意点について説明します。

- M66596 をホストコントローラとして使用する場合、VBUS ラインの付加容量が 120uF 以上になるように設計してください。
- M66592/6 をペリフェラルコントローラとして使用する場合、VBUS ラインの付加容量が 1.0uF ~ 10uF 以内になるように設計してください。
- VBUS ラインには、USB ケーブル接続時にインピーダンスの不整合によって、オーバーシュートが発生する場合がありますため、フィルタ回路を設けてください。フィルタ回路として、容量 1.0uF ~ 10uF と抵抗 100 ~ 1K を付けてください。最終的な定数は、基板上でオーバーシュートが発生しないことを確認した上で決定してください。なお、1K 以上の抵抗は付けしないでください。
- M66596 をホストコントローラとして使用する場合、ペリフェラル機器に対して、VBUS 電源を供給する必要があります。VBUS 電源の制御には、USB 電源バス用過電流制限機能付きパワースイッチ IC (以降 USB 電源スイッチ IC と記載) を使用することを推奨します。VBUS 電源ラインの電流の制限値は、適用するシステムの電源、通信する USB ペリフェラル機器が必要とする電流値をもとに検討してください。また、VBUS 電源制御回路は、使用する USB 電源スイッチ IC のデータシートに記載されている回路例等を参考に設計してください。

図 5.1にホストコントローラとして使用する場合の VBUS 外付け回路例を、図 5.2にペリフェラルコントローラとして使用する場合の VBUS 外付け回路例を示します。

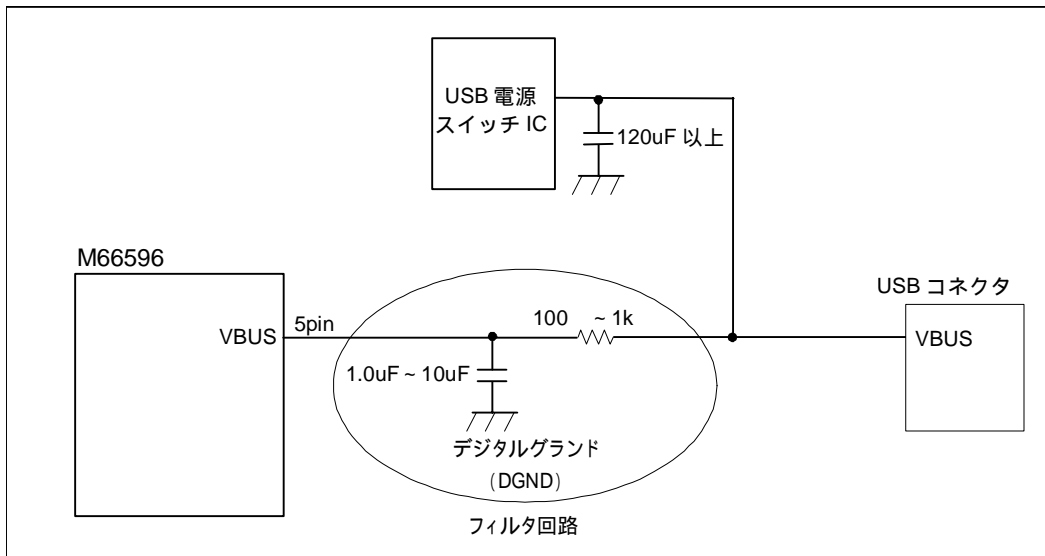


図 5.1 ホストコントローラ VBUS 外付け回路例

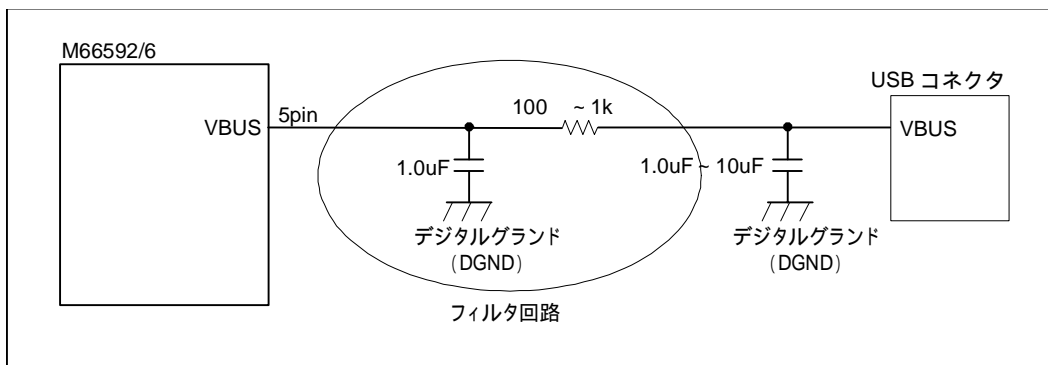


図 5.2 ペリフェラルコントローラ VBUS 外付け回路例

6. REFRIN 端子

以下に REFRIN 端子周辺回路設計時の注意点について説明します。

- ・ REFRIN 端子と AFEA33G の間に 5.6K $\pm 1\%$ の抵抗 (以降 基準抵抗と記載) を接続してください。
- ・ 基準抵抗は、M66592/6 に可能な限り近くに配置してください。
- ・ REFRIN 端子と基準抵抗と AFEA33G は太いパターンでかつ、最短で接続してください。
- ・ 基準抵抗と AFEA33G を専用のパターンで接続し、その先でアナロググランドに接続してください。他の信号と共通インピーダンスを持たないようにパターン設計する必要があります。
- ・ クロストークを避けるため、基準抵抗の近くとそのパターンの近くには、変化の激しい信号(DP、DM、クロック、アドレス・データ・コントロール信号等)を交差または並行しないようにしてください。基準抵抗とそのパターンは、グランドでガードリングすることを推奨します。

図 6.1に REFRIN 端子周辺の接続図およびパターン設計例を示します。

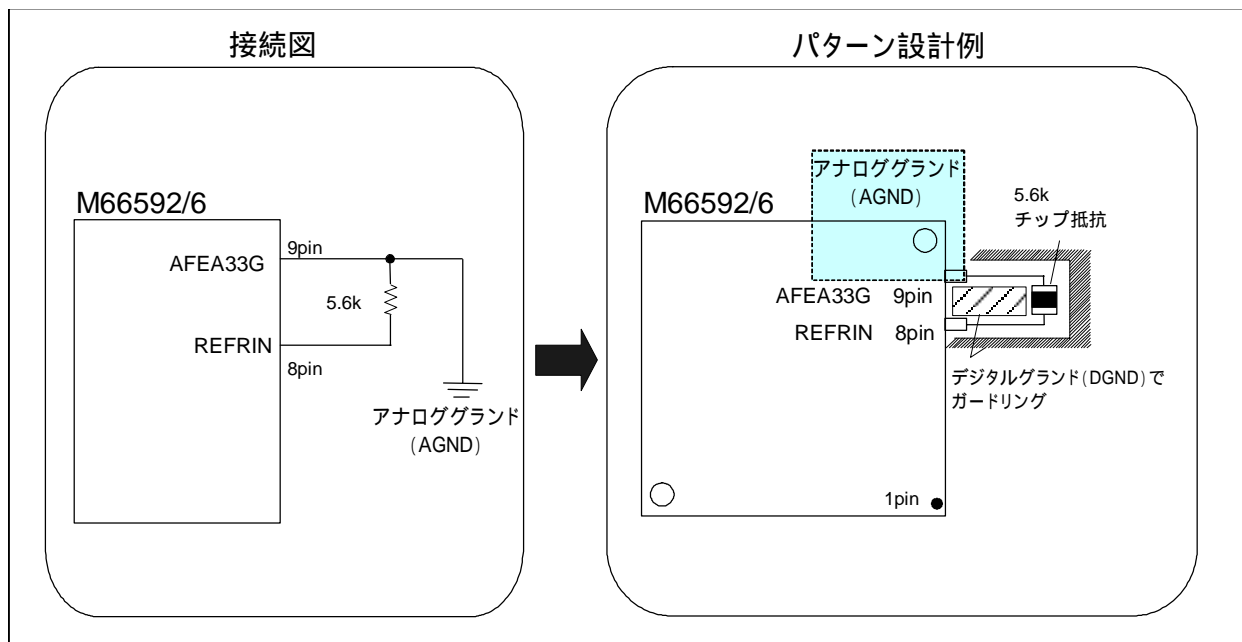


図 6.1 REFRIN 端子周辺の接続図およびパターン設計例

7. EMI/ESD 対策

以下に EMI、ESD 対策時の注意点について説明します。

- ・ コイルやダイオードなどの EMI、ESD 対策用部品を USB 伝送線路に実装する場合は、USB 伝送線路の近くに配置し、配線は可能な限り短くしてください。
- ・ EMI、ESD 対策用部品は、必ず USB2.0 Hi-Speed 対応品を使用してください。なお、EMI、ESD 対策用部品を実装することで、USB 伝送線路のインピーダンスに不整合が生じ、波形が乱れることがありますので、十分に評価した上で使用する部品を決定してください。

図 7.1 に EMI、ESD 対策用部品使用時の接続図例を示します。

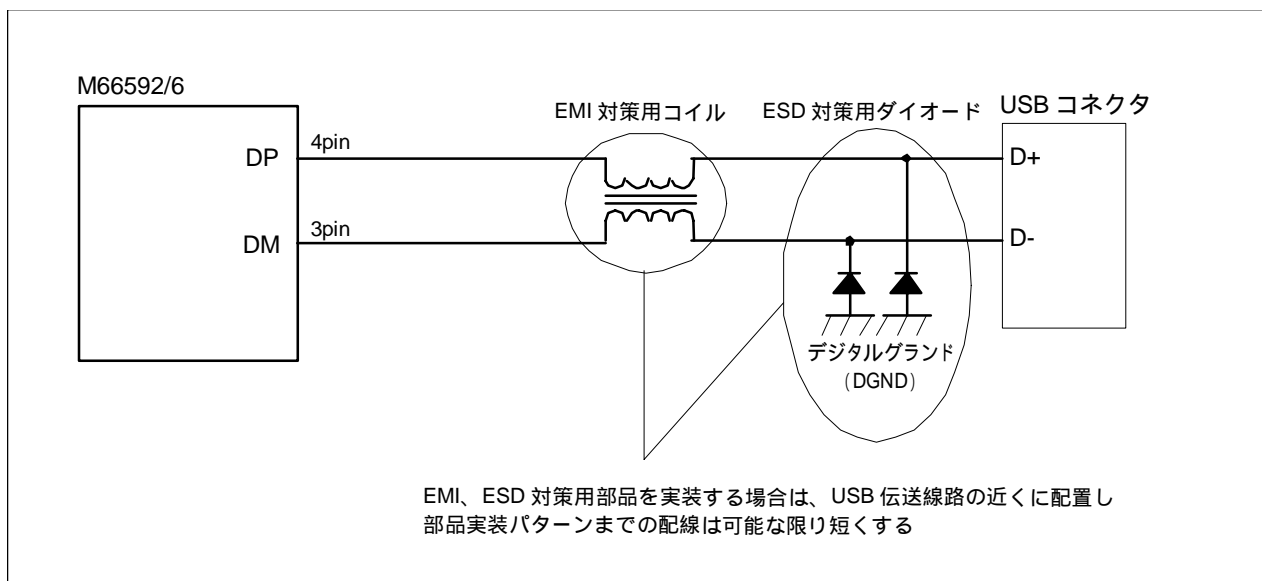


図 7.1 EMI、ESD 対策用部品使用時の接続例

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録	M66592/M66596 基板設計ガイドライン
------	-----------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.7.22	-	初版発行
2.00	2007.7.2	-	M66592/M66596 共通化。内容全面改訂。

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。