

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7263 グループ

LCD コントローラ表示動作

要旨

本アプリケーションノートは、SH7263/SH7203 に内蔵された LCD コントローラ (LCDC) の表示設定例について説明したものです。ソフトウェア設計の際のご参考例としてお役立てください。

動作確認デバイス

SH7263

目次

1. はじめに.....	2
2. 応用例の説明.....	3
3. 参考ドキュメント.....	28

1. はじめに

1.1 仕様

本応用例では、パワーオンリセット解除後に、周辺モジュールを初期化し LCD コントローラ (LCDC) の表示動作を行います。

- CS0 空間のフラッシュメモリにプログラムを配置しています。
- CS3 空間に SDRAM を 16 ビットバスで接続し、表示データを格納しています。
- LCD パネル (TFT 液晶) を接続し、色の深さは 16 bpp に設定しています。
- 表示イメージサイズは QVGA サイズです。

1.2 使用機能

クロックパルス発振器 (CPG)

バスステートコントローラ (BSC)

ピンファンクションコントローラ (PFC)

LCD コントローラ (LCDC)

1.3 適用条件

マイコン: SH7263

動作周波数: 内部クロック 200 MHz
 バスクロック 66 MHz
 周辺クロック 33 MHz

評価ボード: SH7263 評価ボード(R0K572630D001BR)
 SDRAM 16 M バイト 16 ビットバス幅固定 (エルピーダ製 EDS1216AATA-75E)
 NOR フラッシュメモリ 4 M バイト (ルネサス製 M5M29KT331AVP)

LCD パネル: TFT カラーLCD H320 × V240

C コンパイラ: ルネサス テクノロジ製
 SuperH RISC engine ファミリー C/C++ コンパイラパッケージ Ver.9.01 Release 01

コンパイルオプション: `-cpu = sh2afpu -fpu = single -include = "$(WORKSPDIR)¥inc" -message
 -object = "$(CONFIGDIR)¥$(FILELEAF).obj" -debug -gbr = auto -fpscr = safe
 -chgincpath -errorpath -global_volatile = 0 -opt_range = all -infinite_loop = 0
 -del_vacant_loop = 0 -struct_alloc = 1 -nologo`

1.4 関連アプリケーションノート

本資料の参考プログラムは、「SH7263/SH7203 グループ アプリケーションノート 初期設定例 (RJJ06B0899)」の設定条件で動作設定を行っています。そちらも合わせてご参照ください。

2. 応用例の説明

本応用例では、LCD 表示動作における初期設定例を説明します。

本プログラム実行にあたっては、本設定例以外に、メモリの初期化など最低限のハードウェア初期設定処理を行う初期設定プログラムが必要です。

2.1 機能概要

LCD コントローラ (LCDC) は、表示用の画像をシステムメモリに格納するユニファイドメモリアーキテクチャをとっています。LCDC モジュールはシステムメモリからデータを読み出し、パレットメモリを使って色を決定した後、LCD パネルに送ります。また、システムメモリからダイレクトにデータを読み出し、LCD パネルに表示することも可能です。シリアルインタフェース方式の STN/Dual STN/TFT パネル液晶モジュールを接続することが可能です。

CPU に接続された SDRAM (CS3 空間)* の一部を LCDC の表示データ格納用 VRAM として使用することで専用の表示用メモリが不要です。また、2.4 K バイトのラインバッファを LCDC に内蔵しており、安定した表示が可能です。

表 1 に LCDC の機能概要を、図 1 に LCDC のブロック図を示します。

また、表 2 に端子構成を、表 3 にレジスタ構成を示します。

【注】 * SDRAM (CS2 空間)、および内蔵 RAM からの表示は行えません。

表 1 LCDC の機能概要

特長	機能	備考
パネルインタフェース	シリアルインタフェース方式	—
液晶の種別	STN / Dual STN / TFT	—
パネルデータフォーマット	8 / 12 / 16 / 18 ビットバス幅	—
カラーモード	4 / 8 / 15 / 16 bpp	—
グレースケールモード	1 / 2 / 4 / 6 bpp	—
パネルサイズ	16 × 1 ~ 1024 × 1024 ドット	—
カラーパレット	24 ビット	24 ビット中、16 ビットが有効 R:5 / G:6 / B:5
STN/DSTN パネルの中間色表示	RGB 各 8 ビットの、24 ビットの空間変調 FRC	ちらつきの少ない 65536 の色制御を実現
VRAM	CPU に接続された SDRAM (CS3 空間) の一部を VRAM として使用	専用の表示用メモリが不要
ラインバッファ	2.4 K バイト	安定した表示を実現
信号極性	プログラマブル	出力信号のレベル反転機能をサポート
データフォーマット	バイト内のエンディアン設定、バックドピクセル方式選択可能	—
ハードウェアローテーションモード	あり	回転前の横幅は 320 ピクセル以下に限定
割り込み	ユーザー指定位置で割り込み発生可能	ティアリング (ちらつき) を回避

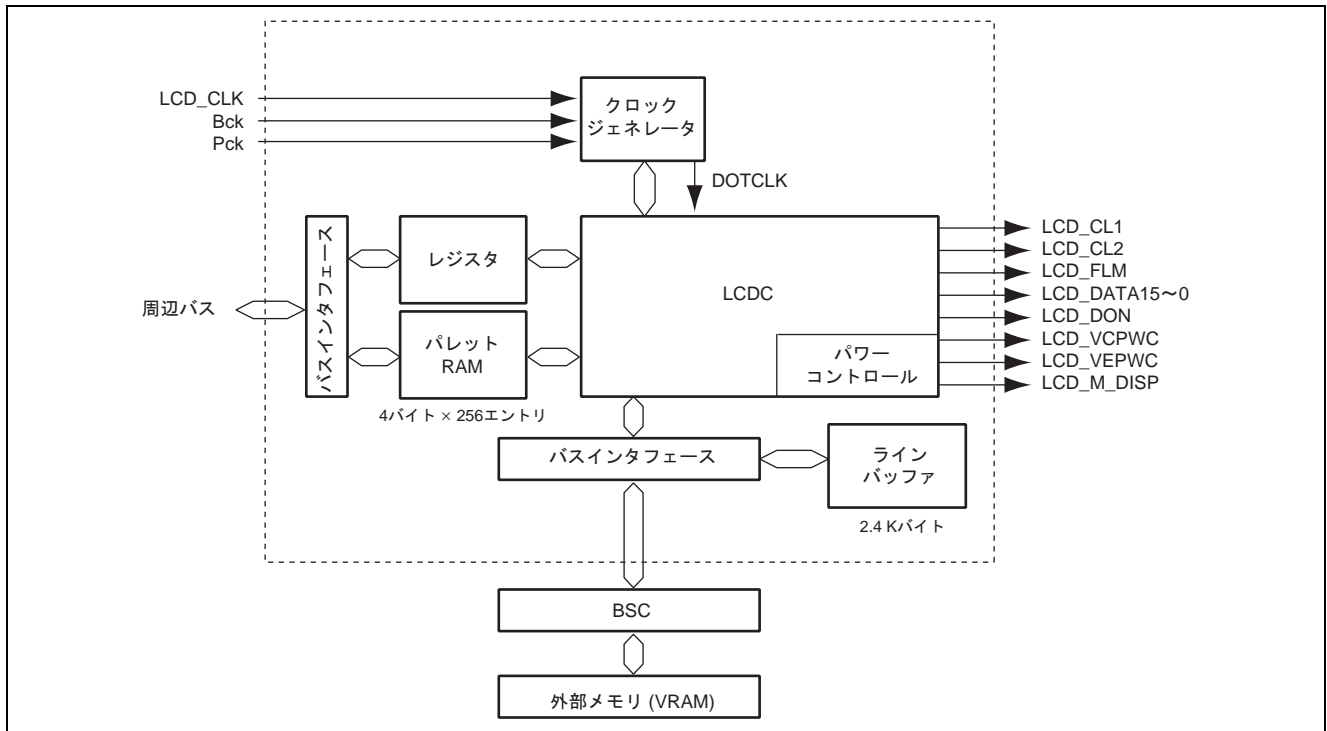


図 1 LCDC のブロック図

表 2 端子構成

端子名	入出力	機能
LCD_DATA15 ~ 0	出力	LCD パネル用データ
LCD_DON	出力	表示開始信号 (DON)
LCD_CL1	出力	シフトクロック 1 (STN/DSTN) / 水平同期信号 (HSYNC) (TFT)
LCD_CL2	出力	シフトクロック 2 (STN/DSTN) / ドットクロック (DONCLK) (TFT)
LCD_M_DISP	出力	液晶交流化信号/DISP 信号
LCD_FLM	出力	ファーストラインマーカ/垂直同期信号 (VSYNC) (TFT)
LCD_VCPWC	出力	液晶モジュール電源制御 (VCC)
LCD_VEPWC	出力	液晶モジュール電源制御 (VEE)
LCD_CLK	入力	LCD クロックソース入力

表 3 レジスタ構成

レジスタ名	略称	R/W	初期値	アドレス	アクセスサイズ
LCDC インプットクロックレジスタ	LDICKR	R/W	H'0101	H'FFFF FC00	16
LCDC モジュールタイプレジスタ	LDMTR	R/W	H'0109	H'FFFF FC02	16
LCDC データフォーマットレジスタ	LDDFR	R/W	H'000C	H'FFFF FC04	16
LCDC スキャンモードレジスタ	LDSMR	R/W	H'0000	H'FFFF FC06	16
LCDC 上部表示パネル用データ取り込み開始アドレスレジスタ	LDSARU	R/W	H'0C00 0000	H'FFFF FC08	32
LCDC 下部表示パネル用データ取り込み開始アドレスレジスタ	LDSARL	R/W	H'0C00 0000	H'FFFF FC0C	32
LCDC 表示パネル用取り込みデータラインアドレスオフセットレジスタ	LDLAOR	R/W	H'0280	H'FFFF FC10	16
LCDC パレットコントロールレジスタ	LDPALCR	R/W	H'0000	H'FFFF FC12	16
パレットデータレジスタ 00 ~ FF	LDPR00 ~ FF	R/W	—	H'FFFF F800 ~ H'FFFF FBFC	32
LCDC 水平キャラクタナンバーレジスタ	LDHCNR	R/W	H'4F52	H'FFFF FC14	16
LCDC 水平同期信号レジスタ	LDHSYNR	R/W	H'0050	H'FFFF FC16	16
LCDC 垂直表示ラインナンバーレジスタ	LDVDLNR	R/W	H'01DF	H'FFFF FC18	16
LCDC 垂直総ラインナンバーレジスタ	LDVTLNR	R/W	H'01DF	H'FFFF FC1A	16
LCDC 垂直同期信号レジスタ	LDVSYNR	R/W	H'01DF	H'FFFF FC1C	16
LCDC AC モジュレーション信号トグルラインナンバーレジスタ	LDACLNR	R/W	H'000C	H'FFFF FC1E	16
LCDC 割り込みコントロールレジスタ	LDINTR	R/W	H'0000	H'FFFF FC20	16
LCDC パワーマネジメントモードレジスタ	LDPMMR	R/W	H'0010	H'FFFF FC24	16
LCDC 電源シーケンス期間レジスタ	LDPSPR	R/W	H'F60F	H'FFFF FC26	16
LCDC コントロールレジスタ	LDCNTR	R/W	H'0000	H'FFFF FC28	16
LCDC ユーザ指定割り込みコントロールレジスタ	LDUINTR	R/W	H'0000	H'FFFF FC34	16
LCDC ユーザ指定割り込みラインナンバーレジスタ	LDUINTLNR	R/W	H'004F	H'FFFF FC36	16
LCDC メモリアクセスインターバルナンバーレジスタ	LDLIRNR	R/W	H'0000	H'FFFF FC40	16

2.2 LCD 回路接続例

2.2.1 LCD 評価回路接続

本応用例で使用している LCD パネル (TFT 液晶) は、16 ビット RGB データ、QVGA サイズです。また、表示データ格納用 VRAM には CS3 空間 (0x0C00 0000 ~ 0x0FFF FFFF: キャッシュ有効空間, または 0x2C00 0000 ~ 0x2FFF FFFF: キャッシュ無効空間) に配置されている SDRAM を使用します。

図 2 に本応用例のハードウェア構成を示します。

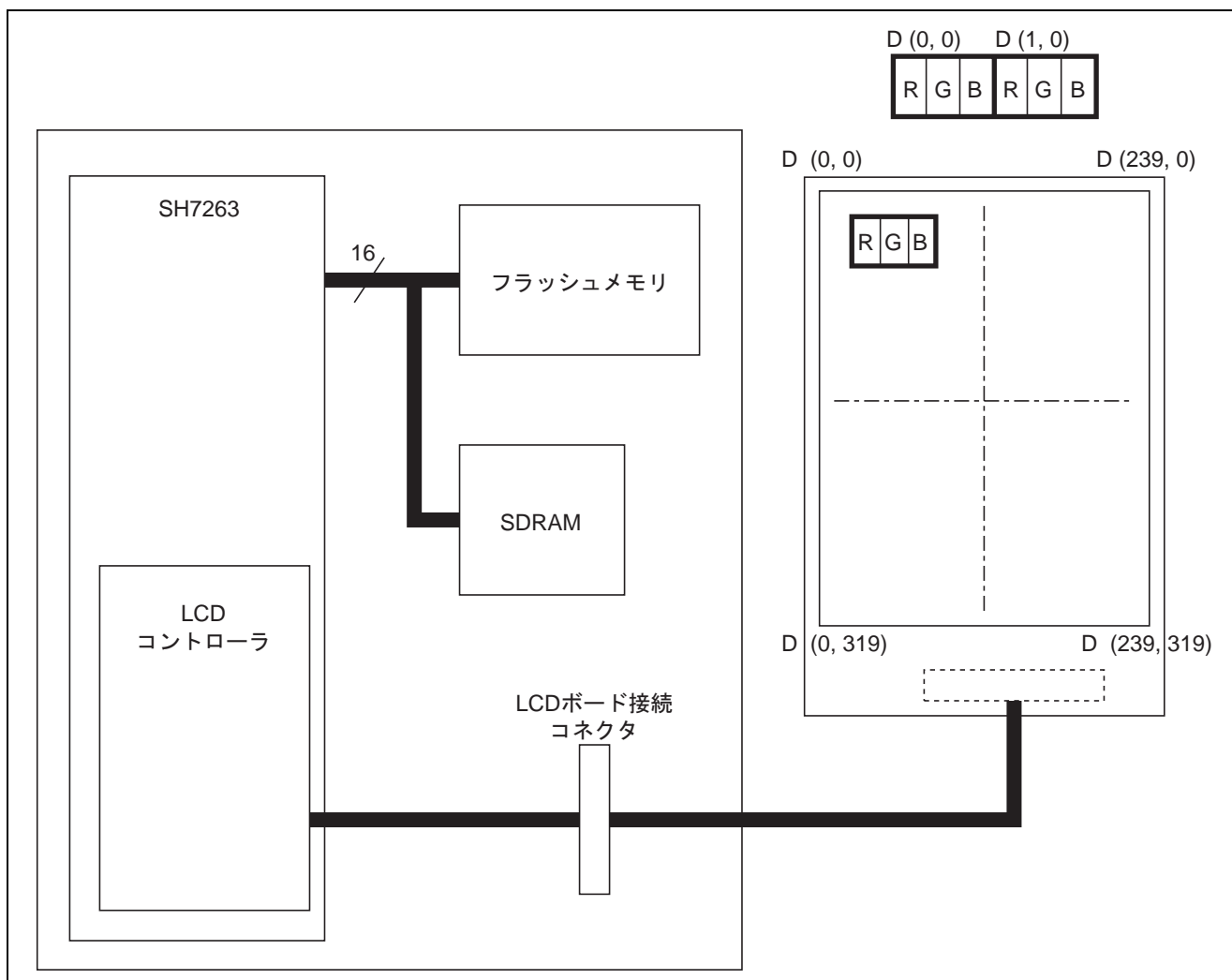


図 2 本応用例のハードウェア構成

2.2.2 LCD パネルとの接続

図3に本応用例で使用したLCDパネルとの接続例を示します。また、表4にLCD端子一覧を示します。

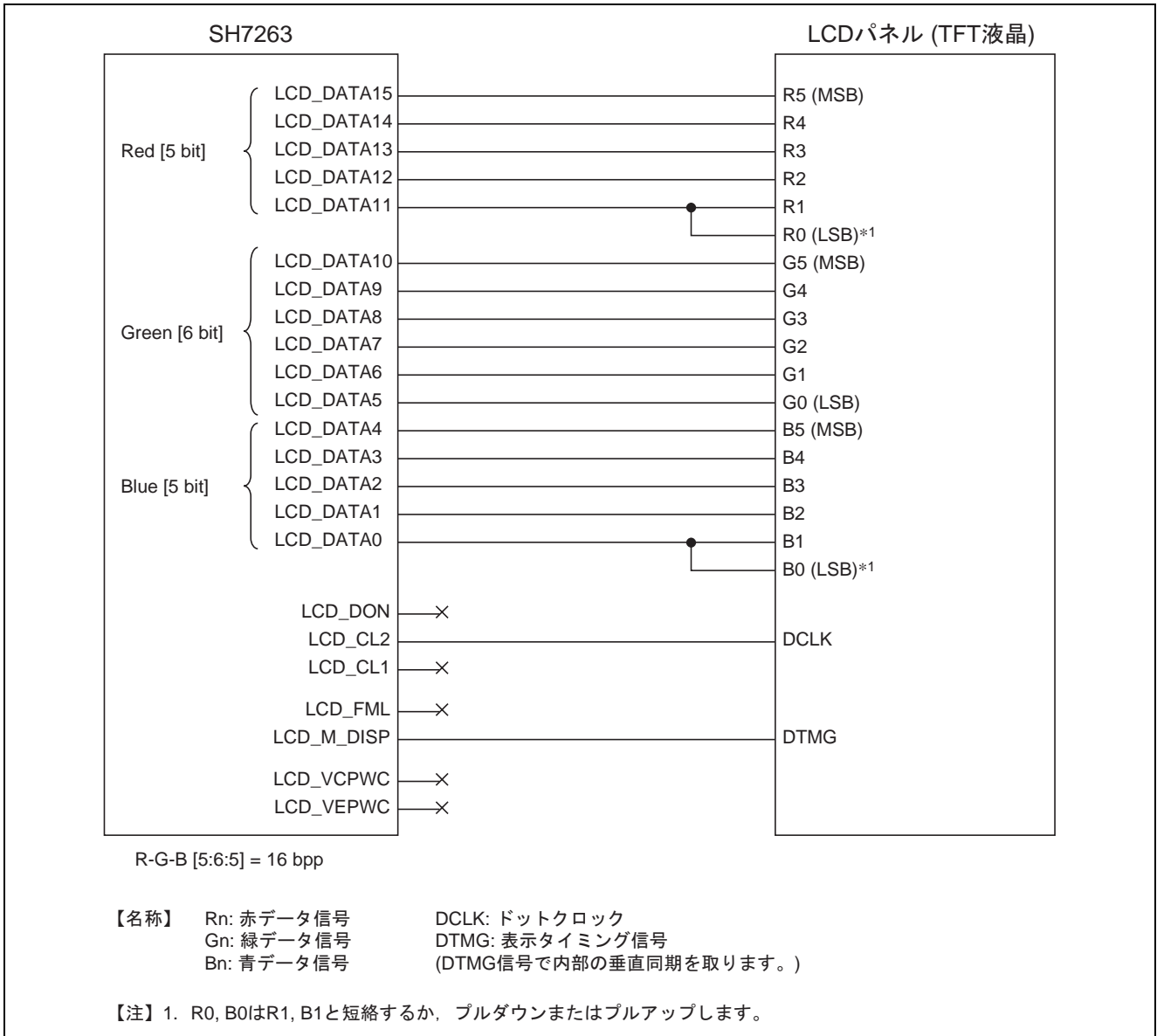


図3 LCD パネルとの接続例

表4 LCD 端子一覧

端子名	名称
LCD_DATA15 ~ LCD_DATA0	LCD パネルデータ
LCD_DON	表示開始信号
LCD_CLK1	シフトクロック 1: 水平同期信号
LCD_CLK2	シフトクロック 2: ドットクロック
LCD_M_DISP	液晶交流化信号
LCD_FLM	ファーストラインマーカ (垂直同期信号)
LDC_VCPWC	液晶モジュール: 電源制御 (VCC)
LCD_VEPWC	液晶モジュール: 電源制御 (VEE)
LCD_CLK	LCD クロック: ソース入力

2.2.3 クロックと LCD データ信号例

図 4 に LCD データ信号例を示します。

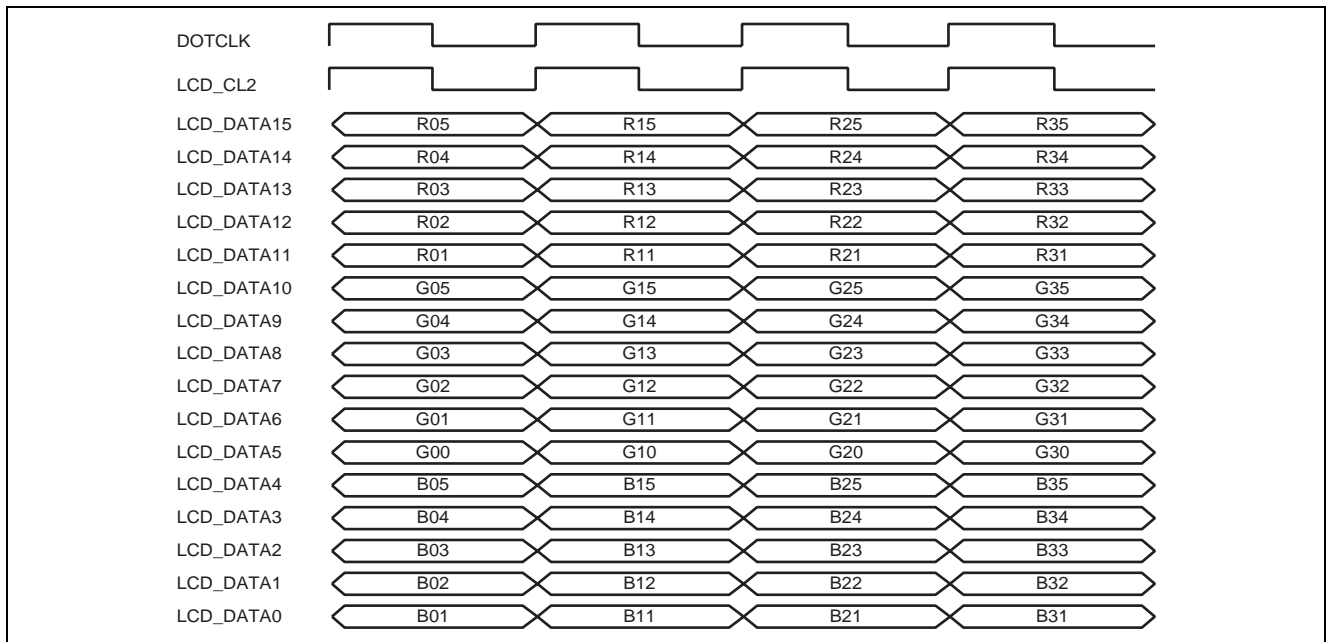


図 4 LCD データ信号例 (TFT カラー16 ビットデータバスモジュール)

2.3 エリア概要

SH7263 は 32 ビットのアドレス空間を有しており，上位ビットで，キャッシュ有効空間，キャッシュ無効空間，内蔵空間（内蔵 RAM，内蔵周辺モジュール，予約）に分割されています。

図 5 に本応用例でのメモリマップを示します。

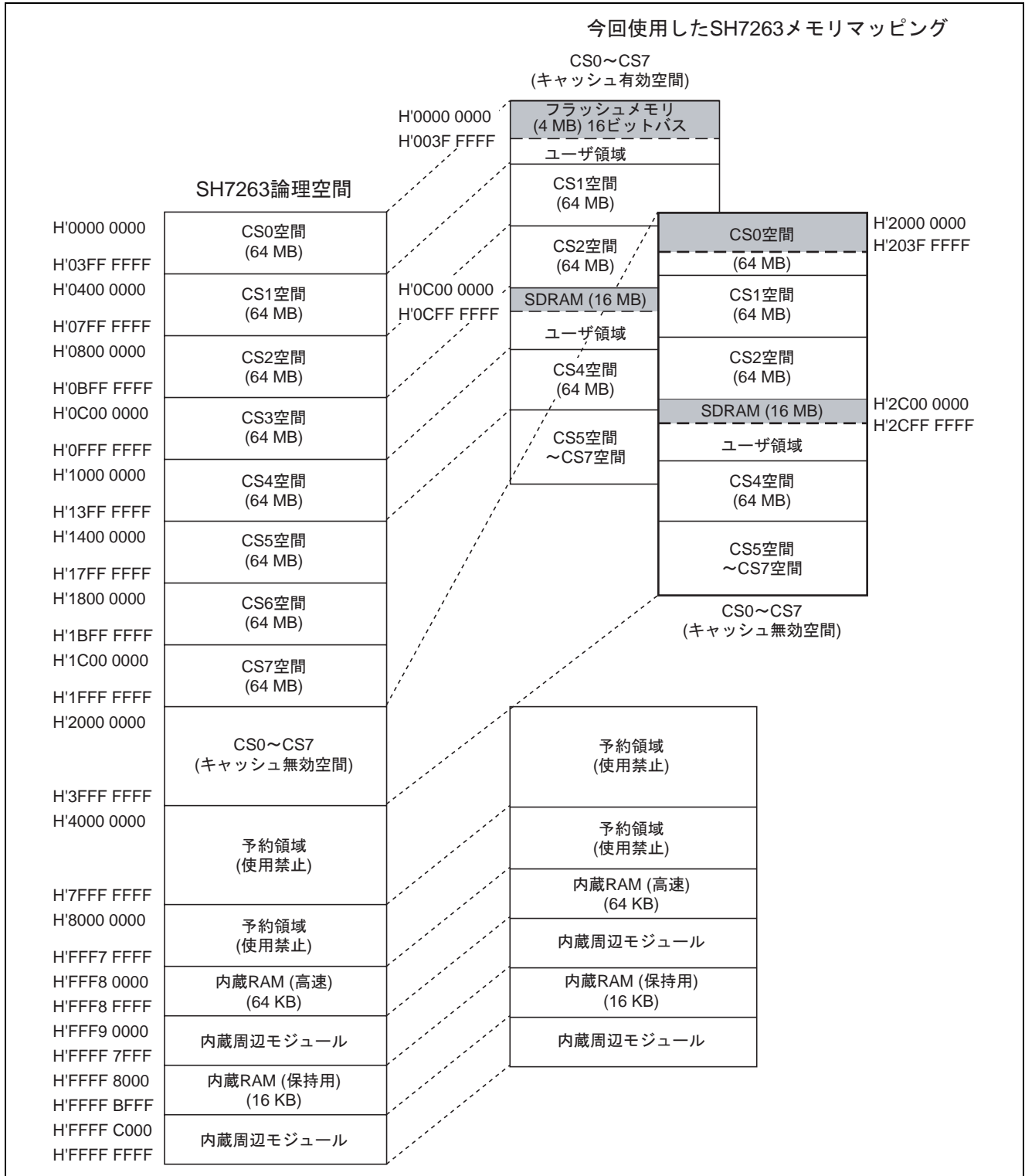


図 5 本応用例でのメモリマップ

2.4 動作説明

2.4.1 バス占有率について

LCDC は、機能としては 1024 × 1024 ドット、16 bpp (ビットパーピクセル) の表示を行うことが可能です。しかし、表示される画像のイメージは CPU と共有である VRAM に格納されており、本 LCDC は表示に間に合うように VRAM からデータの読み出しを行う必要があります。

SH7263 では、最大 32 バーストのメモリアドリードと 2.4 K バイトのラインバッファ内蔵により、表示の破綻が起こりにくいのですが、組み合わせによっては、表示が困難になることがあります。フレームレート 60 Hz とした場合の推奨するサイズとしては、16 bpp 時 320 × 240 ドット、もしくは 8 bpp 時 640 × 480 ドットです。

目安としては、下記に示されたバス占有率が 40% を超えないようにしてください。

$$\text{バス占有率 (\%)} = \frac{\text{オーバーヘッド係数} \times \text{表示総ピクセル数} ((\text{HDCN} + 1) \times 8 \times (\text{VDLN} + 1)) \times \text{フレームレート (Hz)} \times \text{色数 (bpp)}}{\text{CKIO (Hz)} \times \text{バス幅 (bit)}} \times 100$$

オーバーヘッド係数は、CL2 の SDRAM が 32 ビットバスのときに 1.375、16 ビットバスのときに 1.118 となります。今回用いた SDRAM はバス幅 16 ビット固定なので、オーバーヘッド係数は 1.118 となります。

表 5 に本応用例でのバス占有率を示します。また、図 6 に有効な表示と帰線期間について示します。

表 5 本応用例でのバス占有率

オーバーヘッド係数	CL2 16 bit バス	1.118
水平表示キャラクタナンバー	240 ドット = (HDCN + 1) × 8 ドット	HDCN = 29
垂直表示ラインナンバー	320 ライン = VDLN + 1	VDLN = 319
フレームレート	—	60 Hz
色数	R-G-B [5:6:5]	16 bpp
CKIO	バスクロック	66 MHz (Bφ)
バス占有率	7.80%	

【注】 HDCN は表示キャラクタ (8 ビット単位) - 1 で指定します。

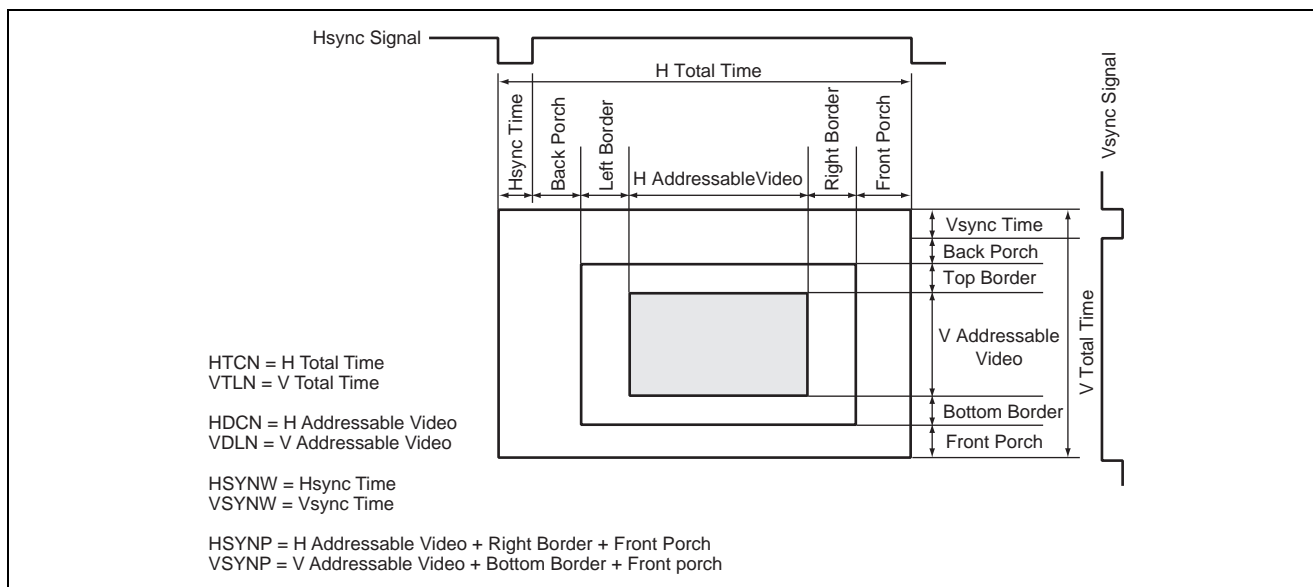


図 6 有効な表示と帰線期間

2.4.2 カラーパレットについて

本応用例ではカラーパレットレジスタの設定をしていません。カラーパレットを使用する場合は、以下の説明を参考に設定をしてください。

• (1) カラーパレットレジスタ

本 LCDC は 1 エントリにつき 24 ビットデータ出力で 256 エントリ同時使用可能なカラーパレットを有しており、本カラーパレットを利用することで 16 M 色中 256 色同時発色が可能です。

また、本カラーパレットは以下の手順によって、ユーザにより随時設定可能です。

図 7 にカラーパレットデータフォーマットを、表 6 にパレットデータレジスタの設定を示します。

- 1. LDPALCR の PALEN ビットを 0 (初期値) に設定: 通常表示動作
- 2. LDPALCR にアクセスし PALEN を 1 に設定: カラーパレット設定モード移行は周辺クロックの 3 サイクル後
- 3. LDPALCR にアクセスし、PALS が 1 であることを確認
- 4. LDPR00 ~ FF にアクセスし PALD00 ~ FF に必要な値を書き込む
- 5. LDPALCR にアクセスし PALEN を 0 に設定: 通常表示モードに移行は周辺クロックの 1 サイクル後

なお、LDPALCR の PALS が 1 にセットされている間、LCDC 表示データ出力 (LCD_DATA) は 0 値出力となります。

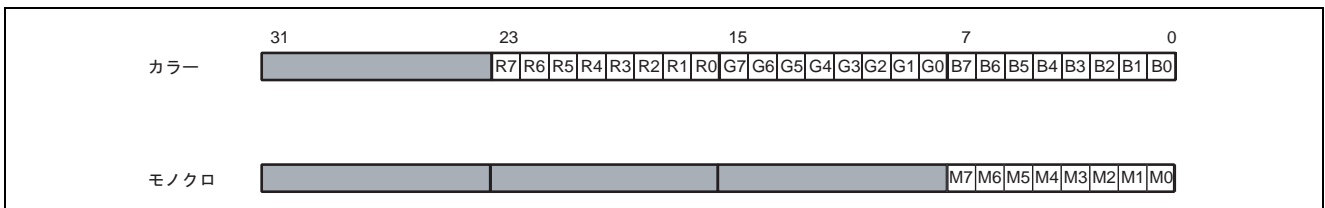


図 7 カラーパレットデータフォーマット

表6 パレットデータレジスタの設定 (PALDnn 色/階調)

ビット	ビット名	色データ	カラー	モノクロ
31~24	—	—	Read Only のため、書き込み不可	Read Only のため、書き込み不可
23	PALDnn23	R データ	R データの設定値 設定値が"0"の場合: "0"書き込み それ以外: "1"か"0"どちらか書き込み	Don't care
22	PALDnn22			
21	PALDnn21			
20	PALDnn20			
19	PALDnn19			
18	PALDnn18			
17	PALDnn17			
16	PALDnn16	G データ	G データの設定値 設定値が"0"の場合: "0"書き込み それ以外: "1"か"0"どちらか書き込み	
15	PALDnn15			
14	PALDnn14			
13	PALDnn13			
12	PALDnn12			
11	PALDnn11			
10	PALDnn10			
9	PALDnn9	(カラー時) B データ (モノクロ時) M データ	B データの設定値 設定値が"0"の場合: "0"書き込み それ以外: "1"か"0"どちらか書き込み	M データの設定値 設定値が"0"の場合: "0"書き込み それ以外: "1"か"0"どちらか書き込み
8	PALDnn8			
7	PALDnn7			
6	PALDnn6			
5	PALDnn5			
4	PALDnn4			
3	PALDnn3			
2	PALDnn2		設定値が"0"の場合: "0"書き込み それ以外: "1"か"0"どちらか書き込み	設定値が"0"の場合: "0"書き込み それ以外: "1"か"0"どちらか書き込み
1	PALDnn1			
0	PALDnn0			

【注】 の部分は無効のデータとなりますが、書き込んでください。

詳細な設定方法は「SH7263 グループ ハードウェアマニュアル (RJJ09B0284) カラーパレット仕様について」を参照ください。

2.4.3 使用上の注意事項

- 表示データ格納用 VRAM (CS3 空間の SDRAM) アクセスの停止手順は、以下のフローに従ってください。
 - 現在の状態が LDPMMR の LPS1 と LPS0 ビットが 1 であることを確認します。
 - LDCNTR の DON ビットを 0 (表示オフモード) に設定します。
 - LDPMMR の LPS1 と LPS0 ビットが 0 になることを確認します。
 - 1 フレームの表示時間を待ちます。

表示データ格納用 VRAM (CS3 空間の SDRAM) をセルフリフレッシュに設定する前、スタンバイモード、モジュールスタンバイモード等に入る前には、この停止手順が必要です。

- SDRAM 初期化前に SDRAM へアクセスしないでください。
参考プログラムは、HardwareSetup 関数でバスステートコントローラ (BSC) を初期化した後に、SDRAM 上の領域を使用しています。未初期化の SDRAM を使用した場合は正常に動作しませんのでご注意ください。
- スタック領域である S セクションを SDRAM 上に配置しないでください。
スタックポインタの初期値は、リセットベクタに設定されている値 (S セクションの最終番地 + 1) が設定されます。参考プログラムは S セクションを内蔵 RAM 上に配置するため問題はありませんが、SDRAM 上に配置すると初期設定プログラム内の関数コール実行時に、未初期化の SDRAM をアクセスしてしまいます。
- INITISCT 関数実行前に静的変数領域をアクセスしないでください。
C 言語の静的領域は、INITISCT 関数の実行によって初期化されます。それ以前にアクセスした場合は値が不定となりますのでご注意ください。
- 画像データ領域をキャッシュ空間に設定しないでください。
画像データ領域 (B_IMAGE_AREA セクション) をキャッシュ有効空間に配置した場合、コヒーレンシの問題により正しく LCD パネルに表示できない場合があります。

2.4.4 セクション

表 7 に本応用例で適用したセクション配置を示します。

表 7 セクション配置

セクション名	セクション用途	配置アドレス	空間
DVECTTBL	リセットベクタテーブル	H'0000 0000	CS0 空間 (キャッシュ有効)
DINTTBL	割り込みベクタテーブル		
PResetPRG	リセットプログラム	H'0000 0800	
PIntPRG	割り込み関数		
P	プログラム領域 (指定なしの場合)	H'0000 1000	
C	定数領域		
C\$BSEC	未初期化データ領域用アドレス構造体		
C\$DSEC	初期化データ領域用アドレス構造体		
D	初期化データ (初期値)		
PCACHE	プログラム領域 (キャッシュ無効空間)	H'203F F000	CS0 空間 (Flash) (キャッシュ無効)
B_IMAGE_AREA	画像データ領域 (未初期化データ領域)	H'2C00 0000	CS3 空間 (SDRAM) (キャッシュ無効)
B	未初期化データ領域		
RINTTBL	割り込みベクタテーブル	H'FFF8 0000	内蔵 RAM
R	初期化データ領域		
S	スタック領域	H'FFF8 FC00	

【注】セクションの詳細については、「SuperH RISC engine C/C++ コンパイラ、アセンブラ、最適化リンカー - ジェディタ ユーザーズマニュアル (RJJ10J1885)」を参照ください。

2.5 参考プログラムの説明

初期設定プログラムは、電源投入後実行する PowerON_Reset_PC 関数を含む resetprg.c と、ハードウェア初期化関数を含む hwsetup.c などの複数のソースファイルから構成されています。以下に主要なソースファイルの構成概略を示します。

図 8 にリセットプログラムの処理フローを、図 9 にハードウェア初期化関数の処理フローを、図 10 に main 関数の処理フローを、図 11 と図 12 と図 13 に LCDC 初期化の処理フローを、図 14 にカラーパターンの設定の処理フローを示します。また、図 15 に LCDC 表示終了処理フローを、図 16 に LCDC 表示開始フローを示します。

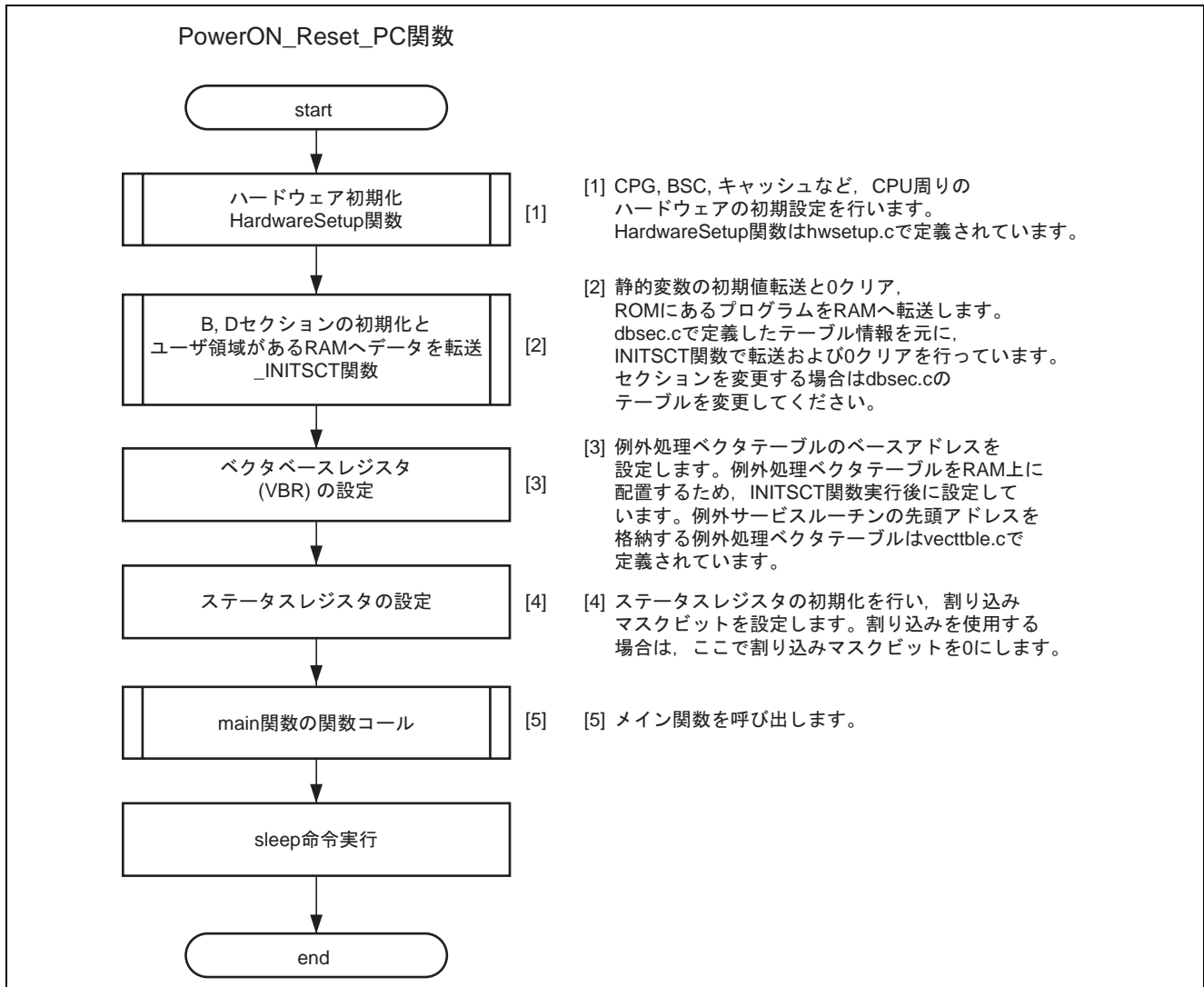


図 8 リセットプログラムの処理フロー

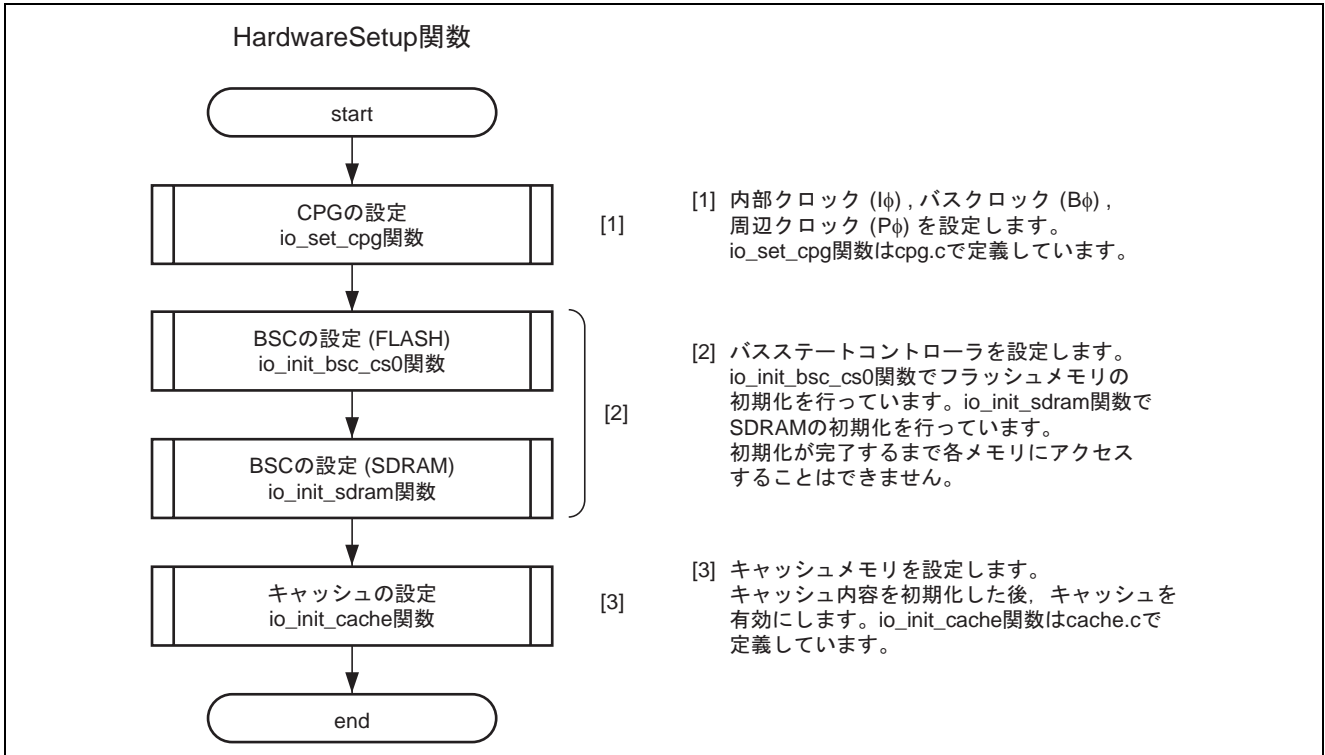


図 9 ハードウェア初期化関数の処理フロー

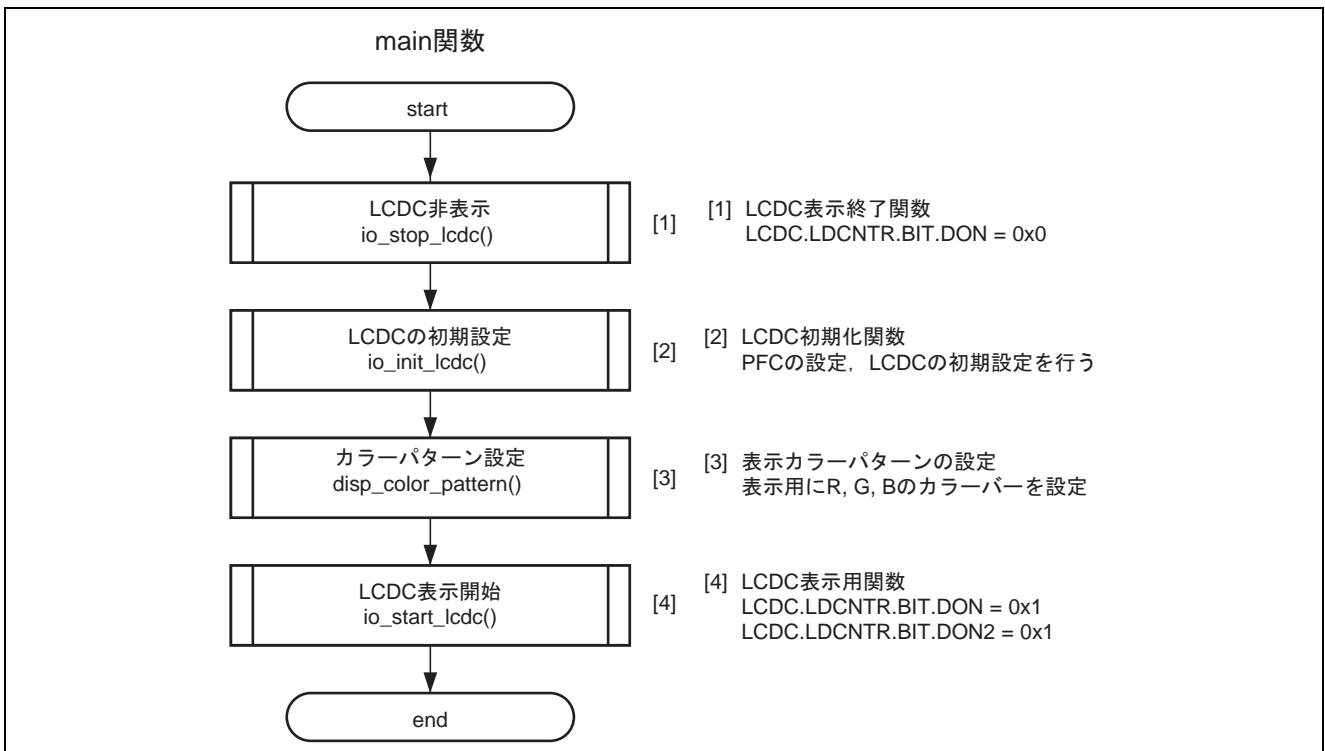


図 10 main 関数の処理フロー

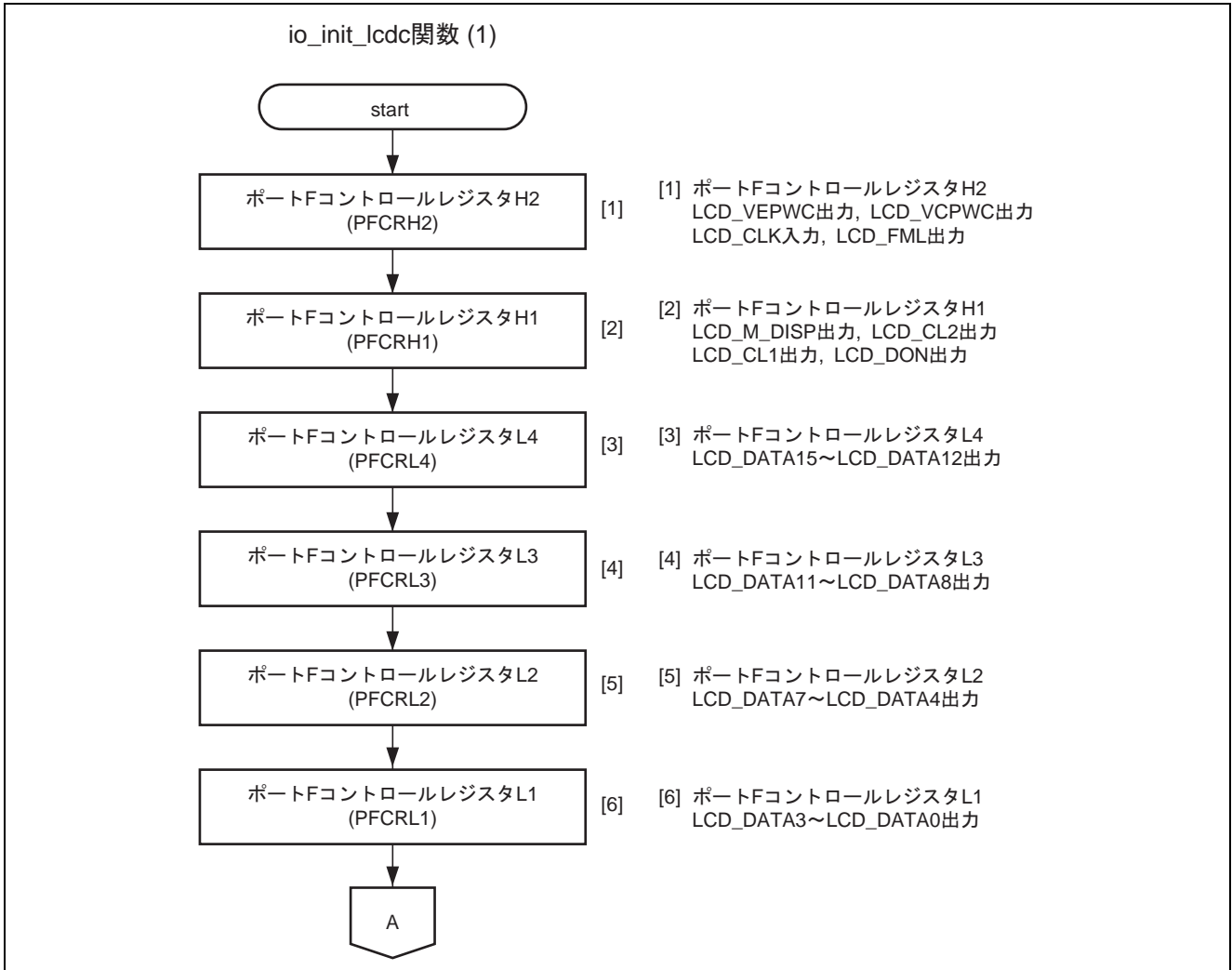


図 11 LCDC 初期化の処理フロー (1)

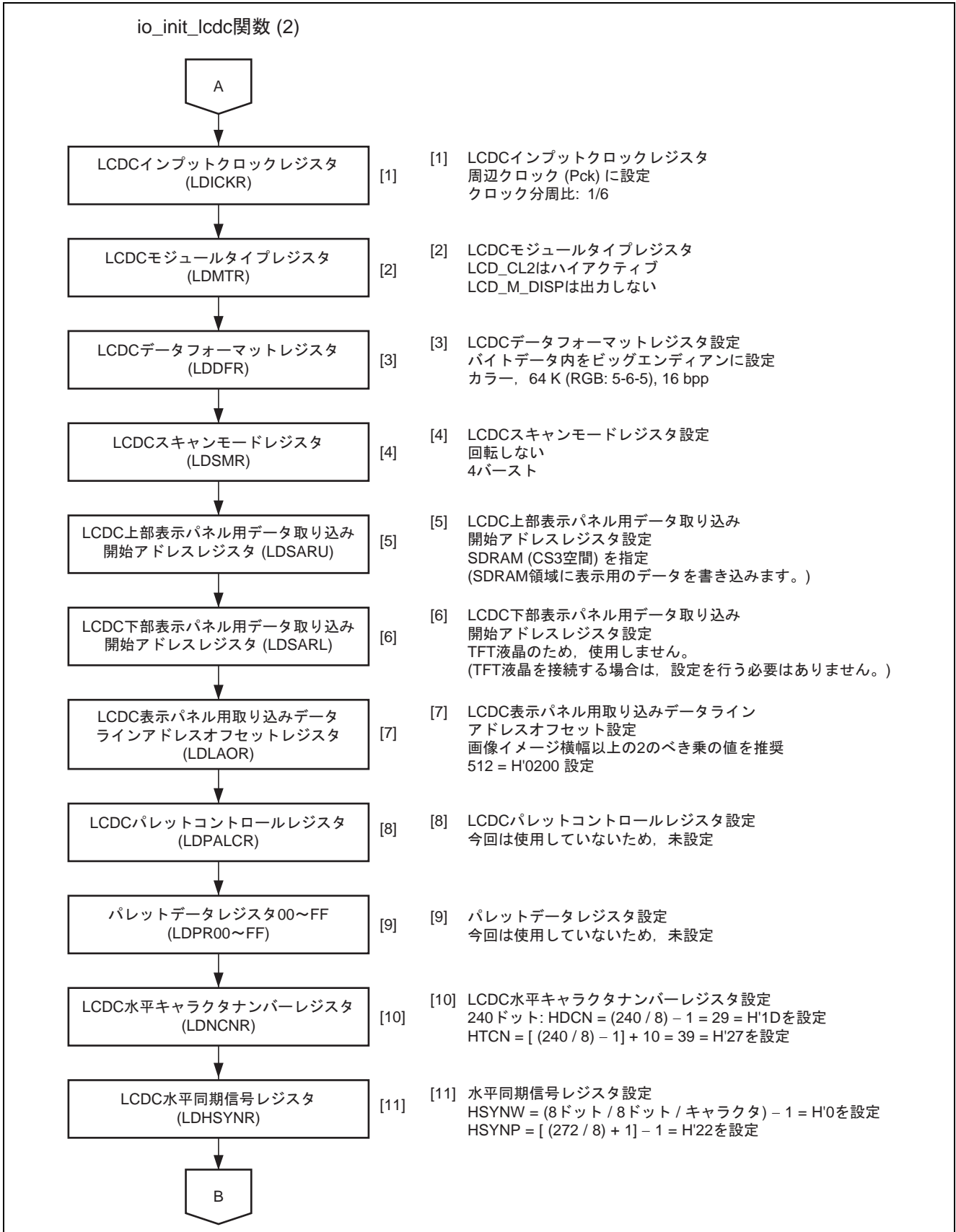


図 12 LCDC 初期化の処理フロー (2)

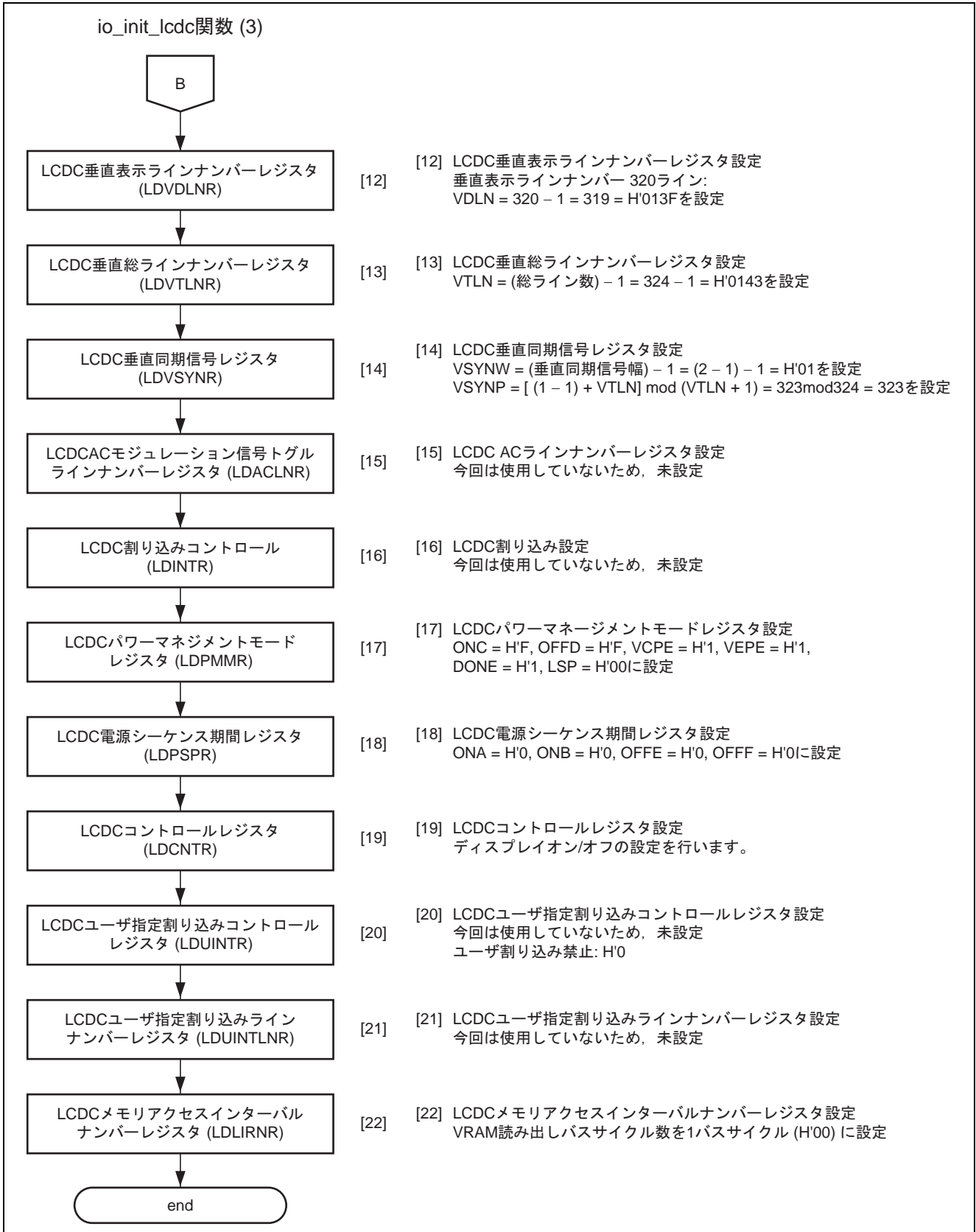


図 13 LCDC 初期化の処理フロー (3)

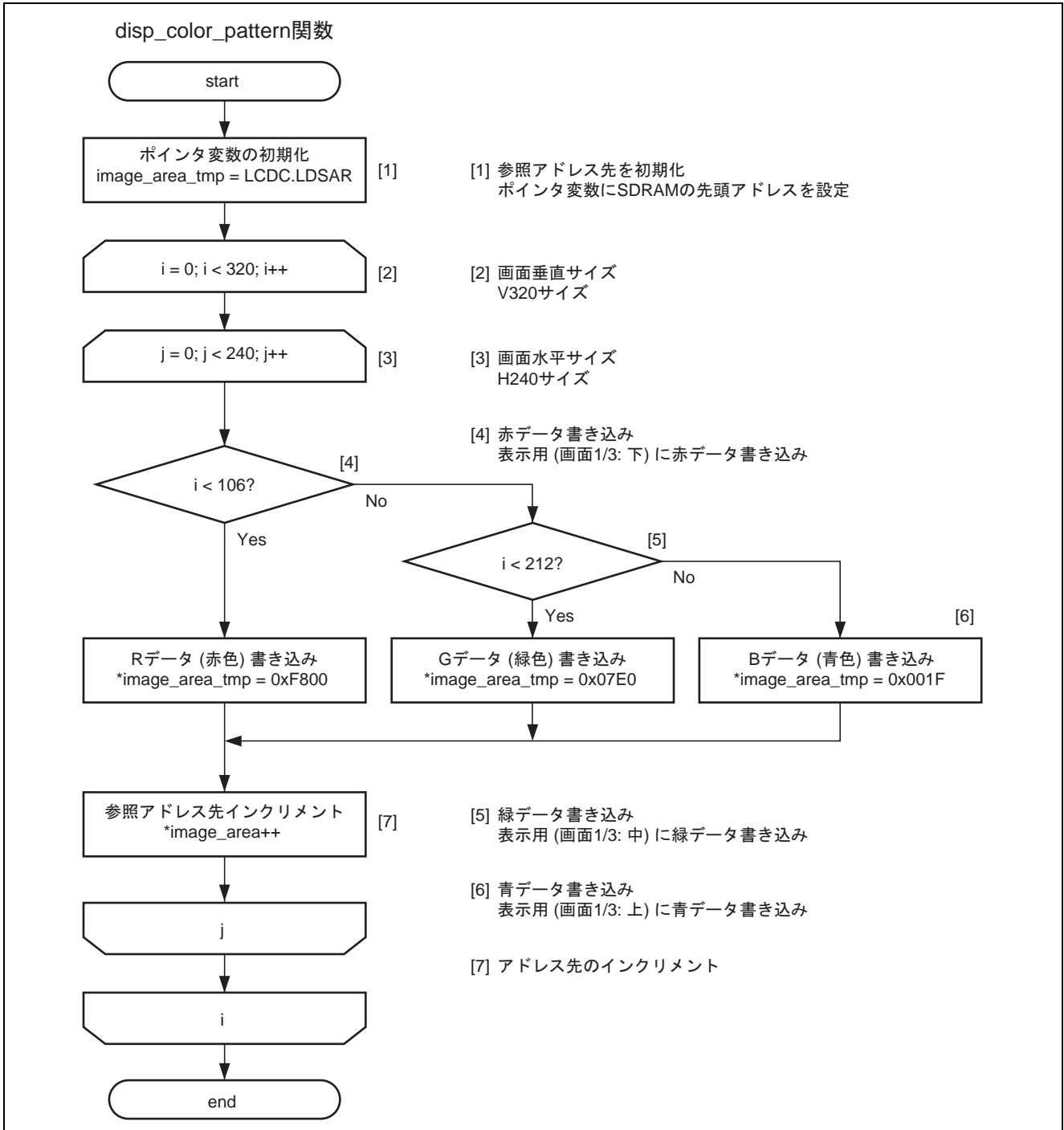


図 14 カラーパターン設定の処理フロー

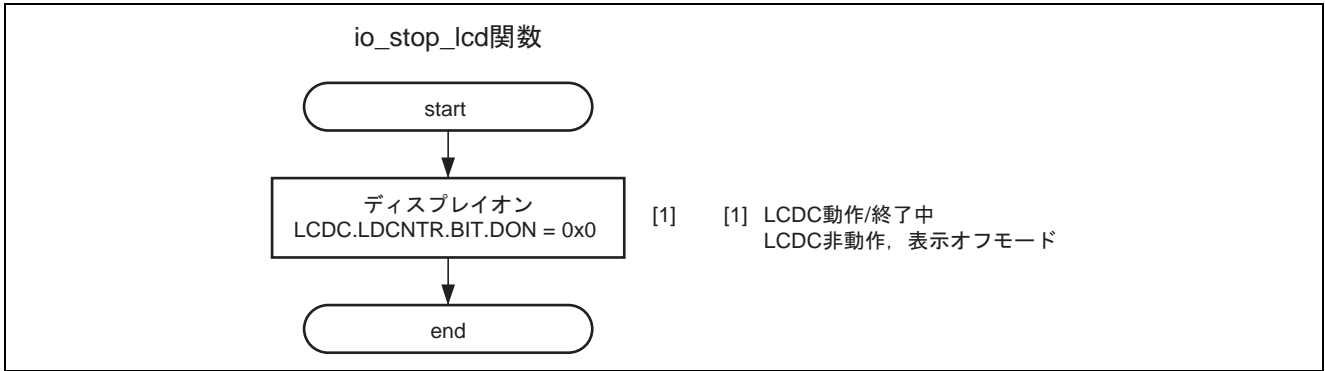


図 15 LCDC 表示終了処理フロー

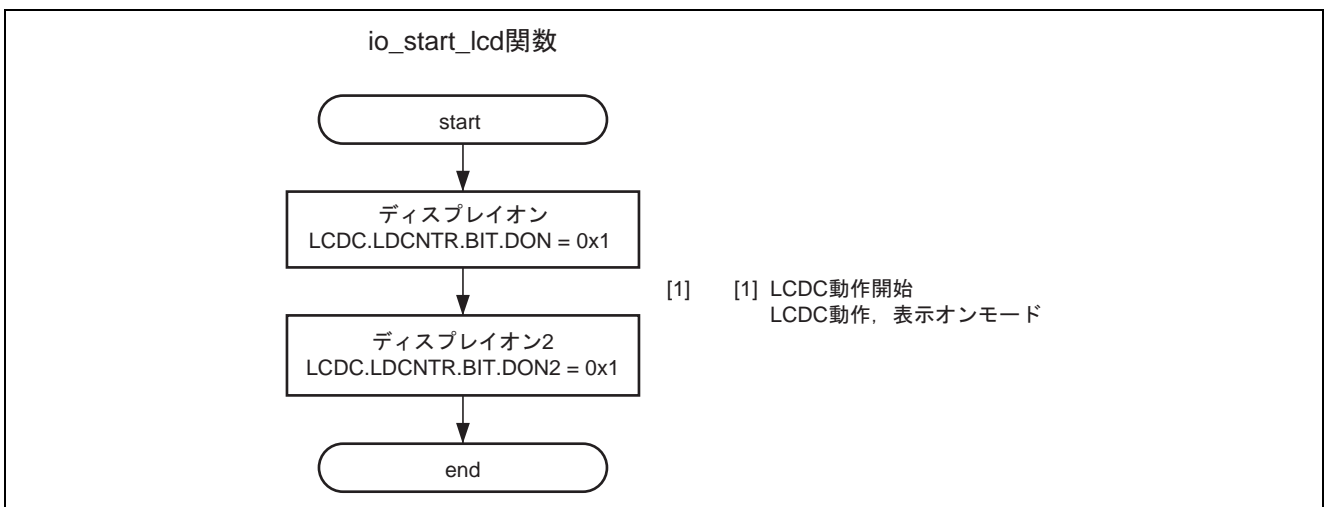


図 16 LCDC 表示開始処理フロー

2.6 参考プログラムにおけるレジスタ設定内容

2.6.1 各モジュール (CPG, BSC, PFC)

表 8 に LCD コントローラ以外で使用した各モジュールのレジスタ設定を示します。

表 8 各モジュールのレジスタ設定

モジュール	設定内容	レジスタ設定
CPG	内部クロック: 200 MHz バスクロック: 66 MHz 周辺クロック: 33 MHz	FRQCR = H'1104
BSC	CS0 空間 (フラッシュメモリ)	
	ライト-リード/ライト-ライトサイクル間アイドル指定: 1 アイドル データバス指定: 16 ビットバス幅	CS0BCR = H'1000 0400
	アサート遅延サイクル: 1.5 サイクル アクセスウェイトサイクル: 5 サイクル ネゲート遅延サイクル: 1.5 サイクル	CS0WCR = H'0000 0AC1
	CS3 空間 (SDRAM)	
	メモリ指定: SDRAM データバス指定: 16 ビットバス幅	CS3BCR = H'0000 4400
	プリチャージ待ちサイクル: 1 サイクル ACTV READ/WRITE コマンド間ウェイトサイクル: 2 サイクル CAS レイテンシ: 2 サイクル プリチャージ起動待ちサイクル: 2 サイクル REF コマンド/セルフリフレッシュ解除: 5 サイクル	CS3WCR = H'0000 2892
	リフレッシュ制御: リフレッシュを行う : オートリフレッシュ バンクアクティブモード: オートプリチャージ エリア 3 ロウアドレスビット数: 12 ビット エリア 3 カラムアドレス数: 9 ビット	SDCR = H'0000 0809
	クロックセレクト: B ϕ /16 リフレッシュ回数: 1 回	RTCSR = H'A55A 0010
	リフレッシュ間隔: 65 (0x41) サイクル/リフレッシュ回数	RTCOR = H'A55A 0041
	AC 特性スイッチ: 切り替えを行い, 遅延時間を延長する	RTCSR = H'A55A 0010
PFC	CS0 および CS3 で使用するアドレスバス, データバス, および LCD 液晶の制御端子を設定	
	LDCD 端子: LCD_DATA15~LCD_DATA0 : LCD_DON : LCD_CLK, LCD_CK1, LCD_CK2 : LCD_M_DISP : LCD_FLM : LCD_VCPWC, LCD_VEPWC	PFCRH2 = H'2222 PFCRH1 = H'2222 PFCRL4 = H'2222 PFCRL3 = H'2222 PFCRL2 = H'2222 PFCRL1 = H'2222
	外部メモリ端子: $\overline{CS3}$: CKE : RAS, CAS : RD/WR : $\overline{WE0}$, $\overline{WE1}$	PCCRL4 = H'0011 PCCRL3 = H'0011 PCCRL2 = H'0011 PCCRL1 = H'1010 PECRL1 = H'0100

2.6.2 LCD コントローラ

表9~表14にLCDコントローラのレジスタ設定を示します。

表9 LCDC レジスタ設定 (1)

レジスタ名	ビット名	アドレス	設定値	設定説明
LDICKR	ICKSEL[1:0]	H'FFFF FC00	H'1006	入力クロック選択ビット B'01: 周辺クロックを選択 (Pck)
	DCDR[5:0]			クロック分周比 B'000110: 1/6 分周 (5.5 MHz 設定)
LDMTR	FLMPOL	H'FFFF FC02	H'C02B	FML (垂直同期) 極性選択 B'1: LCD_FML パルスはローアクティブ
	CL1POL			CL1 (水平同期) 極性選択 B'1: LCD_CL1 パルスはローアクティブ
	DISPPOL			DISP (表示許可) 極性選択 B'0: LCD_M_DISP パルスはハイアクティブ
	DPOL			表示データ極性選択 B'0: LCD_DATA パルスはハイアクティブ
	MCNT			M 信号制御 B'0: M (AC ラインモジュレーション) 信号を出力する
	CL1CNT			CL1 (水平同期) 制御 B'0: 垂直帰線期間中, LCD_CL1 は出力する
	CL2CNT			CL2 (液晶モジュールのドットクロック) 制御 B'0: 垂直水平帰線期間中, LCD_CL2 は出力する
	MIFTYP[5:0]			モジュールインタフェースタイプ選択 B'101011: TFT カラー, 16 ビットデータバス
LDDFR	PABD	H'FFFF FC04	H'002D	バイトデータピクセルアライメント B'0: バイトデータ内をビッグエンディアン
	DSPCOLOR[6:0]			表示カラー選択 B'0101101: カラー, 64 K (RGB: 5-6-5), 16 bpp
LDSMR	ROT	H'FFFF FC06	H'0000	ローテーションモジュール選択 B'0: 回転しない
	AU[1:0]			アクセスユニット選択 B'00: 4 バースト
LDSARU	SAU25 ~ SAU4	H'FFFF FC08	H'0C00 0000	上部パネル表示データの取り込み開始アドレス H'0C00 0000: 表示データの取り込み開始アドレス はエリア3のシンクロナス DRAM 領域内に設定
LDSARL	SAL25 ~ SAL4	H'FFFF FC0C	—	下部パネル表示データの読み取り開始アドレス TFT: 使用しません。 表示データの取り込み開始アドレスはエリア3のシンクロナス DRAM 領域内に設定
LDLAOR	LAO15 ~ LAO0	H'FFFF FC10	H'0200	ラインアドレスオフセット 256 × 2 = H'0200 画像イメージ横幅 (この例では 240 画素) 以上の 2 のべき乗の値を推奨します。推奨値に設定するため, 512 を設定します。

表 10 LCDC レジスタ設定 (2)

レジスタ名	ビット名	アドレス	設定値	設定説明
LDPALCR	PALS	H'FFFF FC12	H'0000	パレット状態 B'0: LCDC がパレットを使用。通常表示モード
	PALEN			パレット読み出し/書き込みイネーブル B'0: 通常表示モードへの遷移要求
LDPR00 ~ LDPRFF	PALDnn23 ~ PALDnn0	H'FFFF F800 ~ H'FFFF FBFC	—	パレットデータ パレット未使用のため未設定
LDHCNR	HDCN7 HDCN6 HDCN5 HDCN4 HDCN3 HDCN2 HDCN1 HDCN0	H'FFFF FC14	H'1D20	水平表示キャラクタナンバー 水平画面方向の表示キャラクタ数を設定します (キャラクタ = 8 ドット単位)。 本例では横幅 240 ピクセルですので, $HDCN = (\text{表示キャラクタ数}) - 1 = (240 / 8) - 1 = 29 = H'1D$ とします。
	HTCN7 HTCN6 HTCN5 HTCN4 HTCN3 HTCN2 HTCN1 HTCN0			水平総キャラクタナンバー 水平画面方向の総キャラクタ数を設定します (キャラクタ = 8 ドット単位)。 最小の水平帰線期間は 3 キャラクタ (24 ドット) ですが, 本例では水平帰線期間を 10 キャラクタ (80 ドット) とします。 $HTCN = [(240 / 8) - 1] + 3 = 32 = H'20$ とします。
LDHSYNR	HSYNW3 HSYNW2 HSYNW1 HSYNW0	H'FFFF FC16	H'0022	水平同期信号幅 水平画面方向の同期信号 (CL1, Hsync) 幅を設定します (キャラクタ = 8 ドット単位)。 $HSYNW = (\text{水平同期信号幅}) - 1 = (8 \text{ ドット} / 8 \text{ ドット} / \text{キャラクタ}) - 1 = 0$
	HSYNP7 HSYNP6 HSYNP5 HSYNP4 HSYNP3 HSYNP2 HSYNP1 HSYNP0			水平同期信号出力位置 水平画面方向の同期信号の出力位置を設定します (キャラクタ = 8 ドット単位)。 (水平同期信号出力位置) - 1 の値を設定してください。 $HSYNP = [(272 / 8) + 1] - 1 = H'22$
LDVDLNR	VDLN10 VDLN9 VDLN8 VDLN7 VDLN6 VDLN5 VDLN4 VDLN3 VDLN2 VDLN1 VDLN0	H'FFFF FC18	H'013F	垂直表示ラインナンバー 垂直画面方向の表示ライン数を設定します (ライン単位)。 (表示ライン数) - 1 の値を設定してください。 $VDLN = 320 - 1 = H'013F$

表 11 LCDC レジスタ設定 (3)

レジスタ名	ビット名	アドレス	設定値	設定説明
LDVTLNR	VTLN10 VTLN9 VTLN8 VTLN7 VTLN6 VTLN5 VTLN4 VTLN3 VTLN2 VTLN1 VTLN0	H'FFFF FC1A	H'0143	垂直総ラインナンバー 垂直画面方向の総ライン数を設定します (ライン単位)。 (総ライン数) - 1 の値を設定してください。 最小の垂直総ライン数は 2 ラインです。 $VTLN \geq VDLN$, $VTLN \geq 1$ を満足してください。 $VDLN = 324 - 1 = H'0143$
LDVSYNR	VSYNW3 VSYNW2 VSYNW1 VSYNW0	H'FFFF FC1C	H'1143	垂直同期信号幅 垂直画面方向の同期信号 (FLM, Vsync) 幅を設定します (ライン単位)。 (垂直同期信号幅) - 1 の値を設定してください。 垂直同期信号幅 2 ラインなので $VSYNW = (2 - 1) = H'01$
	VSYNP10 VSYNP9 VSYNP8 VSYNP7 VSYNP6 VSYNP5 VSYNP4 VSYNP3 VSYNP2 VSYNP1 VSYNP0			垂直同期信号出力位置 垂直画面方向の同期信号 (FLM, Vsync) の出力位置を設定します (ライン単位)。 (垂直同期信号出力位置) - 2 の値を設定してください。 DSTN の場合は奇数値を設定してください。 (設定値 + 1) / 2 として扱われます。 320 ラインの液晶モジュールを使用し、帰線期間が 0 ライン、つまり $VTLN = 323$ で 1 ライン目に垂直同期信号をアクティブにする場合 ・シングルディスプレイの場合 $VSYNP = [(1 - 1) + VTLN] \bmod (VTLN + 1)$ $= [(1 - 1) + 323] \bmod (324 + 1)$ $= 323 \bmod 324 = 323 = H'143$
LDACLNR	ACLN4 ACLN3 ACLN2 ACLN1 ACLN0	H'FFFF FC1E	—	AC ラインナンバー 液晶モジュール交流化信号をトグルする行数を設定します (ライン単位)。 (トグルする行数) - 1 の値を設定してください。 本応用例では使用していません。

表 12 LCDC レジスタ設定 (4)

レジスタ名	ビット名	アドレス	設定値	設定説明
LDINTR	MINTEN	H'FFFF FC20	H'0000	メモリアクセス割り込みイネーブル B'0: 割り込みを発生しません。
	FINTEN			フレーム終了割り込みイネーブル B'0: 割り込みを発生しません。
	VSINTEN			Vsync 開始割り込みイネーブル B'0: 割り込みを発生しません。
	VEINTEN			Vsync 終了割り込みイネーブル B'0: 割り込みを発生しません。
	MINTS			メモリアクセス割り込み状態 メモリアクセス割り込みの処理状態を表します。
	FINTS			フレーム終了割り込み状態 フレーム終了割り込みの処理状態を表します。
	VSINTS			Vsync 開始割り込み状態 LCDC Vsync 開始割り込みの処理状態を表します。
	VEINTS			Vsync 終了割り込み状態 LCDC Vsync 終了割り込みの処理状態を表します。
LDPMMR	ONC3 ONC2 ONC1 ONC0	H'FFFF FC24	H'FF70	LCDC 電源投入シーケンス期間 LCD モジュールの電源投入シーケンスにおいて LCD_VEPWC 端子のアサートから LCD_DON 端子のアサートまでの期間をフレーム周期単位設定します。 (期間) - 1 の値を設定してください。 詳細は「SH7263 グループ ハードウェアマニュアル (RJJ09B0284) 電源制御シーケンスと液晶モジュールの動作状態」を参照ください。
	OFFD3 OFFD2 OFFD1 OFFD0			LCDC 電源遮断シーケンス期間 LCD モジュールの電源遮断シーケンスにおいて LCD_DON 端子のネゲートから LCD_VEPWC 端子のネゲートまでの期間をフレーム周期単位で設定します。 (期間) - 1 の値を設定してください。 詳細は「SH7263 グループ ハードウェアマニュアル (RJJ09B0284) 電源制御シーケンスと液晶モジュールの動作状態」を参照ください。
	VCPE			LCD_VCPWC 端子イネーブル B'1: LCD_VCPWC 端子を用いた電源制御シーケンス処理の有無を設定します。
	VEPE			LCD_VEPWC 端子イネーブル B'1: LCD_VEPWC 端子を用いた電源制御シーケンス処理の有無を設定します。
	DONE			LCD_DON 端子イネーブル B'1: LCD_DON 端子を用いた電源制御シーケンス処理の有無を設定します。
	LPS[1:0]			液晶モジュール電源入力状態 B'00: 電源、制御機能を使用しているときの液晶モジュールの電源投入状態を示します。

表 13 LCDC レジスタ設定 (5)

レジスタ名	ビット名	アドレス	設定値	設定説明
LDPSPR	ONA3 ONA2 ONA1 ONA0	H'FFFF FC26	H'0000	LCDC 電源投入シーケンス期間 LCD モジュールの電源投入シーケンスにおいて LCD_VCPWC 端子のアサートから表示データ (LCD_DATA) とタイミング信号 (LCD_FLM, LCD_CL1, LCD_CL2, LCD_M_DISP) の出力開始までの期間をフレーム周期単位で設定します。 (期間) - 1 の値を設定してください。
	ONB3 ONB2 ONB1 ONB0			LCDC 電源投入シーケンス期間 LCD モジュールの電源投入シーケンスにおいて表示データ (LCD_DATA) とタイミング信号 (LCD_FLM, LCD_CL1, LCD_CL2, LCD_M_DISP) の出力開始から LCD_VEPWC 端子のアサートまでの期間をフレーム周期単位で設定します。 (期間) - 1 の値を設定してください。
	OFFE3 OFFE2 OFFE1 OFFE0			LCDC 電源遮断シーケンス期間 液晶モジュールの電源遮断シーケンスにおいて LCD_VEPWC 端子ネグートから表示データ (LCD_DATA) とタイミング信号 (LCD_FLM, LCD_CL1, LCD_CL2, LCD_M_DISP) の出力停止までの期間をフレーム周期単位で設定します。 (期間) - 1 の値を設定してください。
	OFFF3 OFFF2 OFFF1 OFFF0			LCDC 電源遮断シーケンス期間 液晶モジュールの電源遮断シーケンスにおいて表示データ (LCD_DATA) とタイミング信号 (LCD_FLM, LCD_CL1, LCD_CL2, LCD_M_DISP) の出力停止から LCD_VCPWC 端子のネグートまでの期間をフレーム周期単位で設定します。 (期間) - 1 の値を設定してください。
LDCNTR	DON2	H'FFFF FC28	動作時: H'0011 非動作時: H'0000	ディスプレイオン 2 LCDC による表示動作開始を指示します。 0: LCDC 動作/終了中 1: 動作開始 このビットを読み出すと常に 0 が読み出されます。表示動作開始時のみ 1 を書き込み、表示動作開始以外では書き込まないでください。
	DON		ディスプレイオン LCDC による表示動作の開始/終了を指示します。制御シーケンスの状態は LDPMMR の LPS[1:0] 値を参照することで確認できます。 0: LCDC 非動作。表示オフモード 1: LCDC 動作。表示オンモード	

表 14 LCDC レジスタ設定 (6)

レジスタ名	ビット名	アドレス	設定値	設定説明
LDUINTR	UINTEN	H'FFFF FC34	H'0000	ユーザ指定割り込みイネーブル B'0: LCDC ユーザ指定割り込みを発生しません。
	UINTS			ユーザ指定割り込み状態 LCDC ユーザ割り込みが発生した時点で1を示します(セット状態)。ユーザ指定割り込みに対する処理ルーチン中で、レジスタへの0書き込みでクリアしてください。
LDUINTLNR	UINTLN10 UINTLN9 UINTLN8 UINTLN7 UINTLN6 UINTLN5 UINTLN4 UINTLN3 UINTLN2 UINTLN1 UINTLN0	H'FFFF FC36	—	ユーザ指定割り込み発生ラインナンバー ユーザ指定割り込みを発生するラインを設定します (ライン単位)。 (割り込み発生ライン数) - 1 の値を設定してください。 SNT/TFT の液晶モジュールを使用する場合、本レジスタの設定値は LDVDLNR の垂直表示ラインナンバー (VDLN) 以下にしてください。
LDLIRNR	LIRN7 ~ LIRN0	H'FFFF FC40	H'0000	LCDC の VRAM 読み出しバスクロック間隔 LCDC が VRAM を読み出すバーストバスサイクルの間に実行可能な CPU/DMAC のバスサイクルの数を指定します。 H'00: 1 バスクロック

3. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A, SH2A-FPU ソフトウェアマニュアル (RJJ09B0086)
(最新版をルネサス テクノロジホームページから入手してください)
- ハードウェアマニュアル
SH7263 グループ ハードウェアマニュアル (RJJ09B0284)
(最新版をルネサス テクノロジホームページから入手してください)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.03.11	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
 - 1 1. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
 - 1 2. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
 - 1 3. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444