

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8S/2400 シリーズ

SCI クロック同期式シリアルデータ送受信

要旨

本アプリケーションノートは、H8S/2472 のシリアルコミュニケーションインタフェース (SCI) のクロック同期式モードを使用した、8 フレーム (8 バイト) のシリアルデータ同時送受信動作を示します。

SCI 内部では送信部と受信部が独立していますので、クロックを共有することで全二重通信を行うことができます。送信部/受信部はともにダブルバッファ構造になっていますので、送信中に次の送信データのライト、受信中に前の受信データのリードを行うことで連続送受信が可能です。

動作確認デバイス

- H8S/2472、H8S/2463、H8S/2462 グループ

はじめに

動作確認デバイスと同様の内部 I/O レジスタを持つ他の H8S ファミリでも本プログラムを使用することができます。ただし、一部機能を機能追加、変更等している場合がありますので、最新のマニュアルを確認してください。

このアプリケーションノートをご使用に際しては十分な評価を行ってください。

目次

1. 仕様	2
2. 適用条件	2
3. 使用機能説明	3
4. 動作説明	5
5. ソフトウェア説明	6
6. 参考ドキュメント	21

1. 仕様

本アプリケーションノートでは、8 フレーム(8 バイト) のデータを同時に送受信し、受信データの整合性を確認して、正常であれば High レベルをポート A0 (PA0) 端子から出力します。

図 1 に、本アプリケーションノートの動作概要を示します。また、以下に詳細仕様を示します。

- 2 チャンネルの SCI (SCI_1、SCI_3) のうち、SCI_1 を使用します。
- クロック同期式モードで、8 フレーム (8 バイト) のデータ同時送受信を行います。
- クロックソースは、内部クロックに設定します。(SCK1 端子は出力端子となります)
- ビットレートは 250k (bit/s) に設定します。
- 送受信データは、ASCII コードの”R” ”E” ”N” ”E” ”S” ”A” ”S” ”.”です。

【注】本アプリケーションノートでは受信データと送信データは同一とします。

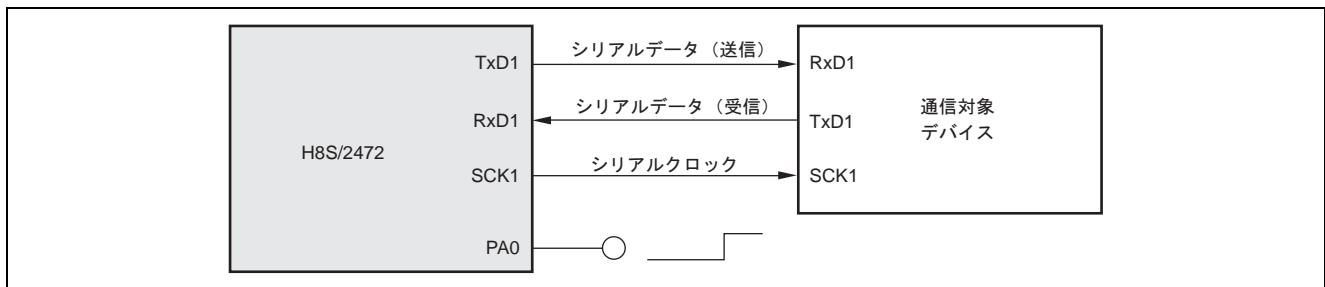


図 1 クロック同期式シリアルデータ同時送受信の動作概要

2. 適用条件

表 1 適用条件

項目	内容
動作周波数	入力クロック : 8MHz システムクロック (φ) : 32MHz (8MHz の 4 通倍)
動作電圧	3.3V
動作モード	モード 2 (MD2 = 1, MD1 = 1)
統合開発環境	High-performance Embedded Workshop (HEW) Ver.4.04.01
評価ボード	ルネサステクノロジ製 : R0K402472D000BR
C/C++コンパイラ	ルネサステクノロジ製 H8S,H8/300 C/C++ Compiler (V6.02.01.001)
コンパイルオプション	-cpu=2600A:24 -optimize=0
最適化リンカージェディタ	ルネサステクノロジ製 Optimizing Linkage Editor (V.9.04.01.000)
リンカオプション	-start=PRresetPRG,PlntPRG/0400, P,C,C\$DSEC,C\$BSEC,D/0800, B,R/OFF0800, S/OFF9600

3. 使用機能説明

3.1 クロック同期式モードの動作

クロック同期式通信の通信データのフォーマットを図2に示します。クロック同期式モードではクロックパルスに同期してデータを送受信します。通信データの1フレームは8ビットデータで構成されます。SCIはデータ送信時は同期クロックの立ち下がりから次の立ち上がりまで出力します。データ受信時は同期クロックの立ち上がりに同期してデータを取り込みます。8ビット出力後の通信回線は最終ビット出力状態を保ちます。SCI内部では送信部と受信部が独立していますので、クロックを共有することで全二重通信を行うことができます。送信部/受信部はともにダブルバッファ構造になっていますので、送信中に次の送信データのライト、受信中に前の受信データのリードを行うことで連続送受信が可能です。

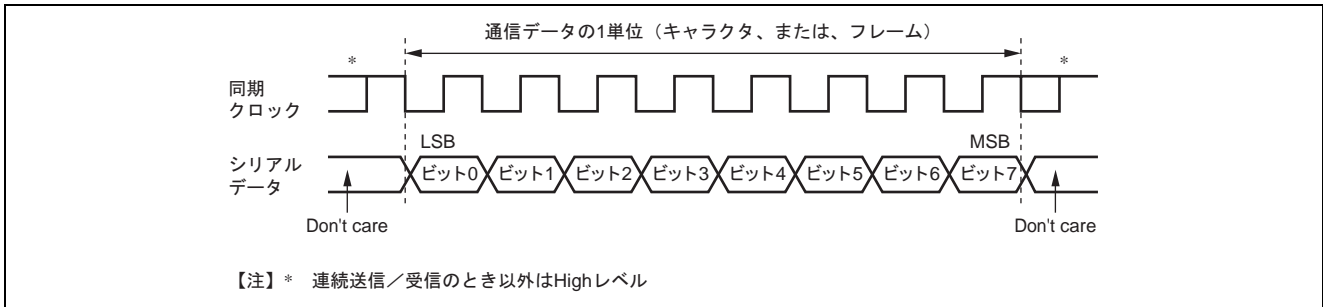


図2 クロック同期式通信のデータフォーマット (LSB ファーストの場合)

3.2 シリアルデータ送信 (クロック同期式)

図3にクロック同期式モードの送信時の動作例を示します。データ送信時SCIは以下のように動作します。

- (1) SCIはシリアルステータスレジスタ (SSR) のTDREを監視し、クリアされるとトランスミットデータレジスタ (TDR) にデータが書き込まれたと認識してTDRからトランスミットシフトレジスタ (TSR) にデータを転送します。
- (2) TDRからTSRにデータを転送すると、TDREを1にセットして送信を開始します。このとき、シリアルコントロールレジスタ (SCR) のTIEが1にセットされていると送信データエンプティ (TXI) 割り込み要求を発生します。このTXI割り込みルーチンで、前に転送したデータの送信が終了するまでにTDRに次の送信データを書き込むことで連続送信が可能です。
- (3) クロック出力モードに設定したときには出力クロックに同期して、外部クロックに設定したときには入力クロックに同期して、送信データ出力 (TxD) 端子から8ビットのデータを出力します。
- (4) 最終ビットを送り出すタイミングでTDREをチェックします。
- (5) TDREが0であると次の送信データをTDRからTSRにデータを転送し、次のフレームの送信を開始します。
- (6) TDREが1であるとSSRのTENDに1をセットし、最終ビット出力状態を保持します。このときSCRのTEIEが1にセットされているとTEI割り込み要求を発生します。SCK端子はHighレベルに固定されます。

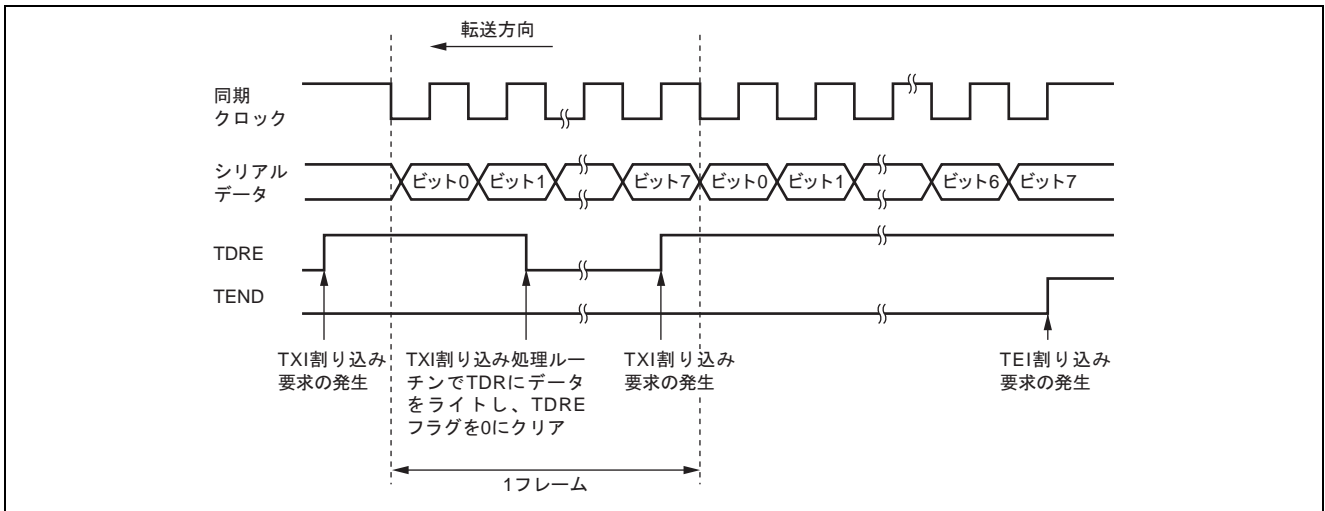


図3 クロック同期式モードの送信時の動作例

3.3 シリアルデータ受信（クロック同期式）

図4にクロック同期式モードの受信時の動作例を示します。データ受信時SCIは以下のように動作します。

- (1) SCIは同期クロックの入力または、出力に同期して内部を初期化して受信を開始し、受信データをレシープシフトレジスタ（RSR）に取り込みます。
- (2) オーバランエラーが発生したとき（シリアルステータスレジスタ（SSR）のRDRFが1にセットされたまま次のデータを受信完了したとき）はSSRのORERをセットします。このときSCRのRIEが1にセットされていると受信エラー（ERI）割り込み要求を発生します。受信データはレシープデータレジスタ（RDR）に転送しません。RDRFは1にセットされた状態を保持します。
- (3) 正常に受信したときはSSRのRDRFをセットし、受信データをRDRに転送します。このときSCRのRIEが1にセットされていると受信データフル（RXI）割り込み要求を発生します。このRXI割り込み処理ルーチンでRDRに転送された受信データを次のデータ受信完了までにリードすることで連続受信が可能です。

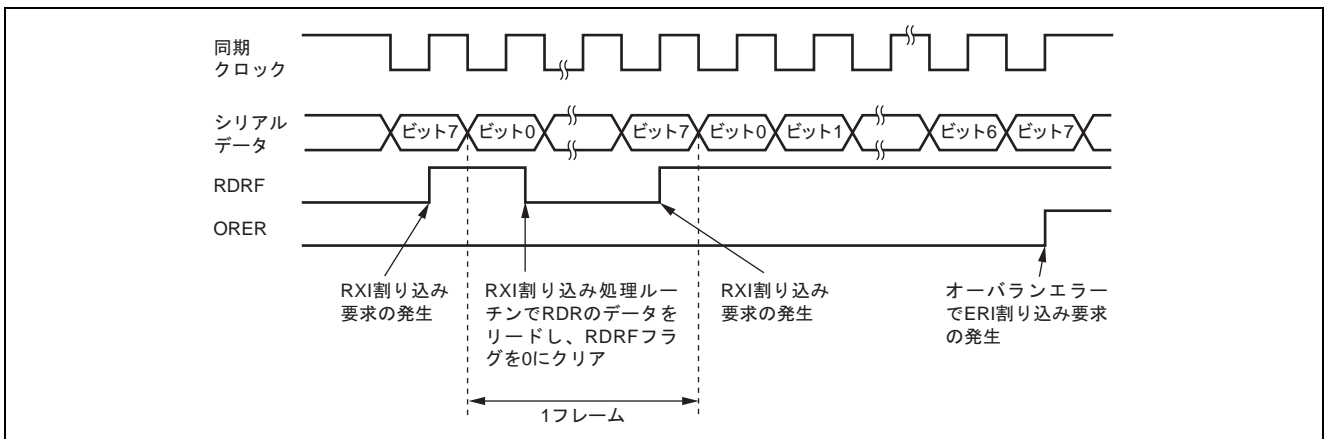


図4 クロック同期式モードの受信時の動作例

4. 動作説明

図 5 に本アプリケーションノートにおけるクロック同期式モードの送受信動作を示します。

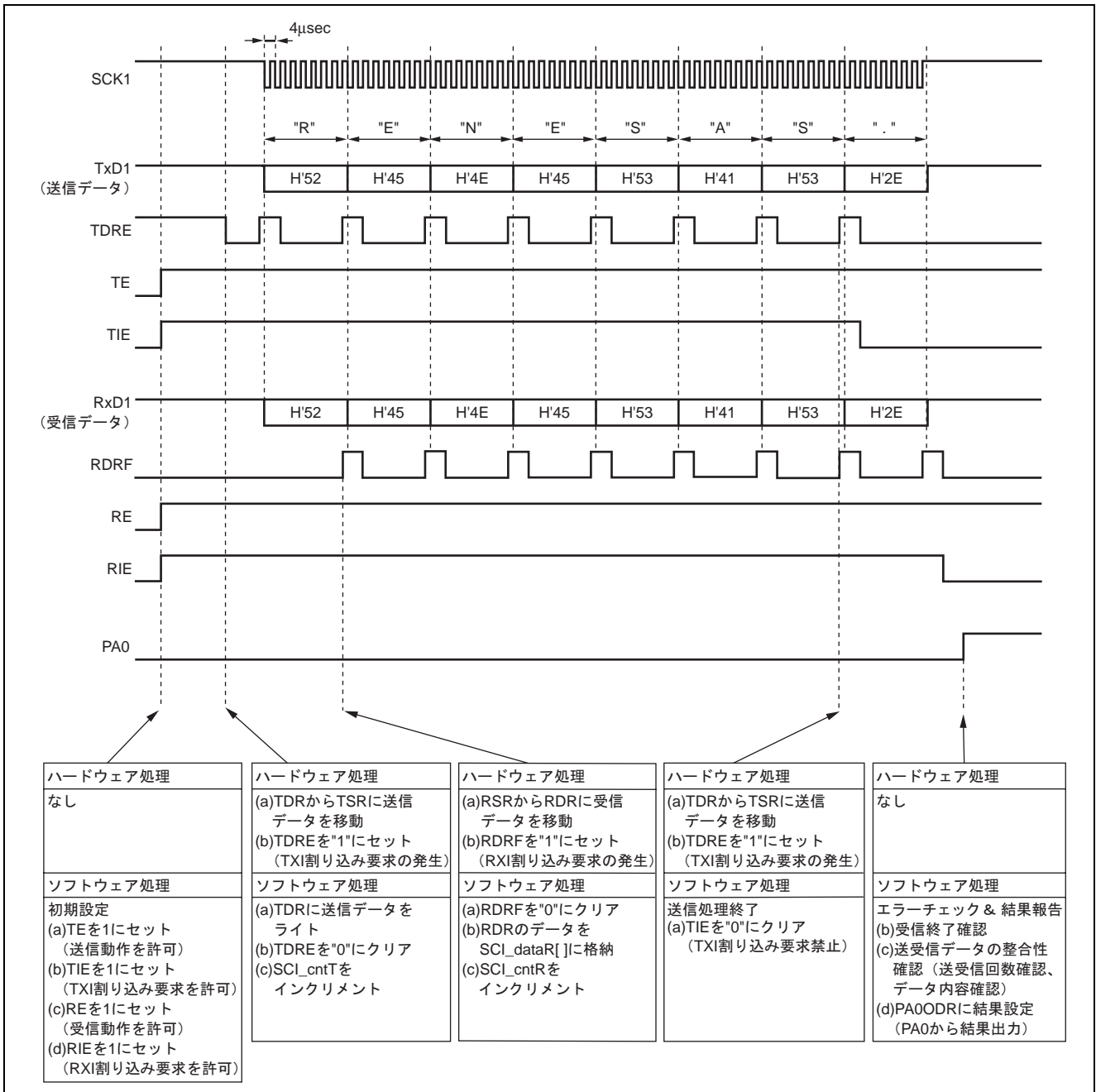


図 5 クロック同期式シリアルデータの送受信動作

5. ソフトウェア説明

5.1 記号定数

表 2 記号定数一覧

定数名	設定値	内容	使用関数
FIXSCI	8	シリアル通信データ数	main, init_SCI, INT_SCI1_TXI1

5.2 ROM 化変数

表 3 ROM 変数一覧

型名	変数名	設定値	内容	使用関数
const unsigned char	SCI_dataT[0]	H'52	送信用データ 1	main, INT_SCI1_TXI1
	SCI_dataT[1]	H'45	送信用データ 2	main, INT_SCI1_TXI1
	SCI_dataT[2]	H'4E	送信用データ 3	main, INT_SCI1_TXI1
	SCI_dataT[3]	H'45	送信用データ 4	main, INT_SCI1_TXI1
	SCI_dataT[4]	H'53	送信用データ 5	main, INT_SCI1_TXI1
	SCI_dataT[5]	H'41	送信用データ 6	main, INT_SCI1_TXI1
	SCI_dataT[6]	H'53	送信用データ 7	main, INT_SCI1_TXI1
	SCI_dataT[7]	H'2E	送信用データ 8	main, INT_SCI1_TXI1

5.3 RAM 変数

表 4 RAM 変数一覧

型名	変数名	内容	使用関数
unsigned char	USER_error	エラー検出回数カウンタ	main, INT_SCI1_ERI1
unsigned char	SCI_dataR[]	SCI 受信データ格納先	main, init_SCI, INT_SCI1_TXI1,
unsigned char	SCI_cntT	SCI 送信カウンタ	main, init_SCI, INT_SCI1_TXI1,
unsigned char	SCI_cntR	SCI 受信カウンタ	main, init_SCI, INT_SCI1_RXI1,

5.4 関数一覧

表 5 関数一覧

関数名	機能
PowerOn_Reset	<ul style="list-style-type: none"> 初期設定関数 スタックポインタ (SP) の初期化、割り込みマスクビットの設定、未初期化 / 初期化データの設定、main 関数呼び出し。
main	<ul style="list-style-type: none"> メイン関数 init_CPU、init_SCI 関数の呼び出し。
init_CPU	<ul style="list-style-type: none"> I/O レジスタ初期化関数 各レジスタの初期化。
init_SCI	<ul style="list-style-type: none"> SCI 初期化関数 SCI の通信モード設定と動作開始。
INT_SCI1_RXI1	<ul style="list-style-type: none"> レシーブデータフル割り込み関数 受信データの格納と受信回数の管理。
INT_SCI1_TXI1	<ul style="list-style-type: none"> トランスミットデータエンプティ割り込み関数 送信データの設定と送信回数を管理。
INT_SCI1_ERI1	<ul style="list-style-type: none"> 受信エラー割り込み関数 オーバランエラー検出回数を管理。

5.5 関数説明

5.5.1 PowerON_Reset 関数

(1) 機能概要

PowerON_Reset 関数では、スタックポインタ(SP)を初期化し、組み込み関数や標準ライブラリ関数を用いて、割り込みマスクビットの設定や未初期化/初期化データを設定します。そして、main 関数を呼び出します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

なし

(5) フローチャート

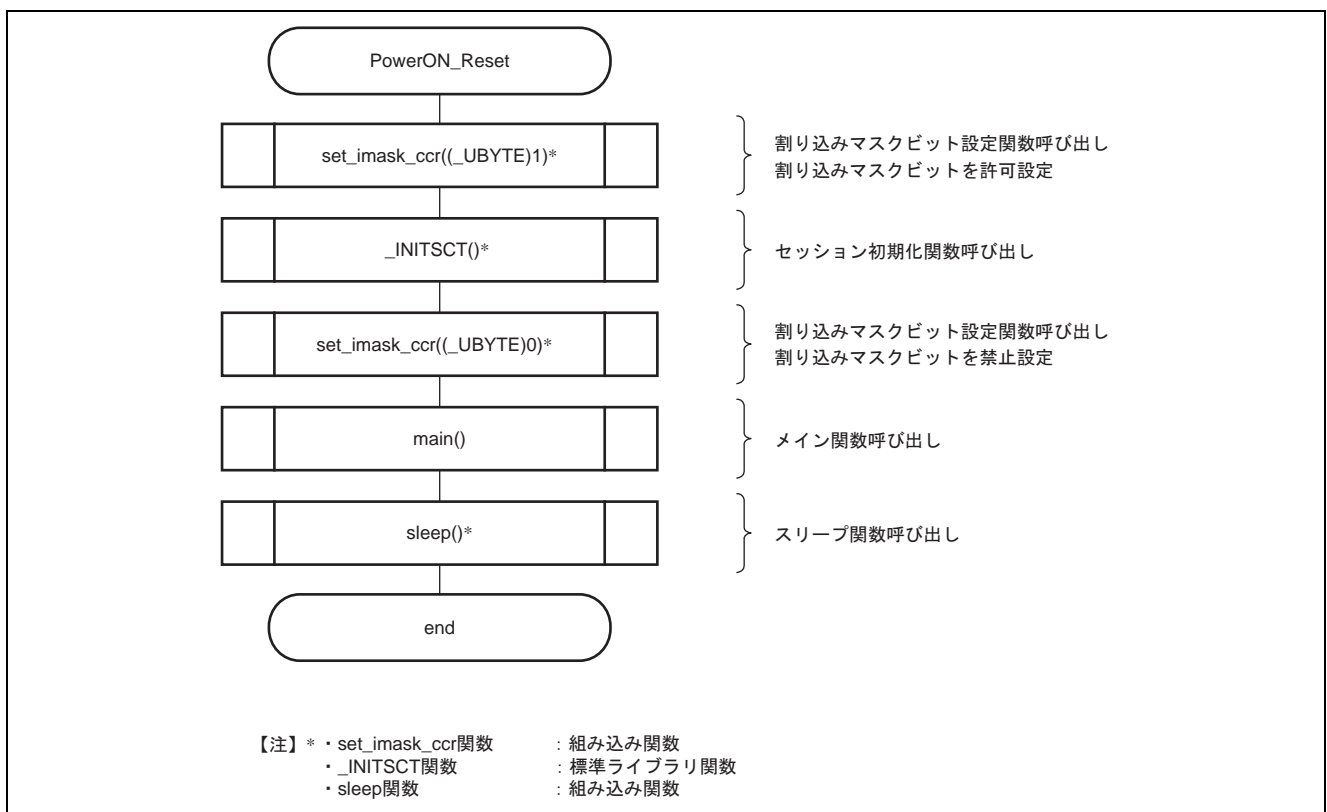


図 6 フローチャート(PowerON_Reset)

5.5.2 main 関数

(1) 機能概要

main 関数では、init_CPU 関数および init_SCI 関数を呼び出します。また、シリアル送受信終了後、送信と受信回数の確認と各データの比較評価を行い、結果を PA0 から出力します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

● ポート A 出力データレジスタ (PAODR)

ビット数：8 アドレス：H'FFFFAA

ビット	ビット名	設定値	R/W	説明
0	PA0ODR	0/1	R/W	汎用出力ポートとして使用する端子の出力データを格納します。

(5) フローチャート

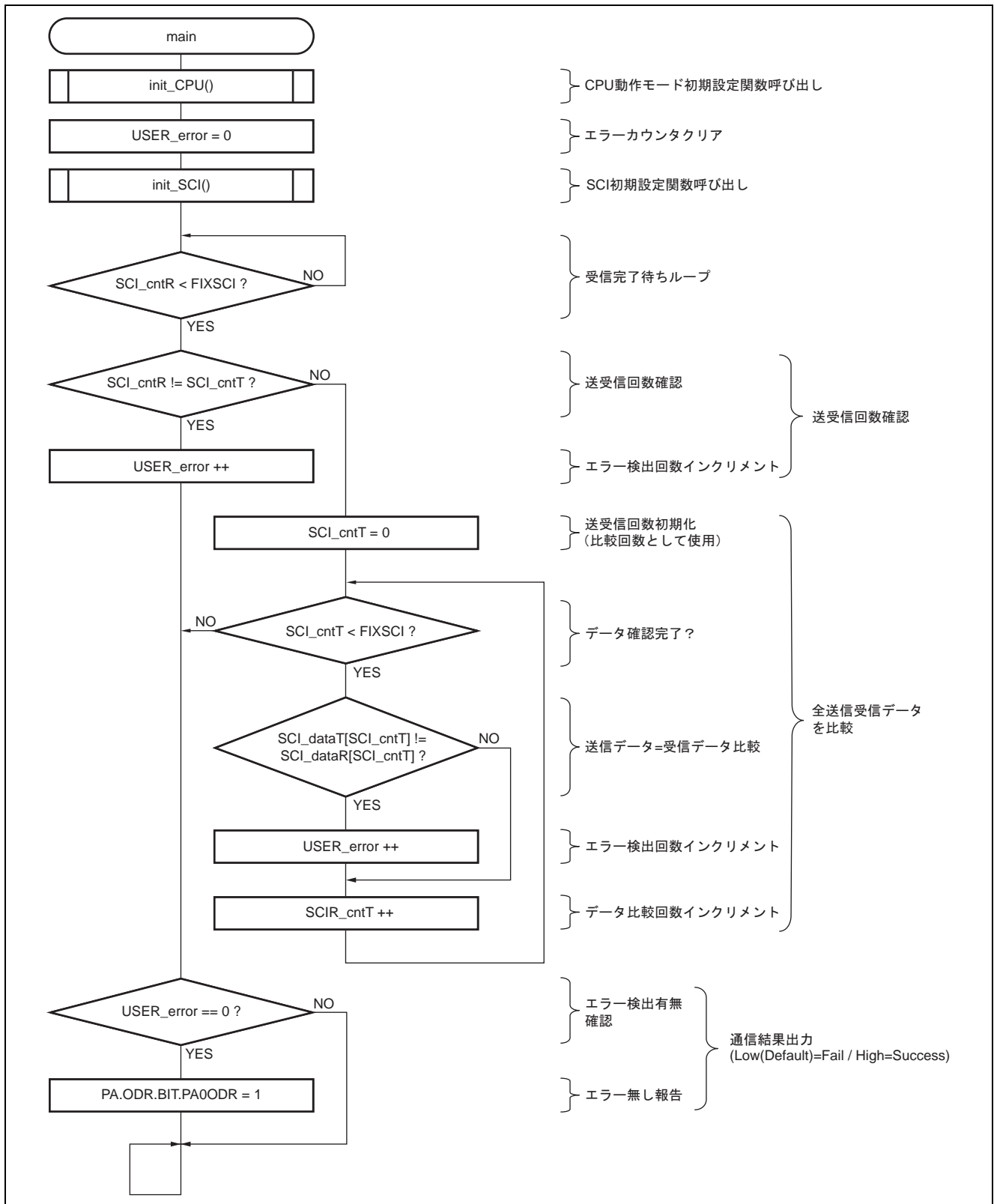


図7 フローチャート(main)

5.5.3 init_CPU 関数

(1) 機能概要

init_CPU 関数では、システムクロックの設定や、CPU 動作モードの設定を初期化します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

● スタンバイコントロールレジスタ (SBYCR) ビット数: 8 アドレス: H'FFFF84

ビット	ビット名	設定値	R/W	説明
2	SCK2	0	R/W	システムクロックセレクト 2~0 高速モードおよび中速モードでのバスマスタのクロックを選択します。 000: 高速モード 001: 中速クロックは $\phi/2$ 010: 中速クロックは $\phi/4$ 011: 中速クロックは $\phi/8$ 100: 中速クロックは $\phi/16$ 101: 中速クロックは $\phi/32$ 11x: 設定しないでください
1	SCK1	0	R/W	
0	SCK0	0	R/W	

【注】 x : Don't care

● モードコントロールレジスタ (MDCR) ビット数: 8 アドレス: H'FFFFC5

ビット	ビット名	設定値	R/W	説明
7	EXPE	0	R/W	拡張モードイネーブル 拡張モードを設定します。 0: シングルチップモード 1: 拡張モード

● ポート A 出力データレジスタ (PAODR) ビット数: 8 アドレス: H'FFFFAA

ビット	ビット名	設定値	R/W	説明
0	PA0ODR	0	R/W	汎用出力ポートとして使用する端子の出力データを格納します。

● ポート A データディレクションレジスタ (PADDR) ビット数: 8 アドレス: H'FFFFAB

ビット	ビット名	設定値	R/W	説明
0	PA0DDR	1	W	このビットを 1 にセットすると対応する端子は出力ポートとなり、0 にクリアすると入力ポートになります。 ポート A 入力データレジスタ (PAPIN) と同じアドレスのため、このアドレスをリードするとポート A の状態が読み出されます。

(5) フローチャート

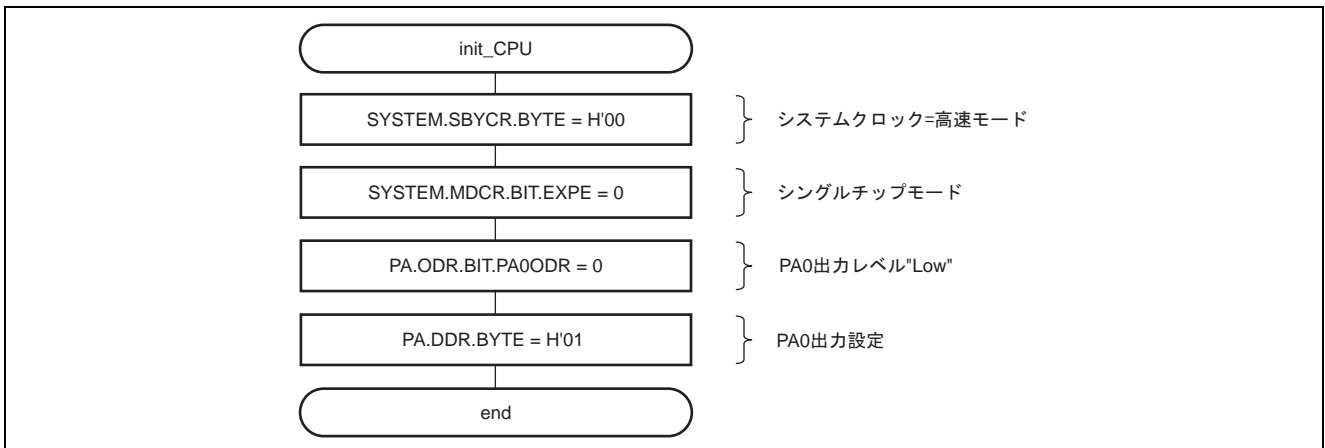


図 8 フローチャート(init_CPU)

5.5.4 init_SCI 関数

(1) 機能概要

init_SCI 関数では、受信データ初期化と、SCI の初期設定を行います。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- モジュールストップコントロールレジスタ L (MSTPCRL) ビット数：8 アドレス：H'FFFF87

ビット	ビット名	設定値	R/W	説明
6	MSTP6	0	R/W	シリアルコミュニケーションインタフェース 1 (SCI_1) 1：モジュールはバスサイクルの終了時点でモジュールストップモードへ遷移します。 0：モジュールストップモードは解除され、バスサイクルの終了時点で動作を再開します。

- シリアルコントロールレジスタ_1 (SCR_1) ビット数：8 アドレス：H'FFFE9A

ビット	ビット名	設定値	R/W	説明
7	TIE	0/1	R/W	トランスミットインタラプトイネーブル このビットを 1 にセットすると、TXI 割り込み要求がイネーブルになります。
6	RIE	0/1	R/W	レシーブインタラプトイネーブル このビットを 1 にセットすると、RXI および ERI 割り込み要求がイネーブルになります。
5	TE	0/1	R/W	トランスミットイネーブル このビットを 1 にセットすると、送信動作が可能になります。
4	RE	0/1	R/W	レシーブイネーブル このビットを 1 にセットすると、受信動作が可能になります。
3	MPIE	0	R/W	マルチプロセッサインタラプトイネーブル（調歩同期式モードで SMR の MP=1 のとき有効） このビットを 1 にセットすると、マルチプロセッサビットが 0 の受信データは読みとばし、SSR の RDRF、FER、ORER の各ステータスフラグのセットを禁止します。マルチプロセッサビットが 1 のデータを受信すると、このビットは自動的にクリアされ通常の受信動作に戻ります。
2	TEIE	0	R/W	トランスミットエンドインタラプトイネーブル このビットを 1 セットすると TEI 割り込み要求がイネーブルになります。
1 0	CKE1 CKE0	0 1	R/W R/W	クロックイネーブル 1、0 クロックソースおよび SCK 端子の機能を選択します。 調歩同期式の場合 00：内部クロック 01：内部クロック 1x：外部クロック クロック同期式の場合 0x：内部クロック 1x：外部クロック

【注】 x : Don't care

● シリアルモードレジスタ_1 (SMR_1)

ビット数：8 アドレス：H'FFFE98

ビット	ビット名	設定値	R/W	説明
7	C/A	1	R/W	コミュニケーションモード 0：調歩同期式モードで動作します。 1：クロック同期式モードで動作します。
1	CKS1	0	R/W	クロックセレクト 1、0 内蔵ポーレートジェネレータのクロックソースを選択します。 00：φクロック (n=0) 01：φ/4 クロック (n=1) 10：φ/16 クロック (n=2) 11：φ/64 クロック (n=3)
0	CKS0	0	R/W	

● スマートカードモードレジスタ_1 (SCMR_1)

ビット数：8 アドレス：H'FFFF9E

ビット	ビット名	設定値	R/W	説明
7~4	—	1	R	リザーブビット リードすると常に 1 が読み出されます。ライトは無効です。
3	SDIR	0	R/W	スマートカードデータトランスファディレクション シリアル/パラレル変換の方向を選択します。 0：TDR の内容を LSB ファーストで送信 受信データを LSB ファーストとして RDR に格納 1：TDR の内容を MSB ファーストで送信 受信データを MSB ファーストとして RDR に格納 受信フォーマットが 8 ビットデータの場合のみ有効です。7 ビットデータの場合は LSB ファーストに固定されます
2	SINV	0	R/W	スマートカードデータインバート 送受信データのロジックレベルの反転を指定します。SINV ビットは、パリティビットのロジックレベルには影響しません。パリティビットを反転させる場合は SMR の O/E ビットを反転してください。 0：TDR の内容をそのまま送信、受信データをそのまま RDR に格納 1：TDR の内容を反転して送信、受信データを反転して RDR に格納
1	—	1	R	リザーブビット リードすると常に 1 が読み出されます。ライトは無効です。
0	SMIF	0	R/W	スマートカードインタフェースモードセレクト 0：通常の調歩同期式またはクロック同期式モード 1：スマートカードインタフェースモード

● ビットレートレジスタ_1 (BRR_1)

ビット数：8 アドレス：H'FFFF99

ビットレートレジスタ (BRR_1) は、SMR_1 の CKS1、CKS0 で選択されるポーレートジェネレータの動作クロックとあわせて、送信/受信のビットレートを設定する 8 ビットのレジスタです。SCI はチャンネルごとにポーレートジェネレータが独立しているため、異なるビットレートを設定できます。BRR の初期値は H'FF で、CPU から常にリード/ライト可能です。

本アプリケーションノートでは、動作周波数：32MHz であり、下式の関係からビットレート B=250kbps とするために BRR の設定値 N=31、n=0 としています。

$$B = \frac{\phi \times 10^6}{8 \times 2^{2n-1} \times (N+1)}$$

【注】 B : ビットレート (bit/s)

N : ボーレートジェネレータの BRR の設定値 ($0 \leq N \leq 255$)

ϕ : 動作周波数 (MHz)

n : 右表のとおり SMR の設定値によって決まります。

SMR の設定値		n
CKS1	CKS0	
0	0	0
0	1	1
1	0	2
1	1	3

(5) フローチャート

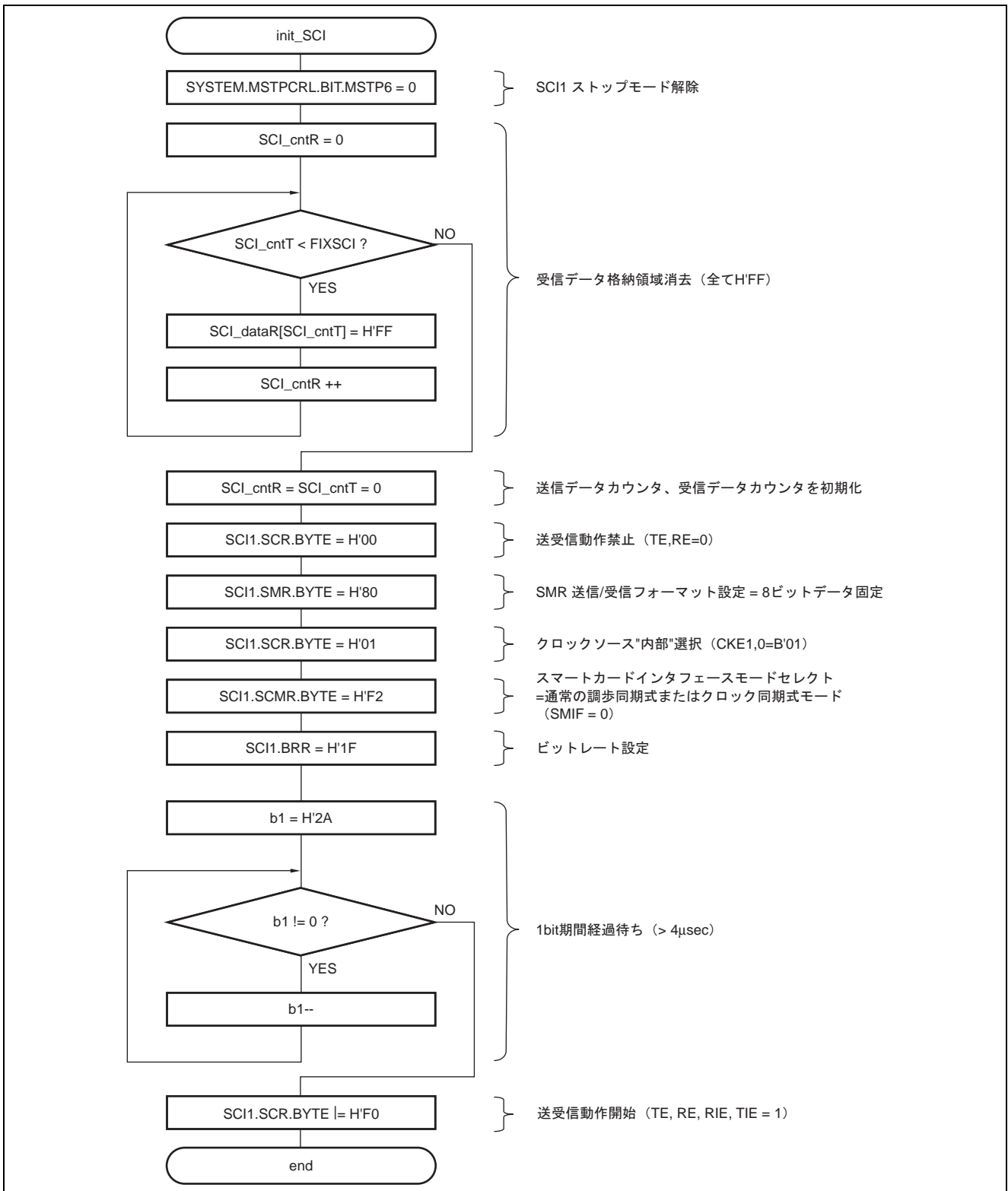


図9 フローチャート(init_SCI)

5.5.5 INT_SCI1_RXI1 関数

(1) 機能概要

INT_SCI1_RXI1 関数では、RDR の受信データの格納と、受信データ終了判定、および RDRF フラグのクリアを行います。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- レシーブデータレジスタ_1 (RDR_1) ビット数: 8 アドレス: H'FFFE9D

RDR は受信データを格納するための 8 ビットのレジスタです。1 フレーム分のデータを受信すると RSR から受信データがこのレジスタへ転送され、RSR は次のデータを受信可能となります。RSR と RDR はダブルバッファ構造になっているため連続受信動作が可能です。RDR のリードは SSR の RDRF が 1 にセットされていることを確認して 1 回だけ行ってください。RDR は CPU からライトできません。

- シリアルステータスレジスタ_1 (SSR_1) ビット数: 8 アドレス: H'FFFE9C

ビット	ビット名	設定値	R/W	説明
6	RDRF	0	R/(W)*	レシーブデータレジスタフル RDR 内の受信データの有無を表示します。 [セット条件] <ul style="list-style-type: none"> 受信が正常終了し、RSR から RDR へ受信データが転送されたとき [クリア条件] <ul style="list-style-type: none"> 1 の状態をリードした後、0 をライトしたとき RXI 割り込み要求による DTC で RDR のデータをリードしたとき SCR の RE をクリアしても RDRF は影響を受けず状態を保持します。

【注】 * フラグをクリアするための 0 ライトのみ可能です。

(5) フローチャート

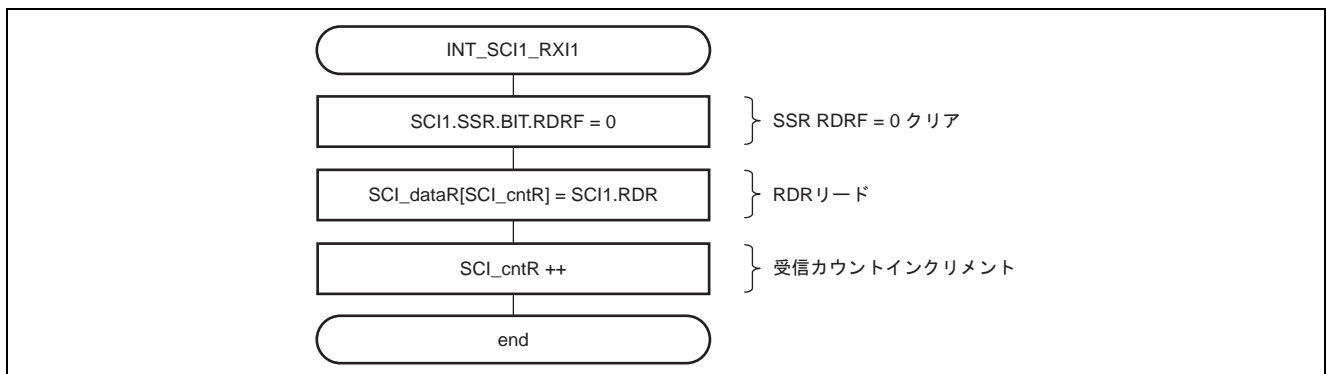


図 10 フローチャート(INT_SCI1_RXI1)

5.5.6 INT_SCI1_TXI1 関数

(1) 機能概要

INT_SCI1_TXI1 関数では、TDR への送信データセットと、送信データ終了判定、および TDRE フラグのクリアを行います。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- トランスミットデータレジスタ_1 (TDR_1) ビット数：8 アドレス：H'FFFE9B

TDR は送信データを格納するための 8 ビットのレジスタです。TSR に空きを検出すると TDR にライトされた送信データは TSR に転送されて送信を開始します。TDR と TSR はダブルバッファ構造になっているため連続送信動作が可能です。1 フレーム分のデータを送信したとき TDR につぎの送信データがライトされていけば TSR へ転送して送信を継続します。TDR は CPU から常にリード/ライト可能ですが、シリアル送信を確実にを行うため TDR への送信データのライトは必ず SSR の TDRE が 1 にセットされていることを確認して 1 回だけ行ってください。

- シリアルコントロールレジスタ_1 (SCR_1) ビット数：8 アドレス：H'FFFE9A

ビット	ビット名	設定値	R/W	説明
7	TIE	0	R/W	トランスミットインタラプトイネーブル このビットを 1 にセットすると、TXI 割り込み要求がイネーブルになります。
6	RIE	0/1	R/W	レシーブインタラプトイネーブル このビットを 1 にセットすると、RXI および ERI 割り込み要求がイネーブルになります。
5	TE	0/1	R/W	トランスミットイネーブル このビットを 1 にセットすると、送信動作が可能になります。
4	RE	0/1	R/W	レシーブイネーブル このビットを 1 にセットすると、受信動作が可能になります。
3	MPIE	0/1	R/W	マルチプロセッサインタラプトイネーブル（調歩同期式モードで SMR の MP=1 のとき有効） このビットを 1 にセットすると、マルチプロセッサビットが 0 の受信データは読みとばし、SSR の RDRF、FER、ORER の各ステータスフラグのセットを禁止します。マルチプロセッサビットが 1 のデータを受信すると、このビットは自動的にクリアされ通常の受信動作に戻ります。
2	TEIE	0/1	R/W	トランスミットエンドインタラプトイネーブル このビットを 1 セットすると TEI 割り込み要求がイネーブルになります。
1	CKE1	0/1	R/W	クロックイネーブル 1、0 クロックソースおよび SCK 端子の機能を選択します。 調歩同期式の場合 00：内部クロック 01：内部クロック 1x：外部クロック クロック同期式の場合 0x：内部クロック 1x：外部クロック
0	CKE0	0/1	R/W	

【注】 x : Don't care

● シリアルステータスレジスタ_1 (SSR_1)

ビット数 : 8 アドレス : H'FFFE9C

ビット	ビット名	設定値	R/W	説明
7	TDRE	0	R/(W)*	トランスミットデータレジスタエンプティ TDR 内の送信データの有無を表示します。 [セット条件] ● SCR の TE が 0 のとき ● TDR から TSR にデータが転送され、TDR がデータライト可能になったとき [クリア条件] ● 1 の状態をリードした後、0 をライトしたとき ● TXI 割り込み要求による DTC で TDR ヘデータをライトしたとき

【注】 * フラグをクリアするための 0 ライトのみ可能です。

(5) フローチャート

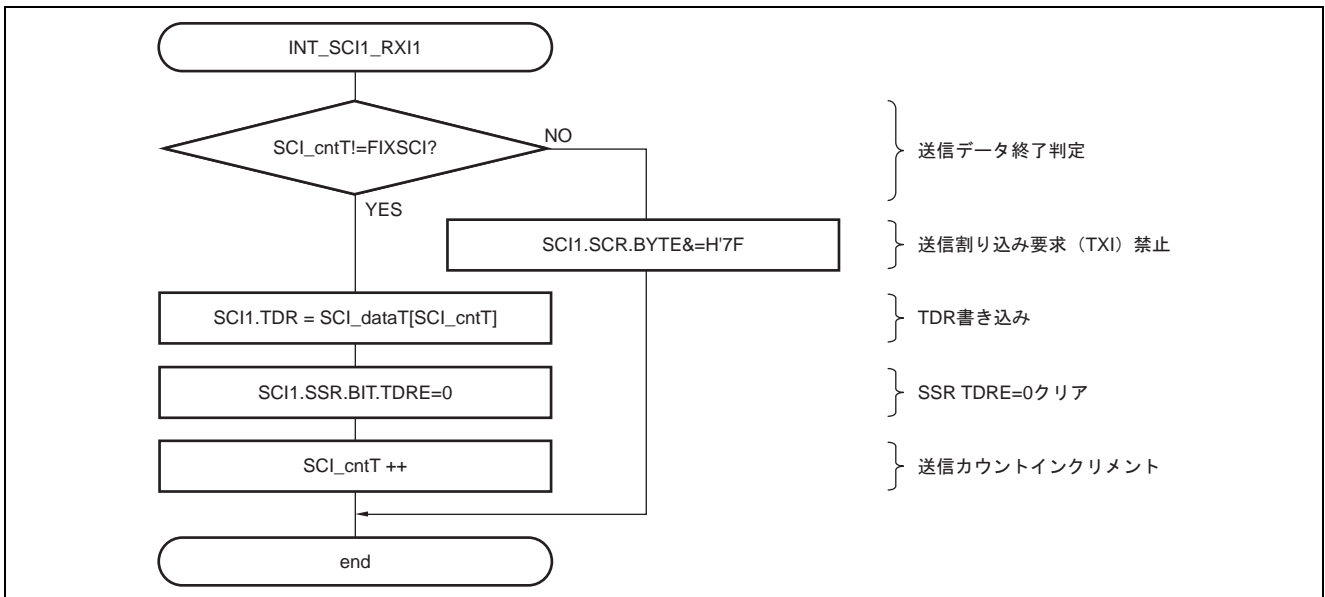


図 11 フローチャート(INT_SCI1_TXI1)

5.5.7 INT_SCI1_ERI1 関数

(1) 機能概要

INT_SCI1_ERI1 関数では、オーバランエラーの発生を検知した場合、エラー検出回数をインクリメントします。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- シリアルステータスレジスタ_1 (SSR_1) ビット数: 8 アドレス: H'FFFE9C

ビット	ビット名	設定値	R/W	説明
5	ORER	0	R/(W)*	オーバランエラー [セット条件] ● RDRF=1 の状態で次のデータを受信したとき [クリア条件] ● 1 の状態をリードした後、0 をライトしたとき

【注】 * フラグをクリアするための 0 ライトのみ可能です

(5) フローチャート

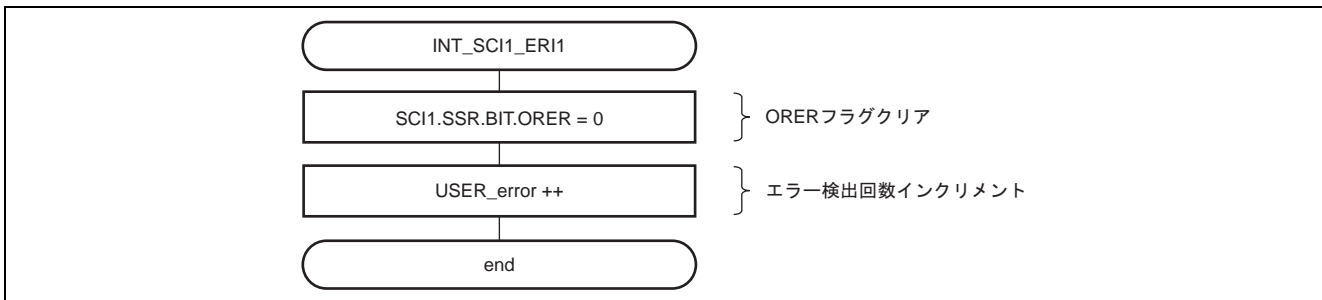


図 12 フローチャート(INT_SCI1_ERI1)

6. 参考ドキュメント

- ハードウェアマニュアル
H8S/2472、H8S/2463、H8S/2462 グループハードウェアマニュアル
(最新版をルネサステクノロジホームページから入手してください。)
- 開発環境マニュアル
H8S、H8/300 シリーズ C/C++コンパイラパッケージ ユーザーズマニュアル
(最新版をルネサステクノロジホームページから入手してください。)
- テクニカルニュース/テクニカルアップデート
(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.01.28	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。