

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8S/2400 シリーズ

16 ビットフリーランニングタイマ（FRT）を使用したパルス生成例

要旨

本アプリケーションノートでは、16 ビットフリーランニングタイマ（FRT）を使用したパルス生成例を示します。

FRT のコンペアマッチ A、コンペアマッチ B と、I/O ポートを使用することにより、一定周期の連続パルスを生成することができます。

動作確認デバイス

- H8S/2472、H8S/2463、H8S/2462 グループ

はじめに

動作確認デバイスと同様の内部 I/O レジスタを持つ他の H8S ファミリでも本プログラムを使用することができます。ただし、一部機能を機能追加、変更等している場合がありますので、最新のマニュアルを確認してください。

このアプリケーションノートをご使用に際しては十分な評価を行ってください。

目次

1. 仕様	2
2. 適用条件	3
3. 使用機能説明	4
4. 動作説明	6
5. ソフトウェア説明	7
6. 参考ドキュメント	17

1. 仕様

本アプリケーションノートでは、コンペアマッチ A 割り込みとコンペアマッチ B 割り込み、およびポート A0 (PA0) を使用し、周波数 10kHz (デューティ 50%) のパルスを生成します。

図 1 に本アプリケーションノートの動作概要を示します。また、以下に詳細仕様を示します。

FRTのアウトプットコンペアレジスタA (OCRA) にパルス周期 (100 μ sec)、アウトプットコンペアレジスタB (OCRB) にデューティ50% (50 μ sec) を設定します。

- フリーランニングカウンタ (FRC) のクリア要因はコンペアマッチ A に設定します。
- コンペアマッチ A の割り込み処理内で PA0 端子を High 出力に設定します。
- コンペアマッチ B の割り込み処理内で PA0 端子を Low 出力に設定します。

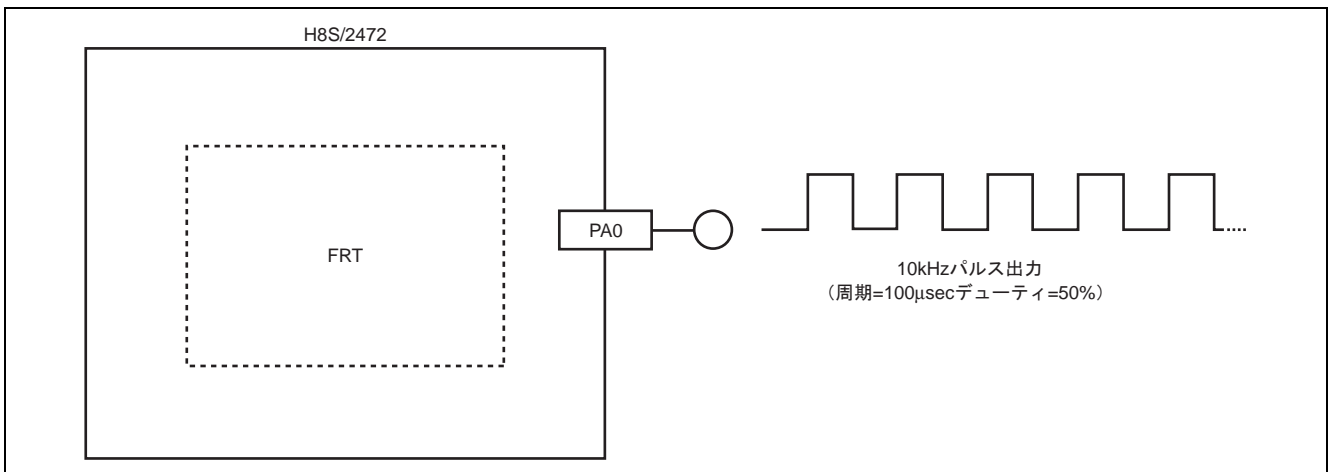


図 1 動作概要

2. 適用条件

表 1 適用条件

項目	内容
動作周波数	入力クロック : 8MHz システムクロック (φ) : 32MHz (8MHz の 4 通倍)
動作電圧	3.3V
動作モード	モード 2 (MD2=1,MD1=1)
統合開発環境	High-performance Embedded Workshop (HEW) Version 4.04.01.001
評価ボード	ルネサステクノロジ製 : R0K402472D000BR
C/C++コンパイラ	ルネサステクノロジ製 H8S, H8/300 C/C++ Compiler (V.6.02.01.000)
コンパイルオプション	-cpu=2600A:24 -optimize=0
最適化リンカージェネレータ	ルネサステクノロジ製 Optimizing Linkage Editor (V.9.04.01.000)
リンカオプション	-start=PRresetPRG,PlntPRG/0400, P,C\$DSEC,C\$BSEC,D/0800, B,R/0FF0800, S/0FF9600

3. 使用機能説明

3.1 FRC のカウントタイミング

内部クロック動作の場合の FRC のカウントタイミングを図 2 に示します。

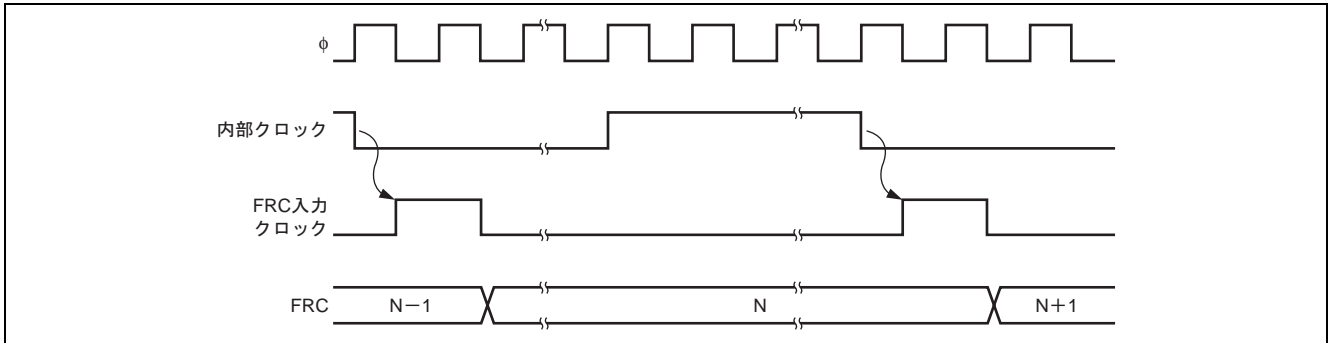


図 2 内部クロック動作時のカウントタイミング

3.2 アウトプットコンペア出力タイミング

コンペアマッチ信号は、FRC と OCR の値が一致した最後のステート (FRC が一致したカウント値を更新するタイミング) で発生します。アウトプットコンペア A 出力タイミングを図 3 に示します。

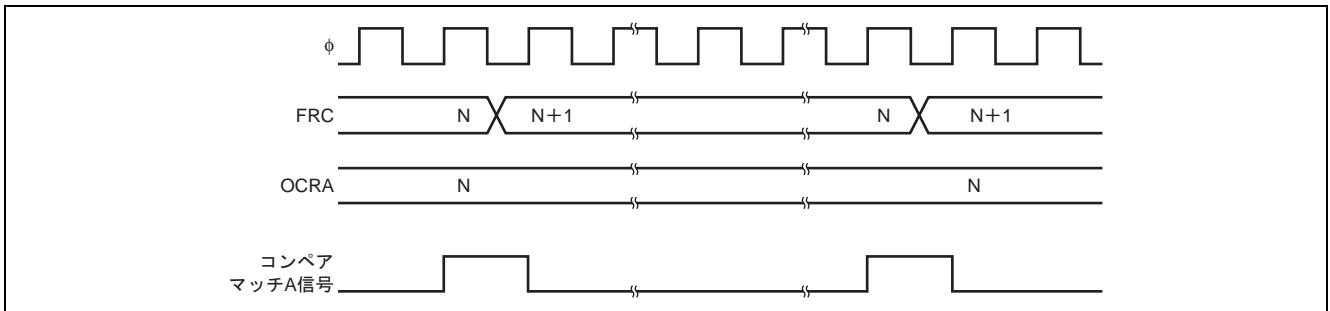


図 3 アウトプットコンペア A 出力タイミング

3.3 FRC のクリアタイミング

FRC はコンペアマッチ A 信号でクリアすることができます。このタイミングを図 4 に示します。

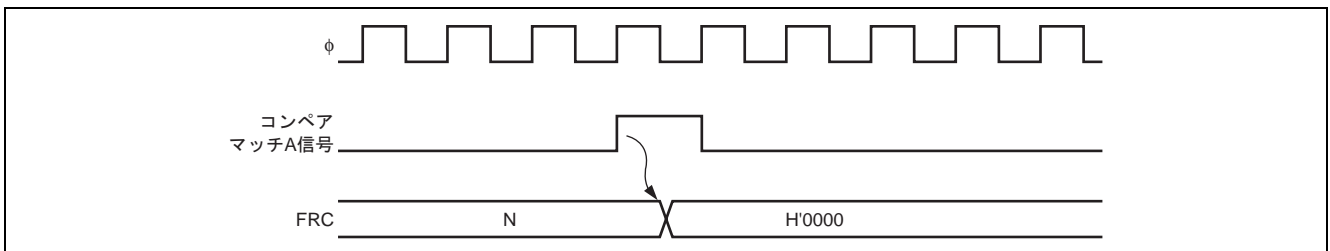


図 4 コンペアマッチ A 信号による FRC のクリアタイミング

3.4 アウトプットコンペア時のフラグセットタイミング

OCFA、OCFB フラグは、OCRA、OCRB と FRC の値が一致したとき出力されるコンペアマッチ信号により 1 にセットされます。コンペアマッチ信号は値が一致した最後のステート (FRC が一致したカウント値を更新するタイミング) で発生します。OCRA、OCRB と FRC の値が一致した後、カウントアップクロックが発生するまでコンペアマッチ信号は発生しません。OCFA、OCFB フラグのセットタイミングを図5に示します。

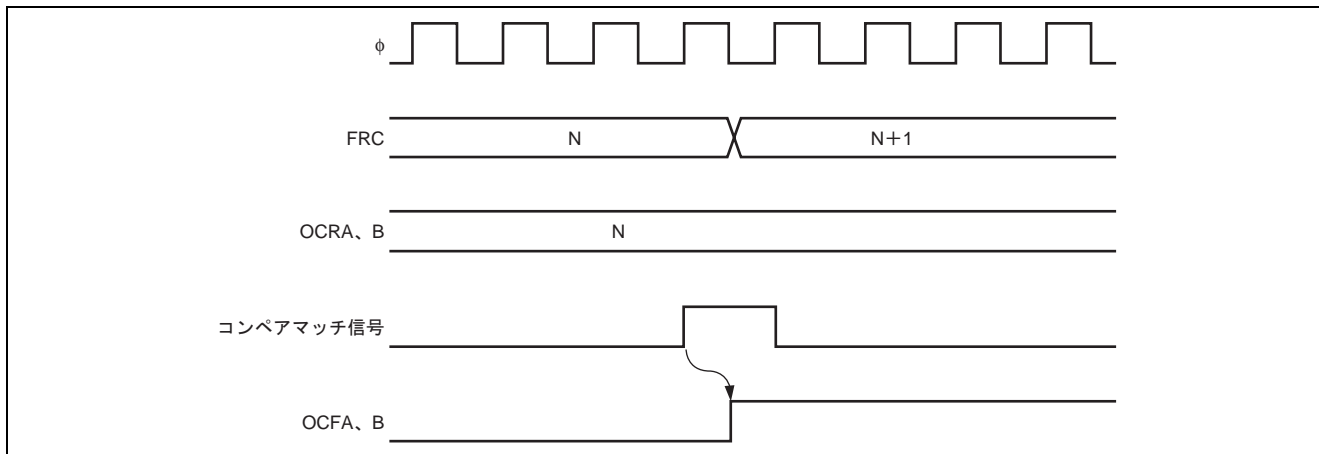


図5 OCFA、OCFB フラグのセットタイミング

4. 動作説明

図 6 に本アプリケーションノートの FRT を使用したパルス生成例を示します。

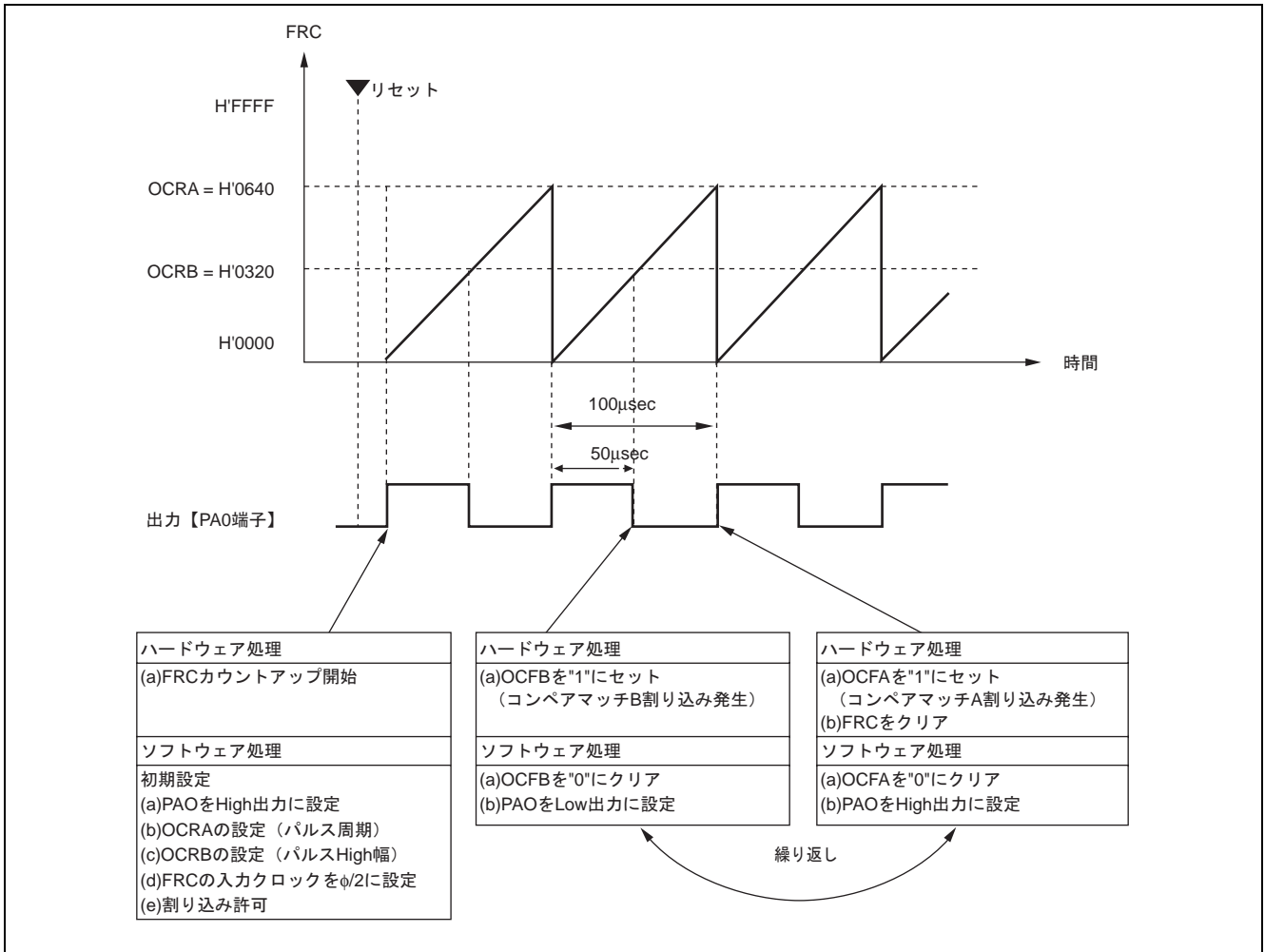


図 6 FRT によるパルス生成動作

5. ソフトウェア説明

5.1 関数一覧

表 2 関数一覧

関数名	機能
PowerOn_Reset	<ul style="list-style-type: none"> 初期設定関数 スタックポインタ (SP) の初期化、割り込みマスクビットの設定、未初期化/初期化データの設定、main 関数の呼び出し。
main	<ul style="list-style-type: none"> メイン関数 init_CPU、init_FRT 関数の呼び出し。
init_CPU	<ul style="list-style-type: none"> I/O レジスタ初期化関数 各レジスタの初期化。
init_FRT	<ul style="list-style-type: none"> FRT 初期化関数 FRT の動作設定、および動作開始。
INT_FRT_OCIA	<ul style="list-style-type: none"> アウトプットコンペアインタラプト A 関数 PA0 端子の出カレベルを High (パルス周期管理) に設定。
INT_FRT_OCIB	<ul style="list-style-type: none"> アウトプットコンペアインタラプト B 関数 PA0 端子の出カレベルを Low (デューティ管理) に設定。

5.1.1 PowerON_Reset 関数

(1) 機能概要

PowerON_Reset 関数では、スタックポインタ (SP) を初期化し、組み込み関数や標準ライブラリ関数を用いて、割り込みマスクビットの設定や未初期化/初期化データを設定します。そして、main 関数を呼び出します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

なし

(5) フローチャート

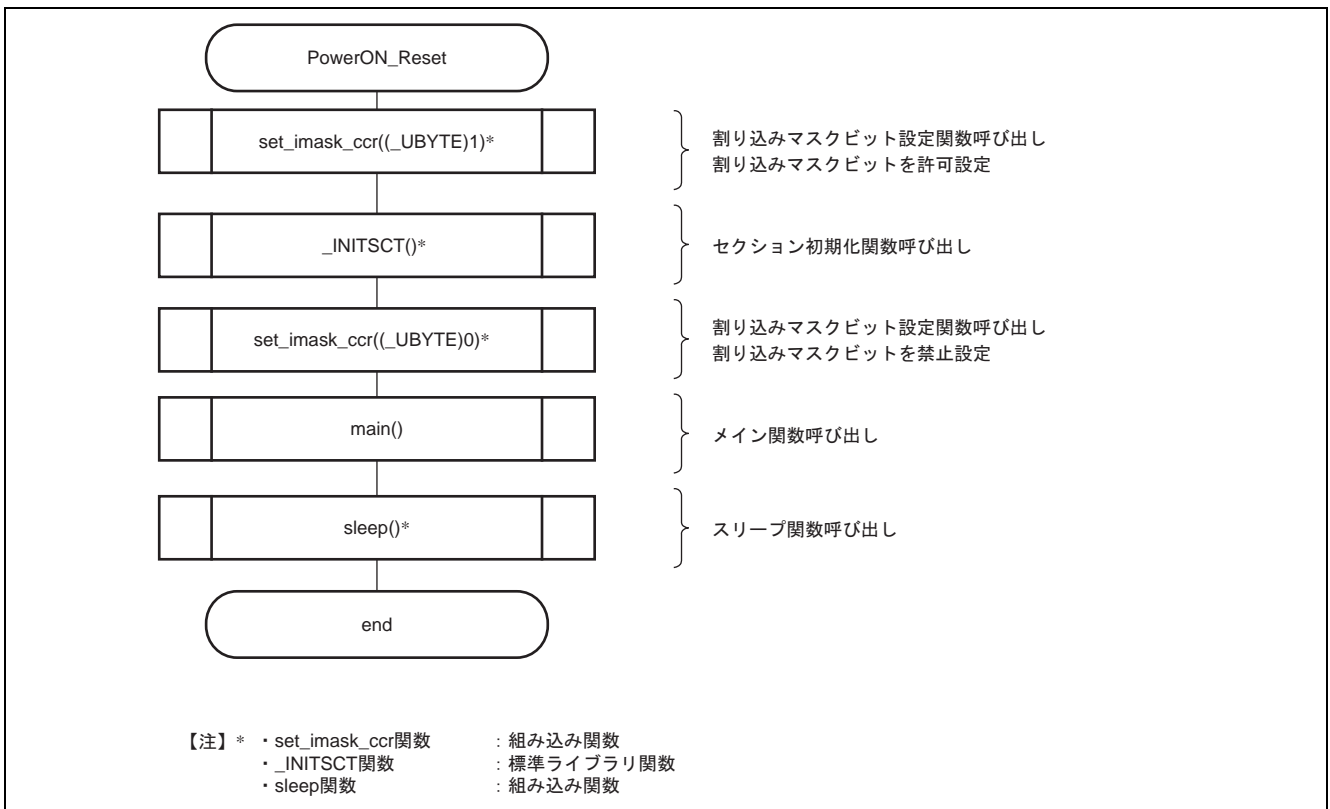


図 7 フローチャート (PowerON_Reset)

5.1.2 main 関数

(1) 機能概要

main 関数では、init_CPU 関数および init_FRT 関数を呼び出します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

なし

(5) フローチャート

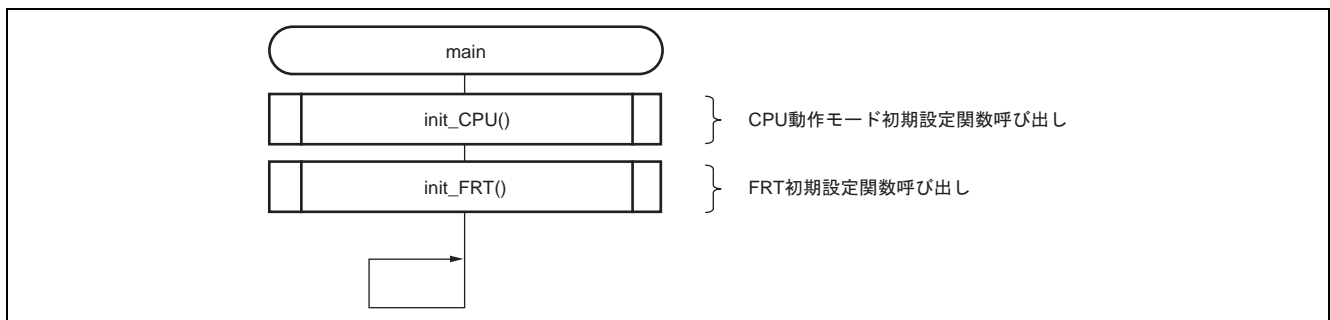


図 8 フローチャート (main)

5.1.3 init_CPU 関数

(1) 機能概要

init_CPU 関数では、システムクロックの設定や、パルス出力ポート PA0 を初期化します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- スタンバイコントロールレジスタ (SBYCR) ビット数: 8 アドレス: H'FFFF84

ビット	ビット名	設定値	R/W	説明
2	SCK2	0	R/W	システムクロックセレクト 2~0 高速モードおよび中速モードでのバスマスタのクロックを選択します。 000: 高速モード 001: 中速クロックはφ/2 010: 中速クロックはφ/4 011: 中速クロックはφ/8 100: 中速クロックはφ/16 101: 中速クロックはφ/32 11x: 設定しないでください
1	SCK1	0	R/W	
0	SCK0	0	R/W	

【注】 * Don't care

- モードコントロールレジスタ (MDCR) ビット数: 8 アドレス: H'FFFFC5

ビット	ビット名	設定値	R/W	説明
7	EXPE	0	R/W	拡張モードイネーブル 拡張モードを設定します。 0: シングルチップモード 1: 拡張モード

- ポート A 出力データレジスタ (PAODR) ビット数: 8 アドレス: H'FFFFAA

ビット	ビット名	設定値	R/W	説明
0	PA0ODR	1	R/W	汎用出力ポートとして使用する端子の出力データを格納します。

- ポート A データディレクションレジスタ (PADDR) ビット数: 8 アドレス: H'FFFFAB

ビット	ビット名	設定値	R/W	説明
0	PA0DDR	1	W	このビットを 1 にセットすると対応する端子は出力ポートとなり、0 にクリアすると入力ポートになります。 ポート A 入力データレジスタ (PAPIN) と同じアドレスのため、このアドレスをリードするとポート A の状態が読み出されます。

(5) フローチャート

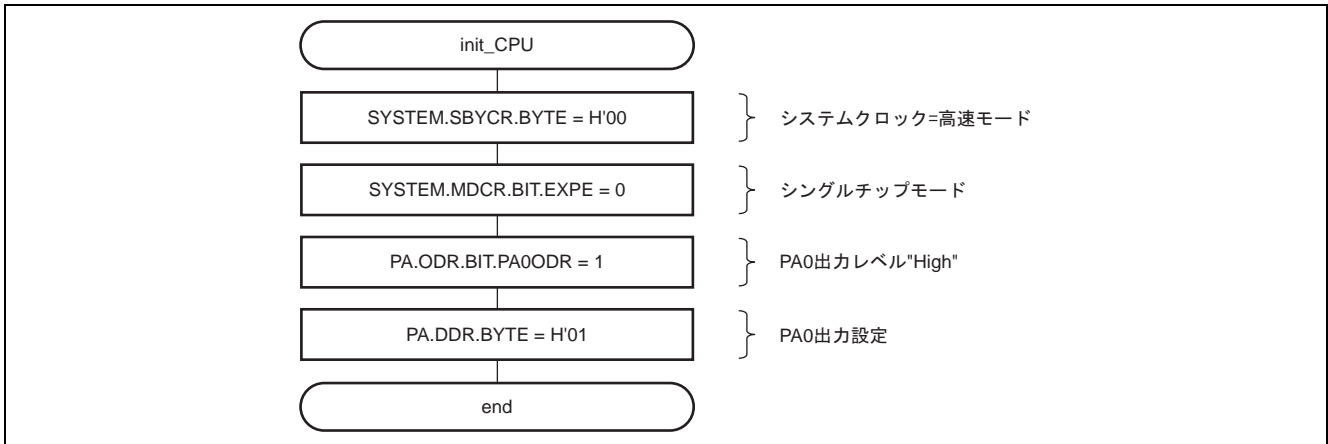


図9 フローチャート (init_CPU)

5.1.4 init_FRT 関数

(1) 機能概要

init_FRT 関数では、FRT の初期設定を行います。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- モジュールストップコントロールレジスタ H (MSTPCRH) ビット数：8 アドレス：H'FFFF86

ビット	ビット名	設定値	R/W	説明
5	MSTP13	0	R/W	16ビットフリーランニングタイマ (FRT) 1：モジュールはバスサイクルの終了時点でモジュールストップモードへ遷移します。 0：モジュールストップモードは解除され、バスサイクルの終了時点で動作を再開します。

- タイマコントロール/ステータスレジスタ (TCSR) ビット数：8 アドレス：H'FFFF91

ビット	ビット名	設定値	R/W	説明
3	OCFA	0	R/(W)*	アウトプットコンペアフラグ A FRC と OCRA の値が一致したことを示すステータスフラグです。フラグをクリアするための 0 ライトのみ可能です。 [セット条件] FRC=OCRA になったとき [クリア条件] OCFA=1 の状態で OCFA をリード後、OCFA に 0 をライトしたとき
2	OCFB	0	R/(W)*	アウトプットコンペアフラグ B FRC と OCRB の値が一致したことを示すステータスフラグです。フラグをクリアするための 0 ライトのみ可能です。 [セット条件] FRC=OCRB になったとき [クリア条件] OCFB=1 の状態で OCFB をリード後、OCFB に 0 をライトしたとき
1	OVF	0	R/(W)*	オーバフローフラグ FRC のオーバフローの発生を示すフラグです。フラグをクリアするための 0 ライトのみ可能です。 [セット条件] FRC の値がオーバフロー (H'FFFF→H'0000) したとき [クリア条件] OVF=1 の状態で OVF をリード後、OVF に 0 をライトしたとき
0	CCLRA	1	R/W	カウンタクリア A コンペアマッチ A (FRC と OCRA の一致信号) により FRC をクリアするか、しないかを選択します。 0：FRC のクリアを禁止 1：コンペアマッチ A により FRC をクリア 【注】*フラグをクリアするための 0 ライトのみ可能です。

【注】 * フラグをクリアするための 0 ライトのみ可能です。

● タイマコントロールレジスタ (TCR) ビット数: 8 アドレス: H'FFFF96

ビット	ビット名	設定値	R/W	説明
1	CKS1	0	R/W	クロックセレクト 1、0 FRC に入力するクロックを選択します。 00: 内部クロック $\phi/2$ をカウント 01: 内部クロック $\phi/8$ をカウント 10: 内部クロック $\phi/32$ をカウント 11: リザーブ
0	CKS0	0	R/W	

● タイマアウトプットコンペアコントロールレジスタ (TOCR) ビット数: 8 アドレス: H'FFFF97

ビット	ビット名	設定値	R/W	説明
4	OCRS	0/1	R/W	アウトプットコンペアレジスタセレクト OCRA と OCRB のアドレスは同一です。このアドレスをリード/ライトするとき、どちらのレジスタを選択するか制御します。 OCRA、OCRB の動作には影響を与えません。 0: OCRA レジスタを選択 1: OCRB レジスタを選択

● アウトプットコンペアレジスタ A (OCRA) ビット数: 16 アドレス: H'FFFF94

ビット	ビット名	設定値	R/W	説明
15~0	—	H'0640	R/W	OCRA は 16 ビットのリード/ライト可能なレジスタです。OCRA の値は FRC の値と常に比較されています。両者の値が一致 (コンペアマッチ) すると、TCSR の OCFA フラグが 1 にセットされます。OCRA は 8 ビット単位のアクセスはできません。常に 16 ビットでアクセスしてください。

【注】 OCRA と OCRB アドレスは同一です。レジスタの切り替えは TOCR の OCRS ビットで行います。

● アウトプットコンペアレジスタ B (OCRB) ビット数: 16 アドレス: H'FFFF94

ビット	ビット名	設定値	R/W	説明
15~0	—	H'0320	R/W	OCRB は 16 ビットのリード/ライト可能なレジスタです。OCRB の値は FRC の値と常に比較されています。両者の値が一致 (コンペアマッチ) すると、TCSR の OCFB フラグが 1 にセットされます。OCRB は 8 ビット単位のアクセスはできません。常に 16 ビットでアクセスしてください。

【注】 OCRA と OCRB アドレスは同一です。レジスタの切り替えは TOCR の OCRS ビットで行います。

● フリーランニングカウンタ (FRC) ビット数: 16 アドレス: H'FFFF92

ビット	ビット名	設定値	R/W	説明
15~0	—	H'0000	R/W	FRC は 16 ビットのリード/ライト可能なアップカウンタです。入力クロックは TCR の CKS1、CKS0 ビットにより選択します。FRC はコンペアマッチ A によりクリアすることができます。FRC が H'FFFF から H'0000 にオーバフローすると、TCSR の OVF が 1 にセットされます。FRC は 8 ビット単位のアクセスはできません。常に 16 ビットでアクセスしてください。FRC の初期値は H'0000 です。

- タイマインタラプトイネーブルレジスタ (TIER) ビット数: 8 アドレス: H'FFFF90

ビット	ビット名	設定値	R/W	説明
3	OCIAE	1	R/W	アウトプットコンペアインタラプト A イネーブル TCSR の OCFA フラグが 1 にセットされたとき、OCFA フラグによる 割り込み要求 (OCIA) を許可または、禁止します。 0 : OCFA による割り込み要求 (OCIA) を禁止 1 : OCFA による割り込み要求 (OCIA) を許可
2	OCIBE	1	R/W	アウトプットコンペアインタラプト B イネーブル TCSR の OCFB フラグが 1 にセットされたとき、OCFB フラグによる 割り込み要求 (OCIB) を許可または、禁止します。 0 : OCFB による割り込み要求 (OCIB) を禁止 1 : OCFB による割り込み要求 (OCIB) を許可

(5) フローチャート

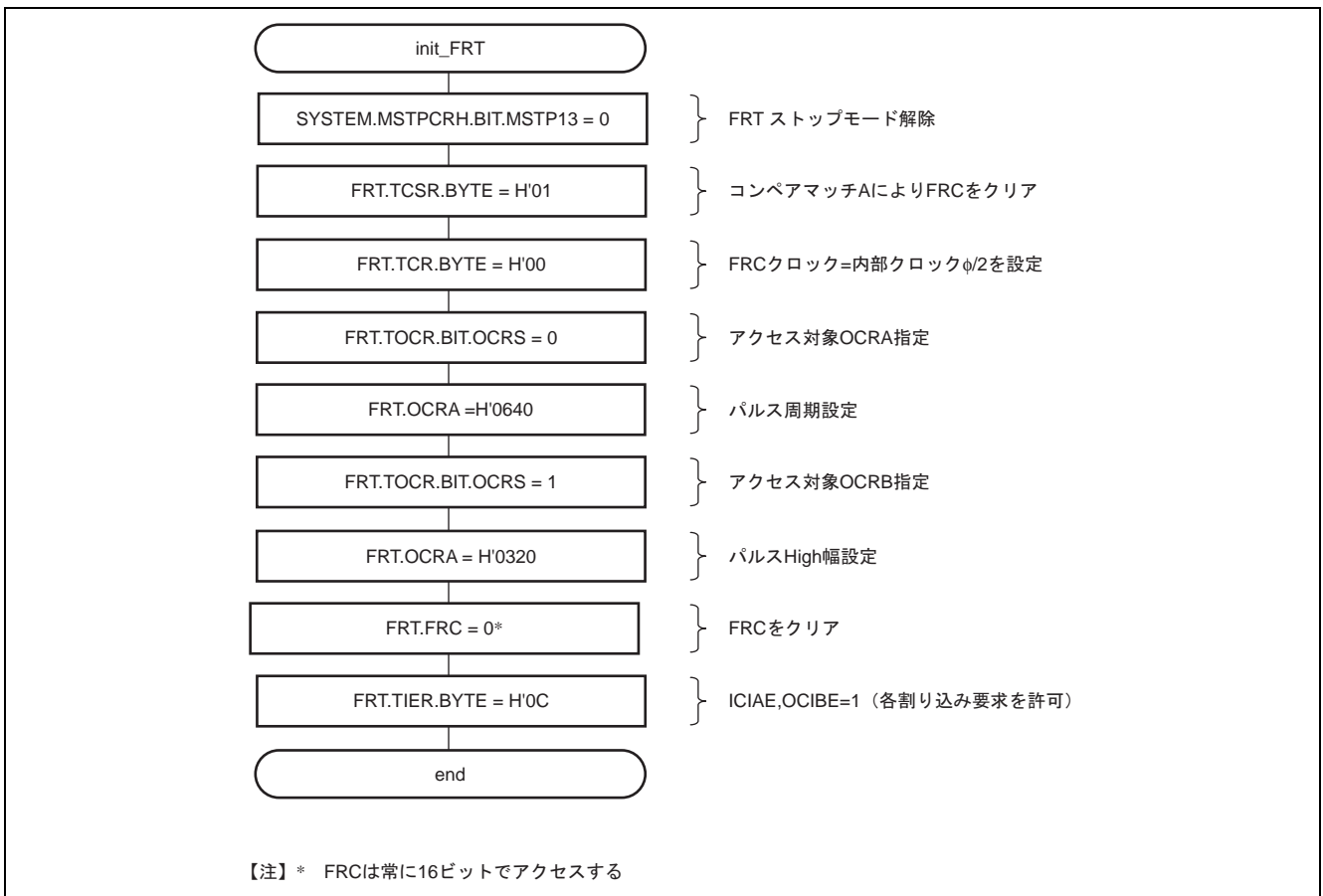


図 10 フローチャート (init_FRT)

5.1.5 INT_FRT_OCIA 関数

(1) 機能概要

INT_FRT_OCIA 関数では、OCFA フラグのクリアと PA0 端子の出力レベルを High に設定します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- タイマコントロール/ステータスレジスタ (TCSR) ビット数: 8 アドレス: H'FFFF91

ビット	ビット名	設定値	R/W	説明
3	OCFA	0	R/(W)*	アウトプットコンペアフラグ A FRC と OCRA の値が一致したことを示すステータスフラグです。フラグをクリアするための 0 ライトのみ可能です。 [セット条件] FRC=OCRA になったとき [クリア条件] OCFA=1 の状態で OCFA をリード後、OCFA に 0 をライトしたとき

【注】 * フラグをクリアするための 0 ライトのみ可能です。

- ポート A 出力データレジスタ (PAODR) ビット数: 8 アドレス: H'FFFFAA

ビット	ビット名	設定値	R/W	説明
0	PA0ODR	1	R/W	汎用出力ポートとして使用する端子の出力データを格納します。

(5) フローチャート

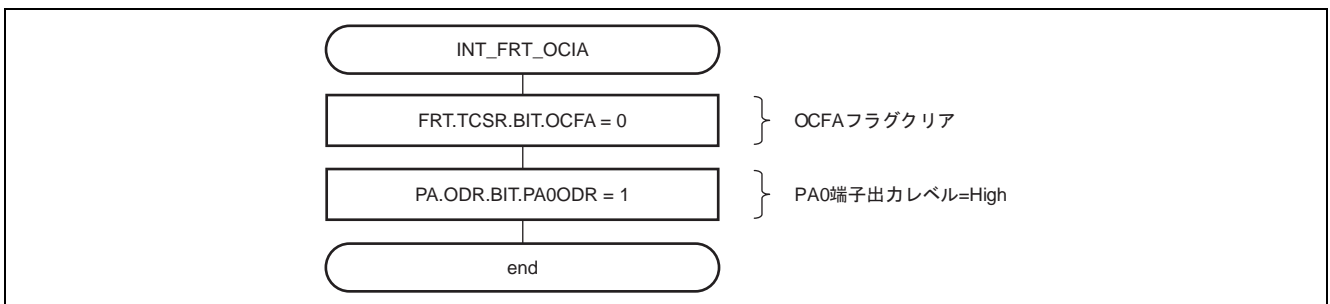


図 11 フローチャート (INT_FRT_OCIA)

5.1.6 INT_FRT_OCIB 関数

(1) 機能概要

INT_FRT_OCIB 関数では、OCFB フラグのクリアと PA0 端子の出力レベルを Low に設定します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

本関数で使用する内部レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- タイマコントロール/ステータスレジスタ (TCSR) ビット数: 8 アドレス: H'FFFF91

ビット	ビット名	設定値	R/W	説明
2	OCFB	0	R/(W)*	アウトプットコンペアフラグ B FRC と OCRB の値が一致したことを示すステータスフラグです。フラグをクリアするための 0 ライトのみ可能です。 [セット条件] FRC=OCRB になったとき [クリア条件] OCFB=1 の状態で OCFB をリード後、OCFB に 0 をライトしたとき

【注】 * フラグをクリアするための 0 ライトのみ可能です。

- ポート A 出力データレジスタ (PAODR) ビット数: 8 アドレス: H'FFFFAA

ビット	ビット名	設定値	R/W	説明
0	PA0ODR	0	R/W	汎用出力ポートとして使用する端子の出力データを格納します。

(5) フローチャート

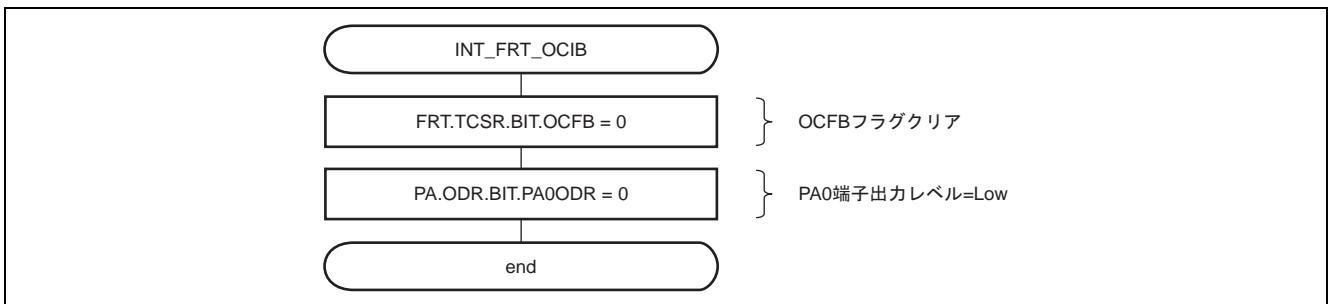


図 12 フローチャート (INT_FRT_OCIB)

6. 参考ドキュメント

- ハードウェアマニュアル
H8S/2472、H8S/2463、H8S/2462 グループハードウェアマニュアル
(最新版をルネサステクノロジホームページから入手してください。)
- 開発環境マニュアル
H8S、H8/300 シリーズ C/C++コンパイラパッケージ ユーザーズマニュアル
(最新版をルネサステクノロジホームページから入手してください。)
- テクニカルニュース/テクニカルアップデート
(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.01.28	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気づきの点等がございましたら弊社営業窓口までご照会ください。