

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## H8S/2400 シリーズ

### 14 ビット PWM タイマ機能を使用したサイン波出力への応用

#### 要旨

本アプリケーションノートでは、14 ビット PWM (Pulse Width Modulation) タイマ機能 (以降、PWMX) を使用したサイン波出力への応用例を示します。

PWMX は外部端子にローパスフィルタを接続することにより 14 ビット D/A 変換器として使用できます。

#### 動作確認デバイス

- H8S/2472、H8S/2463、H8S/2462 グループ

#### はじめに

動作確認デバイスと同様の内部 I/O レジスタを持つ他の H8S ファミリでも本プログラムを使用することができます。ただし、一部機能を機能追加、変更等している場合がありますので、最新のマニュアルを確認してください。

このアプリケーションノートをご使用に際しては十分な評価を行ってください。

#### 目次

1. 仕様 .....	2
2. 適用条件 .....	3
3. 使用機能説明 .....	4
4. 動作説明 .....	8
5. 関数説明 .....	10
6. 参考ドキュメント .....	20

## 1. 仕様

本アプリケーションノートの仕様は、16ビットフリーランニングタイマ（以降、FRT）のコンペアマッチ割り込みを使用してPWMXのデューティ値を変換し、PWMXの外部端子にローパスフィルタを接続することにより、1Hzのサイン波を出力します。なお、本アプリケーションノートでは、ローパスフィルタを接続する前のPWMX動作例を示します。

以下に、本アプリケーションノートの詳細仕様を示します。また、図1に本アプリケーションノートの動作概要を示します。

- PWMXのデューティ値の変更は、FRTのコンペアマッチ割り込みを使用して変更します。
- FRTのコンペアマッチは、PWMXの1変換周期と同じ周期で発生するように設定します。
- PWMXのデューティ値は、サイン波の1周期をPWMXの1変換周期で分割した回数分変更します。
- PWMXのデューティ値を変更するデータは、内蔵ROM上に用意したデータを使用します。
- PWMXの1変換周期中に発生するパルス（以降、基本周期）は、64回発生するように設定します。
- PWMXの分解能（T）はシステムクロック周期（tcyc）に設定します。
- PWMXの出力位相は反転出力に設定します。
- PWM出力端子はPWX0端子を使用します。

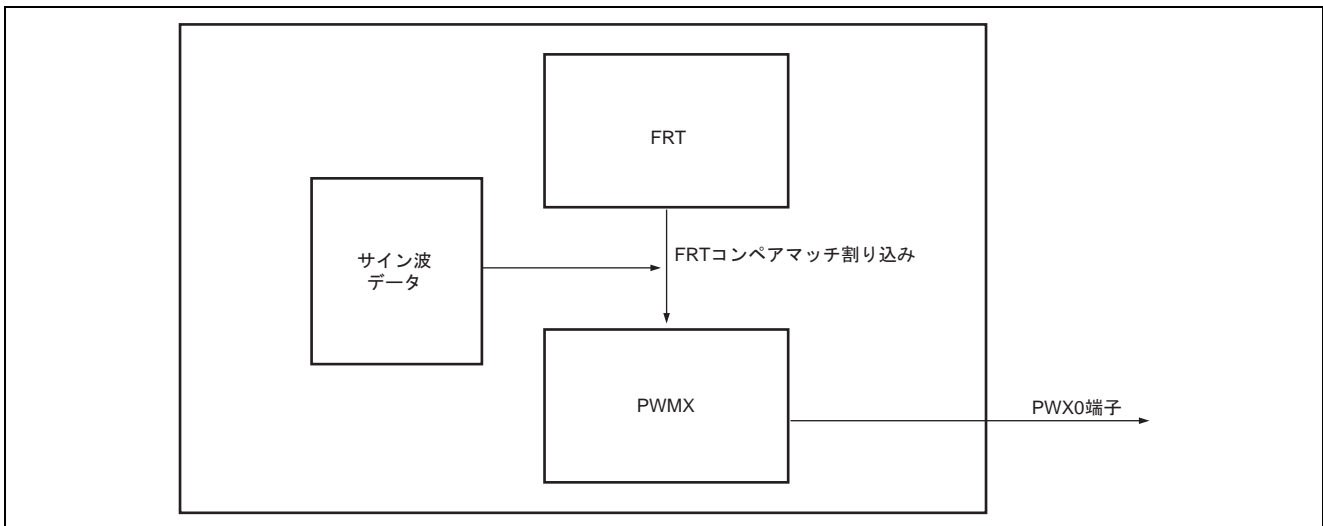


図1 動作概要

## 2. 適用条件

表 1 適用条件

項目	内容
動作周波数	入カクロック : 8.0MHz システムクロック (φ) : 32MHz (8.0MHz の 4 逡倍*)
動作電圧	3.3V
動作モード	モード 2 ( $\overline{MD2} = 1, MD1 = 1$ )
評価ボード	ルネサステクノロジ製 R0K402472D000BR
統合開発環境	High-performance Embedded Workshop (HEW) Ver.4.04.01.001
C/C++コンパイラ	ルネサステクノロジ製 H8S,H8/300 C/C++ Compiler (V.6.02.00)
コンパイルオプション	-cpu=2600A:24, -optimize = 1
最適化リンケージエディタ	ルネサステクノロジ製 Optimizing Linkage Editor (V9.03.00)
リンカオプション	start = PResetPRG,PlntPRG/0400, P,C,C\$DSEC,C\$BSEC,D/0800, B,R/0FF0800, S/0FFEE00

【注】 \* PLL 逡倍回路は外部から入力されるクロックを 4 逡倍します。

### 3. 使用機能説明

PWX 端子からは、図 2 に示すような PWM 波形が出力されます。1 変換周期中に発生するパルス (CFS=0 の場合 256 個、CFS=1 の場合 64 個) の 0 レベル幅の合計 (TL) が PWMX (D/A) コントロールレジスタ (以降、DADR) の DA13~DA0 と対応しています。OS=0 の場合、この波形が直接出力されます。OS=1 の場合、この波形が反転して出力されます。このとき 1 レベル幅の合計 (TH) が DADR の DA13~DA0 と対応しています。出力波形を図 3、図 4 に示します。

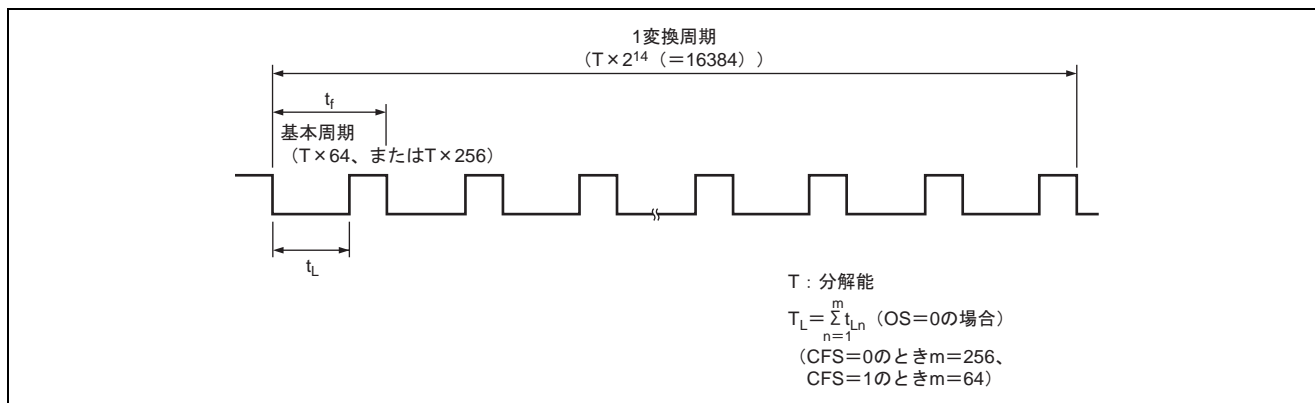


図 2 PWMX (D/A) の動作

DADR の DA13~DA0 がある値以上ではないと PWM 出力は固定レベルとなります。また、OS ビットと出力波形の関係を図 3 と図 4 に示します。

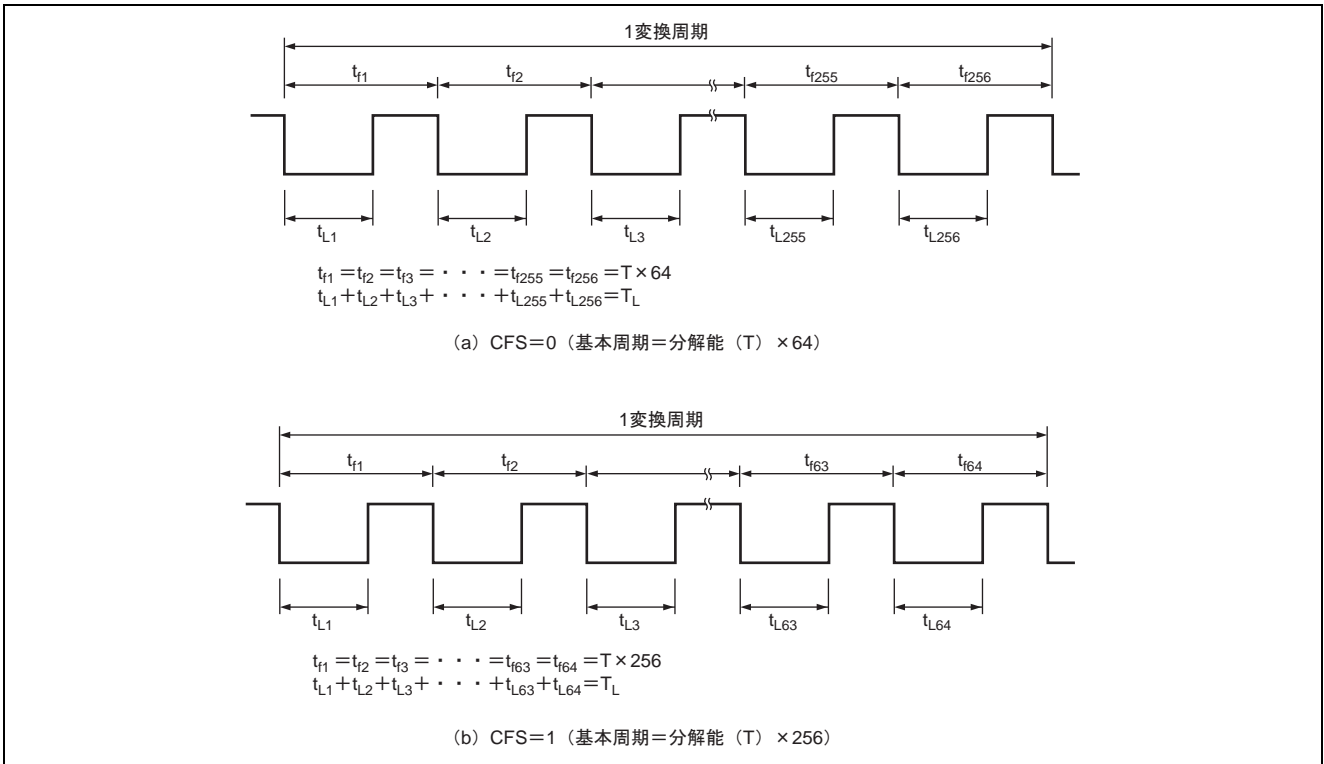


図3 出力波形 (OS=0、DADR は TL に対応)

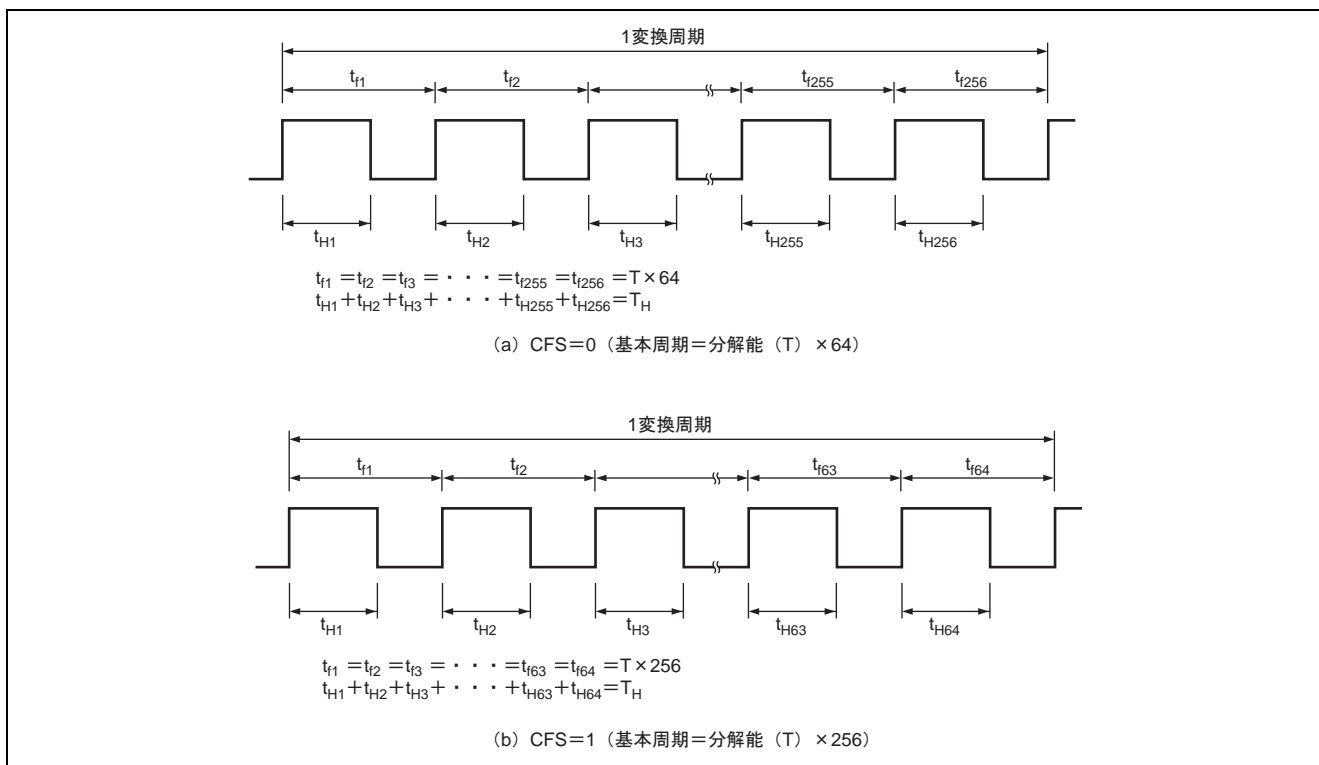


図4 出力波形 (OS=1、DADRはTHに対応)



付加パルスについては、CFS=1（基本周期=分解能（T）×256）かつOS=1（PWM反転出力）の設定を例に示します。CFS=1のとき、図5に示すようにDADRの上位8ビット（DA13～DA6）で基本パルスのデューティ比が、次の6ビット（DA5～DA0）で付加パルスの位置が決定されます。

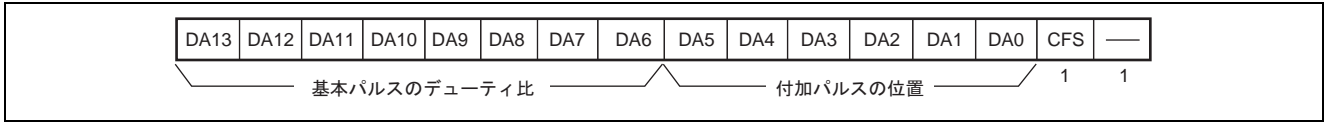


図5 CFS=1のときのD/Aデータレジスタの構成

ここでは、DADR=H'0207（B'0000 0010 0000 0111）の場合を考えます。図6に出力波形を示します。CFS=1であり、上位8ビットの値がB'0000 0010ですので、基本パルスはHigh幅が $2/256 \times (T)$ のデューティ比となります。

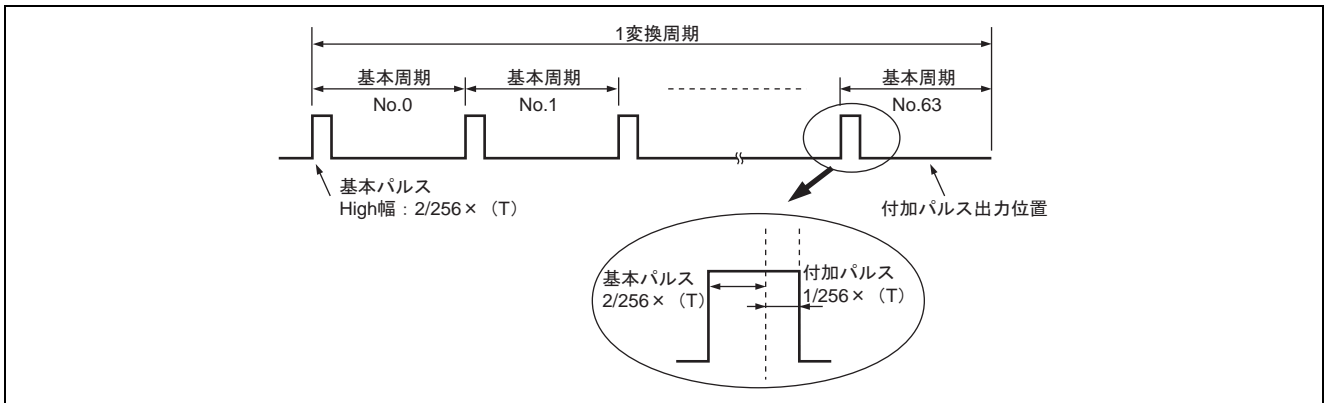


図6 DADR=H'0207のときの出力波形（OS=1）

なお、CFS=0（基本周期=分解能（T）×64）の場合、基本パルスのデューティ比は上位6ビットで、付加パルスの位置はその次の8ビットで決定されるという点以外は、同様な考え方となります。

#### 4. 動作説明

以下にサイン波一周期の PWMX デューティ変換回数計算例とサイン波データの作成例を示します。

- サイン波 1 周期の PWMX デューティ変換回数計算例

サイン波の出力分解能を PWMX の 1 変換周期 ( $T \times 2^{14}$ ) とした場合

$$1\text{Hz} / (\text{tcyc} \times 16384) = 1\text{Hz} / 512\mu\text{s} \approx 1953 \text{ ポイント}$$

従って、サイン波 1 周期の PWMX デューティ変更回数は 1953 回とします。

なお、本アプリケーションノートのプログラムでは、ROM 容量の効率化を考え、約半分となる 977 バイトのサイン波データを用意し、サイン波データの参照オフセットを往復させて PWMX のデューティ値を変更します。

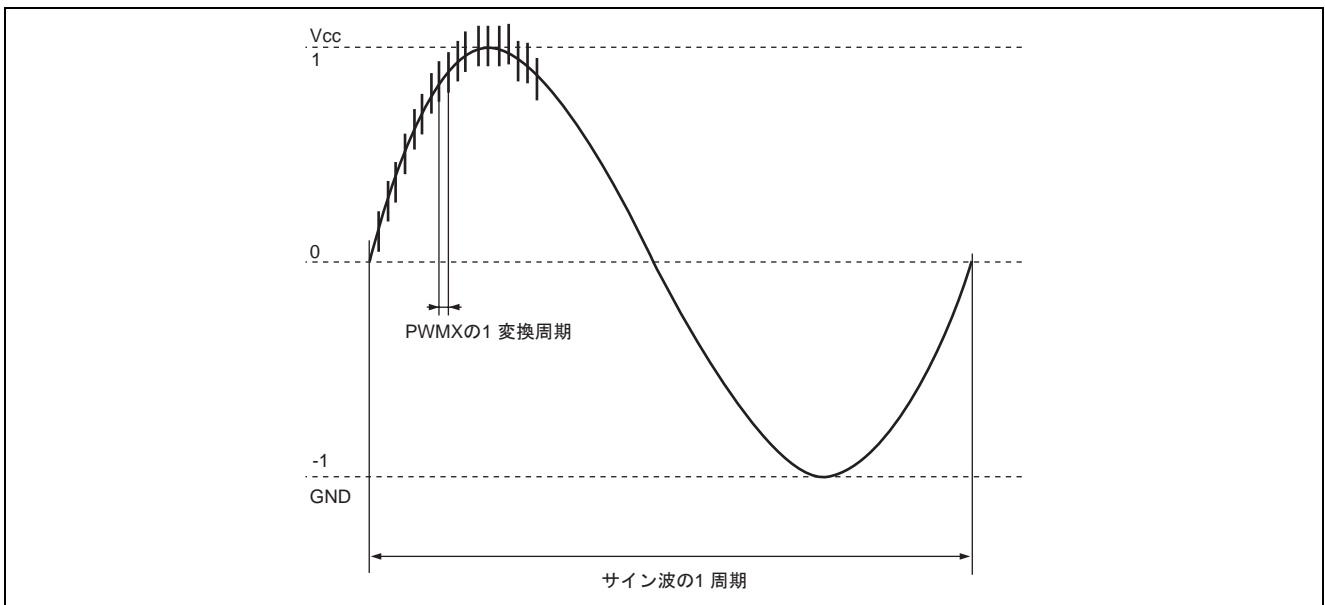


図 7 サイン波イメージ

- サイン波データの作成例

サイン波データは PWMX (D/A) データレジスタ A (以降、DADRA) の DA13~DA0 の 14 ビットに設定します。

なお、PWM 出力は DADRA の DA13~DA0 ビットに H'0040~H'3FFF の範囲外の値が設定された場合出力レベルが固定されます。従って、DA13~DA0 ビットの設定値 (サイン波データ) は、H'003F~H'3FFF (H'3FC0) の範囲で作成します。

$$\sin \theta \times (\text{H}'3\text{FC}0 / 2) + (\text{H}'3\text{FC}0 / 2) + \text{H}'3\text{F} = \text{サイン波データ}$$

図8に本アプリケーションノートの動作説明を示します。

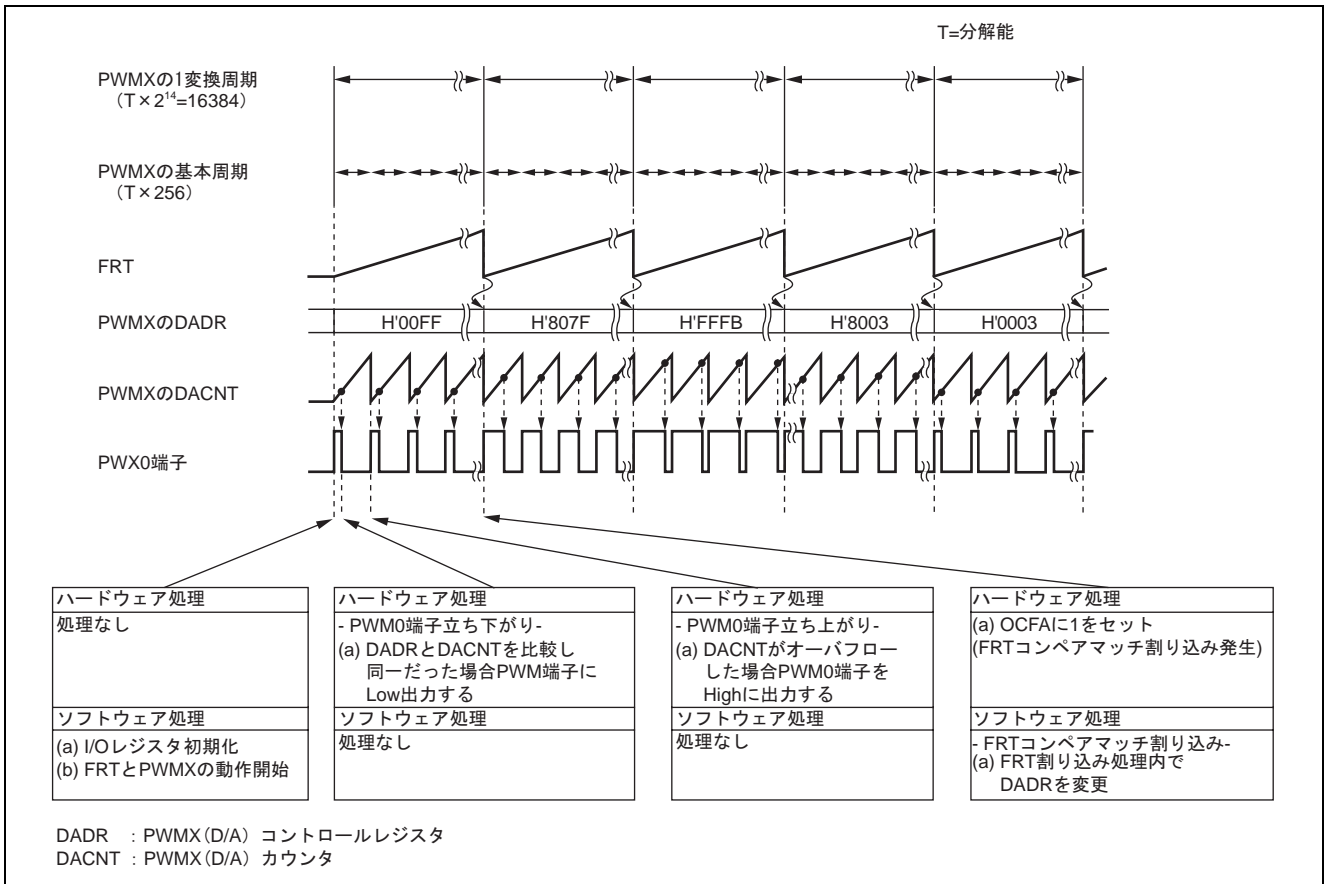


図8 動作説明

## 5. 関数説明

### 5.1 記号定数

表 2 記号定数一覧

定数名	設定値	内容	使用関数
MAX_PWM_DATA_CNT	977	サイン波データテーブルのデータ数	INT_OCIA_FRT

### 5.2 ROM 化変数

表 3 ROM 化変数一覧

型名	変数名	設定値	内容	使用関数
const unsigned int	pwm_table[MAX_PWM_DATA_CNT]	0x00FF, 0x00FF, ..., ..., 0xFFFB, 0xFFFB	サイン波 データテーブル	INT_OCIA_FRT

### 5.3 RAM 変数

表 4 RAM 変数一覧

型名	変数名	設定値	内容	使用関数
unsigned int	pwm_count	0x00	サイン波データテーブルの 参照カウント値	init INT_OCIA_FRT
signed int	pwm_add_value	0x01	サイン波データテーブルの 参照カウント変更値	init INT_OCIA_FRT

### 5.4 関数一覧

表 5 関数一覧

関数名	説明
PowerON_Reset	・ 初期設定関数 スタックポインタ (SP) の初期化、割り込みマスクビットの設定、 未初期化/初期化データの設定、main 関数の呼び出し
main	・ メイン関数 init 関数の呼び出し、PWMX の出力開始
init	・ I/O レジスタ初期化関数 各レジスタの初期化
INT_OCIA_FRT	・ FRT 割り込み処理関数 PWMX 出力パルスのデューティ変更

## 5.5 関数説明

### 5.5.1 PowerON\_Reset 関数

(1) 機能概要

PowerON\_Reset 関数では、スタックポインタ (SP) を初期化し、組み込み関数や標準ライブラリ関数を用いて、割り込みマスクビットの設定や未初期化/初期化データを設定します。そして、main 関数を呼び出します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

なし

(5) フローチャート

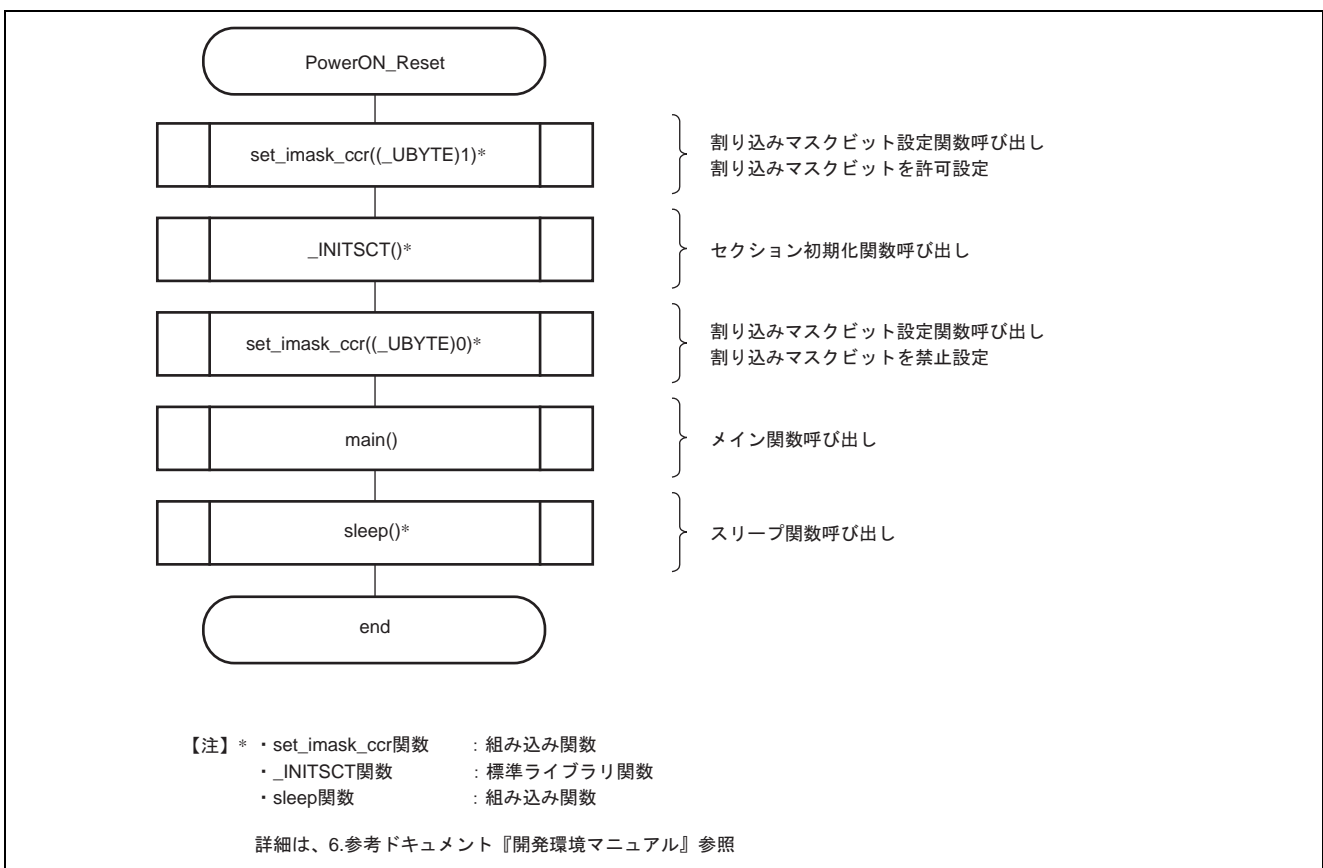


図 9 パワーオンリセットフローチャート (PowerON\_Reset)

### 5.5.2 main 関数

(1) 機能概要

main 関数では、init 関数を呼び出してレジスタの初期化および PWM パルス出力を開始します。

(2) 引数

なし

(3) 戻り値

なし

(4) 使用内部 I/O レジスタ説明

なし

(5) フローチャート

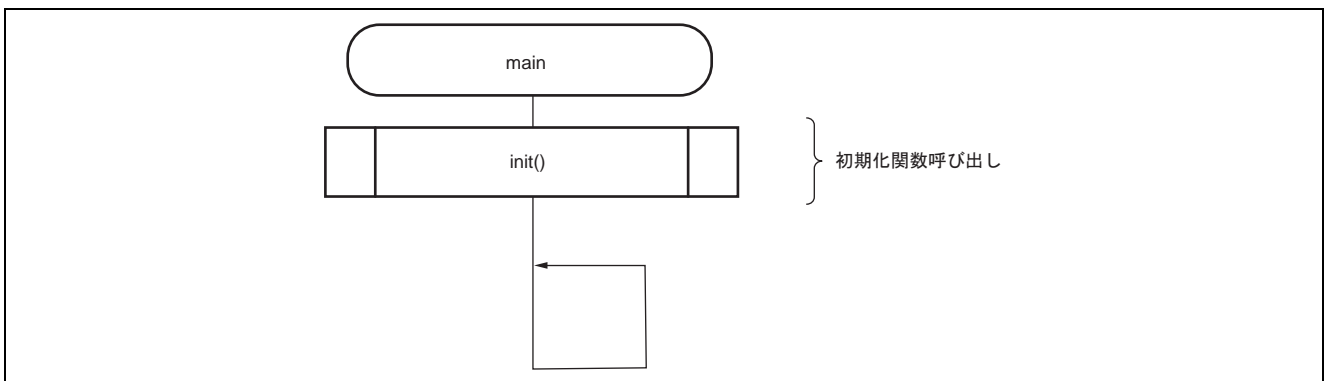


図 10 メインフローチャート (main)

### 5.5.3 init 関数

#### (1) 機能概要

init 関数では、レジスタ初期化および PWM パルス出力を開始します。

#### (2) 引数

なし

#### (3) 戻り値

なし

#### (4) 使用内部 I/O レジスタ説明

本関数で使用する内部 I/O レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

- モードコントロールレジスタ (MDCR) ビット数：8 アドレス：H'FFFFC5

ビット	ビット名	設定値	R/W	説明
2	MDS2	—	R	モードセレクト 2、1 モード端子 (MD2、MD1) の入力レベルを反映した値 (現在の動作モード) を示しています。MDS2、MDS1 ビットは MD2、MD1 端子にそれぞれ対応します。これらのビットはリード専用でライトは無効です。MDCR をリードすると、モード端子 (MD2、MD1) の入力レベルがこれらのビットにラッチされます。このラッチはリセットで解除されます。
1	MDS1	—	R	

- スタンバイコントロールレジスタ (SBYCR) ビット数：8 アドレス：H'FFFF84

ビット	ビット名	設定値	R/W	説明
2	SCK2	0	R/W	システムクロックセレクト 高速モードおよび中速モードでのバスマスタのクロックを選択します。 000：高速モード
1	SCK1	0	R/W	
0	SCK0	0	R/W	

- MSTPCR は内蔵周辺モジュールをモジュール単位でモジュールストップモードにします。各モジュールに対応したビットを 1 にセットするとそのモジュールはモジュールストップモードになります。

- モジュールストップコントロールレジスタ A (MSTPCRA) ビット数：8 アドレス：H'FFFE43

ビット	ビット名	設定値	R/W	説明
1	MSTPA1	0	R/W	14 ビット PWM タイマ (PWMX_0)

- モジュールストップコントロールレジスタ H (MSTPCRH) ビット数：8 アドレス：H'FFFF86

ビット	ビット名	設定値	R/W	説明
5	MSTP13	0	R/W	16 ビットフリーランニングタイマ (FRT)
3	MSTP11	0	R/W	14 ビット PWM タイマ (PWMX)

- タイマインタラプトイネーブルレジスタ (TIER) ビット数：8 アドレス：H'FFFF90

ビット	ビット名	設定値	R/W	説明
3	OCIAE	1	R/W	アウトプットコンペアインタラプト A イネーブル TCSR の OCFA フラグが 1 にセットされたとき、OCFA フラグによる割り込み要求 (OCIA) を許可または、禁止します。 1：OCFA による割り込み要求 (OCIA) を許可

- タイマコントロール/ステータスレジスタ (TCSR) ビット数：8 アドレス：H'FFFF91

ビット	ビット名	設定値	R/W	説明
0	CCLRA	1	R/W	カウンタクリア A コンペアマッチ A (FRC と OCRA の一致信号) により FRC をクリアするか、しないかを選択します。 1：コンペアマッチ A により FRC をクリア

- タイマコントロールレジスタ (TCR) ビット数：8 アドレス：H'FFFF96

ビット	ビット名	設定値	R/W	説明
1	CKS1	0	R/W	FRC に入力するクロックを選択します。
0	CKS0	0	R/W	00：内部クロック $\phi/2$ をカウント

- タイマアウトプットコンペアコントロールレジスタ (TOCR) ビット数：8 アドレス：H'FFFF97

ビット	ビット名	設定値	R/W	説明
6	OCRAMS	0	R/W	アウトプットコンペア A モードセレクト OCRA を通常の動作モードにするか、OCRAR、OCRAF を使用した動作モードにするかを選択します。 0：OCRA を通常の動作モードに設定
5	ICRS	0	R/W	インプットキャプチャレジスタセレクト OCRAR と OCARAF のアクセスを制御します。 0：アクセス不可能
4	OCRS	0	R/W	アウトプットコンペアレジスタセレクト OCRA と OCRB のアドレスは同一です。このアドレスをリード/ライトするとき、どちらのレジスタを選択するか制御します。 OCRA、OCRB の動作には影響を与えません。 0：OCRA レジスタを選択

- アウトプットコンペアレジスタ A (OCRA) ビット数：16 アドレス：H'FFFF92

機能：OCR は 16 ビットのリード/ライト可能なレジスタです。FRT には 2 本の OCR があります。OCR の値は FRC の値と常に比較されています。両者の値が一致 (コンペアマッチ) すると、TCSR の OCFA、OCFB フラグが 1 にセットされます。OCR は 8 ビット単位のアクセスはできません。常に 16 ビットでアクセスしてください。

設定値：H'2000



- ポートコントロールレジスタ 0 (PTCNT0) ビット数 : 8 アドレス : H'FFFEFE

ビット	ビット名	設定値	R/W	説明
3	PWMXS	0	R/W	14 ビット PWM の出力端子を選択します。 0 : P60/PWX0、P61/PWX1、P62/PWX2、P63/PWX3 を選択します。

- PWMX (D/A) データレジスタ A (DADRA) ビット数 : 16 アドレス : H'FFFA0

ビット	ビット名	設定値	R/W	説明
15~2	DA13~ DA0	すべて 0	R/W	D/A データ 13~0 D/A 変換データを設定します。このレジスタの値は DACNT の値と常に比較されており、基本周期ごとに出力波形のデューティを選択します。また、分解能幅の付加パルスを出力するか否かを選択します。この動作を可能にするためには、このレジスタをある範囲の値に設定する必要があります。この範囲は CFS ビットによって設定します。範囲外の値を設定すると PWM 出力は固定されます。 12 ビット精度で使用する場合には、DA0、DA1 をそれぞれ 0 に固定します。 この下位 2 ビットデータは DACNT の UC12、13 との比較を行いません。
1	CFS	1	R/W	キャリアフリーケンシセレクト 1 : 基本周期 = 分解能 (T) × 256 で動作 DA13~DA0 の値の範囲は H'0040~H'3FFF

- PWMX (D/A) データレジスタ B (DADRB) ビット数 : 16 アドレス : H'FFFA6

ビット	ビット名	設定値	R/W	説明
0	REGS	0/1	R/W	R/W レジスタセレクト DADRA と DACR、DADRB と DACNT は同一のアドレスに配置されています。 このビットはアクセス可能にするレジスタを選択します。アドレスレジスタを変更する場合には、あらかじめこのビットを設定してから行ってください。 0 : DADRA と DADRB がアクセス可能 1 : DACR と DACNT がアクセス可能

• PWMX (D/A) カウンタ (DACNT) ビット数 : 16 アドレス : H'FFFFA6

ビット	ビット名	設定値	R/W	説明
15~8	UC7~ UC0	すべて 0	R/W	下位アップカウンタ
7~2	UC8~ UC13	すべて 0	R/W	上位アップカウンタ
0	REGS	0/1	R/W	R/W レジスタセレクト DADRA と DACR、DADRB と DACNT は同一のアドレスに配置されています。 このビットはアクセス可能にするレジスタを選択します。アドレスレジスタを変更する場合には、あらかじめこのビットを設定してから行ってください。 0 : DADRA と DADRB がアクセス可能 1 : DACR と DACNT がアクセス可能

• PWMX (D/A) コントロールレジスタ (DACR) ビット数 : 8 アドレス : H'FFFFA0

ビット	ビット名	設定値	R/W	説明
6	PWME	0	R/W	PWMX イネーブル DACNT の動作/停止を選択します。 0 : DACNT は 14 ビットのアップカウンタとして動作
2	OEA	1	R/W	アウトプットイネーブル A PWMX (D/A) チャネル A の出力の許可/禁止を選択します。 1 : PWMX (D/A) チャネル A 出力 (PWX0、PWX2 出力端子) を許可
1	OS	1	R/W	アウトプットセレクト PWMX (D/A) の出力位相を選択します。 1 : PWMX (D/A) 反転出力
0	CKS	0	R/W	クロックセレクト PWMX (D/A) の分解能を選択します。分解能は 8 種類から選択できます。 0 : 分解能 (T) = システムクロック周期 (tcyc) で動作

### (5) フローチャート

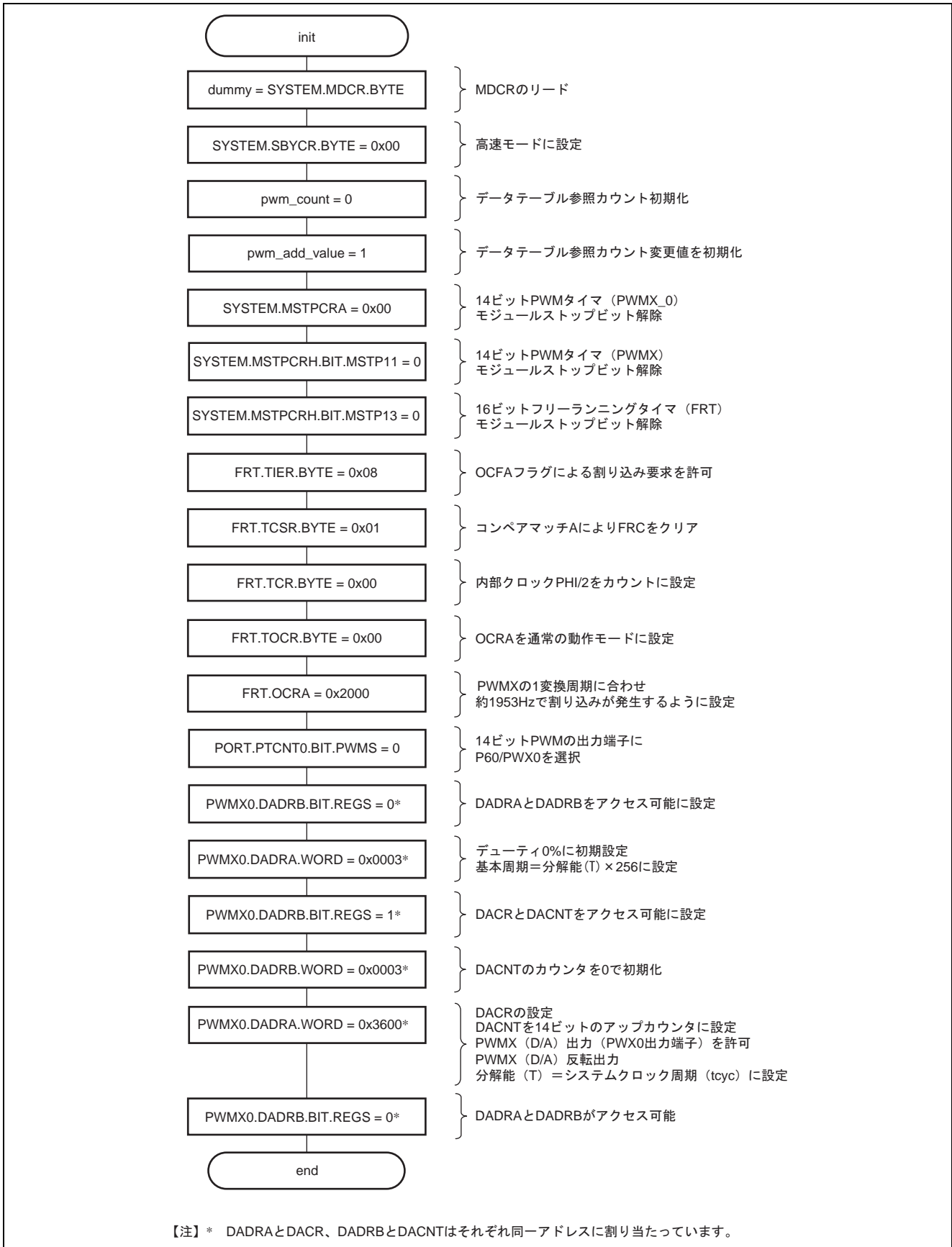


図 11 初期化フローチャート (init)

#### 5.5.4 INT\_OCIA\_FRT 関数

##### (1) 機能概要

INT\_OCIA\_FRT 関数では、PWMX 出力パルスのデューティを変更します。

##### (2) 引数

なし

##### (3) 戻り値

なし

##### (4) 使用内部 I/O レジスタ説明

本関数で使用する内部 I/O レジスタを以下に示します。

なお、設定値は、本アプリケーションノートにおいて使用している値であり、初期値とは異なります。

● タイマコントロール/ステータスレジスタ (TCSR) ビット数: 8 アドレス: H'FFFF91

ビット	ビット名	設定値	R/W	説明
3	OCFA	0	R/(W)*	アウトプットコンペアフラグ A FRC と OCRA の値が一致したことを示すステータスフラグです。 フラグをクリアするための 0 ライトのみ可能です。 [セット条件] FRC=OCRA になったとき [クリア条件] OCFA=1 の状態で OCFA をリード後、OCFA に 0 をライトしたとき

● PWMX (D/A) データレジスタ A (DADRA) ビット数: 16 アドレス: H'FFFFA0

ビット	ビット名	設定値	R/W	説明
15~2	DA13~ DA0	すべて 1	R/W	D/A データ 13~0 D/A 変換データを設定します。このレジスタの値は DACNT の値と常に比較されており、基本周期ごとに出力波形のデューティを選択します。また、分解能幅の付加パルスを出力するか否かを選択します。この動作を可能にするためには、このレジスタをある範囲の値に設定する必要があります。この範囲は CFS ビットによって設定します。範囲外の値を設定すると PWM 出力は固定されます。 12 ビット精度で使用する場合には、DA0、DA1 をそれぞれ 0 に固定します。 この下位 2 ビットデータは DACNT の UC12、13 との比較を行いません。

(5) フローチャート

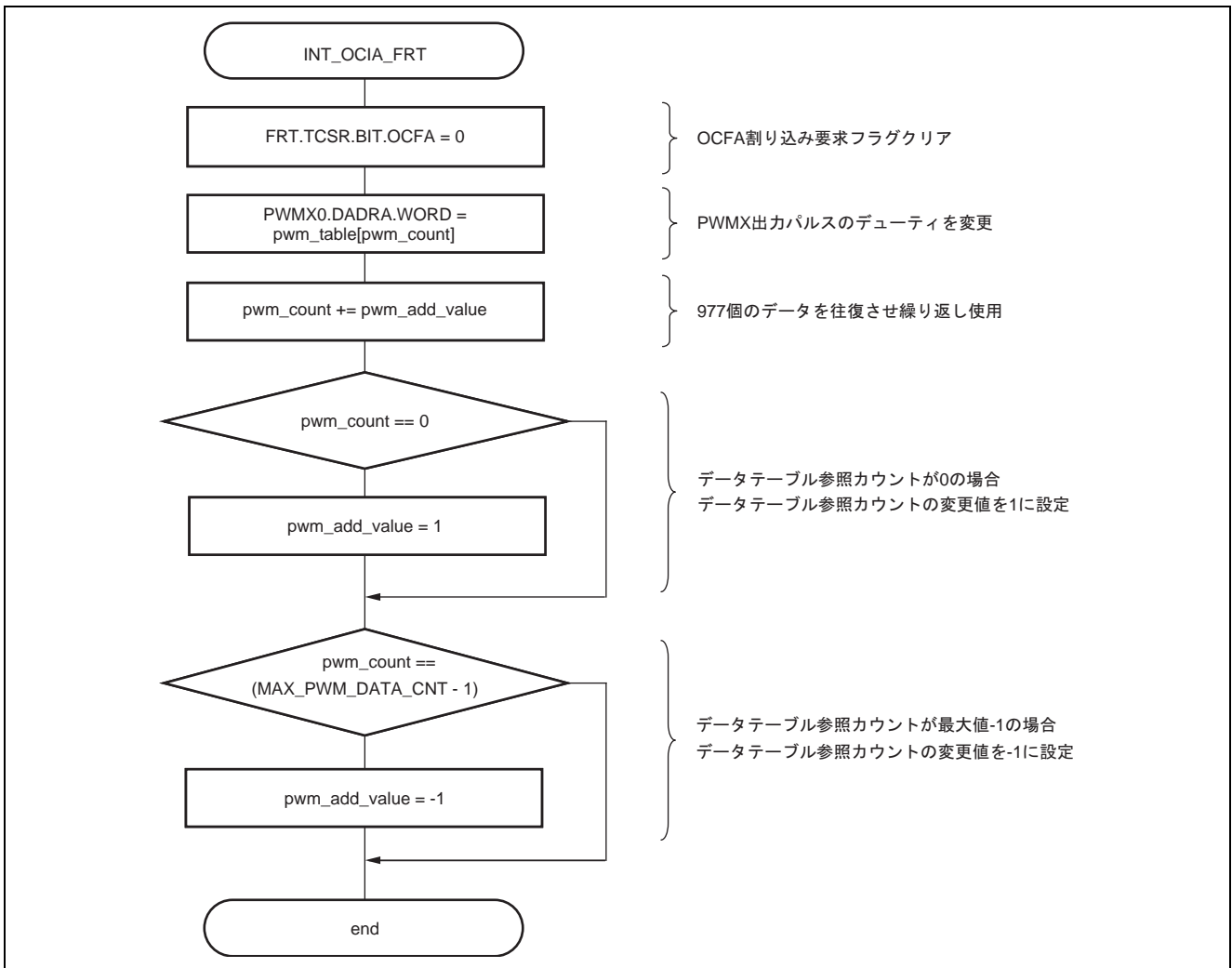


図 12 FRT OCIA 割り込みフローチャート (INT\_OCIA\_FRT)

## 6. 参考ドキュメント

- ハードウェアマニュアル  
H8S/2472、H8S/2463、H8S/2462 グループハードウェアマニュアル  
(最新版をルネサステクノロジホームページから入手してください。)
- 開発環境マニュアル  
H8S、H8/300 シリーズ C/C++コンパイラパッケージ ユーザーズマニュアル  
(最新版をルネサステクノロジホームページから入手してください。)
- テクニカルニュース/テクニカルアップデート  
(最新の情報をルネサステクノロジホームページから入手してください。)

## ホームページとサポート窓口

ルネサス テクノロジホームページ  
<http://japan.renesas.com/>

お問い合わせ先  
<http://japan.renesas.com/inquiry>  
[csc@renesas.com](mailto:csc@renesas.com)

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.01.28	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したものです。万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
  - 1) 生命維持装置。
  - 2) 人体に埋め込み使用するもの。
  - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
  - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエイジング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。