

RX ファミリ、H8S ファミリ

R01AN4045JJ0100

H8S から RX への置き換えガイド 外部バス編

Rev.1.00

2017.11.08

要旨

本アプリケーションノートでは、RX ファミリ、H8S ファミリの外部バス機能の置き換えについて説明しています。

対象デバイス

- RX ファミリ
- H8S ファミリ

H8S から RX への置き換え例として、RX ファミリは RX231 グループを、H8S ファミリは H8S/2378 シリーズを用いて説明しています。本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

表 RX ファミリと H8S ファミリ間の用語差異

項目	RX ファミリ	H8S ファミリ
バスクロック名称	BCLK	ϕ
アイドルサイクル	リカバリサイクル	アイドルサイクル

目次

1. 外部バスの機能相違点	3
1.1 外部バス接続例	4
1.1.1 バス幅 16 ビット接続例	4
1.1.2 バス幅 8 ビット接続例	5
1.2 バスタイミングの比較	6
1.3 アクセスサイクル数の算出	10
1.3.1 リード時のサイクル数算出	10
1.3.2 ライト時のサイクル数算出	13
1.3.3 アイドルサイクル (リカバリサイクル)	16
2. 動作モード	17
2.1 動作モードの比較	17
2.2 動作モードの機能相違点	18
3. 外部バス設定例	19
3.1 設定手順の相違点 (内蔵 ROM 有効拡張モードの設定)	19
3.2 設定手順の相違点 (内蔵 ROM 無効拡張モードの設定)	22
4. 付録	26
4.1 H8S から RX へ置き換えるときのポイント	26
4.1.1 割り込み	26
4.1.2 入出力ポート	27
4.1.3 モジュールストップ機能	27
4.1.4 レジスタライトプロテクション機能	27
4.2 I/O レジスタマクロ	28
4.3 組み込み関数	29
5. 参考ドキュメント	30

1. 外部バスの機能相違点

表1.1 外部バス (RX231/H8S) の機能相違点

項目	RX (RX231)		H8S (H8S/2378)
メモリサイズ	16M バイト (4 エリア)		2M バイト (8 エリア)
バスの種類	セパレートバス/マルチプレクスバス		セパレートバス
データバス幅	8 ビット/16 ビット		8 ビット/16 ビット
データバス幅の設定	CSn 制御レジスタによる設定 (n = 0~3)		バス幅コントロールレジスタによりエリア別に設定
アドレスバス	8 本から 24 本までを選択可		8 本から 24 本までを選択可 (注1)
チップセレクト出力	4 本		8 本
エンディアン	データ領域はエリア別にリトルエンディアンとビッグエンディアン選択可能		ビッグエンディアン
ライトアクセスモード (注2)	バイトストローブモード	使用端子 WR0#、WR1#	下記ライト信号による HWR、LWR
	1 ライトストローブモード	使用端子 BC0#、BC1#、 WR#	
ウェイトサイクル	WAIT#端子		WAIT端子
ソフトウェアウェイト	最大 31 サイクルウェイト		各エリア別に 0~7 ステートを設定可
アイドルサイクル (リカバリサイクル)	最大 15 サイクル挿入可能 (8 パターンから選択)		最大 2 ステートのアイドルサイクル挿入可能 (3 パターンから選択)
ページアクセス	機能あり		なし
バス権要求(BREQ)	なし		バス権を外部バスマスタに解放することを要求するリクエスト信号
バス権要求アクノリッジ(BACK)	なし		バス権を外部バスマスタに解放したことを示すアクノリッジ信号
バス権要求出力 (BREQO)	なし		外部バス権解放状態で、内部バスマスタが外部アドレス空間をアクセスするときの外部バス権要求信号

注 1. 動作モードにより使用本数は限定されます。

注 2. 詳細は1.1.1 バス幅 16 ビット接続例を参照してください。

1.1 外部バス接続例

1.1.1 バス幅 16 ビット接続例

図 1.1 と図 1.2 に H8S と RX におけるバイト選択付外部メモリの接続例を示します。

H8S、または RX においてバイトストローブモードを使用する場合、リード・ライトの各ストローブ信号を外部メモリの \overline{WE} 、 \overline{LB} 、 \overline{UB} へ接続する必要があり、回路を組む必要があります。RX では、ライトアクセスモードを 1 ライトストローブモードにすると、外部メモリとの間に回路を接続する必要はありません。

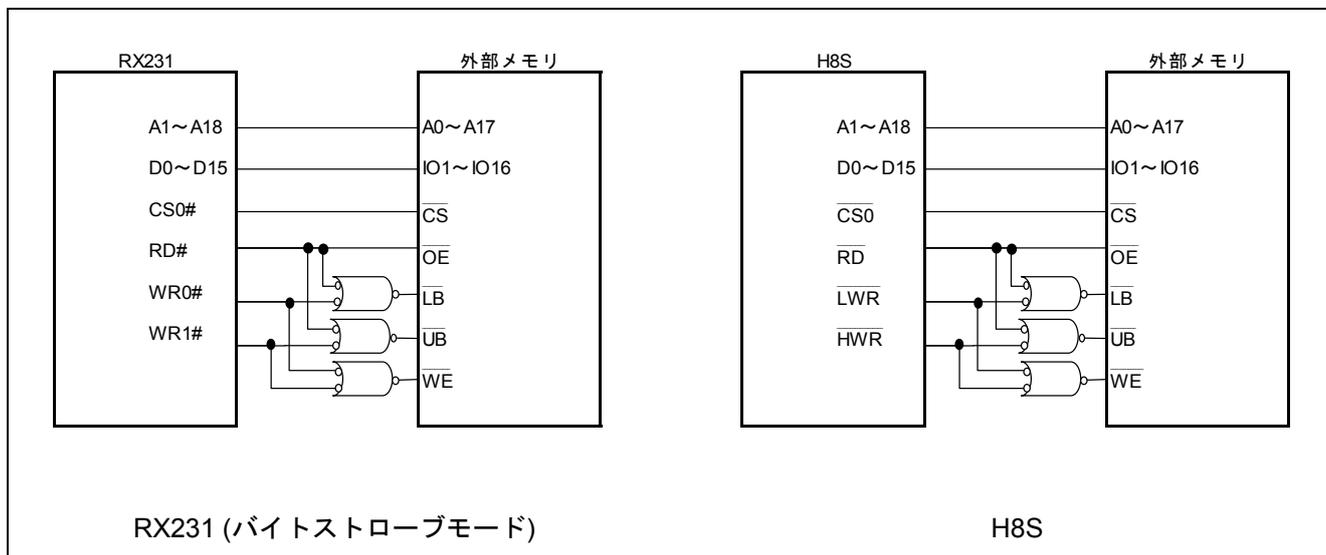


図1.1 H8S、RX231 (バイトストローブモード) における接続例

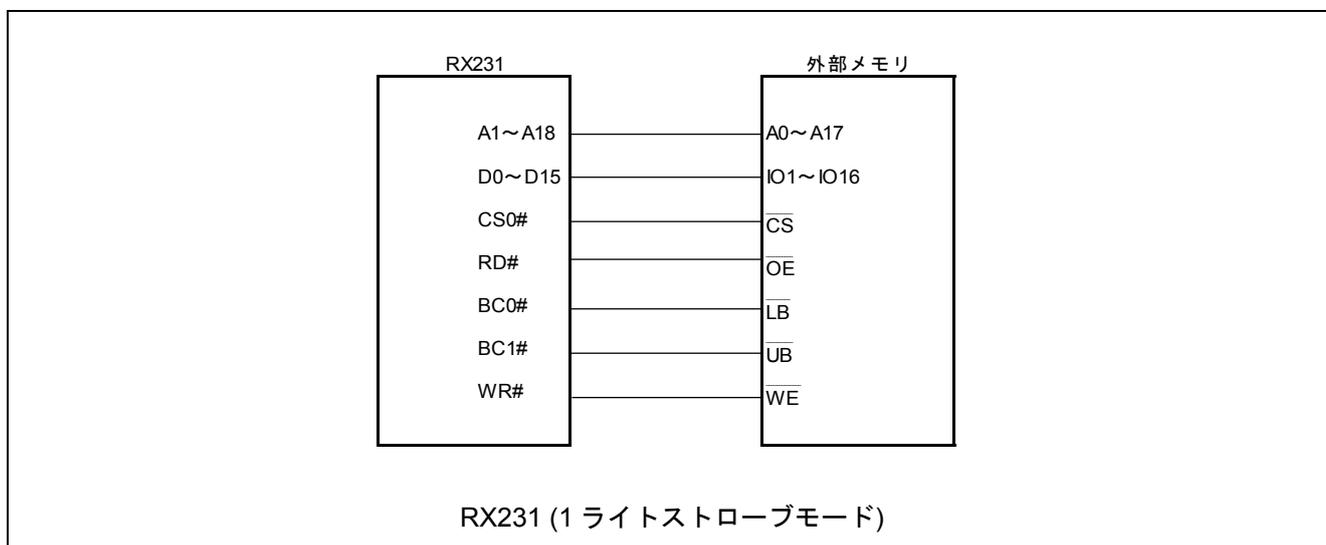


図1.2 RX231 (1 ライトストローブモード) における接続例

1.1.2 バス幅 8 ビット接続例

RX と H8S におけるバス幅が 8 ビット時の接続例を図 1.3 に示します。RX ではアクセスモードはバイトストローブモードを設定してください。このとき WR0# がライトアクセス時有効となります。H8S では $\overline{\text{HWR}}$ が有効となります。



図1.3 バス幅が 8 ビット時のバス接続例

1.2 バスタイミングの比較

H8S と RX の基本バスインタフェースにおけるバスタイミングを以下に比較します。

H8S は 3 ステートアクセス、RX は 1 ライトストロークモード設定時のバスタイミングの例を示します。それぞれ 16 ビットアクセス空間、エンディアンを RX はビッグエンディアンとします (H8S はビッグエンディアンのみ)。RX のエンディアンをリトルエンディアンに設定した場合は、データバスの有効データの位置が変わるので注意して下さい。

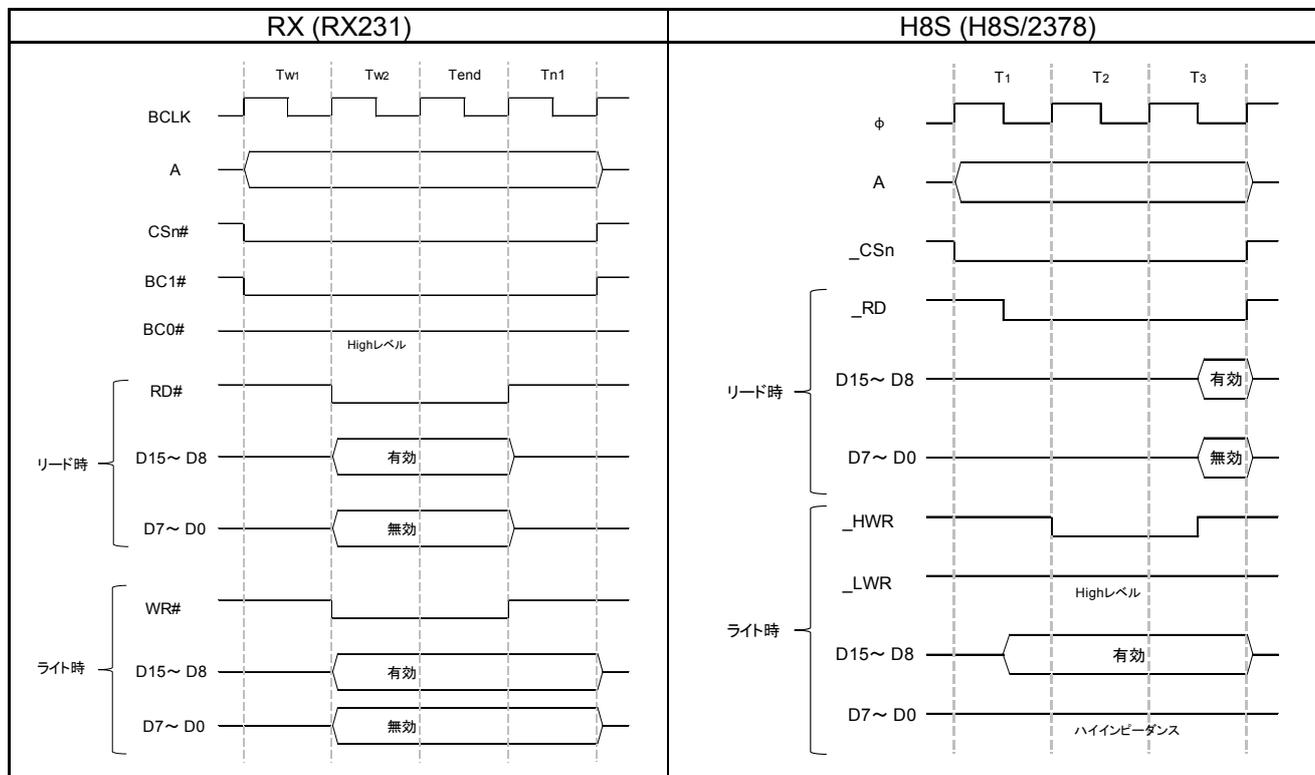


図1.4 16 ビットアクセス空間におけるアクセスタイミング (偶数番地バイトアクセス)

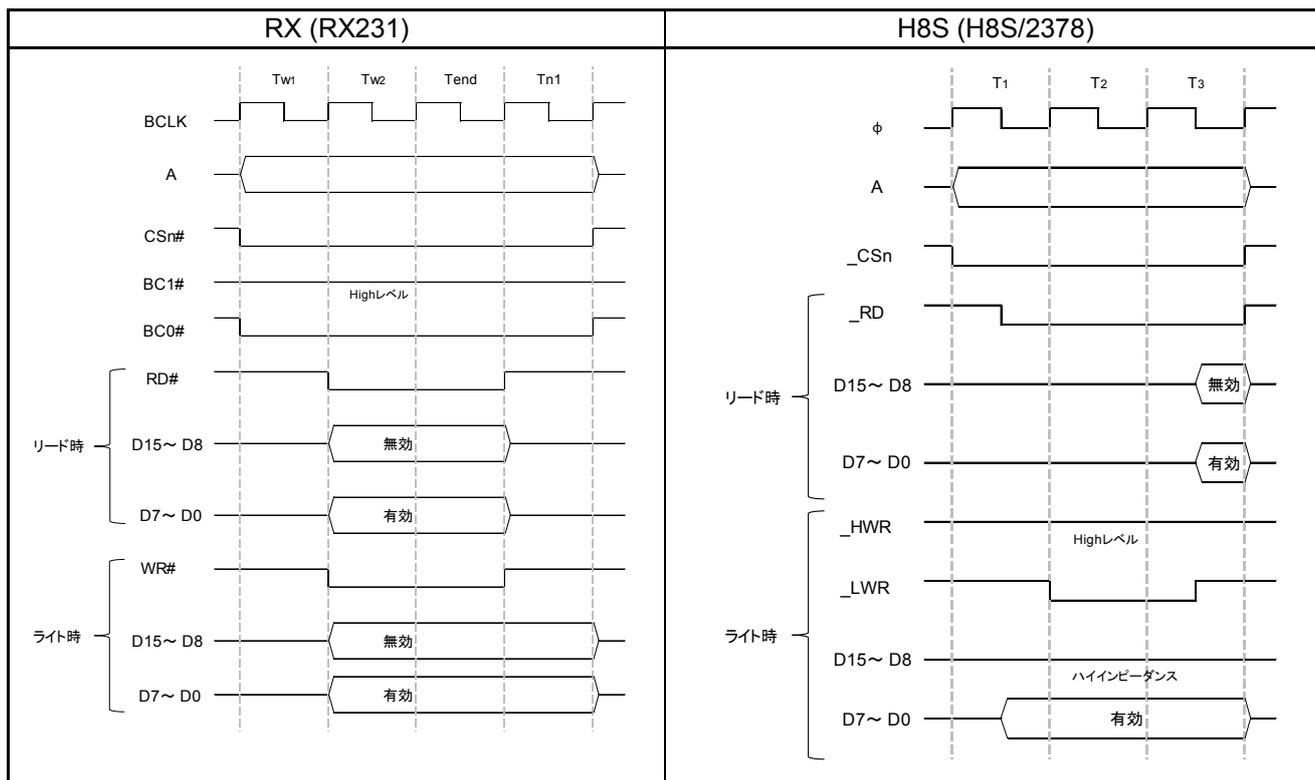


図1.5 16ビットアクセス空間におけるアクセスタイミング (奇数番地バイトアクセス)

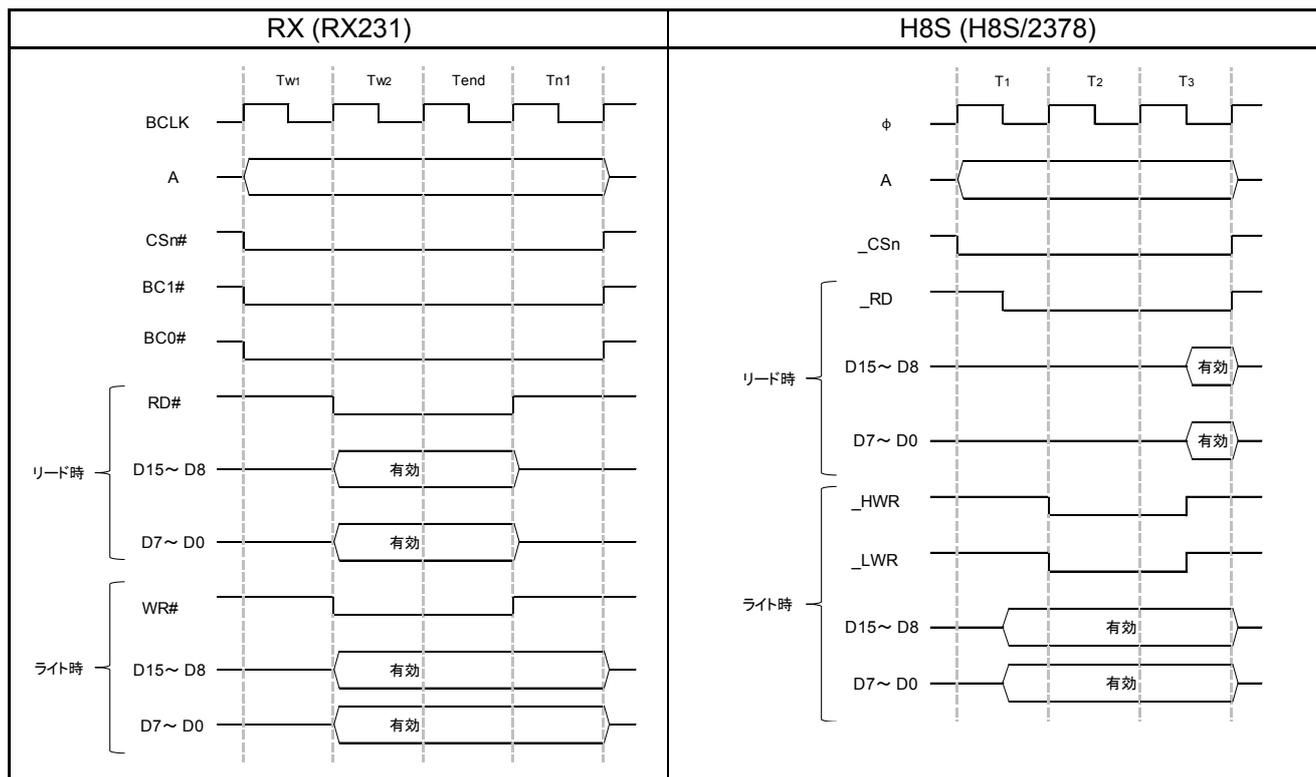


図1.6 16ビットアクセス空間におけるアクセスタイミング (偶数番地ワードアクセス)

RXは16ビットアクセス空間の奇数番地をワードアクセスした場合は、上記と異なり2バスサイクルでアクセスを行います。詳細についてはハードウェアマニュアル バスの章「エンディアンとデータアライメント」を参照してください。

図 1.7に RX のライトアクセスモードがバイトストローブモード時のアクセスタイミングの比較を示します。

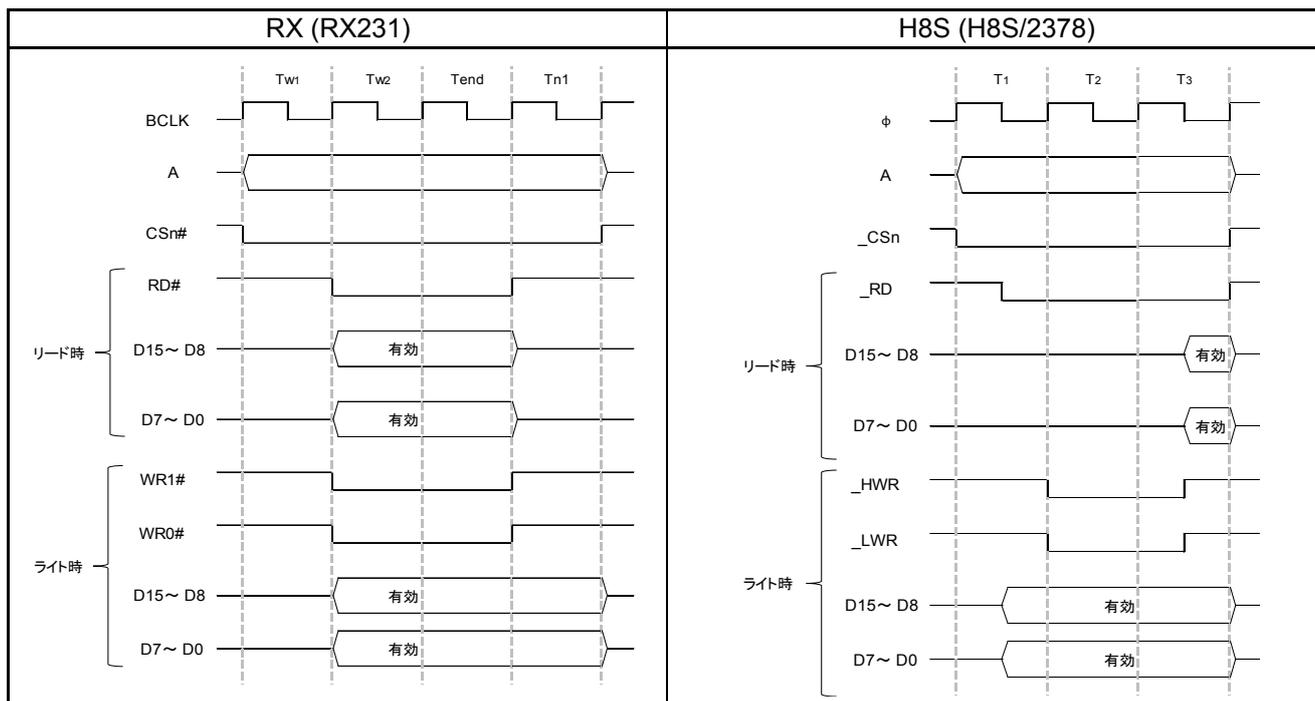


図1.7 バイトストローブモード時の (16 ビットアクセス空間 偶数番地ワードアクセス)

1.3 アクセスサイクル数の算出

1.3.1 リード時のサイクル数算出

ここでは、図 1.8 基本的なバスのタイミング例 (リード時) に示すタイミングをもとに、H8S と RX で設定するバスのタイミング相違点を示します。

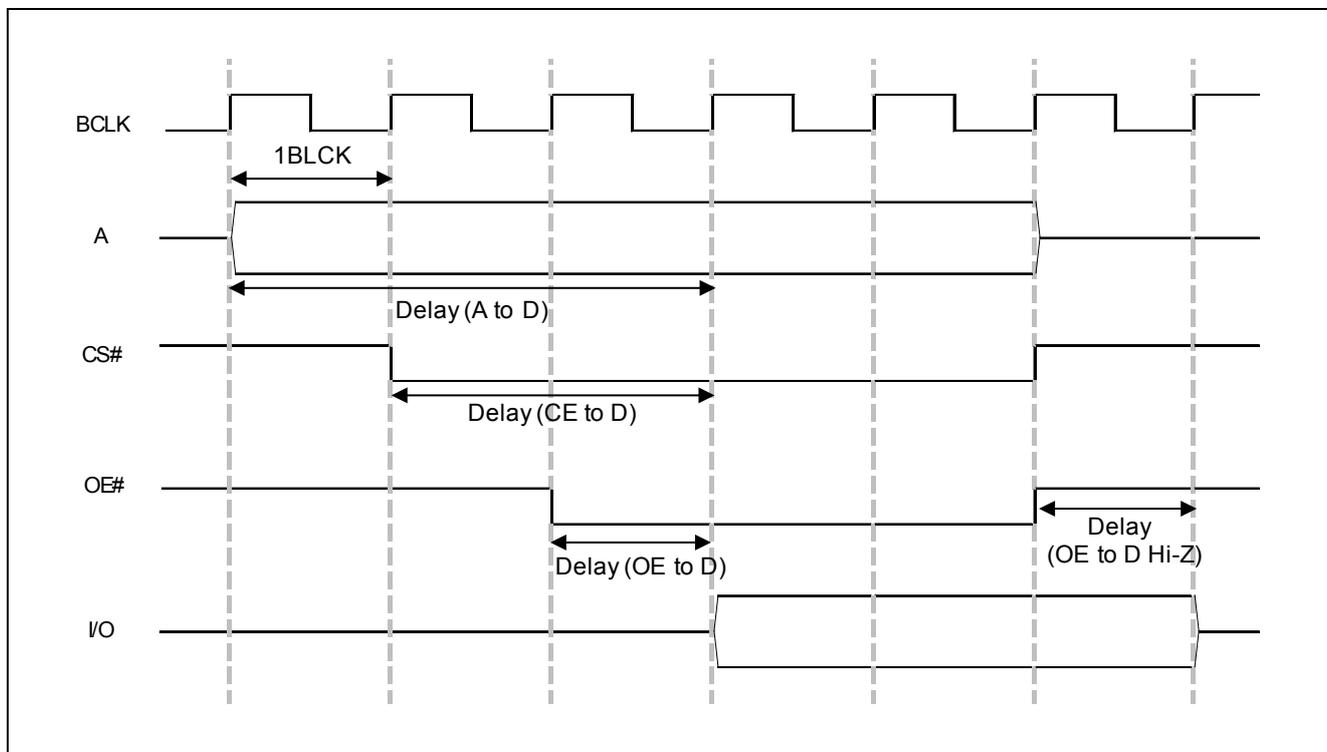


図1.8 基本的なバスのタイミング例 (リード時)

表1.2 設定するバスのタイミング相違点 (リード時)

RX (RX231)		H8S (H8S/2378)	
CSON	CSn#信号のアサート前に挿入するウェイトサイクル数を設定	Th	基本バスサイクル手前 (T ₁ 以前) に設定する拡張ステート。CSACR の上位 8 ビットで設定
RDON	RD#信号のアサート前に挿入するウェイトサイクル数を設定	Tt	基本バスサイクル以降 (T ₃ 以降) に設定する拡張ステート。CSACR の下位 8 ビットで設定
CSROFF	リードアクセス時の RD#信号のネゲートから CSn#信号をネゲートするまでのサイクルを設定	RDNn	リードストローブRDのネゲートタイミングを半ステート変更可能
		注 1. プログラムウェイト T ₂ ステート後にプログラムによるウェイト (WTCRA/B の設定による) が挿入される。 注 2. 端子ウェイトの挿入 BCR の WAITE ビットがセット時に外部アドレス領域をアクセスすると、プログラムウェイト最後のステートの立ち下りのタイミングでWAITが LOW レベル時、端子 WAIT が挿入されます。	

接続する外部メモリの特性が以下の値であった場合、H8S と RX に設定するレジスタ値を表 1.3 に示します。

- Delay (A to D)=50ns (MAX)
- Delay (CE to D)=50ns (MAX)
- Delay (OE to D)=30ns (MAX)
- Delay (OE to D Hi_Z)=20ns (MAX)

表 1.3 外部バスのレジスタ設定値の相違点 (リード時、BCLK=32MHz 時の一例)

RX (RX231)		H8S (H8S/2378)	
CSON	BSC.CS0WCR2.BIT.CSON=0; (注1)	Th	BSC.CSACR.BIT.CSXH0=0;
RDON	BSC.CS0WCR2.BIT.RDON=1; (注1)	Tt	BSC.CSACR.BIT.CSXT0=0;
CSRWAIT	BSC.CS0WCR1.BIT.CSRWAIT=3; (注1)	RDNn	BSC.RDNCR.BIT.RDN0=0;
CSROFF	BSC.CS0WCR2.BIT.CSROFF=0;	プログラムウェイト	BSC.WCR.BIT.W0=000b; (注2)

- 注 1. CSnWCR2.CSON ビット ≤ CSnWCR2.RDON ビット ≤ CSnWCR1.CSRWAIT ビットの条件で設定してください。
- 注 2. プログラムウェイトは 3 ステートアクセス空間 (ASTCR.BIT.AST0=1) でのみ有効です。
- 注 3. レジスタ設定例は、CS0 領域の設定を行った場合のレジスタ名、ビットフィールド名です。
- 注 4. レジスタ名称、ビットフィールド名称は開発環境で定義されたマクロ名です。(レジスタ名と異なる場合があります)

1.3.2 ライト時のサイクル数算出

ここでは、図 1.9 基本的なバスのタイミング例 (ライト時) に示すタイミングをもとに、H8S と RX で設定するバスのタイミング相違点を示します。

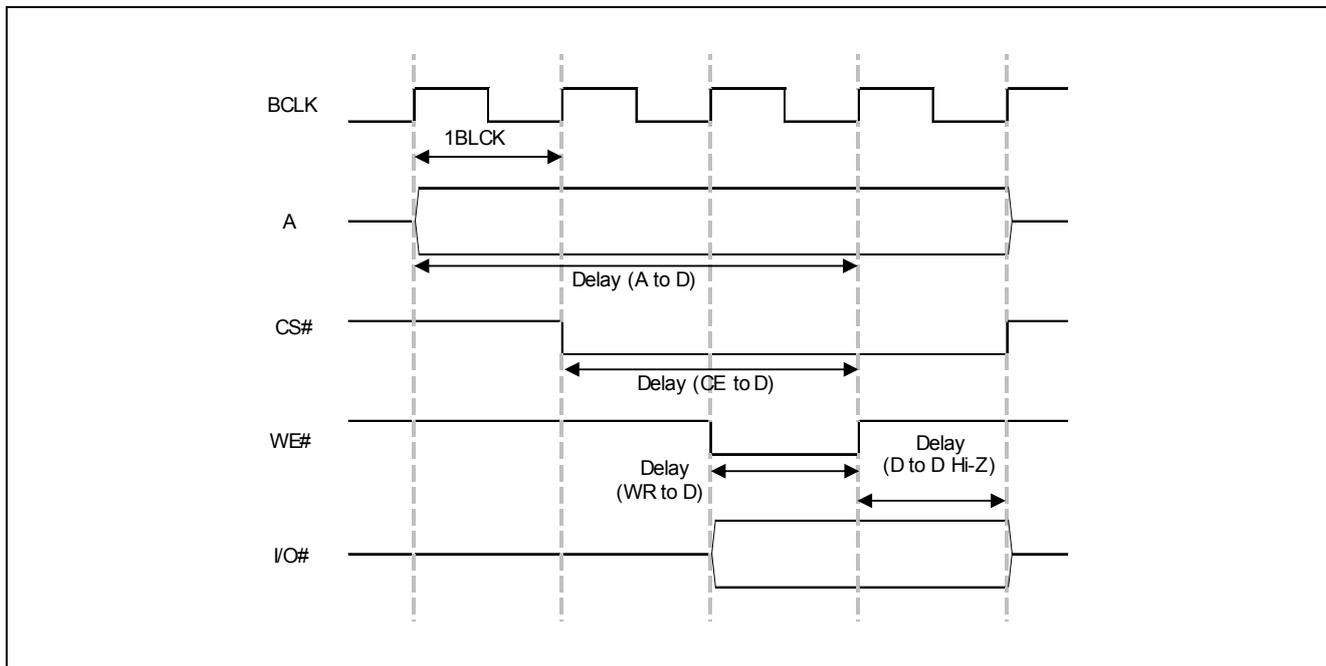


図1.9 基本的なバスのタイミング例 (ライト時)

表1.4 設定するバスのタイミング相違点 (ライト時)

RX (RX231)		H8S (H8S/2378)	
CSON	Csn#信号のアサート前に挿入するウェイトサイクル数を設定	Th	基本バスサイクル手前 (T ₁ 以前) に設定する拡張ステート。CSACR の上位 8 ビットで設定
WDON	ライトデータ出力の前に挿入するウェイトサイクル数を設定	Tt	基本バスサイクル以降 (T ₃ 以降) に設定する拡張ステート。CSACR の下位 8 ビットで設定
WRON	WR#信号のアサート前に挿入するウェイトサイクル数を設定	注 1. プログラムウェイト T ₂ ステート後にプログラムによるウェイト (WTCRA/B の設定による) が挿入される。 注 2. 端子ウェイトの挿入 BCR の WAITE ビットがセット時に外部アドレス領域をアクセスすると、プログラムウェイト最後のステートの立ち下りのタイミングで WAIT が LOW レベル時、端子 WAIT が挿入されます。	
WDOFF	ライトアクセス時の WR#信号のネゲート時からライトデータ出力を終了するまでのサイクル数を設定		
CSWWAIT	ノーマルライトサイクルの最初のアクセスに挿入するサイクル数を設定		
CSWOFF	ライトアクセス時の WR#信号のネゲートから Csn#信号をネゲートするまでのサイクルを設定		

接続する外部メモリの特性が以下の値であった場合、H8S と RX に設定するレジスタ値を表 1.5 に示します。

- Delay (A to D)=50ns (MIN)
- Delay (CE to D)=50ns (MIN)
- Delay (WR to D)=45ns (MIN)
- Delay (D to D Hi_Z)=0ns (MIN)

表 1.5 外部バスのレジスタ設定値の相違点 (ライト時、BCLK=32MHz 時の一例)

RX (RX231)		H8S (H8S/2378)	
<p>Timing diagram for RX (RX231) showing BCLK, A, CS#, BCn#, WR#, and D15-D0 signals. Key delays include Delay (A to D) = 50ns (MIN), Delay (CE to D) = 50ns (MIN), Delay (WR to D) = 45ns (MIN), and Delay (D to D Hi-Z) = 0ns (MIN).</p>		<p>Timing diagram for H8S (H8S/2378) showing ϕ, A, $_CSn$, $_HWR$, $_LWR$, D15-D8, and D7-D0 signals. Key delays include Delay (A to D) = 50ns (MIN), Delay (CE to D) = 50ns (MIN), Delay (WR to D) = 45ns (MIN), and Delay (WR to D Hi-Z) = 0ns (MIN). A red box indicates 'プログラムウェイト=1ϕ'.</p>	
CSON	BSC.CS0WCR2.BIT.CSON = 0; (注 1)	T_h	BSC.CSACR.BIT.CSXH0=0;
WDON	BSC.CS0WCR2.BIT.WDON = 1; (注 1)	T_t	BSC.CSACR.BIT.CSXT0=0;
WRON	BSC.CS0WCR2.BIT.WRON = 1; (注 1)	プログラムウェイト	BSC.WCR.BIT.W0=001b; (注 3)
WDOFF	BSC.CS0WCR2.BIT.WDOFF = 1; (注 2)		
CSWWAIT	BSC.CS0WCR1.BIT.CSWWAIT = 2; (注 1)		
CSWOFF	BSC.CS0WCR2.BIT.CSWOFF = 1; (注 2)		

注 1. $1 \leq CSnWCR2.WDON$ ビット $\leq CSnWCR2.WRON$ ビット $\leq CSnWCR1.CSWWAIT$ ビット、 $CSnWCR2.CSON$ ビット $\leq CSnWCR2.WRON$ ビット $\leq CSnWCR1.CSWWAIT$ ビットの条件で設定してください。

注 2. $CSnWCR2.WDOFF$ ビット $\leq CSnWCR2.CSWOFF$ ビットの条件で設定してください。

注 3. プログラムウェイトは 3 ステートアクセス空間 (ASTCR.BIT.AST0=1) でのみ有効です。

注 4. レジスタ設定例は、CS0 領域の設定を行った場合のレジスタ名、ビットフィールド名です。

注 5. レジスタ名称、ビットフィールド名称は開発環境で定義されたマクロ名です。(レジスタ名と異なる場合があります)

1.3.3 アイドルサイクル (リカバリサイクル)

アイドルサイクル (RX ではリカバリサイクル) の仕様は、H8S、RX とともに CS のネゲート以降を伸ばす仕様となっています。

H8S のアイドルサイクルは、1~2 ステートのアイドルサイクルが挿入できます。挿入する条件は、以下の 3 パターン条件から選択できます。

- 異なるエリアの外部リードサイクルが連続する場合
- 外部リードサイクルと、外部ライトサイクルが連続する場合
- 外部ライトサイクルと、外部リードサイクルが連続する場合

RX のリカバリサイクルは、1~15 サイクルのリカバリサイクルが挿入できます。挿入する条件は、以下の 8 条件から選択できます。

- リードアクセス後、同じ外部バス領域をリードアクセスする時
- リードアクセス後、同じ外部バス領域をライトアクセスする時
- リードアクセス後、異なる外部バス領域をリードアクセスする時
- リードアクセス後、異なる外部バス領域をライトアクセスする時
- ライトアクセス後、同じ外部バス領域をリードアクセスする時
- ライトアクセス後、同じ外部バス領域をライトアクセスする時
- ライトアクセス後、異なる外部バス領域をリードアクセスする時
- ライトアクセス後、異なる外部バス領域をライトアクセスする時

2. 動作モード

2.1 動作モードの比較

H8S では、モード端子 (MD2~0) の設定により MCU 動作モード 1~5、7 を決定します。更にプログラムにより、SYSCR の EXPE ビット(外部バスモードイネーブル)を設定し、外部バスモードを決定します。

RX では、モード設定端子 (MD、UB) の状態により、ブートモード (USB/SCI)、シングルチップモードが選択され、リセット解除時には必ず内蔵 ROM 有効、外部バス無効状態で立ち上がります。いずれのモードにおいても、プログラムにおいて SYSCR0 の ROME ビット (内蔵 ROM 有効、無効ビット) と、EXBE ビット (外部バス有効、無効ビット) を設定することで、内蔵 ROM、外部バスの有効、無効を決定します。

表 2.1 に、リセット解除時の H8S のモード端子の設定と動作モードを示します。外部拡張モードでは、バスコントローラの ABWCR (バス幅コントロールレジスタ) の設定により、外部バスをエリアごとに 8 ビットまたは 16 ビットに設定できます。

表2.1 H8S のモード端子の設定と動作モード(リセット解除時)

MD[2:0]	動作モード		内蔵 ROM	外部バス
001b	1	内蔵 ROM 無効拡張モード	無効	有効 (16 ビット)
010b	2	内蔵 ROM 無効拡張モード		有効 (8 ビット)
011b	3	ブートモード	有効	無効 ^(注1)
100b	4	内蔵 ROM 有効拡張モード		有効 (8 ビット)
101b	5	ユーザブートモード		無効 ^(注1)
111b	7	シングルチップモード		無効 ^(注1)

注 1. SYSCR の EXPE ビットを 1 に設定すると、外部拡張モードとなり、外部アドレス空間が有効となります。

注 2. MD2~0 端子は、LSI の動作中に変化させないでください。

表 2.2 にリセット解除時の RX のモード設定端子の設定と動作モード、表 2.3 にプログラムによる内蔵 ROM、外部バスの有効、無効の設定を示します。シングルチップモードで起動後、表 2.3 の設定を行うことで、内蔵 ROM 有効拡張モード、また内蔵 ROM 無効拡張モードとなります。

表2.2 RX のモード設定端子の設定と動作モード (リセット解除時)

MD	UB	動作モード	内蔵 ROM	外部バス
0	0	ブートモード (USB インタフェース)	有効	無効
0	1	ブートモード (SCI インタフェース)		
1	1	シングルチップモード		

注 1. MCU 動作中に MD 端子を変化させないでください。

表2.3 RX の動作モードとプログラム設定

項目	プログラムの設定
シングルチップモード	なし
内蔵 ROM 有効拡張モード	SYSCR0.ROME ビットを 1b、SYSCR0.EXBE ビットを 1b に設定
内蔵 ROM 無効拡張モード	SYSCR0.ROME ビットを 0b、SYSCR0.EXBE ビットを 1b に設定 (注 2)

注 1. バス幅の設定は、バス制御レジスタ (CSnCR) で設定します。

注 2. このレジスタ設定は、外部メモリ、ROM 以外の領域で設定してください。

2.2 動作モードの機能相違点

表 2.4に外部メモリと内蔵メモリを使用する動作モード (RX ファミリ/H8S ファミリ) の機能相違点、表 2.5に外部メモリのみ使用する動作モード (RX ファミリ/H8S ファミリ) の機能相違点を示します。

表2.4 外部メモリと内蔵メモリを使用する動作モード (RX ファミリ/H8S ファミリ) の機能相違点

項目	RX (RX231)	H8S (H8S/2378)
	内蔵 ROM 有効拡張モード	モード 4 (内蔵 ROM 有効拡張モード)
アクセス領域	I/O レジスタ、内蔵 RAM、内蔵 ROM、外部領域	I/O レジスタ、内蔵 RAM ^(注1) 、内蔵 ROM、外部領域
外部メモリの領域	0500 0000h~07FF FFFFh (CS1, 2, 3)	080000h~FF3FFFh FF4000h~FFBFFFh ^(注2) FFD000h~FFFBFFFh FFFF00h~FFFF1Fh

注 1. SYSCR の RAME ビットが 1 の時のみ有効です。

注 2. SYSCR の RAME ビットを 0 にクリアすると外部アドレス空間になります。

表2.5 外部メモリのみ使用する動作モード (RX ファミリ/H8S ファミリ) の機能相違点

項目	RX (RX231)	H8S (H8S/2378)
	内蔵 ROM 無効拡張モード	モード 1, 2 (内蔵 ROM 無効拡張モード)
アクセス領域	I/O レジスタ、内蔵 RAM、内蔵 ROM ^(注1) 、外部領域	I/O レジスタ、内蔵 RAM ^(注2) 、外部領域
外部メモリの領域	0500 0000h~07FF FFFFh (CS1, 2, 3) FF00 0000h~FFFF FFFFh (CS0)	000000h~FF3FFFh FF4000h~FFBFFFh ^(注3) FFD000h~FFFBFFFh FFFF00h~FFFF1Fh

注 1. 起動時のみ有効です。

注 2. SYSCR の RAME ビットが 1 の時のみ有効です。

注 3. SYSCR の RAME ビットが 0 にクリアすると外部アドレス空間になります。

3. 外部バス設定例

表 3.1 に外部バスに対して使用する動作モードを示します。

表3.1 外部バスに対して使用する動作モード

No	RX	H8S	動作例	参照
	モード	モード		
1	内蔵 ROM 有効拡張モード	内蔵 ROM 有効拡張モード	内蔵 ROM のプログラムから外部メモリのデータを読み出す。	3.1
2	内蔵 ROM 無効拡張モード	内蔵 ROM 無効拡張モード	外部メモリのプログラムから外部メモリのデータを読み出す。	3.2

3.1 設定手順の相違点 (内蔵 ROM 有効拡張モードの設定)

表 3.2 に内蔵 ROM 有効拡張モード (バス幅 16 ビット) の設定手順の相違点を、表 3.3 に内蔵 ROM 有効拡張モード (バス幅 8 ビット) の設定手順の相違点を示します。

表3.2 内蔵 ROM 有効拡張モード (バス幅 16 ビット) の設定手順の相違点
(CS1 領域にアクセスする場合^(注1))

手順		RX (RX231)	H8S (H8S/2378)
1	端子の設定	MD 端子に High 入力	MD[2:0]端子に 100b 入力
2	リセット解除	RESET 端子 (RES#) を Low→High	RESET 端子 (RES) を Low→High
3	クロックの設定	動作させるクロック周波数に設定します。	
4	外部ウェイトの設定 ライトアクセスモードと ページアクセスの設定 ^(注2)	BSC.CS1MOD.BIT.EWENB = 0; BSC.CS1MOD.BIT.WRMOD = 0; BSC.CS1MOD.BIT.PRENB = 0; BSC.CS1MOD.BIT.PWENB = 0;	BSC.BCR.BIT.WAITE = 0;
5	バスタイミングの設定 (リード/ライト共通)	BSC.CS1WCR2.BIT.CSON = 0;	BSC.CSACR.BIT.CSXH1 = 1; BSC.CSACR.BIT.CSXT1 = 1; BSC.WCR.BIT.W1 = 000b;
6	バスタイミングの設定 (ライト)	BSC.CS1WCR1.BIT.CSWWAIT = 2; BSC.CS1WCR2.BIT.CSWOFF = 1; BSC.CS1WCR2.BIT.WDON = 0; BSC.CS1WCR2.BIT.WRON = 1; BSC.CS1WCR2.BIT.WDOFF = 1;	なし
7	バスタイミングの設定 (リード)	BSC.CS1WCR1.BIT.CSRWAIT = 2; BSC.CS1WCR2.BIT.CSROFF = 1; BSC.CS1WCR2.BIT.RDON = 0;	BSC.RDNCR.BIT.RDN1 = 0;
8	アイドル (リカバリ) サイクルの設定	BSC.CS1REC.BIT.RRCV = 0; BSC.CS1REC.BIT.WRCV = 0; BSC.CSRECEN.WORD = 0x0000;	BSC.BCR.BIT.ICIS1 = 0; BSC.BCR.BIT.ICIS0 = 0; BSC.BCR.BIT.ICIS2 = 0;

手順	RX (RX231)	H8S (H8S/2378)
9 バス端子の設定	MPC.PFCSE.BIT.CS1E = 1; MPC.PFAOE0.BYTE = 0xFF; MPC.PFAOE1.BYTE = 0x0F; MPC.PFBCR0.BYTE = 0x11;	BSC.PFCR0.BIT.CS1E = 1; BSC.PFCR2.BIT.ASOR = 1; BSC.PFCR2.BIT.LWROE = 1; BSC.PFCR1.BYTE = 0x0F; PA.DDR = 0x0F; PB.DDR = 0xFF; PC.DDR = 0xFF; PF.DDR = 0x80; PG.DDR = 0x02;
10 バス幅設定 エンディアンと バスインタフェース、 動作許可/禁止設定 (注2)	BSC.CS1CR.BIT.BSIZE = 0; BSC.CS1CR.BIT.EMODE = 0; (注3) BSC.CS1CR.BIT.MPXEN = 0; BSC.CS1CT.BIT.EXENB = 1;	BSC.ABWCR.BIT.ABW1 = 0;
11 動作モードの切り替え	SYSTEM.PRCR.WORD = 0xA502; (注4) SYSTEM.SYSCR0.WORD = 0x5A03; SYSTEM.PRCR.WORD = 0xA500; (注4)	なし

注 1. RX では、内蔵 ROM 有効拡張モードの時 CS0 領域は無効となります。

注 2. RX のみ。

注 3. エンディアンの設定は、オプション設定メモリの MDE.MDE[2:0]ビットと、CSnCR.EMODE ビットで設定してください。

注 4. SYSCR0 レジスタはライトプロテクト機能で保護されているため、書き換え時にはプロテクトの解除、書き換え後は再度プロテクトが必要です。(レジスタライトプロテクト機能は4.1.4章を参照してください)

注 5. レジスタ名称、ビットフィールド名称は開発環境で定義されたマクロ名です。(レジスタ名と異なる場合があります)

表3.3 内蔵 ROM 有効拡張モード (バス幅 8 ビット) の設定手順の相違点
(CS1 領域にアクセスする場合^(注1))

手順	RX (RX231)	H8S (H8S/2378)
1 端子の設定	MD 端子に High 入力	MD[2:0]端子に 100b 入力
2 リセット解除	RESET 端子 (RES#) を Low→High	RESET 端子 (RES) を Low→High
3 クロックの設定	動作させるクロック周波数に設定します。	
4 外部ウェイトの設定 ライトアクセスモードと ページアクセスの設定 (注2)	BSC.CS1MOD.BIT.EWENB = 0; BSC.CS1MOD.BIT.WRMOD = 0; BSC.CS1MOD.BIT.PRENB = 0; BSC.CS1MOD.BIT.PWENB = 0;	BSC.BCR.BIT.WAITE = 0;
5 バスタイミングの設定 (リード/ライト共通)	BSC.CS1WCR2.BIT.CSON = 0;	BSC.CSACR.BIT.CSXH1 = 1; BSC.CSACR.BIT.CSXT1 = 1; BSC.WCR.BIT.W1 = 000b;
6 バスタイミングの設定 (ライト)	BSC.CS1WCR1.BIT.CSWWAIT = 2; BSC.CS1WCR2.BIT.CSWOFF = 1; BSC.CS1WCR2.BIT.WDON = 0; BSC.CS1WCR2.BIT.WRON = 1; BSC.CS1WCR2.BIT.WDOFF = 1;	なし
7 バスタイミングの設定 (リード)	BSC.CS1WCR1.BIT.CSRWAIT = 2; BSC.CS1WCR2.BIT.CSROFF = 1; BSC.CS1WCR2.BIT.RDON = 0;	BSC.RDNCR.BIT.RDN1 = 0;
8 アイドル (リカバリ) サイクルの設定	BSC.CS1REC.BIT.RRCV = 0; BSC.CS1REC.BIT.WRCV = 0; BSC.CSRECEN.WORD = 0x0000;	BSC.BCR.BIT.ICIS1 = 0; BSC.BCR.BIT.ICIS0 = 0; BSC.BCR.BIT.ICIS2 = 0;
9 バス端子の設定	MPC.PFCSE.BIT.CS1E = 1; MPC.PFAOE0.BYTE = 0xFF; MPC.PFAOE1.BYTE = 0x0F; MPC.PFBCR0.BYTE = 0x01;	BSC.PFCR0.BIT.CS1E = 1; BSC.PFCR2.BIT.ASOR = 1; BSC.PFCR2.BIT.LWROE = 1; BSC.PFCR1.BYTE = 0x0F; PA.DDR = 0x0F; PB.DDR = 0xFF; PC.DDR = 0xFF; PF.DDR = 0x80; PG.DDR = 0x02;
10 バス幅設定 エンディアンと バスインタフェース、 動作許可/禁止設定 (注2)	BSC.CS1CR.BIT.BSIZE = 2; BSC.CS1CR.BIT.EMODE = 0; (注3) BSC.CS1CR.BIT.MPXEN = 0; BSC.CS1CT.BIT.EXENB = 1;	なし (バス幅の初期設定は 8 ビットです。)
11 動作モードの切り替え	SYSTEM.PRCR.WORD = 0xA502; (注4) SYSTEM.SYSCR0.WORD = 0x5A03; SYSTEM.PRCR.WORD = 0xA500; (注4)	なし

注 1. RX では、内蔵 ROM 有効拡張モードの時 CS0 領域は無効となります。

注 2. RX のみ。

注 3. エンディアンの設定は、オプション設定メモリの MDE.MDE[2:0]ビットと、CSnCR.EMODE ビットで設定してください。

注 4. SYSCR0 レジスタはライトプロテクト機能で保護されているため、書き換え時にはプロテクトの解除、書き換え後は再度プロテクトが必要です。(レジスタライトプロテクト機能は4.1.4章を参照してください)

注 5. レジスタ名称、ビットフィールド名称は開発環境で定義されたマクロ名です。(レジスタ名と異なる場合があります)

3.2 設定手順の相違点 (内蔵 ROM 無効拡張モードの設定)

表 3.4 に内蔵 ROM 無効拡張モード (バス幅 16 ビット) の設定手順の相違点を、表 3.5 に内蔵 ROM 無効拡張モード (バス幅 8 ビット) の設定手順の相違点を示します。

表3.4 内蔵 ROM 無効拡張モード (バス幅 16 ビット) の設定手順の相違点 (CS0 領域にアクセスする場合)

手順		RX (RX231)	H8S (H8S/2378)
1	端子の設定	MD 端子に High 入力	MD[2:0]端子に 001b 入力
2	リセット解除	RESET 端子 (RES#) を Low→High	RESET 端子 (RES) を Low→High
3	外部ウェイトの設定 ライトアクセスモードと ページアクセスの設定 (注1)	BSC.CS0MOD.BIT.EWENB = 0; BSC.CS0MOD.BIT.WRMOD = 0; BSC.CS0MOD.BIT.PRENB = 0; BSC.CS0MOD.BIT.PWENB = 0;	BSC.BCR.BIT.WAITE = 0; (注3)
4	バスタイミングの設定 (リード/ライト共通)	BSC.CS0WCR2.BIT.CSON = 0;	BSC.ASTCR.BYTE = 0xFF; BSC.WCR.WORD.A = 0x7777;(WTCRA) BSC.WCR.WORD.B = 0x7777;(WTCRB) BSC.CSACR.WORD = 0x0000; (注3)
5	バスタイミングの設定 (ライト)	BSC.CS0WCR1.BIT.CSWWAIT = 2; BSC.CS0WCR2.BIT.CSWOFF = 1; BSC.CS0WCR2.BIT.WDON = 0; BSC.CS0WCR2.BIT.WRON = 1; BSC.CS0WCR2.BIT.WDOFF = 1;	なし
6	バスタイミングの設定 (リード)	BSC.CS0WCR1.BIT.CSRWAIT = 2; BSC.CS0WCR2.BIT.CSROFF = 1; BSC.CS0WCR2.BIT.RDON = 0;	BSC.RDNCR.BYTE = 0x00; (注3)
7	アイドル (リカバリ) サイクルの設定	BSC.CS0REC.BIT.RRCV = 0; BSC.CS0REC.BIT.WRCV = 0; BSC.CSRECEN.WORD = 0x0000;	BSC.BCR.BIT.IDLC = 1; BSC.BCR.BIT.ICIS1 = 1; BSC.BCR.BIT.ICIS0 = 1; BSC.BCR.BIT.ICIS2 = 0; (注3)
8	バス端子の設定	MPC.PFCSE.BIT.CS0E = 1; MPC.PFAOE0.BYTE = 0xFF; MPC.PFAOE1.BYTE = 0x0F; MPC.PFBCR0.BYTE = 0x11;	BSC.PFCR0.BYTE = 0xFF; BSC.PFCR2.BYTE = 0x0E; BSC.PFCR1.BYTE = 0xFF; PA.DDR = 0x00; PB.DDR = 0x00; PC.DDR = 0x00; PD.DDR = 0x00; PE.DDR = 0x00; PF.DDR = 0x80; PG.DDR = 0x01; PH.DDR = 0x00; (注3)

手順		RX (RX231)	H8S (H8S/2378)
9	バス幅設定 エンディアンと バスインタフェース、 動作許可/禁止設定 ^(注1)	BSC.CS1CR.BIT.BSIZE = 0; BSC.CS1CR.BIT.EMODE = 0; ^(注2) BSC.CS1CR.BIT.MPXEN = 0; BSC.CS1CT.BIT.EXENB = 1;	BSC.ABWCR.BYTE = 0x00; ^(注3)
10	RAM プログラムを実行	RAM に処理 11 と 12 を行うプログラムを転送し、ジャンプ	なし
11	動作モードの切り替え	SYSTEM.PRCR.WORD = 0xA502; ^(注4) SYSTEM.SYSCR0.WORD = 0x5A02; SYSTEM.PRCR.WORD = 0xA500; ^(注4)	なし
12	外部メモリにある最初に実行するプログラムへジャンプ	予め決めた外部メモリのアドレスへジャンプ	リセットベクタ (0 番地) を外部メモリから読み出し、指定されたアドレスへジャンプ
—	外部メモリにアクセスする時のバス設定	CS0 領域を指定したサイクルでアクセス	初期値でのアクセスタイミングで CS0 をアクセス
—	クロックの設定	動作させるクロック周波数に設定します。	

注 1. RX のみ。

注 2. エンディアンの設定は、オプション設定メモリの MDE.MDE[2:0]ビットと、CSnCR.EMODE ビットで設定してください。

注 3. 各レジスタの値は初期値を示します。動作開始時、各レジスタの値は初期値のままとなります。

注 4. SYSCR0 レジスタはライトプロテクト機能で保護されているため、書き換え時にはプロテクトの解除、書き換え後は再度プロテクトが必要です。(レジスタライトプロテクト機能は4.1.4章を参照してください)

注 5. レジスタ名称、ビットフィールド名称は開発環境で定義されたマクロ名です。(レジスタ名と異なる場合があります)

表3.5 内蔵 ROM 無効拡張モード (バス幅 8 ビット) の設定手順の相違点 (CS0 領域にアクセスする場合)

手順	RX (RX231)	H8S (H8S/2378)
1 端子の設定	MD 端子に High 入力	MD[2:0]端子に 010b 入力
2 リセット解除	RESET 端子 (RES#) を Low→High	RESET 端子 (RES) を Low→High
3 外部ウェイトの設定 ライトアクセスモードと ページアクセスの設定	BSC.CS0MOD.BIT.EWENB = 0; BSC.CS0MOD.BIT.WRMOD = 0; BSC.CS0MOD.BIT.PRENB = 0; BSC.CS0MOD.BIT.PWENB = 0;	BSC.BCR.BIT.WAITE = 0; (注3)
4 バスタイミングの設定 (リード/ライト共通)	BSC.CS0WCR2.BIT.CSON = 0;	BSC.ASTCR.BYTE = 0xFF; BSC.WCR.WORD.A = 0x7777;(WTCRA) BSC.WCR.WORD.B = 0x7777;(WTCRB) BSC.CSACR.WORD = 0x0000; (注3)
5 バスタイミングの設定 (ライト)	BSC.CS0WCR1.BIT.CSWWAIT = 2; BSC.CS0WCR2.BIT.CSWOFF = 1; BSC.CS0WCR2.BIT.WDON = 0; BSC.CS0WCR2.BIT.WRON = 1; BSC.CS0WCR2.BIT.WDOFF = 1;	なし
6 バスタイミングの設定 (リード)	BSC.CS0WCR1.BIT.CSRWAIT = 2; BSC.CS0WCR2.BIT.CSROFF = 1; BSC.CS0WCR2.BIT.RDON = 0;	BSC.RDNCR.BYTE = 0x00; (注3)
7 アイドル (リカバリ) サイクルの設定	BSC.CS0REC.BIT.RRCV = 0; BSC.CS0REC.BIT.WRCV = 0; BSC.CSRECEN.WORD = 0x0000;	BSC.BCR.BIT.IDLC = 1; BSC.BCR.BIT.ICIS1 = 1; BSC.BCR.BIT.ICIS0 = 1; BSC.BCR.BIT.ICIS2 = 0; (注3)
8 バス端子の設定	MPC.PFCSE.BIT.CS0E = 1; MPC.PFAOE0.BYTE = 0xFF; MPC.PFAOE1.BYTE = 0x0F; MPC.PFBCR0.BYTE = 0x01;	BSC.PFCR0.BYTE = 0xFF; BSC.PFCR2.BYTE = 0x0E; BSC.PFCR1.BYTE = 0xFF; PA.DDR = 0x00; PB.DDR = 0x00; PC.DDR = 0x00; PD.DDR = 0x00; PE.DDR = 0x00; PF.DDR = 0x80; PG.DDR = 0x01; PH.DDR = 0x00; (注3)
9 バス幅設定 エンディアンと バスインタフェース、 動作許可/禁止設定 (注1)	BSC.CS1CR.BIT.BSIZE = 2; BSC.CS1CR.BIT.EMODE = 0; (注2) BSC.CS1CR.BIT.MPXEN = 0; BSC.CS1CT.BIT.EXENB = 1;	BSC.ABWCR.BYTE = 0xFF; (注3)
10 RAM プログラムを実行	RAM に処理 11 と 12 を行うプログラ ムを転送し、ジャンプ	なし
11 動作モードの切り替え	SYSTEM.PRCR.WORD = 0xA502; (注4) SYSTEM.SYSCR0.WORD = 0x5A02; SYSTEM.PRCR.WORD = 0xA500; (注4)	なし

手順		RX (RX231)	H8S (H8S/2378)
12	外部メモリにある最初に実行するプログラムへジャンプ	予め決めた外部メモリのアドレスへジャンプ	リセットベクタ (0 番地) を外部メモリから読み出し、指定されたアドレスへジャンプ
—	外部メモリにアクセスする時のバス設定	CS0 領域を指定したサイクルでアクセス	初期値でのアクセスタイミングで CS0 をアクセス
—	クロックの設定	動作させるクロック周波数に設定します。	

注 1. RX のみ。

注 2. エンディアンの設定は、オプション設定メモリの MDE.MDE[2:0] ビットと、CSnCR.EMODE ビットで設定してください。

注 3. 各レジスタの値は初期値を示します。動作開始時、各レジスタの値は初期値のままとなります。

注 4. SYSCR0 レジスタはライトプロテクト機能で保護されているため、書き換え時にはプロテクトの解除、書き換え後は再度プロテクトが必要です。(レジスタライトプロテクト機能は4.1.4章を参照してください)

注 5. レジスタ名称、ビットフィールド名称は開発環境で定義されたマクロ名です。(レジスタ名と異なる場合があります)

4. 付録

4.1 H8S から RX へ置き換えるときのポイント

H8S から RX へ置き換えるときのポイントについて、以下に示します。

4.1.1 割り込み

RX では、下記の条件を満たすときに割り込みを受け付けることができます。

- I フラグ (PSW.I ビット) が "1" であること。
- ICU の IER、IPR レジスタで割り込み許可に設定されていること。
- 周辺機能の割り込み要求許可ビットで、割り込み要求が許可されていること。

表 4.1 に、RX と H8S の割り込みの発生条件についての比較表を示します。

表4.1 RX と H8S の割り込みの発生条件についての比較表

項目	RX	H8S
割り込み許可ビット	PSW レジスタの I フラグを "1" (許可) にすると、マスカブル割り込みの受け付けが許可されます。	割り込み制御モード 0 の場合、CCR レジスタの I フラグを "0" (許可) にすると、マスカブル割り込みの受け付けが許可されます。 割り込み制御モード 2 の場合は、CCR レジスタの I フラグは使用しません。
プロセッサ割り込み優先レベル	PSW レジスタの IPL[3:0] ビットが示すレベルより高いレベルの割り込み要求のみが受け付けられます。	割り込み制御モード 2 の場合、EXR レジスタの I2~I0 ビットが示すレベルより高いレベルの割り込み要求のみが受け付けられます。 割り込み制御モード 0 の場合は、EXR レジスタの I2~I0 ビットは使用しません。
割り込み要求フラグ	周辺機能、外部端子、NMI 割り込み等の全ての割り込みステータスフラグを割り込みコントローラで管理します。	外部割り込みは、割り込みコントローラ、内部割り込み要因は、各内蔵周辺機能内で割り込みステータスフラグを管理します。
割り込み優先レベル	IPR レジスタで設定します。	割り込み制御モード 0 の場合はデフォルトの設定となります。 割り込み制御モード 2 の場合は、IPR レジスタの設定となります。
割り込み要求許可	マスカブル割り込みは IER レジスタ、ノンマスカブル割り込みは NMIEP レジスタで設定します。	IER レジスタで IRQ 割り込み許可を設定します。
周辺機能の割り込み許可	各周辺機能で割り込みの許可、禁止を設定できます。	

詳細は、ユーザーズマニュアル ハードウェア編の割り込みコントローラ (ICU)、CPU、使用する周辺機能の章を参照ください。

4.1.2 入出力ポート

RX では、周辺機能の入出力信号を端子に割り当てるには、MPC の設定を行う必要があります。

RX の端子の入出力制御を行う前に以下の 2 つの設定を行ってください。

- MPC の PFS レジスタ：該当端子に割り当てる周辺機能の選択
- I/O ポートの PMR レジスタ：該当端子に汎用入出力ポート/周辺機能を割り当てるかの選択

表 4.2 に RX と H8S の周辺機能端子の入出力設定についての比較表を示します。

表4.2 RX と H8S の周辺機能端子の入出力設定についての比較表

機能	RX (RX231)	H8S (H8S/2378)
端子の機能選択	PFS レジスタを設定することで、周辺機能の入出力を複数の端子から選択して割り付けることができます。	MCU 動作モード、SYSCR.EXPE ビット、PFCR レジスタ、DDR レジスタ、各周辺機能の設定の組み合わせにより、汎用入出力ポート/周辺機能の切り替え、また端子の機能選択が可能です。
汎用入出力ポート/周辺機能の切り替え	PMR レジスタを設定することで、対象端子を I/O ポートとして使用するか、周辺機能として使用するかを選択できます。	

詳細は、ユーザーズマニュアル ハードウェア編のマルチファンクションピンコントローラ(MPC)と、I/O ポートの章を参照ください。

4.1.3 モジュールストップ機能

RX では、周辺モジュールごとに機能を停止させることが可能です。

使用しない周辺モジュールをモジュールストップ状態へ遷移させることで、消費電力を低減することができます。

リセット解除後は、一部を除く全てのモジュールがモジュールストップ状態になっています。

モジュールストップ状態のモジュールのレジスタは、読み書きできません。

詳細は、ユーザーズマニュアル ハードウェア編の消費電力低減機能の章を参照ください。

4.1.4 レジスタライトプロテクション機能

RX では、プログラムが暴走したときに備えて、重要なレジスタを書き換えられないように保護することが可能です。プロテクトレジスタ(PRCR)によって、保護するレジスタを設定します。

詳細は、ユーザーズマニュアル ハードウェア編のレジスタライトプロテクション機能の章を参照ください。

4.2 I/O レジスタマクロ

RX の I/O レジスタの定義 (iodefine.h) 内では、下記のマクロ定義を用意しています。

マクロ定義を使用することで可読性の高いプログラムを記載できます。

表 4.3 にマクロの使用例を示します。

表4.3 マクロの使用例

マクロ	使用例
IR("module name", "bit name")	IR(MTU0, TGIA0) = 0; MTU0 の TGIA0 に対応した IR ビットを“0” (割り込み要求をクリア) にします。
DTCE("module name", "bit name")	DTCE(MTU0, TGIA0) = 1; MTU0 の TGIA0 に対応した DTCE ビットを“1” (DTC 起動を許可) にします。
IEN("module name", "bit name")	IEN(MTU0, TGIA0) = 1; MTU0 の TGIA0 に対応した IEN ビットを“1” (割り込みを許可) にします。
IPR("module name", "bit name")	IPR(MTU0, TGIA0) = 0x02; MTU0 の TGIA0 に対応した IPR ビットを“2” (割り込み優先レベル) を“2”にします。
MSTP("module name")	MSTP(MTU) = 0; MTU0 のモジュールストップ設定ビットを“0” (モジュールストップ状態を解除) にします。
VECT("module name", "bit name")	#pragma interrupt(Excep_MTU0_TGIA0(vect=VECT(MTU0, TGIA0))) MTU0 の TGIA0 に対応した割り込み関数を宣言します。

4.3 組み込み関数

RX では、制御レジスタの設定や特殊命令用に組み込み関数を用意しています。組み込み関数を使用する場合は、`machine.h` をインクルードしてください。

表 4.4 に RX と H8S の制御レジスタの設定や特殊命令などの記述の相違点 (一例) を示します。

表4.4 RX と H8S の制御レジスタの設定や特殊命令などの記述の相違点

項目	記述	
	RX	H8S
I フラグを"1"にする	<code>setpsw_i();</code> (注 1)	<code>set_imask_ccr(1);</code> (注 1) (注 2)
I フラグを"0"にする	<code>clrpsw_i();</code> (注 1)	<code>set_imask_ccr(0);</code> (注 1) (注 2)
WAIT 命令に展開します。	<code>wait();</code> (注 1)	なし
NOP 命令に展開します。	<code>nop();</code> (注 1)	<code>nop();</code> (注 1)

注 1. "machine.h" のインクルードが必要です。

注 2. RX では I=1 のとき割り込み許可、H8S では I=1 のとき割り込みマスクを意味します。

5. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

H8S/2378 グループ、H8S/2378R グループ ハードウェアマニュアル Rev.7.00 (RJJ09B0094-0700)

RX230 グループ、RX231 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0496JJ0110)

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

アプリケーションノート

RX ファミリ、M16C ファミリ M16C から RX への置き換えガイド 外部バス編 Rev.1.00 (R01AN2100JJ0100)

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

CC-RX コンパイラ ユーザーズマニュアル Rev.1.03 (R20UT3248JJ0103)

H8S、H8/300 シリーズ C/C++コンパイラ、アセンブラ、最適化リンカージェディタ コンパイラパッケージ Ver.7.00 ユーザーズマニュアル (RJJ10J2552-0100)

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.11.08	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を生じさせるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>