

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/38076R

サブアクティブモードへの遷移

要旨

H8/38076R の低消費電力モード機能を使用して、アクティブ（高速）モードからサブアクティブモードへ直接遷移します。リセット解除後、SLEEP 命令を実行し、アクティブ（高速）モードからサブアクティブモードへ直接遷移し、RTC の 1 秒割り込みを行います。再び SLEEP 命令を実行し、アクティブ（高速）モードへ直接遷移します。P92 に LED を接続し、サブアクティブモード時に LED を点灯します。

動作確認デバイス

H8/38076R

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	10
4. ソフトウェア説明	11
5. フローチャート	20

1. 仕様

- 低消費電力モード機能を使用して、アクティブ（高速）モードからサブアクティブモードへ直接遷移を行います。
- リセット解除後、SLEEP 命令を実行し、アクティブ（高速）モードからサブアクティブモードへ遷移します。
- サブアクティブモードへ遷移後、RTC 機能の 1 秒割り込みを行います。
- 再び SLEEP 命令を実行し、アクティブ（高速）モードへ直接遷移を行います。
- アクティブ（高速）モード時は P92 に接続した LED を消灯，サブアクティブモード時は P92 に接続した LED を点灯します。
- 図 1 にサブアクティブモードへの遷移におけるブロック図を示します。

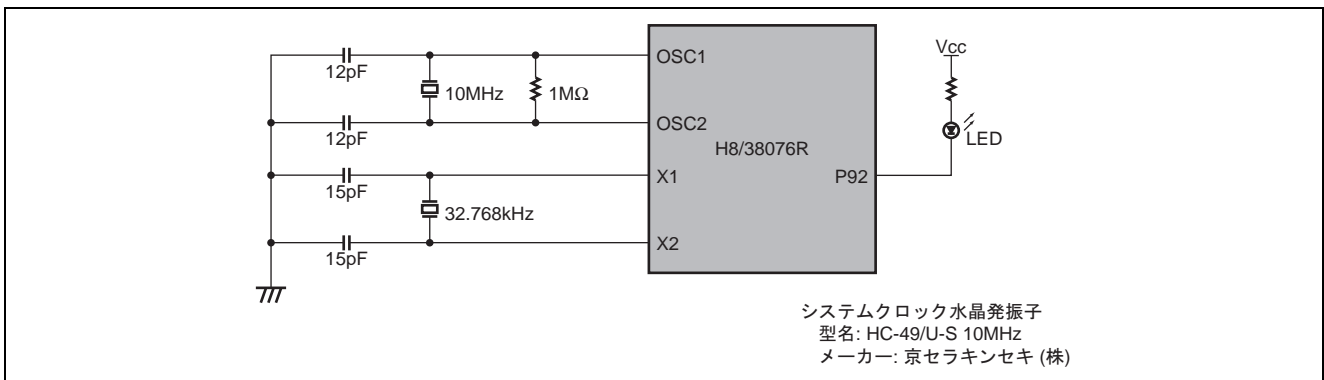


図 1 サブアクティブモードへの遷移におけるブロック図

2. 使用機能説明

2.1 低消費電力モード

低消費電力モードのサブアクティブモードへの直接遷移について以下に説明します。

1. サブアクティブモード

サブアクティブモードではシステムクロック発振器 (WDT の内蔵発振器の動作を禁止している場合) が停止し, A/D 変換器, PWM 以外の内蔵周辺モジュールは動作します。規定の電圧が与えられている限り, 一部の内蔵周辺モジュールの内部レジスタ値は保持します。

サブアクティブモードは, SLEEP 命令を実行すると解除されます。解除後のモードは, システムコントロールレジスタ 1 (SYSCR1) の SSBY ビットと LSON ビット, TMA3 ビット, システムコントロールレジスタ 2 (SYSCR2) の MSON ビット, DTON ビットの組み合わせによりサブスリープモード, アクティブモード, ウォッチモードへ遷移します。なお, コンディション・コード・レジスタ (CCR) の I ビットが 1 の場合, あるいは割り込み許可レジスタにより当該割り込みの受け付けが禁止されている場合にはサブアクティブモードは解除されません。

サブアクティブモードで RES 端子を Low レベルにすると, システムクロック発振器が発振を開始します。システムクロックの発振開始と同時に LSI 全体にシステムクロックが供給されます。RES 端子は必ずシステムクロックの発振が安定するまで Low レベルを保持してください。発振安定時間経過後, RES 端子を High レベルにすると CPU はリセット例外処理を開始します。

サブアクティブモードの動作周波数は, SYSCR2 の SA1, SA0 ビットにより, ウォッチクロック (ϕ_w) の 2 分周, 4 分周, 8 分周から選択できます。動作周波数は SLEEP 命令実行後, SLEEP 命令実行前に設定した周波数に切り換わります。

2. 直接遷移

CPU がプログラムを実行している動作モードにはアクティブモードとサブアクティブモードがあります。直接遷移はこの 2 つの動作モード間でプログラムの実行を停止することなく遷移します。SYSCR2 の DTON ビットを 1 にセットして SLEEP 命令を実行すると直接遷移します。アクティブモード, サブアクティブモードで動作周波数を変更する場合にも有効です。遷移後は直接遷移割り込み処理を開始します。割り込み許可レジスタ 2 (IENR2) により直接遷移割り込みが禁止されている場合は直接遷移せず, スリープモードまたはウォッチモードへ遷移します。CCR の I ビットを 1 の状態で直接遷移を行うとスリープモードまたはウォッチモードに遷移した後, 割り込みによる解除ができませんので注意してください。図 2 にアクティブ (高速) モードとサブアクティブモードの直接遷移図を示します。

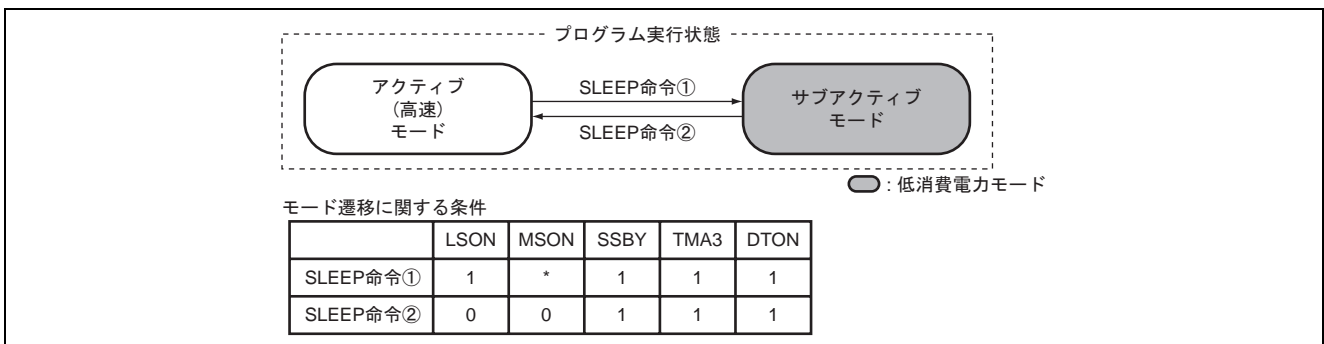


図 2 アクティブ (高速) モードとサブアクティブモードのモード遷移図

3. 低消費電力モードレジスタ説明

低消費電力モードに関連するレジスタについて以下に説明します。

- システムコントロールレジスタ 1 (SYSCR1)
SYSCR1 は SYSCR2 とともに低消費電力モードの制御を行います。
- システムコントロールレジスタ 2 (SYSCR2)
SYSCR2 は SYSCR1 とともに低消費電力モードの制御を行います。
- 割り込み許可レジスタ 2 (IENR2)
直接遷移割り込み要求をイネーブルにします。
- 割り込み要求レジスタ 2 (IRR2)
直接遷移割り込み要求を示すステータスレジスタです。

4. サブアクティブモードからアクティブ (高速) モードへの直接遷移時の時間

SLEEP 命令実行から割り込み例外処理が終わるまでの時間 (直接遷移時間) は下記の計算式で表されます。

$$\begin{aligned} \text{直接遷移時間} = & \{ (\text{SLEEP 命令実行ステート数}) + (\text{内部処理ステート数}) \} \times (\text{遷移前の } t_{\text{subcyc}}) \\ & + \{ (\text{STS2} \sim \text{STS0} \text{ で設定した待機時間}) + (\text{割り込み例外処理実行ステート数}) \} \\ & \times (\text{遷移後の } t_{\text{cyc}}) \end{aligned}$$

【記号説明】

- t_{cyc} : システムクロック (ϕ) サイクル時間
 t_{subcyc} : サブクロック (ϕ_{SUB}) サイクル時間

5. 発振安定待機時間

図3にシステムクロック発振器に発振子を接続しているときに、サブアクティブモードからアクティブ(高速)モードに遷移する場合の発振波形(OSC2)、システムクロック(ϕ)および、マイクロコンピュータの動作モードを示します。

図3に示すようにサブアクティブモードにおいては、システムクロック発振器が停止しているため、アクティブ(高速)モードに遷移する場合、下記2項目(発振安定時間、待機時間)の合計時間が必要となります。

- 発振安定時間 (t_{rc})
割り込みが発生し、システムクロック発振器の発振波形が変化を開始した時点から、発振波形の振幅が大きくなり発振周波数が安定するまでの時間。
- 待機時間
発振波形の周波数およびシステムクロックが安定してから、CPUおよび周辺機能が動作し始めるまでに必要とする時間。待機時間の設定は、SYSCR1のSTS2~STS0ビットの設定値により選択します。

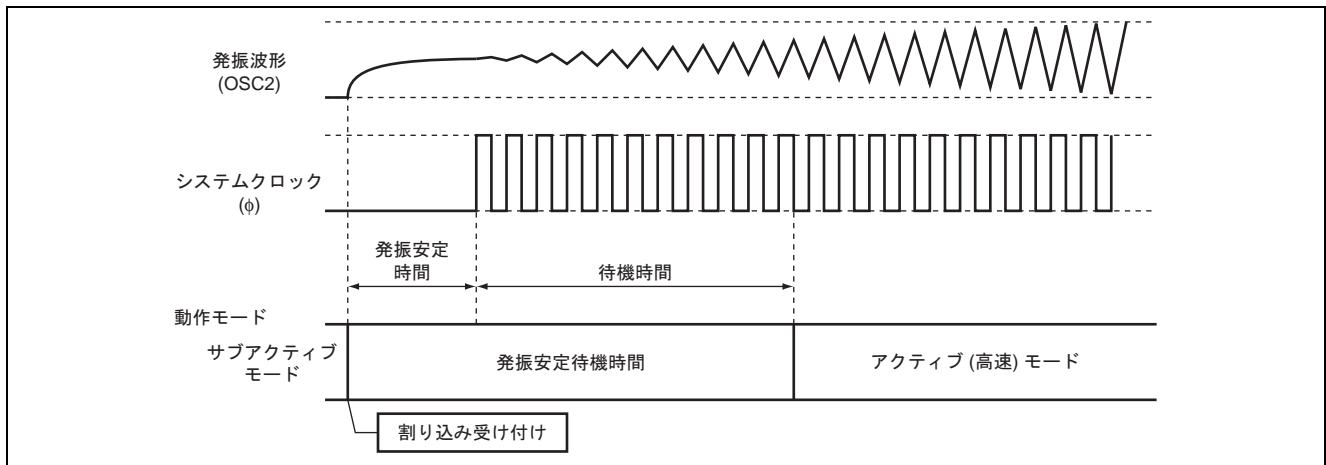


図3 発振安定待機時間

割り込みやリセットにより、サブアクティブモードを解除し、アクティブモードに遷移する場合、割り込みが受け付けられた時点で発振波形が変化を開始します。したがって、サブアクティブモードにおいて発振子を接続している場合、システムクロック発振器は停止しているため発振安定時間が必要です。

この状態遷移時の発振安定時間はパワーオン時の発振安定時間(電源電圧が規定の電圧に達してから発振が安定するまでの時間)と同じであり、AC特性の「発振安定時間(t_{rc})」において規定しています。

また、いったんシステムクロックが停止した場合、CPUおよび周辺機能を正常動作させるためには8ステート以上の待機時間を必要とします。

以上のことから、割り込みが発生してからCPUおよび周辺機能が動作するまでに必要となる時間は、前述の発振安定時間と待機時間を合わせた時間になります。この合計時間を発振安定待機時間と呼び、下記の式にて表します。

$$\text{発振安定待機時間} = \text{発振安定時間} + \text{待機時間} = t_{rc} + (8 \sim 16384 \text{ ステート})$$

したがって、システムクロック発振器に発振子を接続しているときに、サブアクティブモードからアクティブ(高速)モードに遷移する場合には、実装回路において十分な評価を行ったうえで、発振安定待機時間を決めてください。特に発振安定時間は実装回路の定数、浮遊容量等により異なるため、発振子メーカーとご相談のうえ決定してください。また、待機時間中はOSC振幅が約1V以上になっていることを確認してください。

6. 動作周波数と待機時間

SYSCR1 の STS2 ~ STS0 ビットの設定値における動作周波数と待機時間を表 1 に示します。

表 1 STS2 ~ STS0 ビットによる動作周波数と待機時間

ビット			待機ステート数	待機時間		
STS2	STS1	STS0		動作周波数 : 10MHz	動作周波数 : 5MHz	動作周波数 : 2MHz
0	0	0	8,192 ステート	0.819ms	1.638ms	4.1ms
0	0	1	16,384 ステート	1.638ms	3.277ms	8.2ms
0	1	0	1,024 ステート	0.102ms	0.205ms	0.512ms
0	1	1	2,048 ステート	0.205ms	0.410ms	1.024ms
1	0	0	4,096 ステート	0.410ms	0.819ms	2.048ms
1	0	1	2 ステート (外部クロック入力)	0.0002ms	0.0004ms	0.001ms
1	1	0	8 ステート	0.0008ms	0.002ms	0.004ms
1	1	1	16 ステート	0.002ms	0.003ms	0.008ms

本タスク例では、システムクロック発振器に水晶発振子 (京セラキンセキ株) HC-49/U-S 10MHz) を接続しています。したがって、AC 特性の発振安定時間 (t_{rc}) である 0.8ms (typ.) ($V_{cc} = 2.7 \sim 3.3V$) を満たすために STS2 ~ STS0 を 000 に設定し、待機時間を約 0.819ms に設定しています。

7. サブアクティブモードにおける LSI の状態
 サブアクティブモードにおける LSI の状態を表 2 に示します。

表 2 サブアクティブモードにおける LSI の状態

機能		状態
システムクロック発振器		停止
サブクロック発振器		動作
CPU	命令	動作
	RAM	動作
	レジスタ	動作
	I/O	動作
外部割込み	IRQ0	動作
	IRQ1	動作
	IRQ3	動作
	IRQ4	動作
	IRQAEC	動作
	WKPO ~ WKP7	動作
周辺モジュール	タイマ F	動作/保持 ^{*1}
	非同期イベントカウンタ	動作
	RTC	動作/保持 ^{*2}
	TPU	保持
	ウォッチドッグタイマ	動作 ^{*3} /保持 ^{*4}
	SCI3/IrDA	動作/保持 ^{*5}
	I ² C2	保持
	PWM	保持
	A/D 変換器	保持
	LCD	動作/保持 ^{*6}

- 【注】 *1 内部クロックとして $\phi_W/4$ を選択した場合に動作，その他は停止して保持。
 *2 RTC 機能選択時は動作，フリーランカウンタ機能選択時は保持。
 *3 内蔵発振器を選択した場合のみ動作。
 *4 内部クロックとして $\phi_W/32$ を選択した場合に動作，その他は停止して保持。
 *5 内部クロックとして $\phi_W/2$ を選択した場合に動作，その他は停止して保持。
 *6 使用クロックとして ϕ_W , $\phi_W/2$ または $\phi_W/4$ を選択した場合に動作，その他は停止して保持。

2.2 RTC 機能

本タスク例では、RTC 機能の 1 秒割り込みを使用します。以下に RTC 機能について説明します。

1. RTC 機能レジスタ説明

RTC 機能に関連するレジスタについて以下に説明します。

- 秒データレジスタ/フリーランカウンタデータレジスタ (RSECDR)
RSECDR は秒のカウントを行います。RSECDR は BCD コードで表され、0 から 59 までのカウントを行います。また、フリーランカウンタとして動作しているとき、8 ビットのカウンタデータの読み出しレジスタとなります。
- 分データレジスタ (RMINDR)
RMINDR は RSECDR の桁上がりがあると、分のカウントを行います。RMINDR は BCD コードで表され、0 から 59 までのカウントを行います。
- 時データレジスタ (RHRDR)
RHRDR は RMINDR の桁上がりがあると、時間のカウントを行います。RHRDR は BCD コードで表され、RTCCR1 の 12/24 ビットの選択によって 0 から 11 までのカウント、または 0 から 23 までのカウントを行います。
- 曜日データレジスタ (RWKDR)
RWKDR は RHRDR の桁上がりがあると、曜日のカウントを行います。WK2 ~ WK0 ビットにより 0 から 6 のバイナリコードで曜日を表します。
- RTC コントロールレジスタ 1 (RTCCR1)
RTCCR1 は、時計タイマ動作開始/動作停止およびリセットを制御します。
- RTC コントロールレジスタ 2 (RTCCR2)
RTCCR2 は、週、日、時、分、1 秒、0.5 秒、および 0.25 秒の RTC 周期割り込みを制御します。週、日、時、分、1 秒、0.5 秒、および 0.25 秒の各割り込みを許可すると、割り込みが発生した場合、RTC 割り込みフラグレジスタ (RTCFLG) の対応するフラグが 1 にセットされます。また、RTC がフリーランカウンタとして動作しているとき、フリーランカウンタのオーバフロー割り込みを制御します。
- クロックソースセレクトレジスタ (RTCCSR)
RTCCSR はクロックソースの選択を行います。フリーランカウンタは、RTCCR1 の RUN ビットでカウンタの動作開始/動作停止を制御します。32.768kHz 以外のクロックを選択すると RTC は無効となり、8 ビットのフリーランカウンタとして動作します。フリーランカウンタとして動作しているとき、RSECDR によってカウンタの値を読み込むことが可能です。また、RTCCR2 の FOIE ビットを 1 にセットすることにより、フリーランカウンタのオーバフロー割り込みを発生できます。システムクロックを 32, 16, 8, 4 分周したクロックは、アクティブモード、スリープモードで出力されます。
- RTC 割り込みフラグレジスタ (RTCFLG)
RTCFLG は割り込みが発生したときに、対応するフラグをセットします。各フラグは割り込みが受け付けられてもオートクリアされません。フラグをクリアする場合は 0 をライトしてください。
- 割り込み許可レジスタ 1 (IENR1)
IENR1 は RTC 割り込みをイネーブルに設定します。

2.3 I/O ポート機能

本タスク例は、P92 端子に LED を接続し、ポート出力により LED の点灯/消灯を制御します。以下にポート 9 の機能について説明します。

1. ポート 9 レジスタ説明

ポート 9 に関連するレジスタについて以下に説明します。

- ポートコントロールレジスタ 9 (PCR9)
PCR9 はポート 9 の入出力をビットごとに制御します。
- ポートデータレジスタ 9 (PDR9)
PDR9 はポート 9 のデータを格納するレジスタです。

2.4 機能割り付け

機能割り付けを表 3 に示します。

表 3 機能割り付け

機能	機能割り付け
SYSCR1	SYSCR2 とともにアクティブ (高速) モード, サブアクティブモードの遷移を制御
SYSCR2	SYSCR1 とともにアクティブ (高速) モード, サブアクティブモードの遷移を制御
IENR2	直接遷移割り込みをイネーブルに設定
IRR2	直接遷移割り込み要求フラグ
RSECDR	秒のカウントを行う
RMINDR	分のカウントを行う
RHRDR	時のカウントを行う
RWKDR	曜日のカウントを行う
RTCCR1	時計タイマの動作開始/停止の制御, リセットの制御
RTCCR2	1 秒周期割り込みをイネーブルに設定
RTCCSR	クロックソースを 32.768kHz に設定することにより, RTC 動作を選択
RTCFLG	1 秒周期割り込み要求フラグ
IENR1	RTC 割り込み要求をイネーブルに設定
PCR9	P92 端子を出力端子に設定
PDR9	P92 出力端子の出力データを格納

3. 動作説明

図4に動作説明を示します。

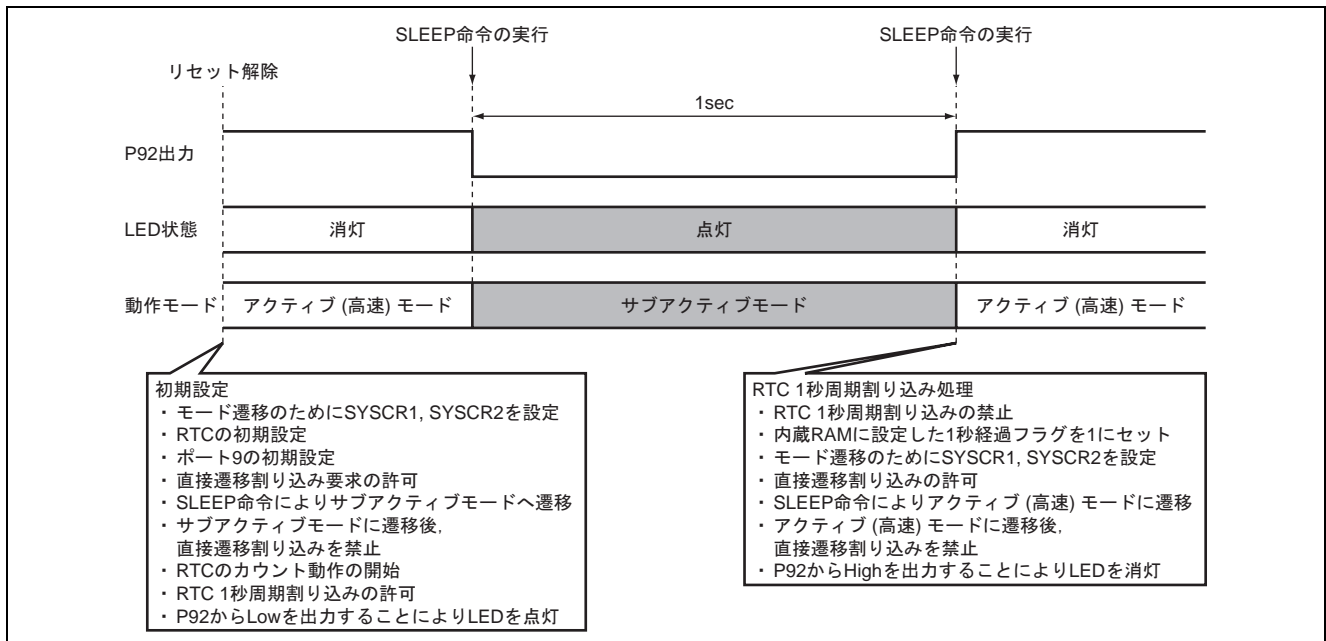


図4 動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュールを表 4 に示します。

表 4 モジュール説明

関数名	機能
main	モード遷移のための初期設定, RTC の初期設定, P92 端子の初期設定, 直接遷移割り込み要求の許可, サブアクティブモードへの遷移, RTC のカウント動作の開始, RTC1 秒周期割り込み要求の許可, P92 出力端子から Low を出力することにより LED の点灯, モード遷移のために SYSCR1, SYSCR2 の設定, アクティブ (高速) モードへの遷移, 直接遷移割り込み要求の禁止, P92 出力端子から High を出力することにより LED の消灯を行う
int_sleep	直接遷移割り込み処理で, 直接遷移割り込み要求フラグのクリアを行う
int_rtc	RTC1 秒周期割り込み処理で, RTC1 秒周期割り込み要求フラグのクリア, RTC1 秒周期割り込み要求の禁止, RTC 動作の禁止, 1 秒経過フラグのセットを行う

4.2 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

- SYSCR1 システムコントロールレジスタ 1 アドレス：H'FFF0

ビット	ビット名	初期値	R/W	機能	設定値
7	SSBY	0	R/W	ソフトウェアスタンバイ SLEEP 命令実行後の遷移先を選択します。 0：スリープモードあるいはサブスリープモードに遷移 1：スタンバイモードあるいはウォッチモードに遷移	1
6	STS2	0	R/W	スタンバイタイムセレクト 2~0 スタンバイモード、サブアクティブモード、サブスリープモードおよびウォッチモードからアクティブモード、スリープモードに遷移する際、システムクロック発振器が発振を開始してからクロックを供給するまでの待機ステータを設定します。 000：待機ステータ数は 8,192 ステータ 001：待機ステータ数は 16,384 ステータ 010：待機ステータ数は 1,024 ステータ 011：待機ステータ数は 2,048 ステータ 100：待機ステータ数は 4,096 ステータ 101：待機ステータ数は 2 ステータ 110：待機ステータ数は 8 ステータ 111：待機ステータ数は 16 ステータ	0
5	STS1	0	R/W		0
4	STS0	0	R/W		0
3	LSON	0	R/W	ロースピードオンフラグ ウォッチモードを解除したときに CPU の動作クロックをシステムクロック (ϕ) にするか、サブクロック (ϕ_{SUB}) にするか選択します。 0：CPU の動作クロックはシステムクロック (ϕ) 1：CPU の動作クロックはサブクロック (ϕ_{SUB})	1
2	TMA3	0	R/W	SYSCR1 の SSBY, LSON, SYSCR2 の DTON MSON との組み合わせにより、SLEEP 命令実行後の遷移先を選択します。	1
1	MA1	1	R/W	アクティブモードクロックセレクト 1, 0 アクティブ (中速) モード、およびスリープ (中速) モードの動作クロック周波数を選択します。 00： $\phi_{osc}/8$ 01： $\phi_{osc}/16$ 10： $\phi_{osc}/32$ 11： $\phi_{osc}/64$	1
0	MA0	1	R/W		1

• SYSCR2 システムコントロールレジスタ2 アドレス：H'FFF1

ビット	ビット名	初期値	R/W	機能	設定値
7	-	1	-	リザーブビット	1
6	-	1	-	リードすると常に1が読み出されます。ライトは無効です。	1
5	-	1	-		1
4	NESEL	1	R/W	ノイズ除去サンプリング周波数選択 サブクロック発振器はウォッチクロック (ϕ_w) を生成し、システムクロック発振器は OSC クロック (ϕ_{osc}) を生成します。本ビットは、 ϕ_w をサンプリングするときの ϕ_{osc} クロックのサンプリング周波数を選択します。 0: ϕ_{osc} の 16 分周クロックでサンプリング 1: ϕ_{osc} の 4 分周クロックでサンプリング	0
3	DTON	0	R/W	ダイレクトトランスファオンフラグ このビットは SYSCR1 の SSBY, TMA3, LSON, SYSCR2 の MSON とともに SLEEP 命令実行後の遷移先を選択します。	1
2	MSON	0	R/W	ミドルスピードオンフラグ スタンバイモード、ウォッチモード、スリープモード解除後、アクティブ (高速) モードで動作させるか、アクティブ (高速) モードで動作させるか選択します。 0: アクティブ (高速) モード 1: アクティブ (中速) モード	0
1	SA1	0	R/W	サブアクティブモードクロックセレクト 1, 0 サブアクティブモードおよびサブスリープモードの動作クロック周波数を選択します。クロックは SLEEP 命令実行後、設定した周波数に切り換わります。 00: $\phi_w/8$ 01: $\phi_w/4$ 1x: $\phi_w/2$	0
0	SA0	0	R/W		0

【注】 x: Don't care

• IENR2 割り込み許可レジスタ2 アドレス：H'FFF4

ビット	ビット名	初期値	R/W	機能	設定値
7	IENDT	0	R/W	直接遷移割り込み要求イネーブル 0: 直接遷移割り込み要求は禁止 1: 直接遷移割り込み要求は許可	1

• IRR2 割り込み要求レジスタ2 アドレス：H'FFF7

ビット	ビット名	初期値	R/W	機能	設定値
7	IRRDT	0	R/W	直接遷移割り込み要求フラグ [セット条件] SYSCR2 の DTON を 1 にセットした状態で SLEEP 命令を実行し直接遷移したとき [クリア条件] 0 をライトしたとき	0

● RSECDR 秒データレジスタ/フリーランカウンタデータレジスタ アドレス：H'F068

ビット	ビット名	初期値	R/W	機能	設定値
7	BSY	-	R	RTC ビジー 秒, 分, 時, および曜日データレジスタの値を RTC が更新中 (演算中) のとき, このビットは 1 にセットされます。このビットが 0 のときに秒, 分, 時, 曜日データレジスタの値を採用してください。	0
6	SC12	-	R/W	秒十位カウント 秒十位は 0 から 5 をカウントして, 60 秒のカウントを行います。	0
5	SC11	-	R/W		0
4	SC10	-	R/W		0
3	SC03	-	R/W	秒一位カウント 秒一位は 0 から 9 をカウントします。桁上がりが発生すると, 秒十位が+1 されます。	0
2	SC02	-	R/W		0
1	SC01	-	R/W		0
0	SC00	-	R/W		0

● RMINDR 分データレジスタ アドレス：H'F069

ビット	ビット名	初期値	R/W	機能	設定値
7	BSY	-	R	RTC ビジー 秒, 分, 時, および曜日データレジスタの値を RTC が更新中 (演算中) のとき, このビットは 1 にセットされます。このビットが 0 のときに秒, 分, 時, 曜日データレジスタの値を採用してください。	0
6	MN12	-	R/W	分十位カウント 分十位は 0 から 5 をカウントして, 60 分のカウントを行います。	0
5	MN11	-	R/W		0
4	MN10	-	R/W		0
3	MN03	-	R/W	分一位カウント 分一位は 0 から 9 をカウントします。桁上がりが発生すると, 分十位が+1 されます。	0
2	MN02	-	R/W		0
1	MN01	-	R/W		0
0	MN00	-	R/W		0

● RHRDR 時データレジスタ アドレス：H'F06A

ビット	ビット名	初期値	R/W	機能	設定値
7	BSY	-	R	RTC ビジー 秒, 分, 時, および曜日データレジスタの値を RTC が更新中 (演算中) のとき, このビットは 1 にセットされます。このビットが 0 のときに秒, 分, 時, 曜日データレジスタの値を採用してください。	0
6	-	0	-	リザーブビット リードすると常に 0 が読み出されます。	0
5	HR11	-	R/W	時十位カウント 時十位は 0 から 2 をカウントします。	0
4	HR10	-	R/W		0
3	HR03	-	R/W	時一位カウント 時一位は 1 時間ごとに 0 から 9 をカウントします。桁上りが発生すると, 時十位が+1 されます。	0
2	HR02	-	R/W		0
1	HR01	-	R/W		0
0	HR00	-	R/W		0

• RWKDR 曜日データレジスタ アドレス：H'F06B

ビット	ビット名	初期値	R/W	機能	設定値
7	BSY	-	R	RTC ピジー 秒，分，時，および曜日データレジスタの値を RTC が更新中 (演算中) のとき，このビットは 1 にセットされます。このビットが 0 のときに秒，分，時，曜日データレジスタの値を採用してください。	0
6	-	0	-	リザーブビット リードすると常に 0 が読み出されます。	0
5	-	0	-		0
4	-	0	-		0
3	-	0	-		0
2	WK2	-	R/W	曜日カウント バイナリコードで曜日を表します。 000：日 001：月 010：火 011：水 100：木 101：金 110：土 111：設定禁止	0
1	WK1	-	R/W		0
0	WK0	-	R/W		0

• RTCCR1 RTC コントロールレジスタ 1 アドレス：H'F06C

ビット	ビット名	初期値	R/W	機能	設定値
7	RUN	-	R/W	RTC 動作開始 0：RTC は動作停止 1：RTC は動作開始	1
6	12/24	-	R/W	動作モード 0：RTC は 12 時間モードで動作します。RHRDR は 0～11 のカウントを行います 1：RTC は 24 時間モードで動作します。RHRDR は 0～23 のカウントを行います	0
5	PM	-	R/W	午前/午後 0：RTC が 12 時間モードのとき有効であり，午前を表します 1：RTC が 12 時間モードのとき有効であり，午後を表します	0
4	RST	0	R/W	リセット 0：通常動作 1：RTCCSR およびこのビットを除く全レジスタ，制御回路をリセットします。なお，1 にセットした後は，必ずこのビットを 0 にクリアしてください	0
3	-	0	-	リザーブビット リードすると常に 0 が読み出されます。	0
2	-	0	-		0
1	-	0	-		0
0	-	0	-		0

• RTCCR2 RTC コントロールレジスタ 2 アドレス : H'F06D

ビット	ビット名	初期値	R/W	機能	設定値
7	FOIE	-	R/W	フリーランカウンタオーバーフロー割り込み許可 0 : オーバフロー割り込みを禁止 1 : オーバフロー割り込みを許可	0
6	WKIE	-	R/W	週周期割り込み許可 0 : 週周期割り込みを禁止 1 : 週周期割り込みを許可	0
5	DYIE	-	R/W	日周期割り込み許可 0 : 日周期割り込みを禁止 1 : 日周期割り込みを許可	0
4	HRIE	-	R/W	時周期割り込み許可 0 : 時周期割り込みを禁止 1 : 時周期割り込みを許可	0
3	MNIE	-	R/W	分周期割り込み許可 0 : 分周期割り込みを禁止 1 : 分周期割り込みを許可	0
2	1SEIE	-	R/W	1 秒周期割り込み許可 0 : 1 秒周期割り込みを禁止 1 : 1 秒周期割り込みを許可	1
1	05SEIE	-	R/W	0.5 秒周期割り込み許可 0 : 0.5 秒周期割り込みを禁止 1 : 0.5 秒周期割り込みを許可	0
0	025SEIE	-	R/W	0.25 秒周期割り込み許可 0 : 0.25 秒周期割り込みを禁止 1 : 0.25 秒周期割り込みを許可	0

• RTCCSR クロックソースセレクトレジスタ アドレス：HF06F

ビット	ビット名	初期値	R/W	機能	設定値
7	-	0	-	リザーブビット リードすると常に0が読み出されます。	0
6	RCS6	0	R/W	クロック出力選択 ポートモードレジスタ3 (PMR3) の TMOW ビットを1に セットしたときに、TMOW 端子から出力されるクロック を選択します。 000 : $\phi/4$ 001 : $\phi/8$ 010 : $\phi/16$ 011 : $\phi/32$ xx1 : ϕ_w	0
5	RCS5	0	R/W		0
4	SUB32K	0	R/W		0
3	RCS3	1	R/W	クロックソース選択 0000 : $\phi/8$ フリーランカウンタ動作 0001 : $\phi/32$ フリーランカウンタ動作 0010 : $\phi/128$ フリーランカウンタ動作 0011 : $\phi/256$ フリーランカウンタ動作 0100 : $\phi/512$ フリーランカウンタ動作 0101 : $\phi/2048$ フリーランカウンタ動作 0110 : $\phi/4096$ フリーランカウンタ動作 0111 : $\phi/8192$ フリーランカウンタ動作 1xxx : 32.768kHz RTC 動作	1
2	RCS2	0	R/W		0
1	RCS1	0	R/W		0
0	RCS0	0	R/W		0

【注】 x : Don't care

• RTCFLG RTC 割り込みフラグレジスタ アドレス：HF067

ビット	ビット名	初期値	R/W	機能	設定値
7	FOIFG	0	R/W*	フリーランカウンタオーバフロー割り込み要求フラグ [セット条件] フリーランカウンタがオーバフローしたとき [クリア条件] FOIFG = 1 の状態で FOIFG に 0 をライトしたとき	0
6	WKIFG	0	R/W*	週周期割り込み要求フラグ [セット条件] 週周期割り込みが発生したとき [クリア条件] WKIFG = 1 の状態で WKIFG に 0 をライトしたとき	0
5	DYIFG	0	R/W*	日周期割り込み要求フラグ [セット条件] 日周期割り込みが発生したとき [クリア条件] DYIFG = 1 の状態で DYIFG に 0 をライトしたとき	0
4	HRIFG	0	R/W*	時周期割り込み要求フラグ [セット条件] 時周期割り込みが発生したとき [クリア条件] HRIFG = 1 の状態で HRIFG に 0 をライトしたとき	0
3	MNIFG	0	R/W*	分周期割り込み要求フラグ [セット条件] 分周期割り込みが発生したとき [クリア条件] MNIFG = 1 の状態で MNIFG に 0 をライトしたとき	0
2	SEIFG	0	R/W*	1 秒周期割り込み要求フラグ [セット条件] 1 秒周期割り込みが発生したとき [クリア条件] SEIFG = 1 の状態で SEIFG に 0 をライトしたとき	0
1	05SEIFG	0	R/W*	0.5 秒周期割り込み要求フラグ [セット条件] 0.5 秒周期割り込みが発生したとき [クリア条件] 05SEIFG = 1 の状態で 05SEIFG に 0 をライトしたとき	0
0	025SEIFG	0	R/W*	0.25 秒周期割り込み要求フラグ [セット条件] 0.25 秒周期割り込みが発生したとき [クリア条件] 025SEIFG = 1 の状態で 025SEIFG に 0 をライトしたとき	0

【注】 * フラグクリアのための 0 ライトのみ可能です。

• IENR1 割り込み許可レジスタ 1 アドレス：H'FFF3

ビット	ビット名	初期値	R/W	機能	設定値
7	IENRTC	0	R/W	RTC 割り込み要求イネーブル 0：RTC 割り込み要求は禁止 1：RTC 割り込み要求は許可	1

• PCR9 ポートコントロールレジスタ 9 アドレス：H'FFEC

ビット	ビット名	初期値	R/W	機能	設定値
2	PCR92	0	W	PCR9 に 1 をセットすると対応する端子は出力端子となり、0 にクリアすると入力端子となります。当該端子が汎用入出力に設定されている場合には、PCR9 および PDR9 の設定が有効となります。また、本レジスタはライト専用です。リードした場合、各ビットは常に 1 が読み出されます。	1

• PDR9 ポートデータレジスタ 9 アドレス：H'FFDC

ビット	ビット名	初期値	R/W	機能	設定値
2	P92	1	R/W	PCR9 が 1 のとき、ポート 9 のリードを行うと、PDR9 の値を直接リードします。そのため端子状態の影響を受けません。PCR9 が 0 のとき、ポート 9 のリードを行うと、端子状態が読み出されます。	1

4.3 使用 RAM 説明

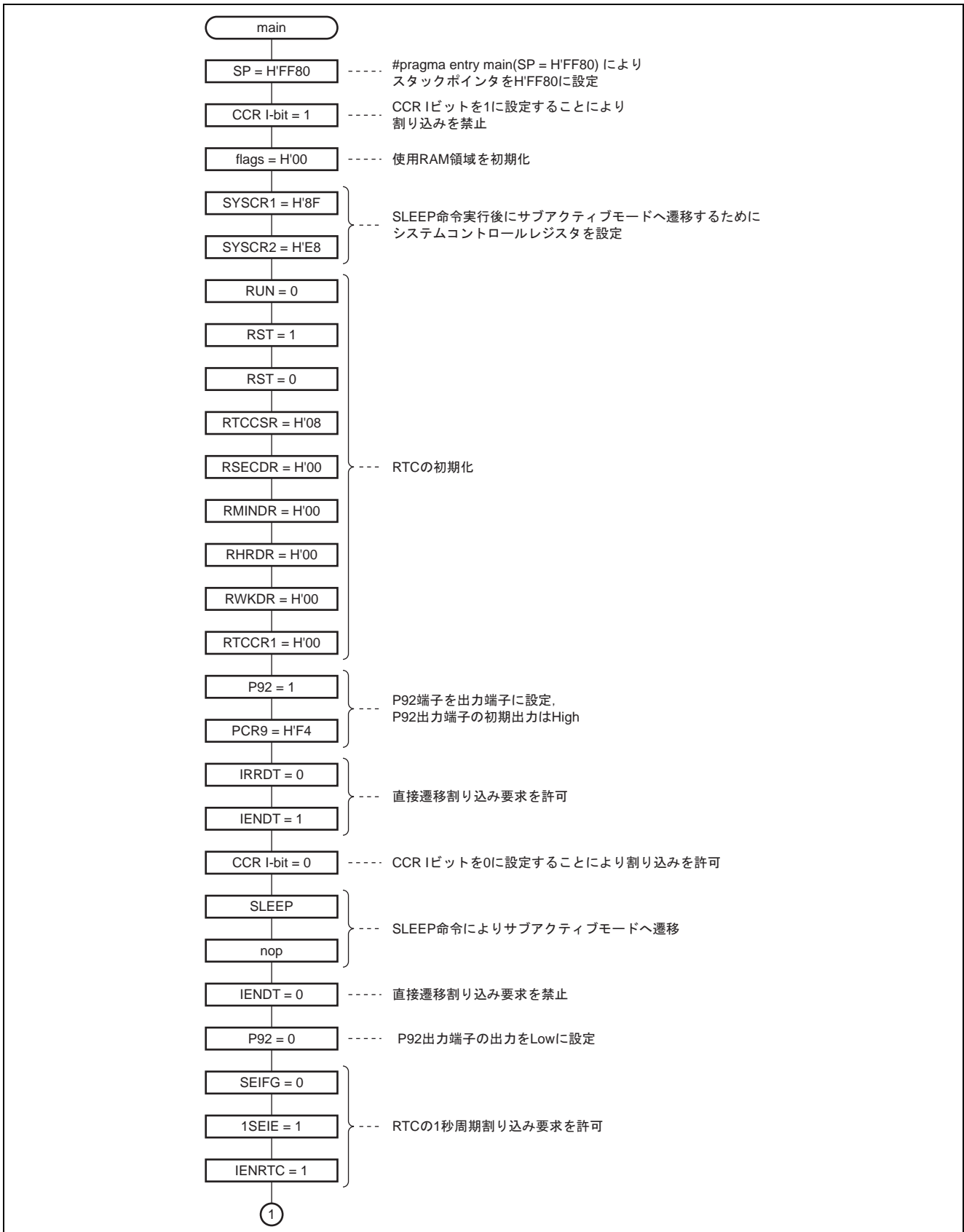
本タスク例で使用する使用 RAM 領域の説明を以下に示します。

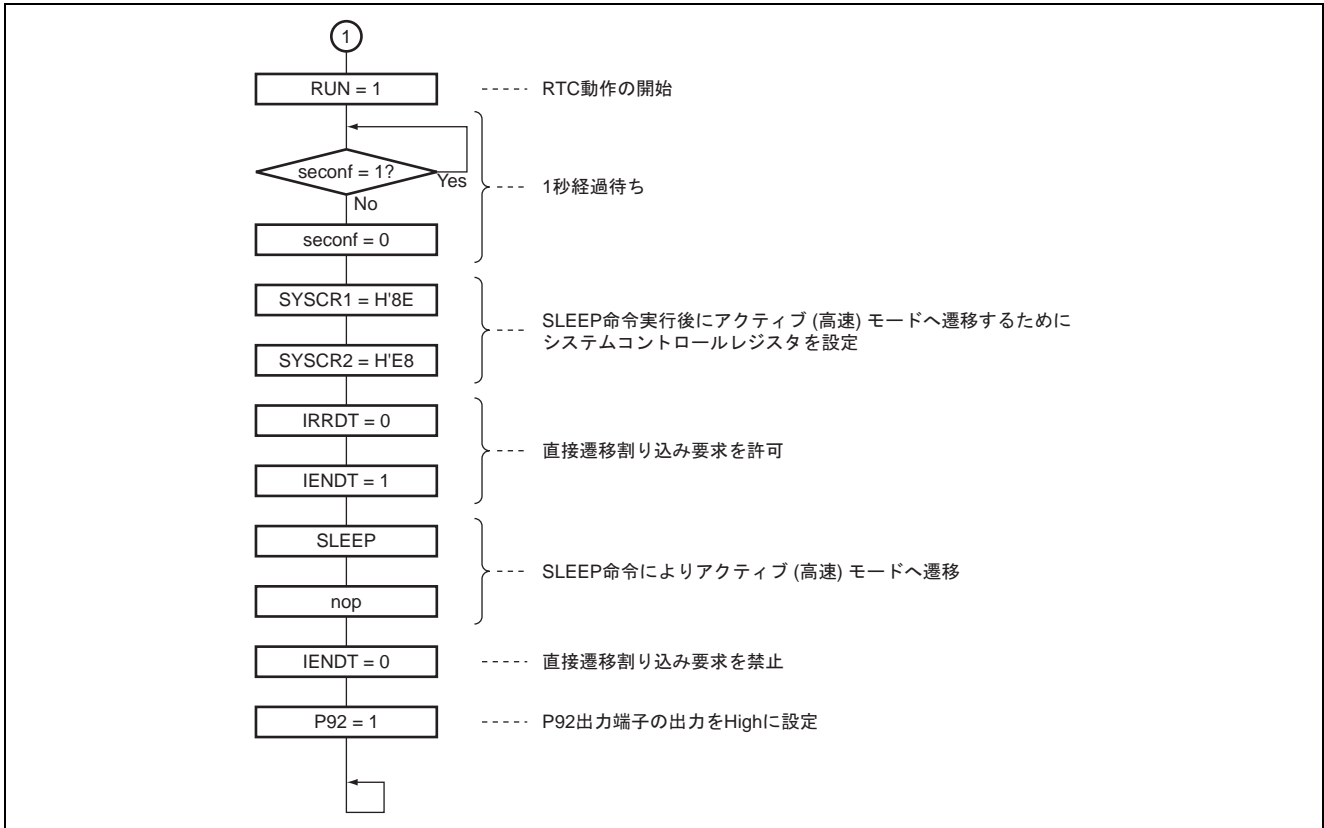
• flags ユーザフラグエリア アドレス：H'FB80

ビット	ビット名	初期値	機能	使用関数
7	seconf	0	サブアクティブモードに遷移後、RTC の 1 秒周期割り込みが発生したことを示すフラグ	main int_rtc

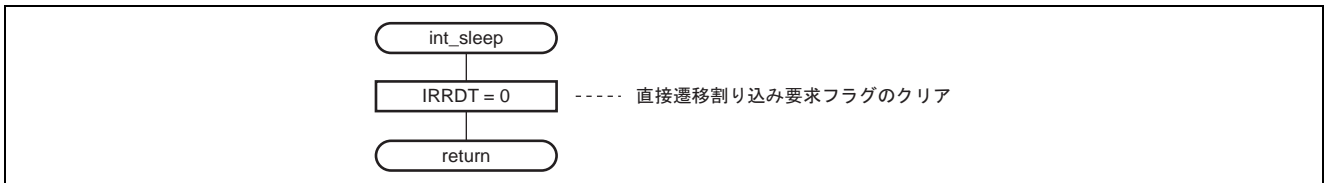
5. フローチャート

5.1 main (メインルーチン)

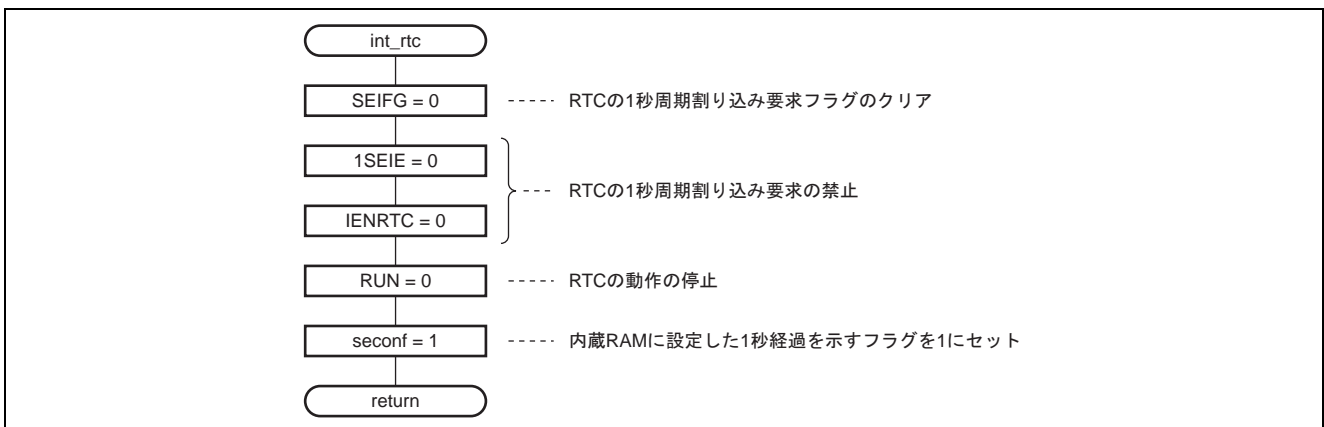




5.2 int_sleep (直接遷移割り込み処理ルーチン)



5.3 int_rtc (RTC 割り込み処理ルーチン)



5.4 リンクアドレス指定

セクション名	アドレス
CVECT	H'0000
P	H'0100
B	H'FB80

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.03.18	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。