

---

# RX210 グループ

R01AN2474JJ0100

Rev.1.00

## H8/3048 (H8/300H シリーズ) ⇒RX210 マイコン移行ガイド

---

2017.03.15

### 要旨

本アプリケーションノートは、H8/3048 から RX210 への置き換えを行う場合の注意点、並びに相違点等を説明しています。なお、各機能の詳細な情報は、最新のユーザーズマニュアル ハードウェア編にてご確認ください。

### 動作確認デバイス

RX210

### 目次

1. CPU アーキテクチャ.....	2
2. 内蔵機能 (周辺モジュール) .....	29
3. サンプルコードについて.....	106
4. 参考資料.....	108

## 1. CPU アーキテクチャ

### 1.1 システムレジスタ

H8/3048 と RX210 のシステムレジスタの相違点を以下に示します。

#### 1.1.1 汎用レジスタ

H8/3048、RX210 とともに 32 ビットの汎用レジスタを備えています。H8/3048 は 32 ビットの汎用レジスタとして 8 本\*1、RX210 は 16 本使用できます。スタックポインタ (SP) は H8/3048 では ER7、RX210 では R0 です。

**【注】** \*1 H8/3048 では汎用レジスタ ER を分割し 16 ビットレジスタとして最大 16 本、8 ビットレジスタとして最大 16 本使用できます。RX210 には汎用レジスタの分割機能はありません。

図 1.1 に H8/3048 と RX210 の汎用レジスタの相違点を示します。

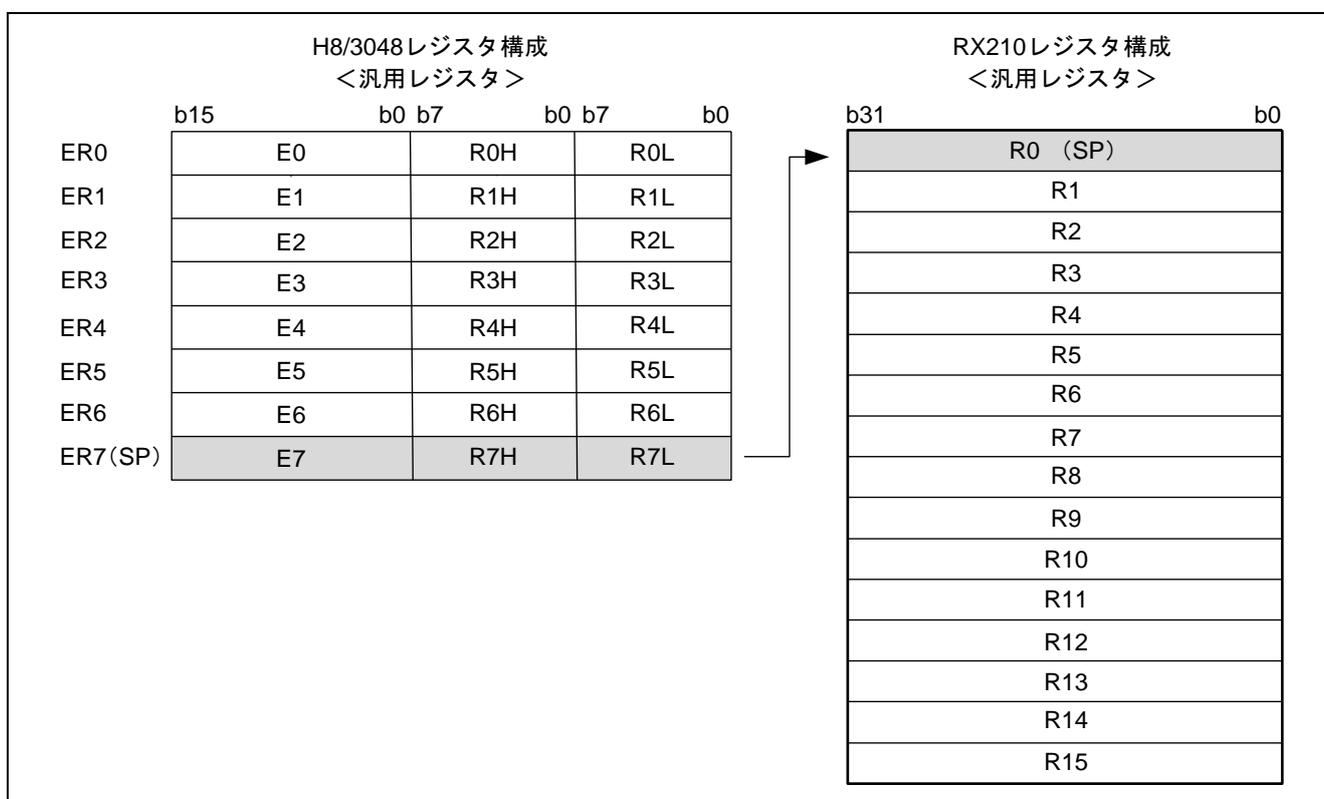


図 1.1 汎用レジスタ相違点

## 1.1.2 制御レジスタ

H8/3048 と RX210 の制御レジスタは図 1.2 に示す様な相違点があります。

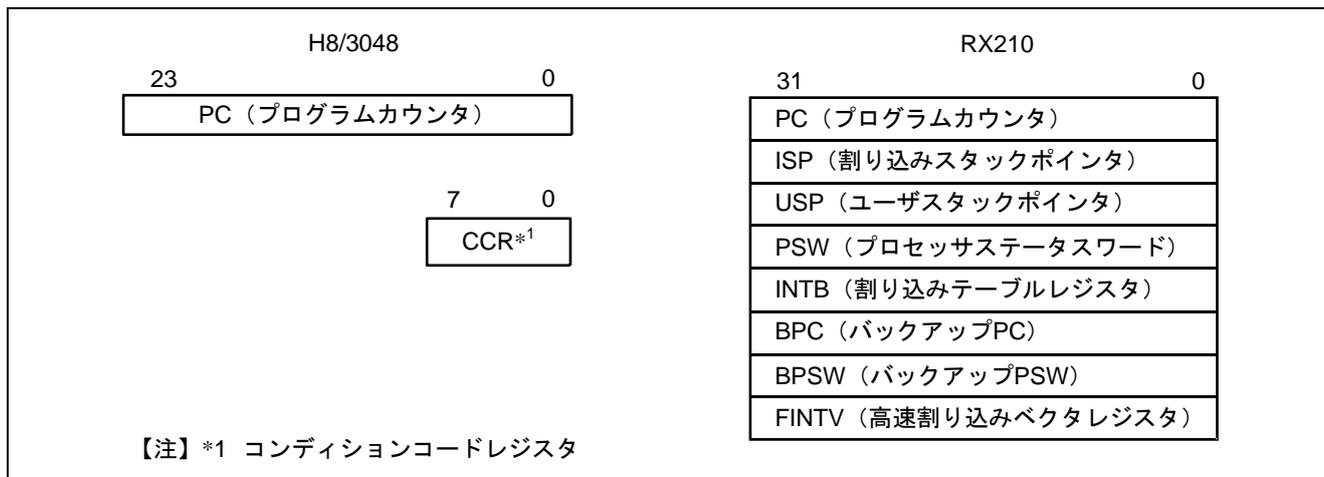


図 1.2 制御レジスタの相違点

以下に、H8/3048 にはない RX210 の制御レジスタについて概要を示します。

- 割り込みスタックポインタ/ユーザスタックポインタ (ISP/USP)  
スタックポインタ (SP) には、割り込みスタックポインタ (ISP) と、ユーザスタックポインタ (USP) の 2 種類があります。使用するスタックポインタ (ISP/USP) は、プロセッサステータスワード (PSW) のスタックポインタ指定ビット (U) によって切り替えられます。
- 割り込みテーブルレジスタ (INTB)  
可変ベクタテーブルの先頭アドレスを指定します。
- バックアップ PC/バックアップ PSW (BPC/BPSW)  
RX210 は通常割り込みと高速割り込みがあります。高速割り込みでは、PC と PSW の内容を専用レジスタ (BPC と BPSW) へ退避するため、レジスタ退避の処理時間を短縮することが可能です。なお、BPC、BPSW は多重割り込みには対応していません。
- 高速割り込みベクタレジスタ (FINTV)  
高速割り込み発生時のジャンプ先を指定するレジスタです。

- コンディションコードレジスタの相違点

H8/3048 に搭載されている制御レジスタ構成において CCR の H:ハーフキャリフラグ、U:ユーザビットに相当するフラグは RX210 ではなくなりましたが、それ以外は RX210 の PSW レジスタで対応されています。

図 1.3 と表 1.1 に CCR (H8/3048) と PSW (RX210) の相違点を示します。

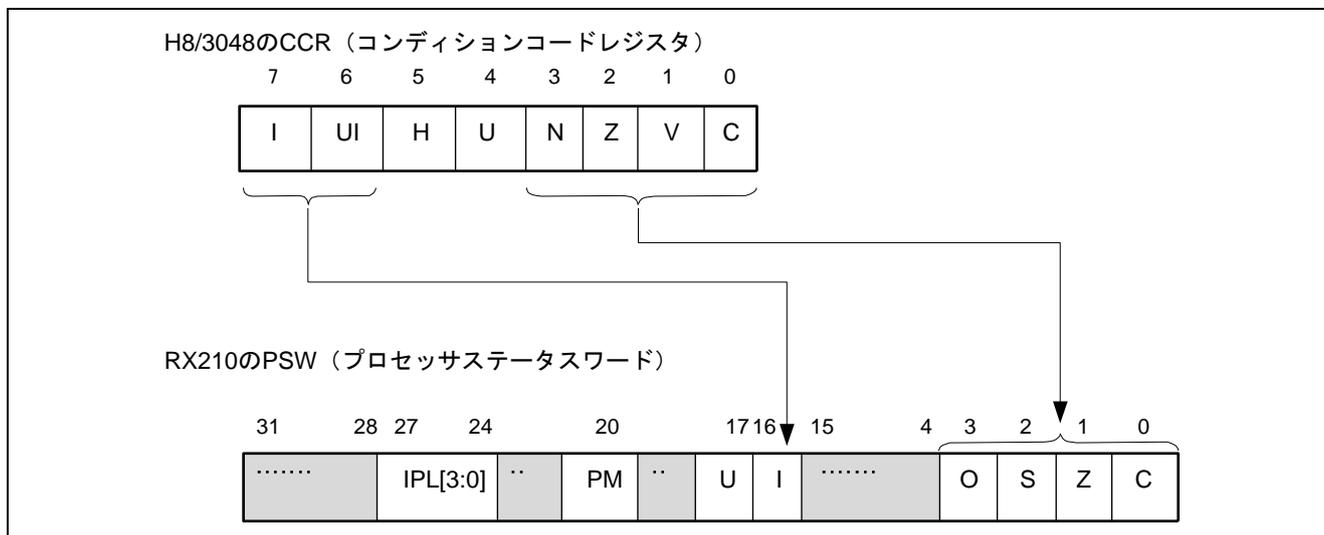


図 1.3 CCR (H8/3048) と PSW (RX210) の相違点

表 1.1 CCR (H8/3048) と PSW (RX210) の相違点

CCR ビット名	PSW ビット名	説明
C (キャリフラグ)	C	H8/3048 の CCR の C ビットで示される演算結果は、RX210 では PSW の C ビットで示されます。  演算結果にキャリ、ボロー、シフトアウトが発生したことを示します。
Z (ゼロフラグ)	Z	H8/3048 の CCR の Z ビットで示される演算結果は、RX210 では PSW の Z ビットで示されます。  演算結果が 0 であったことを示します。
N (ネガティブフラグ)	S	H8/3048 の CCR の N ビットで示される演算結果は、RX210 では PSW の S ビットで示されます。  演算結果が負であったことを示します。
V (オーバフローフラグ)	O	H8/3048 の CCR の V ビットで示される演算結果は、RX210 では PSW の O ビットで示されます。  演算中にオーバフローしたことを示します。
I (割り込みマスクビット)	I	H8/3048 の CCR の I ビット、UI ビットは、RX210 では PSW の I ビットで示されます。  割り込み許可ビット 0: 割り込みを許可しない 1: 割り込みを許可する RX210 で割り込み要求の受け付けを許可するビットです。初期状態は“0”のため、割り込みを受け付ける場合は本ビットを“1”に設定する必要があります。また例外を受け付けると、このビットは“0”になり、その間割り込みは受け付けません。 このビットの設定に関係なく、割り込み要求発生時は、割り込みコントローラの割り込みステータスフラグはリセットされます。
UI (ユーザビット/ 割り込みマスクビット)		
—	U	RX210 で使用するスタックポインタを指定するビットです。 0: 割り込みスタックポインタ (ISP) 1: ユーザスタックポインタ (USP) 例外を受け付けると、このビットは“0”になります。
—	PM	RX210 でプロセッサモードを設定するビットです。 0: スーパーバイザモード 1: ユーザモード 例外を受け付けると、このビットは“0”になります。
—	IPL[3:0]	割り込み優先レベルを指定するビットです。 0 (最低) ~ 15 (最高) レベルが設定可能で、この設定よりも優先レベルが高い割り込みだけが受け付けられます。
U (ユーザビット)	—	RX210 には相当するビットはありません。
H (ハーフキャリフラグ)	—	RX210 には相当するビットはありません。

## 1.2 オプション設定メモリ

RX210 ではオプション設定メモリの設定が必要です。オプション設定メモリはCPUリセット後の動作、データのエンディアン設定等を行うメモリです。オプション設定メモリはROMに設けられた領域で、プログラムによる書き換えはできません。プログラム書き込み時に、あわせて書き込む必要があります。

### 1.2.1 オプション設定メモリの概要

図 1.4 にオプション設定メモリ領域を示します。

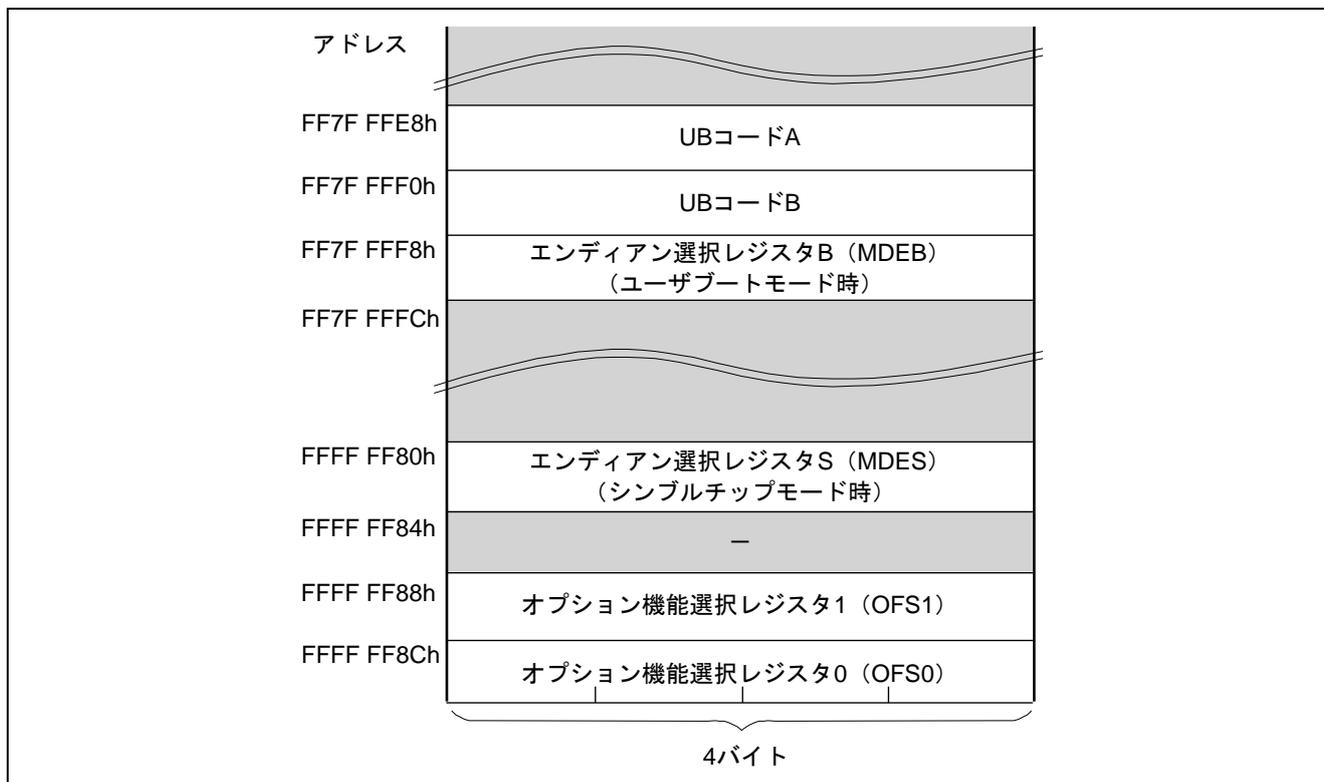


図 1.4 オプション設定メモリ領域

以下に、レジスタの概要を示します。

- UBコードA、UBコードB  
ユーザーブートモードを使用するときに必要なレジスタ
- エンディアン選択レジスタB (MDEB)  
CPUのエンディアン設定を行うレジスタ
- エンディアン選択レジスタS (MDES)  
CPUのエンディアン設定を行うレジスタ
- オプション機能選択レジスタ1 (OFS1)  
OFS1レジスタでは以下項目の設定を行う。
  - リセット後の低電圧検出機能有効/無効設定並びに電圧検出レベル設定
  - リセット後の高速オンチップオシレータ (HOCO) の起動許可/禁止設定
- オプション機能選択レジスタ0 (OFS0)  
OFS0レジスタではリセット後の「独立ウォッチドッグタイマ (IWDT)」、「ウォッチドッグタイマ (WDT)」の動作設定を行う。

図 1.5 にオプション設定メモリの設定例を示します。

```
/* シングルチップモードでのビッグエンディアン設定 */  
#define __BIG  
#pragma address MDEreg=0xffffffff80 // MDE register (Single Chip Mode)  
#ifdef __BIG  
    const unsigned long MDEreg = 0xffffffff8; // big  
#else  
    const unsigned long MDEreg = 0xfffffffff; // little  
#endif
```

図 1.5 エンディアン設定例

図 1.6 に OFS0/1 の設定例を示します。(下記のコードは自動生成されたファイルに含まれます)

```
#pragma address OFS1_REG = 0xFFFFFFFF88 /* OFS1 register */  
    const unsigned long OFS1_REG = 0xFFFFFFFFF;  
  
#pragma address OFS0_REG = 0xFFFFFFFF8C /* OFS0 register */  
    const unsigned long OFS0_REG = 0xFFFFFFFFF;
```

図 1.6 OFS0/1 の設定例

## 1.2.2 エンディアンの設定

H8/3048 は、ビッグエンディアン固定です。RX210 は、命令はリトルエンディアン固定、データ配置はリトルエンディアン、ビッグエンディアンから選択できます。このエンディアン設定は、オプション設定メモリの MDES および MDEB レジスタのエンディアン選択ビット MDE[2:0]で設定します。

H8/3048 から RX210 に置き換える際にビッグエンディアンを使用する場合、ルネサス純正コンパイラのオプション設定でビッグエンディアンを指定することができ、プログラム上でエンディアンを意識せずに移行可能です。

外部アドレス空間では、CS 領域ごとにエンディアン設定を切り替えられます。但し、外部空間のエンディアン設定がチップのエンディアン設定と異なる設定を行った領域に命令コードは配置できません。命令コードを外部空間に配置する場合は、チップのエンディアンと同じエンディアン設定の領域に配置して下さい。（詳細は RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。）

実際には、図 1.5 で示す様なコードは、コンパイラオプションの設定で自動的に生成されます。\*1

図 1.7 にコンパイラオプションによるエンディアン指定の概要を示します。

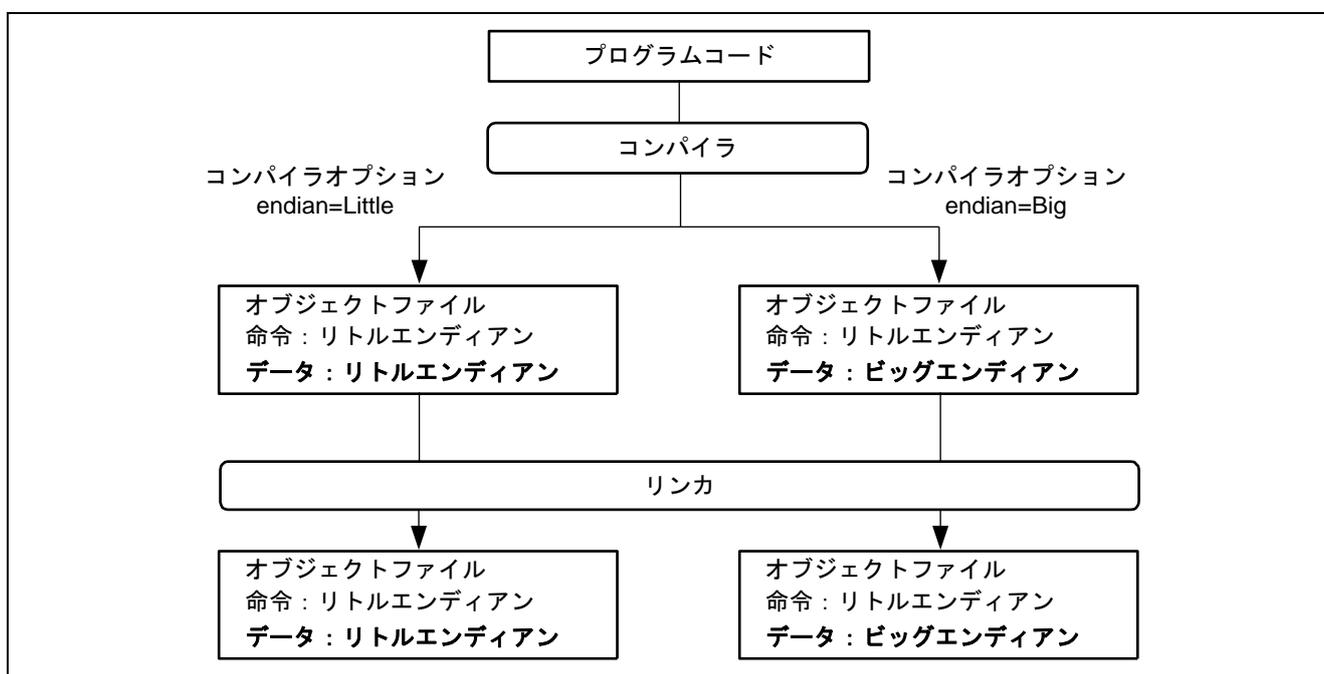


図 1.7 コンパイラオプションによるエンディアン指定

【注】 \*1 自動的に生成されるファイルは、3.1 節に記載されているサンプルコードの動作環境で動作しません。

### 1.3 リセット機能

H8/3048 と RX210 のリセット種別の相違点を以下に示します。

#### 1.3.1 リセット要因

H8/3048 と RX210 のリセット要因を表 1.2 に示します。

表 1.2 リセット要因

H8/3048	RX210
<ul style="list-style-type: none"> <li>● リセット</li> </ul>	<ul style="list-style-type: none"> <li>● RES#端子リセット</li> <li>● ウォッチドッグタイマリセット</li> <li>● パワーオンリセット</li> <li>● 電圧監視 0 リセット</li> <li>● 電圧監視 1 リセット</li> <li>● 電圧監視 2 リセット</li> <li>● ディープソフトウェアスタンバイリセット</li> <li>● 独立ウォッチドッグタイマリセット</li> <li>● ソフトウェアリセット</li> </ul>

#### (1) リセットベクタの構成

H8/3048 のリセットベクタは、ベクタ番号 0 (ベクタアドレス H'0000~H'0003) に割り当てられています。

RX210 では複数のリセット要因に対して、リセットベクタはひとつです。リセット処理内でリセットステータスレジスタ 0~2 にてリセット要因判定を行い、要因別の処理を行います。

## 1.3.2 リセット要因と初期化範囲

H8/3048 は\_RES 端子を要因としたリセットの場合 CPU、周辺内部モジュール全体を初期化します。RX210 ではリセット要因ごとにリセット検出関連フラグがあります。リセット検出関連フラグを判別することで、リセットから復帰後、リセット要因を確認できます。RX210 のリセット要因別の初期化範囲を表 1.3 に示します。

表 1.3 RX210 リセット初期化範囲

リセット対象	リセット要因								
	RES#端子 リセット	パワーオン リセット	電圧監視0 リセット	独立ウォッチ ドッグ タイマ リセット	ウォッチ ドッグ タイマ リセット	電圧監視1 リセット	電圧監視2 リセット	ディープソ フトウェア スタンバイ リセット	ソフトウェ アリセット
パワーオンリセット検出フラグ	○	—	—	—	—	—	—	—	—
コールドスタート／ウォームスタート 判別フラグ／電圧監視0 リセット検出 フラグ	— *1	○	—	—	—	—	—	—	—
独立ウォッチドッグタイマ リセット検出フラグ／ 独立ウォッチドッグタイマのレジスタ	○	○	○	—	—	—	—	○	—
ウォッチドッグタイマリセット検出フ ラグ ウォッチドッグタイマのレジスタ	○	○	○	○	—	—	—	○	—
電圧監視1 リセット検出フラグ 電圧監視機能1 のレジスタ	○	○	○	○	○	—	—	○ *3	—
電圧監視2 リセット検出フラグ 電圧監視機能2 のレジスタ	○	○	○	○	○	○	—	○ *4	—
ディープソフトウェアスタンバイ リセット検出フラグ	○	○	○	○	○	○	○	—	—
消費電力低減機能関連のレジスタ メインクロック発振器関連のレジスタ 高速オンチップオシレータ関連の レジスタ端子の状態	○	○	○	○	○	○	○	—	○
ソフトウェアリセット検出フラグ	○	○	○	○	○	○	○	○	—
リアルタイムクロックのレジスタ*2	—	—	—	—	—	—	—	—	—
上記以外のレジスタ、CPU および 内部状態	○	○	○	○	○	○	○	○	○

○：初期化されます

—：変化しません

【注】 \*1 電源投入時は初期化されます。

\*2 一部の制御ビットは、すべてのリセットにより初期化されます。

\*3 LVD1CR1、LVD1SR レジスタのみ初期化されます。

\*4 LVD2CR1、LVD2SR レジスタのみ初期化されます。

## 1.4 クロック設定

### 1.4.1 クロック源

クロック源の種類について示します。H8/3048ではソフトによるクロック制御は行わないのに対し、RXでは各クロックの設定を行う必要があり、それによってクロック源や周波数の切り替えが可能となっています。

表 1.4 に H8/3048 と RX210 のクロック源一覧を示します。

表 1.4 H8/3048 と RX210 のクロック源一覧

H8/3048	RX210
<ul style="list-style-type: none"><li>システムクロック</li></ul>	<ul style="list-style-type: none"><li>メインクロック発振器</li><li>サブクロック発振器</li><li>PLL 回路</li><li>高速オンチップオシレータ (HOCO)</li><li>低速オンチップオシレータ (LOCO)</li><li>IWDT 専用オンチップオシレータ</li></ul>

1.4.2 RX210 クロック発生回路

RX210 は、リセット後、LOCO がシステムクロックに選択されています。システムの初期化において、図 1.8 で示す様な各クロック源を必要に応じて発振させ、システムクロックを決定します。クロック発振とシステムクロックの選択切り替えは、発振順序、またはクロック発振安定時間を考慮して設定します。

詳細手順は下記のアプリケーションノートを参考にして下さい。

- RX210 グループ 初期設定例 (R01AN1002JJ)

図 1.8 に RX210 のクロック発生回路を示します。

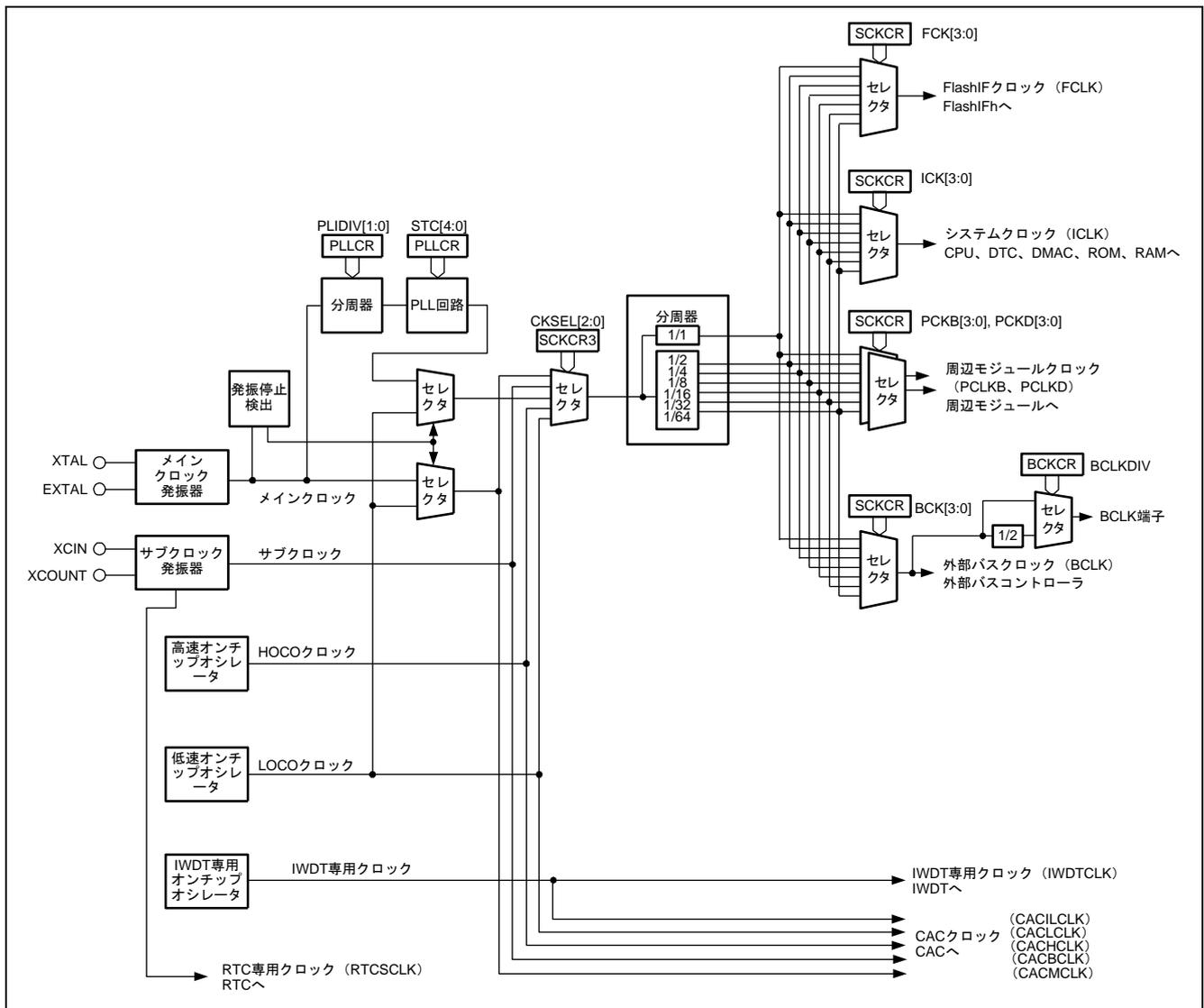


図 1.8 RX210 クロック発生回路

## 1.5 動作モード

### 1.5.1 動作モードの比較

H8/3048 では端子のみでモードの設定を行っていましたが、RX210 の場合は端子に加えシステムレジスタの設定が必要です。動作モード設定については「1.5.3 動作モード設定」および RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

表 1.5 に RX210 動作モードを示します。

表 1.5 RX210 動作モード

RX210 の動作モード	モードの説明
シングルチップモード*	内蔵 ROM 有効で外部アドレス空間は無効なモード。
内蔵 ROM 有効拡張モード*	内蔵 ROM 有効で外部アドレス空間も有効なモード。
内蔵 ROM 無効拡張モード	内蔵 ROM 無効で外部アドレス空間が有効なモード。
ブートモード	MCU 内部の専用領域に格納された、内蔵フラッシュメモリ書き換えプログラム（ブートプログラム）が動作するモード。 調歩同期式シリアルインタフェース（SCI1）を使用して、MCU 外部から内蔵 ROM を書き換えることができます。
ユーザブートモード	ユーザブート領域に格納された内蔵フラッシュメモリ書き換えプログラム（ユーザブートプログラム）が動作するモード。 ユーザブート領域の書換えはブートモードでのみ行うことができます。

【注】 \* システムをリセットすることなく、ユーザプログラム中の ROM 書き換えルーチンにより内蔵 ROM 書き換えが可能

1.5.2 H8/3048、RX210 メモリマップ比較

図 1.9 に H8/3048 : モード 6、RX210 : 内蔵 ROM 有効拡張モードの比較図を示します。

H8/3048 : モード 6		RX210 : 内蔵ROM有効拡張モード	
000000h	内蔵ROM	0000 0000h	RAM *1
		0001 0000h	予約領域
020000h	外部アドレス空間 (エリア0~7)	0008 0000h	周辺I/Oレジスタ
		0010 0000h	内蔵ROM (E2データフラッシュ) (8KB)
		0010 2000h	予約領域
		007F 8000h	FCU-RAM領域 (8KB)
		007F A000h	
			予約領域
FFEF10h	内蔵RAM	007F C000h	周辺I/Oレジスタ
FFFF10h	外部アドレス空間	007F C500h	予約領域
FFFF1Ch	内部IOレジスタ	007F FC00h	周辺I/Oレジスタ
FFFFFFh		0080 0000h	予約領域
		00F0 0000h	内蔵ROM (プログラムROM) (書き換え専用) (1MB)
		0100 0000h	予約領域
		0500 0000h	外部アドレス空間
		0800 0000h	予約領域
		FEFF E000h	内蔵ROM (FCUファーム) (読み出し専用) (8KB)
		FE00 0000h	予約領域
		FF7F C000h	内蔵ROM (ユーザブート) (読み出し専用) (16KB)
		FF80 0000h	予約領域
		FFF0 0000h	内蔵ROM (プログラムROM) (読み出し専用) *1
		FFFF FFFFh	

【注】 \*1 製品によりROM/RAM容量が異なります。

図 1.9 H8/3048 と RX210 メモリマップ比較 (内蔵 ROM 有効拡張モード)

図 1.10 に H8/3048 : モード 3, 4、RX210 : 内蔵 ROM 無効拡張モードの比較図を示します。

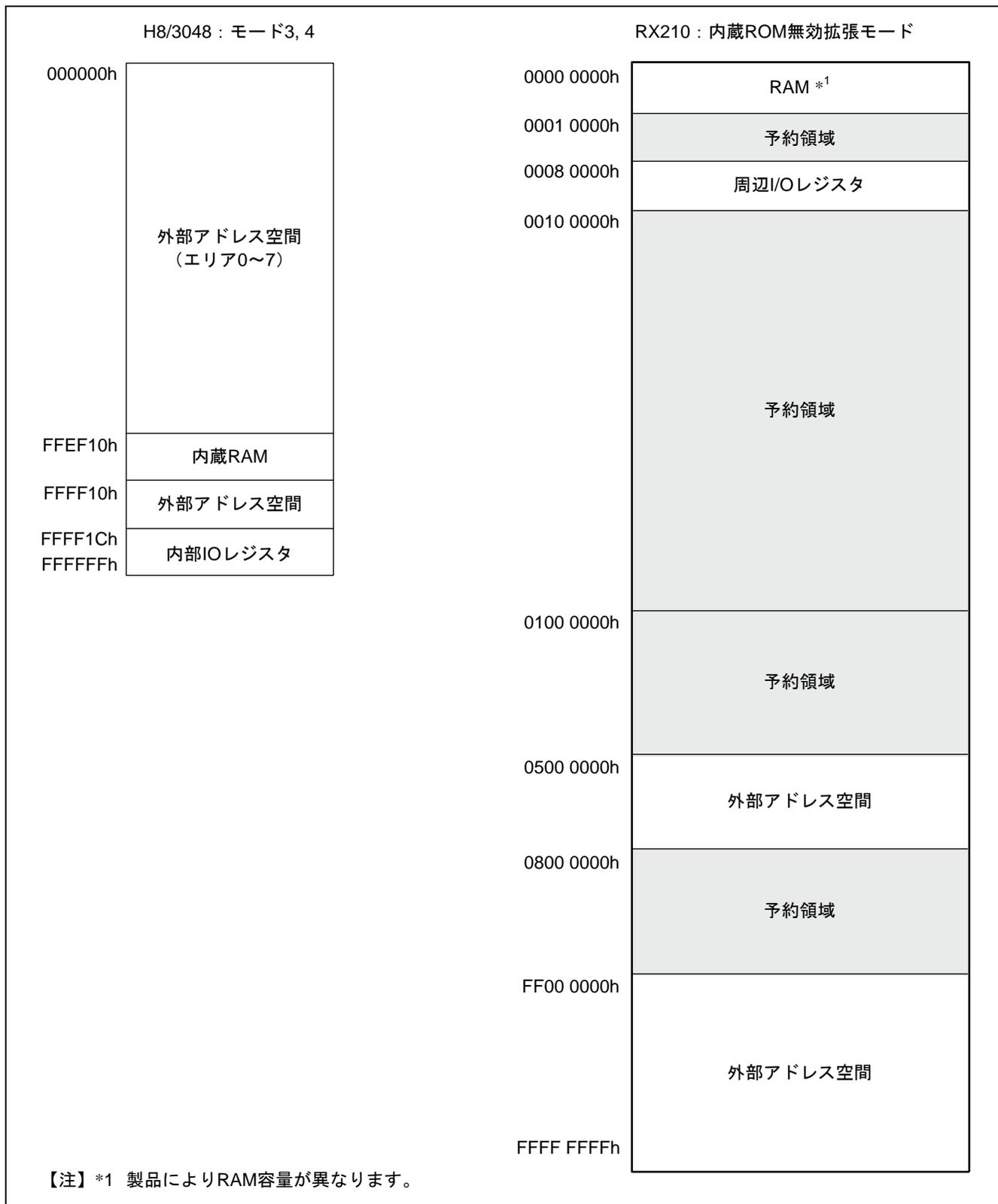


図 1.10 H8/3048 と RX210 メモリマップ比較 (内蔵 ROM 無効拡張モード)

図 1.11 に H8/3048 : モード 7、RX210 : シングルチップモードの比較図を示します。

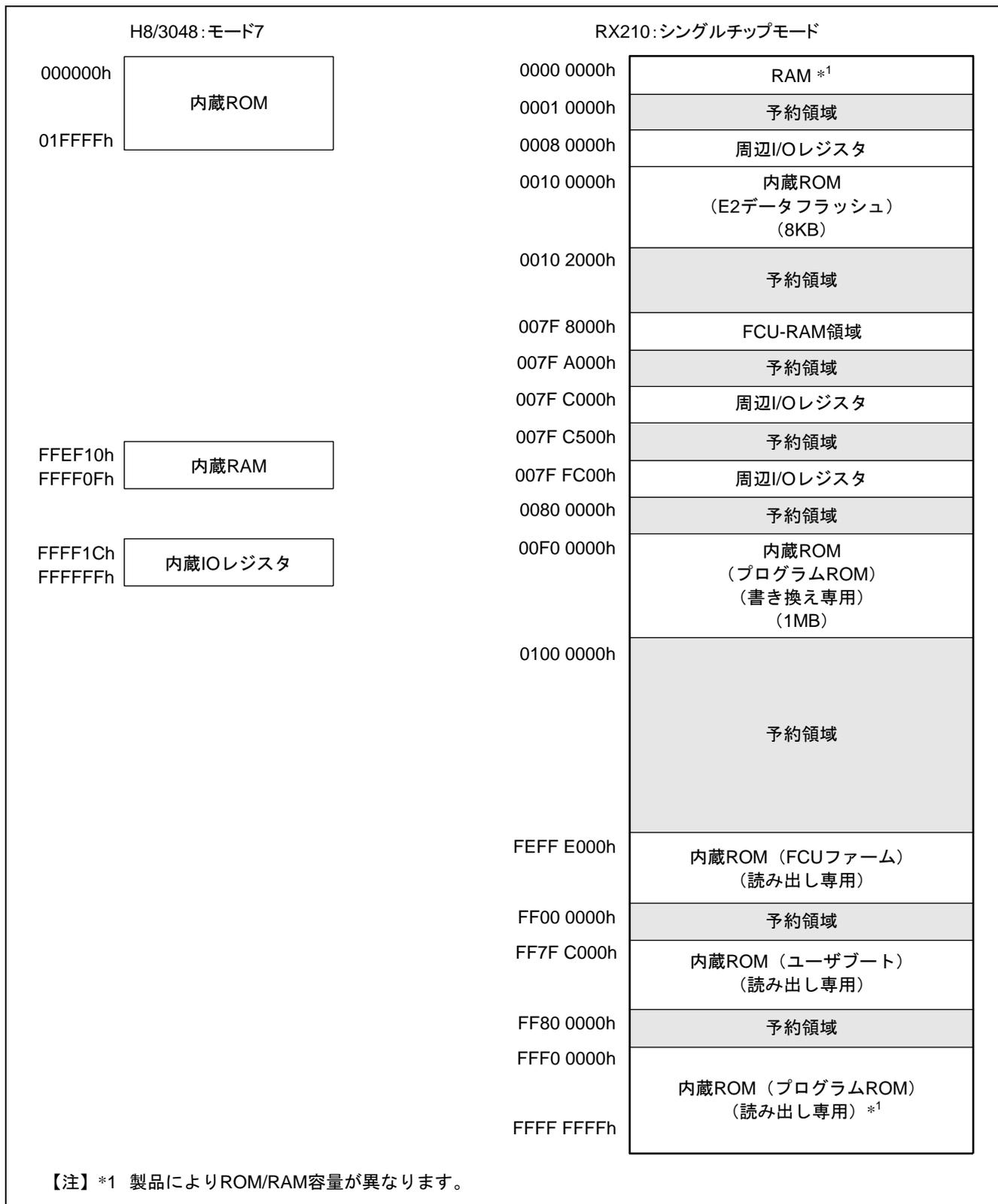


図 1.11 H8/3048 と RX210 メモリマップ比較 (シングルチップモード)

### 1.5.3 動作モード設定

RX210 の動作モード設定は、リセット解除時の端子のレベルによって選択できるものと、リセット解除後にソフトウェアで選択できるものがあります。

モード端子により決まる動作モードを表 1.6 に示します。リセット解除後にソフトウェアにより決定する動作モードを表 1.7 に示します。ソフトウェアは SYSCR0 の設定で内蔵 ROM 有効無効、外部バスの有効無効を設定します。詳細な仕様については RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

表 1.6 RX210 端子設定と動作モード

端子		モード名
MD	PC7	
1	—	シングルチップモード
0	0	ブートモード
	1	ユーザブートモード

表 1.7 RX210 SYSCR0 レジスタ設定と動作モード

SYSCR0 レジスタ		モード名
ROME*1	EXBE	
0 (ROM 無効)	0 (外部バス無効)	シングルチップモードまたはユーザブートモード
1 (ROM 有効) *2	0 (外部バス無効) *2	
0 (ROM 無効)	1 (外部バス有効)	内蔵 ROM 無効拡張モード
1 (ROM 有効)	1 (外部バス有効)	内蔵 ROM 有効拡張モード

【注】 \*1 ROME ビットを 0 にすると 1 に戻せません。

\*2 STSCR0 レジスタのリセット後の値は ROME=1、EXBE=0

## 1.6 プロセッサモード

RX210 には、スーパーバイザモードとユーザモードの2つのプロセッサモードがあります。このプロセッサモードを使用することで、CPU リソースに対する階層的な保護機構を実現可能です。

H8/3048 からの置き換えでは、ユーザモードは使用せず、スーパーバイザモードのみで動作することで、プロセッサモードを意識せずソフトの置き換えが可能になります。

表 1.8 プロセッサモード

プロセッサモード	移行条件	概要
スーパーバイザモード	<ul style="list-style-type: none"> <li>リセット解除</li> <li>例外の発生 (PSW.PM ビットが“0”に変化)</li> </ul>	すべての CPU リソースにアクセスでき、すべての命令を実行できる (制限なし)。通常は、OS 等のシステムプログラムを動作させるモード。
ユーザモード	<ul style="list-style-type: none"> <li>PSW.PM ビットに“1”を設定</li> </ul> <p>但し、この時はスタックに退避した PSW.PM ビットを“1”にした後 RTE 命令を実行、または BPSW に退避した PSW.PM ビットを“1”にした後 RTFI 命令を実行。</p>	PSW の一部のビットや BPC、BPSW など、一部の CPU リソースへのライトアクセスが制限され、特権命令も使用できない。通常は、アプリケーションプログラム等のユーザプログラムを動作させるモード。

### スーパーバイザモード⇒ユーザモード移行方法

```

MVFC      PSW,R1      ; PSW 値を R1 にコピー
OR        #00100000h,R1 ; プロセッサモード設定ビットを 1 (ユーザモード) に設定
PUSH.L    R1          ; PSW 値をスタックに退避
MOV       #LABEL,R1   ; ユーザモード移行後のジャンプ先を R1 に設定
PUSH.L    R1          ; ジャンプ先アドレスをスタックに退避
RTE                          ; スタックに退避した PC/PSW を復帰させる
NOP
NOP

```

LABEL: (ユーザモード移行後の実行命令)

### ユーザモード⇒スーパーバイザモード移行方法

例外処理を発生させると、スーパーバイザモードに移行します。但し、例外処理から復帰するとユーザモードに再度移行します。

スーパーバイザモードへの移行には、無条件トラップを発生させる INT 命令、BRK 命令を利用する方法があります。

## 1.7 例外処理

本節は割り込みを含む例外処理全般にわたる H8/3048 と RX210 の相違点を記載します。

### 1.7.1 例外処理要因の比較

H8/3048、RX210 の例外要因の比較を表 1.9 に示します。

表 1.9 例外要因の比較

要因		H8/3048	RX210
リセット		あり	あり
割り込み	NMI	あり	あり
	内部	あり	あり*1 *2
	外部	あり	あり*1 *2
未定義命令例外		なし	あり*3
特権命令例外		なし	あり*4
トラップ		あり (TRAPA 命令)	あり (INT、BRK 命令)

【注】 \*1 高速割り込みが可能です。(高速割り込みは優先レベル 15 (最優先) の割り込みです。)

\*2 割り込み例外処理を図 1.12 に示します。

\*3 未定義命令 (実装されていない命令) の実行を検出した場合に発生します。

\*4 特権命令例外はユーザモード動作状態で、特権命令を使用した場合に発生します。

### 1.7.2 例外処理の優先順位

表 1.10 に H8/3048 と RX210 の例外要因に対する優先順位の比較を示します。

表 1.10 例外事象優先順位

優先順位	H8/3048	RX210
高い ↑ ↓ 低い	リセット	リセット
	外部割り込み (NMI)	ノンマスクابل割り込み
	— (該当なし)	高速割り込み
	割り込み (内部/外部)	割り込み (内部/外部) *1
	— (該当なし)	未定義命令例外・特権命令例外
	トラップ命令	無条件トラップ

【注】 \*1 割り込みの内の優先順位は割り込みコントローラにより優先順位を決定します

## 1.7.3 例外処理の基本処理フロー

図 1.12 に H8/3048 と RX210 の割り込み例外処理（内部／外部）フローを示します。

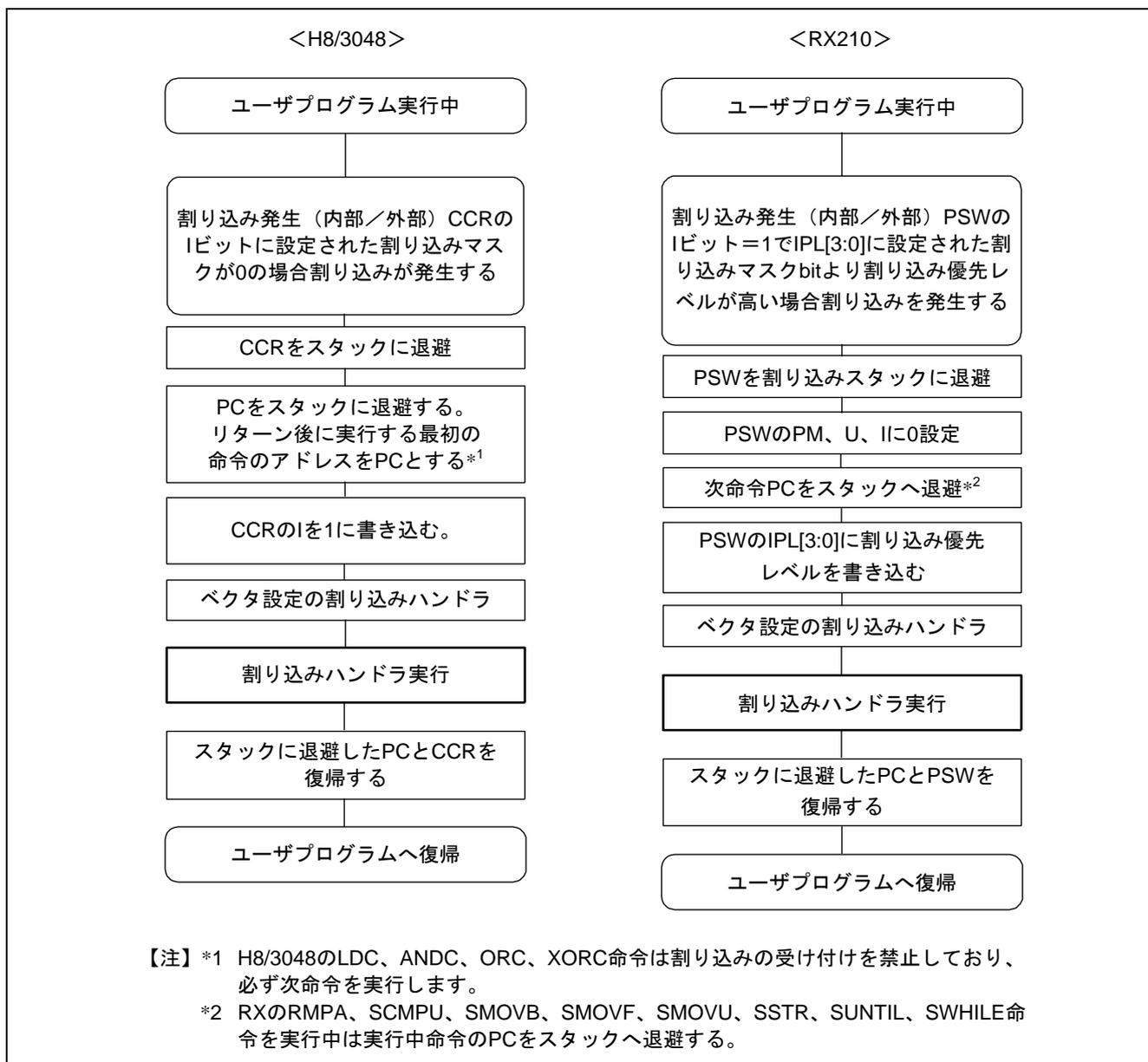


図 1.12 割り込み例外処理（内部／外部）フロー

1.7.4 ベクタ構成

H8/3048 は固定ベクタのみで構成されているのに対し、RX210 では、固定ベクタテーブルと、可変ベクタテーブルに分離されています。RX210 では割り込みを許可する前に可変ベクタテーブルを設定します。可変ベクタテーブルの設定は INTB レジスタに可変ベクタテーブルの先頭アドレスを設定します。固定ベクタはリセット等のシステム例外など割り付けられておりこちらは再配置できません。ベクタアドレスのメモ再配置については RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

図 1.13 に RX210 における可変ベクタテーブルの設定を示します。

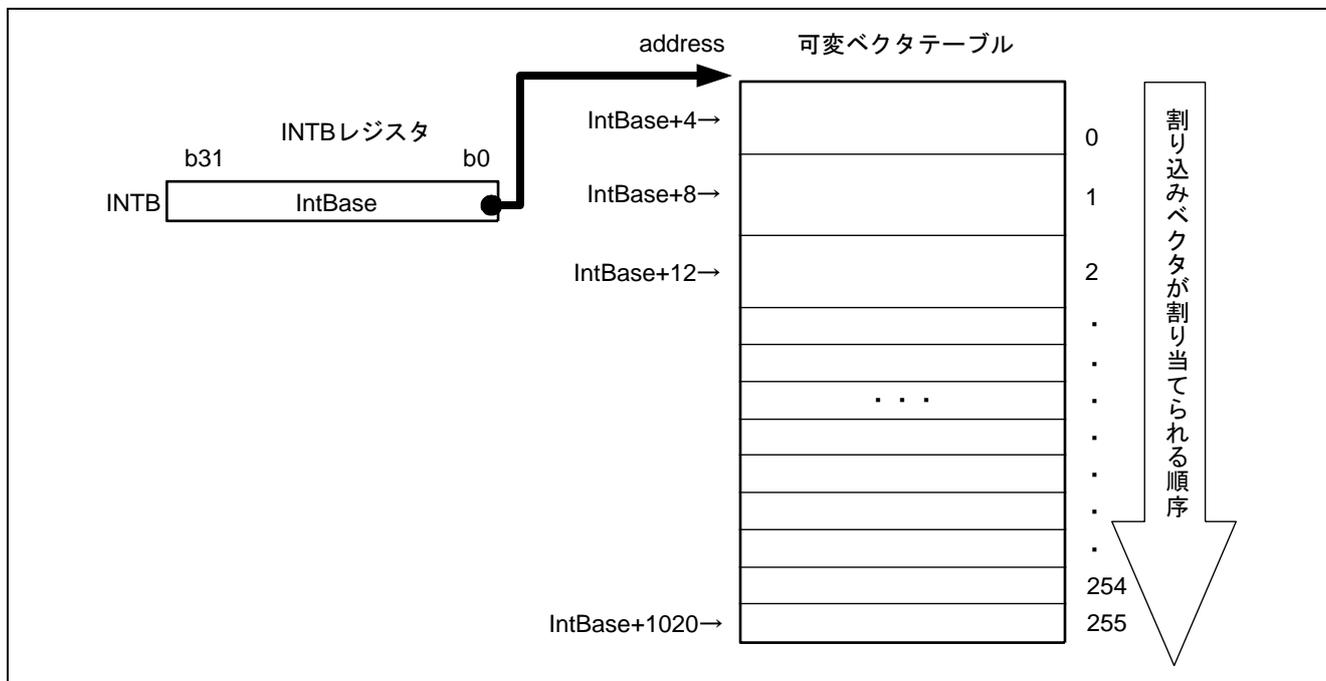


図 1.13 RX210 における可変ベクタテーブル設定

### 1.7.5 CCR (PSW) による割り込みのマスク

H8/3048 は、SYSCR の UE ビットに 0 を設定した場合に CCR の I ビットと CCR の UI ビットを組み合わせで最大 3 段階の割り込みマスクを設定できます。RX210 では PSW の IPL ビット、I ビットで最大 16 段階の割り込みマスクを設定できます。

表 1.11 に PSW 内の割り込み関連ビットを示します。

表 1.11 PSW 内の割り込み関連ビット

RX210 PSW ビット名	説明
IPL[3:0]	MPU による割り込みマスクレベル (優先レベル) 設定値 0~Fh (レベル 0~15) 割り込み要求発生時、本レベルと割り込み要因毎の優先度レベルを比較し、マスクレベルより高い場合に割り込みが受け付けられます。
I	I ビット (割り込み許可ビット) 設定値 0 : 割り込みを許可しない 1 : 割り込みを許可する システムリセット後、本ビットを '1' にしないと割り込みは入りません。 また、割り込みを受け付けた場合、本ビットは '0' となります。 その間の割り込みは受け付けませんが、割り込み発生時、割り込みコントローラの割り込みステータスフラグには '1' がセットされます。

## 1.8 割り込み機能

本節は H8/3048 と RX210 における割り込みコントローラの機能比較を示します。

### 1.8.1 割り込みコントローラ

表 1.12 に割り込みコントローラのスペック比較を示します。

表 1.12 割り込みコントローラ比較

項目		H8/3048	RX210
割り込み	周辺機能 割り込み	<ul style="list-style-type: none"> <li>周辺モジュールからの割り込み</li> <li>割り込み検出：エッジ／レベル*1</li> </ul>	<ul style="list-style-type: none"> <li>周辺モジュールからの割り込み</li> <li>割り込み検出：エッジ／レベル*1</li> </ul>
	外部端子 割り込み	<ul style="list-style-type: none"> <li>IRQ0～IRQ5 端子</li> <li>要因数：6</li> <li>割り込み検出：Low レベル／立ち下がりエッジを要因ごとに設定可能</li> </ul>	<ul style="list-style-type: none"> <li>IRQ0～IRQ7 端子</li> <li>要因数：8</li> <li>割り込み検出：Low レベル／立ち下がりエッジ／立ち上がりエッジ／両エッジを要因ごとに設定可能</li> <li>デジタルフィルタ機能をサポート</li> </ul>
	ソフトウェア 割り込み	—	レジスタ書き込みによる割り込み 要因数：1
	割り込み 優先順位	レジスタにより優先・非優先のレベルを要因ごと、またはモジュールごとに設定可能	レジスタにより 0～Fh のレベルを要因ごとに設定可能
	高速割り込み	—	高速割り込みをサポート
	DMAC	起動可能*2	起動可能*2
	ノンマスクブル 割り込み	NMI 割り込み 端子	<ul style="list-style-type: none"> <li>NMI 端子から割り込み</li> <li>割り込み検出：立ち下がりエッジ／立ち上がりエッジ</li> </ul>
その他の要因		<ul style="list-style-type: none"> <li>トラップ命令</li> </ul>	<ul style="list-style-type: none"> <li>発振停止検出時の割り込み</li> <li>WDT アンダフロー／リフレッシュエラー</li> <li>IWDT アンダフロー／リフレッシュエラー</li> <li>電圧監視 1 割り込み</li> <li>電圧監視 2 割り込み</li> <li>未定義命令例外</li> <li>特権命令例外</li> <li>無条件トラップ</li> </ul>

【注】 \*1 接続固定周辺モジュールからの検出方法は固定です。

\*2 起動要因は、H8/3048 では DMAC に、RX210 では割り込みコントローラに設定します。

H8/3048 に搭載されている割り込みコントローラでは、IRQ の割り込みフラグのみ制御し、周辺モジュールの割り込みフラグは、周辺モジュールが制御します。RX210 に搭載されている割り込みコントローラでは、割り込み要求レジスタで IRQ、周辺モジュールすべての割り込みフラグを制御します。また、DMAC の起動要因設定も割り込みコントローラで制御します。H8/3048 に搭載されている DMAC には、NMI 発生時転送禁止機能がありますが、RX210 にはありません。

割り込みコントローラの比較を図 1.14 に示します。



図 1.14 割り込みコントローラのレジスタの比較

1.8.2 割り込みフラグの管理

H8/3048 の周辺モジュールでエッジ検出による割り込みが発生した場合、割り込みハンドラ内で割り込みフラグ (割り込み要因フラグ) のクリア (ダミーリードとクリア) を行います。ハンドラ内でクリアしないと再度割り込みが発生するためです。RX210 の割り込みフラグ (割り込みステータスフラグ) は割り込みコントローラ内で管理されます。割り込みコントローラは CPU または DMAC に割り込み要求を行い、その受け付け応答を受信すると自動的に当該の割り込みステータスフラグをクリアする機能を備えているため、H8/3048 の様なフラグのクリア、ダミーリードの必要がありません。なお、レベル検出による割り込みに関しては、周辺モジュール内に要因フラグが存在し、これをクリアする必要があります。詳細は RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

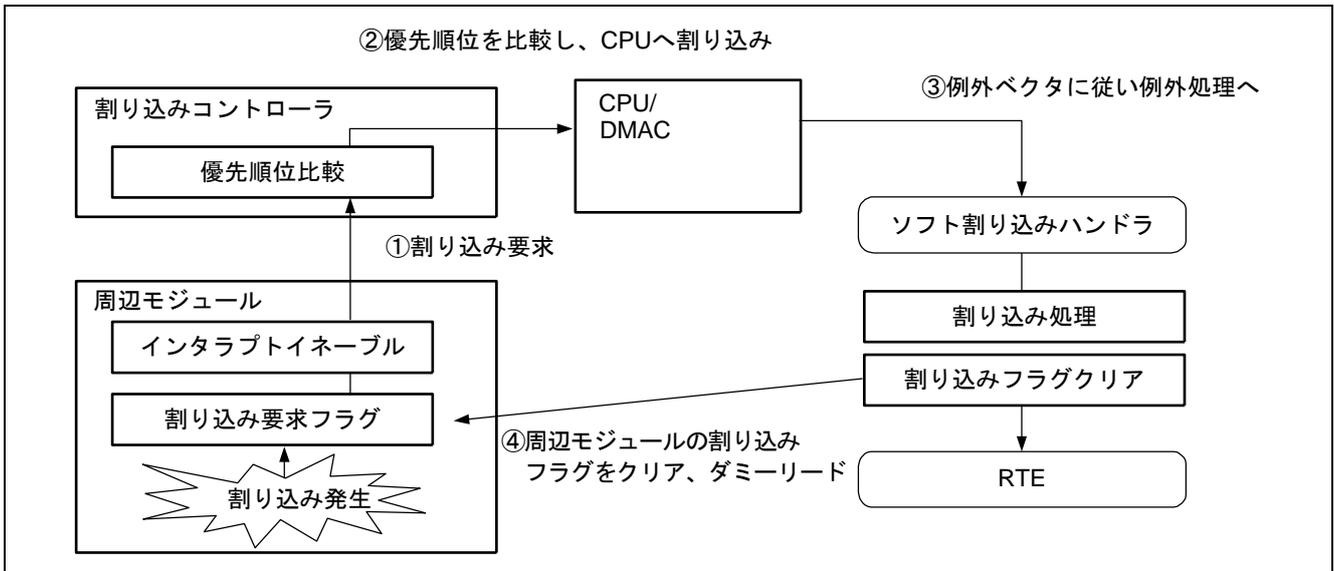


図 1.15 H8/3048 周辺モジュール割り込み (エッジ検出)

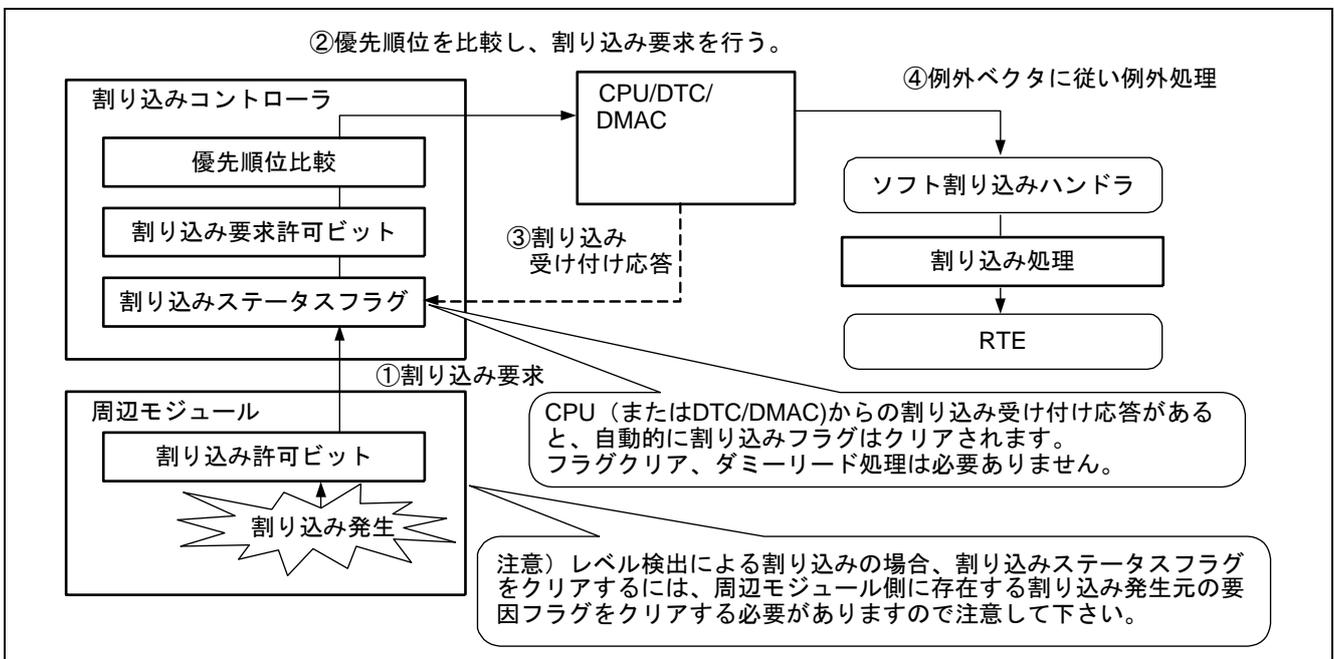


図 1.16 RX210 周辺モジュール割り込み (エッジ検出)

### 1.8.3 高速割り込み制御

RX210 は通常の割り込みに加えて高速割り込みが可能です。

通常割り込み：割り込み優先順位判定後、コントロールレジスタ、汎用レジスタを内部 RAM または、外部 RAM へソフトウェアにて退避する必要があります。

高速割り込み：最優先割り込みとして動作します。割り込み発生時、コントロールレジスタは専用レジスタに退避されるため、通常割り込みより高速な割り込み起動を実現します。

コンパイラオプションで一部の汎用レジスタを割り込み専用割り付けられます。この場合汎用レジスタの退避、復帰を削除することが可能なため、さらに高速な割り込みが実現可能です。

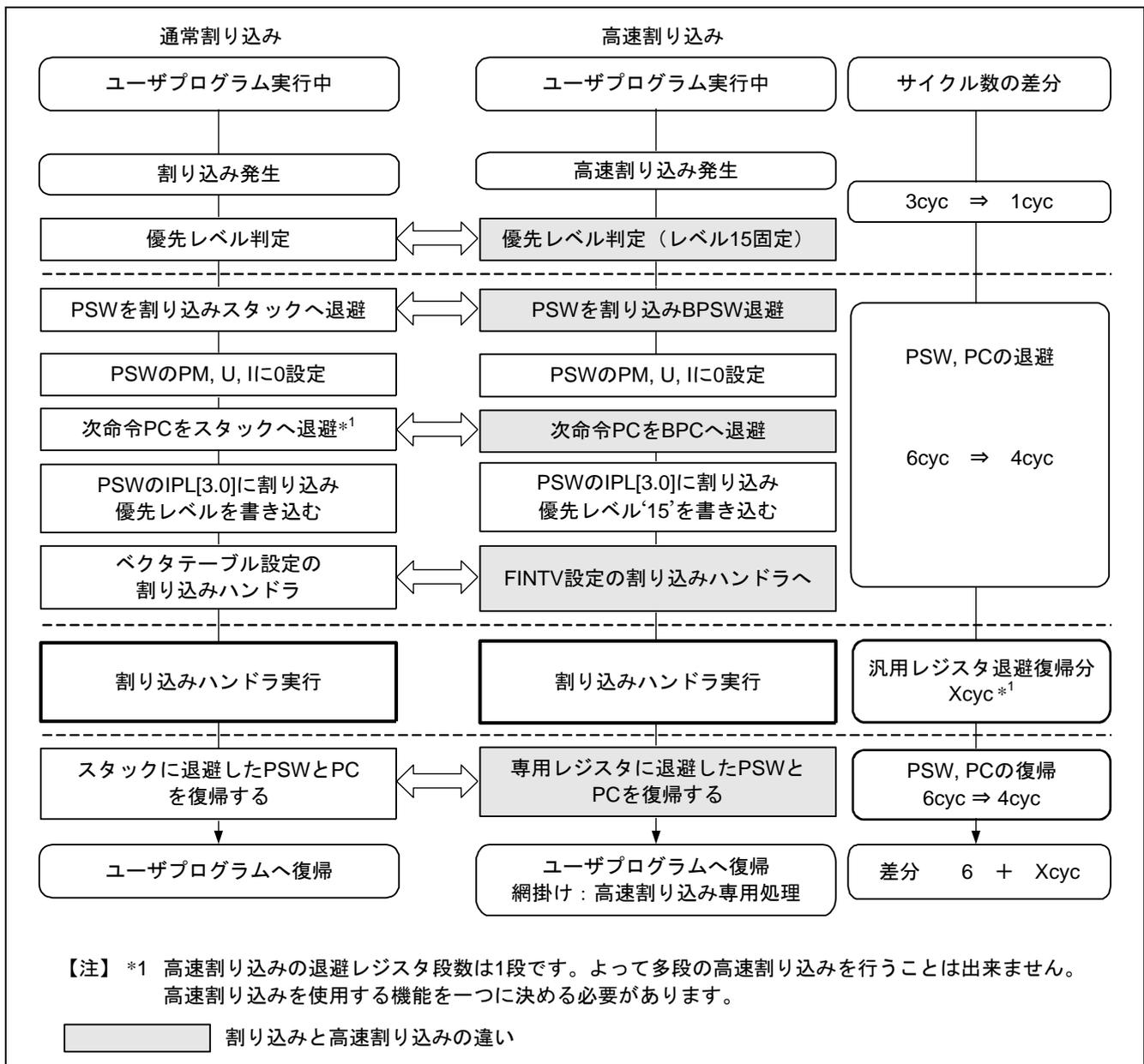


図 1.17 通常割り込みと高速割り込みの差分

#### 1.8.4 デジタルフィルタ

RX210 は、IRQ、NMI のレベル信号に関してはデジタルフィルタ機能を設けています。デジタルフィルタ用のサンプリングクロックを設定することが可能で、サンプリングクロックベースで3回分に満たない割り込み信号は、割り込みとして受け付けません。

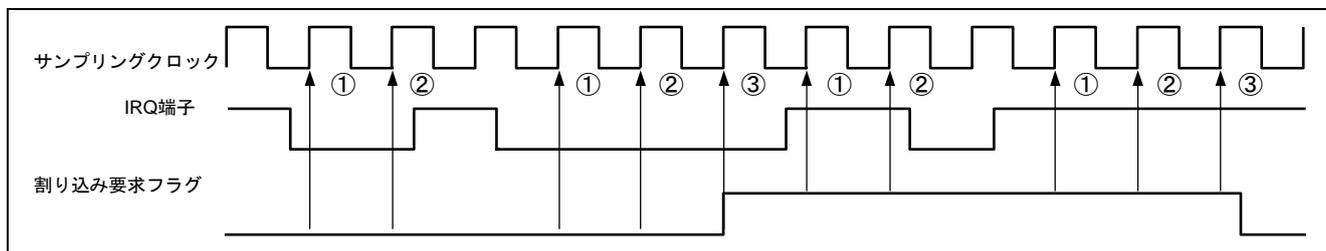


図 1.18 デジタルフィルタ動作例

## 1.8.5 多重割り込み

RX210 は、多重割り込みが可能です。RX210 で多重割り込みを実現するには、割り込みハンドラの中で PSW (I) ビット=1 (割り込み許可) とする必要があります。多重割り込みを許可しない場合の動作シーケンスを図 1.19、多重割り込みの動作シーケンスを図 1.20 に示します。

RX210 の PSW (I) ビット制御しない場合の動作シーケンス

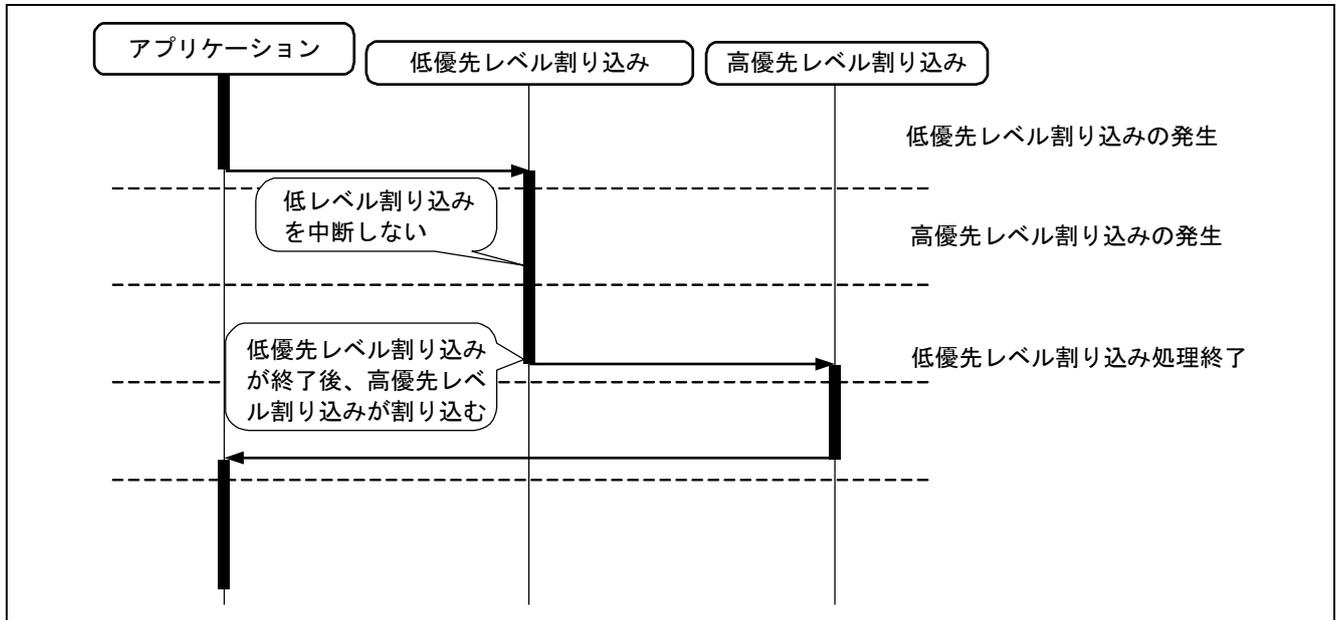


図 1.19 RX210 割り込みシーケンス (PSW (I) ビット制御しない場合)

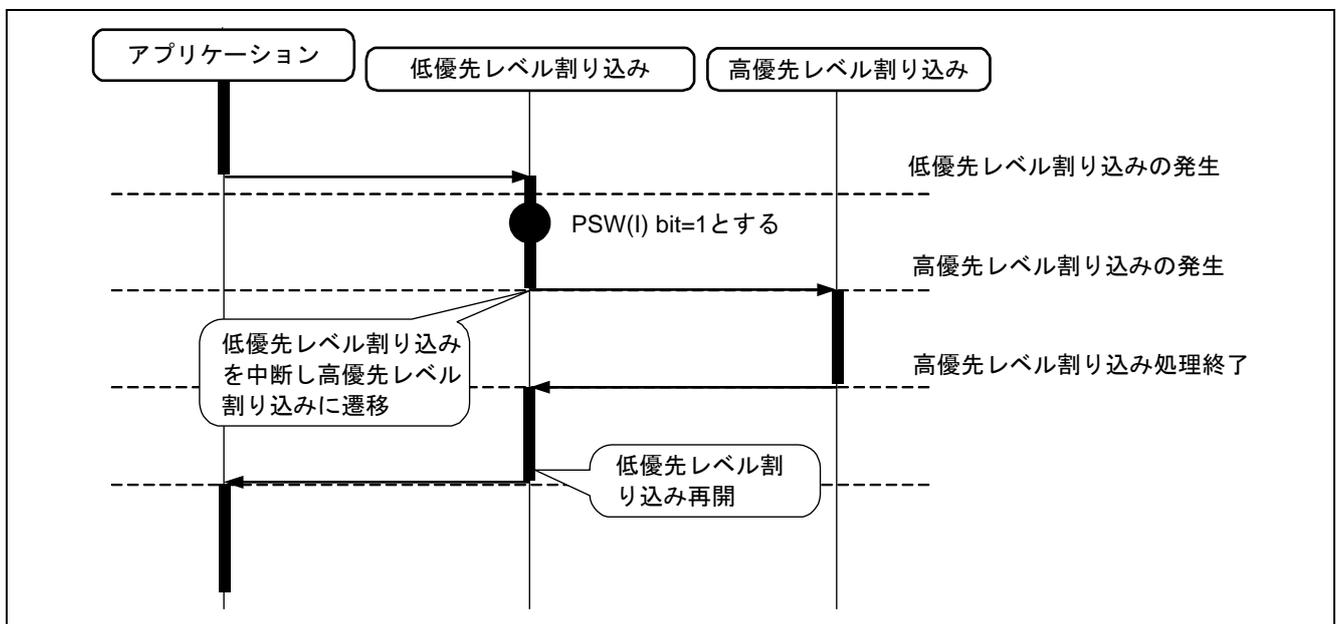


図 1.20 RX210 割り込みシーケンス (PSW (I) ビット制御を行う場合)

## 2. 内蔵機能 (周辺モジュール)

## 2.1 内蔵機能一覧

表 2.1 内蔵機能一覧

H8/3048	RX210
バスコントローラ	バスコントローラ
DMA コントローラ	DMA コントローラ (DMACA)
I/O ポート	I/O ポート
16 ビットインテグレートドタイマユニット (ITU)	マルチファンクションタイマパルスユニット 2 (MTU2a) 16 ビットタイマパルスユニット (TPUa)
プログラマブルタイミングパターンコントローラ (TPC)	—
ウォッチドッグタイマ	ウォッチドッグタイマ (WDTA) 独立ウォッチドッグタイマ (IWDTa)
シリアルコミュニケーションインタフェース	シリアルコミュニケーションインタフェース (SC1c、SC1d)
スマートカードインタフェース	
A/D 変換器	12 ビット A/D コンバータ (S12ADb)
D/A 変換器	D/A コンバータ (DA)
4K バイト RAM	最大 96K バイト RAM
ROM マスク ROM : 最大 128K バイト またはフラッシュメモリ : 128K バイト	ROM コード格納用フラッシュメモリ : 最大 1M バイト データ格納用フラッシュメモリ : 8K バイト (E2 Data Flash)
低消費電力状態	消費電力低減機能
—	マルチファンクションピンコントローラ (MPC)
	データトランスファコントローラ (DTCa)
	イベントリンクコントローラ (ELC)
	ポートアウトプットイネーブル 2 (POE2a)
	コンペアマッチタイマ (CMT)
	8 ビットタイマ (TMR)
	リアルタイムクロック (RTCb)
	I2C バスインタフェース (RIIC)
	シリアルペリフェラルインタフェース (RSPI)
	CRC 演算器 (CRC)
	温度センサ (TEMPSa)
	コンパレータ A (CMPA)
	コンパレータ B (CMPB)
データ演算回路 (DOC)	

## 2.2 I/O ポート

## 2.2.1 I/O ポート仕様比較

表 2.2 I/O ポート数

項目	H8/3048	RX210					
		145 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
ピン数	100 ピン	145 ピン	144 ピン	100 ピン	80 ピン	64 ピン	48 ピン
入出力端子	70 本	122 本	122 本	84 本	64 本	48 本	34 本
入カプルアップ MOS	20 本	—	—	—	—	—	—
プルアップ抵抗	—	122 本	122 本	84 本	64 本	48 本	34 本
オープンドレイン出力	1 本	76 本	76 本	54 本	44 本	35 本	26 本
5V トレラント	—	4 本	4 本	4 本	4 本	1 本/2 本 *1	2 本
シュミット入力	15 本	—	—	—	—	—	—
入力端子	8 本	1 本	1 本	1 本	1 本	1 本	1 本
ポートの合計数	78 本	123 本	123 本	85 本	65 本	49 本	35 本

【注】 \*1 R5F52108ADFM、R5F52107ADFM、R5F52106ADFM、R5F52105ADFM では P17 が 5V トレラントに対応していないため、1 本になります。

## 2.2.2 I/O 設定

H8/3048、RX210 とともに各ポートは、周辺モジュールの入出力端子や、割り込み入力端子等、複数の機能で兼用となっています。

そのため、I/O ポートのレジスタ、および内蔵周辺モジュールのレジスタの設定により、汎用入出力ポート、周辺機能の入出力、割り込み入力端子、バス制御端子に機能を切り替える必要があります。

H8/3048 は、該当機能の端子を選択する場合、動作モード、複数機能のレジスタ設定を組み合わせる必要があります。対して RX210 ではマルチピンファンクションコントローラ (MPC) でこれらの制御が集約されました。

また、RX210 ではこれ以外に様々な追加設定を行うことが可能です。RX210 の I/O 設定の概念を図 2.1 に示します。

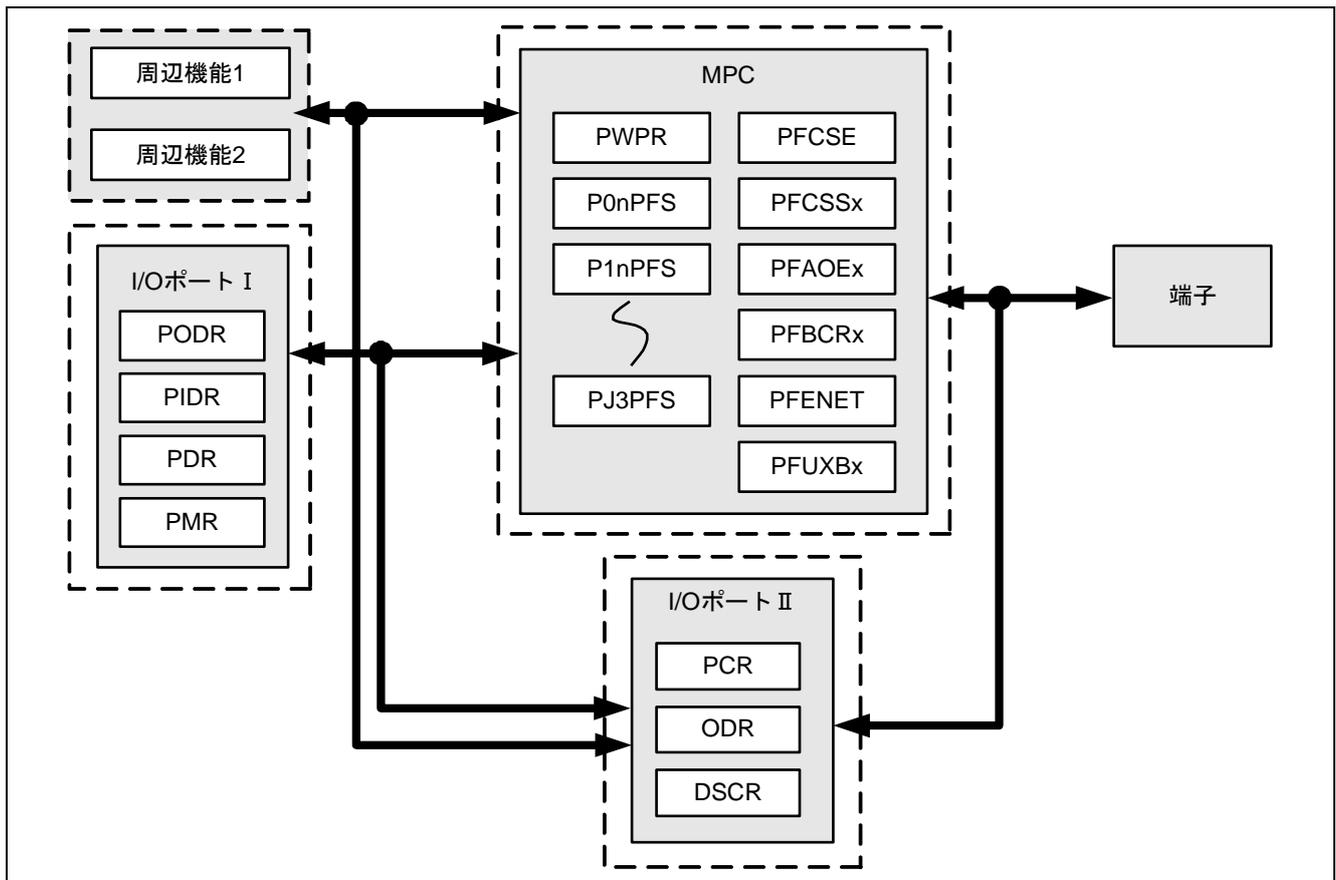


図 2.1 RX210 の I/O 設定

RX210 の I/O ポートはマルチプレクス端子になっています。よって、端子設定を汎用入出力、または内蔵モジュール機能に割り振る必要があります。

- 汎用ポートとして割り当てる場合は I/O ポート n\*1 を設定します。
  - I/O ポートを汎用ポートとして設定する場合に設定するレジスタを表 2.3 に示します。
  - 汎用ポートとしての設定例は図 2.2 に示します。
- 周辺機能として割り当てる場合は I/O ポート n、マルチファンクションピンコントローラ (MPC) を設定します。
  - I/O ポートを周辺機能として設定する場合に設定するレジスタを表 2.3～表 2.6 に示します。
  - 周辺モジュールの初期化フローは図 2.3 に示します。

**【注】** \*1 n はポート番号:0~9,A~F,H,J~L

表 2.3 RX210 I/O ポートのレジスタ構成

レジスタ	機能名	機能
PDR	ポート方向レジスタ	汎用入出力ポートが選択されているときポートの入力/ 出力を指定する。
PODR	ポート出力レジスタ	汎用出力ポート。端子出力データを格納する。
PIDR	ポート入力レジスタ	汎用入力ポート。端子の状態が反映されます。
PMR	ポートモードレジスタ	ポート端子機能を設定する。 汎用入出力ポートまたは周辺機能として使用するかを端子毎に設定します。
ODR0	オープンドレイン制御レジスタ 0	ポートの出力を以下の形態から選択します。 <ul style="list-style-type: none"> <li>• CMOS 出力</li> <li>• N チャネルオープンドレイン</li> <li>• P チャネルオープンドレイン</li> <li>• Hi-Z</li> </ul>
ODR1	オープンドレイン制御レジスタ 1	ポートの出力を以下の形態から選択します。 <ul style="list-style-type: none"> <li>• CMOS 出力</li> <li>• N チャネルオープンドレイン</li> </ul>
PCR	プルアップ制御レジスタ	ポートの入力プルアップ抵抗の有効/無効を指定します。
DSCR	駆動能力制御レジスタ	駆動能力の設定を行います。 <ul style="list-style-type: none"> <li>• 通常出力</li> <li>• 高駆動出力</li> </ul>

I/O ポートを周辺機能に割り当てる場合に必要なレジスタは表 2.3 に示した I/O ポートのレジスタに加えて表 2.4～表 2.7 に記載されているレジスタを設定します。

表 2.4 RX210 レジスタライトプロテクション機能のレジスタ

レジスタ	機能名	機能
PRCR	プロテクトレジスタ	重要なレジスタの書き換えを防止するための書き換え保護を制御します。クロック発生回路レジスタ、動作モード、消費電力低減機能、ソフトウェアリセット関連レジスタ、電圧レギュレータ制御レジスタ、LVD 関連レジスタ本レジスタ自体の保護機能を制御します。 * デフォルトは書き換え禁止です。

表 2.5 RX210 消費電力低減機能のレジスタ

レジスタ	機能名	機能
MSTPCRA	モジュールストップ コントロールレジスタ A	以下の周辺機能の動作の停止/動作を制御します。 TMR、MTU、TPU、CMT、S12AD、DA、DMAC DTC、全モジュール
MSTPCRB	モジュールストップ コントロールレジスタ B	以下の周辺機能の動作の停止/動作を制御します。 SCId、DOC、温度センサ、ELC、コンパレータ B、 RISPIO、RIIC0、CRC、SCI0~7
MSTPCRC	モジュールストップ コントロールレジスタ C	以下の周辺機能の動作の停止/動作を制御します。 RAM0、RAM1、CAC、SCI8~11、RIIC2,3、 IEBUS、MCK、RSPI2、SCI8~11

表 2.6 RX210 マルチファンクションピンコントローラレジスタ

レジスタ	機能名	機能
PWPR	書き込みプロテクトレジスタ	PxxPFS レジスタへの書き込みプロテクト機能 xx : 0n~Fn,J3
P0nPFS	P0n 端子機能制御レジスタ	端子機能を選択するレジスタ (ポート 0 の機能選択する)
P1nPFS	P1n 端子機能制御レジスタ	端子機能を選択するレジスタ (ポート 1 の機能選択する)
P2nPFS	P2n 端子機能制御レジスタ	端子機能を選択するレジスタ (ポート 2 の機能選択する)
PJnPFS	PJn 端子機能制御レジスタ	端子機能を選択するレジスタ (ポート J の機能選択する)
PKnPFS	PKn 端子機能制御レジスタ	端子機能を選択するレジスタ (ポート K の端子機能選択)
PFCSE	CS 出力許可レジスタ	CSn# (n : 0~3) 出力禁止/許可を設定する。 * I/O ポートとして使用するか、CSn#として出力する かを選択するレジスタ
PFAOE0	アドレス出力許可レジスタ 0	端子をアドレス出力の許可禁止使用するレジスタ
PFAOE1	アドレス出力許可レジスタ 1	端子をアドレス出力の許可禁止使用するレジスタ
PFBCR0	外部バス制御レジスタ 0	外部バスの入出力を制御するレジスタです。
PFBCR1	外部バス制御レジスタ 1	外部バスの入出力を制御するレジスタです。

RX210 の I/O ポートを汎用入出力として使用する場合の初期化フローに示します。

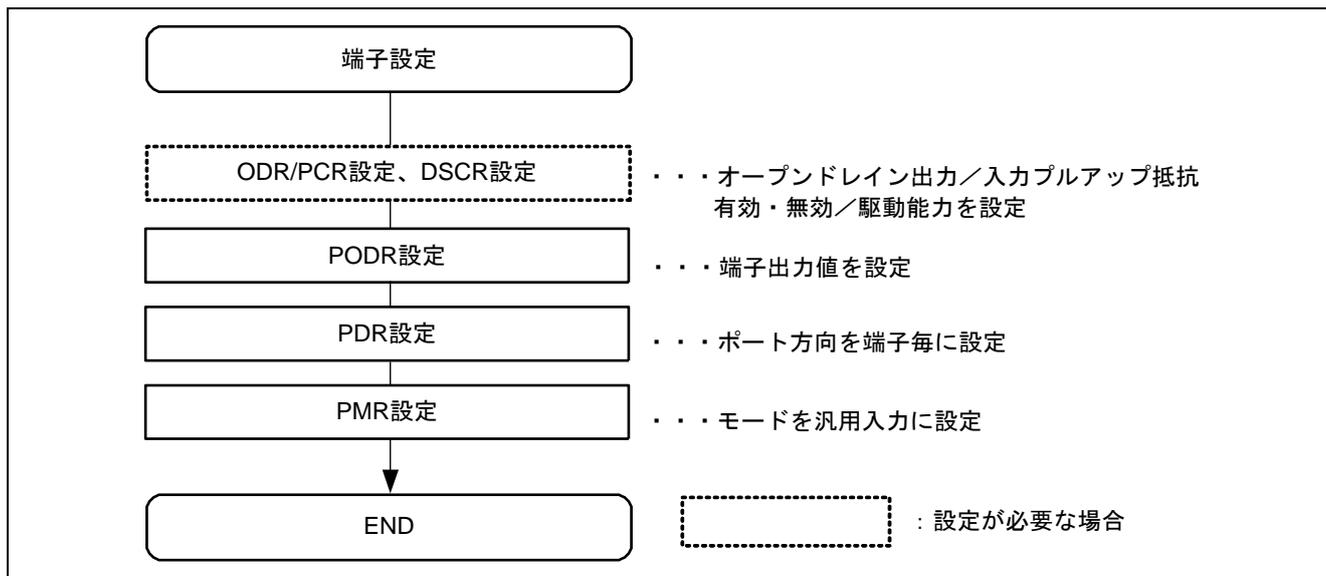


図 2.2 RX210 I/O 汎用入出力を使用する場合

RX210 の I/O ポートを端子機能で使用する場合の初期化フローを図 2.3 に示します。汎用入出力も含む周辺機能使用時の設定例については、各周辺機能の章を参照して下さい。

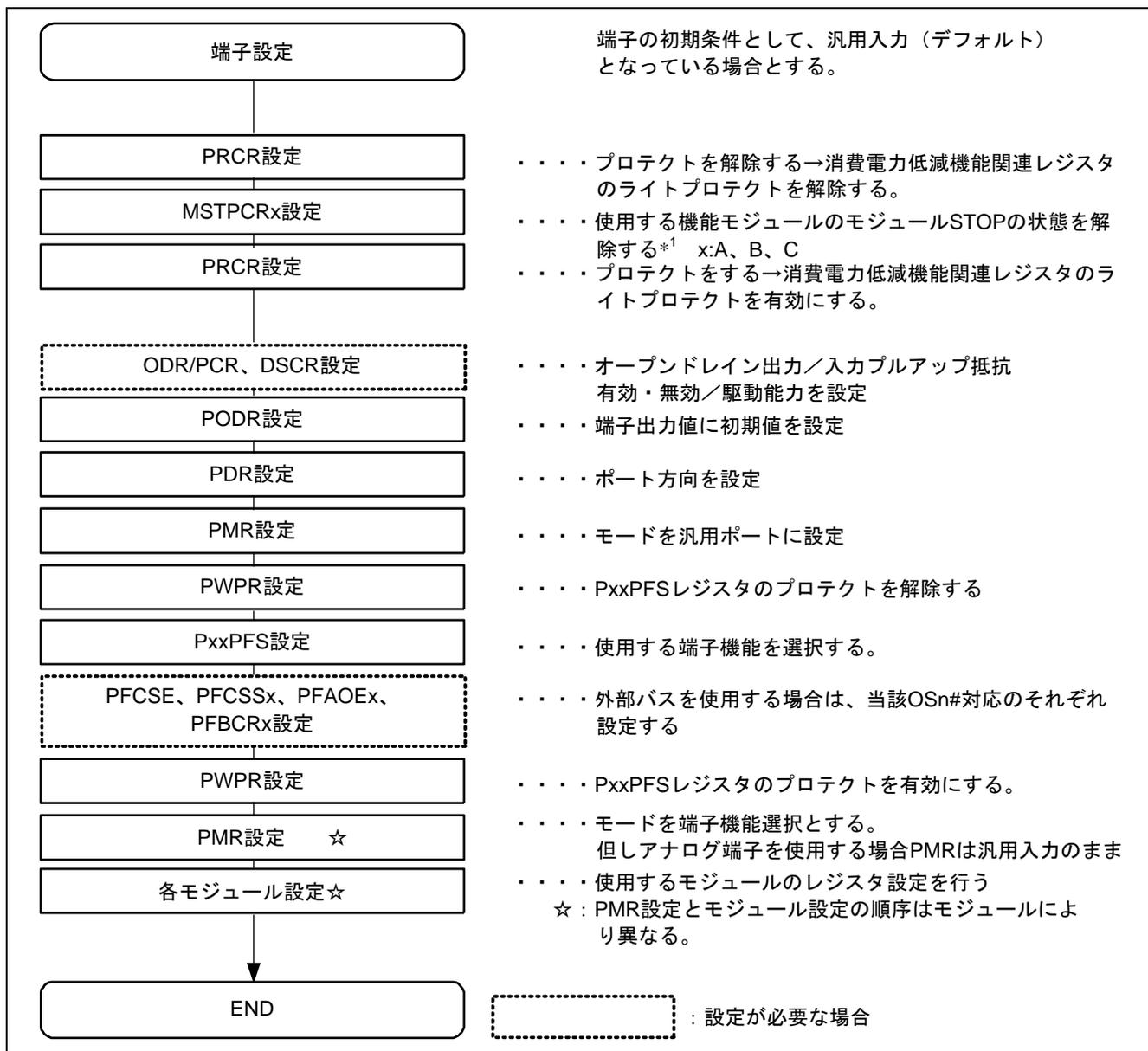


図 2.3 RX210 端子機能設定フローチャート

【注】 \*1 端子機能を設定する場合デフォルトでは DMAC、DTC、RAM を除く周辺モジュールは停止状態です。そのため消費電力低減機能にあるモジュールストップコントロールレジスタ (MSTPCRx) によりモジュールストップを解除します。

モジュールストップを解除する場合、MSTPCRx はレジスタライトプロテクション機能によりライトプロテクトされています。そのため MSTPCRx の書き換え時はプロテクトレジスタ (PRCR) でライトプロテクトを解除します。DMAC、DTC、RAM についてはデフォルト動作です。

### 2.2.3 汎用入出力ポート設定例

H8/3048 と RX210 における汎用入出力ポートの設定手順の比較を示します。RX210 ではポート 17 を入力（出力）ポートとして機能を割り当てます。H8/3048 では動作モード 7 で起動しポート A7 を入力（出力）ポートとして機能を割り当てます。

汎用入力としての設定を表 2.7 に示します。

表 2.7 端子を汎用入力とする設定

手順		H8/3048 設定例	RX210 設定例
1	端子の入出力方向を入力に設定	PA7DDR = 0	PORT1.PDR.B7 = 0
2	汎用端子を汎用ポートとして設定	ITU.TIOR2.IOB0 = 0 ITU.TIOR2.IOB1 = 0 ITU.TIOR2.IOB2 = 0	PORT1.PMR.B7 = 0

汎用出力として 1 を出力する設定を表 2.8 に示します。

表 2.8 端子を汎用出力として 1 を出力する設定

手順		H8/3048 設定例	RX210 設定例
1	端子の出力値を設定	PA7DR = 1	PORT1.PODR.B7 = 1
2	端子の入出力方向を出力に設定	PA7DDR = 1	PORT1.PDR.B7 = 1
3	端子を汎用ポートとして設定	NDERA.NDER7 = 0 ITU.TIOR2.IOB0 = 0 ITU.TIOR2.IOB1 = 0 ITU.TIOR2.IOB2 = 0	PORT1.PMR.B7 = 0

## 2.3 バス

## 2.3.1 仕様比較

H8/3048、RX210 のバスの相違点を表 2.9 に示します。

表 2.9 H8/3048、RX210 バスの仕様比較

項目	H8/3048	RX210
外部アドレス空間	外部アドレス空間を 8 つのエリア (_CS0~_CS7) に分割してエリアごとに独立してバス仕様を設定可能	外部アドレス空間を 4 つのエリア (CS0~CS3) に分割してエリアごとに独立してバス仕様を設定可能
各エリアのサイズ	1M バイトモードでは 128K バイト*1 16M バイトモードでは 2M バイト*1	16MB*2
バス幅	エリアごとに 8 ビットアクセス空間／16 ビットアクセス空間を選択可能	エリアごとに、8 ビットバス空間／16 ビットバス空間を選択可能
バス権調停機能	各バスマスタの優先度は固定 (優先順位：高) 外部バスマスタ リフレッシュコントローラ DMAC CPU (優先順位：低)	優先順位固定、優先順位トグルから選択する 但し CPU バスは固定
その他のアクセス制御	<ul style="list-style-type: none"> <li>● ウェイトモード <ul style="list-style-type: none"> <li>— プログラマブルウェイトモード</li> <li>— 端子オートウェイトモード</li> <li>— 端子ウェイトモード 0</li> <li>— 端子ウェイトモード 1</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>● ウェイト制御可能 <ul style="list-style-type: none"> <li>— チップセレクト信号 (CS0#~CS3#) のアサート／ネゲートタイミング設定可能</li> <li>— リード信号 (RD#)、ライト信号 (WR0#/WR#、WR1#) のアサートタイミング設定可能</li> <li>— データ出力の開始/終了タイミング設定可能</li> </ul> </li> <li>● エンディアン <ul style="list-style-type: none"> <li>— エリアごとにエンディアンを設定可能</li> </ul> </li> </ul>

【注】 \*1 \_CS0~\_CS7 共通

\*2 CS0~CS3 共通

## 2.3.2 バスの構成

H8/3048 と RX210 のバスの構成を比較します。

H8/3048 に搭載されているバスコントローラの構成を示します。

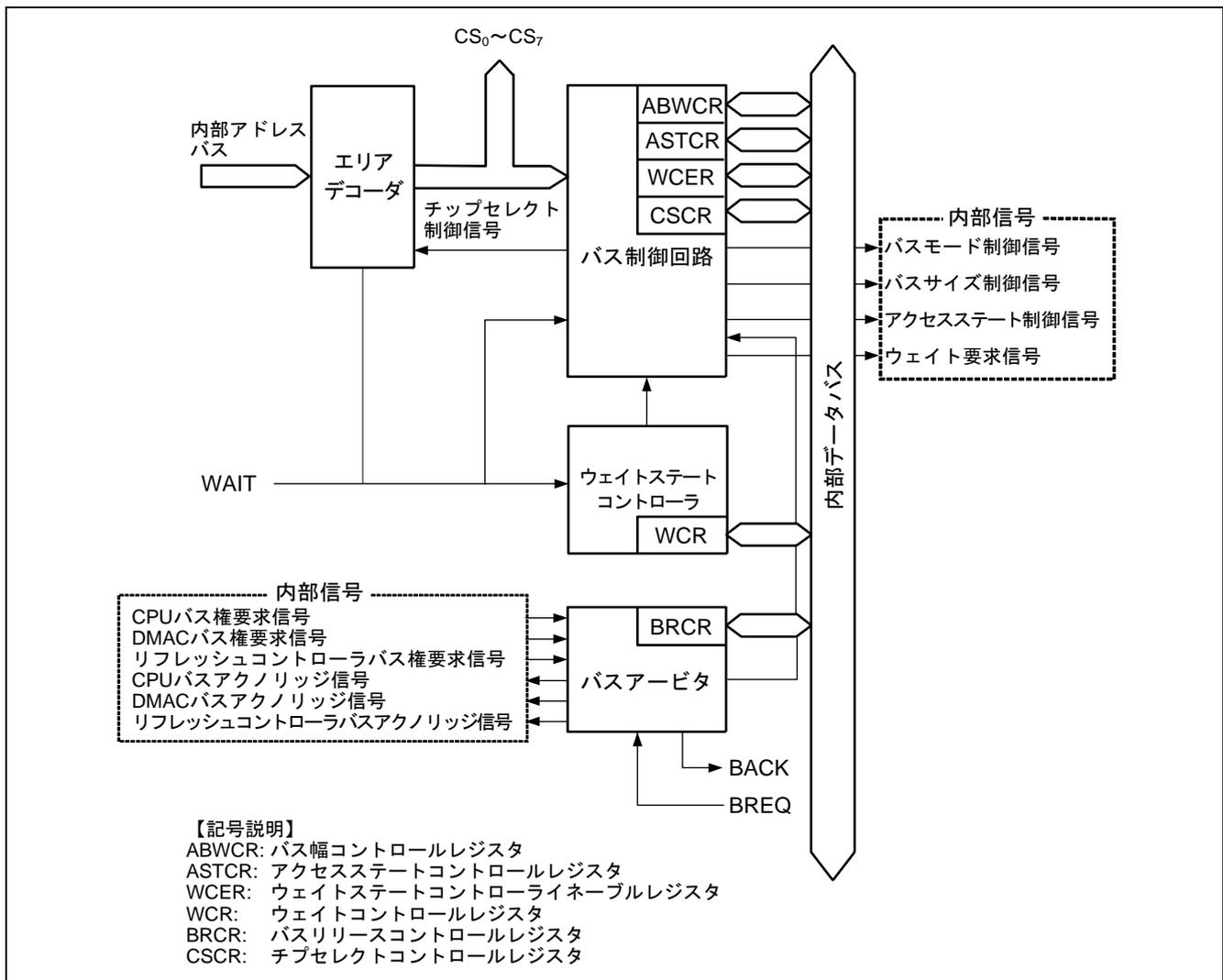


図 2.4 H8/3048 バスコントローラの構成

H8/3048 のバスはシステムクロックに同期しており、種類も内部データバスのみです。

RX210 に搭載されているバスの構成を示します。

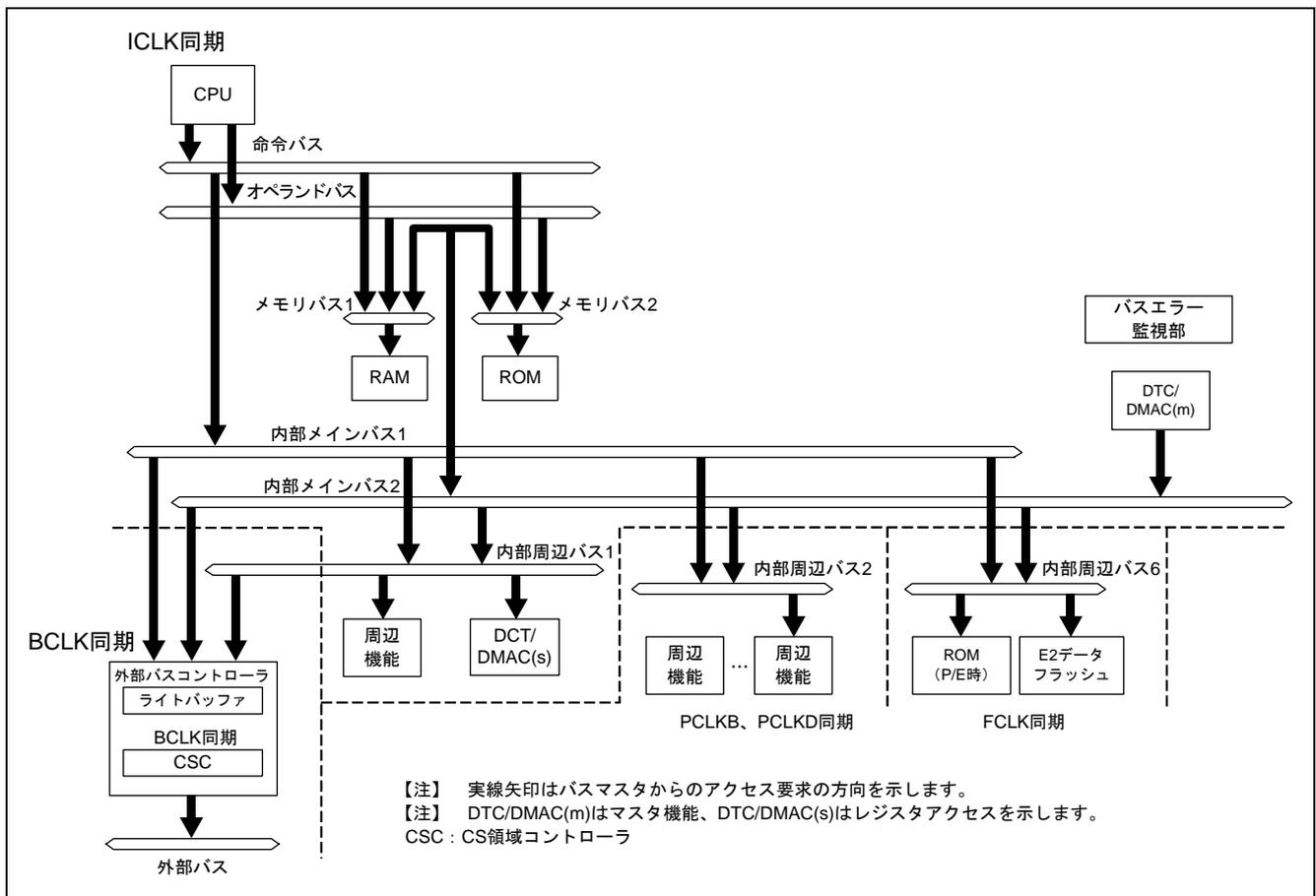


図 2.5 RX210 バスの構成図

RX210 ではメモリバス、内部バス、周辺バスがそれぞれ多段に存在します。これにより CPU と DMAC/DTC、更には周辺バス毎にモジュールの並列動作が可能になっています。

RX210 のバスの種類を以下に示します。RX210 ではバスの種類が表 2.10 の様になっており、バスごとに同期クロックも異なる仕様となっています。

表 2.10 RX210 のバス

バス	接続モジュール等	クロック
CPUバス (命令バス、オペランドバス)	命令バス：CPU (命令)、内蔵メモリ オペランドバス：CPU (オペランド)、 内蔵メモリ	ICLK
メモリバス 1	内蔵 RAM	ICLK
メモリバス 2	内蔵 ROM	ICLK
内部メインバス 1	CPU	ICLK
内部メインバス 2	DTC、DMAC 内蔵メモリを接続 (RAM,ROM)	ICLK
内部周辺バス 1	DTC、DMAC、割り込みコントローラ バスエラー監視部	ICLK
内部周辺バス 2	周辺機能 (周辺バス 1 以外の周辺機能)	PCLKB (PCLKD*1)
内部周辺バス 6	ROM (P/E 時)、E2 データフラッシュ	FCLK
外部バス (CS 領域)	外部デバイス	BCLK

【注】 \*1 PCLKD は S12AD 用のクロックとなります。S12AD 以外の周辺モジュールは PCLKB で動作します。

ICLK : システムクロック      PCLKB : 周辺クロック B  
PCLKD : 周辺クロック D      FCLK : FlashIF クロック  
BCLK : 外部バスクロック

### 2.3.3 レジスタの構成

H8/3048 と RX210 のバス設定に用いるレジスタを示します。RX210 ではバスエラー関連のレジスタが設けられており、CPU にバスエラーを通知し割り込みを発生させることができます。バスエラーには不正アドレスアクセス、タイムアウトがあります。

表 2.11 H8/3048、RX210 バス制御レジスタ一覧

H8/3048	RX210
CS0~7 関連レジスタ	CS0~3 関連レジスタ
バス幅コントロールレジスタ (ABWCR)	CSn 制御レジスタ (CSnCR) *
アクセスステートコントロールレジスタ (ASTCR)	CSn リカバリサイクル設定レジスタ (CSnREC) *
ウェイトコントロールレジスタ (WCR)	CS リカバリサイクル挿入許可レジスタ (CSRECEN)
ウェイトステートコントローラインーブルレジスタ (WCER)	CSn モードレジスタ (CSnMOD) *
バスリリースコントロールレジスタ (BRCR)	CSn ウェイト制御レジスタ 1 (CSnWCR1) *
チップセレクトコントロールレジスタ (CSCR)	CSn ウェイト制御レジスタ 2 (CSnWCR2) *
—	バスエラー関連のレジスタ
	バスエラーステータスクリアレジスタ (BERCLR)
	バスエラー監視許可レジスタ (BEREN)
	バスエラーステータスレジスタ 1 (BERSR1)
	バスエラーステータスレジスタ 2 (BERSR2)
	バスプライオリティ制御レジスタ (BUSPRI)

【注】 \* (n=0~3)

### 2.3.4 ウェイトの設定

バスの設定を行う際、接続するデバイスの仕様に応じてウェイト設定を行います。H8/3048 でウェイトの設定を行うにはウェイトモードを選択します。H8/3048 のウェイトモードを表 2.12 に示します。RX210 でウェイトの設定を行うには表 2.13 で示すレジスタに設定します。

表 2.12 H8/3048 ウェイトモード

ウェイトモード	説明
端子ウェイトモード 0	WAIT 端子によるウェイトステートのみ設定可能
プログラマブルウェイトモード	常に WCR.WC1,0 ビットによるウェイトをステートを挿入します。WAIT 端子によるウェイトステートの挿入は不可。
端子ウェイトモード 1	常に WCR.WC1,0 ビットによるウェイトをステートを挿入し、さらに WAIT 端子によるウェイトステートを挿入可能
端子オートウェイトモード	WAIT 端子により、WCR.WC1,0 ビットに設定されたウェイトステートを挿入します。

表 2.13 RX210 外部バスインタフェースレジスタ設定項目 (CS 領域設定)

レジスタ	シンボル	設定項目
CsnMOD	EWENB	外部ウェイト許可*
CsnWCR1	CSPWAIT	ページライトサイクルウェイト
	CSPRWAIT	ページリードサイクルウェイト
	CSWAIT	ノーマルライトサイクルウェイト
	CSRWAIT	ノーマルリードサイクルウェイト
CsnWCR2	CSROFF	リード時 CS 延長サイクルウェイト
	CSWOFF	ライト時 CS 延長サイクルウェイト
	WDOFF	ライトデータ出力延長サイクルウェイト
	AWAIT	アドレスサイクルウェイト
	RDON	RD アサートウェイト
	EDON	WR アサートウェイト
	WDON	ライトデータ出力ウェイト
	CSON	CS アサートウェイト
CsnREC	RRCV	リードリカバリ (ウェイト)
	WRCV	ライトリカバリ (ウェイト)
CSRECEN	RCVEN0~7	セパレートバス用リカバリサイクル挿入許可 0~7
	RCVENM0~7	マルチプレクスバス用リカバリサイクル挿入許可 0~7

【注】 \* 外部ウェイトを許可することで WAIT#信号によるウェイトサイクルの挿入が可能です。

ウェイトサイクルの設定値は、RX210 グループ ユーザーズマニュアル ハードウェア編の制約の範囲内で設定します。設定時の制約は下記を参照して下さい。

- RX210 グループ ユーザーズマニュアル ハードウェア編 (R01UH0037JJ)
  - 「15.6.1 セパレートバスインタフェースの場合の制約事項」
  - 「15.6.2 アドレス/データマルチプレクスバスの場合の制約事項」

### 2.3.5 外部バス端子設定例

外部バス端子の設定方法詳細は以下のアプリケーションノートを参照して下さい。

- RX210 グループ 外部バス端子の設定方法 (R01AN1014JJ)

## 2.4 割り込みコントローラ

## 2.4.1 IRQ 端子の使用例

以下に IRQ3 を使用する場合の設定例を以下に示します。H8/3048 は P83 を IRQ3 入力端子として使用します。RX210 は P33 を IRQ3 入力端子として使用します。

表 2.14 割り込み初期設定例 (IRQ3 設定)

手順	H8/3048	RX210
1 I/O ポート設定 (端子入出力と 端子機能設定)	P83DDR=0	PORT3.PDR.B3=0 (P33 入力設定) PORT3.PMR.B3=0 (P33GPIO 設定) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.P33PFS.ISEL=1 (割り込み機能設定 IRQ3-DS) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1
2 割り込みコントローラ 設定	ISCR.IRQ3SC=1 (IRQ 検出 : 立ち上がり検出) IER.IRQ3E=1 (IRQ3 許可)	IRQCR3.IRQMD=1 (IRQ 検出 : 立ち上がり検出) IRQFLTE0.FLTEN3=1 (IRQ3 デジタルノイズフィルタ有効) IRQFLTC0.FCLKSEL3=3 (サンプリング PCLK/64) IR067=0 (割り込みフラグクリア) IER08.IEN3=1 (IRQ3 許可) IPR067=15 (割り込み優先レベル 15)

## 2.5 DMA コントローラ

## 2.5.1 仕様比較

H8/3048 と RX210 の仕様比較を表 2.15 示します。

表 2.15 H8/3048、RX210 DMAC 機能比較

項目		H8/3048	RX210
		DMAC	DMACA
チャンネル数		4 チャンネル (ショートアドレスモード) または 2 チャンネル (フルアドレスモード)	4 チャンネル (DMACm (m = 0~3) )
転送空間		16M バイトのアドレス空間を直接指定可能	512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち予約領域を除く領域)
最大転送データ数		16M データ (ブロック転送モード最大転送数 : 255 データ × 最大転送回数 : 65536)	1M データ (ブロック転送モード最大総転送数 : 1024 データ × 1024 ブロック)
DMA 起動要因		内部割り込み 外部リクエスト オートリクエスト	チャンネルごとに起動要因を選択可能 <ul style="list-style-type: none"> <li>ソフトウェアトリガ</li> <li>周辺モジュールからの割り込み要求</li> <li>外部割り込み入力端子へのトリガ入力</li> </ul>
チャンネル優先順位		<ul style="list-style-type: none"> <li>ショートアドレスの場合 チャンネル 0A&gt;チャンネル 0B&gt;チャンネル 1A&gt;チャンネル 1B (チャンネル 0A が最優先)</li> <li>フルアドレスの場合 チャンネル 0&gt;チャンネル 1 (チャンネル 0 が最優先)</li> </ul>	チャンネル 0>チャンネル 1>チャンネル 2> チャンネル 3 (チャンネル 0 が最優先)
転送データ	1 データ	ビット長 : 8 ビット、16 ビット	ビット長 : 8 ビット、16 ビット、 32 ビット
	ブロック サイズ	1~255 バイト	データ数 : 1~1024 データ
転送モード		ノーマル転送モード リピート転送モード*1 ブロック転送モード I/O モード*1 アイドルモード*1	ノーマル転送モード リピート転送モード ブロック転送モード
DMA の割り込み要求		転送カウンタで設定したデータ数転送終了時	転送カウンタで設定したデータ数を転送終了時 リピートサイズ分のデータ転送終了時 拡張リピートエリアがオーバフローしたとき
消費電力低減機能		チャンネルごとにモジュールスタンバイ状態への設定が可能	モジュールストップ設定可能
その他		—	拡張リピートエリア機能 イベントリンク機能

【注】 \*1 ショートアドレスモードの転送モードです。

2.5.2 DMAC ブロック図

H8/3048 に搭載されている DMAC のブロック図を示します。

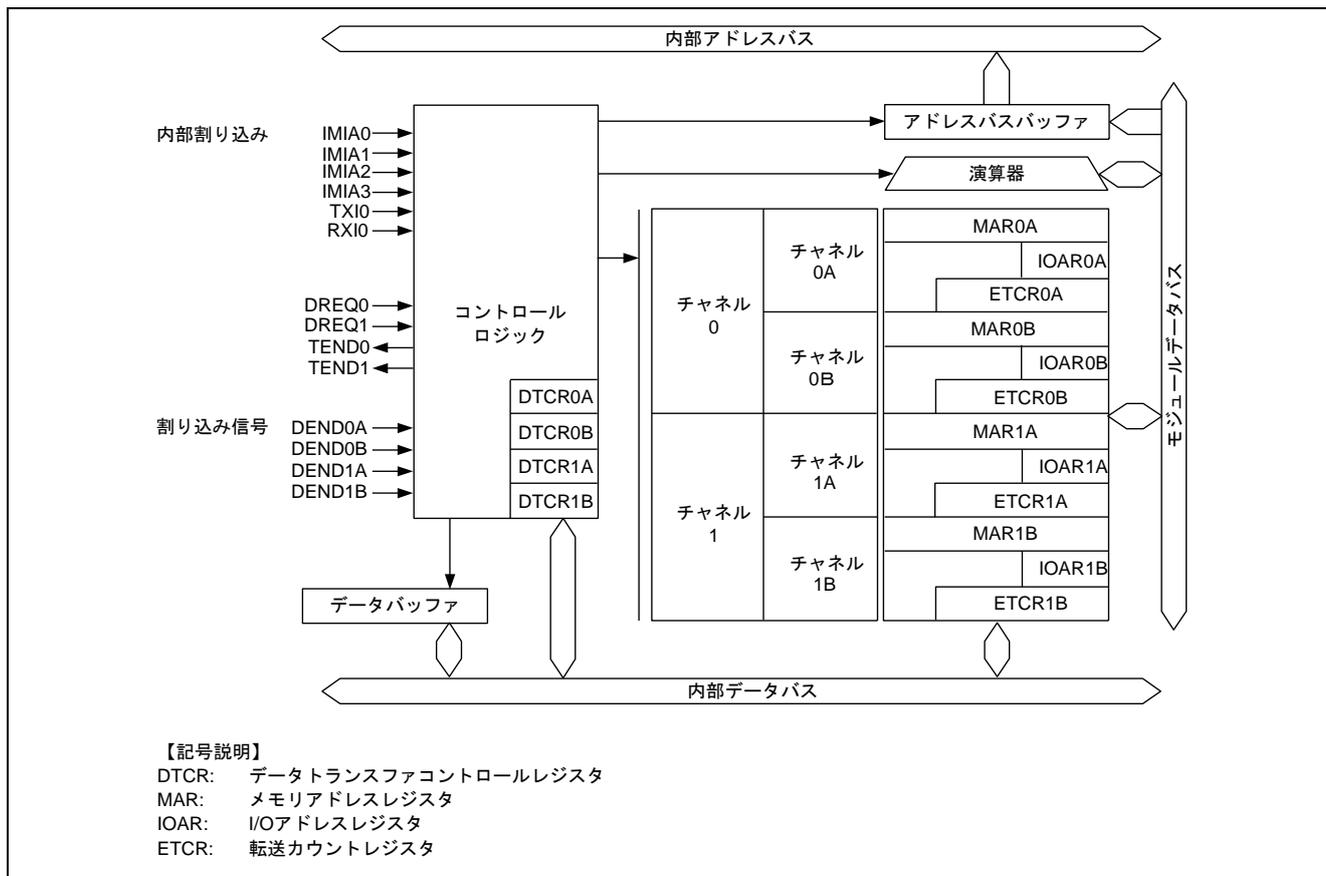


図 2.6 H8/3048 DMAC ブロック図

RX210 に搭載されている DMACA のブロック図を示します。

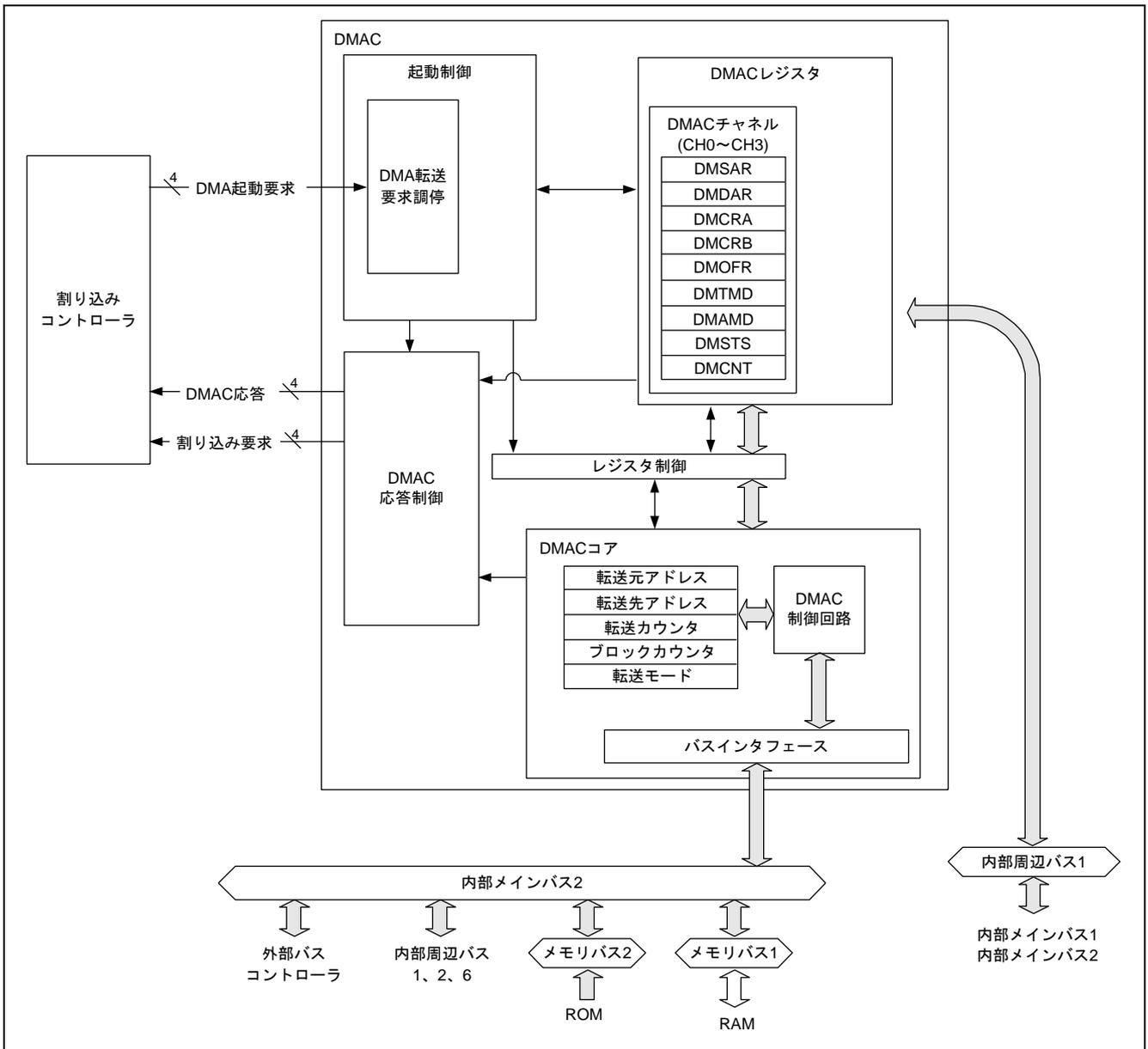


図 2.7 RX210 DMA コントローラ ブロック図

## 2.5.3 レジスタ一覧

H8/3048、RX210 の DMA コントローラのレジスタ一覧を以下にまとめました。

表 2.16 DMA コントローラレジスタ一覧

H8/3048	RX210
DMAC	DMACA
メモリアドレスレジスタ	DMA モジュール起動レジスタ (DMAST)
ショートアドレスモードの場合 : MARKm	DMA 転送元アドレスレジスタ n (DMACn.DMSAR)
フルアドレスモードの場合 : MARKA、MARKB	DMA 転送先アドレスレジスタ n (DMACn.DMDAR)
I/O アドレスレジスタ	DMA 転送カウントレジスタ n (DMACn.DMCRA)
ショートアドレスモードの場合 : IOARkm	DMA ブロック転送カウントレジスタ n (DMACn.DMCRB)
フルアドレスモードの場合 : 使用しない	DMA 転送モードレジスタ n (DMACn.DMTMD)
転送カウントレジスタ	DMA 割り込み設定レジスタ n (DMACn.DMINT)
ショートアドレスモードの場合 : ETCRkm	DMA アドレスモードレジスタ n (DMACn.DMAMD)
フルアドレスモードの場合 : ETCRkA、ETCRkB	DMA オフセットレジスタ n (DMACn.DMOFR)
データトランスファコントロールレジスタ	DMA 転送許可レジスタ n (DMACn.DMCNT)
ショートアドレスモードの場合 : DTCRkm	DMA ソフトウェア起動レジスタ n (DMACn.DMREQ)
フルアドレスモードの場合 : DTCRkA、DTCRkB	DMA ステータスレジスタ n (DMACn.DMSTS)
—	DMA 起動要因フラグ制御レジスタ n (DMACn.DMCSL)

k = 0,1 m = A,B n = 0~3

2.5.4 DMAC 起動要因

DMA コントローラの起動要因の比較を表 2.17 に示します。

表 2.17 DMA コントローラ起動要因の比較

起動要因				H8/3048 DMAC				RX210 DMACA 各転送モード共通
				ショートアドレスモード		フルアドレスモード		
				チャンネル 0A,1A	チャンネル 0B,1B	ノーマル	ブロック	
内部割り込み	高機能タイマ	ITU コンペアマッチ インプットキャプ チャ割り込み (H8/3048 に搭載)	IMIA0 ~ IMIA3	○		×	○	/
		MTU のコンペア マッチインプット キャプチャ割り込み (RX210 に搭載)	TGIA0 ~ TGIA4	/	/	/	/	○
		TPU のコンペア マッチインプット キャプチャ (RX210 に搭載)	TGI0A ~ TGA5A	/	/	/	/	○
	SCI 送信データエンプティ割り込み 受信データフル割り込み		TXI0	○			×	○
			RXI0	○			×	○
	上記以外の 周辺モジュール からの割り込み	RX210 では上記以外の割り込みを DMACA 起動要因に設定 できます。(IRQ,TXI1~12, RXI1~12 等) 詳細は RX210 グループハード ウェアマニュアル 14.3.1 節の 割り込みのベクタテーブルを 参照して下さい。			×		×	○
外部リクエスト	DREQ 端子の立ち下がり			×	○	○	○	×*1
	DREQ 端子の Low レベル入力			×	○	○	×	
オートリクエスト					×	○	×	○

○・・・起動要因として設定可能

×・・・起動要因として設定できない

【注】 \*1 RX210 に搭載されている DMACA では外部デバイスからのリクエスト信号による転送を行うことはできません。外部デバイスからのリクエスト信号で DMAC を起動するにはリクエスト信号を IRQ の端子へ入力し、IRQ を DMAC 起動要因として設定します。

• 起動要因の設定方法

— H8/3048 では DMAC の起動要因を DTCR レジスタに設定します。

— RX210 では DMACA の起動要因は割り込みコントローラの DMRSRm\*1 に設定します。

【注】 \*1 m は DMACA のチャンネル番号 (0~3)

## 2.5.5 転送モード

H8/3048、RX210 に搭載されている DMA コントローラの仕様を表 2.18 に示します。

表 2.18 DMA コントローラ転送モード仕様比較

	転送モード		転送 サイズ	転送 回数	1 転送要求に対する転送後の 転送元、転送先アドレスの更新値
H8/3048 DMAC	ショートアドレス モード	I/O モード	1 バイ ト、 1 ワード サイズ	65536 回	<ul style="list-style-type: none"> <li>IOAR は固定</li> <li>MAR はインクリメント、デクリメント、固定から選択する</li> </ul>
		アイドルモード		65536 回	IOAR、MAR 共に固定
		リピートモード		256 回	<ul style="list-style-type: none"> <li>IOAR は固定</li> <li>MAR はインクリメント、デクリメント、固定から選択する</li> </ul>
	フルアドレス モード	ノーマルモード		65536 回	<ul style="list-style-type: none"> <li>MARA、MARB はインクリメント、デクリメント、固定から選択する</li> </ul>
		ブロック転送 モード (1 ブロック最大 255 データ)		65536 回	
RX210 DMACA	ノーマル転送モード		1 バイ ト、 1 ワード サイズ	65535 回	DMSAR、DMDAR は個別にインクリメント、デクリメント、固定から選択する
	リピート転送モード (リピートサイズ最大 1024 データ)		1 ロング ワード	1024 回	
	ブロック転送モード (1 ブロック最大 1024 データ)			1024 回	

## 【注】 H8/3048 リピートモード、RX210 リピート転送モード補足

H8/3048 のリピートモードでは CPU が DTE ビットを 0 にクリアするまで、転送回数に設定したデータ範囲を繰り返し転送します。

RX210 のリピート転送モードではリピートサイズ×リピート回数転送後、DMA 転送を終了します。リピートサイズ終了割り込み処理で、DMACm.DMCNT.DTE ビットに“1”を書き込むと DMA 転送を再開することができます。

RX210 に搭載されている DMACA の転送モード動作概要を図 2.8 に示します。

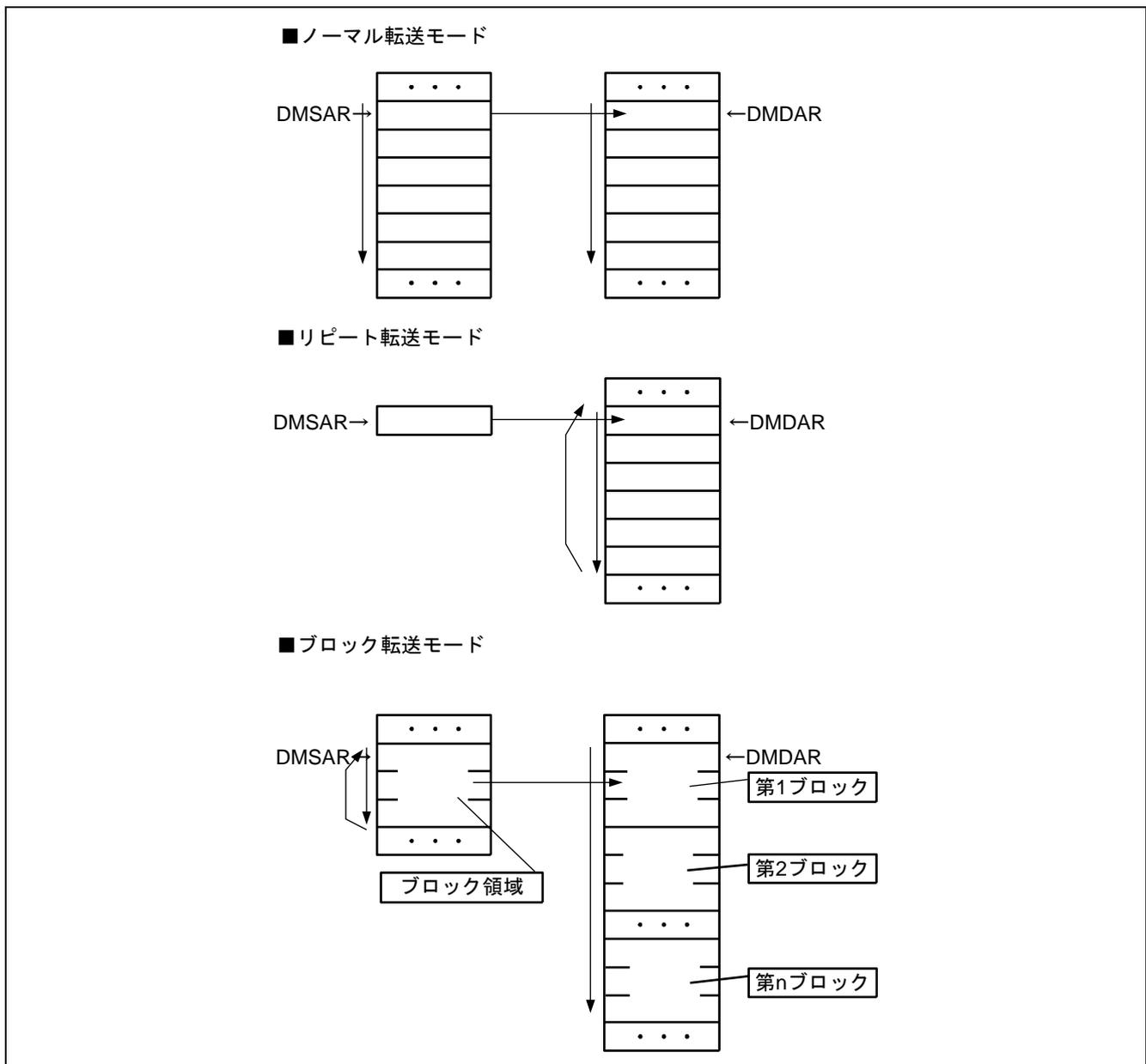


図 2.8 RX210 転送モード動作例

- ノーマル転送モード

ノーマル転送モードは1回の転送要求につき1バイト、1ワードまたは1ロングワードずつデータの転送を行い、これを最大65535回実行できます。転送によるアドレスのインクリメント、デクリメント、固定の制御はDMSAR、DMDARで独立に行うことができます。

図2.8での動作例はDMSAR,DMDARを共にインクリメントしています。
- リピート転送モード

リピート転送モードは1回の転送要求につき1バイト、1ワードまたは1ロングワードずつデータの転送を行います。リピート転送モードではリピートサイズ、リピート回数はそれぞれ最大1024回に設定でき、リピート回数転送後DMA転送を終了します。リピートサイズ終了割り込み処理で、DMACm.DMCNT.DTEビットに“1”を書き込むとDMA転送を再開することができます。

図2.8での動作例はデスティネーションアドレスをリピートエリアとしています。

- ブロック転送モード

ブロック転送モードでは、1回の転送要求に対して、最大 1024 バイトのブロックサイズの転送を行い、これを最大 1024 回実行できます。ブロックサイズは **DMCRA** で設定します。ソースアドレスとデスティネーションアドレスのどちらをブロックエリアとみなすかは **MRB** の **DTS** ビットに設定します。

図 2.8 での動作例はソースアドレスをブロック領域としています。

## 2.5.6 モジュールストップ

RX210 に搭載されている **DMACA** は初期状態でデフォルト動作しています。消費電力低減機能により停止させたい場合は、モジュールストップコントロールレジスタでモジュールストップします。但し、この場合 **DTC** も同時にモジュールストップします。

## 2.5.7 DMA 転送 初期設定例 (H8/3048 : I/O モード⇒RX210 : ノーマル転送モード)

ダイレクトメモリアクセスコントローラ (DMAC) の設定例として、シリアルコミュニケーションインタフェース (SCI) と内蔵 RAM との間で DMAC を用いてデータ転送を行う設定例を以下に示します。

ここでは SCI 割り込みによる DMAC 初期設定例、起動方法を示します。SCI の初期設定例は 2.6.8 節を参照して下さい。RDR から RAM へのデータ取り込みを DMA コントローラで行う設定例を示します。

<仕様>

- ① RSKRX210 を使用し、SCI の転送モードはクロック同期式スレーブ受信とします。
- ② SCI の受信データフル割り込み要求時、DMAC により受信データを内蔵 RAM の受信バッファへ転送します。
- ③ 32 バイト分の受信完了時 (DMA 転送終了時) に DMA 転送終了割り込みを発生します。
- ④ 正常終了時 LED1 を点灯します。エラー割込時は LED2 を点灯します。

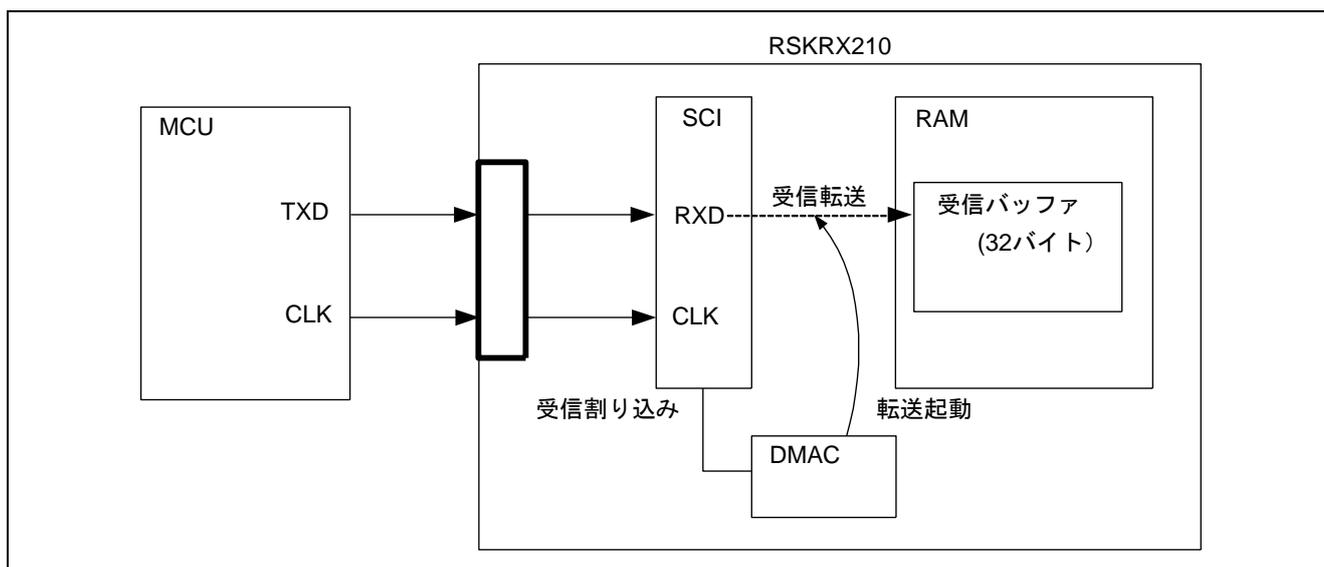


図 2.9 クロック同期式シリアル通信接続仕様 (スレーブ受信時)

表 2.19 DMAC 転送仕様

項目	内容
使用チャンネル	DMAC0
転送モード	ノーマル転送
転送回数	32 回
転送サイズ	8 ビット転送
転送元	SCI0.RDR レジスタ
転送先	内蔵 RAM (受信バッファ)
転送元アドレス	転送元アドレス固定
転送先アドレス	インクリメント
DMAC 起動要因	SCI 受信データフル割り込み (RXI0)
割り込み処理	DMACA 転送終了割り込み (DMAC0I)
端子設定	P21/RXD
	P22/SCK

表 2.20 DMA 転送 初期設定例 (H8/3048 : I/O モード⇒RX210 : ノーマル転送モード)

手順		H8/3048 設定例	RX210 設定例
		クロック : 18MHz	PCLKB (周辺クロック) : 25MHz
1	周辺機能の設定	SCI クロック同期式スレーブ受信設定を行う。 表 2.40 SCI クロック同期式スレーブ受信初期設定例 手順 1~9 を SCI,ICU に設定します。 (表 2.40 手順 11 の割り込みコントローラ側割り込み許可は、DMAC の設定後に行います。)	
2	DMA 転送停止 (RX210 のみ)	—	IER18.IEN6=0 (DMAC0II 割り込み禁止) DMAC0.DMCNT.BYTE=0 (DMAC 転送禁止)
3	DMAC 起動要因を設定	DMAC 起動要因は手順 11 で設定する	ICU.DMRSR0=215 (ベクタ番号 215/RX10 を設定)
4	1 転送要求に対する転送後のアドレスの更新値を設定	1 転送要求に対する転送後のアドレスの更新値は手順 12 で設定する	DMAC0.DMAMD.SM=00b (転送元アドレスは固定) DMAC0.DMAMD.DM=10b (転送先アドレスはインクリメント)
5	DMAC 転送設定 ● 転送要求元を設定 (RX210 のみ) ● 転送データサイズを設定 ● 転送モードを設定	転送データサイズの設定、転送モードは手順 13 で設定する	DMAC0.DMTMD.DCTG=01b (転送要求は周辺モジュールからの割り込み) DMAC0.DMTMD.SZ=00b (転送データサイズは 8 ビットに設定) DMAC0.DMTMD.MD=00b (転送モードをノーマル転送モードに設定)
6	起動要因の割り込みフラグを設定 (RX210 のみ)	—	DMAC0.DMCSL.BYTE = 0x00 (DMA 転送開始時、起動要因 (RX10) の割り込みフラグを 0 クリアする)
7	転送元アドレスを設定	IOAR=SCI.RDR アドレス (SCI.RDR アドレスの下位 8 ビットを設定)	DMAC0.DMSAR=SCI.RDR アドレス
8	転送先アドレスを設定	MAR=受信バッファアドレス	DMAC0.DMDAR=受信バッファアドレス
9	転送回数を設定	ETCR=32	DMAC0.DMCRA=32
10	DTCR のリード (H8/3048 のみ)	DTCR.DTE=0 の状態をリードする	—
11	DMAC 起動要因を設定	DTCR.DTS=101b (起動要因に RX10 を選択する)	起動要因の設定は手順 3 で設定済み
12	1 転送要求に対する転送後のアドレスの更新値を設定	DTCR.DTID=0 (データ転送後 MAR をインクリメント)	1 転送要求に対する転送後のアドレスの更新値の設定は手順 4 で設定済み
13	DMAC 転送設定 ● 転送データサイズを設定 ● 転送モードを設定	DTCR.DTSZ=0 (転送データサイズは 8 ビットに設定) DTCR.RPE0=1 (転送モードを I/O モードに設定)	転送データサイズ、転送モードは手順 5 で設定済み
14	割り込みの優先レベルを設定	DMAC の割り込み優先度は非優先とする。	IPR198=5 (DMAC0I 割り込みレベルを 5 に設定) IER18.IEN6=1 (DMAC0II 割り込み許可)
15	転送終了割り込みを許可	DTCR.DTIE=1	DMAC0.DMINT.DTIE=1
16	DMA 転送許可を設定	DTCR.DTE=1	DMAC0.DMCNT.DTE=1
17	周辺機能スタート	表 2.40 SCI クロック同期式スレーブ受信初期設定例 手順 11 までの設定を行い SCI の動作を開始する	
18	DMAC 動作許可を設定 (RX210 のみ)	—	DMAC.DMAST=1 (DMAC 起動許可)

DMAC が 32 バイトのデータ転送を完了すると DMA 転送終了割り込み (DMA0I) が発生します。DMA 転送終了割り込み内の処理は特に規定しません。サンプルコード内では SCI、DMAC の終了処理を行っています。

## 2.5.8 ブロック転送 初期設定例

DMAC のブロック転送モードを用いて RAM 間のデータ転送を行う設定例を示します。

<仕様>

- ① RSKRX210 を使用します。
- ② MTU2a のコンペアマッチ割り込みで DMA 転送を行います。
- ③ ブロック転送モードで転送を行い、転送元、転送先は内蔵 RAM とします。
- ④ ブロック転送を規定回数実施すると、転送終了割り込みを発生します。
- ⑤ 規定回数終了時 LED1 を転送します。

表 2.21 DMAC 転送仕様

項目	内容
使用チャンネル	DMAC0
転送モード	ブロック転送
転送回数	32 回
転送サイズ	8 ビット転送
ブロックサイズ	転送サイズ×8
転送元・転送先	内蔵 RAM
転送元アドレス	インクリメント (ブロック領域)
転送先アドレス	インクリメント
DMAC 起動要因	MTU2a コンペアマッチ割り込み (TGIA4)
割り込み処理	DMACA 転送終了割り込み (DMAC0I)

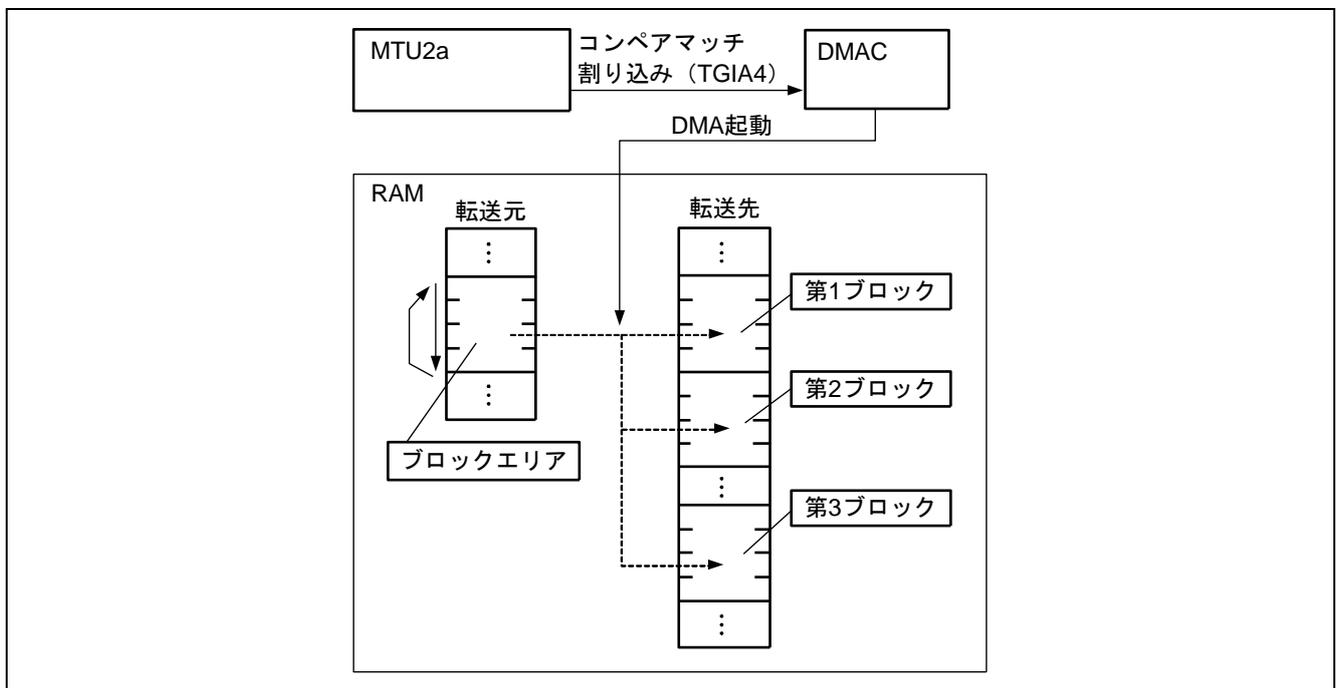


図 2.10 DMA 転送仕様 (ブロック転送モード)

表 2.22 ブロック転送初期設定例

手順		H8/3048 設定例	RX210 設定例
		クロック : 18MHz	PCLKB (周辺クロック) : 25MHz
1	周辺機能の設定	DMAC 転送の起動要因となるタイマの初期設定を行う。 表 2.49 MTU2a アウトプットコンペアマッチ初期設定例 手順 1, 2, 4~9 を MTU2a に設定します。 DMAC 転送の起動要因とするため手順②で割り込み許可設定を行います。 (表 2.49 手順 10 のタイマ動作許可は、DMAC の設定後に行います。)	
2	タイマの割り込み許可設定	ITU.TIER0=1 (ITU チャネル 0 のコンペアマッチ A 割り込み許可)	MTU4.TIER=1 (TGIA4 割り込み許可) IPR134=4 (TGIA4 割り込みレベルを 4 に設定) IER10.IEN6=1 (TGIA4 割り込み許可)
3	DMA 転送停止 (RX210 のみ)	—	IER18.IEN6=0 (DMAC0II 割り込み禁止) DMAC0.DMCNT.BYTE=0 (DMAC 転送禁止)
4	DMAC 起動要因を設定	DMAC 起動要因は手順 11 で設定する	ICU.DMRSR0 = 134 (ベクタ番号 134/TGIA4 を設定)
5	1 転送要求に対する転送後のアドレスの更新値を設定	1 転送要求に対する転送後のアドレスの更新値は手順 12 で設定する	DMAC0.DMAMD.SM=10b (転送元アドレスはインクリメント) DMAC0.DMAMD.DM=10b (転送先アドレスはインクリメント)
6	DMAC 転送設定 ● 転送要求元を設定 (RX210 のみ) ● 転送データサイズを設定 ● ブロック領域を設定 ● 転送モードを設定	転送データサイズの設定、転送モードは手順 13 で設定する	DMAC0.DMTMD.DCTG=01b (転送要求は周辺モジュールからの割り込み) DMAC0.DMTMD.SZ=00b (転送データサイズは 8 ビットに設定) DMAC0.DMTMD.DTS=1 (転送元側をブロック領域に設定) DMAC0.DMTMD.MD=10b (転送モードをブロック転送モードに設定)
7	起動要因の割り込みフラグを設定 (RX210 のみ)	—	DMAC1.DMGSL.BYTE = 0x00 (DMA 転送開始時、起動要因 (TGIA4) の割り込みフラグ 0 クリアする)
8	転送元アドレスを設定	MARA=アドレス	DMAC0.DMSAR=RAM 内の転送元アドレス
9	転送先アドレスを設定	MARB=受信バッファアドレス	DMAC0.DMDAR=RAM 内の転送先アドレス
10	ブロックサイズを設定	ブロック転送回数の設定 ETCRB=32	DMAC0.DMCRA.DMCRAH=4 DMAC0.DMCRA.DMCRAL=4 (ブロックサイズを 4 バイトに設定する)
11	ブロック転送回数の設定	ブロックサイズの設定 ETCRA.ETCRAH=4 ETCRA.ETCRAL=4	DMAC0.DMCRB=32
12	DTCRB.DTME ビットに 1 設定 (H8/3048 のみ)	DTCRB.DTME=0	—
13	DMAC 転送設定① DTCRB	1 転送要求に対する転送後の転送先アドレスの更新値を設定 DTCRB.DAID=0 DTCRB.DAIDE=1 (MARB はインクリメント)	1 転送要求に対する転送後の転送先アドレスの更新値の設定は手順 5 で設定済み
14	DTCRB	ブロックエリアの設定 DTCRB.TMS=1 (転送元をブロックエリアに設定する)	ブロック領域の設定は手順 6 で設定済み
15	DTCRB	DMAC 起動要因の設定 DTCRB.DTS2B~BDTS0B=000b ITU チャネル 0 のコンペアマッチ A 割り込みで起動	DMAC 起動要因の設定は手順 4 で設定済み
16	DTCRA.DTE ビットに 1 設定 (H8/3048 のみ)	DTCRA.DTE=0	—
17	DTCRA	転送データサイズを設定 DTCRA.DTSZ=0	転送データサイズの設定は手順 6 で設定済み
18	DTCRA	1 転送要求に対する転送後の転送元アドレスの更新値を設定 DTCRA.SAID=0 DTCRA.SAIDE=1 (MARA はインクリメント)	1 転送要求に対する転送後の転送元アドレスの更新値の設定は手順 5 で設定済み
19	DTCRA	転送終了割り込みを許可 DTCRA.DTIE=1	DMAC0.DMINT.DTIE=1
20	DTCRB	転送モードを設定 DTCRB.DTS2A~DTS0A=111b (転送モードをブロック転送モードに設定)	転送モードの設定は手順 6 で設定済み
21	割り込み、割り込みの優先レベルを設定 (RX210 のみ)	H8/3048 の DMAC の割り込み優先度は非優先とする。割り込みマスクの設定は必須でないため省略。	IER18.IEN6=1 (DMAC0II 割り込み可) IPR198=5 (DMAC0I 割り込みレベルを 5 に設定)
22	DMA 転送許可を設定	DTCRB.DTME=0 の状態をリードし DTCRB.DTME=1 DTCRA.DTE=0 の状態をリードし DTCRA.DTE=1	DMAC0.DMCNT.DTE=1
23	DMAC 動作許可を設定 (RX210 のみ)	—	DMAC.DMAST=1 (DMAC 起動許可)
24	周辺機能スタート	表 2.48 MTU2a アウトプットコンペアマッチ初期設定例 手順 10 のタイマ動作許可設定を行いタイマの動作を開始する	

ブロック転送で 32 回転送を完了すると DMA 転送終了割り込み (DMA0I) が発生します。DMA 転送終了割り込み内の処理は特に規定しません。サンプルコード内では MTU2a、DMAC の終了処理を行っています。

## 2.6 シリアルコミュニケーションインタフェース

### 2.6.1 仕様比較

H8/3048 の SCI に対して、RX210 は SCIC/SCID が内蔵されています。SCIC は従来の転送方式の調歩同期式、クロック同期式に加えて、調歩同期式の拡張機能としてスマートカード (IC カード) インタフェースに対応しています。更に、簡易 I2C バスインタフェース (シングルマスタ動作)、および簡易 SPI バスインタフェースにも対応しています。SCID は SCIC の機能に加えて拡張シリアルインタフェースを備えています。H8/3048 にはない転送方式は、RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

表 2.23 SCI 相違点

項目	H8/3048	RX210	
チャンネル数	2ch (SCI0,1)	13ch (SCIC : SCI0~11、SCID : SCI12)	
シリアル通信方式	調歩同期式 クロック同期式 スマートカードインタフェース (SCI0 のみ)	調歩同期式 クロック同期式 スマートカードインタフェース 簡易 I2C バス (MSB ファースト限定) 簡易 SPI バス	
転送速度	内蔵ボーレートジェネレータにより任意のビットレートを選択可能		
全二重通信	送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能		
データ転送	LSB ファーストのみ	LSB ファースト/MSB ファースト選択可能 (簡易 I2C バスでは MSB ファーストのみ)	
割り込み要因	送信データエンプティ 送信終了 受信データフル 受信エラー	送信データエンプティ 送信終了 受信データフル 受信エラー	
低消費電能	チャンネルごとにモジュールスタンバイ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能	
調歩同期モード	データ長	7 ビット, 8 ビット	
	ストップビット	1 ビット, 2 ビット	
	パリティ機能	偶数パリティ、奇数パリティ、パリティなし	
	受信エラーの検出	パリティエラー、オーバランエラー、フレーミングエラー	
	ハードウェアフロー制御	なし	あり (CTS <sub>n</sub> 、RTS <sub>n</sub> 端子で制御可能)
	ブレーク検出	フレーミングエラー発生時 RxD <sub>n</sub> 端子レベルを直接リードすることで可能	
	クロックソース	内部/外部クロックから選択可能	内部/外部クロックから選択可能 TMR からの転送レートクロックが入力可能
	マルチプロセッサ通信	マルチプロセッサ通信機能あり	
デジタルノイズフィルタ	なし	RxD <sub>n</sub> 端子入力経路に内蔵	
クロック同期モード	データ長	8 ビット	
	受信エラーの検出	オーバランエラー	
	ハードウェアフロー制御	なし	あり (CTS <sub>n</sub> 、RTS <sub>n</sub> 端子で制御可能)
スマートカードインタフェース	あり		
簡易 I2C モード	なし	あり	
簡易 SPI モード	なし	あり	
拡張シリアルモード	なし	SCID (SCI12) のみ実装	
イベントリンク機能	なし	SCI5 のみ対応	

内蔵 SCI のレジスタの比較とレジスタの違いの有無をまとめました。

表 2.24 SCI レジスタ一覧

H8/3048	RX210	相違点
トランスミットデータレジスタ (TDR)	トランスミットデータレジスタ (TDR)	なし
トランスミットシフトレジスタ (TSR)	トランスミットシフトレジスタ (TSR)	
レシーブデータレジスタ (RDR)	レシーブデータレジスタ (RDR)	
レシーブシフトレジスタ (RSR)	レシーブシフトレジスタ (RSR)	
シリアルモードレジスタ (SMR)	シリアルモードレジスタ (SMR)	
シリアルコントロールレジスタ (SCR)	シリアルコントロールレジスタ (SCR)	
シリアルステータスレジスタ (SSR)	シリアルステータスレジスタ (SSR)	
ビットレートレジスタ (BRR)	ビットレートレジスタ (BRR)	
スマートカードモードレジスタ (SCMR)	スマートカードモードレジスタ (SCMR)	
- (対応するレジスタは存在しない)	シリアル拡張モードレジスタ (SEMR) *1	RX210 で 新規追加し たレジスタ
	ノイズフィルタ設定レジスタ (SNFR) *1	
	I2C モードレジスタ 1~3 (SIMRn [n1~3]) *1	
	I2C ステータスレジスタ (SISR)	
	SPI モードレジスタ (SPMR) *1	
	拡張シリアルモード有効レジスタ (ESMER)	
	コントロールレジスタ 0~3 (CR0~CR3)	
	ポートコントロールレジスタ (PCR)	
	割り込みコントロールレジスタ (ICR)	
	ステータスレジスタ (STR)	
	ステータスクリアレジスタ (STCR)	
	Control Field 0 データレジスタ (CF0DR)	
	Control Field 0 コンペアイネーブルレジスタ (CF0CR)	
	Control Field 0 受信データレジスタ (CF0RR)	
	プライマリ Control Field 1 データレジスタ (PCF1DR)	
	セカンダリ Control Field 1 データレジスタ (SCF1DR)	
	Control Field1 コンペアイネーブルレジスタ (CF1CR)	
	Control Field1 受信データレジスタ (CF1RR)	
	タイマコントロールレジスタ (TCR)	
	タイマモードレジスタ (TMR)	
タイマプリスケアラレジスタ (TPRE)		
タイマカウントレジスタ (TCNT)		

【注】 \*1 調歩同期式、クロック同期式シリアル通信方式の設定で、一部関連のあるレジスタ

## 2.6.2 SCI 置き換え

H8/3048 の SCI を使用して調歩同期式、あるいはクロック同期式シリアル通信を行っていた処理については、以下の様な設定が必要になります。

### ① TDRE、RDRF の扱い

H8/3048 のシリアルステータスレジスタのトランスミットレジスタエンプティ (TDRE) とレシーブデータフル (RDRF) のフラグは SCIC/d モジュールにはありません。RX210 では、割り込みコントローラの IR (TXI) が TDRE、IR (RXI) が RDRF に相当します。IR (TXI)、IR (RXI) とともに割り込みハンドラを使用した場合、割り込みコントローラが自動的にクリアするためフラグクリア処理は必要ありません。ポーリング方式の場合は従来と同様な割り込みフラグのクリアが必要です。

### ② 1 ビット期間決定とクロックソース選択調歩同期式モードで通信を行う場合、シリアル拡張モードレジスタ (SEMR) において 1 ビット期間を決定するクロックソースを外部クロック入力、TMR クロック入力から選択します。また、1 ビット期間が基本クロックの 8 ビット/16 ビットかを選択します。

### ③ デジタルノイズフィルタ

デジタルノイズフィルタの有効、無効についてシリアル拡張モードレジスタ (SEMR) で設定します。なお、ノイズフィルタ有効の場合は、ノイズフィルタ設定レジスタ (SNFR) にノイズフィルタのクロックセレクト選択を設定して下さい。

## 2.6.3 モジュールストップ

RX210 では周辺モジュールは消費電力低減機能によりストップしている場合があります。周辺モジュールは初期状態デフォルトでストップしています。モジュール設定前は必ずモジュールストップを解除して下さい。モジュールストップを解除時、モジュールストップコントロールレジスタをアクセスする際必ずレジスタライトプロテクションを解除してアクセスして下さい。

## 2.6.4 調歩同期式通信設定例 (割り込み方式・ポーリング方式)

シリアルコミュニケーションインタフェース (SCI) の調歩同期式シリアル通信の H8/3048 から RX210 の設定例を示します。PC と RSKRX210 を図 2.11 の様にループバック接続するものとします。(TXD と RXD を直接接続し) 送信データを受信するものとします) リセット解除後の動作は以下の通りです。

<仕様>

- ① 割り込み方式、ポーリング方式ともに、送信バッファ 32 バイトのデータを送信し、ループバックした受信データを受信します。
- ② マイコン初期化が終了し、SCI が送受信可能になったら LED0 を点灯します。
- ③ 32 バイトの受信/送信が終了したら、LED1 を点灯します。
- ④ 受信エラーが発生した場合は LED2 を点灯し、処理を終了します。

表 2.25 SCI 調歩同期通信例

項目	内容
通信方式	調歩同期式シリアル通信
転送速度	57600bps
データ長	8 ビット
ストップビット	1 ビット
パリティ	なし
ハードウェアフロー制御	なし
使用 SCI チャンネル	SCI0 固定
端子設定	P20/TXD
	P21/RXD
	P14/LED0 (GPIO)
	P15/LED1 (GPIO)
	P16/LED2 (GPIO)

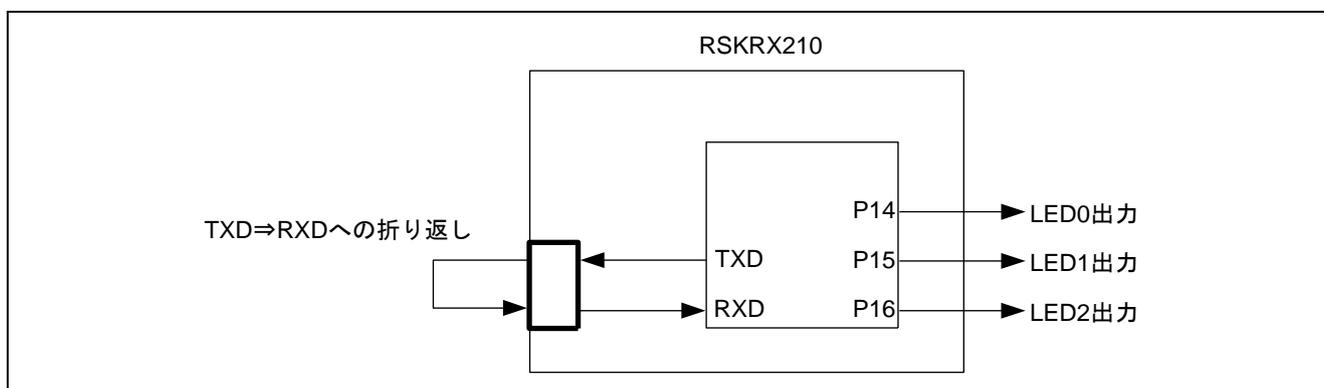


図 2.11 SCI 接続例

- 関連レジスタ一覧

H8/3048 と RX210 における SCI0 の割り込み関係レジスタと各割り込み要因別に示します。H8/3048 の受信、送信、送信終了、受信エラーの各割り込みを同様に実現する場合、RX210 では表 2.26 の様なリソースの設定、またはフラグを認識する必要があります。

表 2.26 SCI 割り込み関連リソース (調歩同期式通信時)

項目	H8/3048				RX210			
	RXIO	TXIO	TEIO	ERIO	RXIO	TXIO	TEIO	ERIO
割り込み許可 レジスタ	SCR .RIE	SCR .TIE	SCR .TEIE	SCR .RIE	IER1A .IEN7*1	IER1B .IEN0*1	IER1B .IEN1*1	IER1A .IEN6*1
					SCR .RIE	SCR .TIE	SCR .TEIE	SCR .RIE
割り込み要求 レジスタ (要因フラグ) *2	SSR .RDRF	SSR .TDRE	SSR .TEND	SSR .ORER .FER .PER	IR215	IR216	IR217	IR214 SSR .ORER .FER .PER

【注】 \*1 割り込み処理を使用する場合に使用します。ポーリング時は使用しません。

\*2 ポーリング時は要因検出として本レジスタをポーリングします。

レジスタ略号の正式名称は以下の通り：

- H8/3048  
SCR、SSR は表 2.24 に示します。
- RX210  
IER1A、1B、0E：割り込み要求許可レジスタ 1A、1B、0E、SCR、SSR は表 2.24 に示します。

## 2.6.5 調歩同期式通信設定例 (割り込み方式)

以下に SCI における調歩同期通信時の初期設定手順を示します。

表 2.27 SCI 調歩同期式通信初期設定例 (割り込み方式・ポーリング方式共通)

手順		H8/3048 設定例 クロック : 18MHz	RX210 設定例 PCLKB (周辺クロック) : 25MHz
1	SCI0 の割り込み要求を禁止 (割り込みコントローラ側の設定) (RX210 のみ)	—	IER1A.IEN6 ビット=0 (ERIO) IER1A.IEN7 ビット=0 (RXIO) IER1B.IEN0 ビット=0 (TXIO) IER1B.IEN1 ビット=0 (TEIO)
2	モジュールストップ状態を解除 (RX210 のみ)	—	PRCR.WORD=A502h MSTPCRB.MSTPB31=0 PRCR.WORD=A500h
3	シリアル送信/受信、および割り込み要求を禁止	SCR.TE,RE,TIE,TEIE,MPIE=0	SCR.TIE,RIE,TE,RE,TEIE=0
4	クロックイネーブルを設定 (H8/3048 のみ)	SCR.CKE=0	手順 6 で設定する
5	I/O ポートを設定	—TX 端子設定 SCMR.SMIF=0 (SCR.TE=1) ⇒手順 13 で設定  —RX 端子設定 (SCMR.SMIF=0 TX 端子設定で設定済み) (SCR.RE=1) ⇒手順 13 で設定	PORT2.PODR.B0=1 (出力 1 に設定) PORT2.PDR.B0=1 (出力に設定) PORT2.PDR.B1=0 (入力に設定) PORT2.PMR.B0=0 (汎用入出力に設定) PORT2.PMR.B1=0 (汎用入出力に設定) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.P20PFS=0x0A (TX 端子設定) MPC.P21PFS=0x0A (RX 端子設定) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1 PORT2.PMR.B0=1 (周辺機能) PORT2.PMR.B1=1 (周辺機能)
6	クロックイネーブルを設定 (RX210 のみ)	手順 4 で設定済み	SCR.CKE0,1=00b
7	送信/受信フォーマットを設定	SMR.C/_A=0 SMR.CHR=0 SMR.PE=0 SMR.O/_E=0 SMR.STOP=0 SMR.MP=0 SMR.CKS=0	SMR.CM=0 SMR.CHR=0 SMR.PE=0 SMR.PM=0 SMR.STOP=0 SMR.MP=0 SMR.CKS=0
8	SCMR、SEMR を設定 (RX210 のみ)	—	SCMR.SMIF=0 (シリアルコミュニケーションインタフェースモード) SCMR.SINV=0 (送受信データインバートしない) SCMR.SDIR=0 (LSB ファースト) SEMR.ABCS=0 (基本クロック 16 サイクルが 1 ビット期間の転送レート) SEMR.NFEN=0 (デジタルノイズフィルタ無効)
9	BRR レジスタにビットレートに対応する値を設定	57600bps とする。 BRR=8	57600bps とする。 BRR=13
10	1 ビット期間経過するのを待つ (H8/3048 のみ)	1 ビットウエイトを行う。	—
11	割り込みの優先レベルを設定	SCI の割り込み優先度は非優先とする。	IPR214=0x05 (レベル 5) *ポーリングでは割り込みを使用しないため設定不要。
12	割り込み要因をクリアする	なし	IR215=0、(RXIO) IR216=0、(TXIO)
13	SCR.RIE、RE、TIE、TE をイネーブルとし送受信許可。	SCR.RIE,RE=1 SCR.TIE,TE=1 *ポーリングでは SCR.RIE、TIE=0 とする。	SCR.RIE、RE=1 とする。 SCR.TIE、TE=1 とする。 *RX210 はポーリングでも IR で検知するため SCR.RIE、TIE=1 とする。
14	割り込みコントローラ側で割り込み許可 (RX210 のみ) *ポーリングでは手順 14 はスキップ	—	IER1A.IEN7=1 (RXIO) IER1A.IEN6=1 (ERIO) IER1B.IEN0=1 (TXIO)

【注】 \* 網掛けの部分はポーリング設定時の違いを示します。

割り込み方式の SCI 送信受信処理の説明を示します。

表 2.28 SCI 受信データフル割り込み処理例

手順		H8/3048 設定例	RX210
1	受信データを読み取り	RDR を受信バッファへ読み取る	RDR を受信バッファへ読み取る
2	レシーブデータレジスタフルをクリア	SSR.RDRF をリード後、0 クリア	IR215 は自動的にクリアされる
3	受信バイト数が 32 バイトに達したら受信終了	SCR.RIE=0 とする。 SCR.RE=0 とする。	SCR.RIE=0 とする。 *SCR.RIE が 0 になるのを待つ SCR.RE=0 とする。 *SCR.RE が 0 になるのを待つ IER1A.IEN7=0 (RXI0) IER1A.IEN6=0 (ERIO) IR214=0

表 2.29 SCI 送信データエンプティ割り込み処理例

手順		H8/3048 設定例	RX210 設定例
1	送信データを TDR に書き込む	TDR ヘデータライト	TDR ヘデータライト
2	トランスミットデータレジスタエンプティを 0 クリア	SSR.TDRE をリード後、0 クリア	IR216 は自動的にクリアされる
3	TEND を判定する	TEND が ON なら手順 4 へ	TEND が ON なら手順 4 へ (データ送信終了せずに TE をクリアした場合、送信出来ない可能性があるため)
4	送信バイト数が 32 バイトに達したら送信終了 (RX210 では TEND 割り込み処理行う)	SCR.TEIE=1 とする (TEND 割り込み内で送信動作の終了)	SCR.TIE=0 とする。 *SCR.TIE が 0 になるのを待つ SCR.TE=0 とする。 *SCR.TE が 0 になるのを待つ IER1B.IEN0=0 (TXI0) IR216=0 <TEND 割り込み設定> IER1B.IEN0=1 SCR.TEIE=1

サンプルではエラー処理、TEND 割り込みの内容は特に規定しません。H8/3048 同様 RX210 でも受信エラーの割り込みは3要因で、割り込み要因フラグは1つのみとなっています。そのため、割り込み処理の中で SSR.PER、FER、ORER フラグを読み出し、エラー要因を特定する必要があります。

表 2.30 SCI エラー割り込み処理例

手順		H8/3048 設定例	RX210 設定例
1	受信エラー発生	ERI0 の割り込みベクタへ遷移	ERI0 の割り込みベクタへ遷移
2	パリティエラーか判定する	SSR.PER が 1 のときエラー処理を行う	SSR.PER が 1 のときエラー処理を行う
3	フレーミングエラーか判定する	SSR.FER が 1 のときエラー処理を行う	SSR.FER が 1 のときエラー処理を行う
4	オーバランエラーか判定する	SSR.ORER が 1 のときエラー処理を行う	SSR.ORER が 1 のときエラー処理を行う

表 2.31 SCI 調歩同期通信時 TEND 割り込み処理例

手順		H8/3048 設定例	RX210 設定例
1	TEND 割り込み処理	SCR.TIE=0 とする。 SCR.TE=0 とする。	TX ポートを GPIO に設定 PORT2.PMR.B0=0 (GPIO) IER1B.IEN0=0 SCR.TEIE=0

## 2.6.6 調歩同期式通信設定例 (ポーリング方式)

以下にポーリング方式の SCI 送信/受信処理の説明を示します。ポーリングでは割り込みを一切使用しません。初期化手順 13 の延長で以下の処理を行います。

表 2.32 SCI ポーリング方式受信処理例

手順	H8/3048 設定例	RX210 設定例
受信処理		
1	受信エラーを読み出しエラー判定する ⇒受信エラーなら受信エラー処理へ*1 ⇒受信エラーでないなら手順 2 へ	SSR.ORER、FER、PER≠0 なら受信エラー処理へ
2	受信データレジスタフルを監視し、 ⇒ON になったら手順 3 へ ⇒OFF なら送信処理へ	SSR.RDRF=1 の場合は受信処理を行う ⇒手順 3 へ SSR.RDRF=0 の場合送信処理へ
3	受信データを RDR から読み取る	RDR をリードし受信バッファへデータ格納
4	受信データレジスタフルをクリアする	SSR.RDRF を 0 クリアする
5	受信カウンタが 32 バイト以上なら受信終了する	受信終了時 SCR.RE=0
送信処理		
6	送信データエンプティを監視し ⇒ON なら処理 7 へ ⇒OFF なら受信処理へ	IR215=1 の場合は受信処理を行う ⇒手順 3 へ IR215=0 の場合送信処理へ
7	送信データを TDR へライトする	RDR をリードし受信バッファへデータ格納
8	送信データエンプティをクリアする	SSR.RDRF を 0 クリアする
9	送信カウンタが 32 バイト以上なら送信終了する	送信終了時 SCR.RE=0 SCR.RIE=0 とする。 *SCR.RIE が 0 になるのをまって IR215=0
10	受信処理へ戻る	

【注】 \*1 サンプルでは受信エラー処理は規定しない。

## 2.6.7 クロック同期マスター送信設定例（割り込み方式・ポーリング方式）

シリアルコミュニケーションインタフェース (SCI) のクロック同期式マスター送信処理の設定例を示します。

<仕様>

- ① 割り込み方式では、送信データエンプティ割り込みにより送信処理を行います。
- ② ポーリングでは割り込みを使用せず、割り込み要因フラグ (IR216) をポーリングすることでデータの送信を起動のトリガとします。
- ③ マスター送信処理は 32 バイトのデータを送信すると処理を終了します。
- ④ 送信を開始したら LED0 を点灯し、送信終了したら LED1 を点灯します。

表 2.33 SCI クロック同期通信仕様（マスター送信）

項目	内容
通信方式	クロック同期式シリアル通信
転送速度	100kbps (B=62)
データ長	8 ビット
ハードウェアフロー制御	なし
使用 SCI チャンネル	SCI0 固定
ビット順序	LSB ファースト
同期クロック	内部クロック
端子設定	P20/TXD
	P22/SCK
	P14/LED0 (GPIO)
	P15/LED1 (GPIO)
	P16/LED2 (GPIO)

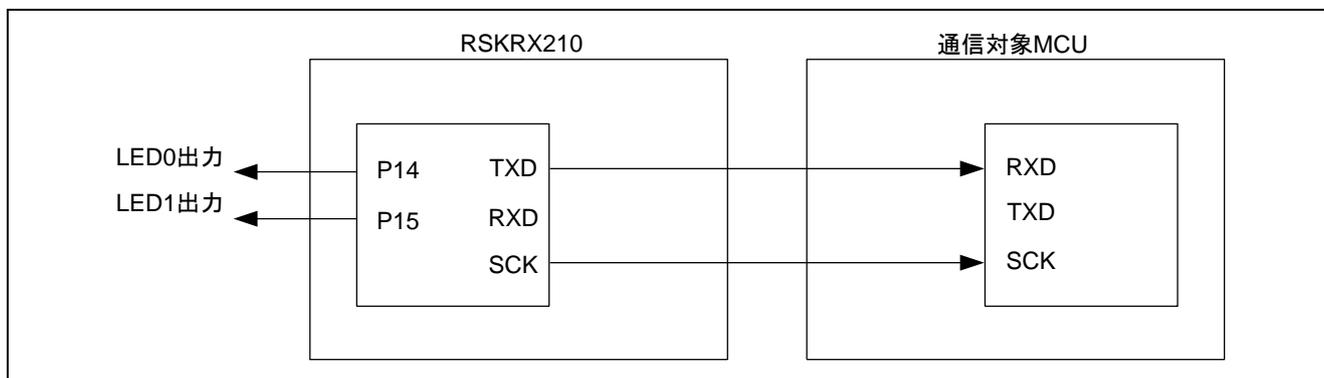


図 2.12 クロック同期式シリアル通信接続仕様（マスター送信時）

- 関連レジスタ一覧

H8/3048 と RX210 における SCI0 の割り込み関係レジスタと各割り込み要因別に示します。H8/3048 の受信、送信、送信終了、受信エラーの各割り込みを同様に実現する場合、RX210 では表 2.26 の様なリソースの設定、またはフラグを認識する必要があります。クロック同期ではエラー割り込みの要因はオーバランエラーのみです。

表 2.34 SCI 割り込み関連リソース (クロック同期式通信時)

項目	H8/3048				RX210			
	RX10	TX10	TE10	ER10	RX10	TX10	TE10	ER10
割り込み許可 レジスタ	SCR .RIE	SCR .TIE	SCR .TEIE	SCR .RIE	IER1A .IEN7*1	IER1B .IEN0*1	IER1B .IEN1*1	IER1A .IEN6*1
					SCR .RIE	SCR .TIE	SCR .TEIE	SCR .RIE
割り込み要求 レジスタ (要因フラグ) *2	SSR .RDRF	SSR .TDRE	SSR .TEND	SSR .ORER	IR215	IR216	IR217	IR214 SSR .ORER

【注】 \*1 割り込み処理を使用する場合に使用します。ポーリング時は使用しません。

\*2 ポーリング時は要因検出として本レジスタをポーリングします。

レジスタ略号の正式名称は以下の通り：

- H8/3048  
SCR、SSR は表 2.24 に示します。
- RX210  
IER1A、1B、0E：割り込み要求許可レジスタ 1A、1B、0E\*1  
SCR、SSR は表 2.24 に示します。

【注】 \*1 割り込みコントローラ側の設定

以下に SCI クロック同期式マスター送信時の初期設定手順を示します。なお、初期設定処理は割り込み方式、ポーリング共通に記載します。

表 2.35 SCI クロック同期式通信初期設定例 (割り込み方式・ポーリング方式共通)

手順		H8/3048 設定例 クロック : 18MHz	RX210 設定例 PCLKB (周辺クロック) : 25MHz
1	SCI0 の割り込み要求を禁止する (割り込みコントローラ側の設定) (RX210 のみ)	割り込みコントローラに許可レジスタがありません	IER1B.IEN0 ビット=0 (TXI0) IER1B.IEN1 ビット=0 (TEI0)
2	モジュールストップ状態の解除 (RX210 のみ)	H8/3048 はモジュールストップ機能がありません	PRCR.WORD=A502h MSTPCRB.MSTPB31=0 PRCR.WORD=A500h
3	シリアル送信/受信、および割り込み要求を禁止する	SCR.TE,RE,TIE,TEIE,MPIE=0	SCR.TIE,RIE,TE,RE,TEIE=0
4	クロックイネーブル設定する。 (H8/3048 のみ)	SCR.CKE=0	手順 6 で設定する
5	I/O ポートを設定	—SCK 端子設定 (SCR.CKE=0) ⇒手順 4 で設定 (SMR.C/_A=1) ⇒手順 7 で設定  —TX 端子設定 SCMR.SMIF=0 (SCR.TE=1) ⇒手順 13 で設定  —RX 端子設定 (SCMR.SMIF=0 TX 端子設定で設定済み) (SCR.RE=1) ⇒手順 13 で設定	PORT2.PODR.B0=1 (出力に設定) PORT2.PODR.B2=1 (出力に設定) PORT2.PDR.B0=1 (TX 出力) PORT2.PDR.B2=1 (CKS 出力) PORT2.PMR.B0=0 (汎用入出力に設定) PORT2.PMR.B2=0 (汎用入出力に設定) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.P20PFS=0x0A (TX 端子設定) MPC.P22PFS=0x0A (CKS 端子設定) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1
6	クロックイネーブルを設定する (RX210 のみ)	手順 4 で設定済み	SCR.CKE0,1=00b
7	送信/受信フォーマットの設定	SMR.C/_A=1 (クロック同期式) SMR.CKS0,1=00b	SMR.CM=1 SMR.CKS=0
8	SCMR、SEMR の設定を行う (RX210 のみ)	H8/3048 では SCMR、SEMR レジスタは存在しません	SCMR.SMIF=0 (シリアルコミュニケーションインタフェースモード) SCMR.SINV=0 (送受信データインバートしない) SCMR.SDIR=0 (LSB ファースト)
9	BRR レジスタにビットレートに対応する値をライトする	100Kbps とする。 BRR=48	100Kbps とする。 BRR=62
10	1 ビット期間経過するのを待つ	1 ビットウエイトを行う。	—
11	割り込みの優先レベルを設定	SCI の割り込み優先度は非優先とする。	IPR216=0x05 (レベル 5) *1 IR216=0
12	SCR.TIE,TE をイネーブルとし送信動作許可	SCR.TIE=1 *2 SCR.TE=1	SCR.TIE、TE、TEIE=1 (同時に ON すること) PORT2.PMR.B0=1 (周辺機能) PORT2.PMR.B2=1 (周辺機能)
13	割り込みコントローラ側割り込み許可 (RX210 のみ)	—	IER1B.IEN0=1 (TXI0) *1

【注】 \*1 ポーリング時は設定しない

\*2 ポーリングでは SCR.TIE=0 とする

SCI クロック同期マスター送信 (割り込み処理方式) の送信割り込み処理の説明を示します。

表 2.36 SCI クロック同期マスター送信 (割り込み処理方式) SCI 送信データエンプティ割り込み処理例

手順	H8/3048 設定例	RX210 設定例
1 送信データを TDR に書き込む	TDR ヘデータライト	TDR ヘデータライト
2 トランスミットデータレジスタエンプティを 0 クリア	SSR.TDRE をリード後、0 クリア	IR216 は自動的にクリアされる
3 送信バイト数が 32 バイトに達したら送信終了する。 (RX210 では TEND 割り込み処理行う)	SCR.TEIE=1 とする。 (TEND 割り込み内で送信動作の終了)	SCR.TIE=0 とする。 IER1A.IEN7=0 (TXI0) IR216=0 <TEND 割り込み設定> SSR.TEND==1 を判定し IER1B.IEN0=1 を設定する

表 2.37 SCI クロック同期マスター送信 (割り込み処理方式) TEND 割り込み処理例

手順	H8/3048 設定例	RX210 設定例
1 TEND 割り込み処理	SCR.TIE=0 とする。 SCR.TE=0 とする。	TX ポートを汎用入出力に設定 PORT2.PMR.B0=0 (汎用入出力) IER1B.IEN0=0 (TEI) SCR.TEIE=0

以下に SCI クロック同期マスター送信 (ポーリング方式) の処理説明を示します。ポーリングでは割り込みを一切使用しません。手順としては初期化手順 表 2.35 の延長で以下の処理を行います。

表 2.38 SCI ポーリング方式送信処理例

手順	H8/3048 設定例	RX210 設定例
1 送信データエンプティをポーリングし送信エンプティ時、手順 2 以降の送信処理へ	SSR.TDRE=1 の場合、手順 2 以降の送信処理を行う	IR216=1 の場合、手順 2 以降の送信処理を行う
2 送信データを TDR へライト	TDR に送信データをライトする	TDR に送信データをライトする
3 送信データエンプティをクリア	SSR.TDRE を 0 クリアする	IR216 を 0 クリアする
4 送信カウンタが 32 バイト以上なら送信終了 ⇒32 バイト未満の場合手順 1 へ	SCR.TE=0	SCR.TIE=0 とする。 IR216=0 *1 TEND 処理は任意とする。

【注】 \*1 サンプルでは受信エラー処理は規定しない。

## 2.6.8 クロック同期式スレーブ受信設定例（割り込み・ポーリング方式）

シリアルコミュニケーションインタフェース (SCI) のクロック同期式スレーブ受信処理の設定例を示します。

<スレーブ受信処理>

- ① 割り込み方式では、受信データレジスタフル割り込みにより受信処理を起動します。
- ② ポーリングでは割り込みを使用せず、割り込み要因フラグ (IR215) のポーリングを行います。割り込み要因フラグが ON のときデータ受信を行います。
- ③ スレーブ受信処理は 32 バイトのデータを受信すると処理を終了します。
- ④ 受信を開始したら LED0 を点灯し、受信終了したら LED1 を点灯します。受信エラー発生時に LED2 を点灯します。

表 2.39 SCI クロック同期通信仕様（スレーブ受信）

項目	内容
通信方式	クロック同期式シリアル通信
転送速度	100kbps (B=62)
データ長	8 ビット
ハードウェアフロー制御	なし
使用 SCI チャンネル	SCI0 固定
ビット順序	LSB ファースト
同期クロック	外部クロック (SCK 端子は同期クロック入力)
端子設定	P21/RXD
	P22/SCK
	P14/LED0 (GPIO)
	P15/LED1 (GPIO)
	P16/LED2 (GPIO)

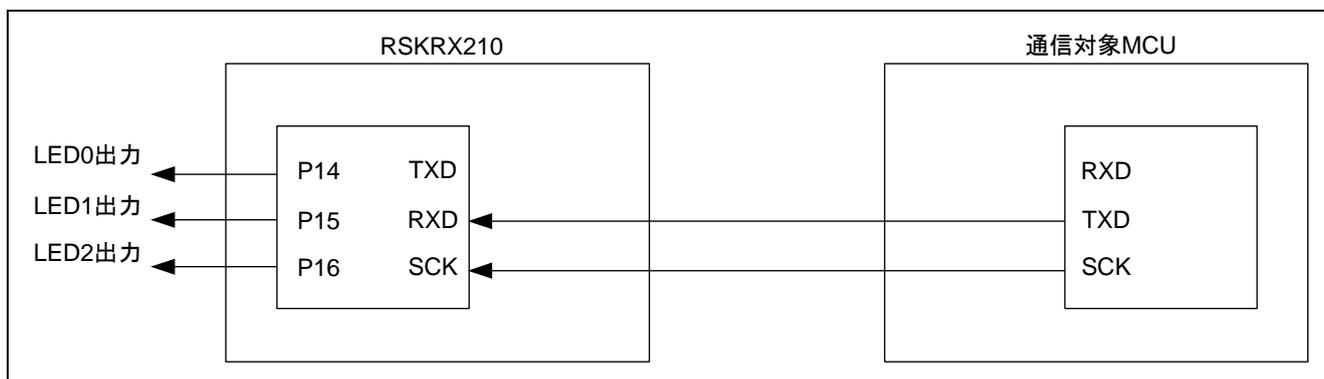


図 2.13 クロック同期式シリアル通信接続仕様（スレーブ受信時）

表 2.40 に SCI クロック同期式スレーブ受信時の初期設定手順を示します。なお、初期設定処理は割り込み方式、ポーリング共通に記載します。割り込みリソースについては、表 2.34 を参照して下さい。

表 2.40 SCI クロック同期式スレーブ受信初期設定例

手順		H8/3048 設定例	RX210 設定例
		クロック : 18MHz	PCLKB (周辺クロック) : 25MHz
1	SCI 割り込みディスエーブル (RX210 のみ)	割り込みコントローラに許可レジスタがありません	IER1A.IEN7=0 (RXI0) IER1A.IEN6=0 (ERIO)
2	モジュールストップ状態を解除 (RX210 のみ)	モジュールストップ機能がありません	PRCR.WORD=0xA502 MSTPCRB.MSTPB31=0 PRCR.WORD=0xA500
3	SCR を初期化する。	SCR.TIE,RIE,TE,RE,TEIE=0	SCR.TIE,RIE,TE,RE,TEIE=0
4	I/O ポート設定を行う (RX210 のみ)	<ul style="list-style-type: none"> <li>SCK 端子設定 (SCR.CKE=0) ⇒手順 5 で設定 (SMR.C/_A=1) ⇒手順 6 で設定</li> <li>RX 端子設定 SCMR.SMIF=0 (SCR.RE=1) ⇒手順 10 で設定</li> </ul>	PORT2.PDR.B1=0 (RX 入力) PORT2.PDR.B2=0 (SCK 入力) PORT2.PMR.B1=0 (汎用入出力に設定) PORT2.PMR.B2=0 (汎用入出力に設定) PWPR.B0WI=0 PWPR.PFSWE=1 (PFS ライト許可) P21PFS=0x0A (RX 端子設定) P22PFS=0x0A (SCK 端子設定) PWPR.PFSWE=0 (PFS ライト禁止) PWPR.B0WI=1 PORT2.PMR.B1=1 (周辺機能) PORT2.PMR.B2=1 (周辺機能)
5	クロックイネーブル設定する。	SCK 端子は入力/SCK 端子クロック入力 SCR.CKE0,1=10b	外部クロック/SCKn 端子は入力ポート SCR.CKE0,1=10b
6	送受信フォーマット設定 (SMR)	SMR.C/_A=1 (クロック同期式) SMR.CKS0,1=00b	SMR.CM=1 (クロック同期式) SMR.CKS0,1=00b
7	SCMR の設定を行う。	SCMR、SEMR レジスタは存在しません	SCMR.SMIF=0 (シリアルコミュニケーションインタフェースモード) SCMR.SINV=0 (送受信データインバートしない) SCMR.SDIR=0 (LSB ファースト)
8	BRR レジスタにビットレートに対応する値をライトする。	100kbps BRR=48	100kbps BRR=62
9	1 ビット期間ウェイトする。 (H8/3048 のみ)	1 ビット期間ウェイトを行う。	—
10	割り込みの優先レベルを設定	SCI の割り込み優先度は非優先とする。	IPR214=0x05 (レベル 5) *1 IR214=0
11	SCR.RIE,RE をイネーブルとし送信動作許可	ISCR.RIE=1 *2 SCR.RE=1 *ポーリングでは SCR.RIE=0	SCR.RIE,RE=1 (同時に ON すること)
12	割り込みコントローラ側割り込み許可 (RX210 のみ)	—	IER1A.IEN7=1 (RXI0) *2 IER1A.IEN6=1 (ERIO) *2

【注】 \*1 ポーリング時は設定しない

\*2 ポーリング時は設定しない処理

SCI クロック同期式スレーブ受信 (割り込み処理方式) の割り込み処理の説明を示します。

表 2.41 SCI クロック同期式スレーブ受信 (割り込み処理方式) 割り込み処理例

手順		H8/3048 設定例	RX210 設定例
1	受信データを読み取り	RDR を受信バッファへ読み取る	RDR を受信バッファへ読み取る
2	レシーブデータレジスタフルをクリア	SSR.RDRF をリード後、0 クリア	IR214 は自動的にクリアされる
3	受信バイト数が 32 バイトに達したら受信終了する。	SCR.RIE=0 SCR.RE=0	SCR.RIE=0 IER1A.IEN7=0 (RXI0) IER1A.IEN6=0 (ERI0) IR214=0

クロック同期通信では受信エラーはオーバランエラーのみ検出します。オーバランエラーに対応したエラー処理を実装して下さい。

以下に SCI クロック同期スレーブ受信 (ポーリング方式) の処理説明を示します。ポーリングでは割り込みを一切使用しません。手順としては初期化手順 10 の延長で以下の処理を行います。

表 2.42 SCI クロック同期式スレーブ受信 (ポーリング方式) 処理例

手順		H8/3048 設定例	RX210 設定例
1	受信エラーを読み出しエラー判定する ⇒受信エラーなら受信エラー処理へ ⇒受信エラーでないなら手順 2 へ	SSR.ORER≠0 なら 受信エラー処理へ	SSR.ORER≠0 なら 受信エラー処理へ
2	受信データレジスタフルをポーリングし、レジスタフルなら 3 以降の受信処理を行う	SSR.RDRF=1 の場合、手順 3 以降の受信処理を行う	IR215=1 の場合、手順 3 以降の受信処理を行う
3	受信データを RDR から読み取る	RDR をリードし受信バッファへデータ格納	RDR をリードし受信バッファへデータ格納
4	受信データレジスタフルをクリアする	SSR.RDRF を 0 クリアする。	IR215 を 0 クリアする。
5	受信カウンタが 32 バイト以上なら受信終了する。 ⇒32 バイト未満の場合手順 1 へ	受信終了時 SCR.RIE=0	受信終了時 SCR.RIE=0 とする。 IR215=0
受信エラー処理			
6	受信エラー処理	エラー処理内容は規定しません	エラー処理内容は規定しません

## 2.7 高機能タイマ (ITU、MTU2a、TPUa)

## 2.7.1 仕様比較

RX210 の MTU2、TPUa は H8/3048 の ITU がベースとなり機能が進化しました。ITU で設定できていた項目が一部 TPUa では実現できないモード (表 2.43) がありますが、MTU2a を使用する事で実装可能です。また、入出力端子も表 2.44 に示すように RX210 の MTU2、TPUa は H8/3048 の ITU が持つ端子機能を備えています。

表 2.43 H8/3048 ITU、RX210 MTU2a, TPUa 仕様比較 (機能)

項目		H8/3048	RX210	
		ITU	MTU2a	TPUa *1
入カクロック	内部クロック	内部クロック $\phi$ 、 $\phi/2$ 、 $\phi/4$ 、 $\phi/8$	MTU2a,TPUa 共通 : PCLK/1、PCLK/4、PCLK/16、PCLK/64 (TPUa のみ : PCLK/256、PCLK/1024、PCLK/4096)	
	外部クロック	TCLKA、TCLKB、TCLKC、TCLKD	MTCLKA、MTCLKB、MTCLKC、MTCLKD	TCLKA、TCLKB、TCLKC、TCLKD
チャンネル数		5 チャンネル (チャンネル 0~4)	6 チャンネル (MTU0~5)	6 チャンネル (TPU0~5)
バッファレジスタ		チャンネル 3、チャンネル 4 のみ対応	MTU0、MTU3、MTU4 のみ対応	TPU0、TPU3 のみ対応
カウンタクリア		コンペアマッチ、インプットキャプチャ	コンペアマッチ、インプットキャプチャ	コンペアマッチ、インプットキャプチャ
コンペアマッチ出力		0、1、トグル出力	0、1、トグル出力	0、1、トグル出力
同期動作		チャンネル 0~4	MTU0~4	TPU0~5
PWM モード 1		チャンネル 0~4	MTU0~4	TPU0~5
相補 PWM モード		チャンネル 3、チャンネル 4	MTU3、MTU4	—
リセット同期 PWM モード		チャンネル 3、チャンネル 4	MTU3、MTU4	—
位相計数モード		チャンネル 2	MTU1、MTU3、MTU4	TPU1、TPU2、TPU4、TPU5
DMAC の起動		チャンネル 0~3	MTU0~MTU4	TPU0~5
割り込み要因数		15 要因	28 要因	26 要因
消費電力低減機能		モジュールスタンバイ状態設定可能	モジュールストップ状態設定可能	モジュールストップ状態設定可能

【注】 \*1 TPU は、144 ピン以上のピン数を持つ製品に内蔵されます。

表 2.44 H8/3048 ITU、RX210 MTU2a, TPUa 仕様比較 (端子)

項目	H8/3048	RX210	
	ITU	MTU2a	TPUa
入出力端子	10 本	最大 16 本	最大 16 本
出力端子	2 本 (チャンネル 4)	—	—
入力端子	—	3 本 (MTU5)	—

## (1) ITU にはない機能

RX210 MTU2a、TPUa では、ITU と比較し周辺モジュールとの連携機能の拡充がなされました。MTU2a、TPUa の比較を表 2.45 に示します。

表 2.45 RX210 MTU2a、TPUa 機能比較 (H8/3048 ITU にはない機能)

項目	RX210	
	MTU2a	TPUa
PWM モード 2	MTU0~2	—
AC 同期モータ駆動モード	MTU1、MTU3、MTU4	—
DTC の起動	MTU0~MTU5	TPU0~TPU4
A/D 変換開始トリガ	MTU0~MTU4	TPU0~TPU4
イベントリンク機能 (出力)	20 要因 (MTU1~MTU4)	—
イベントリンク機能 (入力)	MTU1~MTU4 カウントスタート動作 インプットキャプチャ動作 カウントリスタート動作	
A/D 変換開始トリガ 要求ディレイド機能	MTU4	
割り込み間引き機能	MTU4、MTU5	

## (2) 置き換え時の注意点

- MTU2a で ITU を置き換える場合の注意点としてタイマステータスレジスタ (TSR) の割り込みフラグが、割り込みコントローラにありますので注意して下さい。
- TPUa で ITU を置き換える場合も MTU2a と同様にタイマステータスレジスタ (TSR) の割り込みフラグが、割り込みコントローラにあります。TPUa の場合は、割り込みコントローラとは別に、タイマステータスレジスタ (TSR) にも割り込みフラグが存在します。

## 2.7.2 レジスタ一覧

表 2.46 ITU、MTU2a、TPUa レジスタ一覧 (1/2)

H8/3048	RX210		相違点
ITU	MTU2a	TPUa	
TSTR	MTU.TSTR	TPU.TSTR	あり*1
TSNC0~4	MTU.TSYR	TPU.TSYR	あり*1
TMDR0~4	MTU0~4.TMDR	TPU0~5.TMDR	あり*1
TFCR3、4		—	あり*1
TOER3、4	MTU.TOER	—	あり*1
TCNT0~4	MTU0~4.TCNT MTU5.TCNTU、TCNTV、TCNTW	TPU0~5.TCNT	なし
GRA0~4、GRB0~4	MTU0.TGRA~F MTU1.TGRA、B MTU2.TGRA、B MTU3.TGRA~D MTU4.TGRA~D MTU5.TGRU、TGRVTGRR、TGRW	TPU0.TGRA~D TPU1.TGRA、B TPU2.TGRA、B TPU3.TGRA~D TPU4.TGRA、B TPU5.TGRA、B	なし
BRA3、4、BRB3、4	TGRC、TGRD、TGRF*2*4	TGRC、TGRD*3*4	—
TOCR	MTU.TOCR1	—	あり*1
	MTU.TOCR2	—	あり*1
TCR0~4	MTU0~4.TCR MTU5.TCRU、TCRV、TCRW	TPU0~5.TCR	あり*1
TIOR0~4	MTU0.TIORH MTU0.TIORL MTU1.TIOR MTU2.TIOR MTU3.TIORH MTU3.TIORL MTU4.TIORH MTU4.TIORL	TPU0.TIORH TPU0.TIORL TPU1.TIOR TPU2.TIOR TPU3.TIORH TPU3.TIORL TPU4.TIOR TPU5.TIOR	あり*1
TSR0~4	—	TPU0~5.TSR	あり*1

表 2.47 ITU、MTU2a、TPUa レジスタ一覧 (2/2)

H8/3084	RX210		相違点
	ITU	MTU2a	
TIER0~4	MTU0~4.TIER	TPU0~5.TIER	あり*1
-	MTU0~4.TSR	-	-
	MTU0~4.NFCR	TPU0~5.NFCR	-
	MTU5.TCNTCMPCLR	TPU0~5.NFCR	-
	MTU1.TICCR	-	-
	MTU.TRWER		-
	MTU.TGCR		-
	MTU0、3、4.TBTM		-
	MTU.TOLBR		-
	MTU.TCNTS		-
	MTU.TDDR		-
	MTU.TCDR		-
	MTU.TCDBR		-
	MTU.TDER		-
	MTU.TWCR		-
	MTU4.TADCR		-
	MTU4.TADCORA、TADCORB		-
	MTU4.TADCOBRA、TADCOBRB		-
	MTU.TITCR		-
	MTU.TITCNT		-
	MTU.TBTER		-

【注】 \*1 ビットアサインは異なりますので注意願います。

\*2 MTU0、MTU3、MTU4 の TGRC、TGRD、MTU0 の TRGF バッファレジスタとして動作設定可能です。

\*3 TPU0、TPU3 の TGRC、TGRD、MTU0 の TRGF バッファレジスタとして動作設定可能です。

\*4 TGR とバッファレジスタの組み合わせは、TGRA-TGRC、TGRB-TGRD、TGRE-TGRF になります。

### 2.7.3 モジュールストップ

RX210 では周辺モジュールは消費電力低減機能によりストップしている場合があります。周辺モジュールは初期状態デフォルトでストップしています。モジュール設定前は必ずモジュールストップを解除して下さい。

## 2.7.4 MTU2a アウトプットコンペアマッチ設定例

マルチファンクションタイマパルスユニット (MTU2a) でアウトプットコンペアマッチ機能を実現した設定例を以下に示します。

<仕様>

- ① RSKRX210 を使用します。
- ② MTU4 を使用して設定された周期のデューティ 50% のパルスを出力します。設定周期は 1ms 固定とします。

表 2.48 MTU2a アウトプットコンペアマッチ仕様

項目	内容
カウントクロック	PCLKB/1 の立ち上がり (PCLKB=25MHz)
動作モード	ノーマルモード
同期動作	使用しない
カウンタクリア要因	TGRA のコンペアマッチによりクリア
タイムジェネラルレジスタ	アウトプットコンペアレジスタとして使用する
端子設定	P24/MTIOC4A (パルス出力用)

動作説明を図 2.14 に示します。本設定例では MTU に初期設定を行ったら、ソフト処理は介在しません。ハードウェアにて自動的にパルス出力を行います。

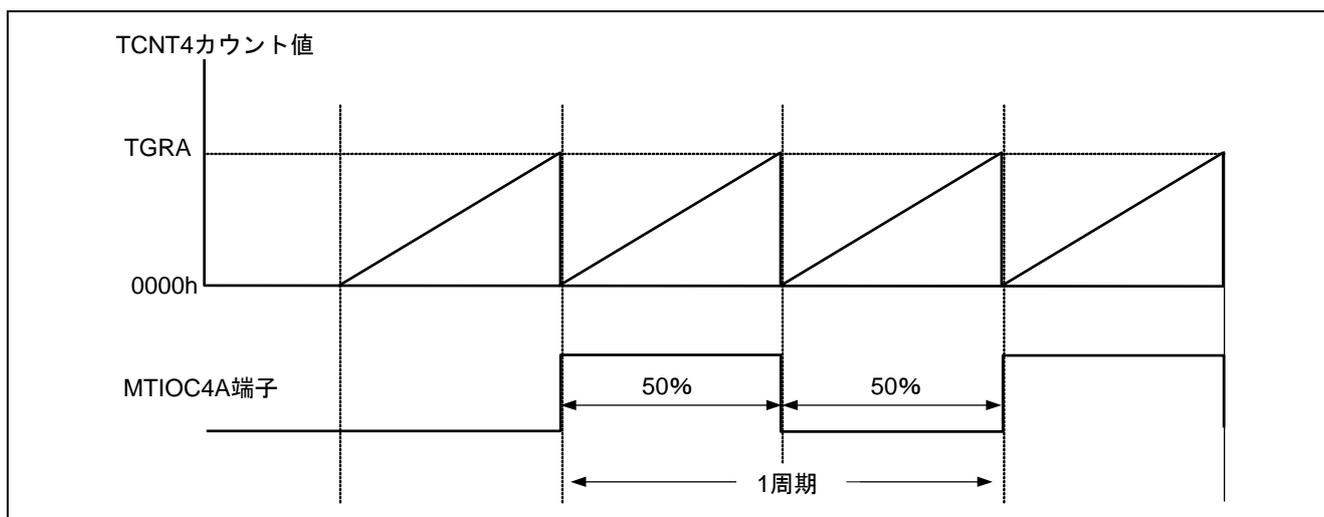


図 2.14 MTU2a アウトプットコンペアマッチ動作説明

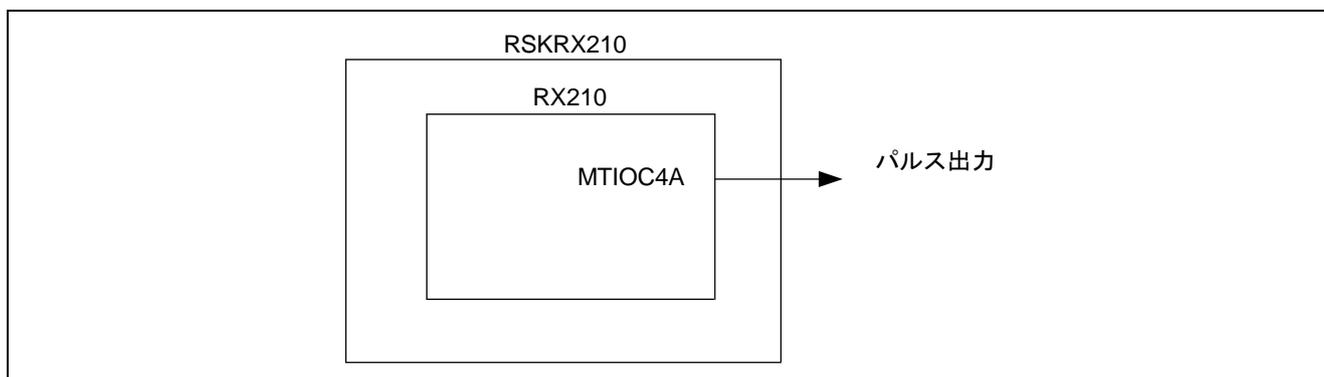


図 2.15 MTU2a アウトプットコンペアマッチ動作説明

表 2.49 MTU2a アウトプットコンパマッチ初期設定例

手順	H8/3048 設定例	RX210 設定例
	周辺クロック : 18MHz	PCLK (周辺クロック) : 25MHz
1 モジュールストップ状態解除 (RX210 のみ)	(モジュールストップ機能なし)	PRCR.WORD=0xA502 MSTPCRA.MSTPA9=0 PRCR.WORD=0xA500
2 ITU/MTU 停止、カウンタの初期化	TSTR.CST4=0 (TCNT 停止) TSNC.SNC4=0 (独立動作設定) TCNT4=0x0000 (TCNT0 クリア) GRA4=0x0000 (GRA4 クリア)	MTU.TSTR.CST4=0 (TCNT 停止) MTU.TSYR.SYNC4=0 (独立動作設定) MTU4.TCNT=0x0000 (TCNT クリア) MTU4.TGRA=0x0000 (TGRA クリア)
3 I/O ポート設定 (端子入出力と端子機能設定)	<ul style="list-style-type: none"> <li>TIOCA4 端子機能設定</li> <li>TFCR.CMD1=0 (TOER.EA4=1) ⇒手順 6 で設定 (TMDR.PWM4=0) ⇒手順 9 で設定 (TIOR4.IO0~2=011b) ⇒手順 7 で設定</li> </ul>	MPC で端子 MTIOC4A を設定する。 PORT2.PDR.B4=1 (出力設定) PORT2.PMR.B4=0 (GPIO) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.P24PFS=0x01 (端子機能設定) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1
4 カウンタクロック選択、エッジ選択	内部クロック : $\phi/1$ 設定 TCR4.TPSC2~0=000b TCR4.CKEG1~0=0 (立ち上がりでカウント)	内部クロック : $\phi/1$ 設定 MTU4.TCR.TPSC2~0=000b MTU4.TCR.CKEG1~0=0 (立ち上がりでカウント)
5 カウンタ動作/TCNT クリア要因設定	GRA4 のコンペアマッチ/インプットキャプチャ/TCNT クリア要因 GRA4 TCR4.CCLR1~0=01b	MTU4.TGRA のコンペアマッチ/インプットキャプチャ/TCNT クリア要因 TGRA MTU4.TCR.CCLR2~0=001b
6 アウトプットコンペアマッチとして出力許可設定 (ITU/MTU3,4 のみ)	TOER.EA4=1	MTU.TOER.OE4A=1
7 タイマ I/O コントロール設定	GRA4 はアウトプットコンペアレジスタ初期出力'0'、コンペアマッチでトグル出力 TIOR4.IOA2~0=011b	MTU4.TGRA はアウトプットコンペアレジスタ 初期出力'0'、コンペアマッチでトグル出力 MTU4.TIORH.IOA3~0=0011b
8 アウトプットコンペアマッチ出力周期設定 (設定値は 1/2 周期時間)	GRA4=2328h	MTU4.TGRA=0x30D4h
9 タイマモードレジスタ設定	TMDR.PWM4=0 (通常動作)	MTU4.TMDR.BFB=0 (通常動作) MTU4.TMDR.BFA=0 (通常動作) MTU4.TMDR.MD3~0=0 (通常動作) PORT2.PMR.B4=1 (周辺機能)
10 タイマ動作許可	TSTR.CST4=1 (TCNT4 をカウント動作)	MTU.TSTR.CST4=1 (TCNT4 をカウント動作)

## 2.7.5 MTU2a インพุットキャプチャ設定例

マルチファンクションタイムパルスユニット (MTU2a) でインพุットキャプチャ機能を使用してパルス幅を測定します。

<仕様>

- ① RSKRX210 を使用します。
- ② 端子から入力されるパルスの High 幅の時間を測定し、結果を RAM に格納します。
- ③ パルス幅が測定範囲以上\*1 だった場合、LED1 を点灯し処理を終了します。

【注】 \*1 TCNT オーバフロー回数が FFFFh 回を超えた場合測定不能とします。

表 2.50 MTU2a インพุットキャプチャ仕様

項目	内容
カウントクロック	PCLKB/1 の立ち上がり (PCLKB=25MHz)
動作モード	ノーマルモード
同期動作	使用しない
カウンタクリア要因	TGRA インพุットキャプチャ
タイムジェネラルレジスタ	インพุットキャプチャレジスタ
割り込み要因	MTU4 インพุットキャプチャ A 割り込み オーバフロー割り込み
端子設定	P24/MTIOC4A *パルス入力 (両エッジでインพุットキャプチャ) P15/LED1 (GPIO)

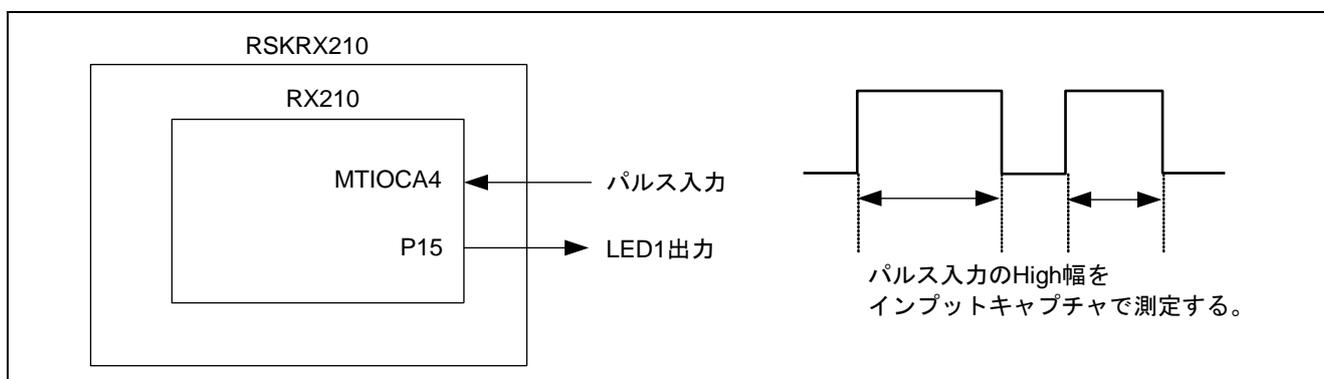


図 2.16 MTU2a 端子接続

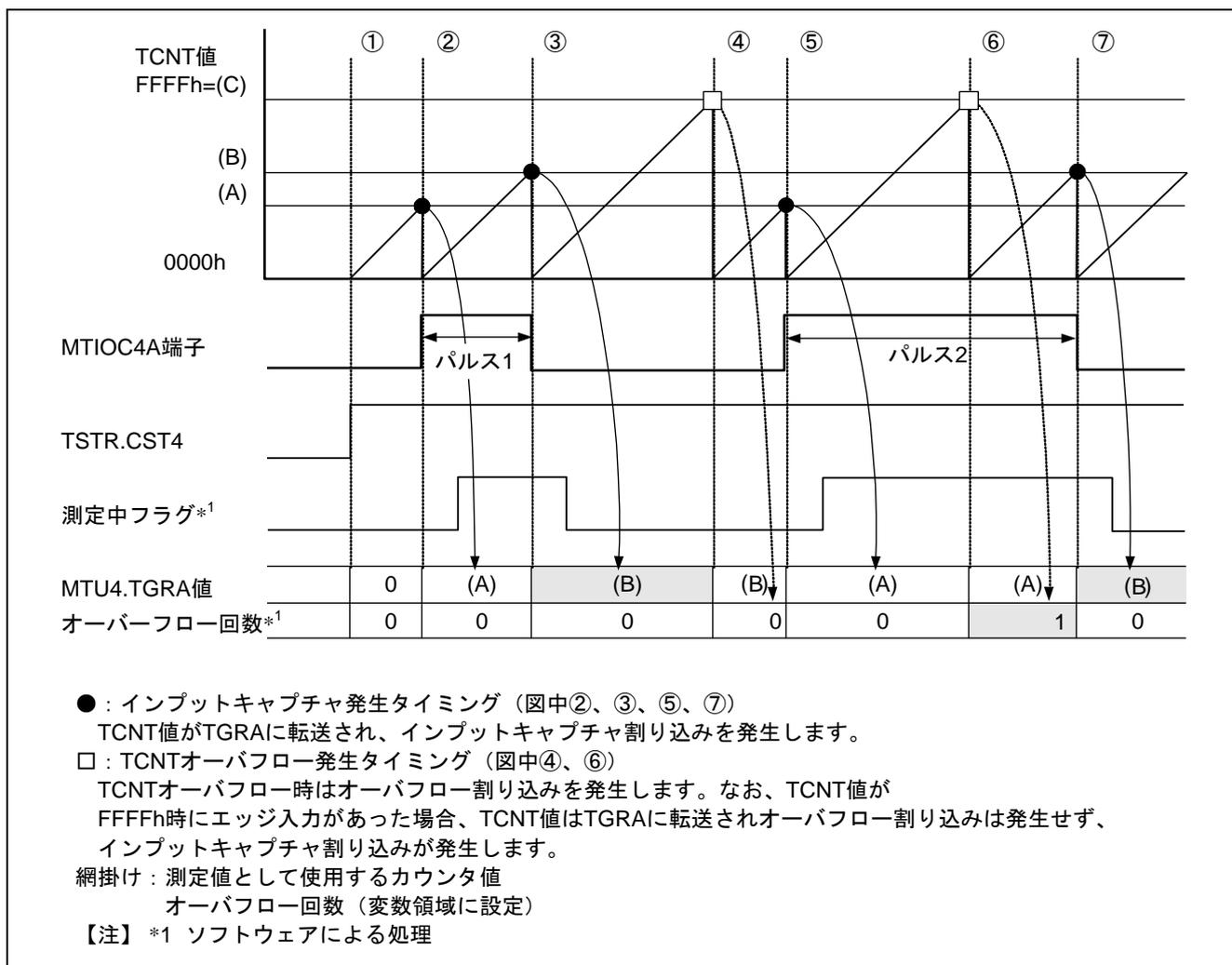


図 2.17 MT2aU インพุットキャプチャ動作説明

## &lt;パルス幅測定動作説明&gt;

図 2.17 の注記\*1 (ソフトウェアによる処理) を前提条件として、パルス 1,2 のパルス幅測定原理を説明します。

- ① TSTR.CST4 ビットに“1” (カウント開始) を設定すると、MTU4 がカウントを開始します。
- ② MTIOC4A 端子に立ち上りエッジ入力時、端子が High 状態であることを確認し、測定中フラグを“1”に設定し、オーバーフロー回数を“0”クリアし、パルス 1 の測定を開始します。
- ③ MTIOC4A 端子に立ち下がりエッジ入力時、端子が Low であることを確認しパルス 1 幅の測定完了と判断し、測定中フラグを“0”クリアし、MTU4.TCNT のオーバーフロー回数 (0) と、MTU0.TGRA の値 (B) を元にパルス 1 の幅を算出します。
- ④ MTU4.TCNT がオーバーフローしていますが、測定中フラグが“0”なのでオーバーフロー回数はカウントしません。
- ⑤ MTIOC4A 端子に立ち上りエッジ入力時、端子が High 状態であることを確認し、測定中フラグを“1”に設定し、オーバーフロー回数を“0”クリアし、パルス 2 の測定を開始します。
- ⑥ MTU4.TCNT がオーバーフロー、かつ測定中上図に示す測定中フラグが 1 の間オーバーフロー回数をカウントアップします。オーバーフロー回数 (0) ⇒ (1) となります。
- ⑦ MTIOC4A 端子に立ち下がりエッジ入力時、端子が Low 状態であることを確認しパルス 2 幅の測定完了と判断し、測定中フラグを“0”クリアし、MTU4.TCNT のオーバーフロー回数 (1) と、MTU4.TGRA の値 (B) を元にパルス 2 の幅を算出します。

表 2.51 MTU2a インพุットキャプチャ初期設定例

手順	H8/3048 設定例	RX210 設定例
	クロック : 18MHz	PCLK (周辺クロック) : 25MHz
1 モジュールストップ状態解除 (RX210 のみ)	(モジュールストップ機能なし)	PRCR.WORD=0xA502 MSTPCRA.MSTPA9=0 PRCR.WORD=0xA500
2 割り込み設定ディセーブル	TIER4.OVIE=0 (OVI 要求を禁止)	IER10.IEN6=0 (ベクタ 134、TGIA4 禁止) IER11.IEN2=0 (ベクタ 138、TCIV4 禁止) MTU4.TIER.TGIEA=0 MTU4.TIER.TCIEV=0
3 割り込み要因クリア (RX210 のみ)	—	IR138=0
4 MTU 停止	TSTR.STR4=0 (TCNT 停止) TSNC.SYNC4=0 (独立動作設定) TCNT4=0x0000 (TCNT4 クリア) GRA4=0x0000 (GRA4 クリア)	MTU.TSTR.CST4=0 (TCNT 停止) MTU.TSYR.SYNC0=0 (独立動作設定) MTU4.TCNT=0x0000 (TCNT クリア) MTU4.TGRA=0x0000 (TGRA クリア)
5 I/O ポート設定 (端子入出力と端子機能設定)	<ul style="list-style-type: none"> <li>TIOCA4 端子機能設定</li> <li>TFCR.CMD1=0</li> <li>TOER.EA4=0</li> <li>(TIOR4.IO2=1) ⇒手順 7 で設定</li> </ul>	MPC で端子 MTIOC4A を設定する PORT2.PDR.B4=0 (入力設定) PORT2.PMR.B4=0 (GPIO) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.P24PFS=0x01 (端子機能設定) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1 PORT2.PMR.B4=1 (周辺機能)
5 カウンタクロック選択、エッジ選択	内部クロック : $\phi/1$ 設定 TCR4.TPSC2~0=000b TCR4.CKEG1~0=00b 立ち上がりでカウント)	内部クロック : $\phi/1$ 設定 MTU4.TCR.TPSC2~0=000b MTU4.TCR.CKEG1~0=00b (立ち上がりでカウント)
6 カウンタ動作/TCNT クリア要因設定。	GRA4 のコンペアマッチ/インพุットキャプチャ/TCNT クリア要因 GRA4 TCR4.CCLR2~0=01b	MTU4.TGRA のコンペアマッチ/インพุットキャプチャ/TCNT クリア要因 TGRA MTU0.TCR.CCLR2~0=001b
7 タイマ I/O コントロール設定	GRA4 はインพุットキャプチャレジスタ入力端子 TIOC4A、 両エッジでインพุットキャプチャ TIOR4.IOA2~0=111b	MTU4.TGRA はインพุットキャプチャレジスタ入力端子 MTIOC4A 両エッジでインพุットキャプチャ MTU4.TIORH.IOA3~0=1010b
8 タイマモードレジスタ設定	TMDR.PWM4=0 (通常動作)	MTU4.TMDR.BFB=0 (通常動作) MTU4.TMDR.BFA=0 (通常動作) MTU4.TMDR.MD3~0=0 (通常動作)
9 割り込み優先度レジスタ設定	SCI の割り込み優先度は非優先とする。	IPR134=5 (TGIA4 をレベル 5) IPR138=5 (TCIAV4 をレベル 5)
10 割り込み許可設定	TIER4.OVIE=0 (OVI 要求を許可)	MTU4.TIER.TGIEA=1 MTU4.TIER.TCIEV=1 IER10.IEN6=0 (ベクタ 134、TGIA4 禁止) IER11.IEN2=0 (ベクタ 138、TCIV4 禁止)
11 タイマ動作許可	TSTR.CST4=1 (TCNT4 をカウント動作)	MTU.TSTR.CST4=1 (TCNT4 をカウント動作)

## 2.8 タイムベースパルス出力機能

### 2.8.1 仕様比較

RX210 では H8/3048 のプログラマブルタイミングパターンコントローラ (TPC) に相当するモジュールはありません。ここでは、RX210 で H8/3048 TPC の機能を実現する方法の一例を示します。なお、RX631 ではプログラマブルパルスジェネレータ (PPG) が搭載されております、H8/3048 の TPC を置き換えるモジュールとしてこちらをご検討下さい。詳細は RX63N グループ、RX631 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

#### (1) H8/3048 TPC の概要

TPC の機能概要としては、16 ビットインテグレートドタイムユニット (ITU) をタイムベースとして TP0~15 端子からパルスを出します。TPC は 4 ビット単位の TPC 出力グループ 3~0 から構成されており、これらは同時に動作させることも、独立に動作させることも可能です。

図 2.18 に TPC のブロック図を示します。

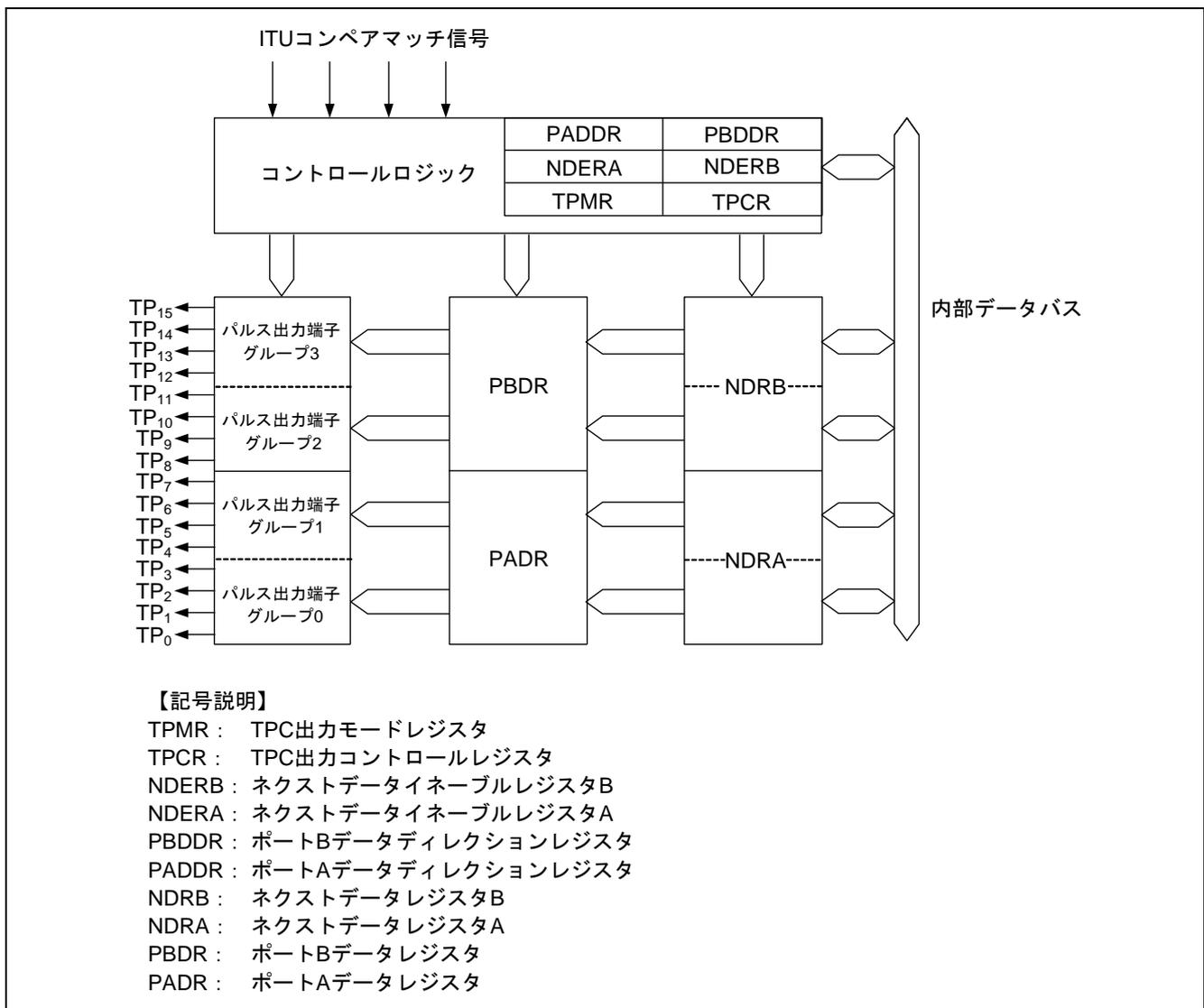


図 2.18 H8/3048 TPC ブロック図

## (2) RX210 TPC の置き換え例

RX210 で H8/3048 の TPC の機能を実現する設定の一例を図 2.19 に示します。ここでは汎用ポート、DMAC、CMT を使用した置き換え例を示します。

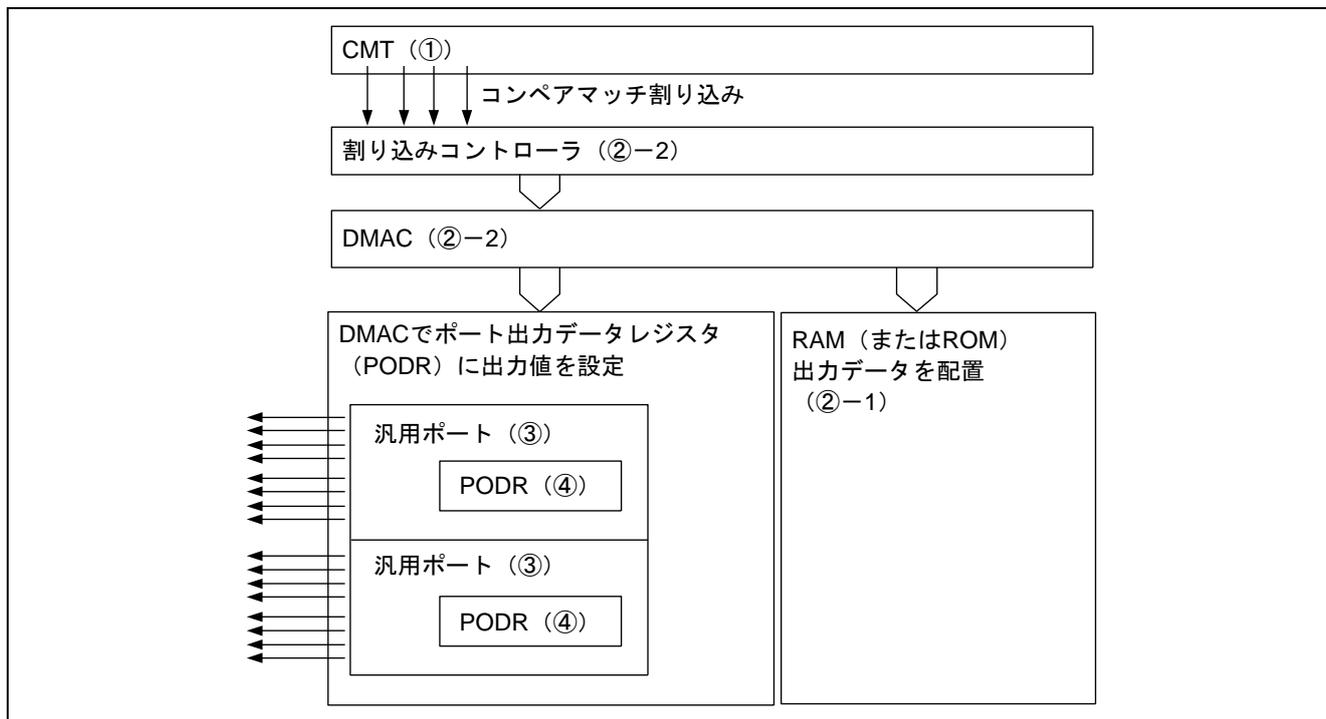


図 2.19 RX210 TPC 置き換え設定のブロック図

## 置き換えモジュールの解説

## ① H8/3048 TPC タイムベースの置き換え

CMT をタイムベースとし、CMT のコンペアマッチ割り込みで割り込みコントローラから DMAC を起動させます。

## ② H8/3048 TPC NDRA/NDRB の置き換え

②-1: メモリに出力パターンを格納した変数を用意します。

②-2: 割り込みコントローラが CMT のコンペアマッチ割り込みを受け DMAC を起動します。DMAC では、出力パターンを格納した変数の内容を Pmn.PODR に転送します。

## ③ H8/3048 TPC 出力端子 (TP0-15) の置き換え

Pmn を汎用出力端子として設定し、パルスの出力として使用します。

## ④ H8/3048 TPC PADR/PBDR の置き換え

Pmn.PODR で置き換えます。Pmn.PODR に出力データを格納し Pmn から出力します。

(m = 0~9、A~F、H、J~L/n=0~7)

(3) RX210 TPC の置き換え例 動作説明

H8/3048 TPC の動作と RX210 で TPC を置き換えた場合の動作をそれぞれ図 2.20 に示します。

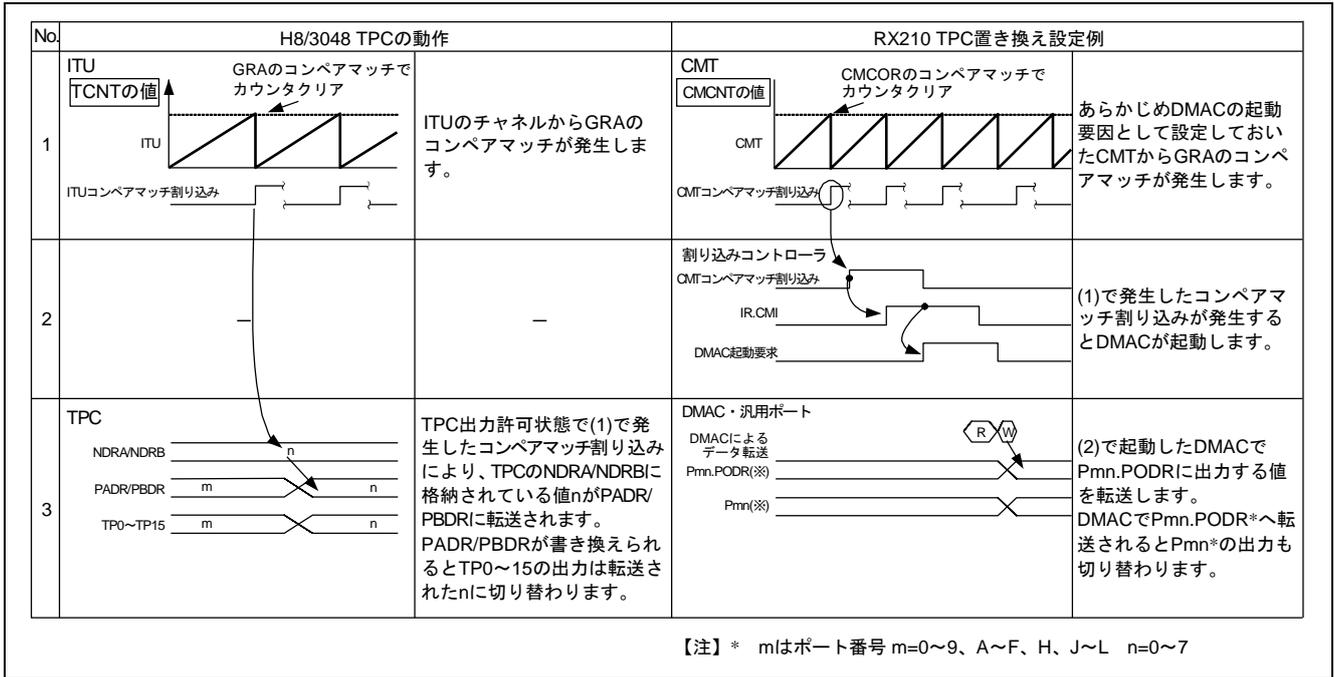


図 2.20 TPC の置き換え設定例動作説明

2.8.2 TPC の置き換え設定例

以下に H8/3048 TPC を RX210 で置き換える例を示します。設定例として示すのは、1-2 相励磁波形を出力する場合を想定した設定例です。

<仕様>

- ① RSKRX210 を使用します。
- ② CMT のコンペアマッチ信号を元に DMAC を起動し、ROM に格納した出力パターンを LED0~3 に反映します。出力周期は 500ms とし、ROM 内の出力パターンを繰り返し出力します。

RX210 での置き換え仕様を図 2.21 に示します。

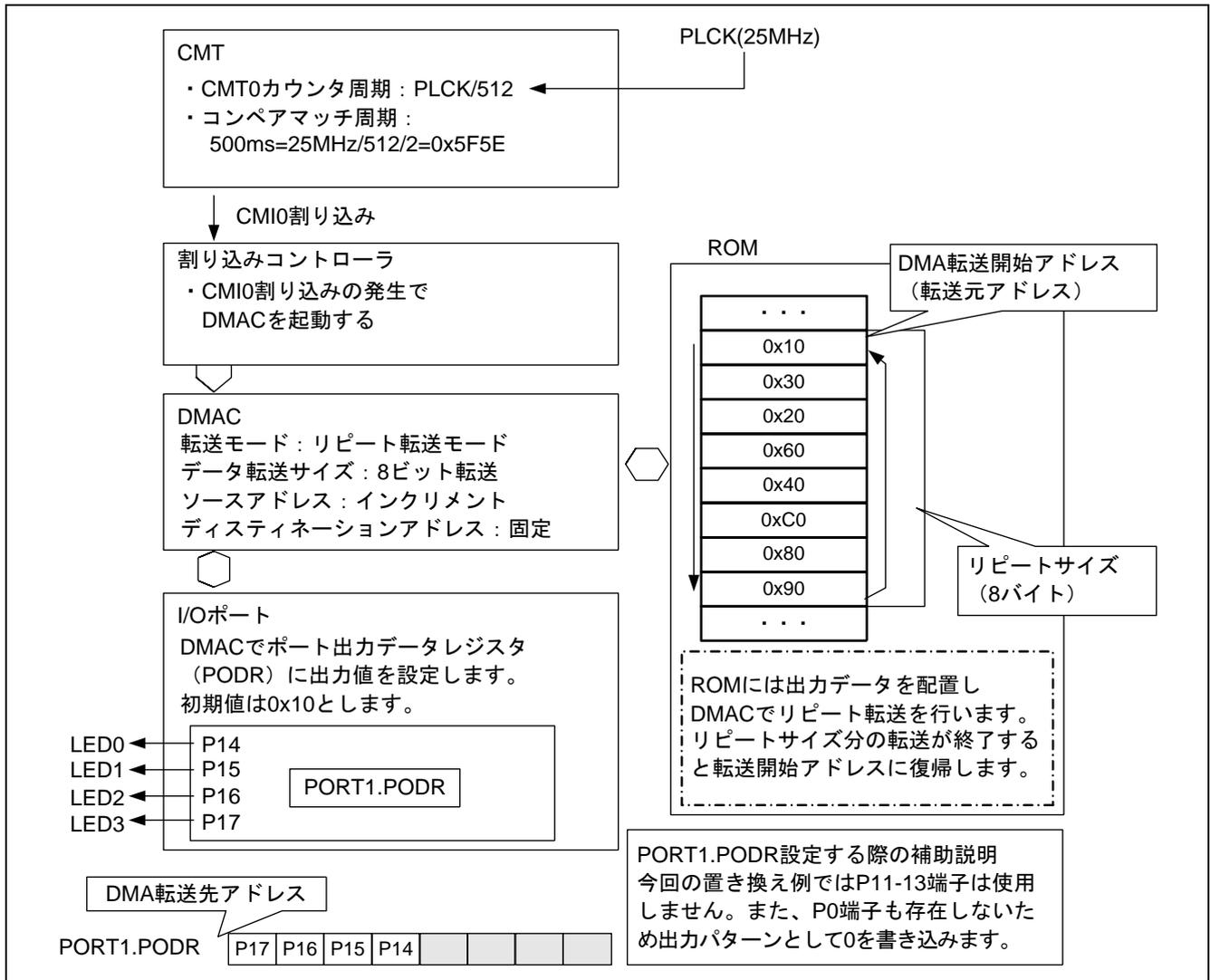


図 2.21 TPC の置き換え設定例動作説明

(1) TPC 置き換え例の動作

1-2 相励磁波形を出力する動作を図 2.22 に示します。コンペアマッチによる割り込みをタイムベースとし、DMAC でメモリ内にあらかじめ用意した出力パターンを汎用出力として用意した PORT1.PODR に転送しています。本設定例では初期設定を行ったら、ソフト処理は介在しません。ハードウェアにて自動的にパルス出力を行います。

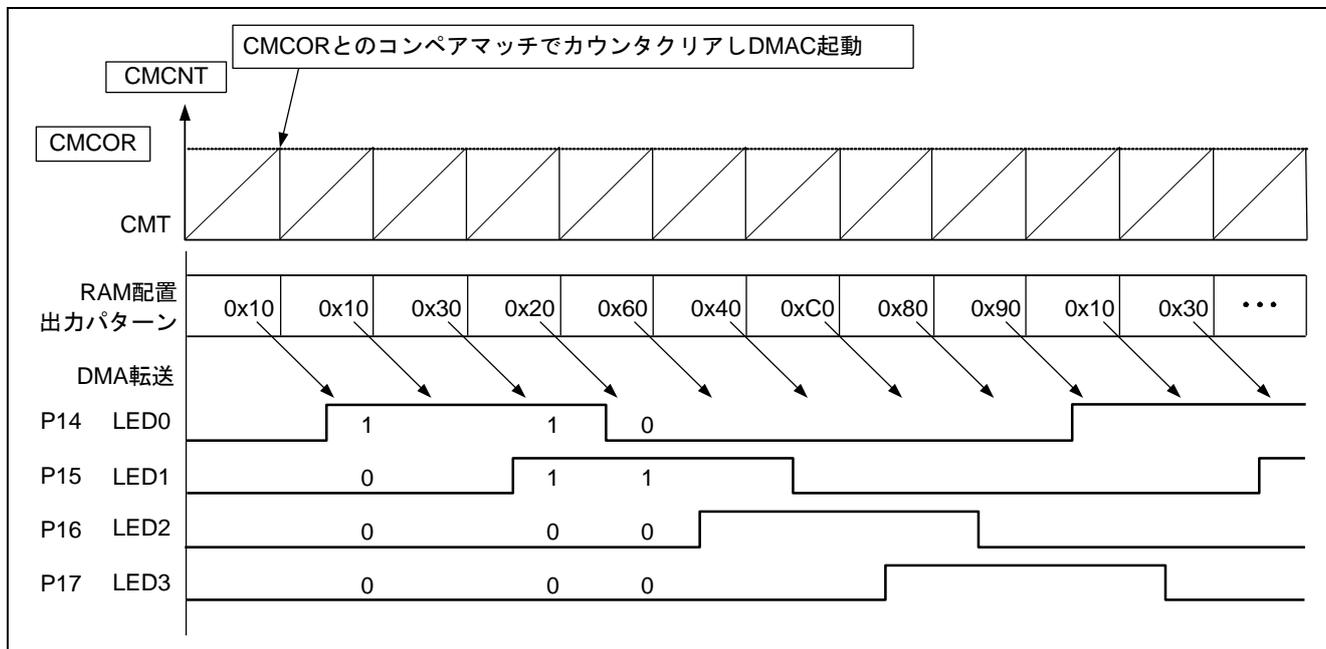


図 2.22 TPC の置き換え設定例動作説明

## (2) H8/3048 TPC を RX210 で置き換え

表 2.52 に RX210 (汎用ポート、DMAC、CMT) での TPC 置き換え初期設定例を示します。

表 2.52 RX210 TPC 置き換え初期設定例

項目	手順	設定例
モジュールストップ の解除	1	PRCR.WORD=A502h
	2	CMT モジュールストップ状態の解除
	3	DMA/DTC モジュールストップ状態の解除
	4	PRCR.WORD=A500h
IO ポートの設定	5	PORT1.PODR.B4-7=1 (LED:OFF)
	6	PORT1.PDR.B4-7=1 (出力設定)
	7	PORT1.PMR.B4-7=0 (GPIO)
	8	PORT1.PODR.B2-7=0x10 (初期値の設定) *1
DMAC	9	DMAC0I の割り込み要求を禁止
	10	DMA 転送を禁止する
	11	出力データの書き込みタイミングを設定する
	12	アドレスモードを設定する
	13	転送モードを設定
	14	起動要因クリアを設定
	15	転送元アドレスを設定
	16	転送先アドレスを設定
	17	転送回数を設定
CMT	20	CMT0 の割り込み要求を禁止する
	21	コンペアマッチ割り込み禁止
	22	CMT0 の動作停止
	23	コンペアマッチタイマカウンタの初期化
	24	コンペアマッチの周期を設定
	25	クロックソース PCLK/512
	26	割り込み優先レベルを設定
	27	コンペアマッチ割り込み許可
	28	CMT0 動作開始

【注】 \*1 P11-13 端子は使用していません,また、P10 端子も存在しないため 0 を書き込んでいます。

\*2 Buffer : 波形出力パターンを格納した配列です。出力パターン[0x10,0x30,0x20,0x60,0x40,0xC0,0x80,0x90]を格納します。

DMA 転送終了割り込み内の処理は特に規定しません。サンプルコード内ではリピート回数はリセット後の設定である 1024 回としており転送後は DMA 転送を終了します。

## 2.9 ウォッチドッグタイマ

### 2.9.1 仕様比較

ウォッチドッグタイマモジュールとして、H8/3048 には WDT、RX210 には WDTA と独立した専用クロックで動作する IWDTa がそれぞれ内蔵されます。

表 2.53 にそれぞれの仕様を比較します。

表 2.53 H8/3048 WDT, RX210 WDTA, IWDTa 仕様比較

項目	H8/3048	RX210	
	WDT	WDTA	IWDTa
クロックソース	システムクロック	PCLK	IWDTCLK (IWDT 専用クロック)
カウントソース	$\phi/2$ 、 $\phi/32$ 、 $\phi/64$ 、 $\phi/128$ 、 $\phi/256$ 、 $\phi/512$ 、 $\phi/2048$ 、 $\phi/4096$	4 分周／64 分周／ 128 分周／512 分周／ 2048 分周／8192 分周	1 分周／16 分周／ 32 分周／64 分周／ 128 分周／256 分周
カウント動作	8 ビットのアップカウンタ によるアップカウント	14 ビットのダウンカウンタによるダウンカウント	
割り込み要因	カウンタのオーバフロー	カウンタのアンダフロー リフレッシュ許可期間以外でリフレッシュを行った 場合	
アンダフロー時の動作	—	リセット割り込み	リセット割り込み
その他	インターバルとしても使用 可能	ウィンドウ機能 オートスタートモード レジスタスタートモード	

### 2.9.2 モジュールストップ

RX210 では周辺モジュールは消費電力低減機能によりストップしている場合があります。周辺モジュールは初期状態デフォルトでストップしています。モジュール設定前に必ずモジュールストップを解除して下さい。

## 2.10 A/D 変換

## 2.10.1 仕様比較

表 2.54 に H8/3048 と RX210 の A/D 変換仕様の比較を示します。

表 2.54 H8/3048、RX210 A/D 変換仕様比較

項目	H8/3048	RX210
	A/D 変換器	12 ビット A/D コンバータ (S12ADb)
分解能	10 ビット	12 ビット
入力チャンネル数	8 チャンネル (4 チャンネル×2)	16 チャンネル
A/D 変換方式	逐次比較方式	逐次比較方式
変換速度	1 チャンネルあたり最小 7.45μs (18MHz 動作時)	1 チャンネルあたり 1.0μs (A/D 変換クロック ADCLK = 50MHz 動作時)
動作モード	単一モード	シングルスキャンモード
	スキャンモード	連続スキャンモード
	—	グループスキャンモード
A/D 変換開始条件	<ul style="list-style-type: none"> <li>ソフトウェア</li> <li>外部トリガ信号 (_ADTRG)</li> </ul>	<ul style="list-style-type: none"> <li>ソフトウェアトリガ</li> <li>同期トリガ (MTU、ELC、温度センサからのトリガ)</li> <li>非同期トリガ (ADTRG0#端子)</li> </ul>
機能	サンプル&ホールド機能	<ul style="list-style-type: none"> <li>サンプル&amp;ホールド機能</li> <li>チャンネル専用サンプル&amp;ホールド機能</li> <li>サンプリングステート数可変機能</li> <li>12 ビット A/D コンバータの自己診断機能</li> <li>A/D 変換値加算モード</li> <li>アナログ入力断線検出アシスト機能</li> <li>ダブルトリガモード (A/D 変換データ 2 重化機能)</li> </ul>
割り込み要因数	1 要因	2 要因
消費電力低減機能	モジュールスタンバイ状態設定可能	モジュールストップ状態設定可能
変換対象	AN 端子	AN 端子 内部基準電圧 温度センサ

## 2.10.2 動作モード

H8/3048 の A/D 変換器には、単一モードとスキャンモードの 2 つの動作モードがあります。

H8/3048 の変換モードが、RX210 のどの変換モードに該当するかを表 2.55 に示します。

表 2.55 A/D 変換器動作モード対応

No	H8/3048	RX210
1	単一モード	シングルスキャンモード (1 チャンネルだけ指定する)
2	スキャンモード	連続スキャンモード
3	—	グループスキャンモード

各動作モードの概要を示します。

表 2.56 A/D 変換器動作モード概要

マイコン	動作モード	動作概要
H8/3048	単一モード	<ol style="list-style-type: none"> <li>① 指定した 1 チャンネルのみの A/D 変換を 1 回行う。</li> <li>② 割り込み許可されていれば、ADI 割り込みを発生。</li> <li>③ ADCSR の ADST ビットは A/D 変換中は“1” (A/D 変換開始) を保持し、A/D 変換が終了すると自動的にクリアされ、A/D 変換が終了する。</li> </ol>
	スキャンモード	<ol style="list-style-type: none"> <li>① 指定した複数チャンネル (1 チャンネルも含む) のアナログ入力を若番チャンネルから順次変換。</li> <li>② 指定した全チャンネルの変換終了時に ADI 割り込みを発生。</li> <li>③ ADCSR の ADST ビットに“1” (A/D 変換開始) がセットされている間は①～②を繰り返す。 ADST ビットを“0”にクリアすると A/D 変換が終了する。</li> </ol>
RX210	シングルスキャンモード	<ol style="list-style-type: none"> <li>① 指定した複数チャンネル (1 チャンネルも含む) のアナログ入力を若番チャンネルから順次変換。</li> <li>② 指定した全チャンネルの変換終了時に S12ADI0 割り込みを発生。</li> <li>③ ADCSR の ADST ビットは A/D 変換中は“1” (A/D 変換開始) を保持し、選択されたすべてのチャンネルの A/D 変換が終了すると自動的にクリアされ、A/D 変換が終了する。</li> </ol>
	連続スキャンモード	上記シングルスキャンモードを繰り返し実行。
	グループスキャンモード	<ol style="list-style-type: none"> <li>① グループ A とグループ B のスキャンをそれぞれ選択したトリガで開始し、グループ A とグループ B で選択したチャンネルのスキャンをそれぞれ 1 回ずつ実施して終了する。</li> <li>② グループ A の割り込みが許可されていれば、グループ A のスキャン終了時に S12ADI0 割り込みを発生。 グループ B の割り込みが許可されていれば、グループ B のスキャン終了時に GBADI 割り込みを発生。</li> </ol>

## 2.10.3 モジュールストップ

RX210 では周辺モジュールは消費電力低減機能によりストップしている場合があります。周辺モジュールは初期状態デフォルトでストップしています。モジュール設定前は必ずモジュールストップを解除して下さい。

表 2.57 に H8/3048 AD 変換器、RX210 12 ビット A/D コンバータのレジスタ機能比較を示します。

表 2.57 AD 変換器レジスタ機能比較

H8/3048	RX210	相違点
AD 変換器	12 ビット A/D コンバータ	
A/D データレジスタ A~D (ADDRA~D)	A/D データレジスタ y (ADDRy) (y = 0~15)	なし*1
A/D コントロール/ステータスレジスタ (ADCSR)	A/D コントロールレジスタ (ADCSR)	あり
A/D コントロールレジスタ (ADCR)	A/D チャンネル選択レジスタ A (ADANSA)	
	A/D チャンネル選択レジスタ B (ADANSB)	
	A/D サンプリングステートレジスタ n (ADSSTRn)	
	A/D 開始トリガ選択レジスタ (ADSTRGR)	
— (対応するレジスタは存在しない)	A/D データ 2 重化レジスタ (ADDBLDR)	RX210 で新規 追加したレジスタ
	A/D 温度センサデータレジスタ (ADTSDR)	
	A/D 内部基準電圧データレジスタ (ADOCDR)	
	A/D 自己診断データレジスタ (ADRD)	
	A/D 変換値加算モード選択レジスタ (ADADS)	
	A/D 変換値加算回数選択レジスタ (ADADC)	
	A/D コントロール拡張レジスタ (ADCER)	
	A/D 変換拡張入力コントロールレジスタ (ADEXICR)	
	サンプル&ホールド回路コントロールレジスタ (ADSHCR)	
	A/D 断線検出コントロールレジスタ (ADDISCR)	

【注】 \*1 H8/3048、RX210 共に 16 ビットレジスタです。なお、H8/3048 では 10 ビット左詰めで配置されますが、RX210 の初期状態は 12 ビット右詰めのフォーマットであることに注意して下さい。  
(ADCER.ADRFMT に“1”をセットすることで左詰めフォーマットにすることができます。)

## 2.10.4 AD 変換器単一モード設定例

H8/3048 (単一モード) を RX210 (シングルスキャンモード) に置き換える場合の設定例を示します。

<仕様>

- ① RSKRX210 を使用します。
- ② A/D 変換の開始タイミングは MTU4 のコンペアマッチトリガとします。
- ③ アナログ入力は AN000 とし、動作モードはシングルスキャンモードとします。変換終了による S12ADIO 割り込みを発生し、結果を RAM に格納します。

上記動作を繰り返します。

表 2.58 に 12 ビット A/D コンバータ (S12ADb) の設定仕様、図 2.23 に接続仕様を示します。

表 2.58 12 ビット A/D コンバータ (S12ADb) 設定仕様

項目	内容
使用チャネル	AN000
割り込み処理	A/D 変換終了割り込み (S12ADIO 割り込み)
動作モード	シングルチャネルモード (H8/3048 の単一モード)
クロック選択	PCLK/1 (PCLK=25MHz)
変換開始トリガと周期	MTU4 のコンペアマッチ A (1ms 周期) *1
拡張アナログ入力	使用しない
データ配置	左詰めとする (AN000:ADDR0 のみ使用)
使用端子	P40/AN000 (アナログ入力)

【注】 \*1 MTU の設定については 2.7.4 節を参照して下さい。

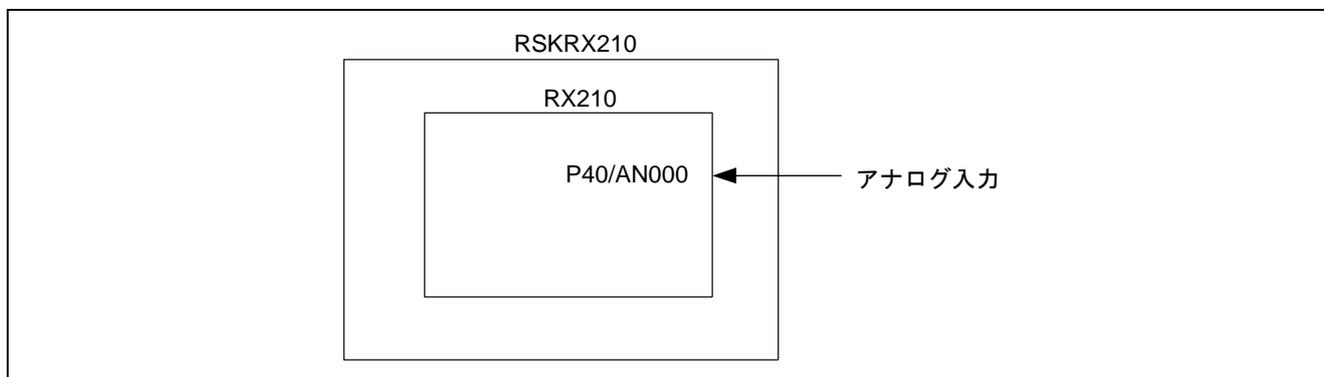


図 2.23 12 ビット A/D コンバータ (S12ADb) 設定、接続仕様

表 2.59 に H8/3048 の A/D 変換器 (単一モード) を RX210 の 12 ビット A/D コンバータ (スキャンモード) に置き換えるための初期設定例を示します。

表 2.59 H8/3048 (単一モード)、RX210 (スキャンモード) 初期設定例

手順		H8/3048 設定例	RX210 設定例
		クロック : 16MHz	PCLKD (周辺クロック) : 50MHz
1	モジュールストップ状態解除 (RX210 のみ)	(モジュールストップ機能なし)	PRCR.WORD=0xA502 MSTPCRA.MSTPA17=0 PRCR.WORD=0xA500
2	割り込み設定ディスエーブル	ADCSR.ADIE=0 (割り込み禁止)	IER0C.IEN6=0 (ベクタ 102、S12AD10 禁止) ADCSR.ADIE=0 (S12ADIE 割り込み禁止)
3	A/D 変換停止	ADCSR.ADST=0 (A/D 停止)	ADCSR.ADST=0 (A/D 停止)
4	I/O ポート設定	PPOT70-75 (AN0-5) は AD 変換器の入力ポートに割当てられています。I/O 設定は必要ありません。	MPC で端子 AN000 を設定する。 PORT4.PDR.B0=0 (入力設定) PORT4.PMR.B0=0 (GPIO) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.P40PFS=0x80 (アナログ機能設定) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1
5	動作モード設定 クロック選択設定 チャンネル指定設定 開始トリガ設定	ADCSR.SCAN=0 (単一モード) ADCSR.CKS=0 (変換時間 266 ステート) ADCSR.CH1,0=0 (AN0 指定) ADCSR.TRGE=1 (トリガイネーブル)	ADASNA.WORD=0001h (AN000 指定) ADCSR.ADCS=0 (シングルスキャンモード) ADCSR.EXTRG=1 (同期トリガ MTU4 による A/D 変換の開始を許可) ADCSR.TRGE=1 (同期、非同期トリガによる A/D 変換の開始を許可) ADSTRGR.TRSA=0011b (MTU4 トリガイネーブル)
6	ADDR フォーマット (RX210 のみ)	左詰めのみで設定はなし	ADCER.ADRFM=1 (データ左詰め)
7	割り込み優先度レジスタ設定	SCI の割り込み優先度は非優先とする。割り込みマスクの設定は必須でないため省略	IPR102=5 (AD10 をレベル 5)
8	割り込み許可設定	ADCSR.ADIE=1 (割り込み許可)	IR102=0 (割り込みフラグクリア) IER0C.IEN6=1 (ベクタ 102、S12AD10 許可) ADCSR.ADIE=1 (割り込み許可)
9	A/D 変換開始	ADCSR.ADST=1 となります (A/D0 開始)	ADCSR.ADST=1 となります (A/D 開始) *サンプルでは MTU4 により A/D 変換を開始します
10	A/D 変換終了割り込み処理内のフラグのクリア方法 (H8/3048 のみ)	ADCSR.ADF をリード後、0 クリア	割り込みフラグは自動でクリアされます

## 2.10.5 AD 変換スキャンモード設定例

以下に A/D 変換器の設定例を示します。設定例として示すのは、H8/3048 の A/D 変換器（スキャンモード）を、RX210（連続スキャンモード）に置き換える場合の設定例です。

<連続スキャンモード仕様>

- ① RSKRX210 の 12 ビット A/D コンバータを使用します。
- ② A/D 変換開始タイミングはソフトウェアトリガとします。
- ③ アナログ入力は AN0、AN1、AN2 の 3 チャンネルとし、動作モードは連続スキャンモードとします。変換結果は変換終了による S12ADIO 割り込み処理にて RAM に格納します。

表 2.60 に 12 ビット A/D コンバータ設定仕様、図 2.24 に接続仕様を示します。

表 2.60 12 ビット A/D コンバータ設定仕様

項目	内容
使用チャンネル	AN000,001,002
割り込み処理	A/D 変換終了割り込み (S12ADIO 割り込み)
動作モード	連続スキャンモード
クロック選択	PCLK/2 (PCLKD=50MHz)
変換開始トリガと周期	ソフトトリガ (開始後は変換を繰り返す)
拡張アナログ入力	使用しない
データ配置	左詰めとする AN000 : ADDR0 AN001 : ADDR1 AN002 : ADDR2
使用端子	P40/AN000 (アナログ入力 0) P41/AN001 (アナログ入力 1) P42/AN002 (アナログ入力 2)

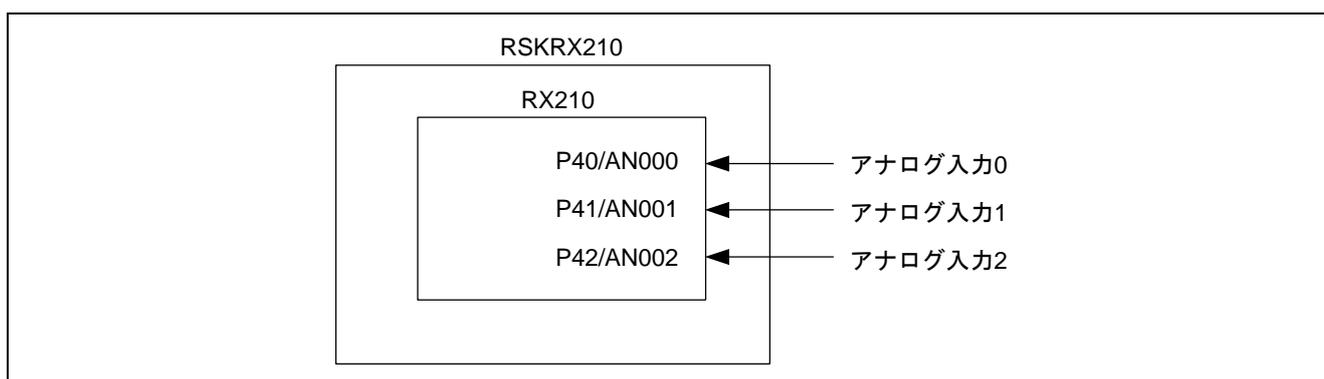


図 2.24 12 ビット A/D 変換設定接続仕様

表 2.61 に H8/3048 (スキャンモード) を RX210 (連続スキャンモード) に置き換える場合の初期設定例を示します。

表 2.61 H8/3048 (スキャンモード)、RX210 (連続スキャンモード) 初期設定例

手順		H8/3048 設定例	RX210 設定例
		クロック : 16MHz	PCLKD (周辺クロック) : 50MHz
1	モジュールストップ状態解除 (RX210 のみ)	(モジュールストップ機能なし)	PRCR.WORD=0xA502 MSTPCRA.MSTPA17=0 PRCR.WORD=0xA500
2	割り込み設定ディスエーブル	ADCSR.ADIE=0 (割り込み禁止)	IER0C.IEN6=0 (ベクタ 102、S12AD10 禁止) ADCSR.ADIE=0 (S12ADIE 割り込み禁止)
3	A/D 変換停止	ADCSR.ADST=0 (A/D 停止)	ADCSR.ADST=0 (A/D 停止)
4	I/O ポート設定 (RX210 のみ)	PPOT70-77 が AD 変換器の入力ポート (PFDR) に割り当てられるため I/O 設定は必要ありません	MPC で端子 AN000 を設定する PORT4.PDR.B0=0 (入力設定) PORT4.PDR.B1=0 (入力設定) PORT4.PDR.B2=0 (入力設定) PORT4.PMR.B0=0 (GPIO) PORT4.PMR.B1=0 (GPIO) PORT4.PMR.B2=0 (GPIO) MPC.PWPR.B0WI=0 MPC.PWPR.PFSWE=1 (PFS ライト許可) MPC.PE2PFS=0x80 (アナログ機能設定) MPC.PWPR.PFSWE=0 (PFS ライト禁止) MPC.PWPR.B0WI=1
5	動作モード設定 クロック選択設定 チャンネル指定設定 開始トリガ設定	ADCSR.SCAN=0 (スキャンモード) ADCSR.CKS=0 (変換時間 266 ステート) ADCSR.CH1,0=010b (AN0-2 指定) ADCR.TRGE=1 (トリガイネーブル)	ADASNA.WORD=0x0007 (AN000~AN002 指定) ADCSR.ADCS=10b (連続スキャンモード)
6	ADDR フォーマット (RX210 のみ)	左詰めのみで設定はなし	ADCR2.DPSEL=1 (データ左詰め)
7	割り込み優先度レジスタ設定	SCI の割り込み優先度は非優先とする。割り込みマスクの設定は必須でないため省略	IPR102=5 (AD10 をレベル 5)
8	割り込み許可設定	ADCSR.ADIE=1 (割り込み許可)	IR102=0 (割り込みフラグクリア) IER0C.IEN6=1 (ベクタ 103、S12AD10 許可) ADCSR.ADIE=1 (割り込み許可)
9	A/D 変換開始	ADCSR.ADST=1 となります (A/D0 開始)	ADCSR.ADST=1 となります (A/D 開始) *サンプルでは MTU4 により A/D 変換を開始しません
10	A/D 変換終了割り込み処理内でのフラグのクリア方法	ADCSR.ADF をリード後、0 クリア	割り込みフラグは自動でクリアされます

## 2.11 D/A 変換

## 2.11.1 仕様比較

表 2.62 H8/3048、RX210 D/A 変換仕様比較

項目	H8/3048	RX210
	D/A 変換器	10 ビット D/A コンバータ (DA)
分解能	8 ビット	10 ビット
入力チャンネル数	2 チャンネル	2 チャンネル
変換速度	10 $\mu$ s (負荷容量 20pF 時)	<ul style="list-style-type: none"> <li>3<math>\mu</math>s (VREFH = 2.7V~AVCC0, 負荷容量 20pF 時)</li> <li>10<math>\mu</math>s (VREFH = 1.8V~AVCC0, 負荷容量 20pF 時)</li> </ul>
出力電圧	0V~255/256 $\times$ VREF	0V~1023/1024 $\times$ VREF
ソフトウェアスタンバイ時の D/A 出力保持機能	あり	あり
消費電力低減機能	—	モジュールストップ状態設定可能

## 2.11.2 レジスタ比較

機能として H8/3048 D/A 変換器は、RX210 D/A コンバータとほぼ同一に扱うことができます。

表 2.63 に H8/3048 と RX210 のレジスタの相違点を示します。

表 2.63 H8/3048、RX210 レジスタ比較

H8/3048	RX210	相違点
D/A データレジスタ 0、1 (DADR0、1)	D/A データレジスタ 0、1 (DADR0、1)	あり*1
D/A コントロールレジスタ (DACR)	D/A コントロールレジスタ (DACR)	なし
D/A スタンバイコントロールレジスタ (DASTCR)	—*2	—
—	DADRm フォーマット選択レジスタ (DADPR)	—

【注】 \*1 ビットアサインは異なりますので注意願います。

\*2 H8/3048 にある D/A スタンバイコントロールレジスタ (DASTCR) に相当するレジスタは RX210 にはありません。

## 2.11.3 モジュールストップ

RX210 では周辺モジュールは消費電力低減機能によりストップしている場合があります。周辺モジュールは初期状態デフォルトでストップしています。モジュール設定前は必ずモジュールストップを解除して下さい。

## 2.12 フラッシュメモリ

## 2.12.1 仕様比較

表 2.64 H8/3048F、RX210 フラッシュメモリ仕様比較

項目	H8/3048F	RX210
サイズ	128K バイト	ユーザ領域：最大 1M バイト ユーザブート領域：16K バイト
ブロックサイズ× ブロック数	16K バイト×7 (112K バイト) 12K バイト×1 (12K バイト) 512 バイト×8 (4K バイト)	領域 0 2K バイト×256 (512K バイト) 領域 1 2K バイト×256 (512K バイト)
動作モード	プログラムモード プログラムベリファイモード イレースモード イレースベリファイモード プレライトベリファイモード	書き換えを行う専用シーケンサ (以下 FCU) を内蔵し、FCU コマンドで P/E 実行する 以下は FCU のモード ROM/E2 データフラッシュリードモード E2 データフラッシュ P/E モード ROM P/E ノーマルモード ROM ステータスリードモード ROM ロックビットリードモード
書き込み/消去単位	書き込み：1 バイト単位 消去：ブロック単位	ユーザ領域、ユーザブート領域書き込み単位 2 バイト/8 バイト/128 バイト単位で書き込み ユーザ領域の消去単位：ブロック単位 ユーザブート領域の消去単位：16K バイト
書き込み/消去時間	システムクロック：1MHz~16MHz ● 書き込み： 50µs/1000µs (1 バイトあたり) *1 ● 消去： 1s/30s (128K バイトあたり [全部ブロック]) *1	FCLK：32MHz ● 書き込み： 0.57ms/4.8ms (128 バイトあたり) *1 ● 消去： 11ms/29ms (2K バイトあたり) *1
書き込み回数	100 回	1000 回
プログラミングモード	● オンボードプログラミング ブートモード ユーザプログラムモード  ● PROM モード	● オンボードプログラミング ブートモード ユーザブートモード ユーザプログラム中の ROM 書き換え ルーチン ● オフボードプログラミング PROM ライタを使用して、ユーザ領域と ユーザブート領域の書き換えが可能
その他	ビットレート自動合わせ込み プロテクトモード	ビットレート自動合わせ込み サスペンド/レジューム機能 プロテクト機能

【注】 \*1 typ/max で表記 (書き換え/イレース回数：100 回以下)

RX210 で内蔵 Flash の書き換えを行う場合「RX200 用のシンプルフラッシュ API」を使用できます。シンプルフラッシュ API は RX210 で内蔵 Flash の書き込みおよび消去をより容易にするためにユーザに提供されています。API の使用方法およびアプリケーションへの組み込み方法には下記のアプリケーションノートを参考にして下さい。

- RX600 & RX200 シリーズ RX 用シンプルフラッシュ API (R01AN0544JU)
- RX210 グループ シングルチップモードによる UART 経由での内蔵フラッシュメモリ書き換え (R01AN1484JJ)

## 2.13 低消費電力状態とモジュールストップ機能

### 2.13.1 低消費電力状態の仕様比較

H8/3048 に低消費電力状態として3つのモード、RX210 では4つのモードが用意されています。低消費電力状態では H8/3048、RX210 共に CPU 機能を停止し、各低消費電力状態に応じて内部動作状態が切り替わります。各低消費電力状態のモードを下記に示します。

#### (1) H8/3048 低消費電力状態

H8/3048 の低消費電力状態での内部動作を表 2.65 に示します。

表 2.65 H8/3048 低消費電力状態

機能/状態	スリープモード	ソフトウェアスタンバイモード	ハードウェアスタンバイモード
クロック発振器	動作	停止	停止
CPU	停止	停止	停止
	レジスタ	保持	不定
リフレッシュコントローラ	動作	停止/保持*1	停止/リセット
その他の周辺機器	動作	停止/リセット	停止/リセット
RAM	保持	保持	保持
φクロック出力	φ出力	High 出力	ハイインピーダンス
I/O ポート	保持	保持	ハイインピーダンス

【注】 \*1 RTCNT、RTMCSR のビット 7、6 はリセットされます。

#### (2) RX210 消費電力低減機能

RX210 の低消費電力状態での内部動作を表 2.66 に示します。

表 2.66 RX210 低消費電力状態

機能/状態	スリープモード	全モジュールクロックストップモード	ソフトウェアスタンバイモード	ディープソフトウェアスタンバイモード
メインクロック発振器	動作可能	動作可能	動作可能	動作可能
サブクロック発振器	動作可能	動作可能	動作可能	動作可能
高速オンチップオシレータ	動作可能	動作可能	停止	停止
低速オンチップオシレータ	動作可能	動作可能	停止	停止
IWDT 専用オンチップオシレータ	動作可能	動作可能	動作可能	停止 (不定)
PLL	動作可能	動作可能	停止	停止
CPU	停止 (保持)	停止 (保持)	停止 (保持)	停止 (不定)
RAM0 (0000 0000h~0000 FFFFh)	動作可能 (保持)	停止 (保持)	停止 (保持)	停止 (保持/不定)
RAM1 (0001 0000h~0001 7FFFh)				*1
フラッシュメモリ	動作	停止 (保持)	停止 (保持)	停止 (保持)
ウォッチドッグタイマ (WDT)	停止 (保持)	停止 (保持)	停止 (保持)	停止 (不定)
独立ウォッチドッグタイマ (IWDT)	動作可能	動作可能	動作可能	停止 (不定)
リアルタイムクロック (RTC)	動作可能	動作可能	動作可能	動作可能
8 ビットタイマ (TMR)	動作可能	動作可能	停止 (保持)	停止 (不定)
電圧検出回路 (LVD)	動作可能	動作可能	動作可能	動作可能
パワーオンリセット回路	動作	動作	動作	動作
周辺モジュール	動作可能	停止 (保持)	停止 (保持)	停止 (不定)
I/O ポート	動作	保持	保持	保持

動作可能は、制御レジスタ設定によって動作/停止を制御可能であることを示します。

停止 (保持) は、内部レジスタ値保持、内部状態は動作中断を示します。

停止 (不定) は、内部レジスタ値不定、内部状態は電源オフを示します。

【注】 \*1 レジスタにて保持/不定を選択可能です。

2.13.2 モード遷移

RX210 の各低消費電力状態間の遷移を図 2.25 に示します。

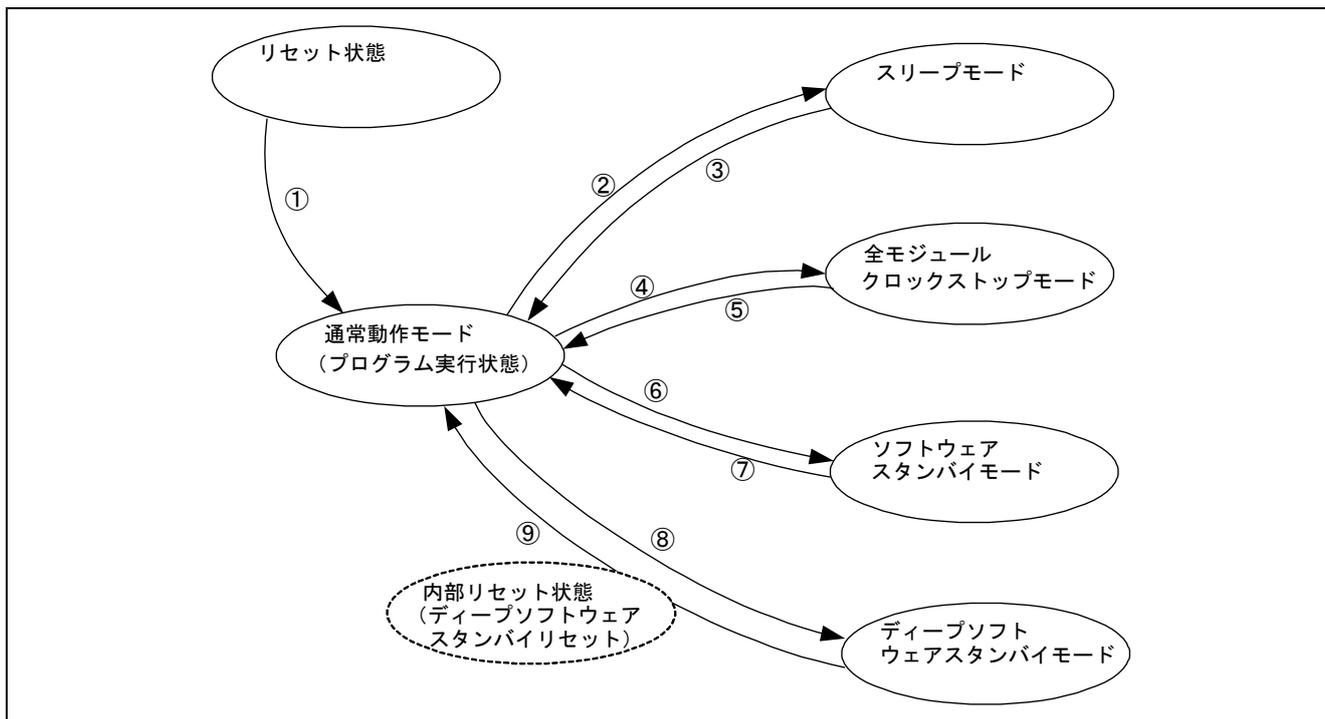


図 2.25 RX210 モード遷移図

図 2.25 における、各イベントと遷移条件を以下に示します。

表 2.67 RX210 モード遷移イベント一覧

No	イベント事象	遷移の条件等 (条件はイベント事象前に下記条件を設定)
①	RES#端子=High	—
②	WAIT 命令実行	SBYCR.SSBY=0
③	全ての割り込み	—
④	WAIT 命令実行	SBYCR.SSBY = 0    MSTPCRA.ACSE = 1    MSTPCRA = FFFF FF[C-F]Fh MSTPCRB = FFFF FFFFh    MSTPCRC[31:16] = FFFFh
⑤	外部/周辺割り込み	外部端子割り込み (NMI、IRQ0~IRQ7) 周辺機能割り込み (8 ビットタイマ、RTC アラーム、RTC 周期、IWDT、 USB サスペンド/レジューム、電圧監視 1、電圧監視 2、発振停止検出) *1
⑥	WAIT 命令実行	SBYCR.SSBY=1、DPSBYCR.DPSBY=0
⑦	外部/周辺割り込み	外部端子割り込み (NMI、IRQ0~IRQ7) 周辺機能割り込み (RTC アラーム、RTC 周期、IWDT、USB サスペンド/レ ジューム、電圧監視 1、電圧監視 2) *1
⑧	WAIT 命令実行	SBYCR.SSBY=1、DPSBYCR.DPSBY=1
⑨	外部/周辺割り込み	外部端子割り込み発生元となる一部の端子 (NMI、IRQ0-DS~IRQ15-DS、SCL2- DS、SDA2-DS、CRX1-DS)、周辺機能割り込み (RTC アラーム、RTC 周期、 USB サスペンド/レジューム、電圧監視 1、電圧監視 2)  上記割り込み発生後、内部リセット状態が一定時間発生した後、内部リセット解 除とともに、ディープソフトウェアスタンバイモードが解除され、通常動作 モード、LOCO 動作で CPU は動作します。

【注】 \*1 割り込み条件に詳細な条件があります。RX210 グループ ユーザーズマニュアル ハードウェア編を参照して下さい。

## 2.13.3 各低消費電力状態への遷移例

RX210 を使用し、通常動作モードから各低消費電力状態へ遷移する例を下記に示します。

<仕様>

- ① RSKRX210 を使用します。
- ② リセット後、SW2 (IRQ3-DS) を受け付け可能に設定し、SW2 の押下待ちとします。
- ③ SW2 の押下で低消費電力状態に遷移します。
- ④ モード遷移の確認は MTU4 (コンペアマッチ A) と TMR のコンペアマッチの端子出力をモニタすることで実現します。(TMR は TMR0,1 で 16 ビットタイマとして使用します) TMR は全モジュールクロックストップモード遷移時にも動作する設定とします。

モード遷移と、各モジュール動作を表 2.68 に示します。

表 2.68 RX210 モード遷移設定動作仕様

No	SW1 押下	状態遷移	LED0 (GPIO)	LED1 (GPIO)	MTIOC4A 端子	TMO0 端子
1	-	通常動作モード	点滅	消灯	停止	停止
2	1 回目	スリープモード	保持		トグル出力	トグル出力
3	2 回目	通常動作モード	点滅		トグル出力	トグル出力
4	3 回目	全モジュールクロックストップモード	保持		停止保持	トグル出力
5	4 回目	通常動作モード	点滅		トグル出力	トグル出力
6	5 回目	ソフトウェアスタンバイモード	保持		停止保持	停止保持
7	6 回目	通常動作モード	点滅		トグル出力	トグル出力
8	7 回目	ディープソフトウェアスタンバイモード	保持		停止不定	停止不定
9	8 回目	ディープソフトウェアスタンバイリセット発生後、通常モード	消灯	点灯	停止	停止

【注】 通常モードに復帰する際は、MTU、TMR ともに初期化をします。

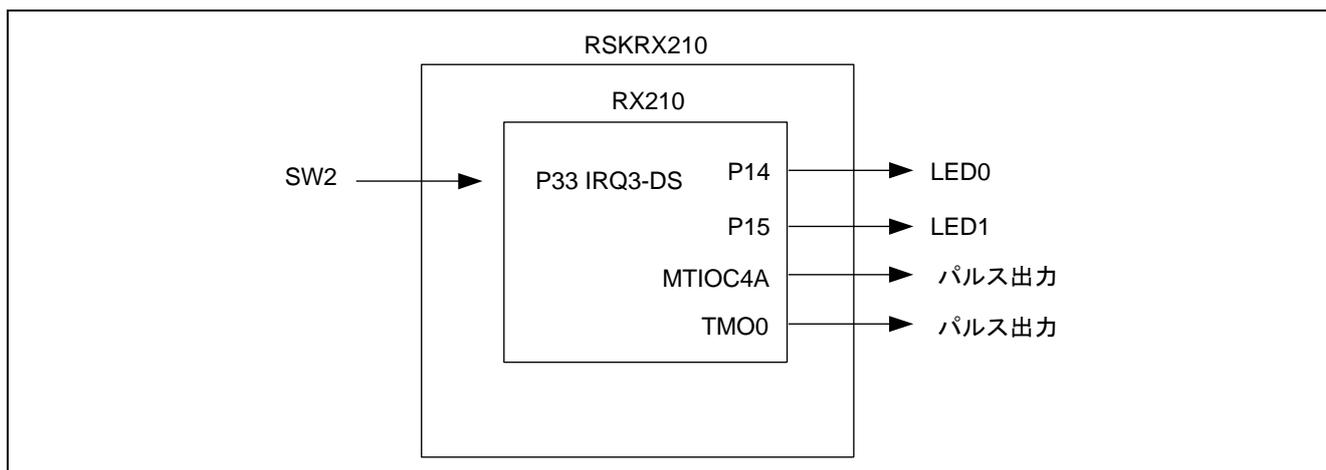


図 2.26 モード遷移設定 接続仕様

表 2.69 設定仕様

項目	内容
CPU	
プロセッサモード	スーパバイザモード
SW2 (IRQ3) 仕様	
割り込みプライオリティ	レベル 15
IRQ 検出設	立ち上がりエッジ
デジタルノイズフィルタ	有効*1
使用端子	P33 IRQ3-DS*2
LED	
LED0	P14 / LED0*3
LED1	P15 / LED1*4
TMR0,1 仕様	
カウントクロック	PCLKB/1 (PCLKB=25MHz)
動作モード	16 ビットカウンタモード (TMR0,1 をカスケード接続で使用)
カウンタクリア指定	コンペアマッチ A によりクリア
割り込み	コンペアマッチ A/B 割り込み禁止*5 オーバフロー割り込み禁止*5
TCORA 設定値	30D4h (TMR0+TMR1)
出力選択	反転出力
使用端子	P22 / TMO0 (パルス出力用)
MTU2a0,1 仕様	
カウントクロック	PCLKB/1 の立ち上がり (PCLK=25MHz)
動作モード	ノーマルモード
同期動作	使用しない
カウンタクリア指定	TGRA のコンペアマッチによりクリア
割り込み	コンペアマッチ A/B 割り込み禁止*5 オーバフロー割り込み禁止*5
TCORA 設定値	30D4h
出力選択	反転出力
使用端子	P24 / MTIOC4A (パルス出力用)

【注】 \*1 低消費電力状態からの復帰時はデジタルノイズフィルタを使用しません。

\*2 モード遷移のトリガ SW として使用

\*3 SW2 押下待ち時 (通常状態) に点滅

\*4 ディープソフトウェアスタンバイモードからの復帰時に点灯

\*5 割り込みコントローラでも禁止

通常動作モードから各低消費電力状態へ遷移する例のフローチャートを図 2.27 に示します。

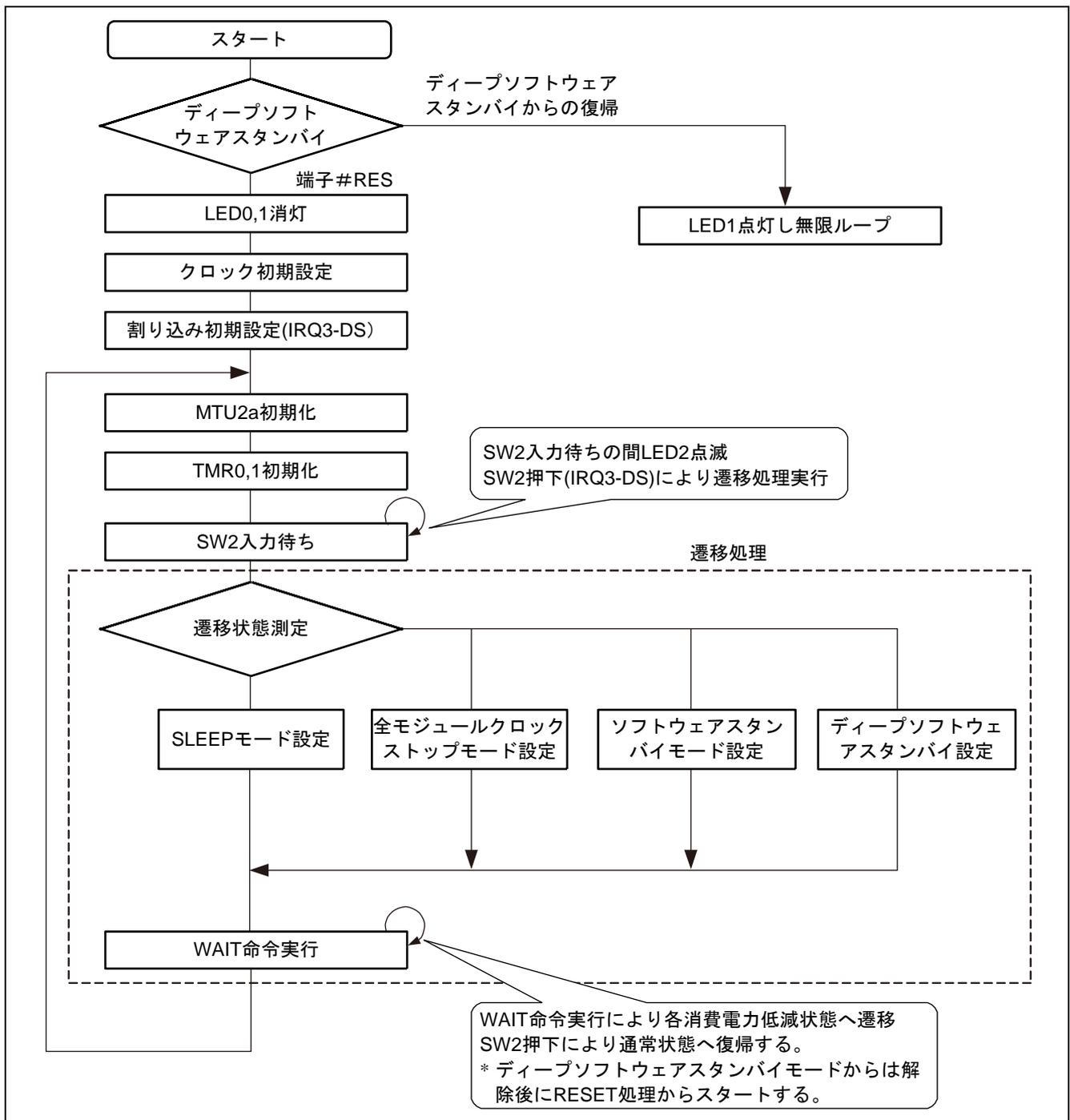


図 2.27 モード遷移処理フローチャート

表 2.70～表 2.73 に各低消費電力状態の遷移に伴う設定例を示します。表 2.74～表 2.76 に端子、周辺機能の初期設定例を示します。MTU2a の設定は 2.7.4 節を参照して下さい。

表 2.70 スリープモード設定例

手順	設定例
1 プロテクト解除	SYSTEM.PRCR=A503h (プロテクト解除)
2 スタンバイ コントロール レジスタ設定	SYSTEM.SBYCR.SSBY=0 (ソフトスタンバイなし)
3 プロテクト設定	SYSTEM.PRCR=A500h (プロテクト設定)

表 2.71 全モジュールクロックストップモード設定例

手順	設定例
1 プロテクト解除	SYSTEM.PRCR=A503h (プロテクト解除)
2 スタンバイ コントロール レジスタ設定	SYSTEM.SBYCR.SSBY=0 (ソフトスタンバイなし) SYSTEM.SBYCR.OPE=0 (バス出力ハイインピーダンス)
3 モジュールストップ コントロールレジスタ A,B,C 設定	SYSTEM.MSTPCRA.ACSE = 1 (全モジュールクロックストップ許可設定) SYSTEM.MSTPCRA = FFFF FFDfH (モジュールストップ状態へ遷移 TMR0,1 除く) SYSTEM.MSTPCRB = FFFF FFFFh (モジュールストップ状態へ遷移) SYSTEM.MSTPCRC = FFFF0000h (RAM 以外モジュールストップ状態へ遷移)
4 プロテクト設定	SYSTEM.PRCR=A500h (プロテクト設定)

表 2.72 ソフトウェアスタンバイ設定例

手順	設定例
1 プロテクト解除	SYSTEM.PRCR=A503h (プロテクト解除)
2 スタンバイ コントロール レジスタ設定	SYSTEM.SBYCR.SSBY=1 (ソフトウェアスタンバイ許可)
3 モジュールストップ コントロールレジスタ A,B,C 設定	SYSTEM.DPSBYCR.DPSBY=0 (ディープソフトウェアスタンバイ禁止)
4 プロテクト設定	SYSTEM.PRCR=A500h (プロテクト設定)

表 2.73 ディープソフトウェアスタンバイ設定例

手順	設定例
1 プロテクト解除	SYSTEM.PRCR=A503h (プロテクト解除)
2 スタンバイ コントロール レジスタ設定	SYSTEM.SBYCR.SSBY=1 (ソフトウェアスタンバイ許可)
3 ディープ ソフトウェア スタンバイ設定	SYSTEM.DPSBYCR.DPSBY=1 (ディープソフトウェアスタンバイ許可) SYSTEM.DPSIFR0.DIRQ3=0 (IRQ3-DS 端子によるディープソフトウェアスタンバイ解除要求をクリア) SYSTEM.DPSIER0.DIRQ3E=1 (IRQ3-DS によるディープソフトウェアスタンバイ許可)
4 プロテクト設定	SYSTEM.PRCR=A500h (プロテクト設定)

表 2.74 LED0,1 設定例 (消灯)

手順		設定例
1	GPIO 設定 (LED0,1 消去)	PORT1.PDR.B4=1 (出力設定) PORT1.PMR.B4=0 (GPIO) PORT1.PODR.B4=0 (LED0 消灯) PORT1.PDR.B5=1 (出力設定) PORT1.PMR.B5=0 (GPIO) PORT1.PODR.B5=0 (LED1 消灯)

表 2.75 割り込みの初期設定例 (IRQ3-DS の設定)

手順		設定例
1	IRQ3 割り込み禁止	IER08.IEN3=0
2	割り込み端子設定	PORT3.PDR.B3=0 (P33 入力設定) PORT3.PMR.B3=0 (P33GPIO 設定) MPC.PWPR.B0WI = 0 MPC.PWPR.PFSWE = 1 (PFS ライト許可) MPC.P33PFS.ISEL= 1 (割り込み機能設定 IRQ3-DS) MPC.PWPR.PFSWE = 0 (PFS ライト禁止) MPC.PWPR.B0WI = 1
3	割り込みの設定	ICU.IRQCR[1].IRQMD = 0x01 (IRQ3 は立ち下がり割り込み検出) ICU.IRQFLTE0.FLTEN3 = 1 ( ) IR67=0 (割り込みフラグをクリア) IPR67=15 (割り込みレベルを 15 に設定) IER08.IEN3=0 (IRQ3 割り込み許可)

表 2.76 TMR0,1 設定例 (カスケード接続 16 ビットタイマ コンペアマッチ A トグル出力)

手順		設定例
1	TMO0 IO 設定	PORT2.PDR.B2=1 (P22 出力設定) PORT2.PMR.B2=1 (P22GPIO 設定) MPC.PWPR.B0WI = 0 MPC.PWPR.PFSWE = 1 (PFS ライト許可) MPC.P22PFS= 05h (P22 端子 TMO0 に設定) MPC.PWPR.PFSWE = 0 (PFS ライト禁止) MPC.PWPR.B0WI = 1 PORT2.PMR.B2=1 (端子機能設定)
2	TOCRA 設定	TMR0.TOCRA=5Dh TMR1.TOCRA=E6h
3	TCR 設定	TMR0.TCR.CCLR=1 (コンペアマッチ A によりクリア) TMR0.TCR.OVIE=0 (オーバーフロー割り込み要求禁止) TMR0.TCR.CMIEA=0 (コンペアマッチ A 割り込み要求禁止) TMR0.TCR.CMIEB=0 (コンペアマッチ B 割り込み要求禁止) TMR1.TCR はデフォルトのまま
4	TCSR 設定	TMR0.TCSR.OSA=3 (TMO0 端子 反転出力) TMR1.TCSR はデフォルト設定
5	TCCR 設定 (TCNT スタート)	TMR0.TCCR.CSS=3 (TMR1.TCNT のオーバーフロー信号でカウント) TMR1.TCCR.CKS=000b (PCLK/1 でカウント⇒CKS と CSS の組み合わせ) TMR1.TCCR.CSS=01b

## 2.13.4 モジュールストップ

H8/3048 のモジュールスタンバイ機能は、低消費電力状態とは独立に周辺モジュールの動作を停止させる事ができます。モジュールスタンバイ状態に遷移した場合、内部状態は初期化されます。H8/3048 では RESET 後、周辺モジュールは動作しています。

RX210 のモジュールストップ機能も同様に、低消費電力状態とは独立に周辺モジュールの動作を停止させる事ができます。モジュールストップ状態に遷移した場合、内部状態は保持されます。RX210 では RESET 後 DMAC、DTC、RAM を除くすべての周辺モジュールの動作は停止しています。周辺モジュールの動作を開始する場合、モジュールストップを解除します。

各周辺モジュールの動作・停止は表 2.77 に示すレジスタで行います。

表 2.77 停止可能なモジュール一覧

H8/3048	RX210
モジュールスタンバイ機能	モジュールストップ機能
MSTCR : モジュールスタンバイ コントロールレジスタ	SYSTEM.MSTPCRA : モジュールストップ コントロールレジスタ A
ITU	TMR
SCI	MTU
DMA	TPU
リフレッシュコントローラ	CMT
A/D 変換器	12 ビット A/D コンバータ
	D/A コンバータ
	DMA、DTC
	SYSTEM.MSTPCRB : モジュールストップ コントロールレジスタ B
	SCI 0~7, SCId (SCI12)
	DOC モジュール
	温度センサモジュール
	ELC モジュール
	コンパレータ B
	シリアルペリフェラルインタフェース
	I2C バスインタフェース
	CRC 演算器
	SYSTEM.MSTPCRC : モジュールストップ コントロールレジスタ C
	SCI 8~11
	内蔵 RAM
	クロック周波数精度測定回路

### 3. サンプルコードについて

#### 3.1 動作環境

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 3.1 動作確認条件

項目	内容
使用マイコン	R5F5210BBDFP (RX210 Group)
動作周波数	<ul style="list-style-type: none"> <li>メインクロック : 20MHz</li> <li>PLL : 100MHz (メインクロック 2 分周 10 通倍)</li> <li>システムクロック (ICLK) : 50MHz (PLL 2 分周)</li> <li>周辺モジュールクロック B (PCLKB) : 25MHz (PLL 4 分周)</li> </ul>
動作電圧	3.3V
統合開発環境	ルネサス エレクトロニクス製 High-performance Embedded Workshop (Version 4.09.01.007)
C コンパイラ	ルネサス エレクトロニクス製 C/C++ Compiler Package for RX Family (V.1.02 Release 01)
CPU シリーズ (タイプ)	RX200 (RX210)
コンパイラの最適化レベル	0
iodefine.h のバージョン	1.4
エンディアン	ビッグエンディアン
動作モード	シングルチップモード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	1.00
使用ボード	Renesas Starter Kit for RX210 (B 版)

### 3.2 サンプルコードの構成

図 3.1 にサンプルコードの構成を示します。

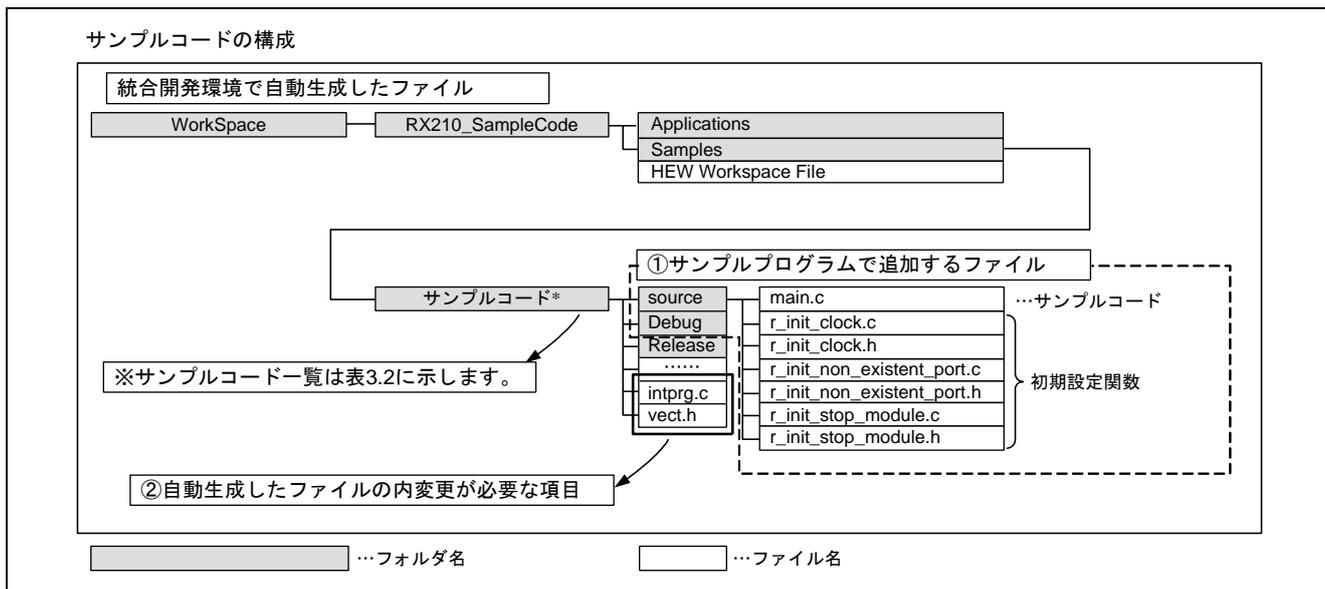


図 3.1 サンプルコードの構成

#### (1) 初期設定について

アプリケーションノートの初期設定関数は、RX210 グループ 初期設定例 (R01AN1002JJ) のサンプルコードを使用しています。

#### (2) 自動生成したファイルの内変更が必要な項目

main.c で割り込み宣言、ベクタ登録、及び、割り込み処理を記載しています。自動生成されたファイルのうち intprg.c、vect.h には main.c の設定と内容と重複する部分が存在するため下記の変更をしています。

- intprg.c : main.c で設定した割り込み処理をコメントアウト
- vect.h : vect.h の割り込み関数の宣言、及び、ベクタ登録をコメントアウト

表 3.2 サンプルコード一覧

サンプルプロジェクト名	関連項目
DMA_normal_transfer_mode	2.5.7
DMA_block_transfer_mode	2.5.8
SCI_asynchronous_interrupt	2.6.5
SCI_asynchronous_polling	2.6.6
SCI_sync_master_transmit_int	2.6.7
SCI_sync_master_transmit_pol	
SCI_sync_slave_receive_int	2.6.8
SCI_sync_slave_receive_pol	
MTU_Compare_match	2.7.4
MTU_input_Capture	2.7.5
Waveform_output_example	2.8.2
AD_single_scan_mode	2.10.4
AD_continuous_scanning_mode	2.10.5
Low_power_consumption_mode	2.13.3

## 4. 参考資料

### 4.1 参考資料

4.1 節では本資料を作成する上で参照した資料をまとめました。下記資料を参照するに当たり、最新版の資料がある場合、最新版に差し替えて使用して下さい。最新版はルネサスエレクトロニクスホームページで確認および入手して下さい。

表 4.1 参考資料

参考資料
H8/3048 グループ、H8/3048F-ZTAT™ハードウェアマニュアル (RJJ09B0280)
H8/300H シリーズ プログラミングマニュアル ルネサス 16 ビットシングルチップマイクロコンピュータ H8 ファミリ (RJJ09B0141)
RX63N グループ、RX631 グループ ユーザーズマニュアル ハードウェア編 (R01UH0041JJ)
RX210 グループ ユーザーズマニュアル ハードウェア編 (R01UH0037JJ)
RX ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0032JJ)
Renesas Starter Kit for RX210 (B 版) ユーザーズマニュアル (R20UT2604JG0100)
Renesas Starter Kit for RX210 (B 版) CPU ボード回路図 (R20UT2603EG0100)
RX210 グループ 初期設定例 (R01AN1002JJ)
RX210 グループ 外部バス端子の設定方法 (R01AN1014JJ)
RX210 グループ SCI を用いた調歩同期式通信 (R01AN1423JJ)
RX210 グループ DMACA によるクロック同期式 SCIc 送受信 (R01AN1200JJ)
RX210 グループ MTU2a を使用したパルス幅測定 (R01AN1010JJ)
RX210 グループ ダブルトリガモードを使用したグループスキャン機能の AD 変換設定例 (R01AN1205JJ)
RX600 & RX200 シリーズ RX 用シンプルフラッシュ API (R01AN0544JU)
RX210 グループ シングルチップモードによる UART 経由での内蔵フラッシュメモリ書き換え (R01AN1484JJ)
RX210 グループ 消費電力低減機能を使用した各低消費電力モードへの移行例 (R01AN1482JJ)

## ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.03.15	－	初版発行

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
  - 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
  - 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
  - 当社製品を、全部または一部を問わず、改造、改変、複製、その他の不適切に使用しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
  - 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、  
金融端末基幹システム、各種安全制御装置等  
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することはできません。たとえ、意図しない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
  - 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
  - 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
  - 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
  - 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を、(1)核兵器、化学兵器、生物兵器等の大量破壊兵器およびこれらを運搬することができるミサイル（無人航空機を含みます。）の開発、設計、製造、使用もしくは貯蔵等の目的、(2)通常兵器の開発、設計、製造または使用の目的、または(3)その他の国際的な平和および安全の維持の妨げとなる目的で、自ら使用せず、かつ、第三者に使用、販売、譲渡、輸出、賃貸もしくは使用許諾しないでください。
  - 当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
  - お客様の転売、貸与等により、本書（本ご注意書きを含みます。）記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は一切その責任を負わず、お客様にかかる使用に基づく当社への請求につき当社を免責いただきます。
  - 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
  - 本資料に記載された情報または当社製品に関し、ご不明点がある場合には、当社営業にお問い合わせください。
- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.3.0-1 2016.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<https://www.renesas.com/contact/>