

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

アプリケーションノート

ウォッチドッグタイマ

要旨

ウォッチドッグタイマを使用して、ウォッチドッグ動作を行います。

動作確認デバイス

H8/300H Tiny シリーズ

目次

ご注意.....	2
1. 仕様.....	3
2. 使用機能説明.....	4
3. 動作原理.....	5
4. ソフトウェア説明.....	6
4.1 モジュール説明.....	6
4.2 引数の説明.....	6
4.3 使用内部レジスタ説明.....	7
4.4 使用 RAM 説明.....	8
5. フローチャート.....	9
6. プログラムリスト.....	11

ご注意

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジー製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジーが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジーは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジーは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジー半導体製品のご購入に当たりましては、事前にルネサス テクノロジー、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジーホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジーはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジーは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際は、ルネサス テクノロジー、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジーの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジー、ルネサス販売または特約店までご照会ください。

1. 仕様

1. ウォッチドッグタイマ機能を使用して、ウォッチドッグ動作を行ないます。
2. タイマカウンタ WD のオーバーフロー周期を 122.88ms に設定し、122.88ms 以内にタイマカウンタ W をイニシャライズしなければ、内部リセット信号が発生するように動作させます。
3. 通常動作では、一定時間ごとに LED が点灯 / 消灯を繰り返す、タイマカウンタ WD がオーバーフローする前にタイマカウンタ W をイニシャライズするように設定します。
4. 入力端子に接続したスイッチのオンにより、タイマカウンタ WD がイニシャライズされずにオーバーフローし、内部リセット信号が発生するように動作させます。
5. LED はポート 7 の P74 出力端子に接続しているものとします。
6. 図 1.1 に、入力端子のスイッチ接続例を示します。

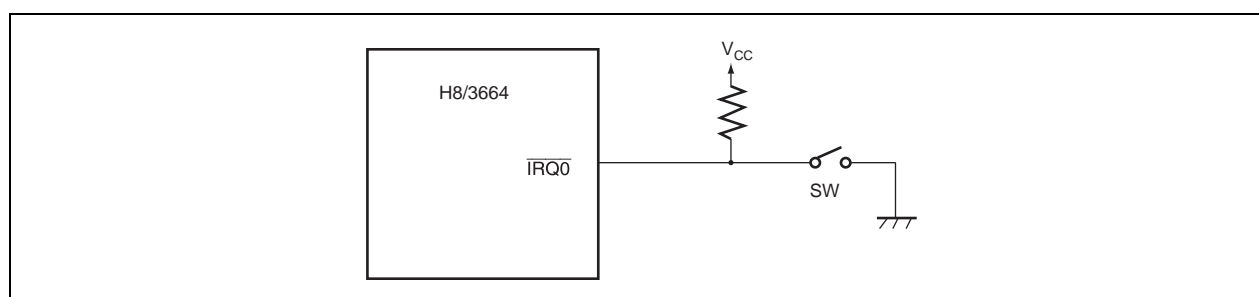


図 1.1 入力端子のスイッチ接続例

2. 使用機能説明

1. 本タスク例では、ウォッチドッグタイマ機能を使用して、ウォッチドッグ動作を行いません。
 - (a) 図 2.1 にウォッチドッグタイマ機能のブロック図を示します。以下にウォッチドッグタイマ機能のブロック図について説明します。
 - システムクロック () は、16MHz のクロックで、CPU および周辺機能を動作させるための基準クロックです。
 - プリスケーラ S (PSS) は、 を入力とする 13 ビットのカウンタで、1 サイクルごとにカウントアップします。
 - タイマカウンタ WD (TCWD) は、8 ビットのリード/ライト可能なアップカウンタで、入力する内部クロックによりカウントアップされます。入力するクロックは、 /8192 です。
 - タイマコントロール/ステータスレジスタ WD (TCSRWD) は、8 ビットのリード/ライト可能なレジスタで、TCSRWD、TCWD の書き込み制御、ウォッチドッグタイマの動作制御、動作状態を示します。
 - 本タスク例における TCWD のオーバフロー周期の計算法を示します。

$$\begin{aligned}
 \text{TCWD オーバフロー周期} &= \frac{1}{\text{システムクロック} / 8192} \times (256 - (\text{TCWD のリロード設定値})) \\
 &= 0.512\text{ms} \times (256 - 16) \\
 &= 122.88\text{ms}
 \end{aligned}$$

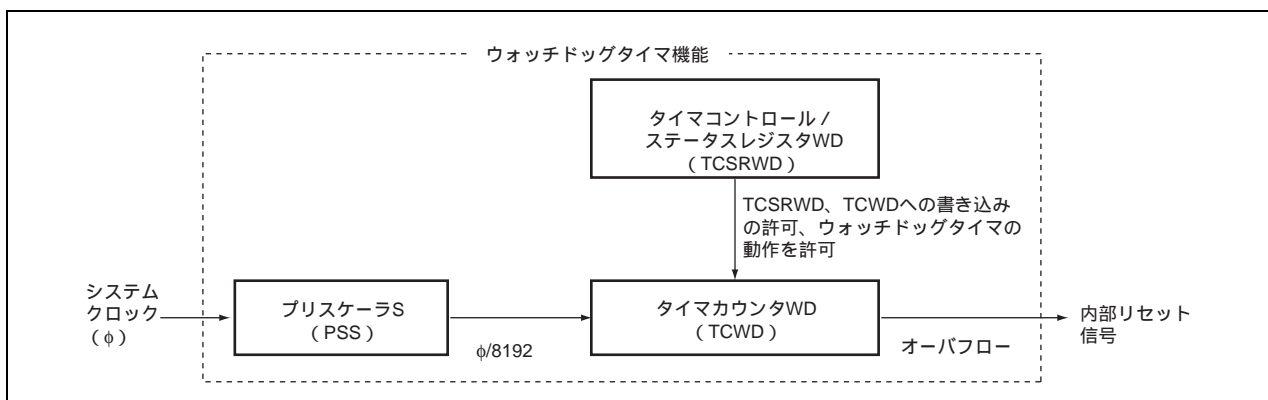


図 2.1 ウォッチドッグタイマ機能のブロック図

2. 表 2.1 に本タスク例の機能割り付けを示します。表 2.1 に示すように機能を割り付け、ウォッチドッグタイマ機能によるウォッチドッグ動作を行ないます。

表 2.1 機能割り付け

機能	機能割り付け
PSS	システムクロックを入力とする 13 ビットのカウンタ
TCWD	システムクロックの 8192 分周のクロックを入力とする 8 ビットのカウンタ
TCSRWD	TCSRWD、TCWD の書き込み制御、ウォッチドッグタイマの動作制御、動作状態を示す
	SW 入力の入力端子
P74	LED 出力

3. 動作原理

図 3.1 に動作原理を示します。図 3.1 に示すようなハードウェア処理、およびソフトウェア処理によりウォッチドッグタイマ機能によるウォッチドッグ動作を行ないます。

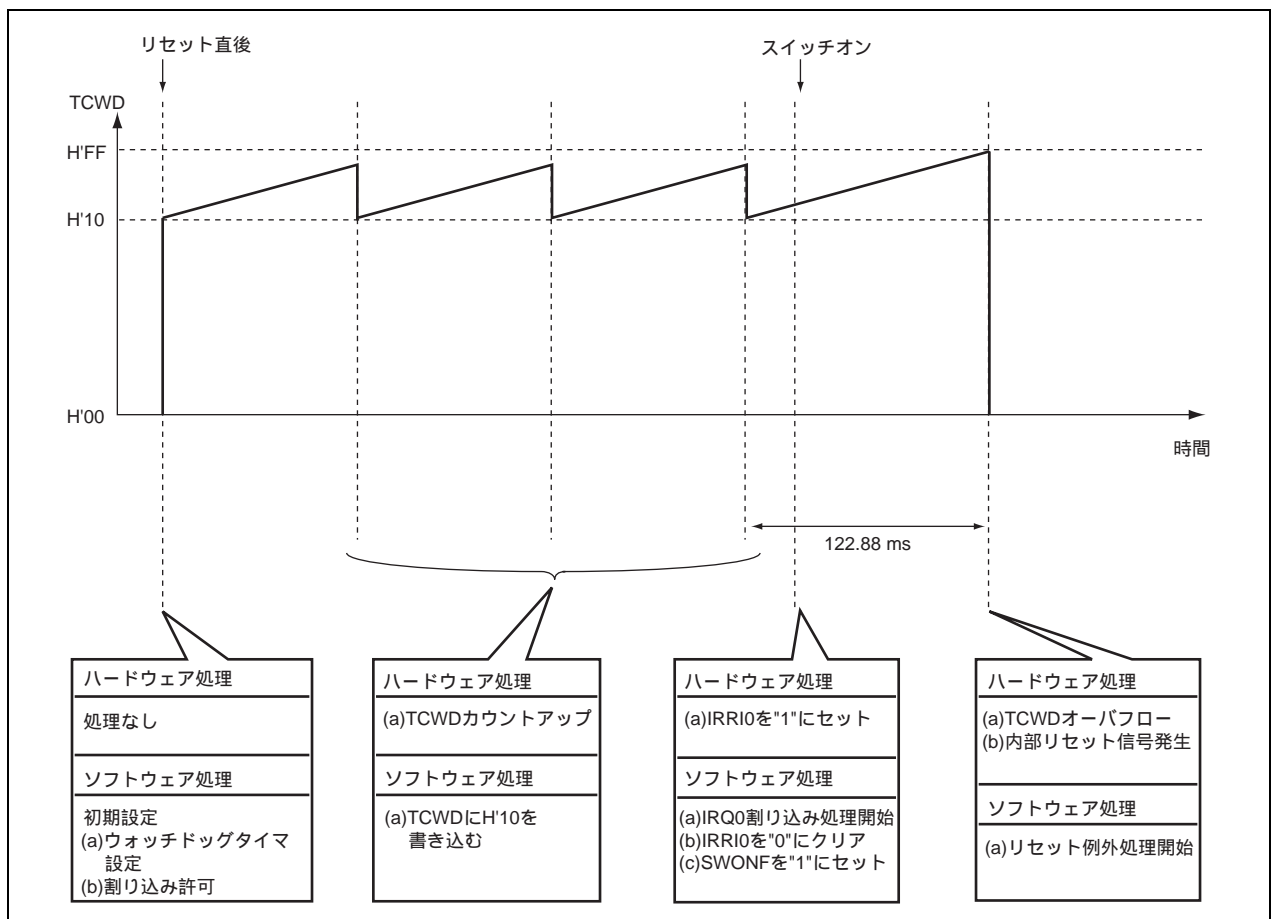


図 3.1 ウォッチドッグタイマ機能によるウォッチドッグ動作原理

4. ソフトウェア説明

4.1 モジュール説明

表 4.1 に本タスク例におけるモジュール説明を示します。

表 4.1 モジュール説明

モジュール名	ラベル名	機 能
メインルーチン	main	ウォッチドッグタイマ機能の設定、割り込みの許可、LED の制御、およびに接続したスイッチの ON の判定を行なう
スイッチオン	IRQ0	割り込み処理ルーチンで、SWONF を"1"にセット

4.2 引数の説明

本タスク例では、引数は使用していません。

4.3 使用内部レジスタ説明

表 4.2 に本タスク例における H8/3664 の使用内部レジスタ説明を示します。

表 4.2 H8/3664 の使用内部レジスタ説明

レジスタ名		機能	アドレス	設定値
TCSR WD	B6WI	タイマコントロール/ステータスレジスタ WD (ビット 6 書き込み禁止) : B6WI = 0 のとき、TCSRWD ビット 6 への書き込みを許可 : B6WI = 1 のとき、TCSRWD ビット 6 への書き込みを禁止	H'FFC0 ビット 7	1
	TCWE	タイマコントロール/ステータスレジスタ WD (タイマカウンタ W 書き込み許可) : TWCE = 1 のとき、TCWD への 8 ビットデータの書き込みを許可	H'FFC0 ビット 6	1
	B4WI	タイマコントロール/ステータスレジスタ WD (ビット 4 書き込み禁止) : B4WI = 0 のとき、TCSRWD ビット 4 への書き込みを許可 : B4WI = 1 のとき、TCSRWD ビット 4 への書き込みを禁止	H'FFC0 ビット 5	1
	TCSRWE	タイマコントロール/ステータスレジスタ WD (タイマコントロール/ステータスレジスタ W 書き込み許可) : TCSRWE = 1 のとき、TCSRWD ビット 2 およびビット 0 への書き込みを許可	H'FFC0 ビット 4	1
	B2WI	タイマコントロール/ステータスレジスタ WD (ビット 2 書き込み禁止) : B2WI = 0 のとき、TCSRWD ビット 2 への書き込みを許可 : B2WI = 1 のとき、TCSRWD ビット 2 への書き込みを禁止	H'FFC0 ビット 3	1
	WDON	タイマコントロール/ステータスレジスタ WD (ウォッチドッグタイマオン) : WDON = 1 のとき、ウォッチドッグタイマの動作を許可	H'FFC0 ビット 2	1
	B0WI	タイマコントロール/ステータスレジスタ WD (ビット 0 書き込み禁止) : B0WI = 0 のとき、TCSRWD ビット 0 への書き込みを許可 : B0WI = 1 のとき、TCSRWD ビット 0 への書き込みを禁止	H'FFC0 ビット 1	1
	WRST	タイマコントロール/ステータスレジスタ WD (ウォッチドッグタイマリセット) : WRST = 0 のとき、TCWD がオーバフローし内部リセット信号が発生していないことを示す : WRST = 1 のとき、TCWD がオーバフローし内部リセット信号が発生したことを示す	H'FFC0 ビット 0	0
TCWD		タイマカウンタ WD : システムクロックの 8192 分周のクロックを入力とする 8 ビットのカウンタ	H'FFC1	H'10
TMWD		タイマモードレジスタ WD (クロックセレクト 3~0) : TCWD に入力する内部クロック /8192 分周を選択	H'FFC2	H'FF
PDR7	P74	ポートデータレジスタ 7 (ポートデータレジスタ 74) : P74 = 0 のとき、P74 端子の出力レベルは Low : P74 = 1 のとき、P74 端子の出力レベルは High	H'FFDA ビット 4	0
PCR7	PCR74	ポートコントロールレジスタ 7 (ポートコントロールレジスタ 74) : PCR74 = 0 のとき、P74 端子を P74 入力端子機能に設定 : PCR74 = 1 のとき、P74 端子を P74 出力端子機能に設定	H'FFEA ビット 4	1
PMR1	IRQ0	ポートモードレジスタ 1 (P14/ 端子の機能を選択) : IRQ0 = 1 のとき、P14/ 端子を 入力端子機能に設定	H'FFE0 ビット 4	1
IEGR1	IEG0	割り込みエッジセレクトレジスタ 1 (IRQ0 エッジセレクト) : IEG0 = 0 のとき、IRQ0 端子入力の検出エッジに立ち下がりエッジを選択 : IEG0 = 1 のとき、IRQ0 端子入力の検出エッジに立ち上がりエッジを選択	H'FFF2 ビット 0	0

表 4.2 H8/3664 の使用内部レジスタ説明 (つづき)

レジスタ名		機 能	アドレス	設定値
IENR1	IEN0	割り込みイネーブルレジスタ 1 (IRQ0 割り込み要求イネーブル) : IEN0 = 1 のとき、 端子の割り込み要求を許可	H'FFF4 ビット 0	1
IRR1	IRRI0	割り込みフラグレジスタ 1 (IRQ0 割り込み要求フラグ) : IRRI0 = 0 のとき、 端子の割り込みが要求されていない : IRRI0 = 1 のとき、 端子の割り込みが要求されている	H'FFF6 ビット 0	0

4.4 使用 RAM 説明

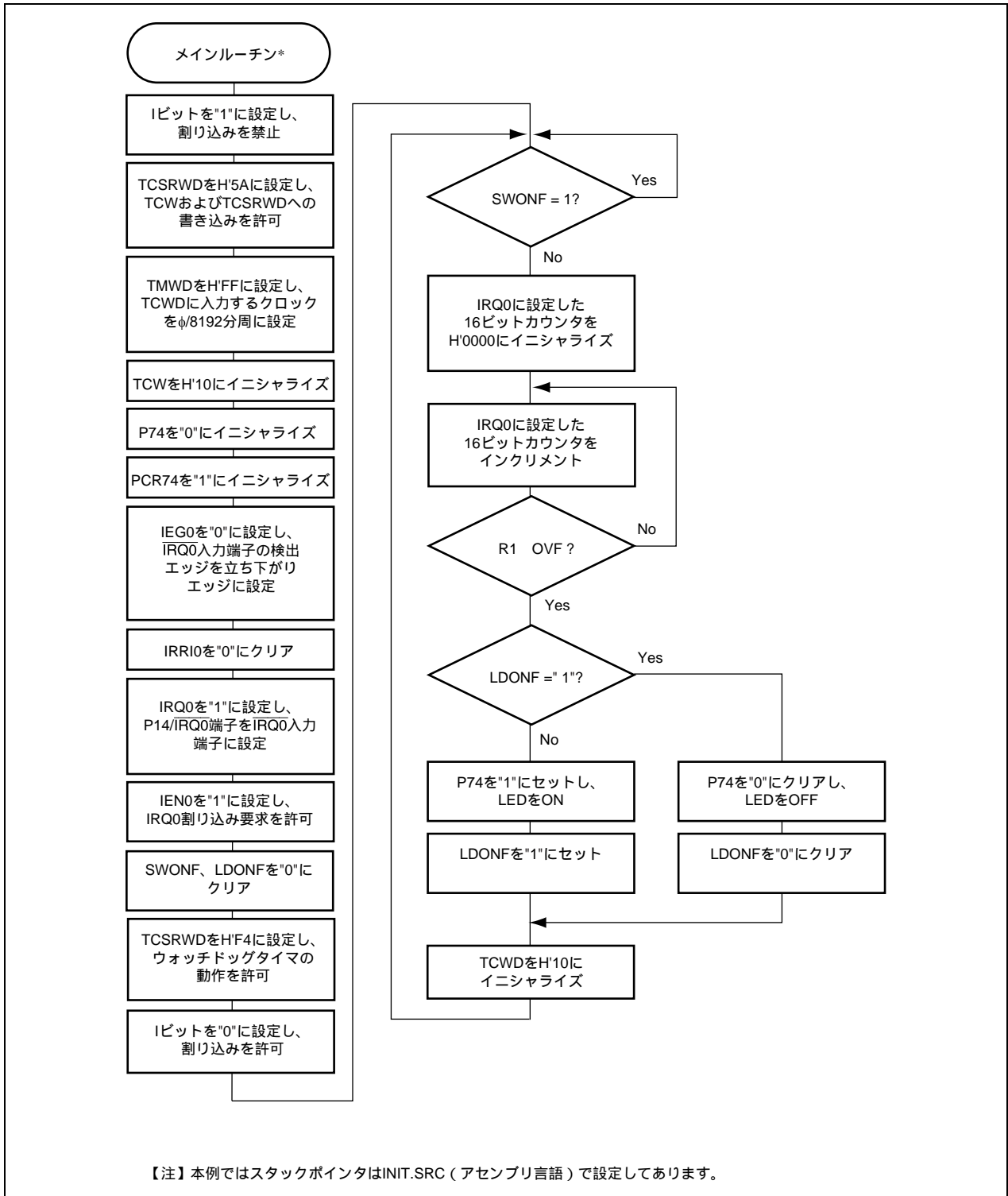
表 4.3 に本タスク例で使用する RAM の説明を示します。

表 4.3 使用 RAM 説明

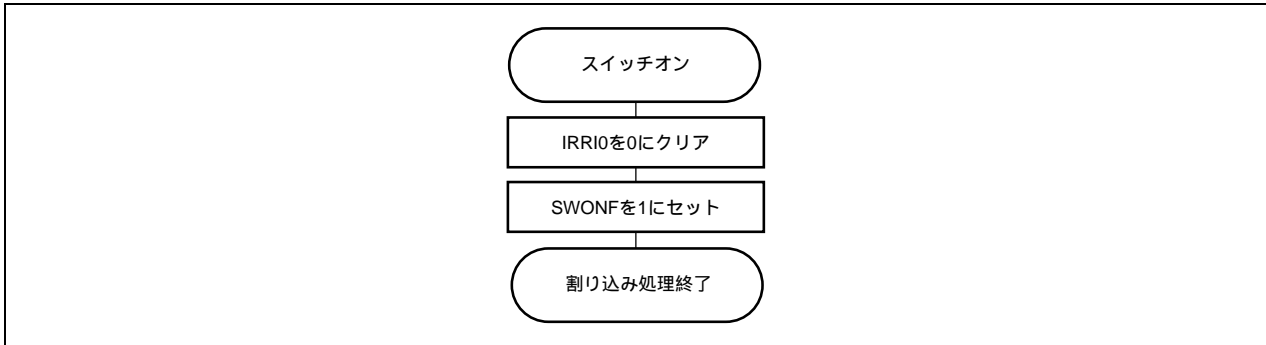
ラベル名		機 能	アドレス	使用モジュール名
counter_int		LED の ON、OFF を行うアップカウンタ	H'FB80	メインルーチン
USRF	SWONF	スイッチ入力の ON/OFF を判定するフラグ	H'FB82 ビット 0	メインルーチン スイッチオン
	LDONF	LED の ON/OFF を判定するフラグ	H'FB82 ビット 1	メインルーチン

5. フローチャート

(a) メインルーチン



(b) IRQ0 割り込み処理ルーチン



6. プログラムリスト

INIT.SRC (プログラムリスト)

```
.EXPORT      _INIT
.IMPORT      _main

;

.SECTION     P, CODE

_INIT:

MOV.W       #H'FF80, R7
LDC.B       #B'10000000, CCR
JMP         @_main

;

.END
```

```
/*
*****
/*
H8/300H Tiny Series -H8/3664-
/*
Application Note
/*
/*
/*
'Watchdog Timer'
/*
/*
/*
Function
/*
: Watchdog Timer
/*
/*
/*
External Clock : 16MHz
/*
Internal Clock : 16MHz
/*
Sub Clock      : 32.768kHz
/*
/*
*****
#include <machine.h>
```

```

/*****
/* Symbol Definition
/*****

struct BIT {
    unsigned char  b7:1;    /* bit7
    unsigned char  b6:1;    /* bit6
    unsigned char  b5:1;    /* bit5
    unsigned char  b4:1;    /* bit4
    unsigned char  b3:1;    /* bit3
    unsigned char  b2:1;    /* bit2
    unsigned char  b1:1;    /* bit1
    unsigned char  b0:1;    /* bit0
};

#define TCSRWD      *(volatile unsigned char *)0xFFC0 /* Timer Control/Status Register WD
#define TCSRWD_BIT (*(struct BIT *)0xFFC0) /* Timer Control/Status Register WD
#define B6WI       TCSRWD_BIT.b7 /* Bit-6 Write Disable
#define TCWE       TCSRWD_BIT.b6 /* Timer Counter W Write Enable
#define B4WI       TCSRWD_BIT.b5 /* Bit-4 Write Disable
#define TCSRWE     TCSRWD_BIT.b4 /* Timer Control/Status Register W Write Enable*/
#define B2WI       TCSRWD_BIT.b3 /* Bit-2 Write Disable
#define WDON       TCSRWD_BIT.b2 /* Watchdog Timer ON
#define B0WI       TCSRWD_BIT.b1 /* Bit-0 Write Disable
#define WRST       TCSRWD_BIT.b0 /* Watchdog Timer Reset
#define TCWD       *(volatile unsigned char *)0xFFC1 /* Timer Counter WD
#define TMWD       *(volatile unsigned char *)0xFFC2 /* Timer Mode WD
#define PDR7_BIT   (*(struct BIT *)0xFFDA) /* Port Data Register 7
#define P74        PDR7_BIT.b4 /* Port Data Register 7 bit4
#define PCR7_BIT   (*(struct BIT *)0xFFEA) /* Port Control Register 7
#define PCR74      PCR7_BIT.b4 /* Port Control Register 7 bit4
#define IEGR1_BIT  (*(struct BIT *)0xFFF2) /* Interrupt Edge Select Register 2
#define IEG0       IEGR1_BIT.b0 /* IEG0 Edge Select
#define IENR1_BIT  (*(struct BIT *)0xFFF4) /* Interrupt Enable Register 1
#define IEN0       IENR1_BIT.b0 /* IEN0 Inetrrupt Enable
#define IRR1_BIT   (*(struct BIT *)0xFFF6) /* Interrupt Request Register 1
#define IRRIO      IRR1_BIT.b0 /* IRRIO Interrupt Request Register
#define PMR1_BIT   (*(struct BIT *)0xFFE0) /* Prot Mode Register 1
#define IRQ0_SET   PMR1_BIT.b4 /* Prot Mode Register 1 bit4

```

```
#pragma      interrupt      (IRQ0)

/*****
/*      関数定義
*****/

extern void  INIT ( void );          /* SP Set
void main ( void );
void  IRQ0 ( void );

/*****
/*      RAM define
*****/

unsigned int  counter_int;
unsigned char  USRF;          /* User Flag Erea

#define      USRF_BIT      (*(struct BIT *)&USRF)
#define      SWONF      USRF_BIT.b0
#define      LDONF      USRF_BIT.b1

/*****
/*      Vector Address
*****/

#pragma      section      V1          /* VECTOR SECTOIN SET
void (*const VEC_TBL1[]) (void) = {
    INIT          /* 00 Reset
};

#pragma      section      V2          /* VECTOR SECTOIN SET
void (*const VEC_TBL2[]) (void) = {
    IRQ0          /* IRQ0 Interrupt
};

#pragma      section          /* P
```

```

/*****
/*   Main Program
/*****

void main ( void )
{

    set_imask_ccr(1);                /* Interrupt Disable */

    TCSRWD = 0x5A;                  /* TCWD And TCSRWD Write Enable */

    TMWD = 0xFF;                   /* Initialize TMWD */

    TCWD = 0x10;                   /* Initialize TCWD */

    P74 = 0;                        /* Initialize P74 Terminal Output Level */

    PCR74 = 1;                      /* Initialize PCR74 Output Terminal Function */

    IEG0 = 1;                       /* Initialize IRQ0 Terminal Input Edge */
    IRRIO = 0;                       /* Initialize IRQ0 Interrupt Request Flag */
    IRQ0_SET = 1;                   /* Initialize IRQ0 Input Terminal */
    IENO = 1;                       /* IRQ0 Interrupt Enable */

    SWONF = 0;                      /* Initialize SWONF */
    LDONF = 0;                      /* Initialize LDONF */

    TCSRWD = 0xF4;                 /* Watchdog Timer On */

    set_imask_ccr(0);              /* Interrupt Enable */

    while(1){
        while(SWONF == 1){          /* SWONF = 1 ? */
            ;
        }

        counter_int = 0;            /* counter Clear */
        do{
            counter_int++;          /* counter Countup */
        }while(counter_int != 0);   /* counter_int = FFFF ?

        if(LDONF == 1){

            P74 = 0;                /* Turn Off LED */

```



```

LDONF = 0; /* LDONF Clear */
}else{
P74 = 1; /* Turn On LED */
LDONF = 1; /* LDONF set */
}

TCWD = 0x10; /* Initialize TCWD */

}

}

/*****
/* IRQ0 Interrupt */
/*****

void IRQ0 ( void )
{

IRRI0 = 0; /* Clear IRRIO */

SWONF = 1; /* Set SWONF */

}

```

リンクアドレス指定

セクション名	アドレス
CV1	H'0000
CV2	H'002A
P	H'0100
B	H'FB80

