

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

お客様各位

資料中の「日立製作所」、「日立XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って三菱電機株式会社及び株式会社日立製作所のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。従いまして、本資料中には「日立製作所」、「株式会社日立製作所」、「日立半導体」、「日立XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

ルネサステクノロジ ホームページ (<http://www.renesas.com>)

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

ご注意

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ (<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。

H8/300H シリーズテクニカルQ&A

アプリケーションノート

ルネサスシングルチップマイクロコンピュータ

H8S/2655	H8/3001	H8/3032 シリーズ
H8S/2350	H8/3002	H8/3035 シリーズ
H8S/2355	H8/3003	H8/3039 シリーズ
H8S/2357	H8/3004	H8/3042 シリーズ
H8S/2345	H8/3005	H8/3048 シリーズ
H8S/2245	H8/3006	H8/3062 シリーズ
H8S/2148	H8/3007	H8/3067 シリーズ
H8S/2144		
H8S/2138		
H8S/2134		
H8S/2128		
H8S/2124		

はじめに

H8/300Hシリーズマイクロコンピュータは、最高動作周波数 20Mhz / 最小命令実行時間 100ns を実現する H8/300H CPU を採用した 16 ビットマイコンです。16M バイトのリニアなアドレス空間をサポート、32 ビットデータ処理が可能で、大容量データの高速処理を実現出来るマイコンとして OA 機器や携帯機器など幅広いニーズに応えます。また、H8/300H シリーズは H8/300 シリーズ、H8/300L シリーズに対して CPU のオブジェクトレベルで上位互換性を持っており、ソフトウェア資産を継承して使用できます。

本マイコンテクニカル Q&A は、H8/3001、H8/3002、H8/3003、H8/3004、H8/3005、H8/3006、H8/3007、H8/3032 シリーズ、H8/3035 シリーズ、H8/3039 シリーズ、H8/3042 シリーズ、H8/3048 シリーズ、H8/3062 シリーズ、H8/3067 シリーズについてまとめたものです。

マイコンテクニカル Q&A の 使い方

「マイコンテクニカル Q&A」は、実際に日立のマイクロコンピュータを使用している方からお問い合わせ頂いた技術的な質問事項を編集し、Q&A 形式 (Question & Answer) にまとめた技術資料です。お手元のユーザーズマニュアルと併せてご使用、ご活用いただきますようお願いいたします。

また、マイクロコンピュータを応用した製品の設計を開始する前にひととおり目を通し、マイクロコンピュータの製品知識を深めることや、設計段階での理解しづらい項目を再認識していただくなど、有効に活用していただければ幸いです。

目次

CPU編

CPU

件名：汎用レジスタの使い方	1
件名：CCRのVフラグとCフラグの違い	2
件名：データサイズとVフラグの変化の関係	3
件名：ベクタテーブルでROMとして使用可能なエリア	4

命令

件名：SUBX命令	5
件名：BRN命令	6
件名：BRA命令とJMP命令の違い	7
件名：BRA、BRN命令	8
件名：INC (DEC) 命令に対するDAA (DAS) 命令のサポート	9
件名：割込みを禁止している命令実行後の割込み受付タイミング	10
件名：ライト専用ビットを含むレジスタ / ポートへのビット操作命令	11
件名：STC命令実行時の奇数アドレスの値	12
件名：スタックの注意事項	13
件名：スタックポインタ	14
件名：ENレジスタ、RNレジスタだけを用いた間接アドレッシング	15

MCU動作モード

件名：モード端子	16
件名：RAMEビットの使用方法	17

例外処理

件名：リセット	18
---------------	----

割込み

件名：IRQディスイネーブル時の割込み要求の扱い	19
件名：割込みマスク時の割込み要求の扱い	20

件名：割込みディスエーブルのタイミング（1）	21
件名：割込みディスエーブルのタイミング（2）	22
件名：リセット直後の割込み	23
件名：優先順位が同じ \overline{IRQ} の同時発生	24
件名：外部割込み本数の不足	25

バスコントローラ

件名：内蔵RAM、内部I/Oアクセス時の \overline{CS} の状態	26
件名：バス解放時の クロック状態	27
件名： \overline{WAIT} について（1）	28
件名： \overline{WAIT} について（2）	29
件名：内蔵メモリと外部メモリの重複	30
件名：プログラムウェイト切り替わりタイミング	31
件名：低消費電力モード時の \overline{BREQ} の受け付け	32
件名：8ビットアクセス空間へのRAM外付け	33
件名：内蔵RAM、内部I/Oレジスタのあるエリアにおけるバスコントローラの設定	34
件名：CPU動作中の外部バスの状態	35
件名：バス解放時の内部I/Oレジスタアクセス	36
件名： \overline{BREQ} 入力後のバス解放待ち時間	37

低消費電力状態

件名：ソフトウェアスタンバイモード後の発振安定待機時間	38
件名：ハードウェアスタンバイモード時のモード端子（MDN）	39

電気的特性

件名：リードデータホールド時間のMAX.値	40
-----------------------	----

端子

件名：未使用端子の処理方法	41
---------------	----

DMAC

件名： \overline{DREQ} 端子からの \overline{DMAC} を起動するまでの時間	42
件名：8ビット / 16ビット空間相互アクセス	43
件名：転送終了後の割込み受け付け	44
件名：転送開始前の転送要求の扱い	45
件名：転送終了割込みの扱い	46
件名：内部割込みをDMAC起動要因とした時の注意点	47
件名：DMAC停止時のDMACの起動要因に選択した割込み動作	49

ITU（16ビットタイマ、8ビットタイマ）

件名：カスケード接続	50
件名：タイマ出力の初期値.....	51
件名：バッファ動作の実現方法.....	52
件名：カウンタ停止時のタイマ出力	54

WDT

件名：WDTオーバフローによる内部リセット時のWDTの状態	55
件名：任意の時間間隔のインターバルタイマ	56

SCI

件名：SCIの初期設定	57
件名：TDREフラグとTENDフラグの違い.....	58
件名：TxD端子の初期状態	59
件名：クロック同期式モードの送受信動作	60
件名：調歩同期式モードの許容ビットレート誤差	61
件名：RDRFフラグの操作	63
件名：RDRFフラグのセットタイミング	64
件名：割込み要因フラグのクリア.....	66
件名：外部クロックによるクロック同期式モードの連続送受信	67
件名：SCI未使用時のRDR、TDRの使用法	68
件名：SCI用クロック端子の入出力設定.....	69
件名：クロック同期式モード時の最大ビットレートでの連続送信 / 受信	70
件名：シリアル内部I/O端子の状態.....	72
件名：調歩同期式モードの設定方法	73
件名：TDRへのデータ転送.....	75
件名：TDREフラグのセットタイミング	77
件名：クロック同期式モードで動作中に外部クロックが停止した場合の動作	80
件名：システムクロックとSCKの位相について	81
件名：調歩同期式モードのマーク状態について.....	82
件名：クロック同期式モードでの1キャラクタ受信動作.....	83
件名：マルチプロセッサ通信の送信データ数.....	84
件名：DMACを利用したマルチプロセッサ通信での連続送信	85

スマートカードインタフェース

件名：サポート転送フォーマット.....	86
----------------------	----

A/D変換器

件名：外付けC、Rの考え方	87
件名：A/D変換器とD/A変換器の同時動作.....	89

件名：ADTRGのLow幅.....	90
件名：期待した変換結果が得られない.....	91
件名：スキャンモード使用時に発生するノイズ状電圧について.....	92
RAM	
件名：RAM保持電圧の定義.....	94
I/Oポート	
件名：内蔵プルアップMOS を使った未使用端子の処理.....	95
件名：I/Oポートの操作.....	96
件名： 出力の禁止.....	97
クロック発振器	
件名：水晶発振子の容量値.....	98
件名：XTAL端子への外部クロック入力.....	99
件名：動作中の外部クロックの周波数変更.....	100

マイコンテクニカル Q&A

Q&A No : QA300H-001

項目 : CPU

件名 : 汎用レジスタの使い方

[Question]

汎用レジスタを 8 ビット、16 ビット、32 ビットレジスタとして混在させて使用することができますか？

[Answer]

可能です。

以下のように各レジスタの使用方法は任意に設定することができます。

[例]

E0	R0H	R0L
ER1		
E2	R2H	R2L
ER3		
E4	R4	
E5	R5	
E6	R6H	R6L
ER7 (SP)		

ただし、ER7 は暗黙的に SP として使用されますのでご注意ください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-002

項目 : レジスタ

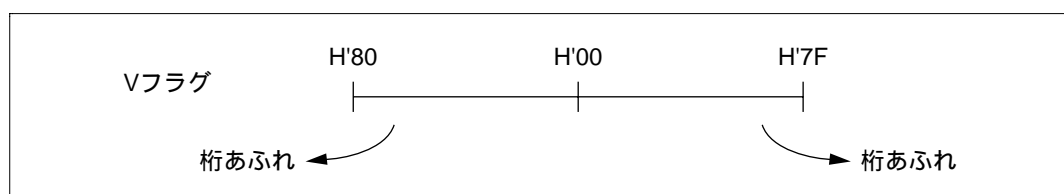
件名 : CCR の V フラグと C フラグの違い

[Question]

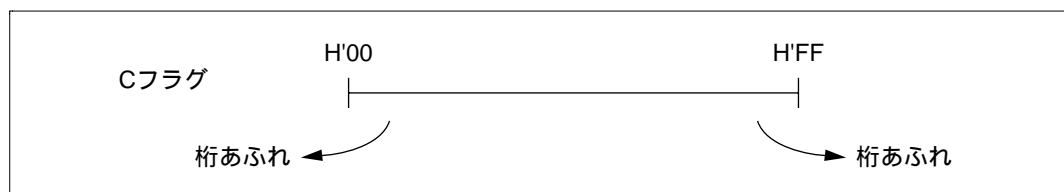
CCR の V フラグと C フラグは、どちらも演算による桁あふれのために 1 が立つようですが、どこが違うのですか？

[Answer]

CCR の V のフラグは、符号付きの演算において桁あふれの有無を参照するためのフラグです。バイトサイズの例では、演算の結果が負の最小値 (H'80) より小さい、または正の最大値 (H'7F) を越えたときに 1 がセットされます。



上記に対し C フラグは、符号なしの演算において桁あふれの有無を参照するためのフラグです。バイトサイズの例では、演算の結果が最大値 (H'FF) を越えたとき、または最小値 (H'00) より小さくなったときに 1 がセットされます。



[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-003

項目 : CPU

件名 : データサイズと V フラグの変化の関係

[Question]

コンディションコードレジスタ (CCR) の V フラグの変化は、データサイズによって異なりますか？

[Answer]

V フラグは符号付き算術演算の結果の桁あふれを検出して変化します。この動作は、データのサイズによらず同様ですが、フラグの変化するタイミングが以下のように異なります。

バイトサイズ : H'7F より大きい、または H'80 より小さい値になったとき

ワードサイズ : H'7FFF より大きい、または H'8000 より小さい値になったとき

ロングワードサイズ : H'7FFFFFFF より大きい、または H'80000000 より小さい値になったとき

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-004

項目 : CPU

件名 : ベクタテーブルで ROM として使用可能なエリア

[Question]

- (1) ベクタテーブルの空きエリア (システム予約およびリザーブ) は、ROM として使用できますか？
- (2) 内部 I/O レジスタの空きエリアは ROM として使用できますか？

[Answer]

- (1) ベクタテーブルのうち、システム予約のベクタ番号 4~6 は使用禁止です。
リザーブアドレスは、ROM として使用できます。また、ベクタテーブルのうち使用しない割り込みのベクタアドレスも ROM として使用可能です。
- (2) I/O レジスタの空きエリアは使用禁止です。

[補足説明]

システム予約は開発ツールで使用します。

システム予約、リザーブアドレスのアドレスは、マニュアルで確認してください。

メモリ間接アドレッシングの分岐アドレス領域は、システム予約と使用するベクタテーブルを除くアドレスを使用可能です。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-005

項目 : 命令

件名 : SUBX 命令

[Question]

SUBX (キャリ付き減算) で実行結果が0のとき、Zフラグが保持されるのはなぜですか？

[Answer]

SUBX 命令の演算結果と実行前のZフラグの論理積をとっているためです。下記に論理式を示します。

$$Z = Z' \cdot \overline{R_m} \cdot \overline{R_{m-1}} \dots \cdot \overline{R_0}$$

実行結果が0のとき、 $\overline{R_m} \cdot \overline{R_{m-1}} \dots \cdot \overline{R_0}$ (以降、 $\overline{R_n}$ と称します) は1となります。本命令のZフラグは $\overline{R_n}$ とZ'のANDをとっているため、実行結果が0のときはZフラグが保持されます。

【注】 m = 31 : ロングワードサイズ時、15 : ワードサイズ時、8 : バイトサイズ時

R_i = 結果のビットi

Z' = 実行前のZフラグ

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-006

項目 : 命令

件名 : BRN 命令

[Question]

BRN (BF) はどのような命令ですか？

[Answer]

BRN はデバック時に条件付き分岐命令と置き換えて使用すると便利な命令です。

BRN 命令の動作は NOP 命令と同様ですが、命令サイズと命令実行時間が以下のように違います。

命令		命令サイズ (バイト数)	命令実行時間 (ステート数)
BRN	d:8	2	4*
	d:16	4	6*
NOP		2	2*

【注】*16 ビットバス / 2 ステートアクセス空間または
内蔵 ROM からの命令フェッチの場合

【注】BRA (BT) も BRN と同様、デバック等で使用すると便利な命令です。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-007

項目 : 命令

件名 : BRA 命令と JMP 命令の違い

[Question]

BRA (BT) 命令と JMP 命令はどこが違うのですか？

[Answer]

BRA 命令は、BRA 命令の存在するアドレスを基準に前後に分岐します。一方、JMP 命令は分岐アドレスを直接指定して分岐します。以下に相違点を示します。

- (a) BRA 命令は、d:8 であれば+127 バイト~-128 バイト、d:16 であれば+32767 バイト~-32768 バイトの範囲でしか分岐できません。
- (b) BRA 命令は分岐先との相対値が変わらなければ、プログラムの再配置が可能です。
- (c) 命令長、実行ステートが異なります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-008

項目 : 命令

件名 : BRA、BRN 命令

[Question]

- (1) BRA (BT) 命令の条件が True となっていますが、どういう意味ですか？
- (2) BRN (BF) の条件が False となっていますが、どういう意味ですか？

[Answer]

- (1) BRA 命令は常に分岐する (Always) ため、分岐条件が常に真 (True) であるという意味です。
- (2) BRN 命令は常に分岐しない (Never) ため、分岐条件は常に偽 (False) であるという意味です。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-011

項目 : 命令

件名 : INC (DEC) 命令に対する DAA (DAS) 命令のサポート

[Question]

- (1) DAA 命令は、加算命令 (ADD 命令) に対して適用されますが、INC 命令実行後に DAA 命令を実行すると、どのような動作をしますか？
- (2) DAS 命令は、減算命令 (SUB 命令) に対して適用されますが、DEC 命令実行後に DAS 命令を実行すると、どのような動作をしますか？

[Answer]

- (1) INC 命令実行後の DAA 命令はサポートしていません。INC 命令実行後は、C、H フラグが演算結果を反映していないためです。10 進のデータをデクリメントする場合は、ADD 命令で -1 を加えたあと (ADD.B #-1,Rd)、DAA 命令を実行してください。
- (2) DEC 命令実行後の DAS 命令はサポートしていません。DEC 命令実行後は、C、H フラグが演算結果を反映していないためです。10 進のデータをデクリメントする場合は、ADD 命令で 1 を加えた後 (ADD.B #1,Rd)、C、H フラグを反転し (XORC #A0,CCR)、DAS 命令を実行してください。

【注】ただし、実際の動作はフラグの状態に基づいて決定されます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-012

項目 : 命令

件名 : 割込みを禁止している命令実行後の割込み受付タイミング

[Question]

プログラミングマニュアルの割込みを禁止している命令 (LDC、ANDC、ORC、XORC) の説明に、「本命令の実行終了時点では、NMI を含めて全ての割込みは受け付けられません」とありますが、割込みはいつから受け付けられますか？

[Answer]

CPU は、割込みを禁止している命令の実行終了後、必ず 1 命令を実行します。割込みが受け付けられるのは、この命令 (割込みを禁止していない命令) の実行終了後になります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-013

項目 : 命令

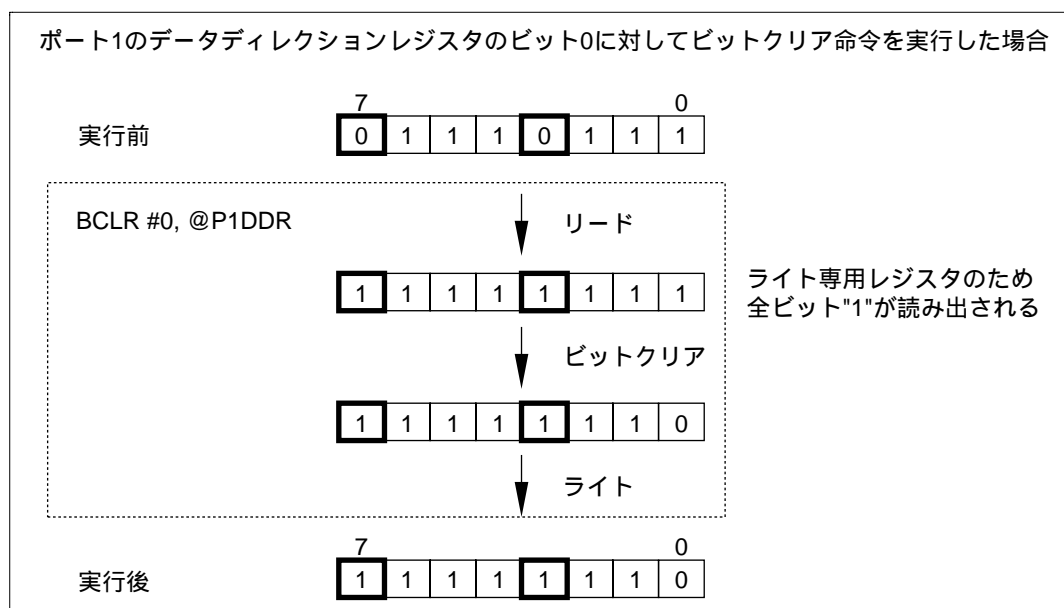
件名 : ライト専用ビットを含むレジスタ / ポートへのビット操作命令

[Question]

ハードウェアマニュアルに BSET / BCLR / BNOT / BST / BIST の各命令をライト専用ビットを含むレジスタ / ポートに対して使用する場合注意が必要とありますが、具体的にどのようなことが起きるのですか？

[Answer]

上記の命令は、バイト単位でデータをリードし、ビット操作後に再びバイト単位でデータをライトします。ライト専用ビットは、ビットの値にかかわらず、リード時には必ず1が読み出されます。このため、上記の命令が実行されると、ビット操作の対象外のビットを、意図せず書き換えてしまう恐れがあります。



ライト専用ビットを含むレジスタへのビット操作命令実行例

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-014

項目 : 命令

件名 : STC 命令実行時の奇数アドレスの値

[Question]

STC 命令を実行したとき (レジスタ間接) 偶数アドレスに CCR が格納されるとありますが、奇数アドレスの値はどうなっていますか？

[Answer]

不定です。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-015

項目 : 命令

件名 : スタックの注意事項

[Question]

スタックの方法について注意事項はありますか？

[Answer]

CPU では、常にワードサイズまたはロングワードサイズでスタック領域をアクセスします。スタックポインタを奇数に設定すると、誤動作の原因となります。PUSH、POP 命令を使用してスタックしてください。

SP (スタックポインタ) の初期値は不定です。ユーザが初期設定をしてください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-016

項目 : 命令

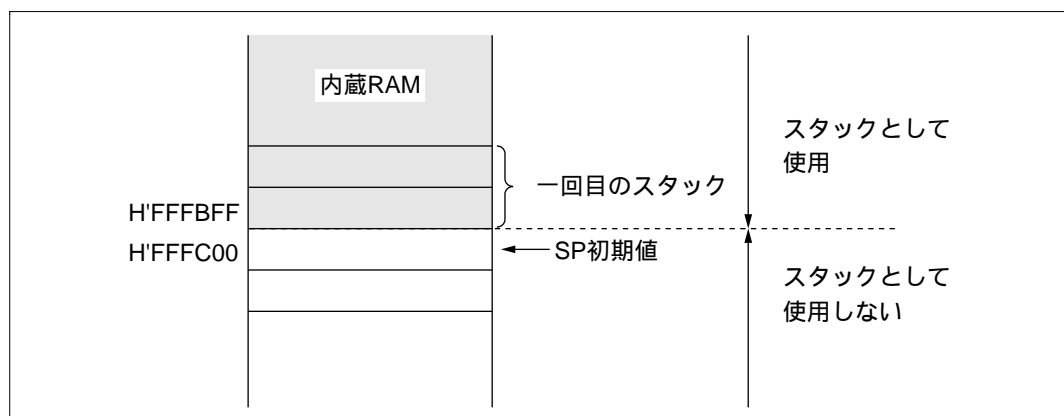
件名 : スタックポインタ

[Question]

スタックポインタ SP (ER7) の初期設定の仕方は？

[Answer]

例えば、内蔵 RAM の最後からスタックを確保する場合、スタックポインタの初期設定値は、内蔵 RAM の最後のアドレス + 1 としてください。



スタックポインタの初期設定値(アドレスは H8/3048 シリーズ内蔵 ROM 有効拡張モードの場合)

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-018

項目 : 命令

件名 : En レジスタ、Rn レジスタだけを用いた間接アドレッシング

[Question]

ノーマルモードで、En レジスタに 16 ビットのアドレスデータを入れて間接アドレッシングを使用することは可能ですか？

[Answer]

できません。

汎用レジスタをアドレスポインタとして使用する場合、ER レジスタ(32 ビットレジスタ)としてのみ指定が可能です。ただし、ノーマルモードでは、上位 16 ビットの値 (En レジスタの内容) は無視されます。En レジスタ、または Rn レジスタだけでアドレスを指定することはできません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-019

項目 : MCU 動作モード

件名 : モード端子

[Question]

通常動作中に MCU 動作モードを切り替えることはできますか？

[Answer]

通常動作中に MCU 動作モードを切り替えることはできません。モード端子のレベルを動作中に変化させないでください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-020

項目 : MCU 動作モード

件名 : RAME ビットの使用方法

[Question]

RAME ビットの使用方法は？

[Answer]

内蔵 RAM の保護などに用います。ハードウェアスタンバイモードでは非同期で CPU の動作が中断するため、内蔵 RAM の内容を破壊する恐れがあります。処理の前に RAME ビットで内蔵 RAM を無効にすることで、内蔵 RAM の内容を保護します。

また、RAM をディスエーブルにすることで同じアドレスを内部と外部でオーバーラップして使うことができます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-021

項目 : 例外処理

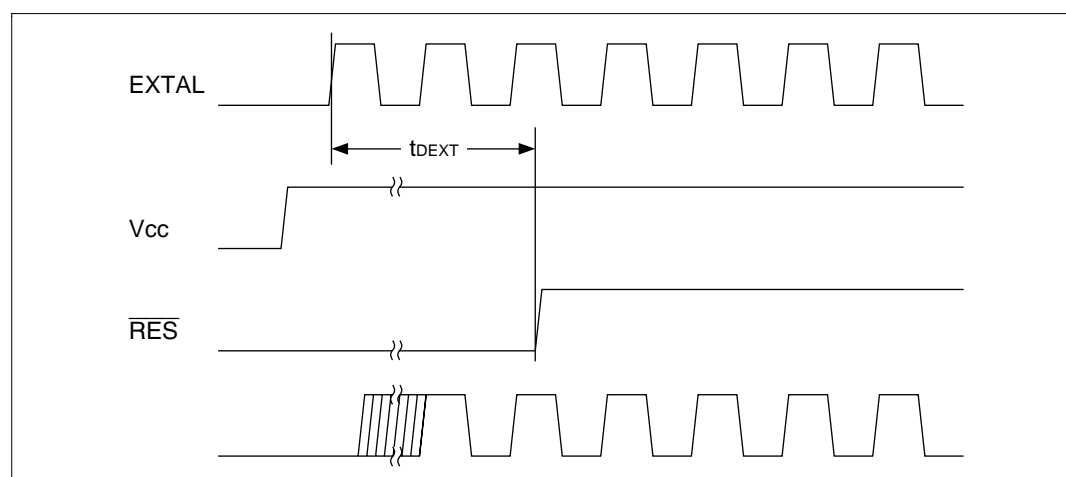
件名 : リセット

[Question]

「リセット時間を 20ms 以上にしてください」という規定がありますが、外部クロック使用時にも適用されますか？

[Answer]

この場合、本規定は適用されません。外部クロック使用時はリセット時間を 500 μ s 以上にしてください。クロック出力を安定させるため、外部クロック出力安定遅延時間 ($t_{\text{DEXT}}=500 \mu$ s) の間はリセット状態を保持する必要があります(下図参照)。



発振安定時間タイミング

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-022

項目 : 割込み

件名 : IRQ ディスイネーブル時の割込み要求の扱い

[Question]

IRQ イネーブルレジスタ (IER) の IRQnE ビットが 0 にクリアされているときに生じた IRQn 割込み要求は保留されますか？

[Answer]

保留されます。

IRQ センスコントロールレジスタ (ISCR) で指定した信号が $\overline{\text{IRQn}}$ 端子に与えられると、IRQ ステータスレジスタ (ISR) の IRQnF (IRQn フラグ) が 1 にセットされます。これは IRQnE ビットの状態によりません。IRQnF が 1 にセットされた状態で、IRQnE ビットが 1 にセットされると、割込みが要求されます。IRQnF はソフトウェアで 0 にクリアすることができます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-023

項目 : 割込み

件名 : 割込みマスク時の割込み要求の扱い

[Question]

コンディションコードレジスタ (CCR) の I、UI ビットで割込みをマスクしているときに生じた IRQnF 割込み要求は、保留されますか？

[Answer]

保留されます。

IRQnF は I、UI ビットの状態によりません。IRQnF と IRQnE ビットが 1 にセットされた状態で割込みマスクを解除すると、割込みが受け付けられます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-025

項目 : 割込み

件名 : 割込みディスエーブルのタイミング (1)

[Question]

周辺モジュールの割込みイネーブルビットを0にクリアすると、ただちに割込みは禁止されますか？

[Answer]

割込みイネーブルビットを0にクリアする命令の実行終了後から、割込みは禁止されます。ただし、0クリアする命令の実行中に割込み要求が発生した場合、その命令の実行後に割込み要求が受け付けられることがあります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-026

項目 : 割込み

件名 : 割込みディスエーブルのタイミング (2)

[Question]

IRQ イネーブルレジスタ (IER) の割り込みイネーブルビットを 0 にクリアすると、ただちに割込みは禁止されますか？

[Answer]

割込みイネーブルビットを 0 クリアする命令の実行終了後から、割込みは禁止されます。0 クリアする命令の実行中に割込み要求が発生しても、要求信号はイネーブルビットと同時にクリアされるため、命令実行後にその割込み要求が受け付けられることはありません。ただし IRQ_n フラグは保持されるため、その後割込みイネーブルビットを 1 にセットすると、その割込み要求が受け付けられます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-027

項目 : 割込み

件名 : リセット直後の割込み

[Question]

リセット直後に割込みが発生することはありますか？

[Answer]

ありません。

リセット直後はNMIを含むすべての割込みが禁止されています。ただし、NMIはプログラムの最初の1命令が実行されると受け付けられます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-028

項目 : 割込み

件名 : 優先順位が同じ \overline{IRQ} の同時発生

[Question]

- (1) 外部割込みにおいて、同一の優先順位のグループ ($\overline{IRQ4} \sim \overline{IRQ7}$) 内で同時に割込みが発生した場合 (例えば $\overline{IRQ4}$ と $\overline{IRQ7}$)、どちらが優先されますか？
- (2) $\overline{IRQ7}$ の割込み処理ルーチン中に、 $\overline{IRQ4}$ の割込みが発生した場合はどうなりますか？ ($\overline{IRQ4}$ が待たされるのか、 $\overline{IRQ7}$ の処理が優先されるのか？)

[Answer]

- (1) $\overline{IRQ4} \sim \overline{IRQ7}$ の割込みグループ内での優先順位は $\overline{IRQ4} > \overline{IRQ5} > \overline{IRQ6} > \overline{IRQ7}$ となります。
- (2) $\overline{IRQ7}$ 割込みの処理が優先されます。 $\overline{IRQ7}$ 割込み受け付け直後は、 $\overline{IRQ7}$ 処理ルーチン中で割込みを許可すると、 $\overline{IRQ4} \sim \overline{IRQ7}$ は受け付け可能となります。 $\overline{IRQ7}$ 処理ルーチンで割込みを許可しなければ、 $\overline{IRQ7}$ 処理ルーチンから復帰後に受け付けられます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-029

項目 : 割込み

件名 : 外部割込み本数の不足

[Question]

外部割込みの本数が不足している場合、何か代替手段はありますか？

[Answer]

ITU のインプットキャプチャを代替として使用することができます。

未使用の ITU のジェネラルレジスタ (GRA、GRB) をインプットキャプチャに設定します。TIOC 入力に設定したエッジが入力すると、インプットキャプチャ / コンペアマッチフラグ A、B (IMFA、IMFB) フラグがセットされ、インプットキャプチャ割込みが発生します。このように、エッジ入力の IRQ と同様に使用することができます。

16 ビットタイマ、8 ビットタイマのインプットキャプチャ入力も同様に使用できます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-030

項目 : バスコントローラ

件名 : 内蔵 RAM、内部 I/O アクセス時の \overline{CS} の状態

[Question]

アドバンスモードにて内蔵メモリ、内部 I/O レジスタ (エリア 7) をアクセスするとき、チップセレクト信号 ($\overline{CS7}$) は出力されますか？

[Answer]

内部 I/O レジスタアクセス時、チップセレクト信号 ($\overline{CS7}$) は出力しません。また、内蔵メモリアクセス時も同様にチップセレクト信号は出力しません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-031

項目 : バスコントローラ

件名 : バス解放時の クロック状態

[Question]

バス解放時に クロックは出力しますか？

[Answer]

当該ポートのデータディレクションレジスタ (DDR) ビットが1であれば、バス解放時に クロックを出力します。

【注】 H8/3006、H8/3007、H8/3048、H8/3062、H8/3067 はシステムコントロールレジスタ (SYSCR) のPSTOP ビットが0の場合に限ります

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-032

項目 : バスコントローラ

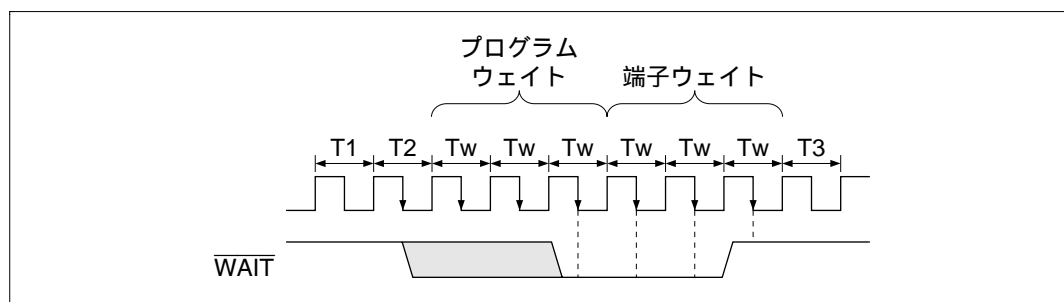
件名 : $\overline{\text{WAIT}}$ について (1)

[Question]

プログラブルウェイトを挿入し、さらに端子ウェイトを行う場合、 $\overline{\text{WAIT}}$ 端子はいつまでに確定していればよいですか？

[Answer]

T2 または T_w の最終ステートの の立ち下がりまでに確定してください。



ウェイトステート挿入タイミング

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-033

項目 : バスコントローラ

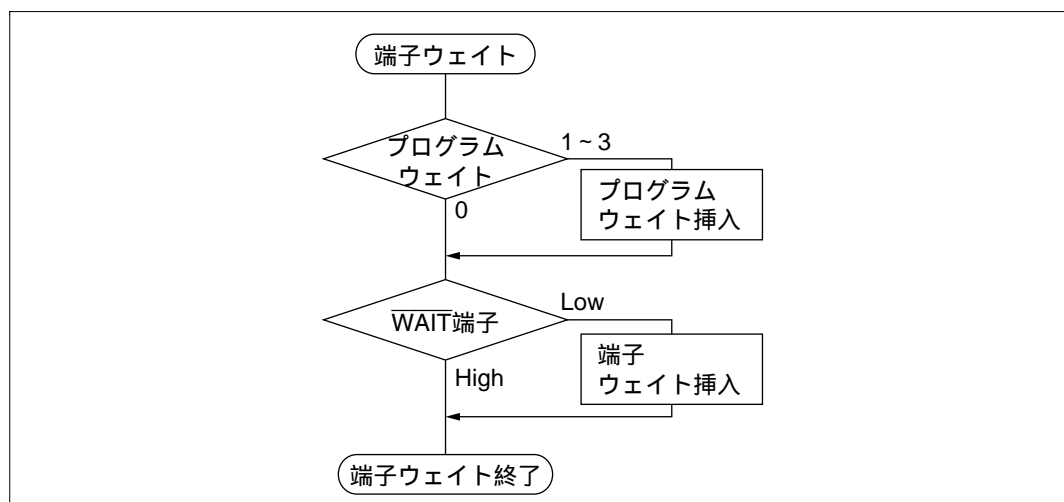
件名 : $\overline{\text{WAIT}}$ について (2)

[Question]

端子ウェイトの説明で、「まずプログラムウェイトが挿入される」とありますが、ウェイトコントロールレジスタ (WCR) の値にかぎらず、プログラムウェイトが挿入されますか？

[Answer]

マニュアルのとおり、端子ウェイトは WCR の値に従ってプログラムウェイトが挿入され、その後 $\overline{\text{WAIT}}$ 端子を参照して端子ウェイトが挿入されます。端子ウェイトの流れはフローチャートをご参照ください。



端子ウェイトフローチャート

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-034

項目 : バスコントローラ

件名 : 内蔵メモリと外部メモリの重複

[Question]

外部に接続したメモリと内蔵メモリのエリアが重複するとどうなりますか？

[Answer]

内蔵メモリと外部メモリが重複したエリアをアクセスした場合は、必ず内蔵メモリがアクセスされます。この場合、アドレスバスには当該アドレスが出力されますが、 \overline{CS} 、 \overline{AS} 、 \overline{RD} 、 \overline{HWR} 、 \overline{LWR} の各制御信号は High レベルとなります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-035

項目 : バスコントローラ

件名 : プログラムウェイト切り替わりタイミング

[Question]

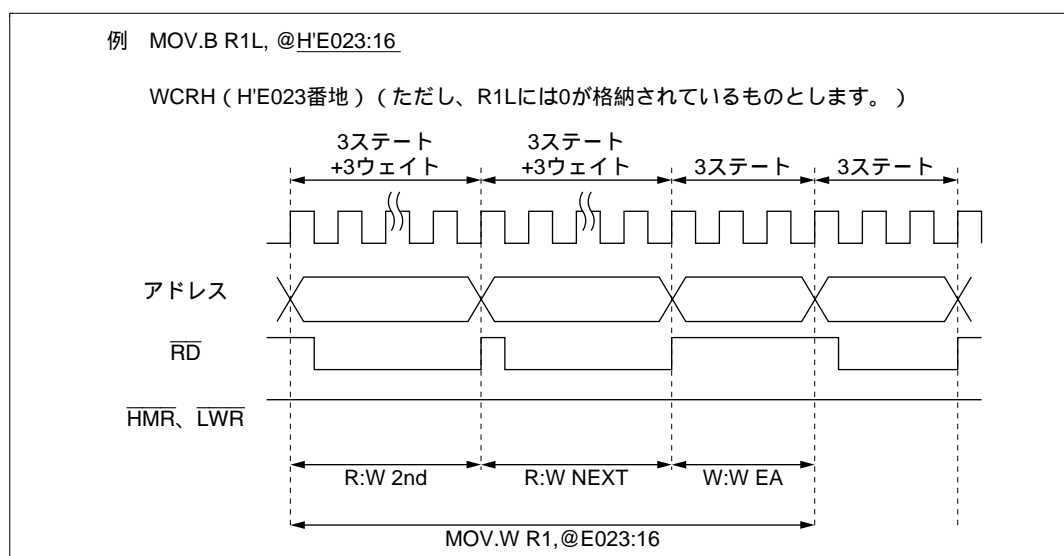
パワーオンリセット後、外部のアクセスサイクルは、プログラムウェイトが3ステート挿入されているため6ステートアクセスです。外部3ステートアクセスに設定した場合、どのようなタイミングで切り替わりますか？

[Answer]

H8/3007 を例として以下説明いたします。

ウェイトコントロールレジスタ (WCRL) を設定した直後に切り替わります。パワーオンリセット後、外部3ステートアクセスに設定する場合、WCRL の Wn0、Wn1 ビットを0にします。

MOV 命令で WCRL のすべてのビットを0にし、エリア 0~3 のウェイトを禁止した場合の切り替わりタイミング例を示します。



H8/3007 の場合

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-036

項目 : バスコントローラ

件名 : 低消費電力モード時の $\overline{\text{BREQ}}$ の受け付け

[Question]

- (1) スリープモード時の $\overline{\text{BREQ}}$ は受け付けられますか？
- (2) また、ハードウェアスタンバイモード、またはソフトウェアスタンバイモード時の $\overline{\text{BREQ}}$ は受け付けられますか？

[Answer]

- (1) 受け付けられません。
- (2) ハードウェアスタンバイモード、ソフトウェアスタンバイモード時は $\overline{\text{BREQ}}$ は受け付けられません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-037

項目 : バスコントローラ

件名 : 8 ビットアクセス空間への RAM 外付け

[Question]

8 ビットアクセス空間に RAM を外付けする場合、アクセス時に使用されるのは $\overline{\text{HWR}}$ 信号ですか、 $\overline{\text{LWR}}$ 信号ですか？

[Answer]

$\overline{\text{HWR}}$ 信号を使用します。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-038

項目 : バスコントローラ

件名 : 内蔵 RAM、内部 I/O レジスタのあるエリアにおけるバスコントローラの設定

[Question]

内蔵 RAM、内部 I/O レジスタ、外部アドレス空間が混在しているエリアでは、バスコントローラで設定したバス幅とアクセスステート数はどの領域に有効なのですか？

[Answer]

バスコントローラで設定したバス幅とアクセスステート数は、内蔵 RAM と内部 I/O レジスタ以外の領域*において有効です。内蔵 RAM、内蔵周辺モジュールのバス幅、アクセスステート数は、下表に示すように固定です。

【注】 * 各製品により異なりますのでハードウェアマニュアルでご確認ください。

CPU バスインターフェイス (H8/3048 の例)

内蔵周辺 モジュール	内蔵周辺		内蔵メモリ	
	バス幅	アクセス	バス幅	アクセス
DMAC、A/D、 ITU WDT	16 ビット	3 ステート	16 ビット	2 ステート
その他	8 ビット			

システムコントロールレジスタ (SYSCR) の RAME ビットを 0 にクリアすると内蔵 RAM は無効となり、当該エリアの設定に従います。この場合、 \overline{CSn} 信号は RAM 領域において Low が出力されます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-039

項目 : バスコントローラ

件名 : CPU 動作中の外部バスの状態

[Question]

- (1) CPU 内部処理中の外部バスの状態はどうなっていますか？
- (2) $\overline{\text{DREQ}}$ 受け付け後の外部バスの状態はどうなっていますか？
- (3) $\overline{\text{BREQ}}$ 受け付け後の外部バスの状態はどうなっていますか？

[Answer]

(1) ~ (3) について下表に示します。

CPU 動作中のバスの状態

No.	バスの状態	アドレスバス	データバス
(1)	CPU 内部処理中	保持	ハイインピーダンス
(2)	$\overline{\text{DREQ}}$ 受け付け後	DMA アドレス	DMA データ
(3)	$\overline{\text{BREQ}}$ 受け付け後	ハイインピーダンス	ハイインピーダンス

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-040

項目 : バスコントローラ

件名 : バス解放時の内部 I/O レジスタアクセス

[Question]

H8/300HCPU が外部デバイスにバス権を解放したときに、外部デバイス（バスマスタ）は H8/300H シリーズの内部 I/O レジスタにアクセスできますか？

[Answer]

できません。外部デバイスから内部 I/O レジスタにアクセスすることはできません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-041

項目 : バスコントローラ

件名 : $\overline{\text{BREQ}}$ 入力後のバス解放待ち時間

[Question]

$\overline{\text{BREQ}}$ 入力から $\overline{\text{BACK}}$ 出力までの待ち時間が大きくなるのは、どのような場合ですか？

[Answer]

以下のような場合に $\overline{\text{BREQ}}$ 要求は保留されます。

- (a) バーストモードまたはブロック転送モードにおける DMAC のデータ転送時
- (b) 外部アドレスのアクセス中にウェイトが挿入されたとき

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-043

項目 : 低消費電力状態

件名 : ソフトウェアスタンバイモード後の発振安定待機時間

[Question]

ソフトウェアスタンバイモード解除後、発振安定待機期間中の端子の状態はどうなっていますか？

[Answer]

この場合、発振安定待機期間中の端子状態はソフトウェアスタンバイモードと同じです。詳細は、各ハードウェアマニュアルの付録「各処理状態におけるポートの状態」をご参照ください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-044

項目 : 低消費電力状態

件名 : ハードウェアスタンバイモード時のモード端子 (MDn)

[Question]

ハードウェアスタンバイモード中にモード端子 (MDn) の状態を変化させた場合、マイコンの動作はどうなりますか？

[Answer]

正常なハードウェアスタンバイモード動作になりません。ハードウェアスタンバイモード時も通常動作時と同様に、モード端子 (MDn) の状態を変化させないでください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-047

項目 : 電気的特性

件名 : リードデータホールド時間の max.値

[Question]

リード時のデータが $\overline{\text{HWR}}/\overline{\text{LWR}}$ 信号の立ち下がりまで保持されて、データバス上でライトデータとぶつかることはありませんか？

[Answer]

リード時のデータを $\overline{\text{HWR}}/\overline{\text{LWR}}$ 信号の立ち下がりまでドライブするようなメモリ、I/O 等とのインタフェース時には、ご指摘のような問題が発生することが考えられます。そのため、H8/3006、H8/3007、H8/3062、H8/3067 には、バスサイクルとバスサイクルの間にアイドルサイクルを1ステート挿入し、バス上でデータが衝突することを防ぐ機能があります。

上記以外の製品では、アイドルサイクルの挿入をサポートしていません。動作周波数および御使用のマイコンと接続するデバイスの特性を考慮しシステム設計を行ってください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-048

項目 : 端子

件名 : 未使用端子の処理方法

[Question]

未使用端子の処理方法はどうすればよいのですか？

[Answer]

入出力ポートおよび入力専用ポートは、DDR(データディレクションレジスタ)を0にクリアして入力状態にし、各端子ごとに 10k 程度の抵抗でプルアップまたはプルダウンしてください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-201

項目 : DMAC

件名 : $\overline{\text{DREQ}}$ 端子からの DMAC を起動するまでの時間

[Question]

$\overline{\text{DREQ}}$ 端子で DMAC を起動する場合、最短で4 ステートかかるのはなぜですか？

[Answer]

$\overline{\text{DREQ}}$ 端子から内部 DMAC モジュールまでの遅延時間 2 ステート

バスアービタの内部処理時間 2 ステート

従って合計で4 ステートとなります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-202

項目 : DMAC

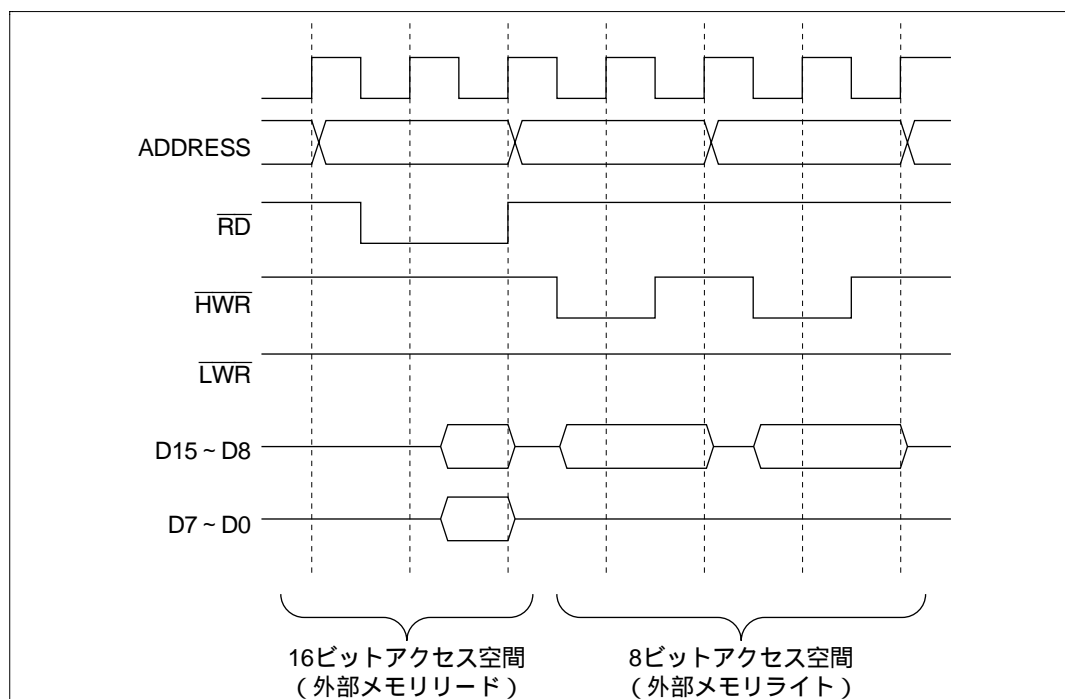
件名 : 8 ビット / 16 ビット空間相互アクセス

[Question]

DMAC で 8 ビット空間と 16 ビット空間の間のデータ転送は可能ですか？

[Answer]

可能です。入出力バス幅はバスコントローラで管理しているため、バスコントローラにてバス幅の設定をしておけば、ユーザはバス幅を意識することなく DMAC を使用することができます。



16 ビットアクセス空間から 8 ビットアクセス空間へのデータ転送タイミング

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-203

項目 : DMAC

件名 : 転送終了後の割込み受け付け

[Question]

DMAC 使用中、転送カウントレジスタが H'0000 となって終了割込みが発生したとき、次の転送要求を受け付けるのはいつですか？

[Answer]

データトランスファコントロールレジスタ(DTCR)のDTEビットをソフトウェアで1にセットした時点で、次の転送要求を受け付けます。転送カウントレジスタが H'0000 となり、転送終了割込みが発生した時点で DTE ビットがクリアされ、データ転送が禁止されます。再度転送を行う場合、転送終了割込みルーチンの中で転送カウントレジスタのセットを行った後、DTE ビットを1にセットしてください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-204

項目 : DMAC

件名 : 転送開始前の転送要求の扱い

[Question]

DMAC が転送を開始する前に発生した転送要求は、無視されてしまうのですか？

[Answer]

(1) 起動要求が内部割込みの場合

DTE ビットが 0 のとき、CPU 割込みを要求します。CPU が当該割込みをマスクした状態で DTE ビットを 1 にセットすると DMAC に起動要求を行います。

(2) 起動要求が外部リクエストの場合

転送要求がエッジの場合は無視されます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-206

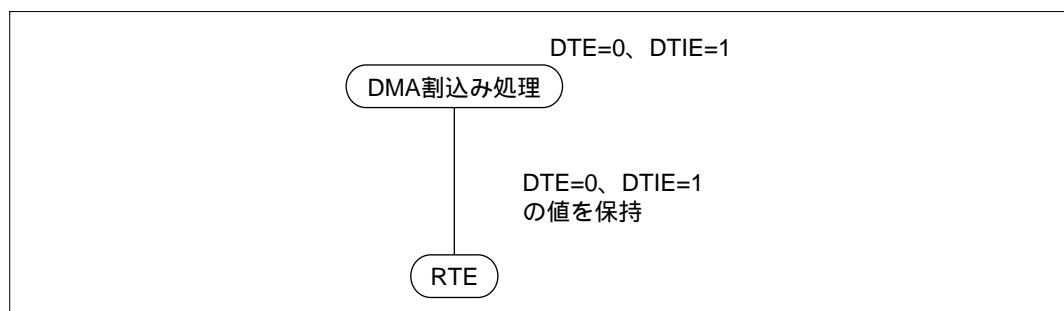
項目 : DMAC

件名 : 転送終了割込みの扱い

[Question]

DTIE=1 の状態で、DTE が 0 にクリアされると CPU に割込みを要求する、とマニュアルにありますが、

- (1) 図の場合には、DMA 転送終了割込みが連続的に入ってしまうことになるのですか？
- (2) 割込みを発生させないようにするにはどうすればよいですか？



[Answer]

- (1) 図の場合には、連続して割込みが入ります。
- (2) DTE = 0 の状態で DTIE = 1 (割込み許可) とすると割込みが常に発生します。そのため、DTE ビットを 1 にセット (BSET 命令を使用可能) するか、または DTIE ビットを 0 にクリアしてください (BCLR 命令を使用可能)。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-207

項目 : DMAC

件名 : 内部割込みを DMAC 起動要因とした時の注意点

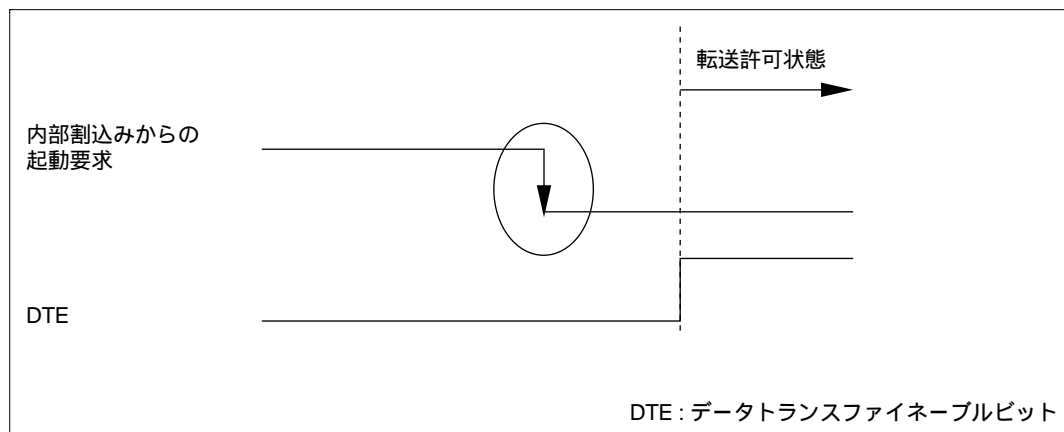
[Question]

ITU の割込みを DMAC の起動要因としています。DMAC を転送許可状態にする前に、ITU の割込みが発生すると、DMAC が起動されなくなりました。なぜでしょうか？

[Answer]

H8/300H の内蔵周辺モジュールからの DMAC 起動要求信号は Low アクティブであり、立ち下がりエッジで DMAC に取り込まれます。ただし、DMAC が立ち下がりエッジを認識するのは、転送許可状態においてのみです。下図のように、DMAC が転送許可状態になる前に起動要求信号が発生すると、DMAC が起動要求信号の立ち下がりエッジを認識できず、DMA 転送が行われません。このため、割込み要求フラグもクリアされず、その後の DMAC 起動要求が発生しなくなります。

内部割込みで DMAC を起動する場合、DMAC の転送許可後に起動要因となる割込みを許可してください。



DMAC 転送許可前の起動要求

マイコンテクニカル Q&A

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-209

項目 : DMAC

件名 : DMAC 停止時の DMAC の起動要因に選択した割り込み動作

[Question]

DMAC の起動要因に選択した割り込みは、DMAC の停止時 (DTE:データトランスファイネーブルビット=0) も CPU へ割り込みを要求しませんか？

[Answer]

DMAC の転送が禁止されている (DTE = 0) 時に発生した割り込みは、DMAC の起動要因に選択されていても、CPU に対して割り込みを要求します。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-210

項目 : ITU、16 ビットタイマ

件名 : カスケード接続

[Question]

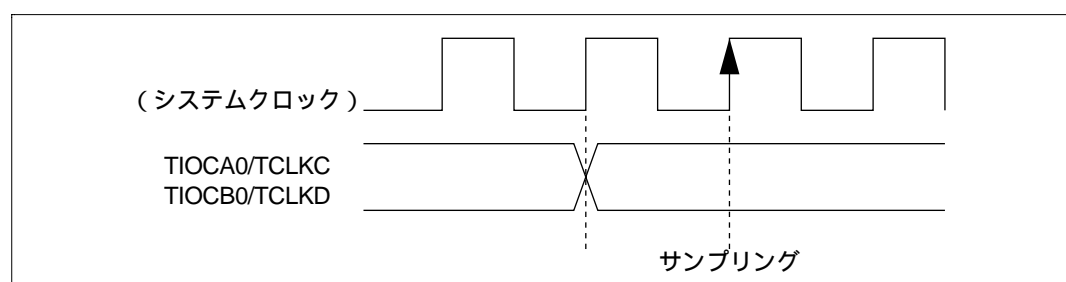
ITU、16 ビットタイマのカスケード接続は可能ですか？

[Answer]

可能です。

ポート A の PA2、PA3 端子は ITU / 16 ビットタイマのチャンネル 0 の出力 TIOCA0、TIOCB0 とクロック入力 TCLKC、TCLKD が兼用になっているため、外部に配線をしなくても直接カスケード接続が可能です。

上位側のカウントタイミングを示します。



TIOCA0/TCLKC または TIOCB0/TCLKD 端子から外部に配線がなく、負荷が軽い場合は、TCLKC または TCLKD は、TIOCA0、TIOCB0 のコンペアマッチ出力を次の立ち上がりでサンプリングします。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-211

項目 : ITU

件名 : タイマ出力の初期値

[Question]

ITU のタイマ出力の初期値を任意に設定することは可能ですか？

[Answer]

ITU では、タイマの初期値はモードに関わらず Low レベル固定です。

任意に変更することはできません。

16 ビットタイマでは、タイマ出力の初期値を任意に設定することが可能です。(H8/3006、3007、3062 シリーズ、3067 シリーズ)

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-213

項目 : 16 ビットタイマ

件名 : バッファ動作の実現方法

[Question]

ITU のバッファ動作と同等の機能を 16 ビットタイマで実現する方法は？

[Answer]

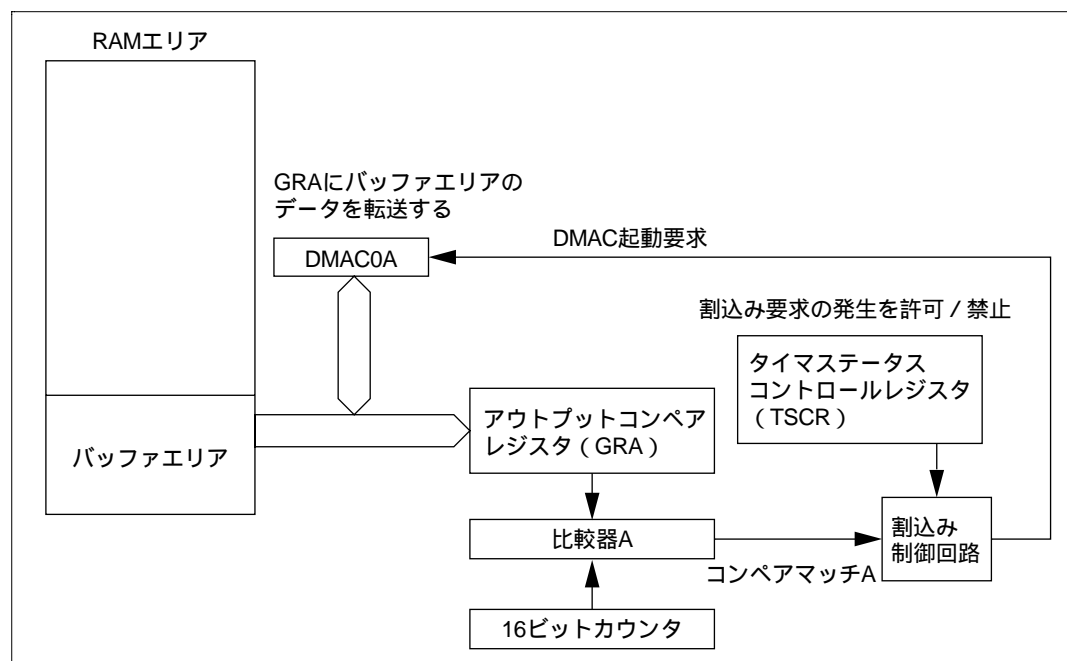
DMAC を使って同様の処理が実現できます。

ここでは、GRA をアウトプットコンペアマッチレジスタに設定した場合について例を示します。

- (1) ITU のバッファレジスタに対応するエリアを RAM 上に割り当てます
- (2) DMAC のチャンネル 0 を I/O モードで使用し、デスティネーションアドレスを GRA に、ソースアドレスを RAM のバッファエリアに設定します
- (3) GRA のコンペアマッチを DMAC チャンネル 0 の起動要因に設定します

上記設定により、ITU のバッファ動作と同様の機能を実現することが可能です。

ただし、DMAC による RAM と ITU の GRA に対するアクセスステート数を考慮する必要があります。



DMAC を利用した ITU のバッファ動作機能の実現例

マイコンテクニカル Q&A

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-214

項目 : ITU、16 ビットタイマ、8 ビットタイマ

件名 : カウンタ停止時のタイマ出力

[Question]

タイマスタートレジスタのカウンタスタートビットをクリアするとタイマの出力はどうなりますか？

[Answer]

タイマ出力は停止時の状態を保持します。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-215

項目 : WDT

件名 : WDT オーバフローによる内部リセット時の WDT の状態

[Question]

WDT がオーバフローすると LSI 全体が内部リセットされるとハードウェアマニュアルにあります。WDT もリセットされるのですか？

[Answer]

WDT の RSTCSR (リセットコントロール/ステータスレジスタ) 以外のレジスタは、リセットされます。RSTCSR は WDT のオーバフローによるリセット信号ではイニシャライズされません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-216

項目 : WDT

件名 : 任意の時間間隔のインターバルタイマ

[Question]

WDT をインターバルタイマとして使用するとき、一定時間ごとに割込みを発生させることはできますか？

[Answer]

できます。

WDT はオーバフロー割込みだけとなりますので、任意の間隔で割込みを発生させる場合には、割込みが発生するたびに TCNT へ初期値をライトしてください。この場合、割込み応答時間を考慮する必要があります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-217

項目 : SCI

件名 : SCI の初期設定

[Question]

SCIの初期化にて、シリアルコントロールレジスタ(SCR)のTEビットまたはREビットを1にセットする前に少なくとも1ビット期間待つのはなぜですか？

[Answer]

この1ビット期間とは、SCIの内部の状態を確定するために要する最小時間です。1ビット待たずに送信した場合、不確定なデータが送信されてしまうため、必ず1ビット以上待ってから送信を行ってください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-218

項目 : SCI

件名 : TDRE フラグと TEND フラグの違い

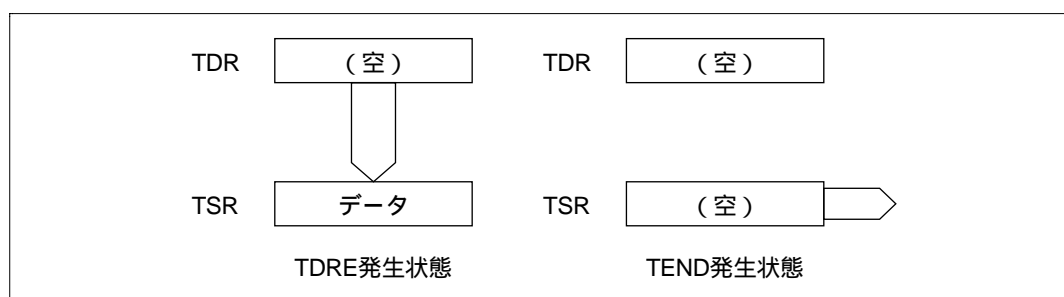
[Question]

シリアルステータスレジスタ (SSR) の TDRE フラグと TEND フラグの違いは何ですか？

[Answer]

TDRE フラグはトランスミットシフトレジスタ (TSR) 内の状態に関わらず、トランスミットデータレジスタ (TDR) が書き込み可能な状態になったことを示します。

TEND フラグは TSR の中が空になり、TDR が書き込み可能な状態になったことを示します。すべてのデータを送信したか調べる場合は、TEND フラグの状態を参照してください。



TDRE、TEND 発生状態

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-219

項目 : SCI

件名 : TxD 端子の初期状態

[Question]

シリアル送信でシリアルコントロールレジスタ (SCR) の TE ビットに 1 をセットしたとき、TxD 端子の初期値はどうなりますか？

[Answer]

TE ビットに 1 をセットすると、TxD 端子は調歩同期式モード、クロック同期式モードともに自動的に High レベル出力となります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-220

項目 : SCI

件名 : クロック同期式モードの送受信動作

[Question]

クロック同期式モードの送受信動作 (TE=RE=1) で、受信のみを行えますか？

[Answer]

クロック同期式モードは送受信に共通のクロックを用いるため、送受信動作 (TE=RE=1) 時は送信と受信を同時に行います。このため、送信を開始 (TDRE を 0 にクリア) しないと送受信動作を行えません。

本 LSI がクロック出力を行う場合、TDRE を 0 にクリアするとクロックを出力し、送受信を同時に行います。

本 LSI がクロック入力の場合は、TDRE を 0 にクリアした後クロックを入力してください。TDRE を 0 にクリアする以前に入力されたクロックは無視されます。

受信のみを行う場合には、TDR にダミーのデータをライトして TDRE を 0 にクリアしてください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-221

項目 : SCI

件名 : 調歩同期式モードの許容ビットレート誤差

[Question]

調歩同期式モードで許容できるビットレートの誤差はどれくらいですか？

[Answer]

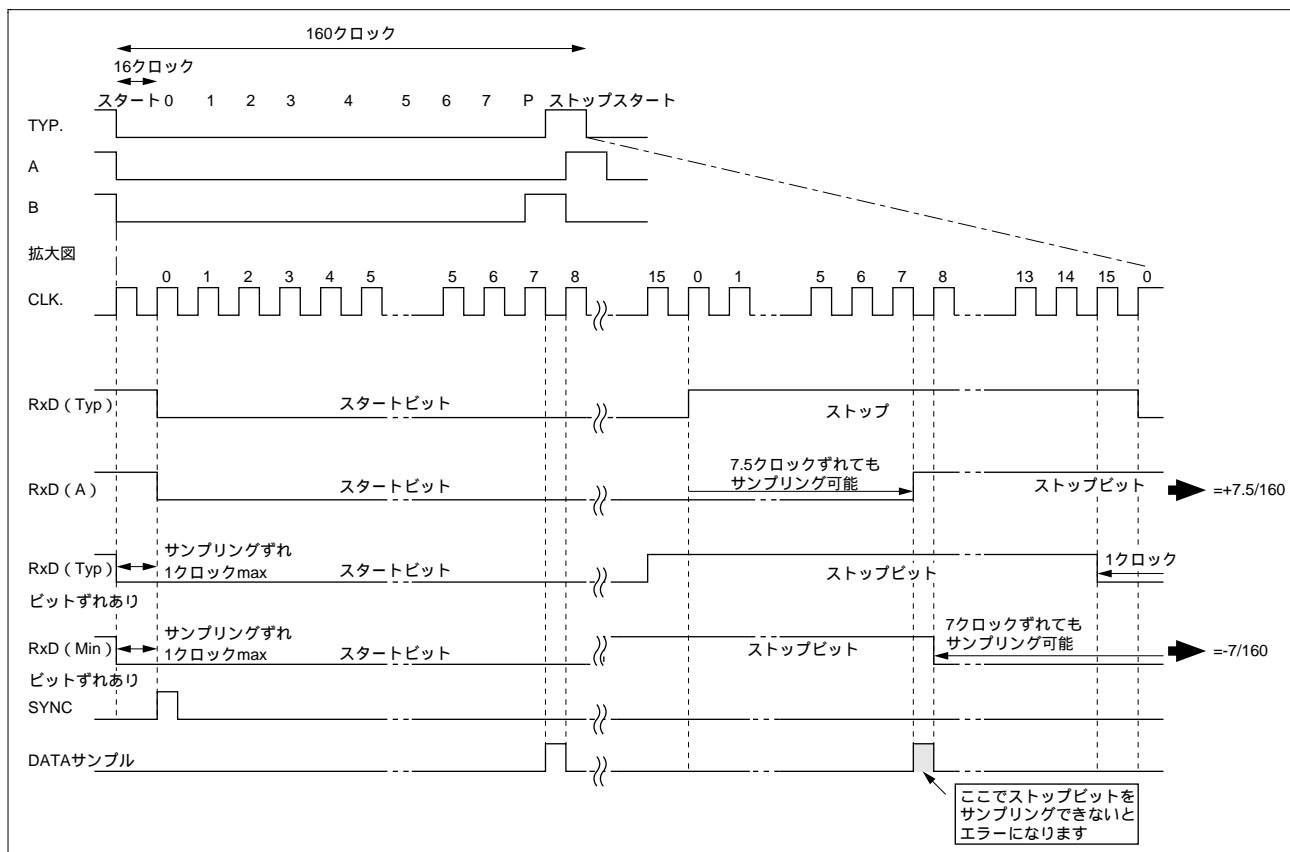
本 LSI が受信する場合、1 フレーム内で許容できる誤差は下図の通りとなります。フレームの最後のビット（ストップビット）のサンプリングタイミングがワースト条件になります。8 ビットデータ / パリティなしの場合、1 フレームは 160 個内部基本クロックで構成されます。ビットごとの歪みがないとして、ストップビットがサンプリングできる条件は、

(a) 送信側が遅い場合 : $7.5/160 = 0.046$

(b) 送信側が速い場合 : $-7/160 = -0.043$

以上の 2 点から、許容誤差は約 4.3% と計算できます。

上記は机上計算値であるため、実設計においてはシステム側でマージンをとってください。



調歩同期モードの受信マージン

マイコンテクニカル Q&A

ただし、送信側が高速の場合、受信動作完了以前に次のフレームが始まってしまい、次のフレームが受信できない可能性があります。このため、受信時は2ストップモードの2ビット目のストップビットを無視するようにしているので、2ストップモードを使用してください。

【注】 ハードウェアマニュアル「調歩同期式の受信データサンプリングタイミングと受信マージン」参照

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-223

項目 : SCI

件名 : RDRF フラグの操作

[Question]

SCI受信時にシリアルステータスレジスタ(SSR)のRDRFフラグを0にクリアする動作が必要ですが、1をリードせずに直接0にクリアすると、どうなりますか？

[Answer]

クリアされません。

ただし、BCLR 命令を使用すると SSR をバイト単位でリード後、RDRF フラグを0にクリアして再びバイト単位でライトします。したがって、RDRF フラグが1にセットされている状態(RXI 割込み処理ルーチン)において BCLR 命令で RDRF フラグを0にクリアすることができます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-224

項目 : SCI

件名 : RDRF フラグのセットタイミング

[Question]

データの受信が終了すると、シリアルステータスレジスタ (SSR) の RDRF フラグが 1 にセットされますが、

- (1) 調歩同期式モードで RDRF フラグはどのタイミングでセットされますか？
- (2) クロック同期式モードで RDRF フラグはどのタイミングでセットされますか？

[Answer]

次頁を参照してください。

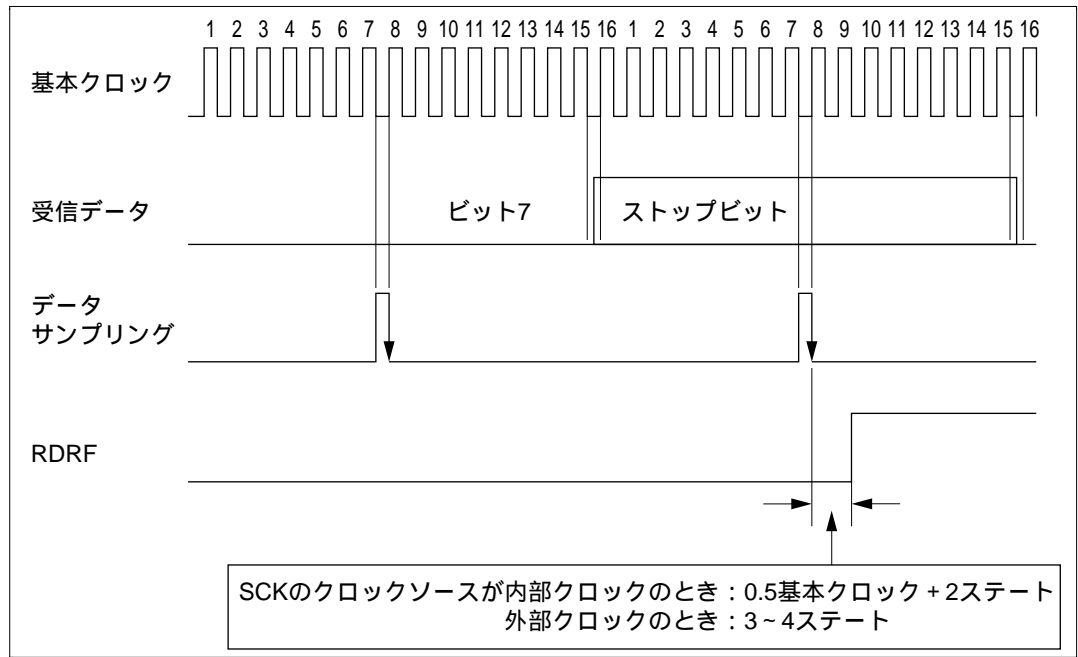
[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

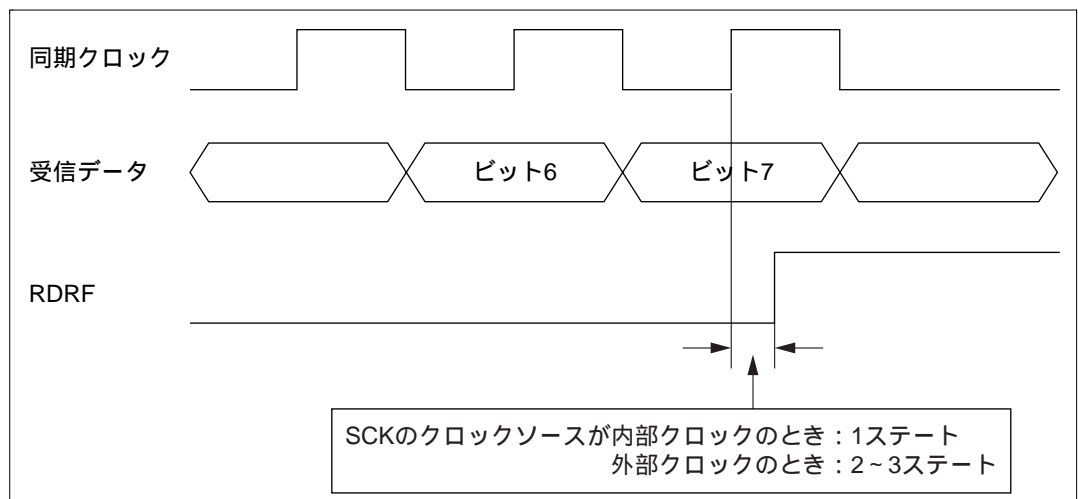
[Answer]

- (1) ストップビットのデータを受け取ってから、データサンプリングクロックの立ち下がりの後、RDRF フラグはセットされます（下図参照）。



8ビットデータ、1ストップビットの場合

- (2) MSBのデータを受け取ってから、同期クロックの立ち上がりの後、RDRF フラグはセットされます（下図参照）。



クロック同期式モードの場合

マイコンテクニカル Q&A

Q&A No : QA300H-225

項目 : SCI

件名 : 割込み要因フラグのクリア

[Question]

受信エラー割込みが発生して、割込み処理ルーチンの中でシリアルステータスレジスタ (SSR) の各受信エラーフラグ (ORER、FER、PER) をクリアせずにメインルーチンに復帰した場合、受信エラー割込みは再度発生しますか？

[Answer]

受信エラーフラグは自動的に0にクリアされないので、メインルーチンに復帰 (RTE 命令実行) した後、繰り返し受信エラー割込みが発生します。

【注】 割込みマスクを解除した時点で割込みが発生します。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-226

項目 : SCI

件名 : 外部クロックによるクロック同期式モードの連続送受信

[Question]

外部クロックを用いてクロック同期式モードを行ったとき、

- (1) 1バイトデータの送信を完了した後、CPUがトランスミットデータレジスタ(TDR)に次の送信データをライトする前にSCK端子に外部クロックが入力された場合、SCIは次の送信動作を始めますか？
- (2) 受信完了後はどうですか？
- (3) TDRに送信データをライトしないでシリアルステータスレジスタ(SSR)のTDREビットを0にクリアしたらどうなりますか？

[Answer]

- (1) 送信は開始しません。
シリアルステータスレジスタ(SSR)のTDREビットを0にクリアするまでは次の送信を行いません。
- (2) 受信は開始します。
ただし、次のデータの受信完了前にSSRのRDRFビットを0にクリアしないとオーバーランエラーになります。
- (3) 1回目ではTDRの初期値であるH'FFが送信されます。2回目以降は、直前のTDRの値が送信されます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-227

項目 : SCI

件名 : SCI 未使用時の RDR、TDR の使用法

[Question]

SCIを使用しない場合、以下のレジスタをデータレジスタとして使用可能ですか？

- (1) レシーブデータレジスタ (RDR)
- (2) トランスミットデータレジスタ (TDR)

[Answer]

- (1) レシーブデータレジスタ (RDR) はリード専用レジスタであるため、データレジスタとしては使用できません。
- (2) トランスミットデータレジスタ (TDR) はデータレジスタとして使用することができます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-228

項目 : SCI

件名 : SCI 用クロック端子の入出力設定

[Question]

SCI 使用時、SCK 端子の入力指定は、その端子に対応するポートのデータディレクションレジスタ (DDR) で設定するのですか？

[Answer]

SCI 使用時の SCK 端子の入出力の指定は、シリアルモードレジスタ (SMR) の C/\bar{A} ビット (コミュニケーションモード)、シリアルコントロールレジスタ (SCR) の CKE1、CKE0 ビット (クロックイネーブル) で行います。対応するポートの DDR への設定は必要ありません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-229

項目 : SCI

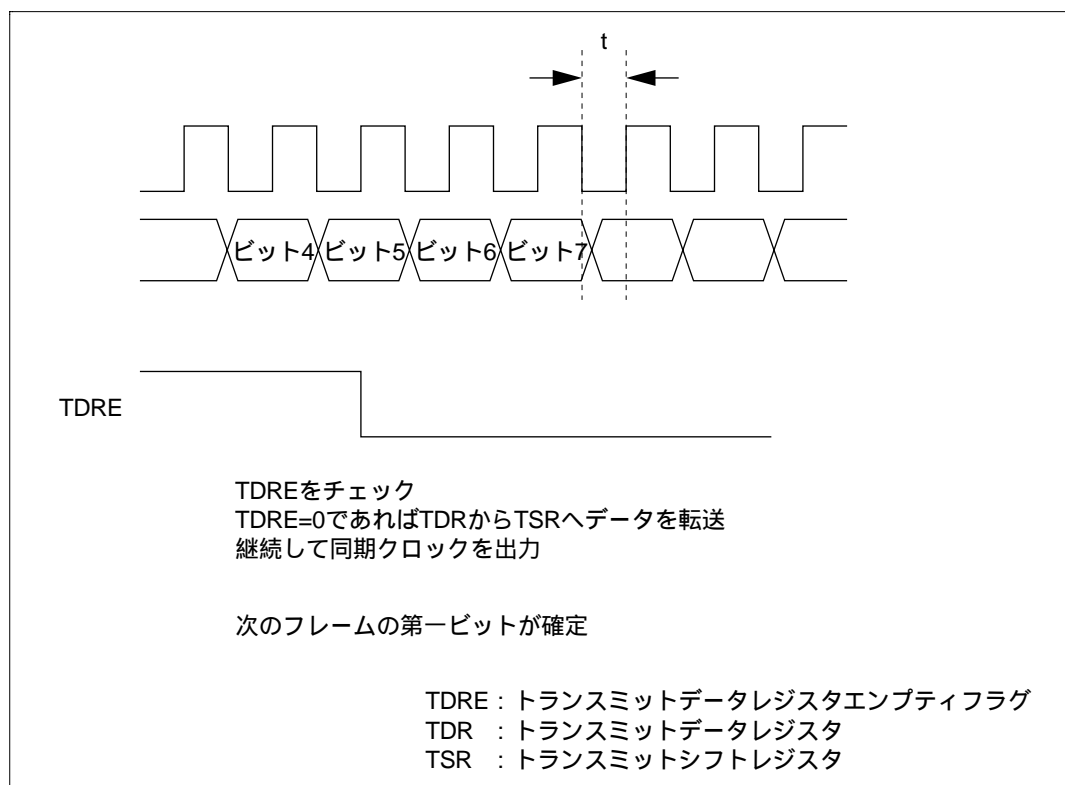
件名 : クロック同期式モード時の最大ビットレートでの連続送信 / 受信

[Question]

ハードウェアマニュアルの「ビットレートに対する BBR の設定例 [クロック同期式モード]」で、N、nとも0の最大ビットレート時、連続送信 / 受信ができないとありますが、なぜできないのですか？

[Answer]

各周波数における最大ビットレート (N、n=0時) で連続送信 / 受信を行うと、レシーブデータレジスタ / レシーブシフトレジスタ間またはトランスミットシフトレジスタ / トランスミットデータレジスタ間のデータのシフトが、送信 / 受信のタイミング (下図 t) に間に合わないためです。



送信モードの例

マイコンテクニカル Q&A

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-230

項目 : SCI

件名 : シリアル内部 I/O 端子の状態

[Question]

入出力ポートと兼用となっている TxD、RxD、SCK 端子を SCI の端子として使用后、シリアルコントロールレジスタ (SCR)、シリアルモードレジスタ (SMR) で SCI の動作を禁止し、入出力ポートとして設定しました。

このとき、各端子のデータディレクションレジスタ (DDR) の値はどうなっていますか？

[Answer]

SCI の動作は入出力ポートの DDR の内容には影響しません。このため、上記のような使用条件では、DDR には SCI 用端子として設定する前の値が保持されています。同様に、データレジスタ (DR) の値も保持されています。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-231

項目 : SCI

件名 : 調歩同期モードの設定方法

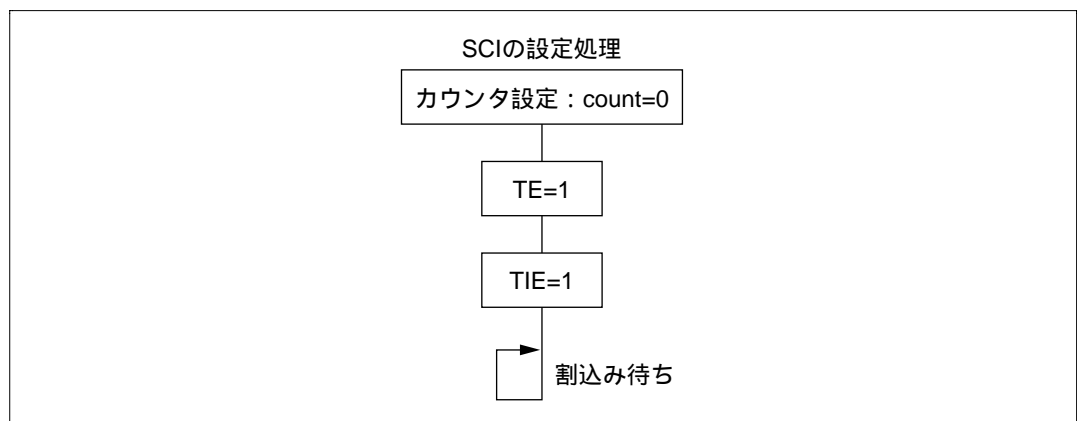
[Question]

SCIで調歩同期モードの転送を行います。DMAC やDTC を使用せずに、ソフトウェアで転送を行うときの設定手順はどうなりますか？

[Answer]

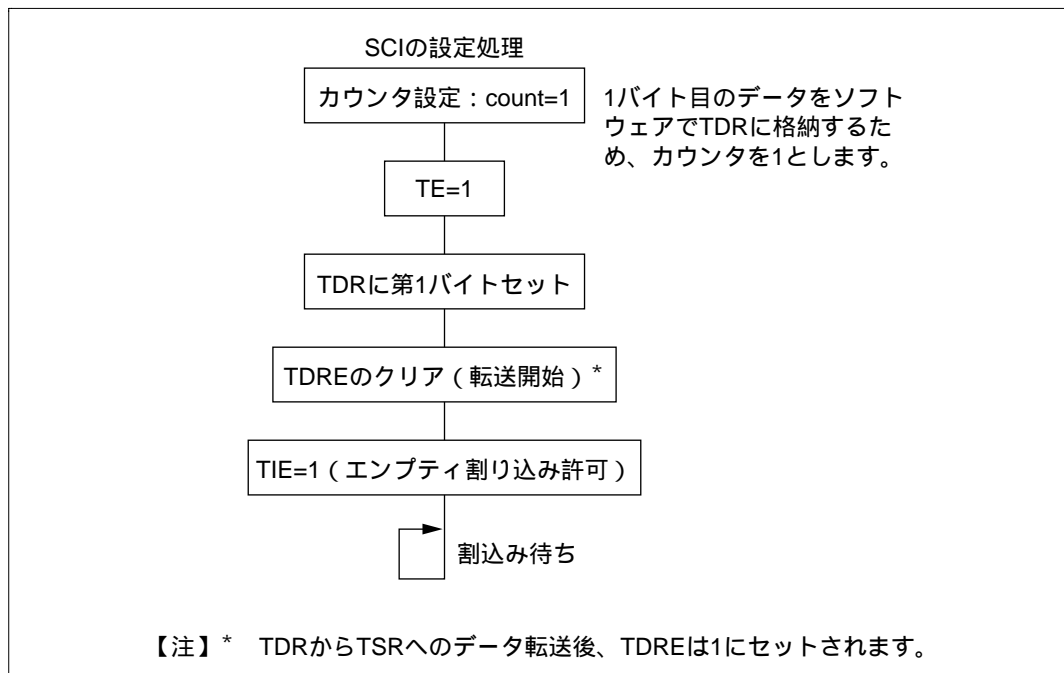
TDRE = 1 の場合、TIE = 1 にセットされた時点で送信データエンプティ割込み (TXI 割込み) が必ず発生します。したがって、下記の2つの方法があります。

(1) 第1バイトのセットをTXI 割込み処理ルーチンで行う方法

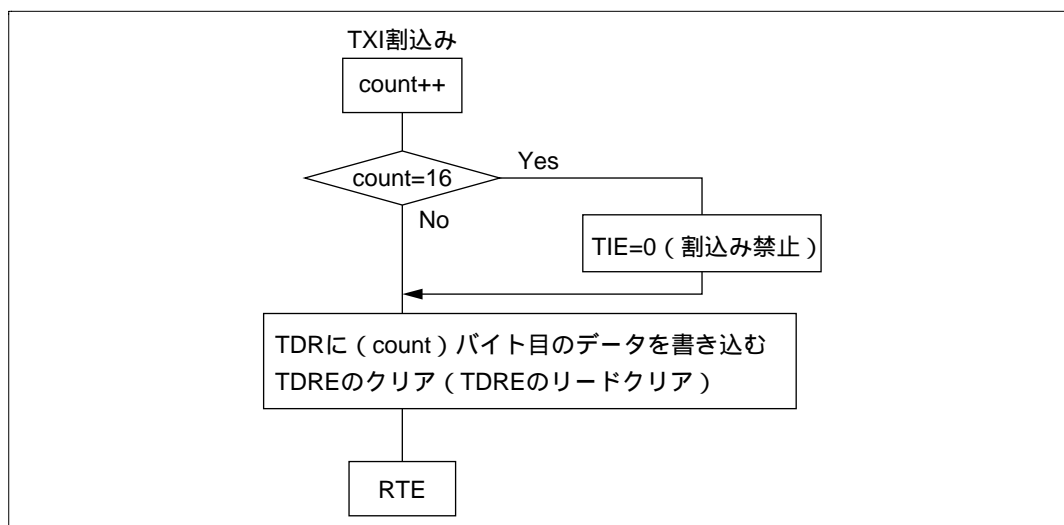


マイコンテクニカル Q&A

(2) 第1バイトのセットをSCIの設定と同時に行う方法



(1)、(2)のいずれの場合も、TXI 割り込み処理ルーチンは以下のフローチャートになります。



[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

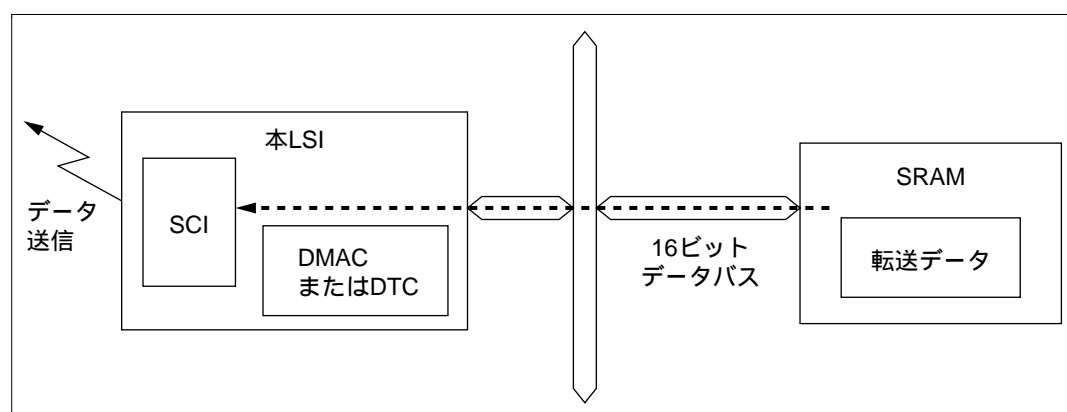
マイコンテクニカル Q&A

Q&A No : QA300H-232

項目 : SCI

件名 : TDR へのデータ転送

[Question]



上記のように、16ビットアクセス空間上にある転送データをSCIのトランスミットデータレジスタ (TDR : 8ビット長) に

- (1) ソフトウェアで転送する方法はありますか？
- (2) DMACで転送する方法はありますか？

[Answer]

- (1) ソフトウェアで転送する場合

16ビットアクセス空間でもバイト単位のアクセスができます。

SRAM上の転送データを1バイトずつリードし、SCIのTDRへ転送します (MOV.B命令)。

- (2) DMACを使用する場合

DMACの起動要因をTXI割込みとし、データサイズをバイトに設定して、SRAM上の転送データを1バイトずつSCIのTDRへ転送します。(1バイトの送信ごとにDMACに起動がかかるため、ワードサイズの転送はできません。)

マイコンテクニカル Q&A

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-233

項目 : SCI

件名 : TDRE フラグのセットタイミング

[Question]

データの送信が終了すると、シリアルステータスレジスタ (SSR) の TDRE フラグは 1 にセットされますが、

- (1) 調歩同期式モードで TDRE フラグはどのタイミングでセットされますか？
- (2) クロック同期式モードで TDRE フラグはどのタイミングでセットされますか？

[Answer]

次頁を参照してください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

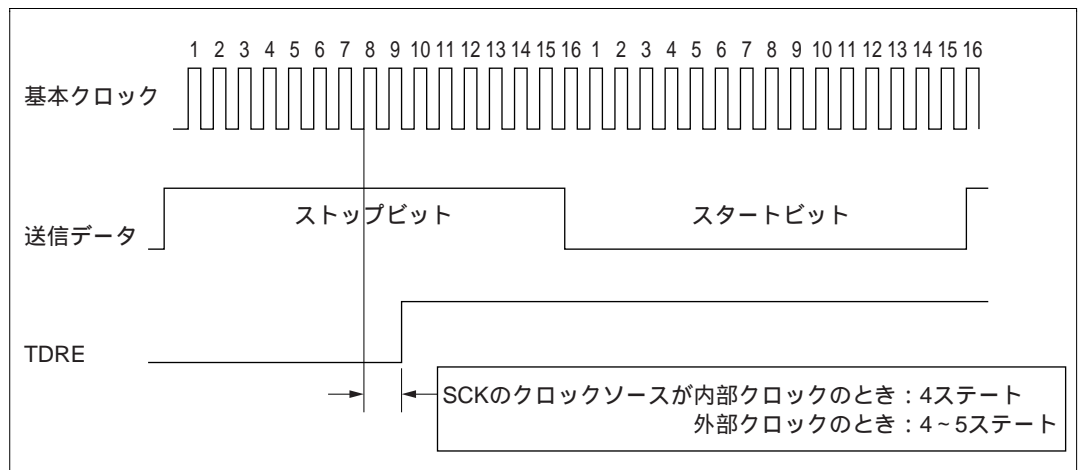
マイコンテクニカル Q&A

[Answer]

TDREのセットタイミングはトランスミットシフトレジスタ(TSR)に送信データがあるときと、ないときで異なります。

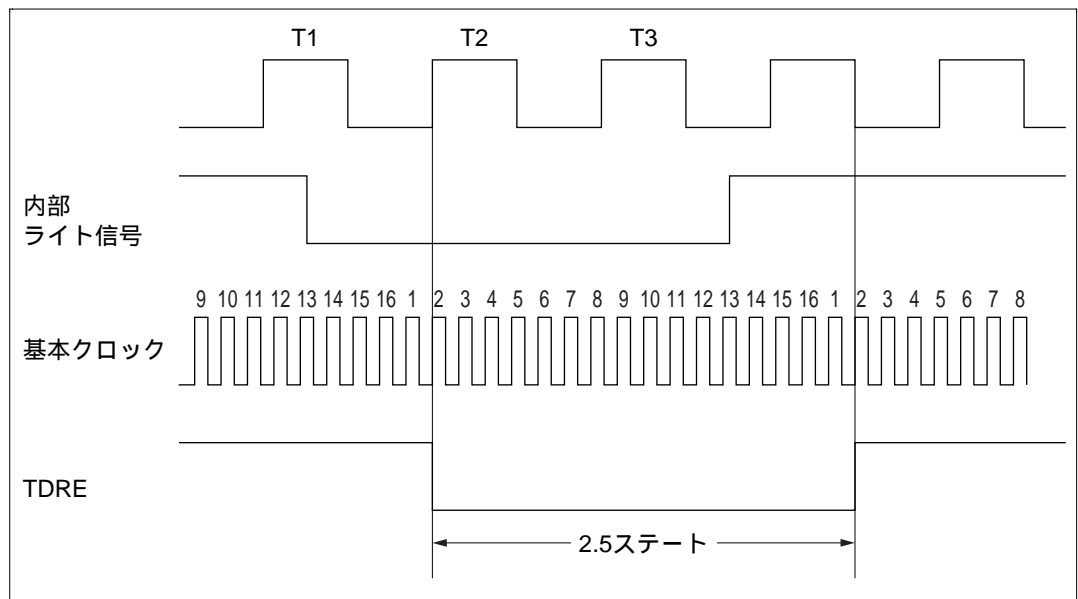
(1) 調歩同期式モード

(a) TSR に送信データがあるとき (下図参照)



TE (トランスミットイネーブル) ビットのセットによる送信開始時も本タイミングと同様です。

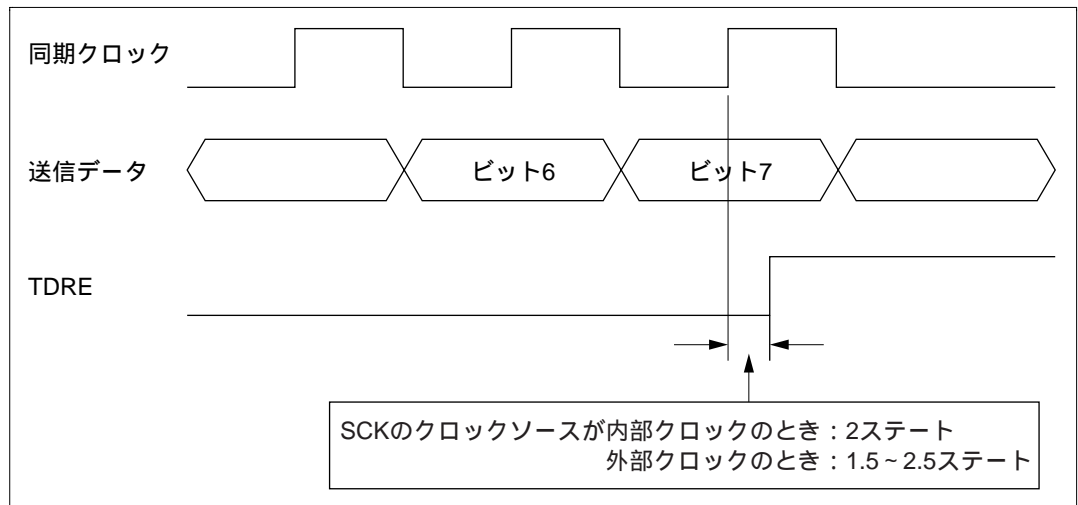
(b) TSR に送信データがないとき (下図参照)



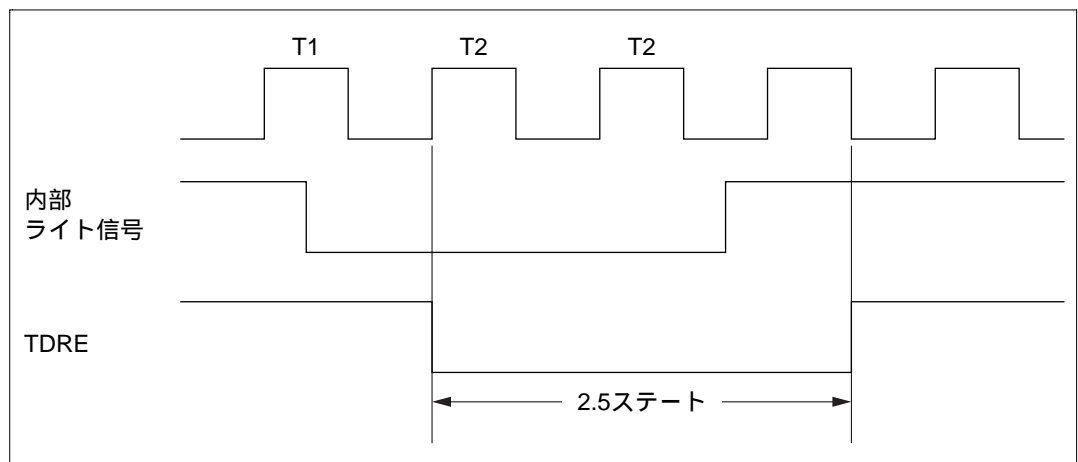
マイコンテクニカル Q&A

(2) クロック同期式

(a) TSR に送信データがあるとき (下図参照)



(b) TSR に送信データがないとき (下図参照)



マイコンテクニカル Q&A

Q&A No : QA300H-234

項目 : SCI

件名 : クロック同期式モードで動作中に外部クロックが停止した場合の動作

[Question]

外部クロックを使用したクロック同期式で、データの送信中に外部クロックが停止すると、転送中のデータはどうなりますか？

[Answer]

外部クロックが停止すると、送信は待ち状態になります。クロックが再開すると送信も引き続き動作を開始します。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-235

項目 : SCI

件名 : システムクロックと SCK の位相について

[Question]

SCK (シリアルクロック転送用クロック) は (システムクロック) の立ち上がり、立ち下がり、どちらに同期して出力されますか？

[Answer]

SCK 信号は の立ち下がり同期で出力しています。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-236

項目 : SCI

件名 : 調歩同期式モードのマーク状態について

[Question]

調歩同期式モードの受信動作で、アイドル状態の時の入力端子レベルは、High と Low どちらでもよいですか？

[Answer]

アイドル状態での入力端子のレベルは、High に保持してください。Low レベルにした場合、受信を許可した（レシーブイネーブルビット=1）時点で、スタートビットが入ったものとみなして受信動作がスタートします。このため、正しい通信が行われず受信エラーが発生します。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-238

項目 : SCI

件名 : クロック同期式モードでの1キャラクタ受信動作

[Question]

クロック同期式モードで受信のみの動作の時、1キャラクタ単位の受信を行うためには外部クロックを選択するようにハードウェアマニュアルにあります。内部クロックを使用して1キャラクタ受信をする方法はありませんか？

[Answer]

内部クロック選択時に1キャラクタのみを受信するには、送受信同時動作を選択し、ダミーデータを送信することで実現可能です。(QA300H-220 参照)

受信のみの動作では、1キャラクタのみの受信はできません。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-239

項目 : SCI

件名 : マルチプロセッサ通信の送信データ数

[Question]

マルチプロセッサ通信で、ID 送信 / 受信サイクルに続くデータ送信 / 受信サイクルは 1 バイト分のみですか？

[Answer]

複数バイトの連続送信 / 受信が可能です。

H8/300H が受信側の場合の例を示します。

マルチプロセッサ通信では、受信側は MPB (マルチプロセッサビット) が 1 のデータを受信すると MPIE (マルチプロセッサインタラプトイネーブルビット) を 0 クリアして割込みを発生します。受信した ID データを自局 ID と照合し、一致した場合は続けて通常のデータ受信動作を行います。この時、任意のサイズのデータを連続して受信可能です。自局 ID と一致しなかった場合とデータの受信を終了した場合はソフトウェアで MPIE を 1 にセットして次の MPB が 1 のデータの受信を待ちます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-240

項目 : SCI

件名 : DMAC を利用したマルチプロセッサ通信での連続送信

[Question]

ID の送信サイクルを含めた複数バイトの DMAC を利用した連続送信は可能ですか？

[Answer]

出来ません。

ID の送信サイクルは MPB (マルチプロセッサビット) を 1 にセットし、その後ソフトウェアで MPB を 0 クリアしてからデータの送信サイクルを実行するため、DMAC を用いての連続送信を行うことはできません。

但し、MPB が 0 のデータを連続送信する場合は、ID の送信サイクルの割込み処理内でデータエンプティ割込みを DMAC の起動要因とすれば、実現可能です。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-241

項目 : スマートカードインタフェース

件名 : サポート転送フォーマット

[Question]

ISO / IEC7816-3 に準拠しているとのことですが、キャラクタ転送とブロック転送のどちらをサポートしていますか？

[Answer]

H8/300H のスマートカードインタフェースはキャラクタ転送のみをサポートしています。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-242

項目 : A/D 変換器

件名 : 外付け C、R の考え方

[Question]

A/D 変換器の入力端子に信号源インピーダンス(分圧抵抗等)やローパスフィルタを接続する場合の考え方は？

[Answer]

考え方を以下に示します。(H8/3042の場合。許容信号源インピーダンスの規格は製品によりことなるため、ハードウェアマニュアルでご確認ください。)

許容信号源インピーダンス

本 LSI のアナログ入力は、許容信号源インピーダンス R_{out} が 5k 以下 (> 12MHz の場合) の入力信号に対して、変換精度が保証される設計となっています。

下図にアナログ入力回路の等価回路を示します。正しく A/D 変換を行うためにはサンプリング期間 t_{SPL} 内に内部容量 C_{AD} を充電する必要があります。

このときの充電の時定数は $\tau = C_{AD} \times (R_{out} + R_{AD})$ で表され、例えば許容変換誤差を $\pm 4LSB$ とおけば計算上では

$$V_{CC} \times 1020/1024 > V_{CC} \times (1 - \exp(-t_{SPL}/\tau))$$

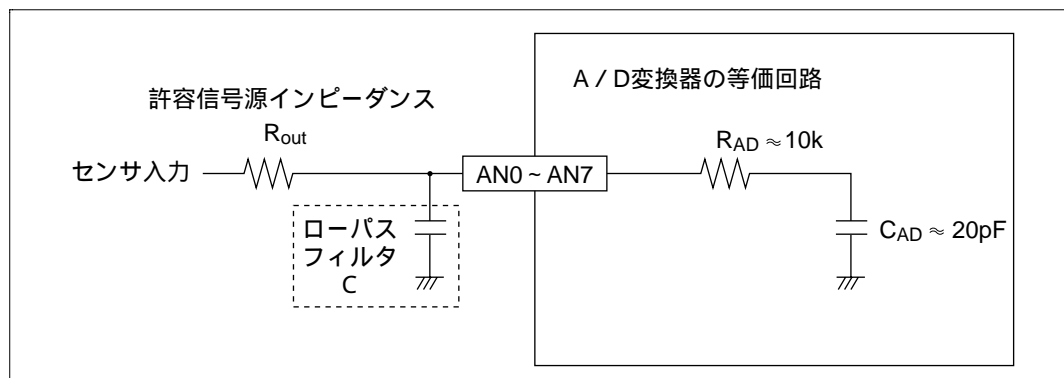
$$t_{SPL} > 5.6 \times \tau = 5.6 \times C_{AD} \times (R_{out} + R_{AD})$$

$$t_{SPL} = 2 \mu s \quad (\text{=16MHz, CKS=1}) \text{ とすれば, } C_{AD} = 20pF, R_{AD} = 10k \text{ より}$$

$$< 360ns$$

$$R_{out} < 8k$$

となります。



アナログ入力回路の例

ローパスフィルタ

入力端子に大容量 (~ 0.1 μF 程度) を付加することで、単一モードの変換においては実質的

マイコンテクニカル Q&A

にセンサの出カインピーダンス R_{out} は不問となります。

ただしスキャンモードを用いるときは、内部容量を短周期で充電する必要があるため、誤差を生じる場合があります。

したがって、許容信号源インピーダンス R_{out} が $5k$ を超えてローパスフィルタを負荷する場合には、単一モードを使用して変換の周期 T_{int} を以下に示す時間とすることを推奨します。

$$T_{int} > 2ms \quad (100k \quad R_{out} > 5k \quad)$$

$$T_{int} > 4ms \quad (200k \quad R_{out} > 100k \quad)$$

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-244

項目 : A/D 変換器、 D/A 変換器

件名 : A/D 変換器と D/A 変換器の同時動作

[Question]

A/D 変換器と D/A 変換器を同時に動作させることは可能ですか？

[Answer]

問題ありません。

ただし、D/A 変換器の出力端子を同時に A/D 変換器の入力端子に設定はしないでください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-247

項目 : A/D 変換器

件名 : $\overline{\text{ADTRG}}$ の Low 幅

[Question]

A/D 外部トリガ入力 ($\overline{\text{ADTRG}}$) に関しスペックがないが、Low 幅はどのくらいあればよいですか？

[Answer]

$\overline{\text{ADTRG}}$ の Low 幅は 1.5 サイクル以上保持してください。 $\overline{\text{ADTRG}}$ は内部クロックの立ち下がりでラッチされます。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-248

項目 : A/D 変換器

件名 : 期待した変換結果が得られない

[Question]

A/D 変換器で期待した変換結果が得られません。どんな点をチェックしたら良いですか？

[Answer]

以下の点を確認してください。

- (1) 許容信号源インピーダンスは規格値に収まっていますか？

信号源のインピーダンスが規格値よりも大きいと、サンプリング時間内にサンプル&ホールド回路の入力容量を充分充電できないため、期待した変換値が得られません。

マニュアルに記載されている、許容信号源インピーダンスの規格値を守ってください。

- (2) 外部に大容量を設けていますか？

単一モードで使用する場合、外部に大容量を設ければ、信号源インピーダンスは不問となりますが、変動率の大きい信号には追従できない場合があります。高速のアナログ信号を変換するときは、低インピーダンスのバッファを入れてください。

- (3) GND のレベルは安定していますか？

容量を付加した場合、GND にノイズがのると絶対精度が悪化する恐れがあります。GND は必ず安定した GND に接続してください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-249

項目 : A/D 変換器

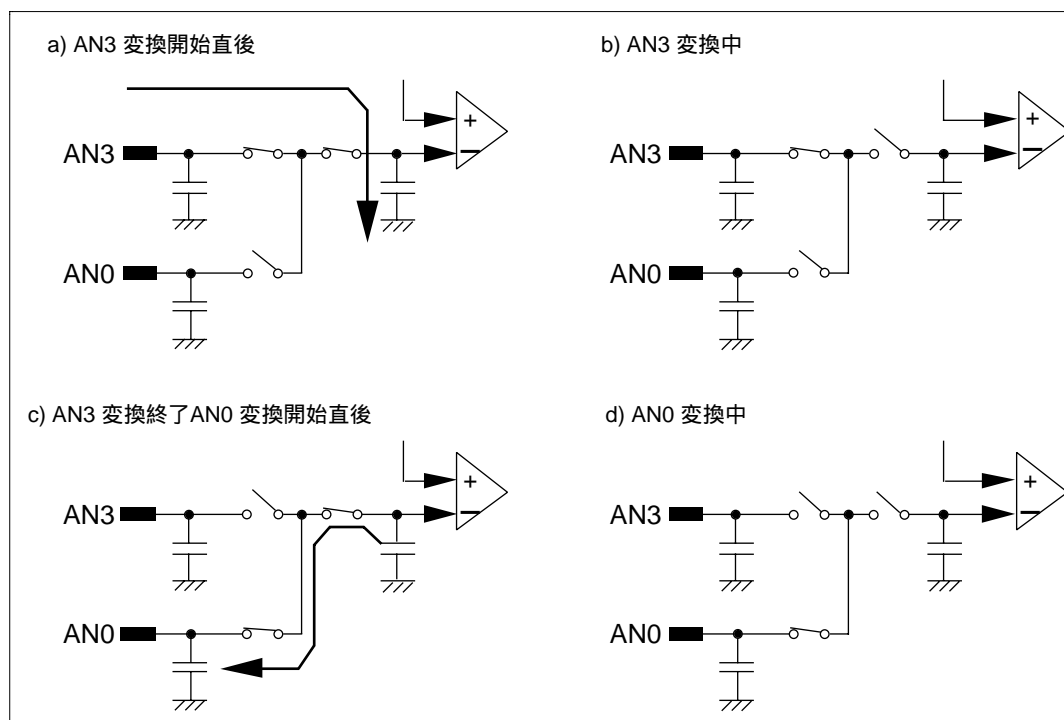
件名 : スキャンモード使用時に発生するノイズ状電圧について

[Question]

スキャンモードで使用時に、チャンネルの切り替えに同期してアナログ入力端子にノイズ状の電圧が観測されるのですが、変換精度への影響はありませんか？

[Answer]

下図にスキャンモードの動作を示します。



スキャンモード時の動作例

(C)において、端子AN0に対してサンプル&ホールド回路からのディスチャージ電流が流れます。ノイズ状の電圧として観測されるのは、このディスチャージ電流です。

マニュアルに記載されている許容信号源インピーダンスの規定値を守っていれば、このディスチャージ電流が変換精度に影響を与えることはありません。

マイコンテクニカル Q&A

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-250

項目 : RAM

件名 : RAM 保持電圧の定義

[Question]

DC 特性に、「RAM スタンバイ電圧 min. 2V」とありますが、 $V_{cc} = 5V \pm 10\%$ の製品でも V_{cc} を 2V まで低下させても問題ないということですか？

[Answer]

RAM スタンバイ電圧は、あくまでも RAM の内容保持のみを保証する電圧であり、LSI の動作を保証するものではありません。RAM スタンバイ電圧まで V_{cc} を低下させると、I/O ポートの状態、内部レジスタの値は保証されません。

RAM スタンバイ電圧まで V_{cc} を低下させる場合は、ハードウェアスタンバイモードに遷移し、 V_{cc} を動作電圧まで上げた後、リセット解除し復帰することをお勧めします。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-251

項目 : I/O ポート

件名 : 内蔵プルアップ MOS を使った未使用端子の処理

[Question]

未使用ポートを内蔵プルアップ MOS を使用してプルアップしています。このポートはオープンにしている問題ありませんか？

[Answer]

問題ありません。

内蔵プルアップ MOS はリセット時にオフになるため、リセット処理ルーチン内で再度オンする必要があります。リセット状態もしくはリセット解除後に入力プルアップ MOS コントロールレジスタ (PNPCR) をセットして内蔵プルアップ MOS がオンするまでは当該端子はハイインピーダンスとなりますので、ご注意ください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-252

項目 : I/O ポート

件名 : I/O ポートの操作

[Question]

I/Oポートのあるビットが出力ポートに指定されている場合、そのポートに対してビット操作命令を実行することは可能ですか？

[Answer]

ポートのデータレジスタ (DR) は常にリード/ライト可能であり、ビット操作命令で操作することができます。

データディレクションレジスタ (DDR) はライト専用ですので、ビット操作命令で操作することはできません。(QA300H-013 参照)

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-254

項目 : I/O ポート

件名 : 出力の禁止

[Question]

通常動作時、 出力を禁止する方法はありますか？

[Answer]

H8/3039 シリーズ、H8/3048 シリーズ、H8/3006、H8/3007、H8/3062 シリーズ、H8/3067 シリーズは、モジュールスタンバイコントロールレジスタ (MSTCR) の PSTOP ビットを 1 にすることで可能です。

出力の禁止や固定は、周辺へのノイズや消費電流等の低減に有効です。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-256

項目 : クロック発振器

件名 : 水晶発振子の容量値

[Question]

水晶発振子の容量値 C0 は 7pF とハードウェアマニュアルに記載されていますが、それ以上の容量でも使用可能ですか？

[Answer]

ハードウェアマニュアルの C0 値は参考値です。C0 値はお客様のシステムにより異なりますので、実使用状態で最適な値を確認してください。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-257

項目 : クロック

件名 : XTAL 端子への外部クロック入力

[Question]

外部クロックを入力する場合、EXTAL 端子と XTAL 端子のどちらでもよいのですか？

[Answer]

外部クロックは必ず EXTAL 端子に入力してください。このとき XTAL 端子は OPEN 状態もしくは EXTAL 端子の逆相を入力してください。（詳細はハードウェアマニュアルをご参照ください）

XTAL 端子に外部クロックを入力し、EXTAL 端子をオープンにすると LSI の破壊につながります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

マイコンテクニカル Q&A

Q&A No : QA300H-258

項目 : クロック

件名 : 動作中の外部クロックの周波数変更

[Question]

外部クロック使用時、動作中に周波数を変更しても問題ありませんか？

[Answer]

動作中に外部クロックの周波数を変更すると、デューティ補正回路が正常に動作せず誤動作を起こす恐れがあります。

[該当製品]

該当	シリーズ名	該当	シリーズ名	該当	シリーズ名
	H8/300H 共通		H8/3006, 07		H8/3048
	H8/3001		H8/3032		H8/3062
	H8/3002		H8/3035		H8/3067
	H8/3003		H8/3039	-	-
	H8/3004, 05		H8/3042	-	-

H8/300H シリーズテクニカル Q & A アプリケーションノート



ルネサスエレクトロニクス株式会社
神奈川県川崎市中原区下沼部1753 〒211-8668

ADJ-502-043A