

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/38124 グループ

低電圧検出回路を使用した低電圧検出 (内部基準電圧使用)

要旨

低電圧検出回路により電源電圧降下を検出します。基準電圧に内部基準電圧を、電源電圧の検出レベルには内蔵ラダー抵抗で生成した電圧を使用します。電源電圧が電源立ち下がり検出電圧 (Vint (D)) まで降下するとアクティブ (高速) モードからスタンバイモードに遷移します。また、電源電圧がリセット検知電圧 (Vreset1) まで降下せずに、電源立ち上がり検出電圧 (Vint (U)) まで再上昇するとスタンバイモードを解除してアクティブ (高速) モードに復帰し、低電圧検出回路を解除して処理を終了します。

動作確認デバイス

H8/38124

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	9
4. ソフトウェア説明	10
5. フローチャート	17

1. 仕様

- 低電圧検出割り込み回路 (LVDI) を使用して電源電圧の降下を検出します。
- 電源立ち下がり検出電圧 ($V_{int}(D)$)、および電源立ち上がり検出電圧 ($V_{int}(U)$) は内蔵ラダー抵抗で生成した電圧を、低電圧検出回路基準電圧は内部基準電圧を使用します。
- アクティブ (高速) モード時に電源電圧が電源立ち下がり検出電圧 ($V_{int}(D)$) まで降下すると、アクティブ (高速) モードからスタンバイモードへ遷移します。その後、電源電圧がリセット検知電圧 (V_{reset1}) まで降下せずに、電源立ち上がり検出電圧 ($V_{int}(U)$) まで再上昇するとスタンバイモードからアクティブ (高速) モードへ復帰し、低電圧検出回路を停止して処理を終了します。
- P90 端子に LED を接続して、P90 から Low 出力を行なうことにより LED を点灯させます。スタンバイモード時にはポート出力はハイインピーダンスになるため、LED は消灯します。
- 図 1 に低電圧検出回路を使用した低電圧検出 (内部基準電圧使用) を示します。

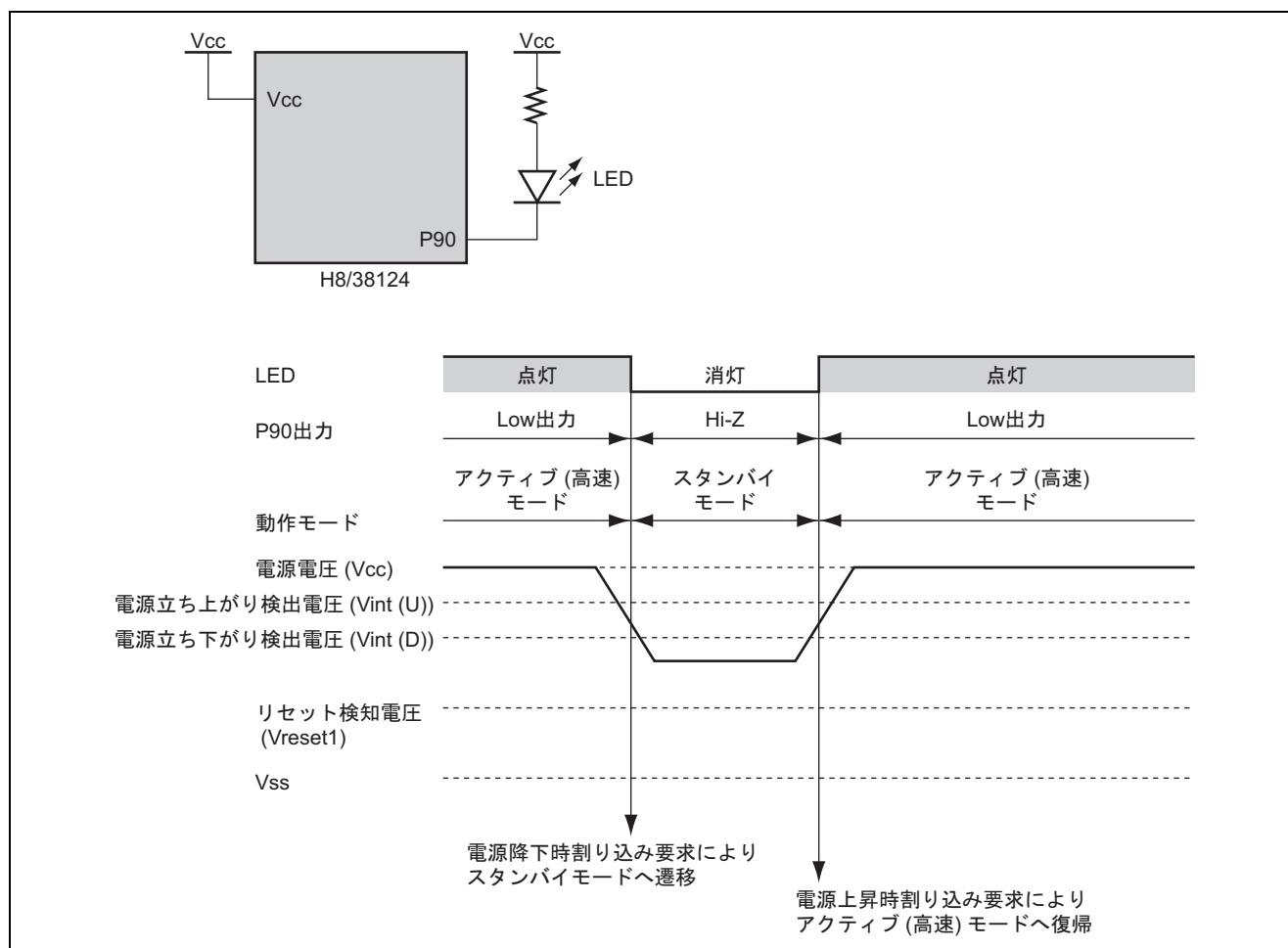


図 1 低電圧検出回路を使用した低電圧検出 (内部基準電圧使用)

2. 使用機能説明

2.1 使用機能

本タスク例における H8/38124 の使用機能について説明します。

(1) 低電圧検出回路

低電圧検出回路は、低電圧検出割り込み回路 (LVDI : Interrupt by Low Voltage Detect) と、低電圧検出リセット回路 (LVDR : Reset by Low Voltage Detect) から構成されます。低電圧検出回路は、電源電圧降下による LSI の異常動作 (暴走) を防ぎ、かつ電源電圧の再上昇時に電源電圧降下前の状態を再現するために使用する回路です。

電源電圧が降下しても、動作保証電圧以上でかつ正常動作中にスタンバイモードに遷移することで、電源電圧が動作保証電圧以下へ降下したときの不安定な状態をなくし、システムの安全性を高められます。さらに電源電圧が降下してしまった場合には自動的にリセット状態に遷移します。再度電源電圧が上昇すると一定時間リセット状態を保持してからアクティブモードに自動的に遷移します。

低電圧検出回路の特長を以下に示します。

- 低電圧検出リセット回路：電源電圧を監視して、一定電圧以下になった場合に内部リセット信号を発生
- 低電圧検出割り込み回路：電源電圧を監視して、一定電圧より降下または上昇した場合に割り込みを発生

リセット発生電圧を検出するレベルは、低電圧検出リセット回路のみ使用する場合と、低電圧検出割り込み回路と低電圧検出リセット回路を併用する場合の 2 種類選択できます。また、電源立ち上がり / 立ち下がりに検出電圧および基準電圧を LSI の外部から入力できるため、検出レベルを自由に設定できます。

低電圧検出回路のレジスタについて以下に示します。

- 低電圧検出コントロールレジスタ (LVDCR)
LVDCR は 8 ビットのリード / ライト可能なレジスタで、低電圧検出回路を使用するかしないか (LVDE ビット)、電源電圧降下および上昇時の検出レベルの外部入力設定 (VINTDSEL, VINTUSEL ビット)、低電圧検出リセット回路 (LVDR) 検出レベルの設定 (LVDSSEL ビット)、低電圧検出リセット回路 (LVDR) によるリセットを許可 / 禁止 (LVDSRE ビット)、電源電圧降下および上昇による割り込み許可 / 禁止 (LVDDDE, LVDDUE ビット) の制御を行ないます。
- 低電圧検出ステータスレジスタ (LVDSR)
LVDSR は 8 ビットのリード / ライト可能なレジスタで、基準電圧の外部入力の選択 (VREFSEL ビット)、基準電圧の安定化 (OVF ビット) および電源電圧が、ある一定電圧より降下または上昇したことを示します (LVDDDF, LVDDUF ビット)。
- 低電圧検出カウンタ (LVDCNT)
LVDCNT はリードのみ可能な 8 ビットのアップカウンタです。LVDCR レジスタの LVDE ビットに 1 をライトするとカウントを開始します。 $\phi/4$ をクロックソースとしてカウントアップし、H'FF から H'00 にオーバフローすると、LVDSR レジスタの OVF ビットに 1 がセットされ、内部基準電圧生成回路が安定したことを示します。LVD 機能を使用する場合、本カウンタがオーバフローするまでの期間は待機する必要があります。LVDCNT の初期値は H'00 です。

低電圧検出回路のブロック図を図 2 に示します。

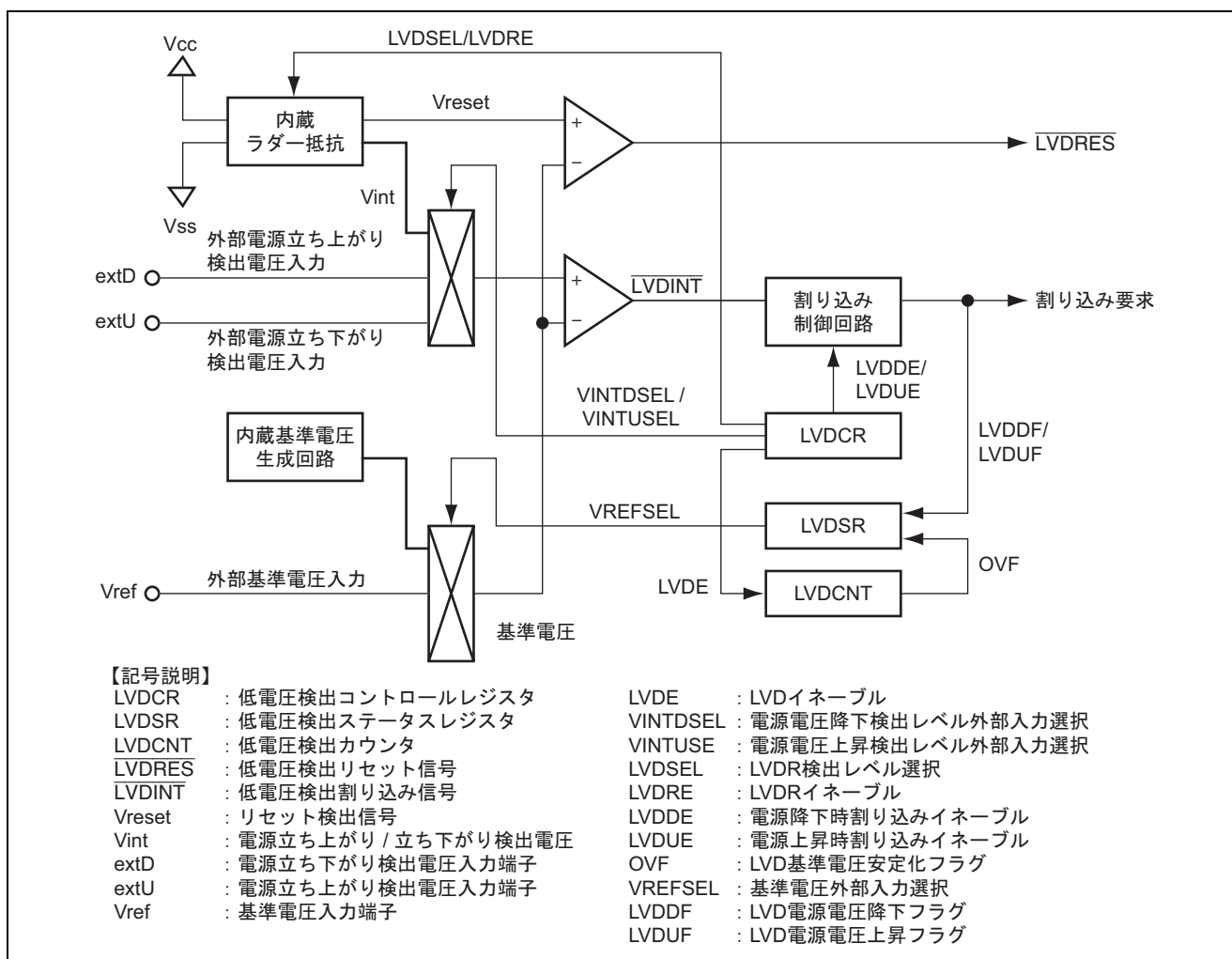


図 2 低電圧検出回路ブロック図

低電圧検出回路を正常に動作または解除させるためには、以下の手順で設定してください。低電圧検出回路の動作および解除を設定する場合の設定タイミングを図3に、そのときの手順を図4に示します。

1. 低電圧検出回路を動作させる場合は、まず LVDCR レジスタの LVDE ビットを 1 にセットします。
2. 基準電圧および低電圧検出電源が安定するまでの時間 ($t_{LVDON} = 150 \mu s$) を LVDCNT のオーバフローで待った後、LVDSR レジスタの LVDDF と LV DUF ビットを 0 にクリアして、必要に応じて LVDCR レジスタの LVDRE, LVDDE, LVDUE ビットを 1 にセットします。
3. 低電圧検出回路を解除する場合は、LVDRE, LVDDE, LVDUE ビットをすべて 0 にクリアした後、LVDE ビットを 0 にクリアします。誤動作の原因となるため、LVDE ビットは LVDRE, LVDDE, LVDUE ビットと同時にクリアしないでください。

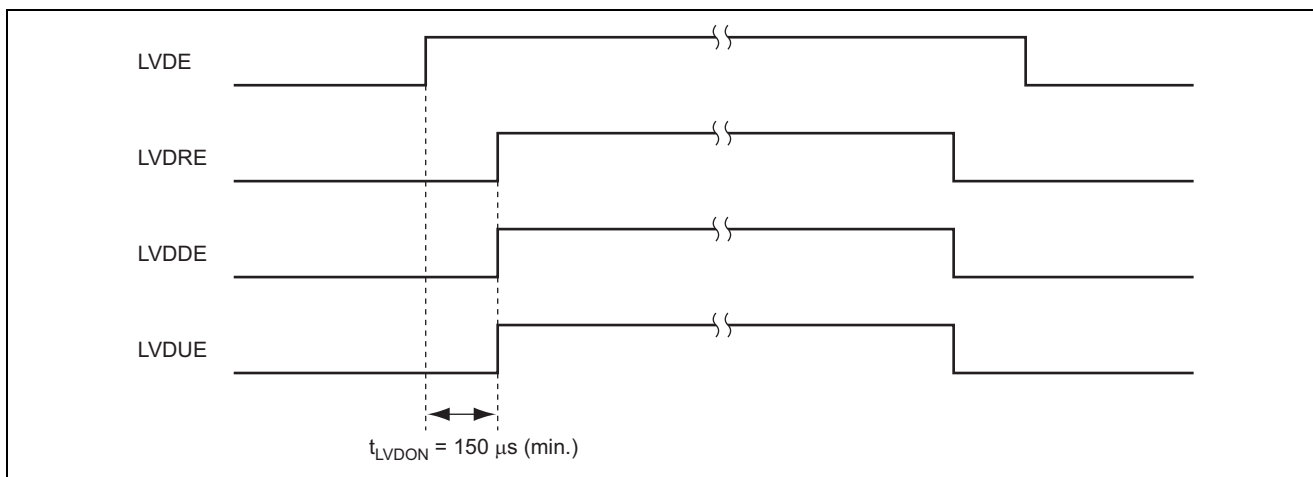


図 3 低電圧検出回路の動作 / 解除の設定タイミング

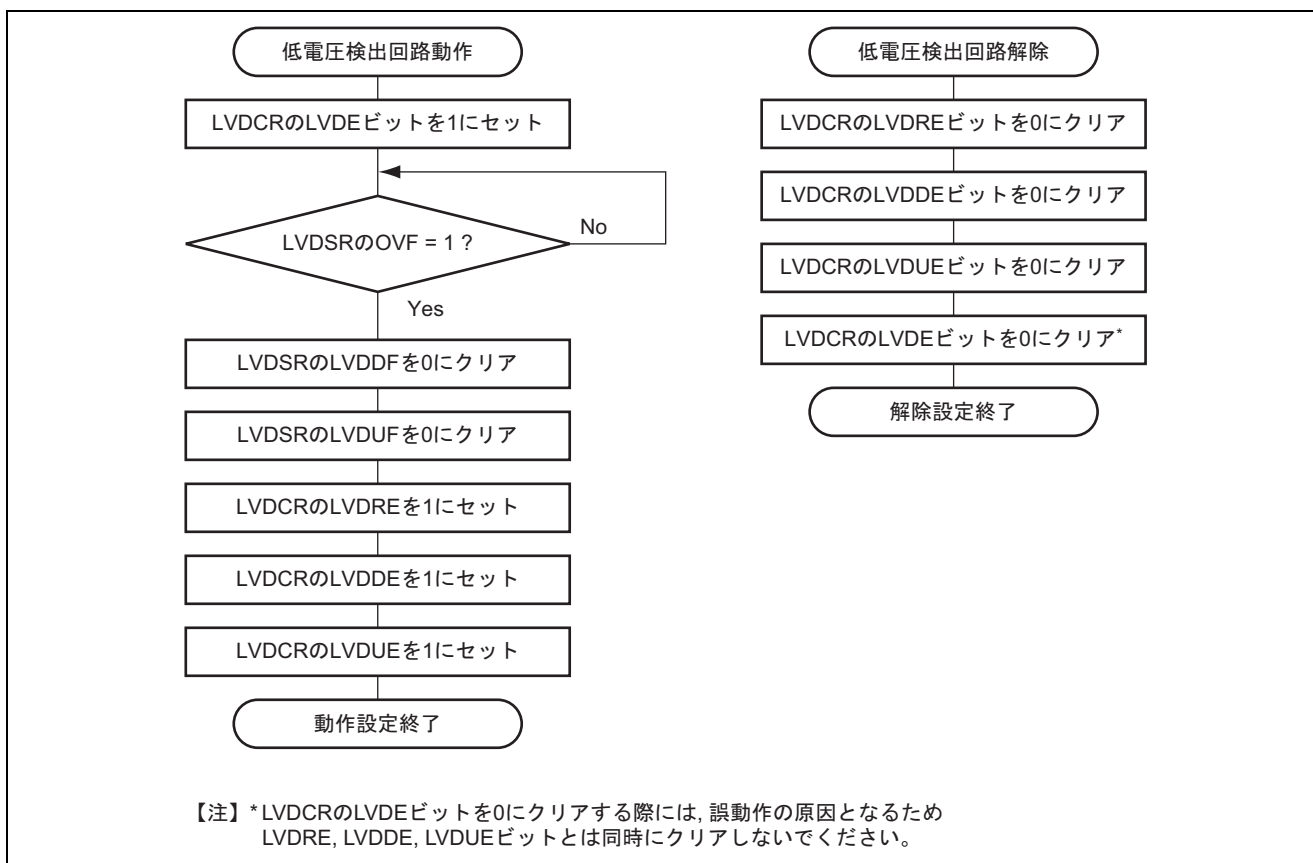


図 4 低電圧検出回路の動作 / 解除の手順フロー

(2) ウォッチドッグタイマ

H8/38124 はウォッチドッグタイマを内蔵しており、リセット解除後、ウォッチドッグタイマはオンされています。タイマカウンタ W (TCW) はカウントアップ動作を行ない、TCW がオーバフローすると H8/38124 内部をリセットします。本タスク例では、ウォッチドッグタイマ機能を使用しないため、ウォッチドッグタイマ機能を停止させます。以下にウォッチドッグタイマのレジスタについて示します。

- タイマコントロール / ステータスレジスタ W (TCSRW)**
 TCSRW は 8 ビットのリード / ライト可能なレジスタで TCSRW, TCW の書き込み制御 (B6WI, TCWE, B4WI, TCSRWE, B2WI, B0WI ビット), ウォッチドッグタイマの動作制御 (WDON ビット), 動作状態 (WRST ビット) を示すレジスタです。
- タイマカウンタ W (TCW)**
 TCW は 8 ビットのリード / ライト可能なアップカウンタで、入力する内部クロックによりカウントアップされます。入力するクロックは PMR2 (ポートモードレジスタ 2) の WDCKS (ウォッチドッグタイマソースクロック選択) が 0 のときタイマモードレジスタ W (TMW) の設定によりクロックが選択され、1 のとき $\phi_w/32$ です。TCW の値は CPU から常にリード / ライトできます。TCW がオーバフロー (H'FF→H'00) すると、内部リセット信号を発生し、TCSRW レジスタの WRST ビットが 1 にセットされます。リセット時、TCW は H'00 に初期化されます。
- タイマモードレジスタ W (TMW)**
 TMW は CKS3~CKS0 (クロックセレクト) の組み合わせにより TCW の入力クロックの選択を行ないます。なお、CKS3~CKS0 による TCW の入力クロックの選択は、PMR2 の WDCKS が 0 の場合にのみ有効です。

(3) 低消費電力モード (スタンバイモード)

アクティブモードでシステムコントロールレジスタ 1 (SYSCR1) の SSBY が 1, LSON が 0, および TMA の TMA3 が 0 のとき SLEEP 命令を実行すると、スタンバイモードへ遷移します。スタンバイモードではクロック発生回路からのクロック供給を停止するため、CPU および内蔵周辺機能が停止します。規定の電圧が与えられている限り、CPU のレジスタと一部の内蔵周辺機能の内部レジスタ、および内蔵 RAM のデータは保持されます。さらに、RAM データ保持電圧で規定した電圧が与えられている限り内蔵 RAM のデータは保持されます。このとき I/O ポートはハイインピーダンス状態となります。

スタンバイモードの解除は、割り込み (IRQ1, IRQ0, WKP7~WKP0), $\overline{\text{RES}}$ 信号入力によって行なわれます。割り込みによる解除では、割り込み要求が発生すると、システムクロックの発振が開始され、SYSCR1 の STS2~STS0 により設定された時間が経過した後、安定したシステムクロックが LSI 全体に供給されて、スタンバイモードは解除され、割り込み例外処理を開始します。システムコントロールレジスタ 2 (SYSCR2) の MSON が 0 のときはアクティブ (高速) モードに、1 のときはアクティブ (中速) モードへ遷移します。なお、コンディションコードレジスタ (CCR) の I ビットが 1 のとき、あるいは割り込み許可レジスタの設定により当該割り込みの受付が禁止されている場合は、スタンバイモードは解除されません。

$\overline{\text{RES}}$ 端子による解除では、 $\overline{\text{RES}}$ 端子を Low レベルにすると、システムクロックの発振が開始されます。発振安定時間経過後、 $\overline{\text{RES}}$ 端子を High レベルにすると、CPU はリセット例外処理を開始します。なお、システムクロックの発振開始と同時に LSI 全体にシステムクロックが供給されます。 $\overline{\text{RES}}$ 端子は必ずシステムクロックの発振が安定するまで、Low レベルを保持してください。

以下に低消費電力モードのレジスタについて示します。また、図 5 にアクティブ (高速) モードからスタンバイモードへの遷移のブロック図を示します。

- システムコントロールレジスタ 1 (SYSCR1)**
 SYSCR1 レジスタは SYSCR2 レジスタとともに低消費電力モードの制御を行ないます。
- システムコントロールレジスタ 2 (SYSCR2)**
 SYSCR2 レジスタは SYSCR1 レジスタとともに低消費電力モードの制御を行ないます。

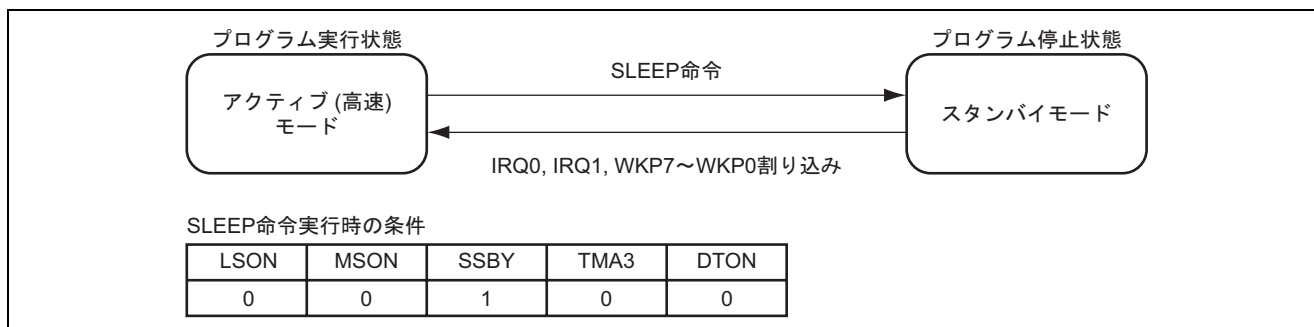


図5 アクティブ (高速) モードからスタンバイモードへの遷移

(4) 低消費電力モード (モジュールスタンバイモード)

モジュールスタンバイモードは各周辺機能ごとに設定します。搭載されているすべての周辺モジュールはモジュールスタンバイモードに設定可能です。モジュールスタンバイモードに設定されると、モジュールへのシステムクロックの供給は停止され、機能は停止し、スタンバイモードと同じ状態になります。

モジュールスタンバイモードの設定はクロック停止レジスタ 1 (CKSTPR1) とクロック停止レジスタ 2 (CKSTPR2) の各ビットを 0 に設定することにより行ないます。

本タスク例では、LVD (低電圧検出回路) 以外の周辺モジュールはすべてモジュールスタンバイモードに設定します。

以下にモジュールスタンバイモードのレジスタについて示します。

- クロック停止レジスタ 1 (CKSTPR1)

タイマ A のモジュールスタンバイモードの設定 (TACKSTP ビット), タイマ C のモジュールスタンバイモードの設定 (TCCKSTP ビット), タイマ F のモジュールスタンバイモードの設定 (TFCKSTP ビット), タイマ G のモジュールスタンバイモードの設定 (TGCKSTP ビット), A/D コンバータのモジュールスタンバイモードの設定 (ADCKSTP ビット), SCI3 のモジュールスタンバイモードの設定 (S32CKSTP ビット) を制御します。各ビットを 0 に設定することによりモジュールスタンバイモードに設定します。各ビットを 1 に設定するとモジュールスタンバイモードは解除されます。なお、リセット解除後、CKSTPR1 レジスタは H'FF に初期化されます。

- クロック停止レジスタ 2 (CKSTPR2)

LCD のモジュールスタンバイモードの設定 (LDCKSTP ビット), PWM1 のモジュールスタンバイモードの設定 (PW1CKSTP ビット), ウォッチドッグタイマのモジュールスタンバイモードの設定 (WDCKSTP ビット), 非同期イベントカウンタのモジュールスタンバイモードの設定 (AECKSTP ビット), PWM2 のモジュールスタンバイモードの設定 (PW2CKSTP ビット), LVD (低電圧検出回路) のモジュールスタンバイモードの設定 (LVDCKSTP ビット) を制御します。各ビットを 0 に設定することによりモジュールスタンバイモードに設定します。各ビットを 1 に設定するとモジュールスタンバイモードは解除されます。なお、リセット解除後、CKSTPR2 レジスタは H'FF に初期化されます。

(5) 例外処理 (IRQ0 割り込み)

本タスク例で使用する電圧降下時 / 電圧上昇時の割り込み要求は、IRQ0 割り込み要求として要求されます。

(6) I/O ポート (ポート 9)

本タスク例では、P90 端子に LED を接続し、P90 端子から Low を出力することにより LED の点灯を制御します。スタンバイモードに遷移した場合、P90 端子はハイインピーダンス状態となります。以下にポート 9 のレジスタについて示します。

- ポートデータレジスタ 9 (PDR9)

PDR9 はポート 9 の各端子 P95~P90 のデータを格納する 8 ビットのレジスタです。リセット時、PDR9 は H'FF に初期化されます。

2.2 機能割り付け

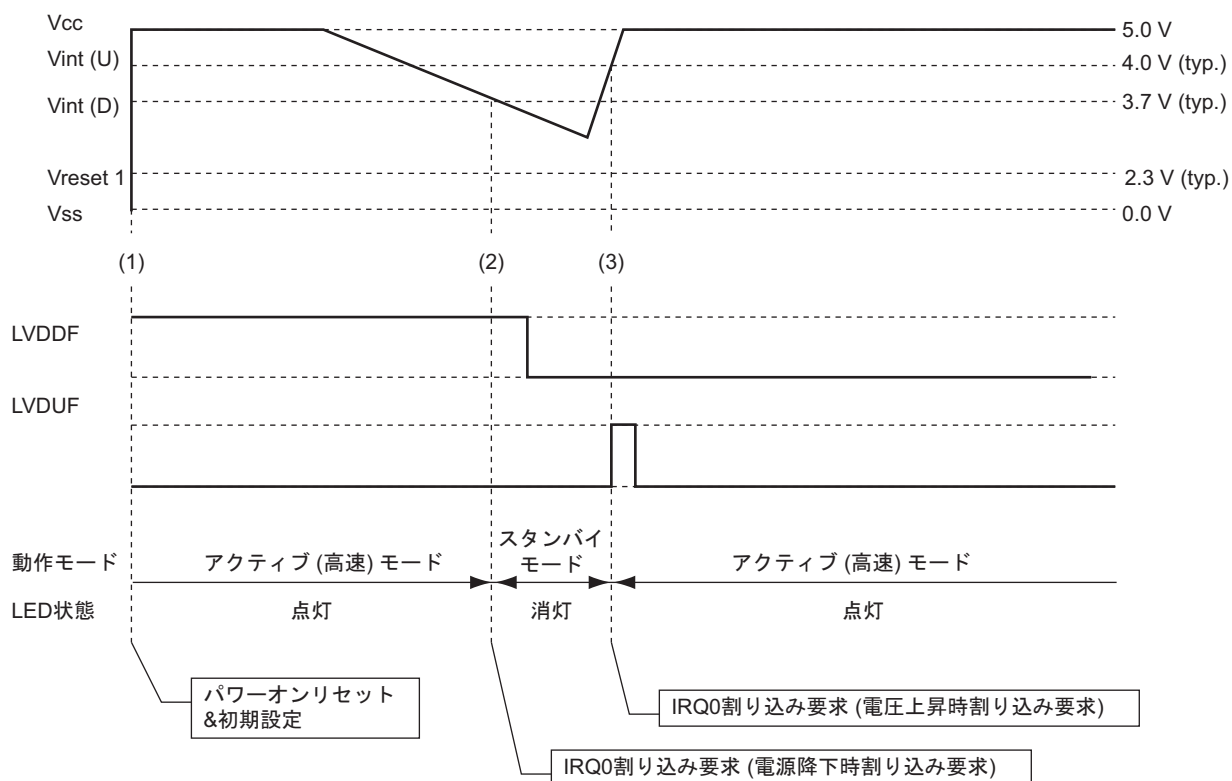
本タスク例の機能割り付けを表 1 に示します。

表 1 機能割り付け

機能	機能割り付け
LVDCR	低電圧検出回路の使用許可, 電源電圧降下検出レベル / 電源電圧上昇検出レベルを内蔵ラダー抵抗で生成した電圧に設定, リセット検知電圧を 2.3 V (typ.) に設定, LVDR によるリセットを許可, 電圧降下 / 上昇時の割り込みを許可
LVDSR	基準電圧の安定化の判定, 基準電圧を内部回路に設定, 電源電圧の降下 / 上昇の判定
LVDCNT	カウンタのオーバフローを待つことにより, 内部基準電圧生成回路の安定化を判定
TCSRW	ウォッチドッグタイマの動作を禁止に設定
SYSCR1	SYSCR2 とともに, アクティブ (高速) モードとスタンバイモード間の遷移を制御
SYSCR2	SYSCR1 とともに, アクティブ (高速) モードとスタンバイモード間の遷移を制御
CKSTPR1	タイマ A, タイマ C, タイマ F, タイマ G, A/D コンバータ, SCI3 をモジュールスタンバイモードに設定
CKSTPR2	LCD, PWM1, ウォッチドッグタイマ, 非同期イベントカウンタ, PWM2 をモジュールスタンバイモードに設定, LVD (低電圧検出回路) のモジュールスタンバイモードの解除
PDR9	P90 出力端子の出力データを設定

3. 動作説明

図 6 に低電圧検出回路を使用した低電圧検出 (内部基準電圧使用) の動作説明を示します。



(1) 初期設定

低電圧検出割り込み回路 (LVDI) は、パワーオンリセット解除後、モジュールスタンバイモードになります。LVDIを動作させるためには、LVDCRのLVDEビットを1にセットし、基準電圧および低電圧検出電源が安定するまでの時間 t_{LVDON} (150 μ s) LVDCNTのオーバフローなどで待った後、LVDCRのLVDDDE、LVDDUEビットを1にセットします。必ずこの後にポートの出力設定を行ってください。

(2) 電源電圧降下時

LVDDIは電源電圧が降下してVint (D) (typ. = 3.7 V) 電圧以下になると、LVDSRのLVDDFビットが1にセットされます。このとき、LVDDFビットが1であれば、IRQ0割り込み要求を発生します。IRQ0割り込み処理後、LVDDFを0にクリアして、スタンバイモードへ遷移します。

(3) 電源電圧上昇時

電源電圧がVreset1 (typ. = 2.3 V) 電圧まで降下せず、Vint (U) (typ. = 4.0 V) 電圧以上に上昇すると、LVDUEビットが1であれば、LVDSRのLVDUFビットが1にセットされます。同時にIRQ0割り込み要求を発生します。IRQ0割り込み処理後、LVDUFを0にクリアして、アクティブ (高速) モードへ復帰します。

【注】

電源電圧がVreset1 (typ. = 2.3 V) 電圧以下へ降下した場合は、H8/38124は低電圧検出しリセット動作になり、ブリスケラSがリセットされます。パワーオンリセットが働かない限り、低電圧検出しリセット状態を継続します。電源電圧が再度Vreset1電圧以上に上昇すると、ブリスケラSはカウントアップを始め、φを131,072回カウントし、内部リセット信号が解除されます。このとき、LVDCRレジスタのLVDE、LVDSSEL、LVDSREビットは初期化されません。ただし、電源電圧がVLVDRmin = 1.0 V以下に低下し、そこから立ち上がった場合、低電圧検出しリセットがかからない場合があります。また、電源電圧がVpor = 100 mV以下になるとH8/38124はパワーオンリセット動作になります。

図 6 動作説明

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュール説明を表 2 に示します。

表 2 モジュール説明

関数名	機能
main	ウォッチドッグタイマの停止, モジュールスタンバイモードの設定, 低電圧検出回路初期設定, LED 出力設定, 割り込み許可, スタンバイモードへの遷移, アクティブ (高速) モードへの遷移, 低電圧検出回路の解除を行なう
int_irq0	IRQ0&LVD 割り込み処理ルーチン, 電圧降下時 / 電圧上昇時の判定を行なう

4.2 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

- LVDCR 低電圧検出コントロールレジスタ アドレス : H'FF86

ビット	ビット名	初期値	R/W	機能	設定値
7	LVDE	0*	R/W	LVD イネーブル 低電圧検出回路の動作 / 停止を制御 0: 低電圧検出回路は未使用 (スタンバイ状態) 1: 低電圧検出回路を使用	1
5	VINTDSEL	0	R/W	電源電圧降下 (LVDD) 検出レベル外部入力選択 電源電圧降下検出レベルを選択 0: LVDD 検出レベルは内蔵ラダー抵抗で生成 1: LVDD 検出レベルは extD 端子入力	0
4	VINTUSEL	0	R/W	電源電圧上昇 (LVDU) 検出レベル外部入力選択 電源電圧上昇検出レベルを選択 0: LVDU 検出レベルは内蔵ラダー抵抗で生成 1: LVDU 検出レベルは extU 端子入力	0
3	LVDSEL	0*	R/W	LVDR 検出レベル選択 LVDR 検出レベルを選択 0: リセット検知電圧 2.3 V (typ.) 1: リセット検知電圧 3.3 V (typ.)	0
2	LVDRE	0*	R/W	LVDR イネーブル LVDR によるリセットの許可 / 禁止を制御 0: LVDR によるリセットを禁止 1: LVDR によるリセットを許可	1
1	LVDDE	0	R/W	電圧降下時割り込み要求イネーブル 電圧降下時の割り込み要求の許可 / 禁止を制御 0: 電圧降下時の割り込み要求を禁止 1: 電圧降下時の割り込み要求を許可	1
0	LVDUE	0	R/W	電圧上昇時割り込み要求イネーブル 電圧上昇時の割り込み要求の許可 / 禁止を制御 0: 電圧上昇時の割り込み要求を禁止 1: 電圧上昇時の割り込み要求を許可	1

【注】 * LVDR によるリセットでは初期化されません。パワーオンリセット, ウォッチドッグタイマリセットで初期化されます。

- LVDSR 低電圧検出ステータスレジスタ アドレス : H'FF87

ビット	ビット名	初期値	R/W	機能	設定値
7	OVF	0*	R/W	LVD 基準電圧安定化フラグ 低電圧検出カウンタ (LVDCNT) がオーバフローしたことを示す [クリア条件] 1 の状態をリードした後, 0 をライトしたとき [セット条件] 低電圧検出カウンタ (LVDCNT) がオーバフローしたとき	0
3	VREFSEL	0	R/W	基準電圧外部入力選択 基準電圧を選択 0: 基準電圧は内部回路を使用 1: 基準電圧を Vref 端子から外部入力	0
1	LVDDF	0*	R/W	LVD 電源電圧降下フラグ 電源電圧降下を検出したことを示す [クリア条件] 1 の状態をリードした後, 0 をライトしたとき [セット条件] 電源電圧が Vint (D) 以下に降下したとき	0
0	LVDUF	0*	R/W	LVD 電源電圧上昇フラグ 電源電圧上昇を検出したことを示す [クリア条件] 1 の状態をリードした後, 0 をライトしたとき [セット条件] LVDCR の LVDUE ビットを 1 にセットした状態で, 電源電圧が Vint (D) 以下に降下し, Vreset1 以下に降下する前に Vint (U) 以上に上昇したとき	0

【注】 * LVDR によるリセットで初期化されます。

- LVDCNT 低電圧検出カウンタ アドレス : H'FFC3

ビット	ビット名	初期値	R/W	機能	設定値
7	CNT7	0	R	LVDCNT はリードのみ可能な 8 ビットのアップカウンタで, LVDE に 1 をライトするとカウントを開始します。φ/4 をクロックソースとしてカウントアップし, H'FF から H'00 にオーバフローすると, LVDSR の OVF ビットが 1 にセットされ, 内部基準電圧生成回路が安定したことを示します。LVD 機能を使用する場合, 本カウンタがオーバフローするまでの期間は待機する必要があります。	—
6	CNT6	0	R		—
5	CNT5	0	R		—
4	CNT4	0	R		—
3	CNT3	0	R		—
2	CNT2	0	R		—
1	CNT1	0	R		—
0	CNT0	0	R		—

- TCSRW タイマコントロール / ステータスレジスタ W アドレス : H'FFB2

ビット	ビット名	初期値	R/W	機能	設定値
7	B6WI	1	R	ビット 6 書き込み禁止 TCSRW のビット 6 へのデータの書き込みを制御 0 : TCWE への書き込みを許可 1 : TCWE への書き込みを禁止	1
6	TCWE	0	R/(W)*	タイマカウンタ W 書き込み許可 TCW への書き込みを制御 0 : TCW への書き込みを禁止 1 : TCW への書き込みを許可	0
5	B4WI	1	R	ビット 4 書き込み禁止 TCSRW のビット 4 へのデータの書き込みを制御 0 : TCSRWE への書き込みを許可 1 : TCSRWE への書き込みを禁止	0
4	TCSRWE	0	R/(W)*	タイマコントロール / ステータスレジスタ W 書き込み許可 TCSRW のビット 2 へのデータの書き込みを制御 0 : WDON および WRST への書き込みを禁止 1 : WDON および WRST への書き込みを許可	1
3	B2WI	1	R	ビット 2 書き込み禁止 TCSRW のビット 2 へのデータの書き込みを制御 0 : WDON への書き込みを許可 1 : WDON への書き込みを禁止	0
2	WDON	1	R/(W)*	ウォッチドッグタイマオン ウォッチドッグタイマの動作の許可 / 禁止を制御 0 : ウォッチドッグタイマの動作を禁止 [クリア条件] リセット, または TCSRWE = 1 の状態で B2WI に 0 をライトしながら WDON に 0 をライトしたとき 1 : ウォッチドッグタイマの動作を許可 [セット条件] TCSRWE = 1 の状態で B2WI に 0 をライトしながら WDON に 1 をライトしたとき	0
1	B0WI	1	R	ビット 0 書き込み禁止 TCSRW のビット 0 へのデータの書き込みを制御 0 : ビット 0 への書き込みを許可 1 : ビット 0 への書き込みを禁止	1
0	WRST	0	R/W*	ウォッチドッグタイマリセット TCW がオーバフローし, 内部リセット信号が発生したことを示す [クリア条件] (1) $\overline{\text{RES}}$ 信号によるリセット (2) TCSRWE = 1 の状態で, B0WI に 0 をライトしながら WRST に 0 をライトしたとき [セット条件] TCW がオーバフローし, 内部リセット信号が発生したとき	0

【注】 * 書き込み条件が成立している場合にのみ, 書き込み可能となります。

- SYSCR1 システムコントロールレジスタ 1 アドレス : H'FFF0

ビット	ビット名	初期値	R/W	機能	設定値
7	SSBY	0	R/W	ソフトウェアスタンバイ スタンバイモード、ウォッチモードへの遷移を指定 0: アクティブモードで SLEEP 命令実行後、スリープモードに遷移。サブアクティブモードで SLEEP 命令実行後、サブスリープモードに遷移 1: アクティブモードで SLEEP 命令実行後、スタンバイモードあるいはウォッチモードに遷移。サブアクティブモードで SLEEP 命令実行後、ウォッチモードに遷移	1
6	STS2	0	R/W	スタンバイタイマセレクト 2~0 特定の割り込みにより、スタンバイモード、ウォッチモードを解除し、アクティブモードに遷移する場合に、クロックが安定するまで CPU と周辺機能が待機する時間を指定。動作周波数に応じて待機時間が発振安定時間以上になるように指定 000: 待機時間 = 8,192 ステート 001: 待機時間 = 16,384 ステート 010: 待機時間 = 32,768 ステート 011: 待機時間 = 65,536 ステート 100: 待機時間 = 131,072 ステート 101: 待機時間 = 2 ステート 110: 待機時間 = 8 ステート 111: 待機時間 = 16 ステート 【注】 本タスク例では、システムクロックに 4.194304 MHz の水晶発振子を使用	0
5	STS1	0	R/W		1
4	STS0	0	R/W		1
3	LSON	0	R/W	ロースピードオンフラグ ウォッチモードを解除時に、CPU の動作クロックをシステムクロック (ϕ) にするか、サブクロック (ϕ_{SUB}) にするかを選択。他の制御ビット、割り込み入力 of の組み合わせで動作モードを決定 0: CPU の動作クロックはシステムクロック (ϕ) 1: CPU の動作クロックはサブクロック (ϕ_{SUB})	0
1	MA1	1	R/W	アクティブ (中速) モードクロックセレクト アクティブ (中速) モードまたはスリープ (中速) モードの動作クロックを選択。MA1, MA0 書き込みはアクティブ (高速) モードまたはサブアクティブモードのときのみ可 00: $\phi_{OSC}/16$ 01: $\phi_{OSC}/32$ 10: $\phi_{OSC}/64$ 11: $\phi_{OSC}/128$	1
0	MA0	1	R/W		1

• SYSCR2 システムコントロールレジスタ 2 アドレス : H'FFF1

ビット	ビット名	初期値	R/W	機能	設定値
4	NESEL	1	R/W	ノイズ除去サンプリング周波数選択 サブクロック発振器より生成されたウォッチクロック (ϕ_w) を, システムクロック発振器より生成された OSC クロック (ϕ_{osc}) によりサンプリングする周波数を選択。 $\phi_{osc} = 2 \sim 20$ MHz のときは, 0 をセット 0 : ϕ_{osc} の 16 分周クロックでサンプリング 1 : ϕ_{osc} の 4 分周のクロックでサンプリング	0
3	DTON	0	R/W	ダイレクトトランスファオンフラグ アクティブ (高速) モード, アクティブ (中速) モード, サバクティブモードの各モード間を, SLEEP 命令を実行することにより直接遷移するか否かを設定。SLEEP 命令実行後に遷移する動作モードは, 本ビット以外の制御ビットの組み合わせで決定 0 : (1) アクティブモードで SLEEP 命令を実行したとき, スタンバイモード, ウォッチモード, またはスリープモードに遷移 (2) サバクティブモードで SLEEP 命令を実行したとき, ウォッチモード, またはスリープモードに遷移 1 : (1) アクティブ (高速) モードで SLEEP 命令を実行したとき, アクティブ (中速) モード (SSBY = 0, MSON = 1, LSON = 0 のとき), またはサバクティブモード (SSBY = 1, TMA3 = 1, LSON = 1 のとき) に直接遷移 (2) アクティブ (中速) モードで SLEEP 命令を実行したとき, アクティブ (高速) モード (SSBY = 0, MSON = 0, LSON = 0 のとき), またはサバクティブモード (SSBY = 1, TMA3 = 1, LSON = 1 のとき) に直接遷移 (3) サバクティブモードで SLEEP 命令を実行したとき, アクティブ (高速) モード (SSBY = 1, TMA3 = 1, LSON = 0, MSON = 0 のとき), またはアクティブ (中速) モード (SSBY = 1, TMA3 = 1, LSON = 0, MSON = 1 のとき) に直接遷移	0
2	MSON	0	R/W	ミドルスピードオンフラグ～スタンバイモード, ウォッチモード, スリープモード解除後, アクティブ (高速) モードで動作させるか, アクティブ (中速) モードで動作させるかを選択 0 : アクティブ (高速) モードで動作 1 : アクティブ (中速) モードで動作	0
1 0	SA1 SA0	0 0	R/W R/W	サバクティブモードクロックセレクト サバクティブモードの CPU 動作クロックを選択。SA1, SA0 はサバクティブモードでライトしても値は更新されません 00 : $\phi_w/8$ 01 : $\phi_w/4$ 1x : $\phi_w/2$ 【注】 x : Don't care	0 0

• CKSTPR1 クロック停止レジスタ 1 アドレス : H'FFFA

ビット	ビット名	初期値	R/W	機能	設定値
5	S32CKSTP	1	R/W	SCI3 モジュールスタンバイモード制御 0 : SCI3 はモジュールスタンバイモードに設定 1 : SCI3 のモジュールスタンバイモードを解除	0
4	ADCKSTP	1	R/W	A/D コンバータモジュールスタンバイモード制御 0 : A/D コンバータはモジュールスタンバイモードに設定 1 : A/D コンバータのモジュールスタンバイモードを解除	0
3	TGCKSTP	1	R/W	タイマ G モジュールスタンバイモード制御 0 : タイマ G はモジュールスタンバイモードに設定 1 : タイマ G のモジュールスタンバイモードを解除	0
2	TFCKSTP	1	R/W	タイマ F モジュールスタンバイモード制御 0 : タイマ F はモジュールスタンバイモードに設定 1 : タイマ F のモジュールスタンバイモードを解除	0
1	TCCKSTP	1	R/W	タイマ C モジュールスタンバイモード制御 0 : タイマ C はモジュールスタンバイモードに設定 1 : タイマ C のモジュールスタンバイモードを解除	0
0	TACKSTP	1	R/W	タイマ A モジュールスタンバイモード制御 0 : タイマ A はモジュールスタンバイモードに設定 1 : タイマ A のモジュールスタンバイモードを解除	0

• CKSTPR2 クロック停止レジスタ 2 アドレス : H'FFFB

ビット	ビット名	初期値	R/W	機能	設定値
7	LVDCKSTP	1	R/W	LVD モジュールスタンバイモード制御 0 : LVD はモジュールスタンバイモードに設定 1 : LVD のモジュールスタンバイモードを解除	1
4	PW2CKSTP	1	R/W	PWM2 モジュールスタンバイモード制御 0 : PWM2 はモジュールスタンバイモードに設定 1 : PWM2 のモジュールスタンバイモードを解除	0
3	AECKSTP	1	R/W	AEC モジュールスタンバイモード制御 0 : AEC はモジュールスタンバイモードに設定 1 : AEC のモジュールスタンバイモードを解除	0
2	WDCKSTP	1	R/W	WDT モジュールスタンバイモード制御 0 : WDT はモジュールスタンバイモードに設定 1 : WDT のモジュールスタンバイモードを解除	0
1	PW1CKSTP	1	R/W	PWM1 モジュールスタンバイモード制御 0 : PWM1 はモジュールスタンバイモードに設定 1 : PWM1 のモジュールスタンバイモードを解除	0
0	LDCKSTP	1	R/W	LCD モジュールスタンバイモード制御 0 : LCD はモジュールスタンバイモードに設定 1 : LCD のモジュールスタンバイモードを解除	0

• PDR9 ポートデータレジスタ 9 アドレス : H'FFDC

ビット	ビット名	初期値	R/W	機能	設定値
0	P90	1	R/W	P90 データレジスタ 0 : P90 は 0 出力 1 : P90 は 1 出力	0

4.3 使用 RAM 説明

本タスク例の使用 RAM 説明を以下に示します。

表 3 使用 RAM 説明

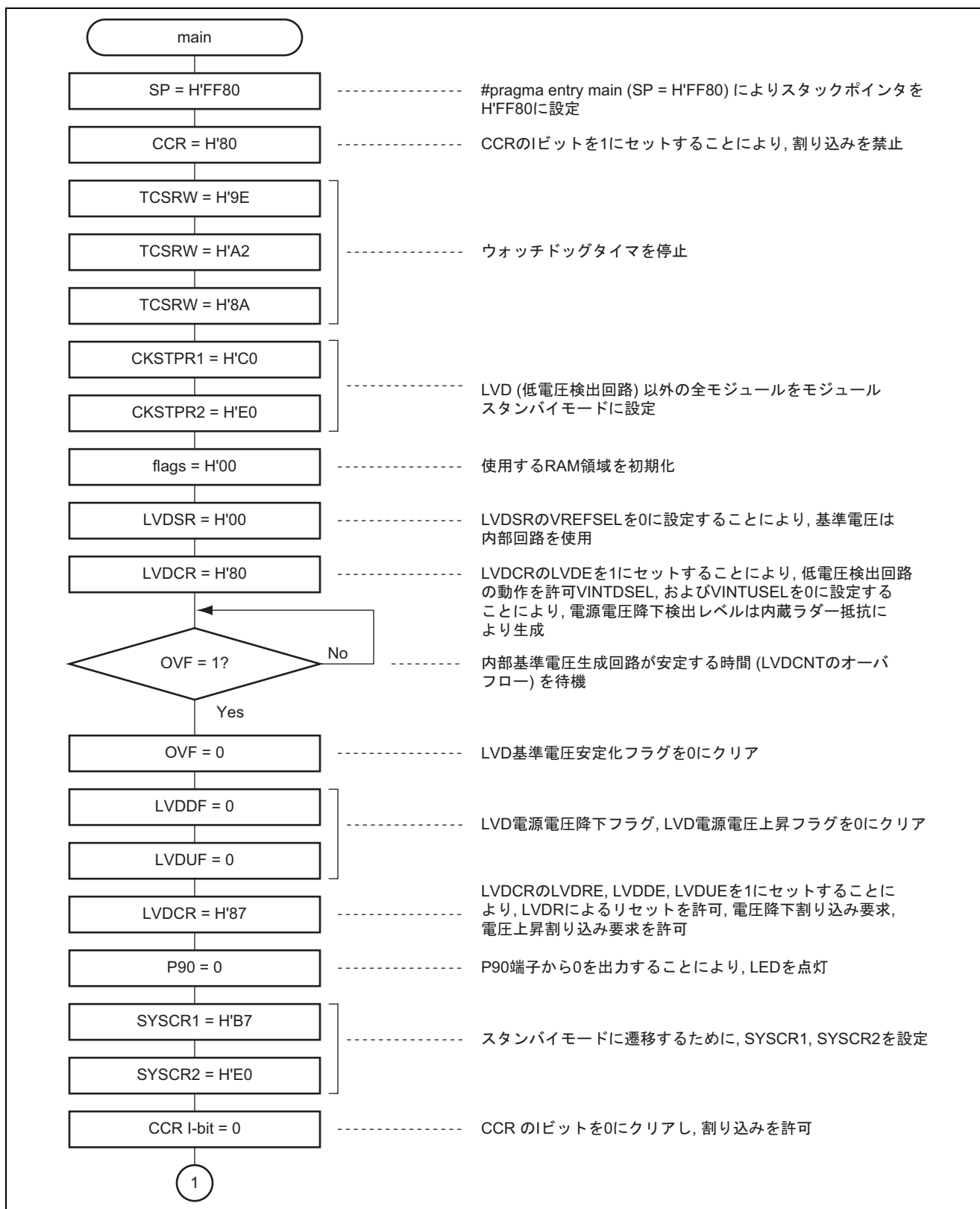
変数名	説明	メモリ消費量	使用関数名
flags	フラグを格納	1 バイト	main, int_irq0

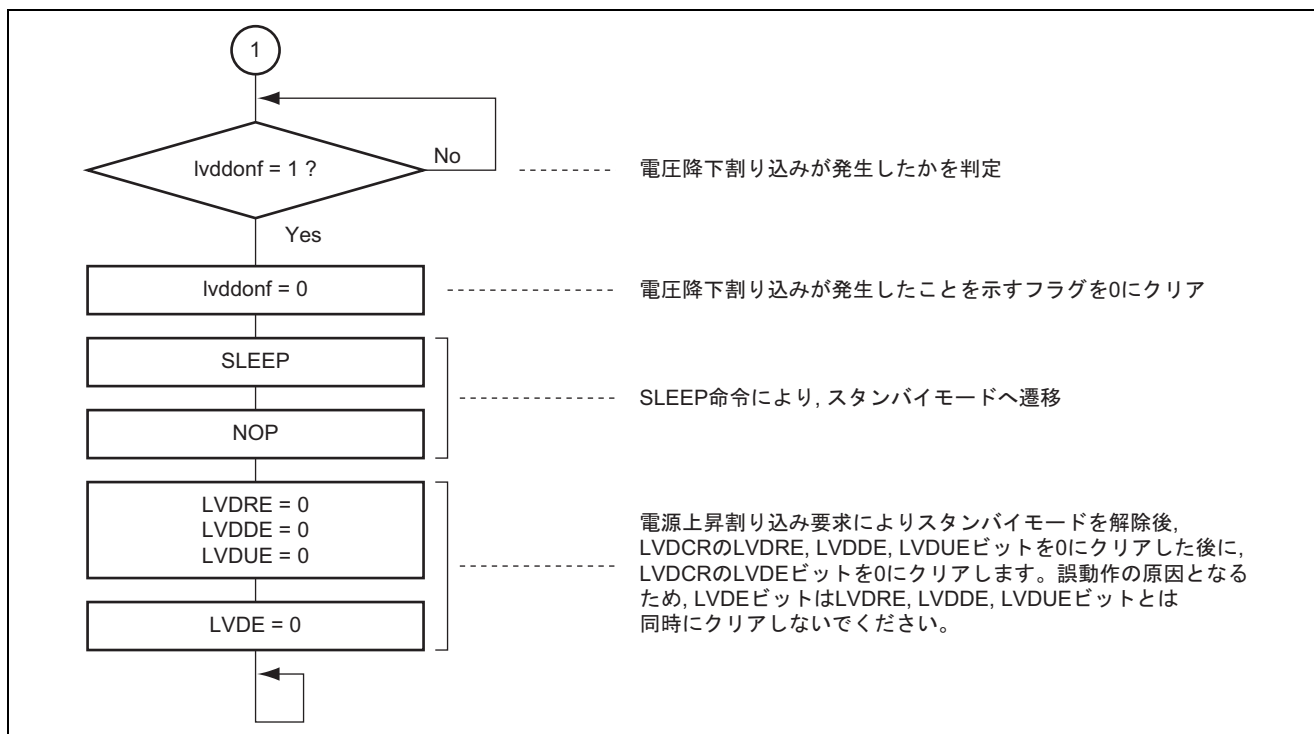
- flags アドレス : H'FB80

ビット	ビット名	初期値	機能
7	lvddonf	0	電源電圧降下割り込みが発生したことを示すフラグ
6	—	0	未使用
5	—	0	
4	—	0	
3	—	0	
2	—	0	
1	—	0	
0	—	0	

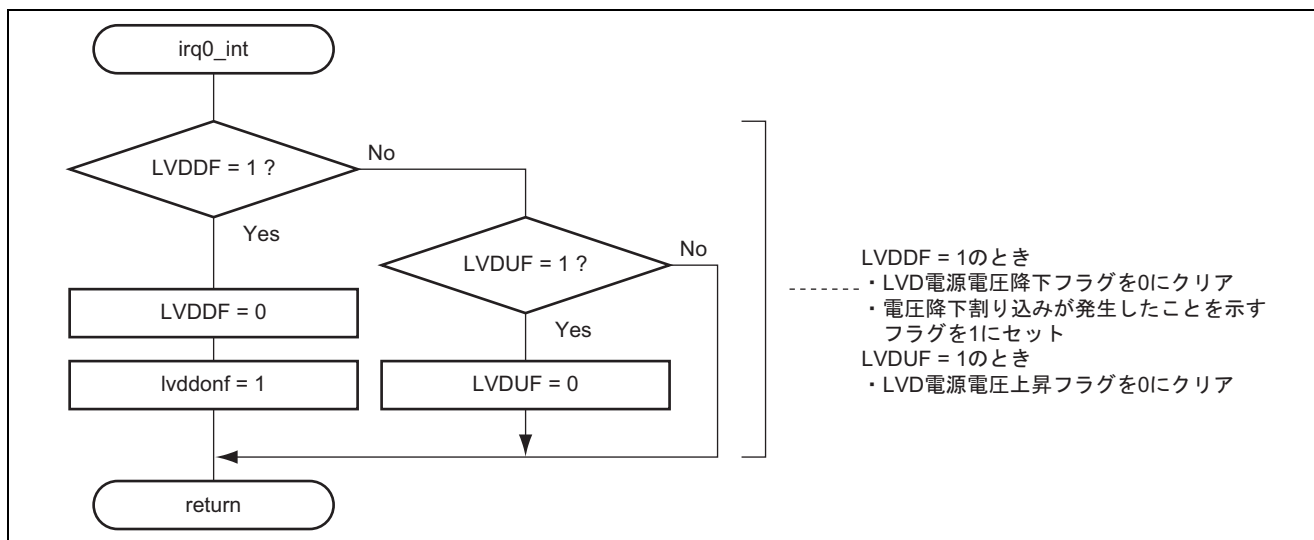
5. フローチャート

5.1 main





5.2 int_irq0



5.3 リンクアドレス指定

セクション名	アドレス
CVECT	H'0000
P	H'0100
B	H'FB80

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.09.14	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。