

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7080 グループ

データトランスファコントローラ (DTC) リピート転送モード

要旨

本アプリケーションノートは、データトランスファコントローラ (DTC) リピート転送モードの動作について述べており、ユーザソフトウェア設計の際のご参考として役立てていただくようまとめたものです。

動作確認デバイス

SH7086

目次

1. 仕様	2
2. 適用条件	4
3. 使用機能概要	5
4. 動作説明	8
5. ソフトウェア説明	12
6. フローチャート	21
7. 参考ドキュメント	25

1. 仕様

本応用例では、SH7086 の A/D コンバータ (ADC) による ADI 割り込み要求を起動要因とした DTC リピート転送モードでのデータ転送を行います。

A/D 変換は連続スキャンモードでアナログ入力チャンネル 0~3 (AN0~AN3) を用いて 1 回行うごとに、1 チャンネルのみ変換データを内蔵 RAM へと DTC 転送します。すべてのチャンネルでの変換データの転送が終わった時点で、ソース側 (ADDR) の SAR が初期値 (ADDR0) に回復します。本応用例では 1 チャンネルにつき 4 回データ転送を行います (4 チャンネルあるので計 16 回の A/D 変換が必要)。

図 1 に動作概要を示し、図 2 にデータの流れを示します。

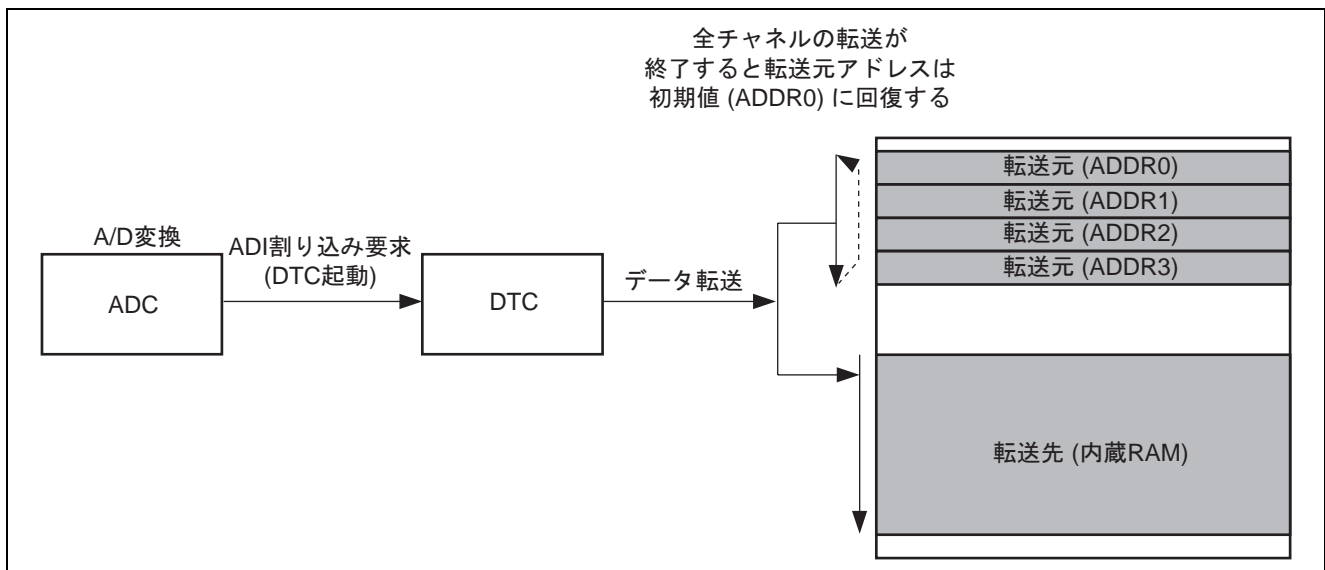


図 1 DTC 動作概要

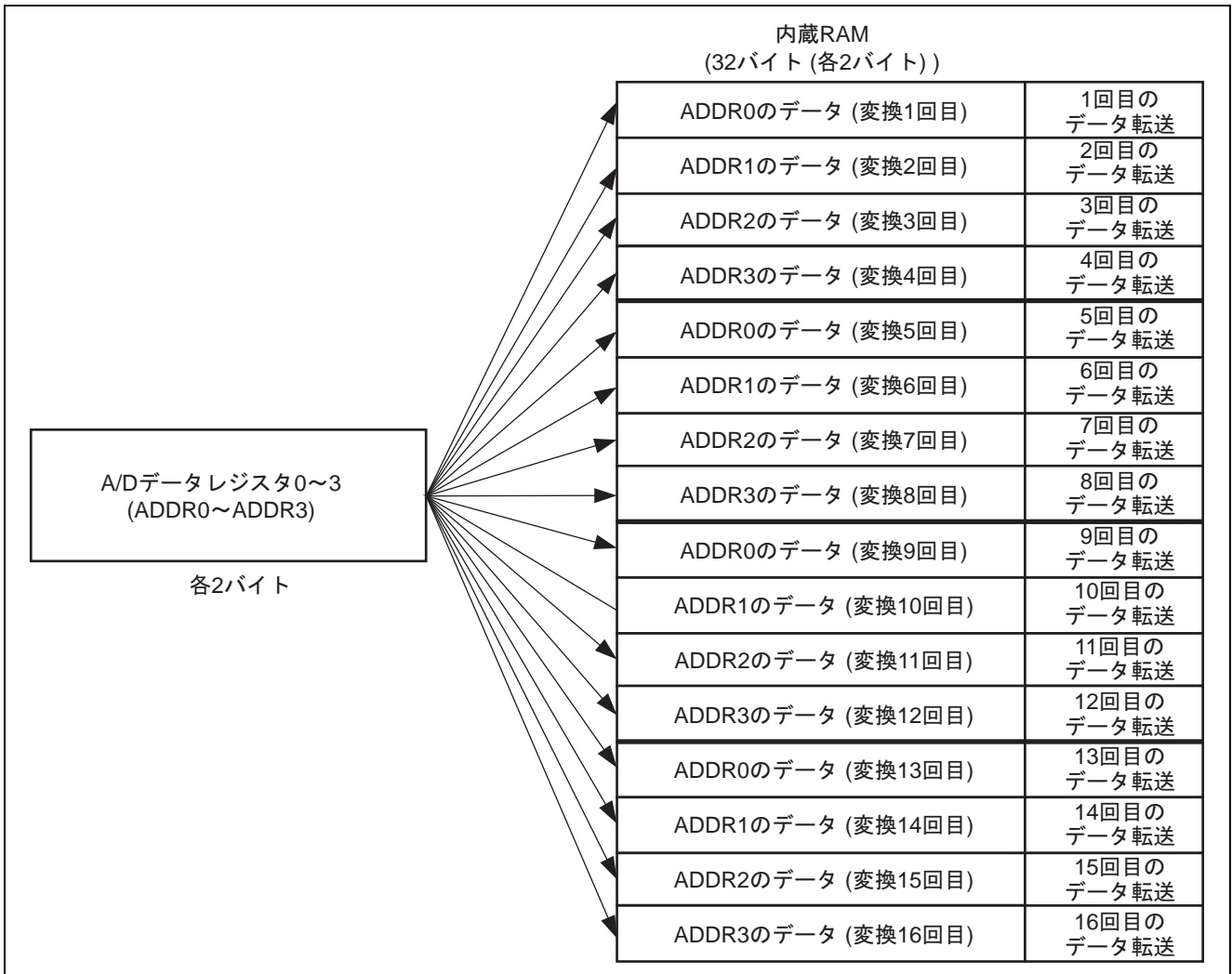


図2 リピート転送モードでのデータの流れ

2. 適用条件

表 1 に本応用例の適用条件を示します。

表 1 適用条件

項目	内容
デバイス	SH7086 (R5F70865)
動作周波数	内部クロック: $I\phi = 80\text{MHz}$ バスクロック: $B\phi = 40\text{MHz}$ 周辺クロック: $P\phi = 40\text{MHz}$ MTU2 クロック: $MP\phi = 40\text{MHz}$ MTU2S クロック: $MI\phi = 80\text{MHz}$
動作モード	シングルチップモード
開発環境	ルネサス テクノロジ製 統合開発環境 High-performance Embedded Workshop Version4.03.00.001 SuperH RISC engine Standard Toolchain (V.9.1.1.0) SuperH RISC engine C/C++ Compiler (V.9.01.01)
C コンパイル オプション	High-performance Embedded Workshop でのデフォルト設定 [-cpu=sh2 -object="\$(CONFIGDIR)\\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo]

3. 使用機能概要

本応用例では、ADI 割り込み要求を起動要因として、DTC による内蔵 RAM へのデータ転送を行います。
 SH7080 グループの DTC 機能概要を表 2 に示します。

表 2 DTC 機能概要

項目	概要
チャンネル	任意の数で設定可能
チェーン転送	チェーン転送 (一つの起動要因に対して複数のデータ転送) が可能 <ul style="list-style-type: none"> 指定された回数 of データ転送後にのみチェーン転送が可能 (カウンタ = 0 のとき)
転送モード	<ul style="list-style-type: none"> ノーマル転送モード, リピート転送モード, ブロック転送モードの選択が可能 転送元, 転送先アドレスのインクリメント, デクリメント, 固定の選択が可能
アドレス空間	転送元, 転送先アドレスを 32 ビットで指定でき, 4G バイトのアドレス空間を直接設定可能
転送データサイズ	バイト, ワード, ロングワードに設定可能
割り込み要因	<ul style="list-style-type: none"> 一回のデータ転送終了後に CPU に対する割り込み要求を発生可能 指定したデータ転送終了後に CPU に対する割り込み要求を発生可能
バス解放タイミング	5 種類からの選択可能
DTC 起動時間 優先順位	2 種類からの選択可能
その他	<ul style="list-style-type: none"> 転送情報のリードスキップを指定可能 固定を選択した転送元アドレス, 転送先アドレスはライトバックスキップを実行 モジュールストップモードの設定可能 ショートアドレスモードの設定が可能

図 3 に DTC のブロック図を示します。

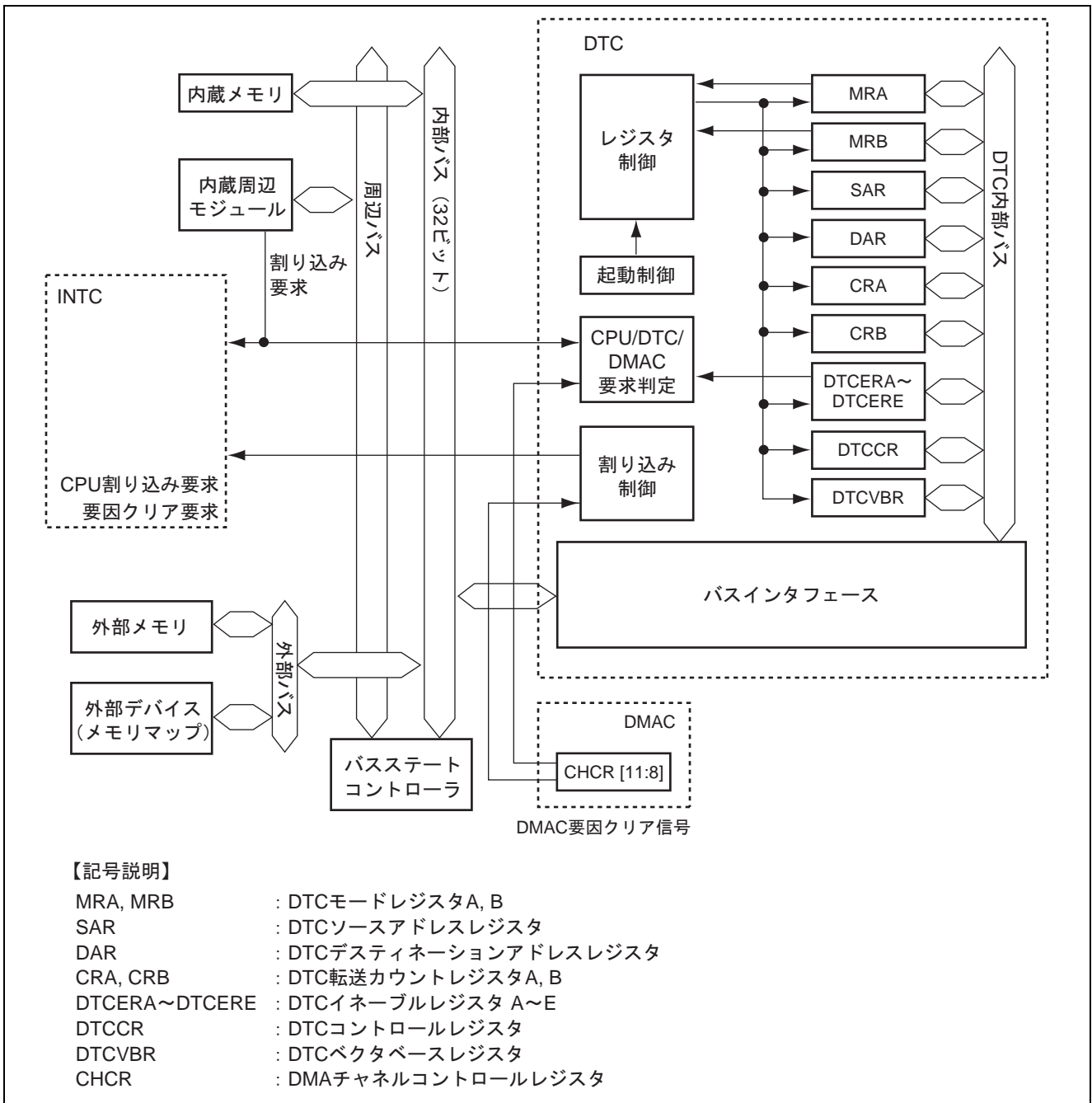


図 3 DTC のブロック図

- DTC モードレジスタ A (MRA) および DTC モードレジスタ B (MRB) は 8 ビットのレジスタで、DTC の動作モードの制御を行います。
- DTC ソースアドレスレジスタ (SAR) は、32 ビットのレジスタで、DTC の転送するデータの転送元アドレスを指定します。
- DTC ディスティネーションアドレスレジスタ (DAR) は、32 ビットのレジスタで、DTC の転送するデータの転送先アドレスを指定します。
- DTC 転送カウントレジスタ A (CRA) は、16 ビットのレジスタで、DTC のデータ転送の転送回数を指定します。ノーマル転送モードでは、16 ビットの転送カウンタ (1 ~ 65,536) として機能します。リピート転送モードでは、上位 8 ビットの CRAH と下位 8 ビットの CRAL に分割され、CRAH は転送回数を保持し、CRAL は 8 ビットの転送カウンタとして機能します。ブロック転送モードでは、上位 8 ビットの CRAH と下位 8 ビットの CRAL に分割され、CRAH はブロックサイズを保持し、CRAL は 8 ビットのブロックサイズカウンタとして機能します。
- DTC 転送カウントレジスタ B (CRB) は、16 ビットのレジスタで、ブロック転送モードのとき、転送回数を指定します。
- DTC イネーブルレジスタ (DTCER) は、16 ビットのレジスタで、DTC を起動する割り込み要因を選択します。DTCER には、DTCERA ~ DTCERE があります。
- DTC コントロールレジスタ (DTCCR) は、8 ビットのレジスタで、転送情報リードスキップを設定します。
- DTC ベクタベースレジスタ (DTCVBR) は、32 ビットのレジスタで、ベクタテーブルアドレス算出時のベースアドレスを設定します。
- DTC モードレジスタ A (MRA)、DTC モードレジスタ B (MRB)、DTC ソースアドレスレジスタ (SAR)、DTC ディスティネーションアドレスレジスタ (DAR)、DTC 転送カウントレジスタ A (CRA)、DTC 転送カウントレジスタ B (CRB) の 6 本のレジスタ情報は、CPU から直接アクセスすることはできません。DTC 起動要因が発生すると内蔵 RAM に配置された任意の組のレジスタ情報から該当するレジスタ情報をこれらのレジスタに転送して DTC 転送を行い、転送が終了するとこれらのレジスタの内容が内蔵 RAM にライトバックされます。したがって、レジスタ情報は、ユーザプログラム上で任意の内蔵 RAM 上に準備してください。

【注】 詳細な動作仕様については、SH7080 グループハードウェアマニュアル データトランスファコントローラ (DTC) の記述をご参照ください。

4. 動作説明

本応用例の動作説明を示します。

A/D 変換と DTC 起動および転送のタイミングを図 4 に示します。また、処理内容を表 3 に示します。

本応用例では、ADI 割り込み要求を DTC 起動要因とします。

まず、ADI 割り込みを許可に設定後、ADST ビットを '1' にセットして A/D 変換を開始します (図 4 (1))。A/D 変換終了により、ADF ビットが自動的に '1' にセットされると、ADI 割り込み要求が発生し、DTC が起動されます (図 4 (2))。ただし、ADI 割り込み要求が起きて、DTC が起動された場合、割り込みは発生しません。そして ADDR0 ~ ADDR3 に格納された A/D 変換データが、事前に確保した RAM 領域に DTC によって 1 変換につき 1 チャンネルずつ転送されます (図 4 (3))。1 チャンネルのデータ転送が終了すると ADF ビットは自動的にクリアされ、ADI 割り込みが入ります (図 4 (4))。本応用例は連続スキャンモードのため、ADST ビットは自動的にクリアされません。また、本応用例の設定では 1 回ごとの DTC 転送で DTCE ビットがクリアされるため、1 回目 ~ 15 回目の転送後には DTCE ビットを '1' にセットします (図 4 (5))。そして ADST ビットは操作せずに、図 4(2) ~ 図 4(5)までを 14 回繰り返します (図 4 (6))。ADI 割り込み内で DTCE ビットを '1' にセットせず、ADST ビットをクリアし、A/D 変換を停止させます (図 4 (7))。

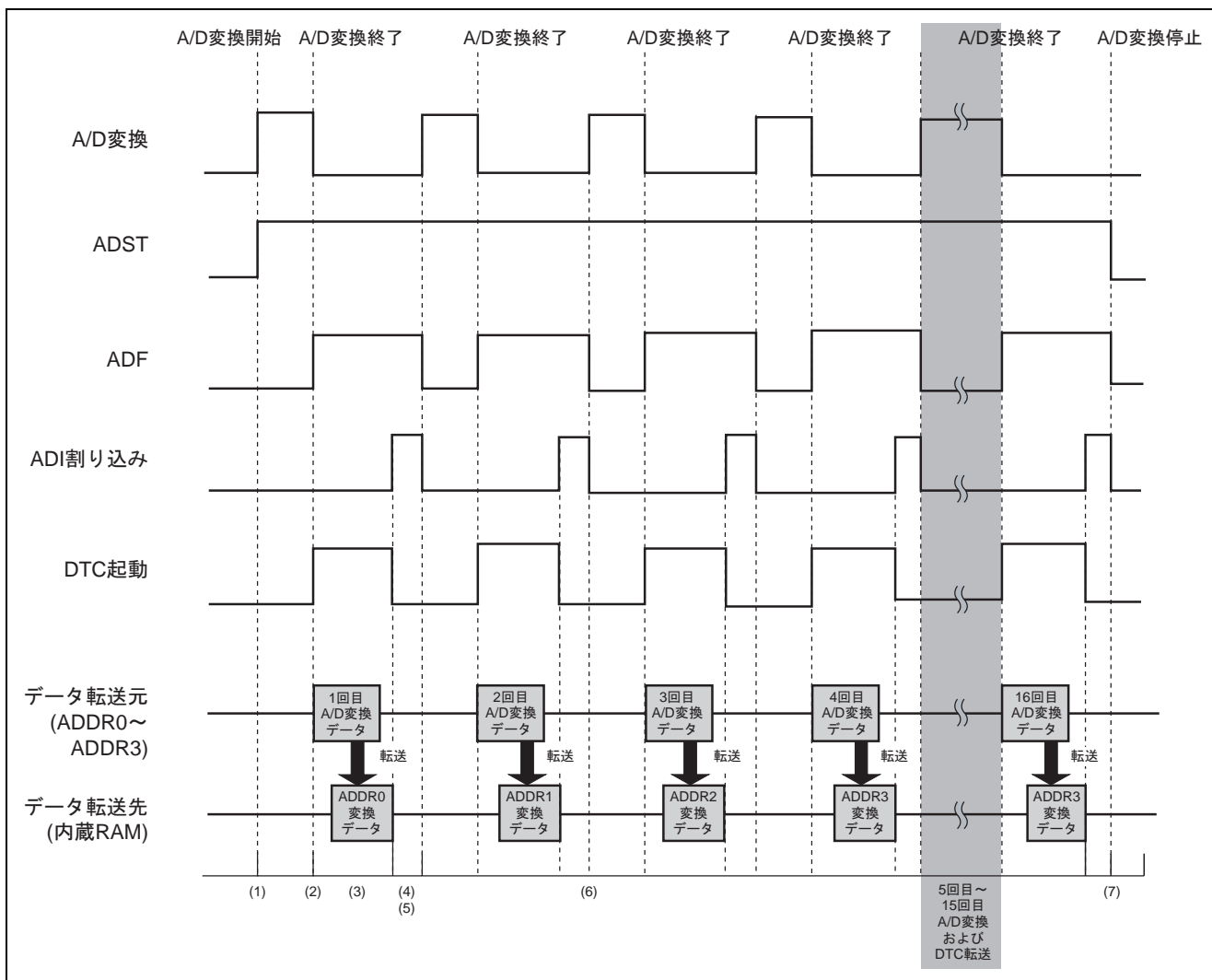


図 4 A/D 変換と DTC 転送のタイミング

表 3 処理内容

	ソフトウェア処理	ハードウェア処理
(1)	ADI 割り込みを許可に設定 ADST ビットを'1'にセット (A/D 変換スタート)	—
(2)	—	ADF ビットを'1'にセット ADI 割り込み要求発生 DTC 起動
(3)	—	ADDR0 ~ ADDR3 の変換データを 1 変換につき 1 チャンネルずつ RAM 領域にデータ転送
(4)	—	ADF ビットクリア ADI 割り込み発生
(5)	DTCE ビットを'1'にセット	—
(6)	(2) ~ (5)を 14 回繰り返す	(2) ~ (5)を 14 回繰り返す
(7)	ADST ビットをクリア (A/D 変換停止)	—

詳細な DTC 転送 1 回分のタイミングを図 5 に示します。

DTC 転送では、まず DTC 起動要求 (本応用例では ADI 割り込み要求) が発生すると、DTC リクエストが発生し、内部バス権を確保して DTC が起動します (図 5 (1))、事例に設定した ADI 起動要求のベクタテーブルから転送情報の先頭アドレスをリードし (図 5 (2))、この先頭アドレスから転送情報をリードします (図 5 (3))。そして 転送元アドレス (ADDR0) から転送先アドレス (内蔵 RAM) へとデータを転送します (図 5 (4))。ADDR がリードされると ADF ビットは自動的にクリアされます (図 5 (5))。

最後に転送先アドレスをインクリメント 転送情報をライトバックします (図 5 (6))。また、DTC バス権は、転送情報ライトバック後に解放されます (図 5 (7))。

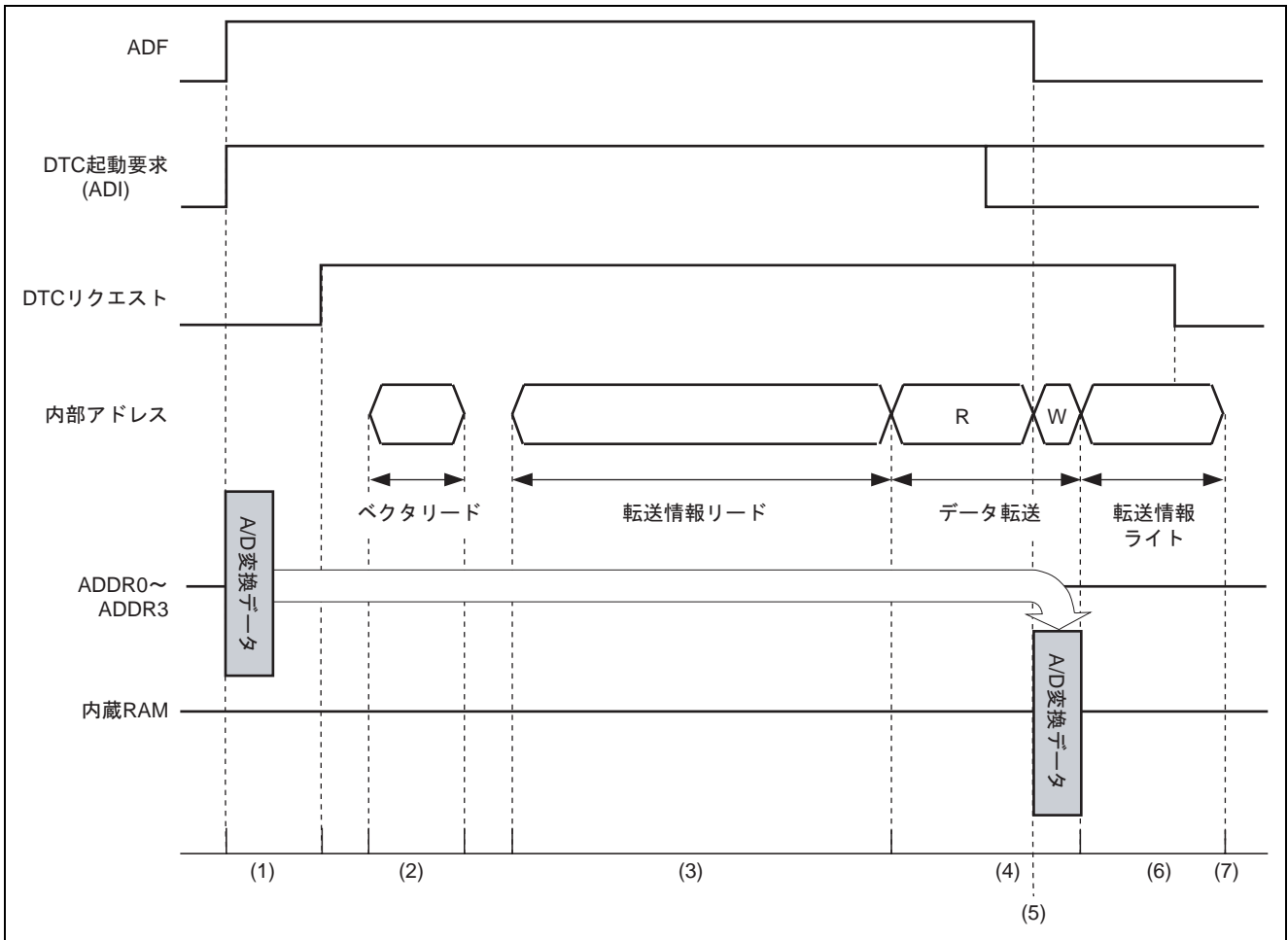


図 5 詳細 DTC 転送タイミングチャート

また、表 3 (5) から表 3 (7) までのメモリ上での流れを図 6 と表 4 に示します。

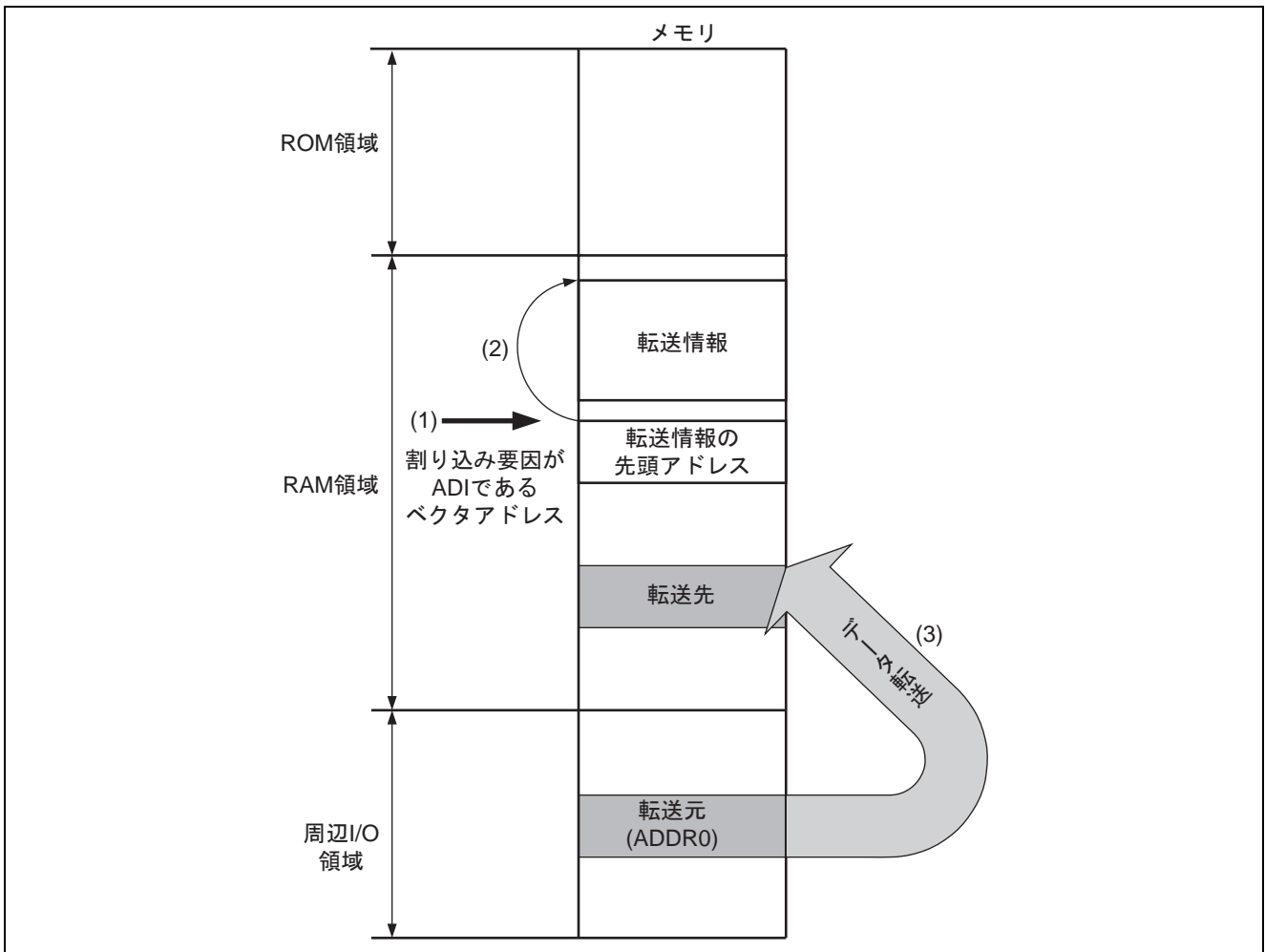


図 6 メモリ上での流れ

表 4 図 6 の説明

DTC の内容	
(1)	起動要因 (ADI) のベクタ (ベースアドレス + H'400+割り込み要因 (ADI) のベクタ番号 × 4 アドレス) に格納されたアドレス (転送情報の先頭アドレス) をリードする
(2)	転送情報をリードする 転送情報では転送データサイズ, 転送元, 転送先のアドレス等が指定されている
(3)	転送元アドレス (ADDR0) から転送情報で指定されたサイズのデータを転送先アドレス (RAM 領域) に転送する

5. ソフトウェア説明

5.1 関連一覧

本応用例で使用する関数一覧を示します。

表 5 関数一覧

関数名	機能
main()	DTC データ転送と A/D 変換ルーチンの呼び出し
ad_conv()	A/D 変換ルーチン
INT_AD0_ADI0()	ADI 割り込みルーチン

5.2 使用変数

本応用例で使用する変数を示します。

表 6 変数一覧

変数, ラベル名	機能	参照関数
unsigned char ad_count	A/D 変換カウンタ	main(), INT_AD0_ADI0()
unsigned short D_data[DTC_COUNT]	転送データを格納する配列 (2 バイト) DTC_COUNT は転送回数を示し、本応用例では 16 (4 チャンネル × 4 回)	main()
unsigned short dummy	割り込み要因ビットを読み出すための変数	main()

5.3 セクション設定

本応用例でのプログラムのセクションの割り付けを示します。

本応用例で使用する DTC の起動要因である ADI のベクタは下記のとおりです。

表 7 セクション設定

アドレス	セクション名	説明
H'00000000	DVECTTBL, DINTTBL, PIntPRG	DVECTTBL: 例外ベクタテーブル DINTTBL: 割り込みベクタテーブル PIntPRG: 割り込みプログラム
H'00000800	PResetPRG	リセットプログラム
H'00001000	P, C\$BSEC, C\$DEC, D	P: プログラム領域 C\$BSEC: B セクション初期化用のアドレスを格納 C\$DEC: D セクション初期化用のアドレスを格納 D: データを格納
H'FFFF4000	B, R	B: 未初期化データ領域 R: 初期化データ領域
H'FFFF6720	DDTC_AD0_ADI	DTC の起動要因 ADI のベクタテーブル
H'FFFFBC00	S	スタック領域

5.4 レジスタ設定

本応用例で使用するレジスタ設定を示します。なお、設定値は本応用例において使用している値であり、初期値とは異なります。

5.4.1 クロック発振器 (CPG) の設定

(1) 周波数制御レジスタ (FRQCR)

機能: PLL 回路の出力周波数に対する動作周波数の分周率を指定します。

設定値: H'0241

ビット	ビット名	設定値	内容
15	—	0	リザーブビット
14~12	IFC[2:0]	000	内部クロック (I ϕ) 周波数の分周率 000: $\times 1$ 倍, 入力クロック 10MHz のとき I ϕ = 80MHz
11~9	BFC[2:0]	001	バスクロック (B ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき B ϕ = 40MHz
8~6	PFC[2:0]	001	周辺クロック (P ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき I ϕ = 40MHz
5~3	MIFC[2:0]	000	MTU2S クロック (MI ϕ) 周波数の分周率 000: $\times 1$ 倍, 入力クロック 10MHz のとき MI ϕ = 80MHz
2~0	MPFC[2:0]	001	MTU2 クロック (MP ϕ) 周波数の分周率 001: $\times 1/2$ 倍, 入力クロック 10MHz のとき MP ϕ = 40MHz

5.4.2 低消費電力モードの設定

(1) スタンバイコントロールレジスタ 2 (STBCR2)

機能: 低消費電力時の各モジュールの動作を制御します。

設定値: H'28

ビット	ビット名	設定値	内容
7	MSTP7	0	モジュールストップビット 7 1 にセットすると内蔵 RAM へのクロック供給を停止, 0 にすると動作
6	MSTP6	0	モジュールストップビット 6 1 にセットすると ROM へのクロック供給を停止, 0 にすると動作
5	—	1	リザーブビット
4	MSTP4	0	モジュールストップビット 4 1 にセットすると DTC へのクロック供給を停止, 0 にすると動作
3	MSTP3	1	モジュールストップビット 3 1 にセットすると DMAC へのクロック供給を停止, 0 にすると動作
2~0	—	すべて 0	リザーブビット

(2) スタンバイコントロールレジスタ 4 (STBCR4)

機能: 低消費電力時の各モジュールの動作を制御します。

設定値: H'FE

ビット	ビット名	設定値	内容
7	MSTP23	1	モジュールストップビット 23 1 にセットすると MTU2S へのクロック供給を停止, 0 にすると動作
6	MSTP22	1	モジュールストップビット 22 1 にセットすると MTU2 へのクロック供給を停止, 0 にすると動作
5	MSTP21	1	モジュールストップビット 21 1 にセットすると CMT へのクロック供給を停止, 0 にすると動作
4, 3	—	すべて 1	リザーブビット
2	MSTP18	1	モジュールストップビット 18 1 にセットすると AD_2 へのクロック供給を停止, 0 にすると動作
1	MSTP17	1	モジュールストップビット 17 1 にセットすると AD_1 へのクロック供給を停止, 0 にすると動作
0	MSTP16	0	モジュールストップビット 16 1 にセットすると AD_0 へのクロック供給を停止, 0 にすると動作

5.4.3 割り込みコントローラの設定

(1) インタラプトプライオリティレジスタ K (IPRK)

機能: 割り込み要因の優先順位を設定します。

設定値: H'F000

ビット	ビット名	設定値	内容
15 ~ 12	A/D0,1	すべて 1	A/D0,1 の割り込み要因順位の設定 (本応用例では最大の 15 に設定)
11 ~ 8	A/D2	すべて 0	A/D2 の割り込み要因順位の設定 (本応用例では初期値)
7 ~ 0	—	すべて 0	予約ビット

5.4.4 DTC の設定

(1) DTC モードレジスタ A (MRA)

機能: DTC の動作モードの選択を行います。なお, 本レジスタは CPU から直接アクセスすることができません。内蔵 RAM に転送情報として配置してください。

設定値: H'10

ビット	ビット名	設定値	内容
7, 6	MD[1:0]	00	DTC モード 1, 0 DTC の転送モードを指定 (本応用例ではリピート転送モード)
5, 4	Sz[1:0]	01	DTC データトランスファサイズ 1, 0 転送データのサイズを指定 (本応用例ではワードサイズ転送)
3, 2	SM[1:0]	00	ソースアドレスモード 1, 0 データ転送後の SAR の動作を指定 (本応用例では転送後 SAR を固定)
1, 0	—	すべて 0	リザーブビット

(2) DTC モードレジスタ B (MRB)

機能: DTC の動作モードの選択を行います。なお、本レジスタは CPU から直接アクセスすることができません。内蔵 RAM に転送情報として配置してください。

設定値: H'38

ビット	ビット名	設定値	内容
7	CHNE	0	DTC チェイン転送イネーブル チェイン転送の指定 (本応用例ではチェイン転送禁止)
6	CHNS	0	DTC チェイン転送セレクト チェイン転送の条件を選択 (チェイン転送の場合に使用)
5	DISEL	0	DTC インタラプトセレクト 1 の場合は 1 回のデータ転送, もしくは 1 回のブロックデータ転送のたびに CPU に対して割り込みを要求。 0 の場合は指定された回数のデータ転送をした時だけ CPU に対し割り込みを要求。
4	DTS	0	DTC 転送モードセレクト リピート領域またはブロック領域をソース側にするかディスティネーション側にするかを指定 (リピート転送モード, ブロック転送モード時に使用) (本応報例ではソース側がリピート領域)
3, 2	DM[1:0]	10	ディスティネーションアドレス 1, 0 データ転送後の DAR の動作を指定 (本応用例では転送後 DAR をインクリメント)
1, 0	—	00	リザーブビット

(3) DTC ソースアドレスレジスタ (SAR)

機能: DTC の転送するデータの転送元アドレスを指定します。なお、本レジスタは CPU から直接アクセスすることができません。内蔵 RAM に転送情報として配置してください。

設定値: H'FFFFC900 (&AD0.ADDR0)

(4) DTC ディスティネーションアドレスレジスタ (DAR)

機能: DTC の転送するデータの転送先アドレスを指定します。なお、本レジスタは CPU から直接アクセスすることができません。内蔵 RAM に転送情報として配置してください。

設定値: H'FFFF4410 (&(D_data[0]))

(5) DTC 転送カウントレジスタ A (CRA)

機能: DTC のデータ転送の回数を指定します。

リピート転送モードでは、上位 8 ビットの CRAH と下位 8 ビットの CRAL に分割されます。CRAH は転送回数を保持し、CRAL は 8 ビットの転送カウンタ(1~256) として機能します。CRAL は 1 回のデータ転送を行うたびにデクリメント (-1) され、カウンタ値が H'00 になると、CRAH の内容が転送されます。転送回数は設定値が CRAH = CRAL = H'01 のときは 1 回、H'FF のときは 255 回で、H'00 のときは 256 回になります。

なお、本レジスタは CPU から直接アクセスすることができません。内蔵 RAM に転送情報として配置してください。

設定値: H'0404

(6) DTC 転送カウントレジスタ B (CRB)

機能: ブロック転送モード時の DTC のブロックデータ転送の転送回数を指定します。

なお、本レジスタは CPU から直接アクセスすることができません。内蔵 RAM に転送情報として配置してください。

本応用例では、ブロック転送は行わないので、初期値のままにします。

設定値: H'0000 (初期値)

(7) DTC イネーブルレジスタ D (DTCERD)

機能: DTC を起動する割り込み要因を選択します。DTC イネーブルレジスタは DTCERA ~ DTCERE がありますが、本応用例では、DTCERD のみを使用します。

DTCERD における各ビット共通のクリア条件とセット条件を以下に示します

[クリア条件]

- クリアするビットの 1 の状態をリードした後、0 をライトしたとき
- MRB の DISSEL ビットが 1 で、1 回のデータ転送を終了したとき
- 指定した回数の転送が終了したとき

[セット条件]

- セットするビットの 0 を読み出してから 1 を書き込み

設定値: H'0020

ビット	ビット名	設定値	内容
15	DTCERD15	0	1 にすると TGIA_4S が DTC 起動要因となる
14	DTCERD14	0	1 にすると TGIB_4S が DTC 起動要因となる
13	DTCERD13	0	1 にすると TGIC_4S が DTC 起動要因となる
12	DTCERD12	0	1 にすると TGID_4S が DTC 起動要因となる
11	DTCERD11	0	1 にすると TGIV_4S が DTC 起動要因となる
10	DTCERD10	0	1 にすると TGIU_5S が DTC 起動要因となる
9	DTCERD9	0	1 にすると TGIV_5S が DTC 起動要因となる
8	DTCERD8	0	1 にすると TGIW_5S が DTC 起動要因となる
7	DTCERD7	0	1 にすると CMI_0 が DTC 起動要因となる
6	DTCERD6	0	1 にすると CMI_1 が DTC 起動要因となる
5	DTCERD5	1	1 にすると ADI_0 が DTC 起動要因となる
4	DTCERD4	0	1 にすると ADI_1 が DTC 起動要因となる
3	DTCERD3	0	1 にすると ADI_2 が DTC 起動要因となる
2~0	—	すべて 0	リザーブビット

(8) DTC コントロールレジスタ (DTCCR)

機能: 転送情報リードスキップを設定

設定値: H'00

ビット	ビット名	設定値	内容
7~5	—	すべて 0	リザーブビット
4	RRS	0	DTC 転送情報リードスキップイネーブル ベクタアドレスのリードと転送情報のリードを制御。 DTC ベクタ番号は常に前回起動のベクタ番号と比較し、ベクタ番号の値が一致し、このビットが 1 のとき、ベクタアドレスのリードと転送情報のリードを行わず、DTC のデータ転送を実施する。 前回の起動がチェーン転送の時は、必ずベクタアドレスのリードと転送情報のリードが行われる。
3	RCHNE	0	DTC リピート転送後のチェーン転送イネーブル リピート転送の場合に転送カウンタ=0 でチェーン転送を許可/禁止
2, 1	—	すべて 0	リザーブビット
0	ERR	0	転送停止フラグ DTC アドレスエラーまたは NMI 割り込み要求が発生した事を示すフラグ。DTC 起動中に DTC アドレスエラーまたは NMI 割り込み要求が発生すると DTC のバス権解放時にバス権を解放後、DTC アドレスエラーまたは NMI 割り込み処理が実行する。DTC はデータ転送後、転送情報ライトステートで停止。 [クリア条件] 1 の状態をリードした後、0 をライトしたとき

(9) DTC ベクタベースレジスタ (DTCVBR)

機能: ベクタテーブルアドレス算出時のベースアドレスを設定します。

設定値: H'FFFF6000

(10) バス機能拡張レジスタ (BSCEHR)

DTC のバス権解放のタイミングなどを設定します。

本応用例では本レジスタは設定せず、初期値のまま使用します。

ビット	ビット名	初期値	内容
15	DTLOCK	0	DTC ロックイネーブル DTC がバス権を解放するタイミングの選択
14	CSSTP1	0	DTCNOP 発行時のバス権解放選択 DTC 起動時のベクタリード後の NOP 発行時に、CPU からの外部空間アクセス要求に対してバス権を解放するか否かの選択
13	—	0	リザーブビット
12	CSSTP2	0	バーストモードでの DMAC/DTC の転送中のバス権解放選択
11	DTBST	0	DTC バーストイネーブル DTC に複数の起動要因が発生した場合に、バス権を解放せずに連続して DTC を起動する
10	DTSA	0	DTC ショートアドレスモード DTC の転送情報リードを 3 ロングワードか 4 ロングワードか選択する
9	CSSTP3	0	CPU による外部メモリアccess優先選択
8	DTPR	0	DTC 起動の優先順位指定 DTC が起動する前に複数の DTC 起動要求が発生した場合、最初に要求のあった起動要求から転送を開始するか、DTC 起動優先順位に従って転送を開始するかを選択
7~5	—	すべて 0	リザーブビット
4	DMMTU4	0	TGIA_4 を起動要因とするバーストモードでの DMAC 転送イネーブル
3	DMMTU3	0	TGIA_3 を起動要因とするバーストモードでの DMAC 転送イネーブル
2	DMMTU2	0	TGIA_2 を起動要因とするバーストモードでの DMAC 転送イネーブル
1	DMMTU1	0	TGIA_1 を起動要因とするバーストモードでの DMAC 転送イネーブル
0	DMMTU0	0	TGIA_0 を起動要因とするバーストモードでの DMAC 転送イネーブル

5.4.5 A/D 変換の設定

(1) A/D コントロール/ステータスレジスタ_0 (ADCSR_0)

機能: A/D 変換の動作制御, および A/D 変換時間を設定します。

設定値: H'401B

ビット	ビット名	設定値	内容
15	ADF	0	A/D エンドフラグ A/D 変換の終了を示すステータスフラグ [セット条件] <ul style="list-style-type: none"> シングルモードでは, A/D 変換が終了したとき [クリア条件] <ul style="list-style-type: none"> 1 の状態をリードした後, 0 をライトしたとき ADI 割り込みにより DMAC/DTC が起動され, ADDR をリードしたとき
14	ADIE	1	A/D インタラプト (ADI) イネーブル 1 にセットすると ADF による ADI 割り込みがイネーブル
13, 12	—	すべて 0	リザーブビット
11	TRGE	0	トリガイネーブル TRGE = 0 のときトリガによる A/D 変換の開始は無効
10	—	0	リザーブビット
9	CONADF	0	ADF コントロール 2 チャネルスキャンモード時の ADF の動作を制御
8	STC	0	ステートコントロール A/D 変換時間の設定 (本応用例では 50 ステート)
7, 6	CKSL[1:0]	00	クロックセレクト 1, 0 A/D 変換時間の設定 (本応用例では Pφ/4)
5, 4	ADM[1:0]	01	A/D モード 1, 0 A/D 変換の動作モードの選択 (本応用例では 4 チャネルスキャンモード)
3	ADCS	1	A/D 連続スキャン 連続スキャンモード
2~0	CH[2:0]	011	チャンネルセレクト 2~0 A/D 変換するアナログ入力チャンネルの選択 (本応用例では AN0~AN3)

(2) A/D コントロールレジスタ_0 (ADCR_0)

機能: A/D 変換の開始を制御します。

設定値: H'0000

ビット	ビット名	設定値	内容
15, 14	—	すべて 0	リザーブビット
13	ADST	0	A/D スタート 0 にクリアすると A/D 変換を中止し, 待機状態となる 1 にセットすると A/D 変換を開始 シングルモードでは選択したチャンネルの A/D 変換が終了すると自動的にクリア
12~0	—	すべて 0	リザーブビット

(3) A/D トリガセレクトレジスタ_0 (ADTSR_0)

機能: 外部トリガによる A/D 変換開始をイネーブルにします。

設定値: H'0000 (初期値)

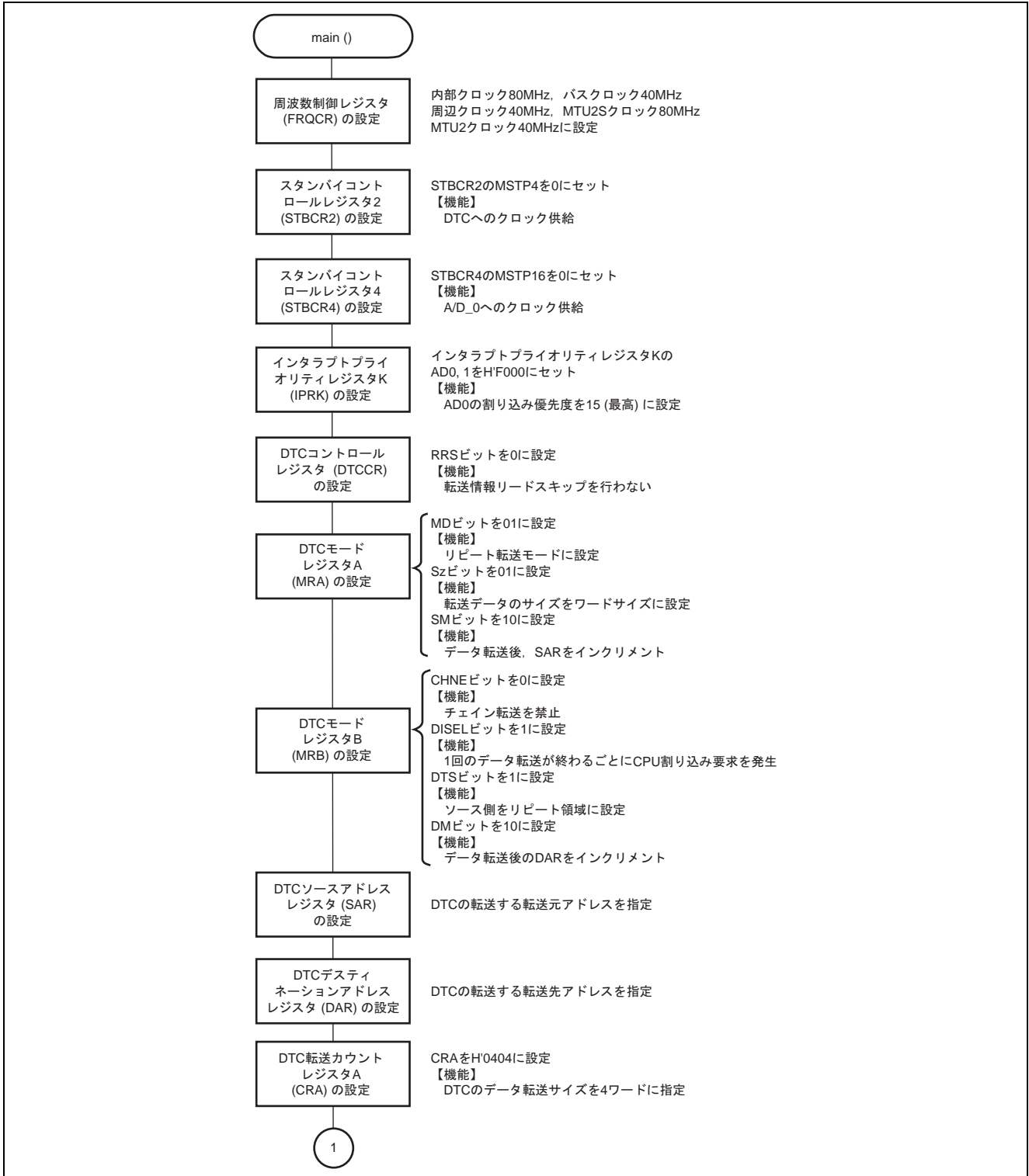
本応用例では外部トリガは使用しないため本レジスタは設定せず、初期値のまま使用します。

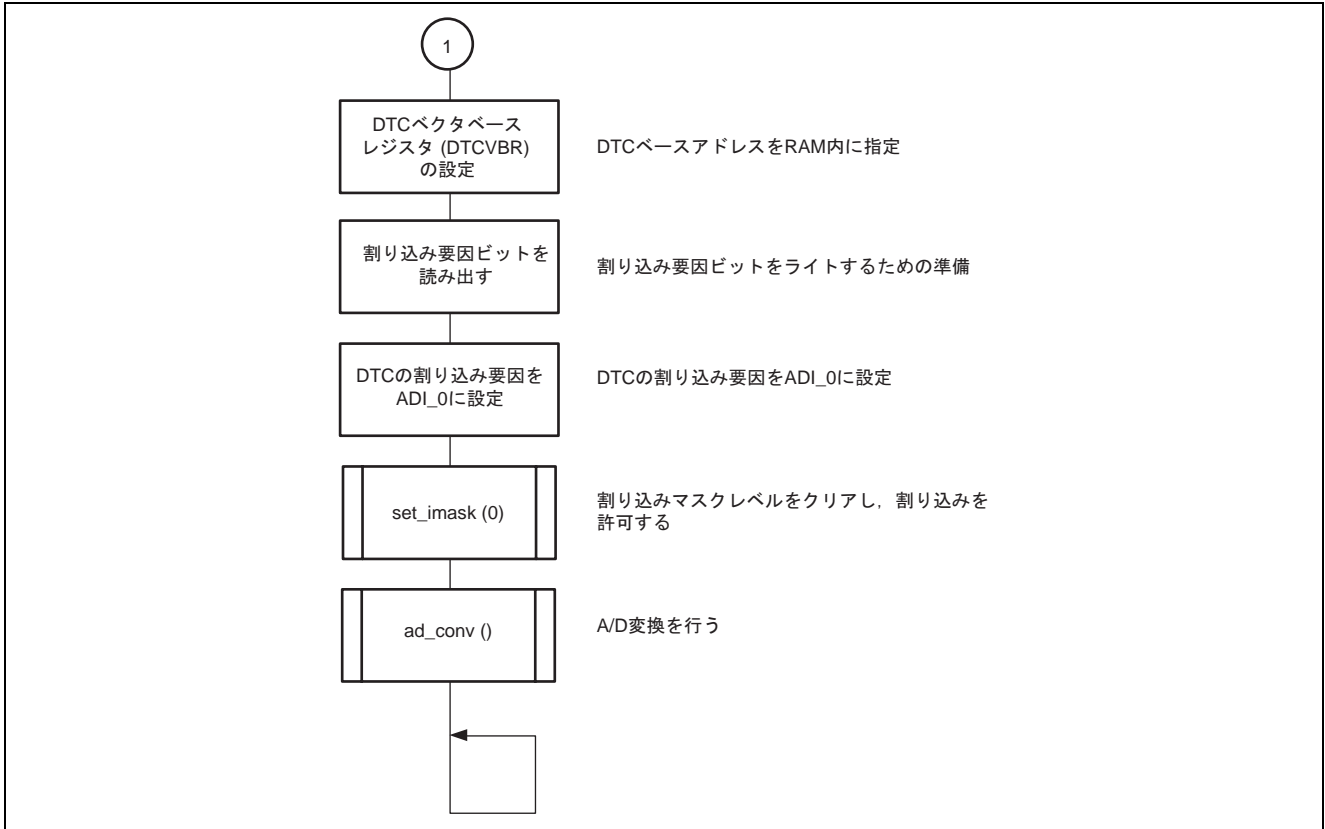
ビット	ビット名	初期値	内容
15 ~ 12	TRG11S[3:0]	0000	A/D トリガ 1 グループ 1 セレクト 3, 2, 1, 0 A/D モジュール 1 の 2 チャネルスキャンモード時のグループ 1 に対する外部, MTU2, MTU2S からの A/D 変換開始トリガの選択
11 ~ 8	TRG01S[3:0]	0000	A/D トリガ 0 グループ 1 セレクト 3, 2, 1, 0 A/D モジュール 0 の 2 チャネルスキャンモード時のグループ 1 に対する外部, MTU2, MTU2S からの A/D 変換開始トリガの選択
7 ~ 4	TRG1S[3:0]	0000	A/D トリガ 1 セレクト 3, 2, 1, 0 A/D モジュール 1 の外部, MTU2, MTU2S からの A/D 変換開始トリガの選択
3 ~ 0	TRG0S[3:0]	0000	A/D トリガ 0 セレクト 3, 2, 1, 0 A/D モジュール 1 の外部, MTU2, MTU2S からの A/D 変換開始トリガの選択

6. フローチャート

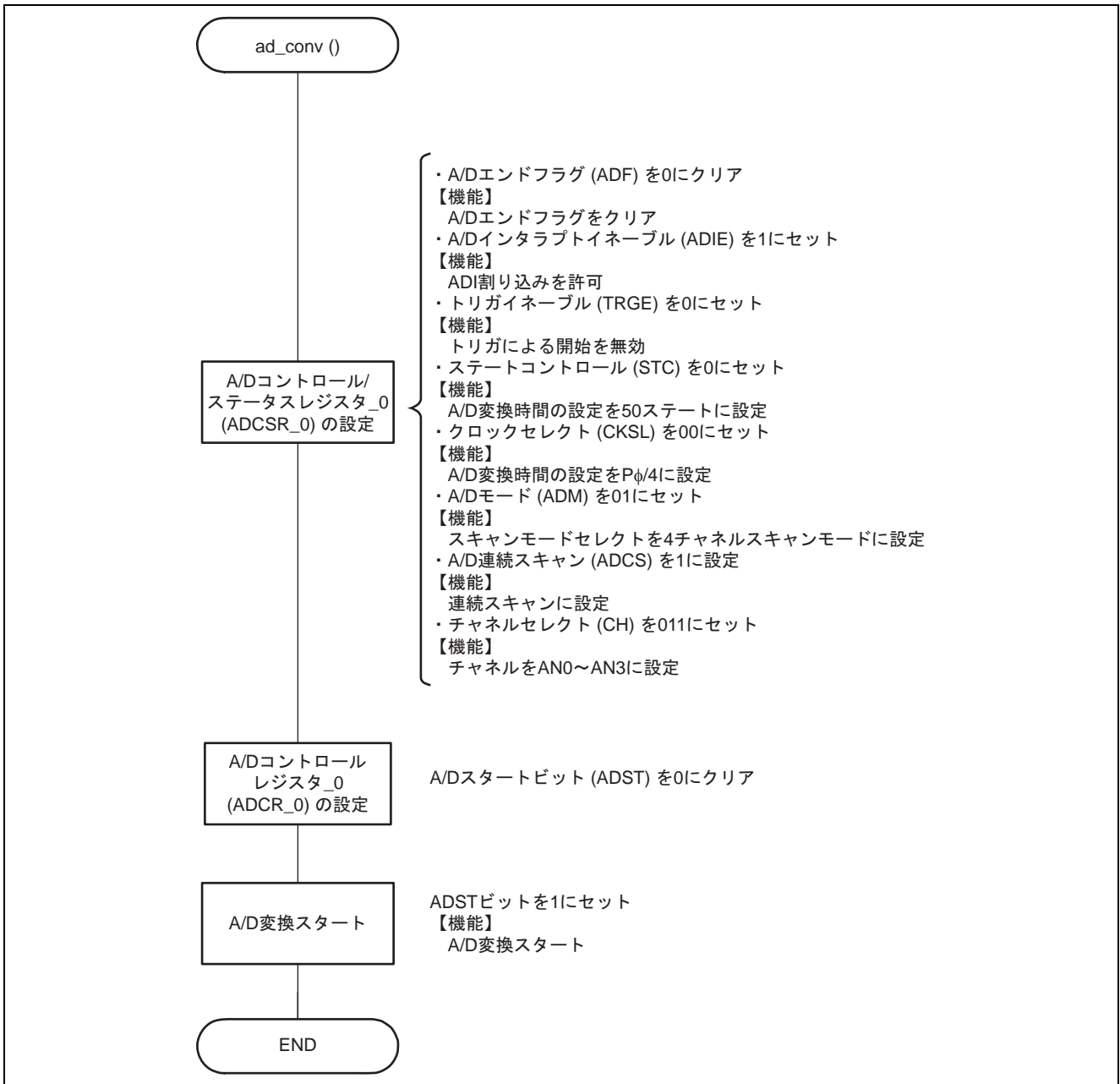
本応用例でのフローチャートを示します。

6.1 メインルーチン

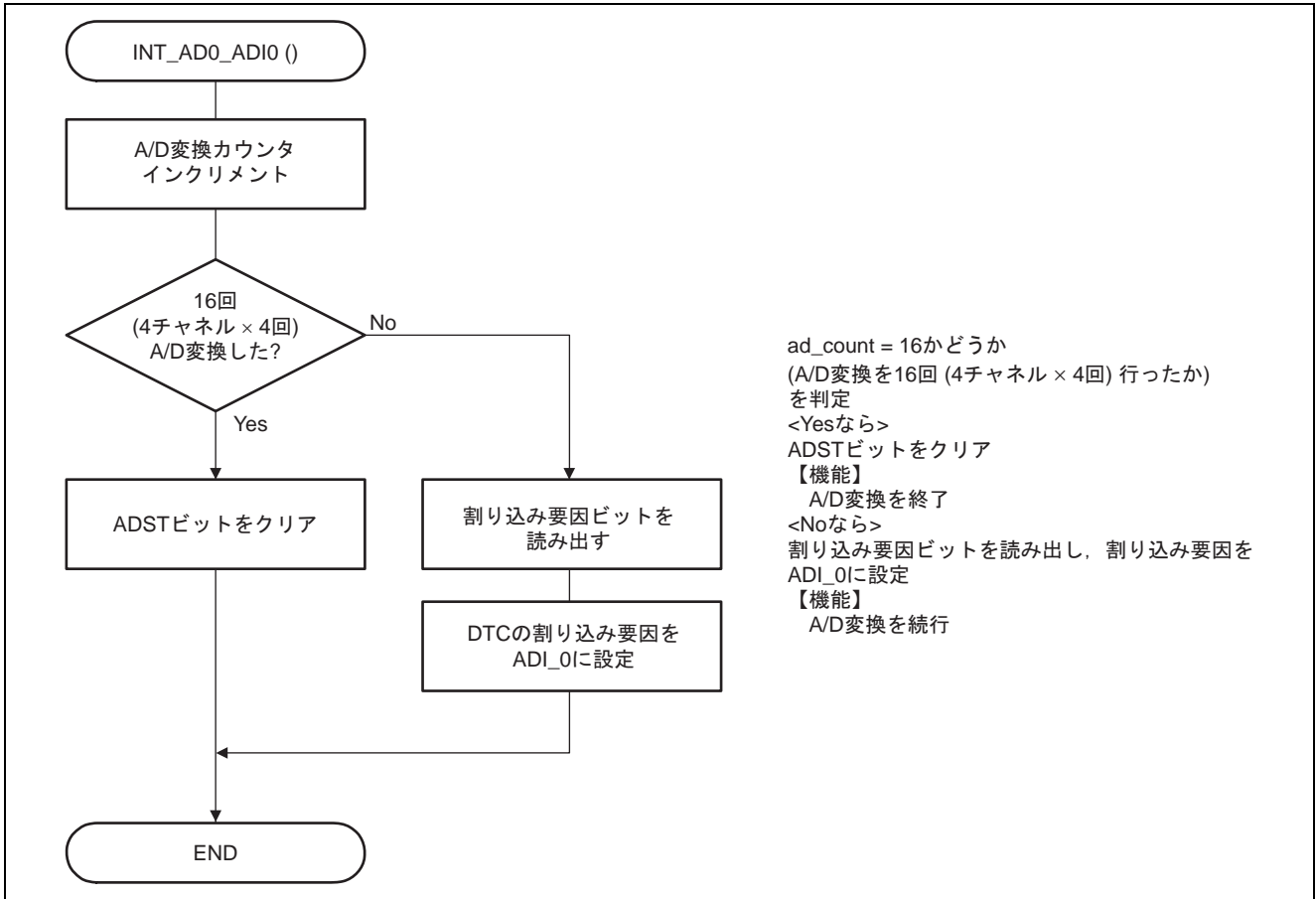




6.2 A/D 変換ルーチン



6.3 ADI 割り込みルーチン



7. 参考ドキュメント

- ソフトウェアマニュアル
SH-1/SH-2/SH-DSP ソフトウェアマニュアル
(最新版はルネサス テクノロジーのホームページから入手してください)
- ハードウェアマニュアル
SH7080 グループ ハードウェアマニュアル
(最新版はルネサス テクノロジーのホームページから入手してください)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2008.01.18	—	初版発行

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりますは、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。