

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/38076R

I²C バスインタフェース 2 によるマスタ/スレーブ間通信

要旨

H8/38076R の I²C2 (Inter IC Bus Interface 2) モジュールを用いて、I²C バスフォーマットのマスタ/スレーブ間通信を行います。

動作確認デバイス

H8/38076R

目次

| | |
|--------------------------|----|
| 1. 仕様 | 2 |
| 2. 使用機能説明 | 3 |
| 3. シーケンス図 | 6 |
| 4. 動作説明 | 8 |
| 5. ソフトウェア説明 (マスタ) | 15 |
| 6. ソフトウェア説明 (スレーブ) | 31 |

1. 仕様

- 図 1 に示すように、H8/38076R の I²C バスインタフェース 2 を用いて、マイコン間通信を行います。
- 本タスク例では、マスタモードの H8/38076R マイコンから 4 バイトのデータを送信し、スレーブモードの H8/38076R マイコンで受信します。
- スレーブモードのマイコンは、受信したデータをマスタモードのマイコンに送信します。
- 転送クロック周波数は、250kHz です。

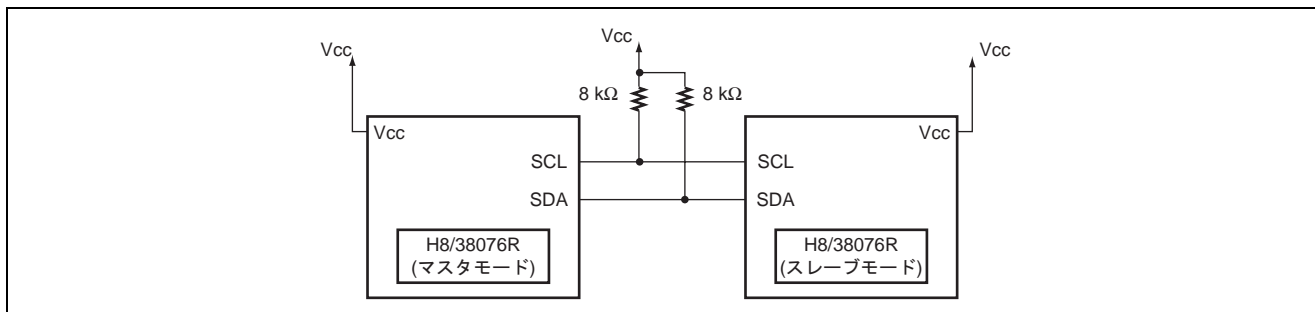


図 1 I²C バスマスタ/スレーブ間通信の接続図

2. 使用機能説明

2.1 使用機能

本タスク例では、I²C バスインタフェース 2 を用いて、マスタ/スレーブ間通信をします。図 2 に I²C バスインタフェース 2 のブロック図を示し、以下に機能説明をします。

1. I²C バスインタフェース 2 機能

I²C バスインタフェース 2 は、フィリップス社の提唱する I²C (Inter IC Bus) インタフェース方式に準拠しており、サブセット機能を備えております。

- I²C バスコントロールレジスタ 1 (ICCR1)
I²C バスインタフェース 2 の動作/停止, 送信/受信制御, マスタモード/スレーブモード, 送信/受信, マスタモード転送クロック周波数の選択をします。本タスク例では、転送クロック周波数を 250kHz に設定しています。
- I²C バスコントロールレジスタ 2 (ICCR2)
開始/停止条件発行, SDA 端子の操作, SCL 端子のモニタ, I²C バスインタフェース 2 のコントロール部のリセットを制御します。
- I²C バスモードレジスタ (ICMR)
MSB ファースト/LSB ファーストの選択, マスタモードウェイトの制御, 転送ビット数の選択をします。
- I²C バスステータスレジスタ (ICSR)
各種割り込み要求フラグおよびステータスの確認をします。
- I²C バス割り込み許可レジスタ (ICIER)
各種割り込み要因の許可, アクノリッジの有効/無効の選択, 送信アクノリッジの設定および受信アクノリッジの確認をします。
- I²C バス送信データレジスタ (ICDRT)
送信データを格納する 8 ビットのリード/ライト可能なレジスタで、I²C バスシフトレジスタ (ICDRS) の空きを検出すると ICDRT に書き込まれた送信データを ICDRS に転送し、データ送信を開始します。ICDRS のデータ送信中に、次に送信するデータを ICDRT にライトしておくことで、連続送信が可能です。なお、ICMR の MLS ビットを 1 に設定した場合、ICDRT に書き込んだ後リードすると、MSB/LSB 反転したデータが読み出されます。
- I²C バス受信データレジスタ (ICDRR)
受信データを格納する 8 ビットのレジスタです。1 バイトのデータの受信が終了すると、受信したデータを ICDRS から ICDRR へ転送し、次のデータを受信可能にします。なお、ICDRR は受信専用レジスタですので、CPU からライトできません。
- I²C バスシフトレジスタ (ICDRS)
データを送信/受信するためのレジスタです。送信時は ICDRT から送信データが ICDRS に転送され、データが SDA 端子から送出されます。受信時は 1 バイトのデータの受信が終了すると、データが ICDRS から ICDRR へ転送されます。なお、本レジスタは CPU から直接リードできません。
- スレーブアドレスレジスタ (SAR)
フォーマットの選択, スレーブアドレスを設定します。I²C バスフォーマットでスレーブモードの場合、開始条件後に送られてくる第 1 フレームの上位 7 ビットと SAR の上位 7 ビットが一致したとき、スレーブデバイスとして動作します。

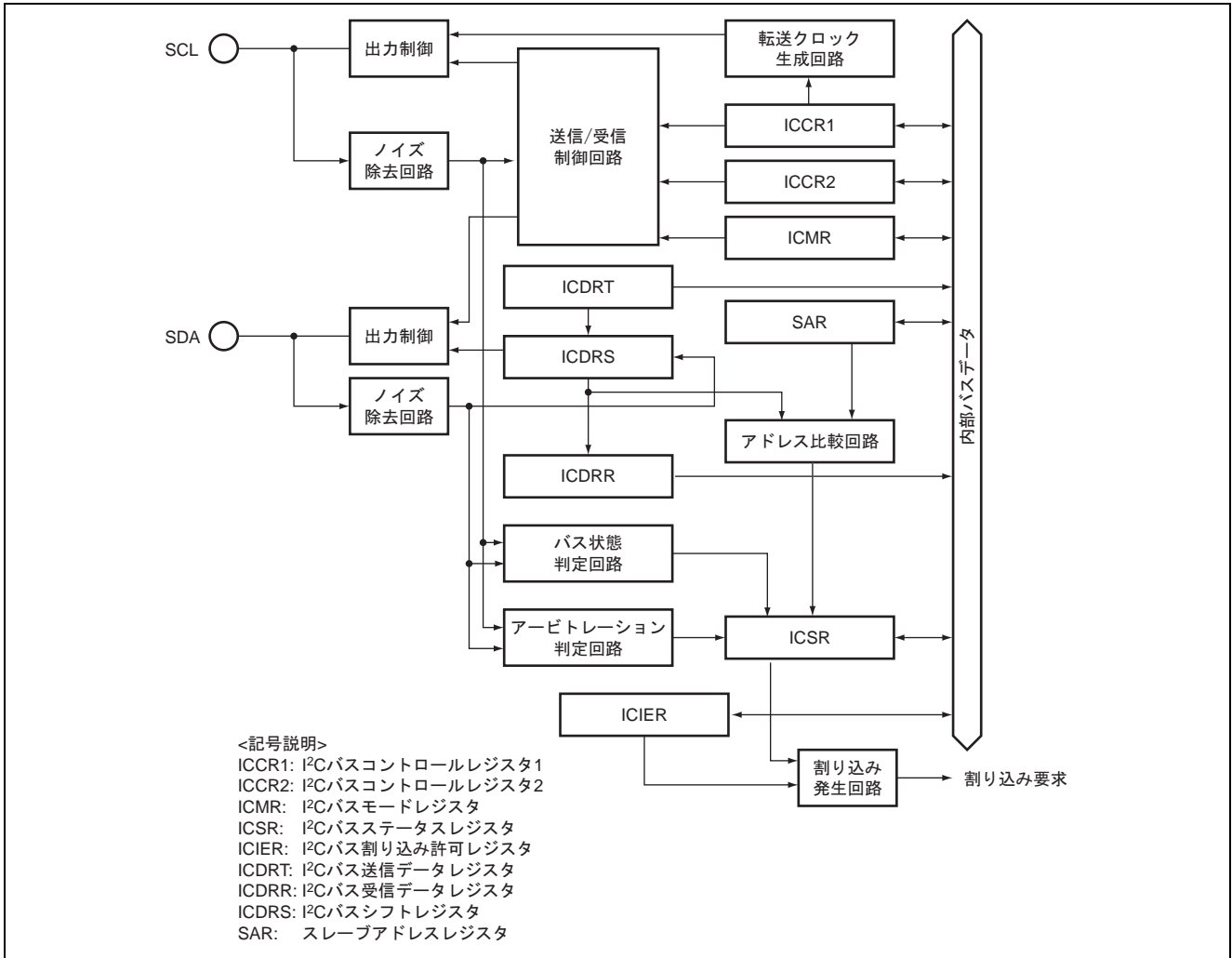


図 2 I²C バスインタフェース 2 のブロック図

2.2 機能割り付け

本タスク例の機能割り付けを表 1 に示します。表 1 に示すように機能を割り付け、I²C バスインタフェース 2 によるマスタ/スレーブ間通信をします。

表 1 機能割り付け

| 機能 | 分類 | 機能割り付け |
|-------|-------------------|-------------------------------------------------------------------------------------|
| SCL | 端子 | I ² C シリアルクロック入出力端子 |
| SDA | 端子 | I ² C シリアルデータ入出力端子 |
| ICRR1 | I ² C2 | I ² C バスインタフェース 2 の動作/停止, 送信/受信制御, マスタモード/スレーブモード, マスタモード転送クロック周波数の選択 |
| ICRR2 | I ² C2 | 開始/停止条件発行, SDA 端子の操作 |
| ICMR | I ² C2 | MSB ファースト/LSB ファーストの選択, マスタモードウェイトの制御, 転送ビット数の選択 |
| ICSR | I ² C2 | I ² C の動作状態を示すステータスフラグ |
| ICIER | I ² C2 | アクリッジの有効/無効の選択, 送信アクリッジの設定および受信アクリッジの 確認 |
| ICDRT | I ² C2 | 送信データを格納するレジスタ |
| ICDRR | I ² C2 | 受信データを格納するレジスタ |
| ICDRS | I ² C2 | データを送信/受信するためのレジスタ |
| SAR | I ² C2 | フォーマットの選択, スレーブアドレスの設定 |

3. シーケンス図

3.1 マスタ送信，スレーブ受信

本タスク例におけるマスタ送信，スレーブ受信のシーケンス図を図 3 に示します。

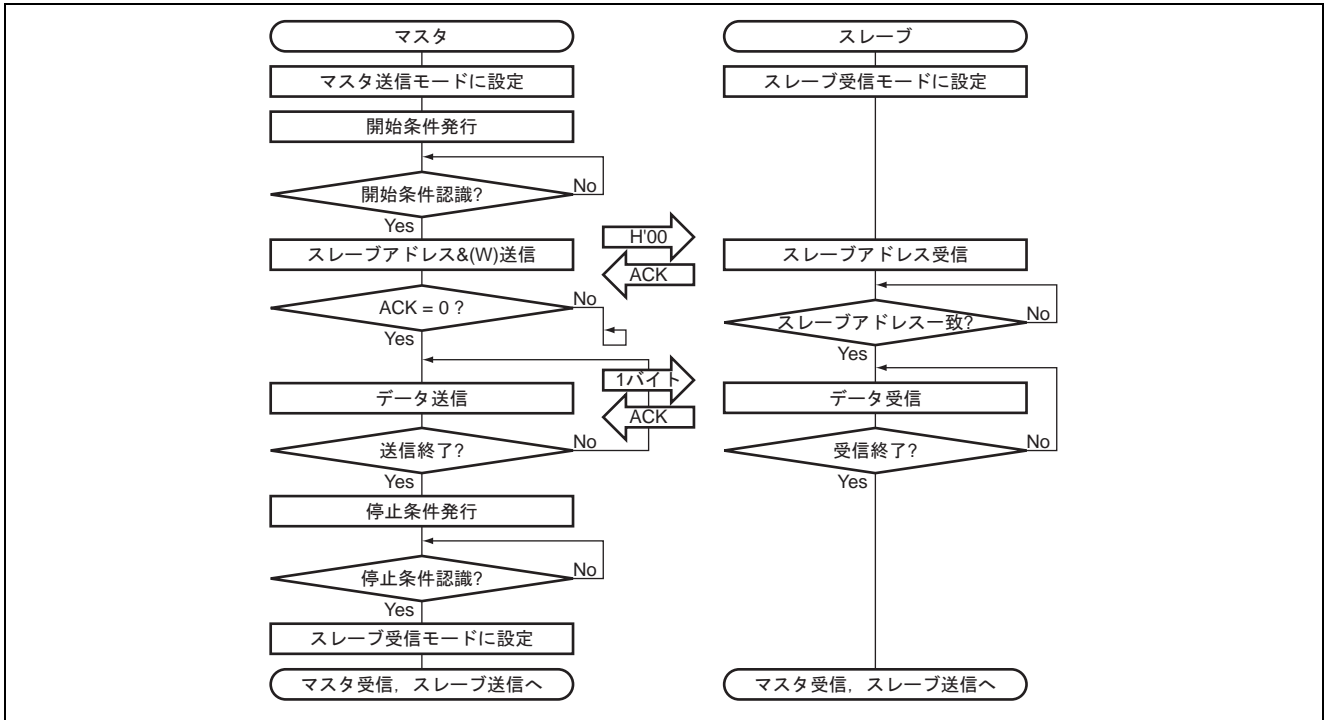


図 3 マスタ送信，スレーブ受信のシーケンス図

3.2 マスタ受信, スレーブ送信

本タスク例におけるマスタ受信, スレーブ送信のシーケンス図を図 4 に示します。

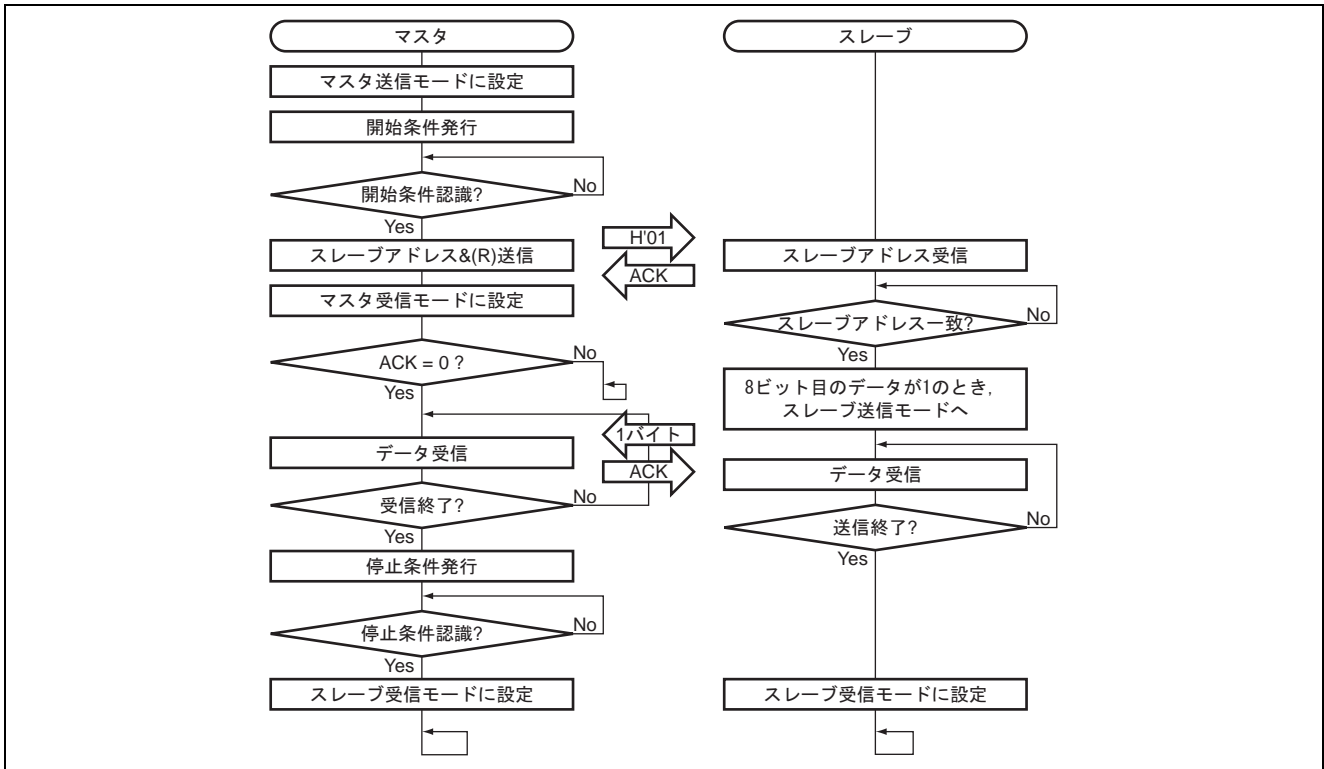


図 4 マスタ受信, スレーブ送信のシーケンス図

4. 動作説明

4.1 マスタ送信モード

本タスク例におけるマスタ送信モードの動作タイミングを図 5, 図 6 に示します。また, ソフトウェアおよびハードウェア処理の内容を示します。

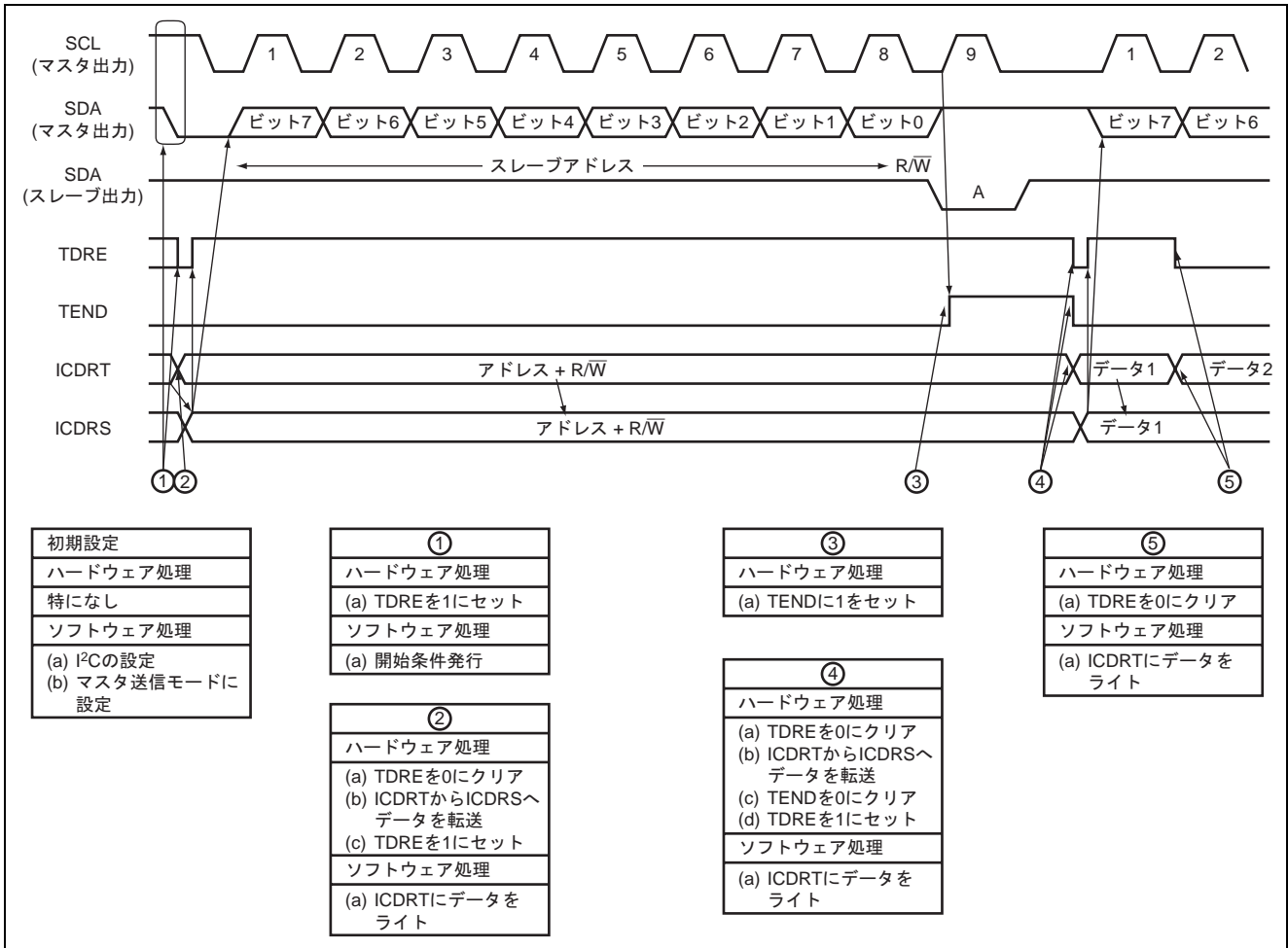


図 5 マスタ送信モード動作タイミング 1

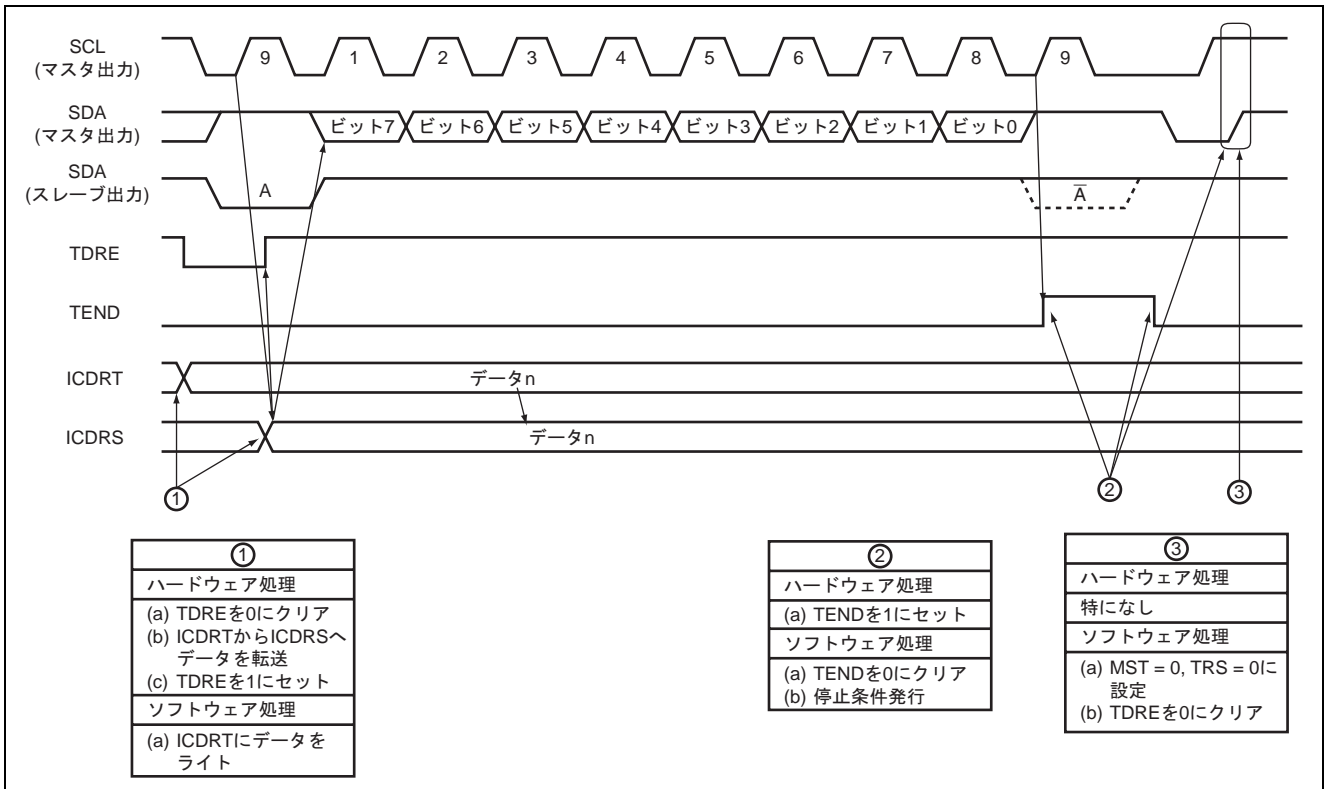


図 6 マスタ送信モード動作タイミング 2

4.2 マスタ受信モード

本タスク例におけるマスタ受信モードの動作タイミングを図7, 図8に示します。また, ソフトウェアおよびハードウェア処理の内容を示します。

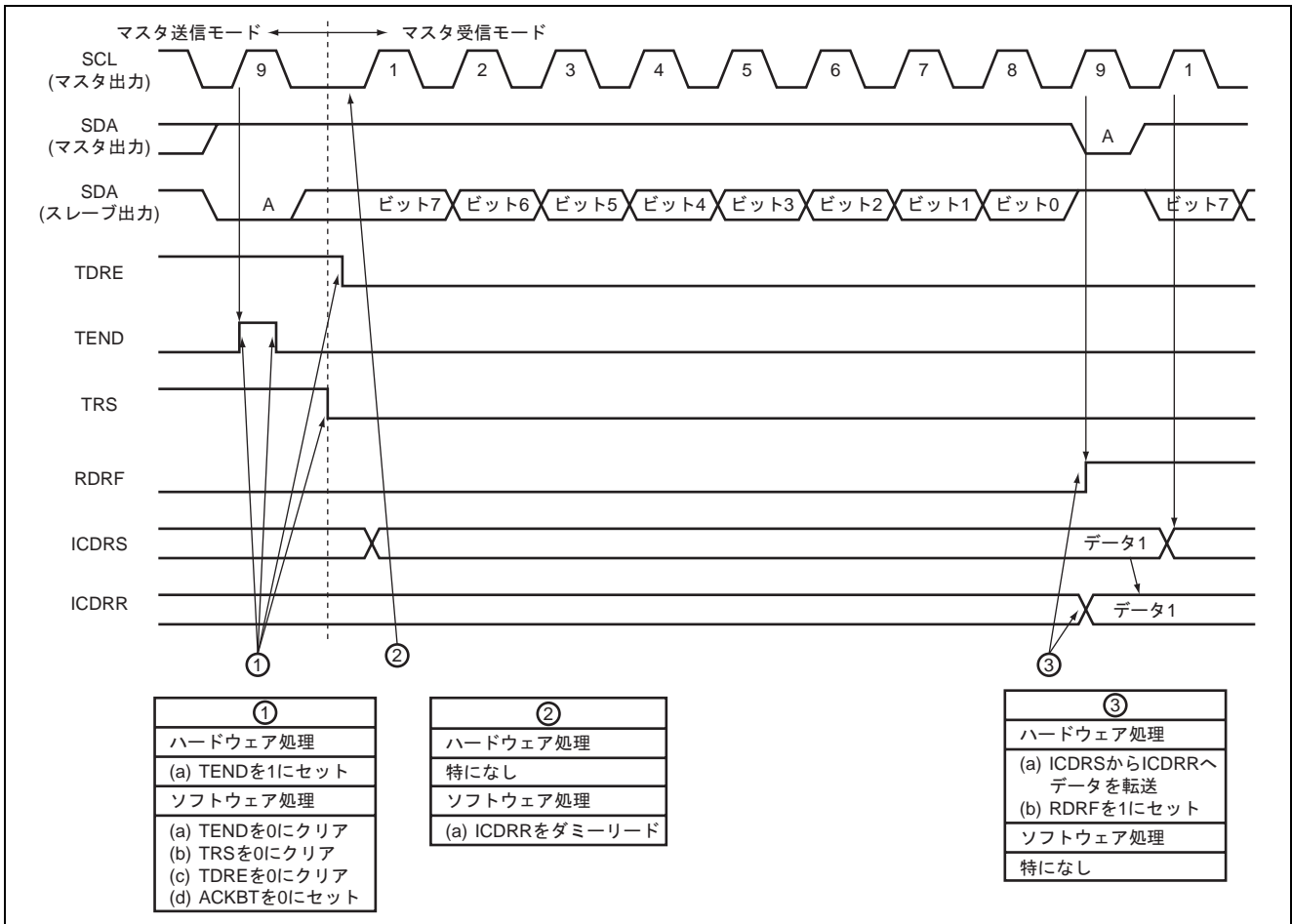


図7 マスタ受信モード動作タイミング1

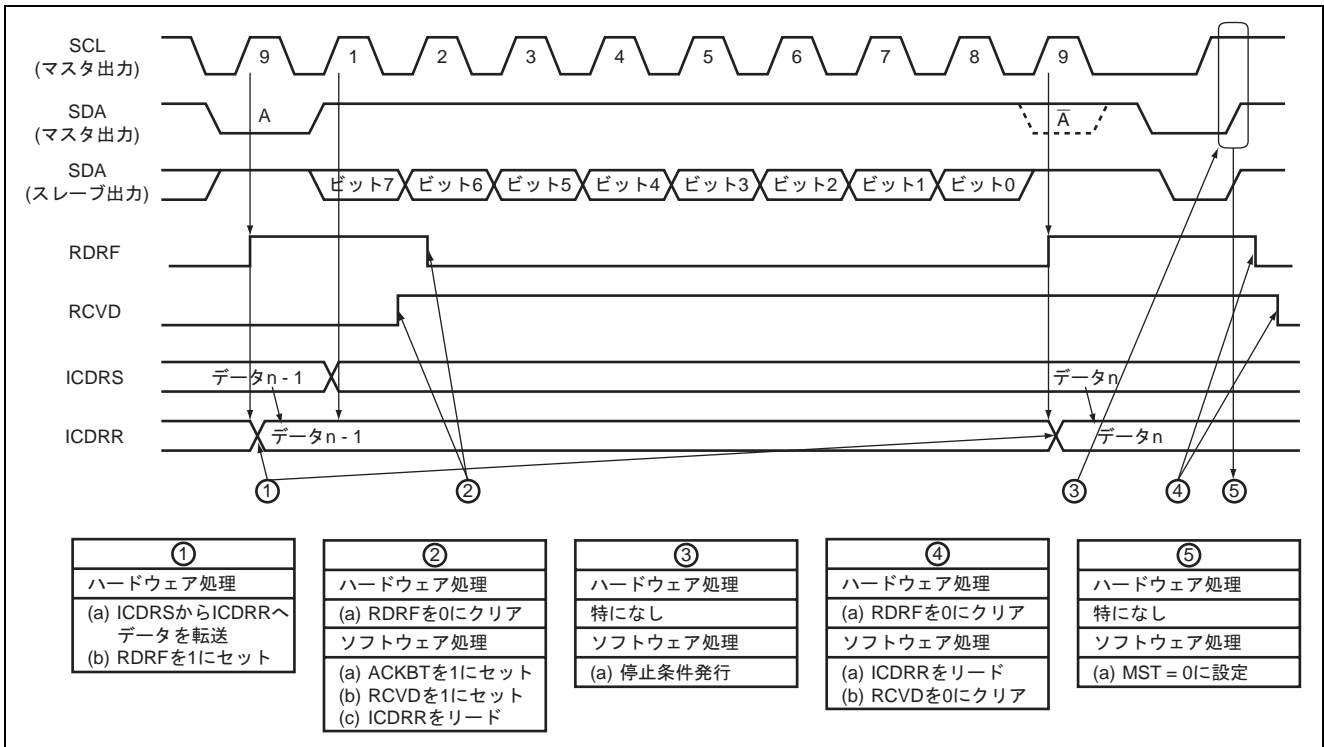


図 8 マスタ受信モード動作タイミング 2

4.3 スレーブ送信モード

本タスク例におけるスレーブ送信モードの動作タイミングを図9, 図10に示します。また, ソフトウェアおよびハードウェア処理の内容を示します。

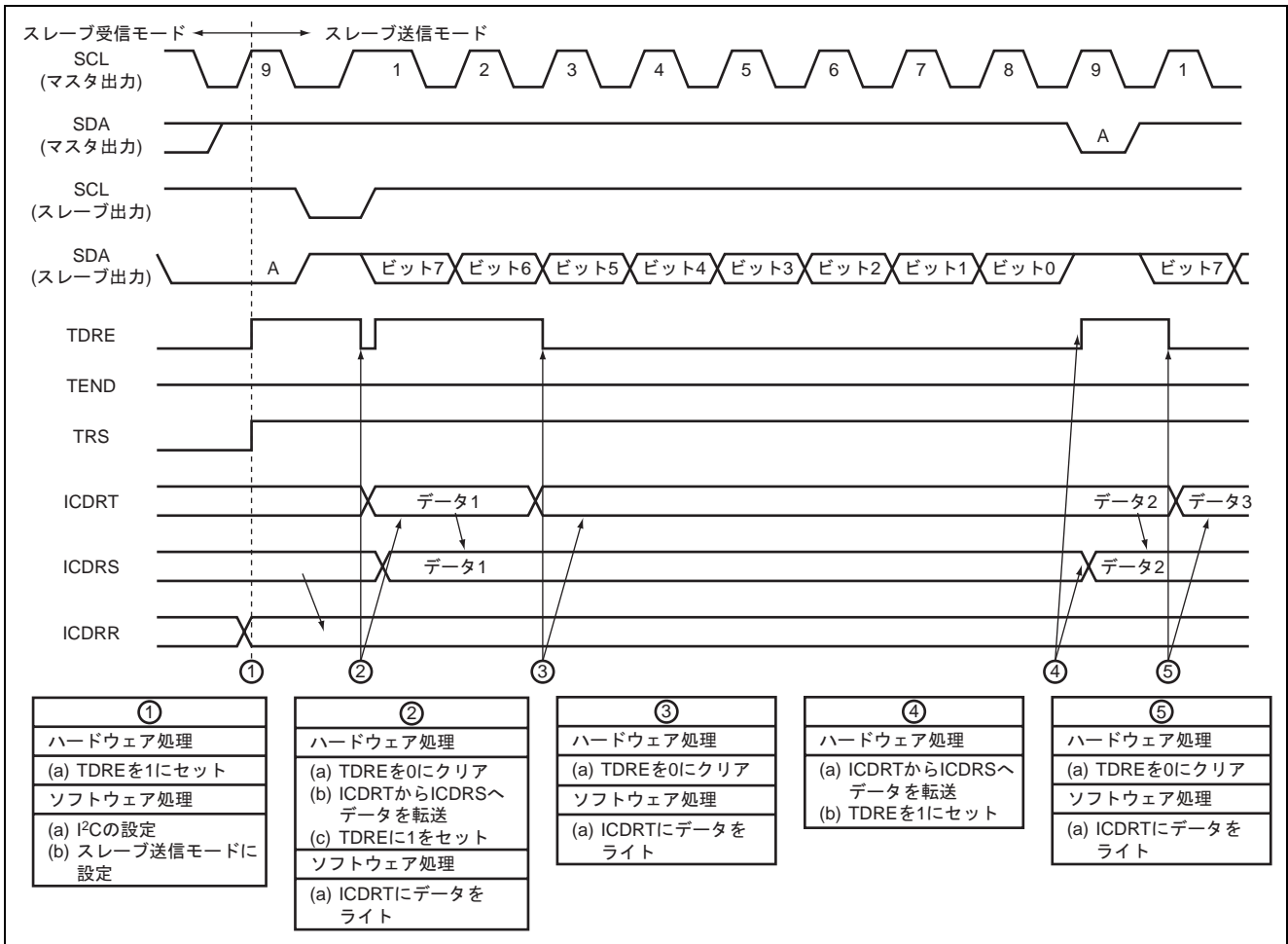


図9 スレーブ送信モード動作タイミング 1

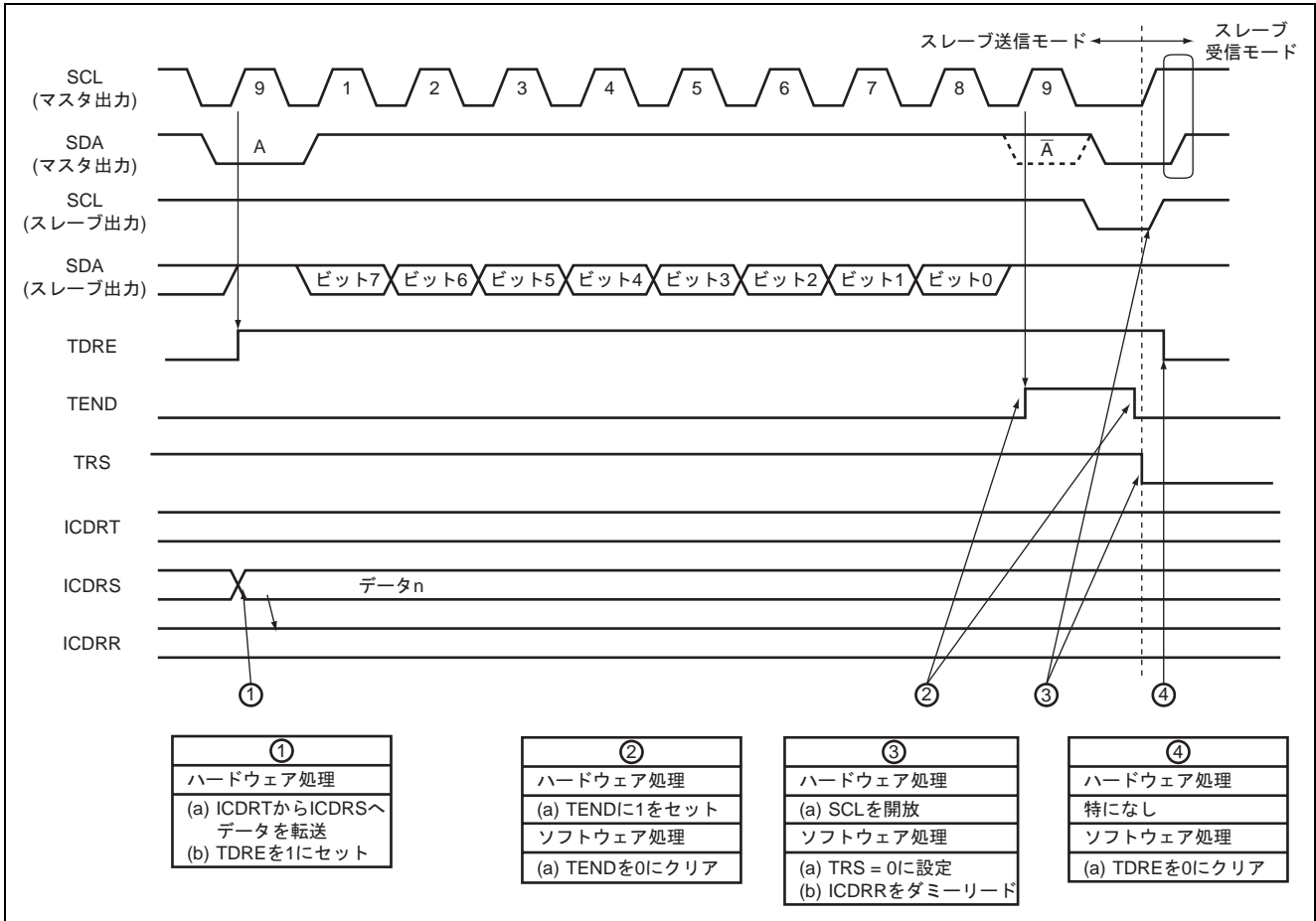


図 10 スレーブ送信モード動作タイミング 2

4.4 スレーブ受信モード

本タスク例におけるスレーブ受信モードの動作タイミングを図 11, 図 12 に示します。また, ソフトウェアおよびハードウェア処理の内容を示します。

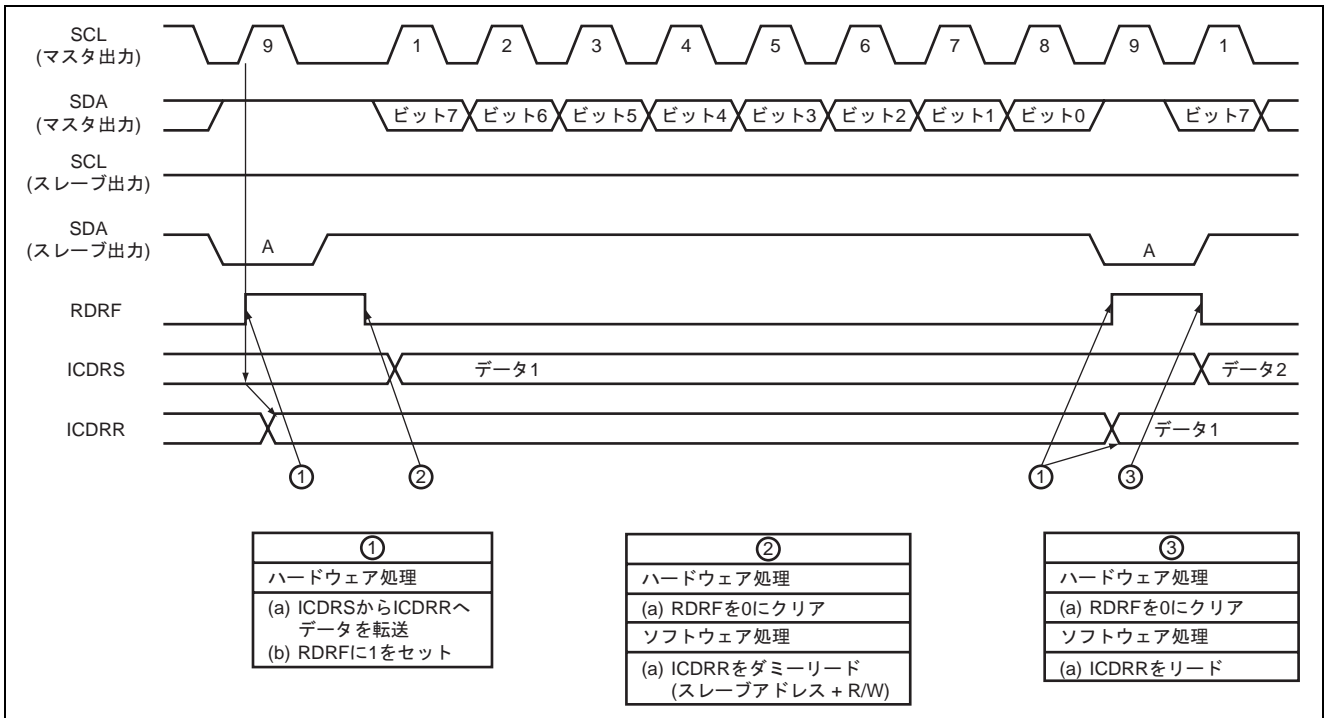


図 11 スレーブ受信モード動作タイミング 1

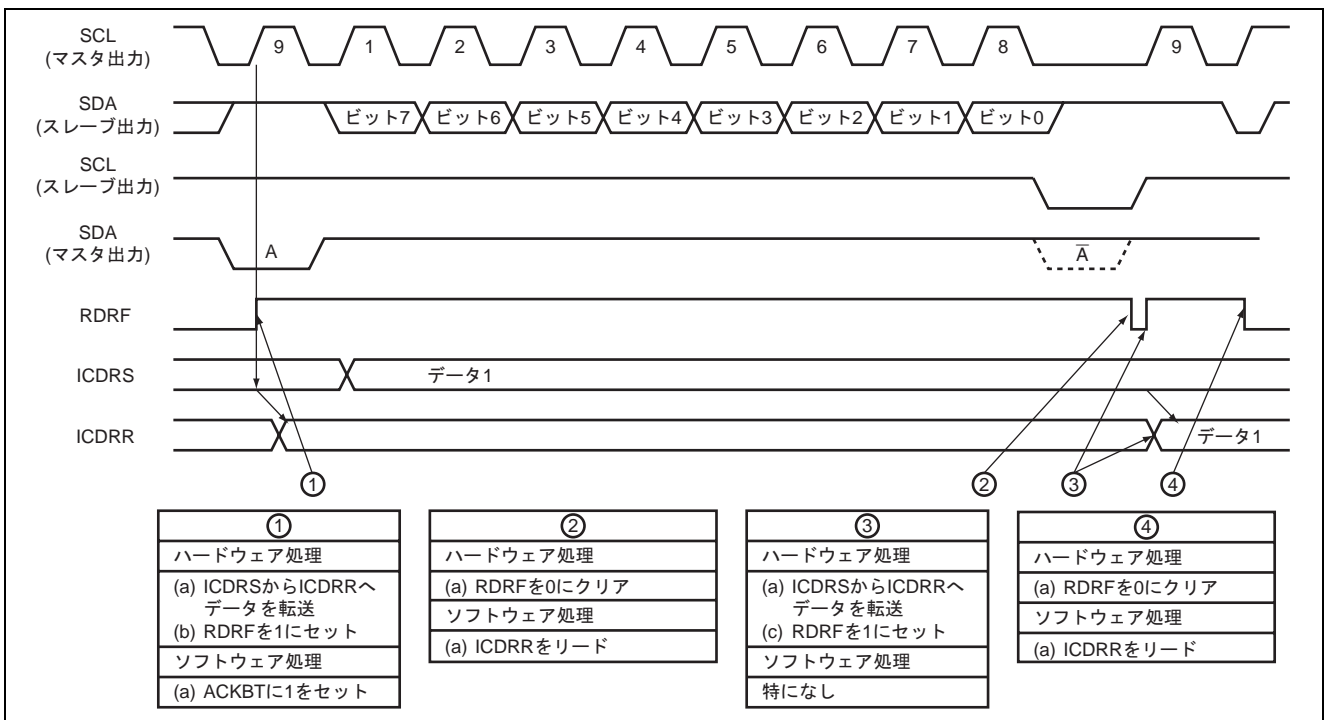


図 12 スレーブ受信モード動作タイミング 2

5. ソフトウェア説明 (マスタ)

本タスク例では、I²C2 の初期化、スレーブデバイスおよび R/W の設定、マスタ送信、マスタ受信の処理を行います。マスタプログラムで使用する関数の説明を以下に示します。

5.1 関数一覧

表 2 マスタプログラム関数一覧

| 関数名 | 機能 |
|----------------|------------------------|
| main | マスタ通信の制御 |
| IIC2_init | I ² C2 の初期化 |
| set_slave_adrs | スレーブデバイスの設定, R/W の設定 |
| master_trs | マスタ送信 |
| master_rcv | マスタ受信 |

5.2 使用定数説明

本タスク例で使用する定数を表 3 に示します。

表 3 使用定数

| ラベル名 | 定数値 | 説明 | 使用関数名 |
|----------------|------|-----------------|--------------------------|
| SLAVE_ADRS | H'00 | スレーブアドレス | main |
| IIC_DATA_WRITE | H'00 | R/W で WRITE を選択 | main |
| IIC_DATA_READ | H'01 | R/W で READ を選択 | main |
| SIZE | 4 | 送受信データサイズ | master_trs master_rcv |

5.3 使用 RAM 説明

本タスク例で使用する RAM を表 4 に示します。

表 4 使用 RAM

| ラベル名 | 説明 | メモリ消費量 | 使用関数名 |
|-------------|-------------|--------|------------|
| m_trs[SIZE] | 送信データ格納バッファ | 4 バイト | master_trs |
| m_rcv[SIZE] | 受信データ格納バッファ | 4 バイト | master_rcv |

5.4 モジュール説明

5.4.1 main()関数

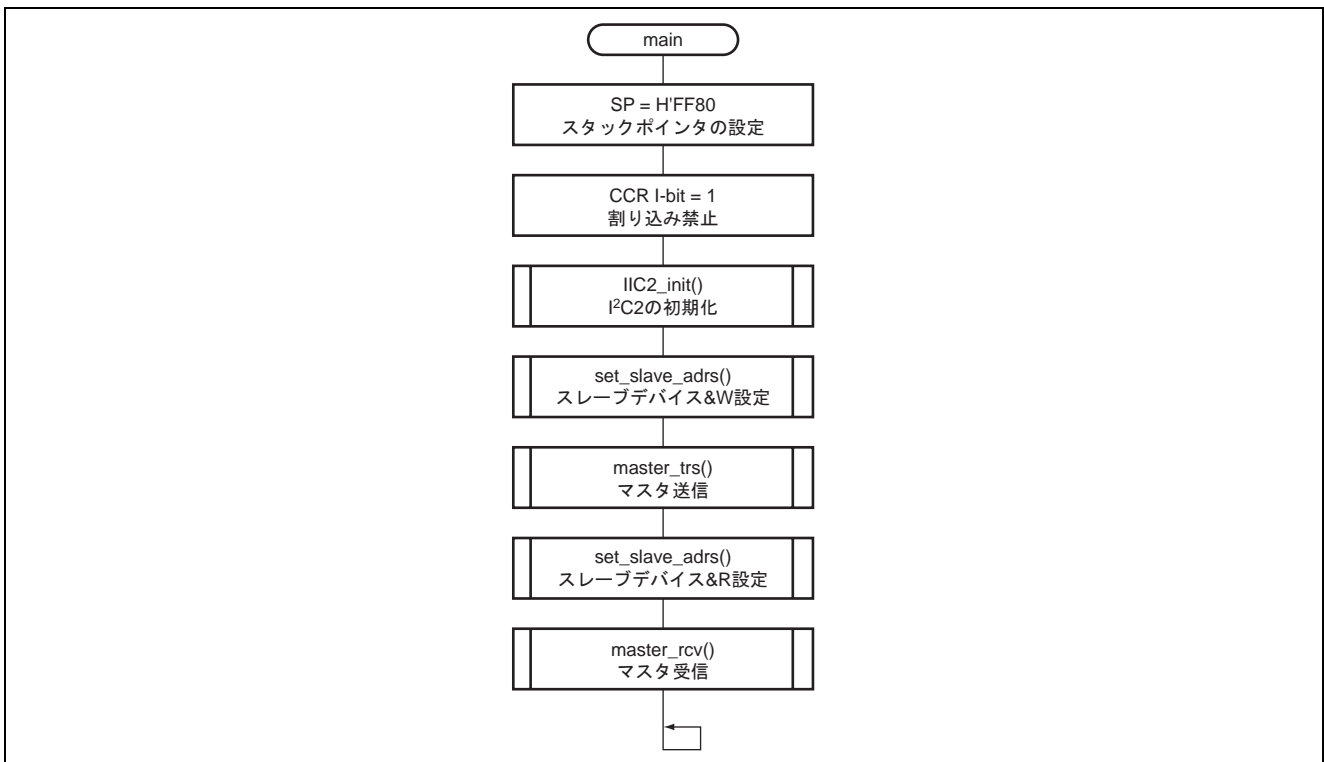
1. モジュール仕様
 - マスタ通信の制御

表 5 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| なし | なし | なし | なし |

2. 使用内部レジスタ説明
 - なし

3. フローチャート



5.4.2 IIC2_init()関数

1. モジュール仕様

- I²C の初期化

表 6 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

2. 使用内部レジスタ説明

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICCR1 I²C バスコントロールレジスタ 1 アドレス：H'F078

| ビット | ビット名 | 設定値 | R/W | 機能 |
|------------------|------------------------------|------------------|--------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | ICE | 1 | R/W | I ² C バスインタフェース 2 イネーブル 0: 本モジュールは機能停止状態 (SCL/SDA 端子はポート/シリアル機能) 1: 本モジュールは転送動作可能状態 (SCL/SDA はバス駆動状態) |
| 6 | RCVD | 0 | R/W | 受信ディスエーブル TRS = 0 の状態で ICDRR をリードしたときに、次の動作の継続/禁止を設定します。 0: 次の受信動作を継続 1: 次の受信動作を禁止 |
| 5 4 | MST TRS | 0 0 | R/W R/W | マスタ/スレーブ選択 送信/受信選択 I ² C バスフォーマットのマスタモードでバス競合負けをすると、MST, TRS とともにハードウェアによってリセットされて、スレーブ受信モードに変わります。なお、TRS の変更は転送フレーム間で行ってください。 MST と TRS との組み合わせにより、以下の動作モードになります。 00: スレーブ受信モード 01: スレーブ送信モード 10: マスタ受信モード 11: マスタ送信モード |
| 3 2 1 0 | CKS3 CKS2 CKS1 CKS0 | 0 0 0 1 | R/W R/W R/W R/W | 転送クロック選択 3~0 マスタモードのときのみ有効。必要な転送クロック周波数に合わせて設定してください。本タスク例では、動作周波数 $\phi = 10\text{MHz}$ です。転送クロック周波数については、表 7 を参照してください。 |

表 7 転送クロック周波数

| ビット 3 | ビット 2 | ビット 1 | ビット 0 | クロック | 転送クロック周波数 |
|-------|-------|-------|-------|-----------|-----------------------|
| CKS3 | CKS2 | CKS1 | CKS0 | | $\phi = 10\text{MHz}$ |
| 0 | 0 | 0 | 1 | $\phi/40$ | 250kHz |

• ICCR2 I²C バスコントロールレジスタ 2 アドレス : HF079

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | BBSY | 0 | R/W | バスビジー I ² C バスの占有/開放状態を示すフラグ機能とマスタモードの開始/停止条件発行機能の 2 つがあります。SCL = High レベルの状態では SDA が High レベルから Low レベルに変化すると、開始条件が発行されたと認識して 1 にセットされます。SCL = High レベルの状態では SDA が Low レベルから High レベルに変化すると、停止条件が発行されたと認識して 0 にクリアされます。開始条件を発行する場合は BBSY に 1, SCP に 0 をライトします。開始条件再送時にも同様に行います。停止条件の発行は BBSY に 0, SCP に 0 をライトすることで行います。なお、開始条件/停止条件の発行は、MOV 命令を用いてください。 |
| 6 | SCP | 1 | R/W | 開始/停止条件発行禁止ビット SCP ビットはマスタモードで開始/停止条件の発行を制御します。本ビットはリードすると常に 1 が読み出されます。1 をライトしてもデータは格納されません。 |
| 5 | SDAO | 1 | R/W | SDA 出力値制御 SDAO は SDA の出力レベルを変更する場合に、ビット 4 の SDAOP と組み合わせて使用します。なお、本ビットの操作は転送中に行わないでください。 0 をリード時、SDA 端子出力が Low レベル 0 をライト時、SDA 端子出力を Low レベルに変更 1 をリード時、SDA 端子出力が High レベル 1 をライト時、SDA 端子出力を Hi-Z に変更 (外部プルアップ抵抗により、High レベル出力) |
| 4 | SDAOP | 0 | R/W | SDAO ライトプロテクト SDAO ビット書き換えによる SDA 端子の出力レベルの変更を制御します。出力レベルを変更する場合には、SDAO に 0 かつ SDAOP に 0、または SDAO に 1 かつ SDAOP に 0 を MOV 命令で行います。本ビットはリードすると常に 1 が読み出されます。 |

• ICMR I²C バスモードレジスタ アドレス : HF07A

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-------------|-------------------|-------------|-------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | MLS | 0 | R/W | MSB ファースト/LSB ファースト選択 0 : MSB ファースト 1 : LSB ファースト I ² C バスフォーマットで使用するときには 0 に設定してください。 |
| 6 | WAIT | 0 | R/W | ウェイト挿入ビット WAIT は I ² C バスフォーマットでマスタモード時に、アクノリッジを除いたデータ転送後にウェイト状態にするかどうかを設定します。 1 : データの最終ビットのクロックが立ち下がった後、2 転送クロック分 Low 期間を延ばします。 0 : ウェイトは挿入されず、データとアクノリッジを連続して転送します。 |
| 3 | BCWP | 1 | R/W | BC ライトプロテクト BC2 ~ BC0 の書き込みを制御します。BC2 ~ BC0 を書き換える場合は、本ビットを 0 にして MOV 命令で行います。 0 をライト時、BC2 ~ BC0 の値を設定 1 をリード時、常に 1 をリード 1 をライト時、BC2 ~ BC0 の設定値は無効 |
| 2 1 0 | BC2 BC1 BC0 | 0 0 0 | R/W R/W R/W | ビットカウンタ 2 ~ 0 次に転送するデータのビット数を指定します。リードすると、残りの転送ビット数を知ることができます。I ² C バスフォーマットでは、データにアクノリッジ 1 ビットが加算されて転送されます。設定は転送フレーム間で行ってください。また、000 以外の値を設定する場合は、SCL が Low 状態で行ってください。これらのビットはアクノリッジを含むデータ転送終了後、自動的に 000 に戻ります。 000 : 9 ビット 100 : 5 ビット 001 : 2 ビット 101 : 6 ビット 010 : 3 ビット 110 : 7 ビット 011 : 4 ビット 111 : 8 ビット |

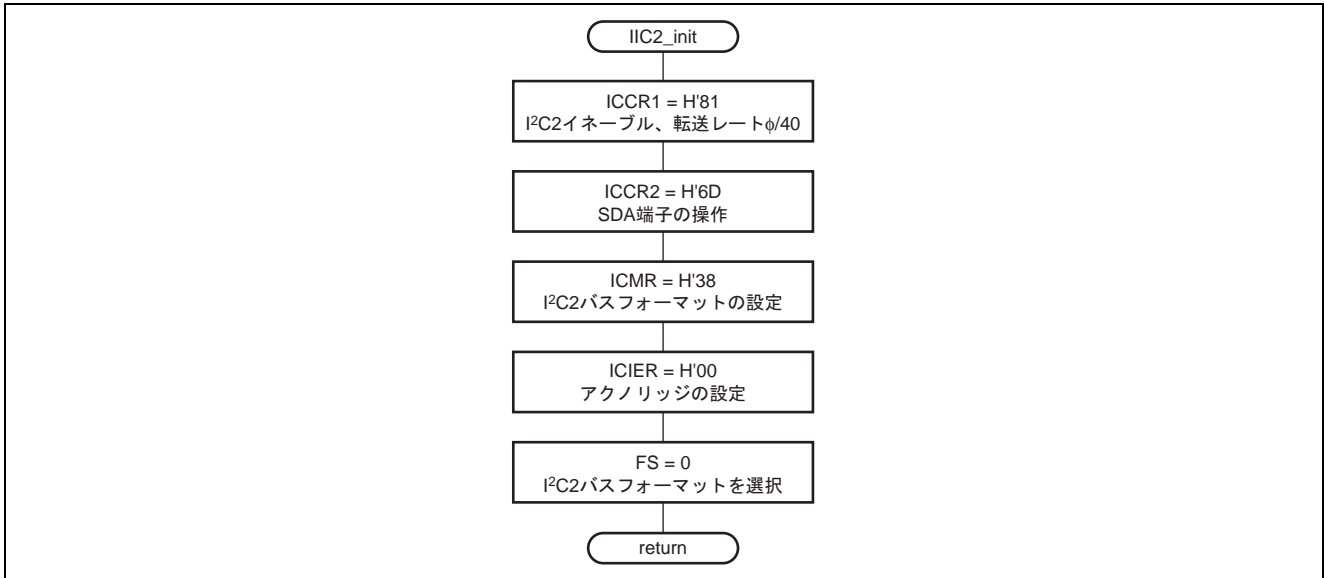
 • ICIER I²C バス割り込み許可レジスタ アドレス : HF07B

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|------------------------------------------------------------------------------------------------------|
| 2 | ACKE | 0 | R/W | アクノリッジビット判定選択 0 : 受信アクノリッジの内容を無視して、連続的に転送を行う。 1 : 受信アクノリッジが 1 の場合、転送を中断する。 |
| 0 | ACKBT | 0 | R/W | 送信アクノリッジ 受信モード時、アクノリッジのタイミングで送出するビットを設定します。 0 : アクノリッジのタイミングで 0 を送出 1 : アクノリッジのタイミングで 1 を送出 |

- SAR スレーブアドレスレジスタ アドレス：H'F07D

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|---------------------------------------------------------------------|
| 0 | FS | 0 | R/W | フォーマットセレクト 0：I ² C バスフォーマット選択 1：クロック同期シリアルフォーマット選択 |

3. フローチャート



5.4.3 set_slave_adrs()関数

1. モジュール仕様

- スレーブデバイスの設定
- R/W の設定

表 8 モジュール仕様

| | 型 | 変数名 | 内容 |
|----|---------------|------------|----------|
| 引数 | unsigned char | slv_adrs | スレーブアドレス |
| 引数 | unsigned char | write_read | R/W の設定 |

2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICCR1 I²C バスコントロールレジスタ 1 アドレス：H'F078

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 5 | MST | 1 | R/W | マスタ/スレーブ選択 送信/受信選択 I ² C バスフォーマットのマスタモードでバス競合負けをすると、MST, TRS とともにハードウェアによってリセットされて、スレーブ受信モードに変わります。なお、TRS の変更は転送フレーム間で行ってください。 MST と TRS との組み合わせにより、以下の動作モードになります。 00：スレーブ受信モード 01：スレーブ送信モード 10：マスタ受信モード 11：マスタ送信モード |
| 4 | TRS | 1 | R/W | |

- ICCR2 I²C バスコントロールレジスタ 2 アドレス：H'F079

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | BBSY | 1 | R/W | バスビジー I ² C バスの占有/開放状態を示すフラグ機能とマスタモードの開始/停止条件発行機能の 2 つがあります。SCL = High レベルの状態では SDA が High レベルから Low レベルに変化すると、開始条件が発行されると認識して 1 にセットされます。SCL = High レベルの状態では SDA が Low レベルから High レベルに変化すると、停止条件が発行されると認識して 0 にクリアされます。開始条件を発行する場合は BBSY に 1, SCP に 0 をライトします。開始条件再送時も同様に行います。停止条件の発行は BBSY に 0, SCP に 0 をライトすることで行います。なお、開始条件/停止条件の発行は、MOV 命令を用いてください。 |
| 6 | SCP | 0 | R/W | 開始/停止条件発行禁止ビット SCP ビットはマスタモードで開始/停止条件の発行を制御します。本ビットはリードすると常に 1 が読み出されます。1 をライトしてもデータは格納されません。 |

• ICIER I²C バス割り込み許可レジスタ アドレス：H'F07B

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|--------------------------------------------------------------------------------------------------------|
| 1 | ACKBR | 0 | R | 受信アクノリッジ 送信モード時、受信デバイスから受け取ったアクノリッジビットの内容を格納しておくビットです。ライトは無効です。 0：受信アクノリッジ = 0 1：受信アクノリッジ = 1 |

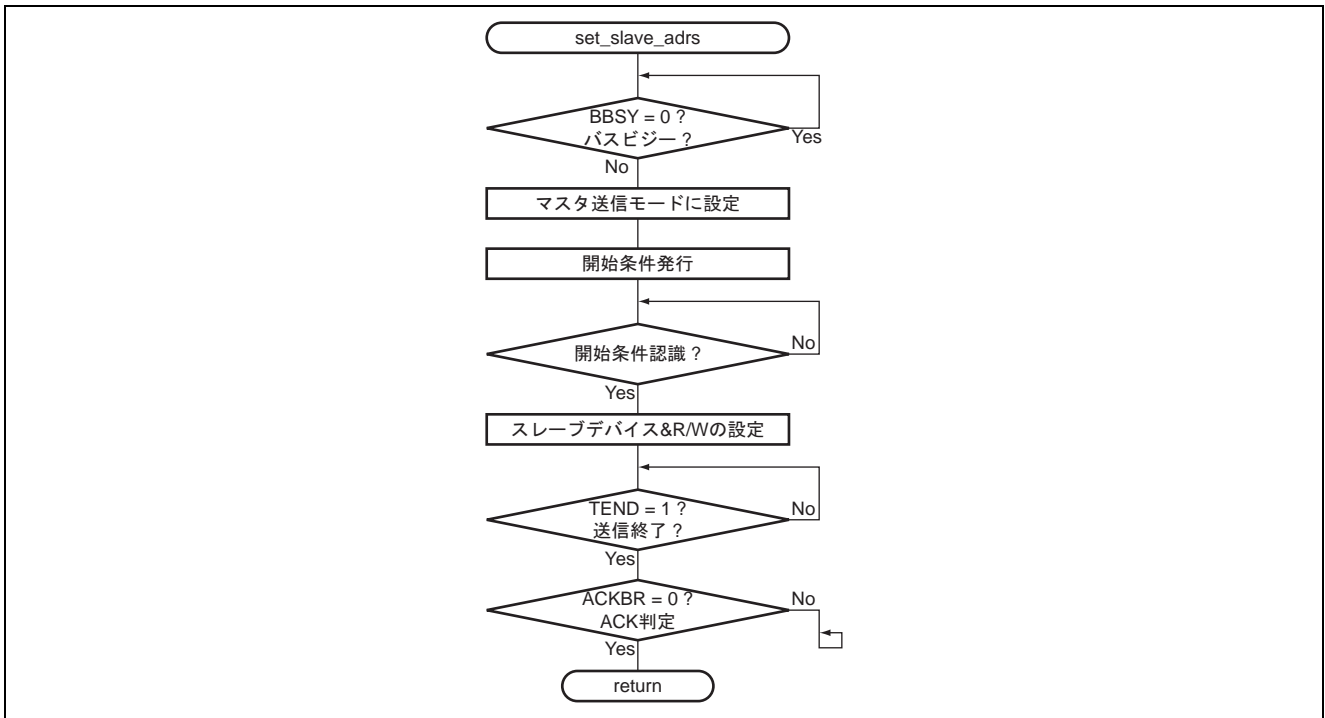
 • ICSR I²C バスステータスレジスタ アドレス：H'F07C

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | TDRE | 不定 | R/W | トランスミットデータエンプティ [セット条件] ICDRT から ICDRS にデータ転送が行われ、ICDRT がエンプティになったとき TRS をセットしたとき 開始条件 (再送含む) を発行したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 6 | TEND | 不定 | R/W | トランスミットエンド [セット条件] TDRE が 1 の状態で SCL の 9 クロック目が立ち上がったとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |

 • ICDRT I²C バス送信データレジスタ アドレス：H'F07E

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | bit7 | 不定 | R/W | I ² C バス送信データレジスタ 送信データを格納する 8 ビットのリード/ライト可能なレジスタで、I ² C バスシフトレジスタ (ICDRS) の空きを検出すると ICDRT に書き込まれた送信データを ICDRS に転送し、データ送信を開始します。ICDRS のデータ送信中に次に送信するデータを ICDRT にライトしておくことで、連続送信が可能です。ICDRT の初期値は H'FF です。 |
| 6 | bit6 | 不定 | R/W | |
| 5 | bit5 | 不定 | R/W | |
| 4 | bit4 | 不定 | R/W | |
| 3 | bit3 | 不定 | R/W | |
| 2 | bit2 | 不定 | R/W | |
| 1 | bit1 | 不定 | R/W | |
| 0 | bit0 | 不定 | R/W | |

3. フローチャート



5.4.4 master_trs()関数

1. モジュール仕様

- マスタ送信

表 9 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICCR1 I²C バスコントロールレジスタ 1 アドレス：HF078

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 5 | MST | 1 | R/W | マスタ/スレーブ選択 送信/受信選択 I ² C バスフォーマットのマスタモードでバス競合負けをすると、MST、TRS とともにハードウェアによってリセットされて、スレーブ受信モードに変わります。なお、TRS の変更は転送フレーム間で行ってください。 MST と TRS との組み合わせにより、以下の動作モードになります。 00：スレーブ受信モード 01：スレーブ送信モード 10：マスタ受信モード 11：マスタ送信モード |
| 4 | TRS | 1 | R/W | |

- ICCR2 I²C バスコントロールレジスタ 2 アドレス：HF079

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | BBSY | 1 | R/W | バスビジー I ² C バスの占有/開放状態を示すフラグ機能とマスタモードの開始/停止条件発行機能の 2 つがあります。SCL = High レベルの状態では SDA が High レベルから Low レベルに変化すると、開始条件が発行されたと認識して 1 にセットされます。SCL = High レベルの状態では SDA が Low レベルから High レベルに変化すると、停止条件が発行されたと認識して 0 にクリアされます。開始条件を発行する場合は BBSY に 1、SCP に 0 をライトします。開始条件再送時も同様に行います。停止条件の発行は BBSY に 0、SCP に 0 をライトすることで行います。なお、開始条件/停止条件の発行は、MOV 命令を用いてください。 |
| 6 | SCP | 0 | R/W | 開始/停止条件発行禁止ビット SCP ビットはマスタモードで開始/停止条件の発行を制御します。本ビットはリードすると常に 1 が読み出されます。1 をライトしてもデータは格納されません。 |

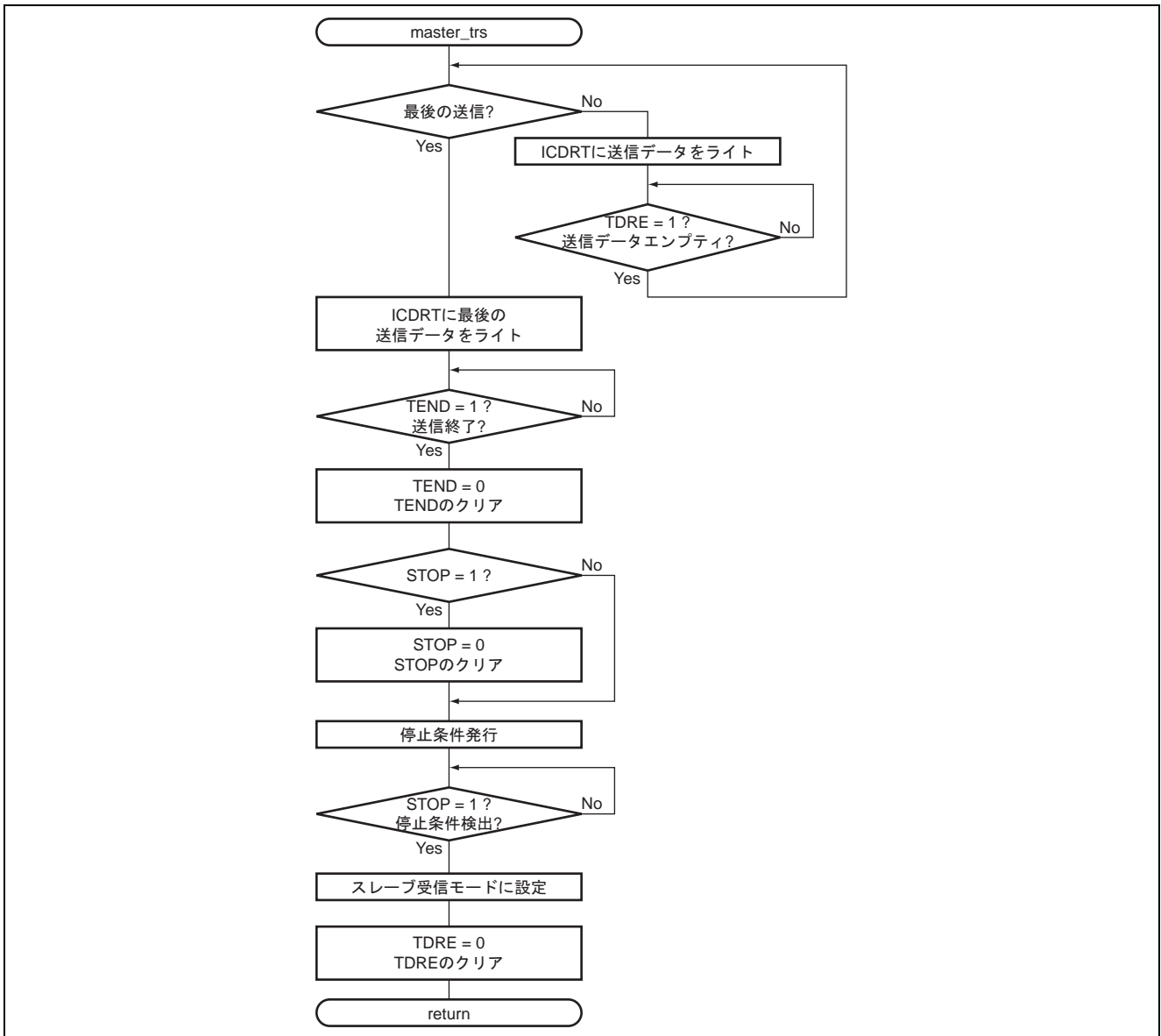
• ICSR I²C バスステータスレジスタ アドレス : HF07C

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | TDRE | 不定 | R/W | トランスミットデータレジスタエンプティ [セット条件] ICDRT から ICDRS にデータ転送が行われ、ICDRT がエンプティになったとき TRS をセットしたとき 開始条件 (再送含む) を発行したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 6 | TEND | 不定 | R/W | トランスミットエンド [セット条件] TDRE が 1 の状態で SCL の 9 クロック目が立ち上がったとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 3 | STOP | 不定 | R/W | 停止条件検出フラグ [セット条件] フレームの転送完了後に、停止条件を検出したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき |

 • ICDRT I²C バス送信データレジスタ アドレス : HF07E

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | bit7 | 不定 | R/W | I ² C バス送信データレジスタ 送信データを格納する 8 ビットのリード/ライト可能なレジスタで、I ² C バスシフトレジスタ (ICDRS) の空きを検出すると ICDRT に書き込まれた送信データを ICDRS に転送し、データ送信を開始します。ICDRS のデータ送信中に次に送信するデータを ICDRT にライトしておくこと、連続送信が可能です。ICDRT の初期値は H'FF です。 |
| 6 | bit6 | 不定 | R/W | |
| 5 | bit5 | 不定 | R/W | |
| 4 | bit4 | 不定 | R/W | |
| 3 | bit3 | 不定 | R/W | |
| 2 | bit2 | 不定 | R/W | |
| 1 | bit1 | 不定 | R/W | |
| 0 | bit0 | 不定 | R/W | |

3. フローチャート



5.4.5 master_rcv()関数

1. モジュール仕様

- マスタ受信

表 10 モジュール説明

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICCR1 I²C バスコントロールレジスタ 1 アドレス：HF078

| ビット | ビット名 | 設定値 | R/W | 機能 |
|--------|------------|--------|------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 6 | RCVD | 0 | R/W | 受信ディスエーブル TRS = 0 の状態で ICDRR をリードしたときに、次の動作の継続/禁止を設定します。 0：次の受信動作を継続 1：次の受信動作を禁止 |
| 5 4 | MST TRS | 1 0 | R/W R/W | マスタ/スレーブ選択 送信/受信選択 I ² C バスフォーマットのマスタモードでバス競合負けをすると、MST, TRS とともにハードウェアによってリセットされて、スレーブ受信モードに変わります。なお、TRS の変更は転送フレーム間で行ってください。 MST と TRS との組み合わせにより、以下の動作モードになります。 00：スレーブ受信モード 01：スレーブ送信モード 10：マスタ受信モード 11：マスタ送信モード |

- ICCR2 I²C バスコントロールレジスタ 2 アドレス：HF079

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | BBSY | 1 | R/W | バスビジー I ² C バスの占有/開放状態を示すフラグ機能とマスタモードの開始/停止条件発行機能の 2 つがあります。SCL = High レベルの状態では SDA が High レベルから Low レベルに変化すると、開始条件が発行されたと認識して 1 にセットされます。SCL = High レベルの状態では SDA が Low レベルから High レベルに変化すると、停止条件が発行されたと認識して 0 にクリアされます。開始条件を発行する場合は BBSY に 1, SCP に 0 をライトします。開始条件再送時にも同様に行います。停止条件の発行は BBSY に 0, SCP に 0 をライトすることで行います。なお、開始条件/停止条件の発行は、MOV 命令を用いてください。 |
| 6 | SCP | 0 | R/W | 開始/停止条件発行禁止ビット SCP ビットはマスタモードで開始/停止条件の発行を制御します。本ビットはリードすると常に 1 が読み出されます。1 をライトしてもデータは格納されません。 |

• ICSR I²C バスステータスレジスタ アドレス：HF07C

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | TDRE | 不定 | R/W | トランスミットデータエンプティ [セット条件] ICDRT から ICDRS にデータ転送が行われ、ICDRT がエンプティになったとき TRS をセットしたとき 開始条件 (再送含む) を発行したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 6 | TEND | 不定 | R/W | トランスミットエンド [セット条件] TDRE が 1 の状態で SCL の 9 クロック目が立ち上がったとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 5 | RDRF | 不定 | R/W | レシーブデータレジスタフル [セット条件] ICDRS から ICDRR に受信データが転送されたとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRR をリードしたとき |
| 3 | STOP | 不定 | R/W | 停止条件検出フラグ [セット条件] フレームの転送完了後に、停止条件を検出したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき |

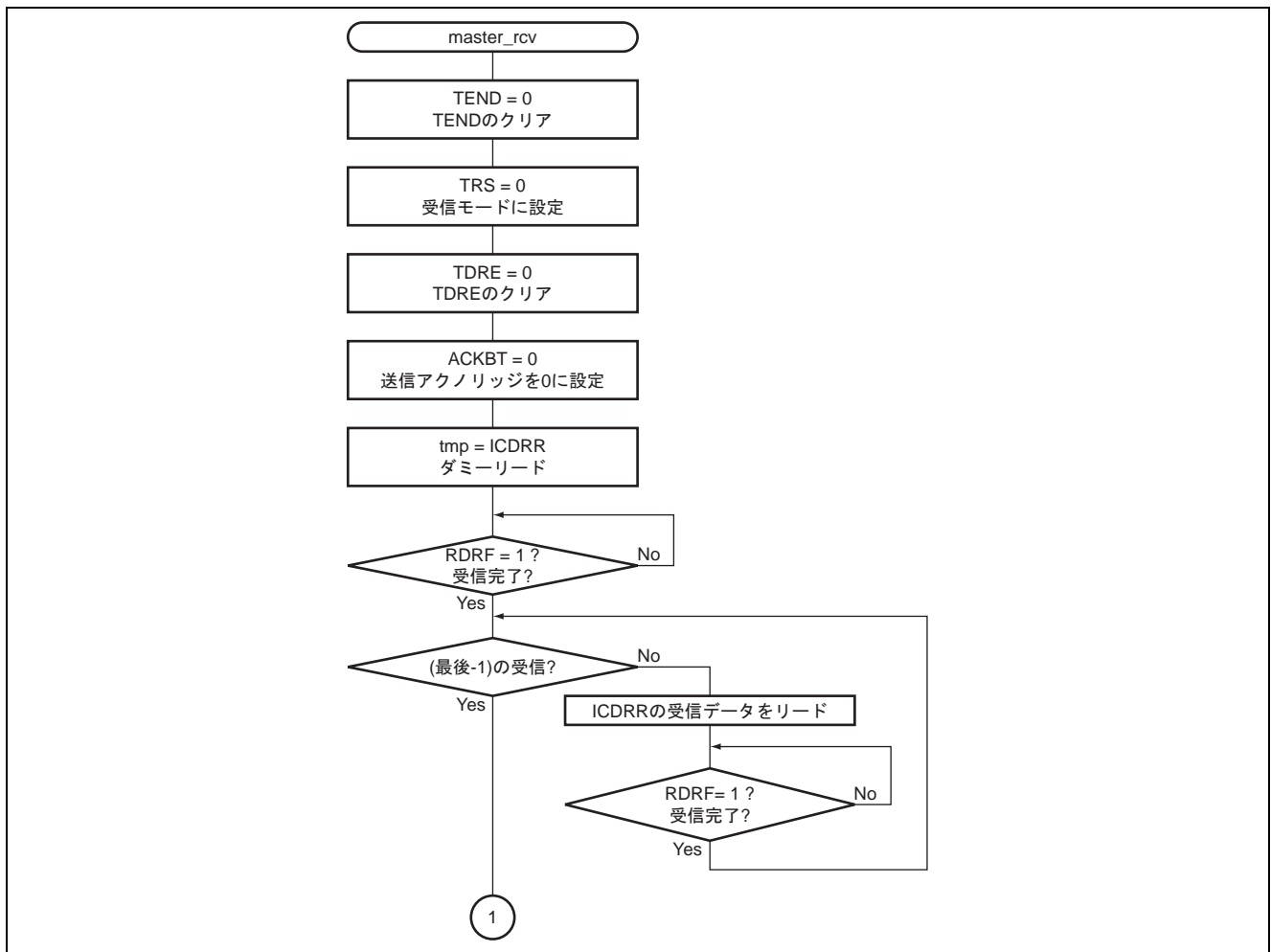
 • ICIER I²C 割り込み許可レジスタ アドレス：HF07B

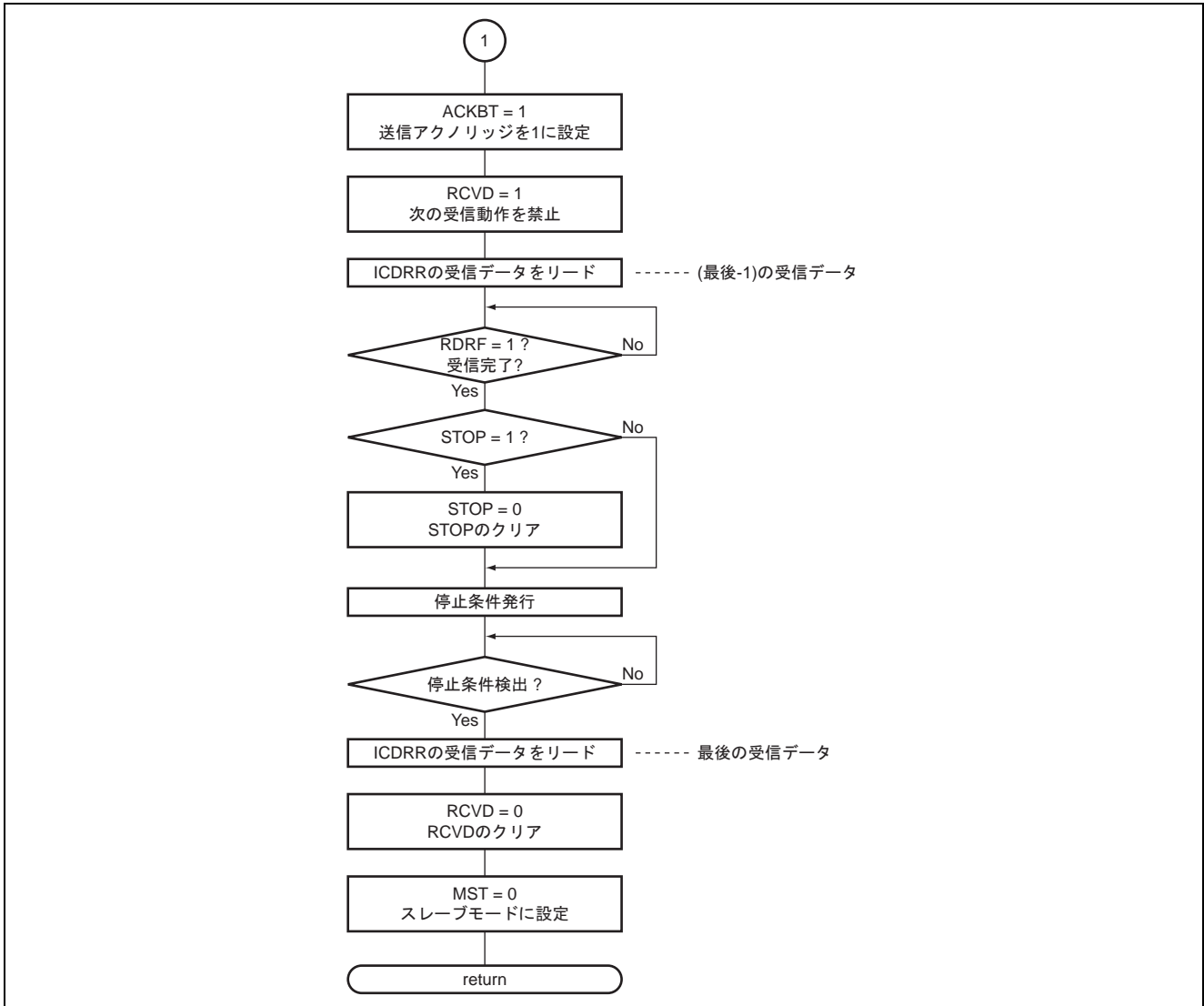
| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|--------------------------------------------------------------------------------------------------|
| 0 | ACKBT | 0 | R/W | 送信アクノリッジ 受信モード時、アクノリッジのタイミングで送出するビットを設定します。 0：アクノリッジのタイミングで 0 を送出 1：アクノリッジのタイミングで 1 を送出 |

 • ICDRR I²C バス受信データレジスタ アドレス：HF07F

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | bit7 | 不定 | R | I ² C バス受信データレジスタ 受信データを格納する 8 ビットのレジスタです。1 バイトのデータの受信が終了すると、受信したデータを ICDRS から ICDRR へ転送し、次のデータを受信可能にします。なお、ICDRR は受信専用レジスタですので、CPU からライトできません。ICDRR の初期値は H'FF です。 |
| 6 | bit6 | 不定 | R | |
| 5 | bit5 | 不定 | R | |
| 4 | bit4 | 不定 | R | |
| 3 | bit3 | 不定 | R | |
| 2 | bit2 | 不定 | R | |
| 1 | bit1 | 不定 | R | |
| 0 | bit0 | 不定 | R | |

3. フローチャート





5.5 リンクアドレス指定

| セクション名 | アドレス |
|--------|--------|
| CVECT | H'0000 |
| P | H'0100 |
| D, B | H'F780 |

6. ソフトウェア説明 (スレーブ)

本タスク例では、I²C2 の初期化、スレーブ受信、スレーブ送信の処理を行います。スレーブプログラムで使用する関数の説明を以下に示します。

6.1 関数一覧

表 11 スレーブプログラム関数一覧

| 関数名 | 機能 |
|-----------|------------------------|
| main | スレーブ通信の制御 |
| IIC2_init | I ² C2 の初期化 |
| slave_rcv | スレーブ受信 |
| slave_trs | スレーブ送信 |

6.2 使用定数説明

本タスク例で使用する定数を表 12 に示します。

表 12 使用定数

| ラベル名 | 定数値 | 説明 | 使用関数名 |
|------|-----|-----------|------------------------|
| SIZE | 4 | 送受信データサイズ | slave_trs slave_rcv |

6.3 使用 RAM 説明

本タスク例で使用する RAM を表 13 に示します。

表 13 使用 RAM

| ラベル名 | 説明 | メモリ消費量 | 使用関数名 |
|--------------|--------------|--------|------------------------|
| s_data[SIZE] | 送受信データ格納バッファ | 4 バイト | slave_trs slave_rcv |

6.4 モジュール説明

6.4.1 main()関数

- 1. モジュール仕様
 - スレーブ通信の制御

表 14 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

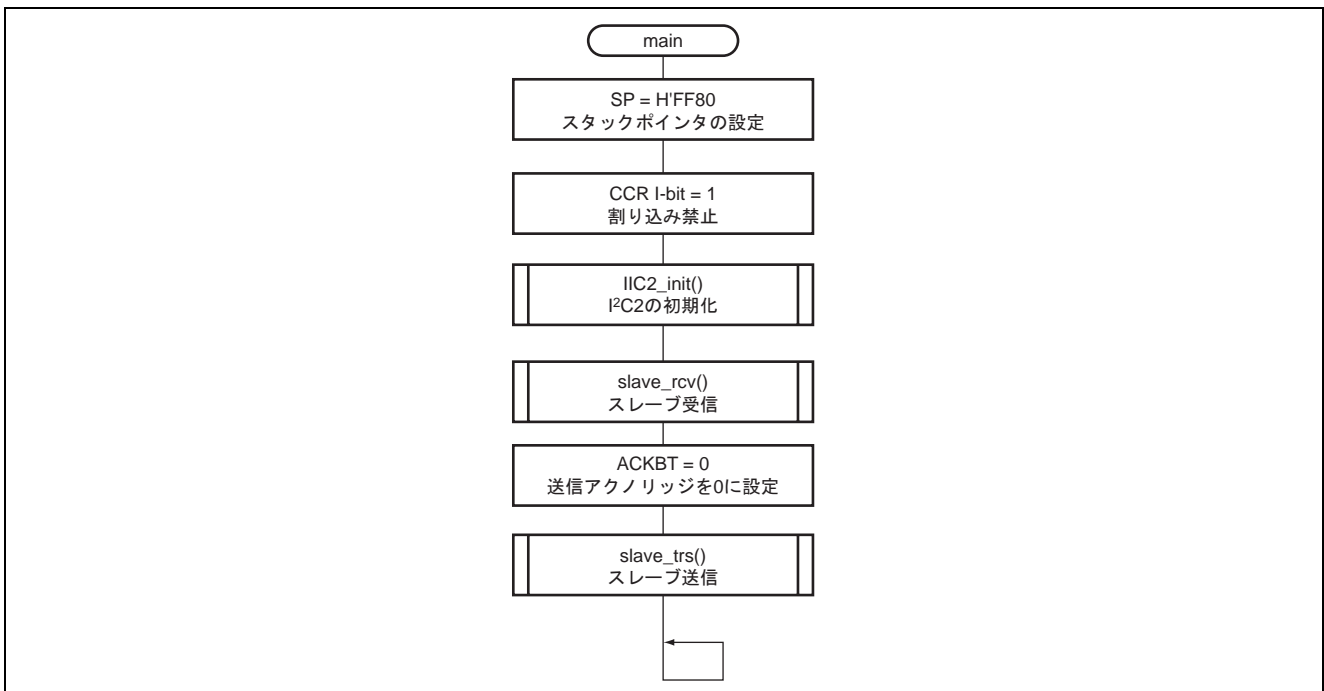
2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICIER I²C バス割り込み許可レジスタ アドレス：HF07B

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|------------------------------------------------------------------------------------------|
| 0 | ACKBT | 0 | R/W | 送信アクリッジ 受信モード時、アクリッジのタイミングで送出するビットを設定します。 0：アクリッジのタイミングで0を送出 1：アクリッジのタイミングで1を送出 |

3. フローチャート



6.4.2 IIC2_init()

1. モジュール仕様

- I²C の初期化

表 15 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICCR1 I²C バスコントロールレジスタ 1 アドレス：H'F078

| ビット | ビット名 | 設定値 | R/W | 機能 |
|--------|------------|--------|------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | ICE | 1 | R/W | I ² C バスインタフェース 2 イネーブル 0：本モジュールは機能停止状態 (SCL/SDA 端子はポート/シリアル機能) 1：本モジュールは転送動作可能状態 (SCL/SDA はバス駆動状態) |
| 6 | RCVD | 0 | R/W | 受信ディスエーブル TRS = 0 の状態で ICDRR をリードしたときに、次の動作の継続/禁止を設定します。 0：次の受信動作を継続 1：次の受信動作を禁止 |
| 5 4 | MST TRS | 0 0 | R/W R/W | マスタ/スレーブ選択 送信/受信選択 I ² C バスフォーマットのマスタモードでバス競合負けをすると、MST, TRS とともにハードウェアによってリセットされて、スレーブ受信モードに変わります。なお、TRS の変更は転送フレーム間で行ってください。 MST と TRS との組み合わせにより、以下の動作モードになります。 00：スレーブ受信モード 01：スレーブ送信モード 10：マスタ受信モード 11：マスタ送信モード |

• ICCR2 I²C バスコントロールレジスタ 2 アドレス : HF079

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 5 | SDAO | 1 | R/W | SDA 出力値制御 SDAO は SDA の出力レベルを変更する場合に、ビット 4 の SDAOP と組み合わせて使用します。なお、本ビットの操作は転送中に行わないでください。 0 をリード時、SDA 端子出力が Low レベル 0 をライト時、SDA 端子出力を Low レベルに変更 1 をリード時、SDA 端子出力が High レベル 1 をライト時、SDA 端子出力を Hi-Z に変更 (外部プルアップ抵抗により、High レベル出力) |
| 4 | SDAOP | 0 | R/W | SDAO ライトプロテクト SDAO ビット書き換えによる SDA 端子の出力レベルの変更を制御します。出力レベルを変更する場合には、SDAO に 0 かつ SDAOP に 0、または SDAO に 1 かつ SDAOP に 0 を MOV 命令で行います。本ビットはリードすると常に 1 が読み出されます。 |

 • ICMR I²C バスモードレジスタ アドレス : HF07A

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-------------|-------------------|-------------|-------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | MLS | 0 | R/W | MSB ファースト/LSB ファースト選択 0 : MSB ファースト 1 : LSB ファースト I ² C バスフォーマットで使用するときには 0 に設定してください。 |
| 3 | BCWP | 1 | R/W | BC ライトプロテクト BC2 ~ BC0 の書き込みを制御します。BC2 ~ BC0 を書き換える場合は、本ビットを 0 にして MOV 命令で行います。 0 をライト時、BC2 ~ BC0 の値を設定 1 をリード時、常に 1 をリード 1 をライト時、BC2 ~ BC0 の設定値は無効 |
| 2 1 0 | BC2 BC1 BC0 | 0 0 0 | R/W R/W R/W | ビットカウンタ 2~0 次に転送するデータのビット数を指定します。リードすると、残りの転送ビット数を知ることができます。I ² C バスフォーマットでは、データにアクノリッジ 1 ビットが加算されて転送されます。設定は転送フレーム間で行ってください。また、000 以外の値を設定する場合は、SCL が Low 状態で行ってください。これらのビットはアクノリッジを含むデータ転送終了後、自動的に 000 に戻ります。 000 : 9 ビット 100 : 5 ビット 001 : 2 ビット 101 : 6 ビット 010 : 3 ビット 110 : 7 ビット 011 : 4 ビット 111 : 8 ビット |

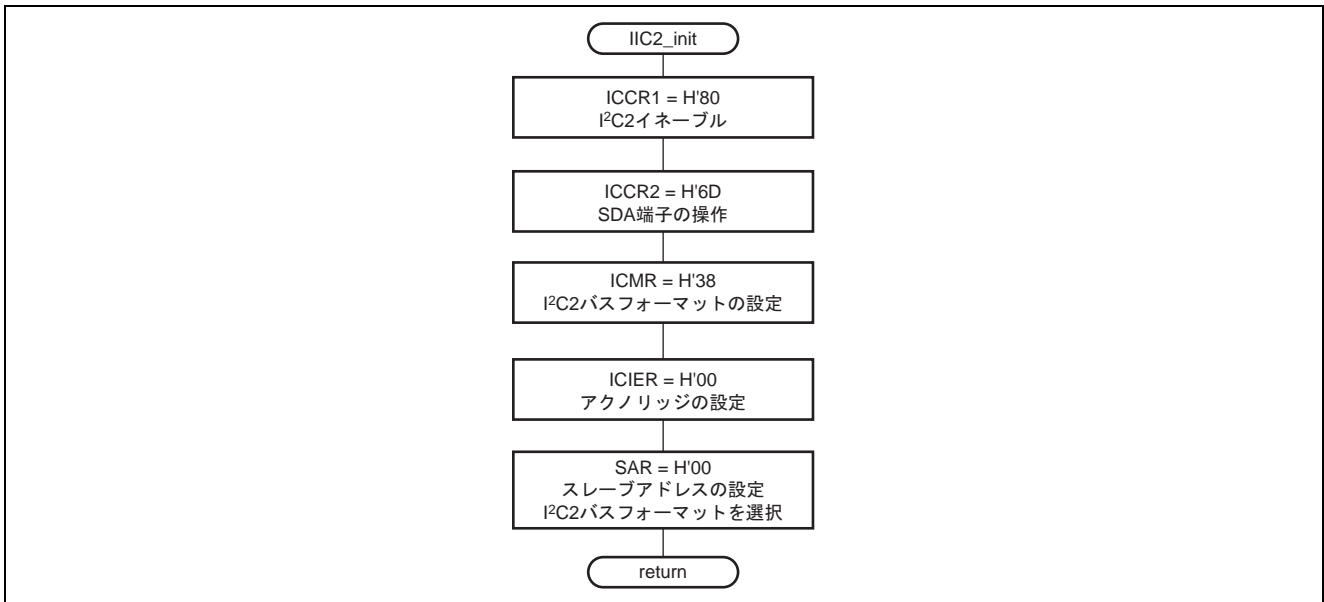
• ICIER I²C バス割り込み許可レジスタ アドレス : H'F07B

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|--------------------------------------------------------------------------------------------------|
| 2 | ACKE | 0 | R/W | アクノリッジビット判定選択 0 : 受信アクノリッジの内容を無視して、連続的に転送を行う。 1 : 受信アクノリッジが1の場合、転送を中断する。 |
| 0 | ACKBT | 0 | R/W | 送信アクノリッジ 受信モード時、アクノリッジのタイミングで送出するビットを設定します。 0 : アクノリッジのタイミングで0を送出 1 : アクノリッジのタイミングで1を送出 |

• SAR スレーブアドレスレジスタ アドレス : H'F07D

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|--------|----------|-----|-------------------------------------------------------------------------|
| 7~1 | SVA6~0 | すべて 0 | R/W | スレーブアドレス 6~0 I ² C バスにつながる他のスレーブと異なるユニークなアドレスを設定します。 |
| 0 | FS | 0 | R/W | フォーマットセレクト 0 : I ² C バスフォーマット選択 1 : クロック同期シリアルフォーマット選択 |

3. フローチャート



6.4.3 slave_rcv()関数

1. モジュール仕様

- スレーブ受信

表 16 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICIER I²C バス割り込み許可レジスタ アドレス：HF07B

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|-------|-----|-----|----------------------------------------------------------------------------------------------|
| 0 | ACKBT | 0 | R/W | 送信アクノリッジ 受信モード時、アクノリッジのタイミングで送出するビットを設定します。 0：アクノリッジのタイミングで0を送出 1：アクノリッジのタイミングで1を送出 |

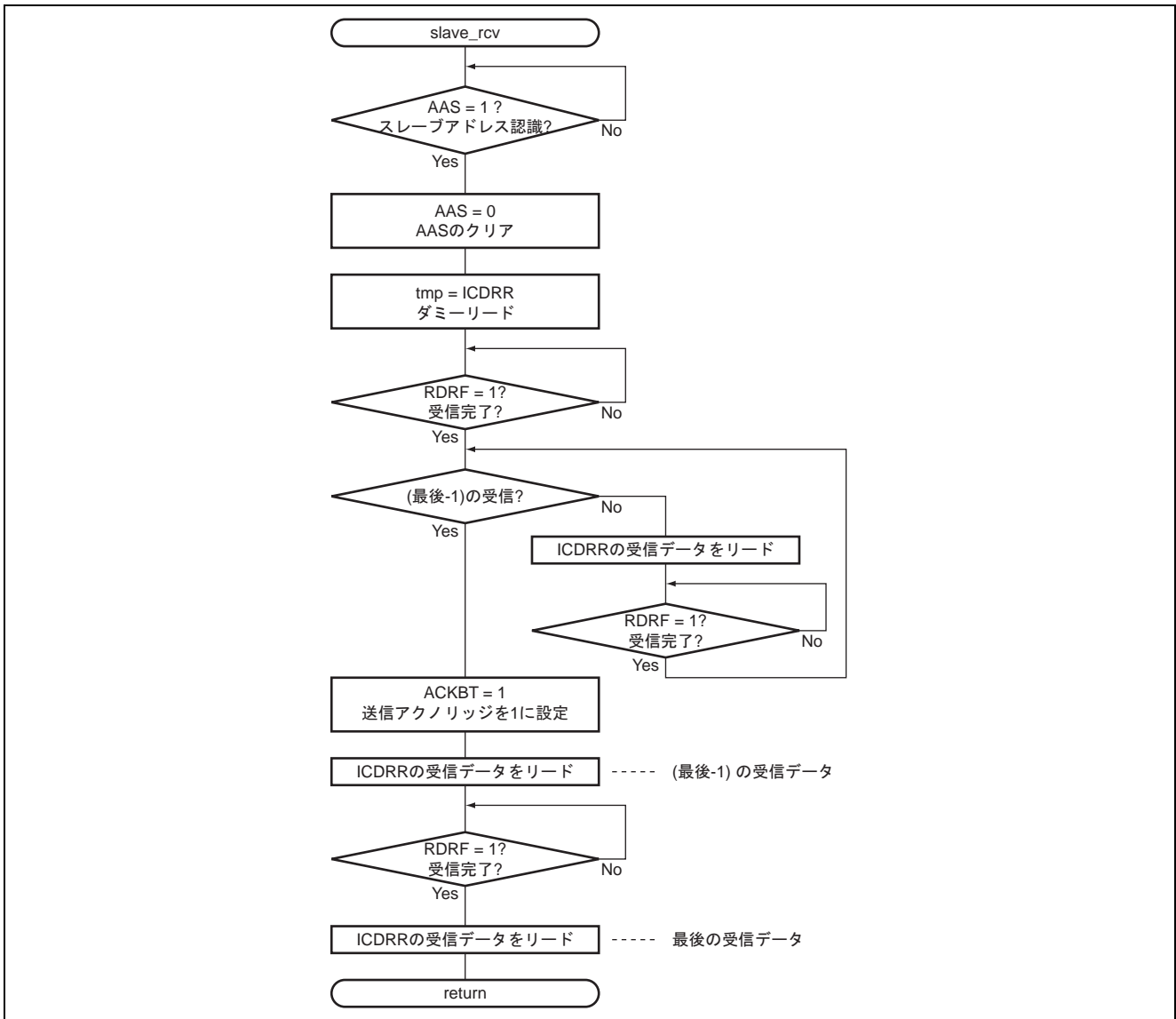
- ICSR I²C バスステータスレジスタ アドレス：HF07C

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|--------------------------------------------------------------------------------------------------------------------------------------------------------|
| 5 | RDRF | 不定 | R/W | スレーブデータレジスタフル [セット条件] ICDRS から ICDRR に受信データが転送されたとき [クリア条件] 1の状態をリードした後、0をライトしたとき 命令で ICDRR をリードしたとき |
| 1 | AAS | 0 | R/W | スレーブアドレス認識フラグ スレーブ受信モードで開始条件直後の第一フレームが SAR の SVA6～SVA0 と一致した場合にセットされます。 [セット条件] スレーブ受信モードでスレーブアドレスを検出したとき [クリア条件] 1の状態をリードした後、0をライトしたとき |

- ICDRR I²C バス受信データレジスタ アドレス：HF07F

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | bit7 | 不定 | R | I ² C バス受信データレジスタ 受信データを格納する 8 ビットのレジスタです。1 バイトのデータの受信が終了すると、受信したデータを ICDRS から ICDRR へ転送し、次のデータを受信可能にします。なお、ICDRR は受信専用レジスタですので、CPU からライトできません。ICDRR の初期値は H'FF です。 |
| 6 | bit6 | 不定 | R | |
| 5 | bit5 | 不定 | R | |
| 4 | bit4 | 不定 | R | |
| 3 | bit3 | 不定 | R | |
| 2 | bit2 | 不定 | R | |
| 1 | bit1 | 不定 | R | |
| 0 | bit0 | 不定 | R | |

3. フローチャート



6.4.4 slave_trsr()関数

1. モジュール仕様

- スレーブ送信

表 17 モジュール仕様

| 引数 | 型 | 変数名 | 内容 |
|----|----|-----|----|
| | なし | なし | なし |

2. 使用内部レジスタ

以下に、本タスク例で使用する内部レジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

- ICCR1 I²C バスコントロールレジスタ 1 アドレス：HF078

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-------------------------------------------------------------------------------------------------------------|
| 4 | TRS | 1 | R/W | 送信/受信選択 開始条件を検出した後の第 1 フレームでスレーブアドレスが一致したとき、8 ビット目のデータ (R/W) が 1 のとき、TRS がセットされます。 0：受信モード 1：送信モード |

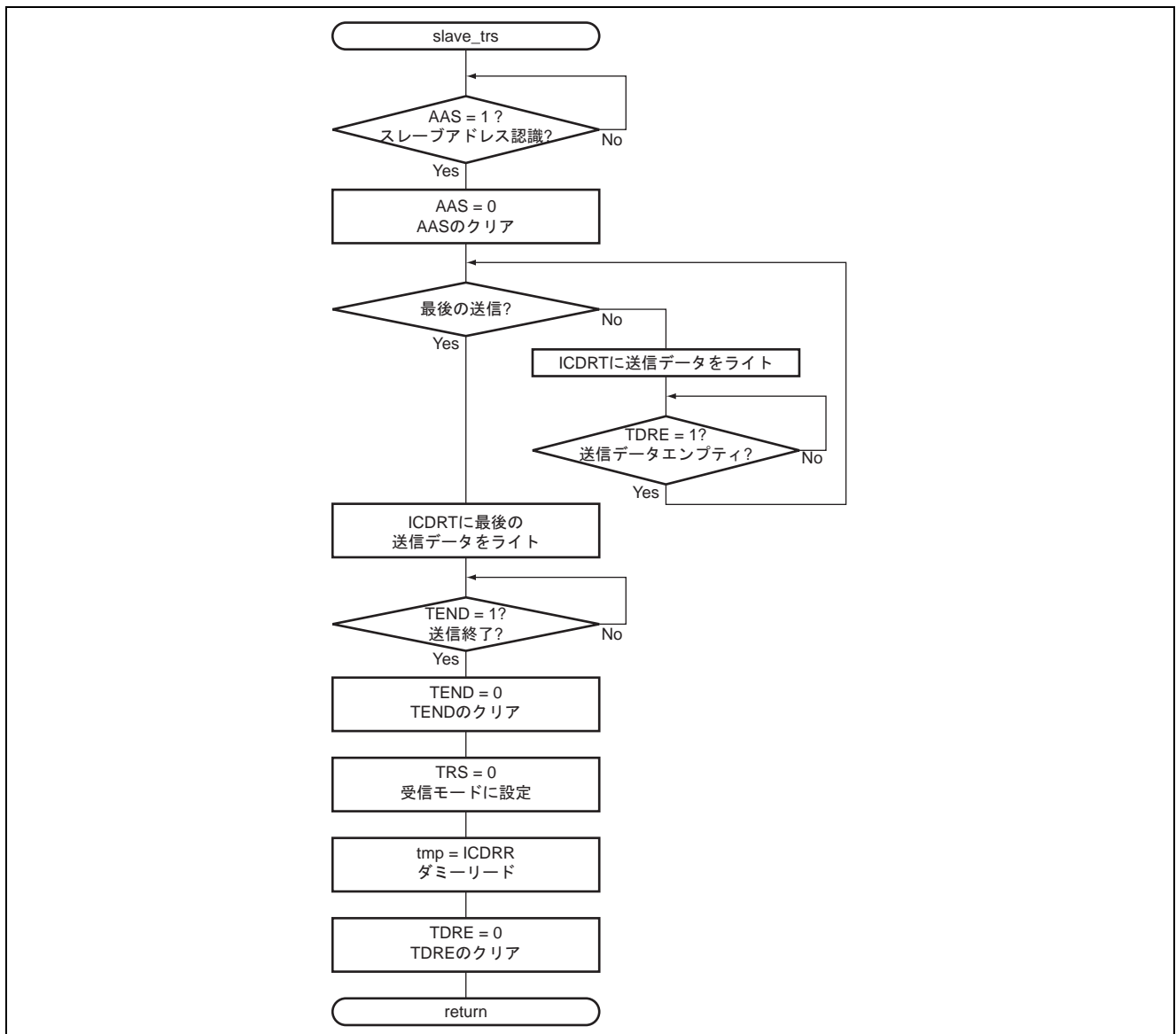
- ICSR I²C バスステータスレジスタ アドレス：HF07C

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|----------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | TDRE | 不定 | R/W | トランスミットデータレジスタエンプティ [セット条件] ICDRT から ICDRS にデータ転送が行われ、ICDRT がエンプティになったとき TRS をセットしたとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 6 | TEND | 不定 | R/W | トランスミットエンド [セット条件] TDRE が 1 の状態で SCL の 9 クロック目が立ち上がったとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき 命令で ICDRT ヘデータをライトしたとき |
| 1 | AAS | 0 | R/W | スレーブアドレス認識フラグ スレーブ受信モードで開始条件直後の第 1 フレームが SAR の SVA6 ~ SVA0 と一致した場合にセットされます。 [セット条件] スレーブ受信モードでスレーブアドレスを検出したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき |

• ICDRT I²C バス送信データレジスタ アドレス : H'F07E

| ビット | ビット名 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7 | bit7 | 不定 | R/W | I ² C バス送信データレジスタ 送信データを格納する 8 ビットのリード/ライト可能なレジスタで、I ² C バスシフトレジスタ (ICDRS) の空きを検出すると ICDRT に書き込まれた送信データを ICDRS に転送し、データ送信を開始します。ICDRS のデータ送信中に次に送信するデータを ICDRT にライトしておく、連続送信が可能です。ICDRT の初期値は H'FF です。 |
| 6 | bit6 | 不定 | R/W | |
| 5 | bit5 | 不定 | R/W | |
| 4 | bit4 | 不定 | R/W | |
| 3 | bit3 | 不定 | R/W | |
| 2 | bit2 | 不定 | R/W | |
| 1 | bit1 | 不定 | R/W | |
| 0 | bit0 | 不定 | R/W | |

3. フローチャート



6.5 リンクアドレス指定

| セクション名 | アドレス |
|--------|--------|
| CVECT | H'0000 |
| P | H'0100 |
| B | H'F780 |

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2005.03.18 | — | 初版発行 |
| | | | |
| | | | |
| | | | |
| | | | |

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。