

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7730 グループ

DMAC メモリ間転送例

要旨

この資料は、ダイレクトメモリアクセスコントローラ (DMAC) のメモリ間転送例を掲載しています。

動作確認デバイス

SH7730

目次

1. はじめに.....	2
2. SH7730 DMAC 概要.....	3
3. 応用例の説明.....	7
4. 参考プログラム例.....	14
5. 実行結果.....	27
6. 参考ドキュメント.....	29

1. はじめに

1.1 仕様

- DMAC チャンネル 0 を使用して IL メモリから外部メモリ (SDRAM) へのデータ転送を行います。データ転送はサイクルスチールモードを使用します。
- DMA 転送要求として、オートリクエスト (ソフトウェアによる転送要求) を使用します。

1.2 使用機能

- ダイレクトメモリアクセスコントローラ (DMAC チャンネル 0)

1.3 適用条件

- 評価ボード: アルファプロジェクト製 SH-4A ボード 型番 AP-SH4A-1A
外付けメモリ (エリア 0): NOR 型フラッシュメモリ 4M バイト
Spansion 製 S29AL032D70TFI04
(エリア 3): SDR-SDRAM 32M バイト (16M バイト × 2 個)
Samsung 製 K4S281632F-UC75
- マイコン: SH7730 (R8A77301)
- 動作周波数: CPU クロック: 266.66MHz
SuperHyway バスクロック: 133.33MHz
バスクロック: 66.66MHz
周辺クロック: 33.33MHz
- エリア 0 バス幅: 16 ビット固定 (MD3 端子 = Low レベル)
- クロック動作モード: モード 2 (MD0 端子 = Low レベル, MD1 端子 = High レベル)
- エンディアン: ビッグエンディアン (MD5 端子 = Low レベル)
- ツールチェーン: ルネサス テクノロジ製 SuperH RISC engine Standard Toolchain Ver.9.1.1.0
- コンパイルオプション: High-performance Embedded Workshop でのデフォルト設定
(-cpu=sh4a -include="\$(PROJDIR)¥inc"
-object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -optimize=0
-gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all
-infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

1.4 関連アプリケーションノート

本資料の参考プログラムは、「SH7730 グループ アプリケーションノート SH7730 初期設定例 (RJJ06B0864)」の設定条件で動作確認しています。そちらもあわせてご参照ください。

2. SH7730 DMAC 概要

2.1 SH7730 の DMAC 機能概要

DMAC は DMA 転送要求があると決められたチャネルの優先順位に従って転送を開始し、転送終了条件が満たされると転送を終了します。転送要求にはオートリクエスト、外部リクエスト、内蔵周辺モジュールリクエストの 3 種類のモードがあります。バスモードはバーストモードとサイクルスチールモードを選択することができます。表 1 に SH7730 の DMAC の概要を示します。DMAC ブロック図については「SH7730 グループ ハードウェアマニュアル (RJJ09B0339) 12 章 ダイレクトメモリアクセスコントローラ (DMAC) 図 12.1」を参照ください。

表 1 SH7730 の DMAC 概要

項目	概要
チャネル数	6 チャネル (CH0 ~ CH5) CH0 ~ CH1 の 2 チャネルのみ、外部リクエスト受け付けが可能
アドレス空間	アーキテクチャ上は 4G バイト
転送データ長	バイト, ワード (2 バイト), ロングワード (4 バイト), 8 バイト, 16 バイト, 32 バイト
最大転送回数	16,777,216 回
アドレスモード	デュアルアドレスモード
転送要求	オートリクエスト, 外部リクエスト, 内蔵周辺モジュールリクエスト 内蔵周辺モジュールリクエストを発行できるものは以下のモジュール SCIF0/1/2/3/4/5, IrDA0/1, SIOF, SIM, ADC, CMT0/1/2/3/4
バスモード	サイクルスチールモード (通常モードとインタミットモード), バーストモード
優先順位	チャネル優先順位固定モード, ラウンドロビンモード
割り込み要求	データ転送ハーフエンド時およびデータ転送終了時, また, アドレスエラー発生時に CPU へ割り込み要求を発生可能
外部リクエスト検出	DREQ 入力のロー/ハイレベル検出, 立ち上がり/立ち下がりエッジ検出
転送要求受付信号/ 転送終了信号	DACK/TEND 信号のアクティブレベル選択が可能

【注】 DMAC の詳細については, 「SH7730 グループ ハードウェアマニュアル (RJJ09B0339) 12 章 ダイレクトメモリアクセスコントローラ (DMAC)」の章を参照してください。

2.2 DMA 転送元/DMA 転送先のアドレス設定

DMA ソースアドレスレジスタ (SAR, SARB), または, DMA デスティネーションアドレスレジスタ (DAR, DARB) に設定するアドレスは, 転送サイズとアドレス境界を必ず一致させてください。ワード, ロングワード幅のデータ転送を行う場合は, それぞれ, ワード, ロングワード境界のアドレスを指定してください。8 バイト, 16 バイト, 32 バイトで転送を行う場合は, 8 バイト, 16 バイト, 32 バイト境界に値を設定してください。

DMAC で指定するアドレスは MMU を通していないため, すべて物理アドレスとなります。そのため, DMA ソースアドレスレジスタ (SAR, SARB), または, DMA デスティネーションアドレスレジスタ (DAR, DARB) に設定するアドレスは, 物理アドレスを指定する必要があります。MMU を有効にした場合には, CPU が扱う論理アドレスと物理アドレスは異なりますので, CPU が扱う論理アドレスを上記のアドレスレジスタに設定しないようにしてください。本応用例では, MMU を無効にしており, アドレスの上位 3 ビットを 0 にしたものが対応する物理アドレスとなりますので, CPU が扱うアドレスをそのまま指定してもこの点では, 問題はありません。

2.3 DMAC 使用上のポイント

DMAC を使用するうえでのいくつかのポイントを記載します。

- NMIF, AE, TE などフラグがセットされているとデータ転送は行われません。
- CHCR (HE, TE), DMAOR (AE, NMIF) のフラグクリアには, 1 を読み出して 0 を書き込む必要があります。
- データ転送回数 (TCR) は, 値が H'0000 0001 のときは 1 回, H'00FF FFFF のときは 16,777,215 回で, H'0000 0000 のときは 16,777,216 回 (最大転送回数) になります。
- CPU に NMI 要求があると, 全チャンネルの転送を停止し, CPU のプログラム処理を先行させます。
- キャッシュは, DMA 転送の対象にできません。オペランドキャッシュを有効にして DMA 転送を行う場合の注意事項として, DMA はキャッシュ上のデータでなく物理アドレスのデータを転送しますので, 事前に, キャッシュの無効化や書き戻し等によりコヒーレンスを保つ必要があります。
- DMAC で指定するアドレスは MMU を通していないため, すべて物理アドレスとなります。MMU を有効にした場合には, CPU が扱う論理アドレスと物理アドレスは異なりますので, CPU が扱う論理アドレスをアドレスレジスタ (SAR, SARB, DAR, DARB) に設定しないようにしてください。そのため MMU を使用した汎用 OS を搭載したシステムでは OS が MMU の設定を管理しているので, OS は DMAC を利用できませんが, アプリケーションからの利用には注意が必要です。

本応用例では MMU を使用していません。

2.4 DMAC レジスタ初期設定手順

ここでは、DMAC によるメモリ間転送を行う場合のレジスタ初期設定手順について説明します。転送要求はオートリクエストを使用します。図 1、図 2 に DMAC0 のレジスタ初期設定フロー例を示します。なお、各レジスタ設定の詳細は、「SH7730 グループ ハードウェアマニュアル (RJJ09B0339) 12 章 ダイレクトメモリアクセスコントローラ (DMAC)」を参照ください。

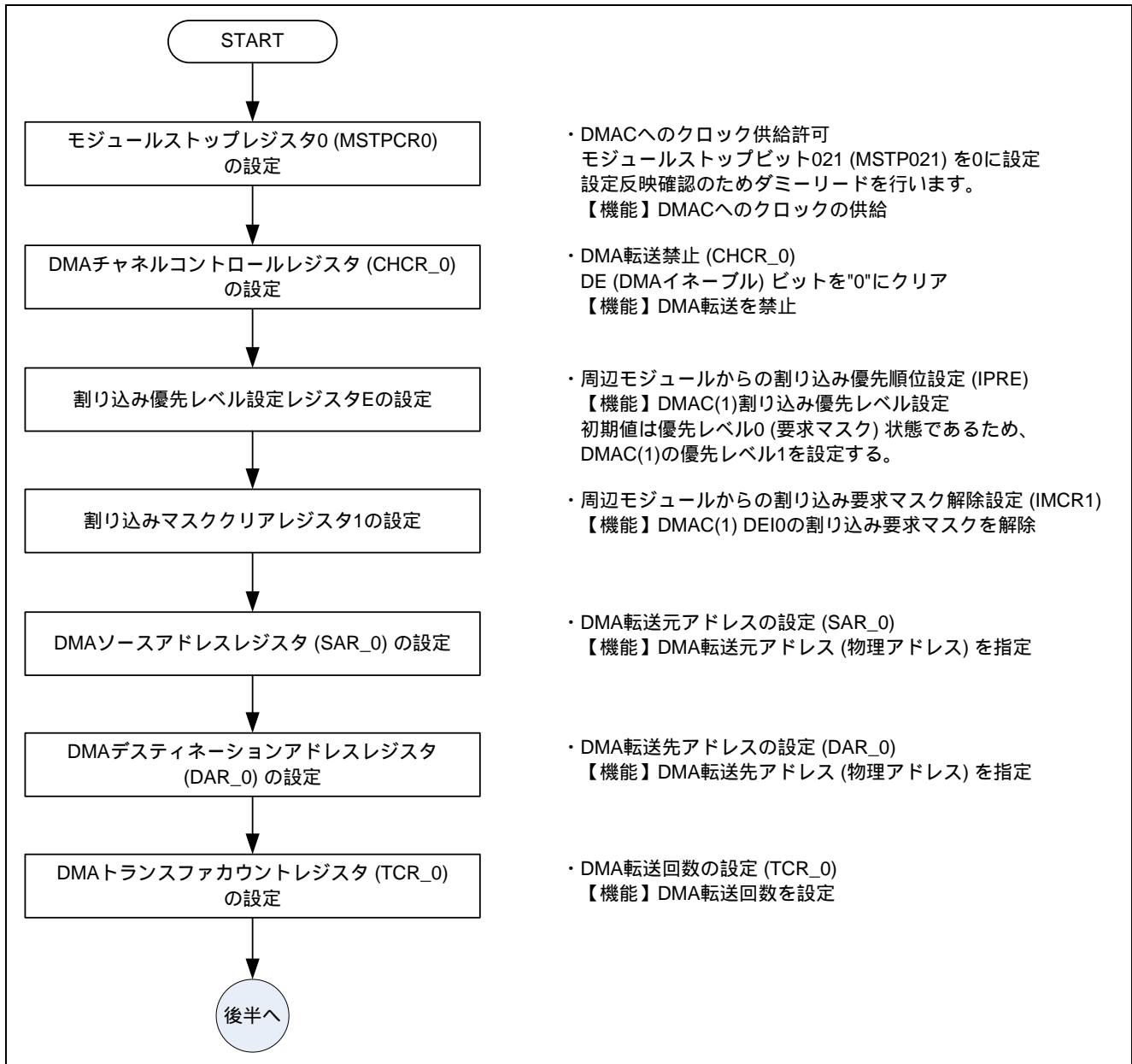


図 1 DMAC の初期設定フロー例 (前半)

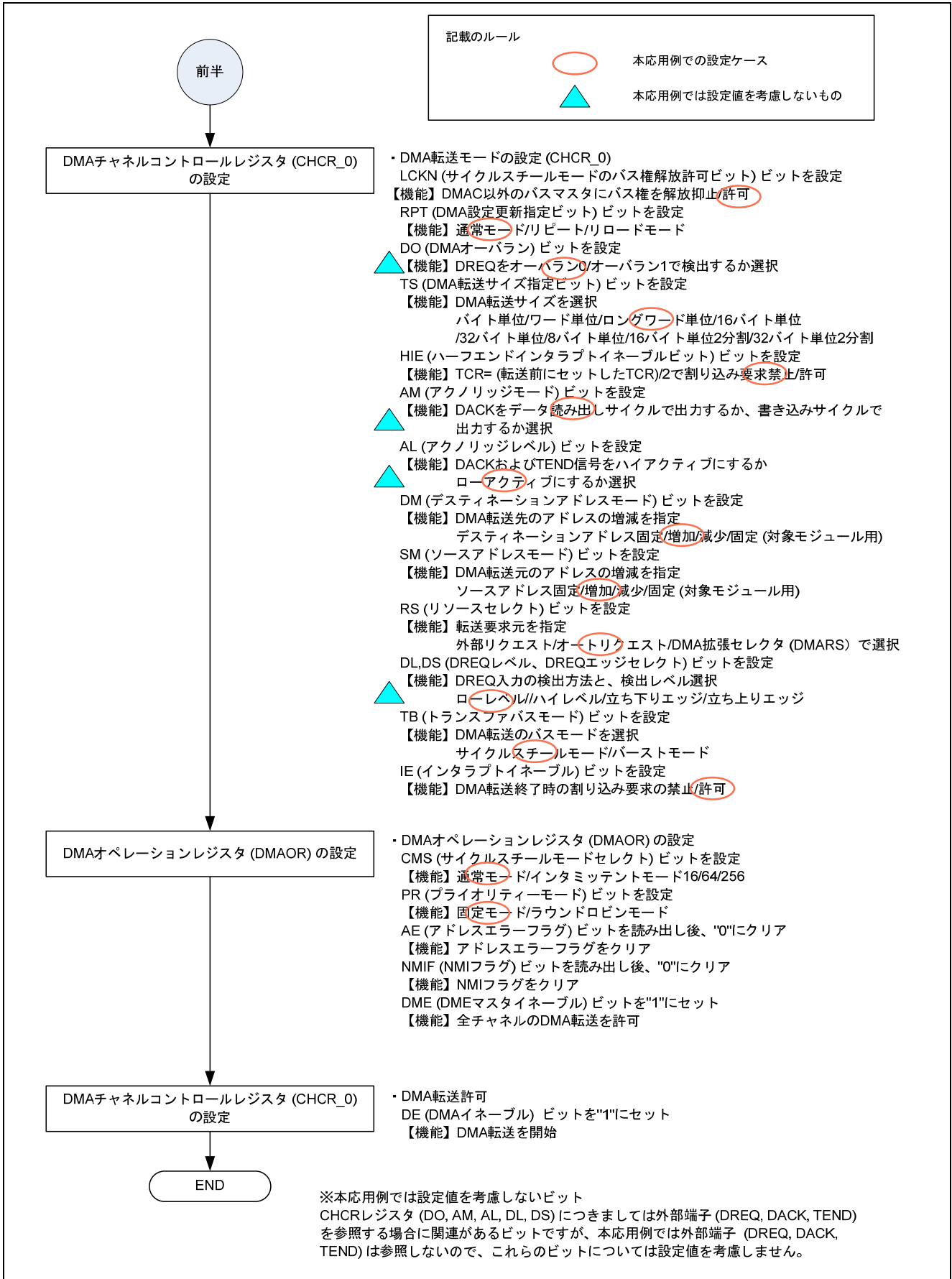


図 2 DMAC の初期設定フロー例 (後半)

3. 応用例の説明

参考プログラムでは、IL メモリに格納された 128 バイトのデータを外部メモリ (SDRAM) に DMA 転送します。また、DMA 転送終了割り込みを発生させます。その割り込み処理で、DMA 最終転送完了を確認後、DMA 転送禁止に設定します。転送完了後、転送元と転送先のデータが等しいことを確認します。

3.1 参考プログラムの DMA 転送仕様

本応用例では、以下の条件で DMA 転送を行います。

- (1) アドレスモード
デュアルアドレスモード
- (2) バスモード
サイクルスチールモード
- (3) DMA 転送区間とリクエストモード、バスモードの関係
IL メモリと外部メモリ
- (4) バスモードとチャンネルの優先順位
サイクルスチールモードで優先順位固定モード
本応用例では、チャンネルは 1 つしか使用しないため、優先順位は関係しません。

上記(1)～(4)の詳細については、「SH7730 グループ ハードウェアマニュアル (RJJ09B0339) 12 章 ディレクトメモリアクセスコントローラ (DMAC) 12.4.3 DMA 転送種類」の章を参照してください。

3.2 参考プログラムの処理手順

(1) 参考プログラムのメイン処理フロー

以下に参考プログラムの処理フローを示します。

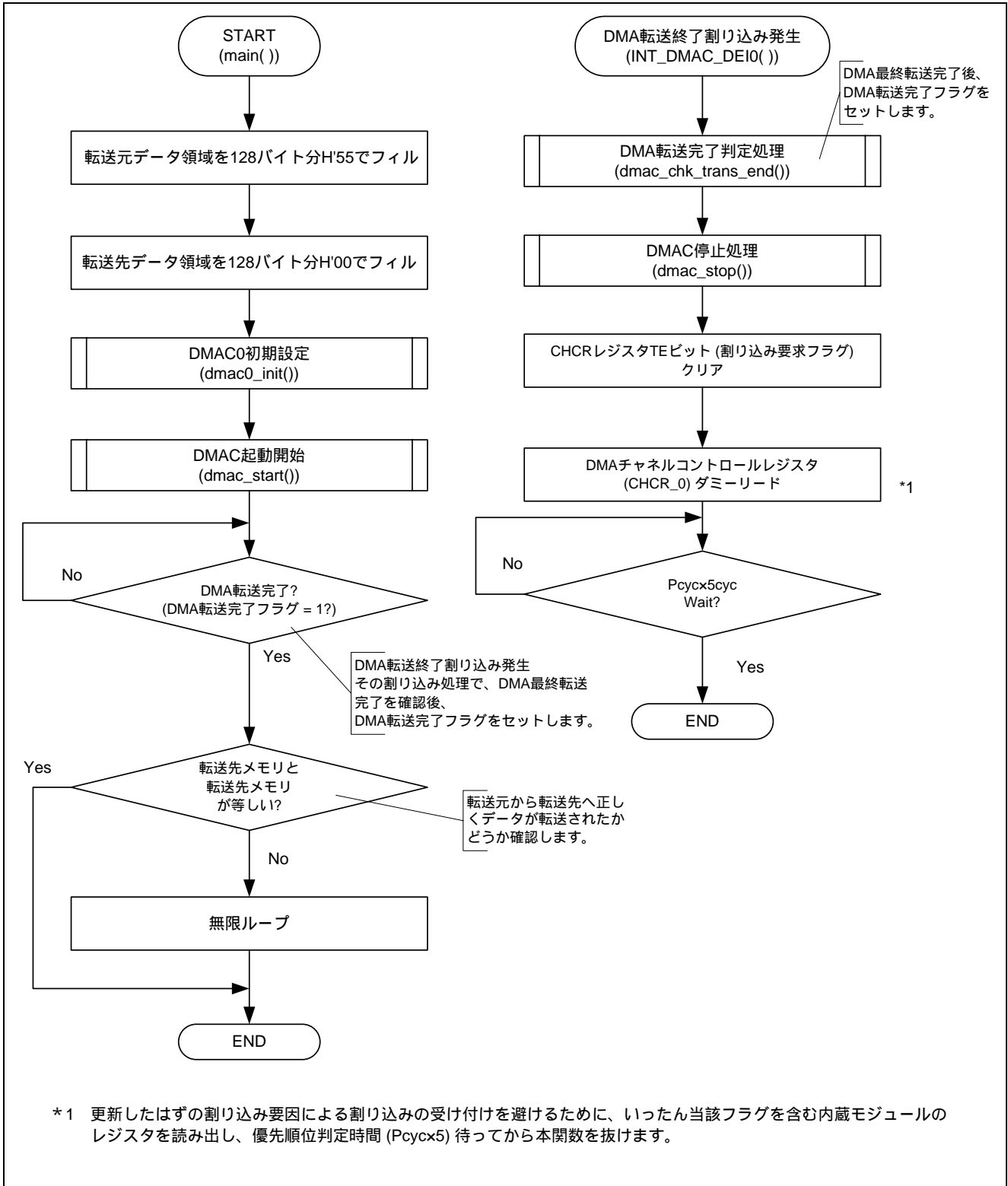


図3 参考プログラムのメイン処理フロー

【参考】

DMAC0 初期設定 (dmac0_init()) については、図 1、図 2 を参照ください。

ただし、本参考プログラムでは、CHCR.DE は、DMAC0 初期設定 (dmac0_init()) では DMA 転送禁止に設定し、DMAC 起動開始で DMA 転送許可にしています。

(2) DMAC 起動開始処理フロー

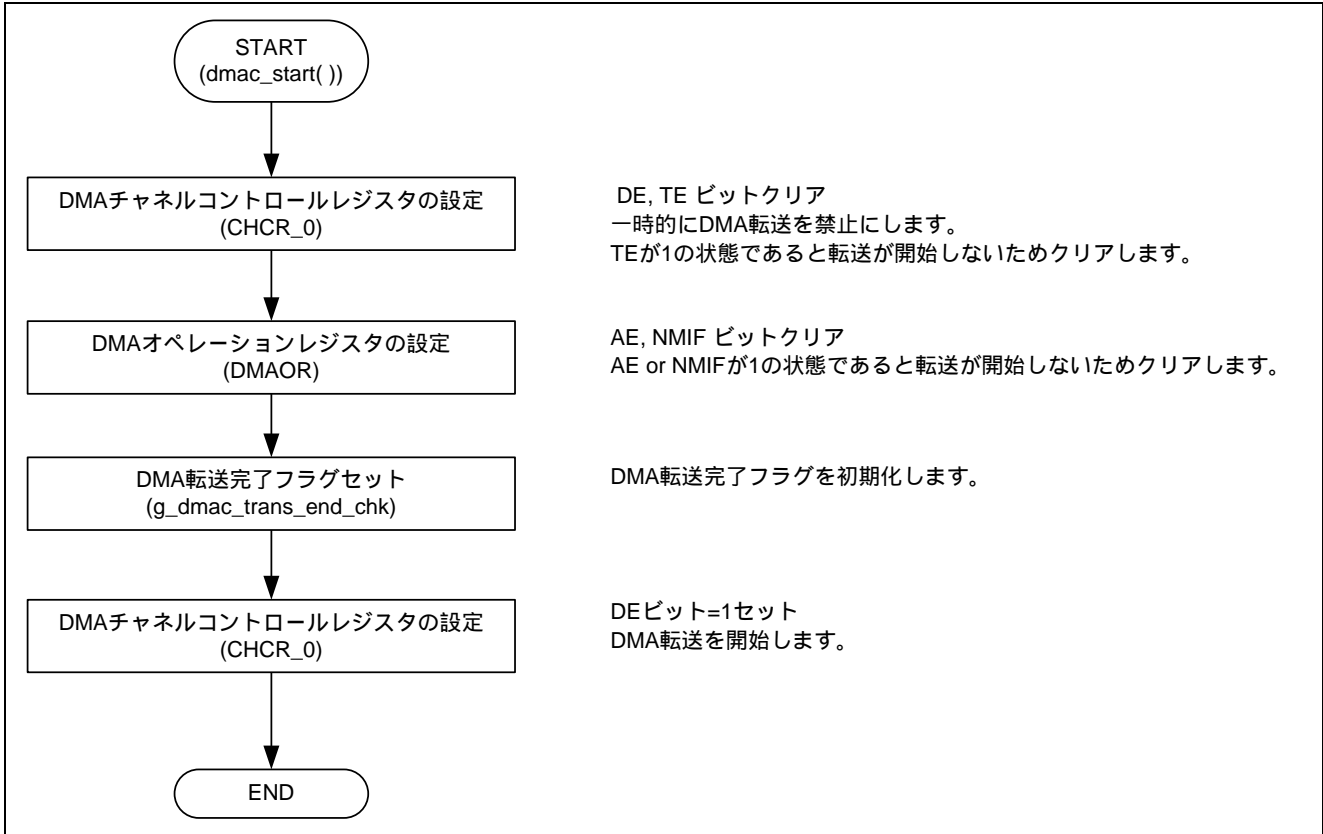


図 4 DMAC 起動開始処理フロー

(3) DMAC 停止処理フロー

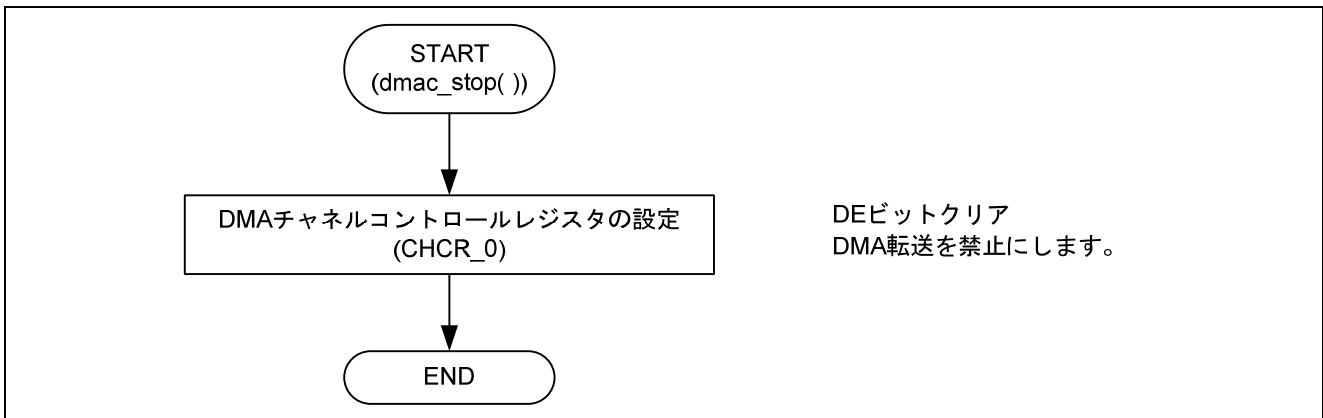


図 5 DMAC 停止処理フロー

(4) DMA 転送完了判定処理フロー

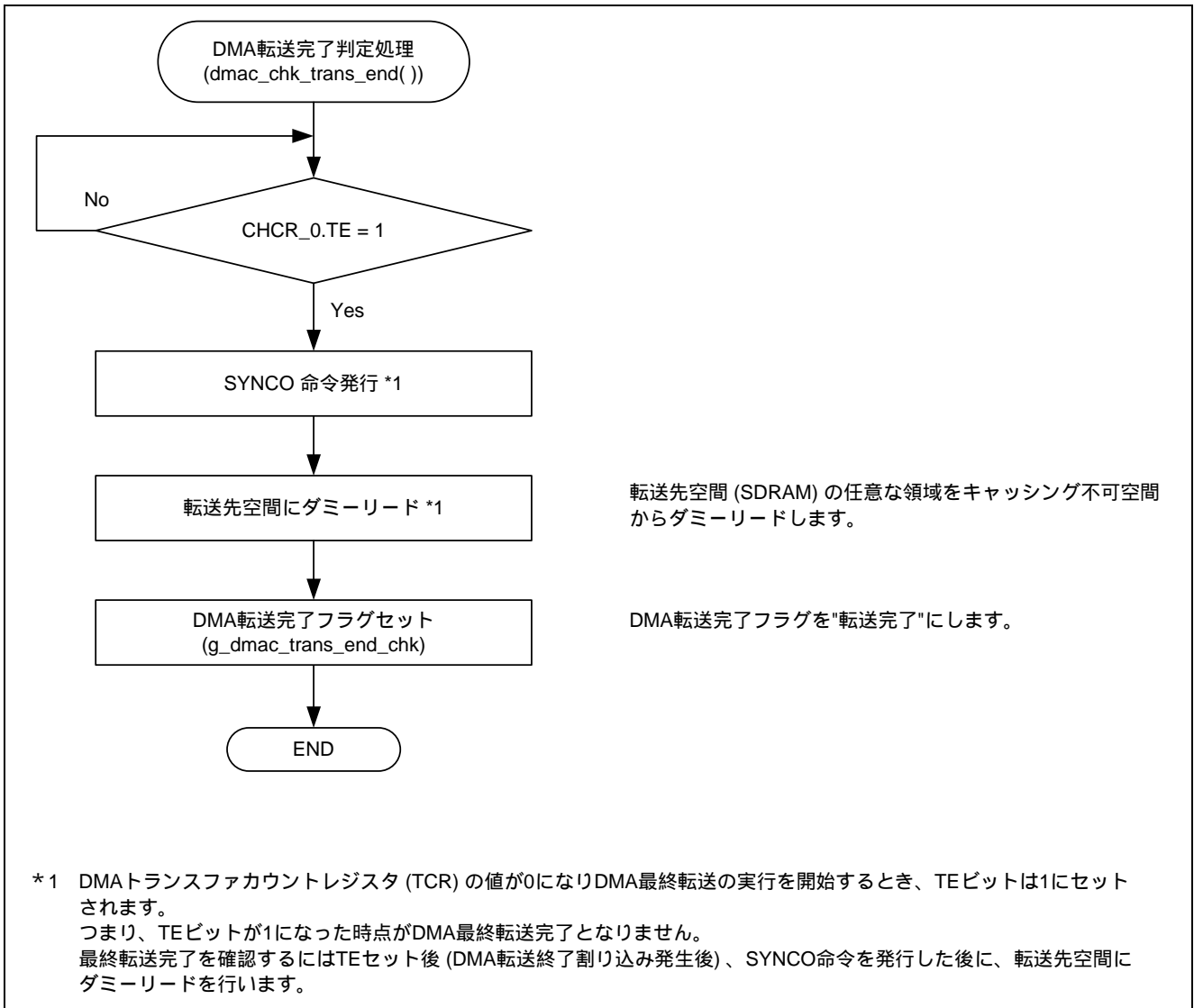


図 6 DMA 転送完了判定処理フロー

3.3 参考プログラムのレジスタ設定値

以下に本参考プログラムのレジスタ設定値を示します。

表2 参考プログラムのレジスタ設定値

レジスタ名	アドレス	設定値	機能
割り込み優先レベル設定レジスタ E (IPRE)	H'A408 0010	H'1000	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — IPR0 = "B'0001": 優先レベル 1 DMAC(1)の優先レベルを設定する
割り込みマスククリアレジスタ 1 (IMCR1)	H'A408 00C4	H'0001	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — IMCR1 (DEI0) = "1": 割り込みマスククリア DMAC (1) DEI0 の割り込みマスククリア
DMA チャンネルコントロールレジスタ_0 (CHCR_0)	H'FE00 802C	H'0000 0000	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — DE = "0": DMA 転送禁止
		H'4000 5414	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — LCKN = "1": バス権の解放許可 — RPT = "B'000": 通常モード — TS = "B'0010": ロングワード単位 TS[3:2]と TS[1:0]に設定する — HIE = "0": ハーフエンド割り込み禁止 — DM = "B'01": デスティネーションアドレス増加 — SM = "B'01": ソースアドレス増加 — RS = "B'0100": オートリクエスト — TB = "0": サイクルスチール — IE = "1": 割り込み許可 その他ビットについては、本応用例の目的とは関係ないビットであるため初期値のままとする。
		H'4000 5415	<ul style="list-style-type: none"> DMA 転送開始時 <ul style="list-style-type: none"> — DE = "1": DMA 転送許可
		H'4000 5414	<ul style="list-style-type: none"> DMA 転送完了時 <ul style="list-style-type: none"> — DE = "0": DMA 転送禁止
DMA ソースアドレスレジスタ_0 (SAR_0)	H'FE00 8020	H'E520 3000	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — 転送元の開始アドレス: IL メモリに設定
DMA デスティネーションアドレスレジスタ_0 (DAR_0)	H'FE00 8024	H'AC10 0000	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — 転送先の開始アドレス: 外部メモリ (SDRAM) に設定 P2 領域 (キャッシング不可, MMU アドレス変換不可) に設定する
DMA トランスファカウンタレジスタ_0 (TCR_0)	H'FE00 8028	H'20	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — 転送回数: 32 回 (H'20) 転送サイズがロングワード単位のため
DMA オペレーションレジスタ (DMAOR)	H'FE00 8060	H'0001	<ul style="list-style-type: none"> 初期化処理時 <ul style="list-style-type: none"> — DME = "1": 全チャンネル DMA 転送許可

3.4 参考プログラムのマクロ定義

表 3 参考プログラムで使用しているマクロ定義

マクロ定義	設定値	機能
D_DMAM_SDRAM_DST_ADR	H'AC10 0000	外部メモリ (SDRAM) の先頭アドレス
D_DMAM_IL_SRC_ADR	H'E520 3000	IL メモリ先頭アドレス
D_DMAM_TRANS_SIZE	H'80	転送サイズ (128 バイト)
D_DMAM_TRANS_INIT	H'00	DMA 転送初期状態、転送中状態
D_DMAM_TRANS_END	H'01	DMA 転送完了状態
D_DMAM_DMA_SIZE_BYTE	H'0000	バイト転送
D_DMAM_DMA_SIZE_WORD	H'0001	ワード転送
D_DMAM_DMA_SIZE_LONG	H'0002	ロングワード転送
D_DMAM_DMA_SIZE_LONGx2	H'0003	8 バイト単位転送
D_DMAM_DMA_SIZE_LONGx4	H'0004	16 バイト単位転送
D_DMAM_DMA_SIZE_LONGx8	H'0005	32 バイト単位転送
D_DMAM_DMA_SIZE_LONGx2x2	H'0006	16 バイト 2 分割 (8 バイト単位 × 2)
D_DMAM_DMA_SIZE_LONGx4x2	H'0007	32 バイト 2 分割 (16 バイト単位 × 2)

3.5 参考プログラム使用時の注意事項

- データの転送元の開始アドレスと転送先の開始アドレス
 参考プログラムでは、データの転送元の開始アドレスと転送先の開始アドレスを明確にするため、絶対番地で割り付けています。絶対番地で割り付ける場合は、使用しているセクションと重ならないようにしてください。
- モジュールストップについて
 本 DMAC 動作中に、モジュールストップレジスタ (MSTPCR0) のレジスタ設定によるモジュールストップを行わないでください。モジュールストップさせた場合、動作中の転送内容は保証できません。
- アドレスエラーについて
 DMA アドレスエラーが発生した場合、全チャンネルのレジスタを再設定した後、転送を開始してください。
- バーストモード転送時の注意
 本応用例では、サイクルスチールモードで使用しますが、バーストモードとして使用する場合について、バーストモード転送中は、そのチャンネルの転送が完了するまで以下の操作を行わないでください。
 - 周波数を変更しないでください。
 - スリープモードに遷移させないでください。
 - スタンバイモードに遷移させないでください。
- キャッシュ有効時の DMA 転送を行う場合の注意事項
 2.3 章でも説明しましたが、キャッシュは、DMA 転送の対象にできません。オペランドキャッシュを有効にして DMA 転送を行う場合の注意事項として、DMA はキャッシュ上のデータでなく物理アドレスのデータを転送しますので、事前に、キャッシュの無効化や書き戻し等によりコヒーレンスを保つ必要があります。本プログラムでは、キャッシング不可空間に対して CPU でアクセスして転送元メモリ上のデータを初期化しています。
- DMAC フラグビット使用上の注意
 HE, TE, AE, NMIF の各フラグビット使用上の注意事項があります。
 チャンネルコントロールレジスタのハーフエンドフラグおよびトランスファエンドフラグ (CHCRm.HE および CHCRn.TE, $m = 0 \sim 3, n = 0 \sim 5$)、DMA オペレーションレジスタのアドレスエラーフラグおよび NMI フラグ (DMAOR.AE および DMAOR.NMIF) に関して、当該フラグが 1 にセットされるタイミングで読み出しを行うと、0 が読み出されますが、内部的に 1 を読み出した状態となる場合があります。
 そのため、0 の書き込みを行うと、当該フラグが 1 の読み出し後の 0 書き込みと同じ状態となり、0 にクリアされることがあります。
 これを回避する方法として、当該フラグを使用する場合は、意図せずにビットをクリアしないように以下の方法で読み出し、書き込みを行ってください。
 当該レジスタの書き込み時は、明示的にクリアする時以外は当該ビットへ 1 の書き込みを行い、明示的にクリアする時のみ 1 の読み出し後の 0 書き込みを行ってください。
 該当ビットへの 1 の書き込みはフラグの値に影響を及ぼしません。
 なお、当該フラグビットを使用しない場合は、常に 0 書き込み (明示的にクリアする時は 1 読み出し後の 0 書き込み) で問題ありません。

4. 参考プログラム例

(1) サンプルプログラムリスト"sh7730.c"

```

1      /*****
2      * DISCLAIMER
3
4      * This software is supplied by Renesas Technology Corp. and is only
5      * intended for use with Renesas products. No other uses are authorized.
6
7      * This software is owned by Renesas Technology Corp. and is protected under
8      * all applicable laws, including copyright laws.
9
10     * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11     * REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12     * INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13     * PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14     * DISCLAIMED.
15
16     * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17     * TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18     * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19     * FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20     * AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21
22     * Renesas reserves the right, without notice, to make changes to this
23     * software and to discontinue the availability of this software.
24     * By using this software, you agree to the additional terms and
25     * conditions found by accessing the following link:
26     * http://www.renesas.com/disclaimer
27     *****/
28     /* Copyright (C) 2008. Renesas Technology Corp., All Rights Reserved. */
29     /*"FILE COMMENT"***** Technical reference data ******/
30     * System Name   : SH7730 Sample Program
31     * File Name    : sh7730.c
32     * Abstract     : SH7730 DMAC メモリ間転送例
33     * Version      : Ver 1.00
34     * Device       : SH7730
35     * Tool-Chain   : High-performance Embedded Workshop (Version 4.04.01.001)
36     *              : C/C++ Compiler Package for SuperH Family (V.9.02release00)
37     * OS           : None
38     * H/W Platform : アルファプロジェクト製 SH-4A ボード 型番 AP-SH4A-1A
39     * Description  : SH7730 DMAC メモリ間転送例のサンプルプログラムです。
40     *              : ソフトウェアトリガにより、IL メモリ 外部 SDRAM
41     *              : へ 128 バイトのデータの転送処理を行います。
42     *              :
43     * Operation    :
44     * Limitation   :
45     *              :
46     *****/
47     * History      : 27.AUG.2008 Ver. 1.00 First Release
48     /*"FILE COMMENT END"******/
49
50     #include <machine.h>
51     #include "iodefine.h"
52     #include "dmac.h"
53
54     /* ==== プロトタイプ宣言 ==== */
55     void main(void);
56
57
58     /*"FUNC COMMENT"******/
59     * ID           :
60     * OutLine      : サンプルプログラムメイン
    
```



```

61  * Include           :
62  * Declaration      : void main(void)
63  * Description      : IL メモリから外部 SDRAM へ 128 バイトのデータ
64  *                  : を DMA 転送するサンプルプログラムです。
65  *                  :
66  *                  : ・ DMA 転送終了割り込みを発生させます。
67  *                  : 割り込み処理で DMA 転送を禁止します。
68  *                  :
69  *                  : ・ DMA 転送終了の判定は、DMA 転送終了割り込み処理で
70  *                  : 最終転送完了を確認し、DMA 転送完了フラグを
71  *                  : セットします。
72  *                  :
73  *                  : ・ DMA 転送が終了後、転送元のメモリと
74  *                  : 転送先メモリが等しいことを確認します。
75  *                  :
76  * Limitation       : ・ 参考サンプルプログラムでは、データの
77  *                  : 転送元の開始アドレスと転送先の
78  *                  : 開始アドレスを明確にするため、
79  *                  : 絶対番地で割り付けています。
80  *                  : 絶対番地で割り付ける場合は、
81  *                  : 使用しているセクションと重ならないよう
82  *                  : にしてください。
83  *                  :
84  *                  : ・ キャッシュを有効にして DMA 転送を行う場合の注意事項
85  *                  : キャッシュメモリと外部メモリの内容が一致していない場合
86  *                  : DMAC で指定するアドレスは、物理アドレスであるため、
87  *                  : キャッシュの内容でなく、外部メモリの内容を転送する
88  *                  : ことになり、意図しない状況を生じさせる可能性
89  *                  : があります。
90  *                  : そのため、DMA 転送する際には、キャッシュの無効化や
91  *                  : 書き戻し等によりコヒーレンスを保つ
92  *                  : 必要があります。
93  *                  : 本プログラムでは、メモリアクセスにおいて、
94  *                  : キャッシング不可空間でアクセスすることにより、
95  *                  : キャッシュにアクセスせず対応しています。
96  *                  :
97  * Argument         : none
98  * Return Value     : none
99  * Calling Functions :
100 * "FUNC COMMENT END"*****/
101 void main(void)
102 {
103     int i;
104     unsigned char *ptr1; /* 転送元メモリ用 */
105     unsigned char *ptr2; /* 転送先メモリ用 */
106
107     /* 転送元のメモリ初期化 */
108     ptr1 = D_DMACH_IL_SRC_ADR;
109
110     for(i=0; i < D_DMACH_TRANS_SIZE; i++)
111     {
112         *ptr1++ = 0x55; /* 転送元メモリに 0x55 をセット */
113     }
114     /* ===== 1 ===== */
115
116     /* 転送先のメモリ初期化 */
117     ptr2 = D_DMACH_SDRAM_DST_ADR;
118
119     for(i=0; i < D_DMACH_TRANS_SIZE; i++)
120     {
121         *ptr2++ = 0x00; /* 転送先メモリのゼロクリア */
122     }
123
124     /* ===== 2 ===== */
125
126     /* DMACH の初期化処理 */
    
```

```

127     dmac0_init();
128
129     /* DMA0 の起動 */
130     dmac_start(&DMACO.CHCR);
131
132     /* DMA 転送完了待ち */
133     /* 割り込み処理で最終転送完了を確認し DMA 転送完了フラグが完了状態となるまで待ちます。 */
134     while( D_DMACH_TRANS_END != get_dmac_trans_end_chk()){
135     }
136
137     /* ===== 3 ===== */
138
139     /* 転送先メモリと転送元メモリのデータ一致確認 */
140     ptr1 = D_DMACH_IL_SRC_ADR;
141     ptr2 = D_DMACH_SDRAM_DST_ADR;
142
143     /* 転送サイズ分比較する */
144     for(i=0; i < D_DMACH_TRANS_SIZE; i++)
145     {
146         if(*ptr1++ != *ptr2++){
147             while(1){
148                 /* 転送先メモリと転送元メモリのデータが */
149                 /* 不一致している (意図しないケース) */
150
151             }
152         }
153     }
154
155     /* ここまで処理が実行されることにより、転送先メモリと転送元メモリの */
156     /* データが一致していることが確認できる */
157     while(1){
158         /* ===== Program end ===== */
159     }
160
161 }
162
163 /* End of File */

```

(2) サンプルプログラムリスト"dmac.c"

```

1      /*****
2      * DISCLAIMER
3
4      * This software is supplied by Renesas Technology Corp. and is only
5      * intended for use with Renesas products. No other uses are authorized.
6
7      * This software is owned by Renesas Technology Corp. and is protected under
8      * all applicable laws, including copyright laws.
9
10     * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11     * REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12     * INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13     * PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14     * DISCLAIMED.
15
16     * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17     * TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18     * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19     * FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20     * AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21
22     * Renesas reserves the right, without notice, to make changes to this
23     * software and to discontinue the availability of this software.
24     * By using this software, you agree to the additional terms and
25     * conditions found by accessing the following link:
26     * http://www.renesas.com/disclaimer
27     *****/
28     /* Copyright (C) 2008. Renesas Technology Corp., All Rights Reserved. */
29     /*"FILE COMMENT"***** Technical reference data ******/
30     * System Name : SH7730 Sample Program
31     * File Name   : dmac.c
32     * Abstract    : SH7730 DMAC メモリ間転送例
33     * Version     : Ver 1.00
34     * Device      : SH7730
35     * Tool-Chain  : High-performance Embedded Workshop (Version 4.04.01.001)
36     *             : C/C++ Compiler Package for SuperH Family (V.9.02release00)
37     * OS          : None
38     * H/W Platform : アルファプロジェクト製 SH-4A ボード 型番 AP-SH4A-1A
39     * Description : SH7730 DMAC メモリ間転送例のサンプルプログラムです。
40     *             :
41     * Operation   :
42     * Limitation  :
43     *             :
44     *****/
45     * History     : 27.AUG.2008 Ver. 1.00 First Release
46     /*"FILE COMMENT END"******/
47     #include <machine.h>
48     #include "iodefine.h"
49     #include "dmac.h"
50
51     /* DMA 転送完了フラグ */
52     T_Dmac_Trans_Chk   g_dmac_trans_end_chk = D_DMAL_TRANS_INIT;
53
54     /* 内部関数宣言 */
55     static unsigned long dmac_get_tcr(unsigned long i_size, unsigned long i_mode);
56     static void dmac_set_DMAOR_trans_ok(void);
57
58     /*"FUNC COMMENT"******/
59     * ID          :
60     * Outline     : DMAC0 初期設定
61     * Include     :
62     * Declaration : void dmac0_init(void)
63

```

```

64 * Description          : 以下の DMAC0 レジスタ設定を行います
65 *                    : DMA チャンネルコントロールレジスタ_0 の設定
66 *                    : DMA ソースアドレスレジスタ_0 の設定
67 *                    : DMA デスティネーションアドレスレジスタ_0 の設定
68 *                    : DMA トランスファカウンタレジスタ_0 の設定
69 *                    : DMA オペレーションレジスタの設定
70 *
71 *                    : DMA 転送終了割り込み時 INT_DMACH0() が起動します。
72 *                    :
73 *                    :
74 * Argument            : none
75 * Return Value        : none
76 * Calling Functions   :
77 * "FUNC COMMENT END"*****/
78 void dmac0_init(void)
79 {
80     unsigned long dummy;
81
82     /* ==== モジュールストップレジスタ 0 設定 ==== */
83     LOWP.MSTPCRO &= ~0x00200000; /* DMAC 起動 */
84
85     dummy = LOWP.MSTPCRO; /* MSTPCRO への設定反映確認のためダミーリード */
86
87     /* DMA 転送完了フラグセット (初期化) */
88     g_dmac_trans_end_chk = D_DMACH0_TRANS_INIT;
89
90     /* ==== DMA チャンネル 0 コントロールレジスタの設定 ==== */
91     DMACH0.CHCR &= 0xFFFFFFF0; /* DMA 禁止 */
92
93     /* ==== 割り込み優先レベル設定 ==== */
94     INTC0.IPRE |= 0x1000;
95
96     /* ==== 割り込みマスク要求の解除 ==== */
97     INTC0.IMCR1 |= 0x01;
98
99     /* ==== DMA ソースアドレスレジスタ_0 の設定 ==== */
100    DMACH0.SAR = D_DMACH0_IL_SRC_ADR; /* 物理アドレスを指定
101                                     本応用では MMU が無効であるため上位 3 ビットを
102                                     0 にしたアドレスが物理アドレスとなります。
103                                     */
104
105    /* ==== DMA デスティネーションアドレスレジスタ_0 の設定 ==== */
106    DMACH0.DAR = D_DMACH0_SDRAM_DST_ADR; /* 物理アドレスを指定
107                                         本応用では MMU が無効であるため上位 3 ビットを
108                                         0 にしたアドレスが物理アドレスとなります。
109                                         */
110
111    /* ==== DMA トランスファカウンタレジスタの設定 ==== */
112    DMACH0.TCR = dmac_get_tcr(D_DMACH0_TRANS_SIZE, D_DMACH0_DMA_SIZE_LONG);
113
114    /* ==== DMA チャンネルコントロールレジスタ_0 設定 ==== */
115    DMACH0.CHCR = 0x40005414ul;
116    /*
117        bit31      : reserve          : 0
118        bit30      : LCKN             : 1----- サイクルスチールモードのバス権解放許可
119        bit29-28 : reserve           : 0
120        bit27-25 : RPT               : 0----- DMA 設定更新 (通常モード)
121        bit24      : reserve          : 0
122        bit23      : DO over run0    : 0----- 未使用
123        bit22      : reserve          : 0
124        bit21-20 : TS                : 0----- DMA 転送サイズ指定(bit4-3 と合わせて設定)
125        bit19      : HE               : 0----- 未使用
126        bit18      : HIE             : 0----- ハーフエンド割り込み禁止
127        bit17      : AM              : 0----- 未使用
128        bit16      : AL              : 0----- 未使用
129        bit15-14 : DM                : B'01----- デスティネーションアドレス増加
    */

```

```

130         bit13-12 : SM           : B'01----- ソースアドレス増加
131         bit11-8   : RS           : B'0100----- オートリクエスト
132         bit7      : DL           : 0 ----- 未使用
133         bit6      : DS           : 0 ----- 未使用
134         bit5      : TB           : 0----- サイクルスチルモード
135         bit4-3    : TS           : B'10----- ロングワード単位転送
136         bit2      : IE           : 1----- 割り込み許可
137         bit1      : TE           : 0
138         bit0      : DE           : 0----- DMA 転送禁止
139     */
140
141     /* ==== DMA オペレーションレジスタの設定 ==== */
142     DMAC.DMAOR.WORD = 0x0000; /* 初期化 */
143
144     /* DMA オペレーションレジスタの設定 */
145     /* 全チャンネル DMA 転送を許可処理 */
146     dmac_set_DMAOR_trans_ok();
147
148 }
149
150 /*"FUNC COMMENT"*****
151 * ID
152 * Outline : DMAC 起動開始
153 * Include :
154 * Declaration : void dmac_start(unsigned long *io_pDMACn_CHCR)
155 * Description : DMA 転送を実行します。
156 *
157 * Argument : unsigned long *io_pDMACn_CHCR :
158 *           : 対象となるチャンネルの CHCR_n
159 * Return Value : none
160 * Calling Functions :
161 *"FUNC COMMENT END"*****/
162 void dmac_start(unsigned long *io_pDMACn_CHCR)
163 {
164     /* ==== DE,TE のクリア ==== */
165     *io_pDMACn_CHCR &= ~0x00000003; /* DMA 転送禁止 */
166
167     /* ==== DMA オペレーションレジスタの設定 ==== */
168     DMAC.DMAOR.WORD &= 0xffff9u; /* AE,NMIF ビットクリア */
169
170     /* DMA 転送完了フラグセット (初期化) */
171     g_dmac_trans_end_chk = D_DMACH_TRANS_INIT;
172
173     /* ==== DMA の実行 ==== */
174     *io_pDMACn_CHCR |= 0x00000001; /* DMA 転送許可 */
175 }
176
177 /*"FUNC COMMENT"*****
178 * ID
179 * Outline : DMAC 停止処理
180 * Include :
181 * Declaration : void dmac_stop(unsigned long *io_pDMACn_CHCR)
182 * Description : DMA 転送を停止します。
183 *
184 * Argument : unsigned long *io_pDMACn_CHCR :
185 *           : 対象となるチャンネルの CHCR_n
186 * Return Value : none
187 * Calling Functions :
188 *"FUNC COMMENT END"*****/
189 void dmac_stop(unsigned long *io_pDMACn_CHCR)
190 {
191     /* ==== DMA の停止 ==== */
192     *io_pDMACn_CHCR &= 0xffffffe; /* DE ビットクリア */
193 }
194
195 /*"FUNC COMMENT"*****
    
```

```

196 * ID :
197 * Outline : 転送回数を算出処理
198 * Include :
199 * Declaration : unsigned long dmac_get_tcr
200 * : (unsigned long i_size,
201 * : unsigned long i_mode)
202 * Description : DMAC の転送回数を算出します。
203 * :
204 * Argument : unsigned long i_size : 転送サイズ (バイト単位)
205 * : unsigned long i_mode : 転送モード
206 * : 以下のモードを指定します。
207 * : D_DMAC_DMA_SIZE_BYTE(0x0000)
208 * : バイト転送
209 * : D_DMAC_DMA_SIZE_WORD(0x0001)
210 * : ワード転送
211 * : D_DMAC_DMA_SIZE_LONG(0x0002)
212 * : ロング転送
213 * : D_DMAC_DMA_SIZE_LONGx2(0x0003)
214 * : 8 バイト単位転送
215 * : D_DMAC_DMA_SIZE_LONGx4(0x0004)
216 * : 16 バイト単位転送
217 * : D_DMAC_DMA_SIZE_LONGx8(0x0005)
218 * : 32 バイト単位転送
219 * : D_DMAC_DMA_SIZE_LONGx2x2(0x0006)
220 * : 16 バイト 2 分割 (8 バイト単位 × 2)
221 * : D_DMAC_DMA_SIZE_LONGx4x2(0x0007)
222 * : 32 バイト 2 分割 (16 バイト単位 × 2)
223 * :
224 * Limitation : 本関数の転送サイズに 0 を指定する場合
225 * : はご注意ください。
226 * : 転送サイズが 0 の場合は戻り値に 0 を返します。
227 * : 本関数の戻り値を TCR に設定する際に、
228 * : 戻り値が 0 の場合は、転送回数は 16777216 回
229 * : (最大回数) となりますのでご注意ください。
230 * :
231 * Return Value : unsigned long : 転送回数
232 * Calling Functions :
233 * "FUNC COMMENT END"*****/
234 unsigned long dmac_get_tcr(unsigned long i_size, unsigned long i_mode)
235 {
236     unsigned long count = 0;
237
238     /* パラメータ注意 */
239     /* 転送サイズが 0 の場合は戻り値に 0 を返します */
240     if(i_size <= 0)
241     {
242         return count;
243     }
244
245     switch(i_mode)
246     {
247         case D_DMAC_DMA_SIZE_BYTE:
248         case D_DMAC_DMA_SIZE_WORD:
249         case D_DMAC_DMA_SIZE_LONG:
250         case D_DMAC_DMA_SIZE_LONGx2:
251         case D_DMAC_DMA_SIZE_LONGx4:
252         case D_DMAC_DMA_SIZE_LONGx8:
253             count = i_size >> i_mode;
254             break;
255
256         case D_DMAC_DMA_SIZE_LONGx2x2:
257             count = i_size >> 4u;
258             break;
259
260         case D_DMAC_DMA_SIZE_LONGx4x2:
261             count = i_size >> 5u;
    
```

```

262         break;
263
264         default:
265             break;
266     }
267
268     return    count;
269
270 }
271
272 /*"FUNC COMMENT"*****
273 * ID          :
274 * Outline     : 全チャンネル DMA 転送許可処理
275 * Include     :
276 * Declaration : void dmac_set_DMAOR_trans_ok(void)
277 * Description : AE,NMIF ビットクリア
278 *             : DME ビットに 1 設定
279 * Argument   : none
280 * Return Value : none
281 * Calling Functions :
282 *"FUNC COMMENT END"*****/
283 void dmac_set_DMAOR_trans_ok(void)
284 {
285     /* ==== DMA オペレーションレジスタの設定 ==== */
286     DMAC.DMAOR.WORD &= 0xff9u; /* AE,NMIF ビットクリア */
287
288     /* 全チャンネル DMA 転送を許可 */
289     if(DMAC.DMAOR.BIT.DME == 0)
290     {
291         DMAC.DMAOR.BIT.DME = 1;
292     }
293 }
294
295 /*"FUNC COMMENT"*****
296 * ID          :
297 * Outline     : DMA 転送完了判定処理
298 * Include     :
299 * Declaration : void dmac_chk_trans_end(
300 *             : unsigned long *io_pDMACn_CHCR)
301 * Description : DMA 転送が完了したかどうか判定します。
302 *             : DMA トランスファカウントレジスタ (TCR)
303 *             : の値が 0 になり DMA 最終転送の実行を開始するとき
304 *             : TE ビットは 1 にセットされます。
305 *             : 最終転送完了を確認するには TE セット後
306 *             : (DMA 転送終了割り込み発生後) SYNCO 命令を発行した後に、
307 *             : 転送先空間にダミーリードを行います。
308 *             :
309 *             : 本処理は最終転送完了するまで待ちます。
310 * Argument   : unsigned long *io_pDMACn_CHCR:
311 *             : 対象チャンネルの CHCR
312 * Return Value : none
313 * Calling Functions :
314 *"FUNC COMMENT END"*****/
315 void dmac_chk_trans_end(unsigned long *io_pDMACn_CHCR)
316 {
317     volatile unsigned char    dummy;
318     volatile unsigned long    *pdst_add;
319
320     /* ====TE ビット="0"?==== */
321     while((*io_pDMACn_CHCR & 0x00000002) == 0){
322     }
323
324     /* SYNCO 命令を発行 */
325     synco();
326
327     /* 転送先空間にダミーリード */

```

```

328     /* キャッシング不可空間からアクセス */
329     pdst_add = D_DMAL_SDRAM_DST_ADR;
330     dummy = *pdst_add;
331
332     /* DMA 転送完了フラグセット (完了) */
333     g_dmac_trans_end_chk = D_DMAL_TRANS_END;
334
335 }
336
337 /*"FUNC COMMENT"*****
338 * ID          :
339 * Outline     : DMA 転送完了フラグ取得処理
340 * Include     :
341 * Declaration : T_Dmac_Trans_Chk get_dmac_trans_end_chk(void)
342 * Description : DMA 転送完了状態を返します。
343 *            :
344 * Argument    : none
345 * Return Value : D_DMAL_TRANS_INIT: DMA 転送初期状態、転送中状態
346 *            : D_DMAL_TRANS_END: DMA 転送完了状態
347 * Calling Functions :
348 *"FUNC COMMENT END"*****/
349 T_Dmac_Trans_Chk get_dmac_trans_end_chk(void)
350 {
351     return g_dmac_trans_end_chk;
352 }
353
354 /* End of File */
    
```


(3) サンプルプログラムリスト"dmac.h"

```

1      /*****
2      * DISCLAIMER
3
4      * This software is supplied by Renesas Technology Corp. and is only
5      * intended for use with Renesas products. No other uses are authorized.
6
7      * This software is owned by Renesas Technology Corp. and is protected under
8      * all applicable laws, including copyright laws.
9
10     * THIS SOFTWARE IS PROVIDED "AS IS" AND RENESAS MAKES NO WARRANTIES
11     * REGARDING THIS SOFTWARE, WHETHER EXPRESS, IMPLIED OR STATUTORY,
12     * INCLUDING BUT NOT LIMITED TO WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
13     * PARTICULAR PURPOSE AND NON-INFRINGEMENT. ALL SUCH WARRANTIES ARE EXPRESSLY
14     * DISCLAIMED.
15
16     * TO THE MAXIMUM EXTENT PERMITTED NOT PROHIBITED BY LAW, NEITHER RENESAS
17     * TECHNOLOGY CORP. NOR ANY OF ITS AFFILIATED COMPANIES SHALL BE LIABLE
18     * FOR ANY DIRECT, INDIRECT, SPECIAL, INCIDENTAL OR CONSEQUENTIAL DAMAGES
19     * FOR ANY REASON RELATED TO THE THIS SOFTWARE, EVEN IF RENESAS OR ITS
20     * AFFILIATES HAVE BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.
21
22     * Renesas reserves the right, without notice, to make changes to this
23     * software and to discontinue the availability of this software.
24     * By using this software, you agree to the additional terms and
25     * conditions found by accessing the following link:
26     * http://www.renesas.com/disclaimer
27     *****/
28     /* Copyright (C) 2008. Renesas Technology Corp., All Rights Reserved. */
29     /*"FILE COMMENT"***** Technical reference data ******/
30     * System Name   : SH7730 Sample Program
31     * File Name     : dmac.h
32     * Abstract      : SH7730 DMAC メモリ間転送例
33     * Version       : Ver 1.00
34     * Device        : SH7730
35     * Tool-Chain    : High-performance Embedded Workshop (Version 4.04.01.001)
36     *               : C/C++ Compiler Package for SuperH Family (V.9.02release00)
37     * OS            : None
38     * H/W Platform : アルファプロジェクト製 SH-4A ボード 型番 AP-SH4A-1A
39     * Description   : SH7730 DMAC メモリ間転送例のサンプルプログラムです。
40     *               :
41     * Operation     :
42     * Limitation    :
43     *               :
44     *****/
45     * History       : 27.AUG.2008 Ver. 1.00 First Release
46     *"FILE COMMENT END"******/
47
48     /* ==== マクロ定義 ==== */
49     #define D_DMCA_SDRAM_DST_ADR          ((void *)0xac100000) /* 転送先の外部 SDRAM の先頭アドレス */
50     #define D_DMCA_IL_SRC_ADR            ((void *)0xe5203000) /* 転送元の IL メモリ の先頭アドレス */
51
52     #define D_DMCA_TRANS_SIZE             128 /* 転送サイズ(128 バイト) */
53
54     /* dmac_get_tcr() で使用 */
55     #define D_DMCA_DMA_SIZE_BYTE         0x0000u
56     #define D_DMCA_DMA_SIZE_WORD         0x0001u
57     #define D_DMCA_DMA_SIZE_LONG         0x0002u
58     #define D_DMCA_DMA_SIZE_LONGx2      0x0003u
59     #define D_DMCA_DMA_SIZE_LONGx4      0x0004u
60     #define D_DMCA_DMA_SIZE_LONGx8      0x0005u
61     #define D_DMCA_DMA_SIZE_LONGx2x2    0x0006u
62     #define D_DMCA_DMA_SIZE_LONGx4x2    0x0007u
63

```

```

64     /* DMA 転送状態 */
65     typedef enum
66     {
67         D_DMACH_TRANS_INIT,                /* DMA 転送初期状態、転送中状態 */
68         D_DMACH_TRANS_END                 /* DMA 転送完了状態 */
69     } T_Dmac_Trans_Chk;
70
71
72     /* ==== 関数宣言 ==== */
73     void dmac0_init(void);
74     void dmac_start(unsigned long *io_pDMACH_CHCR);
75     void dmac_stop(unsigned long *io_pDMACH_CHCR);
76     void dmac_chk_trans_end(unsigned long *io_pDMACH_CHCR);
77     T_Dmac_Trans_Chk get_dmac_trans_end_chk(void);
78
79     /* End of File */
    
```

(4) サンプルプログラムリスト"intprg.c

```

1    ...途中省略...
2
3    /*
4    以下の INTC_RESPONSEWAIT は、周辺モジュールの優先順位判定時間待ち用の値です。
5    int_responstime_wait() にパラメータ指定して使用ください。
6    int_responstime_wait() については、common.src を参照ください。
7
8    周辺モジュールの優先順位判定時間は、5Pcyc となります。
9    int_responstime_wait() では、Icyc を 3cyc 実行する処理を、指定されたパラメータの回数
10   実行することで wait 処理を行います。
11
12   int_responstime_wait() のパラメータ指定値計算
13   H'0E >= (1/Pcyc*5cyc)/(1/Icyc*3cyc)
14   念のため 1 回多く実行します。
15
16   注)
17   I =266.66MHz、P =33.33MHz 動作時の設定となっています。
18   これらを変更する場合はこちらの設定値も見直してください。
19   */
20
21   #define INTC_RESPONSEWAIT (0x0000000E)
22
23   ...途中省略...
24
25   /* H'800 DMAC DEI0 ; Illegal FPU -> Dummy Code H'880 */
26   void INT_DMACEI0(void)
27   {
28       volatile unsigned long dummy;
29
30       /* DMA 転送完了判定処理 */
31       dmac_chk_trans_end(&DMAC0.CHCR);
32
33       /* DMA0 の停止 */
34       dmac_stop(&DMAC0.CHCR);
35
36       /* CHCR レジスタ TE ビット (割り込み要求フラグ) クリア */
37       DMAC0.CHCR &= ~0x00000002;
38
39       /* 更新したはずの割り込み要因による割り込みの受け付けを避ける対応 */
40       dummy = DMAC0.CHCR;
41       int_responstime_wait(INTC_RESPONSEWAIT);
42
43   }
44
45   ...途中省略...

```

(5) サンプルプログラムリスト"vecttbl.src"

DMA 転送終了割り込み処理中に再度 DMA 転送終了割り込みを受け付けないように ,DEI0 の割り込み処理中の割り込み優先度を設定します。

```

1      ...途中省略...
2
3      ;DMAC(1)
4          ;H'800          DMAC DEI0
5          .data.b        H'10
6
7      ...途中省略...

```

5. 実行結果

High-performance Embedded Workshop のメモリ表示機能により DMA 転送結果を確認します。

図 7 転送元の IL メモリのデータ (H'E5203000 から 128 バイト分) が, DMA 転送により, 図 9 のように転送先の外部メモリ (SDRAM) に転送されていることが確認できます。

(1) 確認 1

DMA 転送元の IL メモリ (H'E5203000 から 128 バイト分) に H'55 が設定されていることを確認します。(4.

(1) サンプルプログラムリスト"sh7730.c"の 1 動作時の IL メモリを参照)

Address	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+A	+B	+C	+D	+E	+F	ASCII
E5203000	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203010	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203020	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203030	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203040	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203050	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203060	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203070	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUUU
E5203080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
E5203090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
E52030A0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
E52030B0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
E52030C0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

図 7 転送元メモリ (IL メモリ) の設定値

(2) 確認 2

DMA 転送前の DMA 転送先の外部メモリ (H'AC100000 から 128 バイト分) に H'00 が設定されていることを確認します。(4. (1) サンプルプログラムリスト"sh7730.c"の 2 動作時の外部メモリを参照)

Address	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+A	+B	+C	+D	+E	+F	ASCII
AC100000	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100010	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100020	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC1000A0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC1000B0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC1000C0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

図 8 DMA 転送前の転送先メモリ (SDRAM) 設定値

(3) 確認 3

DMA 転送後の DMA 転送先の外部メモリ (H'AC100000 から 128 バイト分) に H'55 が設定されていることを確認します。(4. (1) サンプルプログラムリスト"sh7730.c"の 3 動作時の外部メモリを参照)

Address	+0	+1	+2	+3	+4	+5	+6	+7	+8	+9	+A	+B	+C	+D	+E	+F	ASCII
AC100000	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100010	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100020	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100030	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100040	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100050	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100060	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100070	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	55	UUUUUUU
AC100080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC100090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC1000A0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC1000B0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
AC1000C0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

図 9 DMA 転送後の転送先メモリ (SDRAM) 設定値

6. 参考ドキュメント

- ソフトウェアマニュアル
SH-4A ソフトウェアマニュアル (RJJ09B0090)
(最新版をルネサス テクノロジホームページから入手してください。)
- ハードウェアマニュアル
SH7730 グループ ハードウェアマニュアル (RJJ09B0339)
(最新版をルネサス テクノロジホームページから入手してください。)

ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.07.28	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事事務の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
 - 1 1. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いいたします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
 - 1 2. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
 - 1 3. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444