

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# M16C/80グループ

## DMACの動作(リピート転送)

### 1.0 要約

リピート転送モードでは、表1に示す項目の中から機能を選択できます。ここでは、表1に示す項目の中で、“ ”印の内容を選択した場合の動作について説明します。

表1. 設定内容

設定項目	設定内容
転送空間	16Mバイトの任意の空間から固定アドレス
	固定アドレスから16Mバイトの任意の空間
転送単位	8ビット
	16ビット

### 2.0 はじめに

#### 動作

- (1) ソフトウェアトリガ選択時、ソフトウェアDMA要求ビットとDMA要求ビットを同時に“1”にすると、DMA転送の要求信号が発生します。
- (2) DMACがアクティブ状態であればデータ転送が開始され、DMAiSFRアドレスレジスタが示す番地の内容は、DMAiメモリアドレスレジスタが示す番地に転送されます。  
DMA転送の要求信号が発生するごとに2バイト(1データ)のデータ転送が行われます。DMAi転送カウントレジスタはダウンカウントされ、DMAiメモリアドレスレジスタはアップカウントされます。
- (3) DMAi転送カウントレジスタが"000116"から"000016"に遷移するとDMAi割り込み要求ビットが“1”になります。
- (4) DMAi転送カウントレジスタが"000116"から"000016"に遷移した時、DMAiメモリアドレスリロードレジスタの値がDMAiメモリアドレスレジスタにリロードされ、DMAi転送カウントリロードレジスタの値がDMAi転送カウントレジスタにリロードされ、(1)に戻り、データ転送を繰り返します。

図1に動作例を示します。

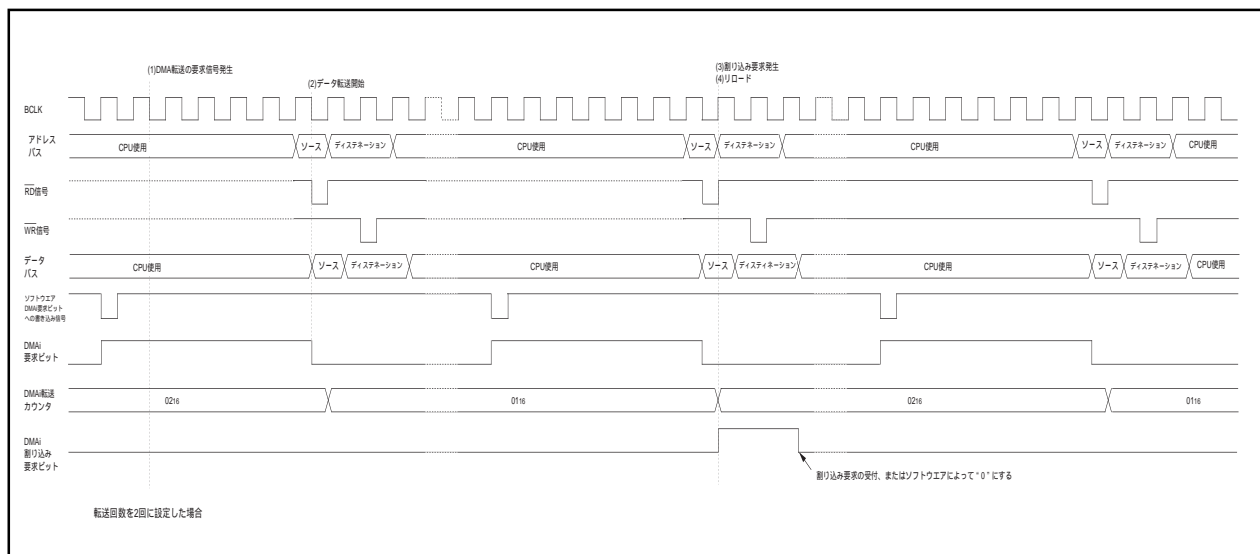


図1 リピート転送モード動作例

3.0 設定手順

**DMAi要因選択レジスタの設定**

DMAi要因選択レジスタ (i=0~3) 【0378<sub>16</sub> ~ 037B<sub>16</sub>番地】  
DMiSL(i=0~3)

b7 1 0 0 0 0 0 0 b0

DMA要求要因選択ビット  
b4 b3 b2 b1 b0  
0 0 0 0 0 : ソフトウェアトリガ

ソフトウェアDMA要求ビット  
"0" を設定してください

DMA要求ビット  
"1" を設定してください

(注) DMA要求要因選択ビットを変更する場合は、DMA要求ビットと同時に"1"を書き込んでください。この場合、該当するDMAチャンネルは禁止状態で行ってください。

**DMAiメモリアドレスレジスタの設定 (i=0~3)**

DMA0メモリアドレスレジスタ【CPU内部レジスタ】DMA0  
DMA1メモリアドレスレジスタ【CPU内部レジスタ】DMA1  
DMA2メモリアドレスレジスタ【CPU内部レジスタ】DMA2(バンク1A0)  
DMA3メモリアドレスレジスタ【CPU内部レジスタ】DMA3(バンク1A1)

b23 b16 b15 b8 b7 b0

転送先アドレスを格納

**DMAiメモリアドレスリロードレジスタの設定 (i=0~3)**

DMA0メモリアドレスリロードレジスタ【CPU内部レジスタ】DRA0  
DMA1メモリアドレスリロードレジスタ【CPU内部レジスタ】DRA1  
DMA2メモリアドレスリロードレジスタ【CPU内部レジスタ】DRA2(SVP)  
DMA3メモリアドレスリロードレジスタ【CPU内部レジスタ】DRA3(VCT)

b23 b16 b15 b8 b7 b0

転送先アドレスのリロードを格納

**DMAiSFRアドレスレジスタの設定(i=0~3)**

DMA0SFRアドレスレジスタ【CPU内部レジスタ】DSA0  
DMA1SFRアドレスレジスタ【CPU内部レジスタ】DSA1  
DMA2SFRアドレスレジスタ【CPU内部レジスタ】DSA2(バンク1SB)  
DMA3SFRアドレスレジスタ【CPU内部レジスタ】DSA3(バンク1FB)

b23 b16 b15 b8 b7 b0

転送元アドレスを格納

**DMAi転送カウントレジスタの設定(i=0~3)**

DMA0転送カウントレジスタ【CPU内部レジスタ】DCT0  
DMA1転送カウントレジスタ【CPU内部レジスタ】DCT1  
DMA2転送カウントレジスタ【CPU内部レジスタ】DCT2(バンク1R0)  
DMA3転送カウントレジスタ【CPU内部レジスタ】DCT3(バンク1R1)

b15 b8 b7 b0

転送カウンタ  
転送回数の値を設定してください

**DMAi転送カウントリロードレジスタの設定(i=0~3)**

DMA0転送カウントリロードレジスタ【CPU内部レジスタ】DRC0  
DMA1転送カウントリロードレジスタ【CPU内部レジスタ】DRC1  
DMA2転送カウントリロードレジスタ【CPU内部レジスタ】DRC2(バンク1R2)  
DMA3転送カウントリロードレジスタ【CPU内部レジスタ】DRC3(バンク1R3)

b15 b8 b7 b0

転送カウンタのリロード値  
転送回数の値を設定してください

**DMAモードレジスタiの設定(i=0,1)**

b7 0 1 1 1 1 0 1 1 b0

DMAモードレジスタ0 DMD0  
CPU内部レジスタ

チャンネル0転送モード選択ビット  
11 : リピート転送

チャンネル0転送単位選択ビット  
1 : 16ビット

チャンネル0転送方向選択ビット  
0 : 固定アドレス メモリ

チャンネル1転送モード選択ビット  
11 : リピート転送

チャンネル1転送単位選択ビット  
1 : 16ビット

チャンネル1転送方向選択ビット  
0 : 固定アドレス メモリ

b7 0 1 1 1 0 1 1 b0

DMAモードレジスタ1 DMD1  
CPU内部レジスタ

チャンネル2転送モード選択ビット  
11 : リピート転送

チャンネル2転送単位選択ビット  
1 : 16ビット

チャンネル2転送方向選択ビット  
0 : 固定アドレス メモリ

チャンネル3転送モード選択ビット  
11 : リピート転送

チャンネル3転送単位選択ビット  
1 : 16ビット

チャンネル3転送方向選択ビット  
0 : 固定アドレス メモリ

ソフトウェアDMA要求ビットDMA要求ビットを同時に "1" にすると  
DMA転送開始

4.0 参考プログラム例

```

*****
;
;
; M16C/80 Program Collection
;
; FILE NAME : rjj05b0485_src.a30
; CPU : M16C/80 Group
; FUNCTION : Operation of DMAC
;           (repeated transfer mode)
; HISTORY : 2004.03.15 Ver 1.00
;
; Copyright(C)2003, Renesas Technology Corp.
; Copyright(C)2003, Renesas Solutions Corp.
; All rights reserved.
;
*****
;
; Include
;
; .LIST OFF ;Stops outputting lines to the assembler list file
; .INCLUDE sfr80100.inc ;Reads the file that defined SFR
; .LIST ON ;Starts outputting lines to the assembler list file
;
;
; Symbol definition
;
RAM_TOP .EQU 000400H ;Start address of RAM
RAM_END .EQU 002BFFH ;End address of RAM
ROM_TOP .EQU 0FFC000H ;Start address of ROM
FIXED_VECT_TOP .EQU 0FFFFDCH ;Start address of fixed vector
C_CNT_DMA .EQU 2 ;DMA transfer counter
;
; Allocation of work RAM area
;
; .SECTION WORKRAM, DATA
; .ORG RAM_TOP
WORKRAM_TOP:
v_Src_DMA: .BLKW 1 ;DMA source
v_Dst_DMA: .BLKW (C_CNT_DMA);DMA destination area
WORKRAM_END:
;
;
; Program area
;
;
;====
;
; Start up
;
;====
;
; .SECTION PROGRAM, CODE ;Declares section name and section type
; .ORG ROM_TOP ;Declares start address
RESET:
LDC #RAM_END+1, ISP ;Sets initial value in stack pointer
; Sets Processor mode, System clock and Main clock division
MOV.B #03H, prcr ;Removes protect
MOV.B #10000000B, pm0 ; Single-chip mode
MOV.B #11000000B, pm1 ; Flash memory version
MOV.B #00001000B, cm0 ; Xcin-Xcout High
MOV.B #00100000B, cm1 ; Xin-Xout High
MOV.B #00010010B, mcd ; No division mode
MOV.B #00H, prcr ;Protects all registers
;
;

```

```

=====
;
;   DMAC (repeated transfer mode)
=====
MOV.W   #055AAH, v_Src_DMA   ;Setting DMA transmit data
;
; Disable DMA0
STC     dmd0, R0             ;Read DMA mode register
AND.B   #11111100B, R0L
;
;           +-+-----;Channel 0 transfer mode select bit (00:DMA0 inhibit)
LDC     R0, dmd0             ;Disable DMA0
; Setting DMA0 request cause select register
MOV.B   #10000000B, dm0s1
;
;           | |+++++-----;DMA request cause select bit (00000:Software trigger)
;           | | +-----;Software DMA request bit (Set to 0)
;           +-+-----;DMA request bit (Set to 1)
; Setting DMA0 memory address register (Setting destination memory address)
;                                     ;When the transfer direction is "fixed address to memory",
;                                     ;this register is destination memory address.
LDC     #(v_Dst_DMA & 0FFFFFFh), dma0
; Setting DMA0 memory address reload register
LDC     #(v_Dst_DMA & 0FFFFFFh), dra0
; Setting DMA0 SFR address register (Setting source fixed address)
;                                     ;When the transfer direction is "fixed address to memory",
;                                     ;this register is source fixed address.
LDC     #(v_Src_DMA & 0FFFFFFh), dsa0
; Setting DMA0 transfer count register
LDC     #(C_CNT_DMA & 0FFFFh), dct0
; Setting DMA0 transfer count reload register
LDC     #(C_CNT_DMA & 0FFFFh), drc0
; Selecting DMA mode register
OR.B    #00000111B, R0L
;
;           |||+-----;Channel 0 transfer mode select bit (11:Repeat transfer)
;           |||+
;           |||+-----;Channel 0 transfer unit select bit (1:16bits)
;           |||+-----;Channel 0 transfer direction select bit (0:Fixed address to Memory)
;           ||+-----;Channel 1 transfer mode select bit
;           |+-----;Channel 1 transfer unit select bit
;           +-----;Channel 1 transfer mode select bit
; Dummy cycles 8+6N (N is the number of other DMA channels that may generate a DMA request)
NOP
NOP
NOP
NOP
NOP
NOP
NOP
NOP
NOP
LDC     R0, dmd0             ;Enable DMA0
;
; Start DMA transmission
; Write software DMA request bit and DMA request bit = "1" simultaneously
OR.B    #0A0H, dm0s1
;
MAIN:
JMP     MAIN
;

```

```

;=====
;      Dummy interrupt processing program
;=====
dummy:
    REIT
;
;*****
;      Setting of fixed vector
;*****
;
    .SECTION    F_VECT, ROMDATA
    .ORG        FIXED_VECT_TOP
;
    .LWORD     dummy      ;Undefined instruction
    .LWORD     dummy      ;Overflow
    .LWORD     dummy      ;BRK instruction execution
    .LWORD     dummy      ;Address match
    .LWORD     dummy      ;
    .LWORD     dummy      ;Watchdog timer
    .LWORD     dummy      ;
    .LWORD     dummy      ;NMI
    .LWORD     RESET      ;Reset
;
    .END

```

## 5.0 参考ドキュメント

### データシート

M16C/80グループデータシート Rev.E3

(最新版をルネサステクノロジホームページから入手してください。)

### テクニカルアップデート/テクニカルニュース

(最新の情報をルネサステクノロジホームページから入手してください。)

## 6.0 ホームページとサポート窓口

### ルネサス テクノロジホームページ

<http://www.renesas.com/jpn/>

### M16CファミリMCU技術サポート窓口

E-mail: [support\\_apl@renesas.com](mailto:support_apl@renesas.com)



安全設計に関するお願い

- ・弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- ・本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- ・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
- ・本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
- ・本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
- ・本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任は負いません。
- ・本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
- ・本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
- ・本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。