

RX671 グループ RX65N/RX651 グループ

RX671 グループと RX65N グループの相違点

要旨

本アプリケーションノートは、主に RX671 グループ、RX65N グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX671 グループの 145 ピンパッケージと RX65N グループの 177 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX671 グループ、RX65N グループ

目次

仕様の概要比較	A
CPU	
アドレス空間	
オプション設定メモリ	
クロック発生回路	
消費電力低減機能	
バッテリバックアップ機能	
レジスタライトプロテクション機能機能	
例外処理	
割り込みコントローラ	
い バス	
DMA コントローラ	
・ イベントリンクコントローラ	
3 1/O ポート	
・マルチファンクションピンコントローラ	
· ポートアウトプットイネーブル 3	
5 8ビットタイマ	
′ USB2.0FS ホスト/ファンクションモジュール	
シリアルコミュニケーションインタフェース	
・ シリアルペリフェラルインタフェース	
· クワッドシリアルペリフェラルインタフェース/クワッド Ś	
バウンダリスキャン	
12 ビット A/D コンバータ	
データ演算回路	
RAM	
- スタンバイ RAM	
· フラッシュメモリ	
パッケージ	
端子機能の比較	117
144 ピン LFQFP パッケージ	117
100 ピン TFLGA パッケージ	
100 ピン LFQFP パッケージ	
64 ピン TFBGA パッケージ	134
64 ピン LFQFP パッケージ	
移行の際の留意点	140
機能設計の留意点	
1 レジスタ退避バンク内 RAM の自己診断に関する注意事項	
2 フラッシュメモリのアクセスウェイト数の設定	
3 RX671 グループ 48 ピンパッケージ製品に関する注意事	
4 VBATT 端子への注入電流	

1. RX671 グループと RX65N グループの搭載機能比較

RX671 グループと RX65N グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX65N/RX671 搭載機能比較を示します

表 1.1 RX65N/RX671 搭載機能比較

	RX	65N	
	コードフラッ	コードフラッ	
機能名	シュ	シュ	RX671
	1.0MB	1.5MB	
	以下	以上	
CPU		•	
動作モード		0	
アドレス空間			
リセット		0	
オプション設定メモリ (OFSM)		•	
電圧検出回路 (LVDA)		0	
クロック発生回路			
クロック周波数精度測定回路 (CAC)		0	
消費電力低減機能		●/■	
バッテリバックアップ機能 (VBATTB)		•	
<u>レジスタライトプロテクション機能</u>	•		
例外処理		•	
<u>割り込みコントローラ (ICUB):RX65N、(ICUE):RX671</u>		●/■	
<u>バス</u>		●/■	
メモリプロテクションユニット (MPU)		0	
DMA コントローラ (DMACAa):RX65N、(DMACAb):RX671		•	
EXDMA コントローラ (EXDMACa)		0	
データトランスファコントローラ (DTCb)		0	
<u>イベントリンクコントローラ (ELC)</u>			
<u>//O ポート</u>			
<u>マルチファンクションピンコントローラ (MPC)</u>		●/■	
マルチファンクションタイマパルスユニット 3 (MTU3a)		0	
<u>ポートアウトプットイネーブル 3 (POE3a)</u>			
16 ビットタイマパルスユニット (TPUa)		0	
プログラマブルパルスジェネレータ (PPG)			
8 ビットタイマ (TMR):RX65N、(TMRb):RX671			
コンペアマッチタイマ (CMT)			
コンペアマッチタイマ W (CMTW)	ペアマッチタイマ W (CMTW)		
リアルタイムクロック (RTCd)	0		
ウォッチドッグタイマ (WDTA)	0		
独立ウォッチドッグタイマ (IWDTa)		0	
イーサネットコントローラ (ETHERC))	×

機能名	RX コード フラッ シュ 1.0MB 以下	65N コード フラッ シュ 1.5MB 以上	RX671
イーサネットコントローラ用 DMA コントローラ (EDMACa)	(C	×
USB2.0FS ホスト/ファンクションモジュール (USBb)			
シリアルコミュニケーションインタフェース (SCIg, SCIi, SCIh):RX65N			
シリアルコミュニケーションインタフェース (SCIk, SCIm, SCIh):RX671			_
シリアルコミュニケーションインタフェース (RSCI)		×	0
I ² C バスインタフェース (RIICa)		0	
ハイスピード I ² C バスインタフェース (RIICHS)		×	0
CAN モジュール (CAN)		0	
シリアルペリフェラルインタフェース (RSPIc):RX65N、(RSPId):RX671		•	
シリアルペリフェラルインタフェース (RSPIA)		×	0
<u>クワッドシリアルペリフェラルインタフェース (QSPI):RX65N</u> クワッド SPI メモリインタフェース(QSPIX):RX671		•	
CRC 演算器 (CRCA)		0	
シリアルサウンドインタフェース (SSIE)		×	0
SD ホストインタフェース (SDHI)		0	
SD スレーブインタフェース (SDSI)	(C	×
マルチメディアカードインタフェース (MMCIF)	(O	×
パラレルデータキャプチャユニット (PDC)	(O	×
グラフィック LCD コントローラ (GLCDC)	×	0	×
2D 描画エンジン (DRW2D)	×	0	×
リモコン信号受信機能 (REMCa)		×	0
静電容量式タッチセンサ (CTSUa)		×	0
バウンダリスキャン			
AESa	0		×
RNG	0		×
Trusted Secure IP (TSIP)	×	1	0
12 ビット A/D コンバータ (S12ADFa):RX65N、(S12ADFa):RX671			
12 ビット D/A コンバータ (R12DAa)	(O	×
温度センサ (TEMPS)		0	
データ演算回路 (DOCA):RX65N、(DOCA):RX671			
RAM			
スタンバイ RAM			
フラッシュメモリ (FLASH)	▲/■		
パッケージ ・/■			

^{○:}機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

^{■:}機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は**黒字**でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を、表 2.2 に CPU のレジスタ比較を示します。

表 2.1 CPU の概要比較

	表 2.1 CPU の概要と	Ľ 較
項目	RX65N	RX671
中央演算処理装置	● 最大動作周波数:120MHz	● 最大動作周波数:120MHz
	• 32 ビット RX CPU (RXv2)	● 32 ビット RX CPU (RXv3)
	● 最小命令実行時間:1命令1クロック	● 最小命令実行時間:1命令1クロック
	アドレス空間:	▼ アドレス空間:
	4G バイト・リニアアドレス	4G バイト・リニアアドレス
	• レジスタ	レジスタ
	—汎用レジスタ:32 ビット×16 本	—汎用レジスタ:32 ビット×16 本
	—制御レジスタ:32 ビット×10 本	—制御レジスタ:32 ビット×10 本
	—アキュムレータ:72 ビット×2 本	―アキュムレータ:72 ビット×2 本
	● 基本命令:75種類	基本命令: 77 命令
	● 浮動小数点演算命令:11 種類	● 単精度浮動小数点演算命令:11命令
	● DSP 機能命令: 23 種類	● DSP 機能命令: 23 命令
		• レジスター括退避機能命令:2命令
	● アドレッシングモード:11種類	● アドレッシングモード:11種類
	● データ配置	● データ配置
	―命令:リトルエンディアン	―命令:リトルエンディアン
	ーデータ:リトルエンディアン/	ーデータ: リトルエンディアン/
	ビッグエンディアンを選択	ビッグエンディアンを選択
	可能	可能
	● 32 ビット乗算器: 32 ビット×32 ビット→64 ビット	32 ビット乗算器:32 ビット×32 ビット→64 ビット
	32 ビットへ32 ビット→64 ビット ● 除算器:	32 ビット
	▼	「
	バレルシフタ: 32 ビット	バレルシフタ: 32 ビット
FPU	単精度浮動小数点数(32 ビット)	単精度浮動小数点数(32 ビット)
	● IEEE754 に準拠したデータタイプ、	● IEEE754 に準拠したデータタイプ
	および例外	および例外
倍精度浮動小数点	-	● 倍精度浮動小数点レジスタセット
コプロセッサ		――倍精度浮動小数点データレジスタ:
		64 ビット×16 本
		――倍精度浮動小数点制御レジスタ:
		32 ビット×4 本
		● 倍精度浮動小数点処理命令:21種類
		● 倍精度浮動小数点例外の割り込みコン
		トローラへの通知機能

項目	RX65N	RX671	
レジスター括退避 機能	-	CPU レジスタの退避・復帰を一括して 高速に行う	
		● 16 個のレジスタ退避バンクを搭載	

表 2.2 CPU のレジスタ比較

レジスタ	ビット	RX65N	RX671
DR0~DR15	-	-	倍精度浮動小数点データレジスタ
DPSW	-	-	倍精度浮動小数点ステータスワード
DCMR	-	-	倍精度浮動小数点比較結果レジスタ
DECNT	-	-	倍精度浮動小数点例外処理動作制御 レジスタ
DEPC	-	-	倍精度浮動小数点例外 プログラム カウンタ

2.2 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を、図 2.2 に内蔵 ROM 有効拡張モードのメモリマップ比較を、図 2.3 に内蔵 ROM 無効拡張モードのメモリマップ比較を示します。

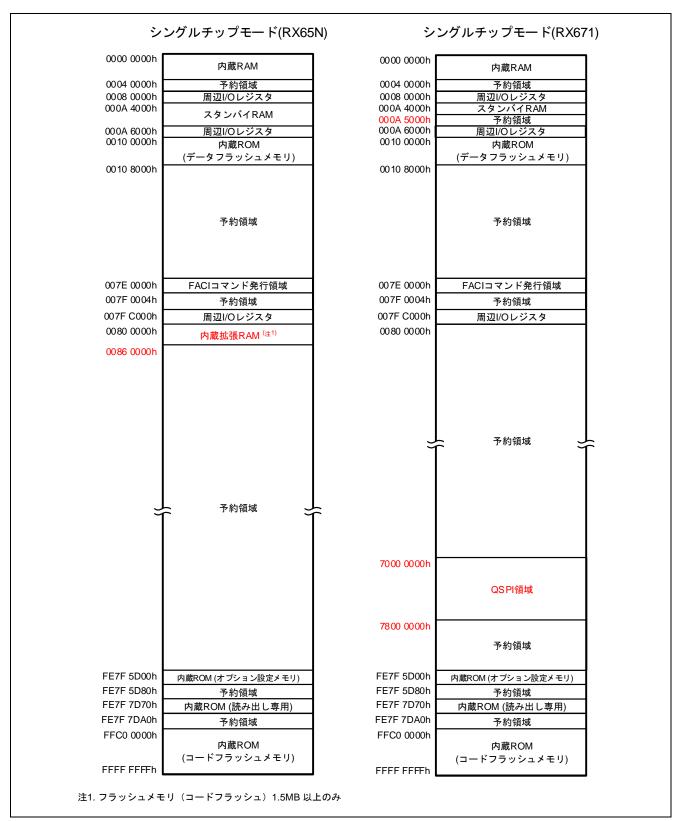


図 2.1 シングルチップモードのメモリマップ比較

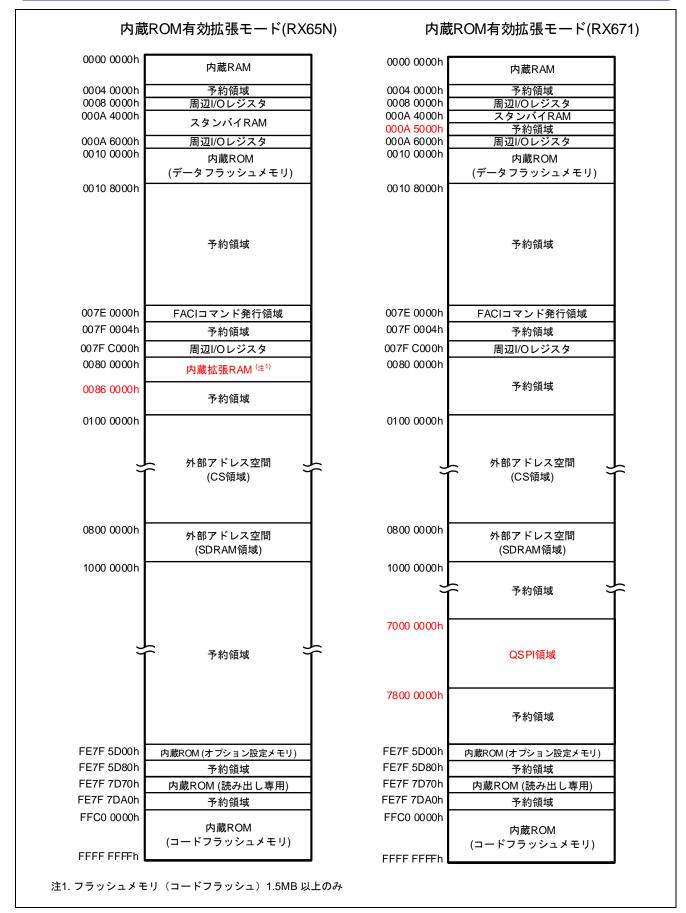


図 2.2 内蔵 ROM 有効拡張モードのメモリマップ比較

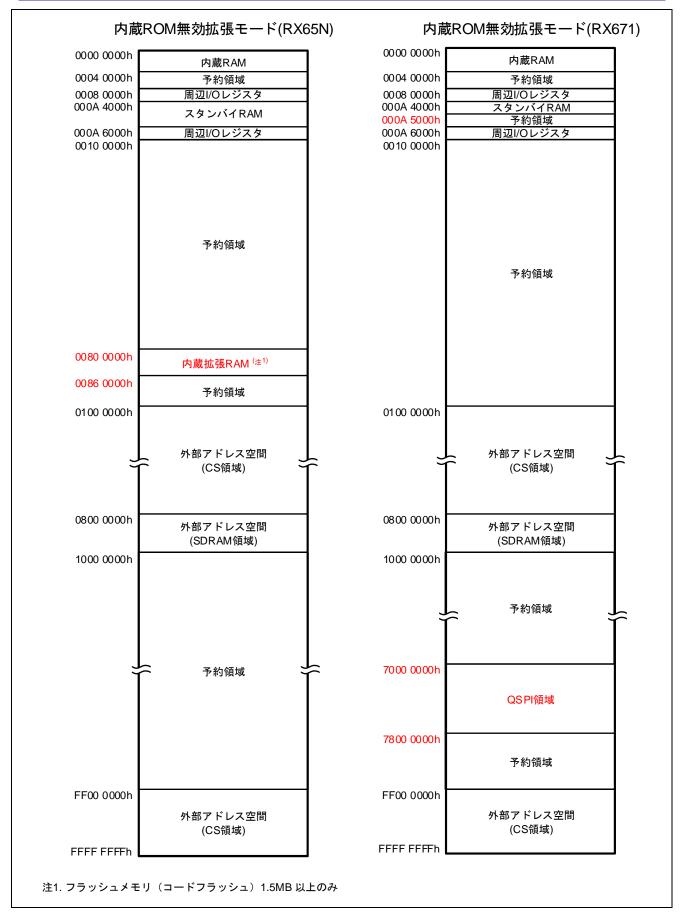


図 2.3 内蔵 ROM 無効拡張モードのメモリマップ比較

2.3 オプション設定メモリ

表 2.3 にオプション設定メモリのレジスタ比較を示します。

表 2.3 オプション設定メモリのレジスタ比較

レジスタ	ビット	RX65N(OFSM)	RX671(OFSM)
SPCC	OCDE	-	オンチップデバッガ接続許可ビット

2.4 クロック発生回路

表 2.4 にクロック発生回路の概要比較を、表 2.5 にクロック発生回路のレジスタ比較を示します。

表 2.4 クロック発生回路の概要比較

項目	RX65N	RX671
用途	RX65N CPU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 ETHERC, EDMAC, RSPI, SCIi, MTU3, AES(注1), GLCDC(注2), DRW2D(注2)に供給される周辺モジュールクロック(PCLKA)の生成 周辺モジュールに供給される周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 S12AD に供給される同辺モジュール(アナログ変換用)クロック(PCLKC)・ユニット 0, PCLKD: ユニット 1)の生成 FlashIF に供給される FlashIF クロック(FCLK)の生成 FlashIF に供給される外部バスクロック(BCLK)の生成 SDRAM に供給される外部バスクロック(SDCLK)の生成 USBb に供給される CAC クロック(CACCLK)の生成 CAC に供給される CAN クロック(CANMCLK)の生成 RTC に供給される RTC サブクロック(RTCSCLK)の生成 RTC に供給される RTC メインクロック(RTCMCLK)の生成 IWDT に供給される RTC メインクロック(RTCMCLK)の生成 IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成	RX671 CPU, DMAC, DTC, QSPIX, コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 RSPI, RSPIA, SCIm, RSCI, MTU, RIICHS に供給される周辺モジュールクロック(PCLKA)の生成 周辺モジュールに供給される周辺モジュール(アナログ変換用)クロック(ADCLK = PCLKC (ユニットの), PCLKD (ユニットの)の生成 FlashIF に供給される外部バスクロック(FCLK)の生成 FlashIF に供給される外部バスクロック(BCLK)の生成 SDRAM に供給される外部バスクロック(SDCLK)の生成 USB に供給される USB クロック(UCLK)の生成 CAC に供給される CAC クロック(CACCLK)の生成 CAN に供給される RTC サブクロック(RTCSCLK)の生成 RTC に供給される RTC メインクロック(RTCSCLK)の生成 RTC に供給される RTC メインクロック(RTCSCLK)の生成 REMC に供給される REMC サブクロック(REMSCLK)の生成 NBATT に供給される VBATT クロック(VBATCLK)の生成 WDT に供給される IWDT 専用クロック(IWDTCLK)の生成 IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成
	● JTAG に供給される JTAG クロック (JTAGTCK)の生成	● JTAG に供給される JTAG クロック (JTAGTCK)の生成

項目	RX65N	RX671
 動作周波数	ICLK : 120MHz (max)	ICLK : 120MHz (max)
到旧加以双	 PCLKA: 120MHz (max) 	PCLKA: 120MHz (max)
	· · · ·	` '
	PCLKB: 60MHz (max) PCLKB: 60MHz (max)	PCLKB: 60MHz (max) PCLKB: 60MHz (max)
	PCLKC : 60MHz (max) POLKE : 60MHz (max)	PCLKC : 60MHz (max)
	PCLKD : 60MHz (max)	PCLKD : 60MHz (max)
	• FCLK:	• FCLK:
	—4MHz∼60MHz	—4MHz∼60MHz
	(コードフラッシュメモリ、	(コードフラッシュメモリ、
	データフラッシュメモリ P/E 時 ^(注2)	
	—60MHz (max)	—60MHz (max)
	(データフラッシュメモリ	(データフラッシュメモリ === **********************************
	読み出し時) ^(注 2)	読み出し時)
	BCLK : 120MHz (max)	BCLK : 120MHz (max)
	● BCLK 端子出力:60MHz (max)	● BCLK 端子出力:60MHz (max)
	● SDCLK 端子出力:60MHz (max)	● SDCLK 端子出力:60MHz (max)
	UCLK : 48MHz (max)	UCLK : 48MHz (max)
		● CLKOUT 端子出力:40MHz (max)
	CACCLK:	CACCLK:
	各発振器のクロックと同じ	各発振器のクロックと同じ
	CANMCLK : 24MHz (max)	CANMCLK : 24MHz (max)
	RTCSCLK : 32.768kHz	RTCSCLK : 32.768kHz
	• RTCMCLK : 8MHz~16MHz	• RTCMCLK : 1kHz~16MHz
		REMSCLK : 32.768kHz
		VBATCLK: 32.768kHz
	IWDTCLK : 120kHz	IWDTCLK: 120kHz
	JTAGTCK : 10MHz (max)	JTAGTCK : 10MHz (max)
メインクロック	● 発振子周波数:8MHz~24MHz	● 発振子周波数:8MHz~24MHz
発振器	● 外部クロック入力周波数:	● 外部クロック入力周波数:
	24MHz (max)	24MHz (max)
	● 接続できる発振子または付加回路:	● 接続できる発振子または付加回路:
	セラミック共振子、水晶振動子	セラミック共振子、水晶振動子
	● 接続端子:EXTAL, XTAL	● 接続端子:EXTAL, XTAL
	● 発振停止検出機能:メインクロックの	● 発振停止検出機能:メインクロックの
	発振停止検出時、LOCO に切り替え	発振停止検出時、LOCO に切り替え
	る機能、MTU3 の端子をハイインピー	る機能、MTU の端子をハイインピー
	ダンスにする機能	ダンスにする機能
サブクロック	● 発振子周波数:32.768kHz	● 発振子周波数:32.768kHz
発振器	● 接続できる発振子または付加回路:	● 接続できる発振子または付加回路:
	水晶振動子	水晶振動子
	● 接続端子:XCIN, XCOUT	● 接続端子:XCIN, XCOUT
PLL 周波数	● 入力クロックソース:	● 入力クロックソース:
シンセサイザ	メインクロック、HOCO	メインクロック、HOCO
	● 入力分周比:1,2,3分周から選択可能	入力分周比:1, 2, 3 分周から選択可能
	● 入力周波数:8MHz~24MHz	● 入力周波数:8MHz~24MHz
	● 逓倍比:10~30 逓倍から選択可能	● 逓倍比:10~30 逓倍から選択可能
	● PLL 周波数シンセサイザ出力クロック	● PLL 周波数シンセサイザ出力クロック
	周波数:120MHz~240MHz	周波数:120MHz~240MHz
高速オンチップオ	● 発振周波数:	● 発振周波数:
シレータ(HOCO)	16MHz, 18MHz, 20MHz から選択可能	16MHz, 18MHz, 20MHz から選択可能
` '	◆ HOCO 電源制御	● HOCO 電源制御
		● FLL 機能
		ユーザトリミングあり
低速オンチップオ	発振周波数:240MHz	発振周波数:240kHz
シレータ(LOCO)		
/ (200)	1	<u>l</u>

項目	RX65N	RX671
IWDT 専用	発振周波数:120kHz	発振周波数:120kHz
オンチップ		
オシレータ		
JTAG 用外部ク	入力クロック周波数:10MHz (max)	入力クロック周波数:10MHz (max)
ロック入力(TCK)		
BCLK 端子の	● BCLK クロック出力または High 出力	● BCLK クロック出力または High 出力
出力制御機能	の選択が可能	の選択が可能
	● 出力するクロックは BCLK または	● 出力するクロックは BCLK または
	BCLK の 2 分周の選択が可能	BCLK の 2 分周の選択が可能
SDCLK 端子の	SDCLK クロック出力または High 出力の	SDCLK クロック出力または High 出力の
出力制御機能	選択が可能	選択が可能
イベントリンク	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出
機能(出力)		
イベントリンク	低速オンチップオシレータへのクロック	低速オンチップオシレータへのクロック
機能(入力)	ソース切り替え	ソース切り替え

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品にのみあります。

注 2. コードフラッシュメモリ容量が 1.5M バイト以上の製品にのみあります。

表 2.5 クロック発生回路のレジスタ比較

レジスタ	ビット	RX65N	RX671
PLLCR	PLLSRCSEL	PLL クロックソース選択ビット ^(注1)	PLL クロックソース選択ビット
		0:メインクロック発振器	0:メインクロック発振器
		1 : HOCO	1 : HOCO ^(達 2)
ROMWT	ROMWT[1:0]	ROM ウェイトサイクル設定ビット	ROM ウェイトサイクル設定ビット
		b1 b0	b1 b0
		00:0ウェイト	00:0ウェイト
		01:1ウェイト	01:1ウェイト
		10:2ウェイト	
		上記以外は設定しないでください	上記以外は設定しないでください
CKOCR	-	-	CLKOUT 出力コントロール レジスタ
SOSCCR2	_	1_	レンハァ サブクロック発振器コントロール
00000112			レジスタ2
BKSCCR	-	-	バックアップ領域サブクロック
			制御レジスタ
FLLCR1	-	-	FLL コントロールレジスタ 1
FLLCR2	-	-	FLL コントロールレジスタ 2
HOCOTRRn	-	-	高速オンチップオシレータ
			トリミングレジスタ n (n = 0~2)

注 1. USB を使用する場合は"0"にしてください。

注 2. USB を使用する場合は、必ず FLL 機能を有効にしてください。

2.5 消費電力低減機能

表 2.6 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.7 に消費電力低減機能のレジスタ比較を示します。

表 2.6 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX65N	RX671
スリープモード	遷移方法	<u>│</u> │ 制御レジスタ+命令	 │ 制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態	プログラム実行状態
		(割り込み処理)	(割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	動停止(保持)	停止(保持)
	RAM、拡張 RAM :RX65N RAM :RX671	動作可能(保持)	動作可能(保持)
	スタンバイ RAM	動作可能(保持)	動作可能(保持)
	フラッシュメモリ	動作	動作
	USB2.0 ホスト/ファンクションモジュール (USBb)	動作可能	動作可能
	ウォッチドッグタイマ(WDTA)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	動作可能	動作可能
	リモコン信号受信機能(REMC)	-	動作可能
	電圧検出回路(LVDA)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	その他周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
全モジュールク	遷移方法	制御レジスタ+命令	制御レジスタ+命令
ロックストップ	リセット以外の解除方法	割り込み	割り込み
モード	解除後の状態	プログラム実行状態	プログラム実行状態
		(割り込み処理)	(割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM、拡張 RAM :RX65N	停止(保持)	停止(保持)
	RAM :RX671		1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
	スタンバイ RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USB2.0 ホスト/ファンクションモジュール (USBb)	停止	停止

	要投む上が紹吟士はレ		
モード	遷移および解除方法と 動作状態	RX65N	RX671
全モジュールク	ウォッチドッグタイマ(WDTA)	停止(保持)	停止(保持)
ロックストップ	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
モード	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	動作可能	動作可能
	ポートアウトプットイネーブル(POE)	動作可能 ^(注1)	動作可能 (注1)
	リモコン信号受信機能(REMC)	-	動作可能
	電圧検出回路(LVDA)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	その他周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ソフトウェアス	遷移方法	制御レジスタ+命令	制御レジスタ+命令
タンバイモード	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態	プログラム実行状態
		(割り込み処理)	(割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM、拡張 RAM :RX65N	停止(保持)	停止(保持)
	RAM :RX671		
	スタンバイ RAM	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	USB2.0 ホスト/ファンクションモジュール	停止	停止
	(USBb)		
	ウォッチドッグタイマ(WDTA)	停止(保持)	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(保持)	停止(保持)
	ポートアウトプットイネーブル(POE)	停止(保持)	停止(保持)
	リモコン信号受信機能(REMC)	-	動作可能
	電圧検出回路(LVDA)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	その他周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
ディープソフト	遷移方法	制御レジスタ+命令	制御レジスタ+命令
ウェアスタンバ	リセット以外の解除方法	割り込み	割り込み
イモード	解除後の状態	プログラム実行状態	プログラム実行状態
		(リセット処理)	(リセット処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	停止(不定)	停止(不定)
	PLL	停止	停止
	CPU	停止(不定)	停止(不定)
	RAM、拡張 RAM :RX65N	停止(不定)	停止(不定)
	RAM :RX671		

モード	遷移および解除方法と 動作状態	RX65N	RX671
ディープソフト	スタンバイ RAM	停止(保持/不定)	停止(保持/不定)
ウェアスタンバ	フラッシュメモリ	停止(保持)	停止(保持)
イモード	USB2.0 ホスト/ファンクションモジュール	停止(保持/不定)	停止(保持/不定)
	(USBb)		
	ウォッチドッグタイマ(WDTA)	停止(不定)	停止(不定)
	独立ウォッチドッグタイマ(IWDT)	停止(不定)	停止(不定)
	リアルタイムクロック(RTC)	動作可能	動作可能
	8 ビットタイマ(ユニット 0, 1) (TMR)	停止(不定)	停止(不定)
	ポートアウトプットイネーブル(POE)	停止(不定)	停止(不定)
	リモコン信号受信機能(REMC)	-	動作可能
	電圧検出回路(LVDA)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	その他周辺モジュール	停止(不定)	停止(不定)
	1/0 ポート	保持	保持

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(不定)は、内部レジスタ値不定、内部状態は電源オフを示します。

注 1. POE 割り込みを有効にした状態で全モジュールクロックストップモード中に POE 割り込み要因が発生した場合、全モジュールクロックストップモードからの復帰はしませんが、割り込み要因発生のフラグは保持されます。この状態で別要因にて全モジュールクロックストップモードから復帰した場合、復帰後に POE 割り込みが発生します。

表 2.7 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX65N	RX671
MSTPCRA	MSTPA19	12 ビット D/A コンバータ	-
		モジュールストップ設定ビット	
MSTPCRB	MSTPB15	イーサネットコントローラ、	-
		イーサネットコントローラ用	
		DMA コントローラ(チャネル 0) モジュールストップ設定ビット	
	MSTPB18	し	USB2.0 FS インタフェース 1
	IMOTT DIO		モジュールストップ設定ビット (注1)
	MSTPB22	パラレルデータキャプチャユニット	-
		モジュールストップ設定ビット	
MSTPCRC	MSTPC2	拡張 RAM	-
		モジュールストップ設定ビット	
	MSTPC23	クワッドシリアルペリフェラル	-
		インタフェース	
	MSTPC28	モジュールストップ設定ビット 2D 描画エンジン	-
	WISTF C26	2D 抽画エフフラ モジュールストップ設定ビット	-
	MSTPC29	グラフィック LCD コントローラ	-
		モジュールストップ設定ビット	
MSTPCRD	-	モジュールストップコントロール	モジュールストップコントロール
		レジスタ D	レジスタ D
	110755	リセット後の初期値が異なります	1
	MSTPD0	モジュールストップ DO 設定ビット	-
	MSTPD1	モジュールストップ D1 設定ビット	クワッド SPI メモリインタフェース モジュールストップ設定ビット
	MSTPD2	 モジュールストップ D2 設定ビット	シリアルコミュニケーション
			インタフェース 11
			モジュールストップ設定ビット
	MSTPD3	モジュールストップ D3 設定ビット	シリアルコミュニケーション
			インタフェース 10 モジュールストップ設定ビット
	MSTPD4	 モジュールストップ D4 設定ビット	- モノュールストリノ設定しサト
	MSTPD5	モジュールストップ D5 設定ビット	ー ハイスピード I ² C バスインタフェース
	Wie 11 Be		モジュールストップ設定ビット
	MSTPD6	モジュールストップ D6 設定ビット	-
	MSTPD7	モジュールストップ D7 設定ビット	リモコン信号受信機能
			モジュールストップ設定ビット
	MSTPD12	-	静電容量式タッチセンサ
	MCTDD43	SD スレーブインタフェース	モジュールストップ設定ビット
	MSTPD13	SD スレーフィ <i>フ</i> ォフェース モジュールストップ設定ビット	-
	MSTPD15		シリアルサウンドインタフェース 0
			モジュールストップ設定ビット
	MSTPD21	MMC ホストインタフェース モジュールストップ設定ビット	-
	MSTPD26	-	シリアルペリフェラルインタフェース モジュールストップ設定ビット
DPSIER3	DRMCIE	-	REMC 割り込みディープスタンバイ
_			解除信号許可ビット
	DTADIE	-	VBATT タンパ検出ディープ
			スタンバイ解除信号許可ビット

レジスタ	ビット	RX65N	RX671
DPSIFR3	DRMCIF	-	REMC 割り込みによる
			ディープスタンバイ解除フラグ
	DTADIF	-	VBATT タンパ検出
			ディープスタンバイ解除フラグ
DPSBKRy	-	ディープスタンバイバックアップ	-
		レジスタ y (y = 0~31)	

注 1. MSTPB18 ビットを書き換えた後、ソフトウェアスタンバイモードに移行する場合は、 書き換え後 USB クロック(UCLK)で 2 サイクル経過した後、WAIT 命令を実行してください。

2.6 バッテリバックアップ機能

表 2.8 にバッテリバックアップ機能の概要比較を、表 2.9 にバッテリバックアップ機能のレジスタ比較を示します。

表 2.8 バッテリバックアップ機能の概要比較

項目	RX65N	RX671(VBATTB)
バックアップ対象		バックアップ領域内のすべてのモジュール
		バックアップレジスタ
	● サブクロック発振器	● サブクロック発振器
		• パワーダウン検出回路
		● タンパ検出回路
	● リアルタイムクロック(RTC)	● リアルタイムクロック(RTC)
バックアップレジスタ	-	128 バイト
		● タンパ検出時に即時消去可能
バックアップ領域	-	バックアップ領域の電源電圧が低下したときに
パワーダウン検出		にバックアップ領域リセット信号を生成
タンパイベント検出	-	システムへの不正アクセスを検知し、フラグま
		たは割り込みにより通知
		● タンパ検出時にタイムスタンプを取得可能
		● タンパ入力端子:3本
		(TAMPI0∼TAMPI2)
		● ノイズフィルタ内蔵(サンプリングレート:
		32.768 kHz、三回一致検出)
		● ディープソフトウェアスタンバイモードから
		の復帰要因として使用可能

表 2.9 バッテリバックアップ機能のレジスタ比較

レジスタ	ビット	RX65N	RX671(VBATTB)
BKPSR	-	-	バックアップ領域電源ステータス
			レジスタ
TAMPSR	-	-	タンパステータスレジスタ
TAMPCR	-	-	タンパ制御レジスタ
TCECR	-	-	時間キャプチャイベント制御レジスタ
TAMPICR1	-	-	タンパ/RTCIC 入力制御レジスタ 1
TAMPICR2	-	-	タンパ/RTCIC 入力制御レジスタ 2
TAMPIMR	-	-	タンパ/RTCIC 入力モニタレジスタ
BKRn	-	-	バックアップレジスタ n (n = 0~127)

2.7 レジスタライトプロテクション機能

表 2.10 にレジスタライトプロテクション機能の概要比較を示します。

表 2.10 レジスタライトプロテクション機能の概要比較

項目	RX65N	RX671
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR	クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, BCKCR, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR, CKOCR, FLLCR1, FLLCR2, HOCOTRR0, HOCOTRR1, HOCOTRR2, CTSUTRMR
PRC1 ビット	 動作モード関連レジスタ SYSCR0, SYSCR1 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3 クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR ソフトウェアリセットレジスタ SWRR 	 動作モード関連レジスタ SYSCR0, SYSCR1 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3 クロック発生回路関連レジスタ MOSCWTCR, SOSCWTCR, MOFCR, HOCOPCR ソフトウェアリセットレジスタ SWRR バッテリバックアップ関連レジスタ BKSCCR, BKPSR, SOSCCR2, TAMPSR, TAMPCR, TCECR, TAMPICR1, TAMPICR2, TAMPIMR
PRC3 ビット	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

2.8 例外処理

表 2.11 に例外処理の概要比較を、表 2.12 にベクタ比較を、表 2.13 に例外処理ルーチンからの復帰命令 比較を示します。

表 2.11 例外処理の概要比較

項目	RX65N	RX671
例外事象	● 未定義命令例外	● 未定義命令例外
	● 特権命令例外	● 特権命令例外
	● アクセス例外	● アクセス例外
		● アドレス例外
	● 浮動小数点例外	● 単精度浮動小数点例外
	• リセット	● リセット
	ノンマスカブル割り込み	● ノンマスカブル割り込み
	割り込み	割り込み
	● 無条件トラップ	● 無条件トラップ

表 2.12 ベクタ比較

項目		RX65N	RX671
未定義命令例	小 外	例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
特権命令例外	,	例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
アクセス例外	,	例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
アドレス例外	\	-	例外ベクタテーブル(EXTB)
浮動小数点例	外(RX65N) /	例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
単精度浮動小	\数点例外(RX671)		
リセット		例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
ノンマスカブ	ブル割り込み	例外ベクタテーブル(EXTB)	例外ベクタテーブル(EXTB)
割り込み	高速割り込み	FINTV	FINTV
	高速割り込み以外	割り込みベクタテーブル(INTB)	割り込みベクタテーブル(INTB)
無条件トラップ		割り込みベクタテーブル(INTB)	割り込みベクタテーブル(INTB)

表 2.13 例外処理ルーチンからの復帰命令比較

項目		RX65N	RX671
未定義命令例外		RTE	RTE
特権命令例	外	RTE	RTE
アクセス例	外	RTE	RTE
アドレス例	外	-	RTE
浮動小数点	例外(RX65N) /	RTE	RTE
単精度浮動	小数点例外(RX671)		
リセット		復帰不可能	復帰不可能
ノンマスカ	ブル割り込み	禁止	禁止
割り込み	高速割り込み	RTFI	RTFI
	高速割り込み以外	RTE	RTE
無条件トラ	ップ	RTE	RTE

2.9 割り込みコントローラ

表 2.14 に割り込みコントローラの概要比較を、表 2.15 に割り込みコントローラのレジスタ比較を示します。

表 2.14 割り込みコントローラの概要比較

Ti	 頁目	RX65N(ICUB)	RX671(ICUE)
	用辺機能	周辺モジュールからの割り込み	周辺モジュールからの割り込み
み	割り込み	 割り込みの検出方法:エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) グループ割り込み:複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 	 割り込みの検出方法:エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) グループ割り込み:複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能ーグループ IEO 割り込み:ICLK を動作クロックとするコプロセッサの割り込み要因(エッジ検出)
		ーグループ BEO 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) ーグループ BLO/BL1/BL2 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) ーグループ ALO/AL1 割り込み: PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) ● 選択型割り込み B:割り込みベクタ番号128~207に、PCLKBを動作クロックとする周辺モジュールの割り込みである。	 一グループ BEO 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) 一グループ BLO/BL1 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) 一グループ ALO/AL1 割り込み: PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) 選択型割り込み B:割り込みベクタ番号128~207に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の1つを割り込み要因からそれぞれ任意の1つを割り
	□	み要因からそれぞれ任意の1つを割り当てることが可能 ● 選択型割り込み A:割り込みべクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の1つを割り当てることが可能	当てることが可能 ■ 選択型割り込み A:割り込みべクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の1つを割り当てることが可能
	外部端子割り込み	IRQi 端子(i = 0~15)への入力信号による 割り込み ● 割り込み検出: Low レベル、立ち下が りエッジ、立ち上がりエッジ、両エッ ジを要因ごとに設定可能 ● デジタルフィルタを使用することによ り、ノイズを除去することが可能	IRQi 端子(i = 0~15)への入力信号による 割り込み ● 割り込み検出: Low レベル、立ち下が りエッジ、立ち上がりエッジ、両エッ ジを要因ごとに設定可能 ● デジタルフィルタを使用することによ り、ノイズを除去することが可能
	ソフト ウェア割 り込み 割り込み	レジスタへの書き込みにより、割り込み要求を発生させることが可能要因数:2割り込み要因プライオリティレジスタ r	 レジスタへの書き込みにより、割り込み要求を発生させることが可能 要因数:2
	高速割り 高速割り	(IPRr) (r = 000~255)により優先レベルを 設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000~255)により優先レベルを 設定
	高迷制り 込み機能	CPU の割り込み応答時間を短縮可能。 1 つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。 1 つの割り込み要因にのみ設定可能

I	 須目	RX65N(ICUB)	RX671(ICUE)
割り込み	DTC、 DMAC 制 御	割り込み要因により DTC や DMAC の起 動が可能	割り込み要因により DTC や DMAC の起 動が可能
	EXDMAC 制御	 選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択 レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択 レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能 	 選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択 レジスタ 208 で選択した割り込みにより EXDMACO の起動が可能 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択 レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能
ノンマ スカブ ル割り 込み	NMI 端子 割り込み	NMI 端子への入力信号による割り込み ● 割り込み検出:立ち下がりエッジまた は立ち上がりエッジ ● デジタルフィルタを使用することによ り、ノイズを除去することが可能	NMI 端子への入力信号による割り込み ● 割り込み検出:立ち下がりエッジまた は立ち上がりエッジ ● デジタルフィルタを使用することによ り、ノイズを除去することが可能
	発振停止 検出割り 込み	メインクロック発振器の停止を検出した ときの割り込み	メインクロック発振器の停止を検出した ときの割り込み
	WDT アン ダフロー/ リフレッ シュエ ラー割り 込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT ア ンダフ ロー/リフ レッ シュエ ラー割り 込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフ ローしたとき、またはリフレッシュエ ラーが発生したときの割り込み
	電圧監視 1割り込 み	電圧検出 1 回路(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2割り込 み	電圧検出 2 回路(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エ ラー割り 込み	RAM (拡張 RAM を含む) のパリティ チェックエラーを検出したときの割り込 み	RAM のパリティチェックエラーを検出し たときの割り込み
	倍精度浮 動小数点 例外	-	倍精度浮動小数点コプロセッサからの例 外
低消費電力状	スリープモード	すべての割り込み要因で復帰	すべての割り込み要因で復帰
態から の復帰	全モ ジュール クロック ストップ モード	NMI 端子割り込み、外部端子割り込み、 周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、 RTC アラーム、RTC 周期、IWDT、選択 型割り込み 146~157)で復帰	NMI 端子割り込み、外部端子割り込み、 周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USBO レジューム、 RTC アラーム、RTC 周期、IWDT、 VBATT タンパ検出、REMC 割り込み、選 択型割り込み 146~157)で復帰

項目		RX65N(ICUB)	RX671(ICUE)
低消費 電力状 態から の復帰	ソフト ウェアス タンバイ モード	NMI 端子割り込み、外部端子割り込み、 周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、 RTC 周期、IWDT)で復帰	NMI 端子割り込み、外部端子割り込み、 周辺機能割り込み(電圧監視 1、電圧監視 2、USBO レジューム、RTC アラーム、 RTC 周期、IWDT、VBATT タンパ検出、 REMC 割り込み)で復帰
	ディープ ソフト ウェアス タンバイ モード	NMI 端子割り込み、一部の外部端子割り 込み、周辺機能割り込み(電圧監視 1、電 圧監視 2、USB レジューム、RTC アラー ム、RTC 周期)で復帰	NMI 端子割り込み、一部の外部端子割り 込み、周辺機能割り込み(電圧監視 1、電 圧監視 2、USBO レジューム、RTC ア ラーム、RTC 周期、VBATT タンパ検 出、REMC 割り込み)で復帰

表 2.15 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX65N(ICUB)	RX671(ICUE)
NMISR	RAMST	RAM エラー割り込み	拡張ノンマスカブル割り込み
	(RX65N)	ステータスフラグ	ステータスフラグ
	EXNMIST		
	(RX671)		
NMIER	RAMEN	RAM エラー割り込み	拡張ノンマスカブル割り込み
	(RX65N)	許可ビット	許可ビット
	EXNMIEN		
	(RX671)		
EXNMISR	-	-	拡張ノンマスカブル割り込み
			ステータスレジスタ
EXNMIER	-	-	拡張ノンマスカブル割り込み
			許可レジスタ
EXNMICLR	-	-	拡張ノンマスカブル割り込み
			ステータスクリアレジスタ
GRPIE0	-	-	グループ IEO 割り込み要求レジスタ
GRPBL2	-	グループ BL2 割り込み要求レジスタ	-
GENIE0	-	-	グループ IEO 割り込み
			要求許可レジスタ
GENBL2	-	グループ BL2 割り込み	-
		要求許可レジスタ	
GCRIE0	-	-	グループ IEO 割り込み
			クリアレジスタ
PIBRk	-	選択型割り込みB要求レジスタk	選択型割り込みB要求レジスタk
		(k = 0h∼Bh)	$(k = 0h \sim Ch)$

2.10 バス

表 2.16 にバスの概要比較を、表 2.17 に外部バスの概要比較を、表 2.18 にバスのレジスタ比較を示します。

表 2.16 バスの概要比較

百日 DVCFN DVC74			
項目		RX65N	RX671
CPUバ		● CPU (命令)を接続	● CPU (命令)を接続
ス	ス	● 内蔵メモリを接続	• 内蔵メモリを接続
		(RAM、拡張 RAM ^(注1) 、コードフラッ	(RAM、コードフラッシュメモリ)
		シュメモリ)	シュニ / カロ カ // 〇 // 〇 // 〇 日 世 て 卦
		● システムクロック(ICLK)に同期して動作	● システムクロック(ICLK)に同期して動
	オペラ		作 - CDU (士 ペニン・バンナ tixte
	オペラ ンドバ	CPU (オペランド)を接続内蔵メモリを接続	CPU (オペランド)を接続内蔵メモリを接続
	ス	● 内臓グモリを接続 (RAM、拡張 RAM ^(注1) 、コードフラッ	● 内蔵/モリを接続 (RAM、コードフラッシュメモリ)
		シュメモリ)	
		● システムクロック(ICLK)に同期して動	● システムクロック(ICLK)に同期して動
		作	作
メモリ	メモリ	・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	● RAM を接続
バス	バス 1		
	メモリ	● コードフラッシュメモリを接続	● コードフラッシュメモリを接続
	バス 2		
	メモリ	● 拡張 RAM を接続 ^(注 1)	-
	バス3		
内部メ	内部メ	● CPU を接続	● CPU を接続
インバ	インバ	● システムクロック(ICLK)に同期して動	● システムクロック(ICLK)に同期して動
ス	ス1	作	作
	内部メ	● DTC, DMAC、拡張バスマスタを接続	● DTC、DMAC を接続
	インバ ス2	● 内蔵メモリを接続	◆ 内蔵メモリを接続
	^ 2	(RAM、拡張 RAM ^(注 1) 、コードフラッ	(RAM、コードフラッシュメモリ)
		シュメモリ) ● システムクロック(ICLK)に同期して動	- シフェノクロック(の)のに日期して動
		作	● システムクロック(ICLK)に同期して動作
内部周	内部周	● 周辺機能(DTC, DMAC, EXDMAC, 割り	● 周辺機能(DTC、DMAC、EXDMAC、
辺バス	辺バス	込みコントローラ、バスエラー監視部)	割り込みコントローラ、バスエラー監
~, .	1	を接続	視部)を接続
		● システムクロック(ICLK)に同期して動	● システムクロック(ICLK)に同期して動
		作(EXDMAC は、BCLK に同期して動	作(EXDMAC は、BCLK に同期して動
		作)	作)
	内部周	● 周辺機能(内部周辺バス 1, 3, 4, 5 以外	● 周辺機能(内部周辺バス 1、3、4、5 以
	辺バス	の周辺機能)を接続	外の周辺機能)を接続
	2	● 周辺モジュールクロック(PCLKB)に同	● 周辺モジュールクロック(PCLKB)に同
		期して動作	期して動作
	内部周	● 周辺機能(USBb, PDC, スタンバイ	● 周辺機能(USB、DOCA、CTSU、
	辺バス	RAM)を接続	REMC、スタンバイ RAM)を接続
	3	周辺モジュールクロック(PCLKB)に同期して動作	● 周辺モジュールクロック(PCLKB)に同 期上で動作
	内如田		期して動作 ● 周辺機能(MTU, SCIm, RSPI)を接続
	内部周 辺バス	● 周辺機能(EDMAC, ETHERC, MTU3, SCIi, RSPI, AES ^(注 2))を接続	● 周辺機能(MTU, SCIm, RSPI)を接続
	4	● 周辺モジュールクロック(PCLKA)に同	┃ ● 周辺モジュールクロック(PCLKA)に同
	'	■ 周辺モンユールタロック(FOLKA)に同 期して動作	◆ 周辺モジュールグロック(PCLKA)に同 期して動作
I		MOCANIE	対して判計

項	i目	RX65N	RX671
内部周辺バス	内部周 辺バス 5	● 周辺機能(GLCDC、DRW2D)を接続 ^(注1) ● 周辺モジュールクロック(PCLKA)に同 期して動作	● 周辺機能(RSCI, RSPIA, RIICHS)を接続● 周辺モジュールクロック(PCLKA)に同期して動作
	内部周 辺バス 6	 コードフラッシュメモリ(P/E 時)、データフラッシュメモリ (注1)を接続 FlashIF クロック(FCLK)に同期して動作 	コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続FlashIF クロック(FCLK)に同期して動作
外部 バス	CS 領域	◆ 外部デバイスを接続◆ 外部バスクロック(BCLK)に同期して動作	◆ 外部デバイスを接続◆ 外部バスクロック(BCLK)に同期して動作
	SDRAM 領域	SDRAM を接続SDRAM クロック(SDCLK)に同期して 動作	◆ SDRAM を接続◆ SDRAM クロック(SDCLK)に同期して 動作
内部 拡張 バス	QSPI 領域	-	外部 SPI デバイスを接続システムクロック(ICLK)に同期して動作

注 1. コードフラッシュメモリ容量が 1.5M バイト以上の製品にのみあります。

注 2. コードフラッシュメモリ容量が 1M バイト以下の製品にのみあります。

表 2.17 外部バスの概要比較

### RX65N RX671 ***********************************	
 ~CST)と SDRAM 領域(SDCS)に分割して管理 領域ごとにチップセレクトを出力可能 領域ごとにデップセレクトを出力可能 領域ごとにバス幅を選択可能 一セパレートバス:8 ビットバス空間/16 ビットバス空間/32 ビットバス空間を選択可能 一アドレス/データマルチプレクスバス:8 ビットバス空間を選択可能 の領域ごとにエンディアンを設定可能 CS 領域コントローラ ロカバリサイクル挿入可能	
 領域ごとにバス幅を選択可能 一セパレートバス:8 ビットバス空間を 選択可能	割し
 ーセパレートバス:8ビットバス空間を選択可能 選択可能 ーアドレス/データマルチプレクスバス:8ビットバス空間を選択可能 ● 領域ごとにエンディアンを設定可能 ● リカバリサイクル挿入可能 ーリードリカがリ最大 15 サイクル挿入	1E
 ビットバス空間/32 ビットバス空間を選択可能 一アドレス/データマルチプレクスバス:8 ビットバス空間を選択可能 ● 領域ごとにエンディアンを設定可能 ● リカバリサイクル挿入可能 ーリードリカバリ最大 15 サイクル挿入	组/16
8 ビットバス空間/16 ビットバス空間を選択可能 ● 領域ごとにエンディアンを設定可能 ○ リカバリサイクル挿入可能 ーリードリカバリ最大 15 サイクル挿入 ーライトリカバリ最大 15 サイクル挿入 ーライトリカバリ最大 15 サイクル挿入 ・サイクルウェイト機能:最大 31 サイクルウェイト機能:最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト) ・ウェイト制御 ーチップセレクト信号(CSO#~CS7#)のアサートタイミング設定可能 ーリード信号(RD#)、ライト信号(WRO#/WR#~WR3#)のアサートタイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ・ライトアクセスモード:1ライトスト ・ライトアクセスモード:1ライトスト	#J/ TO
 ● リカバリサイクル挿入可能 ーリードリカバリ最大 15 サイクル挿入	
 ―リードリカバリ最大 15 サイクル挿入 ● サイクルウェイト機能:最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト) ● ウェイト制御 ―チップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能 ―リード信号(RD#)、ライト信号(WR0#/WR#~WR3#)のアサートタイミング設定可能 ―データ出力の開始/終了タイミング設定可能 ● ライトアクセスモード:1ライトスト ―リードリカバリ最大 15 サイクル挿んーライトリカバリ最大 15 サイクル手んのエイト(ページアクセス最大 7 サイルウェイト) ● ウェイト制御ーチップセレクト信号(CS0#~CS7#)のアサートタイミング設定可能ーデータ出力の開始/終了タイミング設度可能 ● ライトアクセスモード:1 ライトスト 	
 ーライトリカバリ最大 15 サイクル挿入 サイクルウェイト機能:最大 31 サイクルウェイト機能:最大 31 サイクルウェイト(ページアクセス最大 7 サイクルウェイト) ウェイト制御 ーチップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能 ーリード信号(RD#)、ライト信号(WR0#/WR#~WR3#)のアサートタイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ライトアクセスモード:1ライトスト ライトアクセスモード:1ライトスト サイクルウェイト機能:最大 31 サイクルウェイト機能:最大 31 サイクルウェイト(ページアクセス最大 7 サイルウェイト(ページアクセス最大 7 サイルウェイト(ページアクセス最大 7 サイルウェイト) ウェイト制御	
 サイクルウェイト機能:最大31 サイクルウェイト(ページアクセス最大7サイクルウェイト) ウェイト制御 ーチップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能 ーリード信号(RD#)、ライト信号(WR0#/WR#~WR3#)のアサートタイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ライトアクセスモード:1ライトスト サイクルウェイト機能:最大31 サイクルウェイト機能:最大31 サイクルウェイト(ページアクセス最大7 サイルウェイト) ウェイト制御	私
ルウェイト(ページアクセス最大 7 サイク ルウェイト) ● ウェイト制御 ーチップセレクト信号(CS0#~CS7#)の アサート/ネゲートタイミング設定可能 ーリード信号(RD#)、ライト信号 (WR0#/WR#~WR3#)のアサートタイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ● ライトアクセスモード:1ライトスト	私
 ルウェイト) ウェイト制御 ーチップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能 ーリード信号(RD#)、ライト信号(WR0#/WR#~WR3#)のアサートタイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ーデータ出力の開始/終了タイミング設定可能 ライトアクセスモード:1ライトスト ルウェイト) ウェイト制御 ーチップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定でサート/ネゲートタイミング設定でサート/ネゲートタイミング設定可能 一ブータ出力の開始/終了タイミング設定可能 ライトアクセスモード:1ライトスト 	
 ウェイト制御 一チップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能 一リード信号(RD#)、ライト信号(WR0#/WR#~WR3#)のアサートタイミング設定可能 一データ出力の開始/終了タイミング設定可能 一データ出力の開始/終了タイミング設定可能 ライトアクセスモード:1ライトスト ウェイト制御 一チップセレクト信号(CS0#~CS7#)のアサートタイドのアサートタイトのアサートタイトのアサートタイトのでは、ローデータ出力の開始/終了タイミング設定可能 データ出力の開始/終了タイミング設定可能 ライトアクセスモード:1ライトスト 	イク
 ーチップセレクト信号(CS0#~CS7#)のアサート/ネゲートタイミング設定可能 ーリード信号(RD#)、ライト信号(DF)、ライト信号(RD#)、アサート/ネゲートタイミング設定可能 一データ出力の開始/終了タイミング設可能 ライトアクセスモード:1ライトスト 	
アサート/ネゲートタイミング設定可能 一リード信号(RD#)、ライト信号 (WR0#/WR#~WR3#)のアサートタイ ミング設定可能 一データ出力の開始/終了タイミング設定 可能 ● ライトアクセスモード:1 ライトスト アサート/ネゲートタイミング設定 「の能 アサート/ネゲートタイミング設定 「アサート/ネゲートタイミング設定 「アサート/ネゲートタイミング設定 「リード信号(RD#)、ライト信号 (WR0#/WR#, WR1#)のアサートタインで設定 アデータ出力の開始/終了タイミング説で 可能	t\M
 ―リード信号(RD#)、ライト信号 (WR0#/WR#~WR3#)のアサートタイ ミング設定可能 ―データ出力の開始/終了タイミング設定 可能 ● ライトアクセスモード:1ライトスト ―リード信号(RD#)、ライト信号 (WR0#/WR#, WR1#)のアサートタイ ング設定可能 ―データ出力の開始/終了タイミング設 可能 ● ライトアクセスモード:1ライトスト 	•
可能 ● ライトアクセスモード:1ライトスト ● ライトアクセスモード:1ライトスト	
	設定
ローブモード/バイトストローブモード ローブモード/バイトストローブモード	
● セパレートバス、アドレス/データマルチ ● セパレートバス、アドレス/データマル	ルチ
プレクスバスを領域ごとに設定可能 プレクスバスを領域ごとに設定可能 プレクスバスを領域ごとに設定可能	<u>-</u>
SDRAM 領域 コントローラ レクス出力(8 ビット/9 ビット/10 ビット /11 ビット) • ロウアドレス/カラムアドレスのマルチプ レクス出力(8 ビット/9 ビット/10 ビット /11 ビット)	
● オートリフレッシュとセルフリフレッ ● オートリフレッシュとセルフリフレッ シュを選択可能 シュを選択可能	ツ
● CAS レイテンシを 1~3 に設定可能 ● CAS レイテンシを 1~3 に設定可能	
ライトバッファ機能 バスマスタからのライトデータをライト バスマスタからのライトデータをライト バッファに書き込んだ時点で、バスマスタ バッファに書き込んだ時点で、バスマスタ 側のライトアクセスを終了 側のライトアクセスを終了	
間のライドアグセスを終了 関のライドアグセスを終了 間のライドアグセスを終了 ● CS 領域コントローラ(CSC)は、BCLK に ● CS 領域コントローラ(CSC)は、BCLK	<u>к I-</u>
同期して動作 同期して動作 同期して動作	11.10
● SDRAM 領域コントローラ(SDRAMC) ● SDRAM 領域コントローラ(SDRAMC)	C)
は、SDCLKに同期して動作 は、SDCLKに同期して動作	

表 2.18 バスのレジスタ比較

レジスタ	ビット	RX65N	RX671
CSnCR	BSIZE[1:0]	外部バス幅選択ビット	外部バス幅選択ビット
$(n = 0 \sim 7)$			
		b5 b4	b5 b4
		00:16 ビットバス空間に設定	00:16 ビットバス空間に設定
		01:32 ビットバス空間に設定	01: 設定しないでください
		10:8ビットバス空間に設定	10:8ビットバス空間に設定
		11:設定しないでください	11: 設定しないでください
SDCCR	BSIZE[1:0]	SDRAM バス幅選択ビット	SDRAM バス幅選択ビット
		b5 b4	b5 b4
		00:16 ビットバス空間に設定	00:16 ビットバス空間に設定
		01:32 ビットバス空間に設定	01: 設定しないでください
		10:8ビットバス空間に設定	10:8ビットバス空間に設定
		11:設定しないでください	11: 設定しないでください
BERSR1	MST[2:0]	バスマスタコードビット	バスマスタコードビット
		b6 b4	b6 b4
		0 0 0 : CPU	000: CPU
		001:予約	001:予約
		010:予約	010:予約
		0 1 1 : DTC/DMAC	0 1 1 : DTC/DMAC
		100: 予約	100: 予約
		101:予約	101:予約
		110:拡張バスマスタ	110:予約
		111: EXDMAC	111: EXDMAC
BUSPRI	BPRA[1:0]	メモリバス 1, 3 (RAM/拡張 RAM)	メモリバス 1 (RAM)
		プライオリティ制御ビット	プライオリティ制御ビット
	BPXB[1:0]	-	内部拡張バス
EDMADOD			プライオリティ制御ビット
EBMAPCR	-	拡張バスマスタ優先度制御レジスタ	-

2.11 DMA コントローラ

表 2.19 に DMA コントローラの概要比較を、表 2.20 に DMA コントローラのレジスタ比較をしめします。

表 2.19 DMA コントローラの概要比較

項目		RX65N(DMACAa)	RX671(DMACAb)
チャネル数		8 チャネル(DMACm (m = 0~7))	8 チャネル(DMACm(m = 0~7))
転送空間		512M バイト (00000000h~0FFFFFFh と F0000000h~FFFFFFFh のうち予 約領域を除く領域)	4G バイト (00000000h~FFFFFFFh のうち予 約領域を除く領域)
最大転送データ	数	64M データ(ブロック転送モード最大 総転送数: 1024 データ× 65536 ブ ロック)	64M データ(ブロック転送モード最大 総転送数: 1024 データ× 65536 ブ ロック)
DMAC 起動要因		● チャネルごとに起動要因を選択 可能 ソフトウェアトリガ 周辺モジュールからの割り込み 要求/外部割り込み入力端子への トリガ入力	チャネルごとに起動要因を選択可能 ソフトウェアトリガ 周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力
チャネル優先順	位	チャネル 0>チャネル 1>チャネル 2> チャネル 3…>チャネル 7 (チャネル 0 が最優先)	チャネル 0>チャネル 1>チャネル 2> チャネル 3…>チャネル 7 (チャネル 0 が最優先)
転送データ	1 データ	ビット長: 8 ビット、16 ビット、32 ビット	ビット長: 8 ビット、16 ビット、32 ビット
	ブロックサイズ	データ数:1~1024 データ	データ数:1~1024 データ
転送モード	ノーマル 転送モード	1回の DMA 転送要求で 1 データを転送総データ転送数を指定しない設定(フリーランニングモード)が可能	1回の DMA 転送要求で1 データを転送総データ転送数を指定しない設定(フリーランニングモード)が可能
	リピート転送モード	 1回の DMA 転送要求で 1 データを転送 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰 リピートサイズは最大 1024 回設定可能 	 1回のDMA 転送要求で1データを転送 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰 リピートサイズは最大1024回設定可能
	ブロック 転送モード	1回の DMA 転送要求で 1 ブロックのデータを転送ブロックサイズは最大 1024 データ設定可能	1回の DMA 転送要求で 1 ブロックのデータを転送ブロックサイズは最大 1024 データ設定可能
選択機能	拡張リピート エリア機能	 転送アドレスレジスタの上位 ビットの値を固定して特定範囲 のアドレスを繰り返す設定が可能 拡張リピートエリアは2バイトから128Mバイトを転送元、転送先別に設定可能 	 転送アドレスレジスタの上位 ビットの値を固定して特定範囲 のアドレスを繰り返す設定が可能 拡張リピートエリアは2バイト から128Mバイトを転送元、転送先別に設定可能

]	項目	RX65N(DMACAa)	RX671(DMACA <mark>b</mark>)
割り込み要求	転送終了割り込み	 ノーマル転送モードの場合、指定回数の転送が終了したときに発生 リピート転送モードの場合、指定リピート回数の転送が終了したときに発生 	 ノーマル転送モードの場合、指定回数の転送が終了したときに発生 リピート転送モードの場合、指定リピート回数の転送が終了したときに発生
		● ブロック転送モードの場合、指 定ブロック数の転送が終了した ときに発生	● ブロック転送モードの場合、指 定ブロック数の転送が終了した ときに発生
転送エスケープ 終了割り込み		リピートサイズ分のデータ転送を終 了したとき、または拡張リピートエ リアがオーバフローしたときに発生	リピートサイズ分のデータ転送を終 了したとき、または拡張リピートエ リアがオーバフローしたときに発生
イベントリンク起動		1 回のデータ転送後(ブロックの場合 は 1 ブロック転送後)、イベントリン ク要求を発生	1 回のデータ転送後(ブロックの場合 は 1 ブロック転送後)、イベントリン ク要求を発生
消費電力低減機能		モジュールストップ状態への設定が 可能	モジュールストップ状態への設定が 可能

表 2.20 DMA コントローラのレジスタ比較

レジスタ	ビット名	RX65N(DMACAa)	RX671(DMACAb)
DMSAR	-	DMA 転送元アドレスレジスタ	DMA 転送元アドレスレジスタ
		転送元の開始アドレスを設定	転送元の開始アドレスを設定
		00000000h~0FFFFFFh (256M バイト)	00000000h~FFFFFFFh (4G バイト)
		F0000000h~FFFFFFFh (256M バイト)	
DMDAR	-	DMA 転送先アドレスレジスタ	DMA 転送先アドレスレジスタ
		転送先の開始アドレスを設定	■ 転送先の開始アドレスを設定
		00000000h~0FFFFFFh (256M バイト)	00000000h~FFFFFFFh (4G バイト)
		F0000000h~FFFFFFFh (256M バイト)	

2.12 イベントリンクコントローラ

表 2.21 にイベントリンクコントローラの概要比較を、表 2.22 にイベントリンクコントローラのレジスタ比較を、表 2.23 に ELSRn レジスタと周辺モジュールの対応を、表 2.24 に ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応を示します。

表 2.21 イベントリンクコントローラの概要比較

項目	RX65N(ELC)	RX671(ELC)
イベントリンク	82 種類のイベント信号を、直接モ	● 99 種類のイベント信号を、直接周辺モ
機能	ジュールヘリンク可能	ジュールへリンク可能
	● タイマ系のモジュールは、イベント入	● タイマ系の周辺モジュールは、イベン
	力時の動作の選択が可能	ト信号入力時の動作を選択可能
	● ポートB、ポートEのイベントリンク	● ポートB、ポートEのイベントリンク
	動作が可能	動作が可能
	—シングルポート ^(注 1) :	—シングルポート ^(注 1) :
	指定した 1 ビットのポートにイベン	指定した 1 本のポートにイベントリ
	トリンクの動作設定が可能	ンクの動作設定が可能
	—ポートグループ ^(注 1) :	—ポートグループ ^(注1) :
	8 本ある I/O ポート内で、指定した	最大8本あるポートの内、指定した
	複数ビットをグループ化してイベン	複数本のポートをグループ化してイ
	トリンクの動作設定が可能	ベントリンクの動作設定が可能
消費電力低減 機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

注 1. 入力に設定されているシングルポート、ポートグループでは、対応する端子への入力信号が変化するとイベントが発生します。

表 2.22 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX65N(ELC)	RX671(ELC)
ELSRn	-	イベントリンク設定レジスタ n	イベントリンク設定レジスタ n
		(n = 0, 3, 4, 7, 10~13, 15, 16, 18~	$(n = 0, 3, 4, 7, 10 \sim 15, 18 \sim 28, 33, 35)$
		28, 33, 35~38, 45)	~38, 45)
	ELS[7:0]	イベントリンク選択ビット	イベントリンク選択ビット
		00h:該当する周辺モジュールへのイ	00h:該当する周辺モジュールへのイ
		ベントの出力は無効	ベント信号の出力は無効
		01h~BDh:リンクするイベント信号	01h~DFh:リンクするイベント信号
		の番号を指定	の番号を指定
		上記以外は設定しないでください	上記以外は設定しないでください

表 2.23 ELSRn レジスタと周辺モジュールの対応

レジスタ	RX65N(ELC)	RX671(ELC)
ELSR0	MTU0	MTU0
ELSR3	MTU3	MTU3
ELSR4	MTU4	MTU4
ELSR7	CMT1	CMT1
ELSR10	TMR0	TMR0
ELSR11	TMR1	TMR1
ELSR12	TMR2	TMR2
ELSR13	TMR3	TMR3
ELSR14	-	CTSU
ELSR15	S12AD	S12AD
ELSR16	DA0	-
ELSR18	ICU (割り込み 1)	ICU (割り込み 1)
ELSR19	ICU (割り込み 2)	ICU (割り込み 2)
ELSR20	出カポートグループ 1	出カポートグループ 1
ELSR21	出カポートグループ 2	出カポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1
ELSR23	入力ポートグループ 2	入力ポートグループ 2
ELSR24	シングルポート 0	シングルポート 0
ELSR25	シングルポート 1	シングルポート 1
ELSR26	シングルポート 2	シングルポート 2
ELSR27	シングルポート 3	シングルポート 3
ELSR28	クロックソースを LOCO へ切り替え	クロックソースを LOCO へ切り替え
ELSR33	CMTW0	CMTW0
ELSR35	TPU0	TPU0
ELSR36	TPU1	TPU1
ELSR37	TPU2	TPU2
ELSR38	TPU3	TPU3
ELSR45	S12AD1 (ELCTRG1N)	S12AD1

表 2.24 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0]			
ビット	周辺モジュール	RX65N(ELC)	RX671(ELC)
の値			
01h	マルチファンクション	MTU0・コンペアマッチ 0A	MTU0・コンペアマッチ 0A
02h	タイマパルスユニット3	MTU0・コンペアマッチ 0B	MTU0・コンペアマッチ 0B
03h		MTU0・コンペアマッチ 0C	MTU0・コンペアマッチ 0C
04h		MTU0・コンペアマッチ 0D	MTU0・コンペアマッチ 0D
05h		MTU0・コンペアマッチ 0E	MTU0・コンペアマッチ 0E
06h		MTU0・コンペアマッチ 0F	MTU0・コンペアマッチ 0F
07h		MTU0・オーバフロー	MTU0・オーバフロー
10h		MTU3・コンペアマッチ 3A	MTU3・コンペアマッチ 3A
11h		MTU3・コンペアマッチ 3B	MTU3・コンペアマッチ 3B
12h		MTU3・コンペアマッチ 3C	MTU3・コンペアマッチ 3C
13h		MTU3・コンペアマッチ 3D	MTU3・コンペアマッチ 3D
14h		MTU3・オーバフロー	MTU3・オーバフロー
15h		MTU4・コンペアマッチ 4A	MTU4・コンペアマッチ 4A
16h		MTU4・コンペアマッチ 4B	MTU4・コンペアマッチ 4B
17h		MTU4・コンペアマッチ 4C	MTU4・コンペアマッチ 4C
18h		MTU4・コンペアマッチ 4D	MTU4・コンペアマッチ 4D
19h		MTU4・オーバフロー	MTU4・オーバフロー
1Ah		MTU4・アンダフロー	MTU4・アンダフロー
1Fh	コンペアマッチタイマ	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1
22h	8 ビットタイマ	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0
23h		TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0
24h		TMR0・オーバフロー	TMR0・オーバフロー
25h		TMR1・コンペアマッチ A1	TMR1・コンペアマッチ A1
26h		TMR1・コンペアマッチ B1	TMR1・コンペアマッチ B1
27h		TMR1・オーバフロー	TMR1・オーバフロー
28h		TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2
29h		TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2
2Ah		TMR2・オーバフロー	TMR2・オーバフロー
2Bh		TMR3・コンペアマッチ A3	TMR3・コンペアマッチ A3
2Ch		TMR3・コンペアマッチ B3	TMR3・コンペアマッチ B3
2Dh		TMR3・オーバフロー	TMR3・オーバフロー
2Eh	リアルタイムクロック	RTC・周期イベント(1/256 秒、	RTC・周期イベント(1/256 秒、
		1/128 秒、1/64 秒、1/32 秒、1/16	1/128 秒、1/64 秒、1/32 秒、1/16
		秒、1/8 秒、1/4 秒、1/2 秒、1	秒、1/8 秒、1/4 秒、1/2 秒、1
0.41	WI I I I I I I I I I I I I I I I I I I	秒、2 秒から選択)	秒、2秒から選択)
31h	独立ウォッチドッグ	IWDT・アンダフロー・リフレッ	IWDT・アンダフロー・リフレッ
246	タイマ : !! = ! = ! = ! = ! = ! = ! = ! = !	シュエラー	シュエラー
3Ah	シリアルコミュニケー ションインタフェース	SCI5・エラー(受信エラー・エ	SCI5・エラー(受信エラー・エ
3Bh	ション1 ノダフェース 	ラーシグナル検出) SCI5・受信データフル	ラーシグナル検出) SCI5・受信データフル
3Ch		SCI5・受信アーダフル SCI5・送信データエンプティ	SCI5・受信アータフル SCI5・送信データエンプティ
			SCI5・送信テーダエンフティ SCI5・送信完了
3Dh	120 バフノン・ケコー	SCI5・送信完了	
4Eh	I ² C バスインタフェース	RIICO・通信エラー、イベント発生	RIICO・通信エラー、イベント発生
4Fh		RIICO・受信データフル	RIICO・受信データフル
50h		RIIC0・送信データエンプティ	RIIC0・送信データエンプティ

ELS[7:0]			
ビット	周辺モジュール	RX65N(ELC)	RX671(ELC)
の値	7.3.2.27.2.77		10.01.1(==0)
51h	I ² C バスインタフェース	RIIC0・送信終了	RIIC0・送信終了
52h	シリアルペリフェラル	RSPIO・エラー (モードフォル	RSPIO・エラー (モードフォル
	インタフェース	ト・オーバラン・アンダラン・パ	ト・オーバラン・アンダラン・パ
		リティエラー)	リティエラー)
53h		RSPIO・アイドル	RSPIO・アイドル
54h		RSPIO・受信データフル	RSPIO・受信バッファフル
55h		RSPIO・送信データエンプティ	RSPIO・送信バッファエンプティ
56h		RSPIO・送信完了	RSPIO・通信完了
58h	12 ビット A/D コンバータ	S12AD·A/D 変換終了	S12AD・A/D 変換終了
5Bh	電圧検出回路	LVD1・電圧検出	LVD1·電圧検出
5Ch		LVD2・電圧検出	LVD2·電圧検出
5Dh	DMA コントローラ	DMAC0·転送終了	DMAC0·転送終了
5Eh		DMAC1·転送終了	DMAC1·転送終了
5Fh		DMAC2·転送終了	DMAC2·転送終了
60h		DMAC3·転送終了	DMAC3·転送終了
61h	データトランスファ コントローラ	DTC·転送終了	DTC·転送終了
62h	クロック発生回路	クロック発生回路・発振停止検出	クロック発生回路・発振停止検出
63h	I/O ポート	入力ポートグループ 1・入力エッ ジ検出	入力ポートグループ 1・入力エッ ジ検出
64h		入力ポートグループ 2・入力エッ	入力ポートグループ2・入力エッ
		ジ検出	ジ検出
65h		シングル入力ポート 0・入力エッ ジ検出	シングル入力ポート 0・入力エッ ジ検出
66h		シングル入力ポート 1・入力エッ ジ検出	シングル入力ポート 1・入力エッ ジ検出
67h		シングル入力ポート 2・入力エッ ジ検出	シングル入力ポート 2・入力エッ ジ検出
68h		~ ~ グロート 2 ・ 入力エッ	~採山 シングル入力ポート3・入力エッ
		ジ検出	ジ検出
69h	イベントリンク コントローラ	ソフトウェアイベント	ソフトウェアイベント
6Ah	データ演算回路	DOC・データ演算条件成立	DOC・データ演算条件成立
6Ch	12 ビット A/D コンバータ	S12AD1·A/D 変換終了	S12AD1·A/D 変換終了
7Eh	コンペアマッチタイマ W	CMTW・チャネル 0・コンペア マッチ	CMTW・チャネル 0・コンペア マッチ
ACh	16 ビットタイマパルス	TPU0・コンペアマッチ A	TPU0・コンペアマッチ A
ADh	ユニット	TPU0・コンペアマッチ B	TPU0・コンペアマッチ B
AEh		TPU0・コンペアマッチ C	TPU0・コンペアマッチ C
AFh		TPU0・コンペアマッチ D	TPU0・コンペアマッチ D
B0h		TPU0・オーバフロー	TPU0・オーバフロー
B1h		TPU1・コンペアマッチ A	TPU1・コンペアマッチ A
B2h		TPU1・コンペアマッチ B	TPU1・コンペアマッチ B
B3h		TPU1・オーバフロー	TPU1・オーバフロー
B4h		TPU1・アンダフロー	TPU1・アンダフロー

ELS[7:0]					
ビット	周辺モジュール	RX65N(ELC)	RX671(ELC)		
の値		(- /	- (- /		
B5h	16 ビットタイマパルス	TPU2・コンペアマッチ A	TPU2・コンペアマッチ A		
B6h	ユニット	TPU2・コンペアマッチ B	TPU2・コンペアマッチ B		
B7h		TPU2・オーバフロー	TPU2・オーバフロー		
B8h		TPU2・アンダフロー	TPU2・アンダフロー		
B9h		TPU3・コンペアマッチ A	TPU3・コンペアマッチ A		
BAh		TPU3・コンペアマッチ B	TPU3・コンペアマッチ B		
BBh		TPU3・コンペアマッチ C	TPU3・コンペアマッチ C		
BCh		TPU3・コンペアマッチ D	TPU3・コンペアマッチ D		
BDh		TPU3・オーバフロー	TPU3・オーバフロー		
D0h	シリアルコミュニケー	-	RSCI10・エラー		
D1h	ションインタフェース	-	RSCI10・受信データフル		
D2h		-	RSCI10・受信データー致		
D3h		-	RSCI10・送信データエンプティ		
D4h		-	RSCI10·送信完了		
D5h		-	RSCI10・受信データ不一致		
D6h		-	RSCI10・有効エッジ検出		
D7h	ハイスピード I ² C バス	-	RIICHS0・通信エラー、イベント		
DIII	インタフェース		発生		
D8h		-	RIICHS0・受信データフル		
D9h		-	RIICHS0・送信データエンプティ		
DAh		-	RIICHS0·送信終了		
DBh	シリアルペリフェラル	-	RSPIAO・エラー		
DCh	インタフェース	-	RSPIAO・アイドル		
DDh		-	RSPIAO・受信バッファフル		
DEh		-	RSPIAO・送信バッファエンプティ		
DFh		-	RSPIAO·通信完了		
上記以外は設定しないでください					

2.13 1/0 ポート

表 2.25~表 2.27 に I/O ポートの概要比較を、表 2.28 に I/O ポートの機能比較(コードフラッシュメモリ容量が 1M バイト以下の製品(RX65N))を、表 2.29 を I/O ポートの機能比較(コードフラッシュメモリ容量が 1.5M バイト以上の製品(RX65N))を、表 2.30 に I/O ポートのレジスタ比較を示します。

表 2.25 【	/0 ポート	145、	144	ピンの	概要比較
----------	--------	------	-----	-----	------

ポートシンボル	RX65N(145 ピン、144 ピン)	RX671(145 ピン、144 ピン)
PORT0	P00~P03, P05, P07	P00~P03, P05, P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P56	P50~P56
PORT6	P60~P67	P60~P67
PORT7	P70~P77	P70~P77 ^(注 1)
PORT8	P80~P83, P86, P87	P80~P83, P86, P87
PORT9	P90~P93	P90~P93
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTF	PF5	PF5
PORTH	-	PH1, PH2
PORTJ	PJ3, PJ5	PJ3, PJ5

注 1. 145 ピン TFLGA (0.65mm ピッチ)には P71、P72 はありません。

表 2.26 I/O ポート 100 ピンの概要比較

ポートシンボル	RX65N(100 ピン)	RX671(100 ピン)
PORT0	P05, P07	P05, P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P50~P55
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTH	-	PH1, PH2
PORTJ	PJ3	PJ3

表 2.27 I/O ポート 64 ピンの概要比較

ポートシンボル	RX65N(64 ピン)	RX671(64 ピン)
PORT0	P05 ^(注 1)	P05 ^(注 1)
PORT1	P12, P13, P16, P17	P12, P13, P16, P17
PORT2	P26, P27	P26, P27
PORT3	P30, P31, P34~P37	P30, P31, P34~P37
PORT4	P40~P43	P40~P43
PORT5	P53	P53
PORTA	PA1, PA2, PA4, PA6, PA7	PA1, PA2, PA4, PA6, PA7
PORTB	PB5~PB7	PB5~PB7
PORTC	PC0, PC1, PC4~PC7	PC0, PC1, PC4~PC7
PORTD	PD2~PD7	PD2~PD7
PORTE	PE0~PE2, PE6, PE7	PE0~PE2, PE6, PE7
PORTH	-	PH1, PH2

注 1.64 ピン TFBGA にはありません。

表 2.28 I/O ポートの機能比較(コードフラッシュメモリ容量が 1M バイト以下の製品(RX65N))

項目	ポートシンボル	RX65N	RX671
入力プルアップ機能	PORT0	P00~P03, P05, P07	P00~P03, P05, P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P56	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P83, P86, P87	P80~P83, P86, P87
	PORT9	P90~P93	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF5	PF5
	PORTH	_	PH1, PH2
	PORTJ	PJ3, PJ5	PJ3, PJ5
オープンドレイン	PORT0	P00~P03, P05, P07	P00~P03, P05, P07
出力機能	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P56	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P83, P86, P87	P80~P83, P86, P87
	PORT9	P90~P93	P90∼P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF5	PF5
	PORTH	_	PH1, PH2
	PORTJ	PJ3, PJ5	PJ3, PJ5
駆動能力切り替え機能	PORT0	P00~P03, P05, P07	P00~P03, P05, P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P56	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P83, P86, P87	P80~P83, P86, P87
	PORT9	P90~P93	P90∼P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7

項目	ポートシンボル	RX65N	RX671
駆動能力切り替え機能	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF5	PF5
	PORTH	_	PH1, PH2
	PORTJ	PJ3, PJ5	PJ3, PJ5
5V トレラント	PORT0	P07	P07
	PORT1	P12~P17	P12~P17
	PORT2	P20, P21	P20, P21
	PORT3	P30~P33	P30~P33
	PORT6	P67	P67
	PORT7	_	P73
	PORTC	PC0~PC3	PC0~PC3
	PORTJ	_	PJ3

表 2.29 I/O ポートの機能比較(コードフラッシュメモリ容量が 1.5M バイト以上の製品(RX65N))

項目	ポートシンボル	RX65N	RX671
入力プルアップ機能	PORT0	P00~P03, P05, P07	P00~P03, P05, P07
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P57	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83, P86, P87
	PORT9	P90~P97	P90~P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF0∼PF5	PF5
	PORTG	PG0~PG7	_
	PORTH	_	PH1, PH2
	PORTJ	PJ0∼PJ3, PJ5	PJ3, PJ5
オープンドレイン	PORT0	P00~P03, P05, P07	P00~P03, P05, P07
出力機能	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P57	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83, P86, P87
	PORT9	P90∼P97	P90∼P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0∼PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0∼PE7	PE0~PE7

項目	ポートシンボル	RX65N	RX671
オープンドレイン	PORTF	PF0~PF5	PF5
出力機能	PORTG	PG0~PG7	_
	PORTH	_	PH1, PH2
	PORTJ	PJ0~PJ3, PJ5	PJ3, PJ5
駆動能力切り替え機能	PORT0	P00~P03, P05, P07	P00~P03, P05, P07
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50∼ <mark>P57</mark>	P50~P56
	PORT6	P60~P67	P60~P67
	PORT7	P70~P77	P70~P77
	PORT8	P80~P87	P80~P83, P86, P87
	PORT9	P90~P97	P90∼P93
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0∼PB7	PB0∼PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF0~PF5	PF5
	PORTG	PG0~PG7	_
	PORTH	_	PH1, PH2
	PORTJ	PJ0~PJ3, PJ5	PJ3, PJ5
5V トレラント	PORT0	P07	P07
	PORT1	P11~P17	P12~P17
	PORT2	P20, P21	P20, P21
	PORT3	P30~P33	P30~P33
	PORT6	P67	P67
	PORT7		P73
	PORTC	PC0~PC3	PC0~PC3
	PORTJ	_	PJ3

表 2.30 I/O ポートのレジスタ比較

レジスタ	ビット名	RX65N	RX671
PDR	B0∼B7	Pm0~7 方向制御ビット	Pm0~7 方向制御ビット
		$(m = 0 \sim 9, A \sim G, J)$	(m = 0~9, A~F, H, J)
PODR	B0∼B7	Pm0~7 出力データ格納ビット	Pm0~7 出力データ格納ビット
		(m = 0∼9, A∼G, J)	(m = 0~9, A~F, H, J)
PIDR	B0∼B7	Pm0~7 ビット	Pm0~7 出力データ格納ビット
		(m = 0∼9, A∼G, J)	(m = 0~9, A~F, H, J)
PMR	B0∼B7	Pm0~7 端子モード制御ビット	Pm0~7 端子モード制御ビット
		(m = 0∼9, A∼G, J)	(m = 0~9, A~F, H, J)
ODR0	B0	Pm0 出力形態指定ビット	Pm0 出力形態指定ビット
		(m = 0∼9, A∼G, J)	(m = 0~9, A~E, H, J)
	B2	Pm1 出力形態指定ビット	Pm1 出力形態指定ビット
		(m = 0∼9, A∼G, J)	(m = 0~9, A~E, H, J)
	B3	PE1 出力形態指定ビット	PE1 出力形態指定ビット
		(m = 0~9, A~G, J)	$(m = 0 \sim 9, A \sim E, H, J)$
	B4	Pm2 出力形態指定ビット	Pm2 出力形態指定ビット
		(m = 0∼9, A∼G, J)	$(m = 0 \sim 9, A \sim E, H, J)$
	B6	Pm3 出力形態指定ビット	Pm3 出力形態指定ビット
		(m = 0∼9, A∼G, J)	$(m = 0 \sim 9, A \sim E, H, J)$
ODR1	B0	Pm4 出力形態指定ビット	Pm4 出力形態指定ビット
		$(m = 0 \sim 9, A \sim G, J)$	(m = 0~8, A~F, J)
	B2	Pm5 出力形態指定ビット	Pm5 出力形態指定ビット
		$(m = 0 \sim 9, A \sim G, J)$	(m = 0~8, A~F, J)
	B4	Pm6 出力形態指定ビット	Pm6 出力形態指定ビット
		$(m = 0 \sim 9, A \sim G, J)$	(m = 0~8, A~F, J)
	B6	Pm7 出力形態指定ビット	Pm7 出力形態指定ビット
		$(m = 0 \sim 9, A \sim G, J)$	(m = 0~8, A~F, J)
PCR	B0∼B7	Pm0~7 入力プルアップ抵抗	Pm0~7 入力プルアップ抵抗
		制御ビット	制御ビット
		$(m = 0 \sim 9, A \sim G, J)$	(m = 0~9, A~F, H, J)
DSCR	B0∼B7	Pm0~7 駆動能力制御ビット	Pm0~7 駆動能力制御ビット
		$(m = 0 \sim 2, 5, 7 \sim 9, A \sim E, G, J)$	$(m = 0 \sim 2, 5, 7 \sim 9, A \sim E, H)$
DSCR2	B0∼B7	Pm0~7 駆動能力制御ビット 2	Pm0~7 駆動能力制御ビット 2
		$(m = 0 \sim 3, 5, 7 \sim 9, A \sim E, G, J)$	$(m = 0 \sim 3, 5, 7 \sim 9, A \sim E, H)$

2.14 マルチファンクションピンコントローラ

表 2.31 にマルチプル端子の割り当て端子比較を、表 2.32~表 2.49 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、青字は RX671 グループのみに存在する端子、<mark>橙字</mark>は RX65N グループのみに存在する端子です。 "〇" は機能割り当てあり、 "×" は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。また、 "●" は RX671 グループと RX65N グループで一部の端子の有無が異なる端子機能のうち、すべての端子があることを表しています。

表 2.31 マルチプル端子の割り当て端子比較

				RX65N			RX671		
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン	
割り込み	NMI (入力)	P35	0	0	0	0	0	0	
EXDMA	EDREQ0 (入力)	P22	0	0	×	0	0	×	
コントローラ		P55	0	0	×	0	0	×	
		P80	0	×	×	0	×	×	
	EDACK0 (出力)	P23	0	0	×	0	0	×	
		P54	0	0	×	0	0	×	
		P81	0	×	×	0	×	×	
	EDREQ1 (入力)	P24	0	0	×	0	0	×	
		P33	0	0	×	0	0	×	
		P82	0	×	×	0	×	×	
	EDACK1 (出力)	P25	0	0	×	0	0	×	
	, ,	P56	0	×	×	0	×	×	
		P83	0	×	×	0	×	×	
		PJ3	0	0	×	0	0	×	
割り込み	IRQ0-DS (入力)	P30	0	0	0	0	0	0	
	IRQ0 (入力)	PD0	0	0	×	0	0	×	
117~17		P50	×	×	×	0	0	×	
		P60	×	×	×	0	×	×	
		P70	×	×	×	0	×	×	
		P90	×	×	×	0	×	×	
		PA0	×	×	×	0	0	×	
		PH1	×	×	×	0	0	0	
	IRQ1-DS (入力)	P31	0	0	0	0	0	0	
	IRQ1 (入力)	PD1	0	0	×	0	0	×	
		P51	×	×	×	0	0	×	
		P61	×	×	×	0	×	×	
		P71	×	×	×	〇(注3)	×	×	
		PH2	×	×	×	0	0	0	
	IRQ2-DS (入力)	P32	0	0	×	0	0	×	
	IRQ2 (入力)	P12	0	0	0	0	0	0	
		PD2	0	0	0	0	0	0	
		P52	×	×	×	0	0	×	
		P62	×	×	×	0	×	×	
		P82	×	×	×	0	×	×	
		PB2	×	×	×	0	0	×	

				RX65N			RX671	
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン
割り込み	IRQ3-DS (入力)	P33	0	0	×	0	0	×
	IRQ3 (入力)	P13	0	0	0	0	0	0
		PD3	0	0	0	0	0	0
		P23	×	×	×	0	0	×
		P53	×	×	×	0	0	0
		P63	×	×	×	0	×	×
		P83	×	×	×	0	×	×
		PB3	×	×	×	0	0	×
	IRQ4-DS (入力)	PB1	0	0	×	0	0	×
	IRQ4 (入力)	P14	0	0	×	0	0	×
		P34	0	0	0	0	0	0
		PD4	0	0	0	0	0	0
		PF5	0	×	×	0	×	×
		P54	×	×	×	0	0	×
		P64	×	×	×	0	×	×
		PB4	×	×	×	0	0	×
	IRQ5-DS (入力)	PA4	0	0	0	0	0	0
	IRQ5 (入力)	P15	0	0	×	0	0	×
		PD5	0	0	0	0	0	0
		PE5	0	0	×	0	0	×
		P25	×	×	×	0	0	×
		PA5	×	×	×	0	0	×
		PC5	×	×	×	0	0	0
	IRQ6-DS (入力)	PA3	0	0	×	0	0	×
	IRQ6 (入力)	P16	0	0	0	0	0	0
		PD6	0	0	0	0	0	0
		PE6	0	0	0	0	0	0
		P26	×	×	×	0	0	0
		P56	×	×	×	0	×	×
		PB6	×	×	×	0	0	0
	IRQ7-DS (入力)	PE2	0	0	0	0	0	0
	IRQ7 (入力)	P17	0	0	0	0	0	0
		PD7	0	0	0	0	0	0
		PE7	0	0	0	0	0	0
		P27	×	×	×	0	0	0
		P77	×	×	×	0	×	×
	IDO0 DC / 3 +)	PA7	×	×	×	0	0	0
	IRQ8-DS (入力)	P40	0	0	0	0	0	0
	IRQ8 (入力)	P00	0	×	×	0	×	×
		P20	0	0	×	0	0	×
		P73	×	×	×	0	×	×
		P80	×	×	×	0	×	×
	IBO0 DC (3 +)	PE0	×	×	×	0	0	0
	IRQ9-DS (入力)	P41	0	0	0	0	0	0

				RX65N			RX671	
モジュール/ 機能	端子機能	割り当て ポート	145/ 144	100 ピン	64 ピン	145/ 144	100 ピン	64 ピン
			ピン			ピン		
割り込み	IRQ9 (入力)	P01	0	×	×	0	×	×
		P21	0	0	×	0	0	×
		P81	×	×	×	0	×	×
		P91	×	×	×	0	×	×
		PE1	×	×	×	0	0	0
	IRQ10-DS (入力)	P42	0	0	0	0	0	0
	IRQ10 (入力)	P02	0	×	×	0	×	×
		P55	0	0	×	0	0	×
		P72	×	×	×	〇(注3)	×	×
		P92	×	×	×	0	×	×
		PA2	×	×	×	0	0	0
		PC2	×	×	×	0	0	×
	IRQ11-DS (入力)	P43	0	0	0	0	0	0
	IRQ11 (入力)	P03	0	×	×	0	×	×
		PA1	0	0	0	0	0	0
		P93	×	×	×	0	×	×
		PC3	×	×	×	0	0	×
		PE3	×	×	×	0	0	×
		PJ3	×	×	×	0	0	×
	IRQ12-DS (入力)	P44	0	0	×	0	0	×
	IRQ12 (入力)	PB0	0	0	×	0	0	×
		PC1	0	0	0	0	0	0
		P24	×	×	×	0	0	×
		P74	×	×	×	0	×	×
		PC4	×	×	×	0	0	0
		PE4	×	×	×	0	0	×
	IRQ13-DS (入力)	P45	0	0	×	0	0	×
	IRQ13 (入力)	P05	0	0	〇(注5)	0	0	〇(注5)
		PC6	0	0	0	0	0	0
		P65	×	×	×	0	×	×
		P75	×	×	×	0	×	×
		PB5	×	×	×	0	0	0
		PJ5	×	×	×	0	×	×
	IRQ14-DS (入力)	P46	0	0	×	0	0	×
	IRQ14 (入力)	PC0	0	0	0	0	0	0
		PC7	0	0	0	0	0	0
		P66	×	×	×	0	×	×
		P76	×	×	×	0	×	×
		P86	×	×	×	0	×	×
		PA6	×	×	×	0	0	0
	IRQ15-DS (入力)	P47	0	0	×	0	0	×
	IRQ15 (入力)	P07	0	0	×	0	0	×
		P67	0	×	×	0	×	×
		P22	×	×	×	0	0	×
		P87	×	×	×	0	×	×
		PB7	×	×	×	0	0	0

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144	100 ピン	64 ピン	145/ 144	100 ピン	64 ピン		
マルチファンク	MTIOC0A (入出力)	P34	ピン	0	0	ピン	0	0		
ションタイマユ	WITIOCOA (大田刀)	PB3	0	0	×	0	0	×		
ニット3	MTIOC0B (入出力)	P13	0	0	0	0	0	Ô		
	WITIOOOD (XM23)	P15	0	0	×	0	0	×		
		PA1	0	0	0	0	0	0		
	MTIOC0C (入出力)	P32	0	0	×	0	0	×		
		PB1	0	0	×	0	0	×		
	MTIOC0D (入出力)	P33	0	0	×	0	0	×		
	(* ,	PA3	0	0	×	0	0	×		
	MTIOC1A (入出力)	P20	0	0	×	0	0	×		
	, ,	PE4	0	0	×	0	0	×		
	MTIOC1B (入出力)	P21	0	0	×	0	0	×		
		PB5	0	0	0	0	0	0		
	MTIOC2A (入出力)	P26	0	0	0	0	0	0		
		PB5	0	0	0	0	0	0		
	MTIOC2B (入出力)	P27	0	0	0	0	0	0		
		PE5	0	0	×	0	0	×		
	MTIOC3A (入出力)	P14	0	0	×	0	0	×		
		P17	0	0	0	0	0	0		
		PC1	0	0	0	0	0	0		
		PC7	0	0	0	0	0	0		
	MTIOC3B (入出力)	P17	0	0	0	0	0	0		
		P22	0	0	×	0	0	×		
		P80	0	×	×	0	×	×		
		PB7 PC5	0	0	0	0	0	0		
		PE1	0	0	0	0	0	0		
	MTIOC3C (入出力)	P16	0	0	0	0	0	0		
	WITIOGSO (XIII)	P56	0	×	×	0	×	×		
		PC0	0	0	0	0	0	0		
		PC6	0	0	0	0	0	0		
		PJ3	0	0	×	0	0	×		
	MTIOC3D (入出力)	P16	0	0	0	0	0	0		
		P23	0	0	×	0	0	×		
		P81	0	×	×	0	×	×		
		PB6	0	0	0	0	0	0		
		PC4	0	0	0	0	0	0		
		PE0	0	0	0	0	0	0		
	MTIOC4A (入出力)	P21	0	0	×	0	0	×		
		P24	0	0	×	0	0	×		
		P82	0	×	×	0	×	×		
		PA0	0	0	×	0	0	×		
		PB3	0	0	×	0	0	×		
		PE2	0	0	0	0	0	0		

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン		
マルチファンク	MTIOC4B (入出力)	P17	0	0	0	0	0	0		
ションタイマユ	(*/	P30	0	0	0	0	0	0		
ニット3		P54	0	0	×	0	0	×		
		PC2	0	0	×	0	0	×		
		PD1	0	0	×	0	0	×		
		PE3	0	0	×	0	0	×		
	MTIOC4C (入出力)	P25	0	0	×	0	0	×		
		P83	0	×	×	0	×	×		
		P87	0	×	×	0	×	×		
		PB1	0	0	×	0	0	×		
		PE1	0	0	0	0	0	0		
		PE5	0	0	×	0	0	×		
	MTIOC4D (入出力)	P31	0	0	0	0	0	0		
		P55	0	0	×	0	0	×		
		P86	0	×	×	0	×	×		
		PC3	0	0	×	0	0	×		
		PD2	0	0	0	0	0	0		
		PE4	0	0	×	0	0	×		
	MTIC5U (入力)	P12	×	×	×	0	0	0		
		PA4	0	0	0	0	0	0		
	MATION (7 ±)	PD7	0	0	0	0	0	0		
	MTIC5V (入力)	PA6	0	0	0	0	0	0		
	MTIC5W (入力)	PD6 PB0	0	0	O ×	0	0	×		
		PD5	0	0	Ô	0	0	Ô		
	MTIOC6A (入出力)	PE7	0	0	0	0	0	0		
	MTIOC6B (入出力)	PA5	0	0	×	0	0	×		
	MTIOC6C (入出力)	PE6	0	0	0	0	0	0		
	MTIOC6D (入出力)	PA0	0	0	×	0	0	×		
	MTIOC7A (入出力)	PA2	0	0	0	0	0	0		
	MTIOC7B (入出力)	PA1	0	0	0	0	0	0		
	MTIOC7C (入出力)	P67	0	×	×	0	×	×		
	MTIOC7D (入出力)	P66	0	×	×	0	×	×		
	MTIOC8A (入出力)	PD6	0	0	0	0	0	0		
	MTIOC8B (入出力)	PD4	0	0	0	0	0	0		
	MTIOC8C (入出力)	PD5	0	0	0	0	0	0		
	MTIOC8D (入出力)	PD3	0	0	0	0	0	0		
	MTCLKA (入力)	P14	0	0	×	0	0	×		
		P24	0	0	×	0	0	×		
		PA4	0	0	0	0	0	0		
		PC6	0	0	0	0	0	0		
	MTCLKB (入力)	P15	0	0	×	0	0	×		
		P25	0	0	×	0	0	×		
		PA6	0	0	0	0	0	0		
	1.70110 (7.1)	PC7	0	0	0	0	0	0		
	MTCLKC (入力)	P22	0	0	×	0	0	×		
		PA1	0	0	0	0	0	0		
		PC4	0	0	0	0	0	0		

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン		
マルチファンク	MTCLKD (入力)	P23	0	0	×	0	0	×		
ションタイマユ	0 (> (>)	PA3	0	0	×	0	0	×		
ニット3		PC5	0	0	0	0	0	0		
ポートアウト	POE0# (入力)	P32	0	0	×	0	0	×		
プットイネーブ	(* 172)	P93	0	×	×	0	×	×		
ル3		PC4	0	0	0	0	0	0		
		PD1	0	0	×	0	0	×		
		PD7	0	0	0	0	0	0		
	POE4# (入力)	P33	0	0	×	0	0	×		
		P92	0	×	×	0	×	×		
		PB5	0	0	0	0	0	0		
		PD0	0	0	×	0	0	×		
		PD6	0	0	0	0	0	0		
	POE8# (入力)	P17	0	0	0	0	0	0		
		P30	0	0	0	0	0	0		
		PD3	0	0	0	0	0	0		
		PE3	0	0	×	0	0	×		
		PJ5	0	×	×	0	×	×		
	POE10# (入力)	P32	0	0	×	0	0	×		
		P34	0	0	0	0	0	0		
		PA6	0	0	0	0	0	0		
	DOE44#/3 ±\	PD5	0	0	0	0	0	0		
	POE11# (入力)	P33	0	0	×	0	0	×		
		PB3 PD4	0	0	×	0	0	×		
16 ビットタイマ	TIOCA0 (入出力)	P86	0	×	×	0	×	×		
パルスユニット	TIOOAU (XIII)	PA0	0	0	×	0	0	×		
	TIOCB0 (入出力)	P17	0	0	0	0	0	0		
	(,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	PA1	0	0	0	0	0	0		
	TIOCC0 (入出力)	P32	0	0	×	0	0	×		
	TIOCD0 (入出力)	P33	0	0	×	0	0	×		
		PA3	0	0	×	0	0	×		
	TIOCA1 (入出力)	P56	0	×	×	0	×	×		
		PA4	0	0	0	0	0	0		
	TIOCB1 (入出力)	P16	0	0	0	0	0	0		
		PA5	0	0	×	0	0	×		
	TIOCA2 (入出力)	P87	0	×	×	0	×	×		
		PA6	0	0	0	0	0	0		
	TIOCB2 (入出力)	P15	0	0	×	0	0	×		
		PA7	0	0	0	0	0	0		
	TIOCA3 (入出力)	P21	0	0	×	0	0	×		
	TIO DE 17 (1) 1)	PB0	0	0	×	0	0	×		
	TIOCB3 (入出力)	P20	0	0	×	0	0	×		
	TIO000 (3.11.±)	PB1	0	0	×	0	0	×		
	TIOCC3 (入出力)	P22	0	0	×	0	0	×		
	TIOCD2 (3 出土)	PB2	0	0	×	0	0	×		
	TIOCD3 (入出力)	P23	0	0	×	0	0	×		
	<u> </u>	PB3	0	0	×	0	U	×		

			RX65N				RX671			
モジュール/	↑₩ <u>→</u> ₩ ₩	割り当て	145/		64	145/		64		
機能	端子機能	ポート	144	100 ピン	64 ピン	144	100 ピン	64 ピン		
			ピン			ピン				
16 ビットタイマ	TIOCA4 (入出力)	P25	0	0	×	0	0	×		
パルスユニット		PB4	0	0	×	0	0	×		
	TIOCB4 (入出力)	P24	0	0	×	0	0	×		
		PB5	0	0	0	0	0	0		
	TIOCA5 (入出力)	P13	0	0	0	0	0	0		
		PB6	0	0	0	0	0	0		
	TIOCB5 (入出力)	P14	0	0	×	0	0	×		
		PB7	0	0	0	0	0	0		
	TCLKA (入力)	P14	0	0	×	0	0	×		
		PC2	0	0	×	0	0	×		
	TCLKB (入力)	P15	0	0	×	0	0	×		
		PA3	0	0	×	0	0	×		
		PC3	0	0	×	0	0	×		
	TCLKC (入力)	P16	0	0	0	0	0	0		
		PB2	0	0	×	0	0	×		
		PC0	0	0	0	0	0	0		
	TCLKD (入力)	P17	0	0	0	0	0	0		
		PB3	0	0	×	0	0	×		
		PC1	0	0	0	0	0	0		
プログラマブル	PO0 (出力)	P20	0	0	×	0	0	×		
パルスジェネ	PO1 (出力)	P21	0	0	×	0	0	×		
レータ	PO2 (出力)	P22	0	0	×	0	0	×		
	PO3 (出力)	P23	0	0	×	0	0	×		
	PO4 (出力)	P24	0	0	×	0	0	×		
	PO5 (出力)	P25	0	0	×	0	0	×		
	PO6 (出力)	P26	0	0	×	0	0	×		
	PO7 (出力)	P27	0	0	×	0	0	×		
	PO8 (出力)	P30	0	0	×	0	0	×		
	PO9 (出力)	P31	0	0	×	0	0	×		
	PO10 (出力)	P32	0	0	×	0	0	×		
	PO11 (出力)	P33	0	0	×	0	0	×		
	PO12 (出力)	P34	0	0	×	0	0	×		
	PO13 (出力)	P13	0	0	×	0	0	×		
		P15	0	0	×	0	0	×		
	PO14 (出力)	P16	0	0	×	0	0	×		
	PO15 (出力)	P14	0	0	×	0	0	×		
		P17	0	0	×	0	0	×		
	PO16 (出力)	P73	0	×	×	0	×	×		
		PA0	0	0	×	0	0	×		
	PO17 (出力)	PA1	0	0	×	0	0	×		
		PC0	0	0	×	0	0	×		
	PO18 (出力)	PA2	0	0	×	0	0	×		
		PC1	0	0	×	0	0	×		
		PE1	0	0	×	0	0	×		
	PO19 (出力)	P74	0	×	×	0	×	×		
		PA3	0	0	×	0	0	×		
	PO20 (出力)	P75	0	×	×	0	×	×		
		PA4	0	0	×	0	0	×		

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 と い		
プログラマブル	PO21 (出力)	PA5	0	0	×	0	0	×		
パルスジェネ	(* = /	PC2	0	0	×	0	0	×		
レータ	PO22 (出力)	P76	0	×	×	0	×	×		
		PA6	0	0	×	0	0	×		
	PO23 (出力)	P77	0	×	×	0	×	×		
		PA7	0	0	×	0	0	×		
		PE2	0	0	×	0	0	×		
	PO24 (出力)	PB0	0	0	×	0	0	×		
		PC3	0	0	×	0	0	×		
	PO25 (出力)	PB1	0	0	×	0	0	×		
		PC4	0	0	×	0	0	×		
	PO26 (出力)	P80	0	×	×	0	×	×		
		PB2	0	0	×	0	0	×		
	DOOT (III. I.)	PE3	0	0	×	0	0	×		
	PO27 (出力)	P81	0	×	×	0	×	×		
	D000 (III ±)	PB3	0	0	×	0	0	×		
	PO28 (出力)	P82	0	×	×	0	×	×		
		PB4 PE4	0	0	×	0	0	×		
	PO29 (出力)	PB5	0	0	×	0	0	×		
	РО29 (ЩЛ)	PC5	0	0	×	0	0	×		
	PO30 (出力)	PB6	0	0	×	0	0	×		
	Т ОЗО (ЩУЈ)	PC6	0	0	×	0	0	×		
	PO31 (出力)	PB7	0	0	×	0	0	×		
	(273)	PC7	0	0	×	0	0	×		
8 ビットタイマ	TMO0 (出力)	P22	0	0	×	0	0	×		
	(PB3	0	0	×	0	0	×		
		PH1	×	×	×	0	0	0		
	TMCI0 (入力)	P01	0	×	×	0	×	×		
		P21	0	0	×	0	0	×		
		PB1	0	0	×	0	0	×		
	TMRI0 (入力)	P00	0	×	×	0	×	×		
		P20	0	0	×	0	0	×		
		PA4	0	0	0	0	0	0		
		PH2	×	×	×	0	0	0		
	TMO1 (出力)	P17	0	0	0	0	0	0		
	TMO(4 / 7 ±)	P26	0	0	0	0	0	0		
	TMCI1 (入力)	P02	0	×	×	0	×	×		
		P12 P54	0	0	O ×	0	0	O ×		
		PC4	0	0	× 0	0	0	× 0		
	TMRI1 (入力)	PC4 P24	0	0	×	0	0	×		
		PB5	0	0	· 0	0	0	0		
	TMO2 (出力)	P16	0	0	0	0	0	0		
	О2 (ш/л)	PC7	0	0	0	0	0	0		
	TMCI2 (入力)	P15	0	0	×	0	0	×		
		P31	0	0	0	0	0	0		

				RX65N			RX671			
モジュール/	 端子機能	割り当て	145/	100	64	145/	100	64		
機能	אוי נווויב	ポート	144	ピン	ピン	144	ピン	ピン		
			ピン			ピン				
8 ビットタイマ	TMRI2 (入力)	P14	0	0	×	0	0	×		
		PC5	0	0	0	0	0	0		
	TMO3 (出力)	P13	0	0	0	0	0	0		
		P32	0	0	×	0	0	×		
	T14010 (7 - 1-)	P55	0	0	×	0	0	×		
	TMCI3 (入力)	P27	0	0	0	0	0	0		
		P34	0	0	0	0	0	0		
	TMDIO (3 ±)	PA6	0	0	0	0	0	0		
	TMRI3 (入力)	P30	0	0	0	0	0	0		
	T000 (III ±)	P33	0	0	×	0	0	×		
コンペアマッチ	TOC0 (出力)	PC7	0	0	0	0	0	0		
タイマ W	TIC0 (入力)	PC6	0	0	0	0	0	0		
	TOC1 (出力)	PE7	0	0	0	0	0	0		
	TIC1 (入力)	PE6	0	0	0	0	0	0		
	TOC2 (出力)	PD3	0	0	0	0	0	0		
	TIC2 (入力)	PD2	0	0	0	0	0	0		
	TOC3 (出力)	PE3	0	0	×	0	0	×		
·	TIC3 (入力)	PE2	0	0	0	0	0	0		
イーサネット コントローラ	REF50CK0 (入力)	P76	0	×	×					
コントローラ		PB2	0	0	×					
	DAME ODG DV(/3-4-)	PE5	0	0	×					
	RMII0_CRS_DV (入力)	P83	0	×	×					
	DAMO TYPO (III-t)	PB7	0	0	×					
	RMII0_TXD0 (出力)	P81	0	×	×					
	RMII0_TXD1 (出力)	PB5 P82	0	0	×					
	KIVIIIU_IXDI (西刀)	PB6	0	×	×					
	RMII0_RXD0 (入力)	P75	0	×	×					
	KIVIIIO_KADO (X71)	PB1	0	Ô	×					
	RMII0_RXD1 (入力)	P74	0	×	×					
	KIVIIIO_KADI (XXX)	PB0	0	Ô	×					
	RMII0_TXD_EN (出力)	P80	0	×	×					
	KWIIO_TXD_LIV (ЩУЈ)	PA0	0	Ô	×					
		PB4	0	0	×					
	RMII0_RX_ER (入力)	P77	0	×	×					
	Tumo_rot_Ent (2023)	PB3	0	0	×					
	ET0_CRS (入力)	P83	0	×	×					
	2.0_0.10 (7173)	PB7	0	0	×					
	ET0_RX_DV (入力)	PC2	0	0	×					
	ET0_EXOUT (出力)	P55	0	0	×					
	_	PA6	0	0	×					
		PJ3	0	0	×					
	ET0_LINKSTA (入力)	P34	0	0	×					
		P54	0	0	×					
		PA5	0	0	×					
	ETO_ETXD0 (出力)	P81	0	×	×					
	_	PB5	0	0	×					
	l .	1			I					

				RX65N			RX671	
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン
イーサネット	ET0_ETXD1 (出力)	P82	0	×	×			
コントローラ	_ (PB6	0	0	×			
	ET0_ETXD2 (出力)	PC5	0	0	×			
	ET0_ETXD3 (出力)	PC6	0	0	×			
	ET0_ERXD0 (入力)	P75	0	×	×			
	, ,	PB1	0	0	×			
	ET0_ERXD1 (入力)	P74	0	×	×			
		PB0	0	0	×			
	ET0_ERXD2 (入力)	PC1	0	0	×			
		PE4	0	0	×			
	ET0_ERXD3 (入力)	PC0	0	0	×			
		PE3	0	0	×			
	ET0_TX_EN (出力)	P80	0	×	×			
		PA0	0	0	×			
		PB4	0	0	×			
	ET0_TX_ER (出力)	PC3	0	0	×			
	ET0_RX_ER (入力)	P77	0	×	×			
		PB3	0	0	×			
	ET0_TX_CLK (入力)	PC4	0	0	×			
	ET0_RX_CLK (入力)	P76	0	×	×			
		PB2	0	0	×			
		PE5	0	0	×			
	ET0_COL (入力)	PC7	0	0	×			
	ET0_WOL (出力)	P73	0	×	×			
		PA1	0	0	×			
		PA7	0	0	×			
	ET0_MDC (出力)	P72	0	×	×			
		PA4	0	0	×			
	ET0_MDIO (入出力)	P71	0	×	×			
		PA3	0	0	×			
シリアルコミュ ニケーションイ ンタフェース	RXD0 (入力) / SMISO0 (入出力) / SSCL0 (入出力)	P21	0	0	×	0	0	×
		P33	0	0	×	0	0	×
	TXD0 (出力) /	P20	0	0	×	0	0	×
	SMOSI0 (入出力) / SSDA0 (入出力)	P32	0	0	×	0	0	×
	SCK0 (入出力)	P22	0	0	×	0	0	×
		P34	0	0	×	0	0	×
	CTS0# (入力) /	P23	0	0	×	0	0	×
	RTS0# (出力) / SS0# (入力)	PJ3	0	0	×	0	0	×
	RXD1 (入力) /	P15	0	0	×	0	0	×
	SMISO1 (入出力) / SSCL1 (入出力)	P30	0	0	0	0	0	0
	TXD1 (出力) /	P16	0	0	0	0	0	0
	SMOSI1 (入出力) / SSDA1 (入出力)	P26	0	0	0	0	0	0

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144	100 ピン	64 ピン	145/ 144	100 ピン	64 ピン		
2.1171172	COV4 (3 HJ+)	D47	ピン			ピン				
シリアルコミュ ニケーションイ	SCK1 (入出力)	P17	0	0	0	0	0	0		
ンタフェース	CTS1# (入力) /	P27 P14	0	0	O ×	0	0	O ×		
	CTS1# (人力) / RTS1# (出力) /	P14	0	0	^	0	0			
	SS1# (入力)	FSI	0	0	0	0	0	0		
	RXD2 (入力) /	P12	0	0	〇(注 6)	0	0	0		
	SMISO2 (入出力) / SSCL2 (入出力)	P52	0	0	×	0	0	×		
	TXD2 (出力) /	P13	0	0	〇(注 6)	0	0	0		
	SMOSI2 (入出力) / SSDA2 (入出力)	P50	0	0	×	0	0	×		
	SCK2 (入出力)	P51	0	0	×	0	0	×		
	CTS2# (入力) /	P54	0	0	×	0	0	×		
	RTS2# (出力) / SS2# (入力)	PJ5	0	×	×	0	×	×		
	RXD3 (入力) /	P16	0	0	〇(注 6)	0	0	0		
	SMISO3 (入出力) / SSCL3 (入出力)	P25	0	0	×	0	0	×		
	TXD3 (出力) /	P17	0	0	〇(注 6)	0	0	0		
	SMOSI3 (入出力) / SSDA3 (入出力)	P23	0	0	×	0	0	×		
	SCK3 (入出力)	P15	0	0	×	0	0	×		
		P24	0	0	×	0	0	×		
	CTS3# (入力) / RTS3# (出力) / SS3# (入力)	P26	0	0	〇(注 6)	0	0	0		
	RXD4 (入力) / SMISO4 (入出力) / SSCL4 (入出力)	PB0	0	×	×	0	×	×		
	TXD4 (出力) / SMOSI4 (入出力) / SSDA4 (入出力)	PB1	0	×	×	0	×	×		
	SCK4 (入出力)	PB3	0	×	×	0	×	×		
	CTS4# (入力) / RTS4# (出力) / SS4# (入力)	PB2	0	×	×	0	×	×		
	RXD5 (入力) /	PA2	0	0	0	0	0	0		
	SMISO5 (入出力) /	PA3	0	0	×	0	0	×		
	SSCL5 (入出力)	PC2	0	0	×	0	0	×		
	TXD5 (出力) /	PA4	0	0	0	0	0	0		
	SMOSI5 (入出力) / SSDA5 (入出力)	PC3	0	0	×	0	0	×		
	SCK5 (入出力)	PA1	0	0	0	0	0	0		
		PC1	0	0	×	0	0	0		
	2-2-11	PC4	0	0	×	0	0	0		
	CTS5# (入力) /	PA6	0	0	0	0	0	0		
	RTS5# (出力) / SS5# (入力)	PC0	0	0	×	0	0	0		
	RXD6 (入力) /	P01	0	×	×	0	×	×		
	SMISO6 (入出力) /	P33	0	0	×	0	0	×		
	SSCL6 (入出力)	PB0	0	0	×	0	0	×		

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン		
シリアルコミュ	TXD6 (出力) /	P00	0	×	×	0	×	×		
ニケーションイ	SMOSI6 (入出力) /	P32	0	0	×	0	0	×		
ンタフェース	SSDA6 (入出力)	PB1	0	0	×	0	0	×		
	SCK6 (入出力)	P02	0	×	×	0	×	×		
		P34	0	0	×	0	0	×		
		PB3	0	0	×	0	0	×		
	CTS6# (入力) /	PB2	0	0	×	0	0	×		
	RTS6# (出力) / SS6# (入力)	PJ3	0	0	×	0	0	×		
	RXD7 (入力) / SMISO7 (入出力) / SSCL7 (入出力)	P92	0	×	×	0	×	×		
	TXD7 (出力) /	P55	〇(注2)	×	×	0	×	×		
	SMOSI7 (入出力) / SSDA7 (入出力)	P90	0	×	×	0	×	×		
	SCK7 (入出力)	P56	O ^(注 2)	×	×	0	×	×		
		P91	0	×	×	0	×	×		
	CTS7# (入力) / RTS7# (出力) / SS7# (入力)	P93	0	×	×	0	×	×		
	RXD8 (入力) / SMISO8 (入出力) / SSCL8 (入出力)	PC6	0	0	0	0	0	0		
	TXD8 (出力) / SMOSI8 (入出力) / SSDA8 (入出力)	PC7	0	0	0	0	0	0		
	SCK8 (入出力)	PC5	0	0	0	0	0	0		
	CTS8# (入力) / RTS8# (出力) / SS8# (入力)	PC4	0	0	0	0	0	0		
	RXD9 (入力) / SMISO9 (入出力) / SSCL9 (入出力)	PB6	0	0	〇(注 6)	0	0	0		
	TXD9 (出力) / SMOSI9 (入出力) / SSDA9 (入出力)	PB7	0	0	〇(注 6)	0	0	0		
	SCK9 (入出力)	PB5	0	0	0	0	0	0		
	CTS9# (入力) / RTS9# (出力) / SS9# (入力)	PB4	0	0	×	0	0	×		
	RXD10 (入力) /	P81	0	×	×	0	×	×		
	SMISO10 (入出力) /	P86	0	×	×	0	×	×		
	SSCL10 (入出力)	PC6	0	0	0	0	0	0		
	TXD10 (出力) /	P82	0	×	×	0	×	×		
	SMOSI10 (入出力) /	P87	0	×	×	0	×	×		
	SSDA10 (入出力)	PC7	0	0	0	0	0	0		
	SCK10 (入出力)	P80	0	×	×	0	×	×		
		P83	0	×	×	0	×	×		
		PC5	0	0	0	0	0	0		

				RX65N			RX671		
モジュール/	端子機能	割り当て	145/	100	64	145/	100	64	
機能	2m J 150 用它	ポート	144	ピン	ピン	144	ピン	ピン	
			ピン			ピン			
シリアルコミュ	RTS10# (出力)	P80	0	×	×	0	×	×	
ニケーションイ ンタフェース	CTS10# (入力) / SS10# (入力)	P83	0	×	×	0	×	×	
	CTS10# (入力) / RTS10# (出力) / SS10# (入力)	PC4	0	0	0	0	0	0	
	RXD11 (入力) /	P76	0	×	×	0	×	×	
	SMISO11 (入出力) / SSCL11 (入出力)	PB6	0	0	〇(注 6)	0	0	0	
	TXD11 (出力) /	P77	0	×	×	0	×	×	
	SMOSI11 (入出力) / SSDA11 (入出力)	PB7	0	0	〇(注 6)	0	0	0	
	SCK11 (入出力)	P75	0	×	×	0	×	×	
		PB5	0	0	0	0	0	0	
	RTS11# (出力)	P75	0	×	×	0	×	×	
	CTS11# (入力) / SS11# (入力)	P74	0	×	×	0	×	×	
	CTS11# (入力) / RTS11# (出力) / SS11# (入力)	PB4	0	0	×	0	0	×	
	RXD12 (入力) /	PE2	0	0	〇(注 6)	0	0	0	
	SMISO12 (入出力) / SSCL12 (入出力) /	PA2	×	×	×	0	0	0	
	RXDX12 (入力) TXD12 (出力) /	PE1	0	0	〇(注 6)	0	0	0	
	SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) /	PA4	×	×	×	0	0	0	
	SIOX12 (入出力)								
	SCK12 (入出力)	PE0	0	0	0	0	0	0	
-0		PA1	×	×	×	0	0	0	
I ² C バス インタフェース	CTS12# (入力) / RTS12# (出力) / SS12# (入力)	PE3	0	0	×	0	0	×	
		PA6	×	×	×	0	0	0	
	SCL0[FM+] (入出力)	P12	0	0	0	0	0	0	
	SDA0[FM+] (入出力)	P13	0	0	0	0	0	0	
	SCL1 (入出力)	P21	0	0	×	0	0	×	
	SDA1 (入出力)	P20	0	0	×	0	0	×	
	SCL2-DS (入出力)	P16	0	0	0	0	0	0	
	SDA2-DS (入出力)	P17	0	0	0	0	0	0	
USB2.0FS ホス	USB0_VBUS (入力)	P16	0	0	0	0	0	0	
ト/ファンクショ	USB0_EXICEN (出力)	P21	0	0	×	0	0	×	
ンモジュール	USB0_VBUSEN (出力)	P16	0	0	×	0	0	×	
		P24	0	0	×	0	0	×	
		P32	0	0	×	0	0	×	
	USB0_OVRCURA (入力)	P14	0	0	×	0	0	×	
	USB0_OVRCURB (入力)	P16	0	0	×	0	0	×	
	110D0 ID (7.1)	P22	0	0	×	0	0	×	
	USB0_ID (入力)	P20	0	0	×	0	0	×	

				RX65N			RX671			
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン		
USB2.0FS ホス	USB0_DP (入出力) (注1)	PH1				0	0	0		
ト/ファンクショ	USB0_DM (入出力) ^(注 1)	PH2				0	0	0		
ンモジュール	USB1_VBUS (入力)	P73				〇(注4)	×	×		
	USB1_EXICEN (出力)	P80				〇(注4)	×	×		
	USB1_VBUSEN (出力)	P73				〇(注4)	×	×		
	(,)	P74				〇(注4)	×	×		
		P82				〇(注4)	×	×		
	USB1_OVRCURA (入力)	P75				〇(注4)	×	×		
	USB1_OVRCURB (入力)	P73				〇(注4)	×	×		
		P81				〇(注4)	×	×		
	USB1_ID (入力)	P77				〇(注4)	×	×		
CAN モジュール	CRX0 (入力)	P33	0	0	×	0	0	×		
		PD2	0	0	×	0	0	×		
	CTX0 (出力)	P32	0	0	×	0	0	×		
		PD1	0	0	×	0	0	×		
	CRX1-DS (入力)	P15	0	0	×	0	0	×		
	CRX1 (入力)	P55	0	0	×	0	0	×		
	CTX1 (出力)	P14	0	0	×	0	0	×		
		P54	0	0	×	0	0	×		
シリアルペリ	RSPCKA (入出力)	PA5	0	0	×	0	0	×		
フェラルインタ		PC5	0	0	0	0	0	0		
フェース	MOSIA (入出力)	PA6	0	0	×	0	0	0		
		PC6	0	0	0	0	0	0		
	MISOA (入出力)	PA7	0	0	×	0	0	0		
		PC7	0	0	0	0	0	0		
	SSLA0 (入出力)	PA4	0	0	×	0	0	0		
		PC4	0	0	0	0	0	0		
	SSLA1 (出力)	PA0	0	0	×	0	0	×		
		PC0	0	0	0	0	0	0		
	SSLA2 (出力)	PA1	0	0	×	0	0	0		
		PC1	0	0	0	0	0	0		
	SSLA3 (出力)	PA2	0	0	×	0	0	0		
	_	PC2	0	0	×	0	0	×		
	RSPCKB (入出力)	P27	0	0	0	0	0	0		
		PE5	0	0	×	0	0	×		
	MOSIB (入出力)	P26	0	0	0	0	0	0		
	MOOD (7:4:1)	PE6	0	0	×	0	0	0		
	MISOB (入出力)	P30	0	0	0	0	0	0		
	00100 (3.11.1.)	PE7	0	0	×	0	0	0		
	SSLB0 (入出力)	P31	0	0	0	0	0	0		
	001 D4 (111 +)	PE4	0	0	×	0	0	×		
	SSLB1 (出力)	P50	0	0	×	0	0	×		
	001 00 (1114)	PE0	0	0	×	0	0	0		
	SSLB2 (出力)	P51	0	0	×	0	0	×		
	CCI D2 (Ш +)	PE1	0	0	×	0	0	0		
	SSLB3 (出力)	P52	0	0	×	0	0	×		
		PE2	0	0	×	0	0	0		

				RX65N			RX671		
モジュール/	 端子機能	割り当て	145/	100	64	145/	100	64	
機能	如而了放托	ポート	144	ピン	ピン	144	ピン	64 ピン	
			ピン			ピン			
シリアルペリ	RSPCKC (入出力)	P56	×	×	×	0	×	×	
フェラルインタ		PD3	0	0	×	0	0	×	
フェース	MOSIC (入出力)	P54	×	×	×	0	0	×	
		PD1	0	0	×	0	0	×	
	MISOC (入出力)	P55	×	×	×	0	0	×	
		PD2	0	0	×	0	0	×	
	SSLC0 (入出力)	P57	×	×	×	×	×	×	
		PD4	0	0	×	0	0	×	
	SSLC1 (出力)	PD5	0	0	×	0	0	×	
		PJ0	×	×	×	×	×	×	
	SSLC2 (出力)	PD6	0	0	×	0	0	×	
		PJ1	×	×	×	×	×	×	
	SSLC3 (出力)	PD7	0	0	×	0	0	×	
		PJ2	×	×	×	×	×	×	
リアルタイム	RTCOUT (出力)	P16	0	0	0	0	0	0	
クロック		P32	0	0	×	0	0	×	
	RTCIC0 (入力) (注1)	P30	0	0	0	0	0	0	
	RTCIC1 (入力) (注1)	P31	0	0	0	0	0	0	
	RTCIC2 (入力) (注1)	P32	0	0	×	0	0	×	
12 ビット A/D コンバータ	AN000 (入力) ^(注 1)	P40	0	0	0	0	0	0	
	AN001 (入力) ^(注 1)	P41	0	0	0	0	0	0	
	AN002 (入力) ^(注 1)	P42	0	0	0	0	0	0	
	AN003 (入力) ^(注 1)	P43	0	0	0	0	0	0	
	AN004 (入力) ^(注 1)	P44	0	0	×	0	0	×	
	AN005 (入力) ^(注 1)	P45	0	0	×	0	0	×	
	AN006 (入力) ^(注 1)	P46	0	0	×	0	0	×	
	AN007 (入力) ^(注 1)	P47	0	0	×	0	0	×	
	ADTRG0# (入力)	P07	0	0	×	0	0	×	
		P16	0	0	0	0	0	0	
	(24.1)	P25	0	0	×	0	0	×	
	AN100 (入力) ^(注 1)	PE2	0	0	×	×	×	×	
	11111111111111111111111111111111111111	PD7	×	×	×	0	0	0	
	AN101 (入力) ^(注 1)	PE3	0	0	×	×	×	×	
	ANIAOO (3 土) /注 1)	PD6	×	×	×	0	0	0	
	AN102 (入力) ^(注 1)	PE4	0	0	×	×	×	×	
	ANI400 (3 ±) (‡ 1)	PD5	×	×	×	0	0	0	
	AN103 (入力) ^(注 1)	PE5	0	0	×	×	×	×	
	ANAOA (3 上) (注 1)	PD4	×	×	×	0	0	0	
	AN104 (入力) ^(注 1)	PE6	0	0	×	×	×	×	
	ANAOE (3 土) (注 1)	PD3	×	×	×	0	0	0	
	AN105 (入力) ^(注 1)	PE7	0	0	×	×	×	×	
	AN406 (3 力) (注 1)	PD2	×	×	×	0	0	0	
	AN106 (入力) ^(注 1)	PD6	0	0	0	×	×	×	
	AN107 (入力) ^(注1)	PD1	×	×	×	0	0	×	
	ANTU/ (人刀) (一)	PD7	0	0	0	×	×	×	
	AN400 (3 由)(注1)	PD0	×	×	×	0	0	×	
	AN108 (入力) ^(注 1)	PD0	0	0	×	×	×	×	
		P90	×	×	×	0	×	×	

7				RX65N			RX671	
モジュール/	│ │ 端子機能	割り当て	145/	100	64	145/	100	64
機能	- III J 192 NG	ポート	144	ピン	ピン	144	ピン	ピン
			ピン			ピン		
12 ビット A/D	AN109 (入力) ^(注 1)	PD1	0	0	×	×	×	×
コンバータ		P02	×	×	×	0	×	×
	AN110 (入力) ^(注 1)	PD2	0	0	0	×	×	×
	**************************************	P01	×	×	×	0	×	×
	AN111 (入力) ^(注 1)	PD3	0	0	0	×	×	×
	111/21	P00	×	×	×	0	×	×
	AN112 (入力) ^(注1)	PD4	0	0	0			
ļ	AN113 (入力) ^(注1)	PD5	0	0	0			
	AN114 (入力) ^(注1)	P90	0	×	×			
	AN115 (入力) ^(注1)	P91	0	×	×			
	AN116 (入力) ^(注1)	P92	0	×	×			
	AN117 (入力) (注1)	P93	0	×	×			
	AN118 (入力) ^(注 1)	P00	0	×	×			
	AN119 (入力) ^(注1)	P01	0	×	×			
	AN120 (入力) ^(注 1) ANEX0 (出力) ^(注 1)	P02	0	×	×			
	ANEXU (出力) (注 1) ANEX1 (入力) (注 1)	PE0	0	0	0	0	0	0
	ANEX1 (人力) (在 7) ADTRG1# (入力)	PE1 P13	0	0	0	0	0	0
ļ	ADTRGT# (人刀)	P13	0	0	0	0	0	0
12 ビット D/A	DA0 (出力) ^(注 1)	P03		×	×	0	0	U
コンバータ	DA0 (出力) (注 1)	P05	0	0	〇 ^(注 5)			
パラレルデータ	PIXCLK (入力)	P05	0	×	×			
キャプチャユ	VSYNC (入力)	P32	0	×	×			
ニット	HSYNC (入力)	P25	0	×	×			
	PIXD0 (入力)	P15	0	×	×			
	PIXD1 (入力)	P86	0	×	×			
ļ	PIXD2 (入力)	P87	0	×	×			
ļ	PIXD3 (入力)	P17	0	×	×			
	PIXD4 (入力)	P20	0	×	×			
ļ	PIXD5 (入力)	P21	0	×	×			
ļ	PIXD6 (入力)	P22	0	×	×			
	PIXD7 (入力)	P23	0	×	×			
	PCKO (出力)	P33	0	×	×			
MMC ホスト	MMC_RES# (出力)	P75	0	×	×			
インタフェース	_ (~ ~ ~)	PE7	0	0	×			
	MMC_CLK (出力)	P77	0	×	×			
	_ (PD5	0	0	×			
	MMC_CD (入力)	PC2	0	×	×			
	, ,	PE6	0	0	×			
	MMC_CMD (入出力)	P76	0	×	×			
	, , ,	PD4	0	0	×			
	MMC_D0 (入出力)	PC3	0	×	×			
	,	PD6	0	0	×			
	MMC_D1 (入出力)	PC4	0	×	×			
	,	PD7	0	0	×			
	MMC_D2 (入出力)	P80	0	×	×			
		PD2	0	0	×			

				RX65N			RX671	
モジュール/	端子機能	割り当て	145/	100	64	145/	100	64
機能	型	ポート	144	ピン	ピン	144	ピン	ピン
			ピン			ピン		
MMC ホスト	MMC_D3 (入出力)	P81	0	×	×			
インタフェース		PD3	0	0	×			
	MMC_D4 (入出力)	P82	0	×	×			
		PE0	0	0	×			
	MMC_D5 (入出力)	PC5	0	×	×			
	1410 Do (7 H-1)	PE1	0	0	×			
	MMC_D6 (入出力)	PC6	0	×	×			
	MANO DZ (Z III-t)	PE2	0	0	×			
	MMC_D7 (入出力)	PC7	0	×	×			
CD + 7 1	CDUI CLK (HI+)	PE3	O (注2)	0	×			
SD ホスト インタフェース	SDHI_CLK (出力)	P21	_	×	×	0	0	×
17771 7		P77	0	×	×	0	×	×
	SDHI_CMD (入出力)	PD5 P20	O (注2)	O ×	O ×	0	0	O ×
	3DUI_CINID (人田刀)	P76	0(/12/	×	×	0	×	×
		PD4	0	0	0	0	0	0
	SDHI_CD (入力)	P25	O ^(注 2)	×	×	0	0	×
		P81	0()	×	×	0	×	×
		PE6	0	Ô	0	0	Ô	Ô
		PA1	×	×	×	0	0	0
	SDHI_WP (入力)	P24	O ^(注 2)	×	×	0	0	×
	ODI 11_VVI (XXXX)	P80	0	×	×	0	×	×
		PE7	0	0	0	0	0	0
		PA2	×	×	×	0	0	0
	SDHI_D0 (入出力)	P22	〇(注2)	×	×	0	0	×
	05:50 (>(11175)	PC3	0	×	×	0	0	×
		PD6	0	0	0	0	0	0
		PE6	×	×	×	0	0	0
	SDHI_D1 (入出力)	P23	〇(注2)	×	×	0	0	×
		PC4	0	×	×	0	0	0
		PD7	0	0	0	0	0	0
		PE7	×	×	×	0	0	0
	SDHI_D2 (入出力)	P75	0	×	×	0	×	×
		P87	〇(注2)	×	×	0	×	×
		PD2	0	0	0	0	0	0
	SDHI_D3 (入出力)	P17	〇(注2)	×	×	0	0	0
		PC2	0	×	×	0	0	×
		PD3	0	0	0	0	0	0
SDスレーブ	SDSI_CLK (入力)	P77	0	×	×			
インタフェース		PB5	0	0	×			
	SDSI_CMD (入出力)	P76	0	×	×			
		PB4	0	0	×			
	SDSI_D0 (入出力)	PC3	0	×	×			
		PB6	0	0	×			
	SDSI_D1 (入出力)	PC4	0	×	×			
		PB7	0	0	×			
	SDSI_D2 (入出力)	P75	0	×	×			
		PB2	0	0	×			

				RX65N			RX671	
モジュール/	 端子機能	割り当て	145/	100	64	145/	100	64
機能	7III J 198 BC	ポート	144	ピン	ピン	144	ピン	ピン
00 7 1 7	0001 00 (3 1114)	DOO	ピン			ピン		
SD スレーブ インタフェース	SDSI_D3 (入出力)	PC2	0	×	×			
クロック周波数	CACDEE (3 ±)	PB3 PC7	0	0	×	0	0	
クロック周波数 精度測定回路	CACREF (入力)		0	0	O ×	0	0	O ×
クワッドシリア	QSPCLK (入出力)	PA0 P77	0	×	×	0	×	×
ルペリフェラル	QSFCLR (XIII)	PD5	0	Ô	0	0	Ô	Ô
インタフェース	QSSL (入出力)	P76	0	×	×	0	×	×
(RX65N) /	QOOL (XIII)	PD4	0	0	0	0	0	0
クワッドSPIメモ	QMO/QIO0 (入出力)	PC3		×	×	0	0	×
リインタフェー	amo, area (ytary)	PD6			•	0	0	0
ス(RX671)		PE6	×	×	×	0	0	0
	QMI/QIO1 (入出力)	PC4	•	×	×	0	0	0
	(PD7		•		0	0	0
		PE7	×	×	×	0	0	0
	QIO2 (入出力)	P80	0	×	×	0	×	×
		PD2	0	0	0	0	0	0
	QIO3 (入出力)	P81	0	×	×	0	×	×
		PD3	0	0	0	0	0	0
LCD コントロー	LCD_EXTCLK (入力)	PD0	0	0	×			
ル ^(注 2)	LCD_CLK (出力)	PB5	0	0	×			
	LCD_TCON0 (出力)	PB4	0	0	×			
	LCD_TCON1 (出力)	PB3	0	0	×			
	LCD_TCON2 (出力)	PB2	0	0	×			
	LCD_TCON3 (出力)	PB1	0	0	×			
	LCD_DATA0 (出力)	PB0	0	0	×			
	LCD_DATA1 (出力)	PA7	0	0	×			
	LCD_DATA2 (出力)	PA6	0	0	×			
	LCD_DATA3 (出力) LCD_DATA4 (出力)	PA5 PA4	0	0	×			
	LCD_DATA4 (出力)	PA3	0	0	×			
	LCD_DATA6 (出力)	PA2	0	0	×			
	LCD_DATA7 (出力)	PA1	0	0	×			
	LCD_DATA8 (出力)	PA0	0	0	×			
	LCD_DATA9 (出力)	PE7	0	0	×			
	LCD_DATA10 (出力)	PE6	0	0	×			
	LCD_DATA11 (出力)	PE5	0	0	×			
	LCD_DATA12 (出力)	PE4	0	0	×			
	LCD_DATA13 (出力)	PE3	0	0	×			
	LCD_DATA14 (出力)	PE2	0	0	×			
	LCD_DATA15 (出力)	PE1	0	0	×			
	LCD_DATA16 (出力)	PE0	0	0	×			
	LCD_DATA17 (出力)	PD7	0	0	×			
	LCD_DATA18 (出力)	PD6	0	0	×			
	LCD_DATA19 (出力)	PD5	0	0	×			
	LCD_DATA20 (出力)	PD4	0	0	×			
	LCD_DATA21 (出力)	PD3	0	0	×			
	LCD_DATA22 (出力)	PD2	0	0	×			
	LCD_DATA23 (出力)	PD1	0	0	×			

				RX65N			RX671	
モジュール/ 機能	端子機能	割り当て ポート	145/ 144	100 ピン	64 ピン	145/ 144	100 ピン	64 ピン
	TAMPIO (3 +) (注1)	Boo	ピン			ピン		
バッテリ バックアップ	TAMPI0 (入力) ^(注 1) TAMPI1 (入力) ^(注 1)	P30				0	0	0
(1,00,00	TAMPI2 (入力) (注1)	P31				0	0	O ×
シリアルコミュ	RXD010 (入力) /	_				0	O ×	×
ニケーションイ	SMISO010 (入力) /	P81 P86				0	×	×
ンタフェース	SSCL010 (入出力)	PC6				0	0	Ô
	TXD010 (出力) /	P82				0	×	×
	SMOSI010 (入出力) /	P87				0	×	×
	SSDA010 (入出力)	PC7				0	0	0
	SCK010 (入出力)	P80				0	×	×
		P83				0	×	×
		PC5				0	0	0
	RTS010# (出力)	P80				0	×	×
	CTS010# (入力) /	P83						
	SS010# (入力)					0	×	×
	CTS010# (入力) /	PC4						
	RTS010# (出力) /					0	0	0
	SS010# (入力)							
	DE010 (出力)	P80				0	×	×
		PC4				0	0	0
	RXD011 (入力) /	P76				0	×	×
	SMISO011 (入出力) / SSCL011 (入出力)	PB6				0	0	0
	· · · · · · · · · · · · · · · · · · ·	PC0				0	0	0
	TXD011 (出力) /	P77				0	×	×
	SMOSI011 (入出力) / SSDA011 (入出力)	PB7				0	0	0
	· · · · · ·	PC1				0	0	0
	SCK011 (入出力)	P75 PB5				0	×	×
	TVDA044 (HL+)	PC1				0	0	0
	TXDA011 (出力) TXDB011 (出力)	PC1					0	
	RTS011# (出力)	P75				0	×	×
	CTS011# (五力) /	P74				0	^	^
	SS011# (入力)					0	×	×
	CTS011# (入力) / RTS011# (出力) / SS011# (入力)	PB4				0	0	×
	DE011 (出力)	P75				0	×	×
		PB4				0	0	×
ハイスピード I ² C バ ス イ ン タ	SCLHS0[FM+/HS] (入出力)	P12				0	0	0
フェース	SDAHS0[FM+/HS] (入出力)	P13				0	0	0
シリアルペリ	RSPCK0 (入出力)	PA5				0	0	×
フェラルインタ		PC5				0	0	0
フェース	MOSI0 (入出力)	PA6				0	0	0
	V	PC6				0	0	0
	MISO0 (入出力)	PA7				0	0	0
		PC7				0	0	0

				RX65N			RX671	
モジュール/ 機能	端子機能	割り当て ポート	145/ 144 ピン	100 ピン	64 ピン	145/ 144 ピン	100 ピン	64 ピン
シリアルペリ	SSL00 (入出力)	PA4				0	0	0
フェラルインタ		PC4				0	0	0
フェース	SSL01 (出力)	PA0				0	0	×
		PC0				0	0	0
	SSL02 (出力)	PA1				0	0	0
		PC1				0	0	0
	SSL03 (出力)	PA2				0	0	0
		PC2				0	0	×
シリアルサウン	AUDIO_CLK (入力)	P22				0	0	×
ドインタフェース		PC4				0	0	0
^	SSIBCK0 (入出力)	P23				0	0	×
		PC5				0	0	0
	SSILRCK0 (入出力)	P21				0	0	×
		PC6				0	0	0
	SSIRXD0 (入力)	P20				0	0	×
		P53				0	0	0
	SSITXD0 (出力)	P17				0	0	0
		PC7				0	0	0
クロック 発生回路	CLKOUT (出力)	P25				0	0	×
	EXCIN (入力) (注 1)	PJ3				0	0	×
	EXTAL (入力) ^(注 1)	P36	0	0	0	0	0	0
	XTAL (出力) ^(注 1)	P37	0	0	0	0	0	0
静電容量式	TSCAP (-)	PC4				0	0	0
タッチセンサ	TS0 (出力)	P34				0	0	0
	TS1 (出力)	P33				0	0	×
	TS2 (出力)	P27				0	0	0
	TS3 (出力)	P26				0	0	0
	TS4 (出力)	P25				0	0	×
	TS5 (出力)	P24				0	0	×
	TS6 (出力)	P23				0	0	×
	TS7 (出力)	P22				0	0	×
	TS8 (出力)	P21				0	0	×
	TS9 (出力)	P20				0	0	×
	TS10 (出力)	P15				0	0	×
	TS11 (出力)	P14				0	0	×
	TS12 (出力)	P53				0	0	0
	TS13 (出力)	PC6				0	0	0
	TS14 (出力)	PC5				0	0	0
	TS15 (出力)	PC1				0	0	0
	TS16 (出力)	PC0				0	0	0
リモコン信号	PMC0-DS (入力) (注 1)	P53				0	0	0
受信機能		PB3				0	0	×
	は、は、は、は、は、は、は、は、は、は、は、は、は、は、は、は、は、は、は、	PC3				0	0	×

注 1. この端子を使用する場合は、該当端子の設定を汎用入力にしてください (PORTm.PDR.Bn ビットおよび PORTm.PMR.Bn ビットを "0" にする)。

注 2. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応です。

注 3. 145 ピン TFLGA にはありません。

- 注 4. 145 ピン TFLGA のみ対応しています。
- 注 5. 64 ピン TFBGA にはありません。
- 注 6. 簡易 SPI モードは未対応です。

表 2.32 P0n 端子機能制御レジスタ(P0nPFS)の比較

レジスタ	ビット	RX65N (n = 0~3, 5, 7)	RX671 (n = 0~3, 5, 7)
P0nPFS	ASEL	アナログ機能選択ビット	アナログ機能選択ビット
		0:アナログ端子以外に使用する	0:アナログ端子以外に使用する
		1:アナログ端子として使用する	1:アナログ端子として使用する
		P00: AN118 (177/176/145/144 ピン)	P00: AN111 (145/144 ピン)
		P01:AN119 (177/176/145/144 ピン)	P01:AN110 (145/144 ピン)
		P02: AN120 (177/176/145/144 ピン)	P02: AN109 (145/144 ピン)
		P03: DA0 (177/176/145/144 ピン)	
		P05 : DA1	
		(177/176/145/144/100/64 ピン)	

表 2.33 P1n 端子機能制御レジスタ(P1nPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 2~7)
P10PFS	-	P10 子機能制御レジスタ	-
P11PFS	-	P11 端子機能制御レジスタ	-
P12PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5U	000001b : MTIC5U
		000101b : TMCI1	000101b : TMCI1
		001010b: RXD2/SMISO2/SSCL2	001010b: RXD2/SMISO2/SSCL2
		001111b : SCL0[FM+]	001111b : SCL0[FM+]
		100101b: LCD_TCON1-A (注1)	
			101111b : SCLHS0[FM+/HS]
P13PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0B	000001b : MTIOC0B
		000011b : TIOCA5	000011b : TIOCA5
		000101b : TMO3	000101b : TMO3
		000110b : PO13	000110b : PO13
		001001b : ADTRG1#	001001b : ADTRG1#
		001010b : TXD2/SMOSI2/SSDA2	001010b : TXD2/SMOSI2/SSDA2
		001111b : SDA0[FM+]	001111b : SDA0[FM+]
		100101b: LCD_TCON0-A (注1)	
			101111b : SDAHS0[FM+/HS]

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 2~7)
P14PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3A	000001b : MTIOC3A
		000010b : MTCLKA	000010b : MTCLKA
		000011b : TIOCB5	000011b : TIOCB5
		000100b : TCLKA	000100b : TCLKA
		000101b : TMRI2	000101b : TMRI2
		000110b : PO15	000110b : PO15
		001011b : CTS1#/RTS1#/SS1#	001011b : CTS1#/RTS1#/SS1#
		010000b : CTX1	010000b : CTX1
		010010b: USB0_OVRCURA 100101b: LCD_CLK-A (注1)	010010b : USB0_OVRCURA
		100101b : LCD_CLK-A \= '/	101011b : TS11
P15PFS	PSEL[5:0]	│ │ 端子機能選択ビット	端子機能選択ビット
FISEES	F3EL[3.0]	3m 子成化送がし グド	3m 子版形送がこうド
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0B	000001b : MTIOC0B
		000010b : MTCLKB	000010b : MTCLKB
		000011b : TIOCB2	000011b : TIOCB2
		000100b : TCLKB	000100b : TCLKB
		000101b : TMCl2	000101b : TMCl2
		000110b : PO13	000110b : PO13
		001010b : RXD1/SMISO1/SSCL1	001010b : RXD1/SMISO1/SSCL1
		001011b : SCK3	001011b : SCK3
		010000b : CRX1-DS	010000b : CRX1-DS
		011100b : PIXD0	
			101011b : TS10
P17PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3A	000001b : MTIOC3A
		000010b : MTIOC3B	000010b : MTIOC3B
		000011b : TIOCB0	000011b : TIOCB0
		000100b : TCLKD	000100b : TCLKD
		000101b : TMO1	000101b : TMO1
		000110b : PO15 000111b : POE8#	000110b : PO15
			000111b : POE8#
		001000b : MTIOC4B 001001b : ADTRG1#	001000b : MTIOC4B 001001b : ADTRG1#
		001001b : ADTRG1#	001001b : ADTRG1# 001010b : SCK1
		001010b : SCK1 001011b : TXD3/SMOSI3/SSDA3	001010b : SCK1 001011b : TXD3/SMOSI3/SSDA3
		001011b : 1XD3/SMOSI3/SSDA3	001011b : 1XD3/SMOSI3/SSDA3
		0011110 . 0DAZ-DO	010111b : SSITXD0
		011010b:SDHI_D3-C ^(注1)	011010b : SDHI_D3-C
		011100b : SDIII_D3-C \	0110100 . ODIII_D0-0
		0111000 . 1 IADO	

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 2~7)
P1nPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		│0:IRQn 入力端子として使用しない	│0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
		P10: IRQ0 (177/176 ピン)	
		P11 : IRQ1 (177/176 ピン)	
		P12 : IRQ2	P12: IRQ2 (145/144/100/64/48 ピン)
		(177/176/145/144/100/64 ピン)	
		P13 : IRQ3	P13: IRQ3 (145/144/100/64/48 ピン)
		(177/176/145/144/100/64 ピン)	·
		P14 : IRQ4	P14:IRQ4 (145/144/100 ピン)
		(177/176/145/144/100 ピン)	,
		P15 : IRQ5	P15: IRQ5 (145/144/100 ピン)
		(177/176/145/144/100 ピン)	, ,
		P16 : IRQ6	P16: IRQ6 (145/144/100/64/48 ピン)
		(177/176/145/144/100/64 ピン)	1 10 1 11 (20 (1 16/11 1/100/01/10 20)
		P17 : IRQ7	P17: IRQ7 (145/144/100/64/48 ピン)
		(177/176/145/144/100/64 ピン)	117 . INQ1 (170/177/100/04/40 C)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.34 P2n 端子機能制御レジスタ(P2nPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
P20PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC1A	000001b : MTIOC1A
		000011b : TIOCB3	000011b : TIOCB3
		000101b : TMRI0	000101b : TMRI0
		000110b : PO0	000110b : PO0
		001010b : TXD0/SMOSI0/SSDA0	001010b: TXD0/SMOSI0/SSDA0
		001111b: SDA1 ^(注 1)	001111b : SDA1
		010011b : USB0_ID	010011b : USB0_ID
			010111b : SSIRXD0
		011010b:SDHI_CMD-C ^(注1)	011010b : SDHI_CMD-C
		011100b : PIXD4	
			101011b : TS9
P21PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC1B	000001b : MTIOC1B
		000011b : TIOCA3	000011b : TIOCA3
		000101b : TMCI0	000101b : TMCI0
		000110b : PO1	000110b : PO1
		001000b : MTIOC4A	001000b : MTIOC4A
		001010b : RXD0/SMISO0/SSCL0	001010b: RXD0/SMISO0/SSCL0
		001111b : SCL1 ^(注1)	001111b : SCL1
		010011b : USB0_EXICEN	010011b : USB0_EXICEN
			010111b : SSILRCK0
		011010b:SDHI_CLK-C ^(注 1)	011010b : SDHI_CLK-C
		011100b : PIXD5	
			101011b : TS8

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
P22PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3B	000001b : MTIOC3B
		000010b : MTCLKC	000010b : MTCLKC
		000011b : TIOCC3	000011b : TIOCC3
		000101b : TMO0	000101b : TMO0
		000110b : PO2	000110b : PO2
		001010b : SCK0	001010b : SCK0
		010011b: USB0_OVRCURB	010011b: USB0_OVRCURB
			010111b : AUDIO_CLK
		011000b : EDREQ0	011000b : EDREQ0
		011010b:SDHI_D0-C ^(注 1)	011010b : SDHI_D0-C
		011100b : PIXD6	
			101011b : TS7
P23PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3D	000001b : MTIOC3D
		000010b : MTCLKD	000010b : MTCLKD
		000011b : TIOCD3	000011b : TIOCD3
		000110b : PO3	000110b : PO3
		001010b: TXD3/SMOSI3/SSDA3	001010b: TXD3/SMOSI3/SSDA3
		001011b : CTS0#/RTS0#/SS0#	001011b : CTS0#/RTS0#/SS0#
			010111b : SSIBCK0
		011000b : EDACK0	011000b : EDACK0
		011010b:SDHI_D1-C ^(注1)	011010b : SDHI_D1-C
		011100b : PIXD7	
			101011b : TS6
P24PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4A	000001b : MTIOC4A
		000010b : MTCLKA	000010b : MTCLKA
		000011b : TIOCB4	000011b : TIOCB4
		000101b : TMRI1	000101b : TMRI1
		000110b : PO4	000110b : PO4
		001010b : SCK3	001010b : SCK3
		010011b : USB0_VBUSEN 011000b : EDREQ1	010011b : USB0_VBUSEN 011000b : EDREQ1
		011000b: EDREQ1 011010b: SDHI_WP (注1)	
			011010b : SDHI_WP
		011100b : PIXCLK	101011b : TS5
			1010110 . 100

レジスタ	ビット	RX65N (n = 0∼7)	RX671 (n = 0~7)
P25PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4C	000001b : MTIOC4C
		000010b : MTCLKB	000010b : MTCLKB
		000011b : TIOCA4	000011b : TIOCA4
		000110b : PO5	000110b : PO5
		001001b : ADTRG0#	001001b : ADTRG0#
		001010b: RXD3/SMISO3/SSCL3	001010b : RXD3/SMISO3/SSCL3
		011000b : EDACK1	011000b : EDACK1
		011010b:SDHI_CD ^(注 1)	011010b : SDHI_CD
		011100b : HSYNC	
			101010b : CLKOUT
			101011b : TS4
P26PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC2A	000001b : MTIOC2A
		000101b : TMO1	000101b : TMO1
		000110b : PO6	000110b : PO6
		001010b : TXD1/SMOSI1/SSDA1	001010b : TXD1/SMOSI1/SSDA1
		001011b : CTS3#/RTS3#/SS3#	001011b : CTS3#/RTS3#/SS3#
		001101b : MOSIB-A	001101b : MOSIB-A
			101011b : TS3
P27PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC2B	000001b : MTIOC2B
		000101b : TMCI3	000101b : TMCl3
		000110b : PO7	000110b : PO7
		001010b : SCK1	001010b : SCK1
		001101b : RSPCKB-A	001101b : RSPCKB-A
			101011b : TS2
P2nPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
			0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
		P20: IRQ8 (177/176/145/144/100 ピン)	P20: IRQ8 (145/144/100 ピン)
		P21: IRQ9 (177/176/145/144/100 ピン)	P21 : IRQ9 (145/144/100 ピン)
			P22 : IRQ15 (145/144/100 ピン)
			P23: IRQ3 (145/144/100 ピン)
			P24: IRQ12 (145/144/100 ピン)
			P25 : IRQ5 (145/144/100 ピン)
			P26: IRQ6 (145/144/100/64/48 ピン)
			P27: IRQ7 (145/144/100/64/48 ピン)
I	i.		: ::: = (: :o::::::::o:o:::::::o:o::::::::::

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.35 P3n 端子機能制御レジスタ(P3nPFS)の比較

レジスタ	ビット	RX65N (n = 0~4)	RX671 (n = 0~4)
P32PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0C	000001b : MTIOC0C
		000011b : TIOCC0	000011b : TIOCC0
		000101b : TMO3	000101b : TMO3
		000110b : PO10	000110b : PO10
		000111b : RTCOUT	000111b : RTCOUT
		001000b : POE0#	001000b : POE0#
		001010b : TXD6/SMOSI6/SSDA6	001010b : TXD6/SMOSI6/SSDA6
		001011b : TXD0/SMOSI0/SSDA0	001011b: TXD0/SMOSI0/SSDA0
		010000b : CTX0	010000b : CTX0
		010011b : USB0_VBUSEN	010011b : USB0_VBUSEN
		011100b : VSYNC	
		100001b : POE10#	100001b : POE10#
P33PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0D	000001b : MTIOC0D
		000011b : TIOCD0	000011b : TIOCD0
		000101b : TMRI3	000101b : TMRI3
		000110b : PO11	000110b : PO11
		001000b : POE4#	001000b : POE4#
		001010b: RXD6/SMISO6/SSCL6	001010b : RXD6/SMISO6/SSCL6
		001011b : RXD0/SMISO0/SSCL0	001011b : RXD0/SMISO0/SSCL0
		010000b : CRX0	010000b : CRX0
		011000b : EDREQ1	011000b : EDREQ1
		011100b : PCKO	
		100001b : POE11#	100001b : POE11#
			101011b : TS1
P34PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0A	000001b : MTIOCOA
		000101b : TMCl3	000101b : TMCl3
		000110b : PO12	000110b : PO12
		000111b : POE10#	000111b : POE10#
		001010b : SCK6	001010b : SCK6
		001011b : SCK0	001011b : SCK0
		010001b : ET0_LINKSTA	404044b T00
			101011b : TS0

表 2.36 P5n 端子機能制御レジスタ(P5nPFS)の比較

レジスタ	ビット	RX65N (n = $0 \sim 2, 4 \sim 7$)	RX671 (n = 0~6)
P53PFS	-	-	P53 端子機能制御レジスタ
P54PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4B	000001b : MTIOC4B
		000101b : TMCI1	000101b : TMCI1
		001011b : CTS2#/RTS2#/SS2#	001011b : CTS2#/RTS2#/SS2#
		001101b : MOSIC-B	001101b : MOSIC-B
		010000b : CTX1	010000b : CTX1
		010001b : ET0_LINKSTA	
		011000b : EDACK0	011000b : EDACK0
		100101b : LCD_DATA6-A	
P55PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4D	000001b : MTIOC4D
		000101b : TMO3	000101b : TMO3
		001010b: TXD7/SMOSI7/SSDA7	001010b : TXD7/SMOSI7/SSDA7
		001101b : MISOC-B	001101b : MISOC-B
		010000b : CRX1	010000b : CRX1
		010001b : ET0_EXOUT	
		011000b : EDREQ0	011000b : EDREQ0
		100101b : LCD_DATA5-A	
P56PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3C	000001b : MTIOC3C
		000011b : TIOCA1	000011b : TIOCA1
		001010b: SCK7 (注1)	001010b : SCK7
		001101b : RSPCKC-B	001101b : RSPCKC-B
		011000b : EDACK1	011000b : EDACK1
		100101b : LCD_DATA4-A	
P57PFS	-	P57 端子機能制御レジスタ	-
P5nPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		│ 0:IRQn 入力端子として使用しない	0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
			P50: IRQ0 (145/144/100 ピン)
			P51 : IRQ1 (145/144/100 ピン)
			P52: IRQ2 (145/144/100 ピン)
			P53: IRQ3 (145/144/100/64/48 ピン)
			P54: IRQ4 (145/144/100 ピン)
		P55 : IRQ10	P55: IRQ10 (145/144/100 ピン)
		(177/176/145/144/100 ピン)	
			P56: IRQ6 (145/144 ピン)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.37 P6n 端子機能制御レジスタ(P6nPFS)の比較

レジスタ	ビット	RX65N (n = 6, 7)	RX671 (n = 0~7)
P60PFS	-	-	P60 端子機能制御レジスタ
P61PFS	-	-	P61 端子機能制御レジスタ
P62PFS	-	-	P62 端子機能制御レジスタ
P63PFS	-	-	P63 端子機能制御レジスタ
P64PFS	-	-	P64 端子機能制御レジスタ
P65PFS	-	-	P65 端子機能制御レジスタ
P6nPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		0:IRQn 入力端子として使用しない	0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
			P60: IRQ0 (145/144 ピン)
			P61 : IRQ1 (145/144 ピン)
			P62: IRQ2 (145/144 ピン)
			P63: IRQ3 (145/144 ピン)
			P64: IRQ4 (145/144 ピン)
			P65: IRQ13 (145/144 ピン)
			P66: IRQ14 (145/144 ピン)
		P67: IRQ15 (177/176/145/144 ピン)	P67: IRQ15 (145/144 ピン)

表 2.38 P7n 端子機能制御レジスタ(P7nPFS)の比較

レジスタ	ビット	RX65N (n = 1~7)	RX671 (n = 0 ∼7)
P70PFS	-	-	P70 端子機能制御レジスタ
P71PFS	PSEL[5:0]	端子機能選択ビット	-
P72PFS	PSEL[5:0]	端子機能選択ビット	-
P73PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000110b : PO16	000110b : PO16
		010001b : ET0_WOL	010001b : USB1_VBUS
			010010b : USB1_VBUSEN
			010011b: USB1_OVRCURB
		100101b: LCD_EXTCLK-A (注1)	
P74PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000110b : PO19	000110b : PO19
		001011b : CTS11#/SS11#	001011b : CTS11#/SS11#
		010001b : ET0_ERXD1	
		010010b : RMII0_RXD1	
			010011b : USB1_VBUSEN
		100101b: LCD_DATA21-A (注1)	
			101101b : CTS011#/SS011#

レジスタ	ビット	RX65N (n = 1~7)	RX671 (n = $0 \sim 7$)
P75PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000110b : PO20	000110b : PO20
		001010b : SCK11	001010b : SCK11
		001011b : RTS11#	001011b : RTS11#
		010001b : ETO_ERXD0	
		010010b : RMII0_RXD0	010010b : USB1_OVRCURA
		011001b : MMC_RES#-A	0440401
		011010b : SDHI_D2-A	011010b : SDHI_D2-A
		100011b : SDSI_D2	
		100101b: LCD_DATA20-A ^(注 1)	4044001- 001/044
			101100b : SCK011
			101101b : RTS011# 101110b : DE011
DZCDEC	DOEL (E.O.)		
P76PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000110b : PO22	000110b : PO22
		001010b : RXD11/SMISO11/SSCL11	00110b : 1 022 001010b : RXD11/SMISO11/SSCL11
		010001b : ETO_RX_CLK	001010D: IXAD11/SWIISO11/GSGE11
		010010b : REF50CK0	
		011001b : MMC_CMD-A	
		011010b : SDHI_CMD-A	011010b : SDHI_CMD-A
		011011b : QSSL-A	011011b : QSSL-A
		100011b : SDSI_CMD	
		100101b: LCD_DATA18-A ^(注 1)	
		_	101100b :
			RXD011/SMISO011/SSCL011
P77PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000 11: 7
			000000b : Hi-Z 000110b : PO23
		000110b : PO23 001010b : TXD11/SMOSI11/SSDA11	00110b : FO23 001010b : TXD11/SMOSI11/SSDA11
		010001b : ETO_RX_ER	0010100 : TXD11/SMOSITI/SSDAT1
		010001b : E10_KX_ER 010010b : RMII0_RX_ER	
		010010b : KWIIIO_KX_EK	010011b : USB1_ID
		011001b : MMC_CLK-A	טו_וטטט . טו_וט
		011010b : MMC_CLK-A	011010b : SDHI_CLK-A
		011011b : QSPCLK-A	0110100 : GSHI_GER-A
		100011b : SDSI_CLK	3
		100101b: LCD_DATA17-A (注 1)	
			101100b :
			TXD011/SMOSI011/SSDA011
P7nPFSs	ISEL	-	割り込み入力機能選択ビット
きょう じつこ		L L 雰見が 4M がくしいての制りはませ	

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.39 P8n 端子機能制御レジスタ(P8nPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~3, 6, 7)
P80PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3B	000001b : MTIOC3B
		000110b : PO26	000110b : PO26
		001010b : SCK10	001010b : SCK10
		001011b : RTS10#	001011b : RTS10#
		010001b : ET0_TX_EN	
		010010b : RMII0_TXD_EN	
			010011b : USB1_EXICEN
		011000b : EDREQ0	011000b : EDREQ0
		011001b : MMC_D2-A	
		011010b : SDHI_WP	011010b : SDHI_WP
		011011b : QIO2-A	011011b : QIO2-A
		100101b : LCD_DATA14-A	
			101100b : SCK010
			101101b : RTS010#
			101110b : DE010
P81PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
	. 011[0.0]		100000000000000000000000000000000000000
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3D	000001b : MTIOC3D
		000110b : PO27	000110b : PO27
		001010b : RXD10/SMISO10/SSCL10	001010b : RXD10/SMISO10/SSCL10
		010001b : ET0_ETXD0	0010100 : 100510/00010/000210
		010010b : RMII0_TXD0	
		010010D : RWIIO_1XD0	010011b : USB1_OVRCURB
		011000b : EDACK0	011000b : EDACK0
		011000b : EDACKO 011001b : MMC_D3-A	OTTOOD : EDACKO
		011010 : MINIC_D3-A	011010b : SDHI_CD
		011010b : 3DIII_CD	011010b : 35/11_CD
		· ·	011011b : QIO3-A
		100101b : LCD_DATA13-A	4044006
			101100b : RXD010/SMISO010/SSCL010
P82PFS	DOEL (E-O)	│ │ 端子機能選択ビット	端子機能選択ビット
P02PF3	PSEL[5:0]	姉子機能選択し切り	- 加丁機能選択しット
		000000b : Hi-Z	000000b : Hi-Z
		000000B : 11-2 000001b : MTIOC4A	000000b : 11-2 000001b : MTIOC4A
		000001b : WITIOC4A	000010b : MITIOC4A
		001010b : TXD10/SMOSI10/SSDA10	001010b : TXD10/SMOSI10/SSDA10
		010001b : ET0_ETXD1	0400445 11004 1/0110511
		040040b DMUO TVD4	010011b : USB1_VBUSEN
		010010b : RMII0_TXD1	0440001
		011000b : EDREQ1	011000b : EDREQ1
		011001b : MMC_D4-A	
		100101b : LCD_DATA12-A	
			101100b :
			TXD010/SMOSI010/SSDA010

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~3, 6, 7)
P83PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4C	000001b : MTIOC4C
		001010b : SCK10	001010b : SCK10
		001011b : CTS10#/SS10#	001011b : CTS10#/SS10#
		010001b : ET0_CRS	
		010010b : RMII0_CRS_DV	
		011000b : EDACK1	011000b : EDACK1
		100101b : LCD_DATA8-A	
			101100b : SCK010
			101101b : CTS010#/SS010#
P84PFS	-	P84 端子機能制御レジスタ	-
P85PFS	-	P85 端子機能制御レジスタ	-
P86PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000011b : TIOCA0	000011b : TIOCA0
		001000b : MTIOC4D	001000b : MTIOC4D
		001010b : RXD10/SMISO10/SSCL10	001010b : RXD10/SMISO10/SSCL10
		011100b : PIXD1	
			101100b :
			RXD010/SMISO010/SSCL010
P87PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000011b : TIOCA2	000011b : TIOCA2
		001000b : MTIOC4C	001000b : MTIOC4C
		001010b : TXD10/SMOSI10/SSDA10	001010b : TXD10/SMOSI10/SSDA10
		011010b: SDHI_D2-C ^(注 1)	011010b : SDHI_D2-C
		011100b : PIXD2	
			101100b :
			TXD010/SMOSI010/SSDA010
P8nPFS	ISEL	-	割り込み入力機能選択ビット

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.40 P9n 端子機能制御レジスタ(P9nPFS)の比較

レジスタ	ビット	RX65N (n = 0∼3)	RX671 (n = 0∼3)
P9nPFS	ISEL	-	割り込み入力機能選択ビット

表 2.41 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PA0PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4A	000001b : MTIOC4A
		000011b : TIOCA0	000011b : TIOCA0
		000110b : PO16	000110b : PO16
		000111b : CACREF	000111b : CACREF
		001000b : MTIOC6D	001000b : MTIOC6D
		001101b : SSLA1-B	001101b : SSLA1-B
			001110b : SSL01-B
		010001b : ET0_TX_EN	
		010010b : RMII0_TXD_EN	
		100101b: LCD_DATA8-B ^(注 1)	
PA1PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0B	000001b : MTIOC0B
		000010b : MTCLKC	000010b : MTCLKC
		000011b : TIOCB0	000011b : TIOCB0
		000110b : PO17	000110b : PO17
		001000b : MTIOC7B	001000b : MTIOC7B
		001010b : SCK5	001010b : SCK5
			001100b : SCK12
		001101b : SSLA2-B	001101b : SSLA2-B
			001110b : SSL02-B
		010001b : ET0_WOL	
		100101b: LCD_DATA7-B (注 1)	
		_	110001b : SDHI_CD
PA2PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000110b : PO18	000110b : PO18
		001000b : MTIOC7A	001000b : MTIOC7A
		001010b : RXD5/SMISO5/SSCL5	001010b : RXD5/SMISO5/SSCL5
			001100b :
			RXD12/SMISO12/SSCL12/RXDX12
		001101b : SSLA3-B	001101b : SSLA3-B
			001110b : SSL03-B
		100101b: LCD_DATA6-B (注 1)	
			110001b : SDHI_WP
PA3PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0D	000001b : MTIOC0D
		000010b : MTCLKD	000010b : MTCLKD
		000011b : TIOCD0	000011b : TIOCD0
		000100b : TCLKB	000100b : TCLKB
		000110b : PO19	000110b : PO19
		001010b : RXD5/SMISO5/SSCL5	001010b : RXD5/SMISO5/SSCL5
		010001b : ET0_MDIO	13.3.02.100.0000000000000000000000000000
		100101b: LCD_DATA5-B (注 1)	
		TOUTOTO LEOD_DATAS-D . /	

レジスタ	ビット	RX65N (n = 0∼7)	RX671 (n = 0∼7)
PA4PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5U	000001b : MTIC5U
		000010b : MTCLKA	000010b : MTCLKA
		000011b : TIOCA1	000011b : TIOCA1
		000101b : TMRI0	000101b : TMRI0
		000110b : PO20	000110b : PO20
		001010b: TXD5/SMOSI5/SSDA5	001010b : TXD5/SMOSI5/SSDA5
			001100b :
			TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12
		001101b : SSLA0-B	001101b : SSLA0-B
			001110b : SSL00-B
		010001b : ET0_MDC	
PA5PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000011b : TIOCB1	000011b : TIOCB1
		000110b : PO21	000110b : PO21
		001000b : MTIOC6B	001000b : MTIOC6B
		001101b : RSPCKA-B	001101b : RSPCKA-B
		010001b : ETO_LINKSTA	001101b : RSPCK0-B
		100101b: LCD_DATA3-B (注 1)	OUTTIOD : NOT ONO-B
PA6PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
17.0110	1 022[0.0]		
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5V	000001b : MTIC5V
		000010b : MTCLKB	000010b : MTCLKB
		000011b : TIOCA2	000011b : TIOCA2
		000101b : TMCl3	000101b : TMCl3
		000110b : PO22	000110b : PO22
		000111b : POE10#	000111b : POE10#
		001011b : CTS5#/RTS5#/SS5#	001011b : CTS5#/RTS5#/SS5#
			001100b : CTS12#/RTS12#/SS12#
		001101b : MOSIA-B	001101b : MOSIA-B
			001110b : MOSI0-B
		010001b : ET0_EXOUT	
PA7PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000011b : TIOCB2	000011b : TIOCB2
		000110b : PO23	000110b : PO23
		001101b : MISOA-B	001101b : MISOA-B
		55.1516. MIGG/CB	001110b : MISO0-B
		010001b : ET0_WOL	COTTION . WILCOOD
		100101b : LTO_WCL 100101b : LCD_DATA1-B	
		TOUTUID . LOD_DATATED	

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PAnPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		0:IRQn 入力端子として使用しない	0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
			PA0: IRQ0 (145/144/100 ピン)
		PA1 : IRQ11	PA1 : IRQ11
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
			PA2: IRQ10 (145/144/100/64/48 ピン)
		PA3 : IRQ6-DS	PA3 : IRQ6-DS
		(177/176/145/144/100 ピン)	(145/144/100 ピン)
		PA4 : IRQ5-DS	PA4 : IRQ5-DS
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
			PA5: IRQ5 (145/144/100 ピン)
			PA6: IRQ14 (145/144/100/64/48 ピン)
			PA7: IRQ7 (145/144/100/64 ピン)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.42 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PB0PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5W	000001b : MTIC5W
		000011b : TIOCA3	000011b : TIOCA3
		000110b : PO24	000110b : PO24
		001010b : RXD4/SMISO4/SSCL4	001010b : RXD4/SMISO4/SSCL4
		001011b: RXD6/SMISO6/SSCL6	001011b : RXD6/SMISO6/SSCL6
		010001b : ET0_ERXD1	
		010010b : RMII0_RXD1	
		100101b : LCD_DATA0-B	
PB1PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC0C	000001b : MTIOC0C
		000010b : MTIOC4C	000010b : MTIOC4C
		000011b : TIOCB3	000011b : TIOCB3
		000101b : TMCI0	000101b : TMCI0
		000110b : PO25	000110b : PO25
		001010b: TXD4/SMOSI4/SSDA4	001010b: TXD4/SMOSI4/SSDA4
		001011b: TXD6/SMOSI6/SSDA6	001011b : TXD6/SMOSI6/SSDA6
		010001b : ET0_ERXD0	
		010010b : RMII0_RXD0	
		100101b : LCD_TCON3-B	

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0∼7)
PB2PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000011b : TIOCC3	000011b : TIOCC3
		000100b : TCLKC	000100b : TCLKC
		000110b : PO26	000110b : PO26
		001010b : CTS4#/RTS4#/SS4#	001010b : CTS4#/RTS4#/SS4#
		001011b : CTS6#/RTS6#/SS6#	001011b : CTS6#/RTS6#/SS6#
		010001b : ET0_RX_CLK	
		010010b : REF50CK0	
		100011b : SDSI_D2	
		100101b : LCD_TCON2-B (注 1)	
PB3PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		222221 11:7	0000001 11: 7
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOCOA	000001b : MTIOCOA
		000010b : MTIOC4A	000010b : MTIOC4A
		000011b : TIOCD3	000011b : TIOCD3
		000100b : TCLKD	000100b : TCLKD
		000101b : TMO0	000101b : TMO0
		000110b : PO27	000110b : PO27
		000111b : POE11#	000111b : POE11#
		001010b : SCK4	001010b : SCK4
		001011b : SCK6	001011b : SCK6
		010001b : ET0_RX_ER	
		010010b : RMII0_RX_ER 100011b : SDSI_D3	
		100011b:SDSI_DS 100101b:LCD_TCON1-B (注 1)	
PB4PFS	PSEL[5:0]	端子機能選択ビット	│ │端子機能選択ビット
FB4FF3	F3EL[3.0]	3m 子成形選択にグド	3m 丁版化送がし グド
		000000b : Hi-Z	000000b : Hi-Z
		000011b : TIOCA4	000011b : TIOCA4
		000110b : PO28	000110b : PO28
		001011b : CTS9#/RTS9#/SS9#	001011b : CTS9#/RTS9#/SS9#
		010001b : ET0_TX_EN	
		010010b : RMII0_TXD_EN	
		100011b : SDSI_CMD	
		100100b : CTS11#/RTS11#/SS11#	100100b : CTS11#/RTS11#/SS11#
		100101b: LCD_TCON0-B (注 1)	
			101100b: CTS011# ^(注 2) /RTS011# ^(注 2) /
			SS011#
			101110b : DE011

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PB5PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC2A	000001b : MTIOC2A
		000010b : MTIOC1B	000010b : MTIOC1B
		000011b : TIOCB4	000011b : TIOCB4
		000101b : TMRI1	000101b : TMRI1
		000110b : PO29	000110b : PO29
		000111b : POE4#	000111b : POE4#
		001010b : SCK9	001010b : SCK9
		010001b : ET0_ETXD0	
		010010b : RMII0_TXD0	
		100011b : SDSI_CLK	
		100100b : SCK11	100100b : SCK11
		100101b: LCD_CLK-B (注 1)	1011001 001/011
DD o DE O	DOE! (5.0)	TIII → 100 (AL)23 LD 1 %	101100b : SCK011
PB6PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000h . Ui 7	000000h : Hi 7
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3D 000011b : TIOCA5	000001b : MTIOC3D 000011b : TIOCA5
		000110 : FO30	00011b : HOCAS
		001010b : F CS0 001010b : RXD9/SMISO9/SSCL9	001010b : 1 030 001010b : RXD9/SMISO9/SSCL9
		010001b : ET0_ETXD1	0010100 : 1(XD9/3001309/33029
		010010b : RMII0_TXD1	
		100011b : SDSI_D0	
		100100b : RXD11/SMISO11/SSCL11	100100b : RXD11/SMISO11/SSCL11
			101100b :
			RXD011/SMISO011/SSCL011
PB7PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3B	000001b : MTIOC3B
		000011b : TIOCB5	000011b : TIOCB5
		000110b : PO31	000110b : PO31
		001010b: TXD9/SMOSI9/SSDA9	001010b: TXD9/SMOSI9/SSDA9
		010001b : ET0_CRS	
		010010b : RMII0_CRS_DV	
		100011b : SDSI_D1	
		100100b : TXD11/SMOSI11/SSDA11	100100b : TXD11/SMOSI11/SSDA11
			101100b :
			TXD011/SMOSI011/SSDA011

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PBnPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		0:IRQn 入力端子として使用しない	│0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
		PB0 : IRQ12	PB0 : IRQ12
		(177/176/145/144/100 ピン)	(145/144/100 ピン)
		PB1 : IRQ4-DS	PB1 : IRQ4-DS
		(177/176/145/144/100 ピン)	(145/144/100 ピン)
			PB2: IRQ2 (145/144/100 ピン)
			PB3: IRQ3 (145/144/100 ピン)
			PB4: IRQ4 (145/144/100 ピン)
			PB5: IRQ13 (145/144/100/64/48 ピン)
			PB6: IRQ6 (145/144/100/64/48 ピン)
			PB7: IRQ15 (145/144/100/64/48 ピン)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

注 2. SCR1.CRSEP=1 のとき、CTS011#として使用できません。RTS011#としては使用できます。

表 2.43 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PC0PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3C	000001b : MTIOC3C
		000011b : TCLKC	000011b : TCLKC
		000110b : PO17	000110b : PO17
		001011b : CTS5#/RTS5#/SS5#	001011b : CTS5#/RTS5#/SS5#
		001101b : SSLA1-A	001101b : SSLA1-A
			001110b : SSL01-A
		010001b : ET0_ERXD3	
			101011b : TS16
			101100b:
			RXD011/SMISO011/SSCL011
PC1PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3A	000001b : MTIOC3A
		000011b : TCLKD	000011b : TCLKD
		000110b : PO18	000110b : PO18
		001010b : SCK5	001010b : SCK5
		001101b : SSLA2-A	001101b : SSLA2-A
			001110b : SSL02-A
		010001b : ET0_ERXD2	
		100101b : LCD_DATA22-A	
			101011b : TS15
			101100b:
			TXD011/SMOSI011/SSDA011/
			TXDA011

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0∼7)
PC2PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4B	000001b : MTIOC4B
		000011b : TCLKA	000011b : TCLKA
		000110b : PO21	000110b : PO21
		001010b: RXD5/SMISO5/SSCL5	001010b: RXD5/SMISO5/SSCL5
		001101b : SSLA3-A	001101b : SSLA3-A
			001110b : SSL03-A
		010001b : ET0_RX_DV	
		011001b : MMC_CD-A	
		011010b : SDHI_D3-A	011010b : SDHI_D3-A
		100011b : SDSI_D3	
		100101b: LCD_DATA19-A (注 1)	
			101100b : TXDB011
PC3PFS	PSEL[5:0]	端子機能選択ビット 	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4D	000001b : MTIOC4D
		000011b : TCLKB	000011b : TCLKB
		000110b : PO24	000110b : PO24
		001010b : TXD5/SMOSI5/SSDA5	001010b : TXD5/SMOSI5/SSDA5
		010001b : ET0_TX_ER	
		011001b : MMC_D0-A	
		011010b : SDHI_D0-A	011010b : SDHI_D0-A
		011011b : QIO0-A/QMO-A	011011b : QIO0-A
		100011b : SDSI_D0	
		100101b: LCD_DATA16-A (注 1)	
PC4PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3D	000001b : MTIOC3D
		000010b : MTCLKC	000010b : MTCLKC
		000101b : TMCI1	000101b : TMCI1
		000110b : PO25	000110b : PO25
		000111b : POE0#	000111b : POE0#
		001010b : SCK5	001010b : SCK5
		001011b : CTS8#/RTS8#/SS8#	001011b : CTS8#/RTS8#/SS8#
		001101b : SSLA0-A	001101b : SSLA0-A
			001110b : SSL00-A
		010001b : ET0_TX_CLK	
			010111b : AUDIO_CLK
		011001b : MMC_D1-A	
		011010b : SDHI_D1-A	011010b : SDHI_D1-A
		011011b : QIO1-A/QMI-A	011011b : QIO1-A
		100011b : SDSI_D1	
		100100b: CTS10#/RTS10#/SS10# 100101b: LCD_DATA15-A (注1)	100100b : CTS10#/RTS10#/SS10#
		_	101011b : TSCAP
			101100b: CTS010# ^(注 2) /RTS010# ^(注 2) / SS010#
			101110b : DE010

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0∼7)
PC5PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3B	000001b : MTIOC3B
		000010b : MTCLKD	000010b : MTCLKD
		000101b : TMRI2	000101b : TMRI2
		000110b : PO29	000110b : PO29
		001010b : SCK8	001010b : SCK8
		001101b : RSPCKA-A	001101b : RSPCKA-A
			001110b : RSPCK0-A
		010001b : ET0_ETXD2	
			010111b : SSIBCK0
		011001b : MMC_D5-A	
		100100b : SCK10	100100b : SCK10
		100101b:LCD_DATA11-A (注 1)	
			101011b : TS14
			101100b : SCK010
PC6PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3C	000001b : MTIOC3C
		000010b : MTCLKA	000010b : MTCLKA
		000101b : TMCl2	000101b : TMCl2
		000110b : PO30	000110b : PO30
		001010b : RXD8/SMISO8/SSCL8	001010b : RXD8/SMISO8/SSCL8
		001101b : MOSIA-A	001101b : MOSIA-A
		0400041	001110b : MOSI0-A
		010001b : ET0_ETXD3	0404441 0011 00170
		OAAOOAL MMO DO A	010111b : SSILRCK0
		011001b : MMC_D6-A 011101b : TIC0	011101b : TIC0
		100100b : RXD10/SMISO10/SSCL10	
		100100b: RXD10/SMISO10/SSCL10 100101b: LCD_DATA10-A (注1)	100100b : RXD10/SMISO10/SSCL10
			101011b : TS13
			101100b :
			RXD010/SMISO010/SSCL010

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0∼7)
PC7PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3A	000001b : MTIOC3A
		000010b : MTCLKB	000010b : MTCLKB
		000101b : TMO2	000101b : TMO2
		000110b : PO31	000110b : PO31
		000111b : CACREF	000111b : CACREF
		001010b : TXD8/SMOSI8/SSDA8	001010b: TXD8/SMOSI8/SSDA8
		001101b : MISOA-A	001101b : MISOA-A
			001110b : MISO0-A
		010001b : ET0_COL	
			010111b : SSITXD0
		011001b : MMC_D7-A	
		011101b : TOC0	011101b : TOC0
		100100b : TXD10/SMOSI10/SSDA10	100100b : TXD10/SMOSI10/SSDA10
		100101b: LCD_DATA9-A (注 1)	
			101100b :
			TXD010/SMOSI010/SSDA010
PCnPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		│ 0:IRQn 入力端子として使用しない	│ │ 0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する	1:IRQn 入力端子として使用する
		PC0 : IRQ14	PC0 : IRQ14
		(177/176/145/144/100/64 ピン)	(145/144/100/64 ピン)
		PC1 : IRQ12	PC1: IRQ12
		(177/176/145/144/100/64 ピン)	(145/144/100/64 ピン)
			PC2: IRQ10 (145/144/100 ピン)
			PC3: IRQ11 (145/144/100 ピン)
			PC4: IRQ12 (145/144/100/64/48 ピン)
			PC5: IRQ5 (145/144/100/64/48 ピン)
		PC6 : IRQ13	PC6 : IRQ13
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
		PC7 : IRQ14	PC7 : IRQ14
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

注 2. SCR1.CRSEP=1 のとき、CTS011#として使用できません。RTS011#としては使用できます。

表 2.44 PDn 端子機能制御レジスタ(PDnPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PD0PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		001000b : POE4#	001000b : POE4#
		1001010 : LCD_EXTCLK-B (注 1)	0010005.1 024#
PD1PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
	. 011[0:0]	IN TOXINGE IN C. T.	
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4B	000001b : MTIOC4B
		001000b : POE0#	001000b : POE0#
		001101b : MOSIC-A	001101b : MOSIC-A
		010000b : CTX0	010000b : CTX0
		100101b: LCD_DATA23-B (注 1)	
PD2PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4D	000001b : MTIOC4D
		001101b : MISOC-A	001101b : MISOC-A
		010000b : CRX0	010000b : CRX0
		011001b : MMC_D2-B	0.00000 1.010.10
		011010b : SDHI_D2-B	011010b : SDHI_D2-B
		011011b : QIO2-B	011011b : QIO2-B
		011101b : TIC2	011101b : TIC2
		100101b: LCD_DATA22-B (注 1)	
PD3PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000111b : POE8#	000111b : POE8#
		001000b : MTIOC8D	001000b : MTIOC8D
		001101b : RSPCKC-A	001101b : RSPCKC-A
		011001b : MMC_D3-B	
		011010b : SDHI_D3-B	011010b : SDHI_D3-B
		011011b : QIO3-B	011011b : QIO3-B
		011101b : TOC2	011101b : TOC2
DD-DE0	DOE! (5.0)	100101b: LCD_DATA21-B (注 1)	TIII -> 144 (AC >22 LD 1 % 1
PD5PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5W	000001b : MTIC5W
		000111b : POE10#	000111b : POE10#
		001000b : MTIOC8C	001000b : MTIOC8C
		001101b : SSLC1-A	001101b : SSLC1-A
		011001b : MMC_CLK-B	
		011010b : SDHI_CLK-B	011010b : SDHI_CLK-B
		011011b : QSPCLK-B	011011b : QSPCLK-B
		100101b: LCD_DATA19-B (注 1)	

レジスタ	ビット	RX65N (n = 0∼7)	RX671 (n = 0~7)
PD6PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5V	000001b : MTIC5V
		000111b : POE4#	000111b : POE4#
		001000b : MTIOC8A	001000b : MTIOC8A
		001101b : SSLC2-A	001101b : SSLC2-A
		011001b : MMC_D0-B	
		011010b : SDHI_D0-B	011010b : SDHI_D0-B
		011011b : QIO0-B/ <mark>QMO-B</mark>	011011b : QIO0-B
		100101b:LCD_DATA18-B ^(注 1)	
PD7PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIC5U	000001b : MTIC5U
		000111b : POE0#	000111b : POE0#
		001101b : SSLC3-A	001101b : SSLC3-A
		011001b : MMC_D1-B	
		011010b : SDHI_D1-B	011010b : SDHI_D1-B
		011011b : QIO1-B/ <mark>QMI-B</mark>	011011b : QIO1-B
		100101b:LCD_DATA17-B (注 1)	
PDnPFS	ASEL	アナログ入力機能選択ビット	アナログ入力機能選択ビット
		0:アナログ端子以外に使用する	0:アナログ端子以外に使用する
		1:アナログ端子として使用する	1:アナログ端子として使用する
		PD0 : AN108	PD0 : AN107
		(177/176/145/144/100 ピン)	(145/144/100 ピン)
		PD1 : AN109	PD1 : AN106
		(177/176/145/144/100 ピン)	(145/144/100 ピン)
		PD2 : AN110	PD2 : AN105
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
		PD3 : AN111	PD3: AN104
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
		PD4: AN112	PD4: AN103
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
		PD5 : AN113	PD5 : AN102
		(177/176/145/144/100/64 ピン)	(145/144/100/64/48 ピン)
		PD6: AN106	PD6 : AN101
		(177/176/145/144/100/64 ピン)	(145/144/100/64 ピン)
		PD7: AN107 (177/176/145/144/100/64 ピン)	PD7 : AN100 (145/144/100/64 ピン)
	1	(177/170/143/144/100/04 E Z)	(143/144/100/04 E Z)

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.45 PEn 端子機能制御レジスタ(PEnPFS)の比較

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PE0PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		001000b : MTIOC3D	001000b : MTIOC3D
		001100b : SCK12	001100b : SCK12
		001101b : SSLB1-B	001101b : SSLB1-B
		011001b : MMC_D4-B	
		100101b: LCD_DATA16-B (注 1)	
PE1PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000000b : 11-2 000001b : MTIOC4C	000000B : TII-2 000001b : MTIOC4C
		00001b : M110C4C	00001b : M110C4C
		001000b : MTIOC3B	0011000 : 1 C18
		001100b : MTIOC3B 001100b : TXD12/SMOSI12/SSDA12/	001100b : MTIOC3B 001100b : TXD12/SMOSI12/SSDA12/
		TXDX12/SIOX12	TXDX12/SIOX12
		001101b : SSLB2-B	001101b : SSLB2-B
		011001b : MMC_D5-B	
PE2PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4A	000001b : MTIOC4A
		000110b : PO23	000110b : PO23
		001100b : RXD12/SMISO12/SSCL12/ RXDX12	001100b : RXD12/SMISO12/SSCL12/ RXDX12
		001101b : SSLB3-B	001101b : SSLB3-B
		011001b : MMC_D6-B	
		011101b : TIC3	011101b : TIC3
		100101b: LCD_DATA14-B (注 1)	
PE3PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4B	000001b : MTIOC4B
		000110b : PO26	000110b : PO26
		000111b : POE8#	000111b : POE8#
		001100b : CTS12#/RTS12#/SS12#	001100b : CTS12#/RTS12#/SS12#
		010001b : ETO_ERXD3	
		011001b : MMC_D7-B 011101b : TOC3	011101b : TOC3
			0111016: 10C3
PE4PFS	PSEL[5:0]	100101b:LCD_DATA13-B ^(注 1) 端子機能選択ビット	端子機能選択ビット
	. 522[0.0]		-iii J 100 GC 20 (- / 1
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4D	000001b : MTIOC4D
		000010b : MTIOC1A	000010b : MTIOC1A
		000110b : PO28	000110b : PO28
		001101b : SSLB0-B	001101b : SSLB0-B
		010001b : ET0_ERXD2	
	1	100101b: LCD_DATA12-B (注 1)	

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0~7)
PE5PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC4C	000001b : MTIOC4C
		000010b : MTIOC2B	000010b : MTIOC2B
		001101b : RSPCKB-B	001101b : RSPCKB-B
		010001b : ET0_RX_CLK	
		010010b : REF50CK0	
		100101b: LCD_DATA11-B ^(注 1)	
PE6PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		001000b : MTIOC6C	001000b : MTIOC6C
		001101b : MOSIB-B	001101b : MOSIB-B
		011001b : MMC_CD-B	
		011010b : SDHI_CD	011010b : SDHI_CD
			011011b : QIO0-B
		011101b : TIC1	011101b : TIC1
		100101b: LCD_DATA10-B (注 1)	
			110001b : SDHI_D0-B
PE7PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		001000b : MTIOC6A	001000b : MTIOC6A
		001101b : MISOB-B	001101b : MISOB-B
		011001b : MMC_RES#-B	
		011010b : SDHI_WP	011010b : SDHI_WP
			011011b : QIO1-B
		011101b : TOC1	011101b : TOC1
		100101b: LCD_DATA9-B (注 1)	
			110001b : SDHI_D1-B
PEnPFS	ISEL	割り込み入力機能選択ビット	割り込み入力機能選択ビット
		0 IDO 1 + # 7 - / + II + / .	0 100 1 + # 7 - # 11 - # 11
		0:IRQn 入力端子として使用しない	0:IRQn 入力端子として使用しない
		1:IRQn 入力端子として使用する 	1:IRQn 入力端子として使用する
			PE0 : IRQ8
			145/144/100/64 ピン)
			PE1 : IRQ9
		PE0 1007 DC	(145/144/100/64 ピン)
		PE2 : IRQ7-DS	PE2: IRQ7-DS (145/144/100/64 ピン)
		(177/176/145/144/100/64 ピン)	PE3 : IRQ11
			(145/144/100 ピン)
			PE4 : IRQ12
			(145/144/100 ピン)
		DEC IDOS	PE5 : IRQ5
		PE5 : IRQ5	(145/144/100 ピン)
		(177/176/145/144/100 ピン)	PE6 : IRQ6
		PE6 : IRQ6	(145/144/100/64/48 ピン)
		(177/176/145/144/100/64 ピン)	PE7 : IRQ7
		PE7 : IRQ7	(145/144/100/64/48 ピン)
	<u> </u>	(177/176/145/144/100/64 ピン)	, , ,

レジスタ	ビット	RX65N (n = 0~7)	RX671 (n = 0∼7)
PEnPFS	ASEL	アナログ入力機能選択ビット	アナログ入力機能選択ビット
		0:アナログ端子以外に使用する	0:アナログ端子以外に使用する
		1:アナログ端子として使用する	1:アナログ端子として使用する
		PE0 : ANEX0	PE0 : ANEX0
		(177/176/145/144/100/64 ピン)	(145/144/100/64 ピン)
		PE1 : ANEX1	PE1 : ANEX1
		(177/176/145/144/100/64 ピン)	(145/144/100/64 ピン)
		PE2: AN100	
		(177/176/145/144/100 ピン)	
		PE3: AN101	
		(177/176/145/144/100 ピン)	
		PE4: AN102	
		(177/176/145/144/100 ピン)	
		PE5 : AN103	
		(177/176/145/144/100 ピン)	
		PE6 : AN104	
		(177/176/145/144/100 ピン)	
		PE7: AN105	
		(177/176/145/144/100 ピン)	

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品は未対応

表 2.46 PFn 端子機能制御レジスタ(PFnPFS)の比較

レジスタ	ビット	RX65N (n = $0 \sim 2$, 5)	RX671 (n = 5)
PF0PFS	-	PF0 端子機能制御レジスタ	-
PF1PFS	-	PF1 端子機能制御レジスタ	-
PF2PFS	-	PF2 端子機能制御レジスタ	-
PF5PFS	PSEL[5:0]	-	端子機能選択ビット

表 2.47 PHn 端子機能制御レジスタ(PHnPFS)の比較

レジスタ	ビット	RX65N	RX671
PHnPFS	-	-	PHn 端子機能制御レジスタ (n = 1, 2)

表 2.48 PJn 端子機能制御レジスタ(PJnPFS)の比較

レジスタ	ビット	RX65N (n = 0~3, 5)	RX671 (n = 3, 5)
PJ0PFS	-	PJ0 端子機能制御レジスタ	-
PJ1PFS	-	PJ1 端子機能制御レジスタ	-
PJ2PFS	-	PJ2 端子機能制御レジスタ	-
PJ3PFS	PSEL[5:0]	端子機能選択ビット	端子機能選択ビット
		000000b : Hi-Z	000000b : Hi-Z
		000001b : MTIOC3C	000001b : MTIOC3C
		001010b : CTS6#/RTS6#/SS6#	001010b : CTS6#/RTS6#/SS6#
		001011b : CTS0#/RTS0#/SS0#	001011b : CTS0#/RTS0#/SS0#
		010001b : ET0_EXOUT	
		011000b : EDACK1	011000b : EDACK1
PJnPFS	ISEL	-	割り込み入力機能選択ビット

表 2.49 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット	RX65N(MPC)	RX671(MPC)
PFBCR0	ADRHMS	A16~A23 出力許可ビット	A16~A23 出力許可ビット
	ADRHMS2	A16~A23 出力許可 2 ビット	A16~A23 出力許可 2 ビット
		ADRHMS / ADRHMS2	ADRHMS / ADRHMS2
		0 / 0 : PC0~PC7 を設定	0 / 0 : PC0~PC7 を設定
		0 / 1 : PC0, PC1, P71, P72, P74,	0 / 1 : PC0, PC1, P71, P72, P74,
		PC5~PC7 を設定	PC5~PC7 を設定
		1/0:コードフラッシュメモリ容量が	1/0:
		1.5M バイト以上の製品:	
		P90~P97 を設定	
		コードフラッシュメモリ容量が 1M	
		バイト以下の製品:	
		P90~P93 を設定	P90~P93 を設定
		(A20~A23 の割り当てなし)	(A20~A23 の割り当てなし)
		1/1: 設定しないでください	1/1: 設定しないでください
			145 ピン TFLGA (PTLG0145JB-A)には
			P71、P72 がないため、外部アドレスバス A16~A23 を使用する場合は、
			ADRHMS ビット、ADRHMS2 ビットに
			は "00b" または "10b" を設定してくだ
			さい。
	DH32E	D16~D31 出力許可ビット (注1)	-
	WR32BC32E	WR3#/BC3#、WR2#/BC2#	-
		出力許可ビット ^(注 1)	
PFBCR1	ALES	ALE 選択ビット ^(注 1)	-
PFENET	-	イーサネット制御レジスタ	-

注 1. コードフラッシュメモリ容量が 1M バイト以下の製品では予約ビットです。 読むと "0" が読めます。書く場合、 "0" としてください。

2.15 ポートアウトプットイネーブル 3

表 2.50 にポートアウトプットイネーブル 3 のレジスタ比較を示します。

表 2.50 ポートアウトプットイネーブル 3 のレジスタ比較

レジスタ	ビット	RX65N(POE3a)	RX671(POE3a)
M6SELR	-	MTU6 端子選択レジスタ	-

2.16 8ビットタイマ

表 2.51 に 8 ビットタイマの概要比較を示します。

表 2.51 8 ビットタイマの概要比較

項目	RX65N(TMR)	RX671(TMRb)
カウントクロック	 内部クロック: PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 外部クロック: 外部カウントクロック 	 内部クロック: PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 外部クロック:外部カウントクロック
チャネル数	(8 ビット×2 チャネル)×2 ユニット	(8 ビット×2 チャネル)×2 ユニット
コンペアマッチ	 8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B) 	 8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、 PWM 出力	任意のデューティ比のパルス出力、 PWM 出力
2 チャネルの カスケード接続	 16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を 上位、TMR3 を下位)とする 16 ビット タイマ コンペアマッチカウントモード 	 16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を 上位、TMR3 を下位)とする 16 ビット タイマ コンペアマッチカウントモード
	TMR1 は TMR0 のコンペアマッチをカ ウント(TMR3 は TMR2 のコンペアマッ チをカウント)	TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、 オーバフロー	コンペアマッチ A、コンペアマッチ B、 オーバフロー
イベントリンク機能(出力)	コンペアマッチ A、コンペアマッチ B、 オーバフロー (TMR0~3)	コンペアマッチ A、コンペアマッチ B、 オーバフロー(TMR0~3)
イベントリンク機能(入力)	イベント受付により、3種類のうち1つの 動作が可能 (1)カウントスタート動作(TMR0~3) (2)イベントカウンタ動作(TMR0~3) (3)カウントリスタート動作(TMR0~3)	イベント受付により、3種類のうち1つの 動作が可能 (1)カウントスタート動作(TMR0~3) (2)イベントカウンタ動作(TMR0~3) (3)カウントリスタート動作(TMR0~3)
DTC の起動	コンペアマッチ A 割り込み、 コンペアマッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、 コンペアマッチ B 割り込みにより起動可能
A/D コンバータの 変換開始トリガ	TMR0、TMR2 のコンペアマッチ A	TMR0、TMR2 のコンペアマッチ A
SCI の基本クロック生成 REMC 動作クロック生成	SCI のボーレートクロックを生成 -	SCI の基本クロックを生成 REMC (リモコン信号受信機能)の 動作クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態へ の遷移が可能	ユニットごとにモジュールストップ状態へ の遷移が可能

2.17 USB2.0FS ホスト/ファンクションモジュール

表 2.52 に USB2.0FS ホスト/ファンクションモジュールの概要比較を示します。

表 2.52 USB2.0FS ホスト/ファンクションモジュールの概要比較

項目	RX65N(USBb)	
	` '	RX671(USBb)
チャネル数 特長	1 チャネル ● USB2.0 に対応した UDC (USB Device	2 チャネル ■ USB2.0 に対応した UDC (USB Device
17 K	Controller)およびトランシーバを内蔵 ホストコントローラ機能/ファンクショ ンコントローラ機能/OTG (On-The-Go) に対応(1 チャネル)	Controller)およびトランシーバを内蔵 ホストコントローラ機能/ファンクショ ンコントローラ機能/OTG (On-The-Go) に対応(2 チャネル)
	 ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能 セルフパワーモードおよびバスパワー 	 ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能 セルフパワーモードおよびバスパワー
	■ モードを選択可能	モードを選択可能
	ホストコントローラ機能選択時	ホストコントローラ機能選択時
	フルスピード転送(12 Mbps) およびロースピード転送(1.5 Mbps) に対応	● フルスピード転送(12 Mbps)およびロース ピード転送(1.5 Mbps)に対応
	● SOF、パケット送信のスケジュールを自 動化	● SOF、パケット送信のスケジュールを自 動化
	● アイソクロナス転送、インタラプト転送 の転送インターバル設定機能	● アイソクロナス転送、インタラプト転送 の転送インターバル設定機能
	ハブを 1 段経由し、複数の周辺デバイス と接続し通信が可能	ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能
	ファンクションコントローラ機能選択時	ファンクションコントローラ機能選択時
	● フルスピード転送(12 Mbps)に対応	● フルスピード転送(12 Mbps) (注 1)に対応
	● コントロール転送ステージ管理機能	● コントロール転送ステージ管理機能
	デバイスステート管理機能SET_ADDRESS リクエストに対する自動	デバイスステート管理機能SET_ADDRESS リクエストに対する自動
	応答機能	応答機能
	● SOF 補完機能	● SOF 補完機能
通信データ転送タイプ	● コントロール転送	● コントロール転送
	● バルク転送	● バルク転送
	● インタラプト転送	● インタラプト転送
00 15	• アイソクロナス転送	● アイソクロナス転送
パイプコンフィギュ	● USB 通信用バッファメモリを内蔵	● USB 通信用バッファメモリを内蔵
レーション	● 最大 10 本のパイプを選択可能(デフォル	● 最大 10 本のパイプを選択可能
	トコントロールパイプを含む) ● パイプ 1~9 は任意のエンドポイント番号	(デフォルトコントロールパイプを含む) ● パイプ 1~9 は任意のエンドポイント番号
	を割り付け可能	を割り付け可能
	各パイプの設定可能な転送条件	各パイプの設定可能な転送条件
	● パイプ 0:コントロール転送、64 バイト	● パイプ 0:コントロール転送、64 バイト
	シングルバッファ	シングルバッファ
	• パイプ1、2:	• パイプ1、2:
	―バルク転送時、64 バイトダブルバッファ指定可能	―バルク転送時、64 バイトダブルバッファ指定可能
	―アイソクロナス転送時、256 バイトダ ブルバッファ指定可能	—アイソクロナス転送時、256 バイトダ ブルバッファ指定可能
	パイプ3~5:バルク転送、64 バイトダブ ルバッファ指定可能	パイプ 3~5: バルク転送、64 バイトダブルバッファ指定可能
	パイプ6~9:インタラプト転送、64バイトシングルバッファ	パイプ6~9:インタラプト転送、64バイトシングルバッファ

項目	RX65N(USBb)	RX671(USBb)
その他の機能	 トランザクションカウントによる受信トランスファ終了機能 BRDY割り込みイベント通知タイミング変更機能(BFRE) DnFIFOポート(n = 0, 1)で指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM) トランスファ終了による応答 PID の NAK設定機能(SHTNAK) D+/D-のプルアップ抵抗、プルダウン抵抗をチップに内蔵 	 トランザクションカウントによる受信トランスファ終了機能 BRDY割り込みイベント通知タイミング変更機能(BFRE) DnFIFOポート(n = 0, 1)で指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM) トランスファ終了による応答 PID の NAK設定機能(SHTNAK) D+/D-のプルアップ抵抗、プルダウン抵抗をチップに内蔵
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

2.18 シリアルコミュニケーションインタフェース

表 2.53 にシリアルコミュニケーションインタフェースの概要比較を、表 2.54 にシリアルコミュニケーションインタフェースのチャネル比較を、表 2.55 にシリアルコミュニケーションインタフェースのレジスタ比較を、表 2.56 に TXDn 端子の制御比較を示します。

表 2.53 シリアルコミュニケーションインタフェースの概要比較

	項目	RX65N(SCIg, SCIi, SCIh)	RX671(SClk, SClm, SClh)
チャネル数		• SClg: 10 チャネル	
		• SCli: 2 チャネル	
			• SClk: 10 チャネル
			• SCIm: 2 チャネル
		• SCIh: 1 チャネル	● SCIh: 1 チャネル
シリアル通信:		● 調歩同期式	● 調歩同期式
		● クロック同期式	● クロック同期式
		スマートカードインタフェース	スマートカードインタフェース
		● 簡易 I ² C バス	● 簡易 I ² C バス
		● 簡易 SPI バス	● 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任	ボーレートジェネレータ内蔵により任
		意のビットレートを設定可能	意のビットレートを設定可能
全二重通信		送信部:ダブルバッファ構成による	● 送信部:ダブルバッファ構成による
		連続送信が可能	連続送信が可能
		● 受信部:ダブルバッファ構成による	● 受信部:ダブルバッファ構成による
		連続受信が可能	連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択	LSB ファースト/MSB ファースト選択
		可能	可能
入出力信号レ	ベル反転	-	入力信号、出力信号のレベルをそれぞ
			れ独立して反転可能(SCI0~SCI11)
割り込み要因		送信終了、送信データエンプティ、	● 送信終了、送信データエンプティ、
		受信データフル、受信エラー	受信データフル、受信エラー
		(SCI0~SCI12)	(SCI0~SCI12)
		データー致(SCI10, SCI11)	データー致(SCI0~SCI11)
		受信データレディ(SCI10, SCI11)	受信データレディ(SCI10, SCI11)
		● 開始条件/再開始条件/停止条件生成	● 開始条件/再開始条件/停止条件生成
		終了 (簡易 I ² C モード用)	終了(簡易 I ² C モード用)
**	Hele At.	(SCI0~SCI12) チャネルごとにモジュールストップ状	(SCI0~SCI12) チャネルごとにモジュールストップ状
消費電力低減	茂 탄	チャイルことにモジュールストップ状 態への遷移が可能	デャイルことにモンュールストップ状 態への遷移が可能
======================================	データ長	7 ビット/8 ビット/9 ビット	
調歩同期式 モード	アーダ女	/ L ツ ト/O L ツ ト/3 E ツ ト	7 ビット/8 ビット/9 ビット
	送信ストップ	1 ビット/2 ビット	 1ビット/2 ビット
	ビット		
	パリティ機能	偶数パリティ/奇数パリティ/	偶数パリティ/奇数パリティ/
		パリティなし	パリティなし
	受信エラー	パリティエラー、オーバランエラー、	パリティエラー、オーバランエラー、
	検出機能	フレーミングエラー	フレーミングエラー
	ハードウェア	CTSn#端子、RTSn#端子を用いた送受	CTSn#端子、RTSn#端子を用いた送受
	フロー制御	信制御が可能	信制御が可能
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を利用	送信 16 段、受信 16 段の FIFO を利用
		可能(SCI10, SCI11)	可能(SCI10, SCI11)
	データー致検出	受信データと比較データレジスタの内	受信データと比較データレジスタの内
		容を比較して、値が一致すると割り込	容を比較して、値が一致すると割り込
		み要求を生成可能(SCI10, SCI11)	み要求を生成可能(<mark>SCI0~</mark> SCI11)
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を利用 可能(SCI10, SCI11) 受信データと比較データレジスタの内 容を比較して、値が一致すると割り込	送信 16 段、受信 16 段の FIFO を利用 可能(SCI10, SCI11) 受信データと比較データレジスタの内 容を比較して、値が一致すると割り込

		RX65N(SCIg, SCIi, SCIh)	RX671(SCIk, SCIm, SCIh)
調歩同期式	スタートビットの	Low または立ち下がりエッジを	Low または立ち下がりエッジを
モード	検出	選択可能	選択可能
	受信データサンプ	-	受信データのサンプリングポイントを
	リングタイミング		データの中央を基点に前後に変更可能
	調整		(SCI0~SCI11)
	送信信号変化 タイミング調整	-	送信データの立ち下がりエッジまたは 立ち上がりエッジのいずれかを遅延さ
	ダイミング調金		せることが可能(SCI0~SCI11)
	ブレーク検出	● フレーミングエラー発生時、RXDn	● フレーミングエラー発生時、RXDn
		端子のレベルを直接読み出すことで	端子のレベルを直接読み出すことで
		ブレークを検出可能(SCI0~SCI12)	ブレークを検出可能(SCI0~SCI12)
		● SPTR.RXDMON フラグを読み出す	• SPTR.RXDMON フラグを読み出す
		ことでブレークを検出可能	ことでブレークを検出可能
	4 D 4 M . 7	(SCI10, SCI11) ● 内部クロック/外部クロックの選択	(SCI0~SCI11) ● 内部クロック/外部クロックの選択
	クロックソース	が可能(SCI0~SCI12)	が可能(SCI0~SCI12)
		TMR からの転送レートクロック入 サが可能(SCIE_SCIE_SCIE_SCIE_SCIE_SCIE_SCIE_SCIE_	● TMR からの転送レートクロック入
	 倍速モード	カが可能(SCI5, SCI6, SCI12) ボーレートジェネレータ倍速モードを	カが可能(SCI5, SCI6, SCI12) ボーレートジェネレータ倍速モードを
		選択可能	選択可能
	マルチプロセッサ	複数のプロセッサ間のシリアル通信機	複数のプロセッサ間のシリアル通信機
	通信機能	能	能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズ フィルタを内蔵	RXDn 端子入力経路にデジタルノイズ フィルタを内蔵
クロック同	データ長	8 ビット	8 ビット
期式モード	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェア フロー制御	CTSn#端子、RTSn#端子を用いた送受 信制御が可能	CTSn#端子、RTSn#端子を用いた送受 信制御が可能
	送受信 FIFO	送信 16 段、受信 16 段の FIFO を 利用可能(SCI10, SCI11)	送信 16 段、受信 16 段の FIFO を 利用可能(SCI10, SCI11)
スマート カードイン	エラー処理	● 受信時パリティエラーを検出すると エラーシグナルを自動送出	● 受信時パリティエラーを検出すると エラーシグナルを自動送出
タフェース モード		● 送信時エラーシグナルを受信すると データを自動再送信	● 送信時エラーシグナルを受信すると データを自動再送信
	データタイプ	ダイレクトコンベンション/インバース	ダイレクトコンベンション/インバース
		コンベンションをサポート	コンベンションをサポート
簡易 I ² C	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
モード	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCLn、SSDAn 入力経路にデジタ SSCLn 、 SSDAn	SSCLn、SSDAn 入力経路にデジタ SSCLn 、SSDAn 、 SSDAn 、 SSDAn
		ルノイズフィルタを内蔵	ルノイズフィルタを内蔵
 簡易 SPI	データ長	● ノイズ除去幅調整可能 8 ビット	● ノイズ除去幅調整可能 8 ビット
間易 SPI モード	エラーの検出	オーバランエラー	オーバランエラー
_ '	SS 入力端子機能	オーハラフェラー SSn#端子が High のとき、出力端子を	スーパランエラー SSn#端子が High のとき、出力端子を
		ハイインピーダンスにすることが可能	ハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4種類から選択可能	クロック位相、クロック極性の設定を 4種類から選択可能
拡張シリア	Start Frame 送信	● Break Field Low width の出力が可能	Break Field Low width の出力が可能
ルモード		/出力完了割り込み機能あり	/出力完了割り込み機能あり
(SCI12 のみ		● バス衝突検出機能あり/検出割り込	● バス衝突検出機能あり/検出割り込
対応)		み機能あり	み機能あり

ルモード (SCI12 のみ	Start Frame 受信	● Break Field Low width の検出が可能	● Break Field Low width の検出が可能
対応)	入出力制御機能	 検出完了割り込み機能あり Control Field 0、Control Field 1のデータ比較/一致割り込み機能あり Control Field 1にはプライマリ/セカンダリの2種類の比較データを設定可能 Control Field 1にプライオリティインタラプトビットを設定可能 Break Field がない Start Frame にも対応可能 Control Field 0 がない Start Frame にも対応可能 ビットレート測定機能あり TXDX12/RXDX12信号の極性選択が可能 RXDX12信号にデジタルフィルタ機能を設定可能 RXDX12端子とTXDX12端子を兼 	(検出完了割り込み機能あり) Control Field 0、Control Field 1のデータ比較/一致割り込み機能あり Control Field 1にはプライマリ/セカンダリの2種類の比較データを設定可能 Control Field 1にプライオリティインタラプトビットを設定可能 Break Field がない Start Frameにも対応可能 Control Field 0 がない Start Frameにも対応可能 ビットレート測定機能あり TXDX12/RXDX12信号の極性選択が可能 RXDX12信号にデジタルフィルタ機能を設定可能 RXDX12 端子と TXDX12 端子を兼
_	タイマ機能	用した半二重通信が可能 ● RXDX12 端子受信データサンプリングタイミング選択可能	用した半二重通信が可能 ● RXDX12 端子受信データサンプリングタイミング選択可能
ビットレートモ		リロードタイマ機能として使用可能 内蔵ボーレートジェネレータの出力補	リロードタイマ機能として使用可能 内蔵ボーレートジェネレータの出力補
ヒットレートモ 機能	ンユレーション	内蔵ホーレートシェネレータの出力補	内蔵ホーレートシェネレータの出刀補 正により誤差を低減可能
イベントリンク (SCI5 のみ対応)		 エラー(受信エラー・エラーシグナル検出)イベント出力 受信データフルイベント出力 送信データエンプティイベント出力 送信終了イベント出力 	 エラー(受信エラー・エラーシグナル検出)イベント出力 受信データフルイベント出力 送信データエンプティイベント出力 送信終了イベント出力

表 2.54 シリアルコミュニケーションインタフェースのチャネル比較

項目	RX65N(SCIg, SCIi, SCIh)	RX671(SClk, SClm, SClh)
調歩同期式モード	SCI0~SCI12	SCI0~SCI12
クロック同期式モード	SCI0~SCI12	SCI0~SCI12
スマートカード	SCI0~SCI12	SCI0~SCI12
インタフェースモード		
簡易 I ² C モード	SCI0~SCI12	SCI0~SCI12
簡易 SPI モード	SCI0~SCI12	SCI0~SCI12
FIFO モード	SCI10, SCI11	SCI10, SCI11
データー致検出	SCI10, SCI11	SCI0~SCI11
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, SCI6, SCI12	SCI5, SCI6, SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュール	PCLKB : SCI0~SCI9, SCI12	PCLKB : SCI0~SCI9, SCI12
クロック	PCLKA: SCI10, SCI11	PCLKA: SCI10, SCI11

表 2.55 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX65N(SCIg, SCIi, SCIh)	RX671(SClk, SClm, SClh)
SEMR	ITE	-	即時送信許可ビット
	ABCSE	-	調歩同期基本クロックセレクト拡張 ビット
SPTR	RXDMON	RXD ラインモニタフラグ	RXD ラインモニタフラグ
			RINV ビットが"0"のとき
		0:RXDn 端子は Low	0:RXDn 端子は Low
		1:RXDn 端子は High	1:RXDn 端子は High
			RINV ビットが"1"のとき
			0:RXDn 端子は High
			1 : RXDn 端子は Low
	SPB2DT	シリアルポートブレークデータビット	シリアルポートブレークデータビット
	SPB2IO	シリアルポートブレーク入出力ビット	シリアルポートブレーク入出力ビット
		調歩同期式モード時に、SCR.TE ビッ	SCR.TE ビット、SPB2DT ビット、
		ト、SPB2DT ビット、SPB2IO ビット	SPB2IO ビット、TINV ビットを組み
		を組み合わせて、TXDn 端子を制御し	合わせて、TXDn 端子を制御します。
		ます。詳細は表 2.56 を参照してくだ	詳細は表 2.56 を参照してください。
		さい	調歩同期式モードでのみ有効です。
	RINV	-	受信入力反転ビット
	TINV	-	送信出力反転ビット
	RTADJ	-	受信データサンプリングタイミング
			調整ビット
	TTADJ	-	送信信号変化タイミング調整ビット
TMGR	-	-	送受信タイミング選択レジスタ

表 2.56 TXDn 端子の制御比較

SCR.TE	SPB2IO	SPB2DT	TXDn 端	子の状態
ビットの 設定値	ビットの 設定値	ビットの 設定値	RX65N	RX671
0 (送信禁止)	0 (入力)	任意	Hi-Z	Hi-Z
	1 (出力)	0		TINV ビットが"0"のとき
			Low を出力	Low を出力
				TINV ビットが"1"のとき
				High を出力
		1		TINV ビットが"0"のとき
			High を出力	High を出力
				TINV ビットが"1"のとき
				Low を出力
1 (送信許可)	任意	任意	送信データ出力端子	送信データ出力端子

2.19 シリアルペリフェラルインタフェース

表 2.57 にシリアルペリフェラルインタフェースの概要比較を、表 2.58 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.57 シリアルペリフェラルインタフェースの概要比較

項目	RX65N(RSPIc)	RX671(RSPId)
チャネル数	3 チャネル	3 チャネル
RSPI 転送機能	 MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPIClock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 送信のみの動作が可能 	MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能
	 通信モード:全二重または送信のみを選択可能 RSPCKの極性を変更可能 RSPCKの位相を変更可能 	 通信モード:全二重または単方向(送信のみ、受信のみ(スレーブモード時))を選択可能 RSPCKの極性を変更可能 RSPCKの位相を変更可能
データフォーマット	 MSB ファースト/LSB ファーストの切り替え可能 転送ビット長を8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 送信/受信バッファは 128 ビット 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) 送信データ、受信データをバイト単位でスワップ可能 	 MSB ファースト/LSB ファーストの切り替え可能 転送ビット長を8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 送信/受信バッファは 128 ビット 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) 送受信データをバイト単位でスワップ可能
ビットレート	 マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) — High 幅: PCLK の 2 サイクル、Low 幅: PCLK の 2 サイクル 	 マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周)ーHigh 幅: PCLK の 2 サイクル、Low 幅: PCLK の 2 サイクル
バッファ構成エラー検出	 送信および受信バッファはそれぞれダブルバッファ構造 送信および受信バッファは 128 ビット モードフォルトエラー検出 オーバランエラー検出 パリティエラー検出 	 送信および受信バッファはそれぞれダブルバッファ構造 送信および受信バッファは 128 ビット モードフォルトエラー検出 オーバランエラー検出 パリティエラー検出
	● ハッティエノー検出 ● アンダランエラー検出	ハッティエリー検出 アンダランエラー検出

項目	RX65N(RSPIc)	RX671(RSPId)
SSL 制御機能	● 1チャネルあたり 4本の SSL 端子	● 1 チャネルあたり 4 本の SSL 端子
	(SSLx0~SSLx3)	(SSLx0~SSLx3)
	● シングルマスタ設定時には、SSLx0~	● シングルマスタ設定時には、SSLx0~
	SSLx3 端子を出力	SSLx3 端子を出力
	● マルチマスタ設定時: SSLx0 端子は入力、	• マルチマスタ設定時: SSLx0 端子は入力、
	SSLx1~SSLx3 端子は出力または未使用	SSLx1~SSLx3 端子は出力または未使用
	● スレーブ設定時: SSLx0 端子は入力、 SSLx1~SSLx3 端子は未使用	● スレーブ設定時: SSLx0 端子は入力、 SSLx1~SSLx3 端子は未使用
	SSL 出力のアサートから RSPCK 動作ま	SSL 出力のアサートから RSPCK 動作ま
	での遅延(RSPCK 遅延)を設定可能	での遅延(RSPCK 遅延)を設定可能
	—設定範囲:1~8 RSPCK	—設定範囲:1~8 RSPCK
	—設定単位:1 RSPCK	—設定単位:1 RSPCK
	● RSPCK 停止から SSL 出力のネゲートま	● RSPCK 停止から SSL 出力のネゲートま
	での遅延(SSL ネゲート遅延)を設定可能	での遅延(SSL ネゲート遅延)を設定可能
	—設定範囲: 1~8 RSPCK	—設定範囲:1~8 RSPCK
	—設定単位:1 RSPCK	—設定単位:1 RSPCK
	● 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能	◆ 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能
	- 一設定範囲: 1~8 RSPCK	ー設定範囲:1~8 RSPCK
	● SSL 極性変更機能	● SSL 極性変更機能
マスタ転送時の制御	● 最大8コマンドで構成された転送を連続し	最大8コマンドで構成された転送を連続し
方式	てループ実行可能	てループ実行可能
	● 各コマンドに以下の項目を設定可能	● 各コマンドに以下の項目を設定可能
	—SSL 信号値、ビットレート、RSPCK 極	—SSL 信号値、ビットレート、RSPCK 極
	性/位相、転送データ長、LSB/MSB	性/位相、転送データ長、LSB/MSB
	ファースト、バースト、RSPCK 遅延、 SSL ネゲート遅延、次アクセス遅延	ファースト、バースト、RSPCK 遅延、 SSL ネゲート遅延、次アクセス遅延
	SSL イケート遅延、次アクセス遅延 ● 送信バッファへのライトで転送を起動可能	● 送信バッファへのライトで転送を起動可能
	● SSL ネゲート時の MOSI 信号値を設定可能	SSL ネゲート時の MOSI 信号値を設定可能
	● RSPCK 自動停止機能	● RSPCK 自動停止機能
		バースト転送時のデータバイト間遅延を
		短縮可能
割り込み要因	● 割り込み要因	● 割り込み要因
	一受信バッファフル割り込み	一受信バッファフル割り込み
	送信バッファエンプティ割り込み	送信バッファエンプティ割り込み
	—RSPI エラー割り込み(モードフォルト、	エラー割り込み(モードフォルト、
	オーバラン、アンダラン、パリティエ ラー)	オーバラン、アンダラン、パリティエ ラー)
	ー RSPI アイドル割り込み(RSPI アイドル)	ーアイドル割り込み
	(Kerry Tryally Zery (Kerry Trya)	一通信完了割り込み
イベントリンク機能	 ・ 以下のイベントをイベントリンクコント	以下のイベントをイベントリンクコント
(出力)	ローラへ出力可能(RSPI0)	ローラへ出力可能(RSPI0)
	—受信バッファフルイベント信 号	―受信バッファフルイベント
	―送信バッファエンプティイベント信号	一送信バッファエンプティイベント
	―モードフォルト/オーバラン/アンダラン/	ーエラーイベント(モードフォルト、オー ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・
	パリティエラーのイベント信号 —RSPI アイドルイベント信号	バラン、アンダラン、パリティエラー) —アイドルイベント
	一ROPI アイトルイヘフト信号 一送信完了イベント信号	
 その他の機能	● CMOS/オープンドレイン出力切り替え機	
2 12 12 112	能	
	● RSPI 初期化機能	● RSPI 初期化機能
	● ループバックモード機能	ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.58 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX65N(RSPIc)	RX671(RSPId)
SPSR	SPCF	-	通信完了フラグ
SPCR2	SPPE	パリティ許可ビット 0: 送信データにパリティビットを付加しない 受信データのパリティチェックを行わない 1: 送信データにパリティビットを付加する 受信データのパリティチェックを行う	パリティ許可ビット 0: 送信データパリティビットを付加しない 受信データのパリティチェックを行わない 1: 送信データにパリティビットを付加し、受信データのパリティチェックを行う(SPCR.TXMD=0のとき) 送信データにパリティビットを付加するが、受信データのパリティチェックは行わない(SPCR.TXMD=1のとき)
SPDCR2	DINV	-	転送データ反転ビット
SPCR3	-	-	RSPI 制御レジスタ 3

2.20 クワッドシリアルペリフェラルインタフェース/クワッド SPI メモリインタフェース

表 2.59 にクワッドシリアルペリフェラルインタフェース/クワッド SPI メモリインタフェースの概要比較 を、表 2.60 にクワッドシリアルペリフェラルインタフェース/クワッド SPI メモリインタフェースのレジス タ比較を記載します。

表 2.59 クワッドシリアルペリフェラルインタフェース/クワッド SPI メモリインタフェースの概要比較

項目	RX65N(QSPI)	RX671(QSPIX)
チャネル数	1 チャネル	1 チャネル
SPI	 Single/Dual/Quad-SPI 動作でシリアルフラッシュメモリとの通信が可能 SPI モード 0~4 の構成が可能 	 拡張 SPI、Dual-SPI、Quad-SPI の各プロトコルをサポート SPI モード 0 と SPI モード 3 の構成が可能 アドレス幅として 8、16、24、32 ビットから選択可能
タイミング補正機能	-	各種シリアルフラッシュに対応した構成が 可能
メモリマップドモード	-	 リード、ファストリード、ファストリード Dual 出力、ファストリード Dual I/O、ファストリード Quad 出力、ファストリード Quad I/O の各命令をサポート 命令コードの代替が可能 ダミーサイクル数の補正が可能 プリフェッチ機能 ポーリング処理 SPI バスサイクル拡張機能
間接アクセスモード	-	ソフトウェア制御による、イレース、ライト、ID リード、パワーダウン制御を含む各種シリアルフラッシュ命令/機能を柔軟にサポート
割り込み要因	受信バッファフル割り込み送信バッファエンプティ割り込みQSSL ネゲート割り込み	• エラー割り込み
モジュールストップ機能	モジュールストップ状態への遷移が可能	モジュールストップ状態を設定して消費電力 を削減可能

表 2.60 クワッドシリアルペリフェラルインタフェース/クワッド SPI メモリインタフェースのレジスタ 比較

レジスタ	ビット	RX65N(QSPI)	RX671(QSPIX)
SPCR	-	QSPI 制御レジスタ	-
SSLP	-	QSPI スレーブセレクト極性レジスタ	-
SPPCR	-	QSPI 端子制御レジスタ	-
SPSR	-	QSPI ステータスレジスタ	SPI ステータスレジスタ
		SPSR は、16 ビットレジスタです。	SPSR は、32 ビットレジスタです。
		リセット後の初期値が異なります	1
	SPSSLF	QSSL ネゲートフラグ	-
	SPTEF	送信バッファエンプティフラグ	-
	TREND	送信終了フラグ	-
	SPRFF	受信バッファフルフラグ	-
	BUSY	-	バスビジーフラグ
	ROMAE	-	ROM アクセスエラーフラグ
SPDR	-	QSPI データレジスタ	SPI データレジスタ
		本レジスタへの書き込みは送信バッファ	このレジスタへのリード/ライトは SPI バ
		(SPTXB)へ行われ、本レジ	スサイクルに変換されます。AMOD ビッ
		スタからの読み出しは受信バッファ	ト=1 のとき、このレジスタは間接アクセ
		(SPRXB) から行われます。	スモードでのみアクセス可能です。メモ
		本レジスタへのアクセスはバイト/ワード/	リマップドモードでは、このレジスタへ のアクセスは無視されます。
		ロングワードで行ってください。	のアクセスは無視されます。
SPSCR	-	QSPI シーケンス制御レジスタ	-
SPSSR	-	QSPI シーケンスステータスレジスタ	-
SPBR	-	QSPI ビットレートレジスタ	-
SPDCR	TXDMY	ダミーデータ送信イネーブルビット	-
	DCYC[3:0]	-	ダミーサイクル数設定ビット
	XIPS	-	XIP ステータスフラグ
	XIPE	-	XIP 許可ビット
	MODE[7:0]	-	モードデータ
SPCKD	-	QSPI クロック遅延レジスタ	-
SSLND	-	QSPI スレーブセレクトネゲート遅延 レジスタ	-
SPND	-	QSPI 次アクセス遅延レジスタ	-
SPCMDn	-	QSPI コマンドレジスタ n (n = 0~3)	-
SPBFCR	-	QSPI バッファ制御レジスタ	-
SPBDCR	-	QSP バッファデータカウントセット レジスタ	-
SPBMULn	-	QSPI 転送データ長倍数設定レジスタ n (n = 0~3)	-
SPMR0	-	-	モードレジスタ 0
SPSSCR	-	-	スレーブセレクト信号制御レジスタ
SPOCR	-	-	動作クロック制御レジスタ
	1		プリフェッチステータスレジスタ
SPPFSR	-	-	2
SPPFSR SPMR1	-	-	モードレジスタ 1
SPMR1 SPSR	-	-	モードレジスタ 1 SPI ステータスレジスタ
SPMR1 SPSR SPRIR	-	-	モードレジスタ 1
SPMR1 SPSR SPRIR SPAMR			モードレジスタ 1 SPI ステータスレジスタ 独自リード命令設定レジスタ アドレスモードレジスタ
SPMR1 SPSR SPRIR			モードレジスタ 1 SPI ステータスレジスタ 独自リード命令設定レジスタ

2.21 バウンダリスキャン

表 2.61 にバウンダリスキャンの概要比較を、表 2.62 にバウンダリスキャンのレジスタ比較を示します。

表 2.61 バウンダリスキャンの概要比較

項目	RX65N	RX671
バウンダリスキャン	RES#端子を High, EMLE 端子を Low、か	RES#端子を High、EMLE 端子を Low、か
有効/無効	つ BSCANP 端子を High としたときにバ	つ BSCANP 端子を High としたときにバ
	ウンダリスキャン機能が有効	ウンダリスキャン機能が有効
バウンダリスキャン	バウンダリスキャン機能有効時、以下は	バウンダリスキャン機能有効時、以下は
専用端子	JTAG 専用端子	JTAG 専用端子
	(TDO/TCK/TDI/TMS/TRST#)	(TDO/TCK/TDI/TMS/TRST#)
	177 ピン TFLGA/176 ピン LFBGA:	
	PF0/PF1/PF2/PF3/PF4	
	145 ピン TFLGA/64 ピン TFBGA:	145 ピン TFLGA/64 ピン TFBGA :
	P26/P27/P30/P31/P34	P26/P27/P30/P31/P34
6 種類の	● BYPASS モード	BYPASS モード
テストモード	■ EXTEST モード	● EXTEST モード
	SAMPLE/PRELOAD モード	■ SAMPLE/PRELOAD モード
	• CLAMP モード	● CLAMPモード
	HIGHZ モード	● HIGHZ モード
	■ IDCODE モード	● IDCODE モード

表 2.62 バウンダリスキャンのレジスタ比較

レジスタ	ビット	RX65N	RX671
JTIDR	-	ID コードレジスタ	ID コードレジスタ
		リセット後の初期値が異なります	

2.22 12 ビット A/D コンバータ

表 2.63 に 12 ビット A/D コンバータの概要比較を、表 2.64 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.63 12 ビット A/D コンバータの概要比較

項目	RX65N(S12ADFa)	RX671(S12ADFa)
ユニット数	2ユニット	2 ユニット
	(S12AD, S12AD1)	(S12AD, S12AD1)
入力チャネル	S12AD:8チャネル、	S12AD:8 チャネル、
	S12AD1:21 チャネル+拡張 1 本	S12AD1: <mark>12</mark> チャネル+拡張 1 本
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャネル当たり(0.48 μ s)	1 チャネル当たり(0.48 μ s)
	(12 ビット変換モード)	(12 ビット変換モード)
	1 チャネル当たり(0.45 μ s)	1 チャネル当たり(0.45 μ s)
	(10 ビット変換モード)	(10 ビット変換モード)
	1 チャネル当たり(0.42 μ s)	1 チャネル当たり(0.42 μs)
	(8 ビット変換モード)	(8 ビット変換モード)
	(A/D 変換クロック ADCLK = 60MHz 動作時)	(A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	● 周辺モジュールクロック PCLK と A/D 変	● 周辺モジュールクロック PCLK と A/D 変
	換クロック ADCLK を以下の周波数比で設	換クロック ADCLK を以下の周波数比で設
	定可能	定可能
	—PCLK: ADCLK 周波数比 = 1:1,2:1,4:1,8:1	—PCLK: ADCLK 周波数比 = 1:1,2:1,4:1,8:1
	- 1:1,2:1,4:1,0:1 • ADCLK の設定はクロック発生回路で行い	- 1 : 1, 2 : 1, 4 : 1, 0 : 1 - ADCLK の設定はクロック発生回路で行い
	a ADOLK の設定はグロック完全回路で行い ます	ます。
データレジスタ	● アナログ入力用 29 本 (S12AD:8 本、	● アナログ入力用 20 本 (S12AD:8 本、
, ,,,,,	S12AD1:21本)、ダブルトリガモード	S12AD1: 12 本)、ダブルトリガモード
	での A/D 変換データ二重化用 1 本/各ユ	での A/D 変換データ二重化用 1 本/各ユ
	ニット、ダブルトリガモード拡張動作時	ニット、ダブルトリガモード拡張動作時
	の A/D 変換データニ重化用 2 本/各ユニッ	の A/D 変換データニ重化用 2 本/各ユニッ
	 	
	● 温度センサ用 1 本(S12AD1)	● 温度センサ用 1 本(S12AD1)
	● 内部基準電圧用 1 本 (S12AD1)	● 内部基準電圧用 1 本(S12AD1)
	● 自己診断用 1 本/ユニット	● 自己診断用1本/ユニット
	● A/D 変換結果を 12 ビット A/D データレジ	● A/D 変換結果を 12 ビット A/D データレジ
	スタに保持	スタに保持
	● A/D 変換結果の 8, 10, 12 ビット精度出力	● A/D 変換結果の 8, 10, 12 ビット精度出力
	に対応	に対応
	加算モード時は A/D 変換結果の加算値を変換結果の加算値を	加算モード時は A/D 変換結果の加算値を変換結果の加算値を
	変換精度ビット数 +2 ビット/4 ビットで A/D データレジスタに保持	変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持
	AD	AD
	グループスキャンモードで選択可能)選択	グループスキャンモードで選択可能)選択
	した 1 つのチャネルのアナログ入力の A/D	した 1 つのチャネルのアナログ入力の A/D
	変換データを 1 回目は対象チャネルのデー	変換データを1回目は対象チャネルのデー
	タレジスタに保持、2回目の A/D 変換デー	タレジスタに保持、2回目の A/D 変換デー
	タは二重化レジスタに保持	タは二重化レジスタに保持
	● ダブルトリガモード拡張動作(特定トリガ	● ダブルトリガモード拡張動作(特定トリガ
	種別で有効)選択した 1 つのチャネルのア	種別で有効)選択した 1 つのチャネルのア
	ナログ入力の A/D 変換データをトリガ種	ナログ入力の A/D 変換データをトリガ種
	別毎に準備した二重化レジスタに保持	別毎に準備した二重化レジスタに保持

項目	RX65N(S12ADFa)	RX671(S12ADFa)
動作モード	動作モードは2ユニット個別で設定可能で	動作モードは2ユニット個別で設定可能で
	す。	す。
	● シングルスキャンモード:	• シングルスキャンモード:
	—任意に選択したチャネルのアナログ入 力を 1 回のみ A/D 変換	—任意に選択したチャネルのアナログ入 力を 1 回のみ A/D 変換
	―温度センサ出力(S12AD1)を1回のみA/D変換	―温度センサ出力(S12AD1)を1回のみA/D変換
	—内部基準電圧を 1 回のみ A/D 変換 (S12AD1)	—内部基準電圧を 1 回のみ A/D 変換 (S12AD1)
	—拡張アナログ入力(S12AD1)を 1 回の み A/D 変換	一拡張アナログ入力(S12AD1)を1回の み A/D 変換
	● 連続スキャンモード:	● 連続スキャンモード:
	一任意に選択したチャネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)を繰り返し A/D 変換	—任意に選択したチャネルのアナログ入 カ、温度センサ出カ(S12AD1)、内部 基準電圧(S12AD1)を繰り返し A/D 変 換
	—拡張アナログ入力(S12AD1)を繰り返し A/D 変換	一拡張アナログ入力(S12AD1)を繰り返し A/D 変換
	グループスキャンモード:	グループスキャンモード:
	—使用するグループの数は 2 つ(グルー プ A, B)と 3 つ(グループ A, B, C)が 選択可能	一使用するグループの数は2つ(グループ A, B) と3つ(グループ A, B, C) が 選択可能
	(グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能)	(グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能)
	 一任意に選択したチャネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)をグループ A とグループ B またはグループ A, B, C に分け、グループ単位で選択したアナログ入力を1回のみ A/D 変換 一グループ A とグループ B とグループ C 	 一任意に選択したチャネルのアナログ入力、温度センサ出力(S12AD1)、内部基準電圧(S12AD1)をグループ A、B、C に分け、グループ単位で選択したアナログ入力を1回のみA/D 変換 一グループ A とグループ B とグループ C
	ーグループA とグループB とグループC は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能	ーグループ A とグループ B とグループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能
	• グループスキャンモード	• グループスキャンモード
	(グループ優先制御選択時)	(グループ優先制御選択時)
	―低優先グループのスキャン中に優先グループのトリガがあった場合、低優先	―低優先グループのスキャン中に優先グ ループのトリガがあった場合、低優先
	グループのスキャンを中断し、優先グ	グループのスキャンを中断し、優先グ ループのスキャンを開始。優先順位
	ループのスキャンを開始。優先順位 は、グループ A(高)>グループ B >グ	は、グループ A(高)>グループ B >グ
	ループ C (低)	ループC(低)
	―優先グループのスキャン終了後、低優 先グループのスキャンを再実行(再ス	―優先グループのスキャン終了後、低優 先グループのスキャンを再実行(再ス
	キャン) する/しないを設定可能。また	キャン) する/しないを設定可能。また
	再スキャンは、選択チャネルの最初か	再スキャンは、選択チャネルの最初か
	らか、A/D 変換未終了のチャネルからか を設定可能	らか、A/D 変換未終了のチャネルからか を設定可能

項目	RX65N(S12ADFa)	RX671(S12ADFa)
A/D 変換開始条件	ソフトウェアトリガ	● ソフトウェアトリガ
	● 同期トリガ	● 同期トリガ
	―マルチファンクションタイマパルスユ	―マルチファンクションタイマパルスユ
	ニット(MTU)、8 ビットタイマ	ニット(MTU)、8 ビットタイマ
	(TMR)、16 ビットタイマパルスユ	(TMR) 、16 ビットタイマパルスユ
	ニット(TPU)、イベントリンクコン	ニット(TPU)、イベントリンクコン
	トローラ(ELC)からのトリガ	トローラ(ELC)からのトリガ
	非同期トリガ	非同期トリガ
	—外部トリガ ADTRG0# (S12AD),	—外部トリガ ADTRG0#(S12AD),
	ADTRG1#(S12AD1)端子による A/D	ADTRG1#(S12AD1)端子による A/D
	変換動作の開始が可能(2ユニット個別)	変換動作の開始が可能(2ユニット個別)
	● チャネル専用サンプル&ホールド機能) July
122.115	(3ch: S12AD のみ)	
	● サンプリングステート数可変機能	● サンプリングステート数可変機能
	(チャネルごとに設定可能)	(チャネルごとに設定可能)
	● 12 ビット A/D コンバータの自己診断機能	● 12 ビット A/D コンバータの自己診断機能
	A/D 変換値加算モードと平均モードが選択	● A/D 変換値加算モードと平均モードが選択
	可能 アナログ入力断線検出アシスト機能(ディ	可能
	▼ アプログスカ断線検出アジスト機能(ディスチャージ機能/プリチャージ機能)	● アナログ入力断線検出アシスト機能(ディスチャージ機能/プリチャージ機能)
	● ダブルトリガモード	● ダブルトリガモード
	(A/D 変換データ二重化機能)	(A/D 変換データ二重化機能)
	● 12/10/8 ビット変換切り替え機能	● 12/10/8 ビット変換切り替え機能
	● A/D データレジスタオートクリア機能	● A/D データレジスタオートクリア機能
	● 拡張アナログ入力機能	● 拡張アナログ入力機能
	● コンペア機能	● コンペア機能
	(ウィンドウ A、ウィンドウ B)	(ウィンドウ A、ウィンドウ B)
割り込み要因	● ダブルトリガモードとグループスキャン	● ダブルトリガモードとグループスキャン
	モードを除き、1回のスキャン終了でス	モードを除き、1回のスキャン終了でス
	キャン終了割り込み要求 (S12ADI,	キャン終了割り込み要求 (S12ADI,
	S12ADI1) を発生(2 ユニット個別)	S12ADI1)を発生(2 ユニット個別)
	● ダブルトリガモードの設定では、2回のス キャン終了でスキャン終了割り込み要求	ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求
	イヤン於」Cスイヤン於」剖り込み要求 (S12ADI, S12ADI1)を発生	(S12ADI, S12ADI1)を発生
	(2 ユニット個別)	(2 ユニット個別)
	グループスキャンモードの設定では、グ	● グループスキャンモードの設定では、グ
	ループAのスキャン終了でスキャン終了	ループAのスキャン終了でスキャン終了
	割り込み要求(S12ADI, S12ADI1)を発	割り込み要求(S12ADI, S12ADI1)を発
	生。グループBのスキャン終了でグルー	生。グループBのスキャン終了でグルー
	プB専用のスキャン終了割り込み要求	プB専用のスキャン終了割り込み要求
	(S12GBADI, S12GBADI1) を発生。グ	(S12GBADI, S12GBADI1) を発生。グ
	ループCのスキャン終了でグループC専	ループCのスキャン終了でグループC専
	用のスキャン終了割り込み要求 (S12GCADI, S12GCADI1) を発生	用のスキャン終了割り込み要求 (S12GCADI, S12GCADI1) を発生
	● グループスキャンモードでダブルトリガ	● グループスキャンモードでダブルトリガ
	モード選択時は、グループAの2回のス	モード選択時は、グループAの2回のス
	キャン終了でスキャン終了割り込み要求	キャン終了でスキャン終了割り込み要求
	(S12ADI, S12ADI1)を発生。グループ B	(S12ADI, S12ADI1) を発生。グループ B
	とグループCのスキャン終了で、それぞ	とグループCのスキャン終了で、それぞ
	れ専用のスキャン終了割り込み要求	れ専用のスキャン終了割り込み要求
	(S12GBADI/S12GCADI,	(S12GBADI/S12GCADI,
	S12GBADI1/S12GCADI1)を発生	S12GBADI1/S12GCADI1)を発生

項目	RX65N(S12ADFa)	RX671(S12ADFa)
割り込み要因	 デジタルコンペア機能の比較条件成立で、コンペア割り込み要求 (S12CMPAI, S12CMPBI, S12CMPBI1)を発生 S12ADI/S12ADI1, S12GBADI/S12GBADI1, S12GCADI/S12GCADI1 割り込みで DMAコントローラ (DMAC)、データトランスファコントローラ (DTC)を起動可能 	 デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPBI, S12CMPBI1)を発生 S12ADI/S12ADI1, S12GBADI/S12GBADI1, S12GCADI/S12GCADI1 割り込みで DMAコントローラ (DMAC)、データトランスファコントローラ (DTC) を起動可能
イベントリンク機能	すべてのスキャン終了時に ELC イベント 発生ELC からのトリガによりスキャン開始可 能	すべてのスキャン終了時に ELC イベント 発生ELC からのトリガによりスキャン開始可 能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.64 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX65N(S12ADFa)	RX671(S12ADFa)
ADDRy	-	A/D データレジスタ y	A/D データレジスタ y
		$(y = 0 \sim 7 : S12AD,$	$(y = 0 \sim 11)$
		y = 0~20 : S12AD1)	
S12AD1.	ANSA012~	A/D 変換チャネル選択ビット	-
ADANSA0	ANSA015		
ADANSA1	-	A/D チャネル選択レジスタ A1	-
S12AD1.	ANSB012~	A/D 変換チャネル選択ビット	-
ADANSB0	ANSB015		
ADANSB1	-	A/D チャネル選択レジスタ B1	-
S12AD1.	ANSC012~	A/D 変換チャネル選択ビット	-
ADANSC0	ANSC015		
ADANSC1	-	A/D チャネル選択レジスタ C1	-
S12AD1.	ADS012~	A/D 変換値加算/平均チャネル選択	-
ADADS0	ADS015	ビット	
ADADS1	-	A/D 変換値加算/平均機能チャネル	-
		選択レジスタ 1	
ADSSTRn	-	A/D サンプリングステートレジスタ n	A/D サンプリングステートレジスタ n
		$(n = 0 \sim 15, L, T, O)$	(n = 0~11, T, O)
ADSHCR	-	A/D サンプル&ホールド回路	-
		コントロールレジスタ	
ADSHMSR	-	A/D サンプル&ホールド動作モード	-
		選択レジスタ	
S12AD1.	CMPCHA012~	コンペアウィンドウ A チャネル選択	-
ADCMPANSR0	CMPCHA015	ビット	
ADCMPANSR1	-	A/D コンペア機能ウィンドウ A	-
		チャネル選択レジスタ 1	
S12AD1.	CMPLCHA012~	コンペアウィンドウ A	-
ADCMPLR0	CMPLCHA015	コンペア条件選択ビット	
ADCMPLR1	-	A/D コンペア機能ウィンドウ A	-
		比較条件設定レジスタ 1	
S12AD1.	CMPSTCHA012	コンペアウィンドウ A フラグ	-
ADCMPSR0	~		
	CMPSTCHA015		
ADCMPSR1	-	A/D コンペア機能ウィンドウ A	-
		チャネルステータスレジスタ 1	

2.23 データ演算回路

表 2.65 にデータ演算回路の概要比較を、表 2.66 にデータ演算回路のレジスタ比較を示します。

表 2.65 データ演算回路の概要比較

項目	RX65N(DOC)	RX671(DOCA)	
データ演算機能	● 16 ビットデータの比較、加算、 または減算	 16 または 32 ビットデータの比較 (一致/不一致、大小、範囲内外) 16 または 32 ビットデータの加算、 または減算 	
	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能	
割り込み	データ比較の結果が一致または不一致の とき	データ比較の結果が検出条件に合致した とき	
	 データ加算の結果が "FFFFh" より大きくなったとき データ減算の結果が "0000h" より小さくなったとき 	 データ加算の結果が "FFFFh" (DOCR.DOPSZ = 0 の場合)、または "FFFF FFFFh" (DOCR.DOPSZ = 1 の場合)より大きくなったとき(オーバフロー) データ減算の結果が "0000h" (DOCR.DOPSZ = 0 の場合)、または "0000 0000h" (DOCR.DOPSZ = 1 の場合)より小さくなったとき(アンダフロー) 	
イベントリンク機能 (出力)	 データ比較の結果が一致または不一致のとき データ加算の結果が "FFFFh" より大きくなったとき 	 データ比較の結果が検出条件に合致したとき データ加算の結果が "FFFFh" (DOCR.DOPSZ = 0 の場合)、または "FFFF FFFFh" (DOCR.DOPSZ = 1 の場合)より大きくなったとき(オーバフロー) 	
	ずータ減算の結果が"0000h"より小さく なったとき	 データ減算の結果が "0000h" (DOCR.DOPSZ = 0 の場合)、または "0000 0000h" (DOCR.DOPSZ = 1 の場合)より小さく なったとき(アンダフロー) 	

表 2.66 データ演算回路のレジスタ比較

レジスタ	ビット	RX65N(DOC)	RX671(DOCA)
DOCR	DCSEL	検出条件選択ビット (b2)	検出条件選択ビット (<mark>b6-b4</mark>)
	(RX65N)		
	DCSEL[2:0]	データ比較の結果	b6 b4
	(RX671)	0:不一致を検出する	000: 不一致(DODIR ≠ DODSR0)
		1:一致を検出する	0 0 1: 一致(DODIR = DODSR0)
			010: 小さい(DODIR < DODSR0)
			011: 大きい(DODIR > DODSR0)
			100: 範囲内
			(DODSR0 < DODIR < DODSR1)
			101: 範囲外
			(DODIR < DODSR0,
			DODSR1 < DODIR)
			上記以外:設定禁止
	DOPSZ	-	データ演算サイズ選択ビット
	DOPCIE	データ演算回路割り込み許可ビット (b4)	データ演算回路割り込み許可ビット (b7)
	DOPCF	データ演算回路フラグ	-
	DOPCFCL	DOPCF クリアビット	-
DOSR	-	-	DOC ステータスレジスタ
DOSCR	-	-	DOC ステータスクリアレジスタ
DODIR	-	DOC データインプットレジスタ	DOC データインプットレジスタ
		DODIR は、16 ビットレジスタです。	DODIR は、32 ビットレジスタです。
			DOCR.DOPSZ ビットで選択したデータ演
			算サイズでアクセスしてください。
DODSR	-	DOC データセッティングレジスタ	DOC データセッティングレジスタ 0/1
(RX65N)			
DODSR0/1		DODSR は、16 ビットレジスタです。	DODSR0/1 は、32 ビットレジスタです。
(RX671)			DOCR.DOPSZ ビットで選択したデータ演
			算サイズでアクセスしてください。

2.24 RAM

表 2.67 に RAM の概要比較を、表 2.68 に RAM のレジスタ比較を示します。

表 2.67 RAM の概要比較

項目	RX65N		RX671
	RAM	拡張 RAM ^(注 1)	RAM
容量	256K バイト	384K バイト	384K バイト
アドレス	0000 0000h~0003 FFFFh	0080 0000h~0085 FFFFh	0000 0000h~0005 FFFFh
メモリバス	メモリバス 1	メモリバス 3	メモリバス 1
アクセス	読み出し/書き込みともにRAM 有効/無効選択可能	1 サイクルで動作	読み出し/書き込みともに1サイクルで動作RAM 有効/無効選択可能
データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機 能なし		ディープソフトウェアスタ ンバイモード時のデータ保 持機能なし
消費電力低減機能	RAM、拡張 RAM ^(注 1) 個別にモジュールストップ状態への遷 移が可能		モジュールストップ状態へ の遷移が可能
エラーチェック機能	● パリティチェック:1ビット誤り検出		● パリティチェック: 1 ビット誤り検出
	● エラー発生時、ノンマスカブル割り込み、 または割り込みを発生		エラー発生時、ノンマス カブル割り込み、または 割り込みを発生

注 1. コードフラッシュメモリ容量が 1.5M 以上の製品にのみ搭載されています。

表 2.68 RAM のレジスタ比較

レジスタ	ビット	RX65N	RX671
EXRAMMODE	-	拡張 RAM 動作モード制御レジスタ	-
EXRAMSTS	-	拡張 RAM エラーステータス レジスタ	-
EXRAMECAD	-	拡張 RAM エラーアドレス キャプチャレジスタ	-
EXRAMPRCR	-	拡張 RAM プロテクトレジスタ	-

2.25 スタンバイ RAM

表 2.69 にスタンバイ RAM の概要比較を示します。

表 2.69 スタンバイ RAM の概要比較

項目	RX65N	RX671
RAM 容量	8K バイト	4K バイト
RAM アドレス	000A 4000h~000A 5FFFh	000A 4000h~000A 4FFFh
アクセス	 読み出し、書き込みともに、ICLK ≥ PCLKB の場合は PCLKB2~3 サイクル、ICLK < PCLKB の場合は ICLK2 サイクルで動作 RAM アクセス有効/無効選択可能 エンディアンはチップのエンディアン設定に従います。 非アラインアクセスは禁止です。非アラインアクセスの場合の動作は保証しません。 	 読み出し、書き込みともに、ICLK ≥ PCLKB の場合は PCLKB2~3 サイクル、ICLK < PCLKB の場合は ICLK2 サイクルで動作 RAM アクセス有効/無効選択可能 エンディアンはチップのエンディアン設定に従います。 非アラインアクセスは禁止です。非アラインアクセスの場合の動作は保証しません。
データ保持機能	ディープソフトウェアスタンバイモード	ディープソフトウェアスタンバイモード
	時、データを保持可能	時、データを保持可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.26 フラッシュメモリ

表 2.70 にフラッシュメモリの概要比較を、表 2.71 にフラッシュメモリのレジスタ比較を示します。

表 2.70 フラッシュメモリの概要比較

	RX	65N	RX671(FLASH)		
項目	コード	データ	コード	データ	
	フラッシュメモリ	フラッシュメモリ	フラッシュメモリ	フラッシュメモリ	
メモリ容量	● ユーザ領域:	● データ領域:	● ユーザ領域:	データ領域:	
	最大 2M バイト	32K バイト	最大 2M バイト	8K バイト	
アドレス		0010 0000h ~		0010 0000h ~	
		0010 7FFFh		0010 1FFFh	
	● 容量が 2M バイトの		● 容量が 2M バイトの		
	場合		場合		
	— FFE0 0000h ~		— FFE0 0000h∼		
	FFFF FFFFh		FFFF FFFFh		
	容量が 1.5M バイト の場合		● 容量が 1.5M バイト の場合		
	─ FFE8 0000h ~		─ FFE8 0000h ~		
	FFFF FFFFh		FFFF FFFFh		
	● 容量が 1M バイトの		● 容量が 1M バイトの		
	場合		場合		
	— FFF0 0000h ∼		— FFF0 0000h ∼		
	FFFF FFFFh		FFFF FFFFh		
	容量が 768K バイト				
	の場合				
	— FFF4 0000h ∼				
	FFFF FFFFh				
	容量が 512K バイト				
	の場合				
	— FFF8 0000h ~				
5014	FFFF FFFFh		4 8		
ROM	● 容量: 最大 256 バイト	-	◆ 容量: 8K バイト	-	
キャッシュ	最久 250 ハイト		ok ハイト ● マッピング方式:		
	▼ ₹ ラピンケガ式: 8 ウェイセットアソ		■ マッピングガ式: ダイレクトマップ		
	シエイティブ		74071477		
	● リプレース方式:				
	LRU アルゴリズム				
	● ラインサイズ:		ラインサイズ:		
	16 バイト		16 バイト		
L	I	l .	1	<u> </u>	

	RX6	65N	RX671(FLASH)	
項目	コード	データ	コード	データ
	フラッシュメモリ	フラッシュメモリ	フラッシュメモリ	フラッシュメモリ
リードサイクル	 キャッシュヒット時:1サイクル ROM キャッシュ動作許可でキャッシュ動作禁止時: ICLK≦50MHz サイクル 50MHz < ICLK≦100MHz サイクル ICLK > 100MHz サイクル ICLK > 100MHz サイクル ICLK > 100MHz サイクル 	FCLK の周波数毎のサイクルでリード	 ROM キャッシュ動作許可時: キャッシュヒット時、1 サイクル・ト・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	FCLK の周波数毎のサイクルでリード
イレーズ後の	FFh	不定値	FFh	不定値
値				
プログラム/ イレーズ方式	/データフラッシュメラズ、オプション設定メ能(セルフプログラミ! ● シリアルプログラマにフェース通信を介したリアルプログラミンク	コードフラッシュメモリ モリのプログラム/イレー くモリのプログラムが可 ング) こよるシリアルインタ こプログラム/イレーズ(シ ブ)	/データフラッシュメーズ、オプション設定。 能(セルフプログラミ ・ シリアルプログラマに フェース通信を介した リアルプログラミング	コードフラッシュメモリ モリのプログラム/イレー ペモリのプログラムが可 ング) こよるシリアルインタ ニプログラム/イレーズ(シ ブ)
セキュリティ 機能	フラッシュメモリの不正			改ざん/不正リードを防止
プロテクショ ン機能 デュアル	フラッシュメモリの誤書 (ソフトウェアプロテクシ ション、スタートアップ リアプロテクションによ バンク機能) デュアルバンク構成を	ョン、エラープロテク プログラム保護機能、エ	フラッシュメモリの誤書 (ソフトウェアプロテクシ ション、スタートアップ リアプロテクションによ バンク機能) デュアルバンク構成を	ィョン、エラープロテク プログラム保護機能、エ
バンク機能	アユアルハング 構成を 用いて、書き換えな作 中の中断に対してとが可能 ・ リニアモード: コードフラッシュして 使用するモード: コードフラ領域に ・ デュードラッシュして 使用するモード: コードフラ領域に して使用するモード		アユアルハンク (構成を) (

	RX6	5N	RX671(FLASH)
項目	コード	データ	コード	データ
	フラッシュメモリ	フラッシュメモリ	フラッシュメモリ	フラッシュメモリ
Trusted	コードフラッシュメモ	-	コードフラッシュメモ	-
Memory	リに対する不正リード		リに対する不正リード	
(TM)機能	防止		防止	
	● リニアモード: ブロック 8, 9		● リニアモード: ブロック 8, 9	
	● デュアルモード:		● デュアルモード:	
	ブロック 8, 9, 46,		ブロック 8, 9, 46、	
	47		47	
BGO(バック	● コードフラッシュメモ		● コードフラッシュメモ	
グラウンドオ			中のコードフラッシュ	
	● コードフラッシュメモ		● コードフラッシュメモ	
機能	中のデータフラッシュ		中のデータフラッシュ	
	● データフラッシュメモ 中のコードフラッシュ		● データフラッシュメモ 中のコードフラッショ	
プログラム/	◆ ユーザ領域へのプロ		● ユーザ領域へのプロ	,
イレーズ単位	グラム: 128 バイト	グラム:4バイト	グラム: 128 バイト	
	ユーザ領域のイレー		ユーザ領域のイレー	
	ズ:ブロック単位	ズ:64/128/256 バイ	ズ:ブロック単位	ズ:64/128/256バイ
_		٢		٢
その他の機能	● セルフプログラミング	中の割り込み受け付け可		が中の割り込み受け付け可
	能 ● 本 MCU の初期設定を	ナプション・シウィエロに	能・大阪の知知部会を	オプション設定メモリに
	設定可能	オンフョン設定グモリに	設定可能	オンフョン設定メモリに
オンボードプ ログラミング	● ブートモード(SCI イン グラム/イレーズ	/タフェース)によるプロ	● ブートモード(SCI イ: グラム/イレーズ	ンタフェース)によるプロ
(シリアルプロ		ルインターフェース		ルインターフェース
グラミング/	(SCI1)を使用		(SCI1)を使用	
セルフプログ	— 通信速度は自動調整	枚	— 通信速度は自動調	整
ラミング)	ブートモード(USB イン	ンタフェース)によるプ	ブートモード(USB イ	ンタフェース)によるプ
	ログラム/イレーズ		ログラム/イレーズ	
	— USBb を使用 特別なハードウェ	アが不要で、PC と直結	— USB を使用 特別なハードウェ	アが不要で、PC と直結
	一一特別なパードフェル 可能	/ がい女 C、T O C 巨和	一特別なパードフェー 可能	ノルバ安 し、10 と 追加
	● ブートモード(FINE イ	ンタフェース)によるプ	● ブートモード(FINE イ	ンタフェース)によるプ
	ログラム/イレーズ	,	ログラム/イレーズ	,
	— FINE を使用		— FINE を使用	
	セルフプログラミング	`によるプログラム/イ	● シングルチップモート	ドによるプログラム/イ
	レーズ	. 	レーズ	+ o - ' ' ' '
	— システムをリセッ シュメエリのプログ	トすることなくフラッ グラム/イレーズが可能/		中のコードフラッシュメ / シュメモリ書き換え
		/ フム/1 レースか可能/ ドフラッシュメモリリー	* * * * * * * * * * * * * * * * * * * *	/ンュメモリ書き換え ログラム/イレーズが可
	ドが可能	, , , _ , _ , ,	能	
オフボードプ		パラレルプログラマを使	パラレルプログラマを使	パラレルプログラマを使
ログラミング		用したデータフラッシュ	用して、コードフラッ	
	シュメモリ、オプション		シュメモリ、オプション	
	設定メモリのプログラム /イレーズが可能 ^(注1)	レーズはできませ ん ^(注 1)	設定メモリのプログラム	
7 # ID			/イレーズが可能 本 MCU 個体ごとの 16 ハ	しん ごくちもの ID コード
ユニーク ID 本 MCU 個体ごとの 16 バイト長の ID コード 本 MCU 個体			本 IVICU 101本ことの 16 / 16 / 16 / 17	コードロード

注 1.64 ピン版の製品は非対応です。

表 2.71 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX65N	RX671(FLASH)
NCRGn	-	-	ノンキャッシャブル領域 n
			アドレスレジスタ (n = 0, 1)
NCRCn	-	-	ノンキャッシャブル領域 n
			設定レジスタ (n = 0, 1)
FWEPROR	FLWE[1:0]	フラッシュライトイレーズ許可ビット	フラッシュライトイレーズ許可ビット
		 コードフラッシュメモリ容量が	
		1.5M バイト以上の製品:	
		b1 b0	b1 b0
		00:プログラム/イレーズ、	00: プログラム/イレーズ、
		ブランクチェックの禁止	ブランクチェックの禁止
		01:プログラム/イレーズ、	01:プログラム/イレーズ、
		ブランクチェックの許可	ブランクチェックの許可
		10:プログラム/イレーズ、	10:プログラム/イレーズ、
		ブランクチェックの禁止	ブランクチェックの禁止
		11: プログラム/イレーズ、	11:プログラム/イレーズ、
		ブランクチェックの禁止	ブランクチェックの禁止
		コードフラッシュメモリ容量が	
		1M バイト以下の製品:	
		b1 b0	
		00:プログラム/イレーズの禁止	
		01:プログラム/イレーズの許可	
		10:プログラム/イレーズの禁止	
		11:プログラム/イレーズの禁止	

2.27 パッケージ

表 2.72 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.72 パッケージの比較

パッケージタイプ	RENESAS Code	
1799-2342	RX65N	RX671
177ピンTFLGA	0	×
176ピンLFBGA	0	×
176ピンLFQFP	0	×
145 ピン TFLGA	PTLG0145KA-A	PTLG0145 <mark>JC</mark> -A、PTLG0145KB-A
100ピンTFLGA	PTLG0100JA-A	PTLG0100JB-A
48ピンHWQFN	×	0

〇:パッケージあり(RENESAS Code は省略)、×:パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 144 ピン LFQFP パッケージ

表 3.1 に 144 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.1 144 ピン LFQFP パッケージ端子機能の比較

144 ピン LFQFP	RX65N	RX671
1	AVSS0	AVSS0
2	P05/IRQ13/DA1	P05/IRQ13
3	AVCC1	AVCC1
4	P03/IRQ11/DA0	P03/IRQ11
5	AVSS1	AVSS1
6	P02/TMCI1/SCK6/IRQ10/AN120	P02/TMCI1/SCK6/IRQ10/AN109
7	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN119	P01/TMCI0/RXD6/SMISO6/SSCL6/IRQ9/ AN110
8	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN118	P00/TMRI0/TXD6/SMOSI6/SSDA6/IRQ8/ AN111
9	PF5/IRQ4	PF5/IRQ4
10	EMLE	EMLE
11	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#/IRQ13
12	VSS	VSS
13	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#	EXCIN/PJ3/EDACK1/MTIOC3C/CTS6#/ RTS6#/CTS0#/RTS0#/SS6#/SS0#/IRQ11
14	VCL	VCL
15	VBATT	VBATT
16	MD/FINED	MD/FINED
17	XCIN	XCIN
18	XCOUT	XCOUT
19	RES#	RES#
20	XTAL/P37	XTAL/P37
21	VSS	VSS
22	EXTAL/P36	EXTAL/P36
23	VCC	VCC
24	UPSEL/P35/NMI	UPSEL/P35/NMI
25	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/IRQ4/TS0
26	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/P0E4#/P0E11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/PCKO/ IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ IRQ3-DS/TS1
27	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/VSYNC/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/IRQ2-DS/TAMPI2
28	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS/ TAMPI1

	I	
144 ピン	RX65N	RX671
LFQFP		
29	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/
	POE8#/RXD1/SMISO1/SSCL1/MISOB-A/	POE8#/RXD1/SMISO1/SSCL1/MISOB-A/
	IRQ0-DS	IRQ0-DS/TAMPIO
30	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/
0.4	SCK1/RSPCKB-A	SCK1/RSPCKB-A/IRQ7/TS2
31	TDO/P26/CS6#/MTIOC2A/TMO1/P06/TXD1/	TDO/P26/CS6#/MTIOC2A/TMO1/P06/TXD1/
	SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A	CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ MOSIB-A/IRQ6/TS3
32	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/
32	TIOCA4/PO5/RXD3/SMISO3/SSCL3/	TIOCA4/PO5/RXD3/SMISO3/SSCL3/
	SDHI CD ^(½ 1) /HSYNC/ADTRG0#	SDHI CD/IRQ5/ADTRG0#/TS4/CLKOUT
22	_	_
33	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/
	TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/	TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SDHI WP/IRQ12/TS5
	SDHI_WP ^(注 1) /PIXCLK	_
34	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/
	PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/	PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/
	SS0#/SDHI_D1-C(^{½1})/PIXD7	SSDA3/SSIBCK0/SDHI_D1-C/IRQ3/TS6
35	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/
	TMO0/PO2/SCK0/USB0_OVRCURB/ SDHI D0-C(注1)/PIXD6	TMO0/PO2/SCK0/USB0_OVRCURB/ AUDIO CLK/SDHI D0-C/IRQ15/TS7
36	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCIO/	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCIO/
	PO1/RXD0/SMISO0/SSCL0/SCL1(注1)/	PO1/RXD0/SMISO0/SSCL0/SCL1/
	USB0_EXICEN/SDHI_CLK-C(\(\frac{1}{2}\))/PIXD5/	USB0_EXICEN/SSILRCK0/SDHI_CLK-C/ IRQ9/TS8
	IRQ9	-11-1
37	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/
	SMOSI0/SSDA0/SDA1(注 1)/USB0_ID/	SMOSI0/SSDA0/SDA1/USB0_ID/SSIRXD0/
	SDHI_CMD-C(注1)/PIXD4/IRQ8	SDHI_CMDC/IRQ8/TS9
38	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/
	TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/	TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/
	SMOSI3/SSDA3/SDA2-DS/SDHI_D3-C(^{注 1})/	SMOSI3/SSDA3/SDA2-DS/SSITXD0/ SDHI D3-C/IRQ7/ADTRG1#
	PIXD3/IRQ7/ADTRG1#	_ `
39	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/	P87/MTIOC4C/TIOCA2/SMOSI10/SSDA10/
	TXD10/SDHI_D2-C(注1)/PIXD2	TXD10/SMOSI010/SSDA010/TXD010/
40	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/	SDHI_D2-C/IRQ15 P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/
40	TMO2/PO14/RTCOUT/TXD1/SMOSI1/	TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/
	SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/	SMISO3/SSDA1/SSCL3/SCL2-DS/
	USB0_VBUSEN/USB0_VBUS/	USB0_VBUS/USB0_VBUSEN/
	USB0_OVRCURB/IRQ6/ADTRG0#	USB0 OVRCURB/IRQ6/ADTRG0#
41	P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/	P86/MTIOC4D/TIOCA0/SMISO10/SSCL10/
	RXD10/PIXD1	RXD10/SMISO010/SSCL010/RXD010/IRQ14
42	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/
	TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/	TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/
	CRX1-DS/PIXD0/IRQ5	CRX1-DS/IRQ5/TS10
43	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/
	TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/	TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/
	USB0_OVRCURA/IRQ4	USB0_OVRCURA/IRQ4/TS11
44	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/
	SMOSI2/SSDA2/SDA0[FM+]/IRQ3/	SMOSI2/SSDA2/SDA0[FM+]/
	ADTRG1#	SDAHS0[FM+/HS]/IRQ3/ADTRG1#
45	P12/TMCI1/RXD2/SMISO2/SSCL2/	P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/
	SCL0[FM+]/IRQ2	SCL0[FM+]/SCLHS0[FM+/HS]/IRQ2
46	VCC_USB	VCC_USB
47	USB0_DM	PH2/TMRI0/USB0_DM/IRQ1
48	USB0_DP	PH1/TMO0/USB0_DP/IRQ0

144 ピン		
LFQFP	RX65N	RX671
49	VSS_USB	VSS_USB
50	P56/EDACK1/MTIOC3C/TIOCA1/SCK7(注1)	P56/EDACK1/MTIOC3C/TIOCA1/SCK7/ RSPCKC-B/IRQ6
51	TRDATA3/P55/D0[A0/D0] (注 1)/WAIT#/ EDREQ0/MTIOC4D/TMO3/ET0_EXOUT/ TXD7 ^(注 1) /SMOSI7 ^(注 1) /SSDA7 ^(注 1) /CRX1/ IRQ10	TRDATA3/P55/D0[A0/D0]/WAIT#/EDREQ0/ MTIOC4D/TMO3/TXD7/SMOSI7/SSDA7/ CRX1/MISOC-B/IRQ10
52	TRDATA2/P54/ALE/D1[A1/D1] (½ 1)/EDACKO/ MTIOC4B/TMCI1/ET0_LINKSTA/CTS2#/ RTS2#/SS2#/CTX1	TRDATA2/P54/ALE/D1[A1/D1]/EDACK0/ MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/ CTX1/MOSIC-B/IRQ4
53	P53 ^(注 2) /BCLK	P53(^{注 2)} /BCLK/SSIRXD0/PMC0-DS/IRQ3/ TS12
54	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A/IRQ2
55	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A/ IRQ1
56	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A/IRQ0
57	VSS	VSS
58	TRCLK/P83/EDACK1/MTIOC4C/ET0_CRS/ RMII0_CRS_DV/SCK10/SS10#/CTS10#	TRCLK/P83/EDACK1/MTIOC4C/SS10#/ CTS10#/SCK10/SS010#/CTS010#/SCK010/ IRQ3
59	VCC	VCC
60	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ET0_COL/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/MMC_D7-A/IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/TOC0/PO31/CACREF/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/ SSITXD0/SMOSI010/SSDA010/TXD010/ MISO0-A/IRQ14
61	PC6/D2[A2/D2] ^(注 1) /A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/MMC_D6-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/TIC0/PO30/RXD8/SMISO8/ SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/ SSILRCK0/SMISO010/SSCL010/RXD010/ MOSI0-A/IRQ13/TS13
62	PC5/D3[A3/D3] ^(注 1) /A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/TMRI2/PO29/ ET0_ETXD2/SCK8/SCK10/RSPCKA-A/ MMC_D5-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/SCK8/SCK10/ RSPCKA-A/SSIBCK0/SCK010/RSPCK0-A/ IRQ5/TS14
63	TRSYNC/P82/EDREQ1/MTIOC4A/PO28/ ET0_ETXD1/RMII0_TXD1/SMOSI10/ SSDA10/TXD10/MMC_D4-A	TRSYNC/P82/EDREQ1/MTIOC4A/PO28/ SMOSI10/SSDA10/TXD10/SMOSI010/ SSDA010/TXD010/IRQ2
64	TRDATA1/P81/EDACK0/MTIOC3D/PO27/ ET0_ETXD0/RMII0_TXD0/SMISO10/ SSCL10/RXD10/QIO3-A/SDHI_CD/ MMC_D3-A	TRDATA1/P81/EDACK0/MTIOC3D/PO27/ SMISO10/SSCL10/RXD10/SMISO010/ SSCL010/RXD010/SDHI_CD/QIO3-A/IRQ9
65	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ ET0_TX_EN/RMII0_TXD_EN/SCK10/ RTS10#/QIO2-A/SDHI_WP/MMC_D2-A	TRDATA0/P80/EDREQ0/MTIOC3B/PO26/ SCK10/RTS10#/SCK010/RTS010#/DE010/ SDHI_WP/QIO2-A/IRQ8
66	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/ RTS8#/SS8#/SS10#/CTS10#/RTS10#/ SSLA0-A/QMI-A/QIO1-A/SDHI_D1-A/ SDSI_D1-A/MMC_D1-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/ SS10#/CTS10#/RTS10#/SSLA0-A/ AUDIO_CLK/SS010#/CTS010#/RTS010#/ DE010/SSL00-A/SDHI_D1-A/QIO1-A/IRQ12/ TSCAP
67	PC3/A19/MTIOC4D/TCLKB/PO24/ ET0_TX_ER/TXD5/SMOSI5/SSDA5/QMO-A/ QIO0-A/SDHI_D0-A/SDSI_D0-A/MMC_D0-A	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/ SMOSI5/SSDA5/PMC0-DS/SDHI_D0-A/ QIO0-A/IRQ11

144 ピン		
LFQFP	RX65N	RX671
68	TRDATA7/P77/CS7#/PO23/ET0_RX_ER/ RMII0_RX_ER/SMOSI11/SSDA11/TXD11/	TRDATA7/P77/CS7#/PO23/SMOSI11/ SSDA11/TXD11/SMOSI011/SSDA011/
	QSPCLK-A/SDHI_CLK-A/SDSI_CLK-A/ MMC_CLK-A	TXD011/SDHI_CLK-A/QSPCLK-A/IRQ7
69	TRDATA6/P76/CS6#/PO22/ET0_RX_CLK/	TRDATA6/P76/CS6#/PO22/SMISO11/
	REF50CK0/SMISO11/SSCL11/RXD11/ QSSL-A/SDHI_CMD-A/SDSI_CMD-A/ MMC_CMD-A	SSCL11/RXD11/SMISO011/SSCL011/ RXD011/SDHI_CMD-A/QSSL-A/IRQ14
70	PC2/A18/MTIOC4B/TCLKA/PO21/ ET0_RX_DV/RXD5/SMISO5/SSCL5/ SSLA3-A/SDHI_D3-A/SDSI_D3-A/ MMC_CD-A	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/ SMISO5/SSCL5/SSLA3-A/TXDB011/ SSL03-A/SDHI_D3-A/IRQ10
71	TRSYNC1/P75/CS5#/PO20/ET0_ERXD0/ RMII0_RXD0/SCK11/RTS11#/SDHI_D2-A/ SDSI_D2-A/MMC_RES#-A	TRSYNC1/P75/CS5#/PO20/SCK11/RTS11#/ SCK011/RTS011#/DE011/SDHI_D2-A/ IRQ13
72	TRDATA5/P74/A20/CS4#/PO19/ ET0_ERXD1/RMII0_RXD1/SS11#/CTS11#	TRDATA5/P74/A20/CS4#/PO19/SS11#/ CTS11#/SS011#/CTS011#/IRQ12
73	PC1/A17/MTIOC3A/TCLKD/PO18/ ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/TXD011/SMOSI011/ SSDA011/TXDA011/SSL02-A/IRQ12/TS15
74	VCC	VCC
75	PC0/A16/MTIOC3C/TCLKC/PO17/ ET0_ERXD3/CTS5#/RTS5#/SS5#/ SSLA1-A/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/RXD011/ SMISO011/SSCL011/SSL01-A/IRQ14/TS16
76	VSS	VSS
77	TRDATA4/P73/CS3#/PO16/ET0_WOL	TRDATA4/P73/CS3#/PO16/IRQ8
78	PB7/A15/MTIOC3B/TIOCB5/PO31/ ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/TXD11/ SDSI_D1-B	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ SMOSI011/SSDA011/TXD011/IRQ15
79	PB6/A14/MTIOC3D/TIOCA5/PO30/ ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/RXD11/ SDSI_D0-B	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11/ SMISO011/SSCL011/RXD011/IRQ6
80	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/ET0_ETXD0/ RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/ LCD_CLK-B(^½ 1)	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/SCK11/SCK011/ IRQ13
81	PB4/A12/TIOCA4/PO28/ET0_TX_EN/ RMII0_TXD_EN/CTS9#/RTS9#/SS9#/ SS11#/CTS11#/RTS11#/SDSI_CMD-B/ LCD_TCON0-B(注1)	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/ SS9#/SS11#/CTS11#/RTS11#/ SS011#/CTS011#/RTS011#/DE011/IRQ4
82	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/ RMII0_RX_ER/SCK4/SCK6/SDSI_D3-B/ LCD_TCON1-B(注 1)	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK4/SCK6/ PMC0-DS/IRQ3
83	PB2/A10/TIOCC3/TCLKC/PO26/ ET0_RX_CLK/REF50CK0/CTS4#/RTS4#/ SS4#/CTS6#/RTS6#/SS6#/SDSI_D2-B/ LCD_TCON2-B(^{注 1)}	PB2/A10/TIOCC3/TCLKC/PO26/CTS4#/RTS 4#/CTS6#/RTS6#/SS4#/SS6#/IRQ2
84	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/ TXD4/SMOSI4/SSDA4/TXD6/SMOSI6/ SSDA6/LCD_TCON3-B(注 1)/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD4/TXD6/SMOSI4/SMOSI6/ SSDA4/SSDA6/IRQ4-DS
85	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/IRQ10
86	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/IRQ1

444 185		
144 ピン LFQFP	RX65N	RX671
87	PB0/A8/MTIC5W/TIOCA3/PO24/ ET0_ERXD1/RMII0_RXD1/RXD4/SMISO4/ SSCL4/RXD6/SMISO6/SSCL6/ LCD_DATA0-B ^(½ 1) /IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4/ RXD6/SMISO4/SMISO6/SSCL4/SSCL6/ IRQ12
88	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/ LCD_DATA1-B ^(注 1)	PA7/A7/TIOCB2/PO23/MISOA-B/MISO0-B/IRQ7
89	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/ SS5#/MOSIA-B/LCD_DATA2-B(注1)	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/RTS5#/SS5#/ MOSIA-B/MOSI0-B/CTS12#/RTS12#/SS12#/ IRQ14
90	PA5/A5/MTIOC6B/TIOCB1/PO21/ ET0_LINKSTA/RSPCKA-B/ LCD_DATA3-B ^(± 1)	PA5/A5/MTIOC6B/TIOCB1/PO21/ RSPCKA-B/RSPCK0-B/IRQ5
91	VCC	VCC
92	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/ SSLA0-B/LCD_DATA4-B ^(注 1) /IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ SSL00-B/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/IRQ5-DS
93	VSS	VSS
94	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/ SSCL5/LCD_DATA5-B(^{注 1})/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ IRQ6-DS
95	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/LCD_DATA6-B(^{注 1)}	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/SSL03-B/RXD12/ SMISO12/SSCL12/RXDX12/SDHI_WP/ IRQ10
96	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/ LCD_DATA7-B(^{½ 1})/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/SCK5/SSLA2-B/SSL02-B/ SCK12/SDHI_CD/IRQ11
97	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ET0_TX_EN/ RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B(注 1)	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TIOCA0/ CACREF/PO16/SSLA1-B/SSL01-B/IRQ0
98	P67/DQM1/CS7#/MTIOC7C/IRQ15	P67/CS7#/DQM1/MTIOC7C/IRQ15
99	P66/DQM0/CS6#/MTIOC7D	P66/CS6#/DQM0/MTIOC7D/IRQ14
100	P65/CKE/CS5#	P65/CS5#/CKE/IRQ13
101	PE7/D15[A15/D15]/D7[A7/D7] (注 1)/MTIOC6A/ TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/ LCD_DATA9-B(注 1)/IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/ TOC1/MISOB-B/SDHI_WP/SDHI_D1-B/ QIO1-B/IRQ7
102	PE6/D14[A14/D14]/D6[A6/D6] (**1)/MTIOC6C/ TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/ LCD_DATA10-B(**1)/IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/ TIC1/MOSIB-B/SDHI_CD/SDHI_D0-B/ QIO0-B/IRQ6
103	VCC	VCC
104	P70/SDCLK	P70/SDCLK/IRQ0
105	VSS	VSS
106	PE5/D13[A13/D13]/D5[A5/D5] (^{½1})/MTIOC4C/MTIOC2B/ET0_RX_CLK/REF50CK0/RSPCKB-B/LCD_DATA11-B(^{½1})/IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/RSPCKB-B/IRQ5
107	PE4/D12[A12/D12]/D4[A4/D4] (注 1)/MTIOC4D/ MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/ LCD_DATA12-B(注 1)/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/SSLB0-B/IRQ12
108	PE3/D11[A11/D11]/D3[A3/D3] (注1)/MTIOC4B /PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/ RTS12#/SS12#/MMC_D7-B/ LCD_DATA13-B(注1)/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/IRQ11

	I	
144 ピン LFQFP	RX65N	RX671
109	PE2/D10[A10/D10]/D2[A2/D2] (**1)/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B(**1)/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/ PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/SSLB3-B/IRQ7-DS
110	PE1/D9[A9/D9]/D1[A1/D1] (注 1)/MTIOC4C/ MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SSLB2-B/MMC_D5-B/ LCD_DATA15-B(注 1)/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/ MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SSLB2-B/IRQ9/ANEX1
111	PE0/D8[A8/D8]/D0[A0/D0] (注 1)/MTIOC3D/ SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B(注 1)/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/ SSLB1-B/IRQ8/ANEX0
112	P64/WE#/D3[A3/D3](^{注 1)} /CS4#	P64/CS4#/WE#/D3[A3/D3]/IRQ4
113	P63/CAS#/D2[A2/D2](注1)/CS3#	P63/CS3#/CAS#/D2[A2/D2]/IRQ3
114	P62/RAS#/D1[A1/D1](注1)/CS2#	P62/CS2#/RAS#/D1[A1/D1]/IRQ2
115	P61/SDCS#/D0[A0/D0](注1)/CS1#	P61/CS1#/SDCS#/D0[A0/D0]/IRQ1
116	VSS	VSS
117	P60/CS0#	P60/CS0#/IRQ0
118	VCC	VCC
119	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B(\frac{1}{2}\tau)/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ SDHI_D1-B/QIO1-B/IRQ7/AN100
120	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B ^(½ 1) /IRQ6/ AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/SDHI_D0-B/QIO0-B/IRQ6/AN101
121	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ SSLC1-A/QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/LCD_DATA19-B(**1)/IRQ5/ AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ SSLC1-A/SDHI_CLK-B/QSPCLK-B/IRQ5/ AN102
122	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/QSSL-B/SDHI_CMD-B/ MMC_CMD-B/LCD_DATA20-B(注 1)/IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/SDHI_CMD-B/QSSL-B/IRQ4/ AN103
123	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/ LCD_DATA21-B((注1)]RQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/ RSPCKC-A/SDHI_D3-B/QIO3-B/IRQ3/ AN104
124	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B(\frac{1}{2}\text{ 1})/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/ MISOC-A/SDHI_D2-B/QIO2-B/IRQ2/AN105
125	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/ CTX0/LCD_DATA23-B(^{½ 1})/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/ MOSIC-A/IRQ1/AN106
126	PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B(注 1)/ IRQ0/AN108	PD0/D0[A0/D0]/POE4#/IRQ0/AN107
127	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117	P93/A19/POE0#/CTS7#/RTS7#/SS7#/IRQ11
128	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ AN116	P92/A18/POE4#/RXD7/SMISO7/SSCL7/ IRQ10
129	P91/A17/SCK7/AN115	P91/A17/SCK7/IRQ9
130	VSS P90/A16/TXD7/SMOSI7/SSDA7/AN114	VSS P90/A16/TXD7/SMOSI7/SSDA7/IRQ0/ AN108
132	VCC	VCC
133	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006

144 ピン LFQFP	RX65N	RX671
135	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	VREFL0	VREFL0
141	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
142	VREFH0	VREFH0
143	AVCC0	AVCC0
144	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#

注 1. コードフラッシュメモリ容量が 2M バイト/1.5M バイトの製品のみ有効。

注 2. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.2 100 ピン TFLGA パッケージ

表 3.2 に 100 ピン TFLGA パッケージ端子機能の比較を示します。

表 3.2 100 ピン TFLGA パッケージ端子機能の比較

100ピン	RX65N	RX671
TFLGA	DOC/IDO40/DA4	D05/ID040
A1	P05/IRQ13/DA1	P05/IRQ13
A2	AVCC1	AVCC1
A3	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
A4	VREFL0	VREFL0
A5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
A6	PD0/D0[A0/D0]/POE4#/LCD_EXTCLK-B(注 1)/ IRQ0/AN108	PD0/D0[A0/D0]/POE4#/IRQ0/AN107
A7	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0-A /QSSL-B/SDHI_CMD-B/MMC_CMD-B/ LCD_DATA20-B(\(\frac{1}{2}\)1/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/SDHI_CMD-B/QSSL-B/IRQ4/ AN103
A8	PE0/D8[A8/D8]/D0[A0/D0] (注1)/ MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B(注1)/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/ SSLB1-B/IRQ8/ANEX0
A9	PE1/D9[A9/D9]/D1[A1/D1] (注1)/ MTIOC4C/MTIOC3B/PO18/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/ SSLB2-B/MMC_D5-B/LCD_DATA15-B(注1)/ ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/ MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SSLB2-B/IRQ9/ANEX1
A10	PE2/D10[A10/D10]/D2[A2/D2] (注1)/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RXDX12/SSLB3-B/MMC_D6-B/LCD_DATA14-B(注1)/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/ PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/SSLB3-B/IRQ7-DS
B1	EMLE	EMLE
B2	AVSS0	AVSS0
B3	AVCC0	AVCC0
B4	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
B5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
B6	PD1/D1[A1/D1]/MTIOC4B/POE0#/ MOSIC-A/CTX0/LCD_DATA23-B(^{[± 1)} /IRQ1/ AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/ MOSIC-A/IRQ1/AN106
B7	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/ LCD_DATA21-B(^{½ 1})/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/ RSPCKC-A/SDHI_D3-B/QIO3-B/IRQ3/ AN104
В8	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B(^{± 1})/IRQ6/ AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/SDHI_D0-B/QIO0-B/IRQ6/AN101
B9	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B(\(\frac{1}{2}\) 1)/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ SDHI_D1-B/QIO1-B/IRQ7/AN100
B10	PE3/D11[A11/D11]/D3[A3/D3] (^{½1})/MTIOC4B/ PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/ RTS12#/SS12#/MMC_D7-B/ LCD_DATA13-B(^{½1})/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/IRQ11
C1	VCL	VCL
C2	AVSS1	AVSS1
C3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#	EXCIN/PJ3/EDACK1/MTIOC3C/CTS6#/ RTS6#/CTS0#/RTS0#/SS6#/SS0#/IRQ11

100 ピン TFLGA	RX65N	RX671
C4	VREFH0	VREFH0
C5	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
C6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
C7	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/ CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/ LCD_DATA22-B(\frac{1}{2}\tau)/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/ MISOC-A/SDHI_D2-B/QIO2-B/IRQ2/AN105
C8	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ SSLC1-A/QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/LCD_DATA19-B(**1)/IRQ5/ AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ SSLC1-A/SDHI_CLK-B/QSPCLK-B/IRQ5/ AN102
C9	PE5/D13[A13/D13]/D5[A5/D5] (注 1)/MTIOC4C/ MTIOC2B/ET0_RX_CLK/REF50CK0/ RSPCKB-B/LCD_DATA11-B(注 1)/IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/RSPCKB-B/IRQ5
C10	PE4/D12[A12/D12]/D4[A4/D4] (注 1)/MTIOC4D/ MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/ LCD_DATA12-B(注 1)/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/SSLB0-B/IRQ12
D1	XCIN	XCIN
D2	XCOUT	XCOUT
D3	MD/FINED	MD/FINED
D4	VBATT	VBATT
D5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
D6	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
D7	PE6/D14[A14/D14]/D6[A6/D6] (注1)/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B(注1)/IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/ TIC1/MOSIB-B/SDHI_CD/SDHI_D0-B/ QIO0-B/IRQ6
D8	PE7/D15[A15/D15]/D7[A7/D7] (注 1)/MTIOC6A/ TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/ LCD_DATA9-B(注 1)/IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/ TOC1/MISOB-B/SDHI_WP/SDHI_D1-B/ QIO1-B/IRQ7
D9	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/ LCD_DATA7-B([†])/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/SCK5/SSLA2-B/SSL02-B/ SCK12/SDHI_CD/IRQ11
D10	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ET0_TX_EN/ RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B(\(\frac{1}{2}\)1)	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TIOCA0/ CACREF/PO16/SSLA1-B/SSL01-B/IRQ0
E1	XTAL/P37	XTAL/P37
E2	VSS	VSS
E3	RES#	RES#
E4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/IRQ4/TS0
E5	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
E6	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/LCD_DATA6-B(^{注 1)}	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/SSL03-B/RXD12/ SMISO12/SSCL12/RXDX12/SDHI_WP/ IRQ10
E7	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/ SS5#/MOSIA-B/LCD_DATA2-B ^(注 1)	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/RTS5#/SS5#/ MOSIA-B/MOSI0-B/CTS12#/RTS12#/SS12#/ IRQ14
E8	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/ SSLA0-B/LCD_DATA4-B(^{注 1})/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ SSL00-B/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/IRQ5-DS

100 ピン		
TFLGA	RX65N	RX671
E9	PA5/A5/MTIOC6B/TIOCB1/PO21/	PA5/A5/MTIOC6B/TIOCB1/PO21/
	ET0_LINKSTA/RSPCKA-B/	RSPCKA-B/RSPCK0-B/IRQ5
	LCD_DATA3-B(注1)	
E10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/
	TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/	TCLKB/PO19/RXD5/SMISO5/SSCL5/
	SSCL5/LCD_DATA5-B(注1)/IRQ6-DS	IRQ6-DS
F1	EXTAL/P36	EXTAL/P36
F2	VCC	VCC
F3	UPSEL/P35/NMI	UPSEL/P35/NMI
F4	P32/MTIOC0C/TIOCC0/TMO3/PO10/	P32/MTIOC0C/TIOCC0/TMO3/PO10/
	RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/	RTCOUT/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/
	CTX0/USB0_VBUSEN/IRQ2-DS	CTX0/USB0_VBUSEN/IRQ2-DS/TAMPI2
F5	P12/TMCI1/RXD2/SMISO2/SSCL2/	P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/
13	SCL0[FM+]/IRQ2	SCL0[FM+]/SCLHS0[FM+/HS]/IRQ2
F6	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/
	TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/	TCLKD/TMO0/PO27/POE11#/SCK6
	RMIIO_RX_ER/SCK6/SDSI_D3-B/	/PMC0-DS/IRQ3
	LCD_TCON1-B(注1)	
F7	PB2/A10/TIOCC3/TCLKC/PO26/	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/
	ETO_RX_CLK/REF50CK0/CTS6#/RTS6#/	RTS6#/SS6#/IRQ2
	SS6#/SDSI_D2-B/LCD_TCON2-B(^{½ 1})	
F8	PB0/A8/MTIC5W/TIOCA3/PO24/	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6/
	ETO_ERXD1/RMIIO_RXD1/RXD6/SMISO6/ SSCL6/LCD_DATA0-B(\(\frac{1}{2}\)1/IRQ12	SMISO6/SSCL6/IRQ12
F9	PA7/A7/TIOCB2/PO23/ET0 WOL/	PA7/A7/TIOCB2/PO23/MISOA-B/
F9	MISOA-B/LCD DATA1-B(注1)	MISO0-B/IRQ7
F10	VSS	VSS
G1	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/
01	PO11/POE4#/POE11#/RXD6/SMISO6/	PO11/POE4#/POE11#/RXD6/RXD0/
	SSCL6/RXD0/SMISO0/SSCL0/CRX0/	SMISO6/SMISO0/SSCL6/SSCL0/CRX0/
	IRQ3-DS	IRQ3-DS/TS1
G2	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/
	CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS/
_		TAMPI1
G3	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/	TDI/P30/MTIOC4B/TMRI3/P08/RTCIC0/
	POE8#/RXD1/SMISO1/SSCL1/MISOB-A/ IRQ0-DS	POE8#/RXD1/SMISO1/SSCL1/MISOB-A/ IRQ0-DS/TAMPI0
G4	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/
54	SCK1/RSPCKB-A	SCK1/RSPCKB-A/IRQ7/TS2
G5	P53(注 2)/BCLK	P53(^{½ 2})/BCLK/SSIRXD0/PMC0-DS/IRQ3/
	7 JOER	TS12
G6	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A/
		IRQ2
G7	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/
	TMRI1/PO29/POE4#/ET0_ETXD0/	TMRI1/PO29/POE4#/SCK9/SCK11/SCK011/
	RMIIO_TXD0/SCK9/SCK11/SDSI_CLK-B/	IRQ13
	LCD_CLK-B ^(注 1)	
G8	PB4/A12/TIOCA4/PO28/ET0_TX_EN/	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/
	RMIIO_TXD_EN/CTS9#/RTS9#/SS9#/	SS9#/SS11#/CTS11#/RTS11#/SS011#/
	SS11#/CTS11#/RTS11#/SDSI_CMD-B/ LCD_TCON0-B(注1)	CTS011#/RTS011#/DE011/IRQ4
	LOD_1CONU-D(-)	

	I	
100 ピン TFLGA	RX65N	RX671
G9	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/ TXD6/SMOSI6/SSDA6/LCD_TCON3-B(注1)/ IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD6/SMOSI6/SSDA6/ IRQ4-DS
G10	VCC	VCC
H1	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A	TDO/P26/CS6#/MTIOC2A/TMO1/P06/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ MOSIB-A/IRQ6/TS3
H2	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SDHI_CD/IRQ5/ADTRG0#/TS4/CLKOUT
H3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#
H4	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/ CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/ CRX1-DS/IRQ5/TS10
H5	P55/D0[A0/D0] (注 1)/WAIT#/EDREQ0/ MTIOC4D/TMO3/ET0_EXOUT/CRX1/IRQ10	P55/D0[A0/D0]/WAIT#/EDREQ0/MTIOC4D/ TMO3/CRX1/MISOC-B/IRQ10
H6	P54/ALE/D1[A1/D1] (注 1)/EDACK0/MTIOC4B/ TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/ CTX1	P54/ALE/D1[A1/D1]/EDACK0/MTIOC4B/ TMCI1/CTS2#/RTS2#/SS2#/CTX1/ MOSIC-B/IRQ4
H7	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ET0_COL/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/TOC0/PO31/CACREF/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/ SSITXD0/SMOSI010/SSDA010/TXD010/ MISO0-A/IRQ14
H8	PC6/D2[A2/D2] (注1)/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/RXD8/SMISO8/SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/TIC0/PO30/RXD8/SMISO8/ SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/ SSILRCK0/SMISO010/SSCL010/RXD010/ MOSI0-A/IRQ13/TS13
H9	PB6/A14/MTIOC3D/TIOCA5/PO30/ ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/RXD11/ SDSI_D0-B	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11/ SMISO011/SSCL011/RXD011/IRQ6
H10	PB7/A15/MTIOC3B/TIOCB5/PO31/ ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/TXD11/ SDSI_D1-B	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ SMOSI011/SSDA011/TXD011/IRQ15
J1	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SDHI_WP/IRQ12/TS5
J2	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCIO/ PO1/RXD0/SMISO0/SSCL0/SCL1(注1)/ USB0_EXICEN/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCIO/ PO1/RXD0/SMISO0/SSCL0/SCL1/ USB0_EXICEN/SSILRCK0/SDHI_CLK-C/ IRQ9/TS8
J3	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/SSITXD0/ SDHI_D3-C/IRQ7/ADTRG1#
J4	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/ SDAHS0[FM+/HS]/IRQ3/ADTRG1#

100 ピン	DVCEN	DVC74
TFLGA	RX65N	RX671
J5	VSS_USB	VSS_USB
J6	VCC_USB	VCC_USB
J7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/
	SSLB1-A	SSLB1-A/IRQ0
J8	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/ RTS8#/SS8#/SS10#/CTS10#/RTS10#/ SSLA0-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/ SS10#/CTS10#/RTS10#/SSLA0-A/ AUDIO_CLK/SS010#/CTS010#/RTS010#/ DE010/SSL00-A/SDHI_D1-A/QIO1-A/IRQ12/ TSCAP
J9	PC0/A16/MTIOC3C/TCLKC/PO17/ ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/ IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/RXD011/SMISO011/ SSCL011/SSL01-A/IRQ14/TS16
J10	PC1/A17/MTIOC3A/TCLKD/PO18/ ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/TXD011/SMOSI011/SSDA011/ TXDA011/SSL02-A/IRQ12/TS15
K1	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/ SS0#	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/ SSDA3/SSIBCK0/SDHI_D1-C/IRQ3/TS6
K2	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/IRQ15/TS7
K3	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1(注1)/USB0_ID/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1/USB0_ID/SSIRXD0/ SDHI_CMDC/IRQ8/TS9
K4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4/TS11
K5	USB0_DM	PH2/TMRI0/USB0_DM/IRQ1
K6	USB0_DP	PH1/TMO0/USB0_DP/IRQ0
K7	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A/ IRQ1
K8	PC5/D3[A3/D3] (注1)/A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/TMRI2/PO29/ ET0_ETXD2/SCK8/SCK10/RSPCKA-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/SCK8/SCK10/ RSPCKA-A/SSIBCK0/SCK010/RSPCK0-A/ IRQ5/TS14
K9	PC3/A19/MTIOC4D/TCLKB/PO24/ ET0_TX_ER/TXD5/SMOSI5/SSDA5	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/ SMOSI5/SSDA5/PMC0-DS/SDHI_D0-A/ QIO0-A/IRQ11
K10	PC2/A18/MTIOC4B/TCLKA/PO21/ ET0_RX_DV/RXD5/SMISO5/SSCL5/ SLA3-A	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/ SMISO5/SSCL5/SSLA3-A/TXDB011/ SSL03-A/SDHI_D3-A/IRQ10

注 1. コードフラッシュメモリ容量が 2M バイト/1.5M バイトの製品のみ有効。

注 2. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.3 100 ピン LFQFP パッケージ

表 3.3 に 100 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.3 100 ピン LFQFP パッケージ端子機能の比較

100 ピン LFQFP	RX65N	RX671
1	AVCC1	AVCC1
2	EMLE	EMLE
3	AVSS1	AVSS1
4	PJ3/EDACK1/MTIOC3C/ET0 EXOUT/	EXCIN/PJ3/EDACK1/MTIOC3C/CTS6#/
•	CTS6#/RTS6#/SS6#/CTS0#/RTS0#/SS0#	RTS6#/CTS0#/RTS0#/SS6#/SS0#/IRQ11
5	VCL	VCL
6	VBATT	VBATT
7	MD/FINED	MD/FINED
8	XCIN	XCIN
9	XCOUT	XCOUT
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	UPSEL/P35/NMI	UPSEL/P35/NMI
16	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/ET0_LINKSTA/SCK6/SCK0/IRQ4	TRST#/P34/MTIOC0A/TMCI3/PO12/ POE10#/SCK6/SCK0/IRQ4/TS0
17	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/SMISO6/ SSCL6/RXD0/SMISO0/SSCL0/CRX0/ IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOCD0/TMRI3/ PO11/POE4#/POE11#/RXD6/RXD0/ SMISO6/SMISO0/SSCL6/SSCL0/CRX0/ IRQ3-DS/TS1
18	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCIC2/RTCOUT/POE0#/POE10#/TXD6/ SMOSI6/SSDA6/TXD0/SMOSI0/SSDA0/ CTX0/USB0_VBUSEN/IRQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TXD6/ TXD0/SMOSI6/SMOSI0/SSDA6/SSDA0/ CTX0/USB0_VBUSEN/IRQ2-DS/TAMPI2
19	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0-A/IRQ1-DS/ TAMPI1
20	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/MISOB-A/ IRQ0-DS	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/MISOB-A/ IRQ0-DS/TAMPI0
21	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/ SCK1/RSPCKB-A	TCK/P27/CS7#/MTIOC2B/TMCI3/PO7/SCK1/ RSPCKB-A/IRQ7/TS2
22	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ SMOSI1/SSDA1/CTS3#/RTS3#/SS3#/ MOSIB-A	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/ CTS3#/RTS3#/SMOSI1/SS3#/SSDA1/ MOSIB-A/IRQ6/TS3
23	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLKB/ TIOCA4/PO5/RXD3/SMISO3/SSCL3/ SDHI_CD/IRQ5/ADTRG0#/TS4/CLKOUT
24	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN	P24/CS4#/EDREQ1/MTIOC4A/MTCLKA/ TIOCB4/TMRI1/PO4/SCK3/USB0_VBUSEN/ SDHI_WP/IRQ12/TS5
25	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/SMOSI3/SSDA3/CTS0#/RTS0#/ SS0#	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/ PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/ SSDA3/SSIBCK0/SDHI_D1-C/IRQ3/TS6
26	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/ TMO0/PO2/SCK0/USB0_OVRCURB/ AUDIO_CLK/SDHI_D0-C/IRQ15/TS7

100 ピン		
LFQFP	RX65N	RX671
27	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/ PO1/RXD0/SMISO0/SSCL0/SCL1(注1)/ USB0_EXICEN/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCIO/ PO1/RXD0/SMISO0/SSCL0/SCL1/ USB0_EXICEN/SSILRCK0/SDHI_CLK-C/ IRQ9/TS8
28	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1(注1)/USB0_ID/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/ SMOSI0/SSDA0/SDA1/USB0_ID/SSIRXD0/ SDHI_CMDC/IRQ8/TS9
29	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/ SMOSI3/SSDA3/SDA2-DS/SSITXD0/ SDHI_D3-C/IRQ7/ADTRG1#
30	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/SMOSI1/ SSDA1/RXD3/SMISO3/SSCL3/SCL2-DS/ USB0_VBUSEN/USB0_VBUS/ USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#
31	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SMISO1/SSCL1/SCK3/ CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/ CRX1-DS/IRQ5/TS10
32	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/ USB0_OVRCURA/IRQ4/TS11
33	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/ SMOSI2/SSDA2/SDA0[FM+]/ SDAHS0[FM+/HS]/IRQ3/ADTRG1#
34	P12/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/IRQ2	P12/MTIC5U/TMCI1/RXD2/SMISO2/SSCL2/ SCL0[FM+]/SCLHS0[FM+/HS]/IRQ2
35	VCC_USB	VCC_USB
36	USB0_DM	PH2/TMRI0/USB0_DM/IRQ1
37	USB0_DP	PH1/TMO0/USB0_DP/IRQ0
38	VSS_USB	VSS_USB
39	P55/D0[A0/D0] ^(± 1) /WAIT#/EDREQ0/ MTIOC4D/TMO3/ET0_EXOUT/CRX1/IRQ10	P55/D0[A0/D0]/WAIT#/EDREQ0/MTIOC4D/T MO3/CRX1/MISOC-B/IRQ10
40	P54/ALE/D1[A1/D1] (注 1)/EDACK0/MTIOC4B/ TMCI1/ET0_LINKSTA/CTS2#/RTS2#/SS2#/ CTX1	P54/D1[A1/D1]/ALE/EDACKO/MTIOC4B/TM CI1/CTS2#/RTS2#/SS2#/CTX1/ MOSIC-B/IRQ4
41	P53 ^(注 2) /BCLK	P53(^{½ 2})/BCLK/SSIRXD0/PMC0-DS/IRQ3/ TS12
42	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A	P52/RD#/RXD2/SMISO2/SSCL2/SSLB3-A/IRQ2
43	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A	P51/WR1#/BC1#/WAIT#/SCK2/SSLB2-A/ IRQ1
44	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A/IRQ0
45	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/PO31/TOC0/CACREF/ET0_COL/ TXD8/SMOSI8/SSDA8/SMOSI10/SSDA10/ TXD10/MISOA-A/IRQ14	UB/PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/TOC0/PO31/CACREF/TXD8/SMOSI8/ SSDA8/SMOSI10/SSDA10/TXD10/MISOA-A/ SSITXD0/SMOSI010/SSDA010/TXD010/ MISO0-A/IRQ14
46	PC6/D2[A2/D2] ^(注 1) /A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/PO30/TIC0/ET0_ETXD3/ RXD8/SMISO8/SSCL8/SMISO10/SSCL10/ RXD10/MOSIA-A/IRQ13	PC6/D2[A2/D2]/A22/CS1#/MTIOC3C/ MTCLKA/TMCI2/TIC0/PO30/RXD8/SMISO8/ SSCL8/SMISO10/SSCL10/RXD10/MOSIA-A/ SSILRCK0/SMISO010/SSCL010/RXD010/ MOSI0-A/IRQ13/TS13

100 ピン	DVocal	DV074
LFQFP	RX65N	RX671
47	PC5/D3[A3/D3] (注 1)/A21/CS2#/WAIT#/ MTIOC3B/MTCLKD/TMRI2/PO29/ ET0_ETXD2/SCK8/SCK10/RSPCKA-A	PC5/D3[A3/D3]/A21/CS2#/WAIT#/MTIOC3B/ MTCLKD/TMRI2/PO29/SCK8/SCK10/ RSPCKA-A/SSIBCK0/SCK010/RSPCK0-A/ IRQ5/TS14
48	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/ET0_TX_CLK/SCK5/CTS8#/ RTS8#/SS8#/SS10#/CTS10#/RTS10#/ SSLA0-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/ PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/ SS10#/CTS10#/RTS10#/SSLA0-A/ AUDIO_CLK/SS010#/CTS010#/RTS010#/ DE010/SSL00-A/SDHI_D1-A/QIO1-A/ IRQ12/TSCAP
49	PC3/A19/MTIOC4D/TCLKB/PO24/ ET0_TX_ER/TXD5/SMOSI5/SSDA5	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/ SMOSI5/SSDA5/PMC0-DS/SDHI_D0-A/ QIO0-A/IRQ11
50	PC2/A18/MTIOC4B/TCLKA/PO21/ ET0_RX_DV/RXD5/SMISO5/SSCL5/ SSLA3-A	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/ SMISO5/SSCL5/SSLA3-A/TXDB011/ SSL03-A/SDHI_D3-A/IRQ10
51	PC1/A17/MTIOC3A/TCLKD/PO18/ ET0_ERXD2/SCK5/SSLA2-A/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/ SSLA2-A/TXD011/SMOSI011/SSDA011/ TXDA011/SSL02-A/IRQ12/TS15
52	PC0/A16/MTIOC3C/TCLKC/PO17/ ET0_ERXD3/CTS5#/RTS5#/SS5#/SSLA1-A/ IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/ RTS5#/SS5#/SSLA1-A/RXD011/SMISO011/ SSCL011/SSL01-A/IRQ14/TS16
53	PB7/A15/MTIOC3B/TIOCB5/PO31/ ET0_CRS/RMII0_CRS_DV/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/TXD11/ SDSI_D1-B	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9/SMOSI11/SSDA11/TXD11/ SMOSI011/SSDA011/TXD011/IRQ15
54	PB6/A14/MTIOC3D/TIOCA5/PO30/ ET0_ETXD1/RMII0_TXD1/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/RXD11/ SDSI_D0-B	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9/SMISO11/SSCL11/RXD11/ SMISO011/SSCL011/RXD011/IRQ6
55	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/ET0_ETXD0/ RMII0_TXD0/SCK9/SCK11/SDSI_CLK-B/ LCD_CLK-B(^½ 1)	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/ TMRI1/PO29/POE4#/SCK9/SCK11/SCK011/ IRQ13
56	PB4/A12/TIOCA4/PO28/ET0_TX_EN/ RMII0_TXD_EN/CTS9#/RTS9#/SS9#/ SS11#/CTS11#/RTS11#/SDSI_CMD-B/ LCD_TCON0-B(^½ 1)	PB4/A12/TIOCA4/PO28/CTS9#/RTS9#/ SS9#/SS11#/CTS11#/RTS11#/SS011#/ CTS011#/RTS011#/DE011/IRQ4
57	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/ET0_RX_ER/ RMII0_RX_ER/SCK6/SDSI_D3-B/ LCD_TCON1-B(^{½1})	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/ TCLKD/TMO0/PO27/POE11#/SCK6/ PMC0-DS/IRQ3
58	PB2/A10/TIOCC3/TCLKC/PO26/ ET0_RX_CLK/REF50CK0/CTS6#/RTS6#/ SS6#/SDSI_D2-B/LCD_TCON2-B(注1)	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/ RTS6#/SS6#/IRQ2
59	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/ET0_ERXD0/RMII0_RXD0/ TXD6/SMOSI6/SSDA6/LCD_TCON3-B(\(\frac{1}{2}\) IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD6/SMOSI6/SSDA6/ IRQ4-DS
60	VCC	VCC
61	PB0/A8/MTIC5W/TIOCA3/PO24/ ET0_ERXD1/RMII0_RXD1/RXD6/SMISO6/ SSCL6/LCD_DATA0-B(^{½ 1})/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6/ SMISO6/SSCL6/IRQ12
62	VSS	VSS
63	PA7/A7/TIOCB2/PO23/ET0_WOL/MISOA-B/ LCD_DATA1-B(^{\(\frac{\partial}{2}\)}	PA7/A7/TIOCB2/PO23/MISOA-B/MISO0-B/IRQ7

100ピン LFQFP	RX65N	RX671
64	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/ET0_EXOUT/CTS5#/RTS5#/ SS5#/MOSIA-B/LCD_DATA2-B(^注 1)	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22/POE10#/CTS5#/RTS5#/SS5#/ MOSIA-B/MOSI0-B/CTS12#/RTS12#/ SS12#/IRQ14
65	PA5/A5/MTIOC6B/TIOCB1/PO21/ ET0_LINKSTA/RSPCKA-B/ LCD_DATA3-B ^(±1)	PA5/A5/MTIOC6B/TIOCB1/PO21/ RSPCKA-B/RSPCK0-B/IRQ5
66	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/ET0_MDC/TXD5/SMOSI5/SSDA5/ SSLA0-B/LCD_DATA4-B(^{注 1})/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20/TXD5/SMOSI5/SSDA5/SSLA0-B/ SSL00-B/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/IRQ5-DS
67	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/ET0_MDIO/RXD5/SMISO5/ SSCL5/LCD_DATA5-B(^½ 1)/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ IRQ6-DS
68	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/LCD_DATA6-B(^{注 1)}	PA2/A2/MTIOC7A/PO18/RXD5/SMISO5/ SSCL5/SSLA3-B/SSL03-B/RXD12/ SMISO12/SSCL12/RXDX12/SDHI_WP/ IRQ10
69	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/ET0_WOL/SCK5/SSLA2-B/ LCD_DATA7-B(\(\frac{1}{2}\)1/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B/ TIOCB0/PO17/SCK5/SSLA2-B/SSL02-B/ SCK12/SDHI_CD/IRQ11
70	PA0/BC0#/A0/MTIOC4A/MTIOC6D/TIOCA0/ PO16/CACREF/ET0_TX_EN/ RMII0_TXD_EN/SSLA1-B/LCD_DATA8-B(注 1)	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TIOCA0/ CACREF/PO16/SSLA1-B/SSL01-B/IRQ0
71	PE7/D15[A15/D15]/D7[A7/D7] ^(注 1) /MTIOC6A/ TOC1/MISOB-B/SDHI_WP/MMC_RES#-B/ LCD_DATA9-B ^(注 1) /IRQ7/AN105	PE7/D15[A15/D15]/D7[A7/D7]/MTIOC6A/ TOC1/MISOB-B/SDHI_WP/SDHI_D1-B/ QIO1-B/IRQ7
72	PE6/D14[A14/D14]/D6[A6/D6](*±1)/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/MMC_CD-B/LCD_DATA10-B(*±1)/IRQ6/AN104	PE6/D14[A14/D14]/D6[A6/D6]/MTIOC6C/ TIC1/MOSIB-B/SDHI_CD/SDHI_D0-B/ QIO0-B/IRQ6
73	PE5/D13[A13/D13]/D5[A5/D5](注 1)/MTIOC4C/ MTIOC2B/ET0_RX_CLK/REF50CK0/ RSPCKB-B/LCD_DATA11-B(注 1)/IRQ5/AN103	PE5/D13[A13/D13]/D5[A5/D5]/MTIOC4C/ MTIOC2B/RSPCKB-B/IRQ5
74	PE4/D12[A12/D12]/D4[A4/D4](注 1)/MTIOC4D/ MTIOC1A/PO28/ET0_ERXD2/SSLB0-B/ LCD_DATA12-B(注 1)/AN102	PE4/D12[A12/D12]/D4[A4/D4]/MTIOC4D/ MTIOC1A/PO28/SSLB0-B/IRQ12
75	PE3/D11[A11/D11]/D3[A3/D3](注 1)/MTIOC4B/ PO26/TOC3/POE8#/ET0_ERXD3/CTS12#/ RTS12#/SS12#/MMC_D7-B/ LCD_DATA13-B(注 1)/AN101	PE3/D11[A11/D11]/D3[A3/D3]/MTIOC4B/ PO26/POE8#/TOC3/CTS12#/RTS12#/ SS12#/IRQ11
76	PE2/D10[A10/D10]/D2[A2/D2](注 1)/MTIOC4A/ PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/SSLB3-B/MMC_D6-B/ LCD_DATA14-B(注 1)/IRQ7-DS/AN100	PE2/D10[A10/D10]/D2[A2/D2]/MTIOC4A/ PO23/TIC3/RXD12/SMISO12/SSCL12/ RXDX12/SSLB3-B/IRQ7-DS
77	PE1/D9[A9/D9]/D1[A1/D1](¹)/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/SSLB2-B/MMC_D5-B/LCD_DATA15-B(¹)/ANEX1	PE1/D9[A9/D9]/D1[A1/D1]/MTIOC4C/ MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SSLB2-B/IRQ9/ANEX1
78	PE0/D8[A8/D8]/D0[A0/D0] (注 1)/MTIOC3D/ SCK12/SSLB1-B/MMC_D4-B/ LCD_DATA16-B(注 1)/ANEX0	PE0/D8[A8/D8]/D0[A0/D0]/MTIOC3D/SCK12/ SSLB1-B/IRQ8/ANEX0
79	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/QMI-B/QIO1-B/SDHI_D1-B/MMC_D1-B/LCD_DATA17-B(*\frac{1}{2})/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3-A/ SDHI_D1-B/QIO1-B/IRQ7/AN100

100 ピン	RX65N	RX671
LFQFP		
80	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/QMO-B/QIO0-B/SDHI_D0-B/ MMC_D0-B/LCD_DATA18-B ^(½ 1) /IRQ6/ AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/ SSLC2-A/SDHI_D0-B/QIO0-B/IRQ6/ AN101
81	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ SSLC1-A/QSPCLK-B/SDHI_CLK-B/ MMC_CLK-B/LCD_DATA19-B(**1)/IRQ5/ AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/ SSLC1-A/SDHI_CLK-B/QSPCLK- B/IRQ5/AN102
82	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/QSSL-B/SDHI_CMD-B/ MMC_CMD-B/LCD_DATA20-B ^(± 1) /IRQ4/ AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/ SSLC0-A/SDHI_CMD-B/QSSL- B/IRQ4/AN103
83	PD3/D3[A3/D3]/MTIOC8D/TOC2/POE8#/ RSPCKC-A/QIO3-B/SDHI_D3-B/MMC_D3-B/ LCD_DATA21-B(\frac{1}{2}\tau)/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/ RSPCKC-A/SDHI_D3-B/QIO3-B/IRQ3/ AN104
84	PD2/D2[A2/D2]/MTIOC4D/TIC2/MISOC-A/CRX0/QIO2-B/SDHI_D2-B/MMC_D2-B/LCD_DATA22-B(**1)/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/ MISOC-A/SDHI_D2-B/QIO2-B/IRQ2/AN105
85	PD1/D1[A1/D1]/MTIOC4B/POE0#/MOSIC-A/ CTX0/LCD_DATA23-B(注 1)/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/ MOSIC-A/IRQ1/AN106
86	PD0/D0[A0/D0]/POE4#/ LCD_EXTCLK-B(^{注 1})/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/IRQ0/AN107
87	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
88	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
91	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	VREFL0	VREFL0
95	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	VREFH0	VREFH0
97	AVCC0	AVCC0
98	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	AVSS0	AVSS0
100	P05/IRQ13/DA1	P05/IRQ13

注 1. コードフラッシュメモリ容量が 2M バイト/1.5M バイトの製品のみ有効。

注 2. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

3.4 64 ピン TFBGA パッケージ

表 3.4 に 64 ピン TFBGA パッケージ端子機能の比較を示します。

表 3.4 64 ピン TFBGA パッケージ端子機能の比較

64ピン LFQFP	RX65N	RX671
A1	AVCC1	AVCC1
A2	AVSS0	AVSS0
A3	VREFH0	VREFH0
A4	VREFL0	VREFL0
A5	PD2/MTIOC4D/TIC2/QIO2-B/SDHI_D2-B/IRQ2/AN110	PD2/MTIOC4D/TIC2/SDHI_D2-B/QIO2-B/IRQ2/AN105
A6	PD7/MTIC5U/POE0#/QMI-B/QIO1-B/ SDHI_D1-B/IRQ7/AN107	PD7/MTIC5U/POE0#/SDHI_D1-B/QIO1-B/ IRQ7/AN100
A7	PE0/MTIOC3D/SCK12/ANEX0	PE0/MTIOC3D/SCK12/SSLB1-B/IRQ8/ ANEX0
A8	PE2/MTIOC4A/TIC3/RXD12/SSCL12/ RXDX12/IRQ7-DS	PE2/MTIOC4A/TIC3/RXD12/SMISO12/ SSCL12/RXDX12/SSLB3-B/IRQ7-DS
B1	EMLE	EMLE
B2	AVSS1	AVSS1
B3	AVCC0	AVCC0
B4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
B5	PD3/MTIOC8D/TOC2/POE8#/QIO3-B/ SDHI_D3-B/IRQ3/AN111	PD3/MTIOC8D/POE8#/TOC2/SDHI_D3-B/QIO3-B/IRQ3/AN104
В6	PD6/MTIC5V/MTIOC8A/POE4#/QMO-B/ QIO0-B/SDHI_D0-B/IRQ6/AN106	PD6/MTIC5V/MTIOC8A/POE4#/SDHI_D0-B/QIO0-B/IRQ6/AN101
B7	PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/ TXDX12/SIOX12/ANEX1	PE1/MTIOC4C/MTIOC3B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/SSLB2-B/IRQ9/ ANEX1
B8	PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6	PE6/MTIOC6C/TIC1/MOSIB-B/ SDHI_CD/SDHI_D0-B/QIO0-B/IRQ6
C1	VCL	VCL
C2	VBATT	VBATT
C3	MD/FINED	MD/FINED
C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
C5	PD4/MTIOC8B/POE11#/QSSL-B/ SDHI CMD-B/IRQ4/AN112	PD4/MTIOC8B/POE11#/SDHI_CMD-B/ QSSL-B/IRQ4/AN103
C6	PD5/MTIC5W/MTIOC8C/POE10#/ QSPCLK-B/SDHI_CLK-B/IRQ5/AN113	PD5/MTIC5W/MTIOC8C/POE10#/ SDHI_CLK-B/QSPCLK-B/IRQ5/AN102
C7		PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/ SCK5/SSLA2-B/SSL02-B/SCK12/SDHI_CD/ IRQ11
C8	PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7	PE7/MTIOC6A/TOC1/MISOB-B/SDHI_WP/ SDHI_D1-B/QIO1-B/IRQ7
D1	XCIN	XCIN
D2	XCOUT	XCOUT
D3	RES#	RES#
D4	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
D5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
D6	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ POE10#/CTS5#/RTS5#/SS5#	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ POE10#/CTS5#/RTS5#/SS5#/MOSIA-B/ MOSI0-B/CTS12#/RTS12#/SS12#/IRQ14

64 ピン	T	
LFQFP	RX65N	RX671
D7	PA2/MTIOC7A/RXD5/SMISO5/SSCL5	PA2/MTIOC7A/RXD5/SMISO5/SSCL5/
		SSLA3-B/SSL03-B/RXD12/SMISO12/
		SSCL12/RXDX12/SDHI_WP/IRQ10
D8	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/
	TXD5/SMOSI5/SSDA5/IRQ5-DS	TXD5/SMOSI5/SSDA5/SSLA0-B/SSL00-B/
		TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/
E1	XTAL/P37	IRQ5-DS
E2	VSS	XTAL/P37 VSS
E3	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4/
E3	TRST#/F34/WITIOCOP/TWICIS/FOETO#/IRQ4	TS0
E4	P13/MTIOC0B/TIOCA5/TMO3/TXD2/SSDA2/	P13/MTIOC0B/TIOCA5/TMO3/TXD2/
'	SDA0[FM+]/IRQ3/ADTRG1#	SMOSI2/SSDA2/SDA0[FM+]/
		SDAHS0[FM+/HS]/IRQ3/ADTRG1#
E5	BSCANP	BSCANP
E6	PA7/TIOCB2	PA7/TIOCB2/MISOA-B/MISO0-B/IRQ7
E7	VCC	VCC
E8	VSS	VSS
F1	EXTAL/P36	EXTAL/P36
F2	VCC	VCC
F3	UPSEL/P35/NMI	UPSEL/P35/NMI
F4	P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2	P12/TMCI1/MTIC5U/RXD2/SMISO2/SSCL2/
		SCL0[FM+]/SCLHS0[FM+/HS]/IRQ2
F5	P53	P53/SSIRXD0/PMC0-DS/IRQ3/TS12
F6	PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/	PB7/MTIOC3B/TIOCB5/TXD9/SMOSI9/
	SSDA11/TXD11	SSDA9/SMOSI11/SSDA11/TXD11/ SMOSI011/SSDA011/TXD011/IRQ15
F7	PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/	PB6/MTIOC3D/TIOCA5/RXD9/SMISO9/
	SSCL11/RXD11	SSCL9/SMISO11/SSCL11/RXD11/
		SMISO011/SSCL011/RXD011/IRQ6
F8	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/
	POE4#/SCK9/SCK11	POE4#/SCK9/SCK11/SCK011/IRQ13
G1	TCK/P27/MTIOC2B/TMCI3/SCK1/	TCK/P27/MTIOC2B/TMCI3/SCK1/
	RSPCKB-A	RSPCKB-A/IRQ7/TS2
G2	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS/TAMPI1
G3	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/
G3	RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS	RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS/
	1000 1700 1700 1700 1700 1700 1700 1700	TAMPIO
G4	VCC_USB	VCC USB
G5	VSS_USB	VSS_USB
G6	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/
	CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/	CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/
	SSDA10/TXD10/MISOA-A/IRQ14	SSDA10/TXD10/MISOA-A/SSITXD0/
		SMOSI010/SSDA010/TXD010/MISO0-A/
C7		IRQ14
G7	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/ SCK10/RSPCKA-A	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/ SCK10/RSPCKA-A/SSIBCK0/SCK010/
	OOKTO/NOT ORA-A	RSPCK0-A/IRQ5/TS14
G8	PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14	PC0/MTIOC3C/TCLKC/CTS5#/RTS5#/SS5#/
		SSLA1-A/RXD011/SMISO011/SSCL011/
		SSL01-A/IRQ14/TS16
H1	TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/	TDO/P26/MTIOC2A/TMO1/TXD1/CTS3#/
	SSDA1/CTS3#/RTS3#/MOSIB-A	RTS3#/SMOSI1/SS3#/SSDA1/MOSIB-A/
		IRQ6/TS3

64 ピン LFQFP	RX65N	RX671
H2	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/ SDA2-DS/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/ TCLKD/TMO1/POE8#/SCK1/TXD3/SMOSI3/ SSDA3/SDA2-DS/SSITXD0/SDHI_D3-C/ IRQ7/ADTRG1#
H3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/ RXD3/SSCL3/SCL2-DS/USB0_VBUS/IRQ6/ ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/ USB0_VBUS/IRQ6/ADTRG0#
H4	USB0_DM	PH2/TMRI0/USB0_DM/IRQ1
H5	USB0_DP	PH1/TMO0/USB0_DP/IRQ0
H6	PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ MOSIA-A/IRQ13	PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ MOSIA-A/SMISO010/SSCL010/RXD010/ MOSI0-A/SSILRCK0/IRQ13/TS13
H7	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/ CTS8#/RTS8#/SS8#/SS10#/CTS10#/ RTS10#/SSLA0-A	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/ SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/ RTS10#/SSLA0-A/AUDIO_CLK/SS010#/ CTS010#/RTS010#/DE010/SSL00-A/ SDHI_D1-A/QIO1-A/IRQ12/TSCAP
H8	PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12	PC1/MTIOC3A/TCLKD/SCK5/SSLA2-A/ TXD011/SMOSI011/SSDA011/TXDA011/ SSL02-A/IRQ12/TS15

3.5 64 ピン LFQFP パッケージ

表 3.5 に 64 ピン LFQFP パッケージ端子機能の比較を示します。

表 3.5 64 ピン LFQFP パッケージ端子機能の比較

64 ピン LFQFP	RX65N	RX671	
1	AVCC1 AVCC1		
2	EMLE	EMLE	
3	AVSS1	AVSS1	
4	VCL	VCL	
5 VBATT VBATT			
6	MD/FINED	MD/FINED	
7	XCIN XCIN		
8	XCOUT	XCOUT	
9	RES#	RES#	
10	XTAL/P37	XTAL/P37	
11	VSS	VSS	
12	EXTAL/P36	EXTAL/P36	
13	VCC	VCC	
14	UPSEL/P35/NMI	UPSEL/P35/NMI	
15	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4	TRST#/P34/MTIOC0A/TMCI3/POE10#/IRQ4/	
		TS0	
16	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/	TDI/P30/MTIOC4B/TMRI3/RTCIC0/POE8#/	
	RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS	RXD1/SMISO1/SSCL1/MISOB-A/IRQ0-DS/	
47		TAMPIO	
17	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS	TMS/P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSLB0-A/IRQ1-DS/TAMPI1	
18	TDO/P26/MTIOC2A/TMO1/TXD1/SMOSI1/	TDO/P26/MTIOC2A/TMO1/TXD1/CTS3#/	
10	SSDA1/CTS3#/RTS3#/MOSIB-A	RTS3#/SMOSI1/SS3#/SSDA1/MOSIB-A/	
	CODITION CONTINUES IN THE	IRQ6/TS3	
19	TCK/P27/MTIOC2B/TMCI3/SCK1/	TCK/P27/MTIOC2B/TMCI3/SCK1/	
	RSPCKB-A	RSPCKB-A/IRQ7/TS2	
20	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/	
	TCLKD/TMO1/POE8#/SCK1/TXD3/SSDA3/	TCLKD/TMO1/POE8#/SCK1/TXD3/SMOSI3/	
	SDA2-DS/IRQ7/ADTRG1#	SSDA3/SDA2-DS/SSITXD0/SDHI_D3-C/	
	DAG INTERCORPETATION OF A TOLLICO	IRQ7/ADTRG1#	
21	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/	
	TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/ RXD3/SSCL3/SCL2-	TMO2/RTCOUT/TXD1/RXD3/SMOSI1/ SMISO3/SSDA1/SSCL3/SCL2-DS/	
	DS/USB0_VBUS/IRQ6/ADTRG0#	USB0_VBUS/IRQ6/ADTRG0#	
22	P13/MTIOC0B/TIOCA5/TMO3/TXD2/SSDA2/	P13/MTIOC0B/TIOCA5/TMO3/TXD2/	
	SDA0[FM+]/IRQ3/ADTRG1#	SMOSI2/SSDA2/SDA0[FM+]/	
		SDAHS0[FM+/HS]/IRQ3/ADTRG1#	
23	P12/TMCI1/RXD2/SSCL2/SCL0[FM+]/IRQ2	P12/TMCI1/MTIC5U/RXD2/SMISO2/SSCL2/	
		SCL0[FM+]/SCLHS0[FM+/HS]/IRQ2	
24	VCC_USB	VCC_USB	
25	USB0_DM	PH2/TMRI0/USB0_DM/IRQ1	
26	USB0_DP	PH1/TMO0/USB0_DP/IRQ0	
27	VSS_USB	VSS_USB	
28	P53	P53/SSIRXD0/PMC0-DS/IRQ3/TS12	
29	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/	UB/PC7/MTIOC3A/MTCLKB/TMO2/TOC0/	
	CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/	CACREF/TXD8/SMOSI8/SSDA8/SMOSI10/	
	SSDA10/TXD10/MISOA-A/IRQ14	SSDA10/TXD10/MISOA-A/SSITXD0/	
		SMOSI010/SSDA010/TXD010/MISO0-A/ IRQ14	
		11/Q14	

64 ピン	RX65N	RX671
STATES ST	PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ MOSIA-A/IRQ13	PC6/MTIOC3C/MTCLKA/TMCI2/TIC0/RXD8/ SMISO8/SSCL8/SMISO10/SSCL10/RXD10/ MOSIA-A/SMISO010/SSCL010/RXD010/ MOSI0-A/SSILRCK0/IRQ13/TS13
31	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/ SCK10/RSPCKA-A	PC5/MTIOC3B/MTCLKD/TMRI2/SCK8/ SCK10/RSPCKA-A/SSIBCK0/SCK010/ RSPCK0-A/IRQ5/TS14
32	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/ CTS8#/RTS8#/SS8#/SS10#/CTS10#/ RTS10#/SSLA0-A	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/ SCK5/CTS8#/RTS8#/SS8#/SS10#/CTS10#/ RTS10#/SSLA0-A/AUDIO_CLK/SS010#/ CTS010#/RTS010#/DE010/SSL00-A/ SDHI_D1-A/QIO1-A/IRQ12/TSCAP
33	PC1/MTIOC3A/TCLKD/SSLA2-A/IRQ12	PC1/MTIOC3A/TCLKD/SCK5/SSLA2-A/ TXD011/SMOSI011/SSDA011/TXDA011/ SSL02-A/IRQ12/TS15
34	PC0/MTIOC3C/TCLKC/SSLA1-A/IRQ14	PC0/MTIOC3C/TCLKC/CTS5#/RTS5#/SS5#/ SSLA1-A/RXD011/SMISO011/SSCL011/ SSL01-A/IRQ14/TS16
35	PB7/MTIOC3B/TIOCB5/TXD9/SSDA9/ SSDA11/TXD11	PB7/MTIOC3B/TIOCB5/TXD9/SMOSI9/ SSDA9/SMOSI11/SSDA11/TXD11/ SMOSI011/SSDA011/TXD011/IRQ15
36	PB6/MTIOC3D/TIOCA5/RXD9/SSCL9/ SSCL11/RXD11	PB6/MTIOC3D/TIOCA5/RXD9/SMISO9/ SSCL9/SMISO11/SSCL11/RXD11/ SMISO011/SSCL011/RXD011/IRQ6
37	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/ POE4#/SCK9/SCK11	PB5/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/ POE4#/SCK9/SCK11/SCK011/IRQ13
38	VCC	VCC
39	VSS	VSS
40	PA7/TIOCB2	PA7/TIOCB2/MISOA-B/MISO0-B/IRQ7
41	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ POE10#/CTS5#/RTS5#/SS5#	PA6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ POE10#/CTS5#/RTS5#/SS5#/MOSIA-B/ MOSI0-B/CTS12#/RTS12#/SS12#/IRQ14
42	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ TXD5/SMOSI5/SSDA5/IRQ5-DS	PA4/MTIC5U/MTCLKA/TIOCA1/TMRI0/TXD 5/SMOSI5/SSDA5/SSLA0-B/SSL00-B/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ IRQ5-DS
43	PA2/MTIOC7A/RXD5/SMISO5/SSCL5	PA2/MTIOC7A/RXD5/SMISO5/SSCL5/ SSLA3-B/SSL03-B/RXD12/SMISO12/ SSCL12/RXDX12/SDHI_WP/IRQ10
44	PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/ SCK5/IRQ11	PA1/MTIOC0B/MTCLKC/MTIOC7B/TIOCB0/ SCK5/SSLA2-B/SSL02-B/SCK12/SDHI_CD/ IRQ11
45	PE7/MTIOC6A/TOC1/SDHI_WP/IRQ7	PE7/MTIOC6A/TOC1/MISOB-B/SDHI_WP/ SDHI_D1-B/QIO1-B/IRQ7
46	PE6/MTIOC6C/TIC1/SDHI_CD/IRQ6	PE6/MTIOC6C/TIC1/MOSIB-B/SDHI_CD/ SDHI_D0-B/QIO0-B/IRQ6
47	PE2/MTIOC4A/TIC3/RXD12/SSCL12/ RXDX12/IRQ7-DS	PE2/MTIOC4A/TIC3/RXD12/SMISO12/ SSCL12/RXDX12/SSLB3-B/IRQ7-DS
48	PE1/MTIOC4C/MTIOC3B/TXD12/SSDA12/ TXDX12/SIOX12/ANEX1	PE1/MTIOC4C/MTIOC3B/TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12/SSLB2-B/IRQ9/ ANEX1
49	PE0/MTIOC3D/SCK12/ANEX0	PE0/MTIOC3D/SCK12/SSLB1-B/IRQ8/ ANEX0
50	PD7/MTIC5U/POE0#/QMI-B/QIO1-B/ SDHI_D1-B/IRQ7/AN107	PD7/MTIC5U/POE0#/SDHI_D1-B/QIO1-B/ IRQ7/AN100

		·	
64 ピン LFQFP	RX65N	RX671	
51	PD6/MTIC5V/MTIOC8A/POE4#/QMO-B/	PD6/MTIC5V/MTIOC8A/POE4#/SDHI_D0-B/	
	QIO0-B/SDHI_D0-B/IRQ6/AN106	QIO0-B/IRQ6/AN101	
52	PD5/MTIC5W/MTIOC8C/POE10#/	PD5/MTIC5W/MTIOC8C/POE10#/	
	QSPCLK-B/SDHI_CLK-B/IRQ5/AN113	SDHI_CLK-B/QSPCLK-B/IRQ5/AN102	
53	PD4/MTIOC8B/POE11#/QSSL-B/	PD4/MTIOC8B/POE11#/SDHI_CMD-B/	
	SDHI_CMD-B/IRQ4/AN112	QSSL-B/IRQ4/AN103	
54	PD3/MTIOC8D/TOC2/POE8#/QIO3-B/	PD3/MTIOC8D/POE8#/TOC2/SDHI_D3-B/	
	SDHI_D3-B/IRQ3/AN111	QIO3-B/IRQ3/AN104	
55	PD2/MTIOC4D/TIC2/QIO2-B/SDHI_D2-B/	PD2/MTIOC4D/TIC2/SDHI_D2-B/QIO2-B/	
	IRQ2/AN110	IRQ2/AN105	
56	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003	
57	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002	
58	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001	
59	VREFL0	VREFL0	
60	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000	
61	VREFH0	VREFH0	
62	AVCC0	AVCC0	
63	AVSS0	AVSS0	
64	P05/IRQ13/DA1	P05/IRQ13	

4. 移行の際の留意点

RX671 グループと RX65N グループの相違について、いくつかの留意点があります。

ソフトウェアに関する留意点を「4.1機能設計の留意点」で説明します。

4.1 機能設計の留意点

RX65N グループで動作するソフトウェアは RX671 グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。

以下に RX671 グループと RX65N グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.1.1 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX671 グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが 搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1)のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1)のバンクから RSTR 命令でデータを読む

4.1.2 フラッシュメモリのアクセスウェイト数の設定

RX65N グループでは、MCU のシステムクロック(ICLK)の周波数を 50MHz より速くする場合は ROMWT レジスタの変更が必要となりますが、RX671 グループでは、60MHz より早くする場合に変更が必要です。

4.1.3 RX671 グループ 48 ピンパッケージ製品に関する注意事項

RX671 グループでは、48 ンバッケージ製品はサブクロックおよび RTC を使用できません。

サブクロック制御回路の状態はコールドスタートにて不定となりますので、コールドスタート後に必ずこれらのビットを設定してください。

詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.1.4 VBATT 端子への注入電流

RX671 グループでは、バッテリバックアップモードで動作中、VCC の電圧が VBATT + 0.6 V 以上になると、VCC 側の電源スイッチの寄生ダイオードを経由して、VCC 端子から VBATT 端子に電流が流れます。このことが問題になる場合には、バックアップ電源と VBATT 端子の間に低ドロップアウトのダイオードを挿入してください。

4.1.5 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。



4.1.6 クワッドシリアルペリフェラルインタフェース/クワッド SPI メモリインタフェース RX671 グループのクワッド SPI メモリインタフェースでは、RX65N グループのクワッドシリアルペリフェラルインタフェースからレジスタが大幅に変更されています。ソフトウェアの互換性が低くなっていますので注意してください。

5. 参考ドキュメント

ユーザーズマニュアル: ハードウェア

RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編

Rev.2.30 (R01UH0590JJ0230)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア インタフェース編 Rev.2.10 (R01UH0602JJ0210)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX671 グループ ユーザーズマニュアル ハードウェア編

Rev.1.10 (R01UH0899JJ0110)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0215A/J
- TN-RX*-A0223A/J
- TN-RX*-A0224B/J
- TN-RX*-A0227A/J
- TN-RX*-A0233A/J
- TN-RX*-A0235B/J
- TN-RX*-A0236B/J
- TN-RX*-A0248A/J
- TN-RX*-A0250A/JTN-RX*-A0257A/J

改訂記録

Rev.	発行日	改訂内容	
Rev.	Rev. ポイント		ポイント
1.00	Apr.20.21	_	初版発行
1.10	May.20.22	14	表 2.5 クロック発生回路のレジスタ比較 変更
		116	表 2.72 パッケージの比較 変更

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部 リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオン リセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子(または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス(予約領域)のアクセス禁止

リザーブアドレス (予約領域) のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス (予約領域) があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

- 1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害(お客様または第三者いずれに生じた損害も含みます。以下同じです。)に関し、当社は、一切その責任を負いません。
- 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許 権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うもので はありません。
- 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
- 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
- 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図 しております。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準:輸送機器(自動車、電車、船舶等)、交通制御(信号)、大規模通信機器、金融端末基幹システム、各種安全制御装置等 当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等)に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その青任を負いません。

- 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害(当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。) から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為(「脆弱性問題」といいます。)によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
- 8. 当社製品をご使用の際は、最新の製品情報(データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等)をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
- 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたしませ
- 13 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
- 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的 に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の 商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/