

RX260/RX261 グループ RX113 グループ

RX260/RX261 グループと RX113 グループの相違点

要旨

本アプリケーションノートは、主に RX261 グループ、RX113 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX261 グループの 100 ピンパッケージと RX113 グループの 100 ピンパッケージについて記載しています。電气的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX260/RX261 グループ、RX113 グループ

目次

1. RX260/RX261 グループと RX113 グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 アドレス空間	7
2.3 リセット	8
2.4 オプション設定メモリ	9
2.5 電圧検出回路	10
2.6 クロック発生回路	13
2.7 消費電力低減機能	19
2.8 レジスタライトプロテクション機能	24
2.9 例外処理	25
2.10 割り込みコントローラ	26
2.11 バス	28
2.12 データトランスファコントローラ	30
2.13 イベントリンクコントローラ	32
2.14 I/O ポート	38
2.15 マルチファンクションピンコントローラ	41
2.16 8ビットタイマ	77
2.17 リアルタイムクロック	78
2.18 ローパワータイマ	80
2.19 独立ウォッチドッグタイマ	82
2.20 USB2.0 ホスト / ファンクションモジュール/USB2.0FS ホスト / ファンクションモジュール	84
2.21 シリアルコミュニケーションインタフェース	87
2.22 I ² C バスインタフェース	92
2.23 シリアルペリフェラルインタフェース	93
2.24 静電容量式タッチセンサ	96
2.25 12 ビット A/D コンバータ	99
2.26 12 ビット DA コンバータ/D/A コンバータ	105
2.27 温度センサ	106
2.28 コンパレータ B	107
2.29 RAM	108
2.30 フラッシュメモリ	109
2.31 パッケージ	113
3. 端子機能の比較	114
3.1 100 ピンパッケージ	114
3.2 64 ピンパッケージ	119
4. 移行の際の留意点	122
4.1 機能設計の留意点	122
4.1.1 クロック周波数設定	122
4.1.2 PLL 回路	122
4.1.3 ポート方向レジスタ(PDR)の初期化	122
4.1.4 高速動作モード時の注意事項	123

5. 参考ドキュメント124

改訂記録126

1. RX260/RX261 グループと RX113 グループの搭載機能比較

RX260/RX261 グループと RX113 グループの搭載機能比較を以下に示します。機能の詳細については「2. 仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX113 /RX260/RX261 搭載機能比較を示します。

表 1.1 RX113 /RX260/RX261 搭載機能比較

機能名	RX113	RX260/ RX261
CPU	●	
動作モード	○	
アドレス空間	▲	
リセット	●	
オプション設定メモリ(OFSM)	●/▲	
電圧検出回路(LVDAa):RX113 (LVDAb):RX260/RX261	●/▲	
クロック発生回路	▲	
クロック周波数精度測定回路(CAC)	○	
消費電力低減機能	●/▲	
レジスタライトプロテクション機能	▲	
例外処理	●	
割り込みコントローラ(ICUb)	●/▲	
バス	▲	
メモリプロテクションユニット(MPU)	×	○
DMA コントローラ(DMACA)	×	○
データトランスファコントローラ (DTCa):RX113, (DTCb):RX260/RX261	●/▲	
イベントリンクコントローラ(ELC)	●/▲	
I/O ポート	▲	
マルチファンクションピンコントローラ(MPC)	●/▲/■	
マルチファンクションタイマパルスユニット 2(MTU2a)	○	×
汎用 PWM タイマ (GPTWa)	×	○
ポートアウトプットイネーブル 2(POE2a)	○	×
GPTW 用ポートアウトプットイネーブル(POEGc)	×	○
8 ビットタイマ(TMR):RX113, (TMRa):RX260/RX261	▲	
コンペアマッチタイマ(CMT)	○	
リアルタイムクロック(RTCA):RX113, (RTCBa):RX260/RX261	●/▲	
ローパワータイマ(LPT):RX113, (LPTa):RX260/RX261	●	
ウォッチドッグタイマ (WDTA)	×	○
独立ウォッチドッグタイマ(IWDTa)	●	
USB2.0 ホスト/ファンクションモジュール(USBc):RX113, USB2.0FS ホスト/ファンクションモジュール(USBc):RX261^(注1)	▲/■	
シリアルコミュニケーションインタフェース (SCIE,SCIf):RX113, (SCIk,SCIh):RX260/RX261	●/▲/■	

機能名	RX113	RX260/ RX261
シリアルコミュニケーションインタフェース(RSCI)	×	○
IrDA インタフェース	○	×
I²C バスインタフェース(RIIC):RX113, (RIICa):RX261		■
CAN FD モジュール (CANFD):RX261 ^(注 1)	×	○
シリアルサウンドインタフェース (SSI)	○	×
シリアルペリフェラルインタフェース (RSPI):RX113, (RSPIc):RX260/RX261		●/▲
CRC 演算器(CRC)		○
LCD コントローラ / ドライバ(LCDC)	○	×
リモコン信号受信機能 (REMCa)	×	○
Renesas Secure IP (RSIP-E11A) ^(注 1)	×	○
静電容量式タッチセンサ(CTSU):RX113, (CTSU2SLa):RX260/RX261		●/▲/■
12 ビット A/D コンバータ(S12ADb):RX113, (S12ADE):RX260/RX261		●/▲
12 ビット D/A コンバータ (R12DAA): RX113, D/A コンバータ (DAa):RX260/RX261		▲
温度センサ(TEMPSA)		▲
コンパレータ B(CMPBa)		●/▲
データ演算回路(DOC)		○
RAM		●/▲
フラッシュメモリ(FLASH)		●/▲
パッケージ		●/▲

注 1. RX260 グループには存在しません

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX113	RX261
中央演算処理装置	- 最大動作周波数：32MHz 32 ビット RX CPU - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×8 本 - アキュムレータ：64 ビット×1 本 - 基本命令：73 種類 - DSP 機能命令：9 種類 - アドレッシングモード：10 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン／ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット	- 最大動作周波数：64MHz 32 ビット RX CPU(RXv3) - 最小命令実行時間：1 命令 1 クロック - アドレス空間： 4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×10 本 - アキュムレータ：72 ビット×2 本 111 命令 - 標準搭載命令：111 命令 - 基本命令：77 種類 - 単精度浮動小数点演算命令：11 命令 - DSP 機能命令：23 命令 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン／ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - メモリプロテクションユニット(MPU)
FPU	—	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外

2.2 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

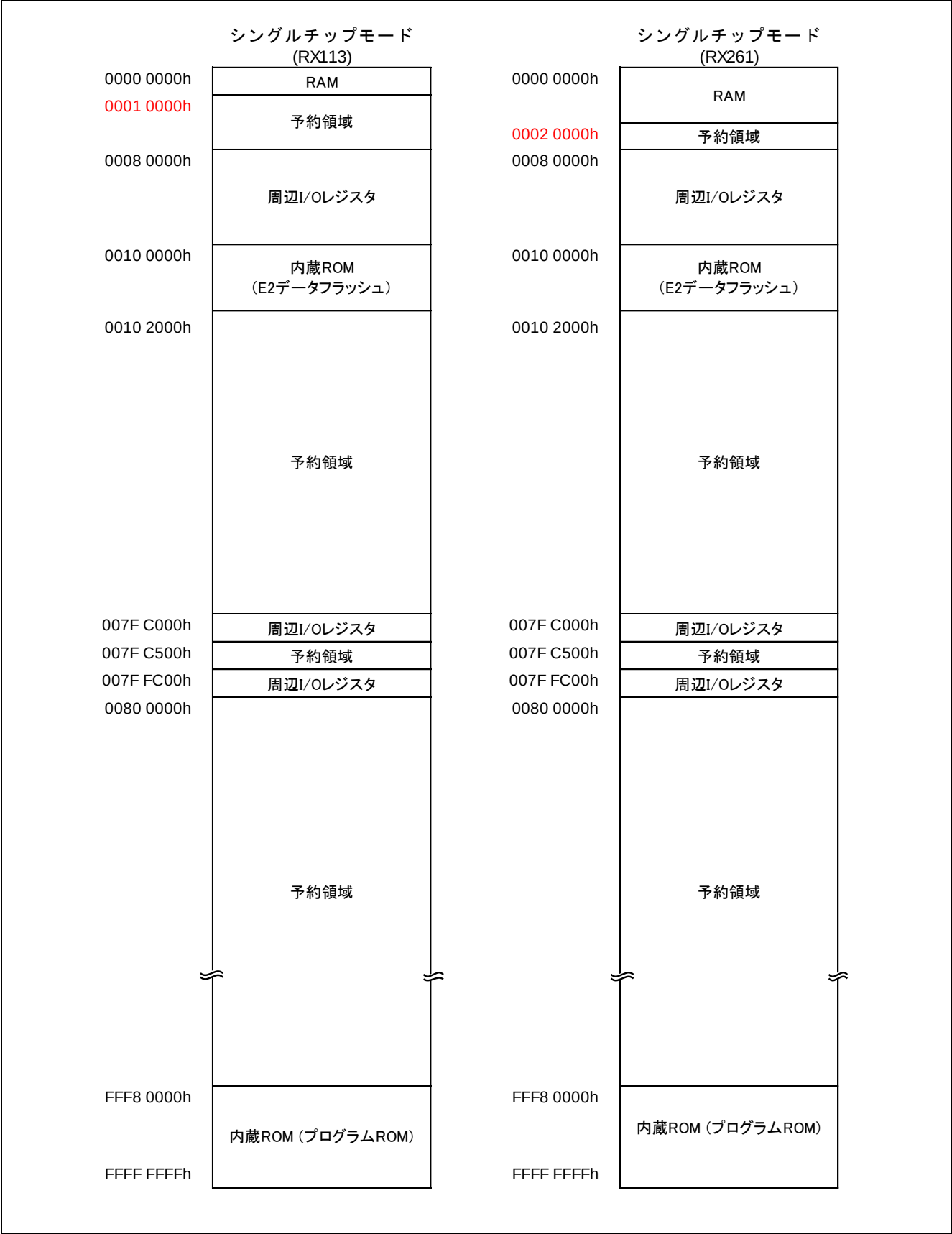


図 2.1 シングルチップモードのメモリマップ比較

2.3 リセット

表 2.2 にリセット要因比較を、表 2.3 にリセットのレジスタ比較を示します。

表 2.2 リセット要因比較

項目	RX113	RX261
RES#端子リセット	RES#端子の入力電圧が Low	RES#端子の入力電圧が Low
パワーオンリセット	VCC の上昇(監視電圧 : VPOR)	VCC の上昇(監視電圧 : VPOR)
電圧監視 0 リセット	—	VCC の下降(監視電圧 : Vdet0)
電圧監視 1 リセット	VCC の下降(監視電圧 : Vdet1)	VCC の下降(監視電圧 : Vdet1)
電圧監視 2 リセット	VCC の下降(監視電圧 : Vdet2)	VCC の下降(監視電圧 : Vdet2)
独立ウォッチドッグタイマ リセット	独立ウォッチドッグタイマのアンダ フロー、またはリフレッシュエラー	独立ウォッチドッグタイマのアンダ フロー、またはリフレッシュエラー
ウォッチドッグタイマ リセット	—	ウォッチドッグタイマのアンダフ ロー、またはリフレッシュエラー
ソフトウェアリセット	レジスタ設定	レジスタ設定

表 2.3 リセットのレジスタ比較

レジスタ	ビット名	RX113	RX261
RSTSR0	LVD0RF	—	電圧監視 0 リセット検出フラグ
RSTSR2	WDTRF	—	ウォッチドッグタイマリセット検出フ ラグ

2.4 オプション設定メモリ

表 2.4 にオプション設定メモリのレジスタ比較を示します。

表 2.4 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX113(OFSM)	RX261(OFSM)
OFS0	WDTSTRT	—	WDT スタートモード選択ビット
	WDTTOPS[1:0]	—	WDT タイムアウト期間選択ビット
	WDTCKS[3:0]	—	WDT クロック分周比選択ビット
	WDTRPES[1:0]	—	WDT ウィンドウ終了位置選択ビット
	WDTRPSS[1:0]	—	WDT ウィンドウ開始位置選択ビット
	WDRSTIRQS	—	WDT リセット割り込み要求選択ビット
OFS1	VDSEL[1:0]	—	電圧検出 0 レベル選択ビット
	FASTSTUP	電源立上げ時起動時間短縮ビット (b0)	電源立上げ時起動時間短縮ビット (b3)
	LVDAS	—	電圧検出 0 回路起動ビット
	STUPLVD1REN	起動時電圧監視 1 リセット有効ビット	—
	STUPLVD1LVL [3:0]	起動時電圧監視 1 リセット検出レベル選択ビット	—
	VDSEL2	—	電圧検出 0 レベル選択ビット 2
	HOCOFRQ[1:0]	—	HOCO 周波数選択ビット

2.5 電圧検出回路

表 2.5 に電圧検出回路の概要比較を、表 2.6 に電圧検出回路のレジスタ比較を示します。

表 2.5 電圧検出回路の概要比較

項目		RX113(LVDAa)		RX261(LVDA ^b)		
		電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
			LVCMPPCR.EXVCCINP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能			LVCMPPCR.EXVCCINP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能
	検出電圧	LVDLVLR.LVD1LV L[3:0]ビットで 10 レベルから選択可能	LVDLVLR.LVD2LV L[1:0]ビットで 4 レベルから選択可能	OFS1 レジスタで 5 レベルから選択可能	LVDLVLR.LVD1LV L[3:0]ビットで 16 レベルから選択可能	LVDLVLR.LVD2LV L[1:0]ビットで 4 レベルから選択可能
	モニタフラグ	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ
		LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2DET フラグ : Vdet2 通過検出		LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2DET フラグ : Vdet2 通過検出

項目		RX113(LVDAa)		RX261(LVDA ^b)		
		電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet1>VCC でリセット： VCC>Vdet1 の一定時間後に CPU 動作再開、または Vdet1>VCC の一定時間後に CPU 動作再開を選択可能	Vdet2>VCC または CMPA2 端子でリセット： VCC または CMPA2 端子>Vdet2 の一定時間後に CPU 動作再開、または Vdet2>VCC または CMPA2 端子の一定時間後に CPU 動作再開を選択可能	Vdet0>VCC でリセット： VCC>Vdet0 の一定時間後に CPU 動作再開	Vdet1>VCC でリセット： VCC>Vdet1 の一定時間後に CPU 動作再開、または Vdet1>VCC の一定時間後に CPU 動作再開を選択可能	Vdet2>VCC または CMPA2 端子でリセット： VCC または CMPA2 端子>Vdet2 の一定時間後に CPU 動作再開、または Vdet2>VCC または CMPA2 端子の一定時間後に CPU 動作再開を選択可能
	割り込み	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
		ノンマスカブルまたはマスカブルを選択可能	ノンマスカブルまたはマスカブルを選択可能		ノンマスカブル割り込みまたはマスカブル割り込みを選択可能	ノンマスカブルまたはマスカブルを選択可能
		Vdet1>VCC、VCC>Vdet1 の両方、またはどちらかで割り込み要求	Vdet2>VCC または CMPA2 端子、VCC または CMPA2 端子>Vdet2 の両方、またはどちらかで割り込み要求		Vdet1>VCC、VCC>Vdet1 の両方、またはどちらかで割り込み要求	Vdet2>VCC または CMPA2 端子、VCC または CMPA2 端子>Vdet2 の両方、またはどちらかで割り込み要求
	イベントリンク機能	あり Vdet1 通過検出イベント出力	なし	なし	あり Vdet1 通過検出イベント出力	あり Vdet2 通過検出イベント出力

表 2.6 電圧検出回路のレジスタ比較

レジスタ	ビット	RX113(LVDAa)	RX261(LVDA ^b)
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 1 0 0 1 : 2.58V 1 0 1 0 : 2.48V 1 0 1 1 : 2.06V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.16V 0 0 1 0 : 4.03V 0 0 1 1 : 3.86V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.80V 1 0 0 0 : 2.68V 1 0 0 1 : 2.59V 1 0 1 0 : 2.48V 1 0 1 1 : 2.20V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 1 1 1 0 : 1.75V 1 1 1 1 : 1.65V 上記以外は設定しないでください
LVDLVLR	LVD2LVL[1:0]	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b5 b4 0 0 : 2.90V 0 1 : 2.60V 1 0 : 2.00V 1 1 : 1.80V	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b5 b4 0 0 : 4.32V 0 1 : 4.17V 1 0 : 4.03V 1 1 : 3.84V

2.6 クロック発生回路

表 2.7 にクロック発生回路の概要比較を、表 2.8 にクロック発生回路のレジスタ比較を示します。

表 2.7 クロック発生回路の概要比較

項目	RX113	RX261
用途	• CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB,PCLKD)の生成 周辺モジュールクロック(PCLKD)は S12AD 用、周辺モジュールクロック(PCLKB)は、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • USB に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • RTC に供給される RTC 専用サブクロック(RTCSCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • LCD に供給される LCD ソースクロック(LCDSRCCLK)の生成 • SSI に供給される SSI クロック(SSISCK)の生成 • LPT に供給される LPT クロック(LPTCLK)の生成	• CPU、DMAC、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • CANFD(メッセージバッファ RAM)、GPTW に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック(PCLKD)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • USB に供給される USB クロック(UCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • RTC に供給される RTC クロック(RTCSCLK)の生成 • IWDT に供給される IWDT 専用クロック(IWDTCLK)の生成 • CANFD に供給される CANFD クロック(CANFDCLK)の生成 • CANFD に供給される CANFD メインクロック(CANFDMCLK)の生成 • LPT に供給される LPT クロック(LPTCLK)の生成 • REMC に供給される REMC クロック(REMCLK)の生成

項目	RX113	RX261
動作周波数	• ICLK : 32MHz(max) • PCLKB : 32MHz(max) • PCLKD : 32MHz(max) • FCLK : - 1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) - 32MHz(max) (E2 データフラッシュ読み出し時) • UCLK : 48MHz • LPTCLK : 選択した発振器のクロックと同じ • CACCLK : 各発振器のクロックと同じ • RTCSCCLK : 32.768kHz • IWDTCCLK : 15kHz • LCDSRCCLK : 各発振器のクロックと同じ	• ICLK : 64MHz (max) • PCLKA : 64MHz (max) • PCLKB : 32MHz (max) • PCLKD : 64MHz (max) • FCLK : - 1MHz~64MHz (ROM、E2 データフラッシュ P/E 時) - 64MHz(max) (E2 データフラッシュ読み出し時) • UCLK : 48MHz • CANFDCLK : 32MHz (max) • CANFDMCLK : 20MHz (max) • LPTCLK : - 32.768kHz (サブクロック選択時) - 15kHz (IWDTC 専用クロック (IWDTCCLK) 選択時) - 1MHz (LOCO クロック 4 分周選択時) • REMCLK : 選択した発振器のクロックと同じ • CACCLK : 選択した発振器のクロックと同じ • RTCSCCLK : 32.768kHz • IWDTCCLK : 15kHz
メインクロック発振器	• 発振子周波数 : - 1MHz~20MHz ($VCC \geq 2.4V$) - 1MHz~8MHz ($VCC < 2.4V$) • 外部クロック入力周波数 : 20MHz(max) • 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能	• 発振子周波数 : 1MHz~20MHz • 外部クロック入力周波数 : 20MHz(max) • 接続できる発振子、または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、GPTW の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能
サブクロック発振器	• 発振子周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN, XCOU • ドライブ能力を切り替える機能	• 発振子周波数 : 32.768kHz • 外部クロック入力周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN, XCOU • サブクロック外部入力端子 : EXCIN • ドライブ能力を切り替える機能

項目	RX113	RX261
PLL 回路	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～8MHz - 逡倍比：6,8 逡倍から選択可能 - 発振周波数：32MHz～48MHz (VCC$\geq$2.4V)	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～12.5MHz - 逡倍比：4～15.5 逡倍(0.5 刻み)から選択可能 - 発振周波数：24MHz～64MHz
PLL2 回路	—	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～12.5MHz - 逡倍比：4～15.5 逡倍(0.5 刻み)から選択可能 - 発振周波数：24MHz～64MHz
USB 専用 PLL 回路	- 入力クロック源：メインクロック - 入力分周比：1、2 分周から選択可能 - 入力周波数：4MHz～8MHz - 逡倍比：6、8 逡倍から選択可能 - 発振周波数：32～48MHz(VCC$\geq$2.4V)	—
高速オンチップオシレータ (HOCO)	発振周波数：32MHz	発振周波数：24MHz、32MHz、48MHz、64MHz
低速オンチップオシレータ (LOCO)	発振周波数：4MHz	発振周波数：4MHz
IWDT 専用オンチップオシレータ	発振周波数：15kHz	発振周波数：15kHz

表 2.8 クロック発生回路のレジスタ比較

レジスタ	ビット	RX113	RX261
SCKCR	PCKA	—	周辺モジュールクロック A (PCLKA) 選択ビット
PLLCR	STC[5:0]	周波数通倍率設定ビット b13 b8 001011 : ×6 001111 : ×8 上記以外は設定しないでください	周波数通倍率設定ビット b13 b8 000111 : ×4 001000 : ×4.5 001001 : ×5 001010 : ×5.5 001011 : ×6 001100 : ×6.5 001101 : ×7 001110 : ×7.5 001111 : ×8 010000 : ×8.5 010001 : ×9 010010 : ×9.5 010011 : ×10.0 010100 : ×10.5 010101 : ×11.0 010110 : ×11.5 010111 : ×12.0 011000 : ×12.5 011001 : ×13.0 011010 : ×13.5 011011 : ×14.0 011100 : ×14.5 011101 : ×15.0 011110 : ×15.5 上記以外は設定しないでください
PLL2CR	—	—	PLL2 コントロールレジスタ
PLL2CR2	—	—	PLL2 コントロールレジスタ 2
UPLLCR	—	USB 専用 PLL コントロールレジスタ	—
UPLLCR2	—	USB 専用 PLL コントロールレジスタ2	—
SOSCCR	SOSTP	サブクロック発振器コントロール レジスタ リセット後の初期値が異なります	サブクロック発振器コントロール レジスタ
OSCOVFSR	PL2OVF	—	PLL2 クロック発振安定フラグ
	UPLOVF	USB 専用 PLL クロック発振安定 フラグ	—

レジスタ	ビット	RX113	RX261
CKOCR	CKOSEL [3:0]	CLKOUT出力ソース選択ビット b11 b8 0 0 0 0 : LOCOクロック 0 0 0 1 : HOCOクロック 0 0 1 0 : メインクロック 0 0 1 1 : サブクロック 上記以外は設定しないでください	CLKOUT 出力ソース選択ビット b11 b8 0 0 0 0 : LOCO 選択 0 0 0 1 : HOCO 選択 0 0 1 0 : メインクロック発振器選択 0 0 1 1 : サブクロック発振器選択 0 1 0 0 : PLL 回路選択 1 0 0 0 : CTSU 観測クロック選択 上記以外は設定しないでください
	CKODIV [2:0]	CLKOUT出力分周比選択ビット b14 b12 0 0 0 : 分周なし 0 0 1 : 2分周 0 1 0 : 4分周 0 1 1 : 8分周 1 0 0 : 16分周 上記以外は設定しないでください	CLKOUT 出力分周比選択ビット b14 b12 0 0 0 : 1 分周 0 0 1 : 2 分周 0 1 0 : 4 分周 0 1 1 : 8 分周 1 0 0 : 16 分周 1 0 1 : 32 分周 1 1 0 : 64 分周 1 1 1 : 128 分周
LCDCLKCR	—	LCD ソースクロックコントロール レジスタ	—
LCDCLKCR 2	—	LCD ソースクロックコントロール レジスタ2	—
LOCOTRR2	—	—	低速オンチップオシレータ トリミングレジスタ 2
ILOCOTRR	—	—	IWDT 専用オンチップオシレータ トリミングレジスタ
HOCOTRR0	—	—	高速オンチップオシレータトリミ ングレジスタ 0
CANFDCKDIV CR	—	—	CANFD クロック分周コントロール レジスタ
USBCKCR	—	—	USB クロックコントロールレジスタ
CANFDCKCR	—	—	CANFD クロックコントロールレジ スタ

レジスタ	ビット	RX113	RX261
MOSCWTCR	MSTS[4:0]	メインクロック発振器ウェイト b4 b0 0 0 0 0 0 : 待ち時間 = 2 サイクル (0.5μs) 0 0 0 0 1 : 待ち時間 = 1024 サイクル (256μs) 0 0 0 1 0 : 待ち時間 = 2048 サイクル (512μs) 0 0 0 1 1 : 待ち時間 = 4096 サイクル (1.024ms) 0 0 1 0 0 : 待ち時間 = 8192 サイクル (2.048ms) 0 0 1 0 1 : 待ち時間 = 16384 サイクル (4.096ms) 0 0 1 1 0 : 待ち時間 = 32768 サイクル (8.192ms) 0 0 1 1 1 : 待ち時間 = 65536 サイクル (16.384ms) 上記以外は設定しないでください 待ち時間は LOCO = 4.0MHz (0.25μs, TYP) の場合	メインクロック発振器ウェイト b4 b0 0 0 0 0 0 : 待ち時間=0 サイクル(0μs) 0 0 0 0 1 : 待ち時間 = 1024 サイクル (256μs) 0 0 0 1 0 : 待ち時間 = 2048 サイクル (512μs) 0 0 0 1 1 : 待ち時間 = 4096 サイクル (1.024ms) 0 0 1 0 0 : 待ち時間 = 8192 サイクル (2.048ms) 0 0 1 0 1 : 待ち時間 = 16384 サイクル (4.096ms) 0 0 1 1 0 : 待ち時間 = 32768 サイクル (8.192ms) 0 0 1 1 1 : 待ち時間 = 65536 サイクル (16.384ms) 0 1 0 0 0 : 待ち時間 = 131072 サイクル (32.768ms) 上記以外は設定しないでください 待ち時間は LOCO = 4.0MHz (0.25μs, TYP) の場合
SOMCR	—	—	サブクロック発振器モードコントロールレジスタ
HOCOWTCR	—	高速オンチップオシレータウェイト コントロールレジスタ	—
MOFCR	MODRV21	メインクロック発振器ドライブ 能力切り替えビット VCC ≥ 2.4V 0 : 1MHz~10MHz 未満 1 : 10MHz~20MHz VCC < 2.4V 0 : 1MHz~8MHz 1 : 設定禁止	メインクロック発振器ドライブ 能力切り替えビット 0 : 1MHz~10MHz 1 : 10MHz~20MHz

2.7 消費電力低減機能

表 2.9 に消費電力低減機能の概要比較を、表 2.10 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.11 に消費電力低減機能のレジスタ比較を示します。

表 2.9 消費電力低減機能の概要比較

項目	RX113	RX261
クロックの切り替えによる消費電力の低減	システムクロック(ICLK), 周辺モジュールクロック(PCLKB), S12AD 用クロック(PCLKD), FlashIF クロック(FCLK)に対し、 個別に分周比を設定することが可能	システムクロック(ICLK)、 周辺モジュールクロック (PCLKA ,PCLKB,PCLKD)、 FlashIF クロック(FCLK)に対し、 個別に分周比を設定することが可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - ディープスリープモード - ソフトウェアスタンバイモード	- スリープモード - ディープスリープモード - ソフトウェアスタンバイモード スヌーズモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 - 動作電力制御状態：3 種類 - 高速動作モード - 中速動作モード - 低速動作モード	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、ディープスリープモード時、およびスヌーズモード時の消費電力を低減することが可能 - 動作電力制御状態：4 種類 - 高速動作モード - 中速動作モード 中速動作モード 2 - 低速動作モード

表 2.10 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と 動作状態	RX113	RX261
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	PLL2	—	動作可能
	USB 専用 PLL	動作可能	—
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 3FFFh):RX113 (0000 0000h~0001 FFFFh):RX261	動作可能(保持)	動作可能(保持)
	DMAC	—	動作可能
	DTC	動作可能	動作可能
	フラッシュメモリ	動作	動作
	ウォッチドッグタイマ(WDT)	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リモコン信号受信機能(REMC)	—	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ローパワータイマ(LPT)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
	RTCOUNT 出力	動作可能	動作可能
	CLKOUT 出力	動作可能	—
	コンパレータ B	動作可能	動作可能
	LCD コントローラドライバ	動作可能	—
ディープ スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	PLL2	—	動作可能
	USB 専用 PLL	動作可能	—
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 3FFFh):RX113 (0000 0000h~0001 FFFFh):RX261	停止(保持)	停止(保持)

モード	遷移および解除方法と 動作状態	RX113	RX261
ディープ スリープモー ド	DMAC	—	停止(保持)
	DTC	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ(WDT)	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リモコン信号受信機能(REMC)	—	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ローパワータイマ(LPT)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
	RTCCOUT 出力	動作可能	動作可能
	CLKOUT 出力	動作可能	—
	コンパレータ B	動作可能	動作可能
	LCD コントローラドライバ	動作可能	—
ソフトウェア スタンバイ モード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	サブクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	PLL2	—	停止
	USB 専用 PLL	停止	—
	CPU	停止(保持)	停止(保持)
	RAM0 (0000 0000h~0000 3FFFh):RX113 (0000 0000h~0001 FFFFh):RX261	停止(保持)	停止(保持)
	DMAC	—	停止(保持)
	DTC	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ(WDT)	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	リモコン信号受信機能(REMC)	—	動作可能
	リアルタイムクロック(RTC)	動作可能	動作可能
	ローパワータイマ(LPT)	動作可能	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
	RTCCOUT 出力	動作可能	動作可能
	CLKOUT 出力	動作可能	—
	コンパレータ B	動作可能	動作可能

モード	遷移および解除方法と 動作状態	RX113	RX261
ソフトウェア スタンバイ モード	LCD コントローラドライバ	動作可能	—
スヌーズ モード	遷移方法	—	ソフトウェアスタンバイ モード中にスヌーズ 遷移条件発生
	リセット以外の解除方法	—	割り込みまたは スヌーズ終了条件発生
	解除後の状態	—	プログラム実行状態 (割り込み処理)または ソフトウェアスタン バイモード
	メインクロック発振器	—	動作可能
	サブクロック発振器	—	動作可能
	高速オンチップオシレータ	—	動作可能
	低速オンチップオシレータ	—	動作可能
	IWDT 専用オンチップオシレータ	—	動作可能
	PLL	—	動作可能
	PLL2	—	動作可能
	CPU	—	停止(保持)
	RAM	—	動作可能(保持)
	DMAC	—	停止(保持)
	DTC	—	動作可能
	フラッシュメモリ	—	停止(保持)
	ウォッチドッグタイマ(WDT)	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	—	動作可能
	リアルタイムクロック(RTC)	—	動作可能
	ローパワータイマ(LPT)	—	動作可能
	リモコン信号受信機能(REMC)	—	動作可能
	電圧検出回路(LVD)	—	動作可能
	パワーオンリセット回路	—	動作
	周辺モジュール	—	動作可能
	I/O ポート	—	動作
	RTCOU 出力	—	動作可能
	CLKOUT 出力	—	動作可能
	コンパレータ B	—	動作可能

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

表 2.11 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX113	RX261
SBYCR	OPE	出力ポートイネーブル	—
MSTPCRA	MSTPA7	—	汎用PWMタイマモジュールストップ 設定ビット
	MSTPA9	マルチファンクションタイマパルス ユニット2モジュールストップ設定 ビット	—
	MSTPA18	12ビットD/Aコンバータモジュール ストップ設定ビット	—
	MSTPA19	—	D/Aコンバータモジュールストップ設定 ビット
MSTPCRB	MSTPB29	シリアルコミュニケーションインタ フェース2モジュールストップ設定 ビット	—
MSTPCRC	MSTPC0	RAMモジュールストップ設定ビット 対象モジュール： RAM(0000 0000h~0000 FFFFh)	RAM モジュールストップ設定ビット 対象モジュール： RAM (0000 0000h~ 0001 FFFFh)
	MSTPC20	IrDAモジュールストップ設定ビット	—
	MSTPC29	—	リモコン信号受信機能モジュール ストップ設定ビット
MSTPCRD	MSTPD9	—	CANFD0モジュールストップ設定 ビット
	MSTPD11	LCDコントローラ モジュールストップ設定ビット	—
	MSTPD15	シリアルサウンドインタフェース モジュールストップ設定ビット	—
	MSTPD31	—	RSIPモジュールストップ設定ビット
OPCCR	OPCM[2:0]	動作電力制御モード選択ビット b2 b0 0 0 0 : 高速動作モード 0 1 0 : 中速動作モード 上記以外は設定しないでください	動作電力制御モード選択ビット b2 b0 0 0 0 : 高速動作モード 0 1 0 : 中速動作モード 1 0 0 : 中速動作モード 2 上記以外は設定しないでください
SOPCCR	SOPCM	サブ動作電力制御モード選択ビット 0 : 高速動作モードまたは中速動作モード 1 : 低速動作モード	サブ動作電力制御モード選択ビット 0 : 高速動作モード、中速動作モードま たは 中速動作モード 2 1 : 低速動作モード
SNZCR	—	—	スヌーズコントロールレジスタ
SNZCR2	—	—	スヌーズコントロールレジスタ 2
RPSCR	—	—	RAM 省電力制御レジスタ

2.8 レジスタライトプロテクション機能

表 2.12 にレジスタライトプロテクション機能の概要比較を示します。

表 2.12 レジスタライトプロテクション機能の概要比較

項目	RX113	RX261
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, OSTDCR, OSTDSR, CKOCR, UPLLCR, UPLLCR2, LCDSCLKCR, LCDSCLKCR2	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, PLL2CR, PLL2CR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, LOFCR, OSTDCR, OSTDSR, CKOCR, LOCOTRR2, ILOCOTRR, HOCOTRR0, SOMCR, CANFDCKCR, CANFDCKDIVCR, USBCKCR
PRC1 ビット	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, SOPCCR - クロック発生回路関連レジスタ MOFCR, MOSCWTCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, SOPCCR, RPSCR, SNZCR, SNZCR2 - クロック発生回路関連レジスタ MOFCR, MOSCWTCR - ソフトウェアリセットレジスタ SWRR
PRC2 ビット	クロック発生回路関連レジスタ HOCOWTCR - ローパワータイマ関連レジスタ LPTCR1、LPTCR2、LPTCR3、 LTPRD、LPCMR0、LPWUCR	ローパワータイマ関連レジスタ LPTCR1, LPTCR2, LPTCR3, LTPRD, LPCMR0, LPCMR1, LPWUCR
PRC3 ビット	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

2.9 例外処理

表 2.13 に例外処理の概要比較を、表 2.14 にベクタ比較を、表 2.15 に例外処理ルーチンからの復帰命令比較を示します。

表 2.13 例外処理の概要比較

項目	RX113	RX261
例外事象	- 未定義命令例外 - 特権命令例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ	- 未定義命令例外 - 特権命令例外 - アクセス例外 - 浮動小数点例外 - リセット - ノンマスカブル割り込み - 割り込み - 無条件トラップ

表 2.14 ベクタ比較

項目	RX113	RX261
未定義命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
特権命令例外	固定ベクタテーブル	例外ベクタテーブル(EXTB)
アクセス例外	—	例外ベクタテーブル(EXTB)
浮動小数点例外	—	例外ベクタテーブル(EXTB)
リセット	固定ベクタテーブル	例外ベクタテーブル(EXTB)
ノンマスカブル割り込み	固定ベクタテーブル	例外ベクタテーブル(EXTB)
割り込み	高速割り込み	FINTV
	高速割り込み以外	割り込みベクタテーブル(INTB)
無条件トラップ	可変ベクタテーブル(INTB)	割り込みベクタテーブル(INTB)

表 2.15 例外処理ルーチンからの復帰命令比較

項目	RX113	RX261
未定義命令例外	RTE	RTE
特権命令例外	RTE	RTE
アクセス例外	—	RTE
浮動小数点例外	—	RTE
リセット	復帰不可能	復帰不可能
ノンマスカブル割り込み	復帰不可能	禁止
割り込み	高速割り込み	RTFI
	高速割り込み以外	RTE
無条件トラップ	RTE	RTE

2.10 割り込みコントローラ

表 2.16 に割り込みコントローラの概要比較を、表 2.17 に割り込みコントローラのレジスタ比較を示します。

表 2.16 割り込みコントローラの概要比較

項目		RX113(ICUb)	RX261(ICUb)
割り込み	周辺機能 割り込み	- 周辺モジュールからの割り込み - 割り込み検出 : エッジ検出/レベル検出 - 接続している周辺モジュールの 要因ごとの検出方法は固定	- 周辺モジュールからの割り込み - 割り込みの検出方法 : エッジ検出またはレベル検出 (割り込み要因ごとに検出方法は 固定)
	外部端子 割り込み	- IRQ0~IRQ7 端子からの割り込み - 要因数 : 8 - 割り込み検出 : Low/立ち下がりエッジ/立ち上がり エッジ/両エッジを要因ごとに設定 可能 - デジタルフィルタ機能 : あり	- IRQ0~IRQ7 端子からの割り込み - 要因数 : 8 - 割り込み検出 : Low/立ち下がりエッジ/立ち上がり エッジ/両エッジを要因ごとに設定 可能 - デジタルフィルタ機能 : あり
	ソフトウェア 割り込み	- レジスタ書き込みによる割り込み - 要因数 : 1	- レジスタ書き込みによる割り込み - 要因数 : 1
	イベント リンク 割り込み	ELC イベントより、 ELSR18I、ELSR19I 割り込みを発生	ELC イベントより、 ELSR8I 、 ELSR18I、ELSR19I 割り込みを発生
	割り込み 優先順位	レジスタにより優先順位を設定	レジスタにより優先順位を設定
	高速割り込 み機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み処理を高速化可能。 1 要因にのみ設定
	DTC、DMAC 制御	割り込み要因により DTC の起動が可 能	割り込み要因により DTC や DMAC の 起動が可能
	ノンマスカ ブル 割り込み		
割り込み	NMI 端子 割り込み	- NMI 端子からの割り込み - 割り込み検出 : - 立ち下りエッジ - 立ち上がりエッジ - デジタルフィルタ機能 : あり	- NMI 端子からの割り込み - 割り込み検出 : - 立ち下りエッジ - 立ち上がりエッジ - デジタルフィルタ機能 : あり
	発振停止 割り込み	発振停止検出時の割り込み	発振停止検出時の割り込み
	WDT アンダフ ロー/リフレッ シュエラー割 り込み	—	ダウンカウンタがアンダフロー したとき、もしくはリフレッシュエ ラーが発生したときの割り込み
	IWDT アンダフロー/ リフレッシュ エラー	ダウンカウンタがアンダフロー したとき、もしくはリフレッシュ エラーが発生したときの割り込み	ダウンカウンタがアンダフロー したとき、もしくはリフレッシュ エラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1)の電圧監視 割り込み	電圧検出回路 1 (LVD1)からの 割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2)の電圧監視 割り込み	電圧検出回路 2 (LVD2)からの 割り込み
	RAM エラー 割り込み	—	RAM のパリティチェックエラーを検 出したときの割り込み

項目		RX113(ICUb)	RX261(ICUb)
低消費電力状態からの復帰	スリープモード	ノンマスカブル割り込み、全割り込み要因で復帰	すべてのノンマスカブル割り込み、すべての割り込みで復帰
	ディープスリープモード	ノンマスカブル割り込み、全割り込み要因で復帰	すべてのノンマスカブル割り込み、すべての割り込みで復帰
	ソフトウェアスタンバイモード	ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰	NMI 端子割り込み、外部端子割り込み(IRQ0～IRQ7)、周辺機能割り込み(IWDT、電圧監視 1、電圧監視 2、RTC アラーム/周期、REMC、USB0 レジューム)、ELSR8I 割り込み(LPT 専用割り込み)で復帰
	スヌーズモード	—	NMI 端子割り込み、外部端子割り込み(IRQ0～IRQ7)、周辺機能割り込み(IWDT、電圧監視 1、電圧監視 2、RTC アラーム/周期、REMC、USB0 レジューム、SNZI 割り込み(スヌーズ解除割り込み)で復帰

表 2.17 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX113(ICUb)	RX261(ICUb)
DMRSRm	—	—	DMAC 起動要因選択レジスタ m
NMISR	WDTST	—	WDT アンダフロー / リフレッシュ エラーステータスフラグ
	RAMST	—	RAM エラー割り込みステータスフラグ
NMIER	WDTEN	—	WDT アンダフロー / リフレッシュ エラー許可ビット
	RAMEN	—	RAM エラー割り込み許可ビット
NMICLR	WDTCLR	—	WDT クリアビット

2.11 バス

表 2.18 にバスの概要比較を示します。

表 2.18 バスの概要比較

項目		RX113	RX261
CPU バス	命令バス	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作	• CPU(命令)を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作
	オペランドバス	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作	• CPU(オペランド)を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• ROM を接続	• ROM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック(ICLK)に同期して動作	• CPU を接続 • システムクロック(ICLK)に同期して動作
	内部メインバス 2	• DTC を接続 • 内蔵メモリを接続 (RAM,ROM) • システムクロック(ICLK)に同期して動作	• DTC,DMAC を接続 • 内蔵メモリを接続 (RAM,ROM) • システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス1	• 周辺機能(DTC,割り込みコントローラ,バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作	• 周辺機能(DTC,DMAC,割り込みコントローラ,バスエラー監視部)を接続 • システムクロック(ICLK)に同期して動作
	内部周辺バス2	• 周辺機能を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(内部周辺バス 1,3,4 5 以外の周辺機能)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス3	• 周辺機能(USB)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作	• 周辺機能(USB0, CANFD, CTSU, REMC, RSCI)を接続 • 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス4	—	• 周辺機能(GPTW)を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス5	—	• 周辺機能(CANFD (メッセージバッファ RAM))を接続 • 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス6	• ROM (P/E 時)、E2 データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作	• ROM (P/E 時)、E2 データフラッシュを接続 • FlashIF クロック(FCLK)に同期して動作

表 2.19 バスのレジスタ比較

レジスタ	ビット	RX113	RX261
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約	バスマスタコードビット b6 b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約
BUSPRI	BPHB[1:0]	—	内部周辺バス 4、5 プライオリティ制御ビット

2.12 データトランスファコントローラ

表 2.20 にデータトランスファコントローラの概要比較を、表 2.21 にデータトランスファコントローラのレジスタ比較を示します。

表 2.20 データトランスファコントローラの概要比較

項目	RX113(DTCa)	RX261(DTCb)
転送チャンネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	- ノーマル転送モード 1 回の起動で 1 つのデータを転送する - リピート転送モード 1 回の起動で 1 つのデータを転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能	- ノーマル転送モード 1 回の起動で 1 つのデータを転送する - リピート転送モード 1 回の起動で 1 つのデータを転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能
チェーン転送機能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能	1 回の転送要求に対して複数種類のデータ転送を連続して実行可能 「転送カウンタが“0”になったときのみ実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	—	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 - シーケンス転送の起動要因は同時に 1 つのみ選択可能 - シーケンスは、1 つの起動要因に対し最大 256 通り - 転送要求によって最初に転送されたデータがシーケンスを決定 - シーケンスは、1 回の転送要求で最後まで実行することも、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能

項目	RX113(DTCa)	RX261(DTCb)
転送空間	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh" と"FF80 0000h"~"FFFF FFFFh" のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh" のうち、予約領域以外の領域)	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh" と"FF80 0000h"~"FFFF FFFFh" のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh" のうち、予約領域以外の領域)
データ転送単位	1 データ : 1 バイト(8 ビット)、 1 ワード(16 ビット)、 1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ	1 データ : 1 バイト(8 ビット)、 1 ワード(16 ビット)、 1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ
CPU 割り込み要求	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU へ の割り込み要求を発生可能 - 指定したデータ数のデータ転送 終了後に CPU への割り込み要求 を発生可能	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU へ の割り込み要求を発生可能 - 指定したデータ数のデータ転送 終了後に CPU への割り込み要求 を発生可能
イベントリンク機能	1 回のデータ転送後(ブロックの場合は ブロック転送後)、イベントリンク 要求を発生	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク 要求を発生
リードスキップ	同一転送が連続したときの転送情報 の読み出しを省略する設定が可能	同一転送が連続したときの転送情報 の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレス が固定の場合、更新されない転送情報 の書き戻しを省略	転送元アドレスまたは転送先アドレス が固定の場合、更新されない転送情報 の書き戻しを省略
ライトバックディスエーブル	—	転送情報のライトバックを実行しない 設定が可能
ディスプレイースメント加算	—	転送元アドレスにディスプレイースメン トを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が 可能	モジュールストップ状態への遷移が 可能

表 2.21 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX113(DTCa)	RX261(DTCb)
MRA	WBDIS	—	ライトバックディスエーブルビット(注1)
MRB	SQEND	—	シーケンス転送終了ビット
	INDX	—	インデックステーブル参照ビット
MRC	—	—	DTC モードレジスタ C
DTCIBR	—	—	DTC インデックステーブルベース レジスタ
DTCOR	—	—	DTC オペレーションレジスタ
DTCSEQE	—	—	DTC シーケンス転送許可レジスタ
DTCDISP	—	—	DTC アドレスディスプレイースメント レジスタ

注 1. 転送情報は RAM 領域に配置しますが、MRA.WBDIS ビットを“1”(ライトバックしない)にした場合 ROM 領域に配置することもできます。

2.13 イベントリンクコントローラ

表 2.22 にイベントリンクコントローラの概要比較を、表 2.23 にイベントリンクコントローラのレジスタ比較を、表 2.24 に ELSRn レジスタと周辺モジュールの対応を、表 2.25 に ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応を示します。

表 2.22 イベントリンクコントローラの概要比較

項目	RX113(ELC)	RX261(ELC)
イベントリンク機能	45 種類のイベント信号を、直接周辺モジュールへリンク可能 - タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 - ポート B のイベントリンク動作が可能 - シングルポート : 指定した 1 本のポートにイベントリンクの動作設定が可能 - ポートグループ : 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能	116 種類のイベント信号を、直接周辺モジュールへリンク可能 - タイマ系の周辺モジュールは、イベント信号入力時の動作を選択可能 - ポート B、ポート E のイベントリンク動作が可能 - シングルポート : 指定した 1 本のポートにイベントリンクの動作設定が可能 - ポートグループ : 最大 8 本あるポートの内、指定した複数本のポートをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.23 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX113(ELC)	RX261(ELC)
ELSRn	—	イベントリンク設定レジスタ n (n = 1 ~ 4 , 7, 10, 12, 14, 15, 17 ~ 20 , 22, 24, 25)	イベントリンク設定レジスタ n (n = 7, 8 , 10, 12, 14~ 16 , 18~ 28 , 48~56)
	ELS[7:0]	イベントリンク選択ビット 00h : 該当する周辺モジュールへのイベントの出力は無効 08h~6Ah : リンクするイベント信号の番号を指定 上記以外は設定しないでください	イベントリンク選択ビット 00h : 該当する周辺モジュールへのイベント信号の出力は無効 1Fh~C6h : リンクするイベント信号の番号を指定 上記以外は設定しないでください
ELOPA	—	イベントリンクオプション設定レジスタ A	—
ELOPB	—	イベントリンクオプション設定レジスタ B	—
ELOPC	LPTMD[1:0]	—	LPT 動作選択ビット
PGR2	—	—	ポートグループ指定レジスタ 2
PGC2	—	—	ポートグループコントロールレジスタ 2
PDBF2	—	—	ポートバッファレジスタ 2

レジスタ	ビット	RX113(ELC)	RX261(ELC)
PEL2	—	—	イベント接続ポート指定レジスタ 2
PEL3	—	—	イベント接続ポート指定レジスタ 3

表 2.24 ELSRn レジスタと周辺モジュールの対応

レジスタ	RX113(ELC)	RX261(ELC)
ELSR1	MTU1	—
ELSR2	MTU2	—
ELSR3	MTU3	—
ELSR4	MTU4	—
ELSR7	CMT1	CMT1
ELSR8	—	ICU (LPT 専用割り込み)
ELSR10	TMR0	TMR0
ELSR12	TMR2	TMR2
ELSR14	CTSU	CTSU
ELSR15	S12AD	S12AD(ELCTRG00N)
ELSR16	—	DA0
ELSR17	DA0	—
ELSR18	ICU (割り込み 1)	ICU (割り込み 1)
ELSR19	ICU (LPT 専用割り込み)	ICU (割り込み 2)
ELSR20	出力ポートグループ 1	出力ポートグループ 1
ELSR21	—	出力ポートグループ 2
ELSR22	入力ポートグループ 1	入力ポートグループ 1
ELSR23	—	入力ポートグループ 2
ELSR24	シングルポート 0	シングルポート 0
ELSR25	シングルポート 1	シングルポート 1
ELSR26	—	シングルポート 2
ELSR27	—	シングルポート 3
ELSR28	—	クロックソースを LOCO へ切り替え
ELSR48	—	GPTW イベント要因 A (全チャネル共通)
ELSR49	—	GPTW イベント要因 B (全チャネル共通)
ELSR50	—	GPTW イベント要因 C (全チャネル共通)
ELSR51	—	GPTW イベント要因 D (全チャネル共通)
ELSR52	—	GPTW イベント要因 E (全チャネル共通)
ELSR53	—	GPTW イベント要因 F (全チャネル共通)
ELSR54	—	GPTW イベント要因 G (全チャネル共通)
ELSR55	—	GPTW イベント要因 H (全チャネル共通)
ELSR56	—	S12AD (ELCTRG01N)

表 2.25 ELSRn.ELS[7:0]に設定するイベント信号名と信号番号の対応

ELS[7:0] ビットの値	RX113(ELC)	RX261(ELC)
08h	MTU1・コンペアマッチ 1A	—
09h	MTU1・コンペアマッチ 1B	—
0Ah	MTU1・オーバフロー	—
0Bh	MTU1・アンダフロー	—
0Ch	MTU2・コンペアマッチ 2A	—
0Dh	MTU2・コンペアマッチ 2B	—
0Eh	MTU2・オーバフロー	—
0Fh	MTU2・アンダフロー	—
10h	MTU3・コンペアマッチ 3A	—
11h	MTU3・コンペアマッチ 3B	—
12h	MTU3・コンペアマッチ 3C	—
13h	MTU3・コンペアマッチ 3D	—
14h	MTU3・オーバフロー	—
15h	MTU4・コンペアマッチ 4A	—
16h	MTU4・コンペアマッチ 4B	—
17h	MTU4・コンペアマッチ 4C	—
18h	MTU4・コンペアマッチ 4D	—
19h	MTU4・オーバフロー	—
1Ah	MTU4・アンダフロー	—
1Fh	CMT1・コンペアマッチ 1	CMT1・コンペアマッチ 1
22h	TMR0・コンペアマッチ A0	TMR0・コンペアマッチ A0
23h	TMR0・コンペアマッチ B0	TMR0・コンペアマッチ B0
24h	TMR0・オーバフロー	TMR0・オーバフロー
28h	TMR2・コンペアマッチ A2	TMR2・コンペアマッチ A2
29h	TMR2・コンペアマッチ B2	TMR2・コンペアマッチ B2
2Ah	TMR2・オーバフロー	TMR2・オーバフロー
2Eh	—	RTC・周期イベント (1/256 秒、1/128 秒、1/64 秒、1/32 秒、 1/16 秒、1/8 秒、1/4 秒、1/2 秒、1 秒、2 秒 から選択)
31h	—	IWDT・アンダフロー・リフレッシュエラー
32h	—	LPT・コンペアマッチ 0
33h	—	LPT・コンペアマッチ 1
34h	—	S12AD・比較条件成立
35h	—	S12AD・比較条件不成立
3Ah	SCI5・エラー(受信エラー・エラーシグナル検出)	SCI5・エラー(受信エラー・エラーシグナル検出)
3Bh	SCI5・受信データフル	SCI5・受信データフル
3Ch	SCI5・送信データエンプティ	SCI5・送信データエンプティ
3Dh	SCI5・送信完了	SCI5・送信完了
4Eh	RIIC0・通信エラー、イベント発生	RIIC0・通信エラー、イベント発生
4Fh	RIIC0・受信データフル	RIIC0・受信データフル
50h	RIIC0・送信データエンプティ	RIIC0・送信データエンプティ
51h	RIIC0・送信終了	RIIC0・送信終了

ELS[7:0] ビットの値	RX113(ELC)	RX261(ELC)
52h	—	RSPI0・エラー (モードフォルト・オーバラン・アンダラン・ パリティエラー)
53h	—	RSPI0・アイドル
54h	—	RSPI0・受信データフル
55h	—	RSPI0・送信データエンプティ
56h	—	RSPI0・送信完了
58h	S12AD・A/D 変換終了	S12AD・A/D 変換終了
59h	コンパレータ B0・比較結果変化	コンパレータ B0・比較結果変化
5Ah	コンパレータ B0・B1 共通比較結果変化	コンパレータ B0・B1 共通比較結果変化
5Bh	LVD1・電圧検出	LVD1・電圧検出
5Ch	—	LVD2・電圧検出
5Dh	LPT・コンペアマッチ	DMAC0・転送終了
5Eh	—	DMAC1・転送終了
5Fh	—	DMAC2・転送終了
60h	—	DMAC3・転送終了
61h	DTC・転送終了	DTC・転送終了
62h	—	クロック発生回路・発振停止検出
63h	入力ポートグループ 1・入力エッジ検出	入力ポートグループ 1・入力エッジ検出
64h	—	入力ポートグループ 2・入力エッジ検出
65h	シングル入力ポート 0・入力エッジ検出	シングル入力ポート 0・入力エッジ検出
66h	シングル入力ポート 1・入力エッジ検出	シングル入力ポート 1・入力エッジ検出
67h	—	シングル入力ポート 2・入力エッジ検出
68h	—	シングル入力ポート 3・入力エッジ検出
69h	ソフトウェアイベント	ソフトウェアイベント
6Ah	DOC・データ演算条件成立	DOC・データ演算条件成立
80h	—	GPTW0・コンペアマッチ A
81h	—	GPTW0・コンペアマッチ B
82h	—	GPTW0・コンペアマッチ C
83h	—	GPTW0・コンペアマッチ D
84h	—	GPTW0・コンペアマッチ E
85h	—	GPTW0・コンペアマッチ F
86h	—	GPTW0・オーバフロー
87h	—	GPTW0・アンダフロー
88h	—	GPTW0・A/D 変換開始要求 A
89h	—	GPTW0・A/D 変換開始要求 B
8Ah	—	GPTW1・コンペアマッチ A
8Bh	—	GPTW1・コンペアマッチ B
8Ch	—	GPTW1・コンペアマッチ C
8Dh	—	GPTW1・コンペアマッチ D
8Eh	—	GPTW1・コンペアマッチ E
8Fh	—	GPTW1・コンペアマッチ F
90h	—	GPTW1・オーバフロー
91h	—	GPTW1・アンダフロー
92h	—	GPTW1・A/D 変換開始要求 A
93h	—	GPTW1・A/D 変換開始要求 B
94h	—	GPTW2・コンペアマッチ A

ELS[7:0] ビットの値	RX113(ELC)	RX261(ELC)
95h	—	GPTW2・コンペアマッチ B
96h	—	GPTW2・コンペアマッチ C
97h	—	GPTW2・コンペアマッチ D
98h	—	GPTW2・コンペアマッチ E
99h	—	GPTW2・コンペアマッチ F
9Ah	—	GPTW2・オーバフロー
9Bh	—	GPTW2・アンダフロー
9Ch	—	GPTW2・A/D 変換開始要求 A
9Dh	—	GPTW2・A/D 変換開始要求 B
9Eh	—	GPTW3・コンペアマッチ A
9Fh	—	GPTW3・コンペアマッチ B
A0h	—	GPTW3・コンペアマッチ C
A1h	—	GPTW3・コンペアマッチ D
A2h	—	GPTW3・コンペアマッチ E
A3h	—	GPTW3・コンペアマッチ F
A4h	—	GPTW3・オーバフロー
A5h	—	GPTW3・アンダフロー
A6h	—	GPTW4・コンペアマッチ A
A7h	—	GPTW4・コンペアマッチ B
A8h	—	GPTW4・コンペアマッチ C
A9h	—	GPTW4・コンペアマッチ D
AAh	—	GPTW4・コンペアマッチ E
ABh	—	GPTW4・コンペアマッチ F
ACh	—	GPTW4・オーバフロー
ADh	—	GPTW4・アンダフロー
AEh	—	GPTW5・コンペアマッチ A
AFh	—	GPTW5・コンペアマッチ B
B0h	—	GPTW5・コンペアマッチ C
B1h	—	GPTW5・コンペアマッチ D
B2h	—	GPTW5・コンペアマッチ E
B3h	—	GPTW5・コンペアマッチ F
B4h	—	GPTW5・オーバフロー
B5h	—	GPTW5・アンダフロー
B6h	—	GPTW6・コンペアマッチ A
B7h	—	GPTW6・コンペアマッチ B
B8h	—	GPTW6・コンペアマッチ C
B9h	—	GPTW6・コンペアマッチ D
BAh	—	GPTW6・コンペアマッチ E
BBh	—	GPTW6・コンペアマッチ F
BCh	—	GPTW6・オーバフロー
BDh	—	GPTW6・アンダフロー
BEh	—	GPTW7・コンペアマッチ A
BFh	—	GPTW7・コンペアマッチ B
C0h	—	GPTW7・コンペアマッチ C
C1h	—	GPTW7・コンペアマッチ D
C2h	—	GPTW7・コンペアマッチ E
C3h	—	GPTW7・コンペアマッチ F

ELS[7:0] ビットの値	RX113(ELC)	RX261(ELC)
C4h	—	GPTW7・オーバーフロー
C5h	—	GPTW7・アンダフロー
C6h	—	GPTW (OPS)・UVW 相入力エッジ検出

2.14 I/O ポート

表 2.26～表 2.27 に I/O ポートの概要比較を、表 2.28 に I/O ポートの機能比較を、表 2.29 に I/O ポートのレジスタ比較を示します。

表 2.26 I/O ポートの概要比較(100 ピン)

ポートシンボル	RX113(100 ピン)	RX261(100 ピン)
PORT0	P02, P04, P07	P03～P07
PORT1	P10～P17	P12～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P32,P35	P30～P37
PORT4	P40～P44,P46	P40～P47
PORT5	P50～P56	P50～P55
PORT9	P90～P92	なし
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD4	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF6,PF7	なし
PORTG	なし	PG7
PORTH ^(注 1)	なし	PH0,PH3, PH6, PH7
PORTJ	PJ0,PJ2,PJ3,PJ6,PJ7	PJ1, PJ3, PJ6, PJ7

注 1. RX260 には PH1、PH2 ポートが存在します。

表 2.27 I/O ポートの概要比較(64 ピン)

ポートシンボル	RX113(64 ピン)	RX261(64 ピン)
PORT0	なし	P03, P05
PORT1	P14～P17	P14～P17
PORT2	P26, P27	P26, P27
PORT3	P30～P32,P35	P30～P32, P35～P37
PORT4	P40～P42	P40～P47
PORT5	P54, P55	P54, P55
PORTA	PA0, PA1, PA3, PA4, PA6	PA0, PA1, PA3, PA4, PA6
PORTB	PB0, PB1, PB3, PB5～PB7	PB0, PB1, PB3, PB5～PB7
PORTC	PC2～PC7	PC0～PC7
PORTD	PD0～PD2	なし
PORTE	PE0～PE7	PE0～PE5
PORTG	なし	PG7
PORTH ^(注 1)	なし	PH0,PH3, PH6, PH7
PORTJ	PJ0,PJ2,PJ6,PJ7	PJ6, PJ7

注 1. RX260 には PH1、PH2 ポートが存在します。

表 2.28 I/O ポートの機能比較

項目	ポートシンボル	RX113	RX261
入力ブルアップ機能	PORT0	P02,P04,P07	P03~P07
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P32	P30~P34,P36,P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P56	P50~P55
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF6,PF7	—
	PORTG	—	PG7
	PORTH ^(注1)	—	PH0,PH3
	PORTJ	PJ0~PJ3	PJ1,PJ3,PJ6,PJ7
オープンドレイン 出力機能	PORT0	P02,P04,P07	—
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P32	P30~P34,P36,P37
	PORT5	P50~P53, P56	P50~P52, P54
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	—	PD0~PD2
	PORTE	PE0~PE7	PE0~PE7
	PORTG	—	PG7
	PORTJ	PJ3	—
5V トレラント	PORT1	P16,P17	P12,P13,P16,P17
	PORTA	PA6	—
	PORTB	PB0	—

注 1. RX260 には PH1、PH2 ポートが存在します。

表 2.29 I/O ポートのレジスタ比較

レジスタ	ビット名	RX113	RX261
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~5, A~E, H, J)	Pm0~7 方向制御ビット (m = 0~5, A~E, G , H, J)
PODR	B0~B7	Pm0~7 出力データ格納ビット (m = 0~5, A~E, H, J)	Pm0~7 出力データ格納ビット (m = 0~5, A~E, G , H, J)
PIDR	B0~B7	Pm0~7 ビット (m = 0~5, A~E, H, J)	Pm0~7 ビット (m = 0~5, A~E, G , H, J)
PMR	B0~B7	Pm0~7 端子モード制御ビット (m = 0~5, A~E, H, J)	Pm0~7 端子モード制御ビット (m = 0~5, A~E, G , H, J)
ODR0	B2, B3	Pm1, 出力形態指定ビット (m = 1~3, 5, A~C, E, J) • P21, P31, P51, PA1, PB1, PC1 b2 0 : CMOS 出力 1 : N チャネルオープンドレイン b3 読むと“0”が読めます。書く場合、“0” としてください • PE1 b3 b2 0 0 : CMOS 出力 0 1 : N チャネルオープンドレイン 1 0 : P チャネルオープンドレイン 1 1 : Hi-Z	Pm1 出力形態指定ビット (m = 1~3, 5, A~E) • P21, P31, P51, PA1, PB1, PC1, PD1 b2 0 : CMOS 出力 1 : N チャネルオープンドレイン b3 読むと“0”が読めます。書く場合、“0” としてください • PE1 b3 b2 0 0 : CMOS 出力 0 1 : N チャネルオープンドレイン 1 0 : P チャネルオープンドレイン 1 1 : 設定しないでください
ODR1	B0, B2, B4, B6	Pm4, 5, 6, 7 出力形態指定ビット (m = 1~3, 5, A~C, E)	Pm4, 5, 6, 7 出力形態指定ビット (m = 1~3, 5, A~C, E, G)
PCR	B0~B7	Pm0~7 入力プルアップ抵抗制御 ビット (m = 0~5, A~E, H, J)	Pm0~7 入力プルアップ抵抗制御 ビット (m = 0~5, A~E, G , H, J)
DSCR	—	駆動能力制御レジスタ (m = 1~3, 5, A~E, H, J)	—
PRWCNTR	—	—	ポートリードウェイト制御レジスタ

2.15 マルチファンクションピンコントローラ

表 2.30 にマルチプル端子の割り当て端子比較を、表 2.31～表 2.45 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**橙字**は RX113 グループのみ、**青字**は RX261 グループのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.30 マルチプル端子の割り当て端子比較

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
割り込み	NMI(入力)	P35	○	○	○	○
	IRQ0(入力)	P30	○	○	○	○
		PE0	○	○	×	×
		PD0	○	○	○	×
		PH1 ^(注2)	×	×	○	○
	IRQ1(入力)	P31	○	○	○	○
		PE1	○	○	×	×
		PD1	○	○	○	×
		PH2 ^(注2)	×	×	○	○
	IRQ2(入力)	P32	○	○	○	○
		PB0	○	○	×	×
		PC4	○	○	×	×
		P12	○	×	○	×
		PD2	○	○	○	×
		P36	×	×	○	○
	IRQ3(入力)	P27	○	○	×	×
		PE3	○	○	×	×
		PA6	○	○	×	×
		P13	○	×	○	×
		PD3	○	×	○	×
		P33	×	×	○	×
	IRQ4(入力)	P14	○	○	○	○
		PB1	○	○	○	○
		PE4	○	○	×	×
		PD4	○	×	○	×
		P34	×	×	○	×
		P37	×	×	○	○
	IRQ5(入力)	P15	○	○	○	○
		PA4	○	○	○	○
		PE5	○	○	○	○
		P56	○	×	×	×
		PD5	×	×	○	×
	IRQ6(入力)	P16	○	○	○	○
		PA3	○	○	○	○
		PE6	○	○	○	×
		P10	○	×	×	×
		PD6	×	×	○	×
	IRQ7(入力)	P17	○	○	○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
マルチファン クションタイマ ユニット 2	IRQ7(入力)	PE2	○	○	○	○
		PE7	○	○	○	×
		P11	○	×	×	×
		PD7	×	×	○	×
	MTIOC0A(入出力)	P14	○	○		
		PB3	○	○		
		PE3	○	○		
		P04	○	×		
	MTIOC0B(入出力)	P15	○	○		
		PA1	○	○		
		P13	○	×		
	MTIOC0C(入出力)	P17	○	○		
		P32	○	○		
		PB0	○	○		
		PB1	○	○		
	MTIOC0D(入出力)	PA3	○	○		
		P02	○	×		
	MTIOC1A(入出力)	PE4	○	○		
		P20	○	×		
		P56	○	×		
	MTIOC1B(入出力)	PA3	○	○		
		PB5	○	○		
		PE3	○	○		
		P21	○	×		
	MTIOC2A(入出力)	P26	○	○		
		PA6	○	○		
		PB5	○	○		
		PE0	○	○		
		P50	○	×		
	MTIOC2B(入出力)	P27	○	○		
		PA4	○	○		
		PE5	○	○		
		P53	○	×		
	MTIOC3A(入出力)	P14	○	○		
		P17	○	○		
		PC7	○	○		
		PE4	○	○		
		PC1	○	×		
		PF7	○	×		
	MTIOC3B(入出力)	P17	○	○		
		PB3	○	○		
		PB7	○	○		
		PC5	○	○		
		P22	○	×		
	MTIOC3C(入出力)	P16	○	○		
		PC6	○	○		
		PJ3	○	×		

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
マルチファン クションタイマ ユニット 2	MTIOC3C(入出力)	PC0	○	×		
		PF6	○	×		
	MTIOC3D(入出力)	P16	○	○		
		PB6	○	○		
		PC4	○	○		
		P23	○	×		
	MTIOC4A(入出力)	PA0	○	○		
		PB3	○	○		
		PE2	○	○		
		P24	○	×		
	MTIOC4B(入出力)	P30	○	○		
		P54	○	○		
		PC2	○	○		
		PE3	○	○		
		PD1	○	○		
	MTIOC4C(入出力)	PB1	○	○		
		PE1	○	○		
		PE5	○	○		
		P25	○	×		
		P51	○	×		
	MTIOC4D(入出力)	P31	○	○		
		P55	○	○		
		PC3	○	○		
		PE4	○	○		
		PD2	○	○		
	MTIC5U(入力)	PA4	○	○		
		P11	○	×		
	MTIC5V(入力)	PA6	○	○		
		P10	○	×		
	MTIC5W(入力)	PB0	○	○		
		P56	○	×		
	MTCLKA(入力)	P14	○	○		
		PA4	○	○		
		PC6	○	○		
		P24	○	×		
	MTCLKB(入力)	P15	○	○		
		PA6	○	○		
		PC7	○	○		
		P25	○	×		
	MTCLKC(入力)	PA1	○	○		
		PC4	○	○		
		P22	○	×		
	MTCLKD(入力)	PA3	○	○		
		PC5	○	○		
		P23	○	×		

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
ポートアウト プットイネー ブル 2	POE0#(入力)	PC4	○	○		
		PA3	○	○		
		P11	○	×		
	POE1#(入力)	PB5	○	○		
		P10	○	×		
	POE2#(入力)	PA6	○	○		
		P04	○	×		
		P56	○	×		
	POE3#(入力)	PB3	○	○		
		PE0	○	○		
		P02	○	×		
		PD4	○	×		
	POE8#(入力)	P17	○	○		
		P30	○	○		
		PE3	○	○		
		PD3	○	×		
8 ビットタイマ	TMO0(出力)	P22	○	×	○	×
		PB3	○	○	○	○
		PH1 ^(注2)	×	×	○	○
	TMC10(入力)	P21	○	×	○	×
		PB1	○	○	○	○
		PH3	×	×	○	○
	TMRI0(入力)	P20	○	×	○	×
		PA4	○	○	○	○
		PH2 ^(注2)	×	×	○	○
	TMO1(出力)	P17	○	○	○	○
		P26	○	○	○	○
	TMC11(入力)	P12	○	×	○	×
		P54	○	○	○	○
		PC4	○	○	○	○
	TMRI1(入力)	P24	○	×	○	×
		PB5	○	○	○	○
	TMO2(出力)	P16	○	○	○	○
		PC7	○	○	○	○
	TMC12(入力)	P15	○	○	○	○
		P31	○	○	○	○
		PC6	○	○	○	○
	TMRI2(入力)	P14	○	○	○	○
		PC5	○	○	○	○
	TMO3(出力)	P13	○	×	○	×
		P32	○	○	○	○
		P55	○	○	○	○
	TMC13(入力)	P04	○	×	×	×
		P27	○	○	○	○
		PA6	○	○	○	○
		P34	×	×	○	×
	TMRI3(入力)	P02	○	×	×	×
		P30	○	○	○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
8 ビットタイマ	TMRI3(入力)	P33	×	×	○	×
シリアルコミュニケーション インターフェース	RXD0(入力)/ SMISO0(入出力)/ SSCL0(入出力)	P21	○	×		
		P11	○	×		
	TXD0(出力)/ SMOSI0(入出力)/ SSDA0(入出力)	P20	○	×		
		P10	○	×		
	SCK0(入出力)	P22	○	×		
		P12	○	×		
	CTS0#(入力)/ RTS0#(出力)/ SS0#(入力)	P23	○	×		
		P13	○	×		
	RXD1(入力)/ SMISO1(入出力)/ SSCL1(入出力)	P15	○	○	○	○
		P30	○	○	○	○
		PC6	○	○	×	×
	TXD1(出力)/ SMOSI1(入出力)/ SSDA1(入出力)	P16	○	○	○	○
		P26	○	○	○	○
		PC7	○	○	×	×
		P56	○	×	×	×
	SCK1(入出力)	P17	○	○	○	○
		P27	○	○	○	○
		PC5	○	○	×	×
	CTS1#(入力)/ RTS1#(出力)/ SS1#(入力)	P14	○	○	○	○
		P31	○	○	○	○
	RXD2(入力)/ SMISO2(入出力)/ SSCL2(入出力)	P52	○	×		
	TXD2(出力)/ SMOSI2(入出力)/ SSDA2(入出力)	P50	○	×		
	SCK2(入出力)	P51	○	×		
	CTS2#(入力)/ RTS2#(出力)/ SS2#(入力)	P53	○	×		
	RXD5(入力)/ SMISO5(入出力)/ SSCL5(入出力)/ IRRXD5(入力)	PA3	○	○	○	○
		PC2	○	○	○	○
		PA2	○	×	○	×
	TXD5(出力)/ SMOSI5(入出力)/ SSDA5(入出力)/ IRTXD5(出力)	PA4	○	○	○	○
		PC3	○	○	○	○
	SCK5(入出力)	PA1	○	○	○	○
		PC4	○	○	○	○
		PC1	○	×	○	×
	CTS5#(入力)/ RTS5#(出力)/ SS5#(入力)	PA6	○	○	○	○
		PC0	○	×	○	×

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
シリアルコミュニ ケーション インタフェー ス	RXD6(入力)/ SMISO6(入出力)/ SSCL6(入出力)	P02	○	×	×	×
		P27	○	○	×	×
		PB0	○	○	○	○
		P33	×	×	○	×
		PD1	×	×	○	×
	TXD6(出力)/ SMOSI6(入出力)/ SSDA6(入出力)	P07	○	×	×	×
		P26	○	○	×	×
		PB1	○	○	○	○
	TXD6(出力)/ SMOSI6(入出力)/ SSDA6(入出力)	P32	○	○	○	○
		PD0	×	×	○	×
	SCK6(入出力)	P04	○	×	×	×
		PB3	○	○	○	○
		P34	×	×	○	×
		PD2	×	×	○	×
	CTS6#(入力)/ RTS6#(出力)/ SS6#(入力)	P32	○	○	×	×
		PJ3	○	×	○	×
		PB2	○	×	○	×
	RXD8(入力)/ SMISO8(入出力)/ SSCL8(入出力)	PC6	○	○		
		PA6	○	×		
	TXD8(出力)/ SMOSI8(入出力)/ SSDA8(入出力)	PC7	○	○		
		PA7	○	×		
	SCK8(入出力)	PC5	○	○		
		PA5	○	×		
	CTS8#(入力)/ RTS8#(出力)/ SS8#(入力)	PC4	○	○		
		PA4	○	×		
	RXD9(入力)/ SMISO9(入出力)/ SSCL9(入出力)	PB6	○	○		
		PE4	○	○		
	TXD9(出力)/ SMOSI9(入出力)/ SSDA9(入出力)	PB7	○	○		
		PE5	○	○		
	SCK9(入出力)	PB5	○	○		
		PE3	○	○		
	CTS9#(入力)/ RTS9#(出力)/ SS9#(入力)	PB4	○	×		
		PE0	○	○		
	RXD12(入力)/ SMISO12(入出力)/ SSCL12(入出力)/ RXDX12(入力)	PE2	○	○	○	○
		P17	○	○	×	×
		P11	○	×	×	×
	TXD12(出力)/ SMOSI12(入出力)/ SSDA12(入出力)/ TXDX12(出力)/ SIOX12(入出力)	PE1	○	○	○	○
		P14	○	○	×	×
		P10	○	×	×	×

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
シリアルコミュニケーションインタフェース	SCK12(入出力)	PE0	○	○	○	○
		P27	○	○	×	×
		P12	○	×	×	×
	CTS12#(入力)/ RTS12#(出力)/ SS12#(入力)	PE3	○	○	○	○
		P13	○	×	×	×
	RXD000(入力)/ SMISO000(入出力)/ SSCL000(入出力)	P21			○	×
	TXD000(出力)/ TXDA000(出力)/ SMOSI000(入出力)/ SSDA000(入出力)	P20			○	×
	SCK000(入出力)	P22			○	×
	TXDB000(出力)	P22			○	×
	CTS000#(入力)/ RTS000#(出力)/ SS000#(入力)	P23			○	×
	DE000(出力)	P23			○	×
	RXD008(入力)/ SMISO008(入出力)/ SSCL008(入出力)	PC6			○	○
	TXD008(出力)/ TXDA008(出力)/ SMOSI008(入出力)/ SSDA008(入出力)	PC7			○	○
	SCK008(入出力)	PC5			○	○
	TXDB008(出力)	PC5			○	○
	CTS008#(入力)/ RTS008#(出力)/ SS008#(入力)	PC4			○	○
	DE008(出力)	PC4			○	○
	RXD009(入力)/ SMISO009(入出力)/ SSCL009(入出力)	PB6			○	○
	TXD009(出力)/ TXDA009(出力)/ SMOSI009(入出力)/ SSDA009(入出力)	PB7			○	○
	SCK009(入出力)	PB5			○	○
	TXDB009(出力)	PB5			○	○
	CTS009#(入力)/ RTS009#(出力)/ SS009#(入力)	PB4			○	×
	DE009(出力)	PB4			○	×
I2C バスインタフェース	SCL0(入出力)	P16	○	○	○	○
		PB0	○	○	×	×
		P12	×	×	○	×
	SDA0(入出力)	P17	○	○	○	○
		PA6	○	○	×	×
		P13	×	×	○	×

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
シリアルペリ フェラルインタ フェース	RSPCKA(入出力)	P15	○	○	×	×
		PB0	○	○	○	○
		PC5	○	○	○	○
		PE3	○	○	×	×
		P51	○	×	×	×
		PA5	×	×	○	×
	MOSIA(入出力)	P16	○	○	○	○
		PA6	○	○	○	○
		PE4	○	○	×	×
		PC6	○	○	○	○
		P50	○	×	×	×
	MISOA(入出力)	P17	○	○	○	○
		PC7	○	○	○	○
		PA3	○	○	×	×
		P52	○	×	×	×
		PE5	○	○	×	×
		PA7	×	×	○	×
	SSLA0(入出力)	P14	○	○	×	×
		PA4	○	○	○	○
		PC4	○	○	○	○
		P53	○	×	×	×
	SSLA1(出力)	PA0	○	○	○	○
		PC0	○	×	○	×
	SSLA2(出力)	PA1	○	○	○	○
		PC1	○	×	○	×
	SSLA3(出力)	PC2	○	○	○	○
		PA2	○	×	○	×
USB2.0 ホスト / ファンクション モジュール USB2.0FS ホスト/ファンク ション モジュール	USB0_EXICEN (出力)	PC6	○	○	○	○
		P21	×	×	○	×
	USB0_VBUSEN (出力)	P16	○	○	○	○
		PC4	○	○	×	×
		P26	○	○	○	○
		P24	×	×	○	×
		P32	×	×	○	○
	USB0_OVRCURA (入力)	P14	○	○	○	○
		PB3	○	○	×	×
	USB0_OVRCURB (入力)	P16	○	○	○	○
		PC7	○	○	×	×
		P22	×	×	○	×
	USB0_ID(入力)	PC5	○	○	○	○
		P20	×	×	○	×
	USB0_VBUS(入力)	P16 ^(注 3)	○	○	○	○
		PC4 ^(注 3)	○	○	×	×
		PB5	×	×	○	○
	USB0_DP(入出力)	PH1 ^{(注 2)(注 4)}			○	○
	USB0_DM(入出力)	PH2 ^{(注 2)(注 4)}			○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
リアルタイム クロック	RTCCOUT(出力)	P16	○	○	○	○
		P32	○	○	○	○
		PB0	○	○	×	×
		PA1	○	○	×	×
	RTCIC0(入力) ^(注1)	P30			○	○
	RTCIC1(入力) ^(注1)	P31			○	○
	RTCIC2(入力) ^(注1)	P32			○	○
12 ビット A/D コンバータ	AN000(入力) ^(注1)	P40	○	○	○	○
	AN001(入力) ^(注1)	P41	○	○	○	○
	AN002(入力) ^(注1)	P42	○	○	○	○
	AN003(入力) ^(注1)	P43	○	×	○	○
	AN004(入力) ^(注1)	P44	○	×	○	○
	AN005(入力) ^(注1)	P90	○	×	×	×
		P45	×	×	○	○
	AN006(入力) ^(注1)	P46	○	×	○	○
	AN007(入力) ^(注1)	P91	○	×	×	×
		P47	×	×	○	○
	AN008(入力) ^(注1)	PE0	○	○		
	AN009(入力) ^(注1)	PE1	○	○		
	AN010(入力) ^(注1)	PE2	○	○		
	AN011(入力) ^(注1)	PE3	○	○		
	AN012(入力) ^(注1)	PE4	○	○		
	AN013(入力) ^(注1)	PE5	○	○		
	AN014(入力) ^(注1)	PE6	○	○		
	AN015(入力) ^(注1)	PE7	○	○		
	AN016(入力) ^(注1)	PE0			○	○
	AN017(入力) ^(注1)	PE1			○	○
	AN018(入力) ^(注1)	PE2			○	○
	AN019(入力) ^(注1)	PE3			○	○
	AN020(入力) ^(注1)	PE4			○	○
	AN022(入力) ^(注1)	PE6			○	×
	AN023(入力) ^(注1)	PE7			○	×
	AN024(入力) ^(注1)	PD0			○	×
	AN025(入力) ^(注1)	PD1			○	×
	AN026(入力) ^(注1)	PD2			○	×
	AN027(入力) ^(注1)	PD3			○	×
	AN028(入力) ^(注1)	PD4			○	×
	AN029(入力) ^(注1)	PD5			○	×
	AN030(入力) ^(注1)	PD6			○	×
	AN031(入力) ^(注1)	PD7			○	×
	AN021(入力) ^(注1)	P92	○	×	×	×
		PE5	×	×	○	○
	VREFH0(入力)	PJ6	○	○		
	VREFL0(入力)	PJ7	○	○		
		P27	○	○		
	ADTRG0#(入力)	P16	○	○	○	○
		PB0	○	○	×	×
		P25	○	×	○	×

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
12 ビット A/D コンバータ	ADTRG0#(入力)	P07	○	×	○	×
12 ビット D/A コ ンバータ D/A コンバータ	DA0(出力) ^(注1)	PJ0	○	○	×	×
		P03	×	×	○	○
	DA1(出力) ^(注1)	PJ2	○	○	×	×
		P05	×	×	○	○
	VREFH	P41	○	○		
	VREFL	P42	○	○		
クロック クロック発生 回路	CLKOUT(出力)	P15	○	○	×	×
		PC4	○	○	×	×
		PE3	×	×	○	○
		PE4	×	×	○	○
クロック周波数 精度測定回路	CACREF(入力)	P27	○	○	×	×
		PA0	○	○	○	○
		PC7	○	○	○	○
		P15	○	○	×	×
		PH0	×	×	○	○
電圧検出回路 LVD 電圧検出 入力	CMPA2(入力) ^(注1)	P27	○	○	×	×
		PE4	×	×	○	○
コンパレータ B	CMPB0(入力) ^(注1)	PE1	○	○	○	○
	CVREFB0(入力) ^(注1)	PE2	○	○	○	○
	CMPOB0(出力)	PE7	○	○	×	×
		PE5	×	×	○	○
	CMPB1(入力) ^(注1)	PA3	○	○	○	○
	CVREFB1(入力) ^(注1)	PA4	○	○	○	○
	CMPOB1(出力)	PE5	○	○	×	×
		PB1	×	×	○	○
シリアル サウンド インタフェース	SSISCK0(入出力)	PB5	○	○		
		PE0	○	○		
	SSIWS0(入出力)	PB1	○	○		
		PE4	○	○		
	SSIRXD0(入力)	PB6	○	○		
		PE2	○	○		
	SSITXD0(入力)	PB7	○	○		
		PE1	○	○		
LCD コントローラ/ ドライバ	AUDIO_MCLK(入力)	PB3	○	○		
		PE3	○	○		
	COM0(出力)	PC5	○	○		
	COM1(出力)	PC4	○	○		
	COM2(出力)	PC3	○	○		
	COM3(出力)	PC2	○	○		
	SEG00(出力)	P13	○	×		
	SEG01(出力)	P12	○	×		
	SEG02(出力)	P11	○	×		
	SEG03(出力)	P10	○	×		
	SEG04(出力)	P56	○	×		
	SEG05(出力)	P53	○	×		
	SEG06(出力)	P52	○	×		

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
LCD コントローラ/ ドライバ	SEG07(出力)	P51	○	×		
	SEG08(出力)	P50	○	×		
	SEG09(出力)	PC1	○	×		
	SEG10(出力)	PC0	○	×		
	SEG11/COM4(出力)	PB7	○	○		
	SEG12/COM5(出力)	PB6	○	○		
	SEG13/COM6(出力)	PB5	○	○		
	SEG14(出力)	PB4	○	×		
	SEG15/COM7(出力)	PB3	○	○		
	SEG16(出力)	PB2	○	×		
	SEG17(出力)	PB1	○	○		
	SEG18(出力)	PA7	○	×		
	SEG19(出力)	PA5	○	×		
	SEG20(出力)	PA4	○	○		
	SEG21(出力)	PA3	○	○		
	SEG22(出力)	PA2	○	×		
	SEG23(出力)	PA1	○	○		
	SEG24(出力)	PA0	○	○		
	SEG25(出力)	PF7	○	×		
	SEG26(出力)	PF6	○	×		
	SEG27(出力)	PE5	○	○		
	SEG28(出力)	PE4	○	○		
	SEG29(出力)	PE3	○	○		
	SEG30(出力)	PE2	○	○		
	SEG31(出力)	PE1	○	○		
	SEG32(出力)	PE0	○	○		
	SEG33(出力)	PE7	○	○		
	SEG34(出力)	PE6	○	○		
	SEG35(出力)	PD4	○	×		
	SEG36(出力)	PD3	○	×		
	SEG37(出力)	PD2	○	○		
	SEG38(出力)	PD1	○	○		
	SEG39(出力)	PD0	○	○		
	CAPH(出力)	P30	○	○		
	CAPL(出力)	P31	○	○		
	VL1(入出力)	P55	○	○		
	VL2(入出力)	P54	○	○		
	VL3(入出力)	PC7	○	○		
	VL4(入出力)	PC6	○	○		
静電容量式 タッチセンサ (CTSU)	TS0(出力)	P07	○	×	×	×
		P32	×	×	○	○
	TS1(出力)	P04	○	×	×	×
		P31	×	×	○	○
	TS2(入出力)(出力) ^(注5)	P02	○	×	×	×
		P30	×	×	○	○
	TS3(入出力)(出力) ^(注5)	PJ3	○	×	×	×
		P27	×	×	○	○
	TS4(入出力)(出力) ^(注5)	P25	○	×	×	×

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
静電容量式 タッチセンサ (CTSU)	TS4(入出力)(出力) ^(注5)	P26	×	×	○	○
	TS5(入出力)(出力) ^(注5)	P24	○	×	×	×
		P15	×	×	○	○
	TS6(入出力)(出力) ^(注5)	P23	○	×	×	×
		P14	×	×	○	○
	TS7(入出力)(出力) ^(注5)	P22	○	×	×	×
		PH3	×	×	○	○
	TS8(入出力)(出力) ^(注5)	P21	○	×	×	×
		PH2 ^(注2)	×	×	○	○
	TS9(入出力)(出力) ^(注5)	P20	○	×	×	×
		PH1 ^(注2)	×	×	○	○
	TS10(入出力)(出力) ^(注5)	P27	○	×	×	×
		PH0	×	×	○	○
	TS11(入出力)(出力) ^(注5)	P32	○	×	×	×
		P55	×	×	○	○
	TSCAP(入出力)	P26	○	×		
	TSCAP(—)	PC4			○	○
	TS12(入出力)	P54			○	○
	TS13(入出力)	PC7			○	○
	TS14(入出力)	PC6			○	○
	TS15(入出力)	PC5			○	○
	TS16(入出力)	PC3			○	○
	TS17(入出力)	PC2			○	○
	TS18(入出力)	PB7			○	○
	TS19(入出力)	PB6			○	○
	TS20(入出力)	PB5			○	○
	TS21(入出力)	PB4			○	×
	TS22(入出力)	PB3			○	○
	TS23(入出力)	PB2			○	×
	TS24(入出力)	PB1			○	○
	TS25(入出力)	PB0			○	○
	TS26(入出力)	PA6			○	○
	TS27(入出力)	PA5			○	×
	TS28(入出力)	PA4			○	○
	TS29(入出力)	PA3			○	○
	TS30(入出力)	PA2			○	×
	TS31(入出力)	PA1			○	○
	TS32(入出力)	PA0			○	○
	TS33(入出力)	PE4			○	○
	TS34(入出力)	PE3			○	○
	TS35(入出力)	PE2			○	○
汎用 PWM タイマ	GTIOC0A(入出力)/ GTIOC0A#(入出力)	P17			○	○
		P22			○	×
		PA0			○	○
		PA1			○	○
		PB7			○	○
		PC5			○	○
		PH0			○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
汎用 PWM タイマ	GTIOC0B(入出力)/ GTIOC0B#(入出力)	P16			○	○
		P17			○	○
		P23			○	×
		PA1			○	○
		PA6			○	○
		PB0			○	○
		PB6			○	○
		PC4			○	○
		PH1 ^(注2)			○	○
	GTIOC1A(入出力)/ GTIOC1A#(入出力)	P24			○	×
		P32			○	○
		P55			○	○
		PA0			○	○
		PB3			○	○
		PE2			○	○
		PE4			○	○
	GTIOC1B(入出力)/ GTIOC1B#(入出力)	P25			○	×
		P33			○	×
		PA3			○	○
		PA4			○	○
		PB1			○	○
		PE1			○	○
		PE5			○	○
		PH2 ^(注2)			○	○
	GTIOC2A(入出力)/ GTIOC2A#(入出力)	P21			○	×
		P30			○	○
		P54			○	○
		PB0			○	○
		PC2			○	○
		PD1			○	×
		PE3			○	○
	GTIOC2B(入出力)/ GTIOC2B#(入出力)	P20			○	×
		P31			○	○
		P55			○	○
		PA3			○	○
		PB1			○	○
	GTIOC2B(入出力)/ GTIOC2B#(入出力)	PC3			○	○
		PD2			○	×
		PE4			○	○
	GTIOC3A(入出力)/ GTIOC3A#(入出力)	PH3			○	○
		P22			○	×
		P34			○	×
		PB2			○	×
		PB3			○	○
		PC4			○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100ピン	64ピン	100ピン	64ピン
汎用 PWM タイマ	GTIOC3B(入出力)/ GTIOC3B#(入出力)	P13			○	×
		P15			○	○
		P23			○	×
		PA1			○	○
		PB3			○	○
	GTIOC4A(入出力)/ GTIOC4A#(入出力)	P20			○	×
		PA4			○	○
		PE4			○	○
	GTIOC4B(入出力)/ GTIOC4B#(入出力)	P16			○	○
		P21			○	×
		PA5			○	×
		PB5			○	○
		PE3			○	○
	GTIOC5A(入出力)/ GTIOC5A#(入出力)	P26			○	○
		PA6			○	○
		PB5			○	○
	GTIOC5B(入出力)/ GTIOC5B#(入出力)	P15			○	○
		P27			○	○
		PA7			○	×
		PE5			○	○
	GTIOC6A(入出力)/ GTIOC6A#(入出力)	P14			○	○
		P17			○	○
		P25			○	×
		PB4			○	×
		PC1			○	×
		PC7			○	○
		PJ1			○	×
	GTIOC6B(入出力)/ GTIOC6B#(入出力)	P16			○	○
		P24			○	×
		PB5			○	○
		PC0			○	×
		PC6			○	○
		PJ3			○	×
	GTIOC7A(入出力)/ GTIOC7A#(入出力)	P13			○	×
		P32			○	○
		PB1			○	○
		PB6			○	○
		PC5			○	○
	GTIOC7B(入出力)/ GTIOC7B#(入出力)	P14			○	○
		P33			○	×
		PA3			○	○
		PB7			○	○
	GTETRG(入力)	P14			○	○
		P24			○	×
		PA4			○	○
		PC2			○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100ピン	64ピン	100ピン	64ピン
汎用 PWM タイマ	GTETRGGA(入力)	PC6			○	○
	GTETRGB(入力)	P15			○	○
		P25			○	×
	GTETRGB(入力)	PA3			○	○
		PA6			○	○
		PC3			○	○
		PC7			○	○
	GTETRGC(入力)	P16			○	○
		P22			○	×
		PA1			○	○
		PB2			○	×
		PC0			○	×
		PC4			○	○
	GTETRGD(入力)	P17			○	○
		P23			○	×
		PA3			○	○
		PB3			○	○
		PC1			○	×
		PC5			○	○
	GTCPPO0(出力)	P14			○	○
		P17			○	○
		PC1			○	×
	GTCPPO0(出力)	PC7			○	○
		PJ1			○	×
	GTIU(入力)	P34			○	×
		PB3			○	○
		PC4			○	○
	GTIV(入力)	P13			○	×
		P15			○	○
		PA1			○	○
	GTIW(入力)	P32			○	○
		PB1			○	○
		PC5			○	○
	GTOULO(出力)	P16			○	○
		PA6			○	○
		PC4			○	○
		PH1 ^(注2)			○	○
	GTOUUP(出力)	P17			○	○
	GTOUUP(出力)	PA1			○	○
		PC5			○	○
		PH0			○	○
	GTOVLO(出力)	PA3			○	○
		PA4			○	○
		PB1			○	○
		PE1			○	○
	GTOVUP(出力)	PA0			○	○

モジュール/ 機能	端子機能	割り当てポート	RX113(MPC)		RX261(MPC)	
			100 ピン	64 ピン	100 ピン	64 ピン
汎用 PWM タイマ	GTOVUP(出力)	PB3			○	○
		PE2			○	○
		PE4			○	○
	GTOWLO(出力)	P31			○	○
		PA3			○	○
		PB1			○	○
		PE4			○	○
	GTOWUP(出力)	P30			○	○
		PB0			○	○
		PC2			○	○
		PE3			○	○
ローパワー タイマ	LPTO(出力)	P26			○	○
		PB3			○	○
		PC7			○	○
CANFD モジュール	CTX0(出力)	P14			○	○
		P32			○	○
		P54			○	○
		PD1			○	×
	CRX0(入力)	P15			○	○
		P33			○	×
		P55			○	○
		PD2			○	×
リモコン信号 受信機能	PMC0(入力)	P51			○	×
		P53			○	×
		PB3			○	○
		PC3			○	○
		PC4			○	○
		PC5			○	○

注 1. この端子機能を使用する場合は、該当端子の設定を汎用入力にしてください(PORT.PDR.Bm ビットおよび PORT.PMR.Bm ビットを“0”にする)。

注 2. RX261 に PH1,PH2 ポートはありません

注 3. 5Vトレラント対応

注 4. RX260 の場合は PH1、PH2 端子、RX261 の場合は USB0_DP、USB0_DM 端子 です。

注 5. RX113 は出力端子、RX261 は入出力端子です。

表 2.31 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX113(n = 2,4,7)	RX261(n = 3,5,7)
P02PFS	PSEL[4:0]	端子機能選択ビット	—
P04PFS	PSEL[4:0]	端子機能選択ビット	—
P07PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01001b : ADTRG0# 01011b : TXD6/SMOSI6/SSDA6 11001b : TS0	端子機能選択ビット 00000b : Hi-Z 01001b : ADTRG0#
P0nPFS	ASEL	—	アナログ機能選択ビット

表 2.32 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX113(n = 0~7)	RX261(n = 2~7)
P10PFS	PSEL[4:0]	端子機能選択ビット	—
P11PFS	PSEL[4:0]	端子機能選択ビット	—
P12PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00101b : TMCI1 01011b : SCK0 01111b : SCK12 11000b : SEG01	端子機能選択ビット 00000b : Hi-Z 00101b : TMCI1 01111b : SCL0
P13PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00101b : TMO3 01011b : CTS0#/RTS0#/SS0# 11000b : SEG00	端子機能選択ビット 00000b : Hi-Z 00011b : GTIV 00101b : TMO3 01111b : SDA0 10100b : GTIOC3B 10101b : GTIOC7A 10110b : GTIOC3B# 10111b : GTIOC7A#

レジスタ	ビット	RX113(n = 0~7)	RX261(n = 2~7)
P14PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC0A 00101b : TMRI2 01011b : CTS1#/RTS1#/SS1# 01100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 01101b : SSLA0 10011b : USB0_OVRCURA	端子機能選択ビット 00000b : Hi-Z 00001b : GTCPP00 00101b : TMRI2 01011b : CTS1#/RTS1#/SS1# 10000b : CTX0 10001b : USB0_OVRCURA 10100b : GTIOC6A 10101b : GTIOC7B 10110b : GTIOC6A# 10111b : GTIOC7B# 11000b : GTETRGA 11001b : TS6
P15PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKB 00101b : TMCi2 00111b : CACREF 01001b : CLKOUT 01010b : RXD1/SMISO1/SSCL1 01100b : CTS12#/RTS12#/SS12# 01101b : RSPCKA	端子機能選択ビット 00000b : Hi-Z 00011b : GTIV 00101b : TMCi2 01010b : RXD1/SMISO1/SSCL1 10000b : CRX0 10100b : GTIOC3B 10101b : GTIOC5B 10110b : GTIOC3B# 10111b : GTIOC5B# 11000b : GTETRGB 11001b : TS5

レジスタ	ビット	RX113(n = 0~7)	RX261(n = 2~7)
P16PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTIOC3D 00101b : TMO2 00111b : RTCOUT 01001b : ADTRG0# 01010b : TXD1/SMOSI1/SSDA1 01101b : MOSIA 01111b : SCL0 10001b : USB0_VBUS ^{EN} 10010b : USB0_VBUS ^(注 1) 10011b : USB0_OVRCURB	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC6B# 00010b : GTETRGC 00011b : GTOULO 00101b : TMO2 00111b : RTCOUT 01001b : ADTRG0# 01010b : TXD1/SMOSI1/SSDA1 01101b : MOSIA 01111b : SCL0 10001b : USB0_VBUS 10010b : USB0_VBUS ^{EN} 10011b : USB0_OVRCURB 10100b : GTIOC0B 10101b : GTIOC4B 10110b : GTIOC0B# 10111b : GTIOC4B# 11000b : GTIOC6B
P17PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTIOC3B 00011b : MTIOC0C 00101b : TMO1 00111b : POE8# 01010b : SCK1 01100b : RXD12/SMISO12/SSCL12/ RXDX12 01101b : MISOA 01111b : SDA0	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC6A# 00010b : GTETRGD 00011b : GTCPP00 00100b : GTOUUP 00101b : TMO1 01010b : SCK1 01101b : MISOA 01111b : SDA0 10100b : GTIOC0A 10101b : GTIOC0B 10110b : GTIOC0A# 10111b : GTIOC0B# 11000b : GTIOC6A
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ6(100 ピン) P11 : IRQ7(100 ピン) P12 : IRQ2(100 ピン) P13 : IRQ3(100 ピン) P14 : IRQ4(100/64 ピン) P15 : IRQ5(100/64 ピン) P16 : IRQ6(100/64 ピン) P17 : IRQ7(100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P12 : IRQ2(100/80 ピン) P13 : IRQ3(100/80 ピン) P14 : IRQ4(100/80/64/48 ピン) P15 : IRQ5(100/80/64/48 ピン) P16 : IRQ6(100/80/64/48 ピン) P17 : IRQ7(100/80/64/48 ピン)

注 1. 5V トレラント対応

表 2.33 P2n 端子機能制御レジスタ(P2nPFS)の比較

レジスタ	ビット	RX113(n = 0~7)	RX261(n = 0~7)
P20PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1A 00101b : TMRI0 01010b : TXD0/SMOSI0/SSDA0 11001b : TS9	端子機能選択ビット 00000b : Hi-Z 00001b : TMRI0 01010b : TXD000/TXDA000/ SMOSI000/SSDA000 10001b : USB0_ID 10100b : GTIOC2B 10101b : GTIOC4A 10110b : GTIOC2B# 10111b : GTIOC4A#
P21PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC1B 00101b : TMCIO 01010b : RXD0/SMISO0/SSCL0 11001b : TS8	端子機能選択ビット 00000b : Hi-Z 00101b : TMCIO 01010b : RXD000/SMISO000/ SSCL000 10001b : USB0_EXICEN 10100b : GTIOC2A 10101b : GTIOC4B 10110b : GTIOC2A# 10111b : GTIOC4B#
P22PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKC 00101b : TMO0 01010b : SCK0 11001b : TS7	端子機能選択ビット 00000b : Hi-Z 00101b : TMO0 01010b : SCK000 01100b : TXDB000 10001b : USB0_OVRCURB 10100b : GTIOC0A 10101b : GTIOC3A 10110b : GTIOC0A# 10111b : GTIOC3A# 11000b : GTETRGC

レジスタ	ビット	RX113(n = 0~7)	RX261(n = 0~7)
P23PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00010b : MTCLKD 01011b : CTS0#/RTS0#/SS0# 11001b : TS6	端子機能選択ビット 00000b : Hi-Z 01011b : CTS000#/RTS000#/ SS000# 01100b : DE000 10100b : GTIOC0B 10101b : GTIOC3B 10110b : GTIOC0B# 10111b : GTIOC3B# 11000b : GTETRGD
P24PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00010b : MTCLKA 00101b : TMRI1 11001b : TS5	端子機能選択ビット 00000b : Hi-Z 00101b : TMRI1 10001b : USB0_VBUSEN 10100b : GTIOC1A 10101b : GTIOC6B 10110b : GTIOC1A# 10111b : GTIOC6B# 11000b : GTETRGA
P25PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00010b : MTCLKB 01001b : ADTRG0# 11001b : TS4	端子機能選択ビット 00000b : Hi-Z 01001b : ADTRG0# 10100b : GTIOC1B 10101b : GTIOC6A 10110b : GTIOC1B# 10111b : GTIOC6A# 11000b : GTETRGB
P26PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00101b : TMO1 01010b : TXD1/SMOSI1/SSDA1 01100b : TXD6/SMOSI6/SSDA6 10011b : USB0_VBUSEN 11001b : TSCAP	端子機能選択ビット 00000b : Hi-Z 00101b : TMO1 01010b : TXD1/SMOSI1/SSDA1 10001b : USB0_VBUSEN 10100b : GTIOC5A 10110b : GTIOC5A# 11001b : TS4 11011b : LPTO

レジスタ	ビット	RX113(n = 0~7)	RX261(n = 0~7)
P27PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2B 00101b : TMCI3 00111b : CACREF 01001b : ADTRG0# 01010b : SCK1 01011b : RXD6/SMISO6/SSCL6 01100b : SCK12 11001b : TS2	端子機能選択ビット 00000b : Hi-Z 00101b : TMCI3 01010b : SCK1 10100b : GTIOC5B 10110b : GTIOC5B# 11001b : TS3
P2nPFS	ISEL	割り込み入力機能選択ビット	—
	ASEL	アナログ機能選択ビット	—

表 2.34 P3n 端子機能制御レジスタ(P3nPFS)の比較

レジスタ	ビット	RX113(n = 0~2)	RX261(n = 0~4,6,7)
P30PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00101b : TMRI3 00111b : POE8# 01010b : RXD1/SMISO1/SSCL1 11000b : CAPH ^(注 1)	端子機能選択ビット 00000b : Hi-Z 00011b : GTOWUP 00101b : TMRI3 01010b : RXD1/SMISO1/SSCL1 10100b : GTIOC2A 10110b : GTIOC2A# 11001b : TS2
P31PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00101b : TMCI2 01011b : CTS1#/RTS1#/SS1# 11000b : CAPL ^(注 1)	端子機能選択ビット 00000b : Hi-Z 00011b : GTOWLO 00101b : TMCI2 01011b : CTS1#/RTS1#/SS1# 10100b : GTIOC2B 10110b : GTIOC2B# 11001b : TS1

レジスタ	ビット	RX113(n = 0~2)	RX261(n = 0~4,6,7)
P32PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00101b : TMO3 00111b : RTCOUT 01011b : TXD6/SMOSI6/SSDA6 01100b : CTS6#/RTS6#/SS6# 11001b : TS11	端子機能選択ビット 00000b : Hi-Z 00011b : GTIW 00101b : TMO3 00111b : RTCOUT 01011b : TXD6/SMOSI6/SSDA6 10000b : CTX0 10001b : USB0_VBUSEN 10100b : GTIOC1A 10101b : GTIOC7A 10110b : GTIOC1A# 10111b : GTIOC7A# 11001b : TS0
P33PFS	PSEL[4:0]	—	端子機能選択ビット
P34PFS	PSEL[4:0]	—	端子機能選択ビット
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0(100/64 ピン) P31 : IRQ1(100/64 ピン) P32 : IRQ2(100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0(100/80/64/48 ピン) P31 : IRQ1(100/80/64/48 ピン) P32 : IRQ2(100/80/64 ピン) P33 : IRQ3(100 ピン) P34 : IRQ4(100/80 ピン) P36 : IRQ2(80/64/48 ピン) P37 : IRQ4(80/64/48 ピン)

注 1. CAPH,CAPL 端子をポートあるいは LCD 以外の周辺機能として使用する場合は、LCDM0,LCDM1 レジスタの値を"00h"に設定してください。

表 2.35 P4n 端子機能制御レジスタ(P4nPFS)の比較

レジスタ	ビット	RX113(n = 0~4,6)	RX261(n = 0~7)
P4nPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000(100/64 ピン) P41 : AN001/VREFH(100/64 ピン) P42 : AN002/VREFL(100/64 ピン) P43 : AN003(100 ピン) P44 : AN004(100 ピン) P46 : AN006(100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000(100/80/64/48 ピン) P41 : AN001(100/80/64/48 ピン) P42 : AN002(100/80/64/48 ピン) P43 : AN003(100/80/64 ピン) P44 : AN004(100/80/64 ピン) P45 : AN005(100/80/64/48 ピン) P46 : AN006(100/80/64/48 ピン) P47 : AN007(100/80/64/48 ピン)

表 2.36 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX113(n = 0~6)	RX261(n = 1, 3~5)
P50PFS	PSEL[4:0]	端子機能選択ビット	—
P51PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 01010b : SCK2 01101b : RSPCKA 11000b : SEG07	端子機能選択ビット 00000b : Hi-Z 11100b : PMC0
P52PFS	PSEL[4:0]	端子機能選択ビット	—
P53PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2B 01010b : CTS2#/RTS2#/SS2# 01101b : SSLA0 11000b : SEG05	端子機能選択ビット 00000b : Hi-Z 11100b : PMC0
P54PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00101b : TMC11 11000b : VL2 ^(注 1)	端子機能選択ビット 00000b : Hi-Z 00101b : TMC11 10000b : CTX0 10100b : GTIOC2A 10110b : GTIOC2A# 11001b : TS12
P55PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00101b : TMO3 11000b : VL1 ^(注 1)	端子機能選択ビット 00000b : Hi-Z 00101b : TMO3 10000b : CRX0 10100b : GTIOC1A 10101b : GTIOC2B 10110b : GTIOC1A# 10111b : GTIOC2B# 11001b : TS11
P56PFS	PSEL[4:0]	端子機能選択ビット	—
P5nPFS	ISEL	割り込み入力機能選択ビット	—

注 1. VL1,VL2 端子をポートあるいは LCD 以外の周辺機能として使用する場合は、LCDM0,LCDM1 レジスタの値を"00h"に設定してください。

表 2.37 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX113(n=0~2)	RX261
P9nPFS	—	P9n 端子機能制御レジスタ	—

表 2.38 PAn 端子機能制御レジスタ (PAnPFS) の比較

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PA0PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 00111b : CACREF 01101b : SSLA1 11000b : SEG24	端子機能選択ビット 00000b : Hi-Z 00010b : GTOVUP 00111b : CACREF 01101b : SSLA1 10100b : GTIOC0A 10101b : GTIOC1A 10110b : GTIOC0A# 10111b : GTIOC1A# 11001b : TS32
PA1PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKC 00111b : RTCOUT 01010b : SCK5 01101b : SSLA2 11000b : SEG23	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC3B# 00010b : GTETRGC 00011b : GTIV 00100b : GTOUUP 01010b : SCK5 01101b : SSLA2 10100b : GTIOC0A 10101b : GTIOC0B 10110b : GTIOC0A# 10111b : GTIOC0B# 11000b : GTIOC3B 11001b : TS31
PA2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5/ IRRXD5 01101b : SSLA3 11000b : SEG22	端子機能選択ビット 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3 11001b : TS30

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PA3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0D 00010b : MTCLKD 00011b : MTIOC1B 00111b : POE0# 01010b : RXD5/SMISO5/SSCL5/ IRRXD5 01101b : MISOA 11000b : SEG21	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC7B# 00010b : GTETRGB 00011b : GTETRGD 00100b : GTOVLO 01000b : GTOWLO 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC1B 10101b : GTIOC2B 10110b : GTIOC1B# 10111b : GTIOC2B# 11000b : GTIOC7B 11001b : TS29
PA4PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5U 00010b : MTCLKA 00011b : MTIOC2B 00101b : TMRIO 01010b : TXD5/SMOSI5/SSDA5/ IRTXD 01011b : CTS8#/RTS8#/SS8# 01101b : SSLA0 11000b : SEG20	端子機能選択ビット 00000b : Hi-Z 00010b : GTOVLO 00101b : TMRIO 01010b : TXD5/SMOSI5/SSDA5 01101b : SSLA0 10100b : GTIOC1B 10101b : GTIOC4A 10110b : GTIOC1B# 10111b : GTIOC4A# 11000b : GTETRGA 11001b : TS28
PA5PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01010b : SCK8 11000b : SEG19	端子機能選択ビット 00000b : Hi-Z 01101b : RSPCKA 10100b : GTIOC4B 10110b : GTIOC4B# 11001b : TS27

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PA6PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5V 00010b : MTCLKB 00011b : TIOCA2 00101b : TMCI3 00111b : POE2# 01010b : RXD8/SMISO8/SSCL8 01011b : CTS5#/RTS5#/SS5# 01101b : MOSIA 01111b : SDA0	端子機能選択ビット 00000b : Hi-Z 00011b : GTOULO 00101b : TMCI3 01011b : CTS5#/RTS5#/SS5# 01101b : MOSIA 10100b : GTIOC0B 10101b : GTIOC5A 10110b : GTIOC0B# 10111b : GTIOC5A# 11000b : GTETRGB 11001b : TS26
PA7PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01010b : TXD8/SMOSI8/SSDA8 11000b : SEG18	端子機能選択ビット 00000b : Hi-Z 01101b : MISOA 10100b : GTIOC5B 10110b : GTIOC5B#
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3 : IRQ6(100/64 ピン) PA4 : IRQ5(100/64 ピン) PA6 : IRQ3(100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3 : IRQ6(100/80/64/48 ピン) PA4 : IRQ5(100/80/64/48 ピン)

表 2.39 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PB0PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIC5W 00010b : MTIOC0C 00111b : RTCOUT 01001b : ADTRG0# 01011b : RXD6/SMISO6/SSCL6 01101b : RSPCKA 01111b : SCL0	端子機能選択ビット 00000b : Hi-Z 00011b : GTOWUP 01011b : RXD6/SMISO6/SSCL6 01101b : RSPCKA 10100b : GTIOC0B 10101b : GTIOC2A 10110b : GTIOC0B# 10111b : GTIOC2A# 11001b : TS25

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PB1PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0C 00010b : MTIOC4C 00101b : TMCIO 01011b : TXD6/SMOSI6/SSDA6 10111b : SSIWS0 11000b : SEG17	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC7A# 00010b : GTOVLO 00011b : GTIW 00100b : GTOWLO 00101b : TMCIO 01011b : TXD6/SMOSI6/SSDA6 10000b : CMPOB1 10100b : GTIOC1B 10101b : GTIOC2B 10110b : GTIOC1B# 10111b : GTIOC2B# 11000b : GTIOC7A 11001b : TS24
PB2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01011b : CTS6#/RTS6#/SS6# 11000b : SEG16	端子機能選択ビット 00000b : Hi-Z 01011b : CTS6#/RTS6#/SS6# 10100b : GTIOC3A 10110b : GTIOC3A# 11000b : GTETRG 11001b : TS23
PB3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTIOC4A 00011b : MTIOC3B 00101b : TMO0 00111b : POE3# 01011b : SCK6 10011b : USB0_OBRCURA 10111b : AUDIO_MCLK 11000b : COM7/SEG15	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC3B# 00010b : GTETRGD 00011b : GTIU 00100b : GTOVUP 00101b : TMO0 01011b : SCK6 10100b : GTIOC1A 10101b : GTIOC3A 10110b : GTIOC1A# 10111b : GTIOC3A# 11000b : GTIOC3B 11001b : TS22 11011b : LPTO 11100b : PMC0
PB4PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 01011b : CTS9#/RTS9#/SS9# 11000b : SEG14	端子機能選択ビット 00000b : Hi-Z 01011b : CTS009#/RTS009#/ SS009# 01100b : DE009 10100b : GTIOC6A 10110b : GTIOC6A# 11001b : TS21

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PB5PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC1B 00101b : TMRI1 00111b : POE1# 01010b : SCK9 10111b : SSISCK0 11000b : COM6/SEG13	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC6B# 00101b : TMRI1 01010b : SCK009 01100b : TXDB009 10001b : USB0_VBUS 10100b : GTIOC4B 10101b : GTIOC5A 10110b : GTIOC4B# 10111b : GTIOC5A# 11000b : GTIOC6B 11001b : TS20
PB6PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 01010b : RXD9/SMISO9/SSCL9 10111b : SSIRXD0 11000b : COM5/SEG12	端子機能選択ビット 00000b : Hi-Z 01010b : RXD009/SMISO009/ SSCL009 10100b : GTIOC0B 10101b : GTIOC7A 10110b : GTIOC0B# 10111b : GTIOC7A# 11001b : TS19
PB7PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 01010b : TXD9/SMOSI9/SSDA9 10111b : SSITXD0 11000b : COM4/SEG11	端子機能選択ビット 00000b : Hi-Z 01010b : TXD009/TXDA009/ SMOSI009/SSDA009 10100b : GTIOC0A 10101b : GTIOC7B 10110b : GTIOC0A# 10111b : GTIOC7B# 11101b : TS18
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ2(100/64 ピン) PB1 : IRQ4(100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB1 : IRQ4(100/80/64/48 ピン)

表 2.40 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PC0PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 01011b : CTS5#/RTS5#/SS5# 01101b : SSLA1 11000b : SEG10	端子機能選択ビット 00000b : Hi-Z 01011b : CTS5#/RTS5#/SS5# 01101b : SSLA1 10100b : GTIOC6B 10110b : GTIOC6B# 11000b : GTETRGC
PC1PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 01010b : SCK5 01101b : SSLA2 11000b : SEG09	端子機能選択ビット 00000b : Hi-Z 00001b : GTCPP00 01010b : SCK5 01101b : SSLA2 10100b : GTIOC6A 10110b : GTIOC6A# 11000b : GTETRGD
PC2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 01010b : RXD5/SMISO5/SSCL5 IRRXD5 01101b : SSLA3 11000b : COM3	端子機能選択ビット 00000b : Hi-Z 00011b : GTOWUP 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA3 10100b : GTIOC2A 10110b : GTIOC2A# 11000b : GTETRGA 11001b : TS17
PC3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 01010b : TXD5/SMOSI5/SSDA5 IRTXD5 11000b : COM2	端子機能選択ビット 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5 10100b : GTIOC2B 10110b : GTIOC2B# 11000b : GTETRGB 11001b : TS16 11100b : PMC0

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PC4PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3D 00010b : MTCLKC 00101b : TMCI1 00111b : POE0# 01001b : CLKOUT 01010b : SCK5 01011b : CTS8#/RTS8#/SS8# 01101b : SSLA0 10001b : USB0_VBUSEN 10010b : USB0_VBUS^(注 2) 11000b : COM1	端子機能選択ビット 00000b : Hi-Z 00001b : GTIU 00011b : GTOULO 00101b : TMCI1 01010b : SCK5 01011b : CTS008#/RTS008#/ SS008# 01100b : DE008 01101b : SSLA0 10100b : GTIOC0B 10101b : GTIOC3A 10110b : GTIOC0B# 10111b : GTIOC3A# 11000b : GTETRGC 11001b : TSCAP 11100b : PMC0
PC5PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3B 00010b : MTCLKD 00101b : TMRI2 01010b : SCK8 01011b : SCK1 01101b : RSPCKA 10011b : USB0_ID 11000b : COM0	端子機能選択ビット 00000b : Hi-Z 00010b : GTOUUP 00011b : GTIW 00101b : TMRI2 01010b : SCK008 01100b : TXDB008 01101b : RSPCKA 10001b : USB0_ID 10100b : GTIOC0A 10101b : GTIOC7A 10110b : GTIOC0A# 10111b : GTIOC7A# 11000b : GTETRGD 11001b : TS15 11100b : PMC0

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PC6PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKA 00101b : TMCI12 01010b : RXD8/SMISO8/SSCL8 01011b : RXD1/SMISO1/SSCL1 01101b : MOSIA 10011b : USB0_EXICEN 11000b : VL4 ^(注 1)	端子機能選択ビット 00000b : Hi-Z 00101b : TMCI2 01010b : RXD008/SMISO008/ SSCL008 01101b : MOSIA 10001b : USB0_EXICEN 10100b : GTIOC6B 10110b : GTIOC6B# 11000b : GTETRGA 11001b : TS14
PC7PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKB 00101b : TMO2 00111b : CACREF 01010b : TXD8/SMOSI8/SSDA8 01011b : TXD1/SMOSI1/SSDA1 01101b : MISOA 10011b : USB0_OVRCURB 11000b : VL3 ^(注 1)	端子機能選択ビット 00000b : Hi-Z 00001b : GTCPP00 00101b : TMO2 00111b : CACREF 01010b : TXD008/TXDA008/ SMOSI008/SSDA008 01101b : MISOA 10100b : GTIOC6A 10110b : GTIOC6A# 11000b : GTETRGA 11001b : TS13 11011b : LPTO
PCnPFS	ISEL	割り込み入力機能選択ビット	—

注 1. VL3、VL4 端子をポートあるいは LCD 以外の周辺機能として使用する場合は、LCDM0、LCDM1 レジスタの値を"00h"に設定してください。

注 2. 5V トレラント非対応

表 2.41 PDn 端子機能制御レジスタ (PDnPFS) の比較

レジスタ	ビット	RX113(n=0~4)	RX261(n=0~7)
PD0PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 11000b : SEG39	端子機能選択ビット 00000b : Hi-Z 01011b : TXD6/SMOSI6/SSDA6
PD1PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 11000b : SEG38	端子機能選択ビット 00000b : Hi-Z 01011b : RXD6/SMISO6/SSCL6 10000b : CTX0 10100b : GTIOC2A 10110b : GTIOC2A#
PD2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 11000b : SEG37	端子機能選択ビット 00000b : Hi-Z 01011b : SCK6 10000b : CRX0 10100b : GTIOC2B 10110b : GTIOC2B#
PD3PFS	PSEL[4:0]	端子機能選択ビット	—
PD4PFS	PSEL[4:0]	端子機能選択ビット	—
PD5PFS	PSEL[4:0]	—	端子機能選択ビット
PD6PFS	PSEL[4:0]	—	端子機能選択ビット
PD7PFS	PSEL[4:0]	—	端子機能選択ビット
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0(100/64 ピン) PD1 : IRQ1(100/64 ピン) PD2 : IRQ2(100/64 ピン) PD3 : IRQ3(100 ピン) PD4 : IRQ4(100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0(100/80 ピン) PD1 : IRQ1(100/80 ピン) PD2 : IRQ2(100/80 ピン) PD3 : IRQ3(100 ピン) PD4 : IRQ4(100 ピン) PD5 : IRQ5(100 ピン) PD6 : IRQ6(100 ピン) PD7 : IRQ7(100 ピン)
PDnPFS	ASEL	—	アナログ機能選択ビット

表 2.42 PEn 端子機能制御レジスタ (PEnPFS)の比較

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PE0PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00010b : MTIOC2A 00111b : POE3# 01010b : CTS9#/RTS9#/SS9# 01100b : SCK12 10111b : SSISCK0 11000b : SEG32	端子機能選択ビット 00000b : Hi-Z 01100b : SCK12
PE1PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 01100b : TXD12/TXDX12/SIOX12 SMOSI12/SSDA12 10111b : SSITXD0 11000b : SEG31	端子機能選択ビット 00000b : Hi-Z 00010b : GTOVLO 01100b : TXD12/TXDX12/SIOX12/ SMOSI12/SSDA12 10100b : GTIOC1B 10110b : GTIOC1B#
PE2PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4A 01100b : RXD12/RXDX12/ SMISO12/SSCL12 10111b : SSIRXD0 11000b : SEG30	端子機能選択ビット 00000b : Hi-Z 00010b : GTOVUP 01100b : RXD12/RXDX12/ SMISO12/SSCL12 10100b : GTIOC1A 10110b : GTIOC1A# 11001b : TS35
PE3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4B 00010b : MTIOC1B 00011b : MTIOC0A 00111b : POE8# 01010b : SCK9 01100b : CTS12#/RTS12#/SS12# 01101b : RSPCKA 10111b : AUDIO_MCLK 11000b : SEG29	端子機能選択ビット 00000b : Hi-Z 00011b : GTOWUP 01001b : CLKOUT 01100b : CTS12#/RTS12#/SS12# 10100b : GTIOC2A 10101b : GTIOC4B 10110b : GTIOC2A# 10111b : GTIOC4B# 11001b : TS34

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PE4PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4D 00010b : MTIOC1A 00011b : MTIOC3A 01010b : RXD9/SMISO9/SSCL9 01101b : MOSIA 10111b : SSIWS0 11000b : SEG28	端子機能選択ビット 00000b : Hi-Z 00001b : GTIOC4A# 00010b : GTOVUP 00011b : GTOWLO 01001b : CLKOUT 10100b : GTIOC1A 10101b : GTIOC2B 10110b : GTIOC1A# 10111b : GTIOC2B# 11000b : GTIOC4A 11001b : TS33
PE5PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC4C 00010b : MTIOC2B 00111b : CMPOB1 01010b : TXD9/SMOSI9/SSDA9 01101b : MISOA 11000b : SEG27	端子機能選択ビット 00000b : Hi-Z 10000b : CMPOB0 10100b : GTIOC1B 10101b : GTIOC5B 10110b : GTIOC1B# 10111b : GTIOC5B#
PE6PFS	PSEL[4:0]	端子機能選択ビット	—
PE7PFS	PSEL[4:0]	端子機能選択ビット	—
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ0(100/64 ピン) PE1 : IRQ1(100/64 ピン) PE2 : IRQ2(100/64 ピン) PE3 : IRQ3(100/64 ピン) PE4 : IRQ4(100/64 ピン) PE5 : IRQ5(100/64 ピン) PE6 : IRQ6(100/64 ピン) PE7 : IRQ7(100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7(100/80/64/48 ピン) PE5 : IRQ5(100/80/64 ピン) PE6 : IRQ6(100 ピン) PE7 : IRQ7(100 ピン)

レジスタ	ビット	RX113(n=0~7)	RX261(n=0~7)
PEnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008(100/64 ピン) PE1 : AN009/CMPB0(100/64 ピン) PE2 : AN010/CVREFB0(100/64 ピン) PE3 : AN011(100/64 ピン) PE4 : AN012(100/64 ピン) PE5 : AN013(100/64 ピン) PE6 : AN014(100/64 ピン) PE7 : AN015(100/64 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN016(100/80/64 ピン) PE1 : AN017/CMPB0 (100/80/64/48 ピン) PE2 : AN018/CVREFB0 (100/80/64/48 ピン) PE3 : AN019(100/80/64/48 ピン) PE4 : AN020/CMPA2 (100/80/64/48 ピン) PE5 : AN021(100/80/64 ピン) PE6 : AN022(100 ピン) PE7 : AN023(100 ピン)

表 2.43 PFn 端子機能制御レジスタ(PFnPFS)の比較

レジスタ	ビット	RX113(n=6,7)	RX261
PFnPFS	—	PFn 端子機能制御レジスタ	—

表 2.44 PHn 端子機能制御レジスタ(PHnPFS)の比較

レジスタ	ビット	RX113	RX261(n=0~3)
PHnPFS	—	—	PHn 端子機能制御レジスタ

表 2.45 PJn 端子機能制御レジスタ(PJnPFS)の比較

レジスタ	ビット	RX113(n=0,2,3,6,7)	RX261(n=1,3,6,7)
PJ1PFS	PSEL[4:0]	—	端子機能選択ビット
PJ3PFS	PSEL[4:0]	端子機能選択ビット 00000b : Hi-Z 00001b : MTIOC3C 01011b : CTS6#/RTS6#/SS6# 11001b : TS3	端子機能選択ビット 00000b : Hi-Z 01011b : CTS6#/RTS6#/SS6# 10100b : GTIOC6B 10110b : GTIOC6B#
PJnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PJ0 : DA0(100/64 ピン) PJ2 : DA1(100/64 ピン) PJ6 : AVCC0/VREFH0(注 1) (100/64 ピン) PJ7 : AVSS0/VREFL0(注 1) (100/64 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PJ6 : VREFH0(100/80/64 ピン) PJ7 : VREFL0(100/80/64 ピン)

注 1. AVCC0、AVSS0 は 0(アナログ端子以外に使用する)を設定したとき

2.16 8 ビットタイマ

表 2.46 に 8 ビットタイマの概要比較を示します。

表 2.46 8 ビットタイマの概要比較

項目	RX113(TMR)	RX261(TMRa)
カウントクロック	- 分周クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、 PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、 PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル)×2 ユニット	(8 ビット×2 チャンネル)×2 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A,コンペアマッチ B) 16 ビットモード (コンペアマッチ A,コンペアマッチ B)	8 ビットモード (コンペアマッチ A,コンペアマッチ B) 16 ビットモード (コンペアマッチ A,コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、 PWM 出力	任意のデューティ比のパルス出力、 PWM 出力
2 チャンネルの カスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビッ トタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチを カウント(TMR3 は TMR2 のコンペア マッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位)とする 16 ビッ トタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチを カウント(TMR3 は TMR2 のコンペア マッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、 オーバフロー	コンペアマッチ A、コンペアマッチ B、 オーバフロー
イベントリンク機能 (出力)	コンペアマッチ A、コンペアマッチ B、 オーバフロー(TMR0,2)	コンペアマッチ A、コンペアマッチ B、 オーバフロー(TMR0,2)
イベントリンク機能 (入力)	イベント受付により、3 種類のうち 1 つ の動作が可能 (1) カウントスタート動作(TMR0,2) (2) イベントカウンタ動作(TMR0,2) (3) カウンタリスタート動作(TMR0,2)	イベント受付により、3 種類のうち 1 つ の動作が可能 (1) カウントスタート動作(TMR0,2) (2) イベントカウンタ動作(TMR0,2) (3) カウンタリスタート動作(TMR0,2)
DTC の起動	コンペアマッチ A 割り込み、 コンペアマッチ B 割り込みにより起動 可能	コンペアマッチ A 割り込み、 コンペアマッチ B 割り込みにより起動 可能
SCI の基本クロック 生成	—	SCI の基本クロックを生成
REMC 受信クロック 生成	—	REMC(リモコン信号受信機能)の 動作クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態 への遷移が可能	ユニットごとにモジュールストップ状態 への遷移が可能

2.17 リアルタイムクロック

表 2.48 にリアルタイムクロックのレジスタ比較を示します。

表 2.47 リアルタイムクロックの概要比較

項目	RX113(RTCA)	RX261(RTCBa)
カウントモード	カレンダーカウントモード/ バイナリカウントモード	カレンダーカウントモード/ バイナリカウントモード
カウントソース	サブクロック(XCIN)	サブクロック(水晶振動子もしくは外部ク ロック)またはメインクロック(EXTAL)
時計/カレンダー機能	• カレンダーカウントモード - 年、月、日、曜日、時、分、秒を カウント、BCD 表示 - 12 時間/24 時間モード切り替え機能 - 30 秒調整機能(30 秒未満は 00 秒に 切り捨て、30 秒以降は 1 分に桁上げ) - うるう年自動補正機能 • バイナリカウントモード - 秒を 32 ビットでカウント、 バイナリ表示 • 両モード共通 - スタート/ストップ機能 - 秒以下の桁のバイナリ表示(1Hz、2Hz、 4Hz、8Hz、16Hz、32Hz、64Hz) - 時計誤差補正機能 - クロック(1Hz/64Hz)出力	• カレンダーカウントモード - 年、月、日、曜日、時、分、秒を カウント、BCD 表示 - 12 時間/24 時間モード切り替え機能 - 30 秒調整機能(30 秒未満は 00 秒に 切り捨て、30 秒以降は 1 分に桁上げ) - うるう年自動補正機能 • バイナリカウントモード - 秒を 32 ビットでカウント、 バイナリ表示 • 両モード共通 - スタート/ストップ機能 - 秒以下の桁のバイナリ表示(1Hz、2Hz、 4Hz、8Hz、16Hz、32Hz、64Hz) - 時計誤差補正機能 - クロック(1Hz/64Hz)出力
割り込み	• アラーム割り込み(ALM) - アラーム割り込み条件として、以下のい ずれと比較するか選択可能 - カレンダーカウントモード: 年、月、日、曜日、時、分、秒 - バイナリカウントモード: 32 ビットバイナリカウンタの各ビット • 周期割り込み(PRD) - 割り込み周期として、2 秒、1 秒、1/2 秒、 1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可 能 • 桁上げ割り込み(CUP) - 次のいずれかのタイミングで割り込み 要求発生 - 64Hz カウンタから秒カウンタへの桁 上げが発生したとき - 64Hz カウンタの変化と R64CNT レジ スタの読み出しタイミングが重なった とき • アラーム割り込み、周期割り込みによ る、ソフトウェアスタンバイモードから の復帰が可能	• アラーム割り込み(ALM) - アラーム割り込み条件として、以下のい ずれと比較するか選択可能 - カレンダーカウントモード: 年、月、日、曜日、時、分、秒 - バイナリカウントモード: 32 ビットバイナリカウンタの各ビット • 周期割り込み(PRD) - 割り込み周期として、2 秒、1 秒、1/2 秒、 1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可 能 • 桁上げ割り込み(CUP) - 次のいずれかのタイミングで割り込み 要求発生 - 64Hz カウンタから秒カウンタへの桁 上げが発生したとき - 64Hz カウンタの変化と R64CNT レジ スタの読み出しタイミングが重なった とき • アラーム割り込み、周期割り込みによ る、ソフトウェアスタンバイモーからの 復帰が可能

項目	RX113(RTCA)	RX261(RTCBa)
時間キャプチャ機能	—	時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 イベント入力ごとに、月、日、時、分、秒をキャプチャ、または 32 ビットバイナリカウンタ値をキャプチャ
イベントリンク機能	周期イベント出力	周期イベント出力

表 2.48 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX113(RTCA)	RX261(RTCBa)
RCR3	—	RTC コントロールレジスタ 3	—
RTCCRN	—	—	時間キャプチャ制御レジスタ n (n = 0~2)
RSECCPn BCNT0CPn	—	—	秒キャプチャレジスタ n BCNT0 キャプチャレジスタ n (n = 0~2)
RMINCPn BCNT1CPn	—	—	分キャプチャレジスタ n BCNT1 キャプチャレジスタ n (n = 0~2)
RHRCPn BCNT2CPn	—	—	時キャプチャレジスタ n BCNT2 キャプチャレジスタ n (n = 0~2)
RDAYCPn BCNT3CPn	—	—	日キャプチャレジスタ n BCNT3 キャプチャレジスタ n (n = 0~2)
RMONCPn	—	—	月キャプチャレジスタ n (n = 0~2)

2.18 ローパワータイマ

表 2.49 にローパワータイマの概要比較を、表 2.50 にローパワータイマのレジスタ比較を示します。

表 2.49 ローパワータイマの概要比較

項目	RX113(LPT)	RX261(LPTa)
クロックソース	サブクロック発振器、 IWDT 専用オンチップオシレータ	サブクロック、 LOCO クロック(4 分周) 、 IWDT 専用クロック
クロック分周比	2 分周、4 分周、8 分周、16 分周、 32 分周	分周なし 、2 分周、4 分周、8 分周、 16 分周、32 分周
カウント動作	16 ビットのアップカウンタによるアップカウント - ソフトウェアスタンバイモード時もカウント動作継続可能	16 ビットのアップカウンタによるアップカウント - ソフトウェアスタンバイモード時もカウント動作継続可能
コンペアマッチ	コンペアマッチ 0 (ソフトウェアスタンバイモード時のみコンペアマッチ信号が発生)	- コンペアマッチ 0 (ソフトウェアスタンバイモード時のみコンペアマッチ信号が発生) コンペアマッチ 1
PWM 波形生成	—	LPTO 端子から PWM 波形の出力が可能
割り込み	—	コンペアマッチ 1
イベントリンク機能 (出力)	コンペアマッチ 0 (ソフトウェアスタンバイモード時のみコンペアマッチ信号が発生)によりイベント信号出力	- コンペアマッチ 0 (ソフトウェアスタンバイモード時のみコンペアマッチ信号が発生) コンペアマッチ 1

表 2.50 ローパワータイマのレジスタ比較

レジスタ	ビット	RX113(LPT)	RX261(LPTa)
LPTCR1	LPCNTPSSEL [2:0]	クロック分周比選択ビット b2 b0 0 0 1 : クロックソースの 2 分周 0 1 0 : クロックソースの 4 分周 0 1 1 : クロックソースの 8 分周 1 0 0 : クロックソースの 16 分周 1 0 1 : クロックソースの 32 分周 上記以外は設定しないでください	クロック分周比選択ビット b2 b0 0 0 0 : 分周なし 0 0 1 : 2 分周 0 1 0 : 4 分周 0 1 1 : 8 分周 1 0 0 : 16 分周 1 0 1 : 32 分周 上記以外は設定しないでください
LPTCR1	LPCNTCKSEL (RX113) LPCNTCKSEL, LPCNTCKSEL2 (RX261)	クロックソース選択ビット 0 : サブクロック発振器選択 1 : IWDT 専用クロック (IWDTCLK)	クロックソース選択ビット クロックソース選択ビット 2 LPCNTCKSEL LPCNTCKSEL2 0 0 : サブクロック 0 1 : LOCO クロックの 4 分周 1 0 : IWDT 専用クロック (IWDTCLK) 1 1 : LOCO クロックの 4 分周
	LPCMRE1	—	コンペアマッチ 1 許可ビット

レジスタ	ビット	RX113(LPT)	RX261(LPT ^a)
LPTCR2	OPOL	—	出力極性選択ビット
	OLVL	—	出力レベル選択ビット
	PWME	—	PWM モード許可ビット
LPCMR1	—	—	ローパワータイマコンペアレジスタ 1

2.19 独立ウォッチドッグタイマ

表 2.51 に独立ウォッチドッグタイマの概要比較を示します。

表 2.51 独立ウォッチドッグタイマの概要比較

項目	RX113(IWDTa)	RX261(IWDTa)
カウントソース	IWDT 専用クロック(IWDTCLK)	IWDT 専用クロック(IWDTCLK)
クロック分周比	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/ 128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのダウンカウンタによる ダウンカウント
カウント開始条件	- オートスタートモード： リセット解除後、自動的にカウント 開始 - レジスタスタートモード： リフレッシュ動作(IWDTRR レジスタ に“00h”を書き込み後、“FFh”を 書き込む)により、カウント開始	- オートスタートモード： リセット解除後、自動的にカウント 開始 - レジスタスタートモード： リフレッシュ動作(IWDTRR レジスタ に“00h”を書き込み後、“FFh”を 書き込む)により、カウント開始
カウント停止条件	- リセット(ダウンカウンタ、レジスタ は初期値に戻る) - 低消費電力状態(レジスタ設定による) - アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時 のみ)	- リセット(ダウンカウンタ、レジスタ は初期値に戻る) - 低消費電力状態(レジスタ設定による) - アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時 のみ)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	- ダウンカウンタがアンダフローした とき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタがアンダフローした とき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
ノンマスカブル 割り込み/ 割り込み要因	- ダウンカウンタがアンダフローした とき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタがアンダフローした とき - リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
カウンタ値の 読み出し	IWDTSR レジスタを読み出すこと で、ダウンカウンタのカウント値の 読み出しが可能	IWDTSR レジスタを読み出すこと で、ダウンカウンタのカウント値の 読み出しが可能
イベントリンク機能 (出力)	—	- ダウンカウンタのアンダフロー イベント出力 - リフレッシュエラーイベント出力
出力信号(内部信号)	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力

項目	RX113(IWDTa)	RX261(IWDTa)
オートスタートモード (オプション機能選択 レジスタ 0 (OFS0) 制御)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)	- リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタート モード (IWDT レジスタ制御)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (IWDTCCSTPR.SLCSTP ビット)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (IWDTCCSTPR.SLCSTP ビット)

2.20 USB2.0 ホスト / ファンクションモジュール/USB2.0FS ホスト / ファンクションモジュール

表 2.52 に USB2.0 ホスト / ファンクションモジュール/USB2.0FS ホスト / ファンクションモジュールの概要比較を、表 2.53 に USB2.0 ホスト / ファンクションモジュール/USB2.0FS ホスト / ファンクションモジュールのレジスタ比較を示します。

表 2.52 USB2.0 ホスト / ファンクションモジュール/USB2.0FS ホスト / ファンクションモジュールの概要比較

項目	RX113(USBc)	RX261(USB ^e)
特長	• USB2.0 に対応した UDC (USB Device Controller) および トランシーバを内蔵 • ホストコントローラ機能/ファンクションコントローラ機能/OTG (On-The-Go) に対応 (1 チャンネル) • ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能 • セルフパワーモードおよび バスパワーモードを選択可能 • BC1.2 (Battery Charging Specification Revision 1.2) に対応	• USB2.0 に対応した UDC (USB Device Controller) および トランシーバを内蔵 • ホストコントローラ機能/ファンクションコントローラ機能/OTG (On-The-Go) に対応(1 チャンネル) • ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能 • セルフパワーモードおよび バスパワーモードを選択可能
	ホストコントローラ機能選択時(ROM 容量が 32K バイト以上の製品のみ) • フルスピード転送(12 Mbps)および ロースピード転送(1.5 Mbps)に対応 • SOF、パケット送信のスケジュールを自動化 • アイソクロナス転送、インタラプト転送の転送インターバル設定機能	ホストコントローラ機能選択時 • フルスピード転送(12 Mbps)および ロースピード転送(1.5 Mbps)に対応 • SOF、パケット送信のスケジュールを自動化 • アイソクロナス転送、インタラプト転送の転送インターバル設定機能 • ハブを 1 段経由し、複数の周辺デバイスと接続し通信が可能
	ファンクションコントローラ機能選択時 • フルスピード転送(12 Mbps)および ロースピード転送(1.5 Mbps)に対応 • コントロール転送ステージ管理機能 • デバイスステート管理機能 • SET_ADDRESS リクエストに対する自動応答機能 • SOF 補完機能	ファンクションコントローラ機能選択時 • フルスピード転送(12 Mbps)に対応 • コントロール転送ステージ管理機能 • デバイスステート管理機能 • SET_ADDRESS リクエストに対する自動応答機能 • SOF 補完機能
通信データ転送タイプ	• コントロール転送 • バルク転送 • インタラプト転送 • アイソクロナス転送	• コントロール転送 • バルク転送 • インタラプト転送 • アイソクロナス転送

項目	RX113(USBc)	RX261(USB ^e)
パイプコンフィギュレーション	• USB 通信用バッファメモリを内蔵 • 最大 10 本のパイプを選択可能 (デフォルトコントロールパイプを含む) • パイプ 1~9 は任意のエンドポイント番号を割り付け可能	• USB 通信用バッファメモリを内蔵 • 最大 10 本のパイプを選択可能 (デフォルトコントロールパイプを含む) • パイプ 1~9 は任意のエンドポイント番号を割り付け可能
	各パイプの設定可能な転送条件 • パイプ 0 : - コントロール転送、64 バイト シングルバッファ • パイプ 1、2 : - バルク転送時、64 バイトダブルバッファ指定可能 - アイソクロナス転送時、256 バイトダブルバッファ指定可能 • パイプ 3~5 : - バルク転送、64 バイトダブルバッファ指定可能 • パイプ 6~9 : - インタラプト転送、64 バイト シングルバッファ	各パイプの設定可能な転送条件 • パイプ 0 : - コントロール転送、64 バイト シングルバッファ • パイプ 1、2 : - バルク転送時、64 バイトダブルバッファ指定可能 - アイソクロナス転送時、256 バイトダブルバッファ指定可能 • パイプ 3~5 : - バルク転送、64 バイトダブルバッファ指定可能 • パイプ 6~9 : - インタラプト転送、64 バイト シングルバッファ
その他の機能	• トランザクションカウントによる受信トランスファ終了機能 • BRDY 割り込みイベント通知 タイミング変更機能 (BFRE) • DnFIFO ポート(n = 0, 1)で指定したパイプのデータ読み出し後自動バッファメモリクリア機能 (DCLRM) • トランスファ終了による応答 PID の NAK 設定機能 (SHTNAK) • D+/D-のプルアップ抵抗、プルダウン抵抗をチップに内蔵	• トランザクションカウントによる受信トランスファ終了機能 • BRDY 割り込みイベント通知 タイミング変更機能(BFRE) • DnFIFO ポート(n = 0, 1)で指定したパイプのデータ読み出し後自動バッファメモリクリア機能(DCLRM) • トランスファ終了による応答 PID の NAK 設定機能(SHTNAK) • D+/D-のプルアップ抵抗、プルダウン抵抗をチップに内蔵
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.53 USB2.0 ホスト / ファンクションモジュール/USB2.0FS ホスト / ファンクションモジュールのレジスタ比較

レジスタ	ビット	RX113(USBc)	RX261(USB ^e)
DVSTCTR0	RHST[2:0]	USBバスリセットステータスフラグ ● ホストコントローラ機能選択時 b2 b0 000 : 通信速度不定(パワード時 あるいは非接続時) 1xx : USB バスリセット処理中 001 : ロースピード接続時 010 : フルスピード接続時 ● ファンクションコントローラ 機能選択時 b2 b0 000 : 通信速度不定 001 : USB バスリセット処理中 010 : USB バスリセット処理中 またはフルスピード接続時	USBバスリセットステータスフラグ ● ホストコントローラ機能選択時 b2 b0 000 : 通信速度不定(パワード時 あるいは非接続時) 1xx : USB バスリセット処理中 001 : ロースピード接続時 010 : フルスピード接続時 ● ファンクションコントローラ 機能選択時 b2 b0 000 : 通信速度不定 001 : USB バスリセット処理中 またはロースピード接続時 010 : USB バスリセット処理中 またはフルスピード接続時
SYSCFG	DMRPU	D-ライン抵抗制御ビット	—
	CNEN	シングルエンドレシーバ許可ビット	—
INTENB1	PDDETINTE0	PDDETINT0 検知割り込み許可 ビット	—
INTSTS1	PDDETINT0	PDDET0 検知割り込みステータス フラグ	—
USBMC	—	USB モジュール制御レジスタ	—
USBBCCTRL0	—	BC コントロールレジスタ 0	—

2.21 シリアルコミュニケーションインタフェース

表 2.54 にシリアルコミュニケーションインタフェースの概要比較を、表 2.55 に SCI チャンネル別仕様比較を、表 2.56 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.54 シリアルコミュニケーションインタフェースの概要比較

項目		RX113(SCIe,SCIh)	RX261(SCIk,SCIh)
チャンネル数		• SCIe : 7 チャンネル • SCIh : 1 チャンネル	• SCIk : 3 チャンネル • SCIh : 1 チャンネル
シリアル通信方式		• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス	• 調歩同期式 • クロック同期式 • スマートカードインタフェース • 簡易 I²C バス • 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		• 送信部: ダブルバッファ構成による連続送信が可能 • 受信部: ダブルバッファ構成による連続受信が可能	• 送信部: ダブルバッファ構成による連続送信が可能 • 受信部: ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
入出力信号レベル反転		—	入力信号、出力信号のレベルをそれぞれ独立して反転可能
割り込み要因		• 送信終了、送信データエンプティ、受信データフル、受信エラー • 開始条件/再開条件/停止条件生成終了 (簡易 I²C モード用)	• 送信終了、送信データエンプティ、受信データフル、受信エラー、データ一致 • 開始条件/再開条件/停止条件生成終了 (簡易 I²C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	データ一致検出	—	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能
	受信データサンプリングタイミング調整	—	受信データのサンプリングポイントをデータの中央を基点に前後に変更可能

項目		RX113(SCIe, SCIf)	RX261(SCIk, SCIf)
調歩同期式モード	送信信号変化タイミング調整	—	送信データの立ち下がりエッジまたは立ち上がりエッジのいずれかを遅延させることが可能
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出すことでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPTX.RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	- 内部クロック/外部クロックの選択が可能 - MTU からの転送レートクロック入力が可能(SCI1, SCI5, SCI12)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能(SCI5, SCIf, SCI12)
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能

項目		RX113(SCIe, SCIf)	RX261(SCIk, SCIf)
拡張シリアルモード (SCI12のみ対応)	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり
	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの2種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション機能		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5のみ対応)		- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力	- エラー(受信エラー・エラーシグナル検出)イベント出力 - 受信データフルイベント出力 - 送信データエンプティイベント出力 - 送信終了イベント出力

表 2.55 SCI チャンネル別仕様比較

項目	RX113(SCIe,SCI _f)	RX261(SCIk,SCI _h)
調歩同期式モード	SCI0, SCI1, SCI2, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI6, SCI12
クロック同期式モード	SCI0, SCI1, SCI2, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI6, SCI12
スマートカードインタフェースモード	SCI0, SCI1, SCI2, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI6, SCI12
簡易 I ² C モード	SCI0, SCI1, SCI2, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI6, SCI12
簡易 SPI モード	SCI0, SCI1, SCI2, SCI5, SCI6, SCI8, SCI9, SCI12	SCI1, SCI5, SCI6, SCI12
データ一致検出	—	SCI1, SCI5, SCI6
拡張シリアルモード	SCI12	SCI12
MTU クロック入力 (RX113) TMR クロック入力 (RX261)	SCI1, SCI5, SCI12	SCI5, SCI6, SCI12
イベントリンク機能	SCI5	SCI5
周辺モジュールクロック	PCLKB : SCI0, SCI1, SCI2, SCI5, SCI6, SCI8, SCI9, SCI12	PCLKB : SCI1, SCI5, SCI6, SCI12

表 2.56 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX113(SCIe,SCI _f)	RX261(SCIk,SCI _h)
RDRH, RDRL, RDRHL	—	—	レシーブデータレジスタ H、L、HL
TDRH, TDRL, TDRHL	—	—	トランスミットデータレジスタ H、L、HL
SMR	CHR	(調歩同期式モードのみ有効) 0 : データ長 8 ビットで送受信 1 : データ長 7 ビットで送受信	(調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて選択します。 CHR1 CHR 0 0 : データ長 9 ビットで送受信 0 1 : データ長 9 ビットで送受信 1 0 : データ長 8 ビットで送受信(初期値) 1 1 : データ長 7 ビットで送受信
SCMR	CHR1	—	キャラクタレングスビット 1
MDDR	—	—	モジュレーションデューティレジスタ
SEMR	ITE	—	即時送信許可ビット
	BRME	—	ビットレートモジュレーションイネーブルビット
	ABCSE	—	調歩同期基本クロックセレクト拡張ビット

レジスタ	ビット	RX113(SCIe,SCI _f)	RX261(SCIk,SCI _h)
	BGDM	—	ボーレートジェネレータ倍速モードセレクトビット
CDR	—	—	比較データレジスタ
DCCR	—	—	データ比較制御レジスタ
SPTR	—	—	シリアルポートレジスタ
TMGR	—	—	送受信タイミング選択レジスタ
CR2	BCCS[1:0]	バス衝突検出クロック選択ビット b5 b4 0 0 : 基本クロック 0 1 : 基本クロックの 2 分周 1 0 : 基本クロックの 4 分周 1 1 : 設定しないでください	バス衝突検出クロック選択ビット SEMR.BGDM ビットが“0”または、SEMR.BGDM ビットが“1”かつ SMR.CKS[1:0] ビットが“00b”以外の場合 b5 b4 0 0 : 基本クロック 0 1 : 基本クロックの 2 分周 1 0 : 基本クロックの 4 分周 1 1 : 設定しないでください SEMR.BGDM ビットが“1”かつ SMR.CKS[1:0] ビットが“00b”の場合 b5 b4 0 0 : 基本クロックの 2 分周 0 1 : 基本クロックの 4 分周 1 0 : 設定しないでください 1 1 : 設定しないでください

2.22 I²C バスインタフェース

表 2.57 に I²C バスインタフェースのレジスタ比較を示します。

表 2.57 I²C バスインタフェースのレジスタ比較

レジスタ	ビット	RX113(RIIC)	RX261(RIIC ^a)
ICMR2	TMWE	タイムアウト内部カウンタ 書き込み許可ビット	—
TMOCNTL TMOCNTU	—	タイムアウト内部カウンタ	—

2.23 シリアルペリフェラルインタフェース

表 2.58 にシリアルペリフェラルインタフェースの概要比較を、表 2.59 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.58 シリアルペリフェラルインタフェースの概要比較

項目	RX113(RSPI)	RX261(RSPIC)
チャンネル数	1 チャンネル	1 チャンネル
RSPi 転送機能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 通信モード：全二重または単方向(送信のみ)を選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから変更可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) • 送受信データをバイト単位でスワップ可能
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 8 分周) – High 幅：PCLK の 4 サイクル – Low 幅：PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) – High 幅：PCLK の 2 サイクル – Low 幅：PCLK の 2 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

項目	RX113(RSPIa)	RX261(RSPIc)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時: SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時: SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲: 1~8RSPCK - 設定単位: 1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲: 1~8RSPCK - 設定単位: 1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲: 1~8RSPCK - 設定単位: 1RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時: SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時: SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲: 1~8RSPCK - 設定単位: 1RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲: 1~8RSPCK - 設定単位: 1RSPCK - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能 - 設定範囲: 1~8RSPCK - 設定単位: 1RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能
割り込み要因	- 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み (RSPI アイドル)	- 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドル割り込み

項目	RX113(RSPI)	RX261(RSPIC)
イベントリンク機能 (出力)	—	- 以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) - 受信バッファフルイベント - 送信バッファエンptyイベント - エラーイベント (モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドルイベント - 通信完了イベント
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能	- RSPI 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.59 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX113(RSPI)	RX261(RSPIC)
SPSR	MODF	モードフォルトエラーフラグ 0 : モードフォルトエラーなし 1 : モードフォルトエラー発生	モードフォルトエラーフラグ 0 : モードフォルトエラーなし、 アンダランエラーなし 1 : モードフォルトエラーまたは アンダランエラー発生
	UDRF	—	アンダランエラーフラグ
SPDR	—	RSPI データレジスタ 可能アクセスサイズ - ロングワード (SPDCR.SPLW=1) - ワードアクセス (SPDCR.SPLW=0)	RSPI データレジスタ 可能アクセスサイズ - ロングワード (SPDCR.SPLW=1, SPBYTE=0) - ワードアクセス (SPDCR.SPLW=0, SPBYTE=0) - バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	—	RSPI バイトアクセス設定ビット
SPCR2	SPPE	0 : 送信データパリティビットを付加しない 受信データのパリティチェックを行わない 1 : 送信データにパリティビットを付加し、受信データのパリティチェックを行う (SPCR.TXMD = 0 のとき) 送信データにパリティビットを付加するが、受信データのパリティチェックは行わない (SPCR.TXMD = 1 のとき)	0 : 送信データにパリティビットを付加しない 受信データのパリティチェックを行わない 1 : 送信データにパリティビットを付加する 受信データのパリティチェックを行う
	SCKASE	—	RSPCK 自動停止機能許可ビット
SPDCR2	—	—	RSPI データコントロールレジスタ 2

2.24 静電容量式タッチセンサ

表 2.60 に静電容量式タッチセンサの概要比較を、表 2.61 に静電容量式タッチセンサのレジスタ比較を示します。

表 2.60 静電容量式タッチセンサの概要比較

項目		RX113(CTSU)	RX261(CTSU2SLa)
動作クロック		PCLK、PCLK/2 または PCLK/4	PCLKB(1MHz～)、PCLKB/2、PCLKB/4、または PCLKB/8 から選択
入出力端子	静電容量計測端子	TS0～TS11 (12 チャンネル)	TS0～ TS35 端子(36 チャンネル)
	TSCAP 端子	LPF (Low-pass filter)接続用端子	計測電源用コンデンサ接続端子 (0.01 μ F)
計測方式	自己容量方式	電極の静電容量に対する充放電電流から計測	電極の静電容量に対する充放電電流から計測
	相互容量方式	送信電極-受信電極間の静電容量に対する充放電電流から計測	送信電極-受信電極間の静電容量に対する充放電電流から計測
	電流計測モード	—	端子に流れる電流を直接計測
スキャンモード	シングル スキャンモード	任意の 1 チャンネルの静電容量を計測 - 自己容量シングルスキャンモード	1 チャンネルの静電容量を計測
	マルチスキャン モード	任意の複数チャンネルの静電容量を連続して計測 - 自己容量マルチスキャンモード - 相互容量マルチスキャンモード	複数チャンネルの静電容量を連続して計測
	フルスキャン モード	相互容量による任意の複数チャンネルの静電容量を連続して計測 - 相互容量フルスキャンモード	—
ノイズ対策		同期系ノイズ対策、高域ノイズ対策	- センサドライブパルスのスペクトラム拡散機能 - センサドライブパルスのランダム位相シフト機能 - 複数周波数センサドライブパルスを用いたノイズホッピング機能
端子ごとの調整		—	- オフセット電流調整機能 - センサドライブパルス周波数指定 - 計測時間指定
計測開始条件		- ソフトウェアトリガ - 外部トリガ (イベントリンクコントローラ (ELC)からのイベント入力)	- ソフトウェアトリガ - 外部トリガ (イベントリンクコントローラ (ELC)からのイベント入力)
自動処理機能		—	- 自動補正機能 - 自動判定機能
低電力動作		—	スヌーズモード時に計測可能 - ELC 経由で入力される外部トリガによって計測開始 - 自動判定機能を使用した非タッチ判定によってスヌーズモードを終了可能 - 測定終了割り込みによってスヌーズモードを解除可能

項目	RX113(CTSU)	RX261(CTSU2SLa)
割り込み要因	—	- レジスタ設定要求割り込み (CTSUWR) - 計測結果読み出し要求割り込み (CTSURD) - 測定終了割り込み(CTSUFN)
イベントリンク機能	—	計測開始トリガ入力
消費電力低減機能	—	モジュールストップ状態への遷移が可能

表 2.61 静電容量式タッチセンサのレジスタ比較

レジスタ	ビット	RX113(CTSU)	RX261(CTSU2SLa)
CTSUCR0	—	CTSU 制御レジスタ 0	—
CTSUCR1	—	CTSU 制御レジスタ 1	—
CTSUSDPRS	—	CTSU 同期ノイズ低減設定レジスタ	—
CTSUSST	—	CTSU センサ安定待ち時間レジスタ	—
CTSUMCH0	—	CTSU 計測チャンネルレジスタ 0	—
CTSUMCH1	—	CTSU 計測チャンネルレジスタ 1	—
CTSUCHAC0	—	CTSU チャンネル有効制御レジスタ 0	—
CTSUCHAC1	—	CTSU チャンネル有効制御レジスタ 1	—
CTSUCHTRC0	—	CTSU チャンネル送受信制御レジスタ 0	—
CTSUCHTRC1	—	CTSU チャンネル送受信制御レジスタ 1	—
CTSUDCLKC	—	CTSU 高域ノイズ低減制御レジスタ	—
CTSUST	—	CTSU ステータスレジスタ	—
CTSUSSC	—	CTSU 高域ノイズ低減スペクトラム拡散制御レジスタ	—
CTSUSO0	—	CTSU センサオフセットレジスタ 0	—
CTSUSO1	—	CTSU センサオフセットレジスタ 1	—
CTSUSC	—	CTSU センサカウンタ	—
CTSURC	—	CTSU リファレンスカウンタ	—
CTSUERRS	—	CTSU エラーステータスレジスタ	—
CTSUTRMR	—	CTSU 基準電流調整レジスタ	—
CTSUCRA	—	—	CTSU 制御レジスタ A
CTSUCRB	—	—	CTSU 制御レジスタ B
CTSUMCH	—	—	CTSU 計測チャンネルレジスタ
CTSUCHACA	—	—	CTSU チャンネル有効制御レジスタ A
CTSUCHACB	—	—	CTSU チャンネル有効制御レジスタ B
CTSUCHTRCA	—	—	CTSU チャンネル送受信制御レジスタ A
CTSUCHTRCB	—	—	CTSU チャンネル送受信制御レジスタ B
CTSUSR	—	—	CTSU ステータスレジスタ
CTSUSO	—	—	CTSU センサオフセットレジスタ
CTSUSCNT	—	—	CTSU センサカウンタ
CTSUCALIB	—	—	CTSU キャリブレーションレジスタ
CTSUSUCLKA	—	—	CTSU センサユニットクロック制御レジスタ A
CTSUSUCLKB	—	—	CTSU センサユニットクロック制御レジスタ B

レジスタ	ビット	RX113(CTSU)	RX261(CTSU ^{2SLa})
CTSUTRIMA	—	—	CTSU トリミングレジスタ A
CTSUTRIMB	—	—	CTSU トリミングレジスタ B
CTSUOPT	—	—	CTSU オプション設定レジスタ
CTSUSCNTACT	—	—	CTSU センサカウンタ自動補正 テーブルアクセスレジスタ
CTSUMCACT _n	—	—	CTSU マルチクロック自動補正 テーブル n (n = 1 ~ 3)
CTSUAJCR	—	—	CTSU 自動判定制御レジスタ
CTSUAJTHR	—	—	CTSU しきい値レジスタ
CTSUAJMMAR	—	—	CTSU 移動平均結果レジスタ
CTSUAJBLACT	—	—	CTSU ベースライン平均中間 結果レジスタ
CTSUAJBLAR	—	—	CTSU ベースライン平均結果レジスタ
CTSUAJRR	—	—	CTSU 自動判定結果レジスタ
CTSUADCC	—	—	CTSU A/D コンバータ接続制御 レジスタ

2.25 12 ビット A/D コンバータ

表 2.62 に 12 ビット A/D コンバータの概要比較を、表 2.63 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.62 12 ビット A/D コンバータの概要比較

項目	RX113(S12ADb)	RX261(S12AD ^E)
ユニット数	1 ユニット	1 ユニット
入力チャネル	17 チャネル	25 チャネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャネル当たり 1.0μs (A/D 変換クロック ADCLK = 32MHz 動作時)	1 チャネル当たり 0.7 μs (ADCCR.CCS ビット = 0)、 0.5 μs (ADCCR.CCS ビット = 1) (A/D 変換クロック ADCLK = 64MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、1 : 4、1 : 8、4 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 - PCLKB : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	- アナログ入力用 17 本、 - ダブルトリガモードでの A/D 変換データ二重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を 14 ビットで A/D データレジスタに保持 - A/D 変換データの二重化 - 選択した 1 つのチャネルのアナログ入力の A/D 変換データを 1 回目は A/D データレジスタ y に保持、2 回目の A/D データは二重化レジスタに保持 - シングルスキャンモードとグループスキャンモードでダブルトリガモード選択時のみ二重化が可能	- アナログ入力用 25 本、 - ダブルトリガモードでの A/D 変換データ二重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を 変換精度ビット数+2 ビット/4 ビット で A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) - 選択した 1 つのチャネルのアナログ入力の A/D 変換データを 1 回目は対象チャネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持

項目	RX113(S12ADb)	RX261(S12AD E)
動作モード	- シングルスキャンモード： - 任意に選択した最大 17 チャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択した最大 17 チャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： - 最大 17 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択した全チャンネルのアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能	- シングルスキャンモード： - 任意に選択した最大 25 チャンネルのアナログ入力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換 - 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： - 任意に選択した最大 25 チャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： 任意に選択した最大 25 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 グループスキャンモード (グループ A 優先制御選択時) - グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 - グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ MTU、ELC からのトリガ - 非同期トリガ ADTRG0#端子による A/D 変換動作の開始が可能	- ソフトウェアトリガ - 同期トリガ 汎用 PWM タイマ(GPTW)、イベントリンクコントローラ(ELC)からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能
機能	- サンプリングステート数可変機能 - A/D 変換値加算モード - ダブルトリガモード (A/D 変換データ二重化機能)	- サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ二重化機能) A/D データレジスタオートクリア機能 コンペア機能(ウィンドウ A、ウィンドウ B) コンペア機能使用時のリングバッファ(16 本)

項目	RX113(S12ADb)	RX261(S12AD E)
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - グループスキャンモードの設定では、グループAのスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループBのスキャン終了でグループB専用のスキャン終了割り込み要求(GBADI)を発生 - グループスキャンモードでダブルトリガモードの設定では、グループAの2回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループBのスキャン終了でグループB専用のスキャン終了割り込み要求(GBADI)を発生。 - S12ADI0 または GBADI 割り込みでデータトランスファコントローラ(DTC)を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生 - グループスキャンモードの設定では、グループAのスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループBのスキャン終了でグループB専用のスキャン終了割り込み要求(GBADI)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループAの2回のスキャン終了でスキャン終了割り込み要求(S12ADI0)を発生。グループBのスキャン終了でグループB専用のスキャン終了割り込み要求(GBADI)を発生 - S12ADI0、GBADI 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能
イベントリンク機能	- グループスキャンモードでのグループBのスキャン終了を除くスキャン終了時に ELC イベント発生可能 - ELC からのトリガにより A/D 変換開始可能	- グループスキャンモードでのグループBのスキャン終了を除くスキャン終了時に ELC イベント発生 グループスキャンモードでのグループBのスキャン終了時に ELC イベント発生 すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能 シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生
基準電圧	- 高電位側基準電圧は VREFH0、AVCC0、内部基準電圧から選択可能 - 低電位側基準電圧は VREFL0 か AVSS0 を選択可能	—
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.63 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX113(S12ADb)	RX261(S12AD ^E)
ADDRy	—	A/D データレジスタ y (y = 0~ 15 ,21)	A/D データレジスタ y (y = 0~8, 16~31)
ADRD	—	—	A/D 自己診断データレジスタ
ADANSA	—	A/D チャンネル選択レジスタ A	—
ADANSA0	—	—	A/D チャンネル選択レジスタ A0
ADANSA1	ANSA1[5]	A/D 変換チャンネル 21 選択ビット	—
	ANSA100~ ANSA115	—	A/D 変換チャンネル選択ビット
ADANSB	—	A/D チャンネル選択レジスタ B	—
ADANSB0	—	—	A/D チャンネル選択レジスタ B0
ADANSB1	ANSB1[5]	A/D 変換チャンネル 21 選択ビット	—
	ANSB100~ ANSB115	—	A/D 変換チャンネル選択ビット
ADADS	ADS[15:0]	A/D 変換値加算チャンネル 0~15 選択ビット	—
ADADS0	ADS000~ ADS008	—	A/D 変換値加算/平均チャンネル 選択ビット
ADADS1	ADS1[5]	A/D 変換値加算チャンネル 21 選択 ビット	—
	ADS100~ ADS115	—	A/D 変換値加算/平均チャンネル選択 ビット
ADADC	ADC[1:0] (RX113) ADC[2:0] (RX261)	加算回数選択ビット b1 b0 0 0 : 1 回変換 (加算なし。通常変換と同じ) 0 1 : 2 回変換 (1 回加算を行う) 1 0 : 3 回変換 (2 回加算を行う) 1 1 : 4 回変換 (3 回加算を行う)	加算回数選択ビット b2 b0 0 0 0 : 1 回変換 (加算なし。通常変換と同じ) 0 0 1 : 2 回変換(1 回加算を行う) 0 1 0 : 3 回変換(2 回加算を行う) 0 1 1 : 4 回変換(3 回加算を行う) 1 0 1:16 回変換(15 回加算を行う) 上記以外は設定しないでください
	AVEE	—	平均モードイネーブルビット
ADCER	DIAGVAL[1:0]	—	自己診断変換電圧選択ビット
	DIAGLD	—	自己診断モード選択ビット
	DIAGM	—	自己診断イネーブルビット
ADSTRGR	TRSB[3:0] (RX113) TRSB[5:0] (RX261)	グループ B 専用 A/D 変換開始トリ ガ選択ビット	グループ B 専用 A/D 変換開始トリ ガ選択ビット
	TRSA[3:0] (RX113) TRSA[5:0] (RX261)	A/D 変換開始トリガ選択ビット	A/D 変換開始トリガ選択ビット
ADSSTRn	—	A/D サンプリングステートレジス タ n (n = 0~7, 21 , L, T, O)	A/D サンプリングステートレジス タ n (n = 0~8, L, T, O)
ADDISCR	—	—	A/D 断線検出コントロールレジス タ

レジスタ	ビット	RX113(S12ADb)	RX261(S12AD ^E)
ADELCCR	—	—	A/D イベントリンクコントロールレジスタ
ADGSPCR	—	—	A/D グループスキャン優先コントロールレジスタ
ADCMPCCR	—	—	A/D コンペア機能コントロールレジスタ
ADCMPANSR0	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1
ADCMPANSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPLR0	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPLR1	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	—	—	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPDR0	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPDR1	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0
ADCMPSR1	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 1
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータスレジスタ
ADHVREFCNT	—	A/D 高電位側基準電圧コントロールレジスタ	A/D 高電位 / 低電位基準電圧コントロールレジスタ
	HVREFDIS	高電位側基準電圧ディスチャージビット	—
	OCSVSEL	高電位側基準電圧選択ビット	—
	HVSEL[1:0]	—	高電位側基準電圧選択ビット
	LVSEL	—	低電位側基準電圧選択ビット
	ADSLP	—	スリープビット
ADWINMON	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	—	—	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	—	—	A/D コンペア機能ウィンドウ B チャンネルステータスレジスタ

レジスタ	ビット	RX113(S12ADb)	RX261(S12AD ^E)
ADBUFn	—	—	A/D データ格納バッファレジスタ n(n = 0~15)
ADBUFEN	—	—	A/D データ格納バッファイネーブルレジスタ
ADBUFPTR	—	—	A/D データ格納バッファポインタレジスタ
ADCCR	—	—	A/D 変換サイクル制御レジスタ

2.26 12 ビット DA コンバータ/D/A コンバータ

表 2.64 に 12 ビット DA コンバータ/D/A コンバータの概要比較を、表 2.65 に 12 ビット DA コンバータ/D/A コンバータのレジスタ比較を示します。

表 2.64 12 ビット DA コンバータ/D/A コンバータの概要比較

項目	RX113(R12DAA)	RX261(DAa)
分解能	12 ビット	8 ビット
出力チャネル	2 チャネル	2 チャネル
アナログ モジュールの 干渉対策	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換 許可信号により、D/A 変換データの 更新タイミングを制御する。これにより、 12 ビット D/A コンバータのラッシュ カレント発生タイミングを許可信号で 制御し、干渉による A/D 変換精度劣化を 低減する。	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許 可信号により、D/A 変換データの更新タイ ミングを制御する。これにより、 8 ビット D/A コンバータのラッシュ カレント発生タイミングを許可信号で制 御し、干渉による A/D 変換精度劣化を低減 する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク 機能(入力)	イベント信号の入力により、 チャネル 0 の D/A 変換を開始可能	イベント信号の入力により、 チャネル 0 の D/A 変換を開始可能

表 2.65 12 ビット DA コンバータ/D/A コンバータのレジスタ比較

レジスタ	ビット	RX113(R12DAA)	RX261(DAa)
DAADSCR	DAADST	D/A A/D 同期変換ビット 0 : 12 ビット D/A コンバータは、 12 ビット A/D コンバータと 同期変換しない (D/A 変換と A/D 変換の干渉対策の無効) 1 : 12 ビット D/A コンバータは、 12 ビット A/D コンバータと 同期変換する (D/A 変換と A/D 変換の干渉対策の有効)	D/A 許可ビット 0 : 8 ビット D/A コンバータは、 12 ビット A/D コンバータと 同期変換しない(D/A 変換と A/D 変換の干渉対策の無効) 1 : 8 ビット D/A コンバータは、 12 ビット A/D コンバータと 同期変換する(D/A 変換と A/D 変換の干渉対策の有効)
DAVREFCR	—	D/A VREF 制御レジスタ	—

2.27 温度センサ

表 2.66 に温度センサのレジスタ比較を示します。

表 2.66 温度センサのレジスタ比較

レジスタ	ビット	RX113(TEMPSA)	RX261(TEMPSA)
TSCDRH,TSCDRL (RX113) TSCDR(RX261)	—	温度センサ校正データレジスタ	温度センサ校正データレジスタ

2.28 コンパレータ B

表 2.67 にコンパレータ B の概要比較を示します。

表 2.67 コンパレータ B の概要比較

項目	RX113 (CMPBa)	RX261(CMPBa)
アナログ入力電圧	CMPBn 端子への入力電圧	CMPBn 端子への入力電圧
リファレンス入力電圧	CVREFBn 端子への入力電圧 または内部基準電圧	CVREFBn 端子への入力電圧または内部基準電圧
比較結果	CPBFLG.CPBnOUT フラグの読み出し 比較結果を CMPOBn 端子へ出力可能	CPBFLG.CPBnOUT フラグの読み出し 比較結果を CMPOBn 端子へ出力可能
割り込み要求	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B1 の比較結果が変化したとき	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B1 の比較結果が変化したとき
ELC へのイベント発生 タイミング	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B0 または B1 の比較結果が変化したとき	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B0 または B1 の比較結果が変化したとき
POE 要因出力 タイミング	—	- コンパレータ B0 の比較結果が変化したとき - コンパレータ B1 の比較結果が変化したとき
選択機能	- デジタルフィルタ機能 デジタルフィルタの有無、 サンプリング周波数を選択可能 - ウィンドウ機能 ウィンドウ機能 (VRFL < CMPBn < VRFH) の 有効/無効選択可能 - リファレンス入力電圧 CVREFBn 端子入力/内部基準電圧 (内部生成)を選択可能 - コンパレータ B 応答速度 高速モード/低速モードを選択可能	- デジタルフィルタ機能 デジタルフィルタの有無、 サンプリング周波数を選択可能 - ウィンドウ機能 ウィンドウ機能 (VRFL < CMPBn < VRFH) の 有効/無効を選択可能 - リファレンス入力電圧 CVREFBn 端子入力/内部基準電圧 (内部生成)を選択可能 - コンパレータ B 応答速度 高速モード/低速モードを選択可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.29 RAM

表 2.68 に RAM の概要比較を示します。

表 2.68 RAM の概要比較

項目	RX113	RX261
RAM 容量	最大 64K バイト	128K バイト
RAM アドレス	- RAM 容量 64K バイト RAM0:0000 0000h~0000 FFFFh - RAM 容量 32K バイト RAM0:0000 0000h~0000 7FFFh	RAM:0000 0000h~0001 FFFFh
メモリバス	メモリバス 1	メモリバス 1
アクセス	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに 1 サイクルで動作^(注 1) - RAM 有効/無効選択可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への設定が可能
エラーチェック機能	—	- パリティエラー検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生

注 1.8 バイト境界をまたいだアクセス時は、サイクル数が 2 倍に増えます。

表 2.69 RAM のレジスタ比較

レジスタ	ビット	RX113	RX261
RAMMODE	—	—	RAM 動作モード制御レジスタ
RAMSTS	—	—	RAM エラーステータスレジスタ
RAMECAD	—	—	RAM エラーアドレスキャプチャレジスタ
RAMPRCR	—	—	RAM プロテクトレジスタ

2.30 フラッシュメモリ

表 2.70 にフラッシュメモリの概要比較を、表 2.71 にフラッシュメモリのレジスタ比較を示します。

表 2.70 フラッシュメモリの概要比較

項目	RX113	RX261
メモリ空間	- ユーザ領域：最大 512K バイト - データ領域：8K バイト - エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納	- ユーザ領域：最大 512K バイト - ユーザブート領域：8K バイト - エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納
アドレス	512K バイト - FFF8 0000h~FFFF FFFFh - 容量が 384K バイトの場合 - FFFA 0000h~FFFF FFFFh - 容量が 256K バイトの場合 - FFFC 0000h~FFFF FFFFh - 容量が 128K バイトの場合 - FFFE 0000h~FFFF FFFFh - データ領域 0100 0000h~0010 1FFFh	512K バイト - FFF8 0000h~FFFF FFFFh - 容量が 384K バイトの場合 - FFFA 0000h~FFFF FFFFh - 容量が 256K バイトの場合 - FFFC 0000h~FFFF FFFFh - データ領域 0100 0000h~0010 1FFFh
動作クロック	FCLK：1~32 MHz (ROM P/E モード時、E2 データフラッシュ P/E モード時) ~32 MHz (E2 データフラッシュリードモード時)	- FCLK：1~64 MHz (ROM P/E モード時、E2 データフラッシュ P/E モード時) ~64 MHz (E2 データフラッシュリードモード時) - HOCO クロック：24 MHz、32 MHz、48 MHz、または 64MHz (ROM P/E モード時、E2 データフラッシュ P/E モード時)
ソフトウェアコマンド	- 以下のソフトウェアコマンドを実装 - プログラム、ブランクチェック、ブロックイレーズ、ユニーク ID リード - エクストラ領域のプログラム用に以下のコマンドを実装 - スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム	- 以下のソフトウェアコマンドを実装 - プログラム、ブランクチェック、ブロックイレーズ、全ブロックイレーズ - エクストラ領域のプログラム用に以下のコマンドを実装 - スタートアップ領域情報プログラム、アクセスウィンドウプロテクト、アクセスウィンドウ情報プログラム
イレーズ後の値	- ROM：FFh - E2 データフラッシュ：FFh	- ROM：FFh - E2 データフラッシュ：FFh
割り込み	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生

項目	RX113	RX261
オンボードプログラミング(シリアルプログラミング/セルフプログラミング)	• ブートモード(SCI インタフェース) - シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用 - ユーザ領域とデータ領域を書き換え可能 • ブートモード(FINE インタフェース) - FINE を使用 - ユーザ領域とデータ領域を書き換え可能 • ブートモード(USB インタフェース) - USB2.0 ファンクションモジュールのチャンネル 0 (USB0)を使用 - ユーザ領域とデータ領域を書き換え可能 - セルフパワー、バスパワーいずれのモードでもフラッシュ書き換えが可能 - USB ケーブルだけを用いてパソコンと接続が可能 • セルフプログラミング(シングルチップモード) - ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能	• ブートモード(SCI インタフェース) - シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用 - ユーザ領域とデータ領域を書き換え可能 • ブートモード(FINE インタフェース) - FINE を使用 - ユーザ領域とデータ領域を書き換え可能 • ブートモード(USB インタフェース) - USB2.0 ファンクションモジュールのチャンネル 0 (USB0)を使用 - ユーザ領域とデータ領域を書き換え可能 - セルフパワー、バスパワーいずれのモードでもフラッシュ書き換えが可能 - USB ケーブルだけを用いてパソコンと接続が可能 • セルフプログラミング(シングルチップモード) - ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能
オフボードプログラミング	本MCUに対応したフラッシュプログラマ(シリアルプログラマ、パラレルプログラマ)を使用して、ユーザ領域とデータ領域の書き換えが可能	—
ID コードプロテクト	• ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 • オンチップデバッグエミュレータ接続時、ID コードにより制御可能 • パラレルプログラマ接続時、ROM コードにより制御可能	• ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 • オンチップデバッグエミュレータ接続時、ID コードにより制御可能
スタートアッププログラム保護機能	ブロック 0~15 の書き換えを安全に行うための機能	ブロック 0~7 の書き換えを安全に行うための機能
エリアプロテクション	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能
バックグラウンドオペレーション(BGO)機能	E2 データフラッシュへのプログラム/イレーズを実行している期間、ROM 領域に配置したプログラムを実行可能	E2 データフラッシュへのプログラム/イレーズを実行している期間、ROM 領域に配置したプログラムを実行可能

表 2.71 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX113	RX261
MEMWAITR	—	—	メモリウェイトサイクル設定レジスタ
FPMCR	FMS0, FMS1, FMS2 (RX113) FMS0, FMS1 (RX261)	フラッシュ動作モード選択ビット FMS2 FMS1 FMS0 0 0 0 : ROM/E2 データフラッシュリードモード 0 1 0 : E2 データフラッシュ P/E モード 0 1 1 : ディスチャージモード1 1 0 1 : ROM P/E モード 1 1 1 : ディスチャージモード2 上記以外は設定しないでください	フラッシュ動作モード選択ビット FMS1 FMS0 0 0 : ROM/E2 データフラッシュリードモード 0 1 : ROM P/E モード 1 0 : E2 データフラッシュ P/E モード 1 1 : 設定禁止
	LVPE	低電圧 P/E モード有効ビット	—
FISR	PCKA[4:0] (RX113) PCKA[5:0] (RX261)	周辺クロック通知ビット FlashIF クロック (FCLK) の周波数を設定するためのビットです	周辺クロック通知ビット FlashIF クロック (FCLK) の周波数を設定するためのビットです
FCR	CMD[3:0]	ソフトウェアコマンド設定ビット b3 b0 0 0 0 1 : プログラム 0 0 1 1 : ブランクチェック 0 1 0 0 : ブロックイレーズ 0 1 0 1 : ユニーク ID リード 上記以外は設定しないでください	ソフトウェアコマンド設定ビット b3 b0 0 0 0 1 : プログラム 0 0 1 1 : ブランクチェック 0 1 0 0 : ブロックイレーズ 0 1 1 0 : 全ブロックイレーズ 上記以外は設定しないでください
	DRC	データリード完了ビット	—
FEXCR	CMD[2:0]	ソフトウェアコマンド設定ビット b2 b0 0 0 1 : スタートアップ領域情報プログラム 0 1 0 : アクセスウィンドウ情報プログラム 上記以外は設定しないでください	ソフトウェアコマンド設定ビット b2 b0 0 0 1 : スタートアップ領域情報プログラム/ アクセスウィンドウプロテクト 0 1 0 : アクセスウィンドウ情報プログラム 上記以外は設定しないでください
FSARH	—	フラッシュ処理開始アドレスレジスタ H(b3-b0)	フラッシュ処理開始アドレスレジスタ H(b15 -b0)
FEARH	—	フラッシュ処理終了アドレスレジスタ H(b3-b0)	フラッシュ処理終了アドレスレジスタ H(b15 -b0)
FRBH	—	フラッシュリードバッファレジスタ H	—
FRBL	—	フラッシュリードバッファレジスタ L	—
FWBH/FWL (RX113) FWBn (RX261)	—	フラッシュライトバッファレジスタ H/L	フラッシュライトバッファレジスタ n(n=0~3)

レジスタ	ビット	RX113	RX261
FSTATR1	DRRDY	データリードレディフラグ	—
FEAMH	—	フラッシュエラーアドレスモニタ レジスタ H(b8-b0)	フラッシュエラーアドレスモニタ レジスタ H(b15 -b0)
FSCMR	AWPR	—	アクセスウィンドウプロテクト フラグ
UIDRn	—	ユニーク ID レジスタ n (n = 0~ 31)(b7-b0)	ユニーク ID レジスタ n (n = 0~3)(b31 -b0)

2.31 パッケージ

表 2.72 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.72 パッケージ

パッケージタイプ	RENESAS Code	
	RX113	RX261
100 ピン TFLGA	○	×
80 ピン LFQFP	×	○
48 ピン LFQFP	×	○
48 ピン HWQFN	×	○

○ : パッケージあり(RENESASCode は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は**青字**に、両方のグループに存在するが相違点がある項目は**赤字**にしています。仕様に相違点がない項目は**黒字**にしています。

3.1 100 ピンパッケージ

表 3.1 に 100 ピンパッケージ端子機能の比較を示します

表 3.1 100 ピンパッケージ端子機能の比較

100 ピン	RX113 (100 ピン LFQFP)	RX261 (100 ピン LFQFP)
1	P04/MTI0C0A/POE2#/TMC13/SCK6/TS1	P06 ^(注3)
2	PJ0/DA0	P03 ^(注3) /DA0
3	P02/MTI0C0D/POE3#/TMR13/RXD6/SMISO6/SSCL6/TS2	P04 ^(注3)
4	PJ3/MTI0C3C/CTS6#/RTS6#/SS6#/TS3	PJ3/GTI0C6B/GTI0C6B#/CTS6#/RTS6#/SS6#
5	P25/MTI0C4C/MTCLKB/TS4/ADTRG0#	VCL
6	P24/MTI0C4A/MTCLKA/TMR11/TS5	PJ1/GTI0C6A/GTI0C6A#/GTCPP00
7	P23/MTI0C3D/MTCLKD/CTS0#/RTS0#/SS0#/TS6	MD/FINED/PG7
8	P22/MTI0C3B/MTCLKC/TMO0/SCK0/TS7	XCIN/PH7
9	P21/MTI0C1B/TMC10/RXD0/SMISO0/SSCL0/TS8	XCOUT/EXCIN/PH6
10	P20/MTI0C1A/TMR10/TXD0/SMOSI0/SSDA0/TS9	RES#
11	P27/MTI0C2B/TMC13/SCK12/SCK1/RXD6/SMISO6/SSCL6/TS10/IRQ3/ADTRG0#/CACREF/CPA2	XTAL/P37/IRQ4
12	P26/MTI0C2A/TMO1/TXD1/SMOSI1/SSDA1/USB0_VBUSEN/TXD6/SMOSI6/SSDA6/TSCAP	VSS
13	P30/MTI0C4B/POE8#/TMR13/RXD1/SMISO1/SSCL1/CAPH/IRQ0	EXTAL/P36/IRQ2
14	P31/MTI0C4D/TMC12/CTS1#/RTS1#/SS1#/CAPL/IRQ1	VCC
15	MD/FINED	UPSEL/P35/NMI
16	RES#	P34/GTI0C3A/GTI0C3A#/GTIU/TMC13/SCK6/IRQ4
17	XCOUT	P33/GTI0C1B/GTI0C7B/GTI0C1B#/GTI0C7B#/TMR13/RXD6/SMISO6/SSCL6/CRX0 ^(注2) /IRQ3
18	XCIN	P32/GTI0C1A/GTI0C7A/GTI0C1A#/GTI0C7A#/GTIW/TMO3/RTCOUT/RTCIC2/TXD6/SMOSI6/SSDA6/CTX0 ^(注2) /USB0_VBUSEN ^(注2) /TS0/IRQ2
19	UPSEL/P35/NMI	P31/GTI0C2B/GTI0C2B#/GTOWLO/TMC12/RTCIC1/CTS1#/RTS1#/SS1#/TS1/IRQ1
20	XTAL	P30/GTI0C2A/GTI0C2A#/GTOWUP/TMR13/RTCIC0/RXD1/SMISO1/SSCL1/TS2/IRQ0
21	EXTAL	P27/GTI0C5B/GTI0C5B#/TMC13/SCK1/TS3
22	VCL	P26/GTI0C5A/GTI0C5A#/TMO1/LPTO/TXD1/SMOSI1/SSDA1/USB0_VBUSEN ^(注2) /TS4
23	VSS	P25/GTI0C1B/GTI0C6A/GTI0C1B#/GTI0C6A#/GTETRGA/ADTRG0#
24	VCC	P24/GTI0C1A/GTI0C6B/GTI0C1A#/GTI0C6B#/GTETRGA/TMR11/USB0_VBUSEN ^(注2)

100 ピン	RX113 (100 ピン LFQFP)	RX261 (100 ピン LFQFP)
25	P32/MTIOC0C/RTCOUNT/TMO3/TXD6/SMOSI6/ SSDA6/CTS6#/RTS6#/SS6#/TS11/IRQ2	P23/GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTETRGD/CTS000#/RTS000#/SS000#/DE000
26	P17/MTIOC0C/MTIOC3A/MTIOC3B/POE8#/ TMO1/SCK1/MISOA/SDA0/RXD12/RDX12/ SMISO12/SSCL12/IRQ7	P22/GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTETRGC/TMO0/SCK000/TXDB000/ USB0_OVRCURB ^(注2)
27	P16/MTIOC3C/MTIOC3D/RTCOUNT/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/SCL0/ USB0_VBUS/USB0_VBUSEN/ USB0_OVRCURB/IRQ6/ADTRG0#	P21/GTIOC2A/GTIOC4B/GTIOC2A#/GTIOC4B#/ TMCIO/RXD000/SMISO000/SSCL000/ USB0_EXICEN ^(注2)
28	P15/MTIOC0B/MTCLKB/TMC12/RXD1/SMISO1/ SSCL1/RSPCKA/IRQ5/CLKOUT/CACREF	P20/GTIOC2B/GTIOC4A/GTIOC2B#/GTIOC4A#/ TMRI0/TXD000/TXDA000/SMOSI000/SSDA000/ USB0_ID ^(注2)
29	UB#/P14/MTIOC0A/MTIOC3A/MTCLKA/TMRI2/ CTS1#/RTS1#/SS1#/SSLA0/TXD12/TDX12/ SIOX12/SMOSI12/SSDA12/USB0_OVRCURA/ IRQ4	P17/GTIOC0A/GTIOC0B/GTIOC0A#/GTIOC0B#/ GTIOC6A/GTIOC6A#/GTETRGD/GTCCPO0/ GTUUP/TMO1/SCK1/MISOA/SDA0/IRQ7
30	VCC_USB	P16/GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#/ GTIOC6B/GTIOC6B#/GTETRGC/GTULO/ TMO2/RTCOUNT/TXD1/SMOSI1/SSDA1/MOSIA/ SCL0/USB0_VBUS ^(注2) /USB0_VBUSEN ^(注2) / USB0_OVRCURB ^(注2) /IRQ6/ADTRG0#
31	USB0_DM	P15/GTIOC3B/GTIOC5B/GTIOC3B#/GTIOC5B#/ GTETRGB/GTIV/TMC12/RXD1/SMISO1/SSCL1/ CRX0 ^(注2) /TS5/IRQ5
32	USB0_DP	P14/GTIOC6A/GTIOC7B/GTIOC6A#/GTIOC7B#/ GTETRGA/GTCCPO0/TMRI2/CTS1#/RTS1#/ SS1#/CTX0 ^(注2) /USB0_OVRCURA ^(注2) /TS6/IRQ4
33	VSS_USB	P13/GTIOC3B/GTIOC7A/GTIOC3B#/GTIOC7A#/ GTIV/TMO3/SDA0/IRQ3
34	P13/MTIOC0B/TMO3/CTS12#/RTS12#/SS12#/ CTS0#/RTS0#/SS0#/SEG00/IRQ3	P12/TMC11/SCL0/IRQ2
35	P12/TMC11/SCK12/SCK0/SEG01/IRQ2	PH3/GTIOC2B/GTIOC2B#/TMCIO/TS7
36	P11/MTIC5U/POE0#/RXD12/RDX12/SMISO12/ SSCL12/RXD0/SMISO0/SSCL0/SEG02/IRQ7	PH2 ^(注1) /GTIOC1B ^(注1) /GTIOC1B# ^(注1) /TMRI0 ^(注1) / USB0_DM ^(注2) /TS8 ^(注1) /IRQ1 ^(注1)
37	P10/MTIC5V/POE1#/TXD12/TDX12/SIOX12/ SMOSI12/SSDA12/TXD0/SMOSI0/SSDA0/ SEG03/IRQ6	PH1 ^(注1) /GTIOC0B ^(注1) /GTIOC0B# ^(注1) / GTULO ^(注1) /TMO0 ^(注1) /USB0_DP ^(注2) / TS9 ^(注1) /IRQ0 ^(注1)
38	P56/MTIOC1A/MTIC5W/POE2#/TXD1/SMOSI1/ SSDA1/SEG04/IRQ5	PH0/GTIOC0A/GTIOC0A#/GTUUP/CACREF/ TS10
39	P53/MTIOC2B/SSLA0/CTS2#/RTS2#/SS2#/ SEG05	P55/GTIOC1A/GTIOC2B/GTIOC1A#/GTIOC2B#/ TMO3/CRX0 ^(注2) /TS11
40	P52/MISOA/RXD2/SMISO2/SSCL2/SEG06	P54/GTIOC2A/GTIOC2A#/TMC11/CTX0 ^(注2) / TS12
41	P51/MTIOC4C/RSPCKA/SCK2/SEG07	P53/PMC0
42	P50/MTIOC2A/MOSIA/TXD2/SMOSI2/SSDA2/ SEG08	P52
43	P55/MTIOC4D/TMO3/VL1	P51/PMC0
44	P54/MTIOC4B/TMC11/VL2	P50
45	PC7/MTIOC3A/MTCLKB/TMO2/TXD1/SMOSI1/ SSDA1/MISOA/TXD8/SMOSI8/SSDA8/ USB0_OVRCURB/VL3/CACREF	UB/PC7/GTIOC6A/GTIOC6A#/GTETRGB/ GTCCPO0/TMO2/LPTO/CACREF/TXD008/ TXDA008/SMOSI008/SSDA008/MISOA/TS13

100 ピン	RX113 (100 ピン LFQFP)	RX261 (100 ピン LFQFP)
46	PC6/ MTIOC3C / MTCLKA /TMC12/ RXD1 / SMISO1 / SSCL1 /MOSIA/ RXD8 / SMISO8 / SSCL8 /USB0_EXICEN/ VL4	PC6/ GTIOC6B / GTIOC6B# / GTETRGA /TMC12/ RXD008 / SMISO008 / SSCL008 /MOSIA/USB0_EXICEN ^(注2) / TS14
47	PC5/ MTIOC3B / MTCLKD /TMRI2/ SCK1 /RSPCKA/ SCK8 /USB0_ID/ COM0	PC5/ GTIOC0A / GTIOC7A / GTIOC0A# / GTIOC7A# / GTETRGD / GTOUUP / GTIW /TMRI2/ SCK008 / TXDB008 /RSPCKA/USB0_ID ^(注2) / PMC0 / TS15
48	PC4/ MTIOC3D / MTCLKC / POE0# /TMC1/ SSLA0 / CTS8# / RTS8# / SS8# /SCK5/USB0_VBUSEN/USB0_VBUS ^(注4) / COM1 /IRQ2/CLKOUT	PC4/ GTIOC0B / GTIOC3A / GTIOC0B# / GTIOC3A# / GTETRGC / GTIU / GTOULO /TMC1/SCK5/ CTS008# / RTS008# / SS008# / DE008 /SSLA0/ PMC0 /TSCAP
49	PC3/ MTIOC4D /TXD5/SMOSI5/SSDA5/ IRTXD5 / COM2	PC3/ GTIOC2B / GTIOC2B# / GTETRGB /TXD5/SMOSI5/SSDA5/ PMC0 / TS16
50	PC2/ MTIOC4B /RXD5/SMISO5/SSCL5/ IRRXD5 / SSLA3 / COM3	PC2/ GTIOC2A / GTIOC2A# / GTETRGA /GTOWUP/RXD5/SMISO5/SSCL5/SSLA3/ TS17
51	PC1/ MTIOC3A /SCK5/SSLA2/ SEG09	PC1/ GTIOC6A / GTIOC6A# / GTETRGD /GTCPP00/SCK5/SSLA2
52	PC0/ MTIOC3C /CTS5#/ RTS5# /SS5#/ SSLA1 / SEG10	PC0/ GTIOC6B / GTIOC6B# / GTETRGC /CTS5#/ RTS5# /SS5#/ SSLA1
53	PB7/ MTIOC3B / TXD9 / SMOSI9 / SSDA9 / SSITXD0 / SEG11 / COM4	PB7/ GTIOC0A / GTIOC7B / GTIOC0A# / GTIOC7B# / TXD009 / TXDA009 / SMOSI009 / SSDA009 / TS18
54	PB6/ MTIOC3D / RXD9 / SMISO9 / SSCL9 / SSIRXD0 / SEG12 / COM5	PB6/ GTIOC0B / GTIOC7A / GTIOC0B# / GTIOC7A# / RXD009 / SMISO009 / SSCL009 / TS19
55	PB5/ MTIOC1B / MTIOC2A / POE1# /TMRI1/ SCK9 / SSISCK0 / SEG13 / COM6	PB5/ GTIOC4B / GTIOC5A / GTIOC4B# / GTIOC5A# / GTIOC6B / GTIOC6B# /TMRI1/ SCK009 / TXDB009 /USB0_VBUS ^(注2) / TS20
56	PB4/ CTS9# / RTS9# / SS9# / SEG14	PB4/ GTIOC6A / GTIOC6A# / CTS009# / RTS009# / SS009# / DE009 / TS21
57	PB3/ MTIOC0A / MTIOC3B / MTIOC4A / POE3# /TMO0/SCK6/AUDIO_MCLK/USB0_OVRCURA/ SEG15 / COM7	PB3/ GTIOC1A / GTIOC3A / GTIOC1A# / GTIOC3A# / GTIOC3B / GTIOC3B# / GTETRGD / GTIU / GTOVUP /TMO0/ LPTO /SCK6/ PMC0 / TS22
58	PB2/CTS6#/ RTS6# /SS6#/ SEG16	PB2/ GTIOC3A / GTIOC3A# / GTETRGC /CTS6#/ RTS6# /SS6#/ TS23
59	PB1/ MTIOC0C / MTIOC4C /TMC10/TXD6/SMOSI6/SSDA6/ SSIWS0 / SEG17 /IRQ4	PB1/ GTIOC1B / GTIOC2B / GTIOC1B# / GTIOC2B# / GTIOC7A / GTIOC7A# / GTOVLO / GTIW / GTOVLO /TMC10/TXD6/SMOSI6/SSDA6/ TS24 /IRQ4/ CMPOB1
60	VCC	VCC
61	PB0/ MTIOC0C / MTIC5W / RTCOUT / SCL0 /RSPCKA/RXD6/SMISO6/SSCL6/ IRQ2 / ADTRG0#	PB0/ GTIOC0B / GTIOC2A / GTIOC0B# / GTIOC2A# / GTOVUP /RXD6/SMISO6/SSCL6/RSPCKA/ TS25
62	VSS	VSS
63	PA6 / MTIC5V / MTCLKB / MTIOC2A / POE2# /TMC13/CTS5#/ RTS5# /SS5#/ SDA0 /MOSIA/ RXD8 / SMISO8 / SSCL8 / IRQ3	PA7 / GTIOC5B / GTIOC5B# / MISOA
64	PA7 / TXD8 / SMOSI8 / SSDA8 / SEG18	PA6 / GTIOC0B / GTIOC5A / GTIOC0B# / GTIOC5A# / GTETRGB / GTOULO /TMC13/CTS5#/ RTS5# / SS5# /MOSIA/ TS26
65	PA5/ SCK8 / SEG19	PA5/ GTIOC4B / GTIOC4B# / RSPCKA / TS27
66	PA4/ MTIOC2B / MTIC5U / MTCLKA /TMRI0/TXD5/SMOSI5/SSDA5/ IRTXD5 /SSLA0/ CTS8# / RTS8# / SS8# / SEG20 /IRQ5/CVREFB1	PA4/ GTIOC1B / GTIOC4A / GTIOC1B# / GTIOC4A# / GTETRGA / GTOVLO /TMRI0/TXD5/SMOSI5/SSDA5/SSLA0/ TS28 /IRQ5/CVREFB1

100 ピン	RX113 (100 ピン LFQFP)	RX261 (100 ピン LFQFP)
67	PA3/MTIOC0D/MTIOC1B/MTCLKD/POE0#/RXD5/SMISO5/SSCL5/IRRXD5/MISOA/SEG21/IRQ6/CMPB1	PA3/GTIOC1B/GTIOC2B/GTIOC1B#/GTIOC2B#/GTIOC7B/GTIOC7B#/GTETRGB/GTETRGD/GTOVLO/GTOWLO/RXD5/SMISO5/SSCL5/TS29/IRQ6/CMPB1
68	PA2/RXD5/SMISO5/SSCL5/IRRXD5/SSLA3/SEG22	PA2/RXD5/SMISO5/SSCL5/SSLA3/TS30
69	PA1/MTIOC0B/MTCLKC/RTCOUT/SCK5/SSLA2/SEG23	PA1/GTIOC0A/GTIOC0B/GTIOC0A#/GTIOC0B#/GTIOC3B/GTIOC3B#/GTETRGC/GTIV/GTOUUP/SCK5/SSLA2/TS31
70	PA0/MTIOC4A/SSLA1/SEG24/CACREF	PA0/GTIOC0A/GTIOC1A/GTIOC0A#/GTIOC1A#/GTOVUP/CACREF/SSLA1/TS32
71	PF7/MTIOC3A/SEG25	PE7/IRQ7/AN023
72	PF6/MTIOC3C/SEG26	PE6/IRQ6/AN022
73	PE5/MTIOC2B/MTIOC4C/MISOA/TXD9/SMOSI9/SSDA9/SEG27/IRQ5/AN013/CMPOB1	PE5/GTIOC1B/GTIOC5B/GTIOC1B#/GTIOC5B#/IRQ5/AN021/CMPOB0
74	PE4/MTIOC1A/MTIOC3A/MTIOC4D/MOSIA/RXD9/SMISO9/SSCL9/SSIWS0/SEG28/IRQ4/AN012	CLKOUT/PE4/GTIOC1A/GTIOC2B/GTIOC1A#/GTIOC2B#/GTIOC4A/GTIOC4A#/GTOVUP/GTOWLO/TS33/AN020/CMPA2
75	PE3/MTIOC0A/MTIOC1B/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/RSPCKA/SCK9/AUDIO_MCLK/SEG29/IRQ3/AN011	CLKOUT/PE3/GTIOC2A/GTIOC4B/GTIOC2A#/GTIOC4B#/GTOWUP/CTS12#/RTS12#/SS12#/TS34/AN019
76	PE2/MTIOC4A/RXD12/RXD12/SMISO12/SSCL12/SSIRXD0/SEG30/IRQ7/AN010/CVREFB0	PE2/GTIOC1A/GTIOC1A#/GTOVUP/RXD12/SMISO12/SSCL12/RXD12/TS35/IRQ7/AN018/CVREFB0
77	PE1/MTIOC4C/TXD12/TXD12/SIOX12/SMOSI12/SSDA12/SSITXD0/SEG31/IRQ1/AN009/CMPB0	PE1/GTIOC1B/GTIOC1B#/GTOVLO/TXD12/SMOSI12/SSDA12/TXD12/SIOX12/AN017/CMPB0
78	PE0/MTIOC2A/POE3#/SCK12/CTS9#/RTS9#/SS9#/SSISCK0/SEG32/IRQ0/AN008	PE0/SCK12/AN016
79	PE7/SEG33/IRQ7/AN015/CMPOB0	PD7/IRQ7/AN031
80	PE6/SEG34/IRQ6/AN014	PD6/IRQ6/AN030
81	PD4/POE3#/SEG35/IRQ4	PD5/IRQ5/AN029
82	PD3/POE8#/SEG36/IRQ3	PD4/IRQ4/AN028
83	PD2/MTIOC4D/SEG37/IRQ2	PD3/IRQ3/AN027
84	PD1/MTIOC4B/SEG38/IRQ1	PD2/GTIOC2B/GTIOC2B#/SCK6/CRX0 ^(注2) /IRQ2/AN026
85	PD0/SEG39/IRQ0	PD1/GTIOC2A/GTIOC2A#/RXD6/SMISO6/SSCL6/CTX0 ^(注2) /IRQ1/AN025
86	P92 ^(注3) /AN021	PD0/TXD6/SMOSI6/SSDA6/IRQ0/AN024
87	P91 ^(注3) /AN007	P47 ^(注3) /AN007
88	P46 ^(注3) /AN006	P46 ^(注3) /AN006
89	P90 ^(注3) /AN005	P45 ^(注3) /AN005
90	P44 ^(注3) /AN004	P44 ^(注3) /AN004
91	P43 ^(注3) /AN003	P43 ^(注3) /AN003
92	VREFL/P42 ^(注3) /AN002	P42 ^(注3) /AN002
93	VREFH/P41 ^(注3) /AN001	P41 ^(注3) /AN001
94	VREFLO/PJ7 ^(注3)	VREFLO/PJ7 ^(注3)
95	P40 ^(注3) /AN000	P40 ^(注3) /AN000
96	VREFH0/PJ6 ^(注3)	VREFH0/PJ6 ^(注3)
97	AVSS0	AVCC0
98	AVCC0	P07 ^(注3) /ADTRG0#

100 ピン	RX113 (100 ピン LFQFP)	RX261 (100 ピン LFQFP)
99	P07/TXD6/SMOSI6/SSDA6/TS0/ADTRG0#	AVSS0
100	PJ2/DA1	P05 ^(注 3) /DA1

注 1. RX261 にはありません。

注 2. RX260 にはありません。

注 3. これら端子の入出力バッファの電源は AVCC0 です。

注 4. 5Vトレラントではありません。

3.2 64 ピンパッケージ

表 3.2 に 64 ピンパッケージ端子機能の比較を示します。

表 3.2 64 ピンパッケージ端子機能の比較

64 ピン	RX113 (64 ピン LFQFP)	RX261 (64 ピン LFQFP)
1	PJ0/DA0	P03 ^(注 3) /DA0
2	P27/MTIOC2B/TMC13/SCK1/SCK12/RXD6/ SMISO6/SSCL6/IRQ3/CMAPA2/CACREF/ ADTRG0#	VCL
3	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/ USB0_VBUSEN/TXD6/SMOSI6/SSDA6	MD/FINED/PG7
4	P30/MTIOC4B/POE8#/TMR13/RXD1/SMISO1/ SSCL1/CAPH/IRQ0	XCIN/PH7
5	P31/MTIOC4D/TMC12/CTS1#/RTS1#/SS1#/ CAPL/IRQ1	XCOUT/EXCIN/PH6
6	MD/FINED	RES#
7	RES#	XTAL/P37/IRQ4
8	XCOUT	VSS
9	XCIN	EXTAL/P36/IRQ2
10	UPSEL/P35/NMI	VCC
11	XTAL	UPSEL/P35/NMI
12	EXTAL	P32/GTIOC1A/GTIOC7A/GTIOC1A#/GTIOC7A#/ GTIW/TMO3/RTCOUT/RTCIC2/TXD6/SMOSI6/ SSDA6/CTX0 ^(注 2) /USB0_VBUSEN ^(注 2) /TS0/IRQ2
13	VCL	P31/GTIOC2B/GTIOC2B#/GTOWLO/TMC12/ RTCIC1/CTS1#/RTS1#/SS1#/TS1/IRQ1
14	VSS	P30/GTIOC2A/GTIOC2A#/GTOWUP/TMR13/ RTCIC0/RXD1/SMISO1/SSCL1/TS2/IRQ0
15	VCC	P27/GTIOC5B/GTIOC5B#/TMC13/SCK1/TS3
16	P32/MTIOC0C/RTCOUT/TMO3/TXD6/ SMOSI6/SSDA6/CTS6#/RTS6#/SS6#/IRQ2	P26/GTIOC5A/GTIOC5A#/TMO1/LPTO/TXD1/ SMOSI1/SSDA1/USB0_VBUSEN ^(注 2) /TS4
17	P17/MTIOC0C/MTIOC3A/MTIOC3B/POE8#/ TMO1/SCK1/MISOA/SDA0/RXD12/RXDX12/ SMISO12/SSCL12/IRQ7	P17/GTIOC0A/GTIOC0B/GTIOC0A#/GTIOC0B#/ GTIOC6A/GTIOC6A#/GTETRGD/GTCPP00/ GTOUUP/TMO1/SCK1/MISOA/SDA0/IRQ7
18	P16/MTIOC3C/MTIOC3D/RTCOUT/TMO2/ TXD1/SMOSI1/SSDA1/MOSIA/SCL0/ USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/ IRQ6/ADTRG0#	P16/GTIOC0B/GTIOC4B/GTIOC0B#/GTIOC4B#/ GTIOC6B/GTIOC6B#/GTETRGC/GTOULO/ TMO2/RTCOUT/TXD1/SMOSI1/SSDA1/MOSIA/ SCL0/USB0_VBUS ^(注 2) /USB0_VBUSEN ^(注 2) / USB0_OVRCURB ^(注 2) /IRQ6/ADTRG0#
19	P15/MTIOC0B/MTCLKB/TMC12/RXD1/ SMISO1/SSCL1/RSPCKA/IRQ5/CLKOUT/ CACREF	P15/GTIOC3B/GTIOC5B/GTIOC3B#/GTIOC5B#/ GTETRGB/GTIV/TMC12/RXD1/SMISO1/SSCL1/ CRX0 ^(注 2) /TS5/IRQ5
20	UB#/P14/MTIOC0A/MTIOC3A/MTCLKA/ TMR12/CTS1#/RTS1#/SS1#/SSLA0/TXD12/ TXDX12/SIOX12/SMOSI12/SSDA12/ USB0_OVRCURA/IRQ4	P14/GTIOC6A/GTIOC7B/GTIOC6A#/GTIOC7B#/ GTETRGA/GTCPP00/TMR12/CTS1#/RTS1#/ SS1#/CTX0 ^(注 2) /USB0_OVRCURA ^(注 2) /TS6/IRQ4
21	VCC_USB	PH3/GTIOC2B/GTIOC2B#/TMC10/TS7
22	USB0_DM	PH2 ^(注 1) /GTIOC1B ^(注 1) /GTIOC1B# ^(注 1) /TMR10 ^(注 1) / USB0_DM ^(注 2) /TS8 ^(注 1) /IRQ1 ^(注 1)

64 ピン	RX113 (64 ピン LFQFP)	RX261 (64 ピン LFQFP)
23	USB0_DP	PH1 ^(注1) /GTIOC0B ^(注1) /GTIOC0B ^(注1) / GTOULO ^(注1) /TMO0 ^(注1) /USB0_DP ^(注2) /TS9 ^(注1) / IRQ0 ^(注1)
24	VSS_USB	PH0/GTIOC0A/GTIOC0A#/GTOUUP/CACREF/ TS10
25	P55/MTIOC4D/TMO3/VL1	P55/GTIOC1A/GTIOC2B/GTIOC1A#/GTIOC2B#/ TMO3/CRX0 ^(注2) /TS11
26	P54/MTIOC4B/TMCI1/VL2	P54/GTIOC2A/GTIOC2A#/TMCI1/CTX0 ^(注2) /TS12
27	PC7/MTIOC3A/MTCLKB/TMO2/TXD1/ SMOSI1/SSDA1/MISOA/TXD8/SMOSI8/ SSDA8/USB0_OVRCURB/VL3/CACREF	UB/PC7/GTIOC6A/GTIOC6A#/GTETRGB/ GTCPP00/TMO2/LPTO/CACREF/TXD008/ TXDA008/SMOSI008/SSDA008/MISOA/TS13
28	PC6/MTIOC3C/MTCLKA/TMCI2/RXD1/ SMISO1/SSCL1/MOSIA/RXD8/SMISO8/ SSCL8/USB0_EXICEN/VL4	PC6/GTIOC6B/GTIOC6B#/GTETRGA/TMCI2/ RXD008/SMISO008/SSCL008/MOSIA/ USB0_EXICEN ^(注2) /TS14
29	PC5/MTIOC3B/MTCLKD/TMRI2/SCK1/ RSPCKA/SCK8/USB0_ID/COM0	PC5/GTIOC0A/GTIOC7A/GTIOC0A#/GTIOC7A#/ GTETRGD/GTOUUP/GTIW/TMRI2/SCK008/ TXDB008/RSPCKA/USB0_ID ^(注2) /PMC0/TS15
30	PC4/MTIOC3D/MTCLKC/POE0#/TMCI1/ SSLA0/CTS8#/RTS8#/SS8#/SCK5/ USB0_VBUSEN/USB0_VBUS ^(注4) /COM1/ IRQ2/CLKOUT	PC4/GTIOC0B/GTIOC3A/GTIOC0B#/GTIOC3A#/ GTETRGC/GTIU/GTOULO/TMCI1/SCK5/ CTS008#/RTS008#/SS008#/DE008/SSLA0/ PMC0/TSCAP
31	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/ IRTXD5/COM2	PC3/GTIOC2B/GTIOC2B#/GTETRGB/TXD5/ SMOSI5/SSDA5/PMC0/TS16
32	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/SSLA3/ IRRXD5/COM3	PC2/GTIOC2A/GTIOC2A#/GTETRGA/GTOWUP/ RXD5/SMISO5/SSCL5/SSLA3/TS17
33	PB7/PC1/MTIOC3B/TXD9/SMOSI9/SSDA9/ SSITXD0/SEG11/COM4	PB7/PC1 ^(注5) /GTIOC0A/GTIOC7B/GTIOC0A#/ GTIOC7B#/TXD009/TXDA009/SMOSI009/ SSDA009/TS18
34	PB6/PC0/MTIOC3D/RXD9/SMISO9/SSCL9/ SSIRXD0/SEG12/COM5	PB6/PC0 ^(注5) /GTIOC0B/GTIOC7A/GTIOC0B#/ GTIOC7A#/RXD009/SMISO009/SSCL009/TS19
35	PB5/MTIOC2A/MTIOC1B/POE1#/TMRI1/ SCK9/SSISCK0/SEG13/COM6	PB5/GTIOC4B/GTIOC5A/GTIOC4B#/GTIOC5A#/ GTIOC6B/GTIOC6B#/TMRI1/SCK009/TXDB009/ USB0_VBUS ^(注2) /TS20
36	PB3/MTIOC0A/MTIOC3B/MTIOC4A/POE3#/ TMO0/SCK6/AUDIO_MCLK/USB0_OVRCURA/ SEG15/COM7	PB3/GTIOC1A/GTIOC3A/GTIOC1A#/GTIOC3A#/ GTIOC3B/GTIOC3B#/GTETRGD/GTIU/GTOVUP/ TMO0/LPTO/SCK6/PMC0/TS22
37	PB1/MTIOC0C/MTIOC4C/TMCI0/TXD6/ SMOSI6/SSDA6/SSIWS0/SEG17/IRQ4	PB1/GTIOC1B/GTIOC2B/GTIOC1B#/GTIOC2B#/ GTIOC7A/GTIOC7A#/GTOVLO/GTIW/GTOWLO/ TMCI0/TXD6/SMOSI6/SSDA6/TS24/IRQ4/ CMPOB1
38	VCC	VCC
39	PB0/MTIC5W/MTIOC0C/RTCOUT/SCL0/ RSPCKA/RXD6/SMISO6/SSCL6/IRQ2/ ADTRG0#	PB0/GTIOC0B/GTIOC2A/GTIOC0B#/GTIOC2A#/ GTOWUP/RXD6/SMISO6/SSCL6/RSPCKA/TS25
40	VSS	VSS
41	PA6/MTIC5V/MTCLKB/MTIOC2A/POE2#/ TMCI3/CTS5#/RTS5#/SS5#/SDA0/MOSIA/ IRQ3	PA6/GTIOC0B/GTIOC5A/GTIOC0B#/GTIOC5A#/ GTETRGB/GTOULO/TMCI3/CTS5#/RTS5#/ SS5#/MOSIA/TS26
42	PA4/MTIC5U/MTCLKA/MTIOC2B/TMRI0/ TXD5/SMOSI5/SSDA5/IRTXD5/SSLA0/SEG20/ IRQ5/CVREFB1	PA4/GTIOC1B/GTIOC4A/GTIOC1B#/GTIOC4A#/ GTETRGA/GTOVLO/TMRI0/TXD5/SMOSI5/ SSDA5/SSLA0/TS28/IRQ5/CVREFB1

64 ピン	RX113 (64 ピン LFQFP)	RX261 (64 ピン LFQFP)
43	PA3/MTIOC0D/MTCLKD/MTIOC1B/POE0#/RXD5/SMISO5/SSCL5/IRRXD5/MISOA/SEG21/IRQ6/CMPB1	PA3/GTIOC1B/GTIOC2B/GTIOC1B#/GTIIOC2B#/GTIIOC7B/GTIIOC7B#/GTETRGB/GTETRGD/GTOVLO/GTOWLO/RXD5/SMISO5/SSCL5/TS29/IRQ6/CMPB1
44	PA1/MTIOC0B/MTCLKC/RTCOUT/SCK5/SSLA2/SEG23	PA1/GTIOC0A/GTIOC0B/GTIOC0A#/GTIIOC0B#/GTIIOC3B/GTIIOC3B#/GTETRGC/GTIV/GTOUUP/SCK5/SSLA2/TS31
45	PA0/MTIOC4A/SSLA1/SEG24/CACREF	PA0/GTIOC0A/GTIOC1A/GTIOC0A#/GTIIOC1A#/GTOVUP/CACREF/SSLA1/TS32
46	PE5/MTIOC4C/MTIOC2B/MISOA/TXD9/SMOSI9/SSDA9/SEG27/IRQ5/AN013/CMPOB1	PE5/GTIOC1B/GTIOC5B/GTIOC1B#/GTIIOC5B#/IRQ5/AN021/CMPOB0
47	PE4/MTIOC4D/MTIOC1A/MTIOC3A/MOSIA/RXD9/SMISO9/SSCL9/SSIWS0/SEG28/IRQ4/AN012	CLKOUT/PE4/GTIOC1A/GTIOC2B/GTIOC1A#/GTIIOC2B#/GTIIOC4A/GTIOC4A#/GTOVUP/GTOWLO/TS33/AN020/CMPA2
48	PE3/MTIOC0A/MTIOC1B/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/RSPCKA/SCK9/AUDIO_MCLK/SEG29/IRQ3/AN011	CLKOUT/PE3/GTIOC2A/GTIOC4B/GTIOC2A#/GTIIOC4B#/GTOVUP/CTS12#/RTS12#/SS12#/TS34/AN019
49	PE2/MTIOC4A/RXD12/RDX12/SMISO12/SSCL12/SSIRXD0/SEG30/IRQ7/AN010/CVREFB0	PE2/GTIOC1A/GTIOC1A#/GTOVUP/RXD12/SMISO12/SSCL12/RDX12/TS35/IRQ7/AN018/CVREFB0
50	PE1/MTIOC4C/TXD12/TDX12/SIOX12/SMOSI12/SSDA12/SSITXD0/SEG31/IRQ1/AN009/CMPB0	PE1/GTIOC1B/GTIOC1B#/GTOVLO/TXD12/SMOSI12/SSDA12/TDX12/SIOX12/AN017/CMPB0
51	PE0/MTIOC2A/POE3#/SCK12/CTS9#/RTS9#/SS9#/SSISCK0/SEG32/IRQ0/AN008	PE0/SCK12/AN016
52	PE7/SEG33/IRQ7/AN015/CMPOB0	P47 ^(注3) /AN007
53	PE6/SEG34/IRQ6/AN014	P46 ^(注3) /AN006
54	PD2/MTIOC4D/SEG37/IRQ2	P45 ^(注3) /AN005
55	PD1/MTIOC4B/SEG38/IRQ1	P44 ^(注3) /AN004
56	PD0/SEG39/IRQ0	P43 ^(注3) /AN003
57	VREFL/P42 ^(注3) /AN002	P42 ^(注3) /AN002
58	VREFH/P41 ^(注3) /AN001	P41 ^(注3) /AN001
59	VREFL0/PJ7 ^(注3)	VREFL0/PJ7 ^(注3)
60	P40 ^(注3) /AN000	P40 ^(注3) /AN000
61	VREFH0/PJ6 ^(注3)	VREFH0/PJ6 ^(注3)
62	AVSS0	AVCC0
63	AVCC0	P05 ^(注3) /DA1
64	PJ2/DA1	AVSS0

注 1.RX261 にはありません。

注 2.RX260 にはありません。

注 3.これら端子の入出力バッファの電源は AVCC0 です。

注 4.5Vトレラントではありません。

注 5.PC0, PC1 は、ポート切り替え機能選択時のみ有効です。

4. 移行の際の留意点

RX113 グループで動作するソフトウェアは RX261 グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。以下に RX261 グループと RX113 グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。

詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.1 機能設計の留意点

4.1.1 クロック周波数設定

RX261 グループと RX113 グループでは、クロック周波数設定制限が異なります。詳細は表 4.1 を参照してください。

表 4.1 クロック周波数設定制限の比較

項目	RX113	RX261
クロック周波数設定制限	—	$PCLKA \geq PCLKB$ $PCLKB \geq CANFDCLK$ (CANFD 使用時) $PCLKB \geq CANFDMCLK$ (CANFD 使用時)
クロック周波数比制限	$ICLK : FCLK = N : 1$ $ICLK : PCLKB = N : 1$ $ICLK : PCLKD = N : 1$	$ICLK : FCLK = N : 1$ or $1 : N$ $ICLK : PCLKA = N : 1$ or $1 : N$ $ICLK : PCLKB = N : 1$ or $1 : N$ $ICLK : PCLKD = N : 1$ or $1 : N$ $PCLKA : PCLKB = 2 : 1$ (CANFD 使用時)

4.1.2 PLL 回路

PLL 回路の通倍率は、RX113 グループで 6,8 通倍、RX261 グループで 4~15.5 通倍(0.5 刻み)です。PLL 回路を使用するには、PLLCR.STC ビットに設定値を適切な値に変更してください。

4.1.3 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.1.4 高速動作モード時の注意事項

RX113グループとRX261グループでは、高速動作モード時のFLASHリード時の最高動作周波数が異なります。詳細は「表 4.2 高速モード時のFLASHリード時の最高動作周波数の比較」を参照してください。

表 4.2 高速モード時のFLASH リード時の最高動作周波数の比較

項目	RX113	RX261
ICLK	32MHz	64MHz
FCLK	32MHz	64MHz
PCLKD	32MHz	64MHz
PCLKB	32MHz	32MHz
PCLKA	—	64MHz

5. 参考ドキュメント

ユーザズマニュアル:ハードウェア

RX113 グループユーザズマニュアルハードウェア編 Rev.1.20(R01UH0448JJ0120)
(最新版をルネサスエレクトロニクスホームページから入手してください)

RX260/RX261 グループユーザズマニュアルハードウェア編 Rev.1.00(R01UH1045JJ0100)
(最新版をルネサスエレクトロニクスホームページから入手してください)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサスエレクトロニクスホームページから入手してください)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A0238B/J
- TN-RX*-A0262A/J
- TN-RX*-A0271A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Jun.7.24	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子(または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス(予約領域)のアクセス禁止

リザーブアドレス(予約領域)のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられているリザーブアドレス(予約領域)があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電氣的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準：輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

- 当社製品は、データシート等により高信頼性、Harshenvironment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harshenvironment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-12020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサスエレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。