

RX24T/RX24U グループ RX23T グループ

RX24T/RX24U グループと RX23T グループの相違点

要旨

本アプリケーションノートは、主に RX24T/RX24U グループ、RX23T グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX24T グループの 100 ピンパッケージ、RX24U グループの 144 ピンパッケージ、RX23T グループの 64 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX24T グループ、RX24U グループ、RX23T グループ

目次

1. RX24T/RX24U グループと RX23T グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 アドレス空間	7
2.3 オプション設定メモリ	8
2.4 電圧検出回路	9
2.5 クロック発生回路	10
2.6 消費電力低減機能	13
2.7 レジスタライトプロテクション機能	14
2.8 割り込みコントローラ	15
2.9 バス	17
2.10 I/O ポート	18
2.11 マルチファンクションピンコントローラ	21
2.12 マルチファンクションタイマパルスユニット 3	45
2.13 ポートアウトプットイネーブル 3	48
2.14 8 ビットタイマ	54
2.15 シリアルコミュニケーションインタフェース	55
2.16 シリアルペリフェラルインタフェース	58
2.17 12 ビット A/D コンバータ	61
2.18 コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ / D/A コンバータ	67
2.19 コンパレータ C	68
2.20 RAM	71
2.21 フラッシュメモリ	72
2.22 パッケージ	75
3. 端子機能の比較	76
3.1 100 ピン LFQFP パッケージ (RX24T : チップバージョン A)	76
3.2 100 ピン LFQFP パッケージ (RX24T : チップバージョン B)	80
3.3 64 ピン LFQFP パッケージ	84
4. 移行の際の留意点	86
4.1 端子設計の留意点	86
4.1.1 AVCC 端子と AVSS 端子間のデカップリング容量挿入方法	86
4.2 機能設計の留意点	86
4.2.1 メインクロック発振停止検出機能の動作	86
4.2.2 ポート方向レジスタ(PDR)の初期化	86
4.2.3 相補 PWM モードでのバッファレジスタの設定値	86
4.2.4 ポートアウトプットイネーブル 3 出力停止要求発生時の制御	87
4.2.5 MTU 反転出力設定時のアクティブレベル設定について	87
4.2.6 D/A コンバータの電圧関係	87
4.2.7 12 ビット A/D コンバータがモジュールストップ中のコンパレータ C の動作	87
4.2.8 ROM キャッシュ	88
5. 参考ドキュメント	89

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

改訂記録..... 91

1. RX24T/RX24U グループと RX23T グループの搭載機能比較

RX24T/RX24U グループと RX23T グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX23T/RX24T/RX24U 搭載機能比較を示します。

表 1.1 RX23T/RX24T/RX24U 搭載機能比較

機能名	RX23T	RX24T		RX24U
		チップバージョン A	チップバージョン B	
CPU		●		
動作モード		○		
アドレス空間		▲		
リセット		○		
オプション設定メモリ		●		
電圧検出回路 (LVDAb)		▲		
クロック発生回路		●		
クロック周波数精度測定回路 (CAC)		○		
消費電力低減機能		●		
レジスタライトプロテクション機能		●		
例外処理		○		
割り込みコントローラ (ICUb)		●		
バス		●		
メモリプロテクションユニット (MPU)		○		
データトランスファコントローラ (DTCa)		○		
I/O ポート		●		
マルチファンクションピンコントローラ (MPC)		●		
マルチファンクションタイマパルスユニット 3 (MTU3c):RX23T、(MTU3d):RX24T/RX24U		●		
ポートアウトプットイネーブル 3 (POE3b):RX23T、(POE3b, POE3A):RX24T、(POE3A):RX24U		● (注 1)		
汎用 PWM タイマ (GPTb)	×			○
8 ビットタイマ (TMR)		●		
コンペアマッチタイマ (CMT)		○		
独立ウォッチドッグタイマ (IWDTa)		○		
シリアルコミュニケーションインタフェース (SCIg)		●		
I ² C バスインタフェース (RIICa)		○		
CAN モジュール (RSCAN)	×			○
シリアルペリフェラルインタフェース (RSPIa):RX23T、(RSPIb):RX24T/RX24U		●		
CRC 演算器 (CRC)		○		
12 ビット A/D コンバータ (S12ADE):RX23T、(S12ADF):RX24T/RX24U		●		

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

機能名	RX23T	RX24T		RX24U
		チップバージョン A	チップバージョン B	
コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ (DA):RX23T、 D/A コンバータ (DA, DAa):RX24T、(DAa):RX24U		● (注 2)		
コンパレータ C (CMPC)		●		
データ演算回路 (DOC)		○		
RAM		●		
フラッシュメモリ		●		
パッケージ		●/■		

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

注 1. RX24T グループではチップバージョン A に POE3b、チップバージョン B に POE3A を搭載しています。

注 2. RX24T グループではチップバージョン A に DA、チップバージョン B に DAa を搭載しています。

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は赤字にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は赤字に、いずれかのグループにしか存在しない項目は黒字でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX23T	RX24T/RX24U
中央演算処理装置	- 最大動作周波数：40MHz 32 ビット RX CPU (RX v2) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×10 本 - アキュムレータ：72 ビット×2 本 - 基本命令：75 種類 可変長命令形式 - 浮動小数点演算命令：11 種類 - DSP 機能命令：23 種類 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - メモリプロテクションユニット (MPU)	- 最大動作周波数：80MHz 32 ビット RX CPU (RX v2) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ - 汎用レジスタ：32 ビット×16 本 - 制御レジスタ：32 ビット×10 本 - アキュムレータ：72 ビット×2 本 - 基本命令：75 種類 可変長命令形式 - 浮動小数点演算命令：11 種類 - DSP 機能命令：23 命令 - アドレッシングモード：11 種類 - データ配置 - 命令：リトルエンディアン - データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット - 除算器： 32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - メモリプロテクションユニット (MPU) - ROM キャッシュ 2KB (デフォルト無効)
FPU	- 単精度浮動小数点 (32 ビット) - IEEE754 に準拠したデータタイプ、および例外	- 単精度浮動小数点数(32 ビット) - IEEE754 に準拠したデータタイプ、および例外

2.2 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

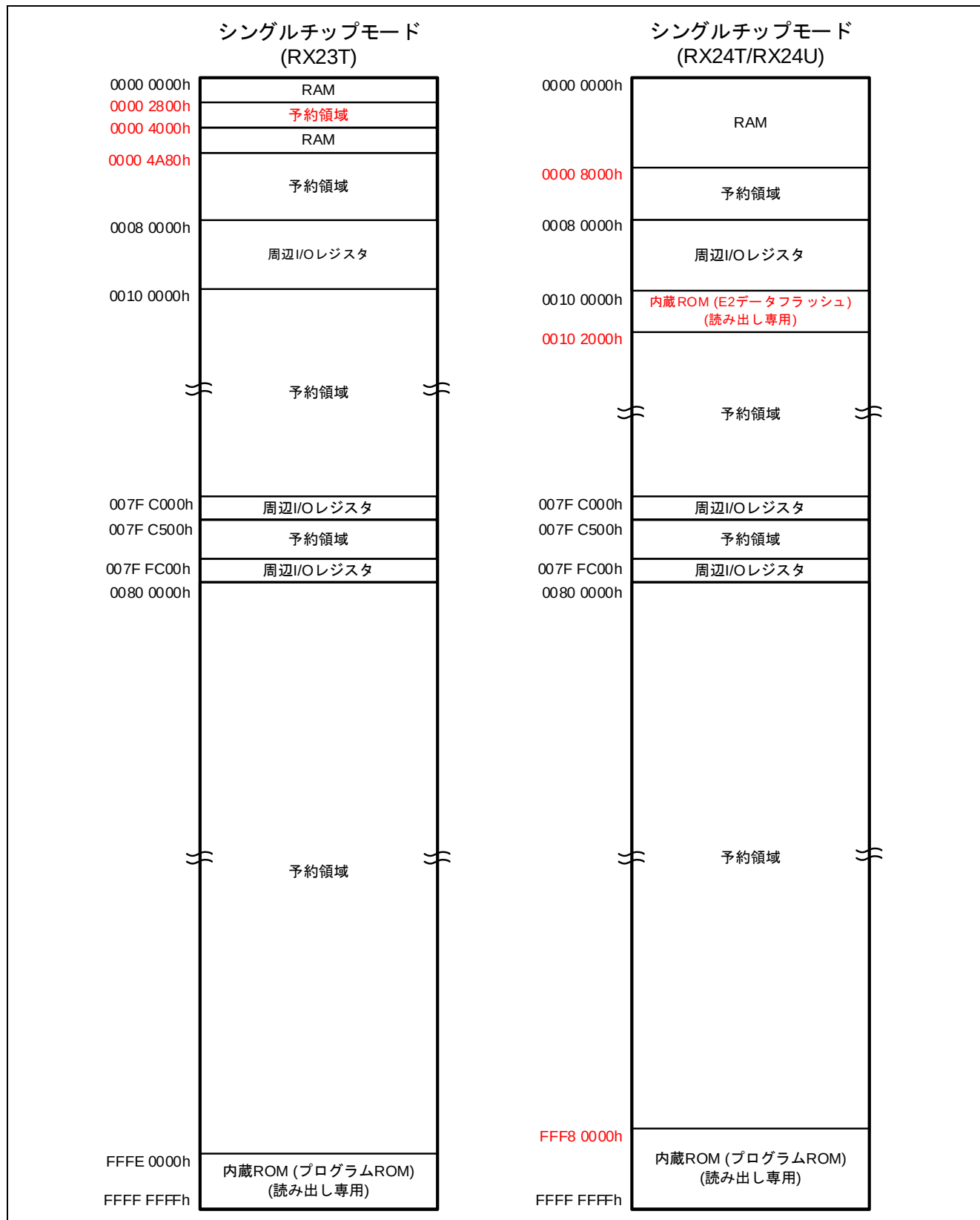


図 2.1 シングルチップモードのメモリマップ比較

2.3 オプション設定メモリ

表 2.2 にオプション設定メモリのレジスタ比較を示します。

表 2.2 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX23T	RX24T/RX24U
OFS1	VDSEL[1:0]	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 1 0 : 2.51V を選択 電圧検出 0 回路を使用する場合は、上記 以外は設定しないでください	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 0 1 : 2.82V を選択 1 0 : 2.51V を選択 電圧検出 0 回路を使用する場合は、上記 以外は設定しないでください

2.4 電圧検出回路

表 2.3 に電圧検出回路の概要比較を示します。

表 2.3 電圧検出回路の概要比較

項目		RX23T(LVDAb)			RX24T(LVDAb)/RX24U(LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	OFS1 レジスタで 2 レベルから選択可能	LVDLVLR.LV D1LVL[3:0] ビットで 9 レベルから選択可能	LVDLVLR.LV D2LVL[1:0] ビットで 4 レベルから選択可能	OFS1 レジスタで 3 レベルから選択可能	LVDLVLR.LV D1LVL[3:0] ビットで 9 レベルから選択可能	LVDLVLR.LV D2LVL[1:0] ビットで 4 レベルから選択可能
	モニタフラグ	なし	LVD1SR.LVD 1MON フラグ： Vdet1 より高いか低いかをモニタ	LVD2SR.LVD 2MON フラグ： Vdet2 より高いか低いかをモニタ	なし	LVD1SR.LVD 1MON フラグ： Vdet1 より高いか低いかをモニタ	LVD2SR.LVD 2MON フラグ： Vdet2 より高いか低いかをモニタ
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0 > VCC でリセット： VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット： VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット： VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet0 > VCC でリセット： VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット： VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット： VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能
	割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
			ノンマスクابلまたはマスクابلを選択可能	ノンマスクابلまたはマスクابلを選択可能		ノンマスクابلまたはマスクابلを選択可能	ノンマスクابلまたはマスクابلを選択可能
			Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求		Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求

2.5 クロック発生回路

表 2.4 にクロック発生回路の概要比較を、表 2.5 にクロック発生回路のレジスタ比較を示します。

表 2.4 クロック発生回路の概要比較

項目	RX23T	RX24T	RX24U
用途	• CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKA、PCLKB、PCLKD) の生成 : 周辺モジュールクロック (PCLKA) は MTU3 用、 周辺モジュールクロック (PCLKD) は S12AD 用、 周辺モジュールクロック (PCLKB) は、MTU3、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成	• CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKA、PCLKB、PCLKD) の生成 : 周辺モジュールクロック (PCLKA) は MTU、GPT 用、 周辺モジュールクロック (PCLKD) は S12AD 用、 周辺モジュールクロック (PCLKB) はそれ以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成 • RSCAN に供給される CAN クロック (CANMCLK) の生成	• CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKA、PCLKB、PCLKD) の生成 : 周辺モジュールクロック (PCLKA) は MTU、GPT、SCI11 用、 周辺モジュールクロック (PCLKD) は S12AD 用、 周辺モジュールクロック (PCLKB) はそれ以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成 • RSCAN に供給される CAN クロック (CANMCLK) の生成
動作周波数	• ICLK : 40MHz (max) • PCLKA : 40MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max) • FCLK : 1MHz~32MHz (ROM) • CACCLK : 各発振器のクロックと同じ • IWDTCCLK : 15kHz	• ICLK : 80MHz (max) • PCLKA : 80MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max) • FCLK : 1MHz~32MHz (ROM) • CACCLK : 各発振器のクロックと同じ • IWDTCCLK : 15kHz • CANMCLK : 20MHz (max)	• ICLK : 80MHz (max) • PCLKA : 80MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max) • FCLK : 1MHz~32MHz (ROM) • CACCLK : 各発振器のクロックと同じ • IWDTCCLK : 15kHz • CANMCLK : 20MHz (max)

項目	RX23T	RX24T	RX24U
メインクロック 発振器	- 発振子周波数：1MHz～20MHz - 外部クロック入力周波数：20MHz (max) - 接続できる発振子、または付加回路：セラミック共振子、水晶振動子 - 接続端子：EXTAL、XTAL - 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 - ドライブ能力を切り替える機能	- 発振子周波数：1MHz～20MHz - 外部クロック入力周波数：20MHz (max) - 接続できる発振子、または付加回路：セラミック共振子、水晶振動子 - 接続端子：EXTAL, XTAL - 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPT の端子出力を停止する機能 - ドライブ能力を切り替える機能	- 発振子周波数：1MHz～20MHz - 外部クロック入力周波数：20MHz (max) - 接続できる発振子、または付加回路：セラミック共振子、水晶振動子 - 接続端子：EXTAL, XTAL - 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU、GPT の端子出力を停止する機能 - ドライブ能力を切り替える機能
PLL 回路	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～12.5MHz - 逡倍比：4～10 逡倍 (0.5 刻み) から選択可能 - 発振周波数：24MHz～40MHz	- 入力クロック源：メインクロック、HOCO (32MHz) の 4 分周クロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～12.5MHz - 逡倍比：4～15.5 逡倍 (0.5 刻み) から選択可能 - 発振周波数：40MHz～80MHz	- 入力クロック源：メインクロック、HOCO (32MHz) の 4 分周クロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～12.5MHz - 逡倍比：4～15.5 逡倍 (0.5 刻み) から選択可能 - 発振周波数：40MHz～80MHz
高速オンチップ オシレータ (HOCO)	発振周波数：32MHz	発振周波数：32MHz, 64MHz	発振周波数：32MHz, 64MHz
低速オンチップ オシレータ (LOCO)	発振周波数：4MHz	発振周波数：4MHz	発振周波数：4MHz
IWDT 専用 オンチップ オシレータ	発振周波数：15kHz	発振周波数：15kHz	発振周波数：15kHz

表 2.5 クロック発生回路のレジスタ比較

レジスタ	ビット	RX23T	RX24T/RX24U
SCKCR	-	予約ビット (b19-b16) ICK[3:0]ビット、PCKB[3:0]ビットの設定値のうち、分周数の大きい値と同じ値を設定してください	予約ビット (b19-b16) PCKB[3:0]ビットの設定値と同じ値を設定してください
PLLCR	PLLSRCSEL	-	PLL クロックソース選択ビット

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T	RX24T/RX24U
PLLCR	STC[5:0]	周波数通倍率設定ビット b13 b8 000111: ×4 001000: ×4.5 001001: ×5 001010: ×5.5 001011: ×6 001100: ×6.5 001101: ×7 001110: ×7.5 001111: ×8 010000: ×8.5 010001: ×9 010010: ×9.5 010011: ×10 上記以外は設定しないでください	周波数通倍率設定ビット b13 b8 000111: ×4 001000: ×4.5 001001: ×5 001010: ×5.5 001011: ×6 001100: ×6.5 001101: ×7 001110: ×7.5 001111: ×8 010000: ×8.5 010001: ×9 010010: ×9.5 010011: ×10 010100: ×10.5 010101: ×11 010110: ×11.5 010111: ×12 011000: ×12.5 011001: ×13 011010: ×13.5 011011: ×14 011100: ×14.5 011101: ×15 011110: ×15.5 上記以外は設定しないでください
HOCOCR2	-	-	高速オンチップオシレータ コントロールレジスタ 2
HOCOWTCR	HSTS[2:0]	高速オンチップオシレータ 発振安定待ち時間設定ビット b2 b0 100: 待ち時間 = 78 サイクル 101: 待ち時間 = 142 サイクル 上記以外は、設定しないでください	高速オンチップオシレータ 発振安定待ち時間設定ビット b2 b0 101: 待ち時間 = 142 サイクル (HOCO 発振周波数を 32MHz に設定する場合) 110: 待ち時間 = 270 サイクル (HOCO 発振周波数を 64MHz に設定する場合) 上記以外は、設定しないでください
MEMWAIT	MEMWAIT (RX23T) MEMWAIT[1:0] (RX24T/RX24U)	メモリウェイトサイクル設定ビット (b0) 0: ウェイトなし 1: ウェイトあり	メモリウェイトサイクル設定ビット (b1-b0) b1 b0 00: ウェイトなし 01: ウェイトあり (ICLK ≤ 64MHz) 10: ウェイトあり (ICLK ≤ 80MHz) 上記以外設定しないでください

2.6 消費電力低減機能

表 2.6 に消費電力低減機能のレジスタ比較を示します。

表 2.6 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX23T	RX24T	RX24U
MSTPCRA	MSTPA2	-	8ビットタイマ7、6(ユニット3)モジュールストップ設定ビット	8ビットタイマ7、6(ユニット3)モジュールストップ設定ビット
	MSTPA3	-	8ビットタイマ5、4(ユニット2)モジュールストップ設定ビット	8ビットタイマ5、4(ユニット2)モジュールストップ設定ビット
	MSTPA7	-	汎用 PWM タイマモジュールストップ設定ビット	汎用 PWM タイマモジュールストップ設定ビット
	MSTPA16	-	12ビット A/D コンバータ 1 モジュールストップ設定ビット	12ビット A/D コンバータ 1 モジュールストップ設定ビット
	MSTPA23	-	12ビット A/D コンバータ 2 モジュールストップ設定ビット	12ビット A/D コンバータ 2 モジュールストップ設定ビット
MSTPCRB	MSTPB0	-	RSCAN モジュールストップ設定ビット (注1)	RSCAN モジュールストップ設定ビット (注1)
	MSTPB25	-	シリアルコミュニケーションインタフェース 6 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 6 モジュールストップ設定ビット
MSTPCRC	MSTPC24	-	-	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット
	MSTPC26	-	-	シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット
	MSTPC27	-	-	シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット

注 1. 本ビットの書き換えは、本ビットによって制御するクロックの発振が安定しているときに行ってください。本ビットを書き換えた後、ソフトウェアスタンバイモードに遷移する場合は、書き換え後 CANMCLK で 2 サイクル経過したのち、WAIT 命令を実行してください。

2.7 レジスタライトプロテクション機能

表 2.7 にレジスタライトプロテクション機能の概要比較を示します。

表 2.7 レジスタライトプロテクション機能の概要比較

項目	RX23T	RX24T/RX24U
PRC0 ビット	クロック発生回路関連レジスタ SCKCR、SCKCR3、PLLCR、PLLCR2、 MOSCCR、LOCOCR、ILOCOCR、 HOCOCR、OSTDCR、OSTDSR、 MEMWAIT	クロック発生回路関連レジスタ SCKCR、SCKCR3、PLLCR、PLLCR2、 MOSCCR、LOCOCR、ILOCOCR、 HOCOCR、HOCOCR2、OSTDCR、 OSTDSR、MEMWAIT
PRC1 ビット	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR、MSTPCRA、MSTPCRB、 MSTPCRC、OPCCR - クロック発生回路関連レジスタ MOFCR、MOSCWTCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR、MSTPCRA、MSTPCRB、 MSTPCRC、OPCCR - クロック発生回路関連レジスタ MOFCR、MOSCWTCR - ソフトウェアリセットレジスタ SWRR
PRC2 ビット	クロック発生回路関連レジスタ HOCOWTCR	クロック発生回路関連レジスタ HOCOWTCR
PRC3 ビット	LVD 関連レジスタ LVCMPCR、LVDLVLR、LVD1CR0、 LVD1CR1、LVD1SR、LVD2CR0、 LVD2CR1、LVD2SR	LVD 関連レジスタ LVCMPCR、LVDLVLR、LVD1CR0、 LVD1CR1、LVD1SR、LVD2CR0、 LVD2CR1、LVD2SR

2.8 割り込みコントローラ

表 2.8 に割り込みコントローラの概要比較を、表 2.9 に割り込みコントローラのレジスタ比較を示します。

表 2.8 割り込みコントローラの概要比較

項目		RX23T(ICUb)	RX24T(ICUb)/RX24U(ICUb)
割り込み	周辺機能 割り込み	- 周辺モジュールからの割り込み - 割り込み検出： エッジ検出/レベル検出 —接続している周辺モジュールの要因ごとの検出方法は固定	- 周辺モジュールからの割り込み - 割り込み検出： エッジ検出/レベル検出 —接続している周辺モジュールの要因ごとの検出方法は固定
	外部端子 割り込み	- IRQ0～IRQ5 端子からの割り込み - 要因数：6 - 割り込み検出： Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出： Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり
	ソフトウェア 割り込み	- レジスタ書き込みによる割り込み - 要因数：1	- レジスタ書き込みによる割り込み - 要因数：1
	割り込み 優先順位	レジスタにより優先順位を設定	レジスタにより優先順位を設定
	高速割り込み 機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み処理を高速化可能。 1 要因にのみ設定
	DTC 制御	割り込み要因により DTC を起動可能	割り込み要因により DTC の起動が可能
ノンマスカブル 割り込み	NMI 端子 割り込み	- NMI 端子からの割り込み - 割り込み検出： 立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり	- NMI 端子からの割り込み - 割り込み検出： 立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり
	発振停止検出 割り込み	発振停止検出時の割り込み	発振停止検出時の割り込み
	IWDT アン ダフロー/ リフレッ シュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1) の電圧監視割り込み	電圧検出回路 1 (LVD1) の電圧監視割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2) の電圧監視割り込み	電圧検出回路 2 (LVD2) の電圧監視割り込み
低消費電力状態からの 復帰		- スリープモード、ディープスリープモード： ノンマスカブル割り込み、全割り込み要因で復帰 - ソフトウェアスタンバイモード： ノンマスカブル割り込み、IRQ0～IRQ5 割り込みで復帰	- スリープモード、ディープスリープモード： ノンマスカブル割り込み、全割り込み要因で復帰 - ソフトウェアスタンバイモード： ノンマスカブル割り込み、IRQ0～IRQ7 割り込みで復帰

表 2.9 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX23T(ICUb)	RX24T(ICUb)	RX24U(ICUb)
IRn (注1)	-	割り込み要求レジスタ n (n = 016~249)	割り込み要求レジスタ n (n = 016~249)	割り込み要求レジスタ n (n = 016~253)
IPRn (注1)	-	割り込み要因 プライオリティレジスタ n (n = 000~249)	割り込み要因 プライオリティレジスタ n (n = 000~249)	割り込み要因 プライオリティレジスタ n (n = 000~250)
DTCERn (注1)	-	DTC 起動許可レジスタ n (n = 027~248)	DTC 転送要求 許可レジスタ n (n = 027~248)	DTC 転送要求 許可レジスタ n (n = 027~252)
IRQCRi	-	IRQ コントロールレジスタ i (i = 0~5)	IRQ コントロールレジスタ i (i = 0~7)	IRQ コントロールレジスタ i (i = 0~7)
IRQFLTE0	FLTEN6	-	IRQ6 デジタルフィルタ許 可ビット	IRQ6 デジタルフィルタ許 可ビット
	FLTEN7	-	IRQ7 デジタルフィルタ許 可ビット	IRQ7 デジタルフィルタ許 可ビット
IRQFLTC0	FCLKSEL6[1:0]	-	IRQ6 デジタルフィルタ サンプリングクロック設定 ビット	IRQ6 デジタルフィルタ サンプリングクロック設定 ビット
	FCLKSEL7[1:0]	-	IRQ7 デジタルフィルタ サンプリングクロック設定 ビット	IRQ7 デジタルフィルタ サンプリングクロック設定 ビット

注 1. RX23T グループ、RX24T グループでは n=250~255、RX24U グループでは n=254、255 は予約領域です。

2.9 バス

表 2.10 にバスの概要比較を示します。

表 2.10 バスの概要比較

項目		RX23T	RX24T	RX24U
CPU バス	命令バス	● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作	● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作	● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作
	オペランドバス	● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作	● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作	● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	ROM を接続	ROM を接続
内部メインバス	内部メインバス 1	● CPU を接続 ● システムクロック(ICLK)に同期して動作	● CPU を接続 ● システムクロック(ICLK)に同期して動作	● CPU を接続 ● システムクロック(ICLK)に同期して動作
	内部メインバス 2	● DTC を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作	● DTC を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作	● DTC を接続 ● 内蔵メモリを接続 (RAM、ROM) ● システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作	● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作	● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作
	内部周辺バス 2	● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作	● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作	● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	● 周辺機能(CMPC)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作	● 周辺機能(RSCAN, CMPC)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作	● 周辺機能(RSCAN, CMPC)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	● 周辺機能(MTU3)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作	● 周辺機能(MTU, GPT)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作	● 周辺機能(MTU, GPT, SCI11)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 6	● フラッシュ制御モジュールを接続 ● FlashIF クロック(FCLK)に同期して動作	● フラッシュ制御モジュール、E2 データフラッシュを接続 ● FlashIF クロック(FCLK)に同期して動作	● フラッシュ制御モジュール、E2 データフラッシュを接続 ● FlashIF クロック(FCLK)に同期して動作

2.10 I/O ポート

表 2.11 に I/O ポート 100 ピンの概要比較を、表 2.12 に I/O ポート 64 ピンの概要比較を、表 2.13 に I/O ポートの機能比較を、表 2.14 に I/O ポートのレジスタ比較を示します。

表 2.11 I/O ポート 100 ピンの概要比較

ポートシンボル	RX24T(100 ピン)	RX24U(100 ピン)
PORT0	P00~P02	P00~P02
PORT1	P10, P11	P10, P11
PORT2	P20~P24	P20~P24, P27
PORT3	P30~P33, P36, P37	P30~P33, P36, P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P52~P55
PORT6	P60~P65	P60~P65
PORT7	P70~P76	P70~P76
PORT8	P80~P82	P80~P82
PORT9	P90~P96	P90~P96
PORTA	PA0~PA5	PA0~PA5
PORTB	PB0~PB7	PB0~PB7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE5	PE0~PE5

表 2.12 I/O ポート 64 ピンの概要比較

ポートシンボル	RX23T(64 ピン)	RX24T(64 ピン)
PORT0	P00~P02	P00~P02
PORT1	P10, P11	P11
PORT2	P22~P24	P21~P24
PORT3	P30~P33, P36, P37	P30, P31, P36, P37
PORT4	P40~P47	P40~P42, P44~P46
PORT5	—	P50~P54
PORT7	P70~P76	P70~P76
PORT9	P91~P94	P90~P96
PORTA	PA2~PA5	—
PORTB	PB0~PB7	PB1~PB6
PORTD	PD3~PD7	PD3~PD7
PORTE	PE2	PE2

表 2.13 I/O ポートの機能比較

項目	ポート シンボル	RX23T	RX24T	RX24U
入力プルアップ 機能	PORT0	P00~P02	P00~P02	P00~P02
	PORT1	P10, P11	P10, P11	P10~P17
	PORT2	P22~P24	P20~P24	P20~P27
	PORT3	P30~P33, P36, P37	P30~P33, P36, P37	P30~P37
	PORT4	P40~P47	P40~P47	P40~P47
	PORT5	—	P50~P55	P50~P55
	PORT6	—	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	—	P80~P82	P80~P84
	PORT9	P91~P94	P90~P96	P90~P96
	PORTA	PA2~PA5	PA0~PA5	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	—	PC0~PC6
	PORTD	PD3~PD7	PD0~PD7	PD0~PD7
	PORTE	—	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6
	PORTF	—	—	PF0~PF3
	PORTG	—	—	PG0~PG2
オープンドレイン 出力機能	PORT0	P00~P02	P00~P02	P00~P02
	PORT1	P10, P11	P10, P11	P10~P17
	PORT2	P22~P24	P20~P24	P20~P27
	PORT3	P30~P33, P36, P37	P30~P33, P36, P37	P30~P37
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	—	P80~P82	P80~P84
	PORT9	P91~P94	P90~P96	P90~P96
	PORTA	PA2~PA5	PA0~PA5	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	—	PC0~PC6
	PORTD	PD3~PD7	PD0~PD7	PD0~PD7
	PORTE	—	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6
	PORTF	—	—	PF0~PF3
	PORTG	—	—	PG0~PG2
駆動能力 切り替え機能	PORT0	P00~P02	P00~P02	P00~P02
	PORT1	P10, P11	P10, P11	P10~P17
	PORT2	P22~P24	P20~P24	P20~P27
	PORT3	P30~P33, P36, P37	P30~P33, P36, P37	P30~P37
	PORT4	P40~P47	P40~P47	P40~P47
	PORT5	—	P50~P55	P50~P55
	PORT6	—	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	—	P80~P82	P80~P84
	PORT9	P91~P94	P90~P96	P90~P96
	PORTA	PA2~PA5	PA0~PA5	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	—	PC0~PC6
	PORTD	PD3~PD7	PD0~PD7	PD0~PD7
	PORTE	—	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6
	PORTF	—	—	PF0~PF3
	PORTG	—	—	PG0~PG2

項目	ポート シンボル	RX23T	RX24T	RX24U
大電流端子	PORT7	P71~P76	P71~P76	P71~P76
	PORT8	—	P81	P81
	PORT9	—	P90~P95	P90~P95
	PORTB	PB5	PB5	PB5
	PORTD	PD3	PD3	PD3
5V トレラント	PORTB	PB1, PB2	PB1, PB2	PB1, PB2

表 2.14 I/O ポートのレジスタ比較

レジスタ	ビット名	RX23T	RX24T	RX24U
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~4, 7, 9, A, B, D)	Pm0~7 方向制御ビット (m = 0~9, A, B, D, E)	Pm0~7 方向制御ビット (m = 0~9, A~G)
PODR	B0~B7	Pm0~7 出力データ格納 ビット (m = 0~4, 7, 9, A, B, D)	Pm0~7 出力データ格納 ビット (m = 0~9, A, B, D, E)	Pm0~7 出力データ格納 ビット (m = 0~9, A~G)
PIDR	B0~B7	Pm0~7 ビット (m = 0~4, 7, 9, A, B, D, E)	Pm0~7 ビット (m = 0~9, A, B, D, E)	Pm0~7 ビット (m = 0~9, A~G)
PMR	B0~B7	Pm0~7 端子モード制御 ビット (m = 0~3, 7, 9, A, B, D, E)	Pm0~7 端子モード制御 ビット (m = 0~3, 7~9, A, B, D, E)	Pm0~7 端子モード制御 ビット (m = 0~3, 7~9, A~G)
ODR0	B0	Pm0 出力形態指定ビット (m = 0~3, 7, 9, A, B, D)	Pm0 出力形態指定ビット (m = 0~3, 7~9, A, B, D, E)	Pm0 出力形態指定ビット (m = 0~3, 7~9, A~G)
	B2	Pm1 出力形態指定ビット (m = 0~3, 7, 9, A, B, D)	Pm1 出力形態指定ビット (m = 0~3, 7~9, A, B, D, E)	Pm1 出力形態指定ビット (m = 0~3, 7~9, A~G)
	B4	Pm2 出力形態指定ビット (m = 0~3, 7, 9, A, B, D)	Pm2 出力形態指定ビット (m = 0~3, 7~9, A, B, D, E)	Pm2 出力形態指定ビット (m = 0~3, 7~9, A~G)
	B6	Pm3 出力形態指定ビット (m = 0~3, 7, 9, A, B, D)	Pm3 出力形態指定ビット (m = 0~3, 7~9, A, B, D, E)	Pm3 出力形態指定ビット (m = 0~3, 7~9, A~G)
ODR1	B0	Pm4 出力形態指定ビット (m = 2, 3, 7, 9, A, B, D)	Pm4 出力形態指定ビット (m = 2, 7, 9, A, B, D, E)	Pm4 出力形態指定ビット (m = 1~3, 7~9, A~E)
	B2	Pm5 出力形態指定ビット (m = 2, 3, 7, 9, A, B, D)	Pm5 出力形態指定ビット (m = 2, 7, 9, A, B, D, E)	Pm5 出力形態指定ビット (m = 1~3, 7~9, A~E)
	B4	Pm6 出力形態指定ビット (m = 2, 3, 7, 9, A, B, D)	Pm6 出力形態指定ビット (m = 2, 7, 9, A, B, D, E)	Pm6 出力形態指定ビット (m = 1~3, 7~9, A~E)
	B6	Pm7 出力形態指定ビット (m = 2, 3, 7, 9, A, B, D)	Pm7 出力形態指定ビット (m = 2, 7, 9, A, B, D, E)	Pm7 出力形態指定ビット (m = 1~3, 7~9, A~E)
PCR	B0~B7	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~4, 7, 9, A, B, D)	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~9, A, B, D, E)	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~9, A~G)
DSCR	B0~B7	Pm0~7 駆動能力 制御ビット (m = 0~3, 7, 9, A, B, D)	Pm0~7 駆動能力 制御ビット (m = 0~3, 7~9, A, B, D, E)	Pm0~7 駆動能力 制御ビット (m = 0~3, 7~9, A~G)

2.11 マルチファンクションピンコントローラ

表 2.15、表 2.16 にマルチプル端子の割り当て端子比較を、表 2.17～表 2.33 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**は比較元（100 ピン：RX24T グループ、64 ピン：RX23T グループ）のみに存在する端子、**橙字**は比較先（100 ピン：RX24U グループ、64 ピン：RX24T グループ）のみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.15 マルチプル端子の割り当て端子比較（100 ピン）

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
割り込み	IRQ0 (入力)	P10	○	○	○
		P52	○	○	○
		PE5	○	○	○
	IRQ1 (入力)	P11	○	○	○
		P53	○	○	○
		PA5	○	○	○
		PE4	○	○	○
	IRQ2 (入力)	P00	○	○	○
		P54	○	○	○
		PD4	○	○	○
		PE3	○	○	○
	IRQ3 (入力)	P55	○	○	○
		PB4	○	○	○
		PD5	○	○	○
	IRQ4 (入力)	P01	○	○	○
		P60	○	○	○
		P96	○	○	○
	IRQ5 (入力)	P02	○	○	○
		P61	○	○	○
		P70	○	○	○
		PB6	○	○	○
		PD6	○	○	○
	IRQ6 (入力)	P21	○	○	○
		P31	○	○	○
		P62	○	○	○
	IRQ7 (入力)	P20	○	○	○
		P30	○	○	○
		P63	○	○	○
	NMI (入力)	PE2	○	○	○
マルチファンク ションタイマユ ニット 3	MTIOC0A (入出力) / MTIOC0A# (入出力)	P31	○	○	○
		PB3	○	○	○
	MTIOC0B (入出力) / MTIOC0B# (入出力)	P30	○	○	○
		PB2	○	○	○
	MTIOC0C (入出力) / MTIOC0C# (入出力)	PB1	○	○	○
	MTIOC0D (入出力) / MTIOC0D# (入出力)	PB0	○	○	○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
マルチファンク ションタイマユ ニット 3	MTIOC1A (入出力) / MTIOC1A# (入出力)	PA5	○	○	○
		P27	×	×	○
	MTIOC1B (入出力) / MTIOC1B# (入出力)	PA4	○	○	○
	MTIOC2A (入出力) / MTIOC2A# (入出力)	PA3	○	○	○
	MTIOC2B (入出力) / MTIOC2B# (入出力)	PA2	○	○	○
	MTIOC3A (入出力) / MTIOC3A# (入出力)	P11	○	○	○
		P33	○	○	○
	MTIOC3B (入出力) / MTIOC3B# (入出力)	P71	○	○	○
	MTIOC3C (入出力) / MTIOC3C# (入出力)	P32	○	○	○
	MTIOC3D (入出力) / MTIOC3D# (入出力)	P74	○	○	○
	MTIOC4A (入出力) / MTIOC4A# (入出力)	P72	○	○	○
	MTIOC4B (入出力) / MTIOC4B# (入出力)	P73	○	○	○
	MTIOC4C (入出力) / MTIOC4C# (入出力)	P75	○	○	○
	MTIOC4D (入出力) / MTIOC4D# (入出力)	P76	○	○	○
	MTIC5U (入力) / MTIC5U# (入力)	P24	○	○	○
		P82	○	○	○
	MTIC5V (入力) / MTIC5V# (入力)	P23	○	○	○
		P81	○	○	○
	MTIC5W (入力) / MTIC5W# (入力)	P22	○	○	○
		P80	○	○	○
	MTIOC6A (入出力) / MTIOC6A# (入出力)	PA1	○	○	○
	MTIOC6B (入出力) / MTIOC6B# (入出力)	P95	○	○	○
	MTIOC6C (入出力) / MTIOC6C# (入出力)	PA0	○	○	○
	MTIOC6D (入出力) / MTIOC6D# (入出力)	P92	○	○	○
	MTIOC7A (入出力) / MTIOC7A# (入出力)	P94	○	○	○
	MTIOC7B (入出力) / MTIOC7B# (入出力)	P93	○	○	○
	MTIOC7C (入出力) / MTIOC7C# (入出力)	P91	○	○	○
	MTIOC7D (入出力) / MTIOC7D# (入出力)	P90	○	○	○
	MTIOC9A (入出力) / MTIOC9A# (入出力)	P21	○	○	○
		PD7	○	○	○
	MTIOC9B (入出力) / MTIOC9B# (入出力)	P10	○	○	○
		PE0	○	○	○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
マルチファンク ションタイマユ ニット 3	MTIOC9C (入出力) / MTIOC9C# (入出力)	P20	○	○	○
		PD6	○	○	○
	MTIOC9D (入出力) / MTIOC9D# (入出力)	P02	○	○	○
		PE1	○	○	○
	MTCLKA (入力) / MTCLKA# (入力)	P21	○	○	○
		P33	○	○	○
	MTCLKB (入力) / MTCLKB# (入力)	P20	○	○	○
		P32	○	○	○
	MTCLKC (入力) / MTCLKC# (入力)	P11	○	○	○
		P31	○	○	○
		PE4	○	○	○
	MTCLKD (入力) / MTCLKD# (入力)	P10	○	○	○
汎用 PWM タイマ		P30	○	○	○
		PE3	○	○	○
	ADSM0 (出力)	PB2	○	○	○
	ADSM1 (出力)	PB1	○	○	○
	GTIOC0A (入出力) / GTIOC0A# (入出力)	P71		○	○
		PD2		○	○
	GTIOC0B (入出力) / GTIOC0B# (入出力)	P74		○	○
		PD1		○	○
	GTIOC1A (入出力) / GTIOC1A# (入出力)	P72		○	○
		PD0		○	○
	GTIOC1B (入出力) / GTIOC1B# (入出力)	P75		○	○
		PB7		○	○
	GTIOC2A (入出力) / GTIOC2A# (入出力)	P73		○	○
		PB6		○	○
	GTIOC2B (入出力) / GTIOC2B# (入出力)	P76		○	○
		PB5		○	○
	GTIOC3A (入出力) / GTIOC3A# (入出力)	PD7		○	○
	GTIOC3B (入出力) / GTIOC3B# (入出力)	PD6		○	○
	GTECLKA (入力)	PD5		○	○
	GTECLKB (入力)	PD4		○	○
8 ビットタイマ	GTECLKC (入力)	PD3		○	○
	GTECLKD (入力)	PB4		○	○
	GTETRG (入力)	PB4		○	○
	GTADSM0 (出力)	PA3		○	○
	GTADSM1 (出力)	PA2		○	○
	TMO0 (出力)	PD3	○	○	○
		P33	○	○	○
		PB0	○	○	○
	TMCI0 (入力)	PD4	○	○	○
		PB1	○	○	○
	TMRI0 (入力)	PD5	○	○	○
		PB2	○	○	○
	TMO1 (出力)	PD6	○	○	○
	TMCI1 (入力)	PD2	○	○	○
		PE0	○	○	○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
8 ビットタイマ	TMR11 (入力)	PD7	○	○	○
	TMO2 (出力)	P23	○	○	○
		PA0	○	○	○
		PD1	○	○	○
	TMC12 (入力)	P24	○	○	○
	TMR12 (入力)	P22	○	○	○
	TMO3 (出力)	P11	○	○	○
	TMC13 (入力)	PA5	○	○	○
	TMR13 (入力)	P10	○	○	○
	TMO4 (出力)	P22	○	○	○
		P82	○	○	○
		PA1	○	○	○
		PD2	○	○	○
	TMC14 (入力)	P21	○	○	○
		P81	○	○	○
	TMR14 (入力)	P20	○	○	○
		P80	○	○	○
	TMO5 (出力)	PE1	○	○	○
	TMC15 (入力)	PE0	○	○	○
	TMR15 (入力)	PD7	○	○	○
	TMO6 (出力)	P24	○	○	○
		P32	○	○	○
		PD0	○	○	○
	TMC16 (入力)	P30	○	○	○
		PD4	○	○	○
	TMR16 (入力)	P31	○	○	○
		PD5	○	○	○
	TMO7 (出力)	PA2	○	○	○
	TMC17 (入力)	PA4	○	○	○
	TMR17 (入力)	PA3	○	○	○
CAN モジュール	CTXD0 (出力)	PA0		○	○
	CRXD0 (入力)	PA1		○	○
ポートアウト プットイネーブル 3	POE0# (入力)	P70	○	○	○
	POE4# (入力)	P96	○	○	○
	POE8# (入力)	PB4	○	○	○
	POE10# (入力)	PE2	○	○	○
		PE4	○	○	○
	POE11# (入力)	PE3	○	○	○
	POE12# (入力)	P01	○	○	○
		P10	○	○	○
シリアルコミュニケーション インターフェース	RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	PD5	○	○	○
	TXD1 (出力) / SMOS11 (入出力) / SSDA1 (入出力)	PD3	○	○	○
	SCK1 (入出力)	PD4	○	○	○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
シリアルコ ニケーションイ ンタフェース	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P02	○	○	○
		PD6	○	○	○
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PB6	○	○	○
		PE0	×	○	○
	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PB5	○	○	○
		PD7	×	○	○
	SCK5 (入出力)	PB7	○	○	○
		PD2	○	○	○
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PB4	○	○	○
		PE1	○	○	○
	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	P80	○	○	○
		PA5	○	○	○
		PB1	○	○	○
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	P81	○	○	○
		PB0	○	○	○
		PB2	○	○	○
	SCK6 (入出力)	P82	○	○	○
		PA4	○	○	○
		PB3	○	○	○
	CTS6# (入力) / RTS6# (出力) / SS6# (入力)	P10	○	○	○
		PA2	○	○	○
	RXD11 (入力) / SMISO11 (入出力) / SSCL11 (入出力)	PD5			○
	TXD11 (出力) / SMOSI11 (入出力) / SSDA11 (入出力)	PD3			○
	SCK11 (入出力)	PD4			○
	CTS11# (入力) / RTS11# (出力) / SS11# (入力)	PD6			○
I ² C バス インタフェース	SCL0 (入出力)	PB1	○	○	○
	SDA0 (入出力)	PB2	○	○	○
シリアルペリ フェラルインタ フェース	RSPCKA (入出力)	P24	○	○	○
		PA4	○	○	○
		PB3	○	○	○
		PD0	○	○	○
	MOSIA (入出力)	P23	○	○	○
		PB0	○	○	○
		PD2	○	○	○
	MISOA (入出力)	P22	○	○	○
		PA5	○	○	○
		PD1	○	○	○
	SSLA0 (入出力)	P30	○	○	○
		PA3	○	○	○
		PD6	○	○	○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
シリアルペリ フェラルインタ フェース	SSLA1 (出力)	P31	○	○	○
		PA2	○	○	○
		PD7	○	○	○
	SSLA2 (出力)	P32	○	○	○
		PA1	○	○	○
		PE0	○	○	○
	SSLA3 (出力)	P33	○	○	○
		PA0	○	○	○
		PE1	○	○	○
12 ビット A/D コンバータ	AN000 (入力)	P40	○	○	○
	AN001 (入力)	P41	○	○	○
	AN002 (入力)	P42	○	○	○
	AN003 (入力)	P43	○	○	○
	AN016 (入力)	P20	○	○	○
	AN100 (入力)	P44	○	○	○
	AN101 (入力)	P45	○	○	○
	AN102 (入力)	P46	○	○	○
	AN103 (入力)	P47	○	○	○
	AN116 (入力)	P21	○	○	○
	AN200 (入力)	P60	○	○	○
	AN201 (入力)	P61	○	○	○
	AN202 (入力)	P62	○	○	○
	AN203 (入力)	P63	○	○	○
	AN204 (入力)	P64	○	○	○
	AN205 (入力)	P65	○	○	○
	AN206 (入力)	P50	○	○	○
	AN207 (入力)	P51	○	○	○
	AN208 (入力)	P52	○	○	○
	AN209 (入力)	P53	○	○	○
	AN210 (入力)	P54	○	○	○
	AN211 (入力)	P55	○	○	○
	ADTRG0# (入力)	PA4	○	○	○
		P20	○	○	○
		PA1	○	○	○
	ADTRG1# (入力)	P21	○	○	○
		PA5	○	○	○
	ADTRG2# (入力)	P22	○	○	○
		PB0	○	○	○
	ADST0 (出力)	P02	○	○	○
		PD6	○	○	○
	ADST1 (出力)	P00	○	○	○
	ADST2 (出力)	P01	○	○	○
8 ビット D/A コンバータ	DA0	P24		○	○
	DA1	P23		○	○
クロック周波数 精度測定回路	CACREF (入力)	P23	○	○	○
		PB3	○	○	○
コンパレータ	COMP0 (出力)	P24	○	○	○
	COMP1 (出力)	P23	○	○	○
	COMP2 (出力)	P22	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U(MPC)
			100 ピン		100 ピン
			チップバージョン A	チップバージョン B	
コンパレータ	COMP3 (出力)	P30	○	○	○
	CVREFC0 (入力)	P20	○	×	×
	CVREFC1 (入力)	P21	○	×	×
	CMPC00 (入力)	P40	○	○	○
	CMPC01 (入力)	P40	○	○	○
	CMPC02 (入力)	P45	○	○	○
	CMPC03 (入力)	P45	○	○	○
	CMPC10 (入力)	P44	○	○	○
	CMPC11 (入力)	P44	○	○	○
	CMPC12 (入力)	P46	○	○	○
	CMPC13 (入力)	P46	○	○	○
	CMPC20 (入力)	P45	○	○	○
	CMPC21 (入力)	P45	○	○	○
	CMPC22 (入力)	P40	○	○	○
	CMPC23 (入力)	P40	○	○	○
	CMPC30 (入力)	P46	○	○	○
	CMPC31 (入力)	P46	○	○	○
	CMPC32 (入力)	P44	○	○	○
	CMPC33 (入力)	P44	○	○	○

表 2.16 マルチプル端子の割り当て端子比較 (64 ピン)

モジュール/ 機能	端子機能	割り当て ポート	RX23T(MPC)	RX24T(MPC)
			64 ピン	64 ピン
割り込み	NMI (入力)	PE2	○	○
	IRQ0 (入力)	P10	○	×
		P93	○	×
		P52	×	○
	IRQ1 (入力)	P11	○	○
		P94	○	×
		P53	×	○
	IRQ2 (入力)	P00	○	○
		P22	○	×
		PB1	○	×
		PD4	○	○
		P54	×	○
	IRQ3 (入力)	P24	○	×
		PB4	○	○
		PD5	○	○
	IRQ4 (入力)	P01	○	○
		P23	○	×
		PA2	○	×
		P96	×	○
	IRQ5 (入力)	P02	○	○
		P70	○	○
		PB6	○	○
		PD6	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX23T(MPC)	RX24T(MPC)
			64 ピン	64 ピン
割り込み	IRQ6 (入力)	P21		○
		P31		○
	IRQ7 (入力)	P30		○
マルチファンク ションタイマユ ニット3	MTIOC0A (入出力) / MTIOC0A# (入出力)	P31	○	○
		PB3	○	○
	MTIOC0B (入出力) / MTIOC0B# (入出力)	P30	○	○
		P93	○	×
		PB2	○	○
	MTIOC0C (入出力) / MTIOC0C# (入出力)	P94	○	×
		PB1	○	○
	MTIOC0D (入出力)	PB0	○	×
	MTIOC1A (入出力)	PA5	○	×
	MTIOC1B (入出力)	PA4	○	×
	MTIOC2A (入出力)	PA3	○	×
	MTIOC2B (入出力)	PA2	○	×
	MTIOC3A (入出力) / MTIOC3A# (入出力)	P11	○	○
		P33	○	×
	MTIOC3B (入出力) / MTIOC3B# (入出力)	P71	○	○
	MTIOC3C (入出力)	P32	○	×
	MTIOC3D (入出力) / MTIOC3D# (入出力)	P74	○	○
	MTIOC4A (入出力) / MTIOC4A# (入出力)	P72	○	○
	MTIOC4B (入出力) / MTIOC4B# (入出力)	P73	○	○
	MTIOC4C (入出力) / MTIOC4C# (入出力)	P75	○	○
	MTIOC4D (入出力) / MTIOC4D# (入出力)	P76	○	○
	MTIC5U (入力) / MTIC5U# (入力)	P24	○	○
	MTIC5V (入力) / MTIC5V# (入力)	P23	○	○
	MTIC5W (入力) / MTIC5W# (入力)	P22	○	○
	MTIOC6B (入出力) / MTIOC6B# (入出力)	P95		○
	MTIOC6D (入出力) / MTIOC6D# (入出力)	P92		○
	MTIOC7A (入出力) / MTIOC7A# (入出力)	P94		○
	MTIOC7B (入出力) / MTIOC7B# (入出力)	P93		○
	MTIOC7C (入出力) / MTIOC7C# (入出力)	P91		○
	MTIOC7D (入出力) / MTIOC7D# (入出力)	P90		○
	MTIOC9A (入出力) / MTIOC9A# (入出力)	P21		○
		PD7		○
	MTIOC9C (入出力) / MTIOC9C# (入出力)	PD6		○
	MTIOC9D (入出力) / MTIOC9D# (入出力)	P02		○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX23T(MPC)	RX24T(MPC)
			64 ピン	64 ピン
マルチファンク ションタイマユ ニット 3	MTCLKA (入力) / MTCLKA# (入力)	P33	○	×
		P21	×	○
	MTCLKB (入力)	P32	○	×
	MTCLKC (入力) / MTCLKC# (入力)	P11	○	○
		P31	○	○
	MTCLKD (入力) / MTCLKD# (入力)	P10	○	×
		P30	○	○
8 ビットタイマ	ADSM0 (出力)	PB2	○	○
	ADSM1 (出力)	PB1		○
	TMO0 (出力)	PD3	○	○
	TMCi0 (入力)	PD4	○	○
		PB1	×	○
	TMRi0 (入力)	PD5	○	○
		PB2	×	○
	TMO1 (出力)	P94	○	×
		PD6	○	○
	TMCi1 (入力)	P92	○	×
	TMRi1 (入力)	P93	○	×
		PD7	○	○
	TMO2 (出力)	P23	○	○
	TMCi2 (入力)	P24	○	○
	TMRi2 (入力)	P22	○	○
	TMO3 (出力)	P11	○	○
	TMCi3 (入力)	PA5	○	×
	TMRi3 (入力)	P10	○	×
	TMO4 (出力)	P22		○
	TMCi4 (入力)	P21		○
	TMRi5 (入力)	PD7		○
	TMO6 (出力)	P24		○
	TMCi6 (入力)	P30		○
		PD4		○
	TMRi6 (入力)	P31		○
		PD5		○
ポートアウト プットイネー ブル 3	POE0# (入力)	P70	○	○
	POE4# (入力)	P96		○
	POE8# (入力)	PB4	○	○
	POE10# (入力)	PE2	○	○
	POE12# (入力)	P01		○
シリアルコミュ ニケーションイ ンタフェース	RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	PD5	○	○
	TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	PD3	○	○
	SCK1 (入出力)	PD4	○	○
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P02	○	○
		PD6	○	○
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PB1	○	×
		PB6	○	○

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX23T(MPC)	RX24T(MPC)
			64 ピン	64 ピン
シリアルコ ミュ ニケーションイ ンタフェース	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PB2	○	×
		PB5	○	○
	SCK5 (入出力)	P93	○	×
		PB3	○	×
		PB7	○	×
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PA2	○	×
		PB4	×	○
	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	PB1		○
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	PB2		○
	SCK6 (入出力)	PB3		○
I ² C バス インタフェース	SCL0 (入出力)	PB1	○	○
	SDA0 (入出力)	PB2	○	○
シリアルペリ フェラルインタ フェース	RSPCKA (入出力)	P24	○	○
		P93	○	×
		PA4	○	×
		PB3	○	○
	MOSIA (入出力)	P23	○	○
		PB0	○	×
	MISOA (入出力)	P22	○	○
		P94	○	×
		PA5	○	×
	SSLA0 (入出力)	P30	○	○
		PA3	○	×
		PD6	○	○
	SSLA1 (出力)	P31	○	○
		PA2	○	×
		PD7	○	○
	SSLA2 (出力)	P32	○	×
		P92	○	×
	SSLA3 (出力)	P33	○	×
		P91	○	×
12 ビット A/D コンバータ	AN000 (入力)	P40	○	○
	AN001 (入力)	P41	○	○
	AN002 (入力)	P42	○	○
	AN003 (入力)	P43	○	×
	AN004 (入力)	P44	○	
	AN005 (入力)	P45	○	
	AN006 (入力)	P46	○	
	AN007 (入力)	P47	○	
	AN016 (入力)	P11	○	×
	AN017 (入力)	P10	○	
	AN100 (入力)	P44		○
	AN101 (入力)	P45		○
	AN102 (入力)	P46		○
	AN116 (入力)	P21		○

モジュール/ 機能	端子機能	割り当て ポート	RX23T(MPC)	RX24T(MPC)
			64 ピン	64 ピン
12 ビット A/D コンバータ	AN206 (入力)	P50		○
	AN207 (入力)	P51		○
	AN208 (入力)	P52		○
	AN209 (入力)	P53		○
	AN210 (入力)	P54		○
	ADTRG0# (入力)	PA4	○	×
	ADTRG1# (入力)	P21		○
	ADTRG2# (入力)	P22		○
	ADST0 (出力)	P02	○	○
		PD6	○	○
	ADST1 (出力)	P00		○
	ADST2 (出力)	P01		○
クロック周波数 精度測定回路	CACREF (入力)	P01	○	×
		P23	○	○
		PB3	○	○
コンパレータ	CMPC00 (入力)	P40	○	○
	CMPC01 (入力)	P43	○	×
		P40	×	○
	CMPC02 (入力)	P46	○	×
		P45	×	○
	CMPC03 (入力)	P45		○
	CMPC10 (入力)	P41	○	×
		P44	×	○
	CMPC11 (入力)	P44	○	○
	CMPC12 (入力)	P47	○	×
		P46	×	○
	CMPC13 (入力)	P46		○
	CMPC20 (入力)	P42	○	×
		P45	×	○
	CMPC21 (入力)	P45	○	○
	CMPC22 (入力)	P47	○	×
		P40	×	○
	CMPC23 (入力)	P40		○
	CMPC30 (入力)	P46		○
	CMPC31 (入力)	P46		○
	CMPC32 (入力)	P44		○
	CMPC33 (入力)	P44		○
	COMP0 (出力)	P24	○	○
	COMP1 (出力)	P23	○	○
	COMP2 (出力)	P22	○	○
	COMP3 (出力)	P30		○
	CVREFC0 (入力)	P11	○	×
	CVREFC1 (入力)	P10	○	×
		P21	×	○

表 2.17 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX23T (n = 0~2)	RX24T (n = 0~2)		RX24U (n = 0~2)
			チップバージョン A	チップバージョン B	
P00PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
P01PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : CACREF	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2
P02PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 01001b : ADST0 01010b : CTS1#/RTS1#/SS1#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9D 01001b : ADST0 01010b : CTS1#/RTS1#/SS1#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9D 00011b : MTIOC9D# 01001b : ADST0 01010b : CTS1#/RTS1#/SS1#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9D 00011b : MTIOC9D# 01001b : ADST0 01010b : CTS1#/RTS1#/SS1#

表 2.18 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX23T (n = 0, 1)	RX24T (n = 0, 1)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
P10PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00010b : MTCLKD 00101b : TMRI3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00011b : MTIOC9B# 00100b : MTCLKD# 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00011b : MTIOC9B# 00100b : MTCLKD# 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#
P11PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00101b : TMO3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00101b : TMO3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00011b : MTIOC3A# 00100b : MTCLKC# 00101b : TMO3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00011b : MTIOC3A# 00100b : MTCLKC# 00101b : TMO3
P12PFS	-	-	-	-	P12 端子機能制御 レジスタ
P13PFS	-	-	-	-	P13 端子機能制御 レジスタ
P14PFS	-	-	-	-	P14 端子機能制御 レジスタ

レジスタ	ビット	RX23T (n = 0, 1)	RX24T (n = 0, 1)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
P15PFS	-	-	-	-	P15 端子機能制御レジスタ
P16PFS	-	-	-	-	P16 端子機能制御レジスタ
P17PFS	-	-	-	-	P17 端子機能制御レジスタ
P1nPFS	ASEL	アナログ入力機能選択ビット	-	-	-

表 2.19 P2n 端子機能制御レジスタ(P2nPFS)の比較

レジスタ	ビット	RX23T (n = 2~4)	RX24T (n = 0~4)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
P20PFS	-	-	P20 端子機能制御レジスタ	P20 端子機能制御レジスタ	P20 端子機能制御レジスタ
P21PFS	-	-	P21 端子機能制御レジスタ	P21 端子機能制御レジスタ	P21 端子機能制御レジスタ
P22PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00101b : TMRI2 01101b : MISOA 11110b : COMP2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 11110b : COMP2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 11110b : COMP2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 10110b : COMP2
P23PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00101b : TMO2 00111b : CACREF 01101b : MOSIA 11110b : COMP1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00101b : TMO2 00111b : CACREF 01101b : MOSIA 11110b : COMP1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMO2 00111b : CACREF 01101b : MOSIA 11110b : COMP1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMO2 00111b : CACREF 01101b : MOSIA 10110b : COMP1
P24PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00101b : TMCI2 01101b : RSPCKA 11110b : COMP0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 11110b : COMP0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 11110b : COMP0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 10110b : COMP0

レジスタ	ビット	RX23T (n = 2~4)	RX24T (n = 0~4)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
P25PFS	-	-	-	-	P25 端子機能制御レジスタ
P26PFS	-	-	-	-	P26 端子機能制御レジスタ
P27PFS	-	-	-	-	P27 端子機能制御レジスタ
P2nPFS	ASEL	-	アナログ端子機能選択ビット	アナログ端子機能選択ビット	アナログ端子機能選択ビット

表 2.20 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX23T (n = 0~3)	RX24T (n = 0~3)		RX24U (n = 0~5)
			チップバージョン A	チップバージョン B	
P30PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 01101b : SSLA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00101b : TMCi6 01101b : SSLA0 11110b : COMP3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# 00100b : MTCLKD# 00101b : TMCi6 01101b : SSLA0 11110b : COMP3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# 00100b : MTCLKD# 00101b : TMCi6 01101b : SSLA0 11110b : COMP3
P31PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00101b : TMRi6 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# 00100b : MTCLKC# 00101b : TMRi6 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# 00100b : MTCLKC# 00101b : TMRi6 01101b : SSLA1
P32PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 01101b : SSLA2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00101b : TMO6 01101b : SSLA2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# 00100b : MTCLKB# 00101b : TMO6 01101b : SSLA2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# 00100b : MTCLKB# 00101b : TMO6 01101b : SSLA2

レジスタ	ビット	RX23T (n = 0~3)	RX24T (n = 0~3)		RX24U (n = 0~5)
			チップバージョン A	チップバージョン B	
P33PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 01101b : SSLA3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00101b : TMO0 01101b : SSLA3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC3A# 00100b : MTCLKA# 00101b : TMO0 01101b : SSLA3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC3A# 00100b : MTCLKA# 00101b : TMO0 01101b : SSLA3
P34PFS	-	-	-	-	P34 端子機能制御 レジスタ
P35PFS	-	-	-	-	P35 端子機能制御 レジスタ
P3nPFS	ISEL	-	割り込み入力機能 選択ビット	割り込み入力機能 選択ビット	割り込み入力機能 選択ビット

表 2.21 P4n 端子機能制御レジスタ (P4nPFS) の比較

レジスタ	ビット	RX23T (n = 0~7)	RX24T (n = 0~7)	RX24U (n = 0~7)
P4nPFS	ASEL	アナログ入力機能 選択ビット 0 : アナログ端子以外に 使用する 1 : アナログ端子として 使用する P40: AN000 (64/52/48 ピン) P41: AN001 (64/52/48 ピン) P42: AN002 (64/52/48 ピン) P43: AN003 (64/52/48 ピン) P44: AN004 (64/52/48 ピン) P45: AN005 (64/52/48 ピン) P46: AN006 (64/52/48 ピン) P47: AN007 (64/52/48 ピン)	アナログ端子機能 選択ビット 0 : アナログ端子以外に 使用する 1 : アナログ端子として 使用する P40 : AN000, CMPC00, CMPC01, CMPC22, CMPC23 (100/80/64 ピン) P41 : AN001 (100/80/64 ピン) P42 : AN002 (100/80/64 ピン) P43 : AN003 (100/80 ピン) P44 : AN100, CMPC10, CMPC11, CMPC32, CMPC33 (100/80/64 ピン) P45 : AN101, CMPC02, CMPC03, CMPC20, CMPC21 (100/80/64 ピン) P46 : AN102, CMPC12, CMPC13, CMPC30, CMPC31 (100/80/64 ピン) P47 : AN103 (100/80 ピン)	アナログ入力機能 選択ビット 0 : アナログ端子以外に 使用する 1 : アナログ端子として 使用する P40 : AN000, CMPC00, CMPC01, CMPC22, CMPC23 (144/100 ピン) P41 : AN001 (144/100 ピン) P42 : AN002 (144/100 ピン) P43 : AN003 (144/100 ピン) P44 : AN100, CMPC10, CMPC11, CMPC32, CMPC33 (144/100 ピン) P45 : AN101, CMPC02, CMPC03, CMPC20, CMPC21 (144/100 ピン) P46 : AN102, CMPC12, CMPC13, CMPC30, CMPC31 (144/100 ピン) P47 : AN103 (144/100 ピン)

表 2.22 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX23T	RX24T	RX24U
P5nPFS	-	-	P5n 端子機能制御レジスタ (n = 0~5)	P5n 端子機能制御レジスタ (n = 0~5)

表 2.23 P6n 端子機能制御レジスタ (P6nPFS) の比較

レジスタ	ビット	RX23T	RX24T	RX24U
P6nPFS	-	-	P6n 端子機能制御レジスタ (n = 0~5)	P6n 端子機能制御レジスタ (n = 0~5)

表 2.24 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX23T (n = 0~6)	RX24T (n = 0~6)		RX24U (n = 0~6)
			チップバージョン A	チップバージョン B	
P70PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE0#	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE0#	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE0#	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE0# 01010b : CTS9#/RTS9#/SS9#
P71PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B# 10100b : GTIOC0A 10110b : GTIOC0A#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B# 10100b : GTIOC0A 10110b : GTIOC0A#
P72PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4A	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4A	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A# 10100b : GTIOC1A 10110b : GTIOC1A#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A# 10100b : GTIOC1A 10110b : GTIOC1A#
P73PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4B	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4B	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B# 10100b : GTIOC2A 10110b : GTIOC2A#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B# 10100b : GTIOC2A 10110b : GTIOC2A#

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (n = 0~6)	RX24T (n = 0~6)		RX24U (n = 0~6)
			チップバージョン A	チップバージョン B	
P74PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3D	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3D	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D# 10100b : GTIOC0B 10110b : GTIOC0B#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D# 10100b : GTIOC0B 10110b : GTIOC0B#
P75PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4C	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4C	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4C 00011b : MTIOC4C# 10100b : GTIOC1B 10110b : GTIOC1B#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4C 00011b : MTIOC4C# 10100b : GTIOC1B 10110b : GTIOC1B#
P76PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4D	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4D	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4D 00011b : MTIOC4D# 10100b : GTIOC2B 10110b : GTIOC2B#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4D 00011b : MTIOC4D# 10100b : GTIOC2B 10110b : GTIOC2B#

表 2.25 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX23T	RX24T	RX24U
P8nPFS	-	-	P8n 端子機能制御レジスタ (n = 0~2)	P8n 端子機能制御レジスタ (n = 0~4)

表 2.26 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX23T (n = 1~4)	RX24T (n = 0~6)		RX24U (n = 0~6)
			チップバージョン A	チップバージョン B	
P90PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
P91PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 01101b : SSLA3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7C	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7C 00011b : MTIOC7C#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7C 00011b : MTIOC7C#

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (n = 1~4)	RX24T (n = 0~6)		RX24U (n = 0~6)
			チップバージョン A	チップバージョン B	
P92PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMC11 01101b : SSLA2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6D	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6D 00011b : MTIOC6D#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6D 00011b : MTIOC6D#
P93PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00101b : TMR11 01010b : SCK5 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7B	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7B 00011b : MTIOC7B#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7B 00011b : MTIOC7B#
P94PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00101b : TMO1 01101b : MISOA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7A	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7A 00011b : MTIOC7A#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7A 00011b : MTIOC7A#
P95PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
P96PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
P9nPFS	ISEL	割り込み入力機能 選択ビット 0: IRQn 入力端子とし て使用しない 1: IRQn 入力端子とし て使用する P93: IRQ0 (64/52/48 ピン) P94: IRQ1 (64/52/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P96 : IRQ4 (100/80/64 ピン)		割り込み入力機能 選択ビット 0: IRQn 入力端子とし て使用しない 1: IRQn 入力端子とし て使用する P96 : IRQ4 (144/100 ピン)

表 2.27 PAn 端子機能制御レジスタ(PAnPFS)の比較

レジスタ	ビット	RX23T (n = 2~5)	RX24T (n = 0~5)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PA0PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PA1PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (n = 2~5)	RX24T (n = 0~5)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PA2PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2B 01010b : CTS5#/RTS5#/SS5# 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00010b : MTIOC2B# 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1 10100b : GTADSM1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00011b : MTIOC2B# 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1 10100b : GTADSM1
PA3PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 01101b : SSLA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00101b : TMRI7 01101b : SSLA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC2A# 00101b : TMRI7 01101b : SSLA0 10100b : GTADSM0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00011b : MTIOC2A# 00101b : TMRI7 01101b : SSLA0 10100b : GTADSM0
PA4PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 01001b : ADTRG0# 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00101b : TMCi7 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00010b : MTIOC1B# 00101b : TMCi7 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC1B# 00101b : TMCi7 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA
PA5PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00101b : TMCi3 01101b : MISOA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00101b : TMCi3 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00010b : MTIOC1A# 00101b : TMCi3 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00011b : MTIOC1A# 00101b : TMCi3 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA
PA6PFS	PSEL [4:0]	-	-	-	端子機能選択ビット
PA7PFS	PSEL [4:0]	-	-	-	端子機能選択ビット

レジスタ	ビット	RX23T (n = 2~5)	RX24T (n = 0~5)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PAnPFS	ISEL	割り込み入力機能 選択ビット 0: IRQn 入力端子とし て使用しない 1: IRQn 入力端子とし て使用する PA2: IRQ4 (64/52/48 ピン)	割り込み入力機能選択ビット 0: IRQn 入力端子として使用しない 1: IRQn 入力端子として使用する PA5: IRQ1 (100/80 ピン)		割り込み入力機能 選択ビット 0: IRQn 入力端子とし て使用しない 1: IRQn 入力端子とし て使用する PA5: IRQ1 (144/100 ピン)

表 2.28 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX23T (n = 0~7)	RX24T (n = 0~7)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PB0PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0D 01101b : MOSIA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00011b : MTIOC0D# 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00011b : MTIOC0D# 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA
PB1PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 01010b : RXD5/SMISO5/SSCL5 01111b : SCL0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00011b : MTIOC0C# 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00011b : MTIOC0C# 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0
PB2PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 01001b : ADSM0 01010b : TXD5/SMOSI5/SSDA5 01111b : SDA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00101b : TMRIO 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00011b : MTIOC0B# 00101b : TMRIO 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00011b : MTIOC0B# 00101b : TMRIO 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (n=0~7)	RX24T (n = 0~7)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PB3PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00111b : CACREF 01010b : SCK5 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00111b : CACREF 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00011b : MTIOC0A# 00111b : CACREF 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00011b : MTIOC0A# 00111b : CACREF 01010b : SCK6 01101b : RSPCKA
PB4PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE8#	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5#	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5# 10100b : GTETR 10101b : GTECLKD	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5# 10100b : GTETR 10101b : GTECLKD
PB5PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5 10100b : GTIOC2B 10110b : GTIOC2B#	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5 10100b : GTIOC2B 10110b : GTIOC2B#
PB6PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC2A 10110b : GTIOC2A#	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC2A 10110b : GTIOC2A#
PB7PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : SCK5	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : SCK5	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : SCK5 10100b : GTIOC1B 10110b : GTIOC1B#	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : SCK5 10100b : GTIOC1B 10110b : GTIOC1B#

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (n=0~7)	RX24T (n = 0~7)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PBnPFS	ISEL	割り込み入力機能 選択ビット 0: IRQn 入力端子として 使用しない 1: IRQn 入力端子として 使用する PB1: IRQ2 (64/52/48 ピン) PB4: IRQ3 (64/52/48 ピン) PB6: IRQ5 (64/52/48 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB4 : IRQ3 (100/80/64 ピン) PB6 : IRQ5 (100/80/64 ピン)		割り込み入力機能 選択ビット 0: IRQn 入力端子として 使用しない 1: IRQn 入力端子として 使用する PB4 : IRQ3 (144/100 ピン) PB6 : IRQ5 (144/100 ピン)

表 2.29 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX23T	RX24T	RX24U
PCnPFS	-	-	-	PCn 端子機能制御レジスタ (n = 0~6)

表 2.30 PDn 端子機能制御レジスタ(PDnPFS)の比較

レジスタ	ビット	RX23T (n=3~7)	RX24T (n = 0~7)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PD0PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PD1PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PD2PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PD3PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1 10101b : GTECLKC	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1 01011b : TXD11/SMOSI11/SS DA11 10101b : GTECLKC

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (n=3~7)	RX24T (n = 0~7)		RX24U (n = 0~7)
			チップバージョン A	チップバージョン B	
PD4PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCIO 01010b : SCK1	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCIO 00110b : TMCIO6 01010b : SCK1	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCIO 00110b : TMCIO6 01010b : SCK1 10101b : GTECLKB	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCIO 00110b : TMCIO6 01010b : SCK1 01011b : SCK11 10101b : GTECLKB
PD5PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMRIO 01010b : RXD1/SMISO1/SSCL1	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMRIO 00110b : TMRIO6 01010b : RXD1/SMISO1/SSCL1	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMRIO 00110b : TMRIO6 01010b : RXD1/SMISO1/SSCL1 10101b : GTECLKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMRIO 00110b : TMRIO6 01010b : RXD1/SMISO1/SSCL1 01011b : RXD11/SMISO11/SS CL11 10101b : GTECLKA
PD6PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO1 01001b : ADST0 01010b : CTS1#/RTS1#/SS1# 01101b : SSLA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00101b : TMO1 01001b : ADST0 01010b : CTS1#/RTS1#/SS1# 01101b : SSLA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00011b : MTIOC9C# 00101b : TMO1 01001b : ADST0 01010b : CTS1#/RTS1#/SS1# 01101b : SSLA0 10100b : GTIOC3B 10110b : GTIOC3B#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00011b : MTIOC9C# 00101b : TMO1 01001b : ADST0 01010b : CTS1#/RTS1#/SS1# 01011b : CTS11#/RTS11#/SS 11# 01101b : SSLA0 10100b : GTIOC3B 10110b : GTIOC3B#
PD7PFS	PSEL [4:0]	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMR11 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00101b : TMR11 00110b : TMR15 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00011b : MTIOC9A# 00101b : TMR11 00110b : TMR15 01010b : TXD5/SMOSI5/SSDA5 01101b : SSLA1 10100b : GTIOC3A 10110b : GTIOC3A#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00011b : MTIOC9A# 00101b : TMR11 00110b : TMR15 01010b : TXD5/SMOSI5/SSDA5 01101b : SSLA1 10100b : GTIOC3A 10110b : GTIOC3A#

表 2.31 PEn 端子機能制御レジスタ (PEnPFS)の比較

レジスタ	ビット	RX23T (n = 2)	RX24T (n = 0~5)		RX24U (n = 0~6)
			チップバージョン A	チップバージョン B	
PE0PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PE1PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PE3PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PE4PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PE5PFS	PSEL [4:0]	-	端子機能選択ビット	端子機能選択ビット	端子機能選択ビット
PE6PFS	PSEL [4:0]	-	-	-	端子機能選択ビット
PEnPFS	ISEL	-	割り込み入力機能 選択ビット	割り込み入力機能 選択ビット	割り込み入力機能 選択ビット

表 2.32 PFn 端子機能制御レジスタ (PFnPFS)の比較

レジスタ	ビット	RX23T	RX24T	RX24U
PFnPFS	-	-	-	PFn 端子機能制御レジスタ (n = 0~3)

表 2.33 PGn 端子機能制御レジスタ (PGnPFS)の比較

レジスタ	ビット	RX23T	RX24T	RX24U
PGnPFS	-	-	-	PGn 端子機能制御レジスタ (n = 0~2)

2.12 マルチファンクションタイマパルスユニット 3

表 2.34 にマルチファンクションタイマパルスユニット 3 の概要比較を、表 2.35 にマルチファンクションタイマパルスユニット 3 のレジスタ比較を示します。

表 2.34 マルチファンクションタイマパルスユニット 3 の概要比較

項目	RX23T(MTU3c)	RX24T(MTU3d)/RX24U(MTU3d)
パルス入出力	最大 16 本	最大 28 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 11 種類 (MTU0 は 14 種類、 MTU2 は 12 種類、 MTU5 は 10 種類、 MTU1 & MTU2 (LWA = 1 のとき) は 4 種類)	チャンネルごとに 11 種類 (MTU0、 MTU9 は 14 種類、 MTU2 は 12 種類、 MTU5 は 10 種類、 MTU1 & MTU2 (LWA = 1 のとき) は 4 種類)
動作周波数	~40MHz	~ 80 MHz
設定可能動作	【MTU0~MTU4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 12 相の PWM 出力	【MTU0~MTU4, MTU6, MTU7, MTU9】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 14 相の PWM 出力
	【MTU0, MTU3, MTU4】 バッファ動作を設定可能	【MTU0, MTU3, MTU4, MTU6, MTU7, MTU9】 バッファ動作を設定可能
	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) - カスケード接続動作が可能	【MTU1, MTU2】 - 独立に位相計数モードを設定可能 - MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) - カスケード接続動作が可能
	【MTU3, MTU4】 - MTU3/MTU4 の連動動作による相補 PWM、リセット PWM 動作で、6 相のポジ/ネガの出力が可能 - 相補 PWM モード時、タイマカウンタの山/谷もしくはバッファレジスタ (MTU4.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 - 相補 PWM モードでダブルバッファ機能を設定可能	【MTU3, MTU4, MTU6, MTU7】 - MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 - 相補 PWM モード時、タイマカウンタの山/谷もしくはバッファレジスタ (MTU4.TGRD, MTU7.TGRD) への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 - 相補 PWM モードでダブルバッファ機能を設定可能
	【MTU3, MTU4】 MTU0 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能	【MTU3, MTU4】 MTU0 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能

項目	RX23T(MTU3c)	RX24T(MTU3d)/RX24U(MTU3d)
設定可能動作	【MTU5】 デッドタイム補償用カウンタとして使用することが可能	【MTU5】 デッドタイム補償用カウンタとして使用することが可能
	-	【MTU6, MTU7】 MTU9 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ（ブラシレス DC モータ）駆動モードが設定可能で、2 種類（チョッピング、レベル）の波形出力が選択可能
割り込み間引き機能	相補 PWM モード時に、カウンタの山/谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能	相補 PWM モード時に、カウンタの山/谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能
割り込み要因	28 種類	45 種類
バッファ動作	レジスタデータの自動転送（バッファレジスタからタイマレジスタへの転送）	レジスタデータの自動転送（バッファレジスタからタイマレジスタへの転送）
トリガ生成	- A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能	- A/D コンバータの変換開始トリガを生成可能 - A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.35 マルチファンクションタイマパルスユニット 3 のレジスタ比較

レジスタ	ビット	RX23T(MTU3c)	RX24T(MTU3d)/RX24U(MTU3d)
TMDR2B	-	-	タイマモードレジスタ 2
TSYCR	-	-	タイマシンクロクリアレジスタ
TSTRA	CST9	-	カウンタスタート 9 ビット
TSTRB	-	-	タイマスタートレジスタ
TSYRA	SYNC9	-	タイマ同期 9 ビット
TSYRB	-	-	タイマシンクロレジスタ
TCSYSTR	SCH7	-	シンクロススタート 7 ビット
	SCH6	-	シンクロススタート 6 ビット
	SCH9	-	シンクロススタート 9 ビット
TRWERB	-	-	タイマリードライトイネーブルレジスタ
TOERB	-	-	タイマアウトプットマスタイネーブルレジスタ
TOCR1B	-	-	タイマアウトプットコントロールレジスタ 1
TOCR2B	-	-	タイマアウトプットコントロールレジスタ 2
TOLBRB	-	-	タイマアウトプットレベルバッファレジスタ
TGCRB	-	-	タイマゲートコントロールレジスタ
TCNTSB	-	-	タイマサブカウンタ
TCDRB	-	-	タイマ周期データレジスタ
TCBRB	-	-	タイマ周期バッファレジスタ

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T(MTU3c)	RX24T(MTU3d)/RX24U(MTU3d)
TDDRb	-	-	タイマデッドタイム データレジスタ
TDERb	-	-	タイマデッドタイム イネーブルレジスタ
TBTERRb	-	-	タイマバッファ転送設定レジスタ
TWCRb	-	-	タイマ波形コントロールレジスタ
NFCRn	-	ノイズフィルタコントロールレジスタ n (n = 0~4, C)	ノイズフィルタコントロールレジスタ n (n = 0~4, 6, 7, 9, C)
TITCR1b	-	-	タイマ割り込み間引き 設定レジスタ 1
TITCNT1b	-	-	タイマ割り込み間引き 回数カウンタ 1
TITCR2b	-	-	タイマ割り込み間引き 設定レジスタ 2
TITCNT2b	-	-	タイマ割り込み間引き 回数カウンタ 2
TADSTRGR0	TADSTRS0[4:0]	ADSM0 端子出力フレーム 同期信号生成用 A/D 変換開始要求 選択ビット b4 b0 0 0 0 0 0 : 要因非選択 0 0 0 0 1 : TRGA0N 0 0 0 1 0 : TRGA1N 0 0 0 1 1 : TRGA2N 0 0 1 0 0 : TRGA3N 0 0 1 0 1 : TRGA4N 0 1 0 0 0 : TRG0N 0 1 0 0 1 : TRG4AN 0 1 0 1 0 : TRG4BN 0 1 0 1 1 : TRG4AN または TRG4BN 0 1 1 0 0 : TRG4ABN	ADSM0 端子出力フレーム 同期信号生成用 A/D 変換開始要求 選択ビット b4 b0 0 0 0 0 0 : 要因非選択 0 0 0 0 1 : TRGA0N 0 0 0 1 0 : TRGA1N 0 0 0 1 1 : TRGA2N 0 0 1 0 0 : TRGA3N 0 0 1 0 1 : TRGA4N 0 0 1 1 0 : TRGA6N 0 0 1 1 1 : TRGA7N 0 1 0 0 0 : TRG0N 0 1 0 0 1 : TRG4AN 0 1 0 1 0 : TRG4BN 0 1 1 0 0 : TRG4ABN 0 1 1 0 1 : TRG7AN 0 1 1 1 0 : TRG7BN 1 0 0 0 0 : TRG7ABN 1 0 0 0 1 : TRGA9N 1 0 0 1 0 : TRG9N 1 0 0 1 1 : TRG9AEN 1 0 1 0 0 : TRG0AEN 1 0 1 0 1 : TRGA09N 1 0 1 1 0 : TRG09N
TADSTRGR1	-	-	A/D 変換開始要求選択レジスタ 1

2.13 ポートアウトプットイネーブル 3

表 2.36 にポートアウトプットイネーブル 3 の概要比較を、表 2.37 にポートアウトプットイネーブル 3 のレジスタ比較を示します。

表 2.36 ポートアウトプットイネーブル 3 の概要比較

項目	RX23T(POE3b)	RX24T(POE3b, POE3A)/RX23U(POE3A)
出力停止時の端子の状態	• ハイインピーダンス	• ハイインピーダンス • 汎用入出力ポート (注 1)
出力停止制御対象端子	• MTU の出力端子 —MTU0 端子 (MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) —MTU3 端子 (MTIOC3B, MTIOC3D) —MTU4 端子 (MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D)	• MTU の出力端子 —MTU0 端子 (MTIOC0A, MTIOC0B, MTIOC0C, MTIOC0D) —MTU3 端子 (MTIOC3B, MTIOC3D) —MTU4 端子 (MTIOC4A, MTIOC4B, MTIOC4C, MTIOC4D) —MTU6 端子 (MTIOC6B, MTIOC6D) —MTU7 端子 (MTIOC7A, MTIOC7B, MTIOC7C, MTIOC7D) —MTU9 端子 (MTIOC9A, MTIOC9B, MTIOC9C, MTIOC9D) • GPT の出力端子 (注 1) —GPT0 端子 (GTIOC0A, GTIOC0B) —GPT1 端子 (GTIOC1A, GTIOC1B) —GPT2 端子 (GTIOC2A, GTIOC2B) —GPT3 端子 (GTIOC3A, GTIOC3B)
出力停止要求発生条件	• 入力端子の変化 : POE0#, POE8#, POE10#端子が入力されたとき • レジスタ設定をしたとき • クロック発生回路の発振停止を検出したとき • コンパレータ (CMPC) のコンパレータ検出をしたとき	• 入力端子の変化 : POE0#, POE4#, POE8#, POE10#, POE11#, POE12#端子に信号が入力されたとき • レジスタ設定をしたとき • メインクロック発生回路の発振停止を検出したとき • コンパレータ C (CMPC) の出力を検出したとき

項目	RX23T(POE3b)	RX24T(POE3b, POE3A)/RX23U(POE3A)
出力停止要求発生条件	出力端子の短絡 : 以下の組み合わせの出力信号レベル(アクティブレベル)が1サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D	出力端子の短絡 : 以下の組み合わせの出力信号レベル(アクティブレベル)が1サイクル以上一致(短絡)したとき 【MTU 相補 PWM 出力端子】 —MTIOC3B と MTIOC3D —MTIOC4A と MTIOC4C —MTIOC4B と MTIOC4D —MTIOC6B と MTIOC6D —MTIOC7A と MTIOC7C —MTIOC7B と MTIOC7D 【GPT 出力端子】 —GTIOC0A と GTIOC0B —GTIOC1A と GTIOC1B —GTIOC2A と GTIOC2B
機能	- POE0#, POE8#, POE10#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です。 - POE0#, POE8#, POE10#端子の立ち下がりエッジ、または Low サンプリングによって、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンス状態にできます。 - クロック発生回路の発振停止を検出した場合、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンス状態にできます。 - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンス状態にできます。 - コンパレータ (CMPC) のコンパレータ検出によって、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンス状態にできます	- POE0#, POE4#, POE8#, POE10#, POE11#, POE12#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です - POE0#, POE4#, POE8#, POE10#, POE11#, POE12#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力を停止できます - クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、GPT 出力端子の出力を停止できます - コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます
機能	- POE のレジスタの設定により、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンス状態にできます。 - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です。	- POE のレジスタの設定により、すべての制御対象端子の出力を停止できます - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

注 1. RX24T グループではチップバージョン B のみ

表 2.37 ポートアウトプットイネーブル 3 のレジスタ比較

レジスタ	ビット	RX23T (POE3b)	RX24T (POE3b, POE3A)	RX23U (POE3A)
ICSR2	-	-	入力レベルコントロール / ステータスレジスタ 2	入力レベルコントロール / ステータスレジスタ 2
ICSR5	-	-	入力レベルコントロール / ステータスレジスタ 5	入力レベルコントロール / ステータスレジスタ 5
ICSR7	-	-	入力レベルコントロール / ステータスレジスタ 7	入力レベルコントロール / ステータスレジスタ 7
OCSR2	-	-	出力レベルコントロール / ステータスレジスタ 2	出力レベルコントロール / ステータスレジスタ 2
OCSR3	-	-	-	出力レベルコントロール / ステータスレジスタ 3
ALR1	OLSG0A	MTIOC3B アクティブレベル設定ビット	MTIOC3B/ GTIOC0A (P71) 端子アクティブレベル設定ビット	MTIOC3B/ GTIOC0A (P71) 端子アクティブレベル設定ビット
	OLSG0B	MTIOC3D アクティブレベル設定ビット	MTIOC3D/ GTIOC0B (P74) 端子アクティブレベル設定ビット	MTIOC3D/ GTIOC0B (P74) 端子アクティブレベル設定ビット
	OLSG1A	MTIOC4A アクティブレベル設定ビット	MTIOC4A/ GTIOC1A (P72) 端子アクティブレベル設定ビット	MTIOC4A/ GTIOC1A (P72) 端子アクティブレベル設定ビット
	OLSG1B	MTIOC4C アクティブレベル設定ビット	MTIOC4C/ GTIOC1B (P75) 端子アクティブレベル設定ビット	MTIOC4C/ GTIOC1B (P75) 端子アクティブレベル設定ビット
	OLSG2A	MTIOC4B アクティブレベル設定ビット	MTIOC4B/ GTIOC2A (P73) 端子アクティブレベル設定ビット	MTIOC4B/ GTIOC2A (P73) 端子アクティブレベル設定ビット
	OLSG2B	MTIOC4D アクティブレベル設定ビット	MTIOC4D/ GTIOC2B (P76) 端子アクティブレベル設定ビット	MTIOC4D/ GTIOC2B (P76) 端子アクティブレベル設定ビット
ALR2	-	-	アクティブレベルレジスタ 2	アクティブレベルレジスタ 2
ALR3	-	-	-	アクティブレベルレジスタ 3
SPOER	MTUCH34HIZ	MTU3, MTU4 出力ハイインピーダンス許可ビット	MTU3, MTU4/ GPT0~GPT2 端子出力停止許可ビット	MTU3, MTU4/ GPT0~GPT2 端子出力停止許可ビット
	MTUCH67HIZ	-	MTU6, MTU7 端子出力停止許可ビット	MTU6, MTU7 端子出力停止許可ビット
	GPT02HIZ	-	-	GPT0~GPT2/ MTU3, MTU4 端子出力停止許可ビット
	GPT03HIZ	-	GPT0~GPT3 端子出力停止許可ビット (注1)	GPT0~GPT3 端子出力停止許可ビット
	MTUCH9HIZ	-	MTU9 端子出力停止許可ビット	MTU9 端子出力停止許可ビット
POECR1	MTU0B2ZE	MTIOC0B P93 端子ハイインピーダンス許可ビット	-	-
	MTU0C1ZE	MTIOC0C P94 端子ハイインピーダンス許可ビット	-	-

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (POE3b)	RX24T (POE3b, POE3A)	RX23U (POE3A)
POECR2	MTU7BDZE	-	MTIOC7B/MTIOC7D 端子 ハイインピーダンス 許可ビット	MTIOC7B/MTIOC7D 端子 ハイインピーダンス 許可ビット
	MTU7ACZE	-	MTIOC7A/MTIOC7C 端子 ハイインピーダンス 許可ビット	MTIOC7A/MTIOC7C 端子 ハイインピーダンス 許可ビット
	MTU6BDZE	-	MTIOC6B/MTIOC6D 端子 ハイインピーダンス 許可ビット	MTIOC6B/MTIOC6D 端子 ハイインピーダンス 許可ビット
POECR3	-	-	ポートアウトプット イネーブルコントロール レジスタ 3 (注2)	ポートアウトプット イネーブルコントロール レジスタ 3
	GPT0AZE	-	-	GTIOC0A (P12)端子 ハイインピーダンス 許可ビット
	GPT0BZE	-	-	GTIOC0B (P15)端子 ハイインピーダンス 許可ビット
	GPT1AZE	-	-	GTIOC1A (P13)端子 ハイインピーダンス 許可ビット
	GPT1BZE	-	-	GTIOC1B (P16)端子 ハイインピーダンス 許可ビット
	GPT2AZE	-	-	GTIOC2A (P14)端子 ハイインピーダンス 許可ビット
	GPT2BZE	-	-	GTIOC2B (P17)端子 ハイインピーダンス 許可ビット
POECR4	IC2ADDMT34ZE	-	MTU3, MTU4 出力停止 条件 POE4F 追加ビット	MTU3, MTU4 出力停止 条件 POE4F 追加ビット
	IC5ADDMT34ZE	-	MTU3, MTU4 出力停止 条件 POE11F 追加ビット	MTU3, MTU4 出力停止 条件 POE11F 追加ビット
	IC6ADDMT34ZE	-	MTU3, MTU4 出力停止 条件 POE12F 追加ビット	MTU3, MTU4 出力停止 条件 POE12F 追加ビット
	CMADDMT67ZE	-	MTU6, MTU7 出力停止 条件 CFLAG 追加ビット	MTU6, MTU7 出力停止 条件 CFLAG 追加ビット
	IC1ADDMT67ZE	-	MTU6, MTU7 出力停止 条件 POE0F 追加ビット	MTU6, MTU7 出力停止 条件 POE0F 追加ビット
	IC3ADDMT67ZE	-	MTU6, MTU7 出力停止 条件 POE8F 追加ビット	MTU6, MTU7 出力停止 条件 POE8F 追加ビット
	IC4ADDMT67ZE	-	MTU6, MTU7 出力停止 条件 POE10F 追加ビット	MTU6, MTU7 出力停止 条件 POE10F 追加ビット
	IC5ADDMT67ZE	-	MTU6, MTU7 出力停止 条件 POE11F 追加ビット	MTU6, MTU7 出力停止 条件 POE11F 追加ビット
	IC6ADDMT67ZE	-	MTU6, MTU7 出力停止 条件 POE12F 追加ビット	MTU6, MTU7 出力停止 条件 POE12F 追加ビット
POECR5	IC2ADDMT0ZE	-	MTU0 出力停止条件 POE4F 追加ビット	MTU0 出力停止条件 POE4F 追加ビット
	IC5ADDMT0ZE	-	MTU0 出力停止条件 POE11F 追加ビット	MTU0 出力停止条件 POE11F 追加ビット
	IC6ADDMT0ZE	-	MTU0 出力停止条件 POE12F 追加ビット	MTU0 出力停止条件 POE12F 追加ビット

レジスタ	ビット	RX23T (POE3b)	RX24T (POE3b, POE3A)	RX23U (POE3A)
POECR6	-	-	ポートアウトプット イネーブルコントロール レジスタ 6 (注2)	ポートアウトプット イネーブルコントロール レジスタ 6
	CMADDGPT02ZE	-	-	GPT0~GPT2 出力停止 条件 CFLAG 追加ビット
	IC1ADDGPT02ZE	-	-	GPT0~GPT2 出力停止 条件 POE0F 追加ビット
	IC2ADDGPT02ZE	-	-	GPT0~GPT2 出力停止 条件 POE4F 追加ビット
	IC3ADDGPT02ZE	-	-	GPT0~GPT2 出力停止 条件 POE8F 追加ビット
	IC5ADDGPT02ZE	-	-	GPT0~GPT2 出力停止 条件 POE11F 追加ビット
	IC6ADDGPT02ZE	-	-	GPT0~GPT2 出力停止 条件 POE12F 追加ビット
POECR7	-	-	ポートアウトプット イネーブルコントロール レジスタ 7	ポートアウトプット イネーブルコントロール レジスタ 7
	MTU9A2ZE	-	-	MTIOC9A (P26)端子 ハイインピーダンス 許可ビット
	MTU9C2ZE	-	-	MTIOC9C (P25)端子 ハイインピーダンス 許可ビット
POECR8	-	-	ポートアウトプット イネーブルコントロール レジスタ 8	ポートアウトプット イネーブルコントロール レジスタ 8
PMMCR0	-	-	ポートモードマスクコン トロールレジスタ 0 (注2)	ポートモードマスク コントロールレジスタ 0
PMMCR1	-	-	ポートモードマスクコン トロールレジスタ 1 (注2)	ポートモードマスク コントロールレジスタ 1
PMMCR2	-	-	ポートモードマスクコン トロールレジスタ 2 (注2)	ポートモードマスク コントロールレジスタ 2
	GPT0AME	-	-	GTIOC0A/MTIOC3B (P12) 端子ポートモードマスク 許可ビット
	GPT0BME	-	-	GTIOC0B/MTIOC3D (P15) 端子ポートモードマスク 許可ビット
	GPT1AME	-	-	GTIOC1A/MTIOC4A (P13) 端子ポートモードマスク 許可ビット
	GPT1BME	-	-	GTIOC1B/MTIOC4C (P16) 端子ポートモードマスク 許可ビット
	GPT2AME	-	-	GTIOC2A/MTIOC4B (P14) 端子ポートモードマスク 許可ビット
	GPT2BME	-	-	GTIOC2B/MTIOC4D (P17) 端子ポートモードマスク 許可ビット
PMMCR3	-	-	ポートモードマスクコン トロールレジスタ 3 (注2)	ポートモードマスク コントロールレジスタ 3

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T (POE3b)	RX24T (POE3b, POE3A)	RX23U (POE3A)
PMMCR3	MTU9A2ME	-	-	MTIOC9A (P26) 端子ポートモードマスク 許可ビット
	MTU9C2ME	-	-	MTIOC9C (P25) 端子ポートモードマスク 許可ビット
POECMPFR	C3FLAG	-	コンパレータチャネル 3 出力検出フラグ	コンパレータチャネル 3 出力検出フラグ
POECMPSEL	POEREQ3	-	コンパレータチャネル 3 出力停止許可ビット	コンパレータチャネル 3 出力停止許可ビット
POECMPExm	-	-	ポートアウトプットイ ネーブルコンパレータ要 求拡張選択レジスタ m (m = 0~2, 4, 5) (注2)	ポートアウトプットイ ネーブルコンパレータ要 求拡張選択レジスタ m (m = 0~5)

注 1. チップバージョン A では予約ビットです。読むと “0” が読めます。書く場合 “0” としてください。

注 2. チップバージョン B のみにあります。

2.14 8 ビットタイマ

表 2.38 に 8 ビットタイマの概要比較を示します。

表 2.38 8 ビットタイマの概要比較

項目	RX23T(TMR)	RX24T(TMR)/RX24U(TMR)
カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、 PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、 PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル) ×2 ユニット	(8 ビット×2 チャンネル) ×4 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A、 コンペアマッチ B) 16 ビットモード (コンペアマッチ A、 コンペアマッチ B)	8 ビットモード (コンペアマッチ A、 コンペアマッチ B) 16 ビットモード (コンペアマッチ A、 コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、 外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、 PWM 出力	任意のデューティ比のパルス出力、 PWM 出力
2 チャンネルの カスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位) とする 16 ビット タイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカ ウント (TMR3 は TMR2 のコンペア マッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位、TMR4 を上位、 TMR5 を下位、TMR6 を上位、TMR7 を下位) とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカ ウント (TMR3 は TMR2 のコンペア マッチをカウント、TMR5 は TMR4 の コンペアマッチをカウント、TMR7 は TMR6 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、 オーバフロー	コンペアマッチ A、コンペアマッチ B、 オーバフロー
DTC の起動	コンペアマッチ A 割り込み、コンペアマッ チ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペアマッ チ B 割り込みにより起動可能
A/D コンバータの 変換開始トリガ	TMR0、TMR2 のコンペアマッチ A	TMR0、TMR2、 TMR4、 TMR6 のコンペアマッチ A
SCI のボーレート クロック生成	SCI のボーレートクロックを生成	SCI のボーレートクロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態 への設定が可能	ユニットごとにモジュールストップ状態 への設定が可能

2.15 シリアルコミュニケーションインタフェース

表 2.39 にシリアルコミュニケーションインタフェースの概要比較を、表 2.40 に SCI チャンネル別仕様比較を示します。

表 2.39 シリアルコミュニケーションインタフェースの概要比較

項目		RX23T(SCI _g)	RX24T(SCI _g)	RX24U(SCI _g)
チャンネル数		● SCI _g : 2 チャンネル	● SCI _g : 3 チャンネル	● SCI _g : 6 チャンネル
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ポーレートジェネレータ内蔵により任意のビットレートを設定可能	ポーレートジェネレータ内蔵により任意のビットレートを設定可能	ポーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		- 送信部 : ダブルバッファ構成による連続送信が可能 - 受信部 : ダブルバッファ構成による連続受信が可能	- 送信部 : ダブルバッファ構成による連続送信が可能 - 受信部 : ダブルバッファ構成による連続受信が可能	- 送信部 : ダブルバッファ構成による連続送信が可能 - 受信部 : ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了（簡易 I ² C モード用）	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了（簡易 I ² C モード用）	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了（簡易 I ² C モード用）
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/ 奇数パリティ/ パリティなし	偶数パリティ/ 奇数パリティ/ パリティなし	偶数パリティ/ 奇数パリティ/ パリティなし
	受信エラー検出機能	パリティエラー、 オーバランエラー、 フレーミングエラー	パリティエラー、 オーバランエラー、 フレーミングエラー	パリティエラー、 オーバランエラー、 フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	スタートビットの検出	Low または立ち下がりエッジを選択可能	Low または立ち下がりエッジを選択可能	Low または立ち下がりエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすることでブレークを検出可能

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

項目		RX23T(SCIg)	RX24T(SCIg)	RX24U(SCIg)
調歩同期式モード	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5, SCI6)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5, SCI6)
	倍速モード	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信	- 受信時パリティエラーを検出するとエラーシグナルを自動送出 - 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能

表 2.40 SCI チャンネル別仕様比較

項目	RX23T(SCI _g)	RX24T(SCI _g)	RX24U(SCI _g)
調歩同期式モード	SCI1, SCI5	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11
クロック同期式モード	SCI1, SCI5	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11
スマートカードインタフェースモード	SCI1, SCI5	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11
簡易 I ² C モード	SCI1, SCI5	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11
簡易 SPI モード	SCI1, SCI5	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11
TMR クロック入力	SCI5	SCI5, SCI6	SCI5, SCI6
周辺モジュールクロック	PCLKB : SCI1, SCI5	PCLKB : SCI1, SCI5, SCI6	PCLKB : SCI1, SCI5, SCI6, SCI8, SCI9 PCLKA : SCI11

2.16 シリアルペリフェラルインタフェース

表 2.41 にシリアルペリフェラルインタフェースの概要比較を、表 2.42 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.41 シリアルペリフェラルインタフェースの概要比較

項目	RX23T(RSPIa)	RX24T(RSPIb)/RX24U(RSPIb)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) / クロック同期式動作 (3 線式) でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) / クロック同期式動作 (3 線式) でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 8 分周) —High 幅：PCLK の 4 サイクル、 Low 幅：PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 6 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 6 分周) —High 幅：PCLK の 3 サイクル、 Low 幅：PCLK の 3 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

項目	RX23T(RSPIa)	RX24T(RSPIb)/RX24U(RSPIb)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延 (RSPCK 遅延) を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延 (SSL ネゲート遅延) を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延) を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延 (RSPCK 遅延) を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延 (SSL ネゲート遅延) を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延) を設定可能 —設定範囲：1~8 RSPCK —設定単位：1 RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 —SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能
割り込み要因	割り込み要因 —受信バッファフル割り込み —送信バッファエンプティ割り込み —RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) —RSPI アイドル割り込み (RSPI アイドル)	割り込み要因 —受信バッファフル割り込み —送信バッファエンプティ割り込み —RSPI エラー割り込み (モードフォルト、オーバラン、アンダラン、パリティエラー) —RSPI アイドル割り込み (RSPI アイドル)
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.42 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX23T(RSPIa)	RX24T(RSPIb)/RX24U(RSPIb)
SPSR	MODF	モードフォルトエラーフラグ 0 : モードフォルトエラーなし 1 : モードフォルトエラー発生	モードフォルトエラーフラグ 0 : モードフォルトエラーなし、 アンダランエラーなし 1 : モードフォルトエラー またはアンダランエラー発生
	UDRF	-	アンダランエラーフラグ ^(注 1)

注 1. UDRF フラグを“0”にするときは、同時に MODF フラグも“0”にしてください。

2.17 12 ビット A/D コンバータ

表 2.43 に 12 ビット A/D コンバータの概要比較を、表 2.44 に 12 ビット A/D コンバータのレジスタ比較を、表 2.45 に ADSTRGR レジスタに設定する A/D 起動要因比較を示します。

表 2.43 12 ビット A/D コンバータの概要比較

項目	RX23T(S12ADE)	RX24T(S12ADF)/RX24U(S12ADF)
ユニット数	1 ユニット (S12AD)	3 ユニット (S12AD, S12AD1, S12AD2)
入力チャンネル	S12AD : 10 チャンネル	S12AD : 5 チャンネル S12AD1 : 5 チャンネル S12AD2 : 12 チャンネル
拡張アナログ機能	内部基準電圧	内部基準電圧 (S12AD2 のみ)
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1 μ s (A/D 変換クロック ADCLK = 40MHz 動作時)	1 チャンネル当たり 1 μ s (A/D 変換クロック ADCLK = 40MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 —PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	- アナログ入力用 10 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは 2 重化レジスタに保持 - ダブルトリガモード拡張動作(特定トリガ種別で有効) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した 2 重化レジスタに保持	- アナログ入力用 22 本 (S12AD : 5 本、S12AD1 : 5 本、S12AD2 : 12 本)、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本/ユニット - 内部基準電圧用 1 本 (S12AD2) - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは 2 重化レジスタに保持 - ダブルトリガモード拡張動作(特定トリガ種別で有効) —選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した 2 重化レジスタに保持

項目	RX23T(S12ADE)	RX24T(S12ADF)/RX24U(S12ADF)
動作モード	- シングルスキャンモード： —任意に選択した最大 10 チャンネルのアナログ入力を 1 回のみ A/D 変換 —内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード： —任意に選択した最大 10 チャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： —任意に選択した最大 10 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 —グループ A とグループ B は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード (グループ A 優先制御選択時) —グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 —グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行(再スキャン)の設定が可能	動作モードは 3 ユニット個別で設定可能です。 - シングルスキャンモード： —任意に選択したチャンネルのアナログ入力を 1 回のみ A/D 変換 —内部基準電圧を 1 回のみ A/D 変換 (S12AD2) - 連続スキャンモード： —任意に選択したチャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード： —使用するグループの数は 2 つ (グループ A, B) と 3 つ (グループ A, B, C) が選択可能 (グループの数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) —任意に選択したチャンネルのアナログ入力をグループ A とグループ B または グループ A, B, C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 —グループ A とグループ B と グループ C は、各々の変換開始条件 (同期トリガ) を選択することで異なるタイミングで変換開始可能 - グループスキャンモード (グループ優先制御選択時) —低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。 —優先順位は、グループ A (高) > グループ B > グループ C (低) —優先グループのスキャン終了後、低優先グループのスキャンを再実行 (再スキャン) する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット(MTU)、8 ビットタイマ(TMR)からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット(MTU)、汎用 PWM タイマ (GPT)、8 ビットタイマ (TMR) からのトリガ - 非同期トリガ 外部トリガ ADTRG0# (S12AD) , ADTRG1# (S12AD1) , ADTRG2# (S12AD2) 端子による A/D 変換動作の開始が可能 (3 ユニット個別)

項目	RX23T(S12ADE)	RX24T(S12ADF)/RX24U(S12ADF)
機能	- チャンネル専用サンプル&ホールド機能 (3ch) - サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ 2 重化機能) - A/D データレジスタオートクリア機能	- チャンネル専用サンプル&ホールド機能 (3ch : S12AD1 のみ) - プログラマブルゲインアンプによる入力信号増幅機能 (1ch/S12AD, 3ch/S12AD1) - サンプリングステート数可変機能 (チャンネルごとに設定可能) 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出アシスト機能 (ディスチャージ機能/プリチャージ機能) - ダブルトリガモード (A/D 変換データ二重化機能) - A/D データレジスタオートクリア機能
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI)を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI)を発生 - S12ADI、GBADI 割り込みでデータトランスファコントローラ(DTC)を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生 (3 ユニット個別) - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生 (3 ユニット個別) - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI, GBADI1, GBADI2) を発生。 グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求 (GCADI, GCADI1, GBADI2) を発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI, S12ADI1, S12ADI2) を発生。グループ B と グループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求 (GBADI/GCADI, GBADI1/GCADI1, GBADI2/GCADI2) を発生 - S12ADI/S12ADI1/S12ADI2, GBADI/GBADI1/GBADI2, GCADI/GCADI1/GCADI2 割り込みでデータトランスファコントローラ (DTC) を起動可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.44 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX23T(S12ADE)	RX24T(S12ADF)/RX24U(S12ADF)
ADDRy	-	A/D データレジスタ y (y = 0~7, 16, 17)	A/D データレジスタ y (y = 0~3, 16 : S12AD と S12AD1, y = 0~11 : S12AD2)
ADCSR	ADST	A/D 変換スタートビット	A/D 変換スタートビット (注1)
S12AD. ADANSA0	ANSA0n	A/D 変換チャンネル選択ビット (n = 00~07)	A/D 変換チャンネル選択ビット (n = 00~03)
S12AD1. ADANSA0	-	-	A/D チャンネル選択レジスタ A0
S12AD2. ADANSA0	-	-	A/D チャンネル選択レジスタ A0
S12AD. ADANSA1	ANSA1n	A/D 変換チャンネル選択ビット (n = 00, 01)	A/D 変換チャンネル選択ビット (n = 00)
S12AD1. ADANSA1	-	-	A/D チャンネル選択レジスタ A1
S12AD. ADANSB0	ANSB0n	A/D 変換チャンネル選択ビット (n = 00~07)	A/D 変換チャンネル選択ビット (n = 00~03)
S12AD1. ADANSB0	-	-	A/D チャンネル選択レジスタ B0
S12AD2. ADANSB0	-	-	A/D チャンネル選択レジスタ B0
S12AD. ADANSB1	ANSB1n	A/D 変換チャンネル選択ビット (n = 00, 01)	A/D 変換チャンネル選択ビット (n = 00)
S12AD1. ADANSB1	-	-	A/D チャンネル選択レジスタ B1
ADANSC0	-	-	A/D チャンネル選択レジスタ C0
ADANSC1	-	-	A/D チャンネル選択レジスタ C1
S12AD. ADADS0	ADS0n	A/D 変換値加算/平均チャンネル選択ビット (n = 00~07)	A/D 変換値加算/平均チャンネル選択ビット (n = 00~03)
S12AD1. ADADS0	-	-	A/D 変換値加算/平均機能チャンネル 選択レジスタ 0
S12AD2. ADADS0	-	-	A/D 変換値加算/平均機能チャンネル 選択レジスタ 0
S12AD. ADADS1	ADS1n	A/D 変換値加算/平均チャンネル選択ビット (n = 00, 01)	A/D 変換値加算/平均チャンネル選択ビット (n = 00)
S12AD1. ADADS1	-	-	A/D 変換値加算/平均機能チャンネル 選択レジスタ 1
ADGCTRGR	-	-	A/D グループ C トリガ選択レジスタ
ADSSTRn	-	A/D サンプリングステートレジスタ n (n = 0~7, L, O)	A/D サンプリングステートレジスタ n (n = 0~11, L, O)
ADGSPCR	LGRRS	-	再開チャンネル選択ビット
ADHVREFCNT	-	A/D 高電位/低電位基準電圧コントロール レジスタ	-
ADPGACR	-	-	A/D プログラマブルゲインアンプ コントロールレジスタ
ADPGAGS0	-	-	A/D プログラマブルゲインアンプ ゲイン設定レジスタ 0

注 1. グループ優先動作モード有効時 (ADCSR.ADCS[1:0]ビット=01b かつ ADGSPCR.PGS ビット=1) に
シングルスキャン連続機能を使用 (ADGSPCR.GBRP ビット=1) した場合、ADST ビットは“1”を保
持します。

表 2.45 ADSTRGR レジスタに設定する A/D 起動要因比較

ビット	RX23T(S12ADE)	RX24T(S12ADF)/RX24U(S12ADF)
TRSB[5:0]	グループ B 専用 A/D 変換開始トリガ選択ビット	グループ B 専用 A/D 変換開始トリガ選択ビット
	b5 b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1	b5 b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2 1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : GTADTRA0N 1 1 0 0 1 1 : GTADTRB0N 1 1 0 1 0 0 : GTADTRA1N 1 1 0 1 0 1 : GTADTRB1N 1 1 0 1 1 0 : GTADTRA2N 1 1 0 1 1 1 : GTADTRB2N 1 1 1 0 0 0 : GTADTRA3N 1 1 1 0 0 1 : GTADTRB3N 1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N 1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N 1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N 1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

ビット	RX23T(S12ADE)	RX24T(S12ADF)/RX24U(S12ADF)
TRSA[5:0]	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 : ADTRG0# 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 (注1) 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2 1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : GTADTRA0N 1 1 0 0 1 1 : GTADTRB0N 1 1 0 1 0 0 : GTADTRA1N 1 1 0 1 0 1 : GTADTRB1N 1 1 0 1 1 0 : GTADTRA2N 1 1 0 1 1 1 : GTADTRB2N 1 1 1 0 0 0 : GTADTRA3N 1 1 1 0 0 1 : GTADTRB3N 1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N 1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N 1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N 1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N

注 1. RX23T グループでは、グループスキャンモードでグループ A の A/D 変換開始トリガに非同期トリガを使用することはできませんが、RX24T/RX24U グループでは非同期トリガも使用することができます。

2.18 コンパレータ C 用リファレンス電圧生成専用 D/A コンバータ / D/A コンバータ

表 2.46 に D/A コンバータの概要比較を、表 2.47 に D/A コンバータのレジスタ比較を示します。

表 2.46 D/A コンバータの概要比較

項目	RX23T(DA)	RX24T(DA, DAa)	RX24U(DAa)
分解能	8 ビット	8 ビット	8 ビット
出力チャンネル	1 チャンネル	【チップバージョン A の場合】 1 チャンネル 【チップバージョン B の場合】 2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	-	- D/A 変換と A/D 変換の干渉対策 —12 ビット A/D コンバータ（ユニット 2）が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。	- D/A 変換と A/D 変換の干渉対策 —12 ビット A/D コンバータ（ユニット 2）が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.47 D/A コンバータのレジスタ比較

レジスタ	ビット	RX23T(DA)	RX24T(DA, DAa)	RX24U(DAa)
DADRM	-	D/A データレジスタ m (m = 0)	D/A データレジスタ m (m = 0, 1)	D/A データレジスタ m (m = 0, 1)
DACR	DAOE1	-	D/A 出力許可 1 ビット チップバージョン A では予約ビットです。読むと“0”が読めます。書く場合“0”としてください。	D/A 出力許可 1 ビット
DADPR	-	DADRM フォーマット選択レジスタ (m = 0)		DADRM フォーマット選択レジスタ (m = 0, 1)
DAADSCR	-	-	D/A A/D 同期スタート制御レジスタ チップバージョン B にのみあります。	D/A A/D 同期スタート制御レジスタ

2.19 コンパレータ C

表 2.48 にコンパレータ C の概要比較を、表 2.49 にコンパレータ C のレジスタ比較を示します。

表 2.48 コンパレータ C の概要比較

項目	RX23T(CMPC)	RX24T(CMPC)	RX24U(CMPC)
チャンネル数	3 チャンネル (コンパレータ C0~コンパレータ C2)	4 チャンネル (コンパレータ C0~コンパレータ C3)	4 チャンネル (コンパレータ C0~コンパレータ C3)
アナログ入力電圧	- CMPCnm 端子 (n = チャンネル番号、m = 0~2) への入力電圧 - 内部基準電圧	CMPCnm 端子 (n = チャンネル番号、m = 0~3)への入力電圧	CMPCnm 端子 (n = チャンネル番号、m = 0~3)への入力電圧
リファレンス入力電圧	CVREFC0、CVREFC1 端子への入力電圧または内蔵 D/A コンバータの出力電圧	【チップバージョン A の場合】 - CVREFC0、CVREFC1 端子への入力電圧または内蔵 D/A コンバータ 0 の出力電圧 【チップバージョン B の場合】 - 内蔵 D/A コンバータ 0 出力電圧または内蔵 D/A コンバータ 1 出力電圧	内蔵 D/A コンバータ 0 出力電圧または内蔵 D/A コンバータ 1 出力電圧
比較結果	比較結果を外部出力可能	比較結果を外部出力可能	比較結果を外部出力可能
デジタルフィルタ機能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、およびレジスタを介して比較結果を読み出し可能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、GPT 内部トリガ要因出力の生成、およびレジスタを介して比較結果を読み出し可能	3 種類のサンプリング周期の選択可能 - フィルタ未使用も可能 - ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、GPT 内部トリガ要因出力の生成、およびレジスタを介して比較結果を読み出し可能
割り込み要求	- 比較結果の有効エッジを検出して割り込み要求を発生 - 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能	- 比較結果の有効エッジを検出して割り込み要求を発生 - 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能	- 比較結果の有効エッジを検出して割り込み要求を発生 - 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.49 コンパレータ C のレジスタ比較

レジスタ	ビット	RX23T(CMPC)	RX24T(CMPC)	RX24U(CMPC)
CMPSEL0	CMPSEL[3:0]	コンパレータ入力切り替えビット - コンパレータ C0 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC00 を選択 0 0 1 0 : CMPC01 を選択 0 1 0 0 : CMPC02 を選択 1 0 0 0 : 内部基準電圧を選択 上記以外は設定しないでください - コンパレータ C1 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC10 を選択 0 0 1 0 : CMPC11 を選択 0 1 0 0 : CMPC12 を選択 1 0 0 0 : 内部基準電圧を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC20 を選択 0 0 1 0 : CMPC21 を選択 0 1 0 0 : CMPC22 を選択 1 0 0 0 : 内部基準電圧を選択 上記以外は設定しないでください	コンパレータ入力切り替えビット - コンパレータ C0 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC00 を選択 0 0 1 0 : CMPC01 を選択 0 1 0 0 : CMPC02 を選択 1 0 0 0 : CMPC03 を選択 上記以外は設定しないでください - コンパレータ C1 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC10 を選択 0 0 1 0 : CMPC11 を選択 0 1 0 0 : CMPC12 を選択 1 0 0 0 : CMPC13 を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC20 を選択 0 0 1 0 : CMPC21 を選択 0 1 0 0 : CMPC22 を選択 1 0 0 0 : CMPC23 を選択 上記以外は設定しないでください - コンパレータ C3 の場合 0 0 0 0 : 入力なし 0 0 0 1 : CMPC30 を選択 0 0 1 0 : CMPC31 を選択 0 1 0 0 : CMPC32 を選択 1 0 0 0 : CMPC33 を選択 上記以外は設定しないでください	コンパレータ入力切り替えビット - コンパレータ C0 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC00 を選択 0 0 1 0 : CMPC01 を選択 0 1 0 0 : CMPC02 を選択 1 0 0 0 : CMPC03 を選択 上記以外は設定しないでください - コンパレータ C1 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC10 を選択 0 0 1 0 : CMPC11 を選択 0 1 0 0 : CMPC12 を選択 1 0 0 0 : CMPC13 を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b3 b0 0 0 0 0 : 入力なし 0 0 0 1 : CMPC20 を選択 0 0 1 0 : CMPC21 を選択 0 1 0 0 : CMPC22 を選択 1 0 0 0 : CMPC23 を選択 上記以外は設定しないでください - コンパレータ C3 の場合 0 0 0 0 : 入力なし 0 0 0 1 : CMPC30 を選択 0 0 1 0 : CMPC31 を選択 0 1 0 0 : CMPC32 を選択 1 0 0 0 : CMPC33 を選択 上記以外は設定しないでください

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

レジスタ	ビット	RX23T(CMPC)	RX24T(CMPC)	RX24U(CMPC)
CMPSEL1	CVRS[1:0]	リファレンス入力電圧選択ビット - コンパレータ C0、コンパレータ C1 の場合 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に CVREFC1 入力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータの出力を選択 上記以外は設定しないでください - コンパレータ C2 の場合 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に CVREFC0 入力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータの出力を選択 上記以外は設定しないでください	リファレンス入力電圧選択ビット 【チップバージョン A の場合】 - コンパレータ C1~C3 の場合 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に CVREFC1 入力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください - コンパレータ C0 の場合 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に CVREFC0 入力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください 【チップバージョン B の場合】 b1 b0 00 : 入力なし 01 : リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください	リファレンス入力電圧選択ビット b1 b0 00 : 入力なし 01 : リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 10 : リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください
CMPC0. CMPIOC	VREFEN	内部基準電圧 ON/OFF 制御ビット	-	-

2.20 RAM

表 2.50 に RAM の概要比較を示します。

表 2.50 RAM の概要比較

項目	RX23T	RX24T	RX24U
RAM 容量	12K バイト (RAM0 : 12K バイト)	最大 32K バイト (RAM0 : 32K バイト)	32K バイト (RAM0 : 32K バイト)
RAM アドレス	RAM0 : 0000 0000h~0000 27FFh、 0000 4000h~0000 4A7Fh	- RAM 容量が 32K バイトの場合 RAM0 : 0000 0000h~0000 7FFFh - RAM 容量が 16K バイトの場合 RAM0 : 0000 0000h~0000 3FFFh	RAM0 : 0000 0000h~0000 7FFFh
アクセス	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能
消費電力低減機能	RAM0 をモジュールストップ状態への設定が可能	RAM0 をモジュールストップ状態への設定が可能	RAM0 をモジュールストップ状態への設定が可能

2.21 フラッシュメモリ

表 2.51 にフラッシュメモリの概要比較を、表 2.52 にフラッシュメモリのレジスタ比較を示します。

表 2.51 フラッシュメモリの概要比較

項目	RX23T	RX24T	RX24U
メモリ容量	- ユーザ領域： 最大 128K バイト - エクストラ領域： スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納	- ユーザ領域： 最大 512K バイト データ領域： 8K バイト - エクストラ領域： スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納	- ユーザ領域： 最大 512K バイト データ領域： 8K バイト - エクストラ領域： スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納
アドレス	- 容量が 128K バイトの場合 —FFFE 0000h~FFFF FFFFh - 容量が 64K バイトの場合 —FFFF 0000h~FFFF FFFFh	- 容量が 512K バイトの場合 —FFF8 0000h~FFFF FFFFh - 容量が 384K バイトの場合 —FFFA 0000h~FFFF FFFFh - 容量が 256K バイトの場合 —FFFC 0000h~FFFF FFFFh - 容量が 128K バイトの場合 —FFFE 0000h~FFFF FFFFh	- 容量が 512K バイトの場合 —FFF8 0000h~FFFF FFFFh - 容量が 384K バイトの場合 —FFFA 0000h~FFFF FFFFh - 容量が 256K バイトの場合 —FFFC 0000h~FFFF FFFFh
ROM キャッシュ	-	容量：2K バイト	容量：2K バイト
ソフトウェア コマンド	- 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、全ブロックイレーズ - エクストラ領域のプログラム用に以下のコマンドを実装 —スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム	- 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、全ブロックイレーズ - エクストラ領域のプログラム用に以下のコマンドを実装 —スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム	- 以下のソフトウェアコマンドを実装 —プログラム、ブランクチェック、ブロックイレーズ、全ブロックイレーズ - エクストラ領域のプログラム用に以下のコマンドを実装 —スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム
イレーズ後の 値	ROM : FFh	- ROM : FFh E2 データフラッシュ : FFh	- ROM : FFh E2 データフラッシュ : FFh
割り込み	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み(FRDYI)が発生

項目	RX23T	RX24T	RX24U
オンボードプログラミング	- ブートモード (SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 —ユーザ領域を書き換え可能 - ブートモード (FINE インタフェース) —FINE を使用 —ユーザ領域を書き換え可能 - セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域の書き換えが可能	- ブートモード (SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 —ユーザ領域と データ領域 を書き換え可能 - ブートモード (FINE インタフェース) —FINE を使用 —ユーザ領域と データ領域 を書き換え可能 - セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域と データ領域 の書き換えが可能	- ブートモード (SCI インタフェース) —シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 —ユーザ領域と データ領域 を書き換え可能 - ブートモード (FINE インタフェース) —FINE を使用 —ユーザ領域と データ領域 を書き換え可能 - セルフプログラミング (シングルチップモード) —ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域と データ領域 の書き換えが可能
オフボードプログラミング	本 MCU に対応したフラッシュプログラムを使用して、ユーザ領域の書き換えが可能	本 MCU に対応したフラッシュプログラム (シリアルプログラム、パラレルプログラム) を使用して、ユーザ領域と データ領域 の書き換えが可能	本 MCU に対応したフラッシュプログラム (シリアルプログラム、パラレルプログラム) を使用して、ユーザ領域と データ領域 の書き換えが可能
ID コードプロテクト	- ブートモード時、シリアルプログラムとの接続の許可または禁止を、ID コードにより制御可能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能	- ブートモード時、シリアルプログラムとの接続の許可または禁止を、ID コードにより制御可能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能 パラレルプログラム接続時、ROM コードにより制御可能	- ブートモード時、シリアルプログラムとの接続の許可または禁止を、ID コードにより制御可能 - オンチップデバッグエミュレータ接続時、ID コードにより制御可能 パラレルプログラム接続時、ROM コードにより制御可能
スタートアッププログラム保護機能	ブロック 0~7 の書き換えを安全に行うための機能	ブロック 0~7 の書き換えを安全に行うための機能	ブロック 0~7 の書き換えを安全に行うための機能
エリアプロテクション	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能
バックグラウンドオペレーション (BGO) 機能	-	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能

表 2.52 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX23T	RX24T/RX24U
DFLCTL	-	-	E2 データフラッシュ制御レジスタ
FENTRYR	FENTRYD	-	E2 データフラッシュ P/E モードエントリビット
FPMCR	FMS0	フラッシュ動作モード選択ビット 0 FMS2 FMS1 FMS0 0 0 0 : ROM リードモード 0 1 1 : ディスチャージモード 1 1 0 1 : ROM P/E モード 1 1 1 : ディスチャージモード 2 上記以外は設定しないでください	フラッシュ動作モード選択ビット 0 FMS2 FMS1 FMS0 0 0 0 : ROM/E2 データフラッシュリード モード 0 1 0 : E2 データフラッシュ P/E モード 0 1 1 : ディスチャージモード 1 1 0 1 : ROM P/E モード 1 1 1 : ディスチャージモード 2 上記以外は設定しないでください
FASR	EXS	エクストラ領域選択ビット 0 : ユーザ領域 1 : エクストラ領域	エクストラ領域選択ビット 0 : ユーザ領域、データ領域 1 : エクストラ領域
ROMCE	-	-	ROM キャッシュ許可レジスタ
ROMCIV	-	-	ROM キャッシュ無効化レジスタ

2.22 パッケージ

表 2.53 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.53 パッケージ

パッケージタイプ	RENESAS Code		
	RX23T	RX24T	RX24U
144 ピン LFQFP	×	×	○
80 ピン LQFP	×	○	×
80 ピン LFQFP	×	○	×
64 ピン LQFP	×	○	×
64 ピン LFQFP	○	○	×
52 ピン LQFP	○	×	×
48 ピン LFQFP	○	×	×

○ : パッケージあり(RENESAS Code は省略)、 × : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 100 ピン LFQFP パッケージ (RX24T : チップバージョン A)

表 3.1 に 100 ピン LFQFP パッケージ端子機能の比較(RX24T: チップバージョン A)を示します。なお、RX23T グループに 100 ピンパッケージはありません。

表 3.1 100 ピン LFQFP パッケージ端子機能の比較(RX24T : チップバージョン A)

100 ピン LFQFP	RX24T (チップバージョン A)	RX24U
1	PE5/IRQ0	PE5/IRQ0
2	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0
3	VSS	VSS
4	P00/IRQ2/ADST1	P00/IRQ2/ADST1
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/POE12#/IRQ4/ADST2
8	PE4/MTCLKC/POE10#/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1
9	PE3/MTCLKD/POE11#/IRQ2	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/TMO5/CTS5#/RTS5#/SS5#/ SSLA3	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3
17	PE0/MTIOC9B/TMCI1/TMCI5/SSLA2	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2
18	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1
19	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#/ SSLA0/IRQ5/ADST0	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/CTS11#/ RTS11#/SS11#/SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ IRQ3	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/RXD11/SMISO11/SSCL11/ IRQ3
21	PD4/TMCI0/TMCI6/SCK1/IRQ2	PD4/TMCI0/TMCI6/GTECLKB/SCK1/SCK11/ IRQ2
22	PD3/TMO0/TXD1/SMOSI1/SSDA1	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/TXD11/SMOSI11/SSDA11
23	PD2/TMCI1/TMO4/SCK5/MOSIA	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA
24	PD1/TMO2/MISOA	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA
25	PD0/TMO6/RSPCKA	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA
26	PB7/SCK5	PB7/GTIOC1B/GTIOC1B#/SCK5

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX24U
27	PB6/RXD5/SMISO5/SSCL5/IRQ5	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/SSCL5/IRQ5
28	PB5/TXD5/SMOSI5/SSDA5	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/SSDA5
29	VCC	VCC
30	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3	PB4/POE8#/GTETRG/GTECLKD/CTS5#/RTS5#/SS5#/IRQ3
31	VSS	VSS
32	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/RSPCKA
33	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/TXD6/SMOSI6/SSDA6/SDA0
34	PB1/MTIOC0C/TMCI0/ADSM1/RXD6/SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/RXD6/SMISO6/SSCL6/SCL0
35	PB0/MTIOC0D/TMO0/TXD6/SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/SMOSI6/SSDA6/MOSIA/ADTRG2#
36	PA5/MTIOC1A/TMCI3/RXD6/SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/TMCI7/SCK6/RSPCKA/ADTRG0#	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/RSPCKA/ADTRG0#
38	PA3/MTIOC2A/TMRI7/SSLA0	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/SSLA0
39	PA2/MTIOC2B/TMO7/CTS6#/RTS6#/SS6#/SSLA1	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/CTS6#/RTS6#/SS6#/SSLA1
40	PA1/MTIOC6A/TMO4/SSLA2/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/CRXD0/ADTRG0#
41	PA0/MTIOC6C/TMO2/SSLA3	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/CTXD0
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/POE4#/IRQ4
44	VSS	VSS
45	P95/MTIOC6B	P95/MTIOC6B/MTIOC6B#
46	P94/MTIOC7A	P94/MTIOC7A/MTIOC7A#
47	P93/MTIOC7B	P93/MTIOC7B/MTIOC7B#
48	P92/MTIOC6D	P92/MTIOC6D/MTIOC6D#
49	P91/MTIOC7C	P91/MTIOC7C/MTIOC7C#
50	P90/MTIOC7D	P90/MTIOC7D/MTIOC7D#
51	P76/MTIOC4D	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC2B#
52	P75/MTIOC4C	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC1B#
53	P74/MTIOC3D	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC0B#
54	P73/MTIOC4B	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC2A#
55	P72/MTIOC4A	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC1A#
56	P71/MTIOC3B	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC0A#
57	P70/POE0#/IRQ5	P70/POE0#/IRQ5
58	P33/MTIOC3A/MTCLKA/TMO0/SSLA3	P33/MTIOC3A/MTIOC3A#/MTCLKA/MTCLKA#/TMO0/SSLA3

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX24U
59	P32/MTIOC3C/MTCLKB/TMO6/SSLA2	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2
60	VCC	VCC
61	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/ IRQ6	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0	P27/MTIOC1A/MTIOC1A#
65	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0
66	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1
67	P21/MTCLKA/MTIOC9A/TMCI4/IRQ6/ ADTRG1#/AN116/CVREFC1	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2
68	P20/MTCLKB/MTIOC9C/TMRI4/IRQ7/ ADTRG0#/AN016/CVREFC0	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116
69	P65/AN205	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016
70	P64/AN204	P65/AN205
71	AVCC2	P64/AN204
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/AN203/IRQ7
75	P62/AN202/IRQ6	P62/AN202/IRQ6
76	P61/AN201/IRQ5	P61/AN201/IRQ5
77	P60/AN200/IRQ4	P60/AN200/IRQ4
78	P55/AN211/IRQ3	P55/AN211/IRQ3
79	P54/AN210/IRQ2	P54/AN210/IRQ2
80	P53/AN209/IRQ1	P53/AN209/IRQ1
81	P52/AN208/IRQ0	P52/AN208/IRQ0
82	P51/AN207	P47/AN103
83	P50/AN206	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31
84	P47/AN103	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PGAVSS1
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003
88	P43/AN003	P42/AN002
89	P42/AN002	P41/AN001
90	P41/AN001	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX24U
95	AVSS1	AVSS1
96	P82/MTIC5U/TMO4/SCK6	P82/MTIC5U/ MTIC5U# /TMO4/SCK6
97	P81/MTIC5V/TMCI4/TXD6/SMOSI6/SSDA6	P81/MTIC5V/ MTIC5V# /TMCI4/TXD6/ SMOSI6/SSDA6
98	P80/MTIC5W/TMRI4/RXD6/SMISO6/SSCL6	P80/MTIC5W/ MTIC5W# /TMRI4/RXD6/ SMISO6/SSCL6
99	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/MTIOC3A/ MTIOC3A# /MTCLKC/ MTCLKC# /TMO3/IRQ1
100	P10/MTIOC9B/MTCLKD/TMRI3/POE12#/ CTS6#/RTS6#/SS6#/IRQ0	P10/MTIOC9B/ MTIOC9B# /MTCLKD/ MTCLKD# /TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0

3.2 100 ピン LFQFP パッケージ (RX24T : チップバージョン B)

表 3.2 に 100 ピン LFQFP パッケージ端子機能の比較(RX24T: チップバージョン B)を示します。なお、RX23T グループに 100 ピンパッケージはありません。

表 3.2 100 ピン LFQFP パッケージ端子機能の比較(RX24T : チップバージョン B)

100 ピン LFQFP	RX24T (チップバージョン B)	RX24U
1	PE5/IRQ0	PE5/IRQ0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0
3	VSS	VSS
4	P00/IRQ2/ADST1	P00/IRQ2/ADST1
5	VCL	VCL
6	MD/FINED	MD/FINED
7	P01/POE12#/IRQ4/ADST2	P01/POE12#/IRQ4/ADST2
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3
17	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2	PE0/MTIOC9B/MTIOC9B#/TMCI1/TMCI5/ RXD5/SMISO5/SSCL5/SSLA2
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/SSLA0/ IRQ5/ADST0	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/ CTS11# / RTS11# / SS11# /SSLA0/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/IRQ3	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/ RXD11 / SMISO11 / SSCL11 / IRQ3
21	PD4/TMCI0/TMCI6/GTECLKB/SCK1/IRQ2	PD4/TMCI0/TMCI6/GTECLKB/SCK1/ SCK11 / IRQ2
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/ TXD11 / SMOSI11 / SSDA11
23	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	PD2/TMCI1/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA
26	PB7/GTIOC1B/GTIOC1B#/SCK5	PB7/GTIOC1B/GTIOC1B#/SCK5
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5
29	VCC	VCC
30	PB4/POE8#/GTETRG/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/POE8#/GTETRG/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX24U
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA
33	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMRI0/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0
34	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMCI0/ADSM1/ RXD6/SMISO6/SSCL6/SCL0
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMCI3/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#	PA4/MTIOC1B/MTIOC1B#/TMCI7/SCK6/ RSPCKA/ADTRG0#
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0	PA3/MTIOC2A/MTIOC2A#/TMRI7/ GTADSM0/SSLA0
39	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1	PA2/MTIOC2B/MTIOC2B#/TMO7/ GTADSM1/CTS6#/RTS6#/SS6#/SSLA1
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/POE4#/IRQ4
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC6B#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC7A#
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC7B#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6D#
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#
57	P70/POE0#/IRQ5	P70/POE0#/IRQ5
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6
62	VSS	VSS

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX24U
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCI6/SSLA0/IRQ7/COMP3
64	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0	P27/MTIOC1A/MTIOC1A#
65	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P24/MTIC5U/MTIC5U#/TMCI2/TMO6/ RSPCKA/COMP0/DA0
66	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1
67	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2
68	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCI4/IRQ6/ADTRG1#/AN116
69	P65/AN205	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016
70	P64/AN204	P65/AN205
71	AVCC2	P64/AN204
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/AN203/IRQ7
75	P62/AN202/IRQ6	P62/AN202/IRQ6
76	P61/AN201/IRQ5	P61/AN201/IRQ5
77	P60/AN200/IRQ4	P60/AN200/IRQ4
78	P55/AN211/IRQ3	P55/AN211/IRQ3
79	P54/AN210/IRQ2	P54/AN210/IRQ2
80	P53/AN209/IRQ1	P53/AN209/IRQ1
81	P52/AN208/IRQ0	P52/AN208/IRQ0
82	P51/AN207	P47/AN103
83	P50/AN206	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31
84	P47/AN103	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	PGAVSS1
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003
88	P43/AN003	P42/AN002
89	P42/AN002	P41/AN001
90	P41/AN001	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	PGAVSS0
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/MTIC5U/MTIC5U#/TMO4/SCK6
97	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/ SMOSI6/SSDA6
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6

RX24T/RX24U グループ RX23T グループ RX24T/RX24U グループと RX23T グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX24U
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0

3.3 64 ピン LFQFP パッケージ

表 3.3 に 64 ピン LFQFP パッケージ端子機能の比較を示します。なお、RX24U グループに 64 ピンパッケージはありません。

表 3.3 64 ピン LFQFP パッケージ端子機能の比較

64 ピン LFQFP	RX23T	RX24T
1	P02/CTS1#/RTS1#/SS1#/ADST0/IRQ5	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0
2	P00/IRQ2	P00/IRQ2/ADST1
3	VCL	VCL
4	P01/CACREF/IRQ4	MD/FINED
5	MD/FINED	P01/POE12#/IRQ4/ADST2
6	RES#	RES#
7	XTAL/P37	XTAL/P37
8	VSS	VSS
9	EXTAL/P36	EXTAL/P36
10	VCC	VCC
11	PE2/POE10#/NMI	PE2/POE10#/NMI
12	PD7/TMRI1/SSLA1	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1
13	PD6/TMO1/SSLA0/CTS1#/RTS1#/SS1#/ ADST0/IRQ5	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#
14	PD5/TMRI0/RXD1/SMISO1/SSCL1/IRQ3	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1
15	PD4/TMCI0/SCK1/IRQ2	PD4/TMCI0/TMCI6/SCK1/IRQ2
16	PD3/TMO0/TXD1/SMOSI1/SSDA1	PD3/TMO0/TXD1/SMOSI1/SSDA1
17	PB7/SCK5	PB6/RXD5/SMISO5/SSCL5/IRQ5
18	PB6/RXD5/SMISO5/SSCL5/IRQ5	PB5/TXD5/SMOSI5/SSDA5
19	PB5/TXD5/SMOSI5/SSDA5	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3
20	VCC	PB3/MTIOC0A/CACREF/SCK6/RSPCKA
21	PB4/POE8#/IRQ3	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0
22	VSS	PB1/MTIOC0C/TMCI0/ADSM1/RXD6/ SMISO6/SSCL6/SCL0
23	PB3/MTIOC0A/CACREF/SCK5/RSPCKA	VCC
24	PB2/MTIOC0B/ADSM0/TXD5/SMOSI5/ SSDA5/SDA0	P96/POE4#/IRQ4
25	PB1/MTIOC0C/RXD5/SMISO5/SSCL5/ SCL0/IRQ2	VSS
26	PB0/MTIOC0D/MOSIA	P95/MTIOC6B
27	PA3/MTIOC2A/SSLA0	P94/MTIOC7A
28	PA2/MTIOC2B/CTS5#/RTS5#/SS5#/SSLA1/ IRQ4	P93/MTIOC7B
29	P94/MTIOC0C/TMO1/MISOA/IRQ1	P92/MTIOC6D
30	P93/MTIOC0B/TMRI1/SCK5/RSPCKA/IRQ0	P91/MTIOC7C
31	P92/TMCI1/SSLA2	P90/MTIOC7D
32	P91/SSLA3	P76/MTIOC4D
33	P76/MTIOC4D	P75/MTIOC4C
34	P75/MTIOC4C	P74/MTIOC3D
35	P74/MTIOC3D	P73/MTIOC4B
36	P73/MTIOC4B	P72/MTIOC4A
37	P72/MTIOC4A	P71/MTIOC3B

64 ピン LFQFP	RX23T	RX24T
38	P71/MTIOC3B	P70/POE0#/IRQ5
39	P70/POE0#/IRQ5	VCC
40	P33/MTIOC3A/MTCLKA/SSLA3	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/ IRQ6
41	P32/MTIOC3C/MTCLKB/SSLA2	VSS
42	VCC	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3
43	P31/MTIOC0A/MTCLKC/SSLA1	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0
44	VSS	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1
45	P30/MTIOC0B/MTCLKD/SSLA0	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2
46	P24/MTIC5U/TMCI2/RSPCKA/COMP0/IRQ3	P21/MTCLKA/MTIOC9A/TMCI4/IRQ6/ ADTRG1#/AN116/CVREFC1
47	P23/MTIC5V/CACREF/TMO2/MOSIA/ COMP1/IRQ4	AVCC2/VREF
48	P22/MTIC5W/TMRI2/MISOA/COMP2/IRQ2	AVSS2
49	P47/AN007/CMPC12/CMPC22	P54/AN210/IRQ2
50	P46/AN006/CMPC02	P53/AN209/IRQ1
51	P45/AN005/CMPC21	P52/AN208/IRQ0
52	P44/AN004/CMPC11	P51/AN207
53	P43/AN003/CMPC01	P50/AN206
54	P42/AN002/CMPC20	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31
55	P41/AN001/CMPC10	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21
56	P40/AN000/CMPC00	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33
57	AVCC0	P42/AN002
58	VREFH0	P41/AN001
59	VREFL0	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23
60	AVSS0	AVCC1
61	P11/MTIOC3A/MTCLKC/TMO3/IRQ1/ AN016/CVREFC0	AVCC0
62	P10/MTCLKD/TMRI3/IRQ0/AN017/ CVREFC1	AVSS0
63	PA5/MTIOC1A/TMCI3/MISOA	AVSS1
64	PA4/MTIOC1B/RSPCKA/ADTRG0#	P11/MTIOC3A/MTCLKC/TMO3/IRQ1

4. 移行の際の留意点

RX24T/RX24U グループと RX23T グループの相違について、いくつかの留意点があります。

ハードウェアに関する留意点を「4.1 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「4.2 機能設計の留意点」で説明します。

4.1 端子設計の留意点

4.1.1 AVCC 端子と AVSS 端子間のデカップリング容量挿入方法

RX24T/RX24U グループでは、過大なサージなど異常電圧によるアナログ入力端子(AN000 ~ AN003, AN100 ~ AN103, AN200 ~ AN211, AN016, AN116)の破壊を防ぐために、AVCCn と AVSSn 間、VREFHn と VREFLn 間にコンデンサを、またアナログ入力端子(AN000 ~ AN003, AN100 ~ AN103, AN200 ~ AN211, AN016, AN116)を基準に保護回路を接続してください。

詳細は「5.参考ドキュメント」の RX24T/RX24U グループユーザズマニュアルハードウェア編で、12 ビット A/D コンバータのノイズ対策上の注意を参照してください。

4.2 機能設計の留意点

RX23T グループで動作するソフトウェアは RX24T/RX24U グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。

以下に RX24T/RX24U グループと RX23T グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザズマニュアルハードウェア編を参照してください。

4.2.1 メインクロック発振停止検出機能の動作

発振停止検出機能は、メインクロック発振器の停止を検出し、システムクロックのクロックソースとしてメインクロックの代わりに低速オンチップオシレータが出力する低速クロックを供給する機能です。

RX24T/RX24U グループでは、PLL のクロックソースに HOCO クロックを選択し、かつシステムクロックのクロックソースに PLL クロックを選択している場合、メインクロックの発振停止を検出しても、システムクロックは LOCO クロックに切り替わらないので注意してください。

4.2.2 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.2.3 相補 PWM モードでのバッファレジスタの設定値

RX23T グループでは、マルチファンクションタイマパルスユニット3の相補 PWM モードでダブルバッファ機能使用時は、バッファレジスタ (MTU3.TGRE, MTU4.TGRE, MTU4.TGRF) に PWM 出力の「デューティ値-1」を設定しますが、RX24U/RX24T グループでは「PWM 出力のデューティ値」を設定してください。

4.2.4 ポートアウトプットイネーブル 3 出力停止要求発生時の制御

RX24T/RX24U グループでは、出力停止要求が発生したとき、POECR1~POECR3、POECR7 レジスタの対応するビットを“1”にした端子はハイインピーダンスになり、PMMCR0~PMMCR3 レジスタの対応するビットを“1”にした端子は汎用入出力ポートに切り替わります。

同一端子に対して両方のビットを“1”にした場合は、POECR1~POECR3、POECR7 レジスタの設定が優先され、端子はハイインピーダンスになります。

汎用入出力ポートに切り替わった後は、PDR レジスタ、PODR レジスタの設定により端子の状態が決定します。

なお、RX24T グループでは POECR3、PMMCR0~PMMCR3 レジスタはチップバージョン B にのみあります。

4.2.5 MTU 反転出力設定時のアクティブレベル設定について

RX24T(チップバージョン B)/RX24U グループでは、MPC.PmnPFS レジスタにより MTU の出力を正転出力/反転出力から選択することができます。ここで反転出力を選択した場合、MTU.TOCR1j、MTU.TOCR2j レジスタ(j = A, B)で設定したアクティブレベルと端子に出力される信号のアクティブレベルが反転します。このとき POE3 で出力短絡検出を使用する場合、ALR1~ALR3 レジスタで端子に出力される信号を基準にアクティブレベルを設定してください。

4.2.6 D/A コンバータの電圧関係

RX24T グループ(チップバージョン B)では VREF と VCC、RX24U グループでは AVCC2 と VCC の電圧は個別に設定可能ですが、以下の制約があります。

- P23 端子と P24 端子を D/A コンバータの出力端子として使用する場合は、D/A コンバータの出力電圧が VCC の電圧より高くないようにしてください。
- P23 端子と P24 端子を D/A コンバータの出力端子として使用しない場合は、本制約はありません。

4.2.7 12 ビット A/D コンバータがモジュールストップ中のコンパレータ C の動作

RX24T/RX24U グループでは、プログラマブルゲインアンプ(PGA)と 12 ビット A/D コンバータは同じモジュールストップ信号で制御されていますので、12 ビット A/D コンバータがモジュールストップ中は、コンパレータ C で以下の PGA 出力の比較はできません。

- AN000 端子 PGA 出力
- AN100 端子 PGA 出力
- AN101 端子 PGA 出力
- AN102 端子 PGA 出力

12 ビット A/D コンバータがモジュールストップ中でも、以下のアナログ端子は直接コンパレータに接続されていますので、比較が可能です。

- AN000 端子
- AN100 端子
- AN101 端子
- AN102 端子

4.2.8 ROM キャッシュ

RX24T/RX24U グループは2K バイトのROM キャッシュがありますが、リセット解除後のROM キャッシュ動作は禁止です。ROM キャッシュを使用する場合は、ROMCE.ROMCEN ビットを1にしてください。

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX23T グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0520JJ0110)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24T グループ ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0576JJ0200)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24U グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0658JJ0100)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

TN-RX*-A0147B/J
TN-RX*-A151A/J
TN-RX*-A163A/J
TN-RX*-A173A/J
TN-RX*-A193A/J
TN-RX*-A194A/J
TN-RX*-A200A/J
TN-RX*-A0206A/J
TN-RX*-A0213A/J
TN-RX*-A0216A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Dec.16.19	—	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。