

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

HA16167A EVB

高速応答 DC/DC コンバータコントロール IC HA16167A 評価ボード

はじめに

HA16167A EVB は、CR フィードバック制御を用いた HA16167A の評価ボードです。

本 IC は、CR フィードバック制御方式を採用しているため、一般的なカレントモード制御方式よりも優れた負荷応答性を持ち、低電圧大電流を必要とする分散型電源 (POL: Point of Load) に向きます。

本ボードは、4.5V ~ 14.5V の DC 入力を HA16167A で 1V の DC 出力に降圧する場合を再現します。

本アプリケーションノートは、HA16167A EVB を評価する上で必要な情報や、部品定数の決定方法の参考例について説明します。

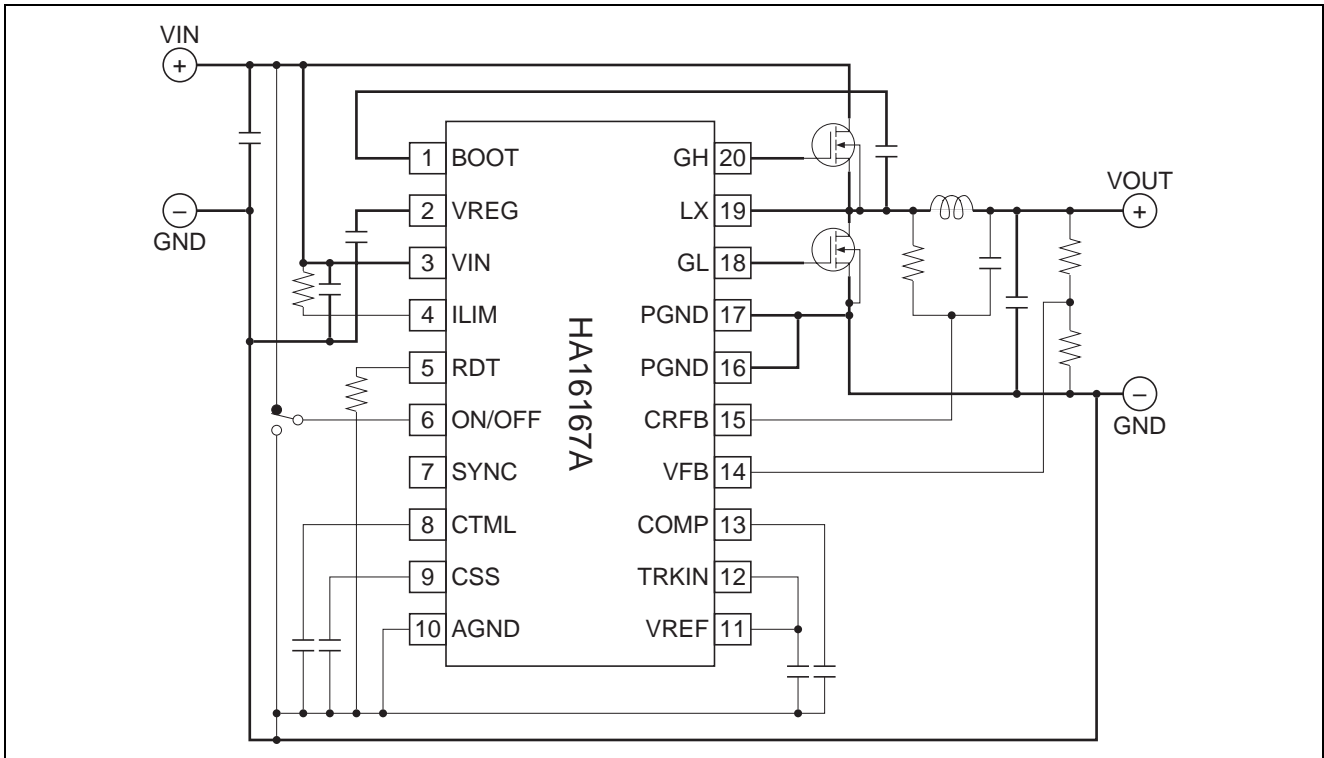
目次

1. 評価ボード仕様	2
2. システム図および IC ピン配置図	2
3. HA16167A 概要	3
3.1 特長	3
3.2 主用途	3
3.3 IC ピン機能	3
3.4 絶対最大定格	3
4. 評価ボード回路図	4
5. 評価ボード説明	5
5.1 テストピンについて	5
5.2 スイッチについて	5
5.3 注意事項	5
6. 評価ボード特性 (Vout: 1V 設定)	6
6.1 負荷特性	6
6.2 電力変換効率	6
6.3 起動・停止特性	7
6.4 負荷応答特性	7
6.5 リップル電圧	8
7. 回路設計例	9
7.1 デッドタイム RDT の設定	9
7.2 発振周波数の設計	11
7.3 ソフトスタート時間の設定	12
7.4 過電流リミットおよびタイマラッチ時間の設定	12
8. 部品表	14
9. 評価ボードパターン図	15

1. 評価ボード仕様

- 入力 DC 電圧範囲 : DC 4.5V ~ 14.5V
- 出力電圧 : DC 1V
- 出力最大負荷電流 : 16A
- 最大消費電力 : 20W
- 効率 : 87% (at VIN = 5V), 80% (at VIN = 12V)

2. システム図および IC ピン配置図



3. HA16167A 概要

3.1 特長

- CR フィードバック制御を採用し、高速応答性に優れます。
- 同期整流のステップダウン型 DC/DC コンバータのコントローラに向きます。
- 最大 1MHz の高速スイッチングが可能です。

3.2 主用途

- オンボードの電源
- POL (Point of Loads) 電源
- マイコンの電源
- メモリの電源

3.3 IC ピン機能

ピン配置については、「2. システム図および IC ピン配置図」をご参照ください。

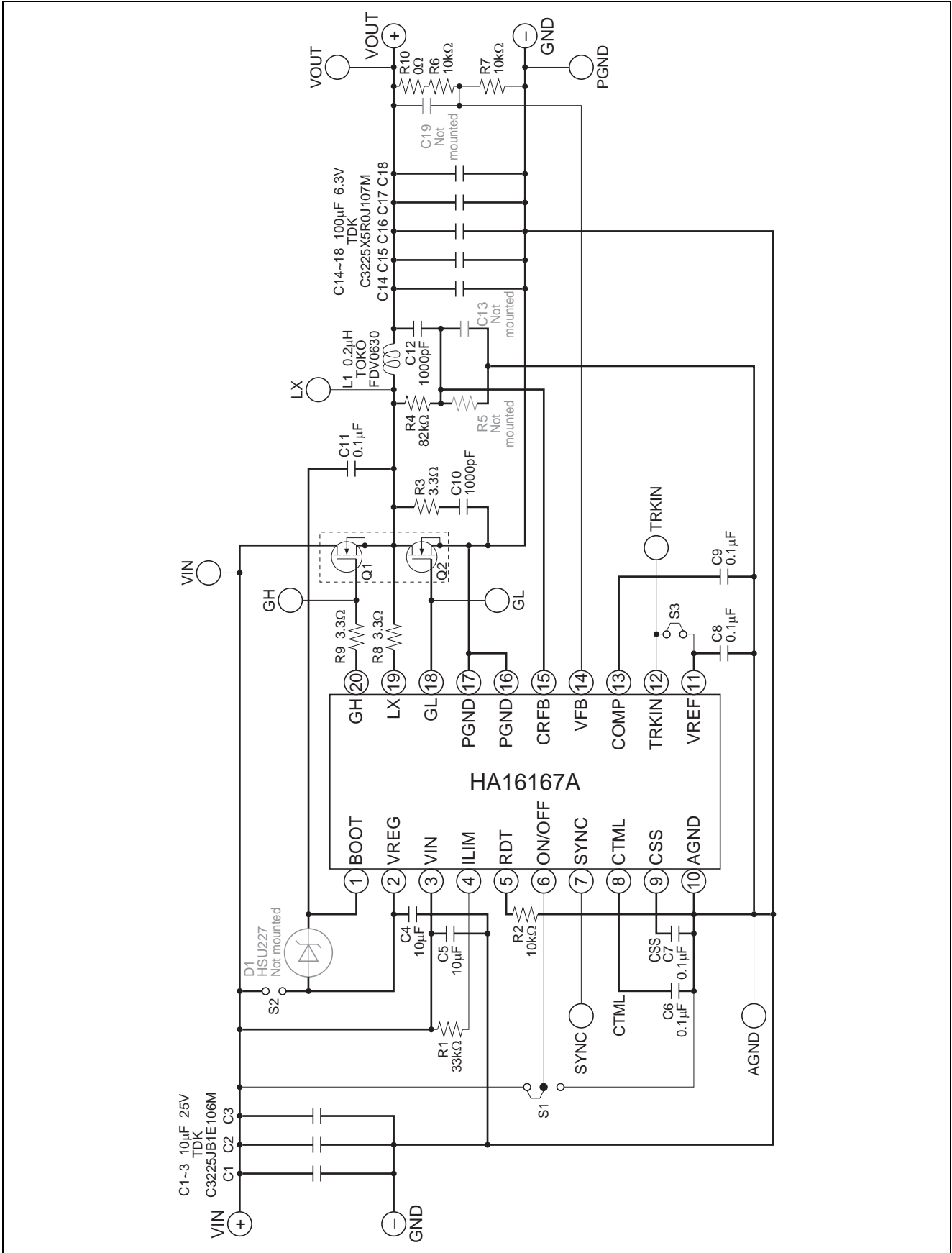
ピン No.	ピン名	機能	ピン No.	ピン名	機能
1	BOOT	ブートストラップ入力	11	VREF	基準電圧出力 2
2	VREG	基準電圧出力 1	12	TRKIN	トラッキング入力
3	VIN	IC 電源入力	13	COMP	誤差増幅器出力
4	ILIM	過電流検出入力	14	VFB	フィードバック入力
5	RDT	デッドタイム調整抵抗	15	CRFB	CR フィードバック入力
6	ON/OFF	出力 ON/OFF 制御入力	16	PGND	パワー-GND
7	SYNC	同期信号入力	17	PGND	パワー-GND
8	CTML	タイマラッチ容量	18	GL	ローサイドパワー-MOS ドライブ
9	CSS	ソフトスタート容量	19	LX	インダクタスイッチング
10	AGND	アナログ GND	20	GH	ハイサイドパワー-MOS ドライブ

3.4 絶対最大定格

項目	定格値	単位	備考
電源入力電圧	-0.3 ~ +16	V	1
LX ピン電圧	-0.3 ~ +16	V	1
BOOT ピン電圧	"V _{LX} - 0.3" ~ "V _{LX} + 6"	V	
GH ピン出力	"LX - 0.3" ~ "V _{boot} + 0.3"	V	
V _{dd} 系列ピン電圧	-0.3 ~ "V _{in} + 0.3"	V	1, 2
V _{ref} 系列ピン電圧	-0.3 ~ "V _{reg} + 0.3"	V	1, 3
PGND ピン電圧	-0.3 ~ +0.3	V	1
VREG ピンソース電流	-30	mA	4
VREF ピンソース電流	-3	mA	4

- 【注】
1. AGND 基準
 2. 適用端子: VIN, ILIM, ON/OFF
 3. 適用端子: VREG, RDT, SYNC, CTML, CSS, VREF, TRKIN, COMP, VFB, CRFB, GL
 4. IC 入力を(+), 出力を(-)とした場合

4. 評価ボード回路図



5. 評価ボード説明

5.1 テストピンについて

以下に評価ボードのテストピンを示します。

テストピン	機能
VIN	DC 電圧入力
AGND	アナログ GND
PGND	パワー-GND
VOUT	EVB 出力
GND	GND
GH	ハイサイドパワー-MOS ドライブ信号
LX	インダクタスイッチング信号
GL	ローサイドパワー-MOS ドライブ信号
SYNC	同期信号入力
TRKIN	トラッキング端子電圧

5.2 スイッチについて

評価ボードには以下のスイッチがついていますので、必要に応じて切り替えてください。

スイッチ	説明
S1: IC の ON・OFF スイッチ (ON: VIN ショート, OFF: GND ショート)	外部の ON・OFF 信号を使用する場合はオープンにしてください。
S2: VIN-VREG ショートスイッチ (デフォルト: オープン)	IC の UVL のチェックにご使用ください。
S3: VREF-TRKIN ショートスイッチ (デフォルト: クローズ)	トラッキング機能を使用する場合はオープンにしてください。

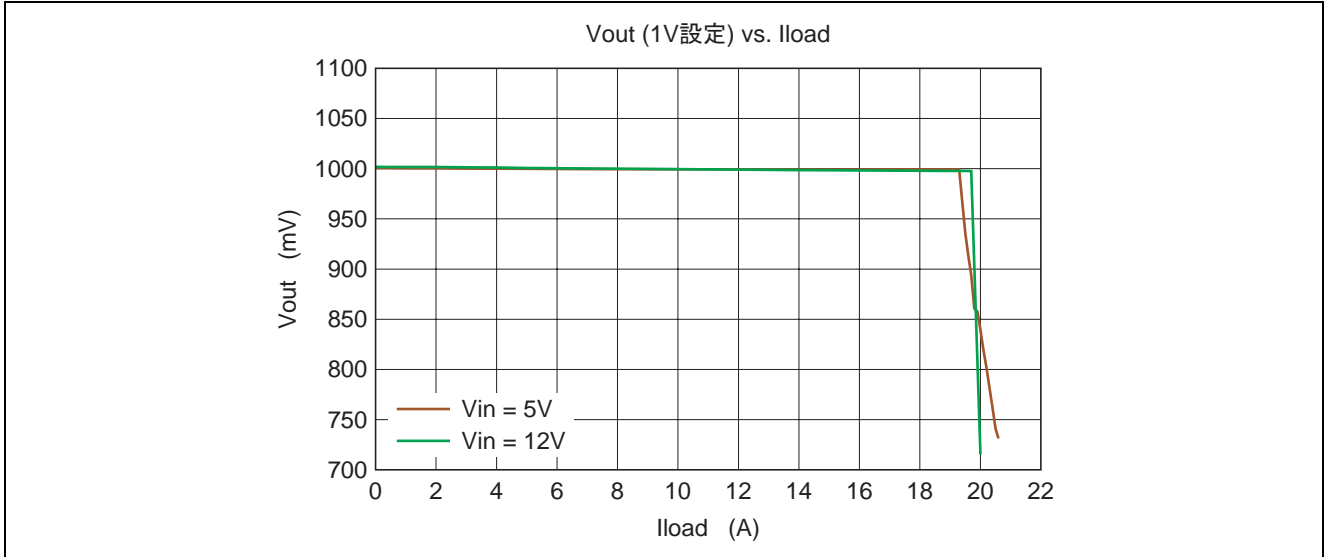
5.3 注意事項

- 感電にご注意ください。
- スイッチ S2 をクローズした状態で、VIN を 6V 以上に上げないでください。IC の破壊に繋がります。
- 最大定格を超えてのご使用は、ボードの発熱およびボード素子の恒久的な破壊を招きます。

6. 評価ボード特性 (Vout: 1V 設定)

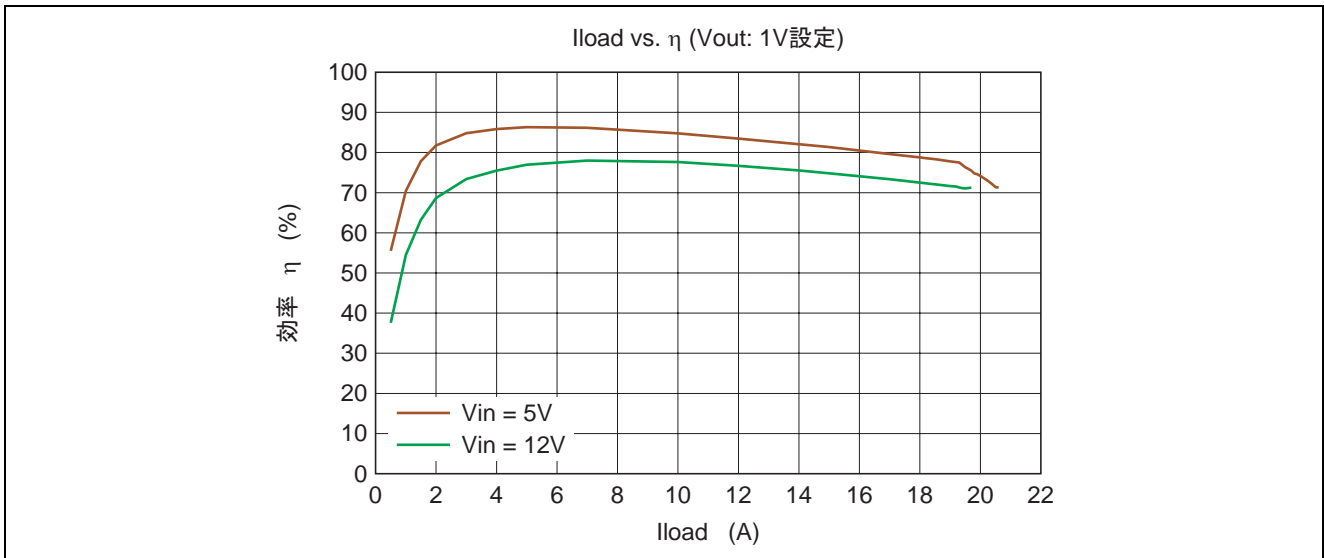
6.1 負荷特性

ボード出力電圧と負荷電流の特性を以下に示します。



6.2 電力変換効率

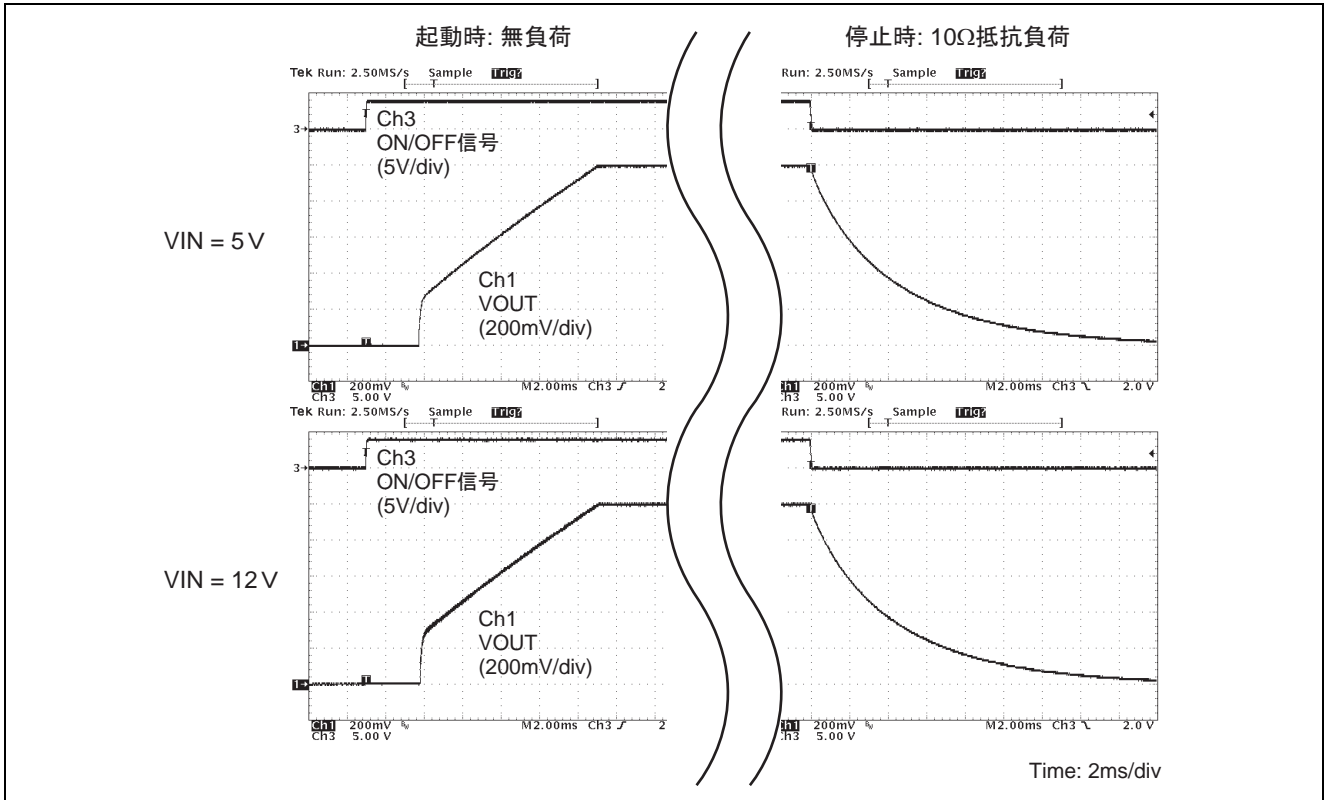
電力変換効率と負荷電流の特性を以下に示します。



6.3 起動・停止特性

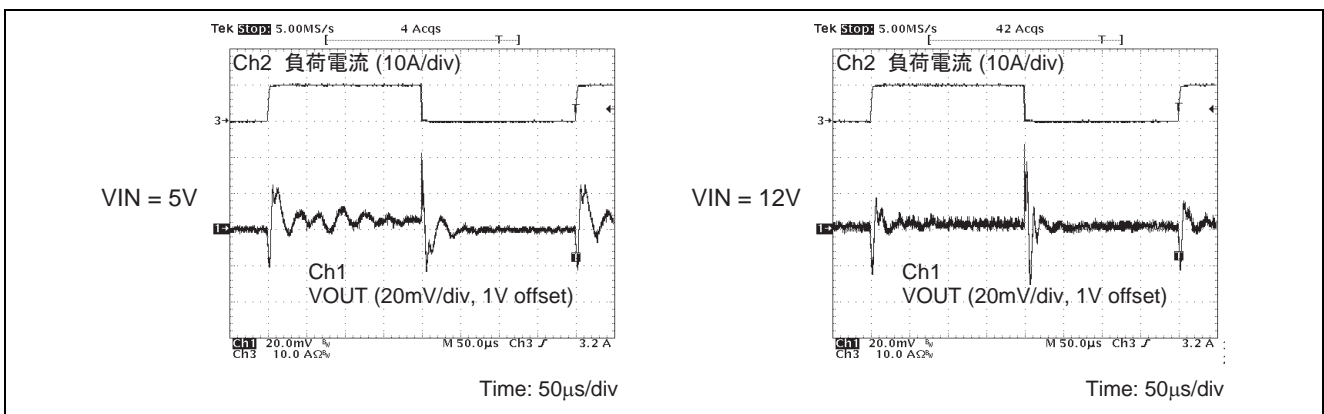
ON/OFF 端子により起動/停止を行なった波形を以下に示します。
なお、起動時は無負荷、停止時は 10Ωの抵抗負荷設定です。

【注】ソフトスタート容量は標準の 0.1μF です。



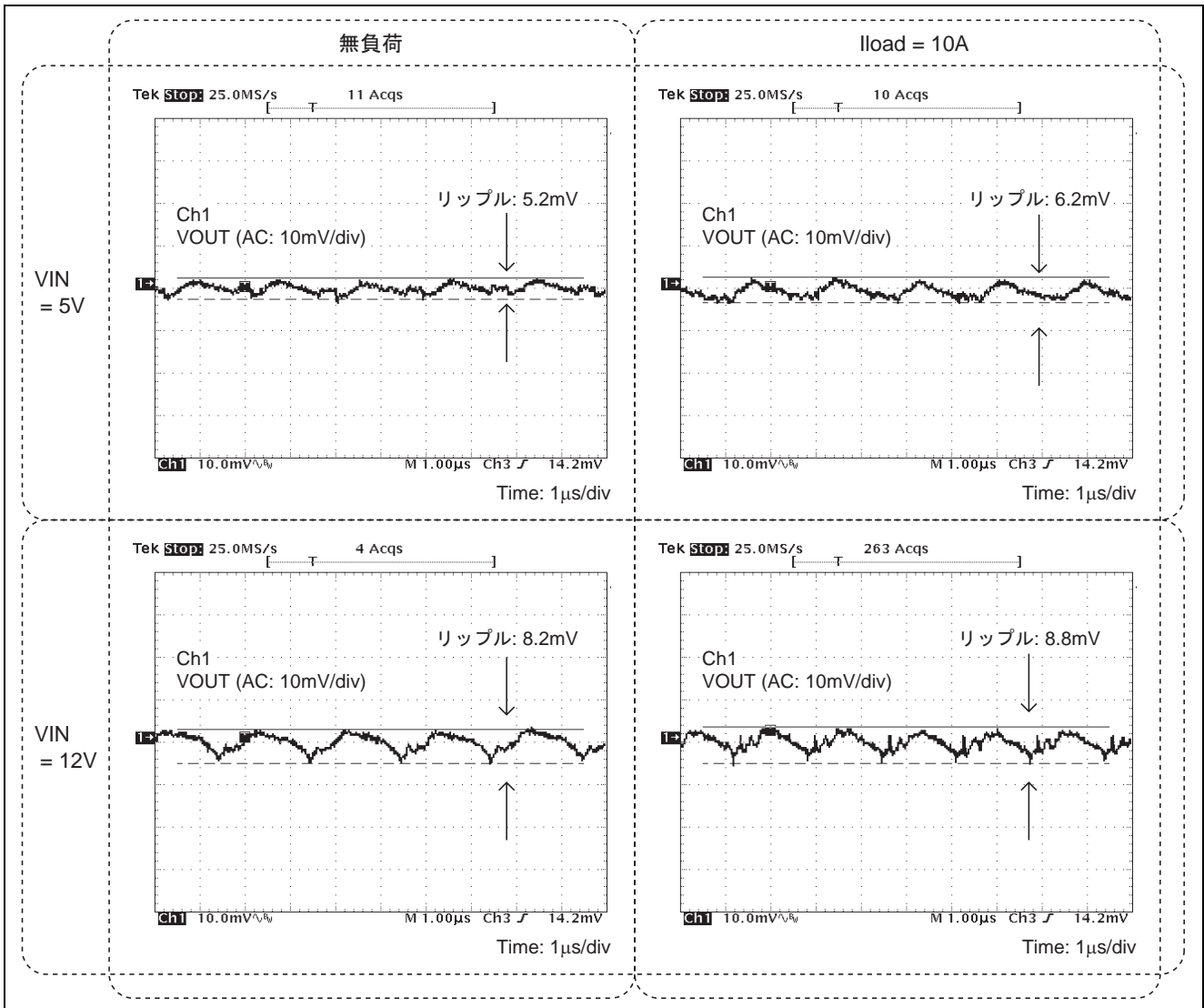
6.4 負荷応答特性

2.5kHz: 0A ~ 10A の負荷電流を取ったときの、ボード出力電圧の応答波形を以下に示します。



6.5 リップル電圧

ボード出力電圧のリップル電圧を以下に示します。
入力電圧と負荷電流を振った結果です。



7. 回路設計例

7.1 デッドタイム RDT の設定

- (1) ハイサイドパワー-MOS: OFF → ローサイドパワー-MOS: ON のスイッチング時 (図 7.1a)
IC 自身のシーケンスにより貫通電流の発生を抑制しています。
- (2) ローサイドパワー-MOS: OFF → ハイサイドパワー-MOS: ON のスイッチング時 (図 7.1b)
貫通電流を発生させないために、RDT 端子の抵抗によりデッドタイムを調整する必要があります。
設定の目安を以下に示します。

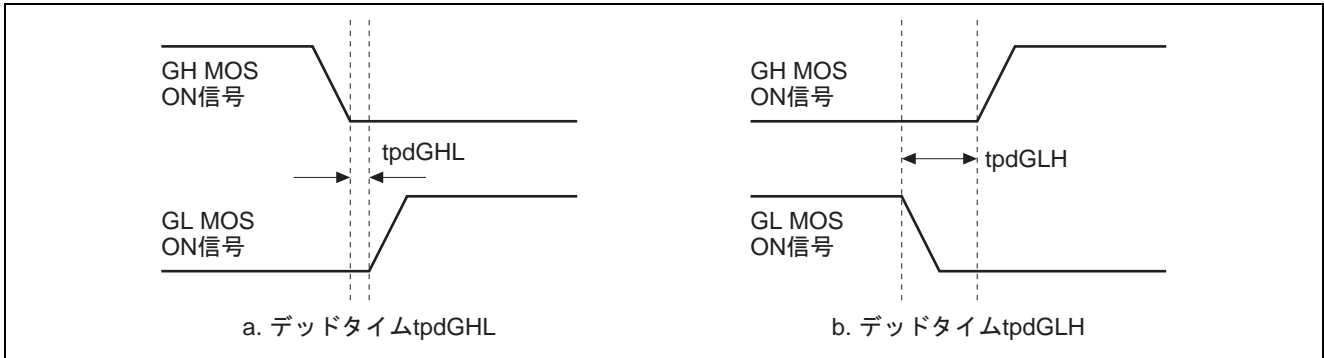


図 7.1 デッドタイムの設定

デッドタイム $tpdGLH$ が GL のスルーレートより長ければ貫通電流は起こりません。RDT 抵抗とデッドタイム $tpdGLH$ の関係を図 7.2 に示しますので、設計の参考にしてください。

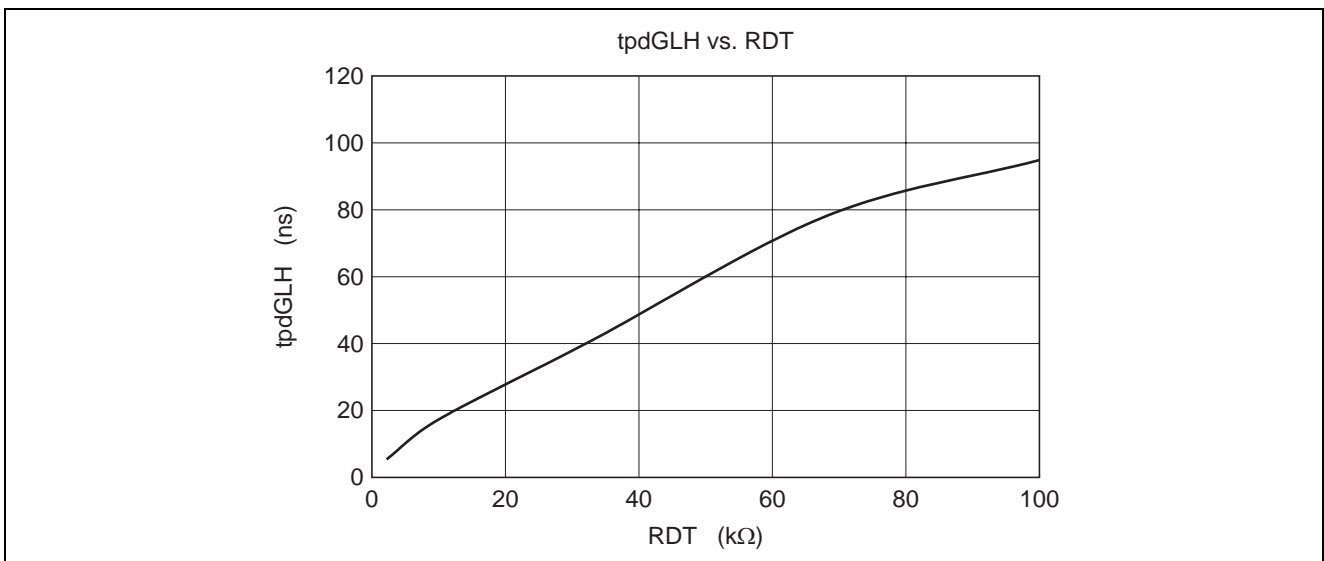


図 7.2 RDT 抵抗とデッドタイム $tpdGLH$

MOS ON 信号のスルーレートは MOS の入力容量の要素が大きいため、図 7.3 から予想されるスルーレートを参考に設計してください。

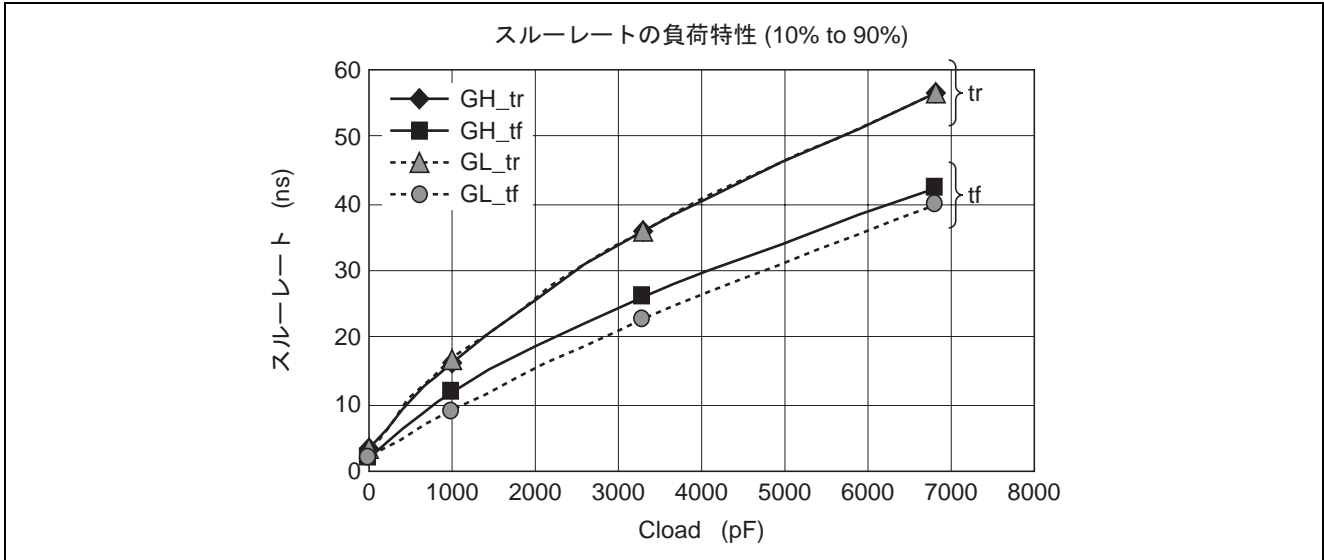


図 7.3 負荷容量とスルーレート

7.2 発振周波数の設計

本 IC の発振周波数は，回路定数が同じでも入力電圧 VIN が変化するため，固定周波数ではありません。定常時の発振周波数の算出方法を以下に示します。

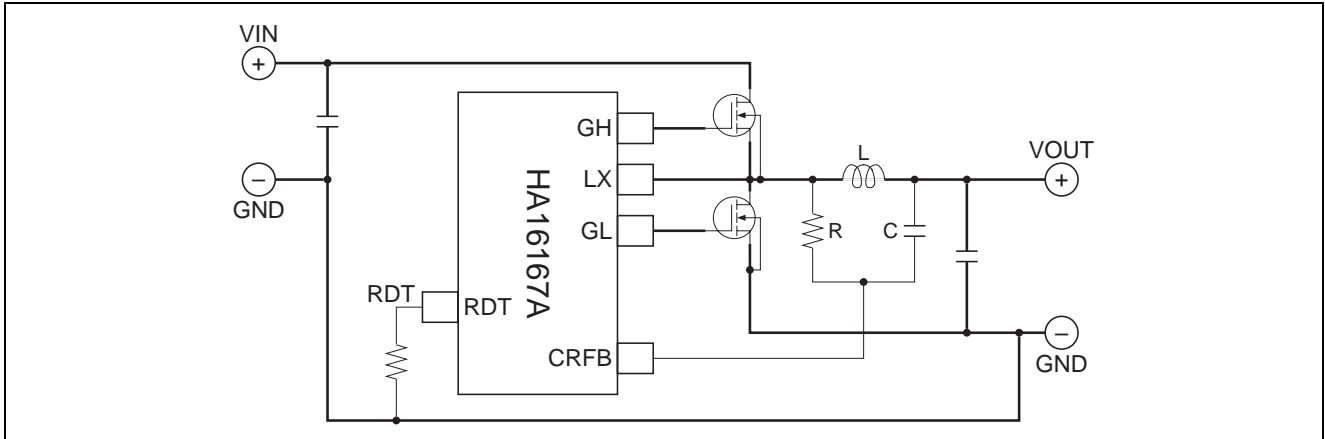


図 7.4 CR フィードバック部

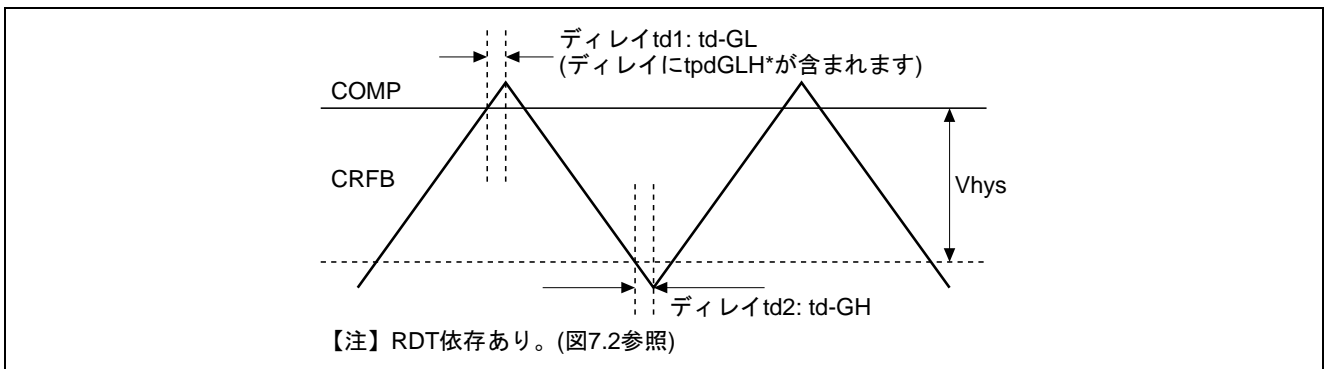


図 7.5 発振波形とコンパレータディレイ

図 7.4 は CR フィードバック部の回路です。

周波数に影響するものは，

- VOUT の電圧
- R の抵抗
- C の容量
- VIN の電圧

および，図 7.5 のコンパレータディレイです。

これより周波数を求めると，

$$f = \frac{1}{\frac{VIN \times V_{phys}^* \times R \times C}{VOUT \times (VIN - VOUT)} + \frac{VIN}{VOUT} td1 + \frac{VIN}{VIN - VOUT} td2} \text{ (Hz)}$$

*: $V_{phys} = COMP \times "V_{phys_comp}" \approx VOUT \times "V_{phys_comp}"$

VOUT = 1 V, VIN = 12V, R = 82kΩ, C = 1000pF, RDT = 10kΩ で IC の特性を V_{phys-comp} = 2.1%, td-GH = 35ns, td-GL = 50ns とした場合の発振周波数は，

$$f = \frac{1}{\frac{12 \times 1 \times 0.021 \times 82k \times 1000p}{1 \times (12 - 1)} + \frac{12}{1} 50n + \frac{12}{11} 35n} \approx 470 \text{ (kHz)}$$

となります。

なお，発振周波数は約 1.2MHz で頭打ちとなり，それ以上速く動作しません。

7.3 ソフトスタート時間の設定

ソフトスタート時間は UVL 解除後に、SS 端子の電圧が目標の COMP 電圧になるまでの時間になります。

$$t_{ss} = \frac{C_{ss} \times V_{comp}}{|I_{sou_css}|}$$

標準の設定値では、目標 COMP = 1V, C_{ss} = 0.1μF, I_{sou_css} = -11μA ですので、次のようになります。

$$t_{ss} = \frac{0.1\mu \times 1}{11\mu} \approx 9 \text{ (ms)}$$

7.4 過電流リミットおよびタイマラッチ時間の設定

過電流検出を受けると、

- ハイサイド MOS ドライバ (GH) が OFF して、ローサイド MOS ドライバ (GL) が ON する
- CSS の放電される (出力の周期が伸びる)
- タイマラッチが充電される

が起きます。

過電流の検出は、図 7.6 のようにハイサイド MOS が ON しているときに、その ON 抵抗の電圧降下によって、ILIM を下回ったときに掛かります。(過電流の検出は LX 端子の電圧で行なっています)

過電流を検知すると、MOS ドライバの切り換えと CSS が放電され CTML が充電されます。

こうして、過電流検出状態が長く続いて CTML の電圧がタイマラッチ検出電圧 (V_{tml}) まで到達すると、タイマラッチが掛かって、

ハイサイド MOS ドライバ GH: OFF

ローサイド MOS ドライバ GL: ON

の状態に固定され、V_{OUT} が停止します。この状態は IC を再起動するまで保持されます。

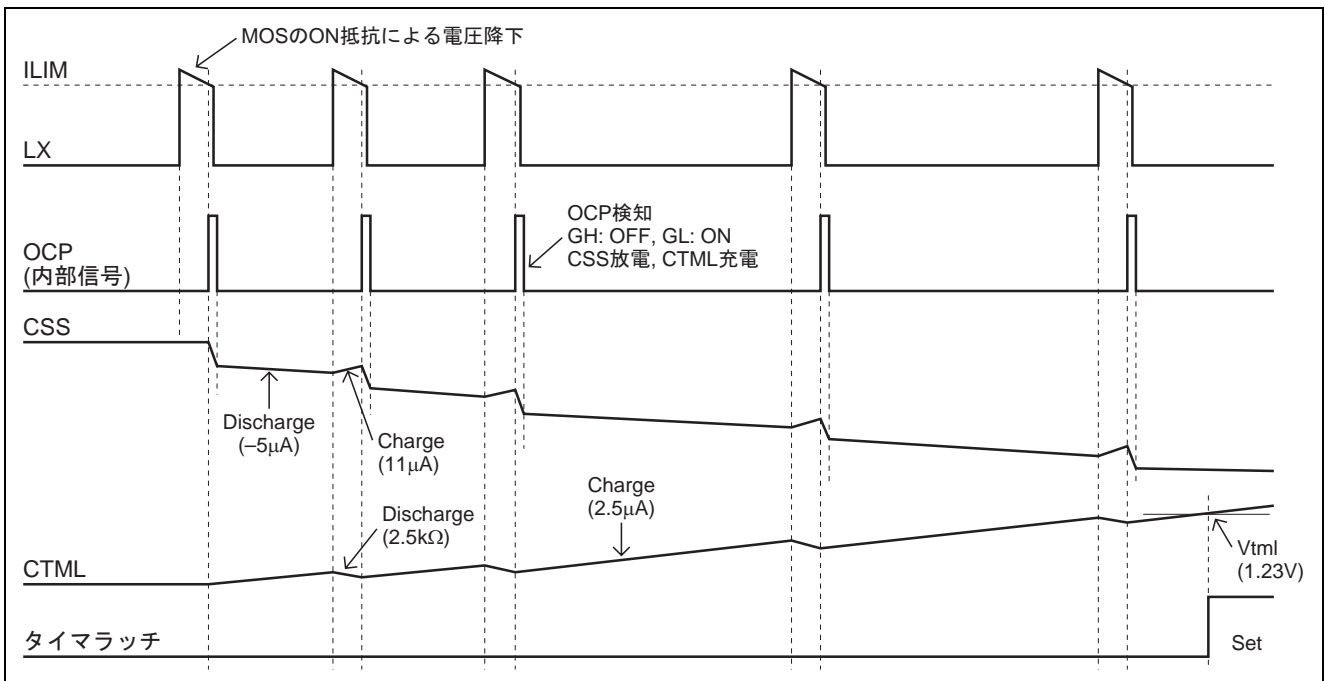


図 7.6 OCP の検出とタイマラッチ動作

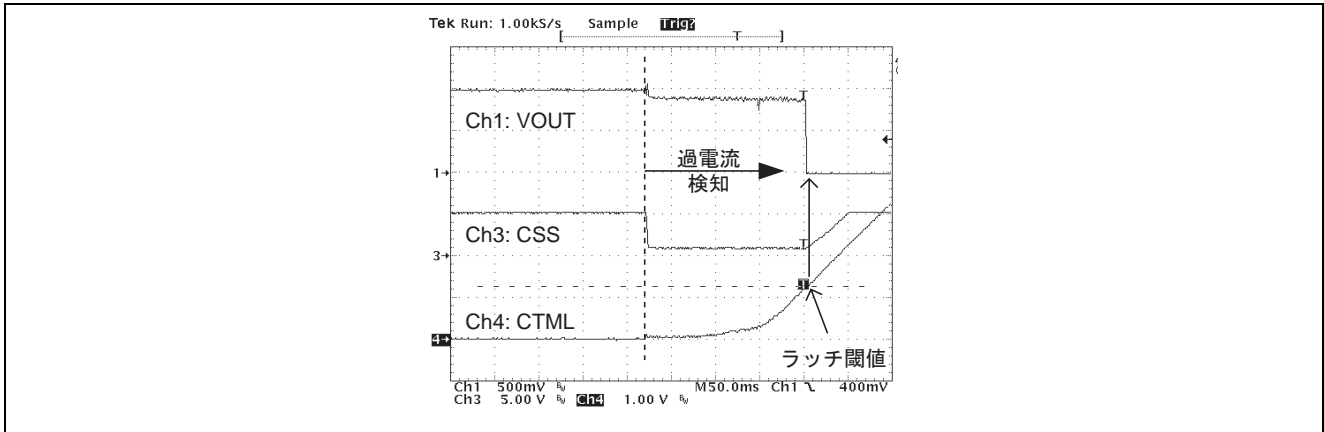


図 7.7 過電流動作例

ILIM 端子の過電流検出抵抗 Rlim は、使用するパワーMOS の ON 抵抗 Ron と、リミット電流 Imax から、次のように設定してください。

$$R_{lim} = \frac{V_{ILIM}}{I_{sink_ilim}} = \frac{(R_{on} + R_{line}) \times I_{max}}{I_{sink_ilim}} \quad (\Omega)$$

【注】 Rlineは配線抵抗です。

標準の設定では、Q1 の ON 抵抗が約 8.8mΩで、Typ の Isink_ilim = 12μA です。

また、EVB の VIN-OUT 間の配線抵抗は約 14mΩで、リミット電流は 18A 設定としています。

$$R_{lim} = \frac{(8.8m + 14m) \times 18}{12\mu} = 34.2k \approx 33 \text{ (k}\Omega)$$

また、最短のタイマラッチ時間は次のようになります。

$$t_{tml_min} = \frac{C_{tml} \times V_{tml}}{I_{sou_ctml}}$$

標準の設定値では、Vtml = 1.23V, Ctml = 0.1μF, Isou_ctml = -2.8μA ですので、次のようになります。

$$t_{tml_min} = \frac{0.1\mu \times 1.23}{2.8\mu} \approx 44 \text{ (ms)}$$

8. 部品表

表 8.1 に評価ボードの部品表を示します。回路図については、「4. 評価ボード回路図」をご参照ください。

表 8.1 評価ボード部品表

No.	Part No.	Description			Case/Footprint	Vendor
1	C1	Ceramic	10 μ F	25V	C3225JB1E106M	TDK
2	C2	Ceramic	10 μ F	25V	C3225JB1E106M	TDK
3	C3	Ceramic	10 μ F	25V	C3225JB1E106M	TDK
4	C4	Ceramic	10 μ F	25V	C3225JB1E106M	TDK
5	C5	Ceramic	10 μ F	25V	C3225JB1E106M	TDK
6	C6	Ceramic	0.1 μ F	25V	GRM188B11E104K	muRata
7	C7	Ceramic	0.1 μ F	25V	GRM188B11E104K	muRata
8	C8	Ceramic	0.1 μ F	25V	GRM188B11E104K	muRata
9	C9	Ceramic	0.1 μ F	25V	GRM188B11E104K	muRata
10	C10	Ceramic	1000pF	25V	GRM188B11H102K	muRata
11	C11	Ceramic	0.1 μ F	25V	GRM188B11E104K	muRata
12	C12	Ceramic	1000pF	25V	GRM188B11H102K	muRata
13	C13	Ceramic	680pF	25V	Not mounted	
14	C14	Ceramic	100 μ F	6.3V	C3225X5R0J107M	TDK
15	C15	Ceramic	100 μ F	6.3V	C3225X5R0J107M	TDK
16	C16	Ceramic	100 μ F	6.3V	C3225X5R0J107M	TDK
17	C17	Ceramic	100 μ F	6.3V	C3225X5R0J107M	TDK
18	C18	Ceramic	100 μ F	6.3V	C3225X5R0J107M	TDK
19	C19	Ceramic	1 μ F	25V	Not mounted	
20	R1	Resistor	33k Ω		MCR03EZHJ333	ROHM
21	R2	Resistor	10k Ω		MCR03EZHJ103	ROHM
22	R3	Resistor	3.3 Ω		MCR03EZHJ3R3	ROHM
23	R4	Resistor	82k Ω		MCR03EZHJ823	ROHM
24	R5	Resistor	120k Ω		Not mounted	
25	R6	Resistor	10k Ω		MCR03EZHJ103	ROHM
26	R7	Resistor	10k Ω		MCR03EZHJ103	ROHM
27	R8	Resistor	3.3 Ω		MCR03EZHJ3R3	ROHM
28	R9	Resistor	3.3 Ω		MCR03EZHJ3R3	ROHM
29	R10	Resistor	0 Ω		MCR03EZHJ0R0	ROHM
30	L1	Inductor	0.2 μ H		FDV0630	TOKO
31	D1	HSU227			Not mounted	Renesas
32	Q1	HAT2168H			LFPAK	Renesas
33	Q2	HAT2165H			LFPAK	Renesas
34	Q1, Q2	HAT2218R			SOP-8	Renesas
35	IC1	HA16167A			TSSOP-20	Renesas

9. 評価ボードパターン図

評価ボードのパターン図を以下に示します (メタル4層マスク総数: 7枚)。回路図については、「4. 評価ボード回路図」をご参照ください。

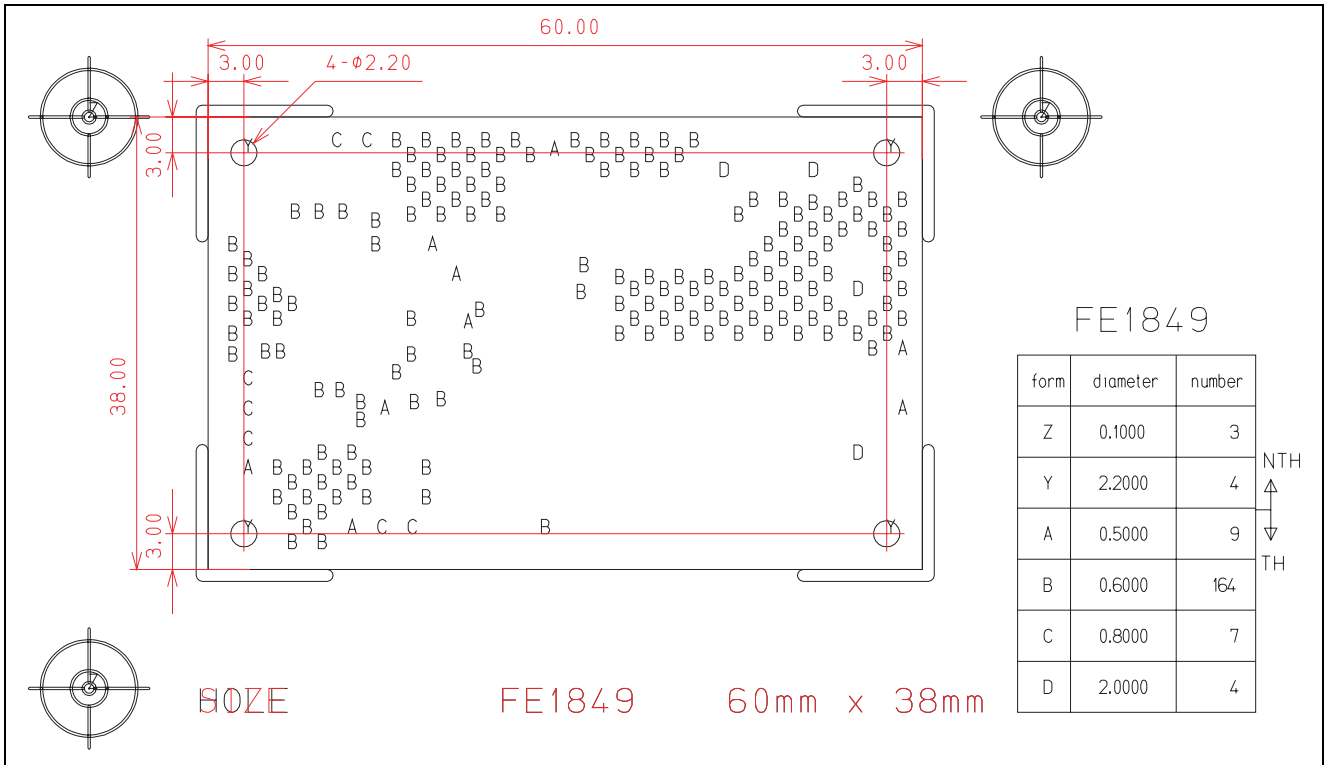


図 9.1 スルーホール径 (1/7)

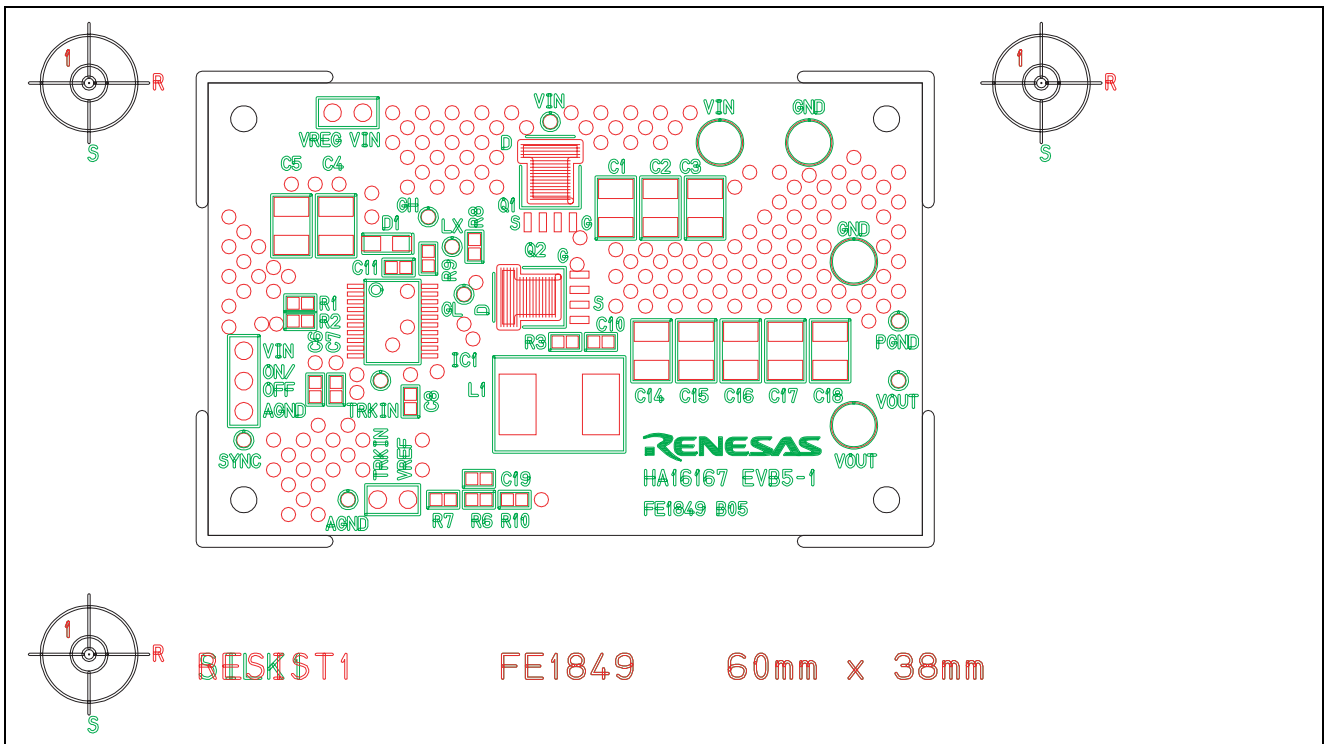


図 9.2 表面シルク (2/7)

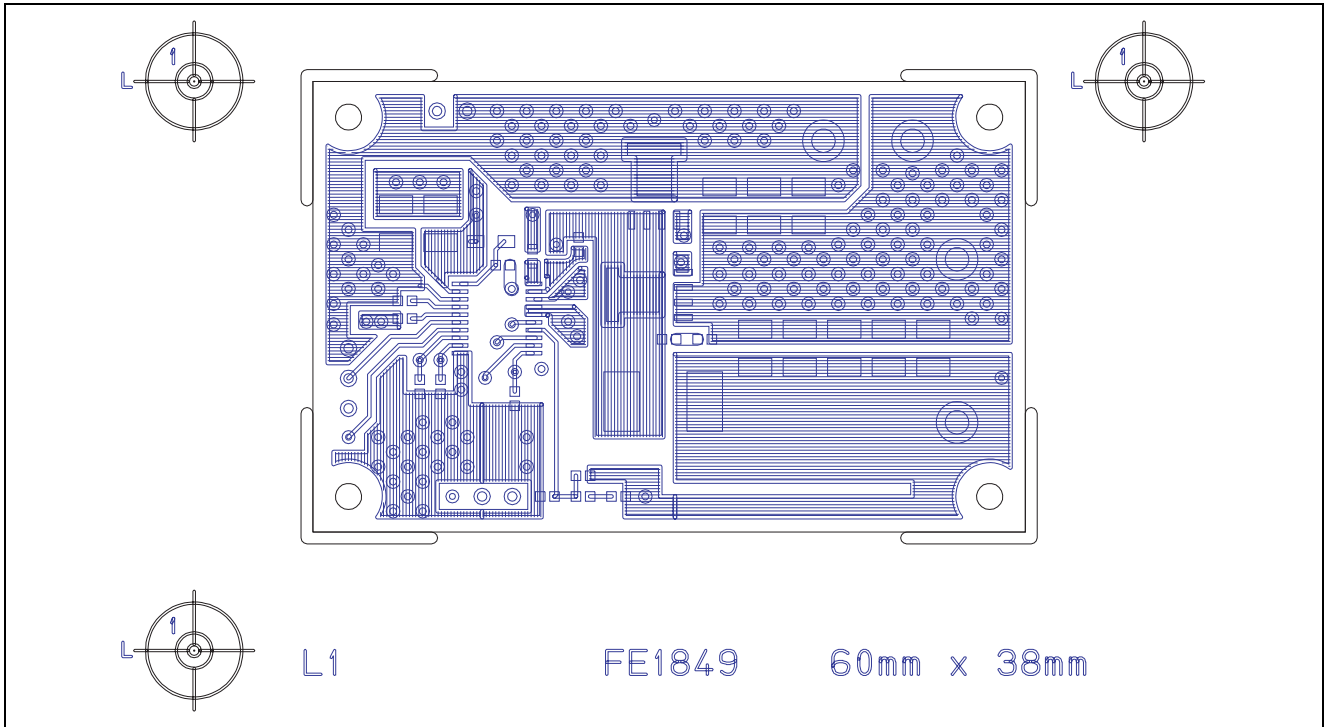


図 9.3 配線 1 層 (3/7)

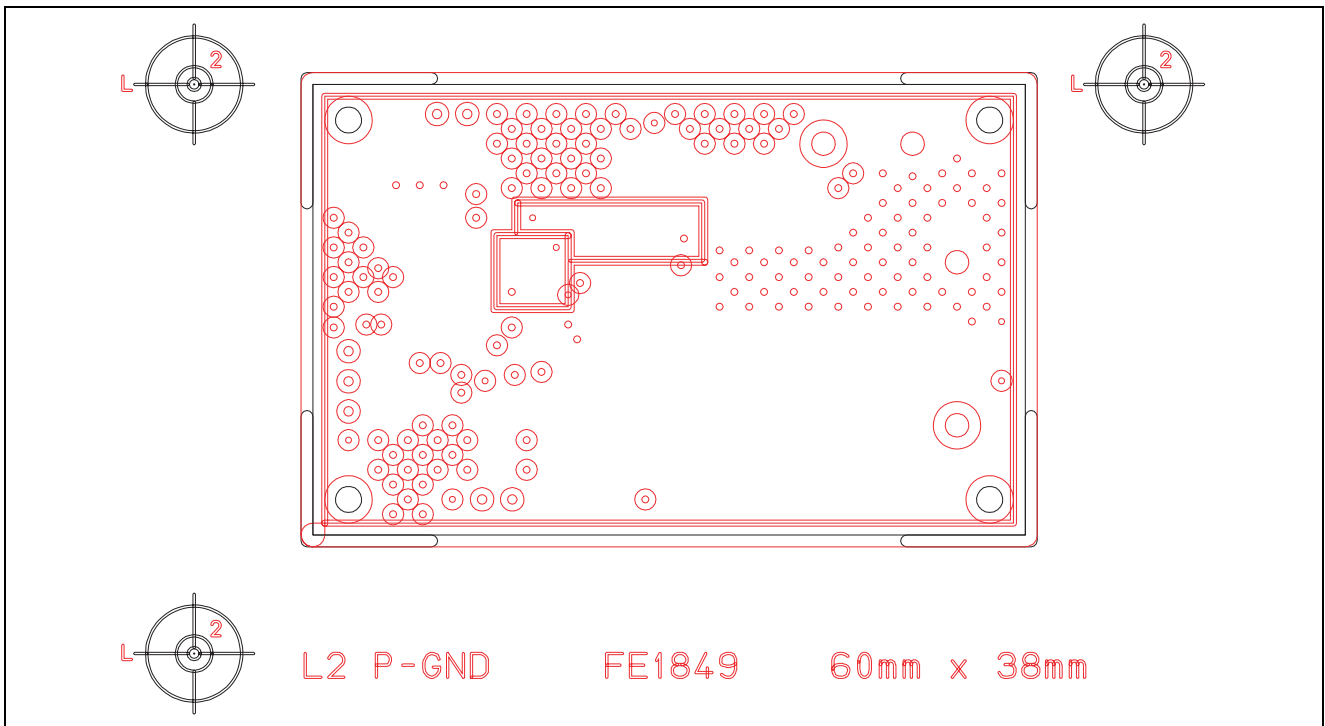


図 9.4 配線 2 層 (4/7)

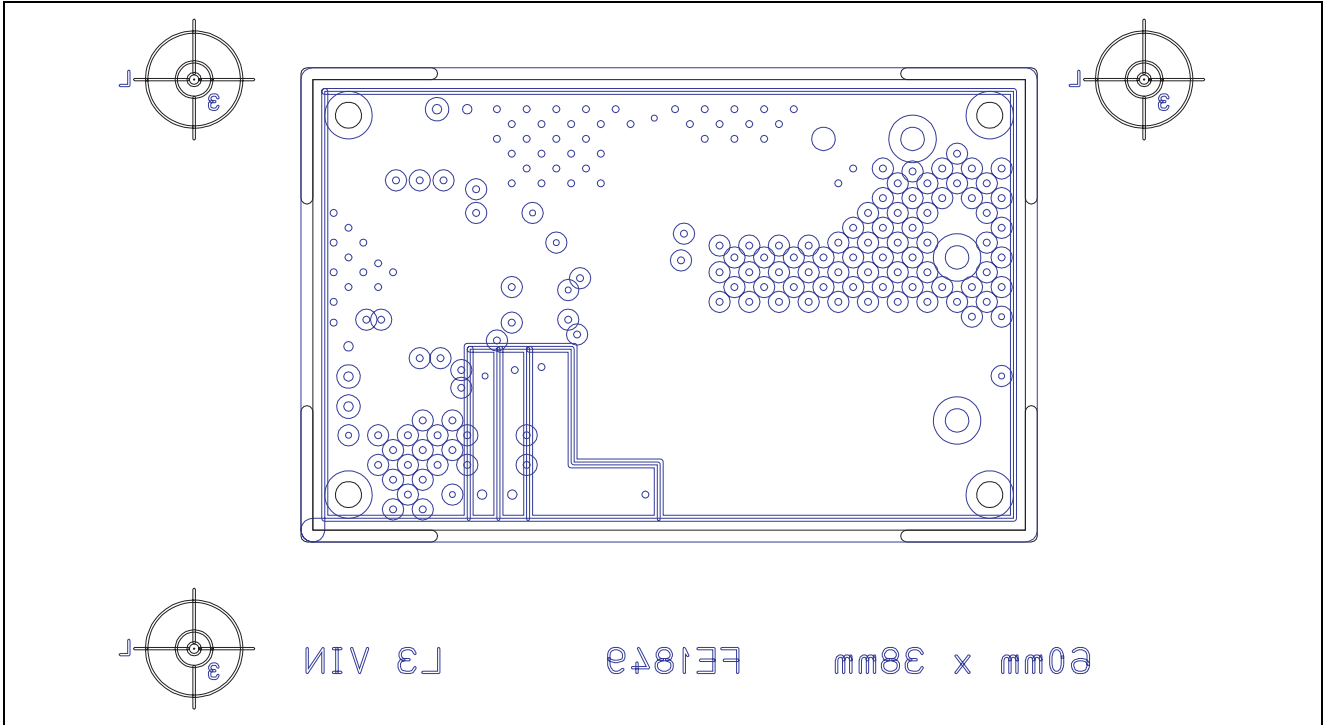


図 9.5 配線 3 層 (5/7)

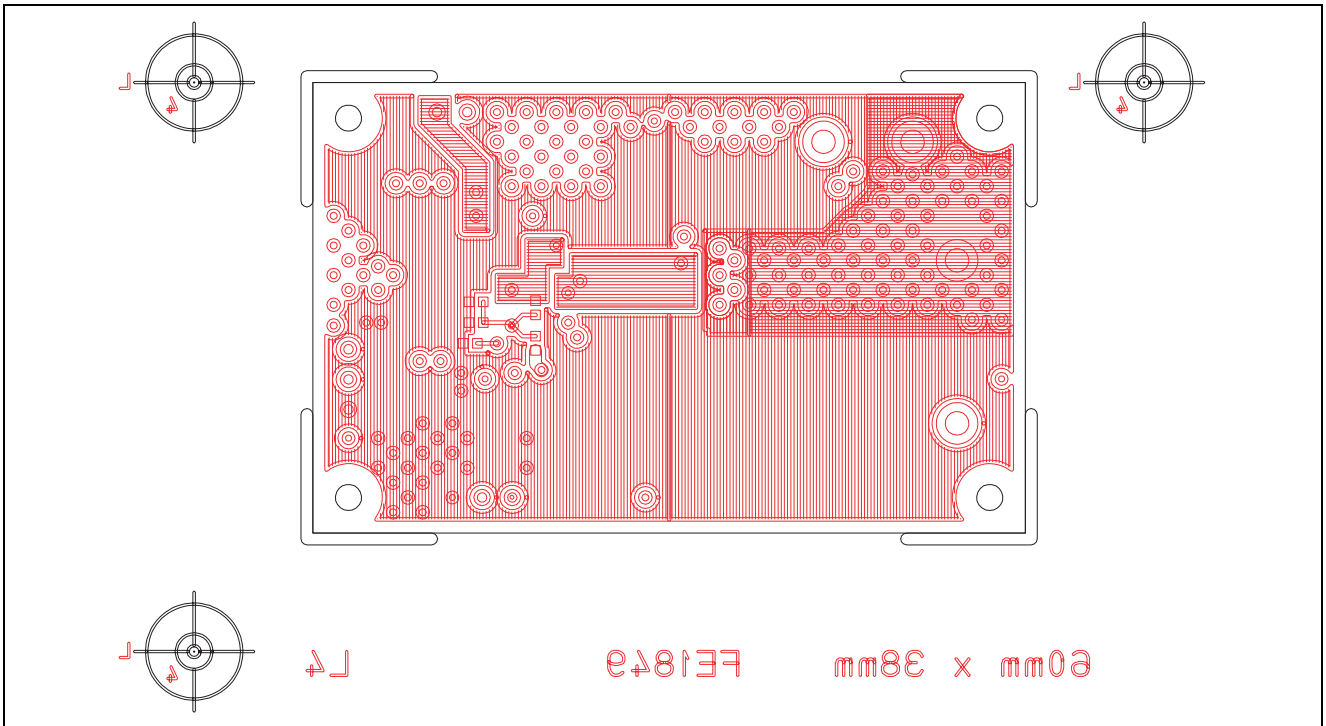


図 9.6 配線 4 層 (6/7)

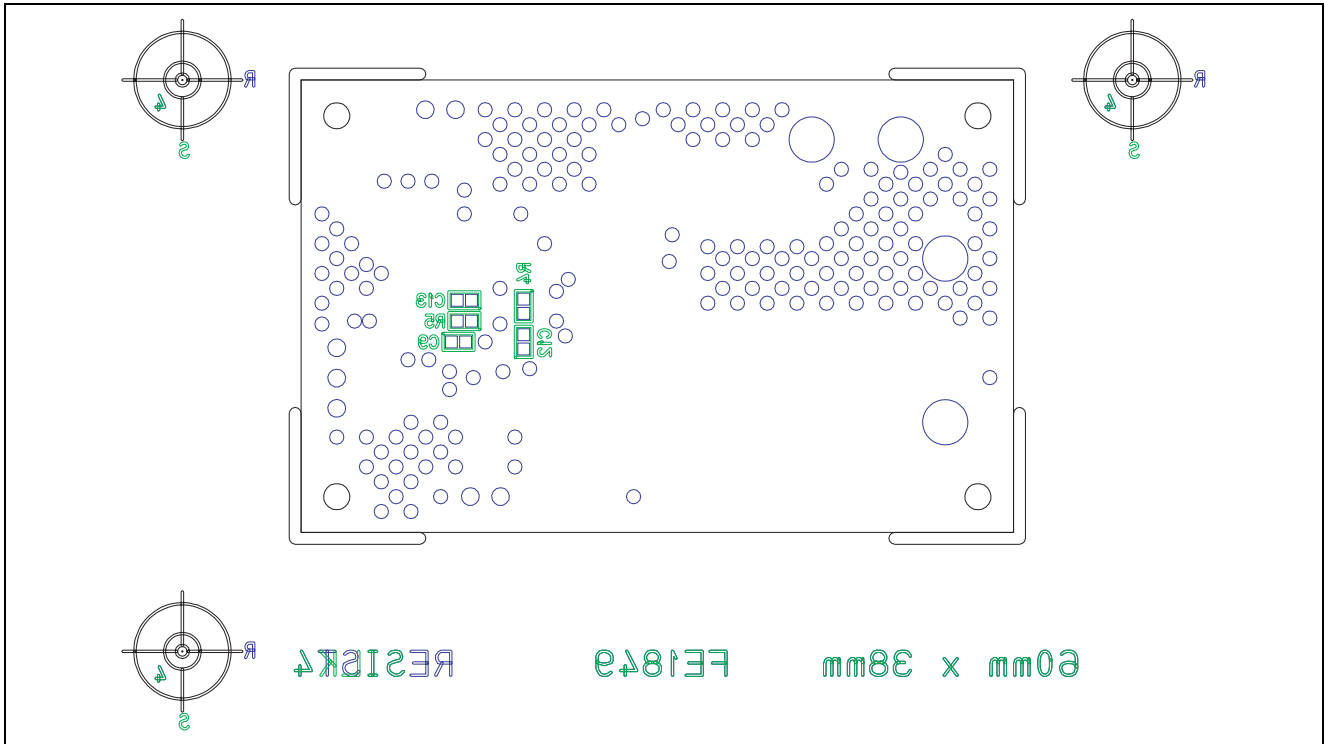


図 9.7 裏面シルク (7/E)

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2006.07.31	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますとは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。