

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7206 グループ

BSC SDRAM インタフェース設定例 (32 ビットバス)

要旨

この資料はバスステートコントローラ (BSC) の SDRAM インタフェース機能を紹介し、応用例を掲載しています。

動作確認デバイス

SH7206

目次

1. はじめに.....	2
2. 応用例の説明.....	3
3. 参考プログラム例.....	12
4. 参考ドキュメント.....	15
5. ホームページとサポート窓口	15

1. はじめに

1.1 仕様

- 128M ビット (2M ワード×16 ビット×4 バンク) の SDRAM を 2 個使用し, SH7206 と 32 ビットバス幅で接続します。
- SH7206 の SDRAM インタフェース機能を使用し, SDRAM の初期化を行います。

1.2 使用機能

- バスステートコントローラ (BSC)

1.3 適用条件

- マイコン: SH7206 (R5S72060)
- 動作周波数:
 - 内部クロック 200MHz
 - バスクロック 66.67MHz
 - 周辺クロック 33.33MHz
- C コンパイラ: ルネサステクノロジ製
SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.00
- コンパイルオプション: High-performance Embedded Workshop のデフォルト設定 (-cpu=sh2a -debug -gbr=auto -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1)

1.4 関連アプリケーションノート

本資料の参考プログラムは, SH7206 初期設定アプリケーションノートの設定条件で動作確認しています。そちらもあわせて参照ください。

2. 応用例の説明

2.1 使用機能の動作概要

SH7206 のバスステートコントローラ (BSC) は、SDRAM と直結可能な SDRAM インタフェース機能を内蔵しています。SH7206 は、ローアドレスが 11/12/13 ビット、カラムアドレスが 8/9/10 ビット、バンク数が 4 以下、リード ライトコマンドサイクルで A10 端子をプリチャージモードの設定に使用する SDRAM が接続可能です。SDRAM の動作モードは、バーストリード/シングルライト (バースト長 1) とバーストリード/バーストライト (バースト長 1) をサポートしています。

表 1 に本応用例で使用する SDRAM 仕様を示します。

表 1 本応用例で使用する SDRAM 仕様

項目	SDRAM 仕様
構成	4 バンク × 2,097,152 ワード × 16 ビット構成
容量	128M ビット × 2 個
CAS レイテンシ	2/3 (プログラマブル)
リフレッシュサイクル	64ms ごとの 4096 リフレッシュサイクル
バースト長	1/2/4/8/フルページ (プログラマブル)
ローアドレス	A11~A0
カラムアドレス	A8~A0
プリチャージ	A10 で制御するオートプリチャージ/全バンクプリチャージ

図 1 にメモリマップを示します。

SH7206 の CS2 および CS3 空間が、SDRAM に接続可能な空間です。

本応用例では、CS3 空間に SDRAM を接続しています。

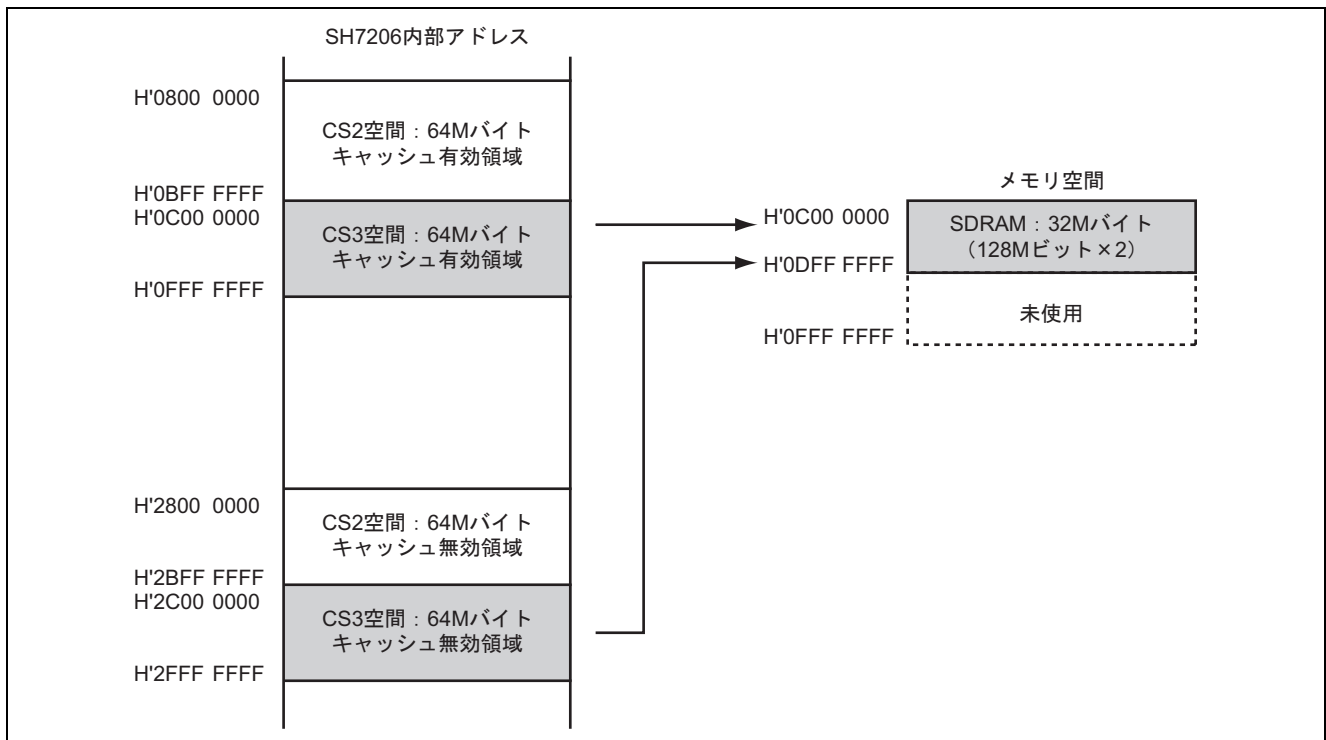


図 1 メモリマップ

図 2 に SDRAM 接続回路例を示します。

表 2 にアドレスマルチプレクス出力端子を示します。

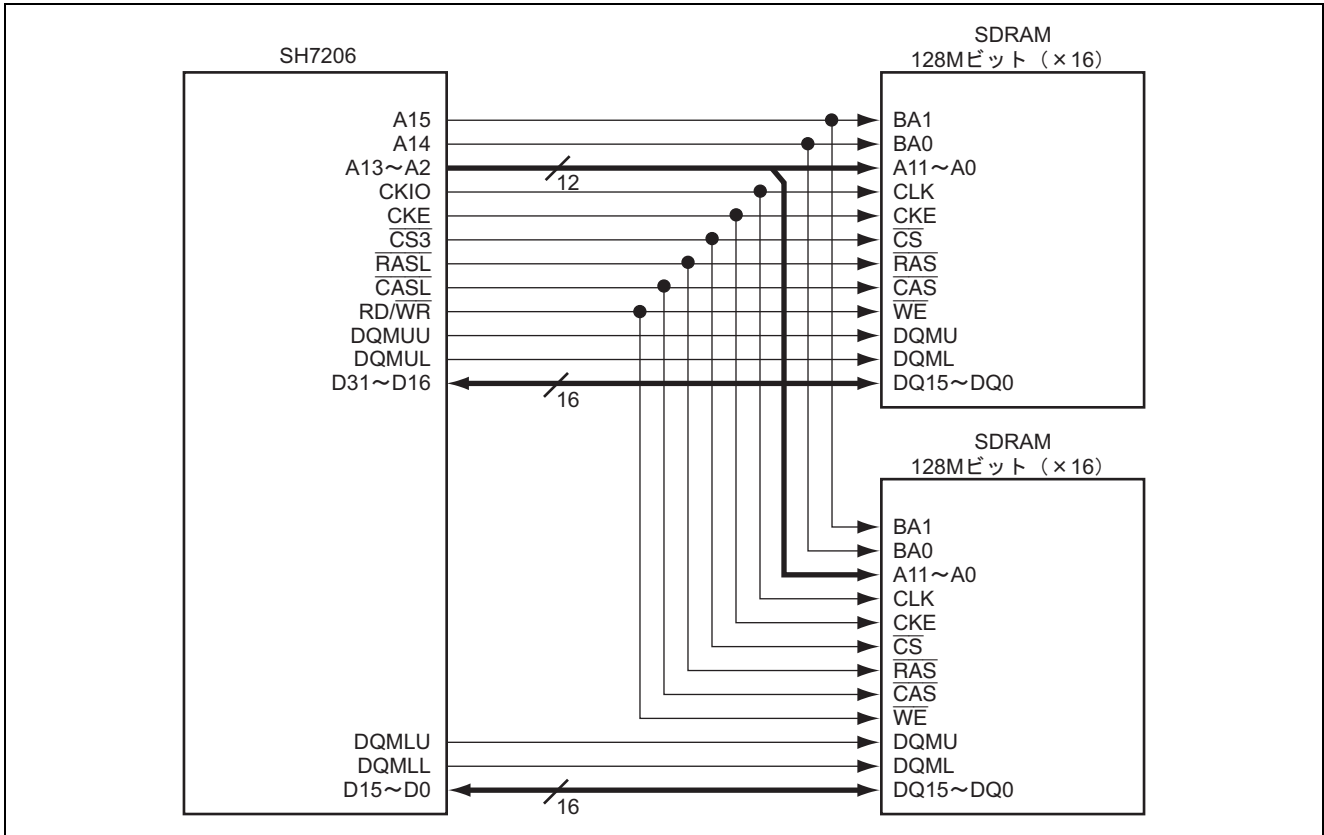


図 2 SDRAM 接続回路例 (128M ビット品×2 個, 32 ビットバス)

表 2 アドレスマルチプレクス出力

SH7206 端子	ローアドレス	カラムアドレス	SDRAM 端子	機能
A15	A24* ²	A24* ²	A13 (BA1)	バンク指定
A14	A23* ²	A23* ²	A12 (BA0)	バンク指定
A13	A22	A13	A11	アドレス
A12	A21	L/H* ¹	A10/AP	アドレス/プリチャージ指定
A11	A20	A11	A9	アドレス
A10	A19	A10	A8	アドレス
A9	A18	A9	A7	アドレス
A8	A17	A8	A6	アドレス
A7	A16	A7	A5	アドレス
A6	A15	A6	A4	アドレス
A5	A14	A5	A3	アドレス
A4	A13	A4	A2	アドレス
A3	A12	A3	A1	アドレス
A2	A11	A2	A0	アドレス

【注】 *1 L/H はコマンド指定に使われるビットであり、アクセスモードによってローまたはハイに固定されます。

*2 バンクアドレス指定

2.2 使用機能の設定手順

2.2.1 SDRAM の初期化手順例

図 3 に CS3 空間における SDRAM の初期化設定手順例を示します。

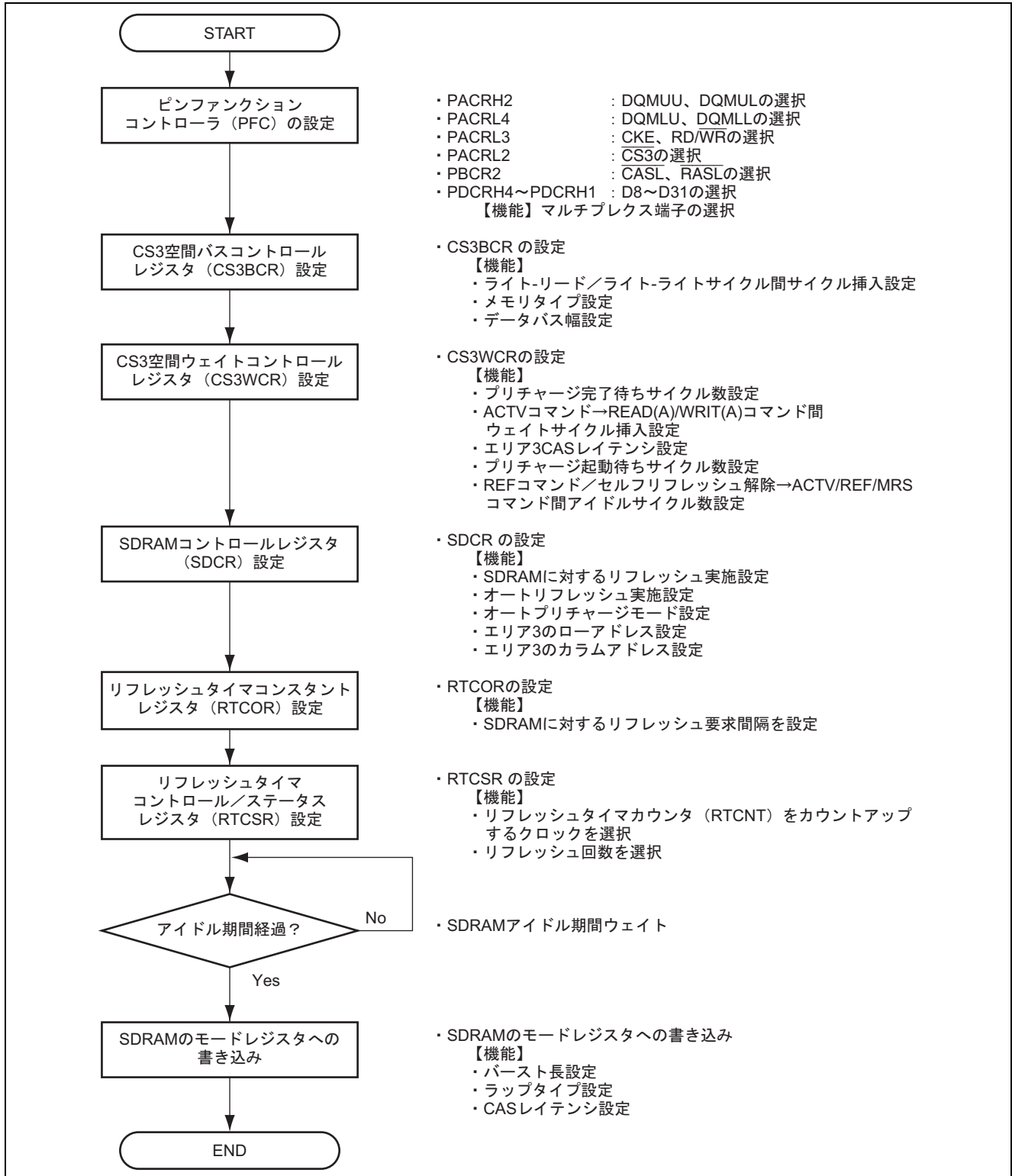


図 3 SDRAM の初期化設定手順例 (CS3 空間)

2.2.2 AC 特性切り替え手順例

SH7206 に SDRAM を接続し、かつクロックモード 2 で使用する場合は、AC 特性切り替え機能を使用する必要があります。AC 特性切り替え機能を使用するためには、AC 特性切り替えレジスタ (ACSWR) および AC 特性切り替えキーレジスタ (ACKEYR) を設定してください。

図 4 に AC 特性切り替えレジスタ (ACSWR) 設定例を示します。本設定は、内蔵 RAM 上で実行する必要があります。

SH7206 をクロックモード 7 で使用する場合は、初期値のまま、何も設定しないでください。

なお、AC 特性切り替えに関するプログラムは、「SH7206 アプリケーションノート 初期設定例」に掲載していますので、参照してください。

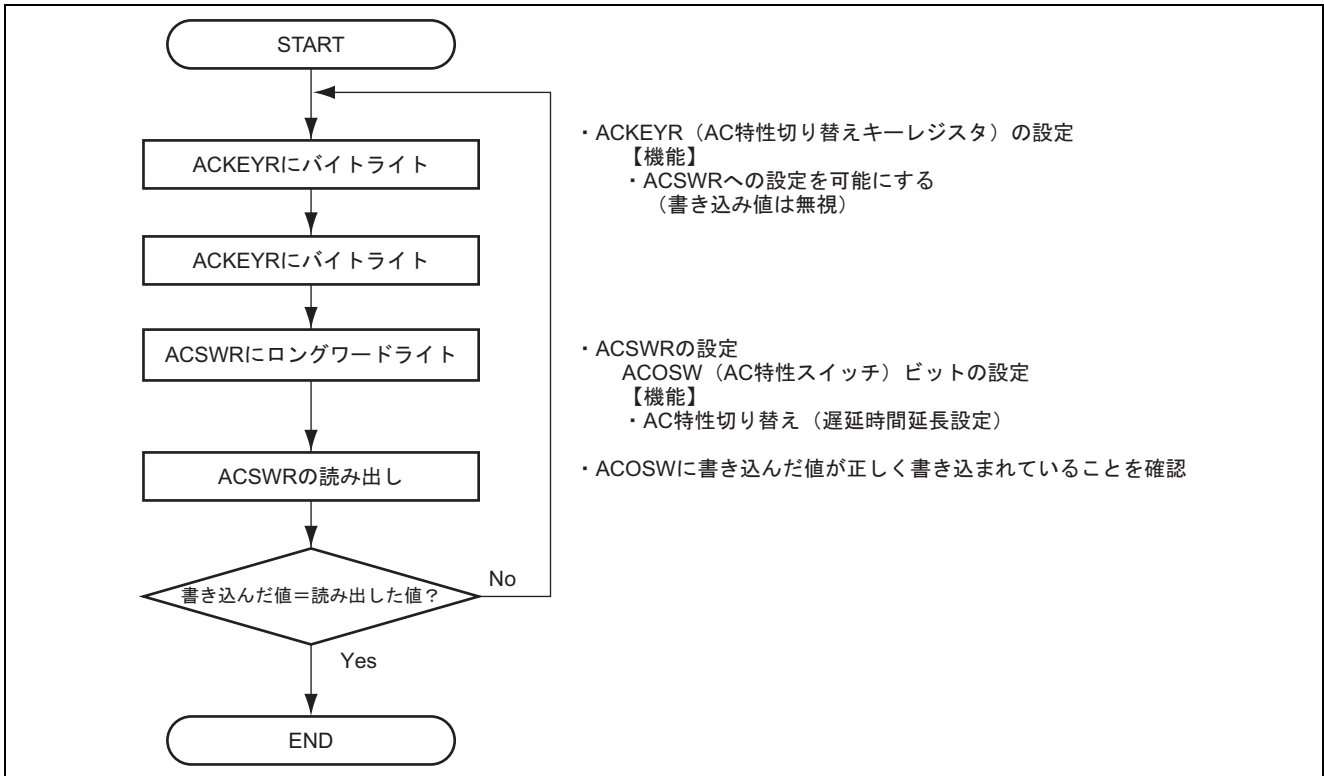


図 4 AC 特性切り替え機能設定例

2.2.3 パワーオンシーケンス

SDRAM の初期化を行うためには、まずバスステートコントローラのレジスタを設定した後、SDRAM のモードレジスタに対する書き込みを行います。

SDRAM は、パワーオン後、一定のアイドル期間が必要です。本応用例では、200 μ s 以上のアイドル期間をソフトウェアで設定しています。必要なアイドル期間は、SDRAM の仕様により異なりますので、SDRAM のマニュアルを参照してください。

SDRAM のモードレジスタへの書き込みは、 $\overline{CS3}$ 、 \overline{RASL} 、 \overline{CASL} および RD/\overline{WR} の組み合わせで、モードレジスタセットコマンド (MRS) を発行し、その時点のアドレスを SDRAM に対する入力データとして使用します。表 3 に、CS3 空間における SDRAM モードレジスタライト時のアクセスアドレスを示します。

表 3 SDRAM モードレジスタライト時のアクセスアドレス (CS3 空間)

データ バス幅	CAS レイテンシ	バーストリード/ シングルライト (バースト長 1)		バーストリード/ バーストライト (バースト長 1)	
		アクセス アドレス	外部 アドレス端子	アクセス アドレス	外部 アドレス端子
16 ビット	2	H'FFFC 5440	H'0000 0440	H'FFFC 5040	H'0000 0040
	3	H'FFFC 5460	H'0000 0460	H'FFFC 5060	H'0000 0060
32 ビット	2	H'FFFC 5880	H'0000 0880	H'FFFC 5080	H'0000 0080
	3	H'FFFC 58C0	H'0000 08C0	H'FFFC 50C0	H'0000 00C0

本応用例では、SDRAM のモードレジスタに対し下記の設定を行います。

- バースト長: バーストリード/シングルライト (バースト長 1)
- ラップタイプ: シーケンシャル
- CAS レイテンシ: 2 サイクル

SDRAM のモードレジスタに対して書き込みを行うためには、H'FFFC 5880 に対して、任意のデータのワードライトを行います (このときのライトデータは無視されます)。このワードライト動作により、SDRAM に対し下記コマンドが順次発行されます。

1. 全バンクプリチャージコマンド (PALL) 発行
PALL と 1 回目の REF の間に CS3WCR の WTRP[1:0] ビットにより設定されたアイドルサイクル (T_{pw}) が挿入されます。
2. オートリフレッシュコマンド (REF) を 8 回発行
REF コマンド発行後に CS3WCR の WTRC[1:0] ビットにより設定されたアイドルサイクル (T_{rc}) が挿入されます。
3. モードレジスタセットコマンド (MRS) 発行

図 5 に、SDRAM モードレジスタ書き込みタイミング例を示します。

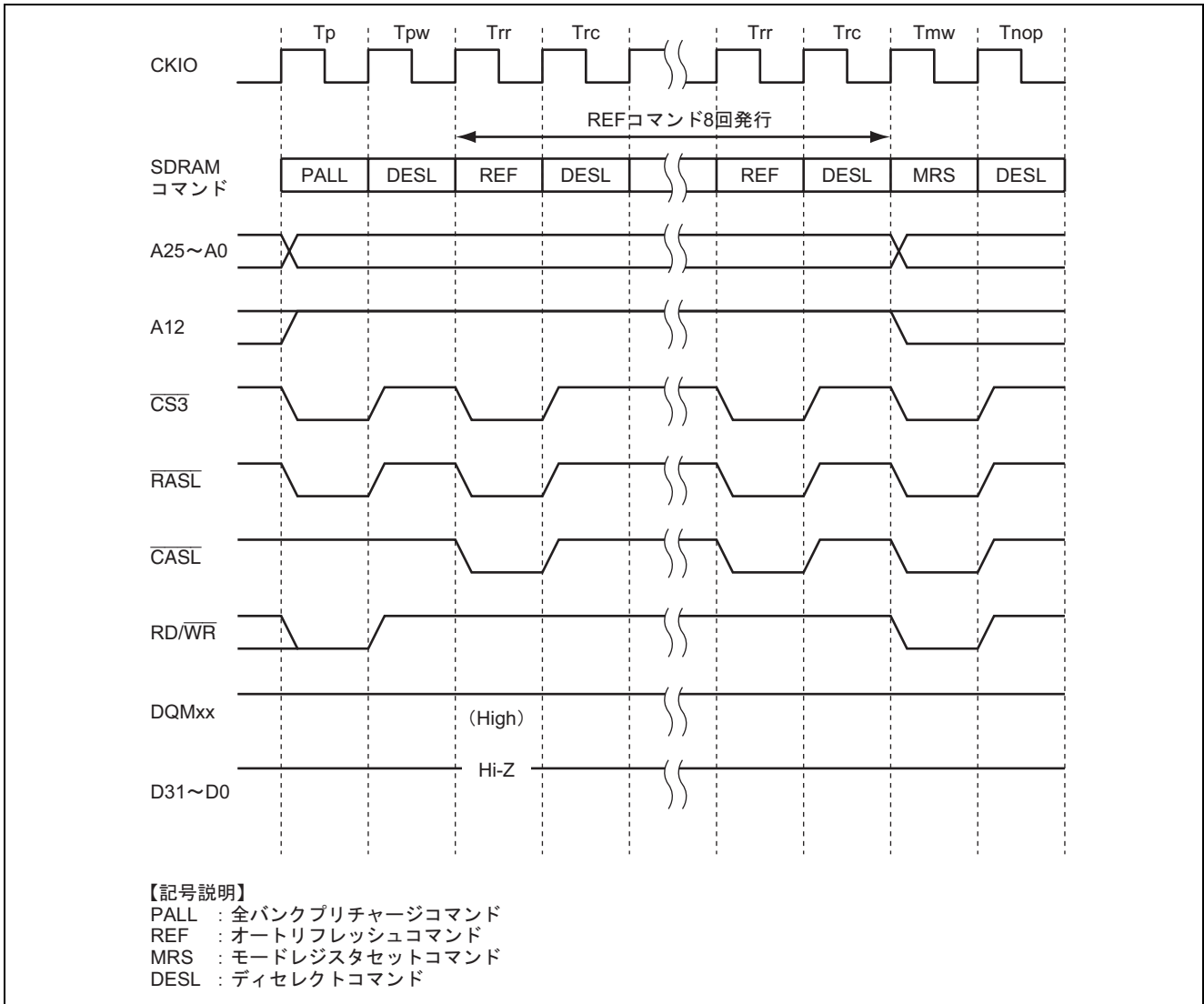


図 5 SDRAM モードレジスタ書き込みタイミング例

2.3 参考プログラムの動作

参考プログラムにおける SDRAM リード動作およびライト動作について説明します。

1. リード動作

図 6 にバスクロック 66.67MHz 時の SDRAM シングルリードタイミング例を示します。各サイクルにおいて、SH7206 は下記の動作を行います。

- Tr: ACTV (行およびバンク活性化) コマンド発行
- Trw1, Trw2: ACTV コマンドから, READ(A)/WRIT(A)コマンド間のウェイトサイクル
CS3WCR の WTRCD[1:0]ビットにより設定されたウェイトサイクルが挿入されます。
- Tc1: READ (A) コマンド発行
- Tcw: Tc1 サイクルから Td1 サイクル間のウェイトサイクル
SDRAM の CAS レイテンシに相当します。CS3WCR の A3CL[1:0]によって設定されたウェイトサイクル (エリア 3CAS レイテンシ) が挿入されます。
- Td1: リードデータ取り込み
- Tde: LSI 内部にリードデータを転送するために必要なアイドルサイクル
バーストリードおよびシングルリード時に必ず 1 サイクル発生します。
- Tap1, Tap2: オートプリチャージ完了待ちウェイトサイクル
CS3WCR の WTRP[1:0]ビットにより設定されたウェイトサイクルが挿入されます。

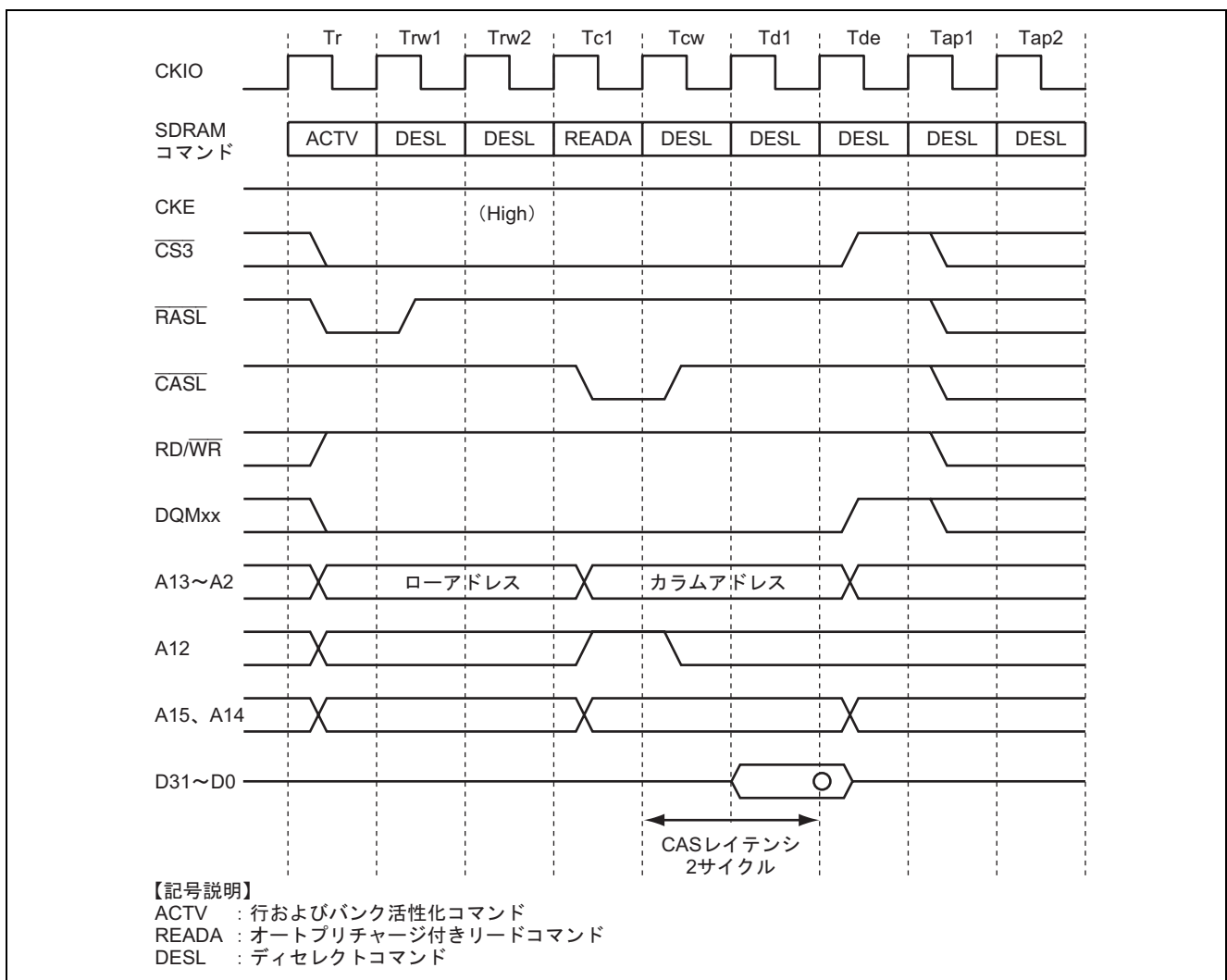


図 6 SDRAM シングルリードタイミング例 (バスクロック 66.67MHz)

2. ライト動作

図7にバスクロック 66.67MHz 時の SDRAM シングルライトタイミング例を示します。
各サイクルにおいて、SH7206 は下記の動作を行います。

- Tr: ACTV (行およびバンク活性化) コマンド発行
- Trw1, Trw2: ACTV コマンドから、READ(A)/WRIT(A)コマンド間のウェイトサイクル
CS3WCR の WTRCD[1:0]ビットにより設定されたウェイトサイクルが挿入されます。
- Tc1: WRITA コマンド発行
- Trwl1, Trwl 2: オートプリチャージ起動待ちウェイトサイクル
CS3WCR の TRWL[1:0]ビットにより設定されたウェイトサイクルが挿入されます。
- Tap1, Tap2: オートプリチャージ完了待ちウェイトサイクル
CS3WCR の WTRP[1:0]ビットにより設定されたウェイトサイクルが挿入されます。

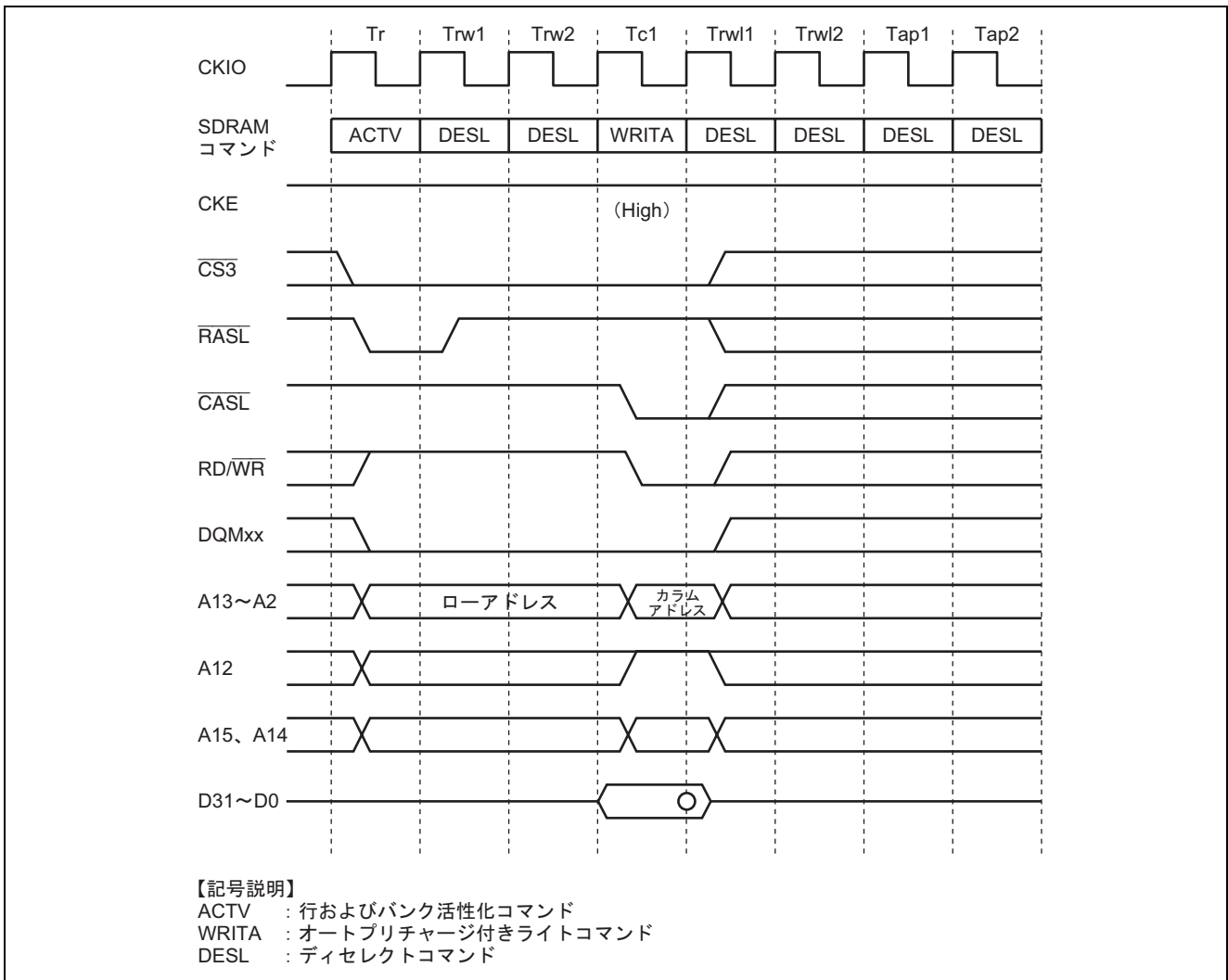


図7 SDRAM シングルライトタイミング例 (バスクロック 66.67MHz)

2.4 バスステートコントローラの設定例

表 4 に SH7206 のバスクロックが 66.67MHz 動作時のバスステートコントローラの設定例を示します。各レジスタの詳細については、「SH7206 グループハードウェアマニュアル」バスステートコントローラの章を参照ください。

表 4 バスステートコントローラの設定例

レジスタ名	アドレス	設定値	機能
CS3 空間バス コントロールレジスタ (CS3BCR)	H'FFFC 0010	H'1000 4600	<ul style="list-style-type: none"> IWW[2:0] = "B'001" ライト-リード/ライト-ライト間アイドル : 1 アイドルサイクル挿入 TYPE[2:0] = "B'100": SDRAM BSZ[1:0] = "B'11": 32 ビットデータバス幅
CS3 空間ウェイト コントロールレジスタ (CS3WCR)	H'FFFC 0034	H'0000 4892	<ul style="list-style-type: none"> WTRP[1:0] = "B'10" プリチャージ完了待ちサイクル数: 2 サイクル WTRCD[1:0] = "B'10" ACTV コマンド READ(A)/WRIT(A)コマンド間ウェイトサイクル数: 2 サイクル A3CL[1:0] = "B'01" エリア 3CAS レイテンシ: 2 サイクル TRWL[1:0] = "B'10" プリチャージ起動待ちサイクル数: 2 サイクル WTRC[1:0] = "B'10" REF コマンド/セルフリフレッシュ解除 ACTV/REF/MRS コマンド間アイドルサイクル数: 5 サイクル
SDRAM コントロール レジスタ (SDCR)	H'FFFC 004C	H'0000 0809	<ul style="list-style-type: none"> RFSH = "1": リフレッシュする RMODE = "0": オートリフレッシュを行う BACTV = "0": オートプリチャージモード A3ROW[1:0] = "B'01" エリア 3 ローアドレス: 12 ビット A3COL[1:0] = "B'01" エリア 3 カラムアドレス: 9 ビット
リフレッシュ タイマコントロール/ ステータスレジスタ (RTCSR)	H'FFFC 0050	H'A55A 0010*	<ul style="list-style-type: none"> CKS[2:0]="B'010" クロックセレクト: Bϕ/16 RRC[2:0]="B'000" リフレッシュ回数: 1 回
リフレッシュタイマ コンスタントレジスタ (RTCOR)	H'FFFC 0058	H'A55A 0041*	<ul style="list-style-type: none"> 1 サイクル= 1/(Bϕ(66MHz)/16) 240ns SDRAM のリフレッシュ要求間隔: 4096cyc/64ms = 15.625us/回 RTCOR の設定値=15.625us ÷ 240ns 65=H'41
AC 特性切り替えレジスタ (ACSWR)	H'FFFC 180C	H'0000 0009	<ul style="list-style-type: none"> AC0SW[3:0] = "B'1001" AC 特性切り替えを行い、遅延時間を延長
AC 特性切り替え キーレジスタ (ACKEYR)	H'FFFC 1BFC	H'0000 0000	<ul style="list-style-type: none"> AC 特性切り替えのための書き込み動作 (書き込み値は無視)

【注】 * 書き込み時には、書き込みデータの上位 16 ビットを H'A55A としてライトプロテクトを解除する必要があります。

3. 参考プログラム例

1. サンプルプログラムリスト"bscsdram.c" (1)

```

1  /*"FILE COMMENT"*****
2  *
3  *   System Name : SH7206 Sample Program
4  *   File Name   : bscsdram.c
5  *   Version    : 1.00.00
6  *   Contents   : SH7206 初期設定
7  *   Model      : M3A-HS60
8  *   CPU        : SH7206
9  *   Compiler   : SHC9.0.00
10 *   OS         : none
11 *
12 *   note       :
13 *               <注意事項>
14 *               本サンプルプログラムはすべて参考資料であり、
15 *               その動作を保証するものではありません。
16 *               本サンプルプログラムはお客様のソフトウェア開発時の
17 *               技術参考資料としてご利用ください
18 *
19 *   Copyright (C) 2004 Renesas Technology Corp. All Rights Reserved
20 *   AND Renesas Solutions Corp. All Rights Reserved
21 *
22 *   history    : 2004.10.14 ver.1.00.00
23 *"FILE COMMENT END"*****/
24 #include "iodefine.h"
25
26 /* ==== マクロ定義 ==== */
27
28 /* SDRAM モードレジスタライト時のアクセスアドレス */
29 #define SDRAM_MODE      (*(volatile unsigned short *)0xfffc5880)
30
31 /* ==== プロトタイプ宣言 ==== */
32 void io_init_sdram(void);
33

```

2. サンプルプログラムリスト"bscsdram.c" (2)

```

34  /*"FUNC COMMENT"*****
35  * ID      :
36  * 概要    : SDRAM 32 ビットバス幅接続設定
37  *-----
38  * Include : #include "iodefine.h"
39  *-----
40  * 宣言    : void io_init_sdram(void)
41  *-----
42  * 機能    : ピンファンクションコントローラ (PFC) およびバスステート
43  *          : コントローラ (BSC) の設定を行い、CS3 空間の SDRAM を有効にします
44  *          :
45  *-----
46  * 引数    : なし
47  *-----
48  * 戻り値  : なし
49  *-----
50  * 注意事項 : PFC の設定は他の処理で設定した PFC 設定値を変更しないように
51  *          : ビット操作で行っています。
52  *"FUNC COMMENT END"*****/
53  void io_init_sdram(void)
54  {
55      volatile int j = 40000;      /* 200 μsec ウェイトカウント @200MHz */
56
57      /* ==== PFC の設定 ==== */
58      PORT.PACRH2.BIT.PA23MD = 0x1; /* DQMUU 出力 */
59      PORT.PACRH2.BIT.PA22MD = 0x1; /* DQMUL 出力 */
60      PORT.PACRL4.BIT.PA13MD = 0x1; /* DQMLU 出力 */
61      PORT.PACRL4.BIT.PA12MD = 0x1; /* DQMLL 出力 */
62      PORT.PACRL3.BIT.PA9MD  = 0x5; /* CKE 出力 */
63      PORT.PACRL3.BIT.PA8MD  = 0x5; /* RD/WR#出力 */
64      PORT.PACRL2.BIT.PA7MD  = 0x2; /* CS3 出力 */
65      PORT.PBCR2.BIT.PB5MD   = 0x4; /* CASL 出力 */
66      PORT.PBCR2.BIT.PB4MD   = 0x4; /* RASL 出力 */
67
68      PORT.PDCRH4.WORD = 0x1111; /* D31-D28 入出力 */
69      PORT.PDCRH3.WORD = 0x1111; /* D27-D24 入出力 */
70      PORT.PDCRH2.WORD = 0x1111; /* D23-D20 入出力 */
71      PORT.PDCRH1.WORD = 0x1111; /* D19-D16 入出力 */
72
73      /* ==== CS3 空間バスコントロールレジスタ (CS3BCR) 設定 ==== */
74      BSC.CS3BCR.LONG = 0x10004600ul; /*
75          * ・ライト-リード/ライト-ライトサイクル間
76          *   アイドル指定   :1 アイドルサイクル挿入
77          * ・メモリ種類     :SDRAM
78          * ・データバス指定 :32 ビットバス幅
79          */
80      /* ==== CS3 空間ウェイトコントロールレジスタ (CS3WCR) 設定 ==== */
81      BSC.UN2_BSC.SDRAM.REG_CS3WCR.LONG = 0x00004892ul;
82          /*
83          * ・プリチャージサイクル数   :2 サイクル
84          * ・ACT READ コマンド間ウイトサイクル数
85          *                               :2 サイクル
86          * ・エリア 3CAS レイテンシ   :2 サイクル
87          * ・プリチャージ起動サイクル :2 サイクル
88          * ・REF ACT/REF/MRS コマンド間アイドル
89          *   サイクル                   :5 サイクル
90          */

```

3. サンプルプログラムリスト"bscsdram.c" (3)

```

91      /* ==== SDRAM コントロールレジスタ設定 (SDCR) ==== */
92      BSC.SDCR.LONG = 0x00000809ul; /*
93          *   ・リフレッシュ制御 1: リフレッシュを行う
94          *   ・リフレッシュ制御 2: オートリフレッシュ
95          *   ・バンクアクティブモード
96          *           : オートプリチャージモード
97          *   ・エリア 3 ローアドレスビット: 12 ビット
98          *   ・エリア 3 カラムアドレスビット: 9 ビット
99          */
100     /* ==== リフレッシュタイムコンスタントレジスタ (RTCOR)設定 ==== */
101     BSC.RTCOR.LONG = 0xa55a0041ul; /*
102         *   ・15.625usec /240nsec = 64(0x41)サイクル/回
103         */
104     /* ==== リフレッシュタイムコントロール/ステータスレジスタ (RTCSR)設定 ==== */
105     BSC.RTCSR.LONG = 0xa55a0010ul; /*
106         *   初期化シーケンス開始
107         *   ・クロックセレクト: B 16:1 サイクル=240nsec
108         *   ・リフレッシュ回数: 1 回
109         */
110     /* ==== アイドル期間経過? ==== */
111     while(j-- > 0){
112         /* wait */
113     }
114
115     /* ==== SDRAM モードレジスタへの書き込み ==== */
116     SDRAM_MODE = 0; /*
117         *   書き込みデータは任意
118         *   SDRAM モードレジスタ設定 CS3 空間
119         *   パーストリード (パースト長 1) /シングルライト
120         */
121 }
122 /* End of File */
    
```


4. 参考ドキュメント

- ソフトウェアマニュアル
SH-2A、SH2A-FPU ソフトウェアマニュアル Rev.3.00
(最新版をルネサス テクノロジホームページから入手してください)。
- ハードウェアマニュアル
SH7206 グループハードウェアマニュアル Rev.1.00
(最新版をルネサス テクノロジホームページから入手してください)。

5. ホームページとサポート窓口

ルネサス テクノロジホームページ

<http://japan.renesas.com/>

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.09.14	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。