

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8S / 2200 シリーズ

16 ビットタイマパルスユニットの PWM 出力

要旨

16 ビットタイマパルスユニットの PWM モード (モード 2) を使い PWM を出力します。周期, デューティは任意に設定します。

動作確認デバイス

H8S / 2215

目次

1. 仕様	2
2. 使用機能説明	3
3. 動作説明	5
4. ソフトウェア説明	6
5. フローチャート説明	10

1. 仕様

- 図1に示すように、パルスのHigh幅を変化させ、デューティが変化したPWM波形を出力します。
- 16MHzで動作時、出力するPWM周期は、本タスクにおいて250ns～16μs内で設定が可能です。

周期 f & デューティ Duty は、次式により設定となります。

$$f = (\text{TGRA}_0 \text{ への設定値} + 1) \times (1 / (\phi / 1))$$

TGRA_0 = 0x00FF の場合：

$$f = (255 + 1) \times 62.5\text{ns}$$

$$= 16\mu\text{s}$$

$$\text{Duty} = ((\text{パルスの High 幅} \times (1 / (\phi / 1))) / f) \times 100\%$$

TGRB_0 = 0x0055 の場合：

$$\text{Duty} = ((85 + 1) \times 62.5\mu\text{s}) / 16\mu\text{s} \times 100\%$$

$$= (5.38\mu\text{s} / 16\mu\text{s}) \times 100\%$$

$$= 33.6\%$$

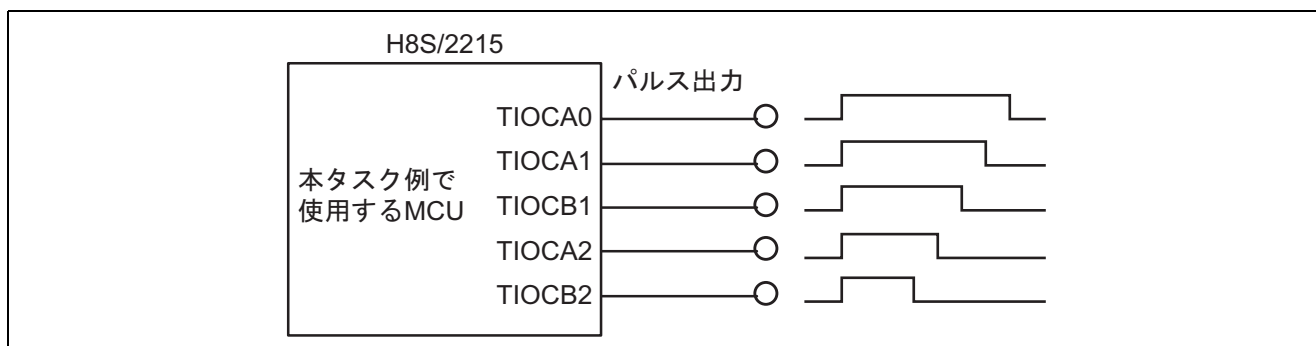


図1 PWMパルス波形の出力例

2. 使用機能説明

(1) 16 ビットタイマパルスユニット (TPU) のブロック図を図 2 に示し、以下に TPU のブロック図について説明します。

- タイマコントロールレジスタ (TCR_0)
TCR は、各チャンネルの TCNT のカウントクリア条件等をセットする TGR への設定等を制御します。
- タイマモードレジスタ (TMDR_0)
TMDR は、各チャンネルについて、通常動作 / バッファ動作等の動作モードの設定を行ないます。
- タイマ I/O コントロールレジスタ (TIORH_0 および、TIORL_0)
TIOR は、各 TGR について初期出力値の設定、コンペアマッチ / インพุットキャプチャ動作時の出力値の設定により出力信号を制御します。
- タイマインタラプトイネーブルレジスタ (TIER_0)
TIER は、各チャンネルの割り込みの許可、禁止を制御します。
- タイマステータスレジスタ (TSR_0)
TSR は、各チャンネルのステータスの表示を行ないます。
- タイマカウンタ (TCNT_0)
16 ビットのリード / ライト可能なカウンタです。常に 16 ビット単位でのアクセスとなります。
- タイマジェネラルレジスタ_A (TGRA_0 ~ TGRD_0 までの 4 レジスタ)
16 ビットのリードライト可能なアウトプットコンペア / インพุットキャプチャ兼用のレジスタです。常に 16 ビット単位でのアクセスとなります。
- タイマスタートレジスタ (TSTR)
チャンネル 0 ~ 2 の TCNT の動作 / 停止を選択するレジスタです。
- タイマシンクロレジスタ (TSYR)
チャンネル 0 ~ 2 の TCNT の独立動作または、同期動作を選択するレジスタです。

【注】 主にチャンネル 0 のレジスタについて記述。

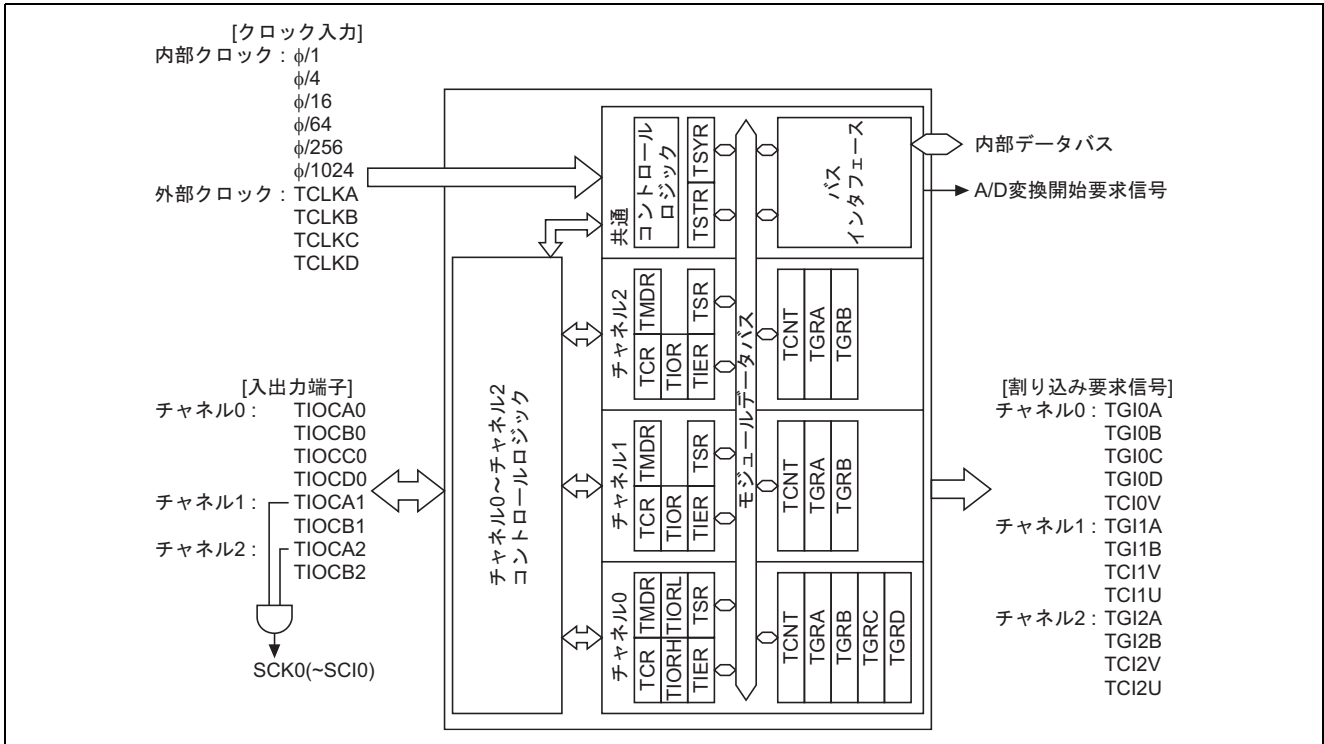


図2 TPUのブロック図

(2) 表1に本タスク例の機能割り付けを示します。

表1 機能割り付け

機能	機能割り付け
TCR	各チャンネルのTCNTを制御(カウンタクリア, クロックエッジ等)します
TMDR	各チャンネルの通常動作, PWM動作等の動作モードを設定します
TIOR	コンペアマッチの出力レベル等を設定します
TIER	タイマインタラプトレジスタは, 割り込み要求の許可/禁止を設定します
TSR	オーバフロー, インพุットキャプチャ/アウトプットコンペア等のフラグを表示します
TCNT	16ビットのリード/ライト可能なカウンタ
TGR	インพุットキャプチャ/アウトプットコンペア兼用のレジスタ
TSTR	TCNTの動作/停止を設定するレジスタ
TSYR	チャンネル0~2のTCNTの独立動作/同期動作を設定するレジスタ

3. 動作説明

図3に本タスク例におけるPWMによるHigh幅を変化させたデューティ波形を出力します。また、図3に示す動作の説明として、ソフトウェアおよび、ハードウェア処理の内容を示します。

- (1) PWM モード 2 により TGRA_0 に周期を、他の TGR にデューティ比を設定します。初期値 & 出力レベルは TIOR で設定します。
- (2) 同期動作および、カウントスタートをセットし PWM の動作を開始。

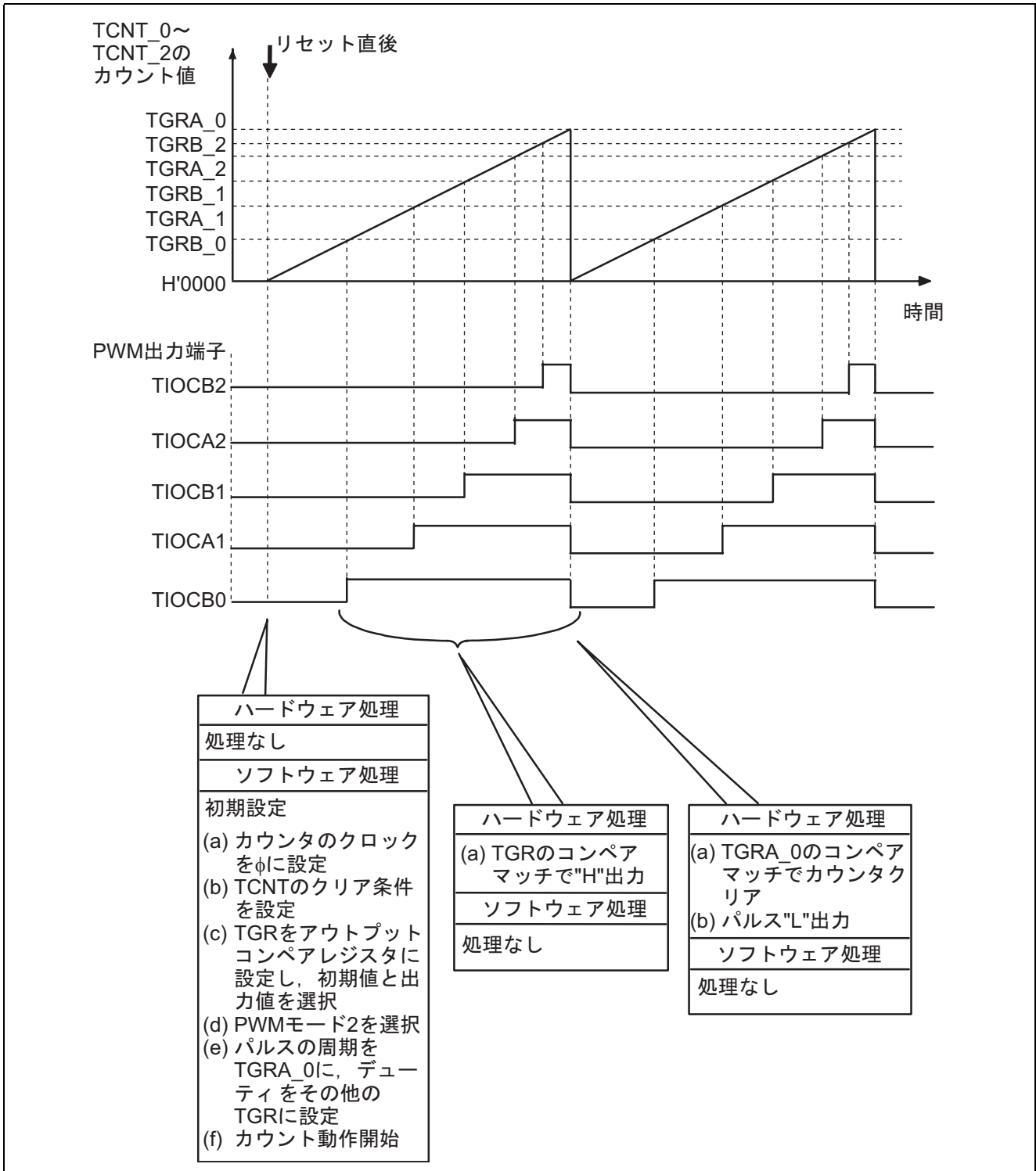


図3 PWM のパルス出力の動作

4. ソフトウェア説明

4.1 モジュール説明

表 2 に本タスク例のモジュールを示します。

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	チャンネル 0~2 の同期クリアおよび、設定された PWM 波形を出力します

4.2 引数の説明

本タスク例では、引数を使用していません。

4.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを表 3 に示します。

表 3 使用内部レジスタ説明

レジスタ名		機能	アドレス	設定値
TCR_0	CCLR2 CCLR1 CCLR0	タイマコントロールレジスタ_0 (カウンタクリア 2, 1, 0) : CCLR2, 1, 0 = 0, 0, 1 のとき, TGRA のコンペアマッチ / インพุットキャプチャで TCNT クリア	H'FFFF10 ビット 7~5	0, 0, 1
	CKEG1 CKEG0	タイマコントロールレジスタ_0 (クロックエッジ 1, 0) : CKEG1, 0 = 0, 0 のとき立ち上がりエッジでカウント : CKEG1, 0 = 0, 1 のとき立ち下がりエッジでカウント : CKEG1, 0 = 1, X のとき両エッジでカウント X : Don't care	H'FFFF10 ビット 4, 3	0, 0
	TPSC2 TPSC1 TPSC0	タイマコントロールレジスタ_0 (タイマプリスケラ 2, 1, 0) : TPSC2~0 = 000 のとき内部クロック $\phi/1$ でカウント	H'FFFF10 ビット 2~0	0, 0, 0
TCR_1	CCLR1 CCLR0	タイマコントロールレジスタ_1 (カウンタクリア 2, 1, 0) : CCLR1, 0 = 1, 1 のとき, 同期クリア / 同期動作をしている他のチャンネルのカウンタクリアで TCNT をクリア	H'FFFF20 ビット 6, 5	1, 1
	CKEG1 CKEG0	タイマコントロールレジスタ_1 (クロックエッジ 1, 0) : CKEG1, 0 = 0, 0 のとき立ち上がりエッジでカウント : CKEG1, 0 = 0, 1 のとき立ち下がりエッジでカウント : CKEG1, 0 = 1, X のとき両エッジでカウント X : Don't care	H'FFFF20 ビット 4, 3	0, 0
	TPSC2 TPSC1 TPSC0	タイマコントロールレジスタ_1 (タイマプリスケラ 2, 1, 0) : TPSC2~0 = 000 のとき内部クロック $\phi/1$ でカウント	H'FFFF20 ビット 2~0	0, 0, 0
TCR_2	CCLR1, 0	上記, TCR_1 と同じ	H'FFFF30 ビット 6, 5	1, 1
	CKEG1~0	上記, TCR_1 と同じ	H'FFFF30 ビット 4, 3	0, 0
	TPSC2~0	上記, TCR_1 と同じ	H'FFFF30 ビット 2~0	0, 0, 0

表 3 使用内部レジスタ説明 (つづき)

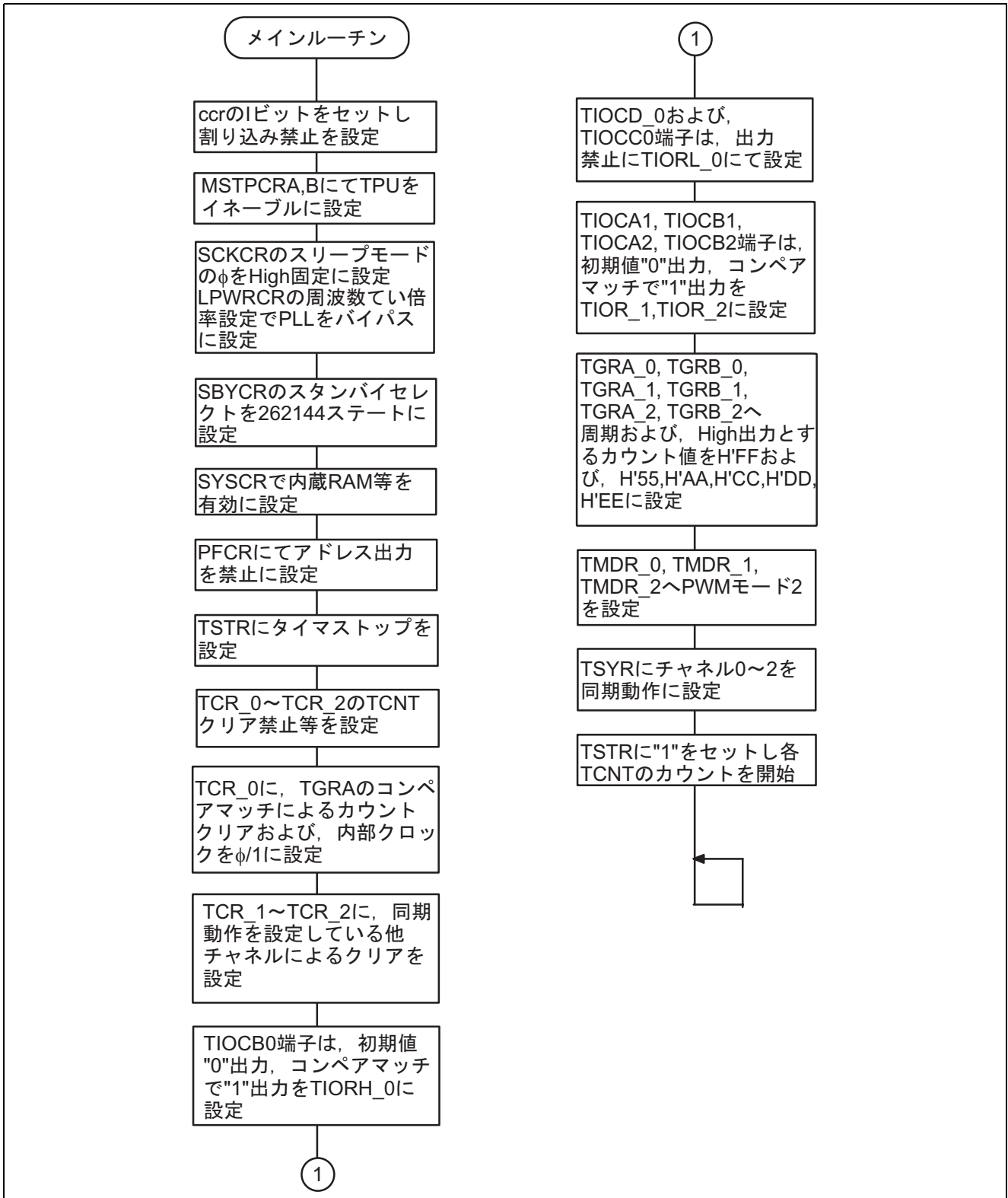
レジスタ名		機能	アドレス	設定値
TMDR_0	BFB	タイマモードレジスタ_0 (バッファ動作 B) : BFB = 0 のとき TGRB は通常動作 : BFB = 1 のとき TGRB と TGRD は, バッファ動作	H'FFFF11 ビット 5	0
	BFA	タイマモードレジスタ_0 (バッファ動作 A) : BFA = 0 のとき TGRA は通常動作 : BFA = 1 のとき TGRA と TGRC は, バッファ動作	H'FFFF11 ビット 4	0
	MD3 MD2 MD1 MD0	タイマモードレジスタ_0 (モード 3~0) : MD3~0 = 0011 のとき PWM モード 2 の動作 注. MD3 はリザーブビットで, ライトは常に 0 のこと	H'FFFF11 ビット 3~0	0, 0, 1, 1
TMDR_1	MD3~0	タイマモードレジスタ_1 (モード 3~0) 上記, TMDR_0 と同じ	H'FFFF21 ビット 3~0	0, 0, 1, 1
TMDR_2	MD3~0	タイマモードレジスタ_2 (モード 3~0) 上記, TMDR_0 と同じ	H'FFFF31 ビット 3~0	0, 0, 1, 1
TIORH_0	IOB3 IOB2 IOB1 IOB0	タイマ I/O コントロールレジスタ H_0 (I/O コントロール B3~0) TGRB の機能を次の通り設定 : IOB3~0 = 0010 のとき, 初期出力は "0", コンペアマッチで "1" 出力	H'FFFF12 ビット 7~4	0, 0, 1, 0
	IOA3 IOA2 IOA1 IOA0	タイマ I/O コントロールレジスタ H_0 (I/O コントロール A3~0) TGRA の機能を次の通り設定 : IOA3~0 = 0000 のとき, 出力禁止	H'FFFF12 ビット 3~0	0, 0, 0, 0
TIORL_0	IOD3~0	タイマ I/O コントロールレジスタ L_0 (I/O コントロール D3~0) TGRD の機能を次の通り設定 : IOD3~0 = 0000 のとき, 出力禁止	H'FFFF13 ビット 7~4	0, 0, 0, 0
	IOC3~0	タイマ I/O コントロールレジスタ L_0 (I/O コントロール C3~0) TGRC の機能を次の通り設定 : IOC3~0 = 0000 のとき, 出力禁止	H'FFFF13 ビット 3~0	0, 0, 0, 0
TIOR_1	IOB3 IOB2 IOB1 IOB0	タイマ I/O コントロールレジスタ_1 (I/O コントロール B3~0) TGRB の機能を次の通り設定 : IOB3~0 = 0010 のとき, 初期出力は "0", コンペアマッチで "1" 出力	H'FFFF22 ビット 7~4	0, 0, 1, 0
	IOA3 IOA2 IOA1 IOA0	タイマ I/O コントロールレジスタ H_0 (I/O コントロール A3~0) TGRA の機能を次の通り設定 : IOA3~0 = 0010 のとき, 初期出力は "0", コンペアマッチで "1" 出力	H'FFFF22 ビット 3~0	0, 0, 1, 0
TIOR_2	IOB3~0	上記, TIOR と同じ	H'FFFF32 ビット 7~4	0, 0, 1, 0
	IOA3~0	上記, TIOR と同じ	H'FFFF32 ビット 3~0	0, 0, 1, 0

表 3 使用内部レジスタ説明 (つづき)

レジスタ名		機能	アドレス	設定値
TCNT_0		タイマカウンタ : 16 ビットのリード / ライト可能なカウンタ	H'FFFF16	H'0000
TCNT_1		タイマカウンタ : 16 ビットのリード / ライト可能なカウンタ	H'FFFF26	H'0000
TCNT_2		タイマカウンタ : 16 ビットのリード / ライト可能なカウンタ	H'FFFF36	H'0000
TGRA_0		タイマジェネラルレジスタ A_0 : 16 ビットのリード / ライト可能なアウトプットコンペア / インพุットキャプチャ兼用のレジスタ	H'FFFF18	H'00FF
TGRB_0		タイマジェネラルレジスタ B_0 同上	H'FFFF1A	H'0055
TGRA_1		タイマジェネラルレジスタ A_1 同上	H'FFFF28	H'00AA
TGRB_1		タイマジェネラルレジスタ B_1 同上	H'FFFF2A	H'00CC
TGRA_2		タイマジェネラルレジスタ A_2 同上	H'FFFF38	H'00DD
TGRB_2		タイマジェネラルレジスタ B_2 同上	H'FFFF3A	H'00EE
TSTR	CST2 CST1 CST0	タイマスタートレジスタ (カウンタスタート 2~0) : n ビット = 0 のとき TCNTn のカウント動作は停止 : n ビット = 1 のとき TCNTn のカウント動作 7~3 は、リザーブビット、ライトは、0 をライトのこと	H'FFFEB0 ビット 2~0	1, 1, 1
TSYR	SYNC2 SYNC1 SYNC0	タイマシンクロレジスタ (タイマ同期 2~0) : n ビット = 0 のとき TCNTn は、独立動作 : n ビット = 1 のとき TCNTn は、同期動作	H'FFFEB1 ビット 2~0	1, 1, 1

5. フローチャート説明

5.1 メインルーチン



改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2004.03.16	—	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりましては、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。