

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

アプリケーション・ノート

NECエレクトロニクス株式会社
マイクロコンピュータ事業部
製品ソリューショングループ
グループ マネージャー
大場 浩司
(担当：西浦 真平)



78K0R/Kx3-L

サンプル・プログラム

A/D変換+プログラマブル・ゲイン・アンプ編

この資料は、サンプル・プログラムの「A/D変換機能」の動作概要と、基本的な設定内容を説明したものです。サンプル・プログラムでは、SW押下によりセレクト・モードとスキャン・モードの切り替えを行います。セレクト・モードでは変換した値をRAMに格納していきます。スキャン・モードではch4にプログラマブル・ゲイン・アンプを接続します。各チャンネルの変換結果をそれぞれRAMに格納していき、8回ごとに変換値の平均を求めRAMに格納します。

対象デバイス

78K0R/KC3-L(44pin)
マイクロコントローラ
78K0R/KC3-L(48pin)
マイクロコントローラ
78K0R/KD3-Lマイクロコントローラ
78K0R/KE3-Lマイクロコントローラ

目次

第1章	概要	・・・3
第2章	回路イメージ	・・・5
2.1	回路イメージ	・・・5
2.2	周辺ハードウェア	・・・5
第3章	ソフトウェアについて	・・・6
3.1	ファイル構成	・・・6
3.2	使用する内蔵機能	・・・7
3.3	A/Dコンバータ機能の設定と動作概要	・・・7
3.4	フロー・チャート	・・・8
第4章	設定方法について	・・・12
4.1	A/Dコンバータの設定	・・・12
4.2	プログラマブル・ゲイン・アンプの設定	・・・12
4.3	割り込み初期設定	・・・12
4.4	A/Dコンバータの設定レジスタ	・・・13
4.5	プログラマブル・ゲイン・アンプの設定レジスタ	・・・19
4.6	ポートの設定レジスタ	・・・20
4.7	割り込みの設定レジスタ	・・・21
4.8	A/Dコンバータの設定概要	・・・22
4.9	プログラマブル・ゲイン・アンプを使用する際の設定概要	・・・30
4.10	割り込みの設定概要	・・・33
第5章	PM+を用いたHEXファイルの生成	・・・35
5.1	ダウンロードファイルの解説	・・・35
5.2	サンプル・プログラムのHEXファイル生成	・・・36
5.3	開発環境のダウンロード、インストール	・・・37
第6章	関連資料	・・・39
付録A	プログラム・リスト	・・・40
	・アセンブリ言語	・・・40
	・C言語	・・・60
付録B	改版履歴	・・・82

・本資料に記載されている内容は2009年1月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。

・文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。

・当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。

・本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。

・当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。

・当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

(1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。

(2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

第1章 概 要

このサンプル・プログラムでは、A/Dコンバータ機能とプログラマブル・ゲイン・アンプの使用例を示しています。

SW押下による割り込みでA/Dコンバータのセレクト・モードとスキャン・モードを切り替えることが出来ます。

セレクト・モードでは、P20/ANI0端子のアナログ入力を変換しRAMに格納します。スキャン・モードでは、P21/ANI1端子、P22/ANI2端子、P23/ANI3端子、P80/PGAI端子をそれぞれ8回変換しその平均値をRAMに格納します。

(1)初期設定の主な内容

< オプション・バイトでの設定 >

ウォッチドッグ・タイマのカウンタ動作制御（動作停止）

高速内蔵発振回路の周波数（8MHz）

LVI動作設定

オンチップ・デバッグ許可

< リセット解除後の初期化処理での設定 >

入出力ポートの設定^注

CPU周辺ハードウェア・クロックの設定

各周辺ハードウェア・マクロの使用可否の設定

A/Dコンバータの設定

- ・入力クロック供給
- ・変換時間と動作モードの設定
- ・変換するチャンネルの設定
- ・プログラマブル・ゲイン・アンプの設定
- ・入力チャンネルの設定

(2)割り込み処理の内容

A/D変換動作モードの切り替え

(3)メイン処理動作の内容

割り込みの許可

セレクト・モード時：

P20/ANI0端子のアナログ入力をA/D変換しRAMに格納

スキャン・モード時：

P80/PGAO端子、P21/ANI1端子、P22/ANI2端子、P23/ANI3端子のアナログ入力をそれぞれA/D変換する

それぞれ8回変換したあと、その平均値をRAMに格納

注：未使用端子のポート設定は、各デバイスによって設定が異なります。以下の各デバイスのポートをLow出力オープンに設定してください。ポートの設定については、サンプル・プログラム初期設定編アプリケーション・ノートの“4.4 ポートの設定レジスタ”を参照して下さい。

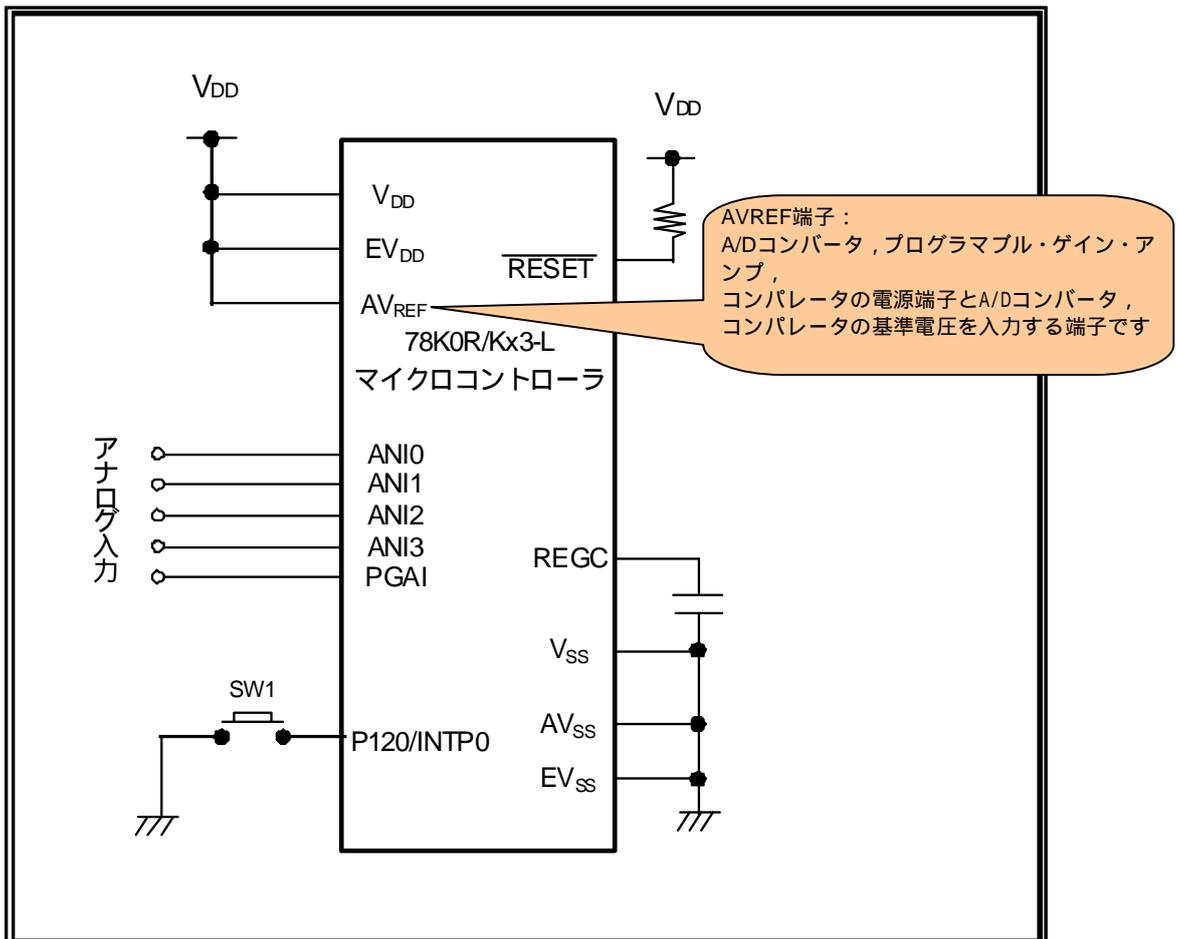
- KC3-L(44pin)
未使用端子：P10-13 , P30-32 , P40-41 , P50-52 , P70-75 , P81-83 , P150-151
- KC3-L(48pin)
未使用端子：P10-13 , P30-32 , P40-41 , P50-51 , P60-61 , P70-75 , P81-83 , P140
- KD3-L
未使用端子：P00-01 , P10-13 , P30-32 , P40-41 , P50-52 , P60-61 , P70-77 , P81-83 , P140
- KE3-L
未使用端子：P00-01 , P10-17 , P30-33 , P40-43 , P50-53 , P60-61 , P70-77 , P81-83 , P140-141

第2章 回路イメージ

この章では、このサンプル・プログラムで使用する回路イメージおよび周辺ハードウェアを説明します。

2.1 回路イメージ

サンプル・プログラムで使用する周辺ハードウェア回路イメージを次に示します。



注意：この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電流など電気的特性を満たすように設計してください（P121～P124は入力専用ポートになりますから個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。

2.2 周辺ハードウェア

セレクト・モード時のアナログ入力用ポート	: ANI0(P20)
スキャン・モード時のアナログ入力用ポート	: ANI1(P21), ANI2(P22), ANI3(P23)
プログラマブル・ゲイン・アンプの入力用ポート	: PGAI(P80)
SW用入力ポート	: P120/INTP0

第3章 ソフトウェアについて

この章では、ダウンロードする圧縮ファイルのファイル構成、使用するマイコンの内蔵周辺機能、サンプル・プログラムの動作概要、およびフロー・チャートを説明します。

3.1 ファイル構成

ダウンロードする圧縮ファイルのファイル構成は、次のようになっています。

【C言語版】

ファイル名	説明	同封圧縮 (*.zip) ファイル	
			
Kx3-L_AD.c	マイコンのハードウェア初期化処理とメイン処理のソース・ファイル		
OP.asm	オプション・バイトの指定ファイル		
78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル	-	
78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ	-	

備考  : ソース・ファイルのみ同封

 : 統合開発環境 PM+で使用するファイルを同封

【アセンブリ言語版】

ファイル名	説明	同封圧縮 (*.zip) ファイル	
			
Kx3-L_AD.asm	マイコンのハードウェア初期化処理とメイン処理のソース・ファイル		
OP.asm	オプション・バイトの指定ファイル		
78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル	-	
78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ	-	

備考  : ソース・ファイルのみ同封

 : 統合開発環境 PM+で使用するファイルを同封

3.2 使用する内蔵周辺機能

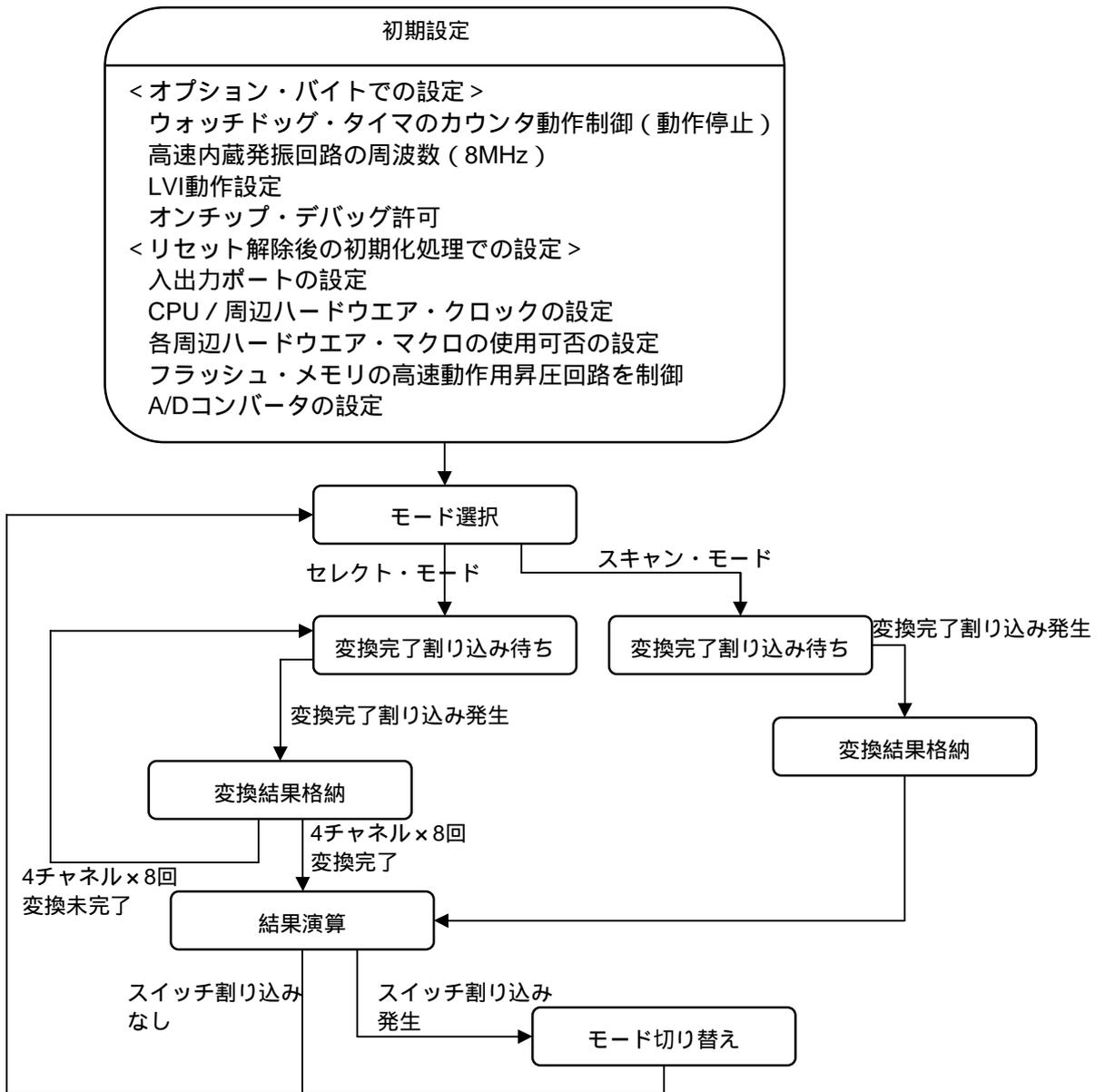
このサンプル・プログラムでは、マイコンに内蔵する次の周辺機能を使用します。

- ・ 10ビット分解能A/D変換 : ANI0,ANI1,ANI2,ANI3
- ・ プログラマブル・ゲイン・アンプ : PGAI
- ・ 端子エッジ検出割り込み : INTP0

3.3 A/Dコンバータ機能の設定と動作概要

このサンプル・プログラムでは、A/Dコンバータ機能とプログラマブル・ゲイン・アンプの設定を行います。

設定完了後は、設定されているA/Dコンバータの動作モード（セレクトorスキャン）に基づいてA/D変換した結果をRAMに格納していきます。処理詳細については、以下の状態遷移図に示します。



3.4 フロー・チャート

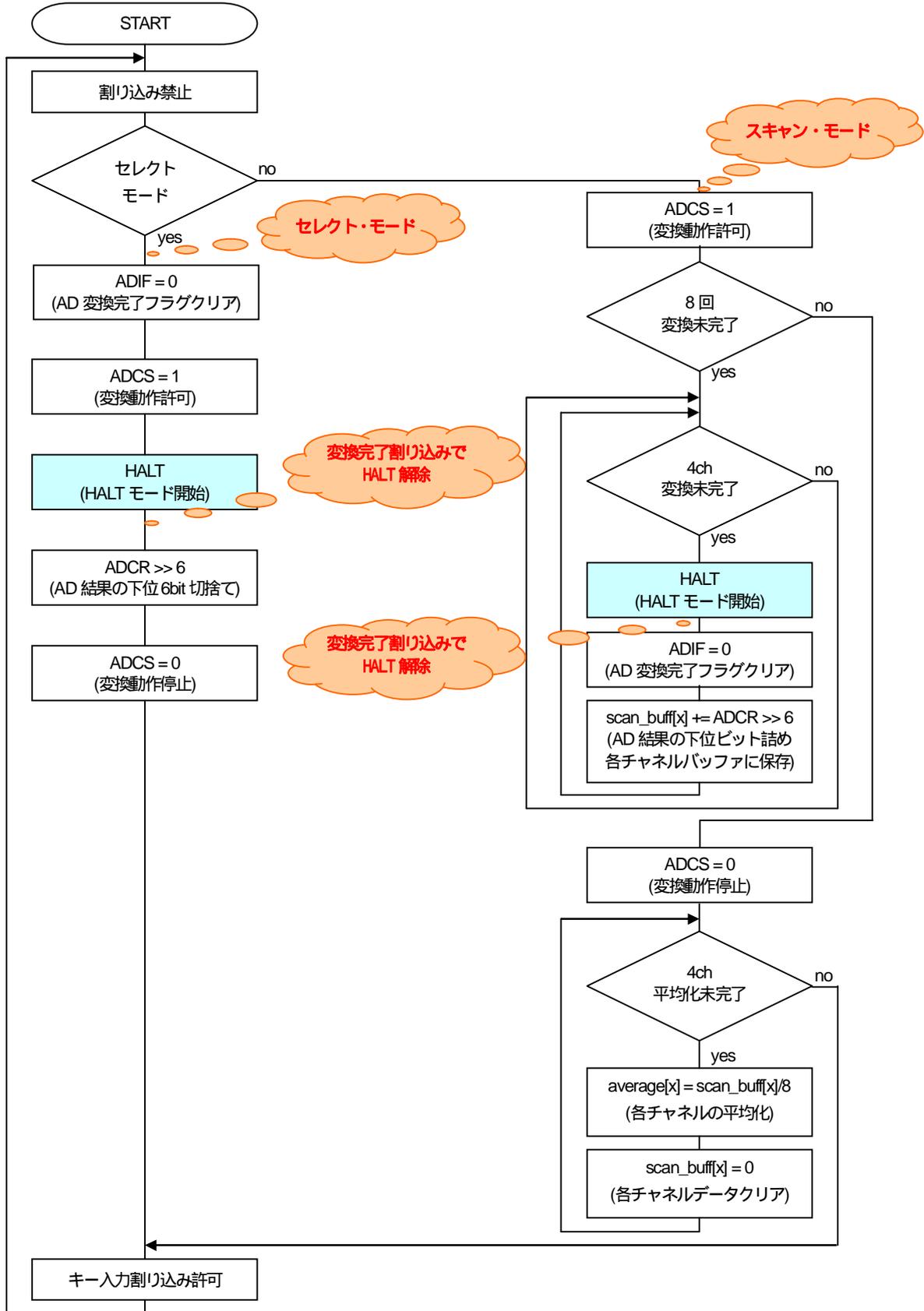
このサンプル・プログラムのフロー・チャートを次に示します。

(1) 全体図フロー

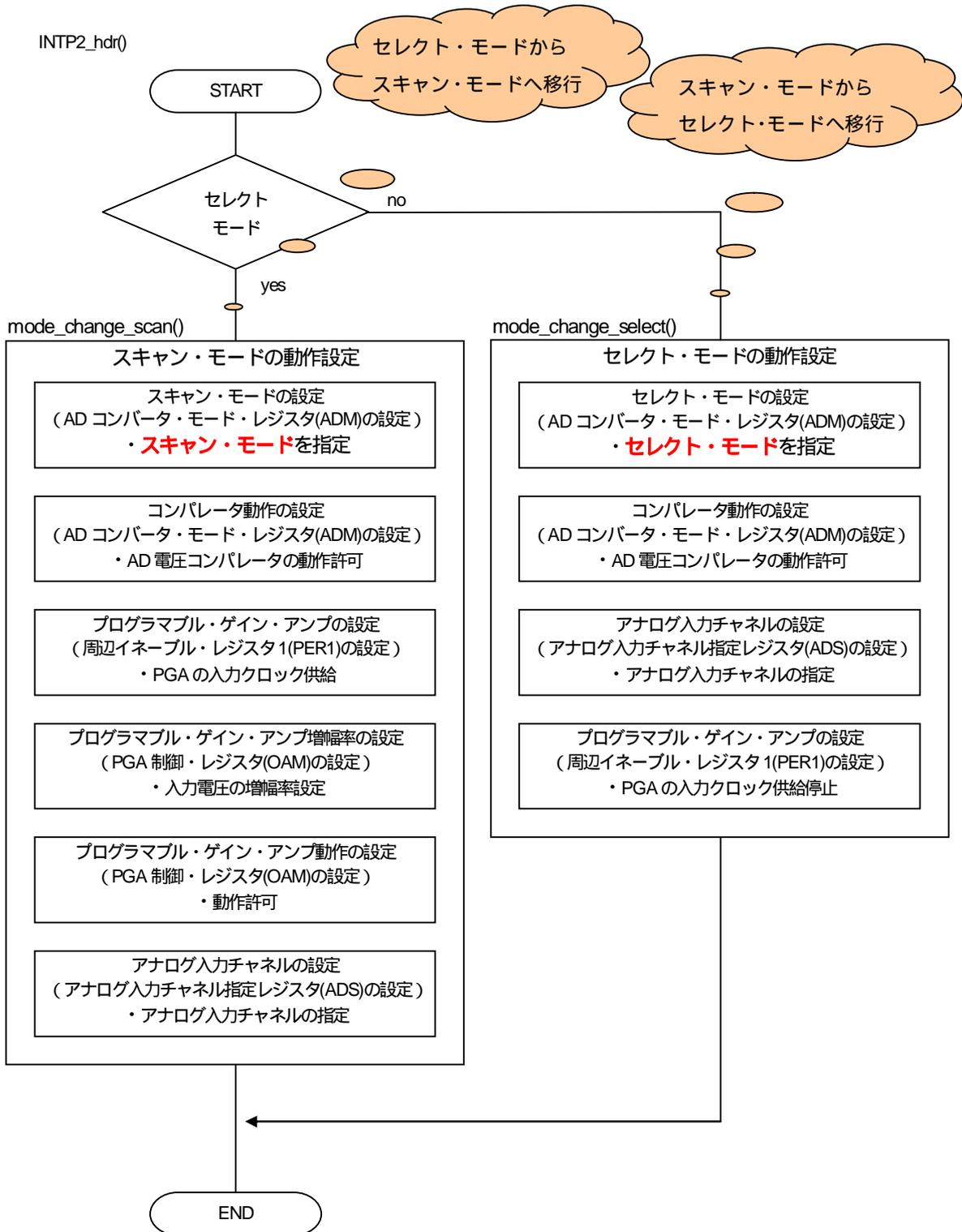


- 注1. オプション・バイトについては、サンプル・プログラム初期設定編アプリケーション・ノート
の“ 4.6 オプション・バイトの設定概要 ”を参照して下さい。
2. 入出力ポートの設定 (f_ini_port()) のポート 1 以外の設定については、サンプル・プログラム
初期設定編アプリケーション・ノート の“ 3.4 フロー・チャート ”を参照して下さい。
3. 低電圧検出設定 (f_ini_lbi()) については、サンプル・プログラム低電圧検出回路編アプリケー
ション・ノート の“ 3.4 フロー・チャート ”を参照して下さい。
4. CPU初期設定 (f_ini_cpu()) については、サンプル・プログラム初期設定編アプリケーション・
ノート の“ 3.4 フロー・チャート ”を参照して下さい。

(2) メイン処理フロー



(3) 割り込み処理フロー



第4章 設定方法について

この章では、A/Dコンバータとプログラマブル・ゲイン・アンプを使用する際の設定について説明します。

その他の初期設定については、78K0R/Kx3-L サンプル・プログラム（初期設定編）アプリケーション・ノートを参照してください。

レジスタ設定方法の詳細については、各製品のユーザズ・マニュアル（[78K0R/Kx3-L](#)）を参照してください。

アセンブラ命令については、[78K0Rシリーズ 命令編 ユーザズ・マニュアル](#)を参照してください。

4.1 A/Dコンバータの設定

A/Dコンバータ機能を使用する場合、次のレジスタの設定、操作が必要になります。

初期設定で使用するレジスタ

- ・周辺イネーブル・レジスタ0 (PER0)
- ・A/Dコンバータ・モード・レジスタ (ADM)
- ・アナログ入力チャネル指定レジスタ(ADS)
- ・A/Dポート・コンフィギュレーション・レジスタ (ADPC)
- ・ポート・モード・レジスタ2, 8, 15 (PM2, 8, 15)

4.2 プログラマブル・ゲイン・アンプの設定

プログラマブル・ゲイン・アンプの出力信号をA/Dコンバータのアナログ入力に選択する際は、次のレジスタの設定、操作が必要になります。

プログラマブル・ゲイン・アンプの出力信号をA/Dコンバータのアナログ入力に選択する際に使用するレジスタ

- ・周辺イネーブル・レジスタ(PER1)
- ・プログラマブル・ゲイン・アンプ制御レジスタ (OAM)
- ・ポート入力モード・レジスタ8 (PIM8)
- ・ポート・モード・レジスタ8 (PM8)

4.3 割り込みの設定

割り込み機能を使用する際は、次のレジスタの設定、操作が必要になります。

割り込みを使用する際に使用するレジスタ

- ・外部割り込み立ち上がりエッジ許可レジスタ(EGP0)
- ・外部割り込み立ち下がりエッジ許可レジスタ(EGN0)
- ・割り込み要求フラグ・レジスタ(IF0L, IF1H)
- ・割り込みマスク・フラグ・レジスタ(MK0L, MK1H)

4.4 A/Dコンバータの設定レジスタ

(1) 周辺イネーブル・レジスタ0(PER0)

PER0は、各周辺ハードウェア・マクロの使用可否を設定するレジスタです。使用しないハードウェアへはクロック供給も停止させることで、低消費電力化とノイズ低減をはかります。

ADコンバータを使用するときは、必ずビット5 (ADCEN) を1に設定してください。

PER0は、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： PER0

	7	6	5	4	3	2	1	0
RTCEN	0		ADCEN	IICAEN	0	SAU0EN	0	0
	0	0	0/1	0	0	0	0	0

RTCEN	リアルタイム・カウンタ (RTC) の入力クロックの制御
0	入力クロック供給停止 ・リアルタイム・カウンタ (RTC) で使用するSFRへのライト不可 (リード可) ・リアルタイム・カウンタ (RTC) の動作は継続可能
1	入力クロック供給 ・リアルタイム・カウンタ (RTC) で使用するSFRへのリード/ライト可

ADCEN	A/Dコンバータの入力クロックの制御
0	入力クロック供給停止 ・A/Dコンバータで使用するSFRへのライト不可 ・A/Dコンバータはリセット状態
1	入力クロック供給 ・A/Dコンバータで使用するSFRへのリード/ライト可

IICAEN	シリアル・インターフェースIICAの入力クロックの制御
0	入力クロック供給停止 ・シリアル・インターフェースIICAで使用するSFRへのライト不可 ・シリアル・インターフェースIICAはリセット状態
1	入力クロック供給 ・シリアル・インターフェースIICAで使用するSFRへのリード/ライト可

SAU0EN	シリアル・アレイ・ユニットの入力クロックの制御
0	入力クロック供給停止 ・シリアル・アレイ・ユニットで使用するSFRへのライト不可 ・シリアル・アレイ・ユニットはリセット状態
1	入力クロック供給 ・シリアル・アレイ・ユニットで使用するSFRへのリード/ライト可

(2) A/Dコンバータ・モード・レジスタ (ADM)

ADMは、AD変換動作の制御、AD変換モードの制御、変換時間の選択、A/D電圧コンパレータ動作の制御を設定するレジスタです。

変換時間は、入力電圧によって設定可能な時間が異なります。

ADMは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： ADM

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV2	ADCE
0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

ADCS	A/D変換動作の制御
0	変換動作停止
1	変換動作許可

ADMD	A/D変換動作モードを指定
0	セレクト・モード
1	スキャン・モード

ADCE	A/D電圧コンパレータの動作制御
0	A/D電圧コンパレータの動作停止
1	A/D電圧コンパレータの動作許可 (A/D電圧コンパレータ：1/2AVREF動作)

Table4.1 4.0 V AVREF 5.5 V

A/Dコンバータ・モード・レジスタ (ADM)					モード	変換時間の選択				変換 クロック (f_{AD})
FR2	FR1	FR0	LV1	LV0		$f_{CLK}=$ 2MHz	$f_{CLK}=$ 5MHz	$f_{CLK}=$ 10MHz	$f_{CLK}=$ 20MHz	
0	0	0	0	0	標準	設定禁止	設定禁止	34.2 μ s	17.1 μ s	$f_{CLK}/20$
0	0	1				設定禁止	34.4 μ s	17.2 μ s	8.6 μ s	$f_{CLK}/10$
0	1	0				27.6 μ s	13.8 μ s	6.9 μ s	$f_{CLK}/8$	
0	1	1				52.0 μ s	20.8 μ s	10.4 μ s	5.2 μ s	$f_{CLK}/6$
1	0	0				35.0 μ s	14.0 μ s	7.0 μ s	設定禁止	$f_{CLK}/4$
1	0	1				26.5 μ s	10.6 μ s	5.3 μ s	設定禁止	$f_{CLK}/3$
1	1	0				18.0 μ s	7.2 μ s	設定禁止	設定禁止	$f_{CLK}/2$
1	1	1				9.5 μ s	設定禁止	設定禁止	設定禁止	f_{CLK}
x	x	x				0	1	昇圧	設定禁止	
0	0	0	1	0	高速1	設定禁止	64.4 μ s	32.2 μ s	16.1 μ s	$f_{CLK}/20$
0	0	1				設定禁止	32.4 μ s	16.2 μ s	8.1 μ s	$f_{CLK}/10$
0	1	0				65.0 μ s	26.0 μ s	13.0 μ s	6.5 μ s	$f_{CLK}/8$
0	1	1				49.0 μ s	19.6 μ s	9.8 μ s	4.9 μ s	$f_{CLK}/6$
1	0	0				33.0 μ s	13.2 μ s	6.6 μ s	3.3 μ s	$f_{CLK}/4$
1	0	1				25.0 μ s	10.0 μ s	5.0 μ s	2.5 μ s	$f_{CLK}/3$
1	1	0				17.0 μ s	6.8 μ s	3.4 μ s	設定禁止	$f_{CLK}/2$
1	1	1				9.0 μ s	3.6 μ s	設定禁止	設定禁止	f_{CLK}
0	0	0				1	1	高速2	設定禁止	設定禁止
0	0	1	設定禁止	34.4 μ s	17.2 μ s				8.6 μ s	$f_{CLK}/10$
0	1	0	27.6 μ s	13.8 μ s	6.9 μ s				$f_{CLK}/8$	
0	1	1	52.0 μ s	20.8 μ s	10.4 μ s				5.2 μ s	$f_{CLK}/6$
1	0	0	35.0 μ s	14.0 μ s	7.0 μ s				3.5 μ s	$f_{CLK}/4$
1	0	1	26.5 μ s	10.6 μ s	5.3 μ s				設定禁止	$f_{CLK}/3$
1	1	0	18.0 μ s	7.2 μ s	3.6 μ s				設定禁止	$f_{CLK}/2$
1	1	1	9.5 μ s	3.8 μ s	設定禁止				設定禁止	f_{CLK}

Table4.2 2.7 V AVREF 5.5 V

A/Dコンバータ・モード・レジスタ (ADM)					モード	変換時間の選択				変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	
0	0	0	0	0	標準	設定禁止	設定禁止	34.2 μs	17.1 μs	f _{CLK} /20
0	0	1				設定禁止	34.4 μs	17.2 μs	8.6 μs	f _{CLK} /10
0	1	0				27.6 μs	13.8 μs	設定禁止	f _{CLK} /8	
0	1	1				52.0 μs	20.8 μs	10.4 μs	f _{CLK} /6	
1	0	0				35.0 μs	14.0 μs	設定禁止	f _{CLK} /4	
1	0	1				26.5 μs	10.6 μs	設定禁止	f _{CLK} /3	
1	1	0				18.0 μs	設定禁止	設定禁止	f _{CLK} /2	
1	1	1				9.5 μs	設定禁止	設定禁止	f _{CLK}	
x	x	x	0	1	昇圧	設定禁止				
x	x	x	1	0	高速1	設定禁止				
0	0	0	1	1	高速2	設定禁止	設定禁止	34.2 μs	17.1 μs	f _{CLK} /20
0	0	1				設定禁止	34.4 μs	17.2 μs	8.6 μs	f _{CLK} /10
0	1	0				27.6 μs	13.8 μs	6.9 μs	f _{CLK} /8	
0	1	1				52.0 μs	20.8 μs	10.4 μs	5.2 μs	f _{CLK} /6
1	0	0				35.0 μs	14.0 μs	7.0 μs	3.5 μs	f _{CLK} /4
1	0	1				26.5 μs	10.6 μs	5.3 μs	設定禁止	f _{CLK} /3
1	1	0				18.0 μs	7.2 μs	3.6 μs	設定禁止	f _{CLK} /2
1	1	1				9.5 μs	3.8 μs	設定禁止	設定禁止	f _{CLK}

Table4.3 1.8 V AVREF 4.0 V

A/Dコンバータ・モード・レジスタ (ADM)					モード	変換時間の選択				変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	
x	x	x	0	0	標準	設定禁止				
0	0	0	0	1	昇圧	設定禁止	設定禁止	48.2 μs	24.1 μs	f _{CLK} /20
0	0	1				設定禁止	48.4 μs	24.2 μs	設定禁止	f _{CLK} /10
0	1	0				38.8 μs	設定禁止	設定禁止	f _{CLK} /8	
0	1	1				29.2 μs	設定禁止	設定禁止	f _{CLK} /6	
1	0	0				49.0 μs	設定禁止	設定禁止	f _{CLK} /4	
1	0	1				37.0 μs	設定禁止	設定禁止	f _{CLK} /3	
1	1	0				25.0 μs	設定禁止	設定禁止	f _{CLK} /2	
1	1	1				設定禁止	設定禁止	設定禁止	f _{CLK}	
x	x	x	1	0	高速1	設定禁止				
x	x	x	1	1	高速2	設定禁止				
上記以外					設定禁止					

注 コンパレータ動作を開始する場合、動作開始から安定するまでに1 μ s かかります。このため、A/D 電圧コンパレータ動作許可(ADCE = 1)を設定してから、1 μ s 以上経過後に変換動作許可(ADCS=1)を設定することで、最初の変換データから有効になります。1 μ s 以上の経過を待たない場合、最初の変換データを無視してください。

(3) A/Dポート・コンフィギュレーション・レジスタ (ADPC)

ADPCは、P20-P27、P150-P153端子をA/Dコンバータのアナログ入力かデジタル入出力に切り替えるレジスタです。

ADPCは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： ADPC

7	6	5	4	3	2	1	0
0	0	0	ADPC4	ADPC3	ADPC2	ADPC1	ADPC0
0	0	0	0/1	0/1	0/1	0/1	0/1

AD PC 4	AD PC 3	AD PC 2	AD PC 1	AD PC 0	アナログ入力 (A) / デジタル入出力 (D) の切り替え											
					ポート15						ポート2					
					ANI1 /P1 53	ANI1 /P1 52	ANI9 /P15 1	ANI8 /P15 0	ANI7 /P12 7	ANI6 /P12 6	ANI5 /P12 5	ANI4 /P12 4	ANI3 /P12 3	ANI2 /P12 2	ANI1 /P12 1	ANI0 /P12 0
					0	0	0	0	0	A	A	A	A	A	A	A
0	0	0	0	1	A	A	A	A	A	A	A	A	A	A	A	D
0	0	0	1	0	A	A	A	A	A	A	A	A	A	A	D	D
0	0	0	1	1	A	A	A	A	A	A	A	A	A	D	D	D
0	0	1	0	0	A	A	A	A	A	A	A	A	D	D	D	D
0	0	1	0	1	A	A	A	A	A	A	A	D	D	D	D	D
0	0	1	1	0	A	A	A	A	A	D	D	D	D	D	D	D
0	1	0	0	0	A	A	A	A	D	D	D	D	D	D	D	D
0	1	0	0	1	A	A	A	D	D	D	D	D	D	D	D	D
0	1	0	1	0	A	A	D	D	D	D	D	D	D	D	D	D
0	1	0	1	1	A	D	D	D	D	D	D	D	D	D	D	D
1	0	0	0	0	D	D	D	D	D	D	D	D	D	D	D	D
上記以外					設定禁止											

(4) アナログ入力チャンネル指定レジスタ (ADS)

ADSは、AD変換するアナログ電圧の入力端子を指定するレジスタです。アナログ入力設定していない端子を指定しないでください。

ADSは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： ADS

7	6	5	4	3	2	1	0
0	ADOAS	0	0	ADS3	ADS2	ADS1	ADS0
0	0/1	0	0	0/1	0/1	0/1	0/1

セレクト・モード時 (ADMD=0)

ADOAS	ADS3	ADS2	ADS1	ADS0	アナログ入力チャンネル	入力ソース
0	0	0	0	0	ANI0	P20/ANI0端子
0	0	0	0	1	ANI1	P21/ANI1端子
0	0	0	1	0	ANI2	P22/ANI2端子
0	0	0	1	1	ANI3	P23/ANI3端子
0	0	1	0	0	ANI4	P24/ANI4端子
0	0	1	0	1	ANI5	P25/ANI5端子
0	0	1	1	0	ANI6	P26/ANI6端子
0	0	1	1	1	ANI7	P27/ANI7端子
0	1	0	0	0	ANI8	P150/ANI8端子
0	1	0	0	1	ANI9	P151/ANI9端子
0	1	0	1	0	ANI10	P152/ANI10端子
0	1	0	1	1	ANI11	P153/ANI11端子
1	x	x	x	x	PGAO	プログラマブル・ゲイン・アンプ出力信号
上記以外					設定禁止	

スキャン・モード時 (ADMD=1)

ADOAS	ADS3	ADS2	ADS1	ADS0	アナログ入力チャンネル			
					スキャン0	スキャン1	スキャン2	スキャン3
0	0	0	0	0	ANI0	ANI1	ANI2	ANI3
0	0	0	0	1	ANI1	ANI2	ANI3	ANI4
0	0	0	1	0	ANI2	ANI3	ANI4	ANI5
0	0	0	1	1	ANI3	ANI4	ANI5	ANI6
0	0	1	0	0	ANI4	ANI5	ANI6	ANI7
0	0	1	0	1	ANI5	ANI6	ANI7	ANI8
0	0	1	1	0	ANI6	ANI7	ANI8	ANI9
0	0	1	1	1	ANI7	ANI8	ANI9	ANI10
1	0	0	0	0	PGAO	ANI0	ANI1	ANI2
1	0	0	0	1	PGAO	ANI1	ANI2	ANI3
1	0	0	1	0	PGAO	ANI2	ANI3	ANI4
1	0	0	1	1	PGAO	ANI3	ANI4	ANI5
1	0	1	0	0	PGAO	ANI4	ANI5	ANI6
1	0	1	0	1	PGAO	ANI5	ANI6	ANI7
1	0	1	1	0	PGAO	ANI6	ANI7	ANI8
1	0	1	1	1	PGAO	ANI7	ANI8	ANI9
上記以外					設定禁止			

注 PGAI端子からのプログラマブル・ゲイン・アンプの出力信号(PGAO)をアナログ入力として選択する場合は、プログラマブル・ゲイン・アンプの動作設定後に選択してください。

4.5 プログラマブル・ゲイン・アンプの設定レジスタ

(1) 周辺イネーブル・レジスタ1(PER1)

PER1は、各周辺ハードウェア・マクロの使用可否を設定するレジスタです。使用しないハードウェアへはクロック供給も停止させることで、低消費電力化とノイズ低減をはかります。

コンパレータ/プログラマブル・ゲイン・アンプを使用するときは、必ずビット3 (OACMPEN) を1に設定してください。

PER1は、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： PER1

7	6	5	4	3	2	1	0
0	0	0	0	OACMPEN	0	0	0
0	0	0	0	0/1	0	0	0

OACMPEN	コンパレータ/プログラマブル・ゲイン・アンプの入カクロックの制御
0	入カクロック供給停止 ・コンパレータ/プログラマブル・ゲイン・アンプで使用するSFRへのライト不可 ・コンパレータ/プログラマブル・ゲイン・アンプはリセット状態
1	入カクロック供給 ・コンパレータ/プログラマブル・ゲイン・アンプで使用するSFRへのリード/ライト可

(2) プログラマブル・ゲイン・アンプ制御レジスタ (OAM)

OAMは、プログラマブル・ゲイン・アンプの動作許可/停止と増幅率を設定するレジスタです。

プログラマブル・ゲイン・アンプの動作許可前に増幅率を設定してください。また、増幅率の変更は動作停止状態(OAEN=0)を設定したあとに増幅率の変更を行ってください。

ADSは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： OAM

7	6	5	4	3	2	1	0
OAEN	0	0	0	0	OAVG2	OAVG1	OAVG0
0/1	0	0	0	0	0/1	0/1	0/1

OAEN	プログラマブル・ゲイン・アンプの動作制御
0	動作停止
1	動作許可

OAVG2	OAVG1	OAVG0	入力電圧の増幅率設定
0	0	1	4倍
0	1	0	6倍
0	1	1	8倍
1	0	0	10倍
1	0	1	12倍
上記以外			設定禁止

4.6 ポートの設定レジスタ

(1) ポート・モード・レジスタ2, 8, 15 (PM2, 8, 15)

ポートの入力/出力を1ビット単位で設定するレジスタです。

ポート・モード・レジスタは、それぞれ1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。リセット信号の発生により、FFHになります。

略号： PM2

7	6	5	4	3	2	1	0
PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20

略号： PM8

7	6	5	4	3	2	1	0
1	1	1	1	PM83	PM82	PM81	PM80

略号： PM15

7	6	5	4	3	2	1	0
1	1	1	1	PM153	PM152	PM151	PM150

PMmn	Pmn端子の入出力モードの選択 (mn = 20-27, 150-153, 80-83)
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

(2) ポート入力モード・レジスタ (PIM8)

PIM8はP83-P80のデジタル入力許可/禁止を1ビット単位で設定するレジスタです。コンパレータおよびプログラマブル・ゲイン・アンプを使用する場合に、デジタル入力禁止に設定します。

略号： PIM8

7	6	5	4	3	2	1	0
0	0	0	0	PIM83	PIM82	PIM81	PIM80

PIM8n	P8n端子の入力許可/禁止の選択 (n = 0-3)
0	入力禁止
1	入力許可

4.7 割り込みの設定レジスタ

(1) 割り込み要求フラグ・レジスタ (IF0L, IF1H)

割り込み要求フラグは、対応する割り込み要求の発生または命令の実行によりセット(1)され、割り込み要求受け付け時、リセット信号発生時または命令の実行によりクリア(0)されるフラグです。

割り込みが受け付けられた場合、まず割り込み要求フラグが自動的にクリアされてから割り込みルーチンに入ります。

IF0L, IF1Hは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。また、IF0LとIF0H, IF1LとIF1Hをあわせて16ビット・レジスタIF0, IF1として使用するときは、16ビット・メモリ操作命令で設定します。

リセット信号の発生により、00Hになります。

略号： IF0L

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIF	WDTIF

略号： IF1H

7	6	5	4	3	2	1	0
TMIF04	MDIF	0	0	KRIF	RTCIIF	RTCIF	ADIF

xxIFx	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

(2) 割り込みマスク・フラグ・レジスタ (MK0L, MK1H)

割り込みマスク・フラグは、対応するマスカブル割り込み処理の許可/禁止を設定するフラグです。

MK0L, MK1Hは、1ビット・メモリ操作命令または8ビット・メモリ操作命令で設定します。また、MK0LとMK0H, MK1LとMK1Hをあわせて16ビット・レジスタMK0, MK1として使用するときは、16ビット・メモリ操作命令で設定します。

リセット信号の発生により、FFHになります。

備考 このレジスタへの書き込み命令を行った場合、命令実行クロック数が2クロック長くなります。

略号： MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK

略号： MK1H

7	6	5	4	3	2	1	0
TMMK04	MDMK	1	1	KRMK	RTCIMK	RTCMK	ADMK

xMKxx	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

4.8 A/Dコンバータの設定概要

A/Dコンバータの初期設定は次の手順で実行します。(セレクト・モード時)

A/Dコンバータへのクロック供給開始

周辺イネーブル・レジスタ0 (PER0)
A/Dコンバータへのクロック供給を開始します

略号 : PER0

	7	6	5	4	3	2	1	0
RTCEN	0	ADCEN	IICAEN	0	SAUOEN	0	0	0
	x	0	1	x	0	x	0	0

ADCEN	A/Dコンバータの入力クロックの制御
0	入力クロック供給停止
1	入力クロック供給

【使用例】

A/Dコンバータハードウェア・マクロを**使用可能**とする場合
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
SET1    ADCEN
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
ADCEN = 1;
```

A/D 変換するチャンネルの設定

A/Dポート・コンフィギュレーション・レジスタ (ADPC)
 A/Dコンバータのアナログ入力/ポートのデジタル入出力の切り替え
 ポート・モード・レジスタ2, 15 (PM2, PM15)
 各ポートの入出力モードの選択

略号 : ADPC

7	6	5	4	3	2	1	0
0	0	0	ADPC4	ADPC3	ADPC2	ADPC1	ADPC0
0	0	0	0	0	0	0	0

アナログ入力 (A) / デジタル入出力 (D) の切り替え																
ADP C4	ADP C3	ADP C2	ADP C1	ADP C0	ポート15						ポート2					
					ANI1 1/P15 3	ANI1 0/P15 2	ANI9/ P151	ANI8/ P150	ANI7/ P127	ANI6/ P126	ANI5/ P125	ANI4/ P124	ANI3/ P123	ANI2/ P122	ANI1/ P121	ANI0/ P120
0	0	0	0	0	A	A	A	A	A	A	A	A	A	A	A	A
0	0	0	0	1	A	A	A	A	A	A	A	A	A	A	A	D
0	0	0	1	0	A	A	A	A	A	A	A	A	A	A	D	D
0	0	0	1	1	A	A	A	A	A	A	A	A	A	D	D	D
0	0	1	0	0	A	A	A	A	A	A	A	A	D	D	D	D
0	0	1	0	1	A	A	A	A	A	A	A	D	D	D	D	D
0	0	1	1	0	A	A	A	A	A	A	D	D	D	D	D	D
0	0	1	1	1	A	A	A	A	A	D	D	D	D	D	D	D
0	1	0	0	0	A	A	A	A	D	D	D	D	D	D	D	D
0	1	0	0	1	A	A	A	D	D	D	D	D	D	D	D	D
0	1	0	1	0	A	A	D	D	D	D	D	D	D	D	D	D
0	1	0	1	1	A	D	D	D	D	D	D	D	D	D	D	D
1	0	0	0	0	D	D	D	D	D	D	D	D	D	D	D	D
上記以外					設定禁止											

【使用例】

A/D変換で使用するチャンネルを指定する
 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
MOV     ADPC, #00H
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
ADPC = 0b00000000;
```

A/D 変換時間と動作モードの設定

A/Dコンバータ・モード・レジスタ (ADM)
 A/D変換動作の制御
 A/D変換動作モードの指定

略号 : ADM

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV2	ADCE
x	0	0	0	0	0	0	x

ADMD	A/D変換動作モードを指定
0	セレクト・モード
1	スキャン・モード

(1) 4.0 V AVREF 5.5 V

A/Dコンバータ・モード・レジスタ (ADM)					モード	変換時間の選択				変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	
0	0	0	0	0	標準	設定禁止	設定禁止	34.2 μs	17.1 μs	f _{CLK} /20
0	0	1				34.4 μs	17.2 μs	8.6 μs	f _{CLK} /10	
0	1	0				27.6 μs	13.8 μs	6.9 μs	f _{CLK} /8	
0	1	1				52.0 μs	20.8 μs	10.4 μs	5.2 μs	f _{CLK} /6
1	0	0				35.0 μs	14.0 μs	7.0 μs	設定禁止	f _{CLK} /4
1	0	1				26.5 μs	10.6 μs	5.3 μs	設定禁止	f _{CLK} /3
1	1	0				18.0 μs	7.2 μs	設定禁止		f _{CLK} /2
1	1	1				9.5 μs	設定禁止		f _{CLK}	
x	x	x	0	1	昇圧	設定禁止				
0	0	0	1	0	高速1	設定禁止	64.4 μs	32.2 μs	16.1 μs	f _{CLK} /20
0	0	1				32.4 μs	16.2 μs	8.1 μs	f _{CLK} /10	
0	1	0				65.0 μs	26.0 μs	13.0 μs	6.5 μs	f _{CLK} /8
0	1	1				49.0 μs	19.6 μs	9.8 μs	4.9 μs	f _{CLK} /6
1	0	0				33.0 μs	13.2 μs	6.6 μs	3.3 μs	f _{CLK} /4
1	0	1				25.0 μs	10.0 μs	5.0 μs	2.5 μs	f _{CLK} /3
1	1	0				17.0 μs	6.8 μs	3.4 μs	設定禁止	f _{CLK} /2
1	1	1				9.0 μs	3.6 μs	設定禁止	f _{CLK}	
0	0	0	1	1	高速2	設定禁止	設定禁止	34.2 μs	17.1 μs	f _{CLK} /20
0	0	1				34.4 μs	17.2 μs	8.6 μs	f _{CLK} /10	
0	1	0				27.6 μs	13.8 μs	6.9 μs	f _{CLK} /8	
0	1	1				52.0 μs	20.8 μs	10.4 μs	5.2 μs	f _{CLK} /6
1	0	0				35.0 μs	14.0 μs	7.0 μs	3.5 μs	f _{CLK} /4
1	0	1				26.5 μs	10.6 μs	5.3 μs	設定禁止	f _{CLK} /3
1	1	0				18.0 μs	7.2 μs	3.6 μs	設定禁止	f _{CLK} /2
1	1	1				9.5 μs	3.8 μs	設定禁止	f _{CLK}	

(2) 2.7V AVREF 5.5V

A/Dコンバータ・モード・レジスタ (ADM)					モード	変換時間の選択				変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	
0	0	0	0	0	標準	設定禁止	設定禁止	34.2 μs	17.1 μs	f _{CLK} /20
0	0	1				34.4 μs	17.2 μs	8.6 μs	f _{CLK} /10	
0	1	0				27.6 μs	13.8 μs	設定禁止	f _{CLK} /8	
0	1	1				52.0 μs	20.8 μs	10.4 μs	f _{CLK} /6	
1	0	0				35.0 μs	14.0 μs	設定禁止	f _{CLK} /4	
1	0	1				26.5 μs	10.6 μs	設定禁止	f _{CLK} /3	
1	1	0				18.0 μs	設定禁止	設定禁止	f _{CLK} /2	
1	1	1				9.5 μs	設定禁止	設定禁止	f _{CLK}	
x	x	x	0	1	昇圧	設定禁止				
x	x	x	1	0	高速1	設定禁止				
0	0	0	1	1	高速2	設定禁止	設定禁止	34.2 μs	17.1 μs	f _{CLK} /20
0	0	1				34.4 μs	17.2 μs	8.6 μs	f _{CLK} /10	
0	1	0				27.6 μs	13.8 μs	6.9 μs	f _{CLK} /8	
0	1	1				52.0 μs	20.8 μs	10.4 μs	5.2 μs	f _{CLK} /6
1	0	0				35.0 μs	14.0 μs	7.0 μs	3.5 μs	f _{CLK} /4
1	0	1				26.5 μs	10.6 μs	5.3 μs	設定禁止	f _{CLK} /3
1	1	0				18.0 μs	7.2 μs	3.6 μs	設定禁止	f _{CLK} /2
1	1	1				9.5 μs	3.8 μs	設定禁止	設定禁止	f _{CLK}

(3) 1.8V AVREF 4.0V

A/Dコンバータ・モード・レジスタ (ADM)					モード	変換時間の選択				変換クロック (f _{AD})
FR2	FR1	FR0	LV1	LV0		f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	
x	x	x	0	0	標準	設定禁止				
0	0	0	0	1	昇圧	設定禁止	設定禁止	48.2 μs	24.1 μs	f _{CLK} /20
0	0	1				48.4 μs	24.2 μs	設定禁止	f _{CLK} /10	
0	1	0				38.8 μs	設定禁止	設定禁止	f _{CLK} /8	
0	1	1				29.2 μs	設定禁止	設定禁止	f _{CLK} /6	
1	0	0				49.0 μs	設定禁止	設定禁止	f _{CLK} /4	
1	0	1				37.0 μs	設定禁止	設定禁止	f _{CLK} /3	
1	1	0				25.0 μs	設定禁止	設定禁止	f _{CLK} /2	
1	1	1				設定禁止	設定禁止	設定禁止	f _{CLK}	
x	x	x	1	0	高速1	設定禁止				
x	x	x	1	1	高速2	設定禁止				
上記以外					設定禁止					

【使用例】

A/D変換動作モードをセレクト・モード, 変換クロックをf_{CLK}/20 (f_{CLK}=8MHz時) とする場合
(本サンプル・プログラム・ソースと同一内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
MOV     ADM, #00H
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
ADM = 0b00000000;
```

A/D 電圧コンパレータの動作開始

A/Dコンバータ・モード・レジスタ (ADM)
A/D電圧コンパレータの動作制御

略号 : ADM

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV2	ADCE
x	x	x	x	x	x	x	1

ADCE	A/D電圧コンパレータの動作制御
0	A/D電圧コンパレータの動作停止
1	A/D電圧コンパレータの動作許可 (A/D電圧コンパレータ : 1/2AVREF動作)

【使用例】

A/D電圧コンパレータの動作を許可する
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

SET1 ADCE

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

ADCE = 1;

入力チャネルの指定

アナログ入力チャネル指定レジスタ (ADS)
A/D変換するアナログ電圧の入力チャネルを指定

略号 : ADS

7	6	5	4	3	2	1	0
0	ADOAS	0	0	ADS3	ADS2	ADS1	ADS0
0	0	0	0	0	0	0	0

セレクト・モード時 (ADMD=0)

ADOAS	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル	入力ソース
0	0	0	0	0	ANI0	P20/ANI0端子
0	0	0	0	1	ANI1	P21/ANI1端子
0	0	0	1	0	ANI2	P22/ANI2端子
0	0	0	1	1	ANI3	P23/ANI3端子
0	0	1	0	0	ANI4	P24/ANI4端子
0	0	1	0	1	ANI5	P25/ANI5端子
0	0	1	1	0	ANI6	P26/ANI6端子
0	0	1	1	1	ANI7	P27/ANI7端子
0	1	0	0	0	ANI8	P150/ANI8端子
0	1	0	0	1	ANI9	P151/ANI9端子
0	1	0	1	0	ANI10	P152/ANI10端子
0	1	0	1	1	ANI11	P153/ANI11端子
1	x	x	x	x	PGAO	プログラマブル・ゲイン・アンプ出力信号
上記以外					設定禁止	

スキャン・モード時 (ADMD=1)

ADOAS	ADS3	ADS2	ADS1	ADS0	アナログ入力チャネル			
					スキャン0	スキャン1	スキャン2	スキャン3
0	0	0	0	0	ANI0	ANI1	ANI2	ANI3
0	0	0	0	1	ANI1	ANI2	ANI3	ANI4
0	0	0	1	0	ANI2	ANI3	ANI4	ANI5
0	0	0	1	1	ANI3	ANI4	ANI5	ANI6
0	0	1	0	0	ANI4	ANI5	ANI6	ANI7
0	0	1	0	1	ANI5	ANI6	ANI7	ANI8
0	0	1	1	0	ANI6	ANI7	ANI8	ANI9
0	0	1	1	1	ANI7	ANI8	ANI9	ANI10
1	0	0	0	0	PGAO	ANI0	ANI1	ANI2
1	0	0	0	1	PGAO	ANI1	ANI2	ANI3
1	0	0	1	0	PGAO	ANI2	ANI3	ANI4
1	0	0	1	1	PGAO	ANI3	ANI4	ANI5
1	0	1	0	0	PGAO	ANI4	ANI5	ANI6
1	0	1	0	1	PGAO	ANI5	ANI6	ANI7
1	0	1	1	0	PGAO	ANI6	ANI7	ANI8
1	0	1	1	1	PGAO	ANI7	ANI8	ANI9
上記以外					設定禁止			

【使用例】

セレクト・モード時に**ANI11端子を**入力端子に指定する
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

MOV ADS, #00H

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

ADS = 0b00000000;

ウェイト

動作安定のために1クロック以上のウェイト

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

NOP

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

NOP();

変換動作開始

A/Dコンバータ・モード・レジスタ (ADM)
A/D変換動作の制御

略号 : ADM

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV2	ADCE
1	x	x	x	x	x	x	x

ADCS	A/D変換動作の制御
0	変換動作停止
1	変換動作許可

【使用例】

A/D変換動作を許可する
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

SET1 ADCS

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

ADCS = 1;

SW 用ポートの設定

ポート・モード・レジスタ12 (PM12)
 プル・アップ抵抗オプション・レジスタ(PU12)

略号 : PM12

7	6	5	4	3	2	1	0
1	1	1	1	1	1	1	PM120
1	1	1	1	1	1	1	1

PM120	PM120端子の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

略号 : PU3

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	PU120
0	0	0	0	0	0	0	1

PU32	PU32の内蔵プルアップ抵抗の選択
0	内蔵プルアップ抵抗を接続しない
1	内蔵プルアップ抵抗を接続する

【使用例】

上記, 赤字部分と**同設定**にする場合
 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
SET1    PM12.0H
SET1    PU12.0H
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
PM12.0 = 1;
PU12.0 = 1;
```

AD 変換用ポートの設定

ポート・モード・レジスタ2, 15 (PM2, 15)

略号 : PM2

7	6	5	4	3	2	1	0
PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
1	1	1	1	1	1	1	1

PM2n	PM2nの入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

略号 : PM15

7	6	5	4	3	2	1	0
1	1	1	1	PM153	PM152	PM151	PM150
1	1	1	1	1	1	1	1

PM15n	PM15nの入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

【使用例】

A/D変換で**使用するチャンネルを指定**する
 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
MOV     PM2,    #0FFH
MOV     PM15,   #0FFH
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
PM2 = 0b11111111;
PM15 = 0b11111111;
```

4.9 プログラマブル・ゲイン・アンプを使用する際の設定概要

アナログ入力チャンネルにプログラマブル・ゲイン・アンプ出力（PGAI端子）を設定する場合は、以下のレジスタの設定が必要となります。

PGAI 端子を入力モードに設定

ポート・モード・レジスタ8（PM8）
ポート80（PGAI）端子を入力モードに設定

略号：PM8

7	6	5	4	3	2	1	0
1	1	1	1	PM83	PM82	PM81	PM80
1	1	1	1	x	x	x	1

PM80	PM80の入出力モードの選択
0	出力モード（出力バッファ・オン）
1	入力モード（出力バッファ・オフ）

【使用例】

PGAI端子を**入力モード**に設定する
（本サンプル・プログラム・ソースと同内容）

アセンブリ言語の場合（78K0R/KE3-Lマイクロコントローラ使用時）

```
MOV    PM8    ,    #0FFH
```

C言語の場合（78K0R/KE3-Lマイクロコントローラ使用時）

```
PM8 = 0b11111111;
```

PGAI 端子のデジタル入力禁止

ポート入力モード・レジスタ8（PIM8）
ポート80（PGAI）端子デジタル入力許可/禁止の設定

略号：PIM8

7	6	5	4	3	2	1	0
0	0	0	0	PIM83	PIM82	PIM81	PIM80
0	0	0	0	x	x	x	0

PIM80	P80の入力許可/禁止の選択
0	入力禁止
1	入力許可

【使用例】

デジタル入力禁止状態に設定する
（本サンプル・プログラム・ソースと同内容）

アセンブリ言語の場合（78K0R/KE3-Lマイクロコントローラ使用時）

```
CLR1   PIM8
```

C言語の場合（78K0R/KE3-Lマイクロコントローラ使用時）

```
PIM8 = 0b00000000;
```

PGA へのクロック供給開始

周辺イネーブル・レジスタ1 (PER1)
プログラマブル・ゲイン・アンプへのクロック供給を開始します

略号 : PER1

7	6	5	4	3	2	1	0
0	0	0	0	OACMPEN	0	0	0
0	0	0	0	1	0	0	0

OACMPEN	コンパレータ / プログラマブル・ゲイン・アンプの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

【使用例】

プログラマブル・ゲイン・アンプへの入力供給を開始する
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

SET1 OACMPEN

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

OACMPEN = 1;

増幅率の設定

プログラマブル・ゲイン・アンプ制御レジスタ (OAM)
入力電圧の増幅率の設定

略号 : OAM

7	6	5	4	3	2	1	0
OAEN	0	0	0	0	OAVG2	OAVG1	OAVG0
x	0	0	0	0	0	0	1

OAVG2	OAVG1	OAVG0	入力電圧の増幅率設定
0	0	1	4倍
0	1	0	6倍
0	1	1	8倍
1	0	0	10倍
1	0	1	12倍
上記以外			設定禁止

【使用例】

増幅率を1倍とする
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

MOV OAM, #01H

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

OAM = 0b00000001;

PGA の動作許可

プログラマブル・ゲイン・アンプ制御レジスタ (OAM)
プログラマブル・ゲイン・アンプの動作制御

略号 : OAM

	7	6	5	4	3	2	1	0
OAEN	0	0	0	0	0	OAVG2	OAVG1	OAVG0
	1	0	0	0	0	x	x	x

OAEN	プログラマブル・ゲイン・アンプの動作制御
0	動作停止
1	動作許可

【使用例】

プログラマブル・ゲイン・アンプの動作を許可する
(本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

SET1 OAEN

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

OAEN = 1;

4.10 割り込みの設定概要

本サンプル・プログラムでは、割り込み要因INTP2を使用しています。

以下にINTP0使用時のレジスタの設定の流れを示します。

SW 押下時割り込みの設定

割り込み要求フラグ・レジスタ (IF0L)
 割り込みマスク・フラグ・レジスタ (MK0L)
 外部割り込み立ち上がりエッジ許可レジスタ(EGP0)
 外部割り込み立ち下がりエッジ許可レジスタ(EGN0)

略号：IF0L

7	6	5	4	3	2	1	0
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIIF	WDTIIF
x	x	x	x	x	0	x	x

PIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号：MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PKM1	PMK0	LVIMK	WDTIMK
x	x	x	x	x	0	x	1

PMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号：EGP0

7	6	5	4	3	2	1	0
EGP7	EGP6	EGP5	EGP4	EGP3	EGP2	EGP1	EGP0
x	x	x	x	x	0	x	0

略号：EGN0

7	6	5	4	3	2	1	0
EGN7	EGN6	EGN5	EGN4	EGN3	EGN2	EGN1	EGN0
x	x	x	x	x	1	x	1

EGP0	EGN0	INTP2端子の有効エッジの選択
0	0	エッジ検出禁止
0	1	立ち下がりエッジ
1	0	立ち上がりエッジ
1	1	立ち上がり、立ち下がりの両エッジ

【使用例】

上記、赤字部分と**同設定**にする場合
 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
CLR1 PIF0
CLR1 PMK0
CLR1 EGP0.0
SET1 EGN0.0
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
PIF0 = 0;
PMK0 = 0;
EGP0.0 = 0;
EGN0.0 = 1;
```

A/D 変換完了割り込みの設定

割り込み要求フラグ・レジスタ (IF0L)
 割り込みマスク・フラグ・レジスタ (MK0L)

略号 : IF1H

	7	6	5	4	3	2	1	0
TMIF04	MDIF	0	0	KRIF	RTCIIF	RTCIF	ADIF	
x	x	0	0	x	x	x	0	

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

	7	6	5	4	3	2	1	0
TMMK04	MDMK	1	1	KRMK	RTCIMK	RTCMK	ADMK	
x	x	1	1	x	x	x	0	

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

【使用例】

上記、赤文字部分と**同設定**にする場合
 (本サンプル・プログラム・ソースと同内容)

アセンブリ言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
CLR1 ADIF
CLR1 ADMK
```

C言語の場合 (78K0R/KE3-Lマイクロコントローラ使用時)

```
ADIF = 0;
ADMK = 0;
```

第5章 PM+を用いたHEXファイルの生成

この章では、PM+とダウンロードしたC言語用のファイルを用い、サンプル・プログラムからHEXファイルに生成する方法を説明します。

5.1 ダウンロードファイルの解説

ダウンロードした各種ファイルとの説明をします。

(1) C言語版

	ファイル名	内容
	78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル
	78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ
	Kx3-L_AD.c	AD変換+PGAのC言語ソース・ファイル
	OP.asm	オプション・バイトのアセンブリ言語ソース・ファイル

(2) アセンブラ版

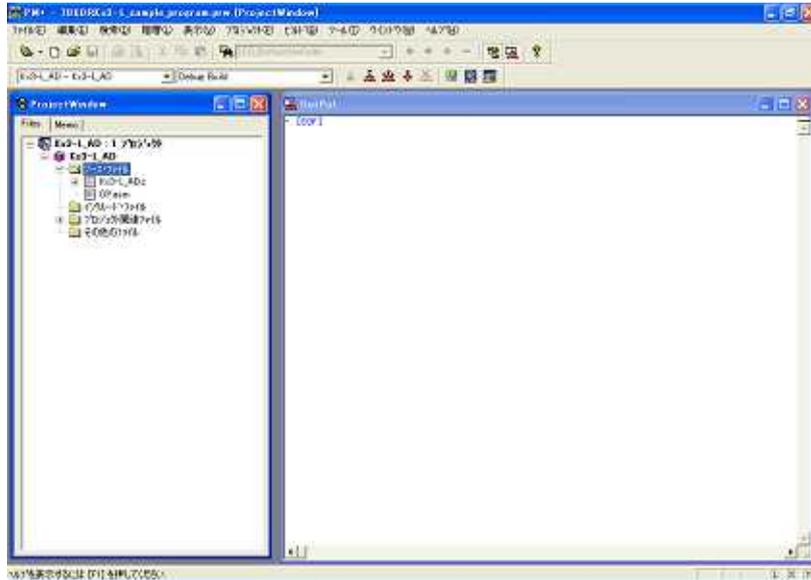
	ファイル名	内容
	78K0RKx3-L_sample_program.prw	統合開発環境 PM+用ワーク・スペース・ファイル
	78K0RKx3-L_sample_program.prj	統合開発環境 PM+用設定データ
	Kx3-L_AD.asm	AD変換+PGAのアセンブリ言語ソース・ファイル
	OP.asm	オプション・バイトのアセンブリ言語ソース・ファイル

5.2 サンプル・プログラムのHEXファイル生成（ビルド）

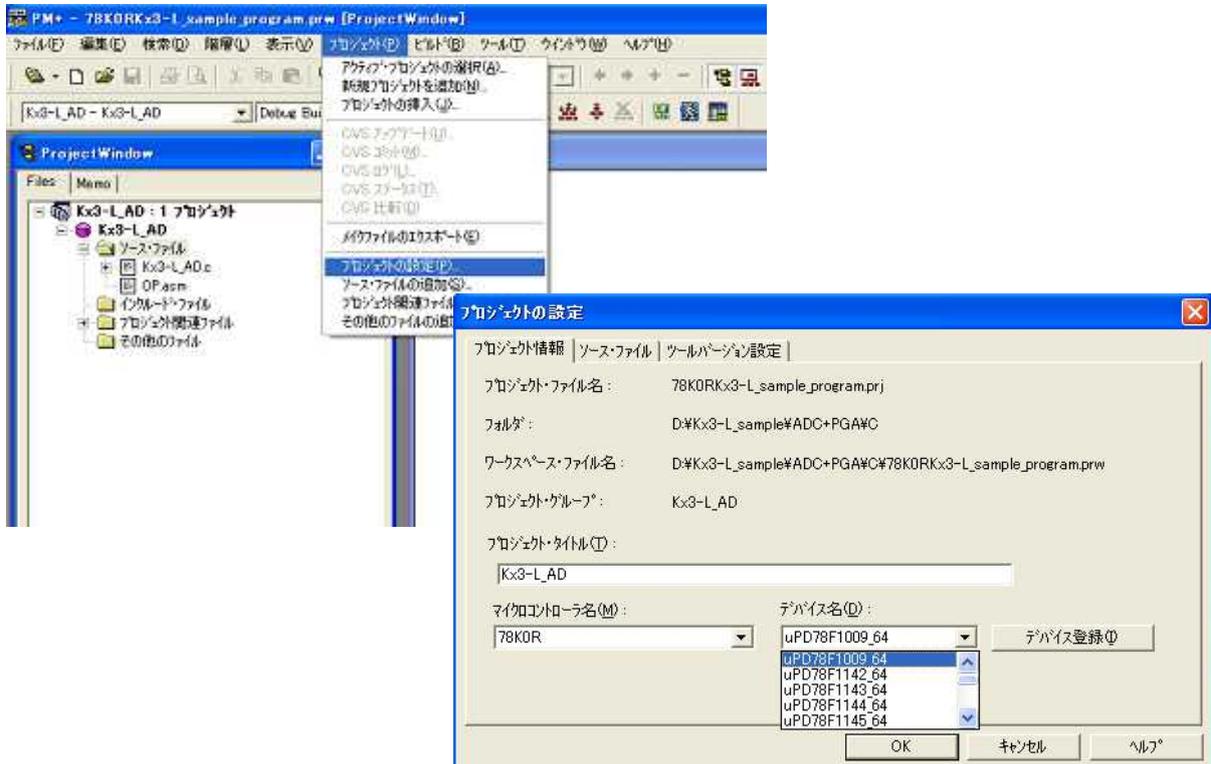
サンプル・プログラムからHEXファイルに生成するために、PM+を用いてサンプル・プログラムをビルドする必要があります。ここでは  でダウンロードしたC言語版のファイルを用いて、統合開発環境PM+にてビルドしてから、HEXファイルを生成するまでの動作の一例を説明します。

PM+操作方法の詳細については、[PM+ プロジェクト・マネージャ ユーザーズ・マニュアル](#)を参照してください。

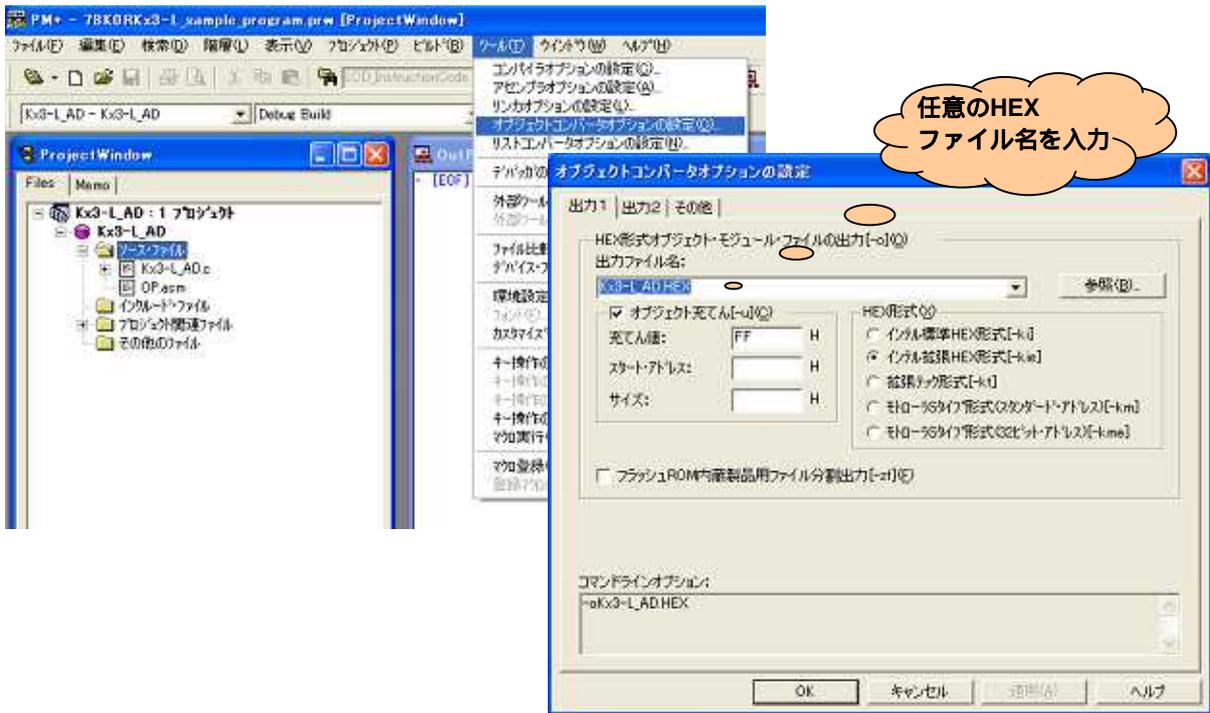
- (1) ダウンロードしたファイルを解凍し、「78K0RKx3-L_sample_program.prw」をダブルクリックしてください。ワークスペースが開き、その中にソース・ファイルが自動的に読み込まれます。



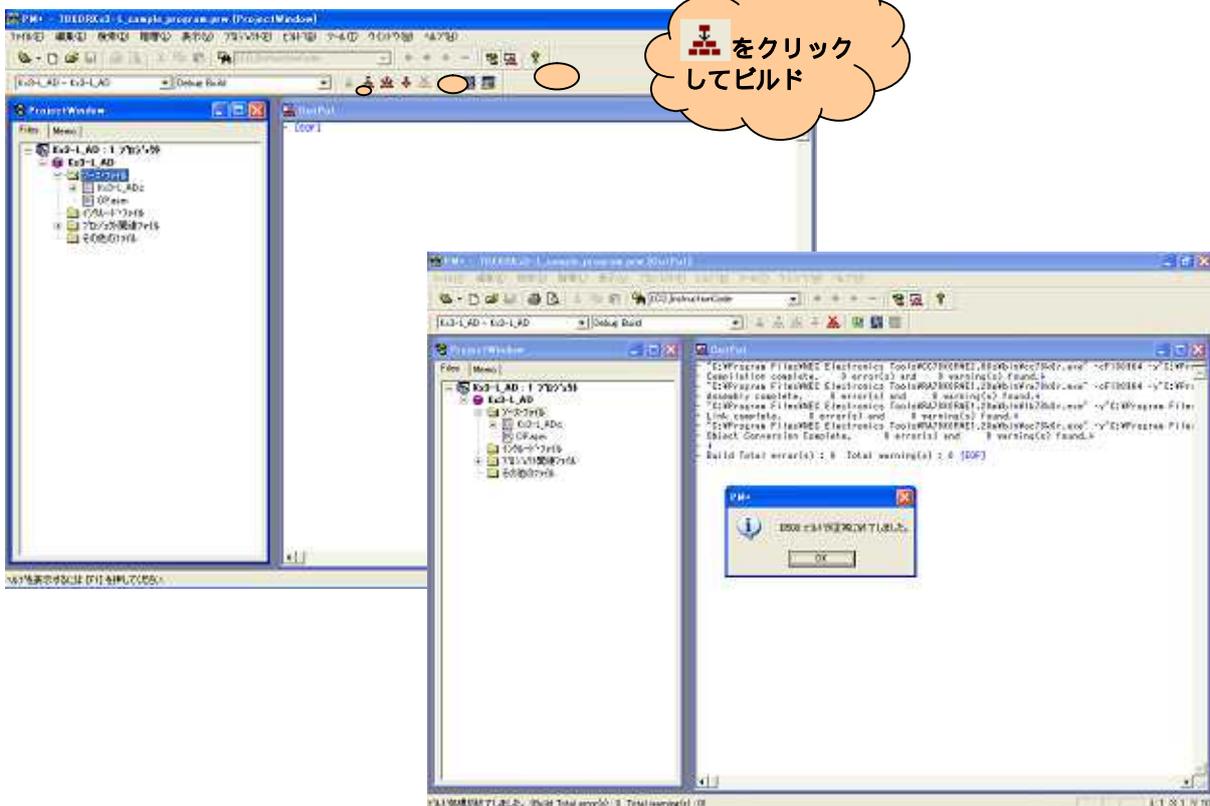
- (2) [プロジェクト] [プロジェクトの設定] を選択してください。[プロジェクトの設定] 画面が表示されたら、使用するデバイス名を選択（デフォルトでは、ROM/RAMサイズの最も大きいデバイスが選択）し、[OK] ボタンをクリックしてください



- (3) [ツール] [オブジェクトコンバータオプションの設定] を選択してください。[オブジェクトコンバータオプションの設定] 画面が表示されたら, [出力1] タグページが表示されているのを確認し, その中の出力ファイル名に任意のファイル名+拡張子 (.HEX) を入力し, [OK] をクリックします。



- (4) PM+画面の中央上付近の  をクリックしてください。自動でビルドが実行され, ソース・ファイルの「Kx3-L_AD.c」と「OP.asm」からHEXファイルが生成され, 「I3500:ビルドが正常に終了しました」というメッセージ画面が表示されます。
[OK] をクリックしてビルドを終了します。



5.3 開発環境のダウンロード，インストール

78K0R/Kx3-Lマイクロコントローラの開発ツールのフリーツールは，次のサイトより入手可能です。

→<http://www.necel.com/micro/ja/freesoft/78k0r/index.html>

「RA78K0R」「CC78K0R」「78K0R/Kx3-L用デバイス・ファイル」の3ファイルをダウンロードし，インストールすることで，サンプル・プログラムの動作確認が可能となります。

ダウンロード，インストールは，上記サイトの画面および説明に従って，行ってください。

- 備考
1. PM+は，RA78K0Rに同封されています。
 2. ダウンロード後，登録したEメール・アドレスに，RA78K0R，CC78K0RのプロダクトIDが送付されます。このプロダクトIDは，各ツールのインストール時に必要となります。

第6章 関連資料

資料名	和文 / 英文
78K0R/Kx3-L ユーザーズ・マニュアル	PDF
78K0Rシリーズ 命令編 ユーザーズ・マニュアル	PDF
RA78K0R アセンブラ・パッケージ ユーザーズ・マニュアル	言語編 PDF
	操作編 PDF
CC78K0R Cコンパイラ ユーザーズ・マニュアル	言語編 PDF
	操作編 PDF
PM+ プロジェクト・マネージャ ユーザーズ・マニュアル	PDF
SM+ システム・シミュレータ 操作編 ユーザーズ・マニュアル	PDF

付録A プログラム・リスト

プログラム・リスト例として、78K0R/KE3-Lマイクロコントローラのソース・プログラムを次に示します。

Kx3-L_AD.asm (アセンブリ言語版)

```

*****
;
;
;   NEC Electronics      78K0R/KE3-Lシリーズ
;
;
*****
;   78K0R/KE3-Lシリーズ   サンプル・プログラム (A/Dコンバータ)
;
*****
;   A/D変換+プログラマブル・ゲイン・アンプ
;
*****
; 【履歴】
;   2009.01.--   新規作成
;   2009.02.04   [090204-1] スタンバイ解除用のINTAD割り込み許可の追加
;                 [090204-2] INTP0割り込み処理の許可/禁止設定の追加
;   2009.02.05   [090204-3] A/D関連の端子処理を変更
;   2009.02.23   [090223-1] ADPCレジスタ設定箇所の移動
;
*****
;
; 【概要】
;
; 本サンプル・プログラムは、A/Dコンバータの機能とプログラマブル・ゲイン・アンプの
; 使用例を示すものです。スイッチ押下によるINTP0割り込み処理で、A/Dコンバータのセ
; レクト・モードとスキャン・モードの切り替えを行います。セレクト・モードでは、
; P20/ANI0端子のアナログ入力を変換し、RAMに格納します。スキャン・モードでは、
; P80/PGA1端子、P21/ANI1端子、P22/ANI2端子、P23/ANI3端子の順にスキャン0, 1, 2,
; 3とし、それぞれ8回ずつサンプリングし、それぞれの平均値をRAMに格納します。
;
;
; <初期設定の主な内容>
;   (オプション・バイトでの設定)
;   ・ウォッチドッグ・タイマの動作禁止
;   ・高速内蔵発振回路に8MHz/20MHzを選択
;   ・LVIデフォルト・スタート機能動作
;   ・オンチップ・デバッグを動作許可に設定
;   (リセット解除後の初期化処理での設定)
;   ・入出力ポートの設定

```

```

;   ・低電圧検出回路の機能を使用し, 2.7V以上の電源電圧を確保
;   ・CPU / 周辺ハードウェア・クロックを高速内蔵発振クロック動作の8MHzに設定
;   ・X1/XT1発振回路の停止
;   ・A/Dコンバータをセレクト・モードに設定
;
;
; < A/Dコンバータの設定 >
;   ・A/D変換時間を20/fCLK(約2.5us)に設定
;
;   [セレクト・モードへの設定]
;   ・A/D変換動作をセレクト・モードに設定
;   ・P20/ANI0端子をアナログ入力チャネルとして設定
;   ・プログラマブル・ゲイン・アンプの使用停止
;
;   [スキャン・モードへの設定]
;   ・A/D変換動作をスキャン・モードに設定
;   ・P80/PGA1, P21/ANI1, P22/ANI2, P23/ANI3端子をアナログ入力チャネルとして設定
;   ・プログラマブル・ゲイン・アンプの設定
;   ・アナログ入力をPGA0, ANI1, ANI2, ANI3の順にスキャン0, 1, 2, 3となるように設定
;
;
; < プログラマブル・ゲイン・アンプの設定 >
;   ・プログラマブル・ゲイン・アンプ入力機能の設定
;   ・入力電圧の増幅率を4倍に設定
;   ・動作許可設定
;
;
; < 外部割り込みの設定 >
;   ・INTP0端子の有効エッジを立ち下がりエッジに設定
;   ・INTP0割り込み処理許可
;
;
; < 使用するアナログ入力チャネルと変換結果の格納領域 >
;
;   [セレクト・モード時]
;   +-----+
;   | チャンネル          | データ種別          | 変数名          | データ長 |
;   |-----+-----+-----+-----|
;   | ANI11 (P20/ANI0)    | A/D変換結果        | RSELECT        | 16ビット |
;   +-----+
;
;   [スキャン・モード時]
;   +-----+

```

;	チャンネル	データ種別	変数名	データ長	
;	スキャン0 (PGA0)	A/D変換結果の8回分の和	RSCAN +0	16ビット	
;		A/D変換結果の平均値	RSCANAVE +0	16ビット	
;	スキャン1 (P21/ANI1)	A/D変換結果の8回分の和	RSCAN +2	16ビット	
;		A/D変換結果の平均値	RSCANAVE +2	16ビット	
;	スキャン2 (P22/ANI2)	A/D変換結果の8回分の和	RSCAN +4	16ビット	
;		A/D変換結果の平均値	RSCANAVE +4	16ビット	
;	スキャン3 (P23/ANI3)	A/D変換結果の8回分の和	RSCAN +6	16ビット	
;		A/D変換結果の平均値	RSCANAVE +6	16ビット	

< 入出力ポートの設定 >

; 入力ポート : P120 . . . スイッチ用
 ; P20 . . . セレクト・モード時のアナログ入力用
 ; P80 . . . スキャン・モード時のプログラマブル・ゲイン・アンプ入力用
 ; P21, P22, P23 . . . スキャン・モード時のアナログ入力用
 ; 出力ポート : -
 ; 未使用のポートで出力に設定できるものは全て出力ポートに設定しておく

=====

ベクタ・テーブルの設定

=====

TVECT1	CSEG	AT	00000H	
DW	RESET_START		;00000H	RESET入力, POC, LVI, WDT, TRAP
TVECT2	CSEG	AT	00004H	
DW	IINIT		;00004H	INTWDTI
DW	IINIT		;00006H	INTLVI
DW	IINTPO		;00008H	INTPO
DW	IINIT		;0000AH	INTP1
DW	IINIT		;0000CH	INTP2
DW	IINIT		;0000EH	INTP3
DW	IINIT		;00010H	INTP4

```

        DW    IINIT                ;00012H    INTP5
TVECT3          CSEG  AT    00016H
        DW    IINIT                ;00016H    INTSR3
        DW    IINIT                ;00018H    INTSRE3
        DW    IINIT                ;0001AH   INTDMA0
        DW    IINIT                ;0001CH   INTDMA1
        DW    IINIT                ;0001EH   INTST0/INTCSI00
        DW    IINIT                ;00020H   INTSR0/INTCSI01
        DW    IINIT                ;00022H   INTSRE0
        DW    IINIT                ;00024H   INTST1/INTCSI10/INTIIC10
        DW    IINIT                ;00026H   INTSR1
        DW    IINIT                ;00028H   INTSRE1
        DW    IINIT                ;0002AH   INTIICA
        DW    IINIT                ;0002CH   INTTM00
        DW    IINIT                ;0002EH   INTTM01
        DW    IINIT                ;00030H   INTTM02
        DW    IINIT                ;00032H   INTTM03
        DW    IINIT                ;00034H   INTAD
        DW    IINIT                ;00036H   INTRTC
        DW    IINIT                ;00038H   INTRTCI
        DW    IINIT                ;0003AH   INTKR
TVECT4          CSEG  AT    00040H
        DW    IINIT                ;00040H   INTSRE2
        DW    IINIT                ;00042H   INTTM04
        DW    IINIT                ;00044H   INTTM05
        DW    IINIT                ;00046H   INTTM06
        DW    IINIT                ;00048H   INTTM07
        DW    IINIT                ;0004AH   INTP6
        DW    IINIT                ;0004CH   INTP7

```

=====

```

;
;   スタック領域の確保
;

```

=====

```

DSTK  DSEG  BASEP
STACKEND:
        DS    20H                ;スタック領域を32バイト確保
STACKTOP:                ;スタック領域の先頭アドレス

```

=====

```

;
;   RAMの定義
;
;
;=====
DMA IN DSEG  SADDR
RMODE:      DS   1           ;A/D変換動作モード
CMODE_SELECT EQU  0           ; セレクト・モード
CMODE_SCAN EQU  1           ; スキャン・モード

RSMPCNT:    DS   1           ;スキャン・モード時のA/D変換回数のカウンタ

DMA INP     DSEG  SADDRP
RSELECT:    DS   2           ;セレクト・モード時のA/D変換結果格納用
RSCAN:      DS   2*4         ;スキャン・モード時のスキャン0-3のA/D変換結果の8回分の和
RSCANAVE:   DS   2*4         ;スキャン・モード時のスキャン0-3の平均値を格納用

XMAIN CSEG  UNIT
;*****
;
;
;   不要な割り込み要因による割り込み処理
;
;*****
IINIT:
;   不要な割り込みが発生した場合、ここに分岐します。
;   ここでは何も処理をしないで元の処理に戻ります

RETI

;*****
;
;
;   リセット解除後の初期化処理
;
;*****
RESET_START:
;-----
;   割り込み禁止
;-----
DI
;-----
;   レジスタ・バンク設定

```

```

-----
;
SEL    RBO

;
-----
;
;   スタック・ポインタの設定
;
-----
MOVW  SP, #LOWW STACKTOP           ;スタック・ポインタを設定

;
-----
;
;   入出力ポートの設定
;
-----
CALL  !!SINIPOINT                 ;出力に設定できるものは全て出力ポートに設定

;
-----
;
;   低電圧検出
;
-----
CALL  !!SINILVI                   ;2.7V以上の電源電圧を確保

;
-----
;
;   クロック周波数の設定
;
-----
CALL  !!SINICLK                   ;高速内蔵発振クロックを8MHzで動作

;
-----
;
;   A/Dコンバータの設定
;
-----
;
;   最初はセレクト・モードの設定を行っておきます。
;
-----
;A/Dコンバータの初期設定
SET1  ADCEN                       ;A/Dコンバータの入カクロック供給

;デジタル入出力の設定                                     ;[090223-1]
MOV   ADPC, #0000000B           ;A/Dポート・コンフィギュレーション・レジスタ
;|||++++----- ADPC4-ADPC0
;|||                          [アナログ入力(A) / デジタル入出力(D)の切り替え]
;|||                          +++----- ANI11-ANI18/P153-P150
;|||                          |||+++++--- ANI7-ANI10/P27-P20
;|||                          0000:AAAAAAAAAAAA
;|||                          0001:AAAAAAAAAAD
;|||                          0010:AAAAAAAAADD
;|||                          0011:AAAAAAAADDD
;|||                          00100:AAAAAAAADDDD
;|||                          00101:AAAAAADDDDD

```

```

;||| 00110:AAAAADDDDDD
;||| 00111:AAAAADDDDDD
;||| 01000:AAAADDDDDDD
;||| 01001:AAADDDDDDDDD
;||| 01010:AADDDDDDDDD
;||| 01011:ADDDDDDDDDDD
;||| 10000:DDDDDDDDDDDD
;+++----- 必ず0に設定

```

;A/D変換時間の設定(セレクト・モード, スキャン・モード共通)

```

MOV  ADM, #00000000B ;A/Dコンバータ・モード・レジスタ
;|||||+----- ADCE
;||||| [A/D電圧コンパレータの動作制御]
;||||| 0:A/D電圧コンパレータの動作停止
;||||| 1:A/D電圧コンパレータの動作許可
;||++++----- FR2,FR1,FR0,LV1,LV0
;|| [A/D変換時間の選択]
;|| 【4.0V AVREF 5.5Vの場合】
;|| モード 変換クロック(fAD)
;|| 0000:標準 fCLK/20
;|| 00100:標準 fCLK/10
;|| 01000:標準 fCLK/8
;|| 01100:標準 fCLK/6
;|| 10000:標準 fCLK/4
;|| 10100:標準 fCLK/3
;|| 11000:標準 fCLK/2
;|| 11100:標準 fCLK
;|| xxx01:昇圧 -
;|| 00010:高速1 fCLK/20
;|| 00110:高速1 fCLK/10
;|| 01010:高速1 fCLK/8
;|| 01110:高速1 fCLK/6
;|| 10010:高速1 fCLK/4
;|| 10110:高速1 fCLK/3
;|| 11010:高速1 fCLK/2
;|| 11110:高速1 fCLK
;|| 00011:高速2 fCLK/20
;|| 00111:高速2 fCLK/10
;|| 01011:高速2 fCLK/8
;|| 01111:高速2 fCLK/6
;|| 10011:高速2 fCLK/4
;|| 10111:高速2 fCLK/3
;|| 11011:高速2 fCLK/2

```

```

;||          11111:高速2 fCLK
;||          【2.7V AVREF < 5.5Vの場合】
;||          モード 変換クロック (fAD)
;||          00000:標準 fCLK/20
;||          00100:標準 fCLK/10
;||          01000:標準 fCLK/8
;||          01100:標準 fCLK/6
;||          10000:標準 fCLK/4
;||          10100:標準 fCLK/3
;||          11000:標準 fCLK/2
;||          11100:標準 fCLK
;||          xxx01:昇圧 -
;||          xxx10:高速1 -
;||          00011:高速2 fCLK/20
;||          00111:高速2 fCLK/10
;||          01011:高速2 fCLK/8
;||          01111:高速2 fCLK/6
;||          10011:高速2 fCLK/4
;||          10111:高速2 fCLK/3
;||          11011:高速2 fCLK/2
;||          11111:高速2 fCLK
;||          【1.8V AVREF < 4.0Vの場合】
;||          モード 変換クロック (fAD)
;||          xxx00:標準 設定禁止
;||          00001:昇圧 fCLK/20
;||          00101:昇圧 fCLK/10
;||          01001:昇圧 fCLK/8
;||          01101:昇圧 fCLK/6
;||          10001:昇圧 fCLK/4
;||          10101:昇圧 fCLK/3
;||          11001:昇圧 fCLK/2
;||          11101:昇圧 fCLK
;||          xxx10:高速1 -
;||          xxx11:高速2 -
;|+----- ADMD
;|          [A/D変換動作モードを指定]
;|          0:セレクト・モード
;|          1:スキャン・モード
;|+----- ADCS
;|          [A/D変換動作の制御]
;|          0:変換動作停止
;|          1:変換動作許可

```

```
CALL !!SADSELECT          ;初期はセレクト・モードの設定

CLR1 ADMK                ;INTAD割り込み許可(スタンバイ解除用)      ;[090204-1]
```

```
-----
;
; 外部割り込みの設定
;
-----
```

```
;
; スイッチ入力に使用するINTP0端子の立ち下がりエッジ検出が行えるように
; 設定します。
;
-----
```

```
CLR1 EGPO.0              ;INTP0端子の有効エッジを立ち下がりエッジに設定
SET1 EGN0.0
```

```
CLR1 PIFO                ;INTP0割り込み要求クリア
CLR1 PMKO                ;INTP0割り込み処理許可
```

```
-----
;
; 割り込み許可
; (割り込みを使用する場合はこのタイミングで許可します。)
;
-----
```

```
EI                      ;割り込み許可
```

```
BR MAIN_LOOP            ;メイン・ループへ
```

```
*****
;
;
; 入出力ポートの設定
;
;
-----
```

SINIPORT:

```
-----
;
; ポート0の設定
;
-----
```

```
MOV PO, #0000000B       ;P00-P01の出力ラッチLow
MOV PM0, #11111100B     ;P00-P01を出力ポートに設定
                        ;P00-P01:未使用
```

```
-----
;
; ポート1の設定
;
-----
```

```
MOV P1, #0000000B       ;P10-P17の出力ラッチLow
MOV PM1, #0000000B     ;P10-P17を出力ポートに設定
                        ;P10-P17:未使用
```

```

;-----; [090204-3]
;   ポート2の設定
;-----
MOV  P2,  #00000000B      ;P20-P27の出力ラッチLow
MOV  PM2, #00001111B      ;P24-P27を出力,P20-P23を入力ポートに設定
                                ;P20-P23:スキャン・モード時のアナログ入力用に使用する
                                ;P24-P27:未使用
;-----
;   ポート3の設定
;-----
MOV  P3,  #00000000B      ;P30-P33の出力ラッチLow
MOV  PM3, #11111000B      ;P30-P33を出力ポートに設定
                                ;P30-P33:未使用
;-----
;   ポート4の設定
;-----
MOV  P4,  #00000000B      ;P40-P43の出力ラッチLow
MOV  PM4, #11111000B      ;P40-P43を出力ポートに設定
                                ;P40-P43:未使用
;-----
;   ポート5の設定
;-----
MOV  P5,  #00000000B      ;P50-P53の出力ラッチLow
MOV  PM5, #11111000B      ;P50-P53を出力ポートに設定
                                ;P50-P53:未使用
;-----
;   ポート6の設定
;-----
MOV  P6,  #00000000B      ;P60-P61の出力ラッチLow
MOV  PM6, #11111100B      ;P60-P61を出力ポートに設定
                                ;P60-P61:未使用
;-----
;   ポート7の設定
;-----
MOV  P7,  #00000000B      ;P70-P77の出力ラッチLow
MOV  PM7, #00000000B      ;P70-P77を出力ポートに設定
                                ;P70-77:未使用

```

```

;-----; [090204-3]
;   ポート8の設定
;-----
MOV   PIM8, #00001110B      ;P81-P83のデジタル入力許可
MOV   P8,   #00000000B      ;P81-P83の出力ラッチLow
MOV   PM8,  #111110001B     ;P80を入力,P81-P83を出力ポートに設定
                                   ;P80:スキャン・モード時のプログラマブル・ゲイン・アンプ入力用
                                   ;P81-P83:未使用

```

```

;-----;
;   ポート12の設定
;-----
MOV   P12,  #00000000B      ;P120の出力ラッチLow
MOV   PU12, #00000001B      ;P120に内蔵プル・アップ抵抗使用
MOV   PM12, #11111111B     ;P120を入力ポートに設定
                                   ;P121-P124:未使用
                                   ; P121-P124は入力ポート

```

```

;-----;
;   ポート14の設定
;-----
MOV   P14,  #00000000B      ;P140-P141の出力ラッチLow
MOV   PM14, #11111100B     ;P140-P141を出力ポートに設定
                                   ;P140-P141:未使用

```

```

;-----; [090204-3]
;   ポート15の設定
;-----
MOV   P15,  #00000000B      ;P150-P153の出力ラッチLow
MOV   PM15, #11111000B     ;P150-P153を出力ポートに設定
                                   ;P150-P153:未使用
RET

```

```

;*****
;
;   低電圧検出
;
;-----
;   低電圧検出回路の機能を使用し, 2.7V以上の電源電圧を確保します。
;*****

```

```

SINILVI:
;低電圧検出回路の設定

```

```

SET1  LVIMK                ;INTLVI 割り込み禁止
CLR1  LVISEL              ;検出電圧をVDDに設定
MOV   LVIS, #00001001B   ;低電圧検出レベル選択レジスタ
      ;||||+----+----- LVIS3-LVIS0
      ;||||                [検出レベル]
      ;||||                0000:VLVI0 (4.22±0.1V)
      ;||||                0001:VLVI1 (4.07±0.1V)
      ;||||                0010:VLVI2 (3.92±0.1V)
      ;||||                0011:VLVI3 (3.76±0.1V)
      ;||||                0100:VLVI4 (3.61±0.1V)
      ;||||                0101:VLVI5 (3.45±0.1V)
      ;||||                0110:VLVI6 (3.30±0.1V)
      ;||||                0111:VLVI7 (3.15±0.1V)
      ;||||                1000:VLVI8 (2.99±0.1V)
      ;||||                1001:VLVI9 (2.84±0.1V)
      ;||||                1010:VLVI10(2.68±0.1V)
      ;||||                1011:VLVI11(2.53±0.1V)
      ;||||                1100:VLVI12(2.38±0.1V)
      ;||||                1101:VLVI13(2.22±0.1V)
      ;||||                1110:VLVI14(2.07±0.1V)
      ;||||                1111:VLVI15(1.91±0.1V)
      ;+++++----- 必ず0に設定
CLR1  LVIMD              ;低電圧検出時の動作モードを割り込み信号発生に設定
SET1  LVION              ;低電圧検出動作許可

;低電圧検出回路の動作安定待ち(約10us)
MOV   B, #10            ;カウント回数設定
HRES100:
NOP                    ;(1clk)
DEC   B                ;(1clk)
BNZ   $HRES100         ;ウエイト完了? No, (2clk/4clk)

;VLVI VDDになるまでのウエイト
HRES300:
NOP
BT    LVIF, $HRES300   ;VDD < VLVI? Yes,
CLR1  LVION            ;低電圧検出動作停止

RET

;*****
;
; クロック周波数の設定

```

```

;
;-----
;   高速内蔵発振クロックで動作が行えるように設定します。
;*****

```

SINICLK:

```

MOV   CMC, #0000000B ;クロック動作モード
      ;|||||+----- AMPH
      ;|||||          [高速システム・クロック発振周波数の制御]
      ;|||||          0: 2MHz  fMX < 10MHz
      ;|||||          1: 10MHz < fMX 20MHz
      ;||||+----- AMPHS1-AMPHSO
      ;||||          [XT1発振回路の発振モード選択]
      ;||||          00: 低消費発振 (デフォルト)
      ;||||          01: 通常発振
      ;||||          10: 超低消費発振
      ;||||          11: 超低消費発振
      ;|||+----- 必ず0に設定
      ;|||+----- OSCSELS
      ;|||          [サブシステム・クロック端子の動作モード]
      ;|||          0: 入力ポート・モード
      ;|||          1: XT1発振モード
      ;||+----- 必ず0に設定
      ;++----- EXCLK/OSCSEL
      ;              [高速システム・クロック端子の動作モード]
      ;              00: 入力ポート・モード
      ;              01: X1発振モード
      ;              10: 入力ポート・モード
      ;              11: 外部クロック入力モード

```

```

MOV   CSC, #1100000B ;クロック動作ステータス制御
      ;|||||+----- HI0STOP
      ;|||||          [高速内蔵発振クロックの動作制御]
      ;|||||          0: 高速内蔵発振回路動作
      ;|||||          1: 高速内蔵発振回路停止
      ;||++++----- 必ず0に設定
      ;|+----- XT0STOP
      ;|              [サブシステム・クロックの動作制御]
      ;|              0: XT1発振回路動作
      ;|              1: XT1発振回路停止
      ;+----- MSTOP
      ;              [高速システム・クロックの動作制御]
      ;              0: X1発振回路動作
      ;              1: X1発振回路停止

```

```

MOV  OSMC, #10000000B ;動作スピード・モード
      ;|||||++----- FSEL/FLPC
      ;|||||          [fCLKの周波数選択]
      ;|||||          00:10MHz以下の周波数で動作(デフォルト)
      ;|||||          01:10MHzを越える周波数で動作
      ;|||||          10:1MHzの周波数で動作
      ;|||||          11:設定禁止
      ;|+++++----- 必ず0に設定
      ;+----- RTCLPC
      ;              [サブシステム・クロックHALTモード時の設定]
      ;              0:周辺機能へのサブシステム・クロック供給許可
      ;              1:リアルタイム・カウンタ以外の周辺機能への
      ;                  サブシステム・クロック供給停止

MOV  CKC, #00001000B ;クロック選択
      ;|+|+|+++----- CSS/MCM0/MDIV2-MDIV0
      ;| | |          [CPU/周辺ハードウェア・クロック(fCLK)の選択]
      ;| | |          00000:fIH
      ;| | |          00001:fIH/2(デフォルト)
      ;| | |          00010:fIH/2^2
      ;| | |          00011:fIH/2^3
      ;| | |          00100:fIH/2^4
      ;| | |          00101:fIH/2^5
      ;| | |          01000:fMX
      ;| | |          01001:fMX/2
      ;| | |          01010:fMX/2^2
      ;| | |          01011:fMX/2^3
      ;| | |          01100:fMX/2^4
      ;| | |          01101:fMX/2^5
      ;| | |          1xxxx:fSUB/2
      ;| | +----- 必ず1に設定
      ;| +----- MCS <Read Only>
      ;|              [メイン・システム・クロック(fMAIN)のステータス]
      ;|              0:高速内蔵発振クロック(fIH)
      ;|              1:高速システム・クロック(fMX)
      ;+----- CLS <Read Only>
      ;              [CPU/周辺ハードウェア・クロック(fCLK)のステータス]
      ;              0:メイン・システム・クロック(fMAIN)
      ;              1:サブシステム・クロック(fSUB)

MOV  DSCCTL, #00000000B ;20MHz高速内蔵発振制御
      ;|||||+----- DSCON

```

```

;||||| [20MHz高速内蔵発振クロック(fIH20)の動作許可/禁止]
;||||| 0:動作禁止
;||||| 1:動作許可
;|||||+----- 必ず0に設定
;|||||+----- SELDSC
;||||| [CPU/周辺ハードウェア・クロック(fCLK)への20MHz高速内蔵発振選択]
;||||| 0:20MHz高速内蔵発振を選択しない
;||||| 1:20MHz高速内蔵発振を選択
;||||+----- DSCS <Read Only>
;|||| [20MHz高速内蔵発振供給状態フラグ]
;|||| 0:供給していない
;|||| 1:供給している
;++++----- 必ず0に設定

```

RET

```

;*****
;
;
;   メイン・ループ
;
;*****

```

MAIN_LOOP:

```

SET1  PMKO                ;INTPO割り込み処理禁止 ;[090204-2]
DI    DI                  ;割り込み禁止          ;[090204-1]

CMP   RMODE, #CMODE_SELECT ;現在のモードはスキャン・モード? No,
BNZ  $LMAIN400

;-----
;セレクト・モード
;-----

SET1  ADCS                ;変換動作許可

CLR1  ADIF                ;INTAD割り込み要求クリア
HALT  HALT                ;変換待機中はHALTモード

MOVW  AX,  ADCR           ;A/D変換結果
SHRW  AX,  6              ;下位ビット詰め
MOVW  RSELECT, AX        ;A/D変換結果を格納

CLR1  ADCS                ;変換動作停止

```

;この時点で、RSELECT にA/D変換結果が格納されています

BR LMAIN900

LMAIN400:

;-----

;スキャン・モード

;-----

SET1 ADCS ;変換動作許可

CLRB B ;スキャンに対応した保存位置

MOVW HL, #RSCAN ;A/D変換結果の保存用領域の先頭アドレス

LMAIN500:

CLR1 ADIF ;INTAD割り込み要求クリア

HALT ;変換待機中はHALTモード

MOVW AX, ADCR ;A/D変換結果

SHRW AX, 6 ;下位ビット詰め

XCH A, X ;A/D変換結果をスキャン位置に足し込む

ADD A, [HL+B] ;下位8ビットの計算

MOV [HL+B], A

XCH A, X

INC B ;上位8ビットの保存先

ADDC A, [HL+B] ;上位8ビットの計算

MOV [HL+B], A

INC B ;スキャンに対応した保存位置の移動

MOV A, B

CMP A, #4*2 ;スキャン0~3のA/D変換終了?

BNZ \$LMAIN500 ; No,

CLRB B ;スキャン毎の保存位置

INC RSMPCNT ;A/D変換回数をカウント

CMP RSMPCNT, #8 ;8回のサンプリング終了? No,

BC \$LMAIN500

CLR1 ADCS ;変換動作停止

;平均値の算出

LMAIN700:

MOVW AX, RSCAN[B] ;スキャンに対応したA/D変換結果の8回分の和

SHRW AX, 3 ;RSCAN[B]/8

MOVW RSCANAVE[B], AX ;A/D変換結果の8回分の平均値を格納

```

INC B ;スキャンに対応した保存位置の移動
INC B
MOV A, B
CMP A, #4*2 ;スキャン0～3のA/D変換終了?
BNZ $LMAIN700 ; No,

;この時点で, RSCANAVE にA/D変換結果8回分の平均値が格納されています

;初期化
CALL !!SSCANCLR ;スキャン・モード時に使用するRAM領域の初期化

LMAIN900:
CLR1 ADIF ;INTAD割り込み要求クリア ;[090204-1]
EI ;割り込み許可 ;[090204-1]

CLR1 PMKO ;INTPO割り込み処理許可 ;[090204-2]
NOP ;[090204-2]

BR MAIN_LOOP ;MAIN_LOOPへ

;*****
;
;
; INTPO割り込み処理
;
;*****
IINTPO:
SEL RB1 ;割り込み処理ではレジスタ・バンク1を使用する

;チャタリング対策用の約15msのウエイト
MOVW AX, #10000*2 ;カウント回数設定
HITP2100:
NOP ; (1clk)
SUBW AX, #1 ; (1clk)
BNZ $HITP2100 ;ウエイト完了? No, (2clk/4clk)

BT P12.0, $HITP2900 ;スイッチ有効? No, (何もしない)

;モード切り替え
CMP RMODE, #CMODE_SCAN ;現在のモードはスキャン・モード? No,
BNZ $HITP2300
CALL !!SADSELECT ;セレクト・モードに設定
BR HITP2900
HITP2300:

```


RET

```

;*****
;
;
;   スキャン・モード設定処理
;
;*****

```

SADSCAN:

```

MOV  RMODE,      #CMODE_SCAN      ;スキャン・モード
;-----
;A/Dコンバータの設定
;-----
SET1  ADM.6      ;A/D変換動作をスキャン・モードに設定
SET1  ADCE      ;A/D電圧コンパレータの動作許可

;-----
;プログラマブル・ゲイン・アンプの設定
;-----
SET1  OACMPEN   ;プログラマブル・ゲイン・アンプの入カクロック供給

MOV  OAM, #0000001B      ;プログラマブル・ゲイン・アンプ制御レジスタ
;|||||+++----- OAVG2-OAVG0
;|||||           [入力電圧の増幅率設定]
;|||||           001: 4倍
;|||||           010: 6倍
;|||||           011: 8倍
;|||||           100:10倍
;|||||           101:12倍
;|+++-----   必ず0に設定
;+-----      OAEN
;               [プログラマブル・ゲイン・アンプの動作制御]
;               0:動作停止
;               1:動作許可

SET1  OAEN      ;動作許可

;-----
;A/Dコンバータの設定
;-----
MOV  ADS, #01000001B      ;アナログ入力チャンネル指定レジスタ
;|+|+++-----  ADOAS,ADS3-ADS0
;| |           【スキャン・モード時】

```

```

;| ||                アナログ入力チャンネル
;| ||                +----- スキャン0
;| ||                | +----- スキャン1
;| ||                | | +----- スキャン2
;| ||                | | | +-- スキャン3
;| ||                00000:ANI0 ANI1 ANI2 ANI3
;| ||                00001:ANI1 ANI2 ANI3 ANI4
;| ||                00010:ANI2 ANI3 ANI4 ANI5
;| ||                00011:ANI3 ANI4 ANI5 ANI6
;| ||                00100:ANI4 ANI5 ANI6 ANI7
;| ||                00101:ANI5 ANI6 ANI7 ANI8
;| ||                00110:ANI6 ANI7 ANI8 ANI9
;| ||                00111:ANI7 ANI8 ANI9 ANI10
;| ||                10000:PGAO ANI0 ANI1 ANI2
;| ||                10001:PGAO ANI1 ANI2 ANI3
;| ||                10010:PGAO ANI2 ANI3 ANI4
;| ||                10011:PGAO ANI3 ANI4 ANI5
;| ||                10100:PGAO ANI4 ANI5 ANI6
;| ||                10101:PGAO ANI5 ANI6 ANI7
;| ||                10110:PGAO ANI6 ANI7 ANI8
;| ||                10111:PGAO ANI7 ANI8 ANI9
;| ||                ;+++----- 必ず0に設定

```

SSCANCLR:

```

;スキャン・モード時に使用するRAM領域の初期化
CLRB  RSMPCNT                ;A/D変換回数を初期化
CLRW  AX
MOVW  RSCAN+0,AX            ;チャンネル0用の領域を初期化
MOVW  RSCAN+2,AX            ;チャンネル1用の領域を初期化
MOVW  RSCAN+4,AX            ;チャンネル2用の領域を初期化
MOVW  RSCAN+6,AX            ;チャンネル3用の領域を初期化

RET

```

end

Kx3-L_AD.c (C言語版)

/*****

NEC Electronics 78K0R/KE3-Lシリーズ

78K0R/KE3-Lシリーズ サンプル・プログラム

A/D変換+プログラマブル・ゲイン・アンプ

【履歴】

- 2008.11.16 新規作成
- 2009.1.29 ほぼ全面改訂
- 2009.2.4 割り込み受け期間、端子処理を全面変更
- 2009.2.5 最終見直し

【概要】

;本サンプル・プログラムは、A/Dコンバータの機能とプログラマブル・ゲイン・アンプの
 ;使用例を示すものです。スイッチ押下によるINTP0割り込み処理で、A/Dコンバータのセ
 ;レクト・モードとスキャン・モードの切り替えを行います。セレクト・モードでは、
 ;P20/ANI0端子のアナログ入力を変換し、RAMに格納します。スキャン・モードでは、
 ;P80/PGAI端子、P21/ANI1端子、P22/ANI2端子、P23/ANI3端子の順にスキャン0,1,2,
 ;3とし、それぞれ8回づつサンプリングし、それぞれの平均値をRAMに格納します。

; <初期設定の主な内容>

; (オプション・バイトでの設定)

- ; ・ウォッチドッグ・タイマの動作禁止
- ; ・高速内蔵発振回路に8MHz/20MHzを選択
- ; ・LVIデフォルト・スタート機能動作
- ; ・オンチップ・デバッグを動作許可に設定

; (リセット解除後の初期化処理での設定)

- ; ・入出力ポートの設定
- ; ・低電圧検出回路の機能を使用し、2.7V以上の電源電圧を確保
- ; ・CPU/周辺ハードウェア・クロックを高速内蔵発振クロック動作の8MHzに設定
- ; ・X1/XT1発振回路の停止
- ; ・A/Dコンバータをセレクト・モードに設定

;

;

; <A/Dコンバータの設定>

- ; ・A/D変換時間を20/fCLK(約2.5us)に設定

;

```

; [セレクト・モードへの設定]
;   ・ A/D変換動作をセレクト・モードに設定
;   ・ P20/ANI0端子をアナログ入力チャネルとして設定
;   ・ プログラマブル・ゲイン・アンプの使用停止
;
;
; [スキャン・モードへの設定]
;   ・ A/D変換動作をスキャン・モードに設定
;   ・ P80/PGAI, P21/ANI1, P22/ANI2, P23/ANI3端子をアナログ入力チャネルとして設定
;   ・ プログラマブル・ゲイン・アンプの設定
;   ・ アナログ入力をPGA0, ANI1, ANI2, ANI3の順にスキャン0, 1, 2, 3となるように設定
;
;
; < プログラマブル・ゲイン・アンプの設定 >
;   ・ プログラマブル・ゲイン・アンプ入力機能の設定
;   ・ 入力電圧の増幅率を4倍に設定
;   ・ 動作許可設定
;
;
; < 外部割り込みの設定 >
;   ・ INTPO端子の有効エッジを立ち下がりエッジに設定
;   ・ INTPO割り込み処理許可
;
;
; < 使用するアナログ入力チャネルと変換結果の格納領域 >
;
; [セレクト・モード時]
; +-----+
; | チャンネル          | データ種別          | 変数名          | データ長 |
; |-----+-----+-----+-----|
; | ANI0      (P20/ANI0)| A/D変換結果          | convert_select | 16ビット |
; +-----+-----+-----+-----+
;
; [スキャン・モード時]
; +-----+
; | チャンネル          | データ種別          | 変数名          | データ長 |
; |-----+-----+-----+-----|
; | スキャン0 (PGA0)   | A/D変換結果の8回分の和 | scan_buf[0]    | 16ビット |
; |                   | A/D変換結果の平均値   | average_data[0]| 16ビット |
; |-----+-----+-----+-----|
; | スキャン1 (ANI1)   | A/D変換結果の8回分の和 | scan_buf[1]    | 16ビット |
; |                   | A/D変換結果の平均値   | average_data[1]| 16ビット |
; |-----+-----+-----+-----|
; | スキャン2 (ANI2)   | A/D変換結果の8回分の和 | scan_buf[2]    | 16ビット |

```

```

; | | A/D変換結果の平均値 | average_data[2]| 16ビット |
; |-----+-----+-----+-----|
; | スキャン3 (ANI3) | A/D変換結果の8回分の和 | scan_buf[3] | 16ビット |
; | | A/D変換結果の平均値 | average_data[3]| 16ビット |
; |-----+-----+-----+-----|

```

```

*****/

```

```

/*=====
前処理指令 (#pragma指令)
=====*/

```

```

#pragma SFR /* 特殊機能レジスタ(SFR)名を記述可能にする */
#pragma NOP /* NOP()を記述可能にする */
#pragma HALT /* HALT()を記述可能にする */
#pragma DI /* DI()を記述可能にする */
#pragma EI /* EI()を記述可能にする */

```

```

/*=====
割り込みハンドラ定義
=====*/

```

```

#pragma interrupt INTPO INTPO_hdr rb1 /* SW押下による割り込み */

```

```

/*=====
関数プロトタイプ宣言
=====*/

```

```

static void f_ini_cpu(void); /* CPU初期設定 */
static void f_ini_lvi(void); /* 電源電圧立ち上がり待ち */
static void f_ini_port(void); /* ポート初期設定 */
static void f_ini_reg(void); /* 周辺レジスタ初期設定 */
static void f_ini_itr(void); /* 割り込み初期設定 */
static void mode_change_select(void); /* セレクト・モードへの変更 */
static void mode_change_scan(void); /* スキャン・モードへの変更 */

```

```

/*=====
グローバル変数の定義
=====*/

```

```

unsigned char mode; /* セレクト・モード時: 0
                   スキャン・モード時: 1 */
unsigned short convert_select; /* 変換結果格納用(セレクト・モード) */
unsigned short scan_buf[4]; /* 変数結果格納用(スキャン・モード) */
unsigned short average_data[4]; /* 8回の平均値を格納(スキャン・モード) */

```

```

unsigned char count;                /* サンプリング回数 */

/*****
    リセット解除後の初期化処理
*****/
void hdwinit( void ){
    DI();
    f_ini_port();                    /* ポート初期設定 */
    f_ini_lvi();                     /* 2.7V以上の電源電圧を確保 */
    f_ini_cpu();                     /* CPU初期設定 */
    f_ini_reg();                     /* 周辺レジスタ初期設定 */
    f_ini_itr();                     /* 割り込み初期設定 */
}

/*****
*   Title :    電源電圧検出
*****/
*   Module   :    static void f_ini_lvi(void)
*   Arg      :
*   Ret      :
*-----
*   Note    :    LVI機能を使い電源電圧が2.7V以上になるのを待ちます。
*****/
static void f_ini_lvi(void)
{
    unsigned char ucCnt10us;        /* LVI起動待ち時間計測用 */
/*-----
;   低電圧検出回路の機能を使用し, 2.7V以上の電源電圧を確保します。
;-----*/

    LVIMK = 1;                      /* INTLVI割り込み禁止 */
    LVIM = 0b00000000;              /* 低電圧検出レジスの設定 */
/*
    |||||+---LVIFフラグ
    |||||
    |||||+---LVIMD: 低電圧検出の動作モード選択
    |||||                0 : 割り込みモード
    |||||                1 : リセット・モード
    |||||
    |||||+----LVISEL: 電圧検出の選択
    |||||                0 : 電源電圧 (VDD) のレベルを検出
    |||||                1 : 外部入力端子からの入力電圧のレベルを検出

```

```

        ||||
        |++++----- 必ず0に設定
        |
        +-----LV10N: 低電圧検出動作許可
                0 : 動作禁止
                1 : 動作許可
*/

LVIS =      0b00001001;          /* 検出電圧の設定 */
/*
        |||++++--LVIS3-0: [検出レベル]
        |||          0000 : 4.22 ± 0.1V
        |||          0001 : 4.07 ± 0.1V
        |||          0010 : 3.92 ± 0.1V
        |||          0011 : 3.76 ± 0.1V
        |||          0100 : 3.61 ± 0.1V
        |||          0101 : 3.45 ± 0.1V
        |||          0110 : 3.30 ± 0.1V
        |||          0111 : 3.15 ± 0.1V
        |||          1000 : 2.99 ± 0.1V
        |||          1001 : 2.84 ± 0.1V
        |||          1010 : 2.68 ± 0.1V
        |||          1011 : 2.53 ± 0.1V
        |||          1100 : 2.38 ± 0.1V
        |||          1101 : 2.22 ± 0.1V
        |||          1110 : 2.07 ± 0.1V
        |||          1111 : 1.91 ± 0.1V
        |||
        +----- 必ず0に設定
*/

LV10N =      1;                /* 低電圧検出動作許可 */

/*
        低電圧検出回路の動作安定待ち(約10us)
*/
for( ucCnt10us = 0; ucCnt10us < 3; ucCnt10us++ ){
        NOP();
        NOP();
}

/*
        VLVI VDDになるまでのウェイト
*/

```

```

while(LVIF){
    NOP();
}
LVION = 0; /* 低電圧検出動作停止 */
}

/*****
* Title : CPU初期設定
*****/

* Module : static void f_ini_cpu(void)
* Arg :
* Ret :
*-----
* Note :
*****/

static void f_ini_cpu(void)
{
/*-----
; 動作クロックを内蔵高速発振器(8MHz)に設定します。
;-----*/

CMC = 0b00000000; /* クロック動作モード制御レジスタ(CMC) */
/*
|||||+---AMPH: 高速システム・クロック発振周波数の制御
||||| 0: 2MHz<=fMX<=10MHz
||||| 1: 10MHz<=fMX<=20MHz
|||||
|||||+---AMPHS1,AMPS0: XT1発振回路の発振モード選択
||||| 00: 低消費発振(デフォルト)
||||| 01: 通常発振
||||| 1x: 超低消費発振
|||||
||+|+----- 必ず0に設定
|| |
|| +-----OSCSELS: サブシステム・クロック端子の動作モード
|| 0: 入力ポート・モード
|| 1: XT1発振モード
++-----EXCLK, OSCSEL: 高速システム・クロック端子の動作モード
00: 入力ポート・モード
01: X1発振モード
10: 入力ポート・モード
11: 外部クロック入力モード
*/

```

```

CSC = 0b11000000;          /* クロック動作ステータス制御レジスタ(CSC) */
/*
| | | | | | | | +--HI0STOP: 高速内蔵発振クロックの動作制御
| | | | | | | |          0:高速内蔵発振回路動作
| | | | | | | |          1:高速内蔵発振回路停止
| | | | | | | |
| | ++++++--- 必ず0に設定
| |
| +-----XTSTOP: サブシステム・クロックの動作制御
|          0:XT1発振回路動作
|          1:XT1発振回路停止
|
+-----MSTOP: 高速システム・クロックの動作制御
          0:X1発振回路動作
          1:X1発振回路停止
*/

```

```

CKC = 0b00001000;        /* システム・クロック制御レジスタ(CKC) */
/*
| + | + | + + + - - CSS, MCMO, MDIV2, MDIV1, MDIV0:
| | |          CPU/周辺ハードウェア・クロックの選択
| | |          00000: fIH
| | |          00001: fIH/2
| | |          00010: fIH/4
| | |          00011: fIH/8
| | |          00100: fIH/16
| | |          00101: fIH/32
| | |          01000: fMX
| | |          01001: fMX/2
| | |          01010: fMX/4
| | |          01011: fMX/8
| | |          01100: fMX/16
| | |          01101: fMX/32
| | |          1xxxx: fSUB/2
| | |
| | +----- 必ず1に設定
| |
| +-----MCS: メイン・システム・クロック(fMAIN)のステータス
|          0:高速内蔵発振クロック(fIH)
|          1:高速システム・クロック(fMX)
|
+-----CLS: CPU/周辺ハードウェア・クロック(fCLK)のステータス
          0:メイン・システム・クロック(fMAIN)
          1:サブシステム・クロック(fSUB)
*/

```

```

DSCCTL = 0b00000000;          /* 6) 20 MHz高速内蔵発振制御レジスタ (DSCCTL) */
/*
    |||||+--DSCON: 20 MHz高速内蔵発振クロックの動作許可 / 禁止
    |||||          0:動作禁止
    |||||          1:動作許可
    |||||
    ++++||+--- 必ず0に設定
        ||
        |+----SELDSC: CPU / 周辺ハードウェア・クロック (fCLK) への20 MHz高速内蔵発振選択
        |          0:20 MHz高速内蔵発振を選択しない
        |          1:20 MHz高速内蔵発振を選択
        |
        +-----20 MHz高速内蔵発振供給状態フラグ
*/

/*-----
;   周辺機能へのクロック供給 (イネーブル・レジスタ)
;-----*/

/*

周辺機能は使用せず、設定はデフォルトのままがいいので設定は省略できる

*/

PERO = 0b00000000;          /* 周辺イネーブル・レジスタ0(PERO) */
/*
    |++|+|+--- 必ず0に設定
    | | |
    | | +----SAU0EN: シリアル・アレイ・ユニットの入力クロックの制御
    | |          0:入力クロック供給停止
    | |          1:入力クロック供給
    | |
    | | +-----IICAEN: シリアル・インターフェースIICAの入力クロックの制御
    | |          0:入力クロック供給停止
    | |          1:入力クロック供給
    | |
    | +-----ADCEN: A/Dコンバータの入力クロックの制御
    |          0:入力クロック供給停止
    |          1:入力クロック供給
    |
    +-----RTCEN: リアルタイム・カウンタ(RTC)の入力クロックの制御
          0:入力クロック供給停止
          1:入力クロック供給
*/

```

```

PER1 =      0b00000000;          /* 周辺イネーブル・レジスタ1(PER1) */
/*
      ++++|+++-- 必ず0に設定
      +-----OACMPEN: オペアンプの入カクロックの制御
                        0: 入力クロック供給停止
                        1: 入力クロック供給
*/

PER2 =      0b00000000;          /* 周辺イネーブル・レジスタ2(PER2) */
/*
      ++++++|-- 必ず0に設定
      |
      +---TAU0EN: タイマ・アレイ・ユニットTAUSの入カクロックの制御
                        0: 入力クロック供給停止
                        1: 入力クロック供給
*/

/*-----*/
;   動作スピード・モード制御レジスタ(OSMC)
;-----*/

/*

      設定はデフォルトのままがいいので設定は省略

*/

OSMC =      0b00000000;          /* 動作スピード・モード制御レジスタ(OSMC)*/
/*
      |+++++|-- 必ず0に設定
      |  ||
      |   +---FLPC,FSEL: fCLKの周波数選択
      |
      |                               00: 10MHz以下の周波数で動作(デフォルト)
      |                               01: 10MHzを越える周波数で動作
      |                               10: 1MHz以下の周波数で動作
      |                               11: 設定禁止
      |
      +-----RTCLPC: サブシステム・クロックHLATモード時の設定
                        0: 周辺機能へのサブシステム・クロック供給許可
                        1: RTC以外の周辺機能へのサブシステム・クロック供給停止
*/

}

```

```

*   Title :   ポート初期設定
*****
*   Module   :   static void f_ini_port(void)
*   Arg      :
*   Ret      :
*-----
*   Note   :
*****/

static void f_ini_port(void)
{
/*****
;   ポート0の設定(未使用)
;
;
;*****/

    P0 = 0b00000000;          /* P01,P00を0に設定 */
    PM0 = 0b11111100;        /* P01,P00を出力に設定
        - ++++++---- 未使用
    */

/*****
;   ポート1の設定(未使用)
;
;
;*****/

    P1 = 0b00000000;          /* 全てのポートを0に設定 */
    PM1 = 0b00000000;        /* 全てのポートを出力に設定する
        - ++++++---- 未使用
    */

/*****
;   ポート2の設定
;   セレクト・モード時にはP20(ANI0)をアナログ入力で使用する。
;   スキャン・モード時にはP21-23(ANI1-ANI3)をアナログ入力で使用する。
;
;*****/

    P2 = 0b00000000;          /* 全ての出力ラッチを0に設定 */
    PM2 = 0b00001111;        /* P20-P23以外のポートを出力に設定
        - |||||+---- P2.0:入力ポート
        - |||||+---- P2.1:入力ポート
        - ||||+----- P2.2:入力ポート
        - |||+----- P2.3:入力ポート

```

```

- |||+----- P2.4:出力ポート/初期値LOW
- ||+----- P2.5:出力ポート/初期値LOW
- |+----- P2.6:出力ポート/初期値LOW
- +----- P2.7:出力ポート/初期値LOW

*/

/*****
; ポート3の設定(未使用)
;
;
; *****/
/* PIM3とPOM3は設定しないが参考として示す
PIM3 = 0b00000000;*/ /* P32~P33は通常入力 */
/* POM3 = 0b00000000;*/ /* P32~P30は通常出力モード */
P3 = 0b00000000; /* P33~P30の出力ラッチを0に設定 */
PM3 = 0b11110000; /* P33~P30は出力に設定 */

/*****
; ポート4の設定(未使用)
;
;
; *****/

P4 = 0b00000000; /* P43~P40の出力ラッチを0に設定 */
PM4 = 0b11110000; /* 全てのビットを出力に設定 */

/*****
; ポート5の設定(未使用)
;
;
; *****/

P5 = 0b00000000; /* P53~P50の出力ラッチを0に設定 */
PM5 = 0b11110000; /* 全てのビットを出力に設定 */

/*****
; ポート6の設定(未使用)
;
;
; *****/

P6 = 0b00000000; /* P61~P60の出力ラッチを0に設定 */
PM6 = 0b11111100; /* 全てのビットを出力に設定 */

/*****
; ポート7の設定(未使用)
;
;
; *****/

```

```

;*****/
/* PIM7,POM7は設定しないが参考として示す*/
/* PIM7 = 0b00000000;*/ /* P75~4、P72~1は通常入力 */
/* POM7 = 0b00000000;*/ /* P75、P73~2、P70は通常出力モード */
P7 = 0b00000000; /* P77~P70の出力ラッチを0に設定 */
PM7 = 0b00000000; /* 全ビットを出力に設定 */

/*****
; ポート8の設定
;
; P80をアナログ入力 (PGAI) で使用
;
;*****/

PIM8 = 0b00001110; /* P83~P81はデジタル入力許可 */
P8 = 0b00000000; /* P83~P80の出力ラッチを0に設定 */
PM8 = 0b11110001; /* P80以外を出力に設定 */

/*****
; ポート12の設定 (未使用)
;
; P120を出力ポートとして使用する。そのほかのビットは入力専用ポート
;
;*****/

P12 = 0b00000000; /* P124~P120の出力ラッチを0に設定 */
PU12 = 0b00000001; /* P120にプル・アップ抵抗使用 */
PM12 = 0b11111111; /* P120を入力に設定する */

/*****
; ポート14の設定 (未使用)
;
;*****/

P14 = 0b00000000; /* P61~P60の出力ラッチを0に設定 */
PM14 = 0b11111100; /* 全てのビットを出力に設定 */

/*****
; ポート15の設定 (未使用)
;
;*****/

P15 = 0b00000000; /* P153~P150の出力ラッチを0に設定 */

```

```

PM15 =    0b11111000;          /* 全てのビットを出力に設定 */

}

/*****
*   Title :    周辺レジスタ初期設定
*****/

*   Module   :    static void f_ini_reg(void)
*   Arg      :
*   Ret      :
*-----
*   Note   :
*****/

static void f_ini_reg(void)
{
    /*-----
    -   周辺イネーブル・レジスタ0(PERO)
    -   00010000
    -   +-----ADCEN: A/Dコンバータの入カクロックの制御
    -                               0:入カクロック供給禁止
    -                               1:入カクロック供給
    -----*/
    ADCEN = 1;

    ADPC =    0b00000000;          /* A/Dポート・コンフィギュレーション・
    - |||||      レジスタ (ADPC)
    - |||+++++----- ADPC4-ADPC0
    - |||      [アナログ入力(A) / デジタル入出力(D)の切り替え]
    - |||      +++++----- ANI11-ANI18/P153-P150
    - |||      |||+++++---- ANI7-ANI10/P27-P20
    - |||      0000:AAAAAAAAA
    - |||      00001:AAAAAAAAAAD
    - |||      00010:AAAAAAAAAAD
    - |||      00011:AAAAAAAAADD
    - |||      00100:AAAAAAAAADD
    - |||      00101:AAAAAADDDDD
    - |||      00110:AAAAAADDDDD
    - |||      00111:AAAAAADDDDD
    - |||      01000:AAAADD
    - |||      01001:AAADD
    - |||      01010:AADD
    - |||      01011:ADD

```

```

- ||| 10000: DDDDDDDDDDD
- +++----- 必ず0に設定

*/

/*-----
- A/Dコンバータ・モード・レジスタ(ADM)
-----*/
ADM = 0b00000000; /*
; |||||+----- ADCE[A/D電圧コンパレータの動作制御]
; ||||| 0:A/D電圧コンパレータの動作停止
; ||||| 1:A/D電圧コンパレータの動作許可
; |||||
; ||++++----- FR2,FR1,FR0,LV1,LV0 [A/D変換時間の選択]
; || 【4.0V AVREF 5.5Vの場合】
; || モード 変換クロック(fAD)
; || 0000: 標準 fCLK/20
; || 00100: 標準 fCLK/10
; || 01000: 標準 fCLK/8
; || 01100: 標準 fCLK/6
; || 10000: 標準 fCLK/4
; || 10100: 標準 fCLK/3
; || 11000: 標準 fCLK/2
; || 11100: 標準 fCLK
; || xxx01: 昇圧 -
; || 00010: 高速1 fCLK/20
; || 00110: 高速1 fCLK/10
; || 01010: 高速1 fCLK/8
; || 01110: 高速1 fCLK/6
; || 10010: 高速1 fCLK/4
; || 10110: 高速1 fCLK/3
; || 11010: 高速1 fCLK/2
; || 11110: 高速1 fCLK
; || 00011: 高速2 fCLK/20
; || 00111: 高速2 fCLK/10
; || 01011: 高速2 fCLK/8
; || 01111: 高速2 fCLK/6
; || 10011: 高速2 fCLK/4
; || 10111: 高速2 fCLK/3
; || 11011: 高速2 fCLK/2
; || 11111: 高速2 fCLK
; || 【2.7V AVREF < 5.5Vの場合】
; || モード 変換クロック(fAD)
; || 00000: 標準 fCLK/20

```

```

; || 00100:標準 fCLK/10
; || 01000:標準 fCLK/8
; || 01100:標準 fCLK/6
; || 10000:標準 fCLK/4
; || 10100:標準 fCLK/3
; || 11000:標準 fCLK/2
; || 11100:標準 fCLK
; || xxx01:昇圧 -
; || xxx10:高速1 -
; || 00011:高速2 fCLK/20
; || 00111:高速2 fCLK/10
; || 01011:高速2 fCLK/8
; || 01111:高速2 fCLK/6
; || 10011:高速2 fCLK/4
; || 10111:高速2 fCLK/3
; || 11011:高速2 fCLK/2
; || 11111:高速2 fCLK
; || 【1.8V AVREF < 4.0Vの場合】
; || モード 変換クロック (fAD)
; || xxx00:標準 設定禁止
; || 00001:昇圧 fCLK/20
; || 00101:昇圧 fCLK/10
; || 01001:昇圧 fCLK/8
; || 01101:昇圧 fCLK/6
; || 10001:昇圧 fCLK/4
; || 10101:昇圧 fCLK/3
; || 11001:昇圧 fCLK/2
; || 11101:昇圧 fCLK
; || xxx10:高速1 -
; || xxx11:高速2 -
; ||
; |+----- ADMD
; | [A/D変換動作モードを指定]
; | 0:セレクト・モード
; | 1:スキャン・モード
; |
; |+----- ADCS
; | [A/D変換動作の制御]
; | 0:変換動作停止
; | 1:変換動作許可
*/

mode_change_select(); /* A/D変換動作モードをセレクト・モードで初期設定 */

```

```

mode = 0;

/* 1クロック以上の待ち */
NOP();
}
/*****
*   Title :   割込初期設定
*****/
*   Module   :   static void f_ini_itr(void)
*   Arg      :
*   Ret      :
*-----
*   Note   :
*****/
static void f_ini_itr(void)
{

/* SW押下時割込み */
/*-----
外部割り込み立ち上がりエッジ許可レジスタ(EGP0)
外部割り込み立ち下がりエッジ許可レジスタ(EGN0) */
EGP0.0 = 0;
EGN0.0 = 1;                               /* INTPO端子の有効エッジの選択
EGP2=0, EGN2=1:   立ち下がりエッジ */

/*-----
割り込み要求フラグ・レジスタ */
PIF0 = 0;                                /* 割込み要求フラグ
PIF0=0:           フラグ・クリア */

/*-----
割り込みマスク・フラグ・レジスタ */
PMK0 = 0;                                /* 割り込み処理の制御
PMK0=0:           割り込み処理許可 */

/*-----
割り込みマスク・フラグ・レジスタ */
ADMK = 0;                                /* A/D変換完了割り込みマスク解除 */
}

/*****

```

```

*   Title :   割込処理
*****
*   Module   :
*   Arg      :
*   Ret      :
*-----
*   Note    :
*****/

static void INTPO_hdr(void) /* SW押下時 */
{
    int lp1;

    for (lp1=0;lp1<9000;lp1++){
        NOP(); /* 約10msウエイト(チャタリング除去用) */
    }
    if (!P12.0){ /* 10ms以上SWオンの場合の処理 */
        if(!mode){
            mode_change_scan(); /* A/D変換動作モードをセレクト・モードに変更 */
            mode = 1;
        }else{
            mode_change_select(); /* A/D変換動作モードをスキャン・モードに変更 */
            mode = 0;
        }
    }
    PIF0 = 0; /* 割り込み要求フラグをクリア */
}

/*****
A/Dコンバータ動作モード切替処理
*****/
/* セレクト・モード */
static void mode_change_select(void)
{
    ADM.6 = 0; /* A/D変換動作をセレクト・モードに設定 */
    ADCE = 1;

    /*-----
    -   アナログ入力チャンネル指定レジスタ(ADM)
    -----*/
    ADS = 0b00000000; /*
    - |+|+|+|+---ADOAS,ADS3,ADS2,ADS1,ADS0: アナログ入力チャンネルの指定(セレクト・モード時)

```

```

- | ||                                     +----- アナログ入力チャンネル
- | ||                                     | +----- 入力ソース
- | ||                                     00000:ANI0 P20/ANI0端子
- | ||                                     00001:ANI1 P21/ANI1端子
- | ||                                     00010:ANI2 P22/ANI2端子
- | ||                                     00011:ANI3 P23/ANI3端子
- | ||                                     00100:ANI4 P24/ANI4端子
- | ||                                     00101:ANI5 P25/ANI5端子
- | ||                                     00110:ANI6 P26/ANI6端子
- | ||                                     00111:ANI7 P27/ANI7端子
- | ||                                     01000:ANI8 P150/ANI8端子
- | ||                                     01001:ANI9 P151/ANI9端子
- | ||                                     01010:ANI10 P152/ANI10端子
- | ||                                     01011:ANI11 P153/ANI11端子
- | ||                                     1xxxx:PGA0 プログラマブル・ゲイン・アンプ出力信号
- + +-----すべて0に設定
*/

/*-----
;プログラマブル・ゲイン・アンプの設定
-----*/
OACMPEN = 0; /* PGAの入カクロック供給停止 */

}

/* スキャン・モード */
static void mode_change_scan(void)
{
    ADM.6 = 1; /* A/D変換動作をスキャン・モードに変更 */
    ADCE = 1; /* A/D電圧コンパレータの動作許可 */

    /*-----
- 周辺イネーブル・レジスタ1(PER1)
- 00001000
- +-----OACMPEN: コンパレータ/プログラマブル・ゲイン・アンプの入カクロックの制御
- 0: 入力クロック供給禁止
- 1: 入力クロック供給
-----*/
    OACMPEN = 1;

    /*-----
- プログラマブル・ゲイン・アンプ制御レジスタ(OAM)
-----*/

```

```
OAM = 0b00000001;          /* プログラマブル・ゲイン・アンプ制御レジスタ
- |||||+++----- OAVG2-OAVG0 [入力電圧の増幅率設定]
- |||||              001 : 4倍
- |||||              010 : 6倍
- |||||              011 : 8倍
- |||||              100 : 10倍
- |||||              101 : 12倍
- |||||
- |+++----- 必ず0に設定
- |
- +----- OAEN [プログラマブル・ゲイン・アンプの動作制御]
      0 : 動作停止
      1 : 動作許可
```

*/

```
OAEN = 1;                  /* プログラマブル・ゲイン・アンプ起動 */
```

/*-----

```
- アナログ入力チャネル指定レジスタ (ADM)
```

-----*/

```
ADS = 0b01000001;        /* アナログ入力チャネル指定レジスタ
- |+|+++----- ADOAS, ADS3-ADSO
- | ||              【スキャン・モード時】
- | ||              アナログ入力チャネル
- | ||              +----- スキャン0
- | ||              | +----- スキャン1
- | ||              | | +----- スキャン2
- | ||              | | | +- スキャン3
- | ||              00000: ANI0 ANI1 ANI2 ANI3
- | ||              00001: ANI1 ANI2 ANI3 ANI4
- | ||              00010: ANI2 ANI3 ANI4 ANI5
- | ||              00011: ANI3 ANI4 ANI5 ANI6
- | ||              00100: ANI4 ANI5 ANI6 ANI7
- | ||              00101: ANI5 ANI6 ANI7 ANI8
- | ||              00110: ANI6 ANI7 ANI8 ANI9
- | ||              00111: ANI7 ANI8 ANI9 ANI10
- | ||              10000: PGOA ANI0 ANI1 ANI2
- | ||              10001: PGOA ANI1 ANI2 ANI3
- | ||              10010: PGOA ANI2 ANI3 ANI4
- | ||              10011: PGOA ANI3 ANI4 ANI5
- | ||              10100: PGOA ANI4 ANI5 ANI6
- | ||              10101: PGOA ANI5 ANI6 ANI7
- | ||              10110: PGOA ANI6 ANI7 ANI8
```

```

- | ||                10111:PGA0 ANI7 ANI8 ANI9
- | ||
- +++----- 必ず0に設定

/* アナログ入力チャンネル
+-----+-----+-----+-----+
| スキャン0 | スキャン1 | スキャン2 | スキャン3 |
+-----+-----+-----+-----+
| PGA1      | ANI1       | ANI2       | ANI3       |
+-----+-----+-----+-----+
*/
/* 変換結果格納用バッファ初期化 */
scan_buf[0] = 0;
scan_buf[1] = 0;
scan_buf[2] = 0;
scan_buf[3] = 0;

}

/*****

メイン・ループ

*****/
void main(void)
{
    unsigned char lp1;                /* スキャンチャンネル指定用 */

    while(1){
        PMKO = 1;                    /* SW割り込みはマスクする */
        DI();

        if(!mode){                   /* セレクト・モード時処理 */
            ADIF = 0;
            ADCS = 1;

            HALT();                   /* 変換完了待ち */

            convert_select = ADCR >> 6;

            ADCS = 0;

```

```
        ADIF = 0;                /* 割り込み要求フラグ・クリア */
/*
    セレクト・モードでの変換結果がconvert_selectに格納され、変換動作は
    完了しました。
*/
}

else{                            /* スキャン・モード時 */

    ADIF = 0;

    ADCS = 1;
    for( count =0 ; count < 8 ; count++){ /* 8回スキャン */
        for( lp1 = 0 ;lp1 < 4 ; lp1++){
            HALT();
            ADIF = 0;                /* A/D変換完了 */
            scan_buf[lp1] += (ADCR >> 6); /* 結果を加算 */
        }
    }
    ADCS = 0;                /* スキャン完了しA/D変換停止 */
/*
    スキャン・モードでの変換完了
*/
    for( lp1 = 0 ; lp1 < 4 ; lp1++){
        average_data[lp1] = scan_buf[lp1]/8;
        scan_buf[lp1] = 0;
/*
    スキャン・モードでの変換結果（平均）がaverage_data[]に格納され、変換
    動作は完了しました。
*/
    }

}

EI();
PMKO = 0;                /* 変換処理が完了したので、SW確認 */
NOP();                /* 割り込み受けを行う */
}
}
```


付録B 改版履歴

版 数	発行年月	改版箇所	改版内容
第1版	-	-	-

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL（アドレス） <http://www.necel.co.jp/>

【営業関係，デバイスの技術関係お問い合わせ先】

半導体ホットライン

（電話：午前 9:00～12:00，午後 1:00～5:00）

【マイコン開発ツールの技術関係お問い合わせ先】

開発ツールサポートセンター

電 話：044-435-9494

E-mail：info@necel.com

E-mail：toolsupport-micom@ml.necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特约店へお申し付けください。
