

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# アプリケーション・ノート

## 78K0/Kx2-L

### サンプル・プログラム（オペアンプ）

### PGAモードによるアナログ電圧の増幅編

---

この資料は、サンプル・プログラムの動作概要や使用方法、およびオペアンプの設定方法や活用方法を説明したものです。サンプル・プログラムでは、オペアンプ0のPGAモードを使用し増幅したアナログ電圧を、A/DコンバータによりA/D変換し、変換結果とその4回分の平均値をRAM領域に保存します。

#### 対象デバイス

78K0/KY2-Lマイクロコントローラ  
 78K0/KA2-Lマイクロコントローラ  
 78K0/KB2-Lマイクロコントローラ  
 78K0/KC2-Lマイクロコントローラ

#### 目次

第1章 概要 ... 3
1.1 初期設定の主な内容 ... 3
1.2 メイン・ループ以降の内容 ... 4
1.3 PGAモードについて ... 5
第2章 回路イメージ ... 6
2.1 回路イメージ ... 6
第3章 ソフトウェアについて ... 7
3.1 ファイル構成 ... 7
3.2 使用する内蔵周辺機能 ... 8
3.3 初期設定と動作概要 ... 8
3.4 フロー・チャート ... 9
第4章 設定方法について ... 11
4.1 オペアンプ0の設定 ... 11
4.2 ソフトウェア記述例 ... 16
第5章 関連資料 ... 18
付録A プログラム・リスト ... 19
付録B 78K0/KC2-Lの44ピン製品を使用する場合 ... 41
付録C 改版履歴 ... 42

- 本資料に記載されている内容は2009年5月現在のものです、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っていません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

# 第1章 概 要

このサンプル・プログラムは、オペアンプの使用例を示したものです。オペアンプ0のPGAモードを使用して増幅したアナログ電圧を、A/DコンバータによりA/D変換し、変換結果とその4回分の平均値をRAM領域に保存します。

## 1.1 初期設定の主な内容

初期設定の主な内容は、次のとおりです。

### < オプション・バイトでの設定 >

- 低速内蔵発振器の動作をソフトウェアにより停止可能に設定
- ウォッチドッグ・タイマの動作禁止
- 高速内蔵発振クロック周波数を8 MHzに設定
- LVIデフォルト・スタート機能停止

### < リセット解除後の初期化処理での設定 >

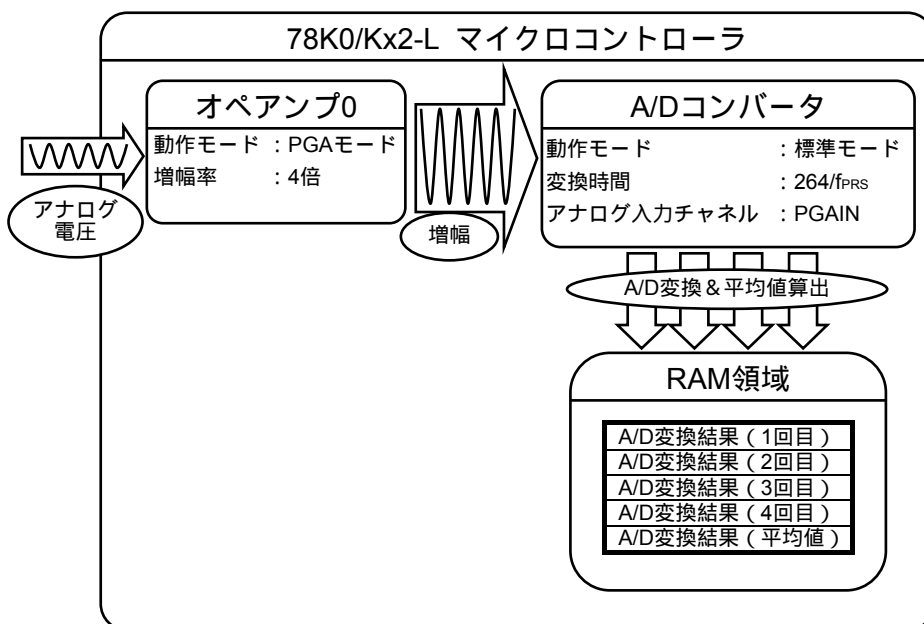
- ROM/RAMサイズの設定
- 入出力ポートの設定
  - ・ P21/PGAIN端子をアナログ入力に設定
- 低電圧検出回路<sup>注</sup>を使用した2.7 V  $V_{DD}$ の確認
- CPUクロックおよび周辺ハードウェア・クロックを高速内蔵発振クロック動作に設定（8 MHz）
- 低速内蔵発振器の停止
- 使用しない周辺ハードウェアの動作禁止
- オペアンプ0の設定
  - ・ 動作モードをPGAモードに設定
  - ・ 増幅率を4倍に設定
- A/Dコンバータの設定<sup>注</sup>
  - ・ 動作モードを標準、変換時間を $264/f_{PRS}$ （約33  $\mu$ s）に設定
  - ・ アナログ入力チャンネルをPGAINに設定
  - ・ A/D変換動作時のHALTモード解除用にINTAD割り込み許可

**注** 低電圧検出回路とA/Dコンバータについての詳細は、[78K0/Kx2-L ユーザーズ・マニュアル](#)を参照してください。

## 1.2 メイン・ループ以降の内容

初期設定完了後、A/D変換動作を開始し、PGAIN端子からのアナログ電圧を増幅したA/Dコンバータへの入力に対して、A/D変換を4回ずつ行い、変換結果をPGAの入力オフセット電圧用の補正値を加えた上で、RAM領域に保存します。4回分の変換結果を保存したあと、A/D変換動作を停止します。A/D変換動作の停止後、4回のA/D変換結果の平均値を算出し、RAM領域に保存します。

### 【 動作概要 】

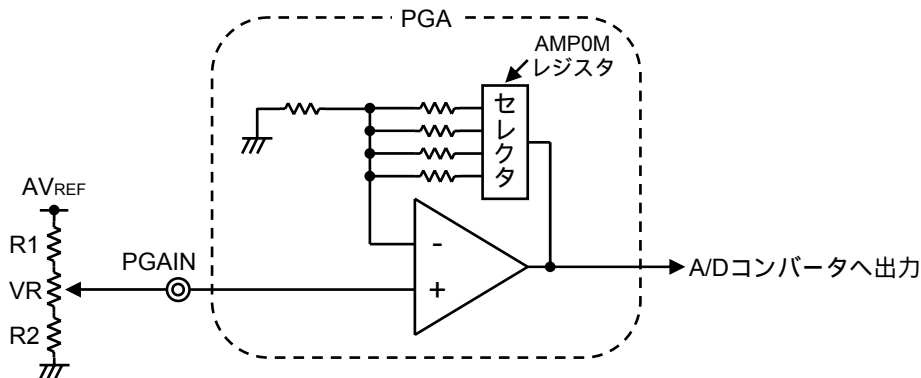


## 1.3 PGAモードについて

### (1) PGAモードの使用例

オペアンプ0のPGAモードでは、マイコン内部に搭載されたPGA (Programmable Gain Amplifier) を使用し、PGAIN端子から入力されたアナログ電圧を増幅することができます。また、増幅した電圧は、A/Dコンバータのアナログ入力として使用することができます。

PGAモードの使用例を次に示します。



上の図では、PGAIN端子に接続された可変抵抗 (VR) からのアナログ電圧を、AMP0Mレジスタで選択した増幅率 (4倍 / 8倍 / 16倍 / 32倍) で増幅し、A/Dコンバータへ出力します。

なお、このサンプル・プログラムでは、増幅率を4倍としています。

**注意** PGAの入力電圧範囲は、 $0.1AV_{REF} / \text{増幅率} \sim 0.9AV_{REF} / \text{増幅率}$  となっています。上の図のように可変抵抗 (VR) を使用してアナログ電圧を入力する場合、VRと $AV_{REF}$ およびGNDとの間に固定抵抗 (R1, R2) を接続することで、PGAIN端子に入力されるアナログ電圧が $0.1AV_{REF} / \text{増幅率} \sim 0.9AV_{REF} / \text{増幅率}$  になるようにしてください。

VR, R1, R2の関係は次式のとおりです。

$$(R1 + R2 + VR) : (R2 + VR) = 10 : 9 / \text{増幅率}$$

$$(R1 + R2 + VR) : R2 = 10 : 1 / \text{増幅率}$$

なお、このサンプル・プログラムでは、増幅率を4倍としていますので、VRに1k、R1に4.3k、R2に130Ωを使用することで、PGAIN端子に入力されるアナログ電圧が $0.1AV_{REF}/4 \sim 0.9AV_{REF}/4$ になります。

### (2) 入力オフセット電圧について

PGAでは、最大で $\pm 10$  mVの入力オフセット電圧が発生します。そのため、目標とする出力電圧 (PGAIN端子に入力されるアナログ電圧 × 増幅率) と実際の出力電圧の間には誤差が生じます。したがって、PGAの出力に対してA/D変換を行う場合、入力オフセット電圧に応じてA/D変換結果を補正する必要があります。

なお、このサンプル・プログラムでは、入力オフセット電圧用の対策として、A/D変換結果に補正值 “ - 5 ”<sup>※</sup>を加えます。

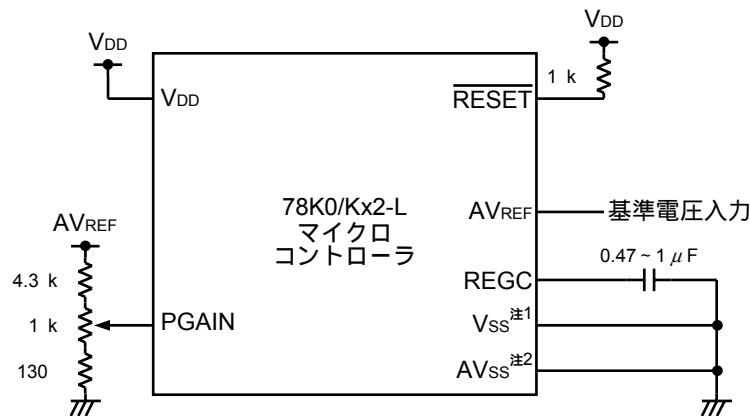
**注** 入力オフセット電圧は使用するデバイスや動作環境によって変動します。A/D変換結果に補正值を加える場合、入力オフセット電圧に応じて補正值を調整してください。

## 第2章 回路イメージ

この章では、このサンプル・プログラムで使用する場合の回路イメージを説明します。

### 2.1 回路イメージ

回路イメージを次に示します。



注1. 78K0/KY2-L, 78K0/KA2-Lの場合はAVSSと兼用しています。

2. 78K0/KB2-L, 78K0/KC2-Lのみ。

注意1. 2.94 V  $V_{DD}$  5.5 Vの電圧範囲で使用してください。

2. REGCはコンデンサ (0.47 ~ 1  $\mu$ F) を介し、 $V_{SS}$ に接続してください。

3. 78K0/KY2-Lと78K0/KA2-Lの $V_{SS}$ は、A/Dコンバータのグランド電位と兼用しています。 $V_{SS}$ を必ず安定しているGNDに接続してください。

4. AVSS端子は $V_{SS}$ と同電位にし、GNDに直接接続してください (78K0/KB2-L, 78K0/KC2-Lマイクロコントローラのみ)。

5. AVREF端子は、2.7 V  $AV_{REF}$  5.5 Vかつ $AV_{REF} < V_{DD}$ の条件を満たしてください。

6. 回路イメージ中に記載のない未使用端子は以下のように処理してください。

出力ポート : 出力モードに設定し、オープン (未接続) にしてください

入力ポート : 個別に抵抗を介して、 $V_{DD}$ または $V_{SS}$ に接続してください

7. このサンプル・プログラムでは、P121/X1/TOOLC0端子、およびP122/X2/EXCLK/TOOLD0端子をオンチップ・デバッグ用に使います。

8. PGAIN端子に接続する抵抗値についての詳細は、[1.3 PGAモードについて](#)を参照してください。





## 第3章 ソフトウェアについて

この章では、ダウンロードする圧縮ファイルのファイル構成，使用するマイコンの内蔵周辺機能，サンプル・プログラムの初期設定と動作概要，およびフロー・チャートを説明します。

### 3.1 ファイル構成

ダウンロードする圧縮ファイルのファイル構成は，次のようになっています。

ファイル名	説明	同封圧縮 (*.zip) ファイル	
			
main.asm (アセンブリ言語版) ----- main.c (C言語版)	マイコンのハードウェア初期化処理とメイン処理のソース・ファイル	注	注
op.asm	オプション・バイト設定用アセンブラ・ソース・ファイル (ウォッチドッグ・タイマの設定，低速内蔵発振器の設定，高速内蔵発振クロック周波数の選択などを行います)		
Kx2-L_AMP.prw	統合開発環境 PM+用ワーク・スペース・ファイル		
Kx2-L_AMP.prj	統合開発環境 PM+用プロジェクト・ファイル		

注 アセンブリ言語版には「main.asm」，C言語版には「main.c」が同封されています。

備考



: ソース・ファイルのみ同封



: 統合開発環境 PM+で使用するファイルを同封

## 3.2 使用する内蔵周辺機能

このサンプル・プログラムでは、マイコンに内蔵する次の周辺機能を使用します。

### (1) 周辺ハードウェア

- ・ オペアンプ0 : アナログ電圧の増幅用に使用します。
- ・ A/Dコンバータ : 10ビット分解能のA/D変換を行います。
- ・ 低電圧検出回路 : 2.7 V  $V_{DD}$ の確認用に使用します。

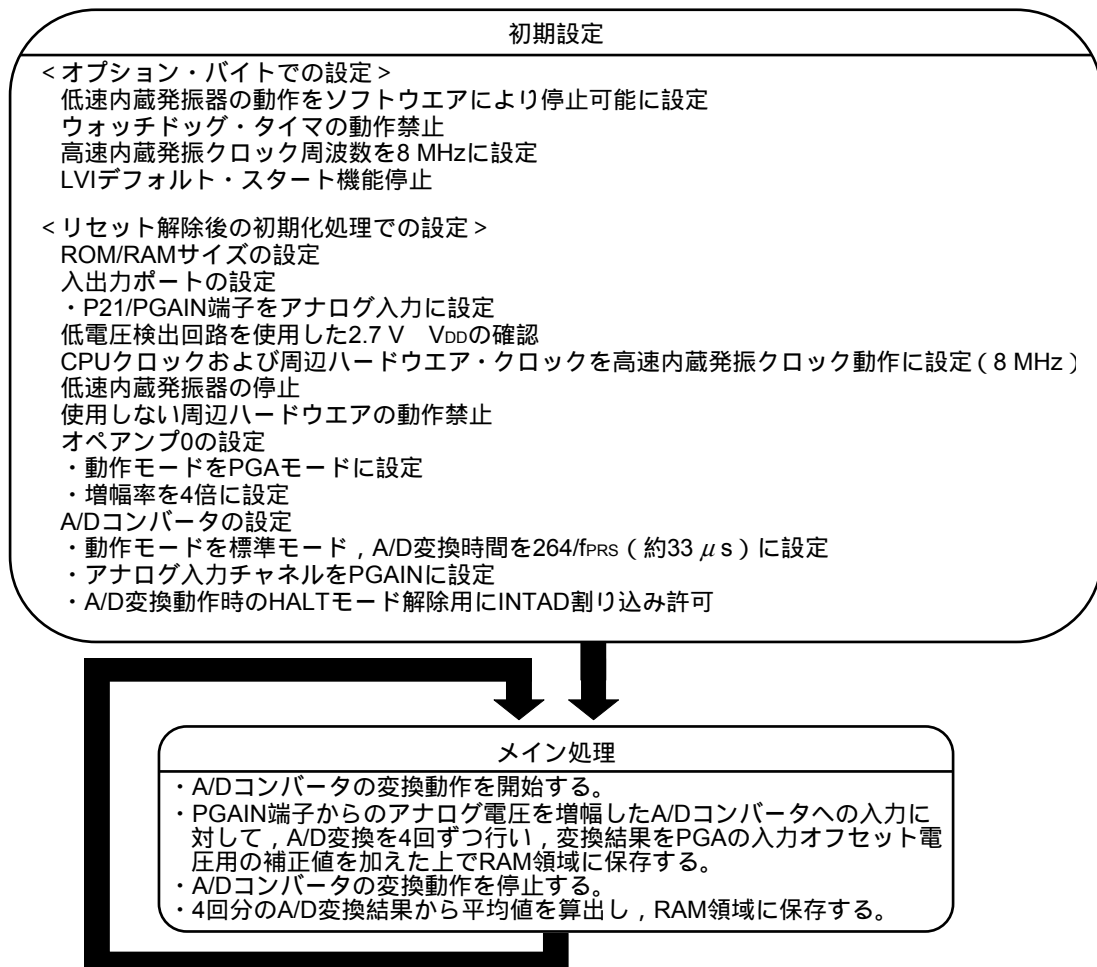
### (2) 端子機能

- ・ P21/PGAIN : オペアンプ0のPGA入力として使用します。

## 3.3 初期設定と動作概要

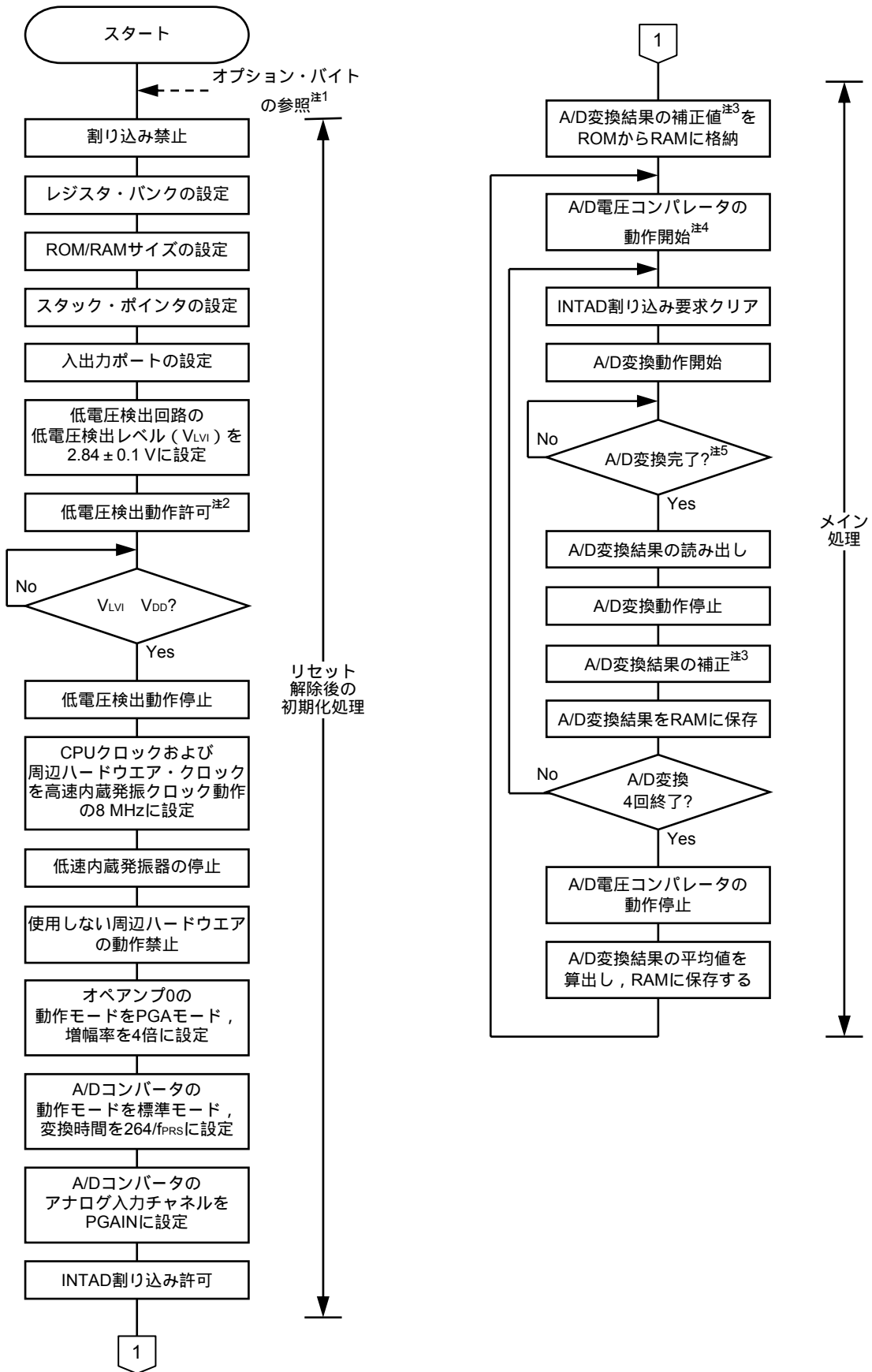
このサンプル・プログラムでは、初期設定にて、クロック周波数の選択、入出力ポートの設定、オペアンプ0の設定などを行います。初期設定完了後、A/D変換動作を開始し、PGAIN端子からのアナログ電圧を増幅したA/Dコンバータへの入力に対して、A/D変換を4回ずつ行い、変換結果をPGAの入力オフセット電圧用の補正値を加えた上で、RAM領域に保存します。4回分の変換結果を保存したあと、A/D変換動作を停止します。A/D変換動作の停止後、4回のA/D変換結果の平均値を算出し、RAM領域に保存します。

詳細については、次の状態遷移図（ステート・チャート）に示します。



### 3.4 フロー・チャート

このサンプル・プログラムのフロー・チャートを次に示します。



- 注1. オプション・バイトの参照は、リセット解除後にマイコンが自動的に行います。このサンプル・プログラムでは、オプション・バイトで以下の設定を行います。
- ・低速内蔵発振器の動作をソフトウェアにより停止可能に設定
  - ・ウォッチドッグ・タイマの動作禁止
  - ・高速内蔵発振クロック周波数を8 MHzに設定
  - ・LVIデフォルト・スタート機能停止
2. 低電圧検出動作を許可したあと、低電圧検出回路の動作安定待ち用に10  $\mu$ s以上のウエイト処理を行います。
3. PGAの入力オフセット電圧用の対策として、A/D変換結果に補正值“-5”を加えます。
4. A/D電圧コンパレータの動作開始後、動作安定待ち用に1  $\mu$ s以上経過してからA/D変換動作を開始します。
5. ノイズの影響を軽減するため、A/D変換完了までの間はHALTモードに遷移します。

## 第4章 設定方法について

この章では、オペアンプ0の設定、およびソフトウェア記述例について説明します。

A/Dコンバータの設定については、[78K0/Kx2-L サンプル・プログラム \(A/Dコンバータ\)](#) [連続A/D変換&平均値算出編 アプリケーション・ノート](#)を参照してください。

その他の初期設定については、[78K0/Kx2-L サンプル・プログラム \(初期設定\)](#) [LED点灯のスイッチ制御編 アプリケーション・ノート](#)を参照してください。

レジスタ設定方法の詳細については、[78K0/Kx2-L ユーザーズ・マニュアル](#)を参照してください。

アセンブラ命令については、[78K0シリーズ 命令編 ユーザーズ・マニュアル](#)を参照してください。

### 4.1 オペアンプ0の設定

オペアンプ0は、次のレジスタを使用します。

- ・オペアンプ0制御レジスタ (AMP0M)
- ・A/Dポート・コンフィギュレーション・レジスタ0 (ADPC0)
- ・ポート・モード・レジスタ2 (PM2)

【PGAモードで増幅したアナログ電圧をA/Dコンバータに出力する場合の設定手順例】

ADPC0レジスタで、PGAモードで使用する端子 (PGAIN) を、アナログ入力に設定

PM2レジスタで、PGAモードで使用する端子 (PGAIN) を、入力モードに設定

AMP0MレジスタのAMP0VG0, AMP0VG1ビットで、増幅率 (4倍 / 8倍 / 16倍 / 32倍) を選択

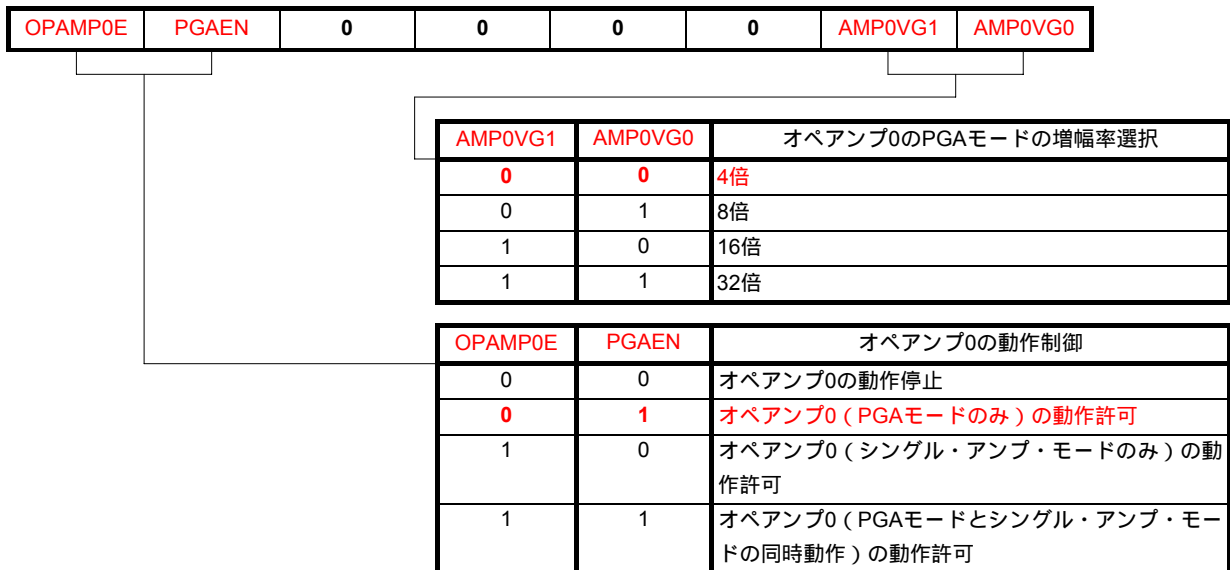
AMP0MレジスタのPGAENビットをセット (1) し、PGAモードの動作を許可

A/DコンバータのADSレジスタで、アナログ入力チャンネルをPGAINに設定

(1) オペアンプ0制御レジスタ (AMP0M)

AMP0Mレジスタはオペアンプ0の動作を制御するレジスタです。

図4 - 1 オペアンプ0制御レジスタ (AMP0M) のフォーマット



- 注意1. PGAモードを使用する場合，PGAIN/AMP0OUT/ANI1/P21端子をADPC0レジスタでアナログ入力に選択してください。
2. シングル・アンプ・モードを使用する場合，AMP0OUT/PGAIN/ANI1/P21，AMP0-/ANI0/P20，AMP0+/ANI2/P22端子をADPC0レジスタでアナログ入力に選択してください。
  3. オペアンプ0使用時に，オペアンプ0で使用していないポート2の端子を，デジタル入力として使用する場合，入力レベルが固定になるようにしてください。
  4. ビット5-2には必ず0を設定してください。

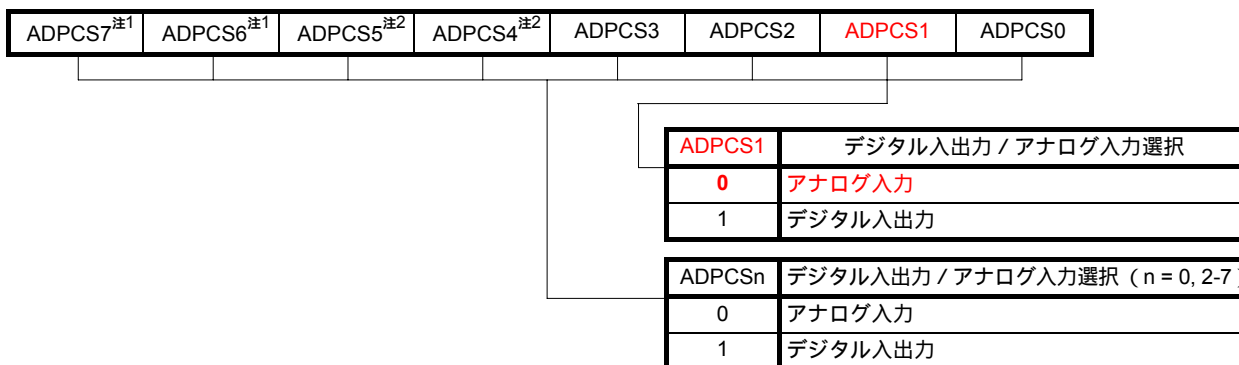
備考 図の赤字部分がサンプル・プログラムでの設定値となります。

(2) A/Dポート・コンフィギュレーション・レジスタ0 (ADPC0)

ADPC0は、P20/AMP0-/ANI0-P27/ANI7を、ポートのデジタル入出力 / アナログ入力に切り替えるレジスタです。ADPC0の各ビットは、ポート2の端子1本ずつに対応しており、1ビット単位で指定可能です。

PGAモードまたはシングル・アンプ・モードで使用する端子は、ADPC0でアナログ入力に選択してください。

図4 - 2 A/Dポート・コンフィギュレーション・レジスタ0 (ADPC0) のフォーマット



注1. 78K0/KC2-Lのみ設定可能。78K0/KY2-L, 78K0/KA2-L, 78K0/KB2-Lでは必ず0を設定してください。

2. 78K0/KA2-L, 78K0/KC2-Lのみ設定可能。78K0/KY2-L, 78K0/KB2-Lでは必ず0を設定してください。

注意1. アナログ入力に設定した端子は、ポート・モード・レジスタ2 (PM2) で入力モードに選択してください。

2. ADPC0にデータを書き込むと、ウエイトが発生します。また周辺ハードウェア・クロック (f<sub>PRS</sub>) が停止しているときに、ADPC0にデータを書き込まないでください。

備考 図の赤字部分がサンプル・プログラムでの設定値となります。

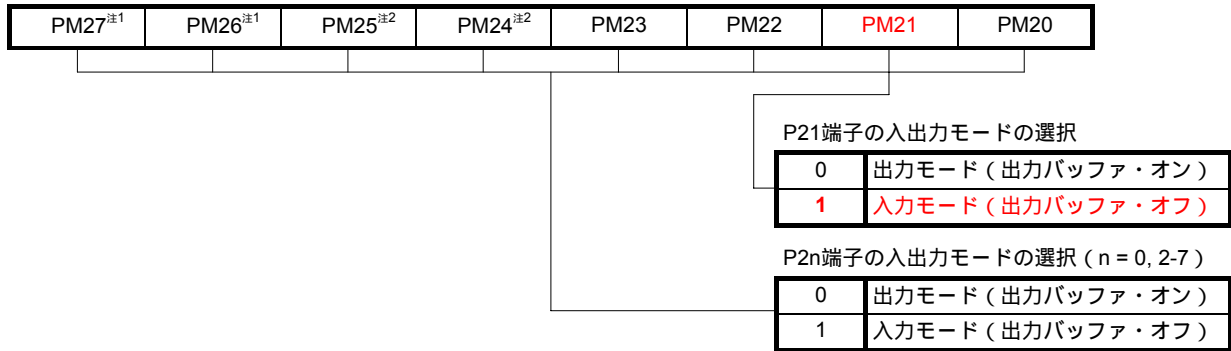
(3) ポート・モード・レジスタ2 (PM2)

PGAIN/AMP0OUT/ANI1/P21をオペアンプ0で使用する時、PM21にそれぞれ1を設定してください。

このときP21の出力ラッチは、0または1のどちらでもかまいません。

PM21に0を設定した場合は、オペアンプ0の端子として使用することはできません。

図4 - 3 ポート・モード・レジスタ2 (PM2) のフォーマット



注1. 78K0/KC2-Lのみ設定可能。78K0/KY2-L, 78K0/KA2-L, 78K0/KB2-Lでは必ず1を設定してください。

2. 78K0/KA2-L, 78K0/KC2-Lのみ設定可能。78K0/KY2-L, 78K0/KB2-Lでは必ず1を設定してください。

備考 図の赤字部分がサンプル・プログラムでの設定値となります。



(4) アナログ入力チャンネル指定レジスタ (ADS)

ADSレジスタは、A/Dコンバータのアナログ入力チャンネルを指定するレジスタです。オペアンプ0のPGA端子から入力したアナログ電圧を、PGAモードで増幅し、A/Dコンバータのアナログ入力として使用することができます。

図4 - 4 アナログ入力チャンネル指定レジスタ (ADS) のフォーマット

0	ADOAS	0	0	ADS3	ADS2	ADS1	ADS0
---	-------	---	---	------	------	------	------

ADOAS	ADS3	ADS2	ADS1	ADS0	アナログ入力チャンネル	入力ソース
0	0	0	0	0	ANI0	P20/ANI0端子
0	0	0	0	1	ANI1	P21/ANI1端子
0	0	0	1	0	ANI2	P22/ANI2端子
0	0	0	1	1	ANI3	P23/ANI3端子
0	0	1	0	0	ANI4	P24/ANI4端子
0	0	1	0	1	ANI5	P25/ANI5端子
0	0	1	1	0	ANI6	P26/ANI6端子
0	0	1	1	1	ANI7	P27/ANI7端子
0	1	0	0	0	ANI8	P10/ANI8端子
0	1	0	0	1	ANI9	P11/ANI9端子
0	1	0	1	0	ANI10	P12/ANI10端子
1	x	x	x	x	PGAIN	PGA出力信号
上記以外					設定禁止	

注意1. ビット7, 5, 4には必ず0を設定してください。

2. A/D変換で使用するチャンネルは、ポート・モード・レジスタ2 (PM2) で入力モードに選択してください。
3. PGA出力信号をアナログ入力として選択する場合、PGA動作設定後にADSを設定してください。
4. ADSにデータを書き込むと、ウェイトが発生します。また周辺ハードウェア・クロック ( $f_{PRS}$ ) が停止しているときに、ADSにデータを書き込まないでください。

備考1. A/Dコンバータのアナログ入力端子は、製品により異なります。

- ・ 78K0/KY2-L : ANI0-ANI3
  - ・ 78K0/KA2-L : ANI0-ANI5
  - ・ 78K0/KB2-L : ANI0-ANI3, ANI8-ANI10
  - ・ 78K0/KC2-L : ANI0-ANI10
2. 図の赤字部分がサンプル・プログラムでの設定値となります。
  3. x : don't care

## 4.2 ソフトウェア記述例

ソフトウェアでの記述例として、78K0/KC2-Lのソース・プログラムで行うオペアンプ0の設定を以下に示します。

なお、A/Dコンバータで使用するレジスタ (ADCE, ADCS, ADCR) についての詳細は、[78K0/Kx2-L サンプル・プログラム \(A/Dコンバータ\)](#) [連続A/D変換&平均値算出編 アプリケーション・ノート](#)を参照してください。

### (1) アセンブリ言語

XMAIN	CSEG	UNIT	
IRESET:			
...	(略)	...	
	<u>MOV</u>	<u>ADPC0,</u>	<u>#11111101B</u> ; P21をアナログ入力に設定
...	(略)	...	
	<u>MOV</u>	<u>PM2,</u>	<u>#00000010B</u> ; P21を入力ポートに設定
...	(略)	...	
	<u>MOV</u>	<u>AMP0M,</u>	<u>#01000000B</u> ; オペアンプ0制御レジスタ
...	(略)	...	
	<u>MOV</u>	<u>ADS,</u>	<u>#01000000B</u> ; PGAINをアナログ入力チャンネルに設定
...	(略)	...	
	<u>SET1</u>	<u>ADCE</u>	; A/D電圧コンパレータの動作開始
...	(略)	...	
A/D変換動作開始	<u>CLR1</u>	<u>ADIF</u>	; INTAD割り込み要求クリア
	<u>SET1</u>	<u>ADCS</u>	; A/D変換動作開始
			; A/D変換完了待ち
			HALT
A/D変換動作停止	<u>MOVW</u>	<u>AX,</u>	<u>ADCR</u> ; A/D変換結果を読み出し
	<u>CLR1</u>	<u>ADCS</u>	; A/D変換動作停止
...	(略)	...	
	<u>CLR1</u>	<u>ADCE</u>	; A/D電圧コンパレータの動作停止

(2) C言語

```

void hdwinit(void){
    ... (略) ...
    ADPC0 = 0b11111101; /* P21をアナログ入力に設定 */
    ... (略) ...
    PM2 = 0b00000010; /* P21を入力ポートに設定 */
    ... (略) ...
    AMP0M = 0b01000000; /* オペアンプ0制御レジスタ */
    ... (略) ...
    ADS = 0b01000000; /* PGAINをアナログ入力チャンネルに設定 */
    ... (略) ...
void main(void)
{
    ... (略) ...
    ADCE = 1; /* A/D電圧コンパレータの動作開始 */

    /* 指定回数のA/D変換動作を行い, 変換結果を保存する。 */
    for (ucCounter = 0; ucCounter < 4; ucCounter++){
        ADIF = 0; /* INTAD割り込み要求クリア */
        ADCS = 1; /* A/D変換動作開始 */
        /* A/D変換完了待ち */
        HALT(); /* HALTモードに遷移(INTAD割り込みにより解除) */
        ushWork = ADCR; /* A/D変換結果読み出し */
        ADCS = 0; /* A/D変換動作停止 */
        /* A/D変換結果の保存および補正(オペアンプ0の入力オフセット電圧の対策用) */
        ushAdcBuffer[ucCounter] = ( ushWork + shAdcAdjust );
    }
    ADCE = 0; /* A/D電圧コンパレータの動作停止 */
}
    
```

P21/PGAIN端子をアナログ入力に設定

P21を入力ポートに設定

オペアンプ0の動作モードをPGAモード, 増幅率を4倍に設定

アナログ入力チャンネルをPGAINに設定

A/D電圧コンパレータの動作開始

A/D変換完了後にA/D変換結果を読み出し

A/D変換動作開始

A/D変換動作停止

A/D電圧コンパレータの動作停止

## 第5章 関連資料

関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名		和文 / 英文
78K0/Kx2-L ユーザーズ・マニュアル		<a href="#">PDF</a>
78K/0シリーズ 命令編 ユーザーズ・マニュアル		<a href="#">PDF</a>
RA78K0 アセンブラ・パッケージ ユーザーズ・マニュアル	言語編	<a href="#">PDF</a>
	操作編	<a href="#">PDF</a>
CC78K0 Cコンパイラ ユーザーズ・マニュアル	言語編	<a href="#">PDF</a>
	操作編	<a href="#">PDF</a>
PM+ プロジェクト・マネージャ ユーザーズ・マニュアル		<a href="#">PDF</a>
78K0/Kx2-L アプリケーション・ ノート	サンプル・プログラム(初期設定) LED点灯のスイッチ制御編	<a href="#">PDF</a>
	サンプル・プログラム(A/Dコンバータ) 連続A/D変換&平均値算出編	<a href="#">PDF</a>

## 付録A プログラム・リスト

プログラム・リスト例として、78K0/KC2-Lマイクロコントローラのソース・プログラムを次に示します。

```
main.asm (アセンブリ言語版)
;*****
;
; NEC Electronics      78K0/KC2-Lシリーズ
;
;*****
; 78K0/KC2-Lシリーズ      サンプル・プログラム (オペアンプ)
;*****
; PGAモードによるアナログ電圧の増幅編
;*****
; 【履歴】
; 2009.1.--      新規作成
;*****
;
; 【概要】
;
; このサンプル・プログラムは、オペアンプの使用例を示したものです。オペアンプ0の
; PGAモードを使用して増幅したアナログ電圧を、A/DコンバータによりA/D変換し、変換
; 結果とその4回分の平均値をRAM領域に保存します。
;
;
; <初期設定の主な内容>
;
; (オプション・バイトでの設定)
; ・低速内蔵発振器の動作をソフトウェアにより停止可能に設定
; ・ウォッチドッグ・タイマの動作禁止
; ・高速内蔵発振クロック周波数を8MHzに設定
; ・LVIデフォルト・スタート機能停止
; (リセット解除後の初期化処理での設定)
; ・ROM/RAMサイズの設定
; ・入出力ポートの設定
;   P21/PGAIN端子をアナログ入力に設定
; ・低電圧検出回路を使用した2.7V VDDの確認
; ・CPUクロックおよび周辺ハードウェア・クロックを高速内蔵発振クロック動作
;   に設定 (8MHz)
; ・低速内蔵発振器の停止
```

```

;   ・使用しない周辺ハードウェアの動作禁止
;   ・オペアンプ0の設定
;       動作モードをPGAモードに設定
;       増幅率を4倍に設定
;   ・A/Dコンバータの設定
;       動作モードを標準，変換時間を264/fPRS(約33us)に設定
;       アナログ入力チャネルをPGAINIに設定
;       INTAD割り込み許可
;       A/D変換動作時のHALTモード解除用にINTAD割り込み許可
;
;
; < A/D変換結果の保存領域 >
;
; +-----+
; | データ種別          | 変数名          |
; |-----|
; | A/D変換結果(1回目)  | RADCBUF + 0 |
; | A/D変換結果(2回目)  | RADCBUF + 2 |
; | A/D変換結果(3回目)  | RADCBUF + 4 |
; | A/D変換結果(4回目)  | RADCBUF + 6 |
; | A/D変換結果平均値   | RADCAVR       |
; +-----+
;
;
; < 入出力ポートの設定 >
;   入力ポート：P21
;   未使用のポートで出力に設定できるものは全て出力ポートに設定しておく
;
;*****
;
;=====
;
;   ベクタ・テーブルの設定
;
;=====
XVECT1          CSEG  AT    0000H
                DW    RESET_START          ;0000H  RESET入力, POC, LVI, WDT
XVECT2          CSEG  AT    0004H
                DW    IINIT                 ;0004H  INTLVI
                DW    IINIT                 ;0006H  INTPO
                DW    IINIT                 ;0008H  INTP1
                DW    IINIT                 ;000AH  INTP2

```

```

DW      IINIT          ;000CH  INTP3
DW      IINIT          ;000EH  INTP4
DW      IINIT          ;0010H  INTP5
DW      IINIT          ;0012H  INTSRE6
DW      IINIT          ;0014H  INTSR6
DW      IINIT          ;0016H  INTST6
DW      IINIT          ;0018H  INTCSI10
DW      IINIT          ;001AH  INTTMH1
DW      IINIT          ;001CH  INTTMH0
DW      IINIT          ;001EH  INTTM50
DW      IINIT          ;0020H  INTTM000
DW      IINIT          ;0022H  INTTM010
DW      IINIT          ;0024H  INTAD
DW      IINIT          ;0026H  INTP6
DW      IINIT          ;0028H  INTRTCI
DW      IINIT          ;002AH  INTTM51
DW      IINIT          ;002CH  INTKR
DW      IINIT          ;002EH  INTRTC
DW      IINIT          ;0030H  INTP7
DW      IINIT          ;0032H  INTP8
DW      IINIT          ;0034H  INTIICA0
DW      IINIT          ;0036H  INTCSI11
DW      IINIT          ;0038H  INTP9
DW      IINIT          ;003AH  INTP10
DW      IINIT          ;003CH  INTP11
DW      IINIT          ;003EH  BRK

```

=====

```

;
;
;   ROMの定義
;

```

=====

```

XTBL  CSEG   AT      0200H
TADCADJ:  DW      0005H      ;A/D変換結果補正值 "-5"
                          ;  PGAの入力オフセット電圧の対策用

```

=====

```

;
;
;   RAMの定義
;

```

=====

```

DRAM  DSEG   SADDRP
RADCBUF:  DS      8          ;A/D変換結果保存領域

```

```
RADCAVR:    DS    2           ;A/D変換結果平均値
RADCADJ:    DS    2           ;A/D変換結果補正值
```

```
;=====
;
;   スタック領域の確保
;
;=====
```

```
DSTK DSEG   IHRAM
STACKEND:
           DS    20H         ;スタック領域を32バイト確保
STACKTOP:           ;スタック領域の先頭アドレス
```

```
.*****
;
;   不要な割り込み要因による割り込み処理
;
;=====
```

```
XMAIN CSEG   UNIT
IINIT:
;   不要な割り込みが発生した場合、ここに分岐します。
;   ここでは何も処理をしないで元の処理に戻ります
```

```
RETI
```

```
.*****
;
;   リセット解除後の初期化処理
;
;=====
```

```
RESET_START:
```

```
-----
;   割り込み禁止
;-----
DI           ;割り込み禁止
;-----
;   レジスタ・バンクの設定
;-----
```

```
SEL    RBO           ;レジスタ・バンク設定
```



```

;-----
;   ROM/RAMサイズの設定
;-----
;   モデルにより設定値が異なるので注意してください。
;   使用モデルの設定を有効にしてください。（デフォルトではuPD78F0588）
;-----
;uPD78F0586使用時の設定
;MOV   IMS,   #042H           ;ROM/RAMサイズの設定

;uPD78F0587使用時の設定
;MOV   IMS,   #004H           ;ROM/RAMサイズの設定

;uPD78F0588使用時の設定
MOV    IMS,   #0C8H           ;ROM/RAMサイズの設定

;-----
;   スタック・ポインタの設定
;-----
MOVW   SP,    #STACKTOP      ;スタック・ポインタを設定

;-----
;   ポート0の設定
;-----
MOV    P0,    #00000000B      ;P00-P02の出力ラッチLow
MOV    PM0,   #11111000B      ;P00-P02を出力ポートに設定
                                           ;P00-P02:未使用

;-----
;   ポート1の設定
;-----
MOV    ADPC1, #00000111B      ;P10-P12をデジタル入出力に設定
MOV    P1,    #00000000B      ;P10-P17の出力ラッチLow
MOV    PM1,   #00000000B      ;P10-P17を出力ポートに設定
                                           ;P10-P17:未使用

;-----
;   ポート2の設定
;-----
MOV    ADPC0, #11111101B      ;P21をアナログ入力に設定
                                           ;P20,P22-P27をデジタル入出力に設定
MOV    P2,    #00000000B      ;P20-P27の出力ラッチLow
MOV    PM2,   #00000010B      ;P21を入力ポートに設定
                                           ;P20,P22-P27を出力ポートに設定

```

;P21:PGAINとして使用

;P20,P22-P27:未使用

-----

; ポート3の設定

-----

MOV P3, #00000000B ;P30-P33の出力ラッチLow

MOV PM3, #11110000B ;P30-P33を出力ポートに設定

;P30-P33:未使用

-----

; ポート4の設定

-----

MOV P4, #00000000B ;P40-P42の出力ラッチLow

MOV PM4, #11111000B ;P40-P42を出力ポートに設定

;P40-P42:未使用

-----

; ポート6の設定

-----

MOV P6, #00000000B ;P60-P63の出力ラッチLow

MOV PM6, #11110000B ;P60-P63を出力ポートに設定

;P60-P63:未使用

-----

; ポート7の設定

-----

MOV P7, #00000000B ;P70-P75の出力ラッチLow

MOV PM7, #11000000B ;P70-P75を出力ポートに設定

;P70-P75:未使用

-----

; ポート12の設定

-----

MOV P12, #00000000B ;P120の出力ラッチLow

MOV PM12, #11111110B ;P120を出力ポートに設定

;P120-P125:未使用

-----

; 低電圧検出

-----

; 低電圧検出回路を使用し, 2.7V VDDを確認します。

-----

;低電圧検出回路の設定

```
SET1  LVIMK          ;INTLVI 割り込み禁止
CLR1  LVISEL        ;検出電圧をVDDに設定
MOV   LVIS, #00001001B ;低電圧検出レベル(VLVI)を2.84 ± 0.1Vに設定
CLR1  LVIMD        ;低電圧検出時の動作モードを割り込み信号発生に設定
SET1  LVION         ;低電圧検出動作許可
```

;低電圧検出回路の動作安定待ち(10us以上)

```
MOV   B, #5          ;カウント回数設定
```

HINI100:

```
NOP
DBNZ  B, $HINI100    ;ウエイト完了? No,
```

;VLVI VDDになるまでのウエイト

HINI110:

```
NOP
BT    LVIF, $HINI110 ;VDD < VLVI? Yes,
CLR1  LVION         ;低電圧検出動作停止
```

-----

; クロック周波数の設定

-----

; 高速内蔵発振クロックで動作が行えるように設定します。

-----

```
MOV   OSCCTL, #00000000B ;クロック動作モード
;
;      |||+||+----- 必ず0に設定
;      ||| ++-----  RSWOSC/AMPHXT
;
;      |||           [XT1発振回路の発振モード選択]
;      |||           00: 低消費発振
;      |||           01: 通常発振
;      |||           1x: 超低消費発振
;
;      ||+-----  EXCLKS/OSCSELS
;
;      ||           [サブシステム・クロック端子の動作設定]
;      ||           (P123/XT1,P124/XT2/EXCLKS)
;
;      ||           XTSTARTと合わせて000で入出力ポートに設定
;
;      ++-----  EXCLK/OSCSEL
;
;      [高速システム・クロック端子の動作設定]
;      (P121/X1,P122/X2/EXCLK)
;
;      00: 入力ポート
;
;      01: X1発振モード
;
;      10: 入力ポート
;
;      11: 外部クロック入力モード
```

```

MOV    PCC, #0000000B ;CPUクロック (fCPU)の選択
;
;      |||+|+++----- CSS/PCC2/PCC1/PCC0
;
;      ||| |           [CPUクロック (fCPU)の選択]
;
;      ||| |           0000: fXP
;
;      ||| |           0001: fXP/2
;
;      ||| |           0010: fXP/2^2
;
;      ||| |           0011: fXP/2^3
;
;      ||| |           0100: fXP/2^4
;
;      ||| |           1000: fSUB/2
;
;      ||| |           1001: fSUB/2
;
;      ||| |           1010: fSUB/2
;
;      ||| |           1011: fSUB/2
;
;      ||| |           1100: fSUB/2
;
;      ||| |           (上記以外:設定禁止)
;
;      ||| +----- 必ず0に設定
;
;      ||+----- CLS
;
;      ||           [CPUクロックのステータス]
;
;      |+----- XTSTART
;
;      |           [サブシステム・クロック端子の動作設定]
;
;      |           EXCLKS, OSCSELSと組み合わせて設定
;
;      +----- 必ず0に設定

MOV    RCM, #00000010B ;内蔵発振器の動作モード選択
;
;      |||||||+----- RSTOP
;
;      |||||||         [高速内蔵発振器の発振 / 停止]
;
;      |||||||         0: 高速内蔵発振器の発振
;
;      |||||||         1: 高速内蔵発振器の停止
;
;      |||||||+----- LSRSTOP
;
;      |||||||         [低速内蔵発振器の発振 / 停止]
;
;      |||||||         0: 低速内蔵発振器の発振
;
;      |||||||         1: 低速内蔵発振器の停止
;
;      |+++++----- 必ず0に設定
;
;      +----- RSTS
;
;
;      [高速内蔵発振器のステータス]

MOV    MOC, #10000000B ;高速システム・クロックの動作モード選択
;
;      |+++++----- 必ず0に設定
;
;      +----- MSTOP
;
;      [高速システム・クロックの動作制御]
;
;      0: X1発振回路動作/EXCLK端子からの
;
;      外部クロック有効
;
;      1: X1発振回路停止/EXCLK端子からの
;
;      外部クロック無効

```

```

MOV    MCM,    #00000000B    ;供給クロック選択
;
;      ||||+|+----- XSEL/MCM0:
;      |||| |           [メイン・システム, 周辺ハードウェアへの
;      |||| |           供給クロック]
;      |||| |           00: メイン・システム・クロック (fXP)
;      |||| |           = 高速内蔵発振クロック (fIH)
;      |||| |           周辺ハードウェア・クロック (fPRS)
;      |||| |           = 高速内蔵発振クロック (fIH)
;      |||| |           01: メイン・システム・クロック (fXP)
;      |||| |           = 高速内蔵発振クロック (fIH)
;      |||| |           周辺ハードウェア・クロック (fPRS)
;      |||| |           = 高速内蔵発振クロック (fIH)
;      |||| |           10: メイン・システム・クロック (fXP)
;      |||| |           = 高速内蔵発振クロック (fIH)
;      |||| |           周辺ハードウェア・クロック (fPRS)
;      |||| |           = 高速システム・クロック (fIH)
;      |||| |           11: メイン・システム・クロック (fXP)
;      |||| |           = 高速システム・クロック (fIH)
;      |||| |           周辺ハードウェア・クロック (fPRS)
;      |||| |           = 高速システム・クロック (fIH)
;      |||| +----- MCS
;      ||||           [メイン・システム・クロックのステータス]
;      +++++----- 必ず0に設定

MOV    PER0,   #00000000B    ;リアルタイム・カウンタの制御クロックの制御
;
;      |+++++----- 必ず0に設定
;      +----- RTCCN:
;
;      [リアルタイム・カウンタの制御クロック]
;      0: 制御クロック供給停止
;      1: 制御クロック供給

-----
;      使用しない周辺ハードウェアの動作禁止
-----

;16ビット・タイマ/イベント・カウンタ00
MOV    TMC00,  #00000000B    ;動作禁止

;8ビット・タイマ/イベント・カウンタ50, 51
MOV    TMC50,  #00000000B    ;タイマ50 動作禁止
MOV    TMC51,  #00000000B    ;タイマ51 動作禁止

;8ビット・タイマH0, H1

```

```
MOV    TMHMD0, #00000000B    ;タイマH0 カウント動作停止
MOV    TMHMD1, #00000000B    ;タイマH1 カウント動作停止
```

;リアルタイム・カウンタ

```
MOV    RTCC0, #00000000B    ;カウンタ動作停止
```

;クロック出力制御回路

```
MOV    CKS, #00000000B    ;クロック分周回路動作停止
```

;オペアンプ

```
MOV    AMP1M, #00000000B    ;オペアンプ1 動作停止
```

;シリアル・インタフェースUART6

```
MOV    ASIM6, #00000001B    ;動作禁止
```

;シリアル・インタフェースIICA

```
MOV    IICACTL0,#00000000B    ;動作禁止
```

;シリアル・インタフェースCSI10, CSI11

```
MOV    CSIM10, #00000000B    ;CSI10 動作禁止
```

```
MOV    CSIM11, #00000000B    ;CSI11 動作禁止
```

;割り込み機能

```
MOVW   MK0, #0FFFFH    ;全割り込み禁止
```

```
MOVW   MK1, #0FFFFH    ;
```

```
MOV    EGPCTL0,#00000000B    ;全外部割り込みのエッジ検出禁止
```

```
MOV    EGPCTL1,#00000000B    ;
```

;キー割り込み機能

```
MOV    KRM, #00000000B    ;全キー割り込み禁止
```

-----

; オペアンプ0の設定

-----

```
MOV    AMP0M, #01000000B    ;オペアンプ0制御レジスタ
```

```
;          |||||++----- AMP0VG1/0
```

```
;          |||||          [オペアンプ0のPGAモードの増幅率選択]
```

```
;          |||||          00: 4倍
```

```
;          |||||          01: 8倍
```

```
;          |||||          10: 16倍
```

```
;          |||||          11: 32倍
```

```
;          ||++++----- 必ず0に設定
```

```
;          ++----- OPAMPOE/PGAEN
```

```

;                                     [オペアンプ0の動作制御]
;                                     00: オペアンプ0の動作停止
;                                     01: オペアンプ0(PGAモードのみ)の動作許可
;                                     10: オペアンプ0(シングル・アンプ・モード
;                                         のみ)の動作許可
;                                     11: オペアンプ0(PGAモードとシングル・アンプ・
;                                         モードの同時動作)の動作許可
;
;
;-----

```

```

; A/Dコンバータの設定
;-----

```

```

MOV   ADMO, #0000000B ;動作モードを標準, 変換時間を264/fPRSに設定
MOV   ADS, #0100000B ;PGA INをアナログ入力チャネルに設定
CLR1  ADIF ;INTAD割り込み要求クリア
CLR1  ADMK ;INTAD割り込み許可

BR    MAIN_LOOP ;メイン・ループへ

```

```

;*****
;
;
;
;
;*****

```

```

;     メイン・ループ
;
;
;*****

```

```

MAIN_LOOP:

```

```

;A/D変換結果補正値の読み出し

```

```

MOVW  AX, !TADCADJ ;補正値読み出し
MOVW  RADCADJ, AX ;補正値をRAMに格納

```

```

LMAIN010:
;-----

```

```

; A/D変換動作
;-----

```

```

SET1  ADCE ;A/D電圧コンパレータの動作開始

MOVW  DE, #RADCBUF ;A/D変換結果保存領域のアドレスを設定
MOV   B, #4 ;A/D変換回数を設定
MOVW  HL, #RADCADJ ;A/D変換結果補正値のアドレスを設定

```

```

LMAIN100:

```

```

CLR1  ADIF ;INTAD割り込み要求クリア
SET1  ADCS ;A/D変換動作開始

```

```

;A/D変換完了待ち
HALT                                ;HALTモードに遷移( INTAD割り込みにより解除)

MOVW  AX,   ADCR                    ;A/D変換結果を読み出し
CLR1  ADCS                    ;A/D変換動作停止

;A/D変換結果の保存および補正(PGAの入力オフセット電圧の対策用)
XCH   A,    X                      ;上位と下位を入れ替え
SUB   A,    [HL]                    ;下位1バイトを補正
MOV   [DE], A                      ;下位1バイトを保存
XCH   A,    X                      ;上位と下位を入れ替え
INCW  DE                                ;上位の保存領域へ
SUBC  A,    [HL+1]                  ;上位1バイトを補正
MOV   [DE], A                      ;上位1バイトを保存
INCW  DE                                ;次の保存領域へ
DBNZ  B,    $LMAIN100               ;A/D変換動作 指定回数終了? No,

CLR1  ADCE                    ;A/D電圧コンパレータの動作停止

```

```

;-----
;   A/D変換結果の平均値算出
;-----

```

```

MOVW  HL,   #RADCBUF                ;A/D変換結果保存領域のアドレスを設定
MOV   B,    #4                      ;平均値を算出するA/D変換結果の数を設定
MOVW  AX,   #0000H                  ;AXレジスタをクリア
LMAIN400:
XCH   A,    X                      ;上位と下位を入れ替え
ADD   A,    [HL]                    ;下位1バイトを加算
XCH   A,    X                      ;上位と下位を入れ替え
INCW  HL                                ;上位の保存領域へ
ADDC  A,    [HL]                    ;上位1バイトを加算(下位の繰り上がりを含む)
INCW  HL                                ;次のデータへ
DBNZ  B,    $LMAIN400               ;合計値算出完了? No,

MOV   C,    #4                      ;除数設定
DIVW  C                                ;平均値算出( AX (AX/C) )
MOVW  RADCAVR,AX                    ;平均値保存

BR    LMAIN010                      ;次のA/D変換動作へ

```

end



main.c (C言語版)

/\*\*\*\*\*\*

NEC Electronics 78K0/KC2-Lシリーズ

\*\*\*\*\*

78K0/KC2-Lシリーズ サンプル・プログラム (オペアンプ)

\*\*\*\*\*

PGAモードによるアナログ電圧の増幅編

\*\*\*\*\*

#### 【履歴】

2009.1.-- 新規作成

\*\*\*\*\*

#### 【概要】

このサンプル・プログラムは、オペアンプの使用例を示したものです。オペアンプ0のPGAモードを使用して増幅したアナログ電圧を、A/DコンバータによりA/D変換し、変換結果とその4回分の平均値をRAM領域に保存します。

< 初期設定の主な内容 >

( オプション・バイトでの設定 )

- ・低速内蔵発振器の動作をソフトウェアにより停止可能に設定
- ・ウォッチドッグ・タイマの動作禁止
- ・高速内蔵発振クロック周波数を8MHzに設定
- ・LVIデフォルト・スタート機能停止

( リセット解除後の初期化処理での設定 )

- ・ROM/RAMサイズの設定
- ・入出力ポートの設定
  - P21/PGA IN端子をアナログ入力に設定
- ・低電圧検出回路を使用した2.7V VDDの確認
- ・CPUクロックおよび周辺ハードウェア・クロックを高速内蔵発振クロック動作に設定 (8MHz)
- ・低速内蔵発振器の停止
- ・使用しない周辺ハードウェアの動作禁止
- ・オペアンプ0の設定
  - 動作モードをPGAモードに設定
  - 増幅率を4倍に設定
- ・A/Dコンバータの設定
  - 動作モードを標準、変換時間を264/fPRS(約33us)に設定
  - アナログ入力チャネルをPGA INに設定

INTAD割り込み許可

A/D変換動作時のHALTモード解除用にINTAD割り込み許可

< A/D変換結果の保存領域 >

```

+-----+
| データ種別      | 変数名          |
+-----+
| A/D変換結果(1回目) | ushAdcBuffer[0] |
| A/D変換結果(2回目) | ushAdcBuffer[1] |
| A/D変換結果(3回目) | ushAdcBuffer[2] |
| A/D変換結果(4回目) | ushAdcBuffer[3] |
| A/D変換結果平均値  | ushAdcAverage   |
+-----+
    
```

< 入出力ポートの設定 >

入力ポート : P21

未使用のポートで出力に設定できるものは全て出力ポートに設定しておく

\*\*\*\*\*/

/\*=====

前処理指令 ( #pragma指令 )

=====\*/

```

#pragma SFR          /* 特殊機能レジスタ(SFR)名を記述可能にする */
#pragma DI           /* DI命令を記述可能にする */
#pragma EI           /* EI命令を記述可能にする */
#pragma NOP          /* NOP命令を記述可能にする */
#pragma HALT         /* HALT命令を記述可能にする */
    
```

\*\*\*\*\*/

リセット解除後の初期化処理

\*\*\*\*\*/

```

void hdwinit( void )
{
    unsigned char ucCounter; /* カウント用変数 */
    
```

```
/*-----  
割り込み禁止  
-----*/  
DI();          /* 割り込み禁止 */  
  
/*-----  
ROM/RAMサイズの設定  
-----  
モデルにより設定値が異なるので注意してください。  
使用モデルの設定を有効にしてください。（デフォルトではuPD78F0588）  
-----*/  
/* uPD78F0586使用時の設定 */  
/* IMS = 0x42;*/          /* ROM/RAMサイズの設定 */  
  
/* uPD78F0587使用時の設定 */  
/* IMS = 0x04;*/          /* ROM/RAMサイズの設定 */  
  
/* uPD78F0588使用時の設定 */  
IMS = 0xC8;          /* ROM/RAMサイズの設定 */  
  
/*-----  
ポート0の設定  
-----*/  
P0    = 0b00000000; /* P00-P02の出力ラッチLow */  
PM0   = 0b11111000; /* P00-P02を出力ポートに設定 */  
          /* P00-P02:未使用 */  
  
/*-----  
ポート1の設定  
-----*/  
ADPC1 = 0b00000111; /* P10-P12をデジタル入出力に設定 */  
P1    = 0b00000000; /* P10-P17の出力ラッチLow */  
PM1   = 0b00000000; /* P10-P17を出力ポートに設定 */  
          /* P10-P17:未使用 */  
  
/*-----  
ポート2の設定  
-----*/  
ADPC0 = 0b11111101; /* P21をアナログ入力に設定 */  
          /* P20,P22-P27をデジタル入出力に設定 */  
P2    = 0b00000000; /* P20-P27の出力ラッチLow */  
PM2   = 0b00000010; /* P21を入力ポートに設定 */
```

```

/* P20,P22-P27を出力ポートに設定 */
/* P21:PGAINとして使用 */
/* P20,P22-P27:未使用 */

```

```

/*-----*/
ポート3の設定
-----*/

```

```

P3      = 0b00000000; /* P30-P33の出力ラッチLow */
PM3     = 0b11110000; /* P30-P33を出力ポートに設定 */
/* P30-P33:未使用 */

```

```

/*-----*/
ポート4の設定
-----*/

```

```

P4      = 0b00000000; /* P40-P42の出力ラッチLow */
PM4     = 0b11111000; /* P40-P42を出力ポートに設定 */
/* P40-P42:未使用 */

```

```

/*-----*/
ポート6の設定
-----*/

```

```

P6      = 0b00000000; /* P60-P63の出力ラッチLow */
PM6     = 0b11110000; /* P60-P63を出力ポートに設定 */
/* P60-P63:未使用 */

```

```

/*-----*/
ポート7の設定
-----*/

```

```

P7      = 0b00000000; /* P70-P75の出力ラッチLow */
PM7     = 0b11000000; /* P70-P75を出力ポートに設定 */
/* P70-P75:未使用 */

```

```

/*-----*/
ポート12の設定
-----*/

```

```

P12     = 0b00000000; /* P120の出力ラッチLow */
PM12    = 0b11111110; /* P120を出力ポートに設定 */
/* P120-P125:未使用 */

```

```

/*-----*/
低電圧検出
-----*/

```

低電圧検出回路を使用し、2.7V VDDを確認します。

```

-----*/
/* 低電圧検出回路の設定 */
LVIMK  = 1;          /* INTLVI 割り込み禁止 */
LVISEL = 0;          /* 検出電圧をVDDに設定 */
LVIS   = 0b00001001; /* 低電圧検出レベル(VLVI)を2.84±0.1Vに設定 */
LVIMD  = 0;          /* 低電圧検出時の動作モードを割り込み信号発生に設定 */
LVION  = 1;          /* 低電圧検出動作許可 */

/* 低電圧検出回路の動作安定待ち(10us以上) */
for( ucCounter = 0; ucCounter < 2; ucCounter++){
    NOP();
}

/* VLVI VDDになるまでのウエイト */
while(LVIF){
    NOP();
}
LVION  = 0;          /* 低電圧検出動作停止 */

/*-----
クロック周波数の設定
-----

高速内蔵発振クロックで動作が行えるように設定します。
-----*/
OSCCTL = 0b00000000; /* クロック動作モード */
/*      |||+||+---- 必ず0に設定 */
/*      ||| ++----- RSWOSC/AMPHXT */
/*      |||          [XT1発振回路の発振モード選択] */
/*      |||          00: 低消費発振 */
/*      |||          01: 通常発振 */
/*      |||          1x: 超低消費発振 */
/*      ||++----- EXCLKS/OSCELS */
/*      ||          [サブシステム・クロック端子の動作設定] */
/*      ||          (P123/XT1,P124/XT2/EXCLKS) */
/*      ||          XTSTARTと合わせて000で入出力ポートに設定 */
/*      ++----- EXCLK/OSCESEL */
/*          [高速システム・クロック端子の動作設定] */
/*          (P121/X1,P122/X2/EXCLK) */
/*          00: 入力ポート */
/*          01: X1発振モード */
/*          10: 入力ポート */
/*          11: 外部クロック入力モード */

```

```

PCC      = 0b00000000; /* CPUクロック (fCPU)の選択 */
/*      |||+|+++---- CSS/PCC2/PCC1/PCC0 */
/*      ||| |      [CPUクロック (fCPU)の選択] */
/*      ||| |      0000: fXP */
/*      ||| |      0001: fXP/2 */
/*      ||| |      0010: fXP/2^2 */
/*      ||| |      0011: fXP/2^3 */
/*      ||| |      0100: fXP/2^4 */
/*      ||| |      1000: fSUB/2 */
/*      ||| |      1001: fSUB/2 */
/*      ||| |      1010: fSUB/2 */
/*      ||| |      1011: fSUB/2 */
/*      ||| |      1100: fSUB/2 */
/*      ||| |      (上記以外:設定禁止) */
/*      ||| +----- 必ず0に設定 */
/*      ||+----- CLS */
/*      ||      [CPUクロックのステータス] */
/*      |+----- XTSTART */
/*      |      [サブシステム・クロック端子の動作設定] */
/*      |      EXCLKS, OSCSELSと組み合わせて設定 */
/*      +----- 必ず0に設定 */

RCM      = 0b00000010; /* 内蔵発振器の動作モード選択 */
/*      |||||+---- RSTOP */
/*      |||||      [高速内蔵発振器の発振 / 停止] */
/*      |||||      0:高速内蔵発振器の発振 */
/*      |||||      1:高速内蔵発振器の停止 */
/*      |||||+----- LSRSTOP */
/*      |||||      [低速内蔵発振器の発振 / 停止] */
/*      |||||      0:低速内蔵発振器の発振 */
/*      |||||      1:低速内蔵発振器の停止 */
/*      |+++++----- 必ず0に設定 */
/*      +----- RSTS */
/*      [高速内蔵発振器のステータス]

MOC      = 0b10000000; /* 高速システム・クロックの動作モード選択 */
/*      |+++++----- 必ず0に設定 */
/*      +----- MSTOP */
/*      [高速システム・クロックの動作制御] */
/*      0:X1発振回路動作/EXCLK端子からの外部クロック有効 */
/*      1:X1発振回路停止/EXCLK端子からの外部クロック無効

MCM      = 0b00000000; /* 供給クロック選択 */

```

```

/*      |||||+|+---- XSEL/MCMO */
/*      ||||| |      [メイン・システム, 周辺ハードウェアへの供給クロック] */
/*      ||||| |      00: メイン・システム・クロック (fXP) */
/*      ||||| |      = 高速内蔵発振クロック (fIH) */
/*      ||||| |      周辺ハードウェア・クロック (fPRS) */
/*      ||||| |      = 高速内蔵発振クロック (fIH) */
/*      ||||| |      01: メイン・システム・クロック (fXP) */
/*      ||||| |      = 高速内蔵発振クロック (fIH) */
/*      ||||| |      周辺ハードウェア・クロック (fPRS) */
/*      ||||| |      = 高速内蔵発振クロック (fIH) */
/*      ||||| |      10: メイン・システム・クロック (fXP) */
/*      ||||| |      = 高速内蔵発振クロック (fIH) */
/*      ||||| |      周辺ハードウェア・クロック (fPRS) */
/*      ||||| |      = 高速システム・クロック (fIH) */
/*      ||||| |      11: メイン・システム・クロック (fXP) */
/*      ||||| |      = 高速システム・クロック (fIH) */
/*      ||||| |      周辺ハードウェア・クロック (fPRS) */
/*      ||||| |      = 高速システム・クロック (fIH) */
/*      ||||| +----- MCS */
/*      |||||      [メイン・システム・クロックのステータス] */
/*      +----- 必ず0に設定 */

PERO   = 0b00000000; /* リアルタイム・カウンタの制御クロックの制御 */
/*      |+++++----- 必ず0に設定 */
/*      +----- RTCEN: */
/*      [リアルタイム・カウンタの制御クロック] */
/*      0: 制御クロック供給停止 */
/*      1: 制御クロック供給 */

/*-----*/
      使用しない周辺ハードウェアの動作禁止
/*-----*/

/* 16ビット・タイマ/イベント・カウンタ00 */
TMC00  = 0b00000000; /* 動作禁止 */

/* 8ビット・タイマ/イベント・カウンタ50, 51 */
TMC50  = 0b00000000; /* タイマ50 動作禁止 */
TMC51  = 0b00000000; /* タイマ51 動作禁止 */

/* 8ビット・タイマH0, H1 */
TMHMD0 = 0b00000000; /* タイマH0 カウント動作停止 */
TMHMD1 = 0b00000000; /* タイマH1 カウント動作停止 */

```

```

/* リアルタイム・カウンタ */
RTCC0 = 0b00000000; /* カウンタ動作停止 */

/* クロック出力制御回路 */
CKS = 0b00000000; /* クロック分周回路動作停止 */

/* オペアンプ */
AMP1M = 0b00000000; /* オペアンプ1 動作停止 */

/* シリアル・インタフェースUART6 */
ASIM6 = 0b00000001; /* 動作禁止 */

/* シリアル・インタフェースIICA */
IICACTL0 = 0b00000000; /* 動作禁止 */

/* シリアル・インタフェースCSI10, CSI11 */
CSIM10 = 0b00000000; /* CSI10 動作禁止 */
CSIM11 = 0b00000000; /* CSI11 動作禁止 */

/* 割り込み機能 */
MK0 = 0xFFFF; /* 全割り込み禁止 */
MK1 = 0xFFFF;
EGPCTL0 = 0b00000000; /* 全外部割り込みのエッジ検出禁止 */
EGPCTL1 = 0b00000000;

/* キー割り込み機能 */
KRM = 0b00000000; /* 全キー割り込み禁止 */

/*-----*/
/* オペアンプ0の設定 */
/*-----*/
AMPOM = 0b01000000; /* オペアンプ0制御レジスタ */
/*      |||||++--- AMPOVG1/0 */
/*      ||||| [オペアンプ0のPGAモードの増幅率選択] */
/*      ||||| 00: 4倍 */
/*      ||||| 01: 8倍 */
/*      ||||| 10: 16倍 */
/*      ||||| 11: 32倍 */
/*      ||++++----- 必ず0に設定 */
/*      ++----- OPAMPOE/PGAEN */
/*      [オペアンプ0の動作制御] */
/*      00: オペアンプ0の動作停止 */
/*      01: オペアンプ0(PGAモードのみ)の動作許可 */

```



```

/*          10: オペアンプ0(シングル・アンプ・モード
/*          のみ)の動作許可
/*          11: オペアンプ0(PGAモードとシングル・
/*          アンプ・モードの同時動作)の動作許可
*/

/*-----
A/Dコンバータの設定
-----*/

ADMO    = 0b00000000; /* 動作モードを標準, 変換時間を264/fPRSに設定 */
ADS     = 0b01000000; /* PGAINをアナログ入力チャンネルに設定 */
ADIF    = 0;          /* INTAD割り込み要求クリア */
ADMK    = 0;          /* INTAD割り込み許可 */

}

/*****

メイン・ループ

*****/

void main(void)
{
    unsigned short ushAdcBuffer[4]; /* A/D変換結果(1-4回目) */
    unsigned short ushAdcAverage;   /* A/D変換結果平均値 */
    signed short shAdcAdjust;       /* A/D変換結果補正值 */
    unsigned char ucCounter;        /* カウント用変数 */
    unsigned short ushWork;         /* ワーク用変数 */

    /* A/D変換結果補正值(PGAの入力オフセット電圧の対策用) */
    const signed short aAdcAdjust = ( -5 ); /* 補正值 "-5" */

    shAdcAdjust = aAdcAdjust; /* A/D変換結果補正值 読み出し */

    while (1){
/*-----
A/D変換動作
-----*/

        ADCE = 1; /* A/D電圧コンパレータの動作開始 */

        /* 指定回数のA/D変換動作を行い, 変換結果を保存する。 */
        for (ucCounter = 0; ucCounter < 4; ucCounter++){

```

```
ADIF = 0; /* INTAD割り込み要求クリア */
ADCS = 1; /* A/D変換動作開始 */

/* A/D変換完了待ち */
HALT(); /* HALTモードに遷移(INTAD割り込みにより解除) */

ushWork = ADCR; /* A/D変換結果読み出し */
ADCS = 0; /* A/D変換動作停止 */

/* A/D変換結果の保存および補正(PGAの入力オフセット電圧の対策用) */
ushAdcBuffer[ucCounter] = ( ushWork + shAdcAdjust );
}

ADCE = 0; /* A/D電圧コンパレータの動作停止 */

/*-----
A/D変換結果の平均値算出
-----*/
ushWork = 0; /* ワーク用変数クリア */
for (ucCounter = 0; ucCounter < 4; ucCounter++){
    ushWork += ushAdcBuffer[ucCounter]; /* 4回のA/D変換結果を合計する */
}
ushAdcAverage = (ushWork / 4); /* 平均値を算出し、保存する */
}
}
```

## 付録B 78K0/KC2-Lの44ピン製品を使用する場合

78K0/KC2-Lのサンプル・プログラムは、すべて48ピン製品用となっています。78K0/KC2-Lのサンプル・プログラムを44ピン製品用に使用する場合、次のように変更してください。

### (1) ポートの初期設定

- ・ポート0の設定

ポート・モード・レジスタ0 (PM0) のビット2への設定値を“0”から“1”に変更してください。

- ・ポート4の設定

ポート・モード・レジスタ4 (PM4) のビット2への設定値を“0”から“1”に変更してください。

- ・ポート7の設定

ポート・モード・レジスタ7 (PM7) のビット5, 4への設定値を“00”から“11”に変更してください。

### (2) 使用しない周辺ハードウェアの動作禁止

クロック出力選択レジスタ (CKS) の設定を行っている命令文を削除してください。

## 付録C 改版履歴

版 数	発行年月	改版箇所	改版内容
第1版	May 2009	-	-

## 【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：(044)435-5111

## 【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

## 【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。

---

## — お問い合わせ先 —

### 【営業関係、デバイスの技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00~12:00, 午後 1:00~5:00)

電 話 : (044)435-9494

E-mail : [info@necel.com](mailto:info@necel.com)

---

### 【マイコン開発ツールの技術関係お問い合わせ先】

開発ツールサポートセンター

E-mail : [toolsupport-micom@ml.necel.com](mailto:toolsupport-micom@ml.necel.com)