

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

3823グループ

シリアルI/O:クロック同期形シリアルI/Oモード:例2

1. 要約

この資料は3823グループのシリアルI/O（クロック同期形シリアルI/Oモード：例2）の設定方法例及び応用例について説明しています。

2. はじめに

この資料で説明する応用例は、次のマイコン、条件での利用に適用されます。

- マイコン : 3823グループ
- 発振周波数 : 4MHz

本サンプルプログラムでは、SFRのビット配置の都合上、使用しない機能のビットを操作している場合があります。これらの設定値はユーザシステムの使用状況に合わせて設定してください。

3. 応用例の説明

3.1 2つのマイコン間におけるブロックデータ（決められたバイト数のデータ）の周期的な送受信

概要：クロック同期形シリアルI/Oを用いて通信を行う場合、周期クロックに含まれたノイズによって送信側と受信側でクロックとデータ間に同期がずれることがあります。そのずれを補正する「頭あわせ」を利用し、常に正常な動作を行います。この例ではブロックの間隔を利用して頭あわせを行っています。

仕様：・シリアルI/O（クロック同期形シリアルI/Oモード）を使用

- ・同期クロック周波数：125kHz($f(X_{IN})=4\text{MHz}$ の32分周)
- ・バイト周期：500 μs
- ・送信バイト数：8バイト/各ブロック
- ・ブロックの転送周期：16ms
- ・ブロックの転送期間：4ms
- ・ブロック間隔：12ms
- ・頭あわせ時間：8ms

マスタ制御

- ・バイト周期（500 μs ）ごとに発生する割り込みルーチンでデータを送受信。
- ・スレーブ制御
- ・シリアルI/O受信割り込みルーチンでデータを送受信
- ・1msごとに発生する割り込みルーチンで頭あわせ

仕様の制限事項：

- ・「バイト周期-1バイトの転送時間」の時間内で受信データの読み込みと次の送信データの書き込みが行えること。
- 注：このシリアルI/O受信割り込み要求発生から次の同期クロックまでの時間は436 μs
- ・「頭あわせ時間<ブロック間隔」であること。

図3.1に接続図を示します。

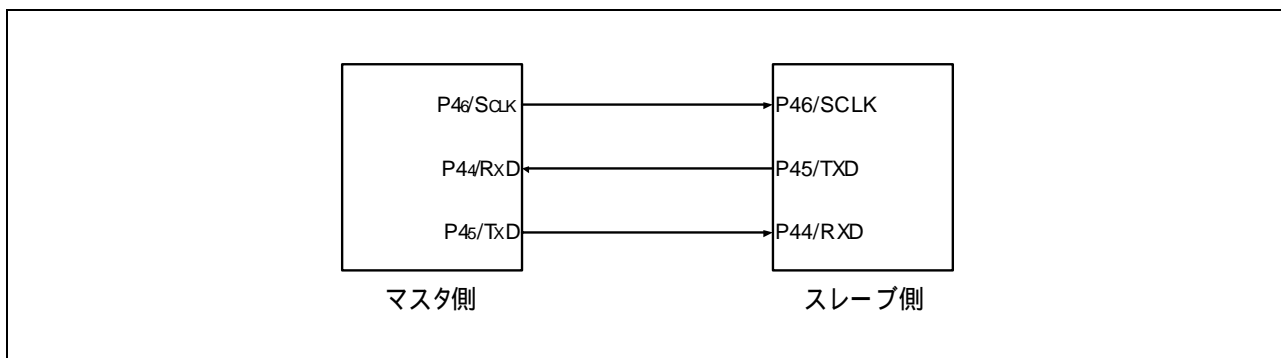


図 3.1 接続図

図3.2にタイミング図を示します。スレーブ側では一定時間（頭合わせ時間）以上同期クロックが入力されていない場合、次に入力されたクロックをブロックの初め（頭）として処理します。1ブロック（8バイト）受信後に入力されたクロックは無視します。図3.3に関連レジスタの設定を示します。

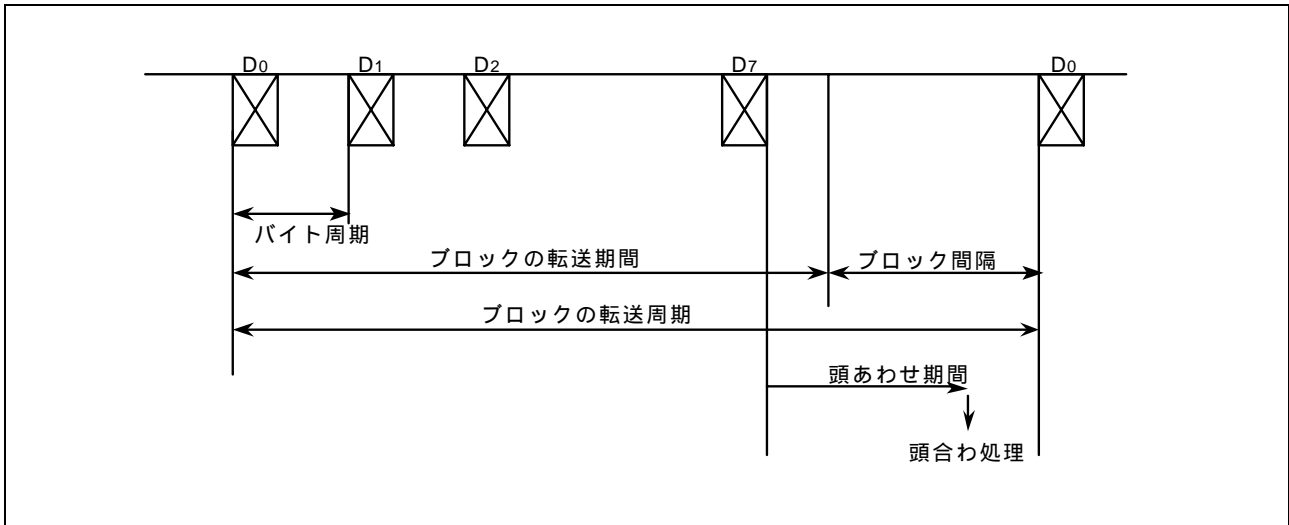


図 3.2 タイミング図

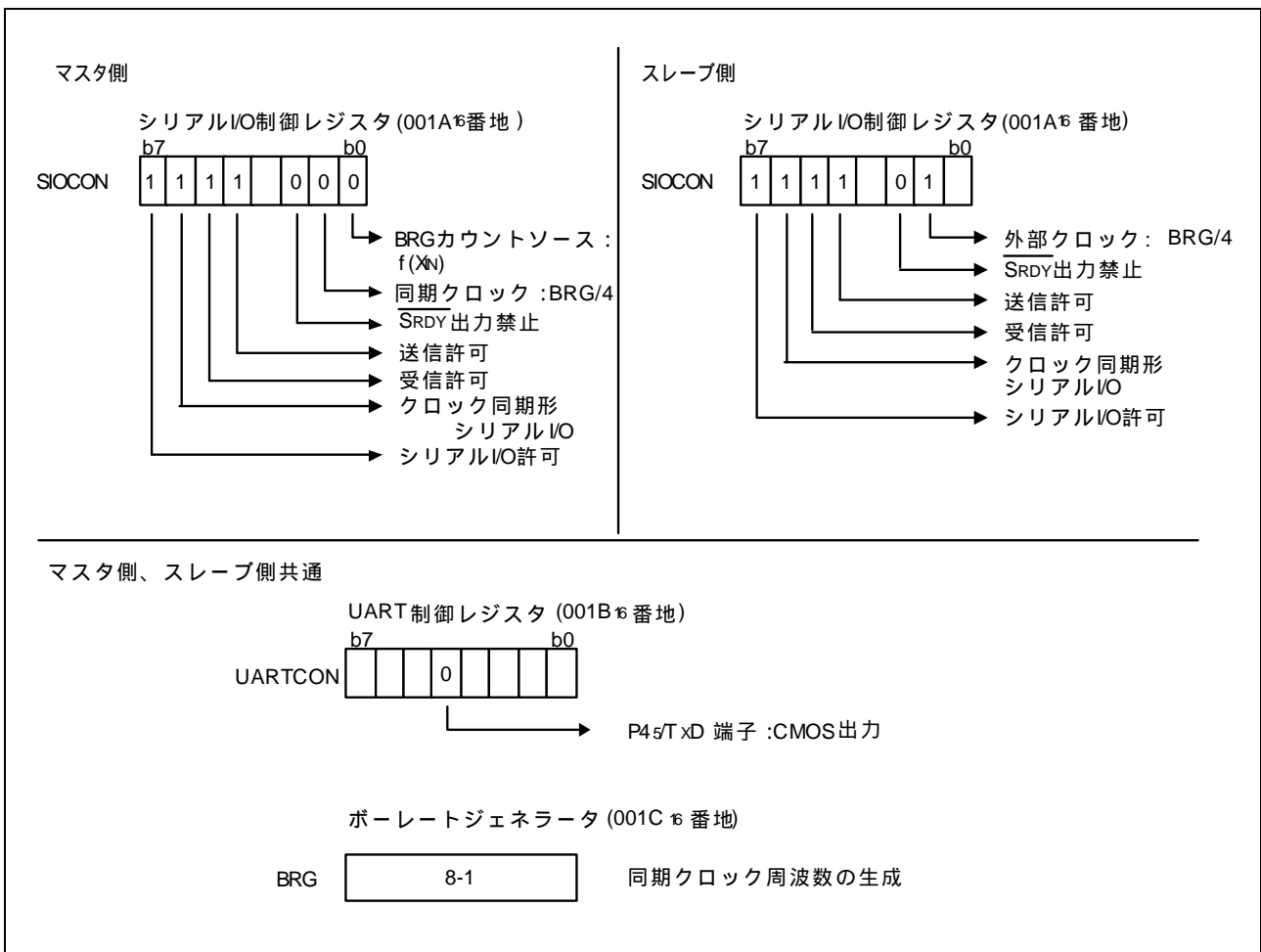


図 3.3 関連レジスタの設定

ソフトウェアによる制御：
マスタ側の制御

500 μsごとに発生する割り込みルーチンで送信バッファレジスタへの送信データ書き込みにより送受信を開始します。この割り込みルーチンでは、受信データを読み込んだ後、次に送信するデータを送信バッファレジスタに書きます。また、1ブロック8バイトの送受信を制御しブロック間隔を生成します。

図3.4にマスタ側の制御手順を示します。

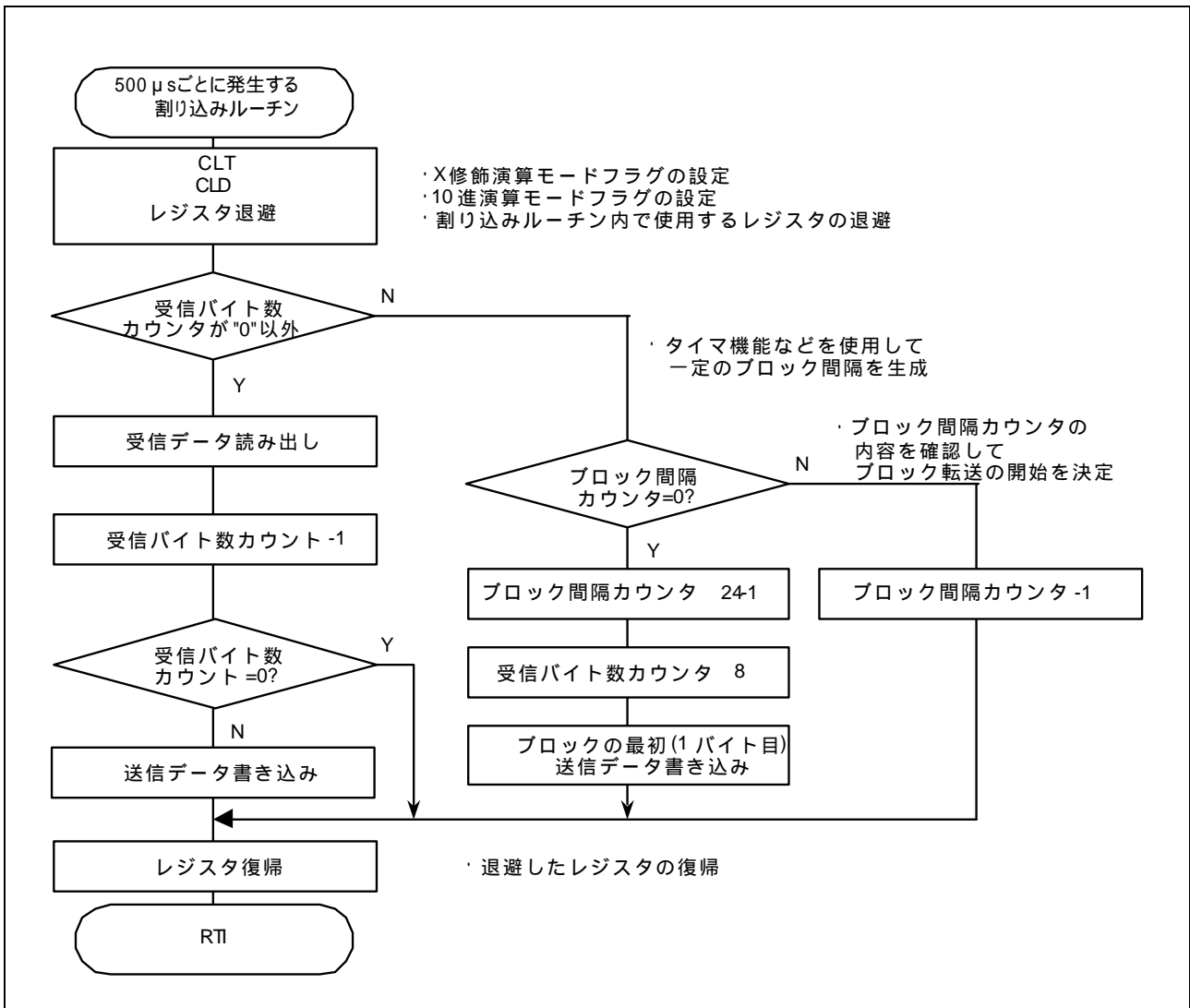


図 3.4 マスタ側の制御手順

ソフトウェアによる制御：

スレーブ側の制御

図3.3に示す関連レジスタの設定終了後、スレーブ側は常に同期クロックを受け付けられる状態になり8ビットのデータを受信するごとにシリアルI/O受信割り込み要求が発生します。

シリアルI/O受信割り込みルーチンでは、受信データを読んだ後、次に送信するデータを送信バッファレジスタに書きます。

ただし、一定時間（頭合わせ時間）以上、シリアルI/O受信割り込み要求が発生しない場合は1msごとに発生する割り込みルーチンで次の処理を行います。

1. シリアルI/Oを初期化する。
2. ブロックの1バイト目の送信データを送信バッファレジスタに書く
3. 次に受信するデータをブロックの1バイト目の受信データとして処理するために受信バイト数カウンタを初期化する。

図3.5にスレーブ側の制御手順を示します。

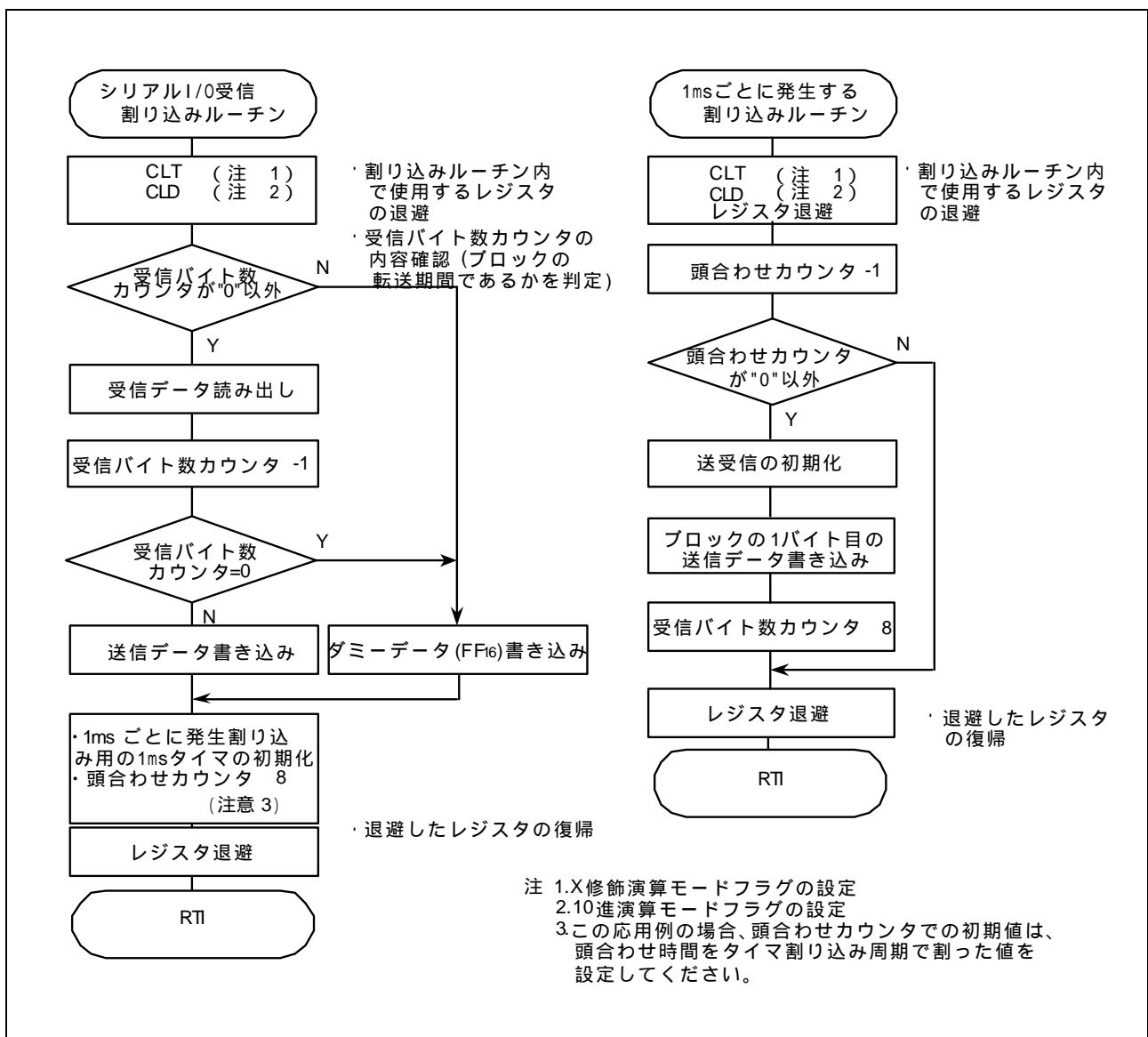


図 3.5 スレーブ側の制御手順

4 . 参考プログラム例

マスタ側

【制御レジスタの設定】

```

LDM    %#11100000,UARTCON        ;Set TXD CMOS-OUT
LDM    %#01100000,P4             ;Set Port P4 register
LDM    %#01100000,P4D           ;Set Port P4 direction register
;
LDM    %#00000000,SIOCON        ;Set Serial I/O control register
LDM    #8-1,BRG                 ;Set Baud rate generator1
LDM    %#11111000,SIOCON        ;Set Serial I/O control register
;
LDM    %#00000000,T123M         ;Set Timer123 mode register
LDM    #125-1,T1                ;Set Timer1
;
CLB    2,IREQ2                  ;Timer1 interrupt clear
SEB    2,ICON2                  ;Timer1 interrupt enable
;
CLI
;

```


マスタ側

【タイマ1割り込みルーチン処理】

```

__int_Timer1:
    CLT
    CLD
    PHA
    TXA
    PHA
;
    LDA    RECV_BYTE
    CMP    #$0                ;Recv byte zero ?
    BEQ    __int_Timer1_10    ;-> no
;
    LDX    RECV_BYTE
    LDA    TBRB
    STA    RECV_DATA-1,X     ;Recv data read
;
    DEC    RECV_BYTE         ;Recv byte dec
    LDA    RECV_BYTE
    CMP    #$0                ;Recv byte zero ?
    BEQ    __int_Timer1_00    ;-> yes
    LDX    RECV_BYTE
    LDA    SEND_DATA_TBL-1,X
    STA    TBRB               ;Send data write
    BRA    __int_Timer1_00
;
__int_Timer1_10:
    LDA    BLOCK_SPACE
    CMP    #$0                ;Block space zero ?
    BNE    __int_Timer1_11    ;-> no
    LDM    #24-1,BLOCK_SPACE  ;Block space counter set
    LDM    #8,RECV_BYTE       ;Recv byte counter set
    LDX    RECV_BYTE
    LDA    SEND_DATA_TBL-1,X
    STA    TBRB               ;Send data write
    BRA    __int_Timer1_00
;
__int_Timer1_11:
    DEC    BLOCK_SPACE        ;Block space dec
;
__int_Timer1_00:
    PLA
    TAX
    PLA
    RTI
;
    
```

スレーブ側

【制御レジスタの設定】

```

CLB    4,UARTCON                ;Set TXD CMOS-OUT
LDM    %#00000000,P4           ;Set Port P4 register
LDM    %#00000000,P4D         ;Set Port P4 direction register
;
LDM    %#00000000,SIOCON       ;Set Serial I/O control register
LDM    %#11110010,SIOCON      ;Set Serial I/O control register
;
LDM    %#00000000,T123M       ;Set Timer123 mode register
LDM    #125-1,T1              ;Set Timer1
;
CLB    2,IREQ1                 ;Serial I/O recv interrupt request clear
SEB    2,ICON1                 ;Serial I/O recv interrupt enable
CLB    2,IREQ2                 ;Timer1 interrupt request clear
SEB    2,ICON2                 ;Timer1 interrupt enable
;
CLI
;

```

【タイマ1割り込みルーチン処理】

```

__int_Timer1:
    CLT
    CLD
    PHA
    TXA
    PHA
;
    DEC    SERIAL_HEAD
    LDA    SERIAL_HEAD
    CMP    #$0
    BNE    __int_Timer1_rti
;
    LDA    %#00000000
    STA    SIOCON                ;Set Serial I/O control register
    LDA    %#11110010
    STA    SIOCON                ;Set Serial I/O control register
    LDX    #8
    LDA    SEND_DATA_TBL-1,X
    STA    TBRB                  ;Send data write
    LDM    #8,RECV_BYTE         ;Recv byte counter set
;
__int_Timer1_rti:
    PLA
    TAX
    PLA
    RTI
;

```

スレーブ側

【シリアル I/O 受信割り込みルーチン処理】

```

__int_SIO1r:
    CLT
    CLD
    PHA
    TXA
    PHA
;
    LDA    RECV_BYTE
    CMP    #$0                ;Recv byte zero ?
    BEQ    __int_SIO1r_10    ;-> no
;
    LDX    RECV_BYTE
    LDA    TBRB
    STA    RECV_DATA-1,X    ;Recv data read
;
    DEC    RECV_BYTE        ;Recv byte dec
    LDA    RECV_BYTE
    CMP    #$0                ;Recv byte zero ?
    BEQ    __int_SIO1r_00    ;-> yes
    LDX    RECV_BYTE
    LDA    SEND_DATA_TBL-1,X
    STA    TBRB                ;Send data write
    BRA    __int_SIO1r_10
;
__int_SIO1r_00:
    LDA    #$FF
    STA    TBRB                ;Send data write
;
__int_SIO1r_10:
    LDM    #250-1,T1        ;Set Timer 1
    CLB    2,IREQ2          ;Timer1 interrput request clear
    LDM    #8,SERIAL_HEAD    ;Header counter set
;
    PLA
    TAX
    PLA
    RTI
;

```

5. 参考ドキュメント

データシート

3823グループデータシート

最新版をルネサステクノロジホームページから入手してください。

テクニカルニュース/テクニカルアップデート

最新の情報をルネサステクノロジホームページから入手してください。

6. ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

ルネサス製品全般に関するお問合せ先

カスタマ・サポート・センター：csc@renesas.com

改訂記録	3823 グループ シリアル I/O (クロック同期形シリアル I/O モード : 例 2) アプリケーションノート
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2005.09.26	-	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。