RA ファミリ RA6M5 グループ

SH7044⇒RA6M5 マイコン移行ガイド

要旨

本アプリケーションノートは、SH7044 グループから RA ファミリへの置き換えにあたり、RA6M5 を例にして、注意点、並びに相違点等を説明しています。なお、各機能の詳細な情報は最新のユーザーズマニュアル　ハードウェア編にてご確認ください。

対象デバイス

RA6M5

目次

1. RA6M5 グループでの各機能の設定例 3

2. CPU アーキテクチャ 3
2.1 エンディアン 3

3. 内蔵機能 4
3.1 内蔵機能一覧 4
3.2 I/O ポート 6
3.2.1 I/O ポート数 6
3.2.2 I/O 設定 7
3.3 バス 9
3.3.1 仕様比較 9
3.4 割り込みコントローラ 10
3.4.1 仕様比較 10
3.5 データトランスファコントローラ（DTC） 11
3.5.1 仕様比較 11
3.6 ダイレクトメモリアクセスコントローラ（DMAC） 12
3.6.1 仕様比較 12
3.6.2 転送元/先について 14
3.6.3 アドレスモード 15
3.6.4 バスモード 15
3.7 マルチファンクションタイマパルスユニット（MTU） 16
3.7.1 仕様比較 16
3.8 ウォッチドッグタイマ（WDT） 17
3.8.1 仕様比較 17
3.8.2 モジュールストップ 18
3.8.3 オプション設定 18
3.9 シリアルコミュニケーションインターフェース（SCI） 19
3.9.1 仕様比較 19
3.10 A/D コンバータ（ADC） 21
3.10.1 仕様比較 21
3.11 コンペアマッチタイマ（CMT） 23

3.11.1 仕様比較 23
3.12 フラッシュメモリ 24
3.12.1 仕様比較 24
3.13 SRAM 26
3.13.1 仕様比較 26
3.14 低消費電力機能 27
3.14.1 モード仕様比較 27
3.14.2 モジュールストップ状態 29
3.15 レジスタライトプロテクション 30

4. 参考ドキュメント 31

1. RA6M5 グループでの各機能の設定例

RA6M5 グループの各機能設定例は、各章にリンクしている Flexible Software Package (FSP)で用途に合わせた設定を行い、コードを生成してください。

FSP は、RA ファミリを用いた組み込みシステムを開発するためのソフトウェアパッケージです。

FSP にはクラス最高水準の、高性能かつ省メモリフットプリントを実現している HAL ドライバが含まれており、直感的に操作できるコンフィグレータとコードジェネレータにより、迅速かつ多彩な方法で開発することができます。

また、Azure® RTOS と FreeRTOS にインテグレーションされた各種ミドルウェアスタックにより、通信やセキュリティなどの複雑な実装を容易に行うことができます。

FSP の詳細については、以下のマニュアルを参照してください。

RA Flexible Software Package Documentation

2. CPU アーキテクチャ

RA6M5 グループは、Arm® Cortex®-M33 CPU、SH7040 は SH コアがベースで、互換性はありません。

双方のコアの詳細は以下のマニュアルを参照してください。

- ARM
  ARM®v8-M Architecture Reference Manual
  ARM® Cortex®-M33 Processor Technical Reference Manual

- SH-2A
  SH-2A、SH2A-FPU 32 ユーザーズマニュアル ソフトウェア編

2.1 エンディアン

SH7040 グループは、ビッグエンディアン固定、RA6M5 グループは、リトルエンディアン固定になっています。

また、RA6M5 グループの外部アドレス空間では、CS 領域ごとにエンディアン設定を切り替えられます。但し、外部空間のエンディアン設定が MCU のエンディアン設定と異なる設定を行った領域に命令コードは配置できません。命令コードを外部空間に配置する場合は、MCU と同じエンディアン設定の領域に配置してください。

3. 内蔵機能

3.1 内蔵機能一覧

SH7044 グループと RA6M5 グループの内蔵機能一覧を表 3.1 に示します。

RA6M5 グループでのみ使用可能な周辺機能の詳細については、ユーザーズマニュアル ハードウェア編を参照してください。

表 3.1 周辺機能一覧

SH7044 グループ	RA6M5 グループ
クロック発振器（CPG）	クロック発生回路
ユーザブレークコントローラ（UBC）	エミュレータのデバッガ機能で対応可能
データトランスファコントローラ（DTC）	データトランスファコントローラ（DTC）
バスステートコントローラ（BSC）	バス
ダイレクトメモリアクセスコントローラ（DMAC）	DMA コントローラ（DMAC）
マルチファンクションタイマパルスユニット（MTU）	汎用 PWM タイマ（GPT）
ウォッチドッグタイマ（WDT）	ウォッチドッグタイマ（WDT） 独立ウォッチドッグタイマ（IWDT）
シリアルコミュニケーションインタフェース（SCI）	シリアルコミュニケーションインタフェース（SCI）
高速 A/D 変換器（A マスク以外） 中速 A/D 変換器（A マスク）	12 ビット A/D コンバータ（ADC12）
コンペアマッチタイマ（CMT）	非同期汎用タイマ（AGT） 汎用 PWM タイマ（GPT）
ピンファンクションコントローラ（PFC） I/O ポート（I/O）	I/O ポート
フラッシュメモリ（256KB）*1	フラッシュメモリ（最大 2MB, 8KB）*2
RAM（4KB）	SRAM（512KB）
低消費電力機能	消費電力低減機能
キャッシュメモリ（CAC）	キャッシュ
—	低電圧検出回路（LVD） クロック周波数精度測定回路（CAC） バッテリバックアップ機能 レジスタライトプロテクション 割り込みコントローラユニット（ICU） メモリプロテクションユニット（MPU） イベントリンクコントローラ（ELC） GPT 用のポートアウトプットイネーブル（POEG） リアルタイムクロック（RTC） イーサネット MAC コントローラ（ETHERC） イーサネット DMA コントローラ（EDMAC） USB2.0 フルスピードモジュール（USBFS） USB2.0 ハイスピードモジュール（USBHS） I2C バスインタフェース（IIC） CAN-FD モジュール（CAN-FD） CANFD ECC（CNECC） シリアルペリフェラルインタフェース（SPI） クワッドシリアルペリフェラルインタフェース（QSPI） オクタシリアルペリフェラルインタフェース（OSPI） CEC 送受信回路（CEC） シリアルサウンドインタフェース拡張（SSIE） SD/MMC ホストインタフェース（SDHI） 巡回冗長検査（CRC）演算器 バウンダリスキャン セキュア暗号エンジン（SCE9） 12 ビット D/A コンバータ（DAC12）

SH7044 グループ	RA6M5 グループ
	温度センサ回路（TSN） 静電容量式タッチセンシングユニット（CTSU） データ演算回路（DOC） スタンバイ SRAM 内部電圧レギュレータ セキュリティ機能

【注】 *1 SH7044 グループにはマスク ROM を内蔵している製品もあります。
*2 RA6M5 グループは、最大 2M バイトのコード格納用フラッシュメモリと 8K バイトのデータ格納用フラッシュメモリを内蔵しています。詳細はユーザーズマニュアル　ハードウェア編を参照してください。

3.2 I/O ポート

本章では両マイコンの I/O ポート仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  I/O Port (r_ioport)

3.2.1 I/O ポート数

SH7044 グループ と RA6M5 グループ の I/O ポート数を表 3.2 に示します。

表 3.2 SH7044 グループと RA6M5 グループの I/O ポート数一覧

項目	パッケージ	ポート機能
SH7044 グループの I/O ポート数	QFP-112	入出力：74 入力：8 合計：82
RA6M5 グループの I/O ポート数	FBGA-176 LQFP-176	入出力：133 入力：1 プルアップ抵抗：133 オープンドレイン出力：132 5V トレラント：17
	LQFP-144	入出力：110 入力：1 プルアップ抵抗：110 オープンドレイン出力：109 5V トレラント：21
	LQFP-100	入出力：76 入力：1 プルアップ抵抗：76 オープンドレイン出力：75 5V トレラント：14

3.2.2 I/O 設定

SH7044 グループ、RA6M5 グループともにマルチプレクス端子になっています。よって、端子設定を汎用入出力、または内蔵モジュール機能に割り振る必要があります。

SH7044 グループはピンファンクションコントローラ（PFC）を設定することにより、ポートの機能が決定します。I/O ポートはポート A～F から構成されています。

SH7044 グループの I/O ポートのブロック図を図 3-1 に示します。

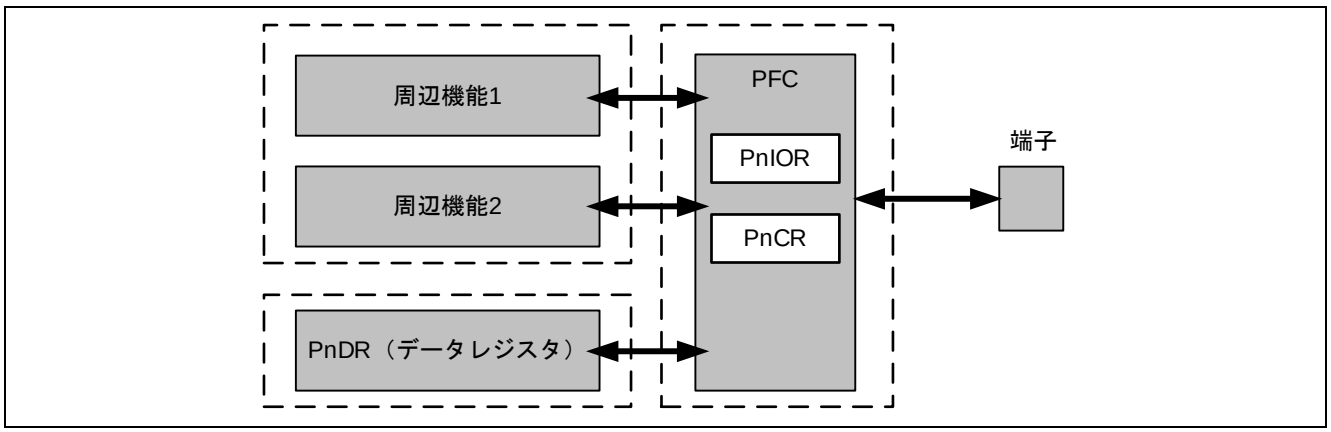

図 3-1 SH7044 グループ I/O ポートのブロック図

なお、SH7044 グループは動作モード（MCU モード 0,1,2、シングルチップモード）によって端子に割り振られる機能と、PFC で設定可能な機能も変わります。

RA6M5 グループの I/O ポートはポート 0～9、A、B から構成され、各 I/O ポートが以下の様なレジスタで構成されます。ポート入出力のレジスタにおいては、入力/出力それぞれ専用レジスタを備えています。

RA6M5 グループの IO ポートに関しては、下記に示すような設定が可能です。

- オープンドレイン制御レジスタ：ポート出力形態の選択
  CMOS 出力/N チャネルオープンドレイン出力/P チャネルオープンドレイン出力
- プルアップ制御レジスタ：入力プルアップ抵抗の ON/OFF 選択
- 駆動能力制御レジスタ：低駆動/中駆動/高駆動出力から選択
- 5V トレラント入力ポートあり

SH7044 グループ同様マルチプレクス端子となっているため、端子機能の設定を I/O ポートを使用して決定する必要があります。

RA6M5 グループの I/O ポートのブロック図を図 3-2 に示します。

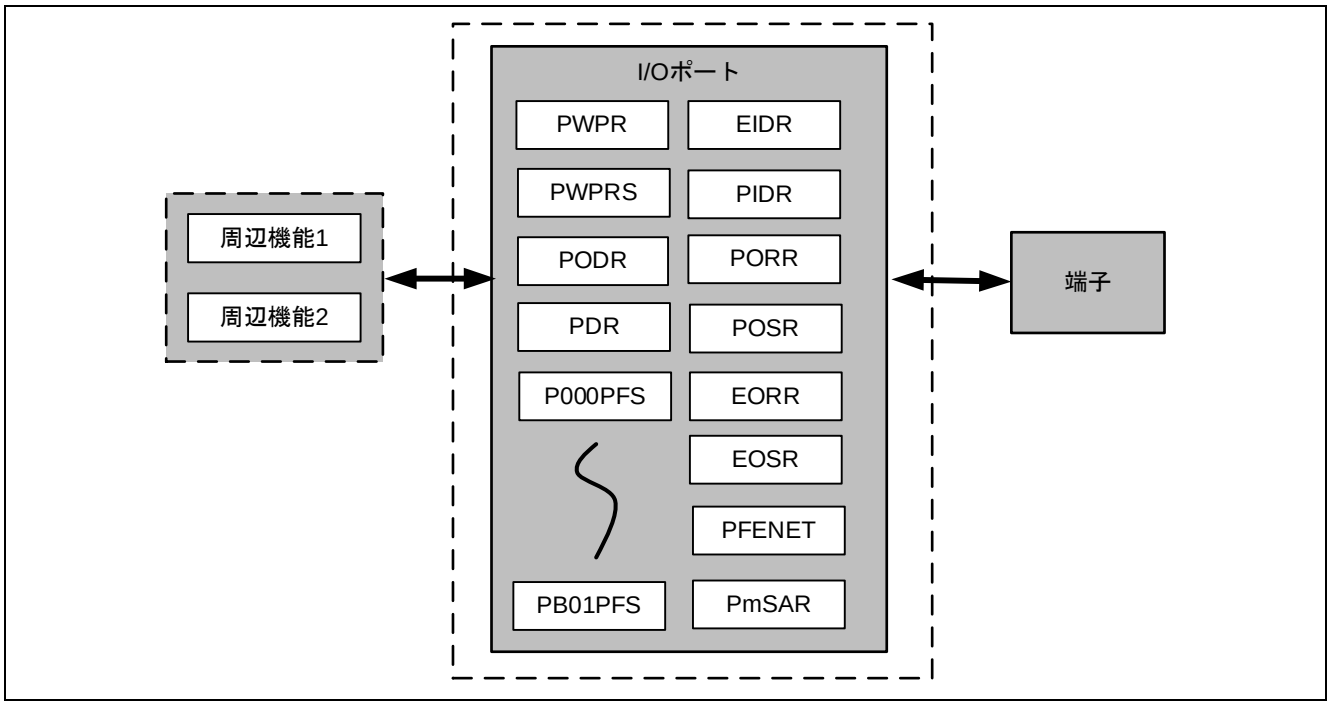

図 3-2　RA6M5 グループ　I/O ポートのブロック図

3.3　バス

本章では両マイコンのバス仕様についての相違点を記載します。

外部バスは FSP に対応していないため、外部バスの設定はユーザーズマニュアル　ハードウェア編を参照してください。また、RA6M5 グループは、QSPI、OSPI を介して外部フラッシュメモリをマッピングできます。詳細は、以下のマニュアルを参照してください。

- RA Flexible Software Package Documentation
  OSPI Flash (r_ospi)
  QSPI (r_qspi)

- HAL Driver Example Project
  ospi HAL Driver - Example Project
  qspi HAL Driver - Example Project

3.3.1　仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.3 に示します。

表 3.3　SH7044 グループ、RA6M5 グループのバスの比較

項目	SH7044 グループ	RA6M5 グループ
外部バスアドレス空間	● CS0~3 の外部アドレス空間（各 4M バイト） 注 1）CS0 は内蔵 ROM 有効時 2M バイト 注 2）内蔵 ROM 無効モード時 4M バイト	CS0~7 の外部アドレス空間（各 16M バイト（176 ピン）、2M バイト（144/100 ピン））
DRAM 専用空間	DRAM 空間（最大 16M バイト）	—
Octal SPI 空間	—	CS0、1 の外部アドレス空間 CS0：128MB CS1：256MB
Quad SPI 空間	—	外部 QSPI デバイス空間 64MB x 63 バンク（4GB）
バス幅	エリア毎に 8,16 ビットを設定可能	エリア毎に 8,16 ビットを設定可能
エンディアン	ビックエンディアン（固定）	エリア毎にエンディアンを設定可能
バスの調停	● CPU バス、外部バスの優先順位は固定	● 外部バス:優先順位は以下から選択可能 1）　優先順位固定、2）ラウンドロビン なお、RA6M5 は常にマスタで外部デバイスのバス権の調停はできません。 ● 内部バス:優先順位は以下から選択可能 1）優先順位固定、2）ラウンドロビン
SRDAM リフレッシュ	● CAS ビフォ RAS リフレッシュとセルフリフレッシュをサポート	—
割り込み要求発生	● リフレッシュ用カウンタをインターバルタイマとして利用可能	—
その他のアクセス制御	● DRAM 用_RAS、_CAS 信号出力 ● RAS プリチャージタイム確保用 Tp サイクル発生可能 ● DRAM バーストアクセス機能 ● DRAM リフレッシュ間隔設定可能 ● 外部_WAIT 信号によるウエイトサイクル挿入可能 ● アドレスデータマルチプレクス I/O デバイスアクセス可能	● CS 領域 — リカバリサイクル挿入可能 — サイクルウエイト機能 — CSn#信号タイミング設定 — RD#、WR#信号のタイミング制御 — ライトアクセスモード — アドレスデータマルチプレクス I/O デバイスアクセス可能 ● ライトバッファ — ライトバッファ機能

3.4　割り込みコントローラ

本章では両マイコンの割り込みコントローラについての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  External IRQ (r_icu)

3.4.1　仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.4 に示します。

表 3.4　割り込みコントローラ仕様比較

項目		SH7044 グループ	RA6M5 グループ
マスカブル割り込み	周辺機能割り込み	● 周辺モジュールからの割り込み ● 割り込み検出：エッジ/レベル*1	● 周辺モジュールからの割り込み
	外部端子割り込み	● IRQ0～IRQ7 端子 ● 要因数：8 ● 割り込み検出：Low レベル/立ち下がりエッジを要因ごとに設定可能	● IRQ0～IRQ15 端子 ● 要因数：16 ● 割り込み検出：Low レベル/立ち下がりエッジ/立ち上りエッジ/両エッジを要因ごとに設定可能 ● デジタルフィルタ機能
	割り込み優先順位	レジスタにより 0～Fh のレベルを要因毎に設定	レジスタにより 0～Fh のレベルを要因毎に設定
	DTC/DMAC 起動	可能*2	可能
	ユーザブレーク割り込み	あり	エミュレータのデバッガ機能で対応可能
ノンマスカブル割り込み	NMI 端子割り込み	● 割り込み検出方法（立ち下がり/立ち上りエッジから選択） ● NMI 入力レベル読み込みビットあり	● 割り込み検出方法（立ち下がり/立ち上りエッジから選択） ● デジタルフィルタ機能
	その他の要因（例外処理以外）	—	● 発振停止検出時の割り込み ● WDT アンダーフロー/リフレッシュエラー ● IWDT アンダーフロー/リフレッシュエラー ● 電圧監視 1 割り込み ● 電圧監視 2 割り込み ● SRAM パリティエラー割り込み ● SRAM ECC エラー割り込み ● TrustZone フィルタエラー ● キャッシュ RAM パリティエラー ● 発振停止検出割り込み ● バスマスタ MPU エラー

【注】　*1 接続固定周辺モジュールからの検出方法は固定
　　*2 SH7044 グループでは起動要因設定は DTC、DMAC 側で設定

3.5　データトランスファコントローラ（DTC）

本章では両マイコンの DTC 仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Transfer (r_dtc)

3.5.1　仕様比較

両マイコンともに転送情報を RAM 上に配置し、DTC ベクタにより転送情報を指定する方式です。3 つの転送モード（ノーマル転送モード、リピート転送モード、ブロック転送モード）についても基本的な動作は同じです。SH7044 グループと RA6M5 グループの仕様比較を表 3.5 に示します。

表 3.5　SH7044 グループ、RA6M5 グループ　DTC 仕様比較

項目	SH7044 グループ	RA6M5 グループ
転送モード	● ノーマル転送モード ● リピート転送モード ● ブロック転送モード	● ノーマル転送モード ● リピート転送モード ● ブロック転送モード
起動要因	● 外部割り込み ● 周辺機能割り込み ● ソフトウェアトリガ	● 外部割り込み ● 周辺機能割り込み ● ソフトウェアトリガ
起動許可/禁止制御	DTC モジュールの DTC イネーブルレジスタにより起動	割り込みコントローラの DTC 起動許可レジスタにより起動
転送空間	以下空間内で転送可能 ● 内蔵メモリ空間 ● 内蔵周辺モジュール空間（DMAC、DTC を除く） ● 外部メモリ空間 ● メモリマップト外部デバイス空間 * どちらか一方は必ず内蔵メモリ空間、内蔵周辺モジュール空間を指定	以下空間内で転送可能 ● 内蔵メモリ空間 ● 内蔵周辺モジュール空間 ● 外部メモリ空間
転送単位	8, 16, 32 ビットから指定 ブロックサイズ：0～65535 から指定	1 データ：8, 16, 32 ビットから指定 1 ブロック：1～256 データから設定
CPU 割り込み要求	● DTC 起動要因とした割り込みでの CPU 割り込み要求可能 ● 1 データ転送終了時に CPU 割り込み可能 ● 指定回数データ転送後に CPU 割り込み可能	● DTC 起動要因とした割り込みでの CPU 割り込み要求可能 ● 1 データ転送終了時に CPU 割り込み可能 ● 指定回数データ転送後に CPU 割り込み可能
方式	DTC ベクタで割り込み要因毎に制御情報を配置	DTC ベクタで割り込み要因毎に制御情報を配置
その他	チェーン転送	● チェーン転送 ● モジュールストップ状態への遷移 ● 以下機能により高速転送、メモリ容量削減が可能 — リードスキップ — ライトバックスキップ ● イベントリンク
リセット後の状態	モジュールストップ解除（モジュールストップなし）	モジュールストップ解除

3.6　ダイレクトメモリアクセスコントローラ（DMAC）

本章では両マイコンの DMAC 仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Transfer (r_dmac)

- HAL Driver Example Project
  dmac HAL Driver - Example Project

3.6.1　仕様比較

RA6M5 グループは、SH マイコンとは内部バス構成が異なり、CPU 命令実行と DMAC/DTC によるデータ転送の独立動作が可能なため転送性能が向上しています。SH7044 グループと RA6M5 グループの仕様比較を表 3.6 に示します。

表 3.6　SH7044 グループ、RA6M5 グループ　DMAC 仕様比較

項目		SH7044 グループ	RA6M5 グループ
チャネル数		4ch	8ch
最大転送回数		16M（16,777,216）回	64M（67,108,864）回 （ブロック転送モード最大総転送数：1024 データ×65535 ブロック） フリーランニングも可能
DMA 起動要因		● 外部リクエスト ● 内蔵モジュールリクエスト ● オートリクエスト （ソフトウェアトリガ相当）	● 外部リクエストは不可 ● 内蔵モジュールリクエスト ● ソフトウェアトリガ ● 外部割り込み
チャネル優先順位		以下から選択 ● CH0>CH1>CH2>CH3 ● CH0>CH2>CH3>CH1 ● CH2>CH0>CH1>CH3 ● ラウンドロビン	固定 （チャネル 0＞チャネル 1＞チャネル 2 …＞チャネル 7）
転送データ	1 データ	8 ビット、16 ビット、32 ビット	8 ビット、16 ビット、32 ビット
	ブロックサイズ	—	データ数：1～1024
転送モード		● なし （SH の転送モードは RA6M5 のノーマル転送モードに相当）	● ノーマル転送モード ● リピート転送モード ● リピート／ブロック転送モード ● ブロック転送モード
バスモード		● サイクルスチールモード ● バーストモード	—
アドレスモード		● シングルアドレスモード ● デュアルアドレスモード	— （RA のアドレス指定は、SH7044 グループのデュアルアドレスモード相当）
アドレス更新モード		● アドレス固定 ● インクリメント ● デクリメント	● アドレス固定 ● オフセット加算 ● インクリメント ● デクリメント

項目		SH7044 グループ	RA6M5 グループ
割り込み要求	転送終了割り込み	転送カウンタで指定した転送回数を転送終了後に発生	● ノーマル転送モード：指定回数の転送が終了後 ● リピート転送モード：指定リピート回数の転送終了後 ● リピートブロック転送モード：指定 ● リピート回数の転送終了後 ● ブロック転送モード：指定ブロック数の転送終了後
	エスケープ転送終了割り込み	—	リピートサイズ分のデータ転送を終了したとき、または拡張リピート領域がオーバーフローしたときに発生
	エラー応答検出割り込み	—	DMA 転送エラーが生じた時に発生
その他		● ソースアドレスリロード機能	● リロード機能（リピート／ブロック転送モードのみ） ● 拡張リピート領域機能 ● イベントリンク機能 ● マスタ TrustZone フィルタ
リセット後の状態		モジュールストップ解除（モジュールストップなし）	モジュールストップ解除

3.6.2　転送元/先について

各 DMA コントローラがサポートする転送元/先について表 3.7、表 3.8 に示します。

表 3.7　SH7044 グループ　DMAC 転送元/先

転送元＼転送先	DACK 付き外部デバイス	外部メモリ	メモリマップト外部デバイス	内蔵メモリ	内蔵周辺モジュール
DACK 付き外部デバイス	不可	●	●	不可	不可
外部メモリ	●	○	○	○	○
メモリマップト外部デバイス	●	○	○	○	○
内蔵メモリ	不可	○	○	○	○
内蔵周辺モジュール	不可	○	○	○	○

●：シングルアドレスモードで転送可能　　○：デュアルアドレスモードで転送可能

表 3.8　RA6M5 グループ　DMAC 転送元/先

転送元＼転送先	DACK 付き外部デバイス	外部メモリ	メモリマップト外部デバイス	内蔵メモリ	内蔵周辺モジュール
DACK 付き外部デバイス	不可	不可	不可	不可	不可
外部メモリ	不可	○	○	○	○
メモリマップト外部デバイス	不可	○	○	○	○
内蔵メモリ	不可	○	○	○	○
内蔵周辺モジュール	不可	○	○	○	○

○：転送可能

3.6.3　アドレスモード

SH7044 グループのアドレスモードは、シングルアドレスモードとデュアルアドレスモードがあります。

RA6M5 グループは、DACK 付き外部デバイスに対応していないため、シングルアドレスモードはありませんが、デュアルアドレスモードと同様なアドレス指定と動作を行います。

3.6.4　バスモード

SH7044 グループはバスモード指定をサイクルスチールモードとバーストモードから選択します。サイクルスチールモードでは 1 転送が終了するとバスを別のバスマスタに開放します。バーストモードでは一度 DMA 転送が始まると、転送が終了するまでバスを開放しません。

RA6M5 グループではバスモードの指定はありません。これはバスのアーキテクチャが SH7044 グループと異なり、複数のバスマスタが異なるスレーブにアクセスする場合、並列に動作することが可能なためです。RA6M5 グループでは CPU の命令フェッチが FHBIU を介して ROM アクセス、オペランドが S0BIU を介して RAM アクセスする間、DMAC は PHBIU を介して周辺バス、ECBIU を介して外部バスにアクセスできます。

CPU が ROM と RAM をアクセス中に、DMAC は周辺バス及び外部バスを同時にアクセスする場合の例を図 3-3 に示します。

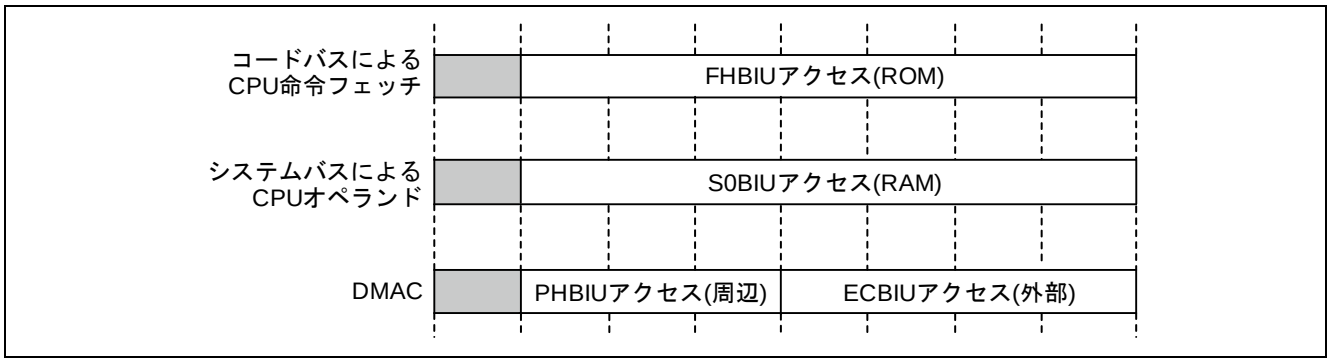

図 3-3　RA6M5 グループ　バスの並列動作

3.7 マルチファンクションタイマパルスユニット（MTU）

RA6M5 グループは、SH7044 グループの MTU2 を搭載していませんが、同等の GPT で代用可能です。

本章では、SH7044 グループの MTU と RA6M5 グループの GPT の仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Timer, General PWM (r_gpt)

- HAL Driver Example Project
  gpt HAL Driver - Example Project
  gpt_input_capture HAL Driver - Example Project

3.7.1 仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.9 に示します。

表 3.9 SH7044 グループ（MTU）、RA6M5 グループ（GPT）仕様比較

項目		SH7044 グループ	RA6M5 グループ
		MTU	GPT
チャネル数	16 ビットタイマ	5ch	6ch
	32 ビットタイマ	—	4ch
パルス入出力		最大 16 本	最大 20 本
カウントクロック		チャネル毎に 周辺クロックφ、外部クロック（TCLKA, TCLKB, TCLKC, TCLKD）を使用して最大 8 種類から選択	チャネル毎に 周辺モジュールクロック PCLKD、外部クロック（GTETRGA, GTETRGB, GTETRGC, GTETRGD）を使用して 13 種類から選択
DTC/DMAC 起動		可能	可能
A/D 変換開始トリガ		トリガ生成可能	ー（ELC により可能）
割り込み要因		• コンペアマッチ • インプットキャプチャ • オーバーフロー • アンダーフロー	• コンペアマッチ • インプットキャプチャ • オーバーフロー • アンダーフロー • 周期計数機能終了
ノイズ除去		なし	外部クロック端子にノイズフィルタを設定可能
その他		カスケード接続	イベントリンク
リセット後の状態		モジュールストップ解除（モジュールストップなし）	モジュールストップ状態

3.8　ウォッチドッグタイマ（WDT）

本章では両マイコンの WDT 仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Watchdog (r_wdt)
  Independent Watchdog (r_iwdt)

- HAL Driver Example Project
  wdt HAL Driver - Example Project
  iwdt HAL Driver - Example Project

3.8.1　仕様比較

ウォッチドッグタイマモジュールとして、SH7044 グループには WDT が内蔵されます。RA6M5 グループでは WDT の他に、独立した専用クロックで動作する IWDT が内蔵されます。

SH7044 グループと RA6M5 グループの仕様比較を表 3.10 に示します。

表 3.10　SH7044 グループ、RA6M5 グループ　WDT、IWDT 仕様比較

項目	SH7044 グループ	RA6M5 グループ	
	WDT	WDT	IWDT
クロックソース	システムクロック（φ）	周辺クロック（PCLKB）	IWDT 専用クロック（IWDTCLK）
クロック分周比	φ/2,64,128,256,512,1024,4096,8192	PCLK/4,64,128,512,2048,8192	IWDTCLK/1,16,32,64,128,256
カウント動作	8 ビットのアップカウンタ	14 ビットのダウンカウンタ	14 ビットのダウンカウンタ
動作モード	• ウォッチドックタイマモード • インターバルタイマモード	動作モードの概念ではなくオプション設定メモリで変更 — リセット出力許可（ウォッチドックタイマモード相当） — 割り込み要求許可（インターバルタイマモード相当）	動作モードの概念ではなくオプション設定メモリで変更 — リセット出力許可（ウォッチドックタイマモード相当） — 割り込み要求許可（インターバルタイマモード相当）
カウント開始条件	• タイマコントロールレジスタのタイマイネーブルビットをイネーブル	• オートスタートモード：リセット後、またはアンダーフロー／リフレッシュエラー発生後に自動的にカウント開始 • レジスタスタートモード：WDTRR レジスタへの書き込みによるリフレッシュ動作でカウント開始 • セキュアデベロッパーのみがオートスタートモード • またはレジスタスタートモードを選択可能	• リセット後、自動的にカウント開始 • セキュアデベロッパーのみが IWDT を開始可能

項目	SH7044 グループ	RA6M5 グループ	
	WDT	WDT	IWDT
カウント停止条件	ウォッチドックタイマモード時 ● オーバーフロー時 ● パワーオンリセット時 インターバルタイマモード時 ● タイマコントロールレジスタのタイマイネーブルビットをディスエーブル ● パワーオンリセット時	● リセット（ダウンカウンタおよび他のレジスタが初期値に戻る） ● カウンタのアンダーフローまたはリフレッシュエラー発生時	● リセット（ダウンカウンタおよび他のレジスタが初期値に戻る） ● カウンタのアンダーフローまたはリフレッシュエラー発生時自動的にカウント再開
オーバーフロー/アンダーフロー時の動作	ウォッチドッグタイマモード時 ● WDTOVF 出力 ● 内部リセット インターバルタイマモード時 ● 割り込み	● リセット出力許可時内部リセット ● 割り込み要求出力許可時割り込み	● リセット出力許可時内部リセット ● 割り込み要求出力許可時割り込み
その他	ー	● イベントリンク機能 ● ウィンドウ機能 ● オプション機能選択レジスタ 0 に対する設定で以下を決定 — クロック分周比 — リフレッシュウインドウ開始/終了 — タイムアウト期間 — アンダーフロー時の動作	● イベントリンク機能 ● ウィンドウ機能 ● 低消費電力でも動作可能 ● オプション機能選択レジスタ 0 に対する設定で以下を決定 — クロック分周比 — リフレッシュウインドウ開始/終了 — タイムアウト期間 — アンダーフロー時の動作

3.8.2　モジュールストップ

WDT および IWDT にはモジュールストップ機能がありません。

RA6M5 グループはソフトウェアスタンバイモード時の状態が WDT と IWDT で異なります。ソフトウェアスタンバイモード時のモジュールの状態を表 3.11 に示します。

表 3.11 RA6M5 グループのソフトウェアスタンバイモード時モジュール状態

モジュール名	モジュールの状態
ウォッチドッグタイマ（WDT）	カウントを停止（状態は保持）
独立ウォッチドッグタイマ（IWDT）	オプション設定メモリで選択可能

3.8.3　オプション設定

RA6M5 グループはリセット後の状態をオプション設定メモリのスタートモード選択ビット（OFS0.IWDTSTRT, OFS0.WDTSTRT）で設定することができます。

3.9　シリアルコミュニケーションインターフェース（SCI）

本章では両マイコンの SCI 仕様についての相違点を記載します。

RA6M5 グループはの SCI は、SH7044 グループでサポートしている調歩同期式、クロック同期式に加えて、調歩同期式の拡張機能としてスマートカード（IC カード）インタフェースに対応しています。更に、簡易 I2C バスインタフェース（シングルマスタ動作のみ）、および簡易 SPI バスインタフェースにも対応しています。調歩同期式、簡易 I²C、簡易 SPI の FSP による設定の詳細については、以下のマニュアルを参照してください。

また、SCI1, 2 は拡張シリアルインタフェースを備えており、SCI3, 4 はマンチェスタインタフェースを備えています。SH7044 グループにはない転送方式は RA6M5 グループユーザーズマニュアル　ハードウェア編を参照してください。

- RA Flexible Software Package Documentation
  UART (r_sci_uart)
  I2C Master (r_sci_i2c)
  SPI (r_sci_spi)

- HAL Driver Example Project
  sci_uart HAL Driver - Example Project
  sci_i2c HAL Driver - Example Project
  sci_spi HAL Driver - Example Project

3.9.1　仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.12 に示します。

表 3.12　SH7044 グループ、RA6M5 グループ　SCI 仕様比較

項目		SH7044 グループ	RA6M5 グループ
チャネル数		2Ch（SCI0,1）	10Ch（SCIn（n = 0～9））
シリアル通信方式		• 調歩同期式 • クロック同期式	• 調歩同期式 • クロック同期式 • 簡易 IIC • 簡易 SPI • スマートカードインタフェース • マンチェスタインタフェース（SCIn（n = 3, 4）） • 拡張シリアルインタフェース（SCIn （n = 1, 2））
転送速度		内蔵ボーレートジェネレータにより任意のビットレートを選択可能	内蔵ボーレートジェネレータにより任意のビットレートを選択可能
全二重通信		送受信ともにダブルバッファ構成のため連続送信、連続受信が可能	送受信ともにダブルバッファ構成のため連続送信、連続受信が可能
データ転送		LSB ファーストのみ	LSB ファースト／MSB ファースト選択可能
DTC/DMAC 起動		可能	可能
割り込み要因		• 送信データエンプティ • 送信終了 • 受信データフル • 受信エラー	• 送信データエンプティ • 受信データフル • 受信エラー • 受信データレディ* • アドレス一致* • （* SCIn（n = 0, 3～9）サポート） • 開始条件／再開始条件／停止条件の生成完了（簡易 IIC モード用）
調歩同期	データ長	7 ビット／8 ビット	7 ビット／8 ビット／9 ビット

項目		SH7044 グループ	RA6M5 グループ
モード	ストップビット	1 ビット／2 ビット	1 ビット／2 ビット
	パリティ機能	偶数パリティ／奇数パリティ／ パリティなし	偶数パリティ／奇数パリティ／ パリティなし
	受信エラーの検出	パリティエラー／オーバランエラー／ フレーミングエラー	パリティエラー／オーバランエラー／ フレーミングエラー
	ハードウェアフロー制御	—	CTSn_RTSn 端子を用いた送受信制御が可能
	データー致検出	—	受信データと比較データレジスタを比較し、一致すると割り込み要求を生成可能
	ブレーク検出	フレーミングエラー発生時 RxDn 端子レベルを直接リードすることで可能	フレーミングエラー発生時 RxDn 端子レベルを直接リードすることで可能
	クロックソース	内部/外部クロックから選択可能	内部/外部クロックから選択可能 TMR からの転送レートクロックが入力可能（SCIn（n = 1, 2））
	マルチプロセッサ通信	あり	あり
	ノイズ除去	—	RXDn 端子入力にデジタルノイズフィルタを内蔵
クロック同期モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	—	CTSn_RTSn 端子を用いた送受信制御が可能
リセット後の状態		モジュールストップ解除（モジュールストップなし）	モジュールストップ状態

3.10 A/D コンバータ（ADC）

本章では両マイコンの ADC 仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  ADC (r_adc)

- HAL Driver Example Project
  adc HAL Driver - Example Project

3.10.1 仕様比較

A/D コンバータとして、SH7044 グループでは高速 A/D 変換器、RA6M5 グループでは 12 ビット A/D コンバータ（ADC12）が内蔵されています。

SH7044 グループと RA6M5 グループの仕様比較を表 3.13 に示します。

表 3.13　SH7044 グループ、RA6M5 グループ　A/D 変換仕様比較

項目	SH7044 グループ	RA6M5 グループ
	高速 A/D 変換器	ADC12
分解能	10 ビット	12 ビット
入力チャネル数	8 チャネル（1 モジュール）	13 チャネル（ユニット 0） 16 チャネル（ユニット 1）
A/D 変換方式	逐次比較方式	逐次比較方式
変換速度	1 チャネルあたり 2.9μs （動作周波数 28MHz）	1 チャネル当たり 0.4μs （A/D 変換クロック ADCLK 50MHz 時）
動作モード	• セレクトモード/グループモードから選択 • シングルモード/スキャンモードから選択	• シングルスキャンモード • 連続スキャンモード • グループスキャンモード
A/D 変換開始条件	• ソフトウェアトリガ • タイマの変換開始トリガ（MTU） • 非同期トリガ（ADTRG 端子）	• ソフトウェアトリガ • 同期トリガ（ELC） • 非同期トリガ（ADTRGn（n = 0, 1））
A/D 変換終了割り込みに連動した動作	• CPU 割り込み発生 • DMAC または DTC を起動	• CPU 割り込み発生 • DMAC または DTC を起動
消費電力低減機能	なし	モジュールストップ状態設定可能
DTC/DMAC 起動	可能	可能
割り込み要因	• A/D 変換終了	• A/D 変換終了 • デジタルコンペア
変換対象	• AN 端子	• AN 端子 • 内部基準電圧 • 温度センサ出力
その他機能	• バッファ動作 • 2 チャネル同時サンプリング • 低消費電力変換モード	• リングバッファ • サンプリングステート数可変機能 • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出機能 • ダブルトリガモード • 12/10/8 ビット変換切り替え機能 • A/D データレジスタオートクリア機能 • デジタルコンペア機能 • インターリーブ機能 • イベントリンク機能

項目	SH7044 グループ	RA6M5 グループ
	高速 A/D 変換器	ADC12
リセット後の状態	モジュールストップ解除（モジュールストップなし）	モジュールストップ状態

3.11 コンペアマッチタイマ（CMT）

RA6M5 グループには、CMT を搭載していないため、GPT や AGT で代用する必要があります。本章では、SH7044 グループの CMT と、RA6M5 グループの AGT の仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Timer, Low-Power (r_agt)

- HAL Driver Example Project
  agt HAL Driver - Example Project

3.11.1 仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.14 に示します。

表 3.14　SH7044 グループ（CMT）、RA6M5 グループ（AGT）仕様比較

項目	SH7044 グループ	RA6M5 グループ
	CMT	AGT
チャネル数	2 チャネル	6 チャネル
クロック	内部クロック（φ）	周辺モジュールクロック（PCLKB） AGT 用 LOCO クロック（AGTLCLK） AGT 用サブクロック（AGTSCLK） AGTn（n = 0, 2, 4）のアンダーフロー信号
クロック分周比	φ/8, 32, 128, 512	PCLKB/2, 8 AGTLCLK/d, AGTSCLK/d （d = 1, 2, 4, 8, 16, 32, 64, 128）
カウント動作	16 ビットのアップカウンタ	16 ビットのダウンカウンタ
割り込み要因	• コンペアマッチ	• アンダーフローまたは測定完了 • コンペアマッチ
DTC/DMAC 起動	DTC 起動可能	DTC/DMAC 起動可能
その他	—	• イベントリンク
リセット後の状態	モジュールストップ解除（モジュールストップなし）	モジュールストップ状態

3.12 フラッシュメモリ

本章では両マイコンのフラッシュメモリ仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Flash (r_flash_hp)

- HAL Driver Example Project
  flash_hp HAL Driver - Example Project

3.12.1 仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.15 に示します。

表 3.15　SH7044 グループ、RA6M5 グループ　フラッシュメモリ仕様比較

項目	SH7044 グループ	RA6M5 グループ
サイズ	256K バイト	ユーザ領域：最大 2M バイト データ領域：8K バイト
ブロックサイズ× ブロック数	● 1K バイト×4 ブロック ● 28K バイト×1 ブロック ● 32K バイト×7 ブロック	2M バイト品 リニアモード ● 8K バイト×8 ブロック ● 32K バイト×62 ブロック デュアルモード ● 8K バイト×16 ブロック ● 32K バイト×60 ブロック 1.5M バイト品 リニアモード ● 8K バイト×8 ブロック ● 32K バイト×46 ブロック デュアルモード ● 8K バイト×16 ブロック ● 32K バイト×44 ブロック 1M バイト品 リニアモード ● 8K バイト×8 ブロック ● 32K バイト×30 ブロック デュアルモード ● 8K バイト×16 ブロック ● 32K バイト×28 ブロック
動作モード	● プログラムモード ● イレースモード ● プログラムベリファイモード ● イレースベリファイモード	フラッシュシーケンサ（以下 FCU） FACI コマンドに従って、FCU の制御を行います。 ● FACI コマンド プログラム ブロックイレーズ マルチブロックイレーズ P/E サスペンド P/E レジューム ステータスクリア 強制終了 ブランクチェック コンフィギュレーション設定

項目	SH7044 グループ	RA6M5 グループ
書き込み/ 消去単位	● 書き込み：32 バイト単位 ● 消去：ブロック単位	● 書き込み ユーザ領域：128 バイト データ領域：4/8/16 バイト ● 消去 ユーザ領域：1 ブロック データ領域：64/128/256 バイト
書き込み/消去回数	100 回	ユーザ領域：10000 回 データ領域：125000 回
プログラミングモード	オンボードプログラミング ● ブートモード ● ユーザプログラミングモード オフボードプログラミング ● ライタモード	オンボードプログラミング ● シリアルプログラミングモード （SCI / USB ブートモード） ● オンチップデバッグモード （JTAG/SWD ブートモード） ● セルフプログラミング オフボードプログラミング ● パラレルプログラマによるプログラミング
その他	● ビットレート自動合わせ込み ● RAM によるフラッシュメモリエミュレーション機能 ● プロテクトモード	● ビットレート自動合わせ込み ● プロテクション機能（誤書き替え防止） ● サスペンド/レジューム機能 ● BGO 機能 — コードフラッシュメモリプログラム中のコードフラッシュメモリリードが可能 — コードフラッシュメモリプログラムイレーズ中のデータフラッシュメモリリードが可能 — データフラッシュメモリプログラムイレーズ中のコードフラッシュメモリリードが可能 ● デュアルバンク機能 — リニアモード：コードフラッシュメモリは一つの領域として使用されます。 — デュアルモード：コードフラッシュメモリは 2 つの領域に分割されます。 ● セキュリティ機能 （不正改ざん/不正リード防止） ● 16 バイト長のユニーク ID

【注】 P/E：プログラム/イレーズ

3.13 SRAM

本章では両マイコンの RAM 仕様についての相違点を記載します。

3.13.1 仕様比較

SH7044 グループと RA6M5 グループの仕様比較を表 3.16 に示します。

表 3.16　SH7044 グループ、RA6M5 グループ　RAM 仕様比較

項目	SH7044 グループ	RA6M5 グループ
サイズ	4K バイト	512K バイト
その他	—	● パリティビットチェック機能 ● 誤り訂正コード (ECC) ● TrustZone フィルタ ● モジュールストップ機能

3.14 低消費電力機能

本章では両マイコンの消費電力低減機能仕様についての相違点を記載します。

RA6M5 グループの FSP による設定の詳細については、以下を参照してください。

- RA Flexible Software Package Documentation
  Low Power Modes (r_lpm)

3.14.1 モード仕様比較

SH7044 グループと RA6M5 グループの各低消費電力状態への遷移および解除方法と、クロック、CPU、内蔵モジュールの動作状態を表 3.17 と表 3.18 に示します。

表 3.17　SH7044 グループ低消費電力状態

遷移および解除方法と 動作状態	スリープモード	スタンバイモード
遷移方法	制御レジスタ ＋命令	制御レジスタ ＋命令
リセット以外の解除方法	割り込み DMA、DTC アドレスエラー	NMI 割り込み
クロック	動作	停止
CPU	停止	停止
内蔵周辺モジュール	動作	停止

表 3.18　RA6M5 グループ低消費電力状態

遷移および解除方法と 動作状態	スリープモード	ソフトウェア スタンバイモード	スヌーズモード	ディープ ソフトウェア スタンバイモード
遷移条件	制御レジスタ ＋命令	制御レジスタ ＋命令	ソフトウェアスタン バイモードにおける スヌーズ要求トリガ	制御レジスタ ＋命令
解除方法	割り込み	割り込み	割り込み	割り込み
割り込みによる解除後の状態	プログラム実行状態 （割り込み処理）	プログラム実行状態 （割り込み処理）	プログラム実行状態 （割り込み処理）	リセット状態
リセットによる解除後の状態	リセット状態	リセット状態	リセット状態	リセット状態
メインクロック発振器	選択可能	停止	選択可能	停止
サブクロック発振器	選択可能	選択可能	選択可能	選択可能
高速オンチップオシレータ	選択可能	停止	選択可能	停止
中速オンチップオシレータ	選択可能	停止	選択可能	停止
低速オンチップオシレータ	選択可能	選択可能	選択可能	選択可能
IWDT 専用オンチップオシレータ	選択可能	選択可能	選択可能	停止
PLL	選択可能	停止	選択可能	停止
PLL2	選択可能	停止	選択可能	停止
発振停止検出機能	選択可能	動作禁止	動作禁止	動作禁止
クロック／ブザー出力機能	選択可能	選択可能	選択可能	停止（不定）
外部バス（EBCLK）	選択可能	停止（保持）	動作禁止	停止（保持）
CPU	停止（保持）	停止（保持）	停止（保持）	停止（不定）
SRAM	選択可能	停止（保持）	選択可能	停止（不定）
スタンバイ SRAM	選択可能	停止（保持）	選択可能	停止（保持／不定）
フラッシュメモリ	動作	停止（保持）	停止（保持）	停止（保持）
DMA コントローラ（DMAC）	選択可能	停止（保持）	動作禁止	停止（不定）

遷移および解除方法と動作状態	スリープモード	ソフトウェアスタンバイモード	スヌーズモード	ディープソフトウェアスタンバイモード
データトランスファコントローラ（DTC）	選択可能	停止（保持）	選択可能	停止（不定）
USB2.0 フルスピードモジュール（USBFS）	選択可能	停止（保持） USB レジューム検出は可能	動作禁止 USB レジューム検出は可能	停止（保持／不定） USB レジューム検出は可能
USB2.0 ハイスピードモジュール（USBHS）	選択可能	停止（保持） USB レジューム検出は可能	動作禁止 USB レジューム検出は可能	停止（保持／不定） USB レジューム検出は可能
ウォッチドッグタイマ（WDT）	選択可能	停止（保持）	停止（保持）	停止（不定）
独立ウォッチドッグタイマ（IWDT）	選択可能	選択可能	選択可能	停止（不定）
リアルタイムクロック（RTC）	選択可能	選択可能	選択可能	選択可能
非同期汎用タイマ（AGTn（n = 0～3））	選択可能	選択可能	選択可能	選択可能
非同期汎用タイマ（AGTn（n = 4～5））	選択可能	選択可能	選択可能	停止（不定）
12 ビット A/D コンバータ（ADC12）	選択可能	停止（保持）	選択可能	停止（不定）
12 ビット D/A コンバータ（DAC12）	選択可能	停止（保持）	選択可能	停止（不定）
静電容量式タッチセンシングユニット（CTSU）	選択可能	停止（保持）	選択可能	停止（不定）
データ演算回路（DOC）	選択可能	停止（保持）	選択可能	停止（不定）
シリアルコミュニケーションインタフェース（SCI0）	選択可能	停止（保持）	選択可能 （スヌーズモードに遷移するのに RXD0 立ち下がりエッジが利用可能）（調歩同期式モード時のみ）	停止（不定）
シリアルコミュニケーションインタフェース（SCIn（n = 1～9））	選択可能	停止（保持）	動作禁止	停止（不定）
I2C バスインタフェース（IIC0）	選択可能	選択可能	選択可能 ウェイクアップ割り込みのみが利用可能	停止（不定）
I2C バスインタフェース（IIC1）	選択可能	停止（保持）	動作禁止	停止（不定）
I2C バスインタフェース（IIC2）	選択可能	停止（保持）	動作禁止	停止（不定）
イベントリンクコントローラ（ELC）	選択可能	停止（保持）	選択可能	停止（不定）
IRQn（n = 0～15）端子割り込み	選択可能	選択可能	選択可能	停止（不定）
NMI、IRQn-DS（n = 0～15）端子割り込み	選択可能	選択可能	選択可能	選択可能
低電圧検出（LVD）	選択可能	選択可能	選択可能	選択可能
パワーオンリセット回路	動作	動作	動作	動作
その他の周辺モジュール	選択可能	停止（保持）	動作禁止	停止（不定）
I/O ポート	動作	保持	動作 EBCLK 端子：停止（保持）	保持

停止（保持）：内部レジスタ値保持、内部状態は動作中断
停止（不定）：内部レジスタ値不定、内部状態は電源オフ
停止（保持／不定）：制御レジスタにて保持/不定を選択可能

3.14.2 モジュールストップ状態

SH7044 グループにモジュールストップ機能はありません。

RA6M5 グループはリセット後、DMAC、DTC、SRAM、スタンバイ SRAM、を除きモジュールストップ状態になるため、モジュールに対するクロックの提供を停止します。DTC と DMAC は、モジュールストップ設定ビット（MSTPCRA.MSTPA22）が共通の為、モジュールストップ制御が同時におこなわれます。

リセット後、モジュールストップ状態になるモジュールは、モジュール使用前にモジュールストップ状態の解除を行ってください。

3.15 レジスタライトプロテクション

RA6M5 ファミリにはレジスタライトプロテクション機能を備えています。

レジスタライトプロテクション機能は、ソフトウェアエラーによって重要なレジスタが書き換えられないように保護します。保護するレジスタは、プロテクトレジスタ（PRCR）で設定します。

表 3.19 に PRCR レジスタのビットと保護されるレジスタの対応関係を示します。

表 3.19 PRCR レジスタのビットと保護されるレジスタの対応関係

PRCR レジスタ	保護されるレジスタ
PRC0	● クロック発生回路関連レジスタ SCKDIVCR, SCKSCR, PLLCCR, PLLCR, BCKCR, MOSCCR, HOCOCR, MOCOCR, FLLCR1, FLLCR2, CKOCR,OSTDCR, OSTDSR, PLL2CCR, PLL2CR, EBCKOCR, MOCOUTCR, HOCOUTCR, USBCKDIVCR,OCTACKDIVCR, CANFDCKDIVCR, USB60CKDIVCR, CECCKDIVCR, USBCKCR, OCTACKCR, CANFDCKCR, USB60CKCR, CECCKCR, MOSCWTCR, MOMCR, SOSCCR, SOMCR, LOCOCR, LOCOUTCR
PRC1	● 低消費電力モード関連レジスタ SBYCR, SNZCR, SNZEDCR0, SNZEDCR1, SNZREQCR0, SNZREQCR1, OPCCR, SOPCCR, DPSBYCR,DPSWCR, DPSIER0-3, DPSIFR0-3, DPSIEGR0-2, SYOCDCR ● バッテリバックアップ機能関連レジスタ VBTBER, VBTICTLR, VBTBKRn（n = 0～127）
PRC3	● LVD 関連レジスタ LVD1CR1, LVD1SR, LVD2CR1, LVD2SR, LVD1CMPCR, LVD2CMPCR, LVD1CR0, LVD2CR0, VBATTMNSELR
PRC4	● セキュリティ機能関連レジスタ CGFSAR, RSTSAR, LPMSAR, LVDSAR, BBFSAR, DPFSAR, CSAR, SRAMSAR, STBRAMSAR, DTCSAR, DMACSAR, ICUSARx, BUSSARx, MMPUSARx, TZFSAR, CPUDSAR, FSAR, PSARx, MSSAR, PmSAR, ELCSARx

4. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RA6M5 グループ ユーザーズマニュアル ハードウェア編（R01UH0590）

SH7040 シリーズ ユーザーズマニュアル ハードウェア編（RJJ09B0031）

RA6M5 グループ、SH7040 シリーズ以外の製品をご使用の場合は、それぞれのユーザーズマニュアル ハードウェア編を参照してください。

（最新版をルネサスエレクトロニクスホームページから入手してください。）

テクニカルアップデート／テクニカルニュース

（最新の情報をルネサスエレクトロニクスホームページから入手してください。）

ユーザーズマニュアル：開発環境

Renesas Flexible Software Package (FSP) User’s Manual (R11UM0155EU)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ
https://www.renesas.com/jp/ja

お問合せ先
https://www.renesas.com/ja-jp/support/contact.html

すべての商標および登録商標は，それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2022.09.28	ー	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策
   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。
2. 電源投入時の処置
   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. 電源オフ時における入力信号
   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。
4. 未使用端子の処理
   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。
5. クロックについて
   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
6. 入力端子の印加波形
   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL}（Max.）から V_{IH}（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL}（Max.）から V_{IH}（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。
7. リザーブアドレス（予約領域）のアクセス禁止
   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
8. 製品間の相違について
   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1　2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

© 2022 Renesas Electronics Corporation. All rights reserved.