

RA ファミリ RA4M3 グループ

H8S/2368 グループ⇒RA4M3 マイコン移行ガイド

要旨

本アプリケーションノートは、H8S/2368 グループから RA ファミリへの置き換えにあたり、RA4M3 グループを例にして、注意点、並びに相違点等を説明しています。なお、各機能の詳細な情報は最新のユーザーズマニュアル ハードウェア編にてご確認ください。

対象デバイス

RA4M3 グループを含む RA4 シリーズ

目次

1. RA4M3 グループの各機能の設定例	3
2. CPU アーキテクチャ	3
2.1 エンディアン	3
3. 内蔵機能	4
3.1 内蔵機能一覧	4
3.2 例外処理	5
3.3 割り込みコントローラ	6
3.4 I/O ポート	7
3.4.1 仕様比較	8
3.5 タイマ	9
3.5.1 仕様比較	10
3.6 ウォッチドッグタイマ (WDT)	12
3.6.1 仕様比較	12
3.7 シリアルコミュニケーションインタフェース(SCI)	13
3.7.1 仕様比較	13
3.8 A/D 変換器	15
3.9 RAM	17
3.10 フラッシュメモリ	17
3.11 クロック発振器	18
3.11.1 仕様比較	18
3.12 低消費電力モード	19
3.12.1 仕様比較	19
3.13 I2C バスインタフェース 2(IIC2)	24
3.14 バスステートコントローラ(BSC)	25
3.14.1 仕様比較	25
3.15 D/A 変換器	26
3.16 ダイレクトメモリアクセスコントローラ(DMAC)	26
3.16.1 仕様比較	27
3.17 データトランスファコントローラ(DTC)	28
3.17.1 仕様比較	28

4. 参考資料29

1. RA4M3 グループの各機能の設定例

RA4M3 グループの各機能設定例は、各章にリンクしている Flexible Software Package (FSP) で用途に合わせた設定を行い、コードを生成してください。

FSP は、RA ファミリを用いた組み込みシステムを開発するためのソフトウェアパッケージです。

FSP にはクラス最高水準の高性能かつ省メモリフットプリントを実現している HAL ドライバが含まれており、直感的に操作できるコンフィグレータとコードジェネレータにより、迅速かつ多彩な方法で開発することができます。

また、Eclipse ThreadX と FreeRTOS にインテグレーションされた各種ミドルウェアスタックにより、通信やセキュリティなどの複雑な実装を容易に行うことができます。

FSP の詳細については、以下のマニュアルを参照してください。

[RA Flexible Software Package Documentation](#)

2. CPU アーキテクチャ

RA4M3 グループは、Arm® Cortex®-M85 CPU コア、H8S/2368 グループは H8 コアがベースで互換性はありません。

Arm®コアの詳細は以下のマニュアルを参照してください。なお、H8S/2368 グループのユーザーズマニュアルソフトウェア編は、本製品が新規採用非推奨品な為、非公開としています。

- Arm®
[ARM®v8-M Architecture Reference Manual](#)
[Arm® Cortex®-M85 Processor Technical Reference Manual](#)

2.1 エンディアン

H8S/2368 グループはバイエンディアン。RA4M3 グループはリトルエンディアンです。

3. 内蔵機能

3.1 内蔵機能一覧

H8S/2368 グループと RA4M3 グループの内蔵機能一覧を表 3.1 に示します。RA4M3 グループのみ使用可能な機能の詳細については、ユーザズマニュアル ハードウェア編を参照してください。

表 3.1 内蔵機能一覧

H8S/2368 グループ	RA4M3 グループ
例外処理	リセット 割り込みコントローラユニット (ICU)
割り込みコントローラ	割り込みコントローラユニット (ICU)
I/O ポート	I/O ポート
16 ビットタイマパルスユニット (TPU) 8 ビットタイマ (TMR) プログラマブルパルスジェネレータ (PPG)	汎用 PWM タイマ (GPT)
ウォッチドッグタイマ (WDT)	ウォッチドッグタイマ (WDT)
シリアルコミュニケーションインタフェース (SCI, IrDA)	シリアルコミュニケーションインタフェース (SCI)
A/D 変換器	12 ビット A/D コンバータ (ADC12)
RAM	SRAM
フラッシュメモリ*	フラッシュメモリ*
クロック発振器	クロック発生回路
低消費電力状態	低消費電力モード
I2C バスインタフェース 2(IIC2) [オプション]	I2C バスインタフェース (IIC)
バスコントローラ	QSPI
D/A 変換器	12 ビット D/A コンバータ (DAC12)
DMA コントローラ(DMAC)	DMA コントローラ(DMAC)
データトランスファコントローラ (DTC)	データトランスファコントローラ (DTC)
-	イベントリンクコントローラ (ELC)
-	巡回冗長検査 (CRC)
-	バウンダリスキャン
-	温度センサ回路 (TSN)
-	クロック周波数精度測定回路 (CAC)
-	メモリプロテクションユニット (MPU)
-	GPT 用のポートアウトプットイネーブル (POEG)
-	シリアルペリフェラルインタフェース (SPI)
-	拡張シリアルサウンドインタフェース (SSIE)
-	静電容量式タッチセンシングユニット (CTSU)
-	データ演算回路 (DOC)
-	セキュア暗号エンジン (SCE9)
-	セキュリティ機能
-	CAN(Controller Area Network)モジュール
-	USB2.0 フルスピードモジュール (USBFS)
-	SD/MMC ホストインタフェース (SDHI)
-	独立ウォッチドッグタイマ (IWDT)
-	バッテリーバックアップ機能
-	低電圧検出回路 (LVD)
-	オプション設定メモリ
-	レジスタライトプロテクション
-	リアルタイムクロック (RTC)
-	内部電圧レギュレータ
-	データフラッシュメモリ
-	低消費電力非同期汎用タイマ (AGT)

*RA4M3 グループにマスク ROM 版、ROM レス版はありません。

3.2 例外処理

本章では両マイコンの例外処理の相違点を記載します。
両マイコンの仕様比較を表 3.2 に示します。

表 3.2 例外処理の仕様比較

項目	H8S/2368 グループ	RA4M3 グループ
リセット	・ RES 端子リセット ・ ウォッチドッグタイマのオーバーフロー	・ RES 端子リセット ・ WDT/IWDT リセット ・ パワーオンリセット ・ 電圧監視 0-2 リセット ・ SRAM パリティエラーエラーリセット ・ SRAM ECC エラーエラーリセット ・ バスマスタ MPU エラーリセット ・ TrustZone エラーリセット ・ キャッシュパリティエラーリセット ・ ディープソフトウェアスタンバイリセット ・ ソフトウェアリセット
トレース	割り込み制御モード 2 で有効 トレースモードでは CPU が 1 命令を実行するたびにトレース例外処理を開始します	-
トラップ命令	あり	あり
割り込み	以下の 2 つのモードあります ・ 割り込み制御モード 0 各割り込み要因の優先順位はデフォルトで固定されています。 NMI を除く割り込み要因は 1 ビットによりマスクされます ・ 割り込み制御モード 2 IPR により NMI を除く各割り込み要因に 8 レベルの優先順位を設定できます。 12~10 ビットにより、8 レベルの割り込みマスク制御を行います ・ 外部割り込み端子(IRQ7~IRQ0)による割り込み ・ NMI 割り込みによる割り込み	Arm NVIC で優先順位の設定可能です ・ 外部端子(IRQ0-15)割り込み ・ NMI 端子割り込み ・ 電圧検出 1,2 ・ WDT アンダーフロー/リフレッシュエラー ・ IWDT アンダーフロー/リフレッシュエラー ・ PRESET ・ RECCST ・ TZFST ・ CPEST ・ 発振停止検出割り込み ・ バスマスタ MPU エラー

3.3 割り込みコントローラ

本章では両マイコンの割り込みコントローラの相違点を記載します。
両マイコンの仕様比較を表 3.3 に示します。

表 3.3 割り込みコントローラの相違点

項目	H8S/2368 グループ	RA4M3 グループ
割り込み制御モード	以下の 2 つのモードがあります ・割り込み制御モード 0 各割り込み要因の優先順位はデフォルトで固定されています。 NMI を除く割り込み要因は 1 ビットによりマスクされます ・割り込み制御モード 2 IPR により NMI を除く各割り込み要因に 8 レベルの優先順位を設定できます 12~10 ビットにより、8 レベルの割り込みマスク制御を行います	Arm NVIC で優先順位の設定可能です
優先順位の設定	IPR で可能	同上
外部割り込み端子	・ (IRQ7~IRQ0)による割り込み ・ NMI 割り込み	・ 16 要因(IRQi (i = 0~15) 端子からの割り込み ・ NMI 端子割り込み
DTC/DMAC の制御	可	可

3.4 I/O ポート

本章では両マイコンの I/O ポートの仕様の相違点を記載します。

RA8M1 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: I/O Port \(r_ioport\) \(renesas.github.io\)](https://renesas.github.io/RA-Flexible-Software-Package-Documentation/I/O-Port/)

HAL Driver Example Project

なし

3.4.1 仕様比較

H8S/2368 グループと RA4M3 グループの I/O ポート数の一覧を表 3.4 に示します。

表 3.4 H8S/2368 グループと RA4M3 グループの I/O ポート数一覧

項目	H8S/2368 グループ	RA4M3 グループ		
	128/120 ピン	144 ピン	100 ピン	64 ピン
汎用入出力ポート	84	109	75	41
汎用入力ポート	8	1	1	1
入力プルアップ	32	110	76	42
オープンドレイン出力	14	109	75	41
5V トレラント	0	21	14	12

RA4M3 グループの I/O ポートの機能を表 3.5 に示します。

表 3.5 RA4M3 グループの I/O ポートの機能

ポート	ポート名	入力プルアップ	オープン ドレイン 出力	駆動能力切 り替え	5 V トレ ラント	I/O	オープンドレイン本数		
							144 ピン	100 ピン	64 ピン
ポート 0	P000～ P009, P014, P015	✓	✓	低	-	入出力	12	11	7
ポート 1	P100～ P115	✓	✓	低、中、高	-	入出力	16	16	13
ポート 2	P200	✓	-	-	-	入力	-	-	-
	P201	✓	✓	低	-	入出力	1	1	1
	P202～ P204, P207～ P214	✓	✓	低、中、高	-	入出力	11	8	4
	P205, P206	✓	✓	低、中、高	✓	入出力	2	2	2
ポート 3	P300～ P313	✓	✓	低、中、高	-	入出力	14	8	5
ポート 4	P400, P401, P407～ P415	✓	✓	低、中、高	✓	入出力	11	11	7
	P402～ P406	✓	✓	低、中、高	-	入出力	5	5	1
ポート 5	P500～ P507	✓	✓	低、中、高	-	入出力	8	6	1
	P511, P512	✓	✓	低、中、高	✓	入出力	2	0	0
ポート 6	P600～ P605, P608～ P614	✓	✓	低、中、高	-	入出力	13	6	0
ポート 7	P700～ P705	✓	✓	低、中、高	-	入出力	6	0	0
	P708～ P713	✓	✓	低、中、高	✓	入出力	6	1	0
ポート 8	P800, P801	✓	✓	低、中、高	-	入出力	2	0	0
計 :							109	75	41

3.5 タイマ

本章では両マイコンのタイマの仕様の相違点を記載します。

ここでは、H8S/2368 グループの 16 ビットタイマパルスユニット(TPU)、プログラマブルパルスジェネレータ(PPG)、8 ビットタイマ(TMR)と RA4M3 グループの GPT と比較を行います。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: Timer, General PWM \(r_gpt\) \(renesas.github.io\)](#)

HAL Driver Example Project

<https://github.com/renesas/ra-fsp->

[examples/tree/master/example_projects/ek_ra4m3/gpt/gpt_ek_ra4m3_ep](#)

<https://github.com/renesas/ra-fsp->

[examples/tree/master/example_projects/ek_ra4m3/gpt_input_capture/gpt_input_capture_ek_ra4m3_ep](#)

3.5.1 仕様比較

H8S/2368 グループと RA4M3 グループのタイマの仕様比較を表 3.6、表 3.7 に示します。

なお、H8 搭載の PPG は、TPU をベースにパルス生成するものであるため、タイマの仕様は TPU と同一になります。RA4M3 グループの GPT では PPG と同様のパルスの生成が可能のため、機能比較は表 3.6 を参照願います。

表 3.6 H8S/2368 グループ(TPU)と RA4M3 グループ(GPT)の仕様比較

項目	H8S/2368 グループ(TPU)	RA4M3 グループ(GPT)
bit 長	16bitx16ch	32bitx4ch 16bitx4ch
クロックソース	$\phi/1$ $\phi/4$ $\phi/16$ $\phi/64$ - TCLKA - TCLKB - TCLKC - TCLKD - 外部クロック	- PCLKD - PCLKD/2 - PCLKD/4 - PCLKD/8 - PCLKD/16 - PCLKD/32 - PCLKD/64 - PCLKD/256 - PCLKD/1024 - 外部クロック : GTETRGA GTETRGB GTETRGD
割り込み	26 種類の割り込み要因 - TGRm_n のインプットキャプチャ/コンペアマッチ($m=A\sim D, n=0\sim 5$) - TGRx_n のインプットキャプチャ/コンペアマッチ($x=A, B, n=0\sim 5$) - TCNT_m のオーバーフロー/アンダーフロー(TCNT_0,3 はオーバーフローのみ)	9 要因 - GTCCRA コンペアマッチ/入力キャプチャ (GPTn_CCMPA) - GTCCRB コンペアマッチ/入力キャプチャ (GPTn_CCMPB) - GTCCRC コンペアマッチ (GPTn_CMPC) - GTCCRD コンペアマッチ (GPTn_CMPD) - GTCCRE コンペアマッチ (GPTn_CMPE) - GTCCRF コンペアマッチ (GPTn_CMPF) - GTCNT オーバーフロー(GTPR コンペアマッチ)(GPTn_OVF) - GTCNT アンダーフロー (GPTn_UDF) - GTPC カウント停止 (GPTx_PC)($x = 0, 1, 4\sim 6$)
コンペアマッチ	可	可
PWM 出力	可	可
インプットキャプチャ	可	可
その他機能	- カスケード接続動作 - レジスタデータの自動転送 - プログラマブルパルスジェネレータ(PPG)の出力トリガ - A/D 変換器の変換開始トリガ	- - 可 - - 可
モジュールストップモード	可	可

表 3.7 H8S/2368 グループ(TMR)と RA4M3 グループ(GPT)の仕様比較

項目	H8S/2368 グループ(TMR)	RA4M3 グループ(GPT)
bit 長	・ 8bitx2ch	・ 32bitx4ch ・ 16bitx4ch
クロックソース	・ $\phi/8$ ・ $\phi/64$ ・ $\phi/8192$ ・ 外部クロック	・ PCLKD ・ PCLKD/2 ・ PCLKD/4 ・ PCLKD/8 ・ PCLKD/16 ・ PCLKD/32 ・ PCLKD/64 ・ PCLKD/256 ・ PCLKD/1024 ・ 外部クロック : GTETRGA GTETRGB GTETRGC GTETRGD
割り込み	3 要因 ・ コンペアマッチ A ・ コンペアマッチ B ・ オーバフロー	9 要因 ・ GTCCRA コンペアマッチ/入力 キャプチャ (GPTn_CCMPA) ・ GTCCRB コンペアマッチ/入力 キャプチャ (GPTn_CCMPB) ・ GTCCRC コンペアマッチ (GPTn_CMPC) ・ GTCCRD コンペアマッチ (GPTn_CMPD) ・ GTCCRE コンペアマッチ (GPTn_CMPE) ・ GTCCRF コンペアマッチ (GPTn_CMPF) ・ GTCNT オーバーフロー(GTPR コ ンペアマッチ)(GPTn_OVF) ・ GTCNT アンダーフロー (GPTn_UDF) ・ GTPC カウント停止 (GPTx_PC)(x = 0, 1, 4~6)
カウンタのクリア要因	コンペアマッチ A、コンペアマッチ B、または外部リセット信号のうちか ら選択	・ GTPR レジスタコンペアマッチ ・ インพุットキャプチャ ・ 入力端子の状態 ・ ELC イベント入力 ・ GTETR Gn (n = A~D) 端子入力
カスケード接続*	可能	-
ADC への変換開始トリガ生成	可能	可能

*RA4M3 グループはカスケード接続できませんが、H8S/2368 グループの TMR は 8bit なので、カスケード接続したら 16bit です。よって、RA4M3 グループの GPT で問題ありません。

3.6 ウォッチドッグタイマ (WDT)

本章では両マイコンのウォッチドッグタイマ(WDT)の仕様の相違点を記載します。

RA4M3 グループにはもう一つ独立ウォッチドッグタイマ(IWDT)もあります。こちらのクロックソースは低速オンチップオシレータのみで、仮に外部水晶発振子が破損しても監視を継続することが可能です。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: Watchdog \(r_wdt\) \(renesas.github.io\)](https://github.com/renesas/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/wdt/wdt_ek_ra4m3_ep)

HAL Driver Example Project

[https://github.com/renesas/ra-fsp-](https://github.com/renesas/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/wdt/wdt_ek_ra4m3_ep)

[examples/tree/master/example_projects/ek_ra4m3/wdt/wdt_ek_ra4m3_ep](https://github.com/renesas/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/wdt/wdt_ek_ra4m3_ep)

3.6.1 仕様比較

H8S/2368 グループと RA4M3 グループのウォッチドッグモードの仕様を表 3.8 に示します。

表 3.8 H8S/2368 グループと RA4M3 グループのウォッチドッグモードの仕様

項目	H8S/2368 グループ	RA4M3 グループ
bit 長	8bitx1ch	14bitx1ch
クロックソース	内部クロック($\phi/64$ 、 $\phi/128$ 、 $\phi/256$ 、 $\phi/512$ 、 $\phi/1024$ 、 $\phi/2048$ 、 $\phi/4096$ 、 $\phi/8192$)または WDT 専用内部発振器から選択可能 (ウォッチドッグタイマモード、インターバルタイマモード共通)	PCLKB の 4 分周/64 分周/128 分周/512 分周/2048 分周/8192 分周
リセット	オーバフローで発生 (ウォッチドッグタイマモード)	ダウンカウンタのアンダーフローまたはリフレッシュエラーで発生
割り込み	オーバフローで発生 (インターバルタイマモード)	カウンタのアンダーフローまたはリフレッシュエラーで発生
カウント開始条件	TCSR.TME=b'1	・オートスタートモード: リセット後、またはアンダーフロー/リフレッシュエラー発生後に自動的にカウント開始 ・レジスタスタートモード: WDTRR レジスタへの書き込みによるリフレッシュ動作でカウント開始 ・セキュアデベロッパーのみがオートスタートモードまたはレジスタスタートモードを選択可能
カウント停止条件	・リセット ・TCSR.TME=b'0	・リセット(ダウンカウンタおよび他のレジスタが初期値に戻る) ・カウンタのアンダーフローまたはリフレッシュエラー発生時

【注】 RA4M3 には#WDTOVF 信号に相当する出力はありません

3.7 シリアルコミュニケーションインタフェース(SCI)

本章では両マイコンのシリアルコミュニケーションインタフェースの仕様の相違点を記載します。

H8S/2368 グループと RA4M3 グループのシリアルコミュニケーションインタフェース(SCI)の仕様比較を表 3.9 に示します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: UART \(r_sci_uart\) \(renesas.github.io\)](https://github.com/renesas-ra/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/sci_uart/sci_uart_ek_ra4m3_ep)

[RA Flexible Software Package Documentation: I2C Master \(r_sci_i2c\) \(renesas.github.io\)](https://github.com/renesas-ra/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep)

[RA Flexible Software Package Documentation: SPI \(r_spi\) \(renesas.github.io\)](https://github.com/renesas-ra/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/sci_spi/sci_spi_ek_ra4m3_ep)

HAL Driver Example Project

https://github.com/renesas-ra/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/sci_uart/sci_uart_ek_ra4m3_ep

https://github.com/renesas-ra/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep

https://github.com/renesas-ra/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/sci_spi/sci_spi_ek_ra4m3_ep

3.7.1 仕様比較

H8S/2368 グループと RA4M3 グループのシリアルコミュニケーションインタフェース(SCI)の仕様比較を表 3.9 に示します。

表 3.9 H8S/2368 グループと RA4M3 グループの SCI の仕様比較

項目		H8S/2368 グループ	RA4M3 グループ
ch 数		5	6
転送モード		・ 調歩同期式 ・ クロック同期式 ・ スマートカードインタフェース ・ IrDA	・ 調歩同期式 (UART および調歩同期式通信 インタフェースアダプタ (ACIA)) ・ クロック同期式 ・ 簡易 IIC ・ 簡易 SPI ・ スマートカードインタフェ ース ・ マンチェスタインタフェース (SCIn (n = 3, 4)) ・ 拡張シリアルインタフェース (SCIn (n = 1, 2))
調歩同期式 モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	ストップビット	1 ビットまたは2 ビット	1 ビットまたは2 ビット
	パリティ	偶数パリティ/奇数パリティ/パ リティなし	偶数パリティ/奇数パリティ/パ リティなし
	受信エラー検出	・ パリティエラー ・ オーバーランエラー ・ フレーミングエラー	・ パリティエラー ・ オーバーランエラー ・ フレーミングエラー
	ブレークの検出	フレーミングエラー発生時 RxD 端子のレベルを直接リードするこ とでブレークを検出可能	SPTR レジスタを読み出すこと で、フレーミングエラーからの ブレークの検出が可能
クロック同期 式 モード	データ長	8 ビット	8 ビット
	受信エラー検出機能	オーバーランエラー	オーバーランエラー
	クロックソース	内部クロックまたは外部同期ク ロックを選択可能	内部クロックまたは外部クロッ クを選択可能
	送信/受信	1 段レジスタ	1 段レジスタまたは 16 段 FIFO のいずれか(SCIn (n = 0,3,4,9) が FIFO をサポート)を選択可能
スマートカー ド インタフェ ース モード	エラー処理	・ 受信時パリティエラーを検出す るとエラーシグナルを自動送出 ・ 送信時エラーシグナルを受信す るとデータを自動再送信	・ 受信中にパリティエラーを検 出するとエラーシグナルを自 動送出 ・ 送信中にエラーシグナルを受 信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/イン パースコンベンションの両方をサ ポート	ダイレクトコンベンションとイン パースコンベンションをサ ポート
全二重通信		可能	可能
ボーレート		内蔵ボーレートジェネレータで任 意のビットレートを選択可能	内蔵ボーレートジェネレータで 任意のビットレートを選択可能
LSB ファースト/MSB ファースト選択		可能	可能
割り込み要因		・ 送信終了 ・ 送信データエンプティ ・ 受信データフル ・ 受信エラー	・ 送信終了 ・ 送信データエンプティ ・ 受信データフル ・ 受信エラー ・ 受信データレディ* ・ アドレス一致*(注: SCIn (n = 0, 3, 4, 9) サポート) ・ 開始条件 ・ 再開条件 ・ 停止条件の生成完了(簡易 IIC モード用)

3.8 A/D 変換器

本章では両マイコンの A/D 変換器の相違点を記載します。

両マイコンの仕様比較を表 3.10 に示します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: ADC \(r_adc\) \(renesas.github.io\)](https://github.com/renesas/ra-flexible-software-package-documentation)

HAL Driver Example Project

[https://github.com/renesas/ra-fsp-](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/adc/adc_ek_ra4m3_ep)

[examples/tree/master/example_projects/ek_ra4m3/adc/adc_ek_ra4m3_ep](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/adc/adc_ek_ra4m3_ep)

表 3.10 A/D 変換器の仕様比較

項目	H8S/2368 グループ (AD 変換器)	RA4M3 グループ (ADC12)
分解能	10bit	12bit
入力チャンネル	10	最大 19
変換速度	・ 最小 7.6μS/ch(34MHz 動作時)	・ 最小 0.4μS(高精度高速チャンネル、PCLKC=50MHz 動作時)
動作モード	・ シングルモード ・ スキャンモード	・ シングルスキャンモード ・ 連続スキャンモード ・ グループスキャンモード
シングルモード	1 チャンネルの A/D 変換	任意に選択したチャンネルのアナログ入力、温度センサ出力、内部基準電圧を 1 回のみ A/D 変換
スキャンモード	1~4 チャンネルの連続 A/D 変換	選択したチャンネルのアナログ入力、温度センサ出力、および内部基準電圧を繰り返し A/D 変換
グループスキャンモード	-	・ 選択したチャンネルのアナログ入力、温度センサ出力、および内部基準電圧をグループ A、B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 ・ グループ A、グループ B は、各々のスキャン開始条件を選択することで、グループ A、グループ B の A/D 変換をそれぞれ異なるタイミングで開始することが可能
グループスキャンモード (グループ優先動作選択時)	-	グループスキャンモード(グループ優先動作選択時) ・ 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A(高)> グループ B。 ・ 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
データレジスタ	8	最大 19
サンプルホールド回路	あり	あり
AD 変換開始	・ ソフトウェア ・ 16 ビットタイマパルスユニット (TPU)または 8 ビットタイマ (TMR)による	・ ソフトウェアトリガ ・ イベントリンクコントローラ (ELC) からの同期トリガ ・ 外部トリガ ADTRG0 端子(ユニット 0)および ADTRG1 端子(ユニット 1)による非同期トリガ

割り込み	A/D 変換終了割り込み(ADI)	・シングルスキャンモード(ダブルトリガモード非選択)では、1 回のスキャン終了で A/D スキャン終了割り込み要求 (ADC12i_ADI (i = 0, 1)) および ELC イベント信号 (ADC12i_ADI (i = 0, 1)) を発生 - デジタルコンペア機能の比較条件成立で、コンペア割り込み要求 (ADC12i_CMPAI (i = 0, 1)/ADC12i_CMPBI (i = 0, 1)) を発生 - デジタルコンペア機能の比較条件成立で、ウィンドウコンペア ELC イベント信号 (ADC12i_WCMPPM(i = 0, 1)) を発生 - デジタルコンペア機能の比較条件非成立で、ウィンドウコンペア ELC イベント信号 (ADC12i_WCMPUM (i = 0, 1)) を発生 ・シングルスキャンモード(ダブルトリガモード選択)では、2 回のスキャン終了で A/D スキャン終了割り込み要求 (ADC12i_ADI (i = 0, 1)) および ELC イベント信号 (ADC12i_ADI (i = 0, 1)) を発生 ・連続スキャンモードでは、選択した全チャネルのスキャン終了で A/D スキャン終了割り込み要求(ADC12i_ADI (i = 0, 1)) および ELC イベント信号 (ADC12i_ADI (i = 0, 1)) を発生 ・グループスキャンモード(ダブルトリガモード非選択)では、グループ A のスキャン終了で A/D スキャン終了割り込み要求 (ADC12i_ADI (i = 0, 1)) および ELC イベント信号 (ADC12i_ADI (i = 0, 1)) を発生。グループ B のスキャン終了でグループ B の A/D スキャン終了割り込み要求 (ADC12i_GBADI (i = 0, 1)) を発生。 ・グループスキャンモード(ダブルトリガモード選択)では、2 回のグループ A のスキャン終了で A/D スキャン終了割り込み要求 (ADC12i_ADI (i = 0, 1)) および ELC イベント信号 (ADC12i_ADI (i = 0, 1)) を発生。グループ B のスキャン終了でグループ B の A/D スキャン終了割り込み要求 (ADC12i_GBADI (i = 0, 1)) を発生 ・ADC12i_ADI (i = 0, 1)、ADC12i_GBADI (i = 0, 1)、ADC12i_WCMPPM (i = 0, 1)、および ADC12i_WCMPUM(i = 0, 1)でデータトランスファコントローラ (DTC) を起動可能
モジュールストップ	可	可

3.9 RAM

本章では両マイコンの RAM の相違点を記載します。

両マイコンの仕様比較を表 3.11 に示します。

表 3.11 RAM の仕様比較

項目	H8S/2368 グループ(RAM)	RA4M3 グループ(SRAM)
容量	32/24/16KB	128KB (ECC あり : 64KB+ECC なし : 64KB)
パリティ	-	・ ECC あり : - ・ ECC なし : 偶数パリティ
エラーチェック	-	・ ECC あり : 1 ビット誤り訂正、最大 2 ビットの誤り検出 ・ ECC なし : 偶数パリティエラーチェック

3.10 フラッシュメモリ

本章では両マイコンのフラッシュメモリの相違点を記載します。

両マイコンの仕様比較を表 3.12 に示します。

表 3.12 フラッシュメモリの仕様比較

項目	H8S/2368 グループ (フラッシュメモリ/マスク ROM)	RA4M3 グループ (コードフラッシュメモリ)
容量	・ 384kB (0.35um F-ZTAT) ・ 256/384/512kB (0.18um F-ZTAT) ・ 256kB (マスク ROM)	1024kB
書き込み/消去方式	・ 書き込み : 128 バイト単位 ・ 消去 : ブロック単位 (0.35um F-ZTAT、0.18um F-ZTAT)	・ 書き込み : 32bit 単位 ・ 消去 : 8/32KB 単位
書き換え回数	100 回 (0.35um F-ZTAT、0.18um F-ZTAT)	10000 回
オンボードプログラミング	・ ブートモード (0.35um F-ZTAT、0.18um F-ZTAT) ・ ユーザプログラムモード (0.35um F-ZTAT、0.18um F-ZTAT) ・ ユーザブートモード (0.18um F-ZTAT)	・ ブートモード(SCI インタフェース)でのプログラム/イレース - 調歩同期式シリアルインターフェース (SCI9) を使用 - 通信速度は自動調整 ・ ブートモード(USB インタフェース)でのプログラム/イレース - USBFS を使用 - 特別なハードウェアが不要で、PC と直結可能 ・ オンチップデバッグモードによるプログラム/イレース - JTAG/SWD インタフェースを使用 ・ セルフプログラミングによるプログラム/イレース - システムをリセットすることなくコードフラッシュメモリのプログラム/イレースが可能
ライターモード	PROM ライタを用いて書き込み/消去が可能 (0.35um F-ZTAT、0.18um F-ZTAT)	PROM ライタを用いて書き込み/消去が可能
書き込み/消去プロテクト	可能 (0.35um F-ZTAT、0.18um F-ZTAT)	可能
低消費電力モード	スタンバイモードへの遷移で可 (0.35um F-ZTAT)	ソフトウェアスタンバイモードもしくはスリープモードへの遷移による

【注】 RA4M3 はデータフラッシュメモリを内蔵しています。

詳細は、RA4M3 グループ ユーザーズマニュアル ハードウェア編を参照してください。

3.11 クロック発振器

本章では両マイコンのクロック発振回路の相違点を記載します。
RA4M3 グループの FSP による設定の詳細は、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package ドキュメント: Clock Generation Circuit \(r_cgc\)](#)

renesas.github.io

HAL Driver Example Project

なし

3.11.1 仕様比較

H8S/2368 グループと RA4M3 グループのクロック発振回路の仕様比較の詳細を表 3.13 に示します。

表 3.13 H8S/2368 グループと RA4M3 グループのクロック発振回路の仕様比較詳細

項目	H8S/2368 グループ	RA4M3 グループ
オンチップ オシレータクロック	-	・ 高速オンチップオシレータ(HOCO) : 16/18/20 MHz ・ 中速オンチップオシレータ(MOCO) : 8MHz ・ 低速オンチップオシレータ(LOCO) : 32.768KHz
外部発振クロック	8-25MHz	・ メイン : 8~24MHz ・ サブ : 32.768KHz

3.12 低消費電力モード

本章では両マイコンの低消費電力モードの相違点を記載します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package ドキュメント: Low Power Modes \(r_lpm\) \(renesas.github.io\)](https://renesas.github.io/RA-Flexible-Software-Package-Docs/low-power-modes/r_lpm/)

HAL Driver Example Project

[https://github.com/renesas/ra-fsp-](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/lpm/lpm_ek_ra4m3_ep)

[examples/tree/master/example_projects/ek_ra4m3/lpm/lpm_ek_ra4m3_ep](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/lpm/lpm_ek_ra4m3_ep)

3.12.1 仕様比較

H8S/2368 グループと RA4M3 グループの低消費電力モードの一覧を表 3.14 に示します。

表 3.14 H8S/2368 グループと RA4M3 グループの消費電力モードの一覧

H8S/2368 グループ	RA4M3 グループ
クロック分周モード	-
スリープモード	スリープモード
モジュールストップモード	-
全モジュールクロックストップモード	-
ソフトウェアスタンバイモード	ソフトウェアスタンバイモード
ハードウェアスタンバイモード	スヌーズモード
-	ディープソフトウェアスタンバイモード

H8S/2368 グループの各モードでの本 LSI の内部状態を表 3.15 に示します。

表 3.15 H8S/2368 グループの各モードでの本 LSI の内部状態

動作状態		高速 モード	クロック 分周 モード	スリープ モード	モジュール ストップ モード	全モ ジュールク ロック ス トップモー ド	ソフトウェ アスタンバ イ モード	ハードウェア スタンバイ モー ド
クロック発振器		動作	動作	動作	動作	動作	停止	停止
CPU	命令実行	動作	動作	停止	動作	停止	停止	停止
	レジスタ			保持			保持	不定
外部割り 込み	NMI	動作	動作	動作	動作	動作	動作	停止
	IRQ0～7							
周辺機能	WDT	動作	動作	動作	動作	動作	停止 (保持)	停止 (リセット)
	TMR	動作	動作	動作	停止 (保持)	動作/停止 (保持)*1	停止 (保持)	停止 (リセット)
	DMAC	動作	動作	動作	停止 (保持)	停止 (保持)	停止 (保持)	停止 (リセット)
	DTC	動作	動作	動作	停止 (保持)	停止 (保持)	停止 (保持)	停止 (リセット)
	TPU	動作	動作	動作	停止 (保持)	停止 (保持)	停止 (保持)	停止 (リセット)
	PPG	動作	動作	動作	停止 (保持)	停止 (保持)	停止 (保持)	停止 (リセット)
	D/A	動作	動作	動作	停止 (保持)	停止 (保持)	停止 (保持)	停止 (リセット)
	A/D	動作	動作	動作	停止 (保持)	停止 (保持)	停止 (保持)	停止 (リセット)
	SCI	動作	動作	動作	停止*2 (リセット/ 保持)	停止*2 (リセット/ 保持)	停止*2 (リセット/ 保持)	停止 (リセット)
	IIC2	動作	動作	動作	停止*3 (リセット/ 保持)	停止*3 (リセット/ 保持)	停止*3 (リセット/ 保持)	停止 (リセット)
	RAM	動作	動作	動作	動作	動作	保持	保持
	I/O	動作	動作	動作	動作	保持	保持	ハイインピーダ ンス

【注】 停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

停止(リセット)は、内部レジスタ値および内部状態を初期化します。

モジュールストップモードは、停止設定をしたモジュールのみ停止(リセットまたは保持)します。

*1 MSTPCR の MSTP0 ビットの設定により、動作/停止を選択することができます。

*2 TDR、SSR、RDR は停止(リセット)、その他のレジスタは停止(保持)となります。

*3 BC2～0 は停止(リセット)、その他のレジスタは停止(保持)となります。

RA4M3 グループの各低消費電力モードの動作状態を表 3.16 に示します。

なお、表 3.16 の内容および注意事項の詳細については、RA4M3 グループ ユーザーズマニュアル ハードウェア編 表 10.2 を参照してください。

表 3.16 RA4M3 グループの各低消費電力モードの動作状態

項目	スリープモード	ソフトウェアスタンバイモード	スヌーズモード	ディープソフトウェアスタンバイモード
遷移条件	SBYCR.SSBY = 0 の状態で WFI 命令	SBYCR.SSBY = 1 かつ DPSBYCR.DPSBY = 0 の状態で WFI 命令	ソフトウェアスタンバイモードにおけるスヌーズ要求トリガ SNZCR.SNZE=1	SBYCR.SSBY = 1 かつ DPSBYCR.DPSBY = 1 の状態で WFI 命令
解除方法	すべての割り込みこのモードで利用可能なすべてのリセット	表 10.3 に示す割り込みこのモードで利用可能なすべてのリセット	表 10.3 に示す割り込みこのモードで利用可能なすべてのリセット	表 10.3 に示す割り込みこのモードで利用可能なすべてのリセット
割り込みによる解除後の状態	プログラム実行状態(割り込み処理)	プログラム実行状態(割り込み処理)	プログラム実行状態(割り込み処理)	リセット状態
リセットによる解除後の状態	リセット状態	リセット状態	リセット状態	リセット状態
メインクロック発振器	選択可能	停止	選択可能 ^(注5)	停止
サブクロック発振器	選択可能	選択可能	選択可能	選択可能
高速オンチップオシレータ	選択可能	停止	選択可能	停止
中速オンチップオシレータ	選択可能	停止	選択可能	停止
低速オンチップオシレータ	選択可能	選択可能	選択可能	選択可能 ^(注8)
IWDT 専用オンチップオシレータ	選択可能 ^(注1)	選択可能 ^(注1)	選択可能 ^(注1)	停止
PLL	選択可能	停止	選択可能 ^(注5)	停止
PLL2	選択可能	停止	選択可能 ^(注5)	停止
発振停止検出機能	選択可能	動作禁止	動作禁止	動作禁止
クロック/ブザー出力機能	選択可能	選択可能 ^(注2)	選択可能	停止(不定)
CPU	停止(保持)	停止(保持)	停止(保持)	停止(不定)
SRAMn (n = 0)	選択可能	停止(保持)	選択可能	停止(不定)
スタンバイSRAM	選択可能	停止(保持)	選択可能	停止(保持/不定) ^(注9)
フラッシュメモリ	動作	停止(保持)	停止(保持)	停止(保持)
DMA コントローラ(DMAC)	選択可能	停止(保持)	動作禁止	停止(不定)
データトランスファコ	選択可能	停止(保持)	選択可能	停止(不定)

ントローラ (DTC)				
USB2.0 フ ルスピード (USBFSn, n = 0)	選択可能	停止 (保持) USB レジューム検出は 可能	動作禁止 USB レジューム検出は 可能	停止 (保持/不定) USB レジューム検出は 可能 ^(注 10)
ウォッチ ドッグタイ マ (WDT)	選択可能 ^(注 1)	停止 (保持)	停止 (保持)	停止 (不定)
独立ウォッ チドッグタ イマ (IWD T)	選択可能 ^(注 1)	選択可能 ^(注 1)	選択可能 ^(注 1)	停止 (不定)
リアルタイム クロック (RTC)	選択可能	選択可能	選択可能	選択可能 ^(注 11)
低消費電力 非同期汎用 タイマ (AGTn (n = 0~3))	選択可能	選択可能 ^(注 3)	選択可能 ^(注 3)	選択可能 ^(注 3)
低消費電力 非同期汎用 タイマ (AGTn (n = 4~5))	選択可能	選択可能 ^(注 14)	選択可能 ^(注 14)	停止 (不定)
12 ビット A/D コン バータ (ADC12)	選択可能	停止 (保持)	選択可能 ^(注 15)	停止 (不定)
12 ビット D/A コン バータ (DAC12)	選択可能	停止 (保持)	選択可能	停止 (不定)
静電容量式 タッチセン シングユ ニット (CTSU)	選択可能	停止 (保持)	選択可能	停止 (不定)
データ演算 回路 (DOC)	選択可能	停止 (保持)	選択可能	停止 (不定)
シリアルコ ミュニケー ションイン タフェース (SCI0)	選択可能	停止 (保持)	選択可能 (スリープモードに遷移 するのに RXD0 立ち下 がりエッジが利用可 能)(調歩同期式モード時 のみ)(注 6)	停止 (不定)
シリアルコ ミュニケー ションイン タフェース (SCI(n = 1 ~4, 9))	選択可能	停止 (保持)	動作禁止	停止 (不定)
I2C バス インタフェ ース (IIC0)	選択可能	選択可能 ^(注 4)	選択可能 ^(注 4) ウェイクアップ割り込 みのみが利用可能	停止 (不定)

I2C バスインタフェース (IIC1)	選択可能	停止 (保持)	動作禁止	停止 (不定)
イベントリンクコントローラ (ELC)	選択可能	停止 (保持)	選択可能 ^(注 7)	停止 (不定)
IRQn (n = 0 ~ 15) 端子割り込み	選択可能	選択可能	選択可能	停止 (不定)
NMI、IRQn-DS (n = 0 ~ 15) 端子割り込み	選択可能	選択可能	選択可能	選択可能
低電圧検出 (LVD)	選択可能	選択可能	選択可能	選択可能 ^(注 12)
パワーオンリセット回路	動作	動作	動作	動作 ^(注 13)
その他の周辺モジュール	選択可能	停止 (保持)	動作禁止	停止 (不定)
I/O ポート	動作	保持	動作	保持

3.13 I2C バスインタフェース 2(IIC2)

本章では両マイコンのキャッシュの相違点を記載します。

両マイコンの仕様比較を表 3.17 に示します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: I2C Master \(r_iic_master\) \(renesas.github.io\)](https://github.com/renesas-ra/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep)

[RA Flexible Software Package Documentation: I2C Slave \(r_iic_slave\) \(renesas.github.io\)](https://github.com/renesas-ra/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep)

HAL Driver Example Project

[https://github.com/renesas-ra/ra-fsp-](https://github.com/renesas-ra/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep)

[examples/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep](https://github.com/renesas-ra/ra-fsp-projects/tree/master/example_projects/ek_ra4m3/sci_i2c/sci_i2c_ek_ra4m3_ep)

表 3.17 I2C バスインタフェース 2(IIC2)の仕様比較

項目	H8S/2368 グループ (IIC2)	RA4M3 グループ (IIC)
ch 数	2 チャンネル	2 チャンネル
転送フォーマット	I2C バスフォーマット	I2C バスフォーマットまたは SMBus フォーマット
転送速度	ファストモード対応(~400kbps)	ファストモードプラス対応(~1Mbps)
I2C バスフォーマット	マスタモードでは開始条件、停止条件の自動生成 - 受信時、アクノリッジの出力レベルを選択可能 - 送信時、アクノリッジビットを自動ロード - ビット同期/ウェイト機能内蔵 マスタモードではビットごとに SCL の状態をモニタして自動的に同期を取ります。転送準備ができていない場合には、SCL を Low レベルにして待機させます。	- スタートコンディション／リスタートコンディション／ストップコンディションの自動生成 - スタートコンディション（リスタートコンディション含む）／ストップコンディションの検出が可能 - 送信時、アクノリッジビットの自動ロード ノットアクノリッジビット検出時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信値に応じたアクノリッジビット値のソフトウェア制御が可能 - SCL 同期回路を有効にすることで SCL の同期がとれます。
動作モード	- マスタ送信 - マスタ受信 - スレーブ送信 - スレーブ受信	- マスタ送信 - マスタ受信 - スレーブ送信 - スレーブ受信
割込み	- 送信データエンプティ(スレーブアドレス一致時を含む) - 送信完了 - 受信データフル(スレーブアドレス一致時を含む) - アービトレーションロスト - NACK 検出時 - 停止条件検出	- 送信データエンプティ - 送信終了 - 受信データフル - アービトレーションロスト検出 - NACK 検出 - ストップコンディション検出 - タイムアウト検出 - スタートコンディション検出 - ウェイクアップ機能中のアドレス一致

【注】 RA4M3 は、SCI を簡易 I2C バス(マスタのみ可)として使用可能です。

3.14 バスステートコントローラ(BSC)

RA4M3 には外部バスはありませんが、QSPI を使ってメモリ拡張が可能です。

よって、ここでは、RA4M3 の QSPI との仕様の相違点を記載します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: QSPI \(r_qspi\) \(renesas.github.io\)](https://renesas.github.io/RA-Flexible-Software-Package-Documentation/QSPI(r_qspi))

HAL Driver Example Project

[https://github.com/renesas/ra-fsp-](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/qspi/qspi_ek_ra4m3_ep)

[examples/tree/master/example_projects/ek_ra4m3/qspi/qspi_ek_ra4m3_ep](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/qspi/qspi_ek_ra4m3_ep)

3.14.1 仕様比較

H8S/2368 グループのバスステートコントローラ(BSC)と RA4M3 グループのクワッドシリアルペリフェラルインタフェース(QSPI)の仕様比較を表 3.18 に示します。

表 3.18 バスステートコントローラ(BSC) の仕様比較

項目	H8S/2368 グループ (BSC)	RA4M3 グループ (QSPI)
外部空間	- 外部空間を 2M バイト単位の 8 エリアに分割して管理 - エリアごとにバス仕様を設定可能 - バースト ROM/DRAM インタフェースを設定可能	64MB の QSPI 空間のみ - -
基本バスインタフェース	- エリア 0～7 に対してチップセレクト CS0～CS7)を出力可能 - エリアごとに、8 ビットアクセス空間/16 ビットアクセス空間を選択可能 - エリアごとに、2 ステートアクセス空間/3 ステートアクセス空間を選択可能 - エリアごとに、プログラムウェイトステートを挿入可能	- QSSL 出力 1 エリアで 64MB のみ - さまざまな種類のフラッシュメモリデバイスに対応して、以下の設定が可能です。 - SPI バス基準周期 (SFMSKC.SFMDV[4:0]) - デューティサイクルの補正 (SFMSKC.SFMDTY) - ダミーサイクル数の調整 (SFMSDC.SFMDN[3:0]) - QSSL 信号の最小 High レベル幅 (SFMSSC.SFMSW[3:0]) - QSSL 信号セットアップ時間 (SFMSSC.SFMSLD) - QSSL 信号ホールド時間 (SFMSSC.SFMSHD) - シリアルデータ出力許可ホールド時間 (SFMSMD.SFMOEX)
バースト ROM インタフェース	エリア 0、エリア 1 に対してバースト ROM インタフェースを独立して設定可能	QSPI 空間上のフラッシュメモリ等へ独立して設定、アクセス可能
DRAM インタフェース	エリア 2～5 に対して DRAM インタフェースを設定可能	-
バス権調停機能(バスアービトレーション)	バスアービタを内蔵し、CPU、DMAC および DTC のバス権などを調停	バスアービタを内蔵し、CPU、DMAC および DTC のバス権などを調停

【注】 RA4M3 では SRAM や SDRAM などとは使用できませんが、QSPI バスインタフェースに同インタフェース対応のフラッシュメモリを実装いただくことで、大容量拡張、高速アクセスが可能です。

3.15 D/A 変換器

本章では H8S/2368 グループの D/A 変換器と RA4M3 グループの 12 ビット D/A コンバータ (DAC12) の相違点を記載します。

両マイコンの仕様比較を表 3.19 に示します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: DAC \(r_dac\) \(renesas.github.io\)](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/dac/dac_ek_ra4m3_ep)

HAL Driver Example Project

https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/dac/dac_ek_ra4m3_ep

表 3.19 D/A 変換器の仕様比較

項目	H8S/2368 グループ (D/A 変換器)	RA4M3 グループ (DAC12)
分解能	8bit	12bit
入力チャネル	2	2
変換速度	最大 10uS(負荷容量 20pF 時)	最大 3uS(負荷容量 20pf 時)
出力電圧	0-Vref(V)	0-VREFH(V)
ソフトウェアスタンバイモード時の D/A 出力保持機能	あり	あり
モジュールストップ	可	可

3.16 ダイレクトメモリアクセスコントローラ(DMAC)

本章では両マイコンのダイレクトメモリアクセスコントローラ(DMAC)の仕様の相違点を記載します。

RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: Transfer \(r_dmac\) \(renesas.github.io\)](https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/dmac/dmac_ek_ra4m3_ep)

HAL Driver Example Project

https://github.com/renesas/ra-fsp-examples/tree/master/example_projects/ek_ra4m3/dmac/dmac_ek_ra4m3_ep

3.16.1 仕様比較

H8S/2368 グループと RA4M3 グループの DMAC の仕様比較を表 3.20 に示します。

表 3.20 H8S/2368 グループと RA4M3 グループの DMAC の仕様比較

項目	H8S/2368 グループ	RA4M3 グループ
チャンネル数	ショートアドレスモード時:4 フルアドレスモード時:2	8
アドレスモード ショートアドレスモード	- デュアルアドレスモード/シングルアドレスモードの選択が可能 - デュアルアドレスモードでは転送元、転送先アドレスの一方を 24 ビット、他方を 16 ビットで指定 - シングルアドレスモードでは転送元、転送先アドレスの一方だけを 24 ビットで指定 - シングルアドレスモードでは 1 バスサイクルでの転送が可能 - デュアルアドレスモード、シングルアドレスモードに対し、シーケンシャルモード/アイドルモード/リピートモードの選択が可能	注 2
フルアドレスモード	- 転送元、転送先アドレスを 24 ビットで指定 - ノーマルモード/ブロック転送モードの選択が可能	注 2
転送モード	- ノーマルモード - リピートモード - - ブロック転送モード - シーケンシャルモード - アイドルモード - シングルアドレスモード	- ノーマル転送モード - リピート転送モード - リピートブロック転送モード - ブロック転送モード - - -
アドレス空間	16MByte のアドレス空間を直接指定可能	4 GB (0x0000_0000~0xFFFF_FFFF のうち、予約領域を除く領域)
転送単位	バイト/ワードに設定可能	1 データ(ビット長) 8 ビット、16 ビット、32 ビット - ブロックサイズ(データ長) 1~1024
起動要因	- 内部割り込み、外部リクエスト - オートリクエスト(転送モードに依存) 16 ビットタイマパルスユニット(TPU)のコンペアマッチ/インプットキャプチャ割り込み×6 - シリアルコミュニケーションインタフェース(SCI_0、SCI_1)の送信完了割り込み - 受信完了割り込み - A/D 変換器の変換終了割り込み - 外部リクエスト - オートリクエスト	チャンネルごとに個別に選択可能 注 1 周辺モジュールからの割り込み要求/外部割り込み入力端子からのトリガ(注 1)
モジュールストップ	選択可能	モジュールストップ状態の設定が可能

【注1】DMAC の起動要因については、RA4M3 グループ ユーザーズマニュアル ハードウェア編 「13. 割り込みコントローラユニット (ICU)」の表 13.4 を参照してください。

【注2】RA4M3 グループには外部バスがないため、アドレスモードはありません。

3.17 データトランスファコントローラ(DTC)

本章では両マイコンの、データトランスファコントローラ(DTC)の仕様の相違点を記載します。
RA4M3 グループの FSP による設定の詳細については、以下を参照してください。

RA Flexible Software Package Documentation

[RA Flexible Software Package Documentation: Transfer \(r_dtc\) \(renesas.github.io\)](https://renesas.github.io/RA-Flexible-Software-Package-Documentation/Transfer(r_dtc))

HAL Driver Example Project

なし

3.17.1 仕様比較

H8S/2368 グループと RA4M3 グループの DTC の仕様比較を表 3.21 に示します。

表 3.21 H8S/2368 グループと RA4M3 グループの DTC の仕様比較

項目	H8S/2368 グループ	RA4M3 グループ
転送モード	・ ノーマルモード 1 回の転送要求で 1 バイトまたは 1 ワードの転送を実行 メモリアドレスを 1 または 2 増減 転送回数は 1~65536 ・ リピートモード 1 回の転送要求で 1 バイトまたは 1 ワードの転送を実行 メモリアドレスを 1 または 2 増減 指定回数(1~256)転送後、初期状態を回復して動作を継続 ・ ブロック転送モード 1 回の転送要求で指定したブロックサイズの転送 ブロックサイズ 1~256 バイトまたはワード 転送回数は 1~65536 ソースまたはデスティネーションのいずれかをブロックエリアに指定可能	・ ノーマル転送モード 1 回の起動で 1 データを転送 転送元アドレスと転送先アドレスは、それぞれ個別に、インクリメント、デクリメント、または固定に設定可能 転送回数は 1~65536 回まで可能 ・ リピート転送モード 1 回の起動で 1 データを転送 転送元アドレスと転送先アドレスは、それぞれ個別に、インクリメント、デクリメント、または固定に設定可能 リピートサイズ分のデータを転送すると転送開始時のアドレスに復帰 リピート回数は最大 256 回設定可能で、最大 256 × 32 ビット(1024 バイト)転送可能 ・ ブロック転送モード 1 回の起動で 1 ブロックを転送 ブロックサイズは、最大 256 × 32 ビット = 1024 バイト設定可能 転送回数は、1~65536 まで指定可能 ソースまたはデスティネーションのいずれかをブロックエリアに指定可能
チェイン転送	可能	可能
アドレス空間	16M バイトのアドレス空間を直接指定可能	0x0000_0000~0xFFFF_FFFF のうち予約領域を除く 4 GB の領域
転送単位	バイト/ワードに設定可能	1 データ : 1 バイト(8 ビット)、1 ハーフワード(16 ビット)、1 ワード(32 ビット) 1 ブロックサイズ : 1~256 データ
起動要因	ソフトウェア	各種割り込み
DTC を起動した割り込みを CPU に要求	可能	可能
モジュールストップ	選択可能	選択可能

4. 参考資料

ユーザーズマニュアル:ハードウェア

RA4M3 グループユーザーズマニュアル ハードウェア編(R01UH0994JJ)

H8S/2368 グループユーザーズマニュアル ハードウェア編(RJJ09B0162)

RA4M3 グループ、H8S/2368 グループ以外の製品をご使用の場合は、
それぞれのユーザーズマニュアル ハードウェア編を参照してください。
(最新版をルネサスエレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサスエレクトロニクスホームページから入手してください。)

ユーザーズマニュアル:開発環境

Renesas Flexible Software Package (FSP) User's Manual (R11UM0155)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2024 年 10 月 01 日	－	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、に切り替えてください。リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子(または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$ から $V_{IH}(\text{Min.})$ までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス(予約領域)のアクセス禁止

リザーブアドレス(予約領域)のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス(予約領域)があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害(お客様または第三者いずれに生じた損害も含みます。以下同じです。)に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準: 輸送機器(自動車、電車、船舶等)、交通制御(信号)、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等)に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害(当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。)から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為(「脆弱性問題」といいます。)によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報(データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等)をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24(豊洲フォレシア)

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。