

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300H Super Low Power シリーズ

コンパレータと A/D コンバータを用いた低消費電流でのセンサ接続

要旨

本アプリケーションノートでは、H8/38602R 内蔵のコンパレータ機能を使用し低消費電流でのセンサ接続方法について説明します。

動作確認デバイス

H8/38602R

目次

| | |
|--------------------|----|
| 1. 概要 | 2 |
| 2. 仕様 | 3 |
| 3. 使用機能説明 | 4 |
| 4. 動作説明 | 10 |
| 5. ソフトウェア説明 | 11 |
| 6. フローチャート | 21 |
| 7. リンクアドレス指定 | 24 |

1. 概要

センサの出力電圧をコンパレータにより比較し、ある一定の閾値を超えていた場合 A/D 変換を行います。この方法の利点は、消費電流の少ないコンパレータで入力電圧の比較を行うことで、一定の閾値に満たない電圧の場合 A/D 変換を行わないといった処理が可能となり、結果 A/D 変換の回数を減らしシステムの低消費電流化を図ることができます。

図 1 にコンパレータを併用した場合としない場合の消費電流の差について、概念図を示します。

- コンパレータ併用時（右側）
アナログ入力信号がコンパレータで設定した閾値を超えた場合に A/D 変換を行います。
- コンパレータ未使用時（左側）
一定のタイミングで入力電圧のレベルに関係なく A/D 変換を行います。

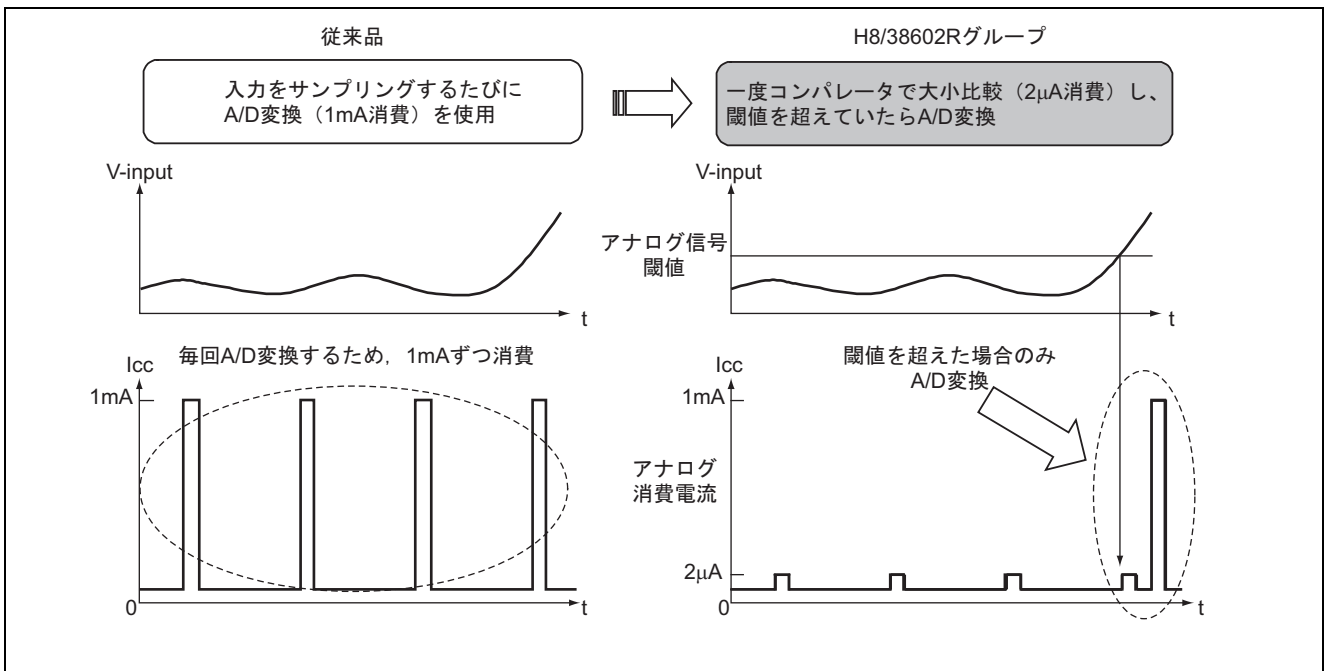


図 1 消費電流概念図

3. 使用機能説明

3.1 コンパレータ機能

3.1.1 コンパレータ機能説明

H8/38602R は、入力電圧とリファレンス電圧との比較を行うコンパレータを内蔵しています。図 3 にコンパレータのブロック図を示します。

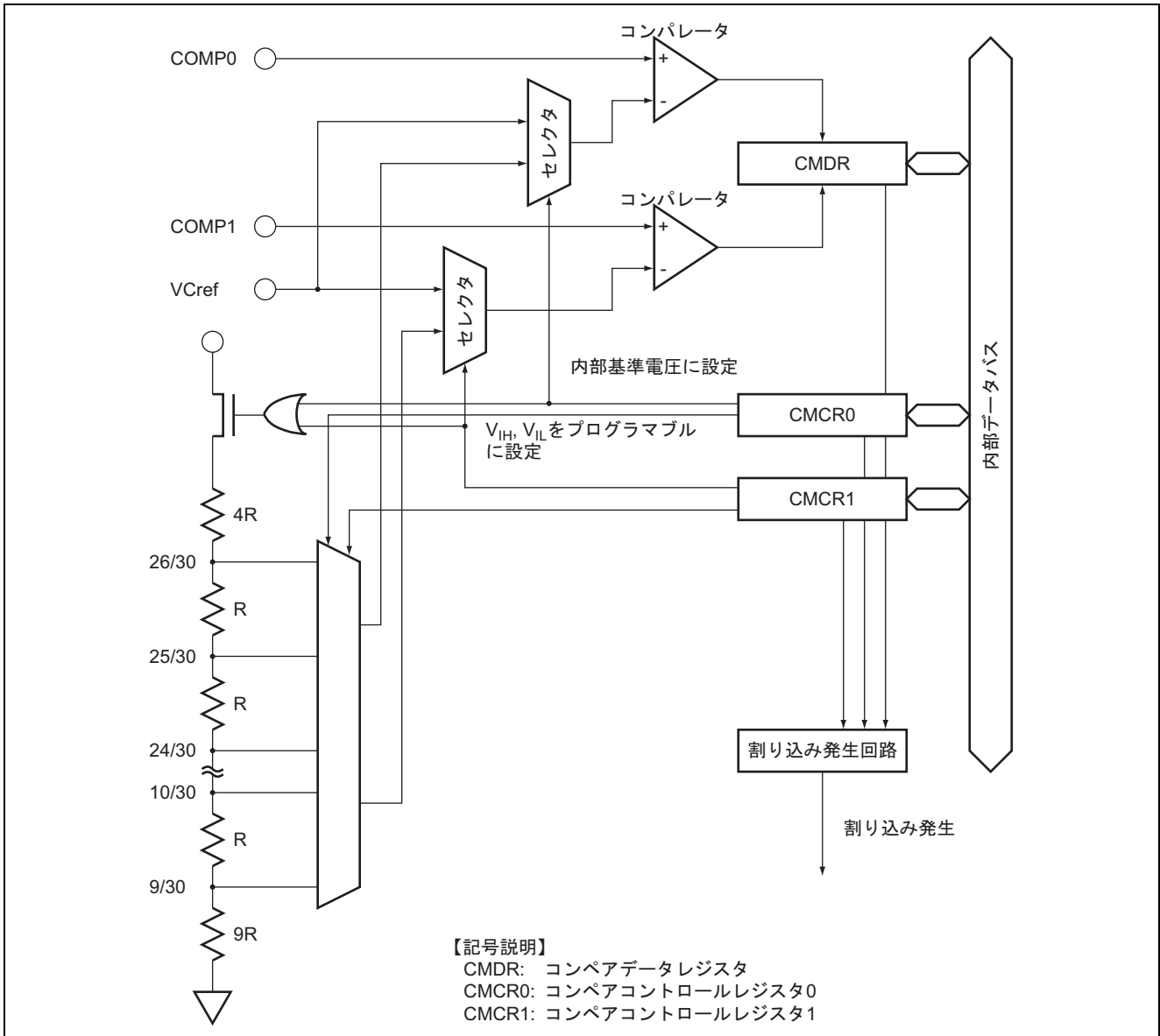


図 3 コンパレータブロック図

- コンペアコントロールレジスタ 0, 1 (CMCR0, CMCR1)
CMCR0, CMCR1 は、コンパレータを制御するレジスタです。
- コンペアデータレジスタ (CMDR)
CMDR は、アナログ入力端子とリファレンス電圧の比較結果を格納するレジスタです。

3.1.2 コンパレータのヒステリシス特性について

CMCR の CMLS によるヒステリシス選択 / 非選択時の CDR と COMP 端子の入力電圧について図 4 に示します。コンパレータの比較結果 CDR は図のように CMLS によってヒステリシス特性を選択できます。

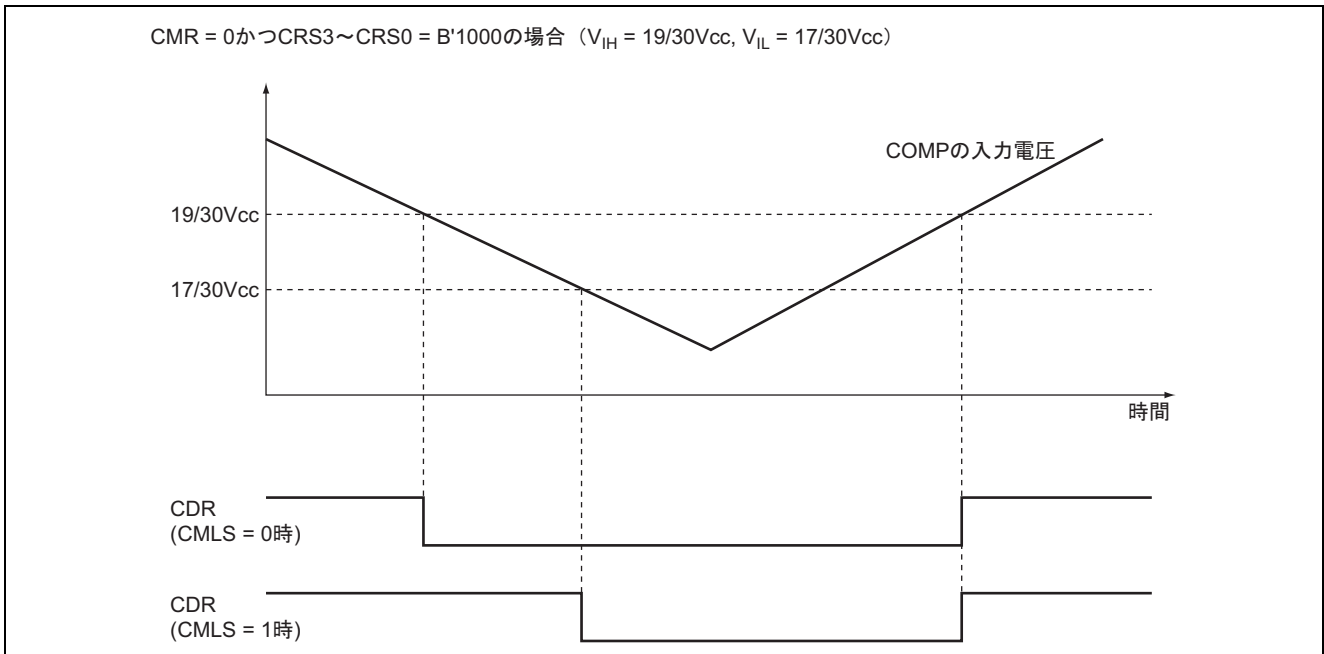


図 4 ヒステリシス選択 / 非選択時の CDR

3.2 A/D コンバータ機能

逐次比較方式の 10 ビットの A/D コンバータで、6 チャンネルのアナログ入力を変換することができます。

- A/D リザルトレジスタ (ADRR)**
 ADRR は A/D 変換結果を格納するための 16 ビットのリード専用レジスタで、ADRR に上位 10 ビットデータが格納されます。ADRR は常に CPU からリード可能です。A/D 変換中は ADRR の値は不定で、A/D 変換終了時に変換結果の 10 ビットデータが格納され、次の変換開始までこのデータが保持されます。ADRR の初期値は不定です。
 本レジスタリード時は、ワードサイズでリードしてください。
- A/D モードレジスタ (AMR)**
 AMR は A/D コンバータの変換時間の設定、外部トリガの選択、およびアナログ入力端子の設定を行います。
- A/D スタートレジスタ (ADSR)**
 ADSR は A/D 変換の開始または停止を設定します。

3.3 リアルタイムクロック (RTC) 機能

リアルタイムクロック (RTC: Real Time Clock) は、1 秒から 1 週間までの時間をカウントできるタイマです。また、割り込みは 0.25 秒から 1 週間まで発生させることができます。

- RTC コントロールレジスタ 1 (RTCCR1)
RTCCR1 は、時計タイマの動作開始 / 動作停止およびリセットを制御します。
- RTC コントロールレジスタ 2 (RTCCR2)
RTCCR2 は週、日、時、分、1 秒、0.5 秒および 0.25 秒の RTC 周期割り込みを制御します。週、日、時、分、1 秒、0.5 秒および 0.25 秒の各割り込みを許可すると、割り込みが発生した場合、RTC 割り込みフラグレジスタ (RTCFLG) の対応するフラグが 1 にセットされます。また RTC がフリーランカウンタとして動作しているとき、フリーランカウンタのオーバフロー割り込みを制御します。
- クロックソースセクタレジスタ (RTCCSR)
RTCCSR は、クロックソースの選択を行います。32.768kHz 以外のクロックを選択すると RTC 機能は無効となり、8 ビットのフリーランカウンタとして動作します。

3.4 低消費電力モード機能

リセット解除後の動作モードには、通常のアクティブ (高速) モードの他に消費電力を著しく低下させる 7 種類の低消費電力モードがあります。このほか、内蔵モジュールの機能を選択的に停止させて消費電力を低減させるモジュールスタンバイ機能があります。

- システムコントロールレジスタ 1 (SYSCR1)
SYSCR1 は、SYSCR2 とともに低消費電力モードの制御を行います。
- システムコントロールレジスタ 2 (SYSCR2)
SYSCR2 は、SYSCR1 とともに低消費電力モードの制御を行います。
- クロック停止レジスタ 1, 2 (CKSTPR1, CKSTPR2)
CKSTPR1, CKSTPR2 は内蔵周辺モジュールをモジュール単位でスタンバイ状態にします。

3.4.1 ウォッチモード

ウォッチモードはシステムクロック発振器および CPU の動作は停止し、WDT, RTC, タイマ B1, 非同期イベントカウンタ, コンパレータ以外の内蔵周辺機能は動作を停止します。規定の電圧が与えられている限り、CPU と一部の内蔵周辺モジュールの内部レジスタ、内蔵 RAM の内容は保持され、I/O ポートは遷移前の状態を保持します。

ウォッチモードは割り込みによって解除されます。割り込み要求が発生するとウォッチモードは解除され、割り込み例外処理を開始します。解除後のモードは SYSCR1 の LSON と SYSCR2 の MSON の組み合わせでアクティブ (高速) モードやアクティブ (中速) モード、またはサブアクティブモードに遷移します。アクティブモードに遷移するときは、SYSCR1 の STS2 ~ STS0 で設定された時間が経過すると割り込み例外処理を開始します。なお、CCR の I ビットが 1 の場合、あるいは割り込みイネーブルレジスタにより当該割り込み受け付けが禁止されている場合、ウォッチモードは解除できません。

ウォッチモードで $\overline{\text{RES}}$ 端子を Low レベルにすると、システムクロック発振器が発振を開始します。システムクロックの発振開始と同時に LSI 全体にシステムクロックが供給されます。RES 端子は必ずシステムクロックの発振が安定するまで Low レベルを保持してください。発振安定時間経過後 RES 端子を High レベルにすると CPU はリセット例外処理を開始します。表 2 にウォッチモードにおける LSI の状態を示します。図 5 にアクティブモードからウォッチモードへのモード遷移図を示します。

3.4.2 サブアクティブモード

サブアクティブモードではシステムクロック発振器が停止し、IIC2 以外の内蔵周辺モジュールは動作しません。規定の電圧が与えられている限り、一部の内蔵周辺モジュールの内部レジスタの内容を保持します。サブアクティブモードは、SLEEP 命令を実行すると解除されます。解除後のモードは、SYSCR1 の SSBY と LSON、TMA3、SYSCR2 の MSON と DTON の組み合わせによりサブスリープモード、アクティブモード、ウォッチモードへ遷移します。なお、CCR の I ビットが 1 の場合、あるいは割り込みイネーブルレジスタにより当該割り込みの受け付けが禁止されている場合は、サブアクティブモードは解除されません。

サブアクティブモードで $\overline{\text{RES}}$ 端子を Low レベルにすると、システムクロック発振器が発振を開始します。システムクロックの発振開始と同時に LSI 全体にシステムクロックが供給されます。 $\overline{\text{RES}}$ 端子は必ずシステムクロックの発振が安定するまで Low レベルを保持してください。発振安定時間経過後 $\overline{\text{RES}}$ 端子を High レベルにすると、CPU はリセット例外処理を開始します。

サブアクティブモードの動作周波数は、SYSCR2 の SA1、SA0 により、ウォッチクロック (ϕ_w)、ウォッチクロックの 2 分周、4 分周、8 分周から選択できます。動作周波数は SLEEP 命令実行後、SLEEP 命令実行前に設定した周波数に切り替わります。表 2 にサブアクティブモードにおける LSI の状態を示します。図 5 にサブアクティブモードからウォッチモードへのモード遷移図を示します。

表 2 LSI の状態

| 機能 | | アクティブ (高速) | ウォッチ | サブアクティブ |
|-------------|-------------|------------|-----------------------|-----------------------|
| システムクロック発振器 | | 動作 | 停止 | 停止 |
| サブクロック発振器 | | 動作 / 停止 | 動作 | 動作 |
| CPU | 命令 | 動作 | 停止 | 動作 |
| | RAM | 動作 | 保持 | 動作 |
| | レジスタ | 動作 | 保持 | 動作 |
| | I/O | 動作 | 保持 | 動作 |
| 外部割り込み | NMI | 動作 | 動作 | 動作 |
| | IRQ0 | 動作 | 動作 | 動作 |
| | IRQ1 | 動作 | 動作 | 動作 |
| | IRQAEC | 動作 | 動作 | 動作 |
| 周辺モジュール | タイマ B1 | 動作 | 動作 / 保持* ¹ | 動作 / 保持* ¹ |
| | タイマ W | 動作 | 保持 | 動作 / 保持* ² |
| | WDT | 動作 | 動作 / 保持* ³ | 動作 / 保持* ³ |
| | RTC | 動作 | 動作 / 保持* ⁴ | 動作 / 保持* ⁴ |
| | 非同期イベントカウンタ | 動作 | 動作 | 動作 |
| | SCI3/IrDA | 動作 | リセット | 動作 / 保持* ⁵ |
| | IIC2 | 動作 | 保持 | 保持 |
| | SSU | 動作 | 保持 | 動作 / 保持* ⁶ |
| | A/D コンバータ | 動作 | 保持 | 動作 / 保持* ⁷ |
| | コンパレータ | 動作 | 動作 | 動作 |

- 【注】 *1 内部クロックとして $\phi_w/256$, $\phi_w/1024$ を選択した場合に動作，その他は停止して保持。
 *2 内部クロックとして ϕ_w , $\phi_w/4$, $\phi_w/16$ を選択した場合に動作，その他は停止して保持。
 *3 内蔵発振器または内部クロックとして $\phi_w/16$, $\phi_w/256$ を選択した場合に動作，その他は停止して保持。
 *4 内部クロックとして $\phi_w/4$ を選択した場合に動作，その他は停止して保持。
 *5 内部クロックとして ϕ_w を選択した場合に動作，その他は停止して保持。
 *6 内部クロックとして $\phi_{SUB}/2$ を選択した場合に動作，その他は停止して保持。
 *7 内部クロックとして $\phi_w/2$ を選択した場合に動作，その他は停止して保持。

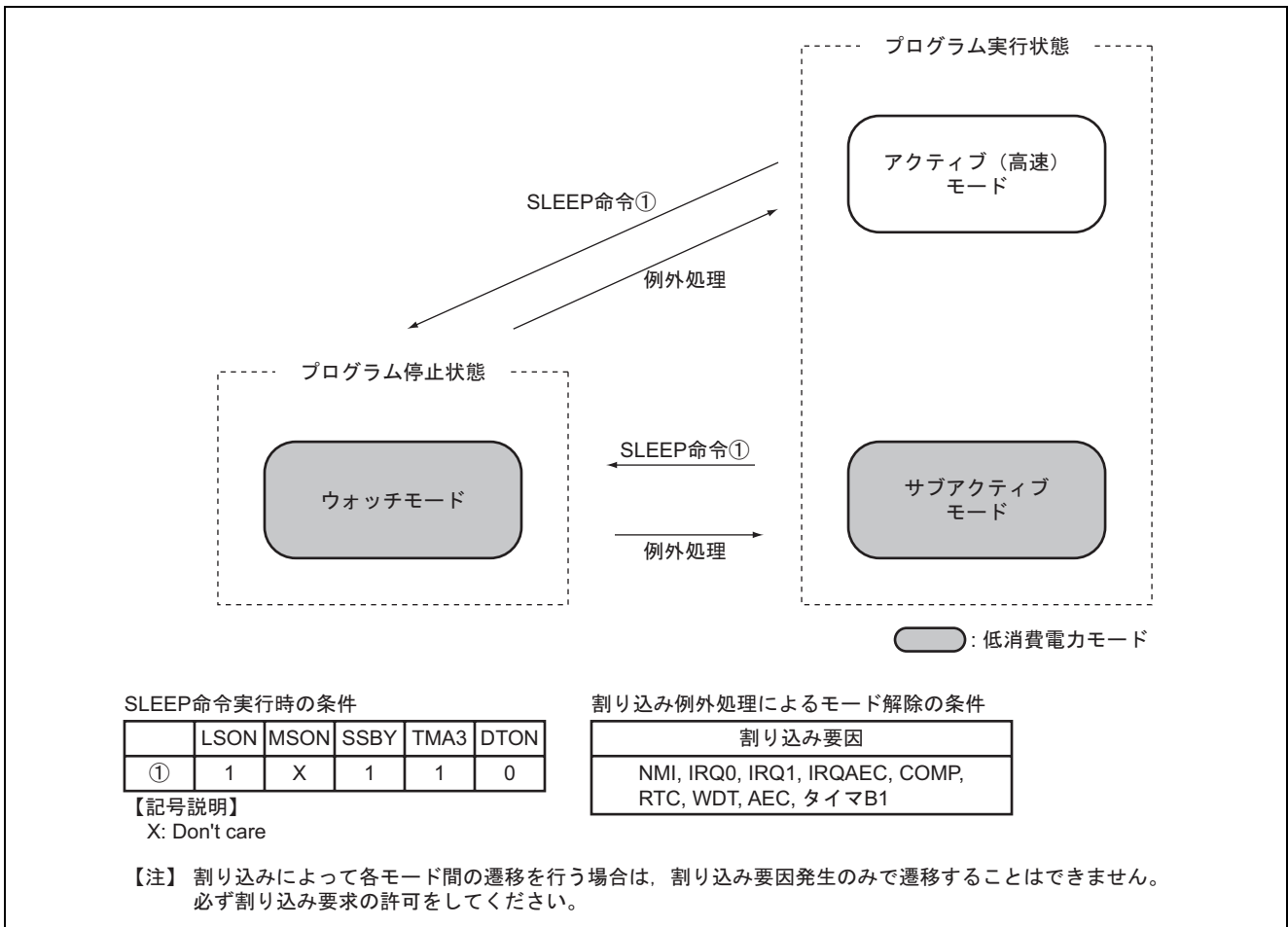


図5 モード遷移図

- アクティブ (高速) モードからウォッチモードへの遷移
 1. SYSCR1 の SSBY, LSON ビットを'1'にセット, TMA3 ビットを'0'にクリア
 2. SYSCR2 の DTON を'0'にクリア
 3. SLEEP 命令を実行
- ウォッチモードの解除
 1. ウォッチモードにおいて NMI, IRQ0, IRQ1, IRQAEC, COMP, RTC, WDT, AEC, タイマ B1 割り込み要求を受け付ける
 2. 割り込み処理を実行 (本アプリケーションでの復帰先はサブアクティブモードになります)
- サブアクティブモードからウォッチモードへの遷移
 1. SYSCR1 の SSBY, LSON ビットを'1'にセット, TMA3 ビットを'0'にクリア
 2. SYSCR2 の DTON ビットを'0'にクリア
 3. SLEEP 命令を実行

3.4.3 モジュールスタンバイモード

モジュールスタンバイ機能はすべての周辺モジュールに対して設定可能です。モジュールスタンバイ状態に設定されたモジュールはクロックの供給が停止して低消費電力状態となります。CKSTPR1, CKSTPR2 の各モジュールに対応したビットを 0 にするとそのモジュールはモジュールスタンバイ状態となり, 1 にすると解除されます。

3.5 ウォッチドッグタイマ機能

H8/38602R は、ウォッチドッグタイマ (WDT) を内蔵しており、リセット後 WDT はオンされています。WDT は 8 ビットのタイマで、システムの暴走などによりカウンタの値を CPU が書き換えられずにオーバーフローすると、H8/38602R 内部をリセットします。本アプリケーションノートでは、ウォッチドッグタイマ機能を使用しないため、ウォッチドッグタイマ機能を停止させます。

- タイマコントロール/ステータスレジスタ WD1 (TCSRWD1)
TCSRWD1 は TCSRWD1 自身と TCWD の書き込み制御を行うレジスタです。また、ウォッチドッグタイマの動作制御と動作状態を示す機能も持っています。本レジスタの書き換えは MOV 命令で行ってください。ビット操作命令では設定値の変更ができません。

3.6 割り込みコントローラ

H8/38602R は割り込みコントローラにより、割り込みの制御を行います。

- 割り込み許可レジスタ 1 (IENR1)
IENR1 は、RTC, IRQAEC, IRQ1, IRQ0 の割り込みをイネーブルにします。

3.7 LM35DZ 高精度・摂氏直読温度センサ IC

本アプリケーションノートにて使用する温度センサ IC について説明します。LM35DZ は出力が摂氏 (°C) 温度にリニアに比例する出力電圧を持つ高精度 IC 温度センサです。動作電圧は 4 ~ 30V で温度係数はリニアで +10mV/°C あります。詳細データシート等はナショナルセミコンダクター ジャパン株式会社ホームページ (<http://www.national.com/JPN/>) にてご確認ください。

3.8 機能割り付け

表 3 に本タスク例の機能割り付けを示します。表 3 に示すように機能を割り付け、コンパレータと A/D コンバータを使用した低消費電流でのセンサ接続を行います。

表 3 機能割り付け

| 機能 | 機能割り付け |
|---------|------------------------------------|
| CMCR0 | コンパレータの動作の制御, リファレンス電圧の選択を行う |
| CMDR | コンパレータの比較結果を格納 |
| ADRR | A/D 変換結果を格納 |
| AMR | A/D 変換用のクロックの選択, アナログチャネルを AN0 に設定 |
| ADSF | A/D 変換の開始 / 停止を制御 |
| RTCCR1 | RTC の動作の制御, リセットの制御を行う |
| RTCCR2 | RTC 周期割り込みの制御 |
| RTCCSR | RTC のクロックソースを選択 |
| SYSCR1 | SYSCR2 とともにモード遷移を制御 |
| SYSCR2 | SYSCR1 とともにモード遷移を制御 |
| CKSTPR1 | CKSTPR2 とともにモジュールスタンバイを制御 |
| CKSTPR2 | CKSTPR1 とともにモジュールスタンバイを制御 |
| IENR1 | RTC 周期割り込みの制御を行う |
| TCRWD1 | ウォッチドッグタイマを停止 |

4. 動作説明

コンパレータと A/D コンバータを使用した低消費電流でのセンサ接続方法を図 6 に示します。図 6 に示すようなハードウェア処理, およびソフトウェア処理によりコンパレータと A/D コンバータを使用した低消費電流でのセンサ接続を行います。

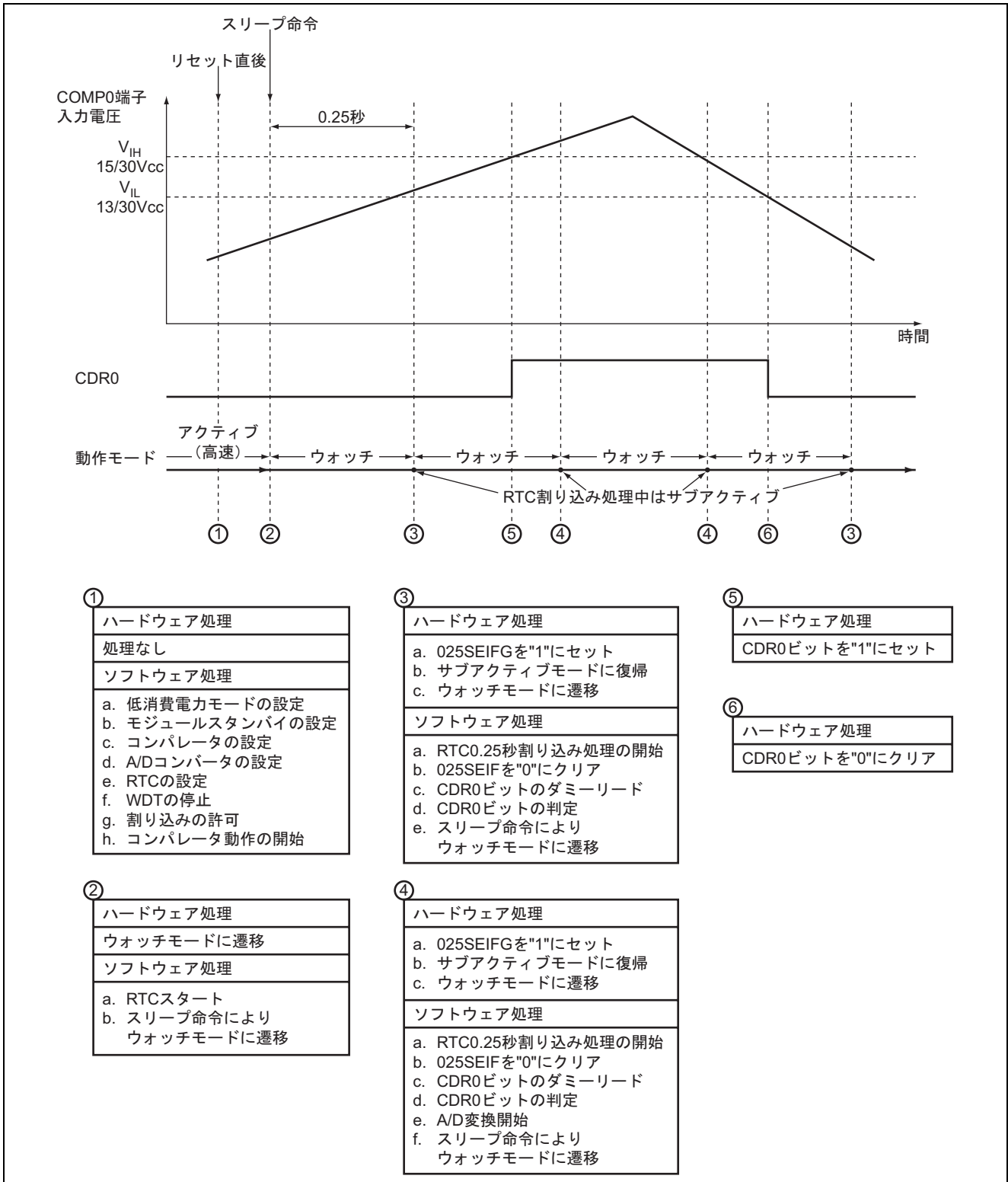


図 6 コンパレータと A/D コンバータを使用した低消費電流でのセンサ接続方法

5. ソフトウェア説明

5.1 モジュール説明

本タスク例のモジュールを表 4 に示します。

表 4 モジュール説明

| モジュール名 | ラベル名 | 機能 |
|----------|---------|--|
| メインルーチン | main | コンパレータの設定, A/D コンバータの設定, RTC の設定, スリープ命令の遷移先の設定, 低消費電力モードの設定, モジュールスタンバイ機能の設定, 使用 RAM 領域の初期化, WDT の停止, 割り込みの許可を行う。 |
| RTC 割り込み | rtc_int | コンパレータの比較, A/D 変換を行う。 |

5.2 引数の説明

本タスク例では, 引数を使用しません。

5.3 使用内部レジスタ説明

本タスク例の使用内部レジスタを以下に示します。

● コンペアコントロールレジスタ 0 (CMCR0)

アドレス: H'F0DC

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|------------------|------------------------------|------------------|------------------|--------------------------|--|
| 7 | CME0 | 0 | 0/1 | R/W | コンパレータイネーブル 0: コンパレータ停止 1: コンパレータ動作 |
| 6 | CMIE0 | 0 | 0 | R/W | コンパレータ割り込みイネーブル 0: コンパレータ割り込み禁止 1: コンパレータ割り込み許可 |
| 5 | CMR0 | 0 | 0 | R/W | コンパレータ・リファレンス電源選択 0: 内部電源をリファレンス電源に選択 1: VCref 端子によりリファレンス電源を入力 CMR ビットと CMLS ビットの組み合わせについては表 5 を参照。 |
| 4 | CMLS0 | 0 | 1 | R/W | コンパレータヒステリシス選択 0: ヒステリシス非選択 1: ヒステリシス選択 CMR = 1 のときは, CMLS = 0 と設定してください。 CMR ビットと CMLS ビットの組み合わせについては表 5 を参照。 |
| 3 2 1 0 | CRS3 CRS2 CRS1 CRS0 | 0 0 0 0 | 0 1 0 0 | R/W R/W R/W R/W | 内部リファレンス電圧選択 CMR = 0 かつ CMLS = 0 の場合は, V_{IH} の電位が内部電源として選択されます。 CMR = 0 かつ CMLS = 1 の場合, V_{IL} は下記となります。 CMR = 1 の場合, CRS3 ~ CRS0 ビットの設定は無効となります。 $V_{IH} \qquad V_{IL}$ 0100: $15/30 V_{CC}$ $13/30 V_{CC}$ |

表 5 CMR ビットと CMLS ビットの組み合わせ

| CMR | CMLS | 機能 |
|-----|------|--|
| 0 | 0 | 内部電源 (CRS3 ~ CRS0 による V_{IH} の設定電圧) と COMP 端子の電位を比較。 ヒステリシスなし。 |
| | 1 | 内部電源と COMP 端子の電位を比較。 ヒステリシスあり。 V_{IH} , V_{IL} は CRS3 ~ CRS0 で設定。 |
| 1 | 0 | V_{Cref} と COMP 端子の電位を比較。 ヒステリシスなし。 |
| | 1 | 設定禁止 |

● コンペアデータレジスタ (CMDR)

アドレス: H'F0DE

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----|--|
| 0 | CDR0 | —* | 0/1 | R | [セット条件] ● COMP0 端子 > リファレンス電圧 [クリア条件] ● COMP0 端子 リファレンス電圧 |

【注】 * 端子の状態とリファレンス電圧により決定されます。

● A/D リザルトレジスタ (ADRR)

アドレス: H'FFBC

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----|--|
| 15 | ADR9 | 不定 | 不定 | R | ADRR は A/D 変換結果を格納するための 16 ビットのリード専用レジスタで、ADRR に上位 10 ビットデータが格納されます。ADRR は常に CPU からリード可能です。A/D 変換中は ADRR の値は不定で、A/D 変換終了時に変換結果の 10 ビットデータが格納され、次の変換開始までこのデータが保持されます。ADRR の初期値は不定です。本レジスタリード時はワードサイズでリードしてください。 |
| 14 | ADR8 | 不定 | 不定 | R | |
| 13 | ADR7 | 不定 | 不定 | R | |
| 12 | ADR6 | 不定 | 不定 | R | |
| 11 | ADR5 | 不定 | 不定 | R | |
| 10 | ADR4 | 不定 | 不定 | R | |
| 9 | ADR3 | 不定 | 不定 | R | |
| 8 | ADR2 | 不定 | 不定 | R | |
| 7 | ADR1 | 不定 | 不定 | R | |
| 6 | ADR0 | 不定 | 不定 | R | |
| 5 | — | — | — | R | |
| 4 | — | — | — | R | |
| 3 | — | — | — | R | |
| 2 | — | — | — | R | |
| 1 | — | — | — | R | |
| 0 | — | — | — | R | |

• A/D モードレジスタ (AMR)

アドレス: H'FFBE

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|------------------|--------------------------|------------------|------------------|--------------------------|---|
| 6 | TRGE | 0 | 0 | R/W | <p>外部トリガセレクト</p> <p>外部トリガ入力による A/D 変換の開始を許可または禁止します。</p> <p>0: 外部トリガによる A/D 変換の開始を禁止</p> <p>1: $\overline{\text{ADTRG}}$ 端子の立ち上がり, または立ち下がりエッジで A/D 変換を開始</p> <p>$\overline{\text{ADTRG}}$ 端子のエッジ選択は IEGR の ADTRGNEG ビットで設定します。</p> |
| 5 4 | CKS1 CKS0 | 0 0 | 1 1 | R/W R/W | <p>クロックセレクト</p> <p>A/D 変換用クロックソースを選択します。</p> <p>00: $\phi/8$ (変換時間 = 124 ステート (max.) (基準クロック = ϕ のとき))</p> <p>01: $\phi/4$ (変換時間 = 62 ステート (max.) (基準クロック = ϕ のとき))</p> <p>10: $\phi/2$ (変換時間 = 31 ステート (max.) (基準クロック = ϕ のとき))</p> <p>11: $\phi_W/2$ (変換時間 = 31 ステート (max.) (基準クロック = ϕ_{SUB} のとき))</p> <p>設定値 11 でサブアクティブモード, サブスリープモード時では, CPU 動作クロックが ϕ_W のときのみ, A/D コンバータが使用可能となります。</p> |
| 3 2 1 0 | CH3 CH2 CH1 CH0 | 0 0 0 0 | 0 1 0 0 | R/W R/W R/W R/W | <p>チャンネルセレクト 3~0</p> <p>アナログ入力チャンネルの選択を行います。</p> <p>00xx: 非選択</p> <p>0100: AN0</p> <p>0101: AN1</p> <p>0110: AN2</p> <p>0111: AN3</p> <p>1000: AN4</p> <p>1001: AN5</p> <p>101x: 非選択</p> <p>11xx: 非選択</p> <p>チャンネルの選択の切り替えは, ADSF = 0 の状態で行ってください。</p> |

【記号説明】

X: don't care

● A/D スタートレジスタ (ADSR)

アドレス: H'FFBF

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----|--|
| 7 | ADSF | 0 | 0/1 | R/W | このビットを 1 にセットすると A/D 変換を開始します。変換が終了すると変換データは ADDR にセットされます。同時に 0 にクリアされ、A/D 変換を終了します。また、このビットに 0 をライトすることで A/D 変換を強制終了することができます。 |

● RTC コントロールレジスタ 1 (RTCCR1)

アドレス: H'F06C

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|------|--------|-----|-----|--|
| 7 | RUN | —/(0)* | 0/1 | R/W | RTC 動作開始 0: RTC は動作停止 1: RTC は動作開始 |
| 4 | RST | 0 | 1/0 | R/W | リセット 0: 通常動作 1: RTCCSR およびこのビットを除く全レジスタ、制御回路をリセットします。なお、1 にセットしたあとは、必ずこのビットを 0 にクリアしてください。 |

【注】 * RTCCR1 の RST ビットによるリセット後の初期値です。

● RTC コントロールレジスタ 2 (RTCCR2)

アドレス: H'F06D

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|---------|--------|-----|-----|--|
| 0 | 025SEIE | —/(0)* | 0/1 | R/W | 0.25 秒周期割り込み許可 0: 0.25 秒周期割り込みを禁止 1: 0.25 秒周期割り込みを許可 |

【注】 * RTCCR1 の RST ビットによるリセット後の初期値です。

● クロックソースセレクトレジスタ (RTCCSR)

アドレス: H'F06F

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 | |
|-----|------|-----|-----|-----|-------------------|-------------------------------|
| 3 | RCS3 | 1 | 1 | R/W | クロックソース選択 | |
| 2 | RCS2 | 0 | 0 | R/W | | 0000: $\phi/8$ フリーランカウンタ動作 |
| 1 | RCS1 | 0 | 0 | R/W | | 0001: $\phi/32$ フリーランカウンタ動作 |
| 0 | RCS0 | 0 | 0 | R/W | | 0010: $\phi/128$ フリーランカウンタ動作 |
| | | | | | | 0011: $\phi/256$ フリーランカウンタ動作 |
| | | | | | | 0100: $\phi/512$ フリーランカウンタ動作 |
| | | | | | | 0101: $\phi/2048$ フリーランカウンタ動作 |
| | | | | | | 0110: $\phi/4096$ フリーランカウンタ動作 |
| | | | | | | 0111: $\phi/8192$ フリーランカウンタ動作 |
| | | | | | | 1000: 32.768kHz RTC 動作 |
| | | | | | 1001 ~ 1111: 設定禁止 | |

● RTC 割り込みフラグレジスタ (RTCFLG)

アドレス: H'F067

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|----------|---------------------|-----|---------------------|---|
| 0 | 025SEIFG | —/(0)* ² | 0/1 | R/(W)* ¹ | [セット条件] ● 0.25 秒周期割り込みが発生したとき [クリア条件] ● 025SEIFG = 1 の状態で, 025SEIFG に 0 をライトしたとき |

【注】 *1 フラグクリアのための 0 ライトのみ可能です。

*2 RTCCR1 の RST ビットによるリセット後の初期値です。

● システムコントロールレジスタ 1 (SYSCR1)

アドレス: H'FFF0

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|------|-----|-----|-----|---|
| 7 | SSBY | 0 | 1 | R/W | ソフトウェアスタンバイ SLEEP 命令実行後の遷移先を選択します。 0: スリープモードあるいはサブスリープモードに遷移 1: スタンバイモードあるいはウォッチモードに遷移 |
| 6 | STS2 | 0 | 1 | R/W | スタンバイタイムセレクト 2~0 スタンバイモード, サブアクティブモードおよびウォッチモードからアクティブモード, スリープモードに遷移する際, システムクロック発振器が発振を開始してからクロックを供給するまでの待機状態数を設定します。動作周波数に応じて待機時間が発振安定時間以上となるように設定してください。 内蔵発振器を使用する場合は, 最小値 (STS2 = 1, STS1 = 1, STS0 = 1) を推奨します。推奨値以外の設定では待機時間終了前に動作を開始することがあります。 |
| 5 | STS1 | 0 | 1 | R/W | |
| 4 | STS0 | 0 | 0 | R/W | |
| 3 | LSON | 0 | 1 | R/W | ウォッチモードを解除したときに CPU の動作クロックをシステムクロック (ϕ) にするか, サブクロック (ϕ_{SUB}) にするか選択します。 0: CPU の動作クロックはシステムクロック (ϕ) 1: CPU の動作クロックはサブクロック (ϕ_{SUB}) |
| 2 | TMA3 | 0 | 1 | R/W | このビットは SYSCR1 の SSBY, LSON, SYSCR2 の DTON, MSON との組み合わせにより, SLEEP 命令実行後の遷移先を選択します。 |
| 1 | MA1 | 1 | 0 | R/W | アクティブモードクロックセレクト 1, 0 アクティブ (中速) モードおよびスリープ (中速) モードの動作クロックを選択します。MA1, MA0 ビットの書き込みはアクティブ (高速) モードまたはサブアクティブモードで行ってください。 00: $\phi_{osc}/8$ 01: $\phi_{osc}/16$ 10: $\phi_{osc}/32$ 11: $\phi_{osc}/64$ |
| 0 | MA0 | 1 | 0 | R/W | |

• システムコントロールレジスタ 2 (SYSCR2)

アドレス: H'FFF1

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|--------|------------|--------|--------|------------|---|
| 3 | DTOM | 0 | 1 | R/W | <p>ダイレクトトランスファオンフラグ</p> <p>このビットは SYSCR1 の SSBY, TMA3, LSON, SYSCR2 の MSON とともに SLEEP 命令実行後の遷移先を選択します。</p> |
| 2 | MSON | 0 | 0 | R/W | <p>ミドルスピードオンフラグ</p> <p>スタンバイモード, ウォッチモード, スリープモード解除後, アクティブ(高速)モードで動作させるか, アクティブ(中速)モードで動作させるか選択します。</p> <p>0: アクティブ(高速)モード 1: アクティブ(中速)モード</p> |
| 1 0 | SA1 SA0 | 0 0 | 1 1 | R/W R/W | <p>サブアクティブモードクロックセレクト 1, 0</p> <p>サブアクティブモードおよびサブスリープモードの動作クロックを選択します。SLEEP 命令実行後, 設定したクロックに切り替わります。</p> <p>00: $\phi_W/8$ 01: $\phi_W/4$ 10: $\phi_W/2$ 11: ϕ_W</p> |

● クロック停止レジスタ 1 (CKSTPR1)

アドレス: H'FFFA

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|-------------------------|-----|-----|-----|--|
| 7 | — | 0 | — | — | リザーブビット リードすると常に 0 が読み出されます。ライトは無効です。 |
| 6 | S3CKSTP | 0 | 0 | R/W | SCI3 モジュールスタンバイ* ¹ このビットが 0 のとき, SCI3 はスタンバイ状態になります。 |
| 5 | — | 0 | — | — | リザーブビット リードすると常に 0 が読み出されます。ライトは無効です。 |
| 4 | ADCKSTP | 0 | 1 | R/W | A/D コンバータモジュールスタンバイ このビットが 0 のとき, A/D コンバータはスタンバイ状態になります。 |
| 3 | — | 0 | — | — | リザーブビット リードすると常に 0 が読み出されます。ライトは無効です。 |
| 2 | TB1CKSTP | 0 | 0 | R/W | タイマ B1 モジュールスタンバイ このビットが 0 のとき, タイマ B1 はスタンバイ状態になります。 |
| 1 | FROMCKSTP* ² | 1 | 1 | R/W | フラッシュメモリモジュールスタンバイ このビットが 0 のとき, フラッシュメモリはスタンバイ状態になります。 |
| 0 | RTCCKSTP | 1 | 1 | R/W | RTC モジュールスタンバイ このビットが 0 のとき, RTC はスタンバイ状態になります。 |

【注】 *1 SCI3 モジュールスタンバイに設定した場合, SCI3 の全レジスタはリセット状態となります。

*2 オンチップエミュレータ使用時は必ず 1 にセットしてください。

● クロック停止レジスタ 2 (CKSTPR2)

アドレス: H'FFF8

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|-----------|-----|-----|------|---|
| 7 | — | 0 | — | — | リザーブビット リードすると常に 0 が読み出されます。ライトは無効です。 |
| 6 | TWCKSTP | 0 | 0 | R/W | タイマ W モジュールスタンバイ このビットが 0 のとき、タイマ W はスタンバイ状態になります。 |
| 5 | IICCKSTP | 0 | 0 | R/W | IIC2 モジュールスタンバイ このビットが 0 のとき、IIC2 はスタンバイ状態になります。 |
| 4 | SSUCKSTP | 0 | 0 | R/W | SSU モジュールスタンバイ このビットが 0 のとき、SSU はスタンバイ状態になります。 |
| 3 | AECCKSTP | 0 | 0 | R/W | 非同期イベントカウンタモジュールスタンバイ このビットが 0 のとき、非同期イベントカウンタはスタンバイ状態になります。 |
| 2 | WDCKSTP | 0 | 0 | R/W* | ウォッチドッグタイマモジュールスタンバイ このビットが 0 のとき、ウォッチドッグタイマはスタンバイ状態になります。 |
| 1 | COMPCKSTP | 0 | 1 | R/W | コンパレータモジュールスタンバイ このビットが 0 のとき、コンパレータはスタンバイ状態になります。 |
| 0 | — | 0 | — | — | リザーブビット リードすると常に 0 が読み出されます。ライトは無効です。 |

【注】 * WDCKSTP は TCSRW の WDON が 0 のとき有効になります。WDON が 1 (ウォッチドッグタイマ動作中) のとき WDCKSTP を 0 に設定すると WDCKSTP は 0 に設定されますが、ウォッチドッグタイマはモジュールスタンバイモードには入らずウォッチドッグ機能を継続します。ソフトウェアで WDON を 0 に設定すると同時に WDCKSTP が有効になり、ウォッチドッグタイマはモジュールスタンバイモードになります。

● 割り込み許可レジスタ 1 (IENR1)

アドレス: H'FFF3

| ビット | ビット名 | 初期値 | 設定値 | R/W | 機能 |
|-----|--------|-----|-----|-----|---|
| 7 | IENRTC | 0 | 1 | R/W | RTC 割り込みイネーブル このビットを 1 にすると、RTC 割り込み要求がイネーブルになります。 |

5.4 使用 RAM 説明

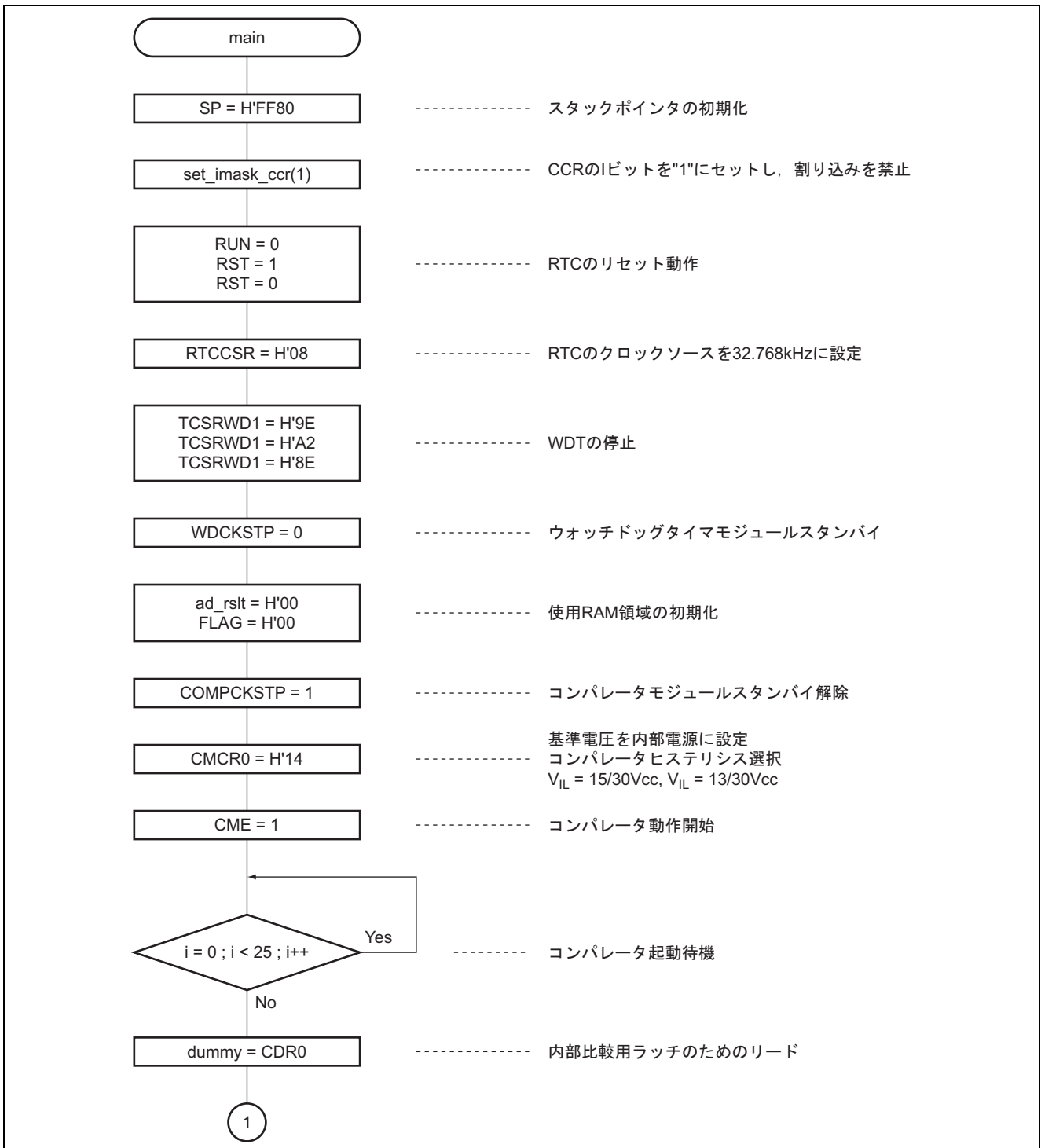
本タスク例で使用する RAM を示します。

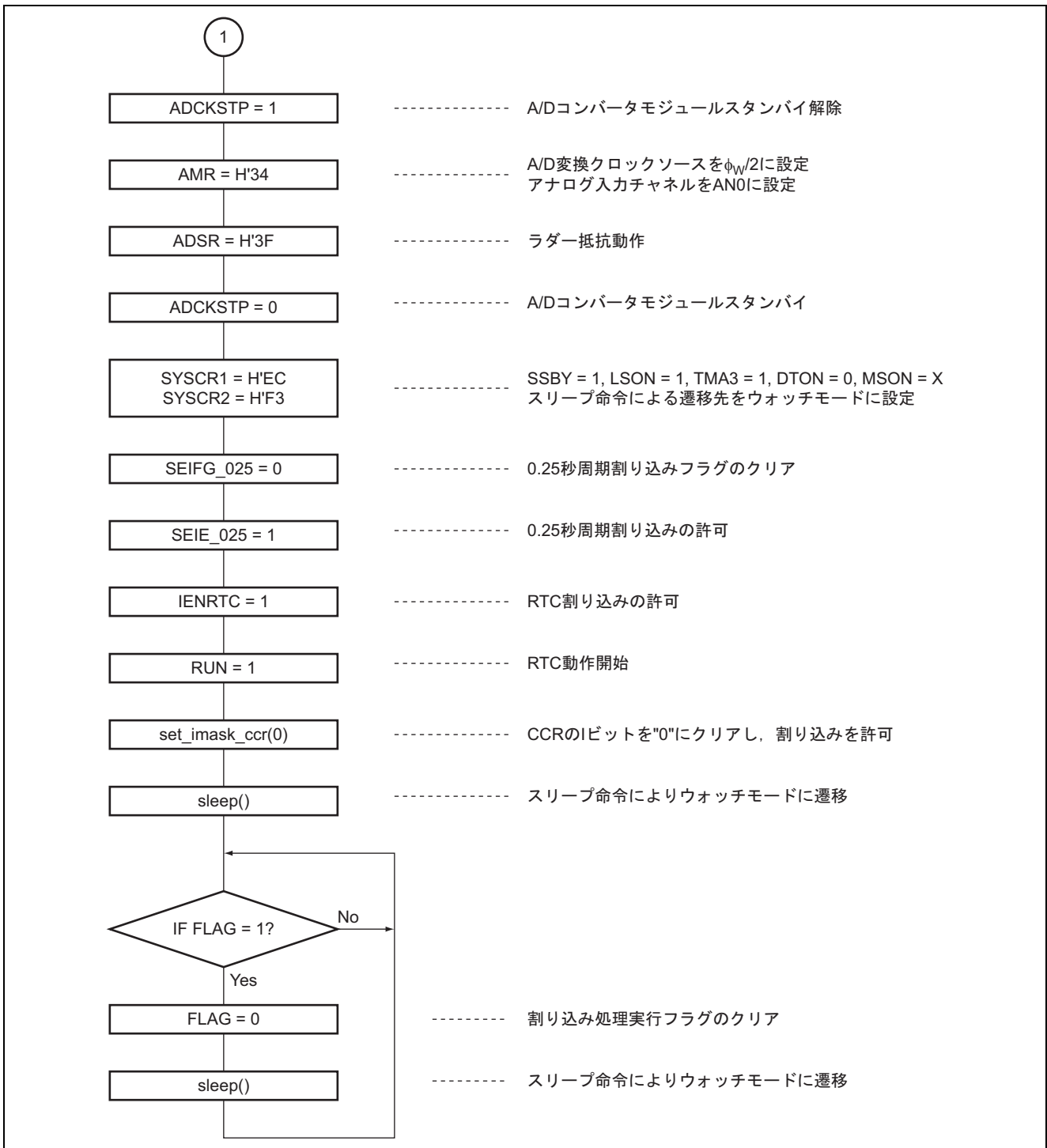
表 6 使用 RAM

| 型 | ラベル名 | 内容 | 使用関数 |
|----------------|---------|--|---------------|
| unsigned short | ad_rslt | A/D 変換結果を格納する | main, rtc_int |
| unsigned char | FLAG | 割り込み処理の実行を示すフラグ 0: 割り込み処理未実行 1: 割り込み処理実行 | main, rtc_int |

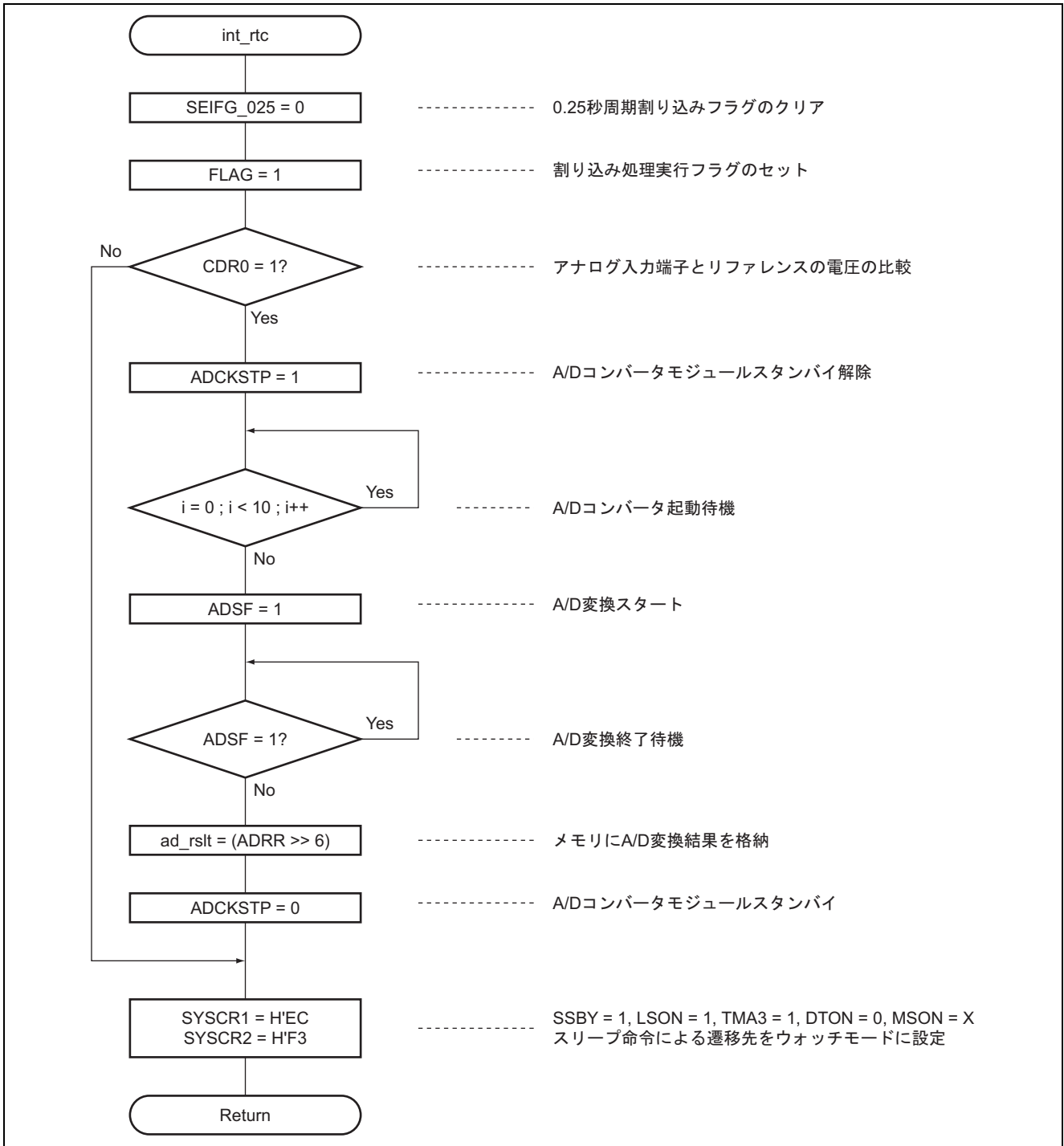
6. フローチャート

6.1 main 関数





6.2 int_rtc 関数



7. リンクアドレス指定

| セクション名 | アドレス |
|--------|--------|
| CVECT | H'0000 |
| P | H'0100 |
| B | H'F380 |

ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2007.03.15 | — | 初版発行 |
| | | | |
| | | | |
| | | | |
| | | | |

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意下さい。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのある機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行なうもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。