

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## MESC TECHNICAL NEWS

No. M16C-69-0103

WAIT 時周辺機能クロック停止ビットに関する  
補足説明

分 類	ドキュメント正誤表 注意事項 ノウハウ その他	対 象	M16C/60 シリーズ M16C/20 シリーズ
--------	----------------------------------	--------	------------------------------

## 1. 補足説明

WAIT 時周辺機能クロック停止ビット(CM02)は、ウエイトモード時に周辺機能クロックを停止させるためのビットです。このビットによって停止するのは、メインクロックから生成される周辺機能クロックです。低速モードおよび低消費電力モード時は、このビットに“1”を設定してウエイトモードに移行しないでください。

今後、下記のデータシートに説明を追加する予定です。

M16C/60 シリーズ

- ・ M16C/62 グループ(M16C/62、M16C/62A)
- ・ M16C/6H グループ
- ・ M16C/6K グループ
- ・ M16C/6N グループ
- ・ M16C/6V グループ

M16C/20 シリーズ

- ・ M30201 グループ
- ・ M30218 グループ
- ・ M30220 グループ
- ・ M30221 グループ

参考までに、M16C/62A グループデータシートの該当ページを添付します。追加箇所に下線を引いています。

添付 : M16C/62A グループデータシート(3 枚)

## クロック発生回路

図1.10.4にシステムクロック制御レジスタ0、システムクロック制御レジスタ1の構成を示します。

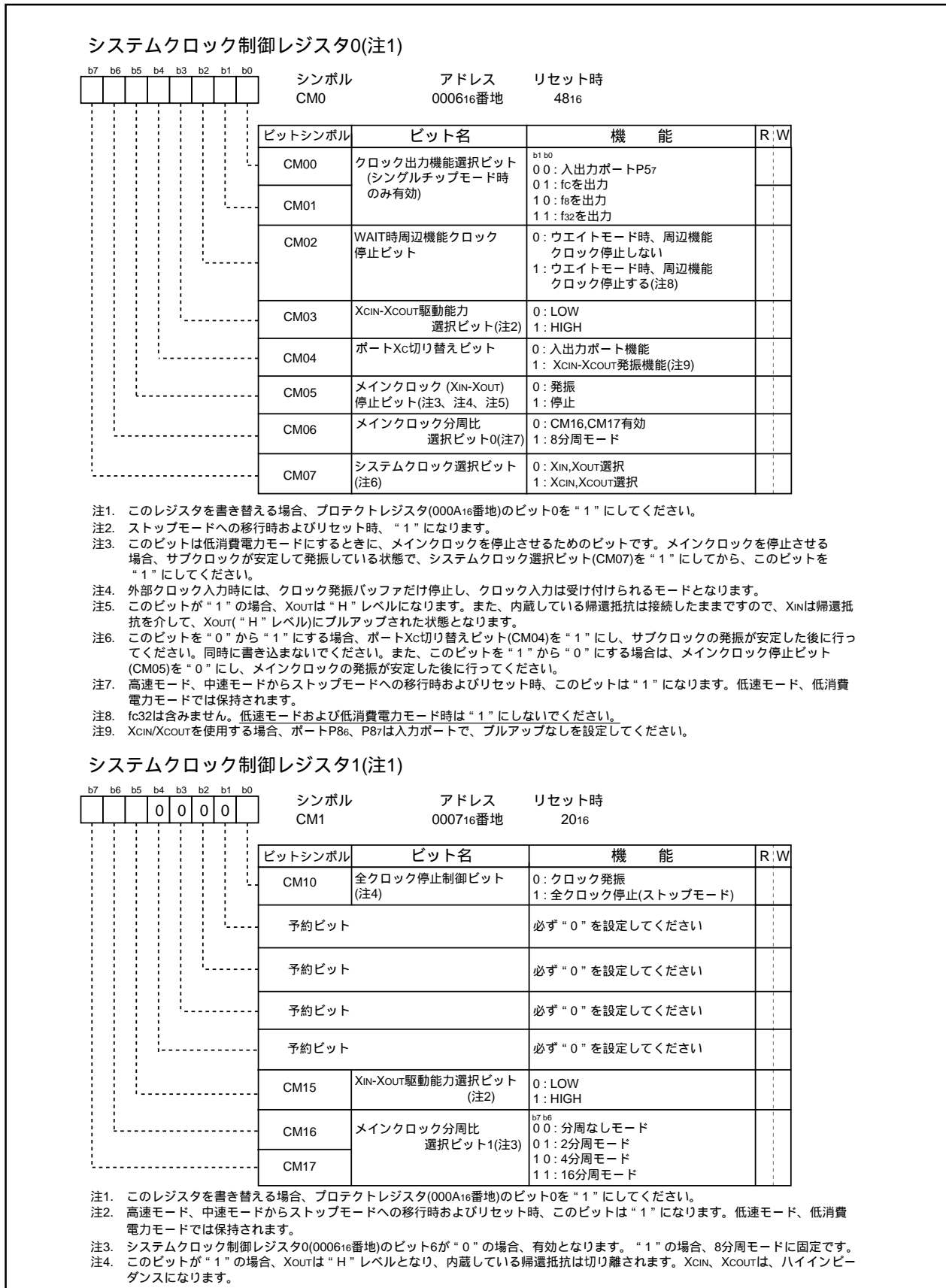


図1.10.4. システムクロック制御レジスタ0、システムクロック制御レジスタ1の構成

## ウエイトモード

## ウエイトモード

WAIT命令を実行するとBCLKが停止し、マイクロコンピュータはウエイトモードに入ります。ウエイトモードでは、発振は停止しませんが、BCLKおよび監視タイマは停止します。WAIT時周辺機能クロック停止ビットに“1”を書いて、WAIT命令を実行すると、内蔵周辺機能へ供給しているクロックが停止し、消費電力を低減することができます。ただし、サブクロックから生成している周辺機能クロック(fc32)は停止しませんので、消費電力の削減にはなりません。低速モードおよび低消費電力モード時にはこのビットに“1”を設定してウエイトモードに移行しないでください。ウエイトモード時のポートの状態を表1.10.3に示します。

ウエイトモードはハードウェアリセットまたは割り込みによって解除されます。ウエイトモードの解除に割り込みを使用する場合、対象となる割り込みは、あらかじめ割り込み許可状態に、解除に使用しない割り込みは優先レベルを0にしてからウエイトモードに移行してください。割り込みで復帰した場合、マイクロコンピュータはWAIT命令を実行したときのクロックをBCLKとし、割り込みルーチンから動作を再開します。ウエイトモードの解除にハードウェアリセットおよびNMI割り込みのみを使用する場合、すべての割り込み優先レベルを0にしてから、ウエイトモードに移行してください。

表1.10.3. ウエイトモード時のポートの状態

端 子		メモリ拡張モード マイクロプロセッサモード	シングルチップモード
アドレスバス, データバス, CS0 ~ CS3, BHE		ウエイトモードに入る直前の状態を保持	/
RD, WR, WRL, WRH		“ H ”	
HLDA, BCLK		“ H ”	
ALE		“ H ”	
ポート		ウエイトモードに入る直前の状態を保持	
CLKOUT	fc選択時	シングルチップモード時だけ有効	停止しません
	f8、f32選択時	シングルチップモード時だけ有効	WAIT時周辺機能クロック停止ビットが“0”のとき停止しません WAIT時周辺機能クロック停止ビットが“1”のときウエイトモードに入る直前の状態を保持

## 使用上の注意事項

## タイマBの注意事項 (パルス周期測定 / パルス幅測定モード)

- (1) カウント開始後に測定モード選択ビットの変更を行うと、タイマBi割り込み要求ビットが“1”になります。
- (2) カウント開始後、1回目の有効エッジの入力時は、不定値がリロードレジスタに転送されます。また、このとき、タイマBi割り込み要求は発生しません。

## A-D変換器の注意事項

- (1) A-D制御レジスタ0の各ビット(ビット6を除く)、A-D制御レジスタ1の各ビット、およびA-D制御レジスタ2のビット0に対する書き込みは、A-D変換停止時(トリガ発生前)に行ってください。特にVref接続ビットを“0”から“1”にしたときは、1 $\mu$ s以上経過した後にA-D変換を開始させてください。
- (2) A-D動作モードを変更する場合は、アナログ入力端子を再選択してください。
- (3) 単発モードまたは単掃引モードで使用する場合  
A-D変換が完了したことを確認してから、対象となるA-Dレジスタを読み出してください(A-D変換の完了はA-D変換割り込み要求ビットで判定できます)。
- (4) 繰り返しモード、繰り返し掃引モード0または繰り返し掃引モード1で使用する場合  
CPUの内部クロックは、メインクロックを分周せずに使用してください。

## ストップモード、ウェイトモードの注意事項

- (1) ストップモードからハードウェアリセットによって復帰する場合、メインクロックの発振が十分に安定するまで、リセット端子を“L”レベルにする必要があります。
- (2) ウェイトモードおよびストップモードに移行する場合、命令キューは、WAIT命令および全クロック停止ビットを“1”にする命令から4バイト先読みしてプログラムが停止します。したがってWAIT命令および全クロック停止ビットを“1”にする命令の後にはNOPを最低4つ入れてください。
- (3) 低速モードおよび低消費電力モード時には周辺機能クロック停止ビット(CM02)に“1”を設定してウェイトモードに移行しないでください。

## 割り込みの注意事項

- (1) 00000<sub>16</sub>番地の読み出し  
マスクブル割り込みが発生した場合、割り込みシーケンスの中でCPUは、割り込み情報(割り込み番号と割り込み要求レベル)を00000<sub>16</sub>番地から読み出します。  
それを読み出すことでその割り込みが発生する割り込み要求ビットが“0”になります。  
ソフトウェアにより00000<sub>16</sub>番地を読み出しても、許可されている最も優先度の高い割り込み要因の要求ビットが“0”になります。そのため、割り込みが発生しても割り込みルーチンを実行しない可能性があります。  
したがって、ソフトウェアで00000<sub>16</sub>番地に対して読み出しを行わないでください。
- (2) スタックポインタの設定  
リセット直後スタックポインタの値は、“0000<sub>16</sub>”に初期化されています。そのため、スタックポインタに値を設定する前に割り込みを受け付けると、暴走の要因となります。割り込みを受け付ける前に、必ずスタックポインタに値を設定してください。  
特に、 $\overline{\text{NMI}}$ 割り込みを使用する場合は、プログラムの先頭でスタックポインタを初期化してください。リセット直後の先頭の1命令に限り、 $\overline{\text{NMI}}$ 割り込みを含むすべての割り込みが禁止されています。
- (3)  $\overline{\text{NMI}}$ 割り込み  
 $\overline{\text{NMI}}$ 割り込みは、割り込みを禁止することができません。したがって、使用しない場合は、 $\overline{\text{NMI}}$ 端子に抵抗を介してVcc端子に接続(プルアップ)してください。必ず端子処理は必要です。