

ROE521000EPB00 リリースノート ～ご使用の前に必ずお読みください～

株式会社ルネサス ソリューションズ

この度は、ルネサス エレクトロニクス株式会社製PC7501対応エミュレーションプローブ ROE521000EPB00をご購入いただき、誠にありがとうございます。本資料には本製品をご使用になる前に必要な情報が記載されております。製品ご使用の前に必ずお読みください。

はじめに

ROE521000EPB00は、ルネサス16ビットMCU、R8Cファミリ用エミュレーションプローブです。

- エミュレーションプローブ：ROE521000EPB00
R8C ファミリ用のエミュレーションプローブ(ボード製品)です。エミュレータ本体 PC7501 と組み合わせて使用します。

セットアップガイド

[こちらを参照ください](#)

- | | |
|--|--|
| 1. 製品内容の確認 | → 本資料「梱包内容」 |
| ▽ | |
| 2. ユーザ登録 | → ROE521000EPB00 ユーザーズマニュアル
「ユーザ登録」 |
| ▽ | |
| 3. ハードウェアのセットアップと電源投入 | → ROE521000EPB00 ユーザーズマニュアル
「2. セットアップ」 |
| ▽ | |
| 4. High-performance Embedded Workshop
およびエミュレータデバグの起動 | → ROE521000EPB00 ユーザーズマニュアル
「3. 使用方法」 |

対応 MCU グループ

ROE521000EPB00は以下の変換基板との組合せでR8Cファミリの各MCUグループに対応します。

変換基板名	対応MCUグループ
ROE521134CFG00	: R8C/10, R8C/11, R8C/12, R8C/13
ROE521174CSJ00	: R8C/14, R8C/15, R8C/16, R8C/17, R8C/18, R8C/19, R8C/1A, R8C/1B, R8C/28, R8C/29
ROE521174CDB00	: R8C/14, R8C/15, R8C/16, R8C/17, R8C/18, R8C/19, R8C/1A, R8C/1B
ROE521237CFK00	: R8C/20, R8C/21, R8C/22, R8C/23
ROE521258CFJ00	: R8C/24, R8C/25
ROE521276CFG00	: R8C/26, R8C/27
ROE5212BACFG00	: R8C/2A, R8C/2B
ROE5212BACFK00	: R8C/2A, R8C/2B
ROE5212DACFK00	: R8C/2C, R8C/2D
ROE5212L4CFG00	: R8C/2K, R8C/2L

梱包内容

ご使用の前に下記の製品がすべて揃っているかをご確認ください。

1	ROE521000EPB00エミュレーションプローブ	1台
2	発振回路基板OSC-3 (20MHz)	1個
3	発振回路基板OSC-2 (J1のみ実装品)	1個
4	ROE521000EPB00 リリースノート(日本語版【本紙】/英語版)	各1部
5	ROE521000EPB00 ユーザーズマニュアル(日本語版/英語版)	各1冊

もし不足や不良がございましたら、お手数ですがすぐにご購入いただいた担当の株式会社ルネサス販売又は特約店へお問い合わせください。また、梱包製品についてお気付きの点がございましたら、最寄りのルネサス エレクトロニクス株式会社、株式会社ルネサス ソリューションズ、ルネサス エレクトロニクス販売株式会社または特約店へお問い合わせください。

最新情報を入手するには

以下のURLにホームページを開設しています。こちらでは、ツール製品に関する最新情報が掲載されていますのでご利用ください。またエミュレータデバグ、C/C++コンパイラパッケージ無償評価版の最新版もダウンロードできます。

<http://japan.renesas.com/tools>

問い合わせは

エミュレーションプローブROE521000EPB00のハードウェアおよびエミュレータデバグの技術的な内容に関するお問い合わせは、以下URLの「日本国内お問合せ／技術関連」からお願いいたします。

[日本国内お問合せ／技術関連] http://japan.renesas.com/tech_inquiry

ご使用上の注意事項

本製品をご使用になる前に、必ず製品添付のユーザーズマニュアルをお読みください。R8Cファミリの各グループに対する注意事項を以下に記載します。本製品でデバッグできない機能については、オンチップデバッグエミュレータ E8a、または実MCUにてデバッグ・評価を行ってください。

(1) R8C/10, /11, /12, /13 グループ

● CPU書き換えモードに関して

イレーズサスペンド機能を許可(FMR40="1")したCPU書き換えモードのデバッグはできません。また、CPU書き換え時のブロックイレーズおよびバイトプログラム時間は、実MCUと異なります。

(2) R8C/14, /15 グループ

● CPU書き換えモードに関して

イレーズサスペンド機能を許可(FMR40="1")したCPU書き換えモードのデバッグはできません。また、CPU書き換え時のブロックイレーズおよびバイトプログラム時間は、実MCUと異なります。

● リセット後カウントソース保護モード選択ビットの変更に関して

オプション機能選択レジスタ(OFS:0FFFFh番地)のビット7(GSPROINI)を変更(メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え)する場合、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されない場合があります。

(3) R8C/16, /17 グループ

● CPU書き換えモードに関して

イレーズサスペンド機能を許可(FMR40="1")したCPU書き換えモードのデバッグはできません。また、CPU書き換え時のブロックイレーズおよびバイトプログラム時間は、実MCUと異なります。

● 停止条件検出フラグに関して

IICバスステータスレジスタ(ICSR:000BCh番地)のビット3(STOP)を読み出した場合の値は、不定です。

● リセット後カウントソース保護モード選択ビット(GSPROINI)の変更に関して

オプション機能選択レジスタ(OFS:0FFFFh番地)のビット7(GSPROINI)を変更(メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え)する場合、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されない場合があります。

(4) R8C/18, /19, /1A, /1B グループ

● リセット後カウントソース保護モード選択ビット(GSPROINI)の変更に関して

オプション機能選択レジスタ(OFS:0FFFFh番地)のビット7(GSPROINI)を変更(メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え)する場合、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されない場合があります。

(5) R8C/20, /21, /22, /23 グループ

● ポートXIN-XOUT切り替えビット(CM13)に関して

システムクロック制御レジスタ1(CM1:00007h番地)のビット3(CM13)を一旦"1"に設定した後は"0"に変更しないでください。"0"に変更した場合、エミュレータは正しく動作できません。

● リセット後カウントソース保護モード選択ビット(GSPROINI)の変更に関して

オプション機能選択レジスタ(OFS:0FFFFh番地)のビット7(GSPROINI)を変更(メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え)する場合、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されない場合があります。

● エミュレータデバッグからのSFR領域へのアクセスに関して

エミュレータデバッグのメモリウィンドウ、ASMウオッチウィンドウ、スクリプトウィンドウでSFR領域をワード単位で参照/変更した場合、タイマRD関連レジスタの一部領域(00146h~0014Fh, 00156h~0015Fh)を除き全てバイトアクセスとなります。

なお、ユーザプログラムでのSFR領域アクセスについては、プログラムで指定した通りのアクセスになります。

● シリアルインタフェースのエラーフラグ保持に関して

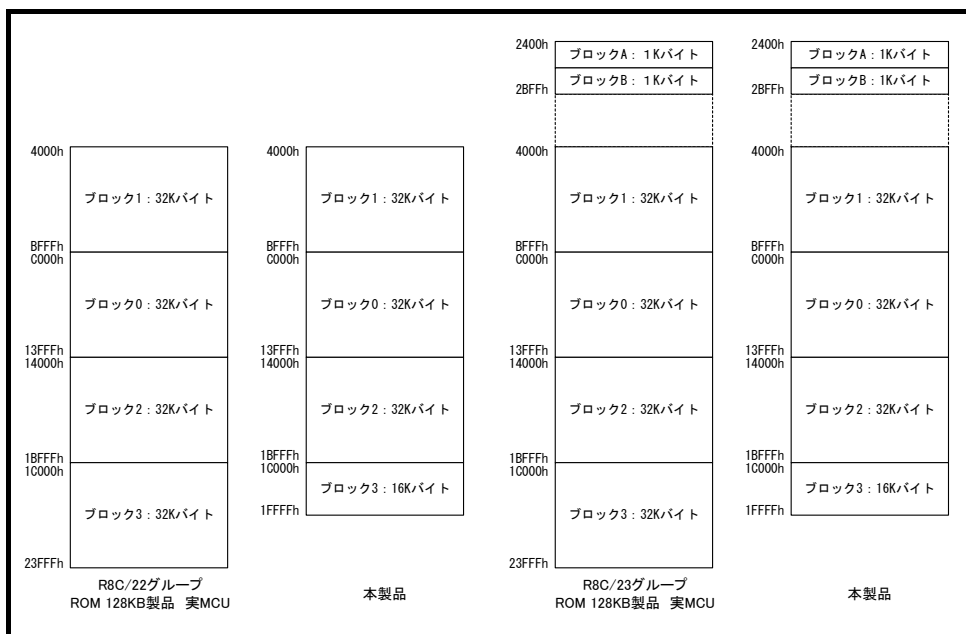
クロック同期形シリアルI/Oモード、クロック非同期形シリアルI/O(UART)モード使用時のオーバーランエラーフラグ(OER)、およびクロック非同期形シリアルI/O(UART)モード使用時のフレーミングエラーフラグ(FER)とパリティエラーフラグ(PER)のクリア条件が実MCUと異なります。

詳細は以下URLのテクニカルアップデートを参照してください。

<http://documentation.renesas.com/jpn/products/mpumcu/tu/tn16ca161aj.pdf>

● ROM容量128Kバイト製品のデバッグに関して

本製品でサポートできるROM容量の最大は112Kバイトです。従って112Kバイトを越えるプログラムのデバッグはできません。また本製品使用時のフラッシュメモリのブロック分割をR8C/22, 23グループを例として以下に示します。



(6) R8C/24, /25 グループ

● ポートXC切り替えビット (CM04) に関して

システムクロック制御レジスタ0 (CM0:00006h番地) のビット4 (CM04) を一旦“1” (XCIN-XCOUT端子) に設定した後は、“0” (入出力ポートP4_3, P4_4) に変更しないでください。“0”に変更した場合、エミュレータは正しく動作できません。

● XCIN-XCOUT内蔵抵抗選択ビット (CM12) に関して

システムクロック制御レジスタ1 (CM1:00007h番地) のビット2 (CM12) に関する機能は使用できません。なお、CM12に対して書き込む場合は、必ず“0”を書いてください。読み出した場合は、“0”が読み出されます。

● ポートXIN-XOUT切り替えビット (CM13) に関して

システムクロック制御レジスタ1 (CM1:00007h番地) のビット3 (CM13) を一旦“1” に設定した後は“0”に変更しないでください。“0”に変更した場合、エミュレータは正しく動作できません。

● 電圧監視0リセットに関して

本製品は電圧監視0リセットおよび電圧監視0回路制御レジスタ (VW0C:00038h番地) をサポートしていませんので、電圧監視0回路制御レジスタはアクセスしないでください。

● 電圧監視1割り込みに関して

本製品では電圧監視1リセットのみサポートしており、割り込みはサポートしていません。そのため電圧監視1回路制御レジスタ (VW1C:00036h番地) のビット0 (電圧監視1割り込み/リセット許可ビット:VW1C0) を“1” (許可) に設定する場合は、ビット6 (電圧監視1回路モード選択ビット:VW1C6) も必ず“1” (電圧監視1リセットモード) でご使用ください。

● ポートP2駆動能力制御レジスタ (P2DRR) に関して

本製品でのポートP2駆動能力制御レジスタ (P2DRR:000F4h番地) では、nチャネル (“L”側) 出力トランジスタの駆動能力は上げることができますが、pチャネル (“H”側) 出力トランジスタの駆動能力は上げることができませんので、ご注意ください。

● 電圧検出0回路起動ビット (LVDO0N) に関して

オプション機能選択レジスタ (OFS:0FFFFh番地) のビット5 (LVDO0N) 機能は使用できません。LVDO0Nを設定する場合は、必ず“1”を設定してください。

● リセット後カウントソース保護モード選択ビット (CSPRO1N1) の変更に関して

オプション機能選択レジスタ (OFS:0FFFFh番地) のビット7 (CSPRO1N1) を変更 (メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え) する場合、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されない場合があります。

● エミュレータデバッグからのSFR領域へのアクセスに関して

エミュレータデバッグのメモリウィンドウ、ASMウォッチウィンドウ、スクリプトウィンドウでSFR領域をワード単位で参照/変更した場合、タイマRD関連レジスタの一部領域 (00146h~0014Fh, 00156h~0015Fh) を除き全てバイトアクセスとなります。
なお、ユーザプログラムでのSFR領域アクセスは、プログラムで指定した通りのアクセスになります。

● シリアルインタフェースのエラーフラグ保持に関して

クロック同期形シリアルI/Oモード、クロック非同期形シリアルI/O (UART) モード使用時のオーバーランエラーフラグ (OER)、およびクロック非同期形シリアルI/O (UART) モード使用時のフレーミングエラーフラグ (FER) とパリティエラーフラグ (PER) のクリア条件が実MCUと異なります。

詳細は以下URLのテクニカルアップデートを参照してください。

<http://documentation.renesas.com/jpn/products/mpumcu/tu/tn16ca161aj.pdf>

● 高速オンチップオシレータ制御レジスタ4 (FRA4) および高速オンチップオシレータ制御レジスタ6 (FRA6) に関して

本製品では、高速オンチップオシレータ制御レジスタ4 (FRA4:00029h番地) および高速オンチップオシレータ制御レジスタ6 (FRA6:0002Bh番地) をサポートしていません。FRA4またはFRA6レジスタをリードした場合、不定値が読み込まれますので、FRA1レジスタにも転送しないでください。

● 高速オンチップオシレータ制御レジスタ7 (FRA7) に関して

本製品では、高速オンチップオシレータ制御レジスタ7 (FRA7:0002Ch番地) をサポートしていません。FRA7レジスタをリードした場合、不定値が読み込まれますので、FRA1レジスタへも転送しないでください。

(7) R8C/26, /27, /28, /29 グループ

- XCIN-XGOUT, XIN-XOUT内蔵帰還抵抗選択ビット (CM12, CM11) に関して
システムクロック制御レジスタ1 (CM1:00007h番地) のビット2, 1 (CM12, CM11) に関する機能は使用できません。なお、CM12, CM11に対して書き込む場合は、必ず“0”を書いてください。読み出した場合は、“0”が読み出されます。
- ポートXIN-XOUT切り替えビット (CM13) に関して
システムクロック制御レジスタ1 (CM1:00007h番地) のビット3 (CM13) を一旦“1”に設定した後は“0”に変更しないでください。“0”に変更した場合、エミュレータは正しく動作できません。
- 低速クロックモードの使用に関して
低速クロックモードを使用する場合は、発振停止検出レジスタ (OCD:0000Ch番地) のビット2 (OCD2) を“0” (XINクロック選択) に設定変更する前に、システムクロック制御レジスタ1 (CM1:00007h番地) のビット3 (CM13) を必ず“1”に設定してください。
- XCINクロックの供給源とターゲットMCU用クロック選択に関して
XCINクロックの供給源としてエミュレータ内部クロックを使用する場合、製品添付のOSC-2発振回路ペアボードに発振回路を構成し、エミュレータ上の発振回路基板と交換してください。
また、エミュレータデバッグ起動時のInitダイアログのエミュレータタブでは、メインクロック・サブクロック共に“Internal”を選択してください。ユーザシステム上のクロックを使用される場合は、メインクロック・サブクロック共に“External”を選択してください。
- 電圧監視0リセットに関して
本製品は電圧監視0リセットおよび電圧監視0回路制御レジスタ (VWOC:00038h番地) をサポートしていませんので、電圧監視0回路制御レジスタはアクセスしないでください。
- 電圧監視1割り込みに関して
本製品では電圧監視1リセットのみサポートしており、割り込みはサポートしていません。そのため電圧監視1回路制御レジスタ (VW1C:00036h番地) のビット0 (電圧監視1割り込み/リセット許可ビット:VW1C0) を“1” (許可) に設定する場合は、ビット6 (電圧監視1回路モード選択ビット:VW1C6) も必ず“1” (電圧監視1リセットモード) でご使用ください。
- ポートP1駆動能力制御レジスタ (PIDRR) に関して
本製品でのポートP1駆動能力制御レジスタ (PIDRR:000FEh番地) では、nチャネル (“L”側) 出力トランジスタの駆動能力は上げることができませんが、pチャネル (“H”側) 出力トランジスタの駆動能力は上げることができませんので、ご注意ください。
- 電圧検出0回路起動ビット (LVD00N) に関して
オプション機能選択レジスタ (OFS:0FFFFh番地) のビット5 (LVD00N) 機能は使用できません。LVD00Nを設定する場合は、必ず“1”を設定してください。
- リセット後カウントソース保護モード選択ビット (CSPROINI) の変更に関して
オプション機能選択レジスタ (OFS:0FFFFh番地) のビット7 (CSPROINI) を変更 (メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え) する場合、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されないことがあります。

- タイマRA出力端子 (TRA0) 機能の使用に関して
本製品でポートP3_7/TRA0/SS0/RXD1/(TXD1) 端子をTRA0端子機能として使用する場合、ご使用前に端子選択レジスタ2 (PINSR2:000F6h番地) のビット4 (予約ビット) に必ず“1”を設定してください。なお、本レジスタ読み出し時、“1”設定後は“1”が読み出されます。
- エミュレータデバッグからのSFR領域へのアクセスに関して
エミュレータデバッグのメモリウィンドウ、ASMウォッチウィンドウ、スクリプトウィンドウでSFR領域をワード単位で参照/変更した場合、タイマRC関連レジスタの一部領域 (00126h~0012Fh) を除き全てバイトアクセスとなります。
なお、ユーザプログラムでのSFR領域アクセスについては、プログラムで指定した通りのアクセスになります。
- 端子選択レジスタ1 (PINSR1) のビット2に関して
本製品の端子選択レジスタ1 (PINSR1:000F5h番地) のbit2 (予約ビット) を読み出した場合、リセット時は“0”が、“1”設定時は“1”が読み出されます。なお、実MCUでは“1”設定時も“0”が読み出されます。
- 端子選択レジスタ3 (PINSR3) のビット5, 2~0に関して
本製品の端子選択レジスタ3 (PINSR3:000F7h番地) のビット5, 2~0 (予約ビット) は、タイマRCまたはタイマREを使用する前に必ず“1”に設定してください。これらの予約ビットを読み出した場合、リセット時は“0”が、“1”設定時は“1”が読み出されます。なお、実MCUでは“1”設定時も“0”が読み出されます。
- シリアルインタフェースのエラーフラグ保持に関して
クロック同期形シリアルI/Oモード、クロック非同期形シリアルI/O (UART) モード使用時のオーバーランエラーフラグ (OER)、およびクロック非同期形シリアルI/O (UART) モード使用時のフレーミングエラーフラグ (FER) とパリティエラーフラグ (PER) のクリア条件が実MCUと異なります。
詳細は以下URLのテクニカルアップデートを参照してください。
<http://documentation.renesas.com/jpn/products/mpumcu/tu/tn16ca161aj.pdf>
- 高速オンチップオシレータ制御レジスタ4 (FRA4) および高速オンチップオシレータ制御レジスタ6 (FRA6) に関して
本製品では、高速オンチップオシレータ制御レジスタ4 (FRA4:00029h番地) および高速オンチップオシレータ制御レジスタ6 (FRA6:0002Bh番地) をサポートしていません。FRA4またはFRA6レジスタをリードした場合、不定値が読み込まれますので、FRA1レジスタにも転送しないでください。
- 高速オンチップオシレータ制御レジスタ7 (FRA7) に関して
本製品では、高速オンチップオシレータ制御レジスタ7 (FRA7:0002Ch番地) をサポートしていません。FRA7レジスタをリードした場合、不定値が読み込まれますので、FRA1レジスタへも転送しないでください。
- ポートモードレジスタ (PMR) に関して
ハードウェアマニュアルでは、「ポートモードレジスタ (PMR:000F8h番地) のビット2に対して書き込む場合は、“0”を書いてください。読んだ場合、その値は“0”」と記載されていますが、本製品使用時は、ポートモードレジスタのビット2に対して必ず“1”を書き込んでください。なお、読み出した場合も“1”が読み出されます。

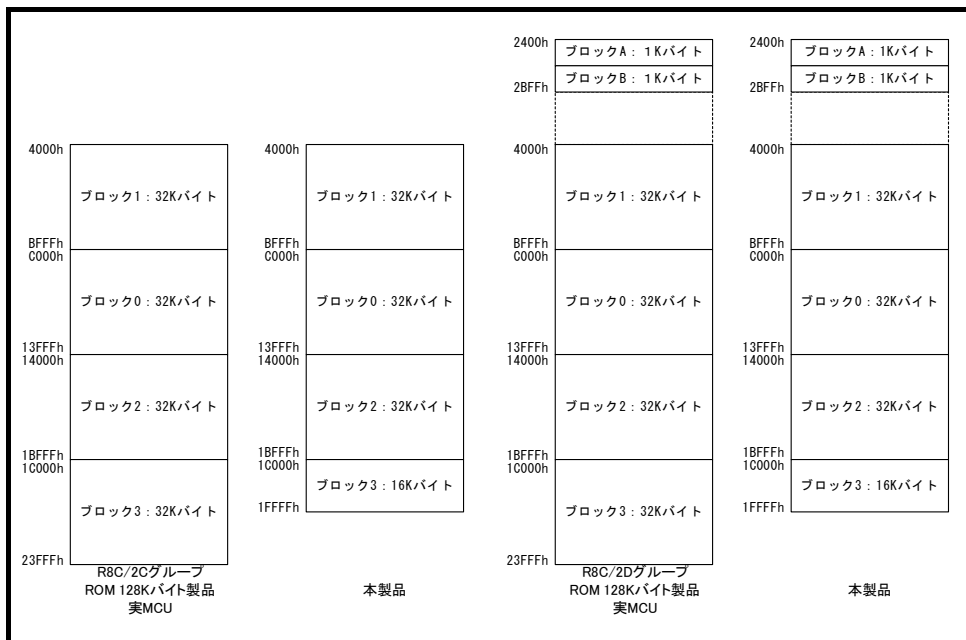
(8) R8C/2A, /2B, /2C, /2D グループ

- ポートXC切り替えビット (CM04) に関して
システムクロック制御レジスタ0 (CM0:00006h番地) のビット4 (CM04) を一旦“1” (XCIN-XCOUT端子) に設定した後は、“0” (入出力ポートP4_3, P4_4) に変更しないでください。“0”に変更した場合、エミュレータは正しく動作できません。
- XCIN-XCOUT内蔵抵抗選択ビット (CM12) に関して
システムクロック制御レジスタ1 (CM1:00007h番地) のビット2 (CM12) に関する機能は使用できません。なお、CM12に対して書き込む場合は、必ず“0”を書いてください。読み出した場合は、“0”が読み出されます。
- ポートXIN-XOUT切り替えビット (CM13) に関して
システムクロック制御レジスタ1 (CM1:00007h番地) のビット3 (CM13) を一旦“1”に設定した後は“0”に変更しないでください。“0”に変更した場合、エミュレータは正しく動作できません。
- モジュールスタンバイ制御レジスタ (MSTCR) に関して
本製品はモジュールスタンバイ制御レジスタ (MSTCR:00008h) をサポートしていません。そのためIICバス、タイマRD、タイマRCの各機能を停止させることができません。
- エミュレータ専用高速オンチップオシレータ制御レジスタ0 (EMFRA0), 2 (EMFRA2) に関して
本製品は、エミュレータ専用高速オンチップオシレータ制御レジスタ0 (EMFRA0:00223h番地) と エミュレータ専用高速オンチップオシレータ制御レジスタ2 (EMFRA2:00225h番地) を持っています。高速オンチップオシレータ制御レジスタ0 (FRA0:00023h番地) を書き換える場合はEMFRA0レジスタに、高速オンチップオシレータ制御レジスタ2 (FRA2:00025h番地) を書き換える場合は、EMFRA2レジスタにも同じ値を書き込んでください。
なお、EMFRA0レジスタ、EMFRA2レジスタのビット配置ならびにR/W条件は、FRA0レジスタ、FRA2レジスタと同じです。
- 高速オンチップオシレータ制御レジスタ1 (FRA1) に関して
本製品使用時は、高速オンチップオシレータ制御レジスタ1 (FRA1:00024h番地) を変更しないでください。FRA1レジスタを変更した場合、一部機能が正しく動作できなくなります。
- 高速オンチップオシレータ制御レジスタ6 (FRA6) に関して
本製品では、高速オンチップオシレータ制御レジスタ6 (FRA6:0002Bh番地) をサポートしていません。FRA6レジスタをリードした場合、不定値が読み込まれますので、FRA1レジスタにも転送しないでください。
- 高速オンチップオシレータ制御レジスタ7 (FRA7) に関して
本製品では、高速オンチップオシレータ制御レジスタ7 (FRA7:0002Ch番地) をサポートしていません。FRA7レジスタをリードした場合、不定値が読み込まれますので、FRA1レジスタへも転送しないでください。
- 電圧監視0リセットに関して
本製品は電圧監視0リセットおよび電圧監視0回路制御レジスタ (VW0C:00038h番地) をサポートしていませんので、電圧監視0回路制御レジスタはアクセスしないでください。

- 電圧監視1割り込みに関して
本製品では電圧監視1リセットのみサポートしており、割り込みはサポートしていません。そのため電圧監視1回路制御レジスタ (VW1C:00036h番地) のビット0 (電圧監視1割り込み/リセット許可ビット:VW1C0) を“1” (許可) に設定する場合は、ビット6 (電圧監視1回路モード選択ビット:VW1C6) も必ず“1” (電圧監視1リセットモード) でご使用ください。
- ポートP2駆動能力制御レジスタ (P2DRR) に関して
本製品でのポートP2駆動能力制御レジスタ (P2DRR:000F4h番地) では、nチャネル (“L”側) 出力トランジスタの駆動能力は上げることができますが、pチャネル (“H”側) 出力トランジスタの駆動能力は上げることができませんので、ご注意ください。
- UART1機能選択レジスタ (U1SR) に関して
本製品使用時は、UART1機能選択レジスタ (U1SR:000F5h番地) のビット0, ビット1に対して必ず“1”を書き込んでください。なお、読み出した場合も“1”が読み出されます。
- 電圧検出0回路起動ビット (LVDO0N) に関して
オプション機能選択レジスタ (OFS:0FFFh番地) のビット5 (LVDO0N) 機能は使用できません。LVDO0Nを設定する場合は、必ず“1”を設定してください。
- リセット後カウントソース保護モード選択ビット (GSPROINI) の変更に関して
オプション機能選択レジスタ (OFS:0FFFh番地) のビット7 (GSPROINI) を変更 (メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え) する場合は、エミュレータデバッグから2度以上のリセット操作を行ってください。リセット操作を1度しか行わない場合、変更した内容が反映されないことがあります。
- タイマRD (相補PWMモード) によるA/D変換開始トリガの使用に関して
本製品は、A/D制御レジスタ0 (ADCON0:002D6h番地) のビット5 (A/D変換トリガ選択ビット:ADCAP) を“1” (タイマRD (相補PWMモード) で開始) の機能をサポートしていませんので、ご注意ください。本製品で使用可能なA/D変換トリガは、ADCAPを“0”設定するソフトウェアトリガのみです。
- 割り込み使用上の注意、割り込み制御レジスタの変更に関して
以下のレジスタについて、IRビット以外のビットを変更するAND、OR、BCLR、BSET命令の実行中に、そのレジスタに対応する割り込み要求が発生した場合、実MCUと異なりIRビットが“1” (割り込み要求あり) にならず、割り込みが無視されます。
対象となるレジスタ：
コンペア1割り込み制御レジスタ CMP1IC
タイマRF割り込み制御レジスタ TRF1C
コンペア0割り込み制御レジスタ CMP0IC
A/D変換割り込み制御レジスタ ADIC
キャプチャ割り込み制御レジスタ CAPIC
- エミュレータデバッグからのSFR領域へのアクセスに関して
エミュレータデバッグのメモリウィンドウ、ASMウォッチウィンドウ、スクリプトウィンドウでSFR領域をワード単位で参照/変更した場合、タイマRC関連レジスタの一部領域 (00126h~0012Fh) を除き全てバイトアクセスとなります。なお、ユーザプログラムでのSFR領域アクセスについては、プログラムで指定した通りのアクセスになります。

● ROM容量128Kバイト製品のデバッグに関して

本製品でサポートできるROM容量の最大は112Kバイトです。従って112Kバイトを越える(20000h~23FFFh番地)プログラムのデバッグはできません。また本製品使用時のフラッシュメモリのブロック分割をR8C/2C, 2Dグループを例として以下に示します。



(9) R8C/2K, /2L グループ

●ポート XIN-XOUT 切り替えビット (CM13) に関して

システムクロック制御レジスタ 1 (CM1:00007h 番地) のビット 3 (CM13) を一旦 “1” に設定した後は “0” に変更しないでください。“0” に変更した場合、エミュレータは正しく動作できません。

●高速オンチップオシレータ制御レジスタ 6 (FRA6) に関して

本製品では、高速オンチップオシレータ制御レジスタ 6 (FRA6:0002Bh 番地) をサポートしていません。FRA6 レジスタをリードした場合、不定値が読み込まれますので、FRA1 レジスタにも転送しないでください。

●高速オンチップオシレータ制御レジスタ 7 (FRA7) に関して

本製品では、高速オンチップオシレータ制御レジスタ 7 (FRA7:0002Ch 番地) をサポートしていません。FRA7 レジスタをリードした場合、不定値が読み込まれますので、FRA1 レジスタへも転送しないでください。

●電圧監視 0 リセットに関して

本製品は電圧監視 0 リセットおよび電圧監視 0 回路制御レジスタ (VW0C:00038h 番地) をサポートしていませんので、電圧監視 0 回路制御レジスタはアクセスしないでください。

●電圧監視 1 割り込みに関して

本製品では電圧監視 1 リセットのみサポートしており、割り込みはサポートしていません。そのため電圧監視 1 回路制御レジスタ (VW1C:00036h 番地) のビット 0 (電圧監視 1 割り込み/リセット許可ビット:VW1C0) を “1” (許可) に設定する場合は、ビット 6 (電圧監視 1 回路モード選択ビット:VW1C6) も必ず “1” (電圧監視 1 リセットモード) でご使用ください。

●ポート P2 駆動能力制御レジスタ (P2DRR) に関して

本製品でのポート P2 駆動能力制御レジスタ (P2DRR:000F4h 番地) では、n チャネル (“L”側) 出力トランジスタの駆動能力は上げることができますが、p チャネル (“H”側) 出力トランジスタの駆動能力は上げることができませんので、ご注意ください。

●電圧検出 0 回路起動ビット (LVDOON) に関して

オプション機能選択レジスタ (OFS:0FFFFh 番地) のビット 5 (LVDOON) 機能は使用できません。LVDOON を設定する場合は、必ず “1” を設定してください。

●リセット後カウントソース保護モード選択ビット (CSPROINI) の変更に関して

オプション機能選択レジスタ (OFS:0FFFFh 番地) のビット 7 (CSPROINI) を変更 (メモリウィンドウなどからの直接書き換え、またはダウンロードによる書き換え) する場合、エミュレータデバッガから 2 度以上のリセット操作を行ってください。リセット操作を 1 度しか行わない場合、変更した内容が反映されないことがあります。

●エミュレータデバッガからの SFR 領域へのアクセスに関して

エミュレータデバッガのメモリウィンドウ、ASM ウォッチウィンドウ、スクリプトウィンドウで SFR 領域をワード単位で参照/変更した場合、タイマ RC 関連レジスタの一部領域 (00126h~0012Fh) を除き全てバイトアクセスとなります。なお、ユーザープログラムでの SFR 領域アクセスについては、プログラムで指定した通りのアクセスになります。

以上