

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

R8C/2K,2L グループ

三相モータ制御用プログラムの考え方

(ホールIC付きブラシレスDCモータの120° 通電矩形波駆動)

目次

1.	要約	2
2.	使用手引き	2
2.1	応用編構成	2
3.	応用編	3
3.1	仕様	3
3.1.1	ハードウェア構成図	3
3.1.2	ソフトウェア仕様	7
3.2	使用機能説明	9
3.2.1	A/Dコンバータ	9
3.2.2	三相PWM出力	12
3.3	ソフトウェア説明	19
3.3.1	概要	19
3.3.1.1	制御仕様	19
3.3.1.2	システム構成図	19
3.3.1.3	制御ブロック図	20
3.3.2	制御内容	21
3.3.2.1	A/D変換	21
3.3.2.2	三相出力パターン	21
3.3.2.3	起動・通常運転切り替え	22
3.3.2.4	位置信号エッジ検出	22
3.3.2.5	実動回転数の算出	23
3.3.2.6	位相進み角度	24
3.3.2.7	角度検出	25
3.3.2.8	出力角度	26
3.3.2.9	PWMデューティ算出	27
3.3.2.10	出力パターン決定	28
3.3.2.11	その他	28
3.3.3	CPUのレジスタとメモリマップ	29
3.3.3.1	CPUのレジスタ	29
3.3.3.2	メモリマップ	31
3.3.4	モジュール一覧	33
3.3.5	変数一覧表	34
3.3.6	三相出力関連のSFR初期設定内容	35
3.3.6.1	AD変換設定	35
3.3.6.2	三相出力設定	37
3.3.7	制御フロー	50
3.4	用語説明	71
3.4.1	インバータ制御	71
3.4.2	ホール素子	74
4.	参考ドキュメント	75

1. 要約

この資料では、R8C/2K,2L グループのタイマ R D リセット同期 P W M モードの使用方法を紹介し、応用例としてホール I C 付きブラシレス D C モータ (以下、B L D C M と称す) の 1 2 0 ° 通電矩形波駆動方法を掲載しています。

応用例は R8C/2K,2L グループのマイコンでの利用に適用されます。

2. 使用手引き

2.1 応用編構成

応用編は、下図に示す構成でマイコンの内蔵周辺機能を組み合わせて使用した場合の使用方法について説明しています。

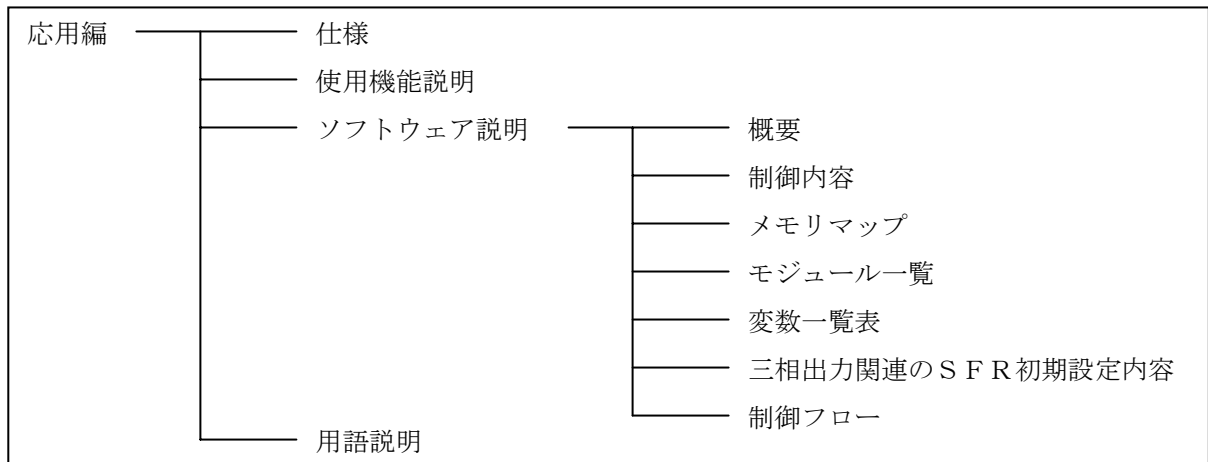


図 2.1.1 応用編構成

No	項目	説明内容
1	仕様	モータ制御のハードウェア仕様とソフトウェア仕様について
2	使用機能説明	モータ制御に使用するマイコンの内蔵周辺機能について
3	ソフトウェア説明	ホール I C 付きブラシレス D C モータの 1 2 0 ° 通電矩形波駆動について
	① 概要	制御仕様, システム構成, 制御ブロック図について
	② 制御内容	V / F 制御について
	③ メモリマップ	プログラムや R A M 領域について
	④ モジュール一覧	ソフトウェアのモジュールについて
	⑤ 変数一覧表	モータ制御で使用する R A M のラベル名や機能について
	⑥ 三相出力関連の S F R 初期設定内容	三相出力関連の S F R 初期設定内容について
⑦ 制御フロー	モータ制御のフローチャートについて	
4	用語説明	インバータ制御等のモータ制御に関する用語について

3. 応用編

3.1 仕様

3.1.1 ハードウェア構成図

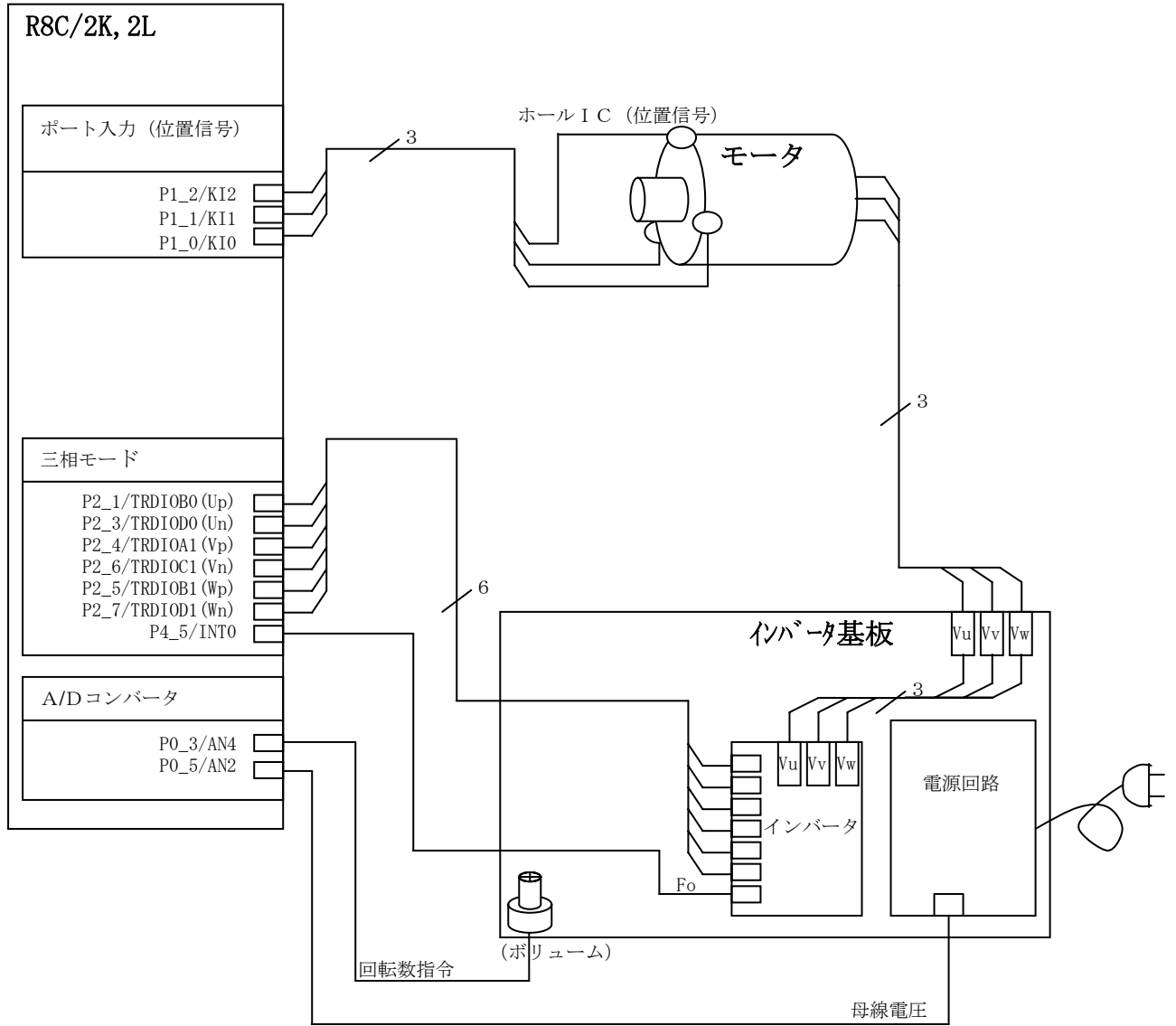


図 3.1.1 ハードウェア構成図

(1) A/Dコンバータ

母線電圧、回転数指令は、マイコンの「A/Dコンバータ」を使用して入力します。

A/D変換モードは、「単発モード」です。単発モードは、選択した1本のAD端子を1回A/D変換します。このソフトウェアでは、AN2、AN4の2本をA/D変換しています。1本のA/D変換速度は、3.3μsです。

項目	変換比 (内部値 / A/D入力値)	A/Dポート
回転数指令	$-40 \times 2\pi \sim 40 \times 2\pi$ [rad/s] / $0 \sim 5$ [V]	AN4
母線電圧	$0 \sim 690.7$ [V] / $0 \sim 5$ [V]	AN2

回転数指令は、ボリュームで与えます。

A/D入力値の2.5Vを回転数指令=0として、A/D入力値が2.5Vより大きい場合は正回転、A/D入力値が2.5Vより小さい場合は逆回転とします。ただし、 $-1.67 \times 2\pi \sim 1.67 \times 2\pi$ [rad/s] (A/D入力 2.39V~2.60V) の回転数指令は、0と見なします。

母線電圧は、PWMデューティの算出に使用します。

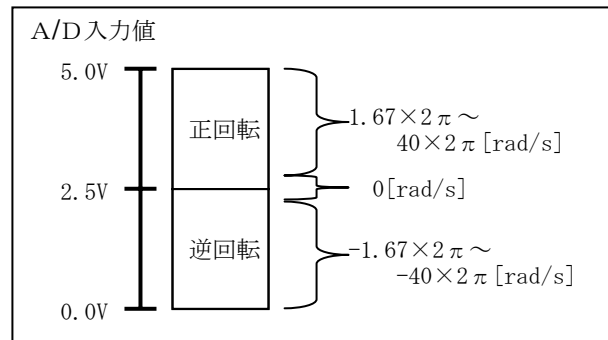


図 3.1.2 回転数指令の A/D 入力

(2) PWM出力

PWM出力は、マイコンの「タイマRD」の「リセット同期PWMモード」を使用します。
リセット同期PWMモードでは、TRDGRA0を搬送波周期制御に、TRDGRB0、TRDGRA1、TRDGRB1をPWM出力制御に使用します。

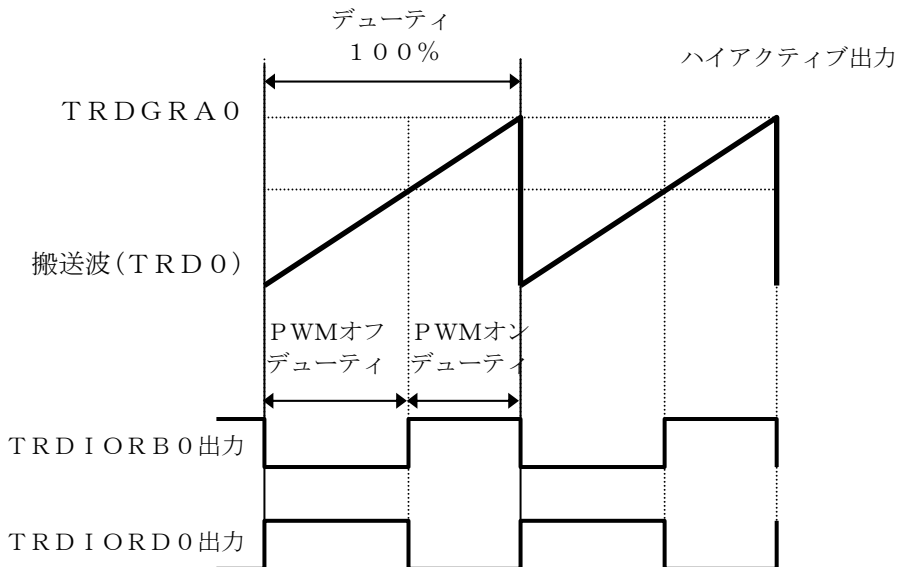


図 3.1.3 PWM出力方法

(3) 位置信号の検出

モータの位置信号をポートに入力します。

位置信号のエッジ検出は、キャリア周期割り込み内でポート入力値の変化により検出します。

入力端子	位置信号
P 1 _ 0	U相
P 1 _ 1	V相
P 1 _ 2	W相

3.1.2 ソフトウェア仕様

制御方式	1 2 0 ° 通電 矩形波駆動
ロータ位置検出	ホール I C 3 個
キャリア周波数	4 [k H z]
回転数制御範囲	正回転 : 5 0 [r p m] ~ 1 2 0 0 [r p m] (1 . 6 7 × 2 π ~ 4 0 × 2 π [r a d / s])
	逆回転 : - 5 0 [r p m] ~ - 1 2 0 0 [r p m] (- 1 . 6 7 × 2 π ~ - 4 0 × 2 π [r a d / s])
異常検出	インバータの F o 信号 (強制遮断信号) をポートに入力しており、異常発生時は強制的に三相出力を停止し、三相出力ポートを O F F 出力状態にします。
(概要)	<p>① A N 4 の入力電圧を回転数指令とします。</p> <p>② 起動運転</p> <ul style="list-style-type: none"> ・ 位置信号よりモータの初期位置を検出します。 ・ 3 相の位置信号のエッジを検出します。 ・ 位置信号のエッジを 5 0 回検出するまで回転数指令を固定して制御します。 ・ 位置信号のエッジ間隔から実動回転数を算出します。 ・ 起動電圧と母線電圧より P W M デューティを算出します。 ・ 出力角度は位置信号と起動回転数から算出します。 ・ 出力角度と位相進み角度から出力パターンを決定します。 <p>③ 通常運転</p> <ul style="list-style-type: none"> ・ 3 相の位置信号のエッジを検出します。 ・ 位置信号のエッジ間隔から実動回転数を算出します。 ・ 実動回転数と回転数指令より P W M デューティを算出します。 ・ 出力角度は位置信号と実動回転数から算出します。 ・ 出力角度と位相進み角度から出力パターンを決定します。

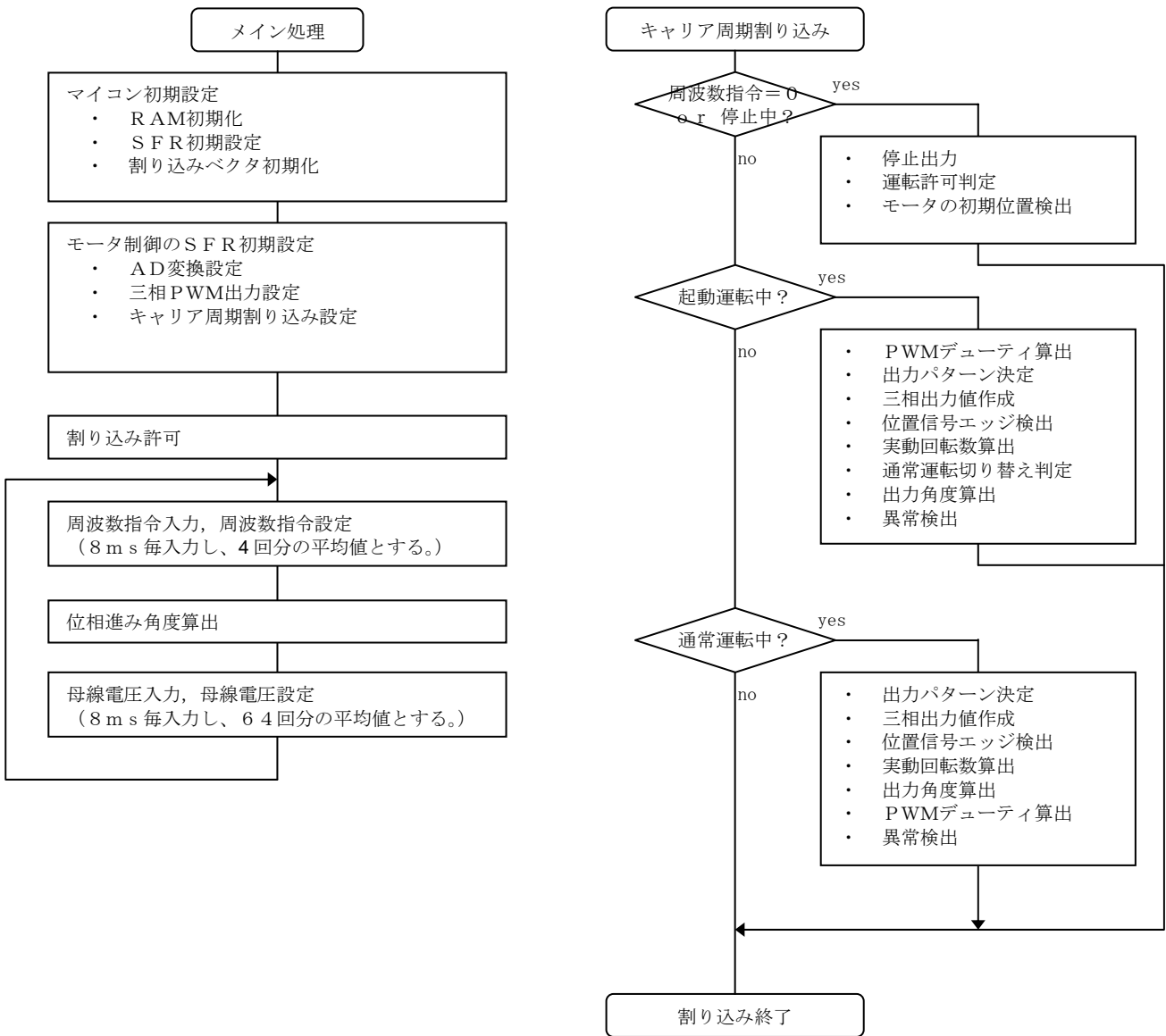


図 3.1.4 概略フロー図

3.2 使用機能説明

3.2.1 A/Dコンバータ

(1) A/Dコンバータ設定内容

ソフトウェアでは、A/Dコンバータを下記のように設定しています。

項目	内容
変換モード	単発モード
入力端子	AN2, AN4
変換タイミング	ソフトウェアのメイン 8 m s 周期毎に A/D 変換を行う。
V r e f 接続	V r e f 接続する
ビット選択	10ビット
A/D変換方式	サンプル&ホールドあり
A/D入力グループ	ポート P 0 グループ
周波数選択	fAD の 2 分周
A/D変換割り込み	なし

(2) A/Dコンバータ

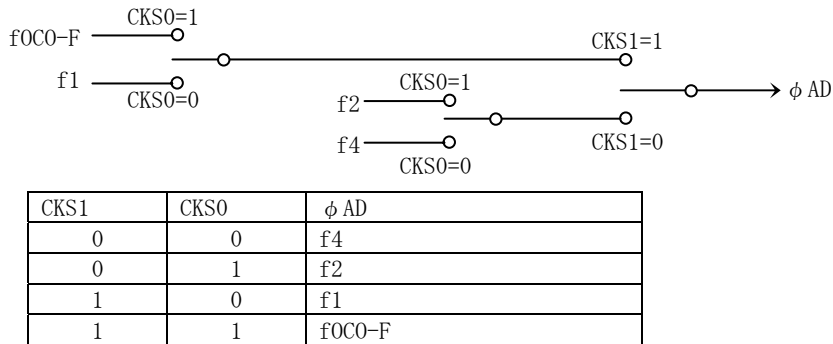
容量結合増幅器で構成された、10ビットの逐次比較変換方式のA/Dコンバータが1回路あります。アナログ入力、P0_0~P0_3、P0_5、P1_0~P1_3と端子を共用しています。これらの入力を使用する場合、対応するポート方向ビットは“0”（入力モード）にしてください。また、A/Dコンバータを使用しない場合、ADCON1レジスタのVCUTビットを“0”（VREF未接続）にするとVREF端子からラダー抵抗に電流が流れなくなり、消費電力を少なくできます。

A/D変換した結果は、ADレジスタに格納されます

A/Dコンバータの性能

項目	性能
A/D変換方式	逐次比較変換方式(容量結合増幅器)
アナログ入力電圧(注1)	0V~AVCC
動作クロックφAD(注2)	4.2V ≤ AVCC ≤ 5.5Vのとき f1、f2、f4、fOC0-F 2.7V ≤ AVCC ≤ 4.2Vのとき f2、f4、fOC0-F
分解能	8ビットまたは10ビット選択可能
絶対精度	AVCC = Vref = 5V、φAD = 10MHzのとき ●分解能8ビットの場合 ±2LSB ●分解能10ビットの場合 ±3LSB AVCC = Vref = 3.3V、φAD = 10MHzのとき ●分解能8ビットの場合 ±2LSB ●分解能10ビットの場合 ±5LSB
動作モード	単発モード、繰り返しモード(注3)
アナログ入力端子	9本(AN2、AN4~AN11)
AD変換開始条件	●ソフトウェアトリガ ADCON0レジスタのADSTビットを“1”（AD変換開始）にする ●キャプチャ ADSTビットが“1”の状態タイマRD割り込み要求が発生する
1端子あたりの変換速度	●サンプル&ホールドなし 分解能8ビットの場合49φADサイクル、分解能10ビットの場合59φADサイクル ●サンプル&ホールドあり 分解能8ビットの場合28φADサイクル、分解能10ビットの場合33φADサイクル

- 注1. サンプル&ホールド機能の有無に依存しません。
アナログ入力電圧が基準電圧を超えた場合、AD変換結果は10ビットモードでは3FFh、8ビットモードではFFhとなります。
- 注2. 2.7V ≤ AVCC ≤ 5.5Vのとき、φADの周波数を10MHz以下にしてください。
サンプル&ホールド機能なしのときφADの周波数は250kHz以上にしてください。
サンプル&ホールド機能ありのときφADの周波数は1MHz以上にしてください。
- 注3. 繰り返しモードは8ビットモード時のみ使用可能です。



注.
φ AD は ADCON0 レジスタの CKS0 ビット、ADCON1 レジスタの CKS1 ビットの組み合わせで選択できます。

図 3.2.1 A/D 変換速度選択

(3) 動作モード

A/D 変換モードは、「単発モード」を使用します。

単発モードは、選択した 1 本の端子の入力電圧を 1 回 A/D 変換するモードです。

単発モードの仕様

項目	仕様
機能	CH2~CH0 ビットと ADGSEL0 ビットで選択した端子の入力電圧を 1 回 A/D 変換する
開始条件	<ul style="list-style-type: none"> ● ADCAP ビットが “0” (ソフトウェアトリガ) の場合 ADST ビットを “1” (A/D 変換開始) にする ● ADCAP ビットが “1” (タイマ RD (相補 PWM モードで開始)) の場合 ADST ビットを “1” の状態で TRD0 と TRDGRA0 レジスタのコンペア一致、TRD1 アンダフローが発生する
停止条件	<ul style="list-style-type: none"> ● A/D 変換終了 (ADCAP ビットが “0” (ソフトウェアトリガ) の場合、ADST ビットが “0” になる) ● ADST ビットを “0” にする。
割り込み要求発生タイミング	A/D 変換終了時
入力端子	AN2、AN4~AN11 から 1 端子を選択
A/D 変換値の読み出し	AD レジスタの読み出し

3.2.2 三相PWM出力

(1) タイマRD リセット同期PWMモードの設定内容

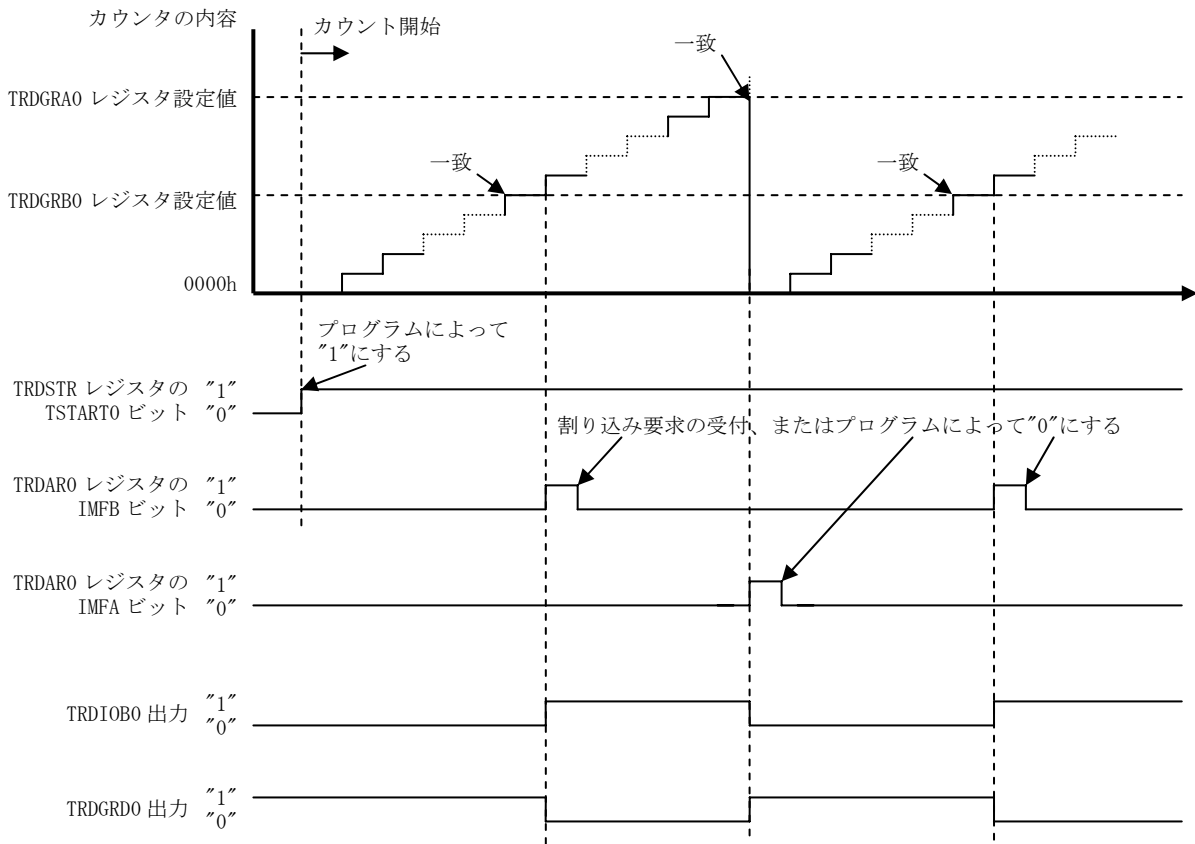
ソフトウェアでは、タイマRD リセット同期PWMモードを下記のように設定しています。

項目	内容
モード	リセット同期PWM
P2_1, P2_3~P2_7 端子機能	P2_1 : Up •• 入出力ポート/PWM出力を切り替えて使用する。 P2_4 : Vp •• 入出力ポート/PWM出力を切り替えて使用する。 P2_5 : Wp •• 入出力ポート/PWM出力を切り替えて使用する。 P2_3 : Un •• 入出力ポート/PWM出力を切り替えて使用する。 P2_6 : Vn •• 入出力ポート/PWM出力を切り替えて使用する。 P2_7 : Wn •• 入出力ポート/PWM出力を切り替えて使用する。
割り込み	タイマRD0 割り込み (TRD0レジスタとTRDGRA0レジスタのコンペアマッチ時)
タイマカウントソース	タイマRD0 : f1 (20MHz)
出力レベル選択	正相出力 : 初期出力 “L”、アクティブレベル “H” 逆相出力 : 初期出力 “H”、アクティブレベル “L”

(2) タイマ RD リセット同期 PWM モードの概要

リセット同期 PWM モードは、鋸波変調、短絡防止時間なしの三相波形 (6 本) を出力するモードです。

項目	内容
モード	リセット同期 PWM モード (アウトプットコンペア機能使用)
カウントソース	f1、f2、f4、f8、f32、fOC040M TRDCLK 端子に入力された外部信号 (プログラムで有効エッジを選択可能)
カウント動作	TRD0 はアップカウント (TRD1 は使用しない)
PWM 波形	<p>PWM 周期: $1/fk \times (m+1)$ 正相のアクティブレベル幅: $1/fk \times (m-n)$ 逆相のアクティブレベル幅: $1/fk \times (n+1)$ fk: カウントソースの周波数 m: TRDGRA0 レジスタ設定値 n: TRDGRB0 レジスタ設定値 (PWM 出力 1)、 TRDGRA1 レジスタ設定値 (PWM 出力 2)、 TRDGRB1 レジスタ設定値 (PWM 出力 3)</p>
カウント開始条件	TRDSTR レジスタの TSTART0 ビットへの "1" (カウント開始) 書き込み
カウント停止条件	<ul style="list-style-type: none"> TRDSTR レジスタの CSEL0 ビットが "1" に設定されているとき、TSTART0 ビットへの "0" (カウント停止) 書き込み PWM 出力端子はカウント停止前の出力レベルを保持 TRDSTR レジスタの CSEL0 ビットが "0" の場合、TRDGRA0 コンペア一致で TRD0 が "0000h" になると同時にカウント停止 PWM 出力端子はコンペア一致による出力変化後のレベルを保持
割り込み要求発生タイミング	<ul style="list-style-type: none"> コンペア一致 (TRD0 レジスタと TRDGRj0、TRDGRA1、TRDGRB1 レジスタの内容が一致) TRD0 オーバフロー
TRDIOA0 端子機能	プログラマブル入出力ポート、または TRDCLK (外部クロック) 入力
TRDIOB0 端子機能	PWM 出力 1 正相出力
TRDIOB1 端子機能	PWM 出力 1 逆相出力
TRDIOA1 端子機能	PWM 出力 2 正相出力
TRDIOC1 端子機能	PWM 出力 2 逆相出力
TRDIOB1 端子機能	PWM 出力 3 正相出力
TRDIOD1 端子機能	PWM 出力 3 逆相出力
TRDIOCO 端子機能	PWM 周期ごとに出力反転
INT0 端子機能	プログラマブル入出力ポート、パルス出力強制遮断信号入力、または INTO 割り込み入力
タイマの読み出し	TRD0 レジスタを読むと、カウント値が読める
タイマの書き込み	TRD0 レジスタに書き込める
選択機能	<ul style="list-style-type: none"> 正相、逆相のアクティブレベルと初期出力レベルを個々に選択 バッファ動作 パルス出力強制遮断信号入力



上図は次の条件の場合です。

TDRFCR レジスタの OLS1、OLS0 ビットが “1” (初期出力レベル “L”、アクティブレベル “H”)

図 3.2.2 PWM出力動作原理

(3) 三相波形出力方法

① キャリアの変調方式

トランジスタをスイッチングする PWM パルス幅の基準となる波形をキャリアと呼びます。このキャリアに信号波をのせたときその交点がスイッチング波形のレベル反転位置になります。キャリアの変調方式には 鋸波変調方式 と 三角波変調方式 があります。

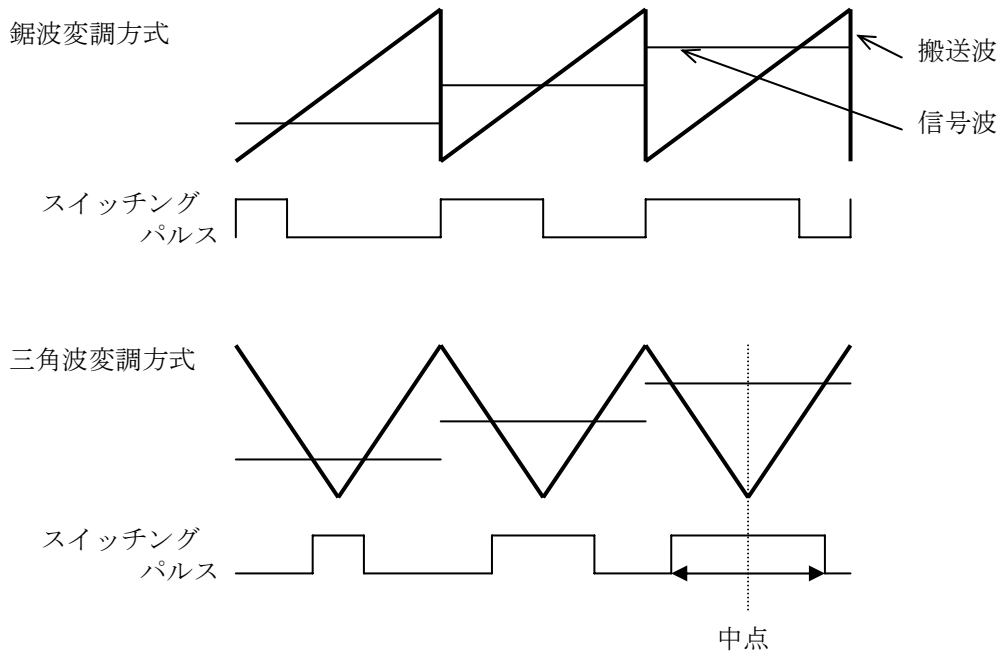


図 3.2.3 キャリアの変調方式

鋸波変調方式はキャリア周期の始まりを基準にデューティを可変させます。それに対して三角波変調は中点を基準に左右にデューティを可変させます。

120° 通電矩形波駆動では一般的に鋸波変調方式が用いられます。

② 120° 通電波形の出力方法

タイマRD機能を使用した120° 通電波形の出力例を紹介します。

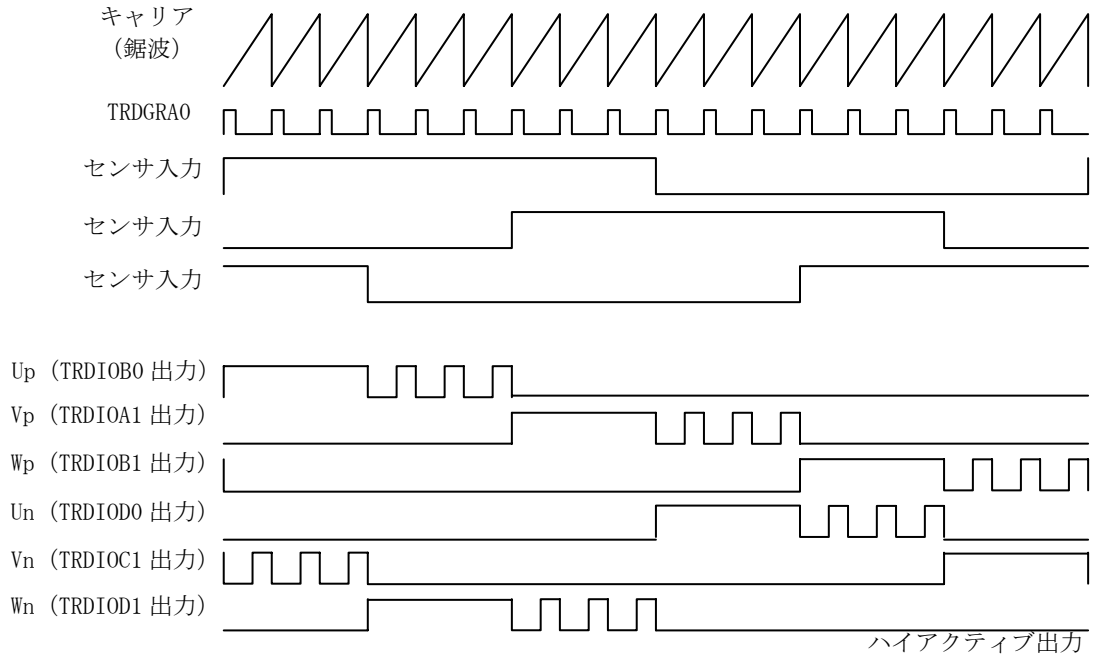
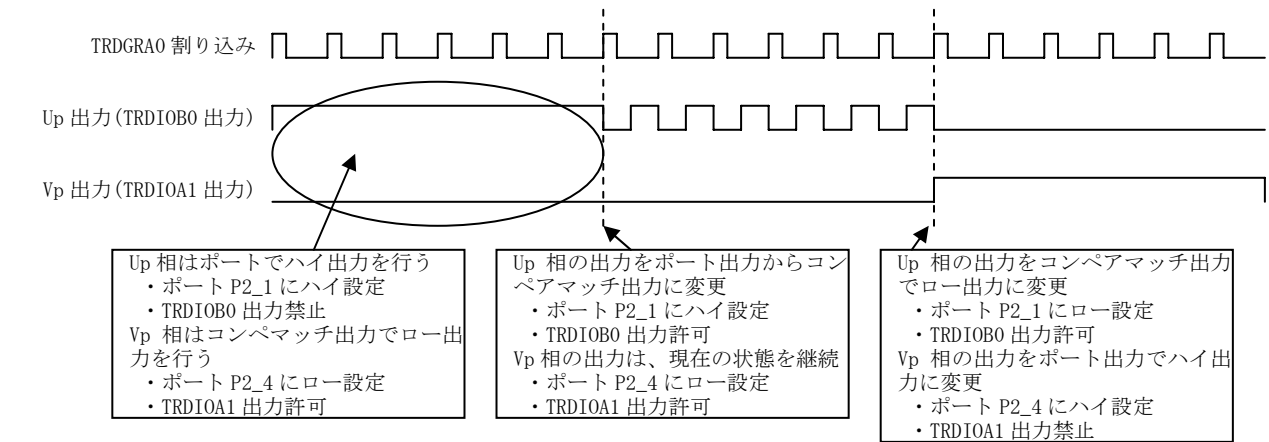
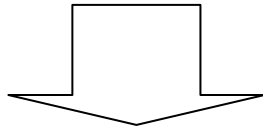


図 3.2.4 120° 通電矩形波駆動のセンサ入力と波形出力の関係

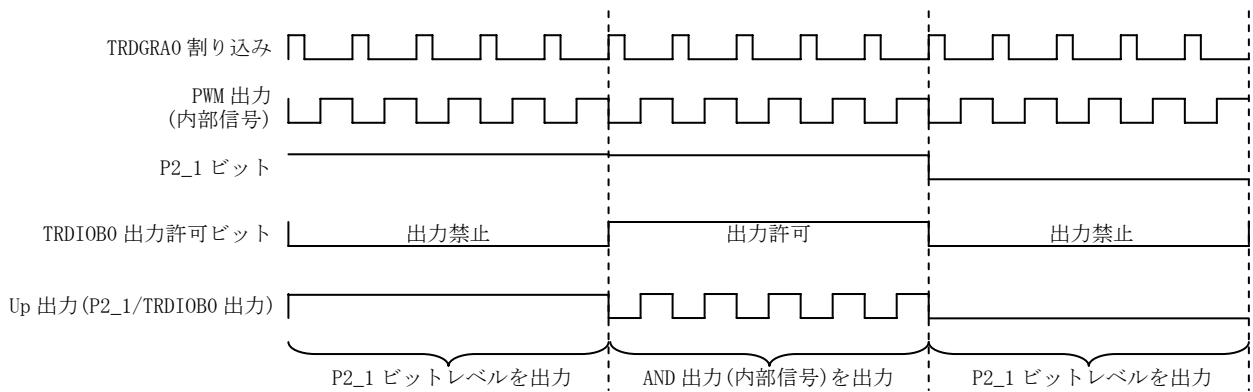
ポート出力とタイマRDコンペアマッチ出力により三相出力を行います。



※ Up 相の出力において、“ポート P2_1 にロー設定” かつ “TRDIOB0 出力禁止” に設定した場合、Up 出力 (TRDIOB0 出力) は、ロー出力になります。



Up 出力の詳細動作 (内部信号)



※ 出力波形は、ハイアクティブ

図 3.2.5 ポート出力とタイマRDコンペアマッチ出力

③ 速度制御

120° 通電矩形波駆動では基本的に回転数と電圧は比例関係にあります。具体的には回転数指令値が変わる毎に TRDGRB0、TRDGRA1、TRDGRB1 設定値を書き換え ON デューティを可変制御します。

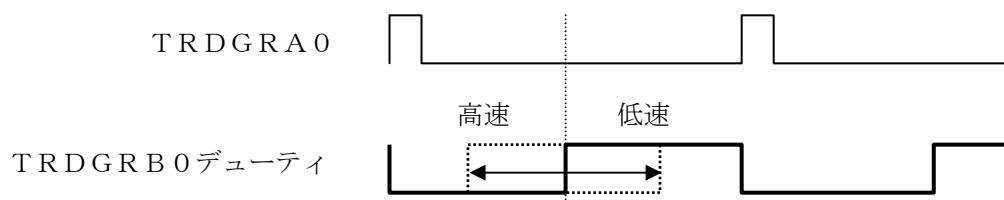


図 3.2.6 回転数指令値と TRDGRB0 の関係

3.3 ソフトウェア説明

3.3.1 概要

以下、ホール I C 付きブラシレス D C モータの 1 2 0 ° 通電矩形波駆動方法について説明します。

3.3.1.1 制御仕様

モータ種類	3相ブラシレスDCモータ (ファンモータ)
極数	4極 (極対数=2)
ロータ位置検出	ホール I C 3個
制御方式	1 2 0 ° 通電矩形波駆動方法
キャリア周波数	4 [k H z]
回転数制御範囲	$\pm 5 0 [r p m] \sim \pm 1 2 0 0 [r p m]$ ($\pm 1. 6 7 \times 2 \pi \sim \pm 4 0 \times 2 \pi [r a d / s]$)

3.3.1.2 システム構成図

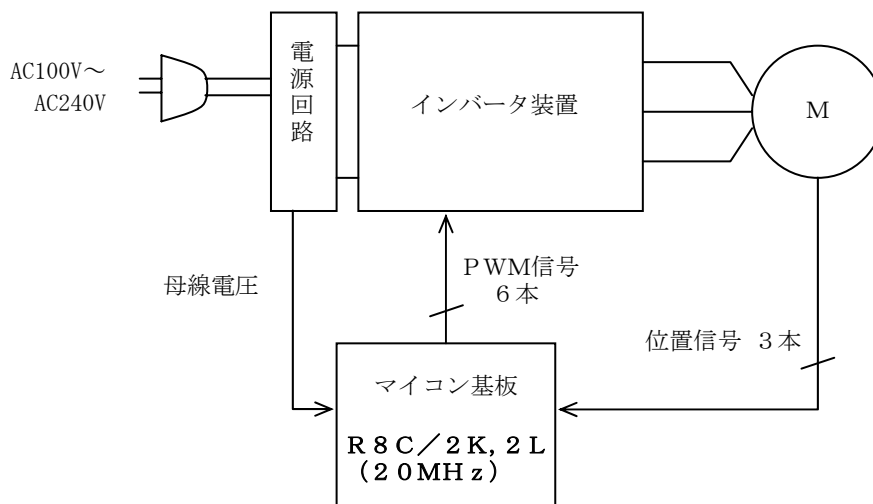


図 3.3.1 システム構成

3.3.2 制御内容

3.3.2.1 A/D変換

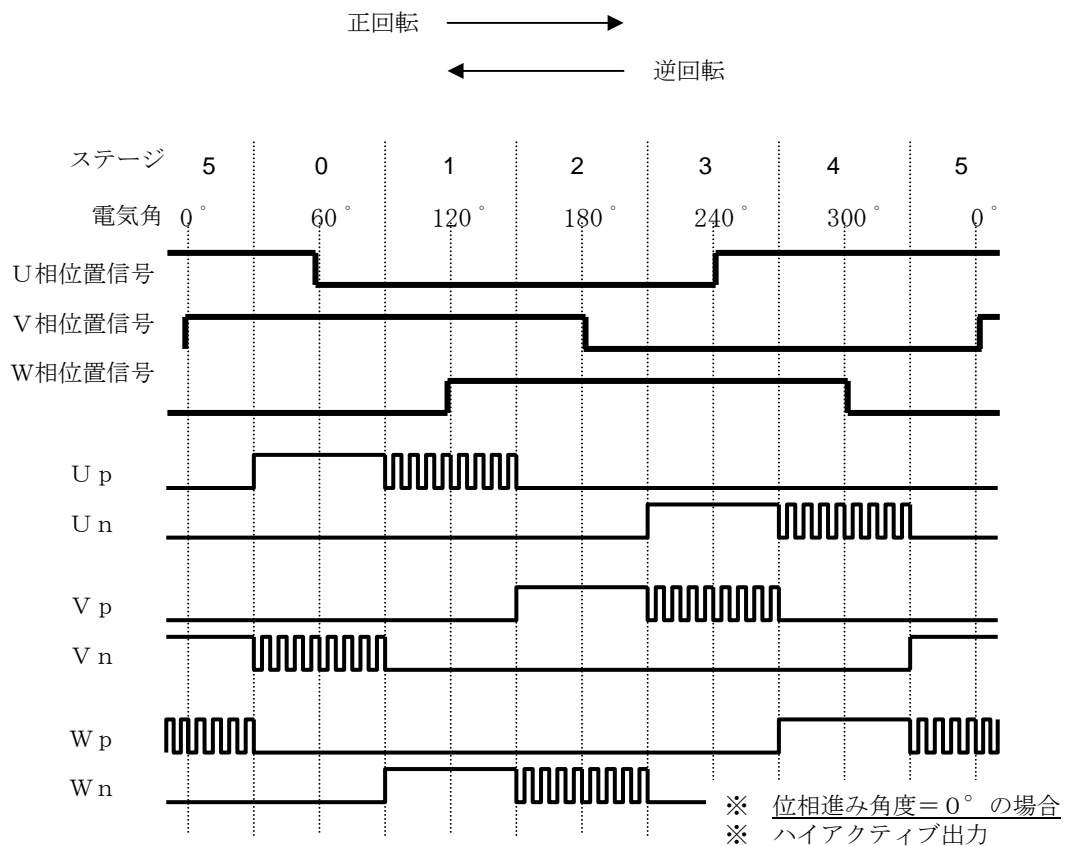
(1) A/D変換方法

- ① 単発モード (AN2, AN4)
- ② サンプル&ホールドあり (1端子あたりの変換速度 33 [φADサイクル] = 3.3 μs)
- ③ 10ビットモード

(2) 項目

項目	変換比 (内部値 / AD入力値)	ADポート
回転数指令	$-40 \times 2\pi \sim 40 \times 2\pi$ [rad/s] / $0 \sim 5$ [V] ※ ただし、 $-1.67\text{Hz} \times 2\pi \sim 1.67\text{Hz} \times 2\pi$ $= 0$ [rad/s] とする。	AN4
母線電圧	$0 \sim 690.7$ [V] / $0 \sim 5$ [V]	AN2

3.3.2.2 三相出力パターン



※ 角度の定義として、角度の0°は、正回転時はV相位置信号立ち上がりエッジ、逆回転時はV相位置信号立ち下がりエッジとしています。

図 3.3.3 位置信号と三相出力波形の関係

3.3.2.3 起動・通常運転切り替え

位置信号エッジ 50 回検出後、通常運転に移行します。

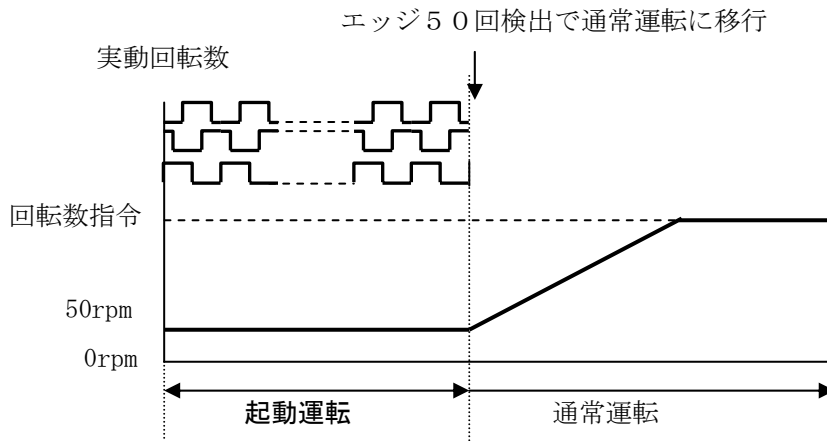


図 3.3.4 起動運転→通常運転切り替え

3.3.2.4 位置信号エッジ検出

U, V, W 相位置信号をキャリア周期毎に入力し、立ち下がりエッジ および 立ち上がりエッジを検出します。ただし、ノイズ除去として、キャリア周期毎の入力レベルが 3 回連続一致した場合に有効なレベルとします。

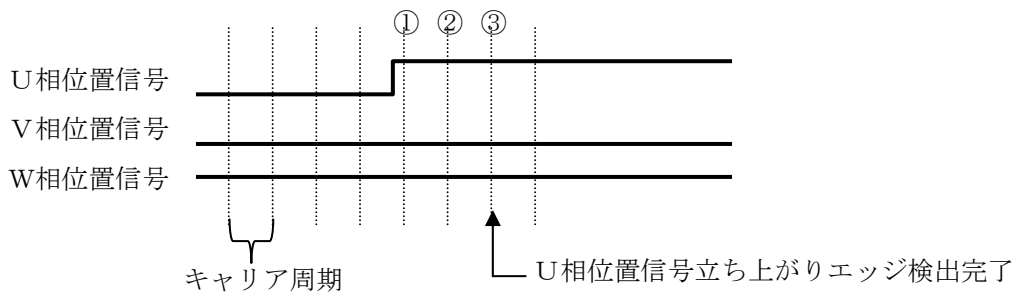


図 3.3.5 位置信号のエッジ検出方法

3.3.2.5 実動回転数の算出

位置信号のエッジ検出毎に、位置信号エッジ間から実動回転数を算出します。
ただし、エッジ間の値は、1つ前のエッジ間と最新のエッジ間で平均した値とします。

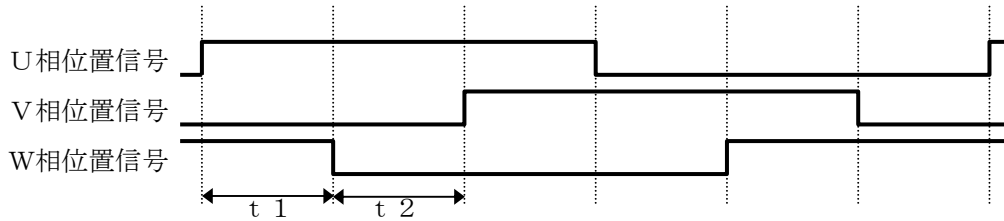


図 3.3.6 実動回転数算出方法

$$\begin{aligned} \text{実動回転数 [rad/s]} &= 2\pi f \quad \text{※ } f : \text{回転周波数} \\ &= 2\pi \times \left(1 \div \left(\left(\frac{t_1 + t_2}{2} \right) \times 6 \right) \right) \end{aligned}$$

※ 逆回転の場合：実動回転数 × (-1)

また、運転開始から U, V, W 相のいずれかの位置信号のエッジを 3 回検出するまで実動回転数は算出できないので、 $1.67 \times 2\pi$ [rad/s] 固定とします。

3.3.2.6 位相進み角度

回転数によってモータ効率が最適となるように、位相進み角度を設定しています。本ソフトウェアにおいては、下図の値を設定しています。（※位相進み角度は、モータ，負荷等によって異なります。）

$$\text{位相進み角度} = 130^\circ \cdots \cdots \textcircled{A}$$

※ 逆回転の場合：位相進み角度 = 位相進み角度 × (-1)

3.3.2.7 角度検出

角度は、制御周期毎に進めます。

$$\text{角度} = \text{前回の角度} + \Delta\theta \dots\dots \textcircled{B}$$

起動運転時： $\Delta\theta = \text{起動回転数} [\text{rad/s}] \times \text{制御周期} [\text{s}]$
 通常運転時： $\Delta\theta = \text{実動回転数} [\text{rad/s}] \times \text{制御周期} [\text{s}]$
 ※起動回転数は下記の通りとする。

- ・正回転時：50 rpm ($1.67 \text{ Hz} \times 2\pi [\text{rad/s}]$)
- ・逆回転時：-50 rpm ($-1.67 \text{ Hz} \times 2\pi [\text{rad/s}]$)

また、U、V、W相位置信号の立ち下がりエッジ および 立ち上がりエッジ検出時（60° 毎）に角度をリセットします。

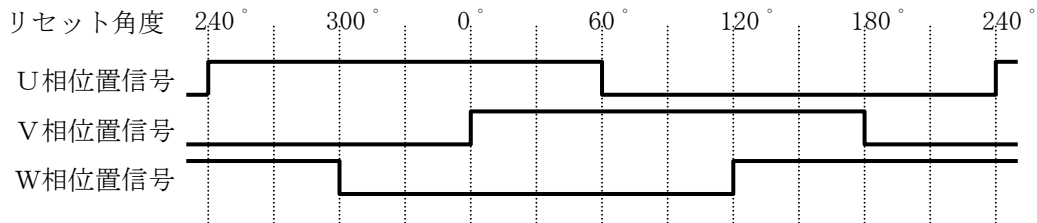


図 3.3.7 リセット角度の設定

エッジ	正回転時 リセット角度	逆回転時 リセット角度
U相位置信号立ち上がりエッジ	240°	60°
W相位置信号立ち下がりエッジ	300°	120°
V相位置信号立ち上がりエッジ	0°	180°
U相位置信号立ち下がりエッジ	60°	240°
W相位置信号立ち上がりエッジ	120°	300°
V相位置信号立ち下がりエッジ	180°	0°

U、V、W相位置信号のエッジ検出時、角度を下記のように設定します。

$$\text{角度} = \text{リセット角度} \dots\dots \textcircled{B}$$

3.3.2.8 出力角度

出力角度は、キャリア周期毎に進めます。

$$\text{出力角度} = \frac{\text{角度}}{\text{B}} + \frac{\text{位相進み角度}}{\text{A}}$$

運転開始から U, V, W 相のいずれかの位置信号のエッジを 3 回検出するまでは「出力角度」と「 $\Delta \theta$ 」の値を下記とします。

- ・ 出力角度は、運転停止中の位置信号の状態により決定します。
- ・ $\Delta \theta$ は、起動回転数 $1.67 \times 2\pi$ [rad/s] 相当の値となります。

3.3.2.9 PWM デューティ算出

(1) PWM デューティの算出

① 起動運転時

$$\text{PWM デューティ} = 2 \times \text{起動電圧} \div \text{母線電圧}$$

※ 母線電圧 $100 \times \sqrt{2}$ [V] の場合を基準とし、
起動電圧は 8 [V] に設定しています。

② 通常運転時

PWM デューティは、2 m s 毎に下記の条件により変化させます。

条件	変化量
回転数指令 > 実動回転数	+0.1 [%]
回転数指令 < 実動回転数	-0.1 [%]

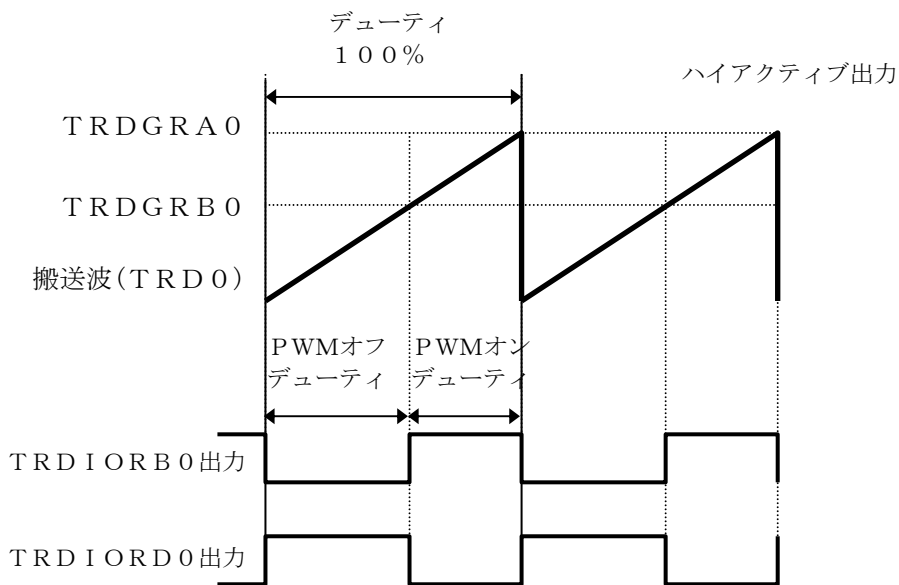


図 3.3.8 PWM デューティ

3.3.2.10 出力パターン決定

出力角度と位相進み角度から出力パターン（0～5）を決定します。

$$\text{出力パターン} = ((\text{出力角度} + \text{位相進み角度}) - 30^\circ) / 60^\circ$$

※出力パターン0の開始を30°と定義しているため、60°で分割できるように出力パターンの決定には出力角度から30°引いた角度を使用する。

出力パターンに応じて、PWMする相、ハイ出力する相、ロー出力する相が決定します。

3.3.2.11 その他

- (1) インバータのF_o信号（強制遮断信号）をポートに入力しており、異常発生時は強制的に三相出力を停止し、三相出力ポートをOFF出力状態にします。
- (2) 位置信号検出においてノイズによりエッジを誤検出した場合、急激に出力角度が変化します。そのため、瞬時的に上下アーム短絡が発生する可能性があります。これに対するソフトウェア保護処理はありませんのでご注意ください。

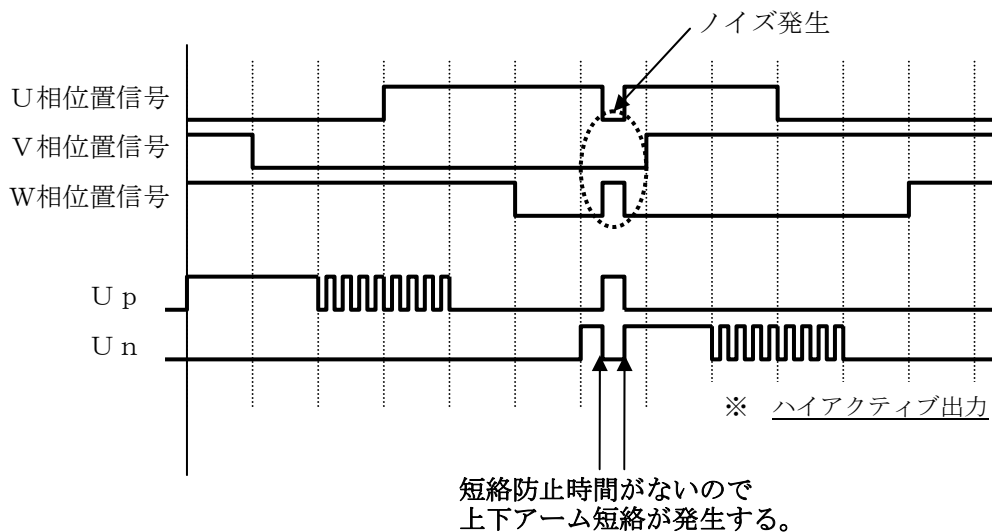


図 3.3.9 位置信号誤検出による上下アーム短絡について

※上記以外の異常検出（母線電圧異常検出，温度異常検出など）処理はありません。

3.3.3 CPUのレジスタとメモリマップ

3.3.3.1 CPUのレジスタ

下図にCPUのレジスタを示します。CPUには13個のレジスタがあります。これらのうち、R0、R1、R2、R3、A0、A1、FBはレジスタバンクを構成しています。レジスタバンクは2セットあります。

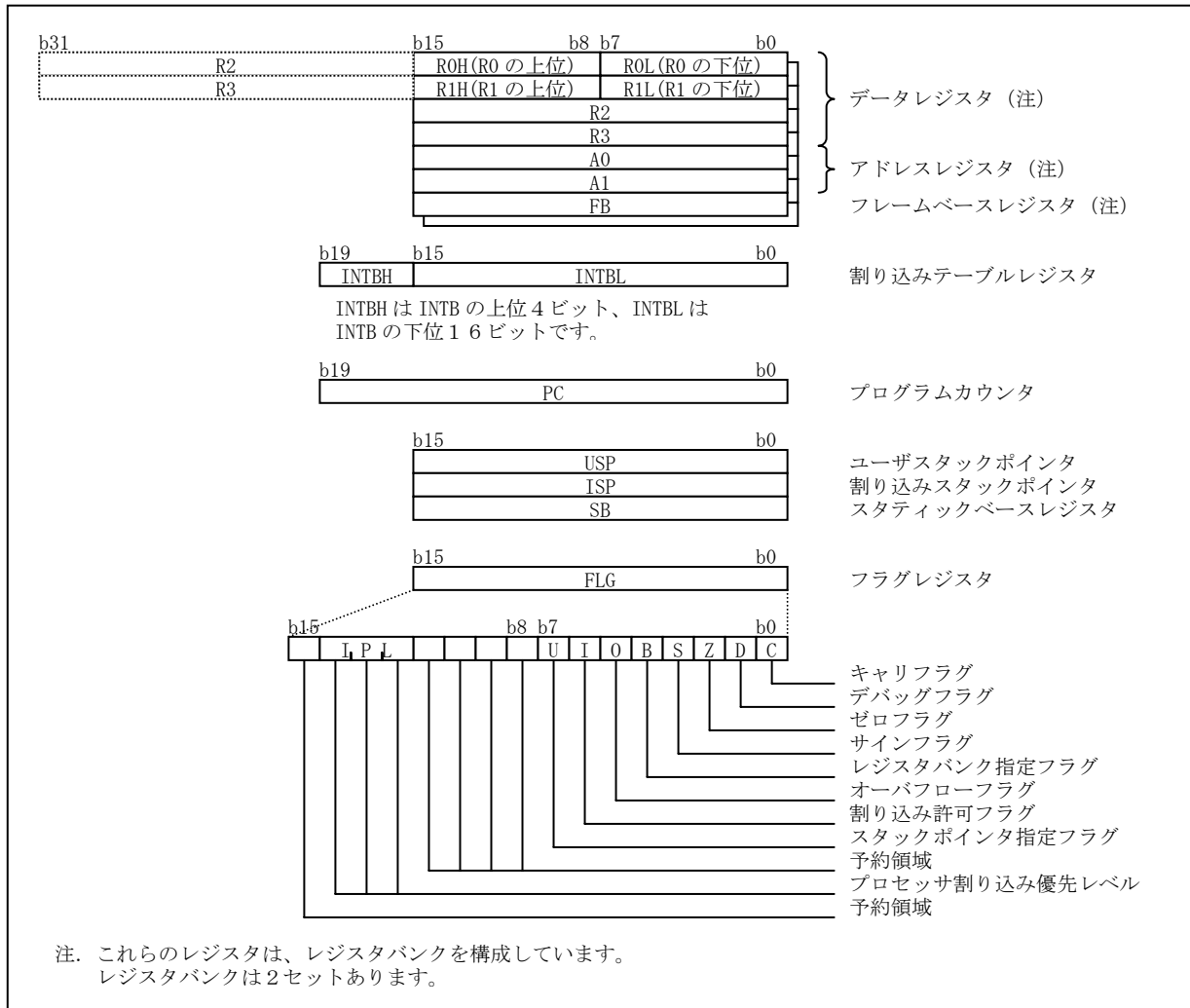


図 3.3.10 CPUのレジスタ

① データレジスタ (R0、R1、R2、R3)

R0は16ビットで構成されており、主に転送や算術、論理演算に使用します。R1～R3はR0と同様です。

R0は、上位(ROH)と下位(ROL)を別々に8ビットのデータレジスタとして使用できます。R1H、R1LはROH、ROLと同様です。R2とR0を組合せて32ビットのデータレジスタ(R2R0)として使用できます。R3R1はR2R0と同様です。

- ② アドレスレジスタ (A0、A1)
A0は16ビットで構成されており、アドレスレジスタ間接アドレッシング、アドレスレジスタ相対アドレッシングに使用します。また、転送や算術、論理演算に使用します。A1はA0と同様です。
A1とA0を組合せて32ビットのアドレスレジスタ (A1A0) として使用できます。
- ③ フレームベースレジスタ (FB)
FBは16ビットで構成されており、FB相対アドレッシングに使用します。
- ④ 割り込みテーブルレジスタ (INTB)
INTBは20ビットで構成されており、可変割り込みベクタテーブルの先頭番地を示します。
- ⑤ プログラムカウンタ (PC)
PCは20ビットで構成されており、次に実行する命令の番地を示します。
- ⑥ ユーザスタックポインタ (USP)、割り込みスタックポインタ (ISP)
スタックポインタ (SP) は、USPとISPの2種類あり、共に16ビットで構成されています。
USPとISPはFLGのUフラグで切り替えられます。
- ⑦ スタティックベースレジスタ (SB)
SBは16ビットで構成されており、SB相対アドレッシングに使用します。
- ⑧ フラグレジスタ (FLG)
FLGは11ビットで構成されており、CPUの状態を示します。
- キャリーフラグ (Cフラグ)
算術論理ユニットで発生したキャリー、ポロー、シフトアウトしたビット等を保持します。
 - デバッグフラグ (Dフラグ)
Dフラグはデバッグ専用です。“0” にしてください。
 - ゼロフラグ (Zフラグ)
演算の結果が0のとき“1” になり、それ以外の場合“0” になります。
 - サインフラグ (Sフラグ)
演算の結果が負のとき“1” になり、それ以外の場合“0” になります。
 - レジスタバンク指定フラグ (Bフラグ)
Bフラグが“0” の場合、レジスタバンク0が指定され、“1” の場合、レジスタバンク1が指定されます。
 - オーバフローフラグ (Oフラグ)
演算の結果がオーバフローしたときに“1” になります。それ以外では“0” になります。
 - 割り込み許可フラグ (Iフラグ)
マスクブル割り込みを許可するフラグです。
Iフラグが“0” の場合、マスクブル割り込みは禁止され、“1” の場合、許可されます。
割り込み要求を受け付けると、Iフラグは“0” になります。
 - スタックポインタ指定フラグ (Uフラグ)
Uフラグが“0” の場合、ISPが指定され、“1” の場合、USPが指定されます。
ハードウェア割り込み要求を受け付けたとき、またはソフトウェア割り込み番号0～31のINT命令を実行したとき、Uフラグは“0” になります。
 - プロセッサ割り込み優先レベル (IPL)
IPLは3ビットで構成されており、レベル0～7までの8段階のプロセッサ割り込み優先レベルを指定します。
要求があった割り込みの優先レベルが、IPLより大きい場合、その割り込み要求は許可されます。
 - 予約領域
書く場合、“0” を書いてください。読んだ場合、その値は不定。

3.3.3.2 メモリマップ

(1) メモリ配置

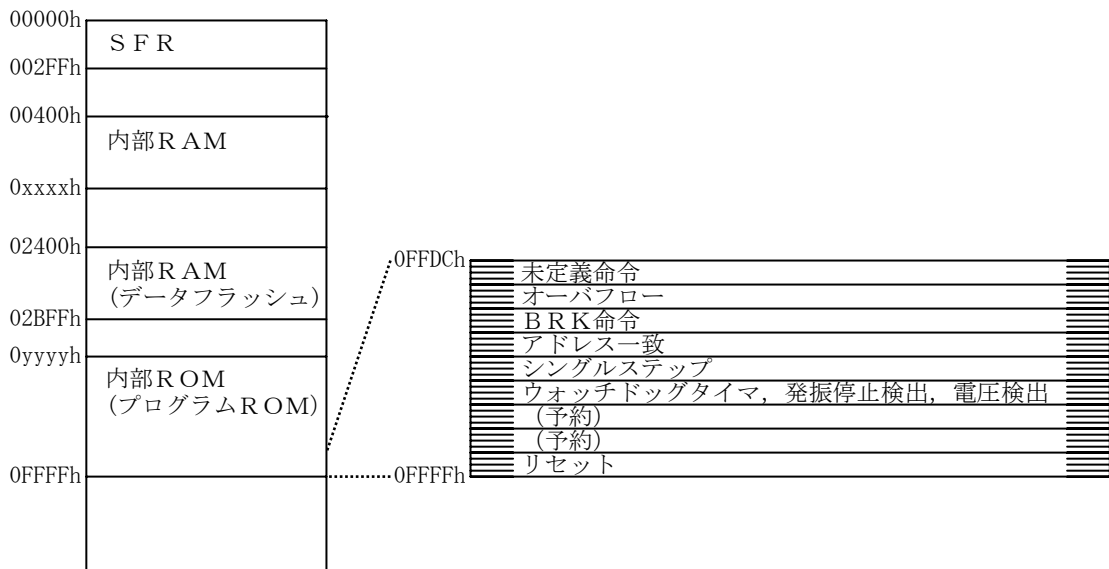
下図にメモリ配置を示します。アドレス空間は00000h番地からFFFFFFh番地までの1Mバイトあります。内部ROMは0FFFFh番地から下位方向に配置されます。例えば16Kバイトの内部ROMは、0C000h番地から0FFFFh番地に配置されます。

固定割り込みベクタテーブルは0FFDCh番地から0FFFFh番地に配置されます。ここに割り込みルーチンの先頭番地を格納します。

内部ROM(データフラッシュ)は02400h番地から02BFFh番地に配置されます。(R8C/2Lのみ)

内部RAMは00400h番地から上位方向に配置されます。例えば1.5Kバイトの内部RAMは、00400h番地から009FFh番地に配置されます。内部RAMはデータ格納以外に、サブルーチン呼び出しや、割り込み時のスタックとしても使用します。

SFRは、00000h番地から002FFh番地に配置されています。ここには、周辺機能の制御レジスタが配置されています。SFRのうち何も配置されていない領域はすべて予約領域のため、ユーザは使用できません。



- 注 1. データフラッシュはブロック A(1K バイト)およびブロック B(1K バイト)を示します。
注 2. 空欄は予約領域です。アクセスしないでください。

型名	内部ROM		内部RAM	
	容量	0YYYYh 番地	容量	0XXXXh 番地
R5F212K2SNFP、5F212K2SDFP、 R5F212K2SNXXXFP、5F212K2SDXXXFP、 R5F212L2SNFP、5F212L2SDFP、 R5F212L2SNXXXFP、5F212L2SDXXXFP	8K バイト	0E000h	1K バイト	007FFh
R5F212K4SNFP、5F212K4SDFP、 R5F212K4SNXXXFP、5F212K4SDXXXFP、 R5F212L4SNFP、5F212L4SDFP、 R5F212L4SNXXXFP、5F212L4SDXXXFP	16K バイト	0C000h	1.5K バイト	009FFh

図 3.3.11 メモリ配置

(2) メモリマップ

本ソフトウェアにおけるメモリマップとセクション構成を下図に示します。

00000h	S F R
002FFh	
00400h	R A M 可変ベクタテーブル スタック (100h バイト)
0E000h	
0E000h	R O M テーブル プログラム
0FEDCh	
0FEDCh	可変ベクタテーブル (未使用)
0FFDCh	
10000h	固定ベクタテーブル
FFFFFh	

※可変ベクタテーブルは、RAM領域に再配置している。

図 3.3.12 メモリマップ

アドレス (サイズ)	セクション名	内容
00000h		
00400h (0014h Byte)	data_NE	・ データサイズが偶数で初期値有りの大域変数と静的変数 (near 属性)
00414h (011Ah Byte)	bss_NE	・ データサイズが偶数で初期値無しの大域変数と静的変数 (near 属性)
0052Eh (0002h Byte)	data_NO	・ データサイズが奇数で初期値有りの大域変数と静的変数 (near 属性)
00530h (0005h Byte)	bss_NO	・ データサイズが奇数で初期値無しの大域変数と静的変数 (near 属性)
00536h (0100h Byte)	stack	・ スタック
0E000h (002Ch Byte)	rom_NE	・ データサイズが偶数のROMデータ (near 属性)
0E02Ch (0014h Byte)	data_NEI	・ “data_NE” の初期値
0E040h (0002h Byte)	data_NOI	・ “data_NO” の初期値
0E042h (0815h Byte)	program	・ プログラム
0E858h (0095h Byte)	interrupt	・ ncr0.a30 のアセンブラで書かれた初期化プログラム
0FEDCh (0100h Byte)	vector	・ 可変ベクタ領域
0FFFCCh (0004h Byte)	fvector	・ 固定ベクタ領域
10000h		
FFFFFh		

※ near 属性 : 絶対番地 0 ~ F F F F h の 6 4 K バイトの領域

図 3.3.13 セクション構成

3.3.4 モジュール一覧

モジュール名	ラベル名	パラメータ	
		入力	出力
処理内容			
モータ制御用のメイン処理 ホール I C 付きブラシレス DC モータの 1 2 0 ° 通電矩形波駆動メイン処理	main_pwm_120()	—	—
初期設定 AD 変換初期設定, パルス出力強制遮断設定, 三相 PWM (1 2 0 ° 通電) 初期設定	initial()	—	—
PWM 割り込み 停止・起動・通常処理関数の C A L L	pwm_int()	—	—
停止処理 三相 O F F 出力, 起動運転切り替え判定	pwm_stop()	—	—
起動処理 起動運転, 通常運転切り替え判定	pwm_kido()	—	—
通常処理 1 2 0 ° 通電 (矩形波出力) による簡易 V / F 制御	pwm_tujo_120()	—	—
停止判定処理 回転数指令による停止と異常発生による停止の判定	stop_chk()	—	SI16 停止判定結果
母線電圧算出処理 AD 入力値を母線電圧に変換	cal_vdc_ref()	UI16 AD 入力値	—

SI16 : 符号付 1 6 ビット
UI16 : 符号なし 1 6 ビット

3.3.5 変数一覧表

項目	ラベル	データ長	分解能	単位	備考
メイン周期計測カウンタ	sw_tim	16ビット	2 ⁰	—	8ms カウンタ。
DUTY 算出周期カウンタ	cnt_2ms	16ビット	2 ⁰	—	
停止状態	stop_mode	16ビット	2 ⁰	—	
出力状態	out_mode	16ビット	2 ⁰	—	運転状態 (停止/起動運転/通常運転)。
角度	mot_theta	16ビット	2 ¹¹	rad	
出力角度	out_theta	16ビット	2 ¹¹	rad	
位相進み角度	isou_susumi	16ビット	2 ¹¹	rad	
回転数指令	wr_ref	16ビット	2 ⁴	rad/s	AD入力。 rpm = wr_ref / 2 ⁴ / (2π) / 極対数 × 60。
回転数指令ポインタ	wr_ref_pt	8ビット	2 ⁰	—	
回転数指令バッファ	wr_ref_buf[4]	16ビット	2 ⁴	rad/s	
実動回転数	wr_act	16ビット	2 ⁴	rad/s	位置信号のエッジ間から算出。
起動回転数	kido_hz_ram	16ビット	2 ⁴	rad/s	
回転方向	wr_dir	8ビット	2 ⁰	—	1 : 正回転 -1 : 逆回転
母線電圧	vdc	16ビット	2 ⁰	V	AD入力。
PWM デューティ	pwm_duty	16ビット	2 ¹³	—	
位置信号	holl_ic	8ビット	2 ⁰	—	
位置信号エッジ間カウンタ	dlt_cnt	16ビット	2 ⁰	—	
位置信号エッジ検出回数	edg_chk	8ビット	2 ⁰	—	
実動回転数バッファ	wr_buff[2]	16ビット	2 ⁴	rad/s	
実動回転数バッファポインタ	wr_idx	16ビット	2 ⁰	—	
出力パターン	stage	8ビット	2 ⁰	—	出力角度 (0 ~ 2π [rad]) を 6 分割したものの。出力パターンにより 3 相出力パターンを決定する。

【分解能の考え方】

PWM デューティとキャリアタイマカウント値から PWM デューティタイマ値を算出する場合。

$$\text{PWM デューティタイマ値} (\times 2^0) = \text{キャリアタイマカウント値} (\times 2^0) -$$

$$((\text{PWM デューティ} (\times 2^{13}) \times \text{キャリアタイマカウント値} (\times 2^0)) / 2^{13})$$

3.3.6 三相出力関連の SFR 初期設定内容

以下に三相出力を行うための SFR 初期設定手順と、設定値を示します。

3.3.6.1 AD変換設定

(1) A/D制御レジスタ 0 (注 1)
シンボル アドレス
ADCON0 00D6h 番地

設定値
80h

ビット	ビット シンボル	ビット名	機能	RW
b0	CH0	アナログ入力端子選択 ビット	下表参照(注4)	RW
b1	CH1			RW
b2	CH2			RW
b3	MD	A/D動作モード選択ビット (注 2)	0 : 単発モード 1 : 繰り返しモード	RW
b4	ADGSEL0	A/D入力グループ選択ビット (注4)	0 : ポート P0 グループ選択 (AN2、AN4~AN7) 1 : ポート P1 グループ選択 (AN8~AN11)	RW
b5	ADCAP	A/D変換自動開始ビット	0 : ソフトウェアトリガ(ADST ビット)で開始 1 : タイマ RD(相補 PWM モード)で開始	RW
b6	ADST	A/D変換開始フラグ	0 : A/D変換停止 1 : A/D変換開始	RW
b7	CKS0	周波数選択ビット0	[ADCON1 レジスタの CKS1=0 の場合] 0 : f4 を選択 1 : f2 を選択 [ADCON1 レジスタの CKS1=1 の場合] 0 : f1 を選択(注 3) 1 : fOCO-F を選択	RW

- 注 1. A/D 変換中に ADCON0 レジスタの内容を書き換えた場合、変換結果は不定となります。
 注 2. A/D 動作モードを変更した場合は、あらためてアナログ入力端子を選択してください。
 注 3. φ AD の周波数を 10MHz 以下にしてください。
 注 4. アナログ入力端子は CH0~CH2 ビットを ADGSEL0 ビットの組み合わせで選択できます。

CH2~CH0	ADGSEL0=0	ADGSEL0=1
000b	—	設定しないでください。
001b	設定しないでください。	
010b	AN2	
011b	設定しないでください。	
100b	AN4	AN8
101b	AN5	AN9
110b	AN6	AN10
111b	AN7	AN11

(2) A/D 制御レジスタ 1 (注 1)

シンボル アドレス 設定値
ADCON1 00D7h 番地 28h

ビット	ビット シンボル	ビット名	機能	RW
b2-b0	—	予約ビット	"0"にしてください。	RW
b3	BITS	8/10ビットモード選択ビット	0 : 8ビットモード 1 : 10ビットモード	RW
b4	CKS1	周波数選択ビット1	ADCON0レジスタのCKS0ビットの機能説明を参照してください。	RW
b5	VCUT	VREF 接続ビット(注 2)	0 : VREF未接続 1 : VREF接続	RW
b7-b6	—	予約ビット	"0"にしてください。	RW

注 1. A/D 変換中に ADCON1 レジスタの内容を書き換えた場合、変換結果は不定となります。

注 2. VCUT ビットを "0" (未接続) から "1" (接続) にしたときは、1 μ s 以上経過した後に A/D 変換を開始してください。

(3) A/D 制御レジスタ 2 (注 1)

シンボル アドレス 設定値
ADCON2 00D4h 番地 01h

ビット	ビット シンボル	ビット名	機能	RW
b0	SMP	A/D変換方式選択ビット	0 : サンプル&ホールドなし 1 : サンプル&ホールドあり	RW
b3-b1	—	予約ビット	"0"にしてください。	RW
b7-b4	—	何も配置されていない。 書く場合、"0"を書いてください。読んだ場合、その値は"0"		—

注 1. A/D 変換中に ADCON2 レジスタの内容を書き替えた場合、変換結果は不定となります。

3.3.6.2 三相出力設定

(1) ポート P2 レジスタ

シンボル	アドレス	設定値
P2	00E4h 番地	0000000b

ビット	ビット シンボル	ビット名	機能	RW
b0	P2_0	ポートP2_0ビット	入力モードに設定した入出力ポートに 対応するビットを読むと、端子のレベ ルが読める。	RW
b1	P2_1	ポートP2_1ビット		RW
b2	P2_2	ポートP2_2ビット		RW
b3	P2_3	ポートP2_3ビット	出力モードに設定した入出力ポートに 対応するビットに書くと、端子のレベ ルを制御できる 0 : “L” レベル 1 : “H” レベル	RW
b4	P2_4	ポートP2_4ビット		RW
b5	P2_5	ポートP2_5ビット		RW
b6	P2_6	ポートP2_6ビット		RW
b7	P2_7	ポートP2_7ビット		RW

(2) ポート P2 方向レジスタ

シンボル	アドレス	設定値
PD2	00E6h 番地	11111010b

ビット	ビット シンボル	ビット名	機能	RW
b0	PD2_0	ポートP2_0方向ビット	0 : 入力モード (入力ポートとして機能) 1 : 出力モード (出力ポートとして機能)	RW
b1	PD2_1	ポートP2_1方向ビット		RW
b2	PD2_2	ポートP2_2方向ビット		RW
b3	PD2_3	ポートP2_3方向ビット		RW
b4	PD2_4	ポートP2_4方向ビット		RW
b5	PD2_5	ポートP2_5方向ビット		RW
b6	PD2_6	ポートP2_6方向ビット		RW
b7	PD2_7	ポートP2_7方向ビット	RW	

(3) タイマ RD スタートレジスタ (注1)

シンボル アドレス 設定値
TRDSTR 0137h 番地 0Ch

ビット	ビットシンボル	ビット名	機能	RW
b0	TSTART0	TRD0カウント開始フラグ(注4)	0 : カウント停止(注2) 1 : カウント開始	RW
b1	TSTART1	TRD1カウント開始フラグ(注5)	0 : カウント停止(注3) 1 : カウント開始	RW
b2	CSEL0	TRD0カウント動作選択ビット	0 : TRDGRA0 レジスタとのコンペア一致で カウント停止 1 : TRDGRA0 レジスタとのコンペア一致後も カウント継続	RW
b3	CSEL1	TRD1カウント動作選択ビット	0 : TRDGRA1 レジスタとのコンペア一致で カウント停止 1 : TRDGRA1 レジスタとのコンペア一致後も カウント継続	RW
b7-b4	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—

- 注1. TRDSTR レジスタには MOV 命令を使用して書いてください(ビット処理命令を使用しないでください)。
 注2. CSEL0 ビットが“1”に設定されているとき、TSTART0 ビットへ“0”を書いてください。
 注3. CSEL1 ビットが“1”に設定されているとき、TSTART1 ビットへ“0”を書いてください。
 注4. CSEL0 ビットが“0”でコンペア一致信号(TRDIOA0)が発生したとき、“0”(カウント停止)になります。
 注5. CSEL1 ビットが“0”でコンペア一致信号(TRDIOA1)が発生したとき、“0”(カウント停止)になります。

(4) タイマ RD0 割り込み制御レジスタ (注1)

シンボル アドレス 設定値
TRD0IC 0048h 番地 00h

ビット	ビットシンボル	ビット名	機能	RW
b0	ILVL0	割り込み優先レベル 選択ビット	b2b1b0 0 0 0 : レベル 0(割り込み禁止) 0 0 1 : レベル 1 0 1 0 : レベル 2 0 1 1 : レベル 3 1 0 0 : レベル 4 1 0 1 : レベル 5 1 1 0 : レベル 6 1 1 1 : レベル 7	RW
b1	ILVL1		RW	
b2	ILVL2		RW	
b3	IR		割り込み要求ビット 0:割り込み要求なし 1:割り込み要求あり	RO
b7-b4	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は不定。		—

- 注1. 割り込み制御レジスタの変更は、そのレジスタに対応する割り込み要求が発生しない箇所で行ってください。

(5) タイマ RD1 割り込み制御レジスタ(注1)

シンボル アドレス 設定値
TRD1IC 0049h 番地 00h

ビット	ビットシンボル	ビット名	機能	RW
b0	ILVL0	割り込み優先レベル 選択ビット	b2b1b0 0 0 0 : レベル 0 (割り込み禁止) 0 0 1 : レベル 1 0 1 0 : レベル 2 0 1 1 : レベル 3 1 0 0 : レベル 4 1 0 1 : レベル 5 1 1 0 : レベル 6 1 1 1 : レベル 7	RW
b1	ILVL1			RW
b2	ILVL2			RW
b3	IR			割り込み要求ビット
b7-b4	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は不定。		—

注1. 割り込み制御レジスタの変更は、そのレジスタに対応する割り込み要求が発生しない箇所で行ってください。

(6) タイマ RD 機能制御レジスタ

シンボル アドレス 設定値
TRDFCR 013Ah 番地 xxxxxx00b

ビット	ビットシンボル	ビット名	機能	RW
b0	CMD0	コンビネーションモード選択 ビット(注1, 2)	リセット同期PWMモードでは“01b” (リセット同期PWMモード)にしてください。	RW
b1	CMD1			RW
b2	OLSO	正相出力レベル選択ビット (リセット同期PWMモードまたは 相補PWMモード時)	0: 初期出力“H”、アクティブレベル“L” 1: 初期出力“L”、アクティブレベル“H”	RW
b3	OLS1	逆相出力レベル選択ビット (リセット同期PWMモードまたは 相補PWMモード時)	0: 初期出力“H”、アクティブレベル“L” 1: 初期出力“L”、アクティブレベル“H”	RW
b4	ADTRG	A/Dトリガ許可ビット (相補PWMモード時)	リセット同期PWMモードでは無効です。	RW
b5	ADEG	A/Dトリガエッジ選択ビット (相補PWMモード時)	リセット同期PWMモードでは無効です。	RW
b6	STCLK	外部クロック入力選択ビット	0: 外部クロック入力無効 1: 外部クロック入力有効	RW
b7	PWM3	PWM3モード選択ビット(注3)	リセット同期PWMモードでは無効です。	RW

注1. CMD1~CMD0 ビットを“01b”、“10b”、“11b”に設定したとき、TRDPMR レジスタの設定に係わらず、リセット同期 PWM モードまたは相補 PWM モードになります。

注2. CMD1~CMD0 ビットは TRDSTR レジスタの TSTART0、TSTART1 ビットがともに“0” (カウント停止)のときに書いてください。

注3. CMD1~CMD0 ビットが“00b” (タイマモード・PWM モード・PWM3 モード)のとき、PWM3 ビットの設定が有効になります。

(7) タイマ RD 機能制御レジスタ

シンボル アドレス 設定値
TRDFCR 013Ah 番地 xxxxxx01b

ビット	ビットシンボル	ビット名	機能	RW
b0	CMD0	コンビネーションモード選択ビット (注1, 2)	リセット同期PWMモードでは“01b” (リセット同期PWMモード) にしてください。	RW
b1	CMD1			RW
b2	OLSO	正相出力レベル選択ビット (リセット同期PWMモードまたは相補PWMモード時)	0: 初期出力 “H”、アクティブレベル “L” 1: 初期出力 “L”、アクティブレベル “H”	RW
b3	OLS1	逆相出力レベル選択ビット (リセット同期PWMモードまたは相補PWMモード時)	0: 初期出力 “H”、アクティブレベル “L” 1: 初期出力 “L”、アクティブレベル “H”	RW
b4	ADTRG	A/Dトリガ許可ビット (相補PWMモード時)	リセット同期PWMモードでは無効です。	RW
b5	ADEG	A/Dトリガエッジ選択ビット (相補PWMモード時)	リセット同期PWMモードでは無効です。	RW
b6	STCLK	外部クロック入力選択ビット	0: 外部クロック入力無効 1: 外部クロック入力有効	RW
b7	PWM3	PWM3モード選択ビット (注3)	リセット同期PWMモードでは無効です。	RW

注 1. CMD1～CMD0 ビットを “01b”、“10b”、“11b” に設定したとき、TRDPMR レジスタの設定に係わらず、リセット同期 PWM モードまたは相補 PWM モードになります。

注 2. CMD1～CMD0 ビットは TRDSTR レジスタの TSTART0、TSTART1 ビットがともに “0” (カウント停止) のときに書いてください。

注 3. CMD1～CMD0 ビットが “00b” (タイマモード・PWM モード・PWM3 モード) のとき、PWM3 ビットの設定が有効になります。

(8) タイマ RD モードレジスタ

シンボル アドレス 設定値
TRDMR 0138h 番地 e0h

ビット	ビットシンボル	ビット名	機能	RW
b0	SYNC	タイマRD同期ビット	リセット同期PWMモードでは“0” (TRD0とTRD1は独立動作) にしてください。	RW
b3-b1	—	何も配置されていない。書く場合、“0”を書いてください。読んだ場合、その値は不定。		—
b4	BFC0	TRDGRC0レジスタ機能選択ビット	0: ジェネラルレジスタ 1: TRDGRA0 レジスタのバッファレジスタ	RW
b5	BFD0	TRDGRD0レジスタ機能選択ビット	0: ジェネラルレジスタ 1: TRDGRB0 レジスタのバッファレジスタ	RW
b6	BFC1	TRDGRC1レジスタ機能選択ビット	0: ジェネラルレジスタ 1: TRDGRA1 レジスタのバッファレジスタ	RW
b7	BFD1	TRDGRD1レジスタ機能選択ビット	0: ジェネラルレジスタ 1: TRDGRB1 レジスタのバッファレジスタ	RW

(9) タイマ RD 機能制御レジスタ

シンボル	アドレス	設定値
TRDFCR	013Ah 番地	85h

ビット	ビット シンボル	ビット名	機能	RW
b0	CMD0	コンビネーションモード選択 ビット(注1, 2)	リセット同期PWMモードでは“01b” (リセット同期PWMモード)にしてください。	RW
b1	CMD1			RW
b2	OLSO	正相出力レベル選択ビット (リセット同期PWMモードまたは 相補PWMモード時)	0: 初期出力“H”、アクティブレベル“L” 1: 初期出力“L”、アクティブレベル“H”	RW
b3	OLS1	逆相出力レベル選択ビット (リセット同期PWMモードまたは 相補PWMモード時)	0: 初期出力“H”、アクティブレベル“L” 1: 初期出力“L”、アクティブレベル“H”	RW
b4	ADTRG	A/Dトリガ許可ビット (相補PWMモード時)	リセット同期PWMモードでは無効です。	RW
b5	ADEG	A/Dトリガエッジ選択ビット (相補PWMモード時)	リセット同期PWMモードでは無効です。	RW
b6	STCLK	外部クロック入力選択ビット	0: 外部クロック入力無効 1: 外部クロック入力有効	RW
b7	PWM3	PWM3モード選択ビット(注3)	リセット同期PWMモードでは無効です。	RW

注1. CMD1～CMD0 ビットを“01b”、“10b”、“11b”に設定したとき、TRDPMR レジスタの設定に係わらず、リセット同期 PWM モードまたは相補 PWM モードになります。

注2. CMD1～CMD0 ビットは TRDSTR レジスタの TSTART0、TSTART1 ビットがともに“0”(カウント停止)のときに書いてください。

注3. CMD1～CMD0 ビットが“00b”(タイマモード・PWM モード・PWM3 モード)のとき、PWM3 ビットの設定が有効になります。

(10) タイマ RD アウトプットマスタ許可レジスタ 1

シンボル アドレス 設定値
TRDOER1 013Bh 番地 FFh

ビット	ビット シンボル	ビット名	機能	RW
b0	EA0	TRDIOA0出力禁止ビット	相補PWMモードでは、 “1” (TRDIOA0端子はプログラマブル 入出力ポート)にしてください。	RW
b1	EB0	TRDIOB0出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOB0端子はプログラマブル入出力ポート)	RW
b2	EC0	TRDIOC0出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOC0端子はプログラマブル入出力ポート)	RW
b3	ED0	TRDIOD0出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOD0端子はプログラマブル入出力ポート)	RW
b4	EA1	TRDIOA1出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOA1端子はプログラマブル入出力ポート)	RW
b5	EB1	TRDIOB1出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOB1端子はプログラマブル入出力ポート)	RW
b6	EC1	TRDIOC1出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOC1端子はプログラマブル入出力ポート)	RW
b7	ED1	TRDIOD1出力禁止ビット	0: 出力許可 1: 出力禁止 (TRDIOD1端子はプログラマブル入出力ポート)	RW

(11) 外部入力許可レジスタ

シンボル アドレス 設定値
INTEN 00F9h 番地 xxxxxx01b(x は、設定しないビット)

ビット	ビット シンボル	ビット名	機能	RW
b0	INT0EN	$\overline{\text{INT0}}$ 入力許可ビット	0 : 禁止 1 : 許可	RW
b1	INT0PL	$\overline{\text{INT0}}$ 入力極性選択ビット (注1、2)	0 : 片エッジ 1 : 両エッジ	RW
b2	INT1EN	$\overline{\text{INT1}}$ 入力許可ビット	0 : 禁止 1 : 許可	RW
b3	INT1PL	$\overline{\text{INT1}}$ 入力極性選択ビット (注1、2)	0 : 片エッジ 1 : 両エッジ	RW
b5-b4	—	予約ビット	“0” にしてください。	RW
b6	INT3EN	$\overline{\text{INT3}}$ 入力許可ビット	0 : 禁止 1 : 許可	RW
b7	INT3PL	$\overline{\text{INT3}}$ 入力極性選択ビット (注1、2)	0 : 片エッジ 1 : 両エッジ	RW

注1. INTiPL ビット(i=0、1、3)を“1”(両エッジ)にする場合、INTiIC レジスタの POL ビットを“0”(立ち下がりエッジを選択)にしてください。

注2. INTiPL ビットを変更すると、INTiIC レジスタの IR ビットが“1”(割り込み要求あり)になることがあります。

(12) ポート P4 方向レジスタ(注3)

シンボル アドレス 設定値
PD4 00EAh 番地 xx0xxxxb(x は、設定しないビット)

ビット	ビット シンボル	ビット名	機能	RW
b0	PD4_0	ポートP4_0方向ビット	0 : 入力モード (入力ポートとして機能) 1 : 出力モード (出力ポートとして機能)	RW
b1	PD4_1	ポートP4_1方向ビット		RW
b2	PD4_2	ポートP4_2方向ビット		RW
b3	PD4_3	ポートP4_3方向ビット		RW
b4	PD4_4	ポートP4_4方向ビット		RW
b5	PD4_5	ポートP4_5方向ビット		RW
b6	PD4_6	ポートP4_6方向ビット		RW
b7	PD4_7	ポートP4_7方向ビット	RW	

注3. PD4 レジスタの PD4_0~PD4_4、PD4_6、PD4_7 ビットは何も配置されていません。

PD4 レジスタの PD4_0~PD4_4、PD4_6、PD4_7 ビットに書く場合、“0”(入力モード)を書いてください。読んだ場合、その値は“0”です。

(13) INT 入力フィルタ選択レジスタ

シンボル アドレス 設定値
INTF 00FAh 番地 00h

ビット	ビット シンボル	ビット名	機能	RW
b0	INT0F0	INT0 入力フィルタ選択ビット	b1b0 00: フィルタなし 01: フィルタあり、f1でサンプリング 10: フィルタあり、f8でサンプリング 11: フィルタあり、f32でサンプリング	RW
b1	INT0F1		RW	
b2	INT1F0	INT1 入力フィルタ選択ビット	b3b2 00: フィルタなし 01: フィルタあり、f1でサンプリング 10: フィルタあり、f8でサンプリング 11: フィルタあり、f32でサンプリング	RW
b3	INT1F1		RW	
b5-b4	—	予約ビット	“0” にしてください。	RW
b6	INT3F0	INT3 入力フィルタ選択ビット	b7b6 00: フィルタなし 01: フィルタあり、f1でサンプリング 10: フィルタあり、f8でサンプリング 11: フィルタあり、f32でサンプリング	RW
b7	INT3F1		RW	

(14) タイマ RD アウトプットマスタ許可レジスタ 2

シンボル アドレス 設定値
TRDOER2 013Ch 番地 80h

ビット	ビット シンボル	ビット名	機能	RW
b6-b0	—		何も配置されていない。書く場合、“0” を書いてください。 読んだ場合、その値は“1”。	—
b7	PT0	パルス出力強制遮断 信号入力 INT0 有効 ビット	0: パルス出力強制遮断入力無効 1: パルス出力強制遮断入力有効 (INT0 端子に “L” を入力すると、TRDOER1 レジスタの全ビットが “1” (出力禁止) になる)	RW

(15) タイマRD制御レジスタ0(注3)

シンボル	アドレス	設定値
TRDCR0	0140h 番地	20h

ビット	ビットシンボル	ビット名	機能	RW
b0	TCK0	カウントソース選択ビット	b2b1b0 0 0 0 : f1 0 0 1 : f2 0 1 0 : f4 0 1 1 : f8	RW
b1	TCK1		1 0 0 : f32	RW
b2	TCK2		1 0 1 : TRDCLK入力(注1) 1 1 0 : f0C040M 1 1 1 : 設定しないでください	RW
b3	CKEG0		外部クロックエッジ選択ビット(注2)	b4b3 0 0 : 立ち上がりエッジでカウント 0 1 : 立ち下がりエッジでカウント 1 0 : 両エッジでカウント 1 1 : 設定しないでください
b4	CKEG1	RW		
b5	CCLR0	TRD0カウンタクリア選択ビット	リセット同期PWMモードでは “001b” (TRDGRA0レジスタとのコンペア一致で TRD0レジスタクリア)にしてください	RW
b6	CCLR1			RW
b7	CCLR2			RW

注1. TRDFCR レジスタの STCLK ビットが “1” (外部クロック入力有効) のとき、有効です。

注2. TCK2~TCK0 ビットが “101b” (TRDCLK 入力)、かつ TRDFCR レジスタの STCLK ビットが “1” (外部クロック入力有効) のとき、有効です。

注3. リセット同期 PWM モードでは TRDCR1 レジスタは使用しません。

(16) タイマ RD カウンタ 0(注1)

シンボル	アドレス	設定値
TRD0	0147h-146h 番地	00h

ビット	ビットシンボル	ビット名	機能	RW
b15-b0	—	—	カウントソースをカウント。カウント動作はアップカウント。オーバーフローすると、TRDSR0レジスタのOVFビットが “1” になる。	RW

注1. TRD0 レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

注2. リセット同期 PWM モードでは TRD1 レジスタは使用しません。

(17) タイマ RD ジェネラルレジスタ A0 (注1)

シンボル アドレス 設定値
TRDGRA0 0149h-148h 番地 キャリア周期カウント値

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	ジェネラルレジスタ。PWM周期を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(18) タイマ RD ジェネラルレジスタ C0 (注1)

シンボル アドレス 設定値
TRDGR C0 014Dh-14Ch 番地 キャリア周期カウント値

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	(リセット同期PWMモードでは使用しません)	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(19) タイマ RD ジェネラルレジスタ B0 (注1)

シンボル アドレス 設定値
TRDGRB0 014Bh-14Ah 番地 0

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	ジェネラルレジスタ。PWM1出力の変化点を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(20) タイマ RD ジェネラルレジスタ A1 (注1)

シンボル アドレス 設定値
TRDGRA1 0159h-158h 番地 0

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	ジェネラルレジスタ。PWM2出力の変化点を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(21) タイマ RD ジェネラルレジスタ B1 (注1)

シンボル アドレス 設定値
TRDGRB1 015Bh-15Ah 番地 0

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	ジェネラルレジスタ。PWM3出力の変化点を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(22) タイマ RD ジェネラルレジスタ D0 (注1)

シンボル	アドレス	設定値
TRDGRD0	014Fh-14Eh 番地	0

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	バッファレジスタ。次回のPWM1出力の変化点を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(23) タイマ RD ジェネラルレジスタ C1 (注1)

シンボル	アドレス	設定値
TRDGRC1	015Dh-15Ch 番地	0

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	バッファレジスタ。次回のPWM2出力の変化点を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(24) タイマ RD ジェネラルレジスタ D1 (注1)

シンボル	アドレス	設定値
TRDGRD1	015Fh-15Eh 番地	0

ビット	ビット シンボル	ビット名	機能	RW
b15-b0	—	—	バッファレジスタ。次回のPWM3出力の変化点を設定してください。	RW

注1. TRDGRAi~TRDGRDi レジスタは 16 ビット単位でアクセスしてください。8 ビット単位でアクセスしないでください。

(25) タイマ RD 割り込み許可レジスタ 0

シンボル アドレス 設定値
TRDIER0 0144h 番地 01h

ビット	ビット シンボル	ビット名	機能	RW
b0	IMIEA	インプットキャプチャ/コンペ ア一致割り込み許可ビットA	0 : IMFAビットによる割り込み(IMIA)禁止 1 : IMFAビットによる割り込み(IMIA)許可	RW
b1	IMIEB	インプットキャプチャ/コンペ ア一致割り込み許可ビットB	0 : IMFBビットによる割り込み(IMIB)禁止 1 : IMFBビットによる割り込み(IMIB)許可	RW
b2	IMIEC	インプットキャプチャ/コンペ ア一致割り込み許可ビットC	0 : IMFCビットによる割り込み(IMIC)禁止 1 : IMFCビットによる割り込み(IMIC)許可	RW
b3	IMIED	インプットキャプチャ/コンペ ア一致割り込み許可ビットD	0 : IMFDBビットによる割り込み(IMID)禁止 1 : IMFDBビットによる割り込み(IMID)許可	RW
b4	OVIE	オーバフロー/アンダフロー割 り込み許可ビット	0 : OVFビットによる割り込み(OVI)禁止 1 : OVFビットによる割り込み(OVI)許可	RW
b7-b5	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—

(26) タイマ RD 割り込み許可レジスタ 1

シンボル アドレス 設定値
TRDIER1 0154h 番地 00h

ビット	ビット シンボル	ビット名	機能	RW
b0	IMIEA	インプットキャプチャ/コンペ ア一致割り込み許可ビットA	0 : IMFAビットによる割り込み(IMIA)禁止 1 : IMFAビットによる割り込み(IMIA)許可	RW
b1	IMIEB	インプットキャプチャ/コンペ ア一致割り込み許可ビットB	0 : IMFBビットによる割り込み(IMIB)禁止 1 : IMFBビットによる割り込み(IMIB)許可	RW
b2	IMIEC	インプットキャプチャ/コンペ ア一致割り込み許可ビットC	0 : IMFCビットによる割り込み(IMIC)禁止 1 : IMFCビットによる割り込み(IMIC)許可	RW
b3	IMIED	インプットキャプチャ/コンペ ア一致割り込み許可ビットD	0 : IMFDBビットによる割り込み(IMID)禁止 1 : IMFDBビットによる割り込み(IMID)許可	RW
b4	OVIE	オーバフロー/アンダフロー割 り込み許可ビット	0 : OVFビットによる割り込み(OVI)禁止 1 : OVFビットによる割り込み(OVI)許可	RW
b7-b5	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—

(27) タイマ RD0 割り込み制御レジスタ (注1)

シンボル アドレス 設定値
TRD0IC 0048h 番地 07h

ビット	ビット シンボル	ビット名	機能	RW
b0	ILVL0	割り込み優先レベル 選択ビット	b2b1b0 0 0 0 : レベル 0 (割り込み禁止) 0 0 1 : レベル 1 0 1 0 : レベル 2 0 1 1 : レベル 3 1 0 0 : レベル 4 1 0 1 : レベル 5 1 1 0 : レベル 6 1 1 1 : レベル 7	RW
b1	ILVL1		RW	
b2	ILVL2		RW	
b3	IR		割り込み要求ビット	0: 割り込み要求なし 1: 割り込み要求あり
b7-b4	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は不定。		—

注1. 割り込み制御レジスタの変更は、そのレジスタに対応する割り込み要求が発生しない箇所で行ってください。

(28) タイマ RD スタートレジスタ (注1)

シンボル アドレス 設定値
TRDSTR 0137h 番地 0Fh

ビット	ビット シンボル	ビット名	機能	RW
b0	TSTART0	TRD0 カウント開始フラグ (注4)	0 : カウント停止 (注2) 1 : カウント開始	RW
b1	TSTART1	TRD1 カウント開始フラグ (注5)	0 : カウント停止 (注3) 1 : カウント開始	RW
b2	CSEL0	TRD0 カウント動作選択ビット	0 : TRDGRA0 レジスタとのコンペア一致で カウント停止 1 : TRDGRA0 レジスタとのコンペア一致後も カウント継続	RW
b3	CSEL1	TRD1 カウント動作選択ビット	0 : TRDGRA1 レジスタとのコンペア一致で カウント停止 1 : TRDGRA1 レジスタとのコンペア一致後も カウント継続	RW
b7-b4	—	何も配置されていない。書く場合、“0”を書いてください。 読んだ場合、その値は“1”。		—

注1. TRDSTR レジスタには MOV 命令を使用して書いてください (ビット処理命令を使用しないでください)。

注2. CSEL0 ビットが“1”に設定されているとき、TSTART0 ビットへ“0”を書いてください。

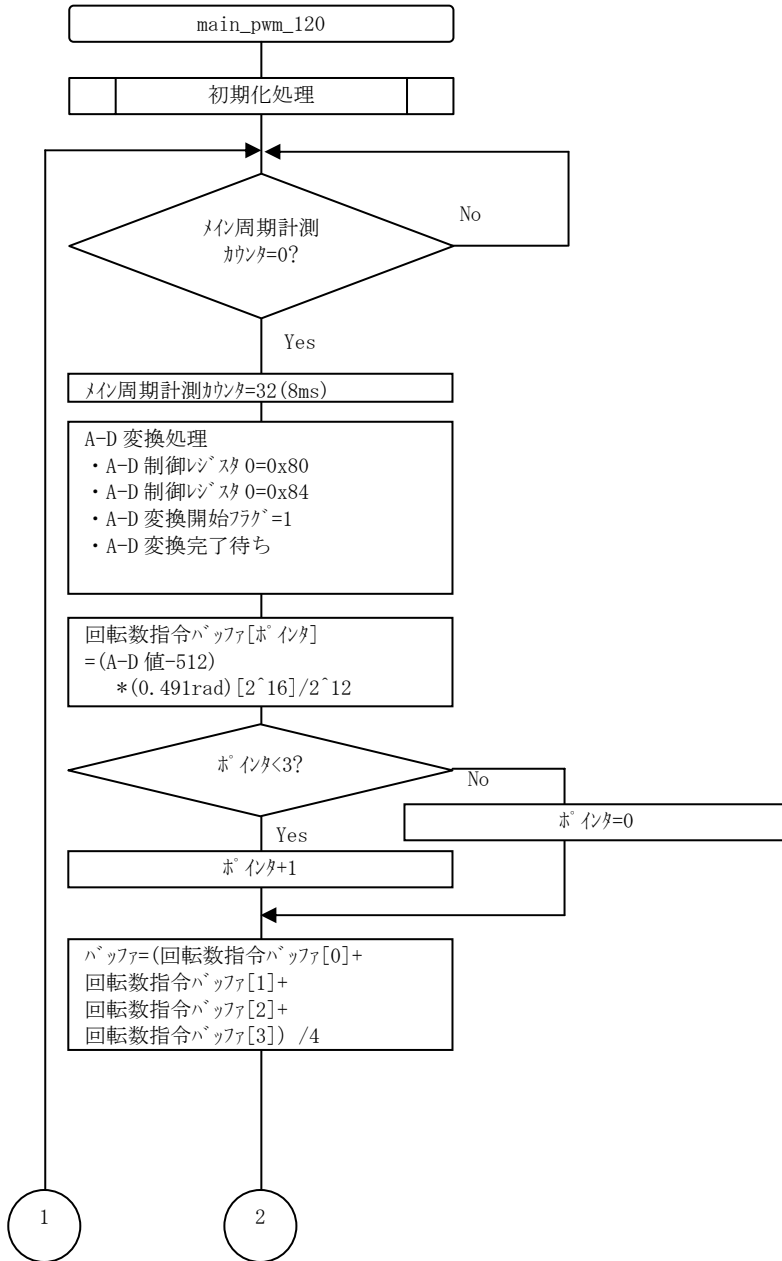
注3. CSEL1 ビットが“1”に設定されているとき、TSTART1 ビットへ“0”を書いてください。

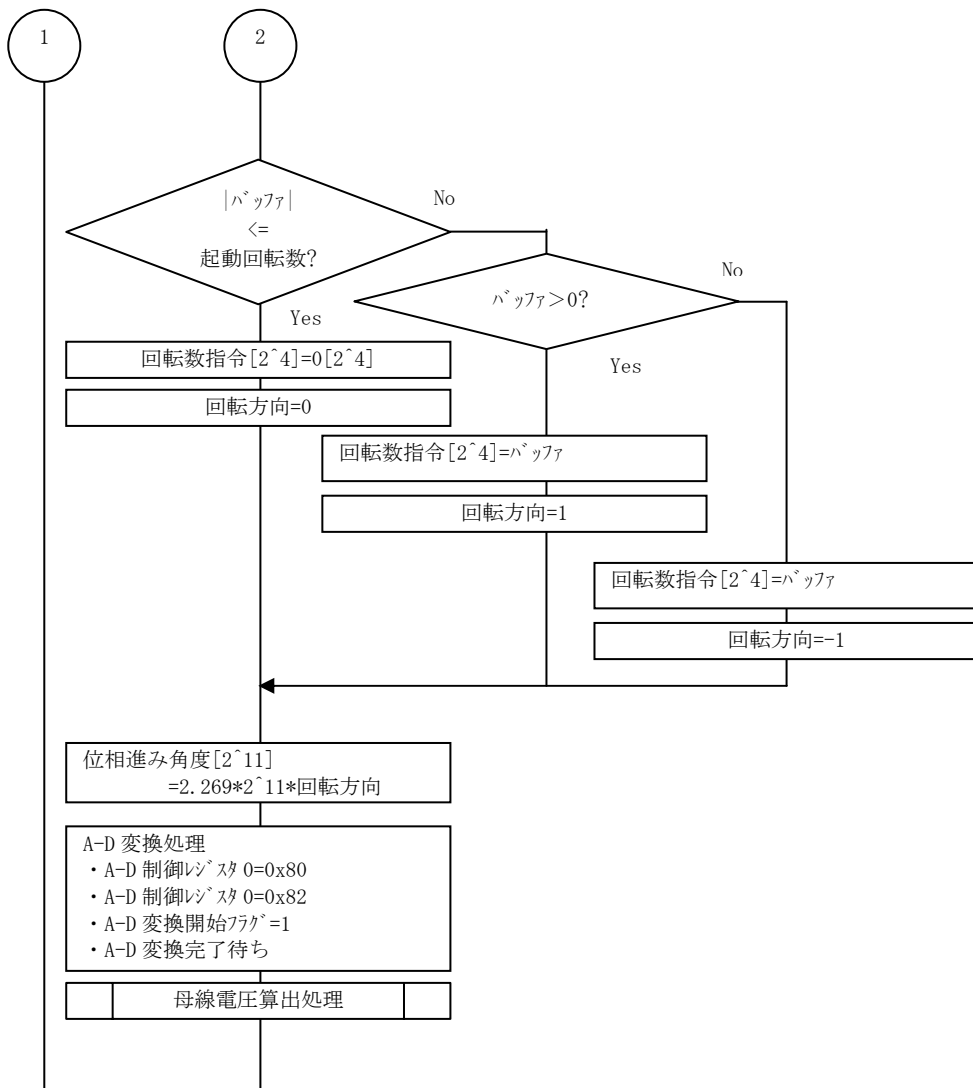
注4. CSEL0 ビットが“0”でコンペア一致信号 (TRDIOA0) が発生したとき、“0” (カウント停止) になります。

注5. CSEL1 ビットが“0”でコンペア一致信号 (TRDIOA1) が発生したとき、“0” (カウント停止) になります。

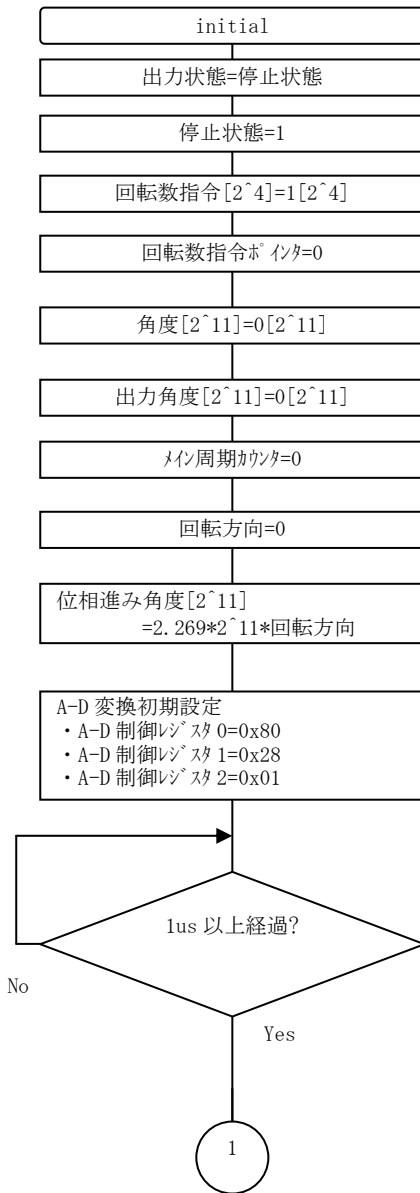
3.3.7 制御フロー

(1) ホール I C 付き ブラシレス D C モータの 1 2 0 ° 通電矩形波駆動メイン処理





(2) 初期化処理



1

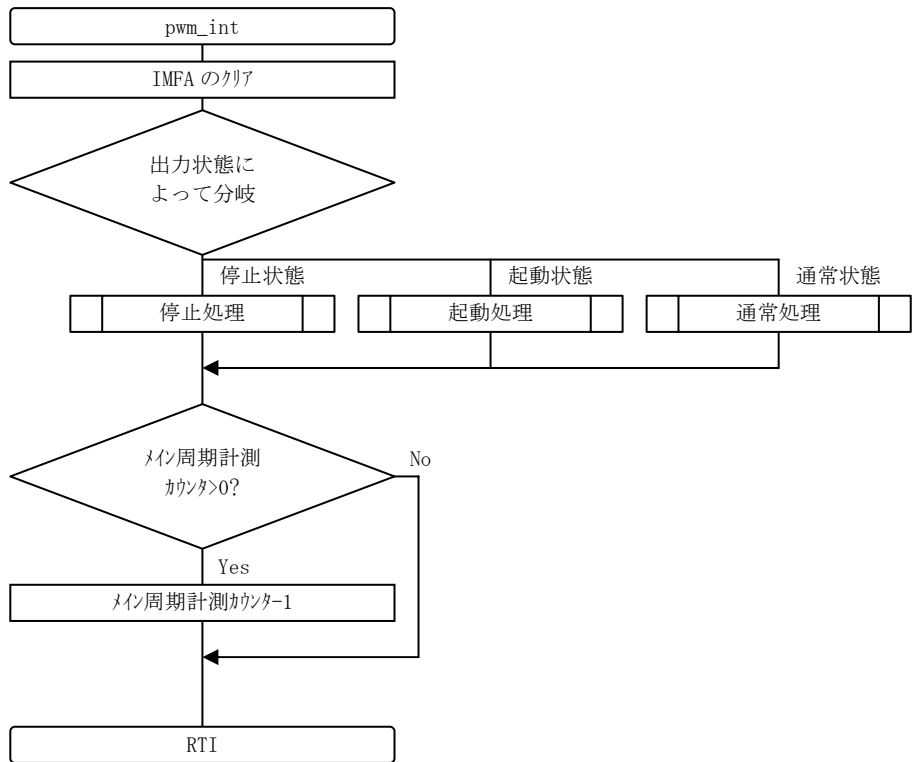
三相 PWM 初期設定

- ・ポート P2 レジスタ=0x00
- ・ポート P2 方向レジスタ=0xFA
- ・タイマ RD スタートレジスタ=0x0C
- ・タイマ RD0 割り込み制御レジスタ=0x00
- ・タイマ RD1 割り込み制御レジスタ=0x00
- ・コンビネーションモード選択ビット 0=0
- ・コンビネーションモード選択ビット 1=0
- ・コンビネーションモード選択ビット 0=1
- ・コンビネーションモード選択ビット 1=0
- ・タイマ RD モードレジスタ=0xE0
- ・タイマ RD 機能制御レジスタ=0x85
- ・タイマ RD アウトプットマスタ許可レジスタ 1=0xFF
- ・INT0 入力許可ビット=1
- ・INT0 入力極性選択ビット=0
- ・ポート P4_5 方向ビット=0
- ・INT 入力フィルタ選択レジスタ=0x00
- ・タイマ RD アウトプットマスタ許可レジスタ 2=0x80
- ・タイマ RD 制御レジスタ 0=0x20
- ・タイマ RD カウンタ 0=0x00
- ・タイマ RD ジェネラルレジスタ A0
=キャリア周期カウント値
- ・タイマ RD ジェネラルレジスタ B0
=タイマ RD ジェネラルレジスタ A1
=タイマ RD ジェネラルレジスタ B1
=初期デューティカウント値
- ・タイマ RD ジェネラルレジスタ D0
=タイマ RD ジェネラルレジスタ C1
=タイマ RD ジェネラルレジスタ D1
=初期デューティカウント値
- ・タイマ RD0 割り込みベクタ設定
- ・タイマ RD 割り込み許可レジスタ 0=0x01
- ・タイマ RD 割り込み許可レジスタ 1=0x00
- ・タイマ RD0 割り込み制御レジスタ=0x07
- ・タイマ RD スタートレジスタ=0x0F

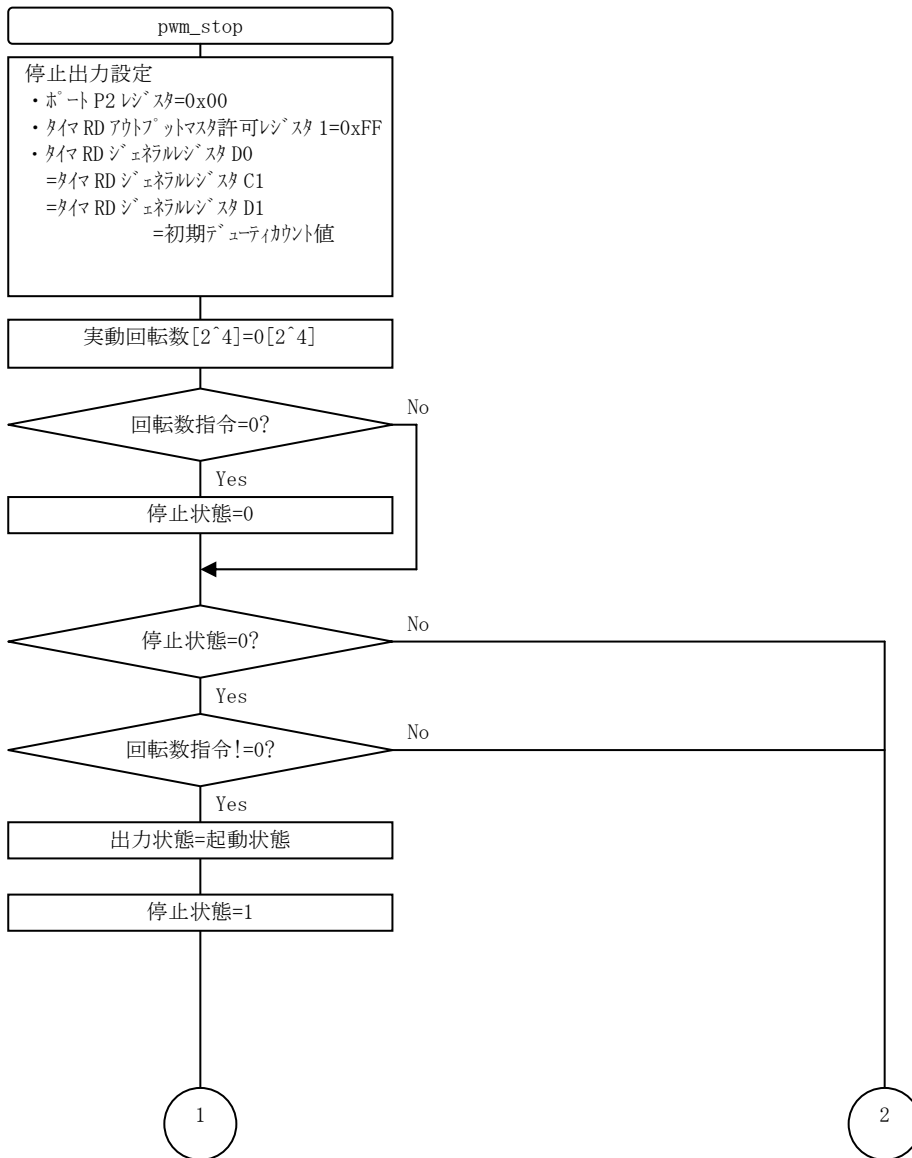
割り込み許可 (I フラグ=1)

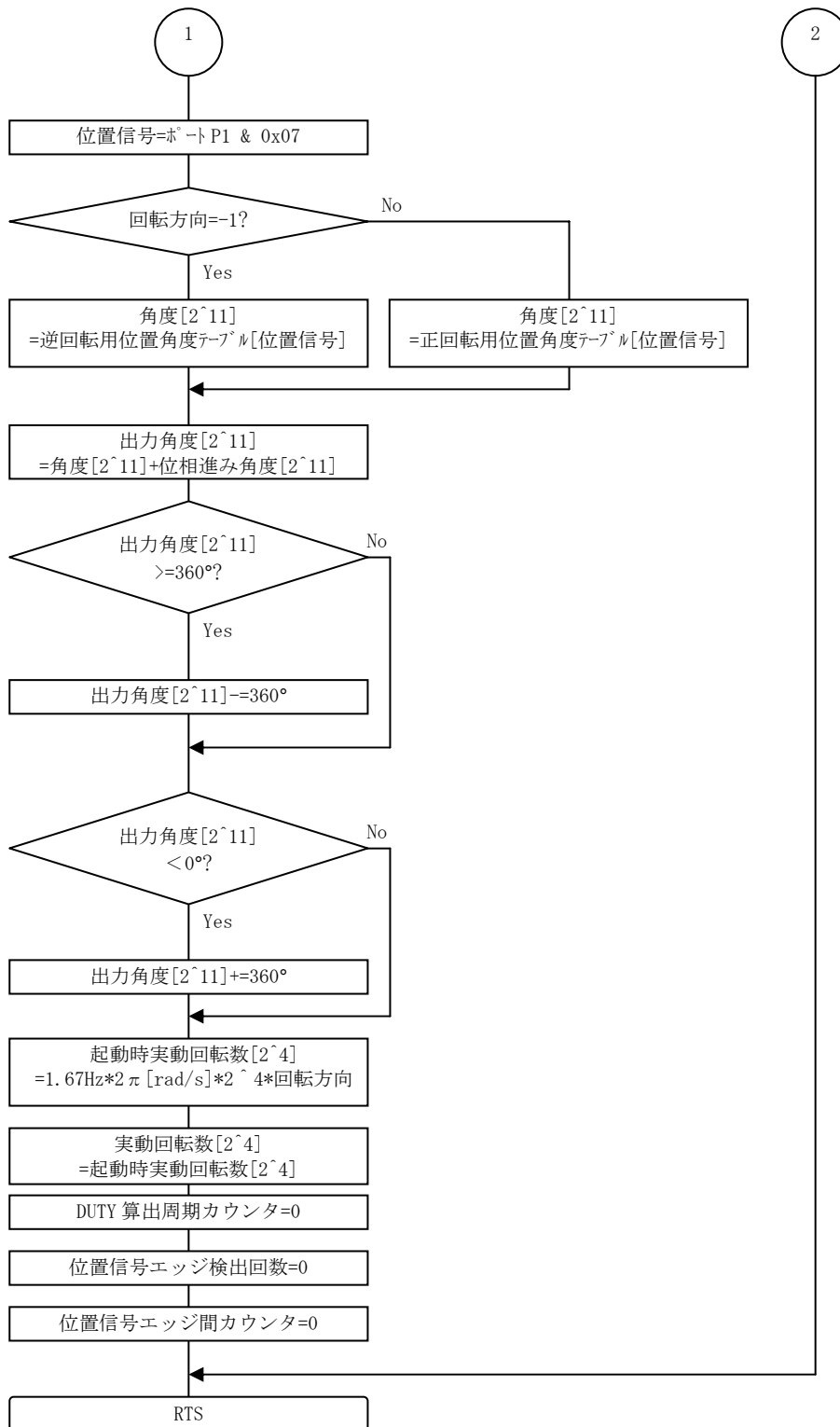
RTS

(3) PWM 割り込み

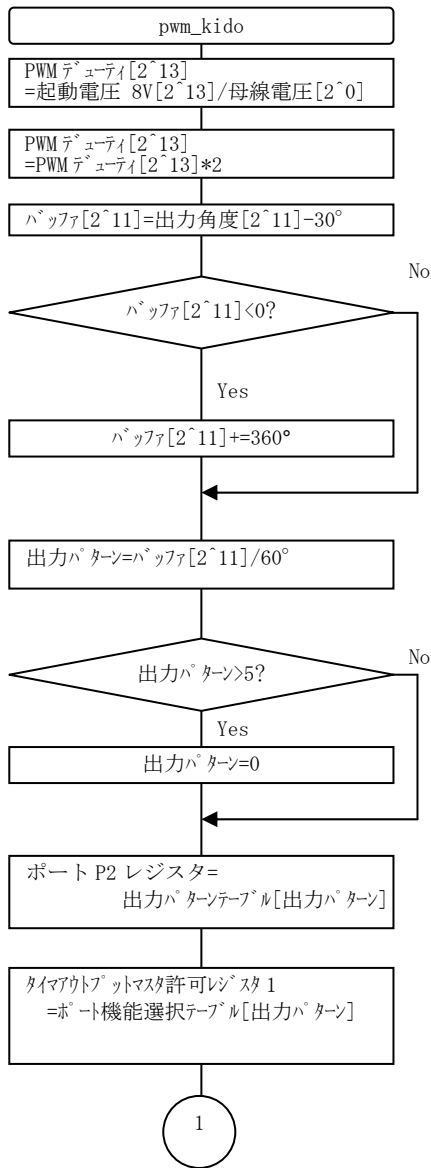


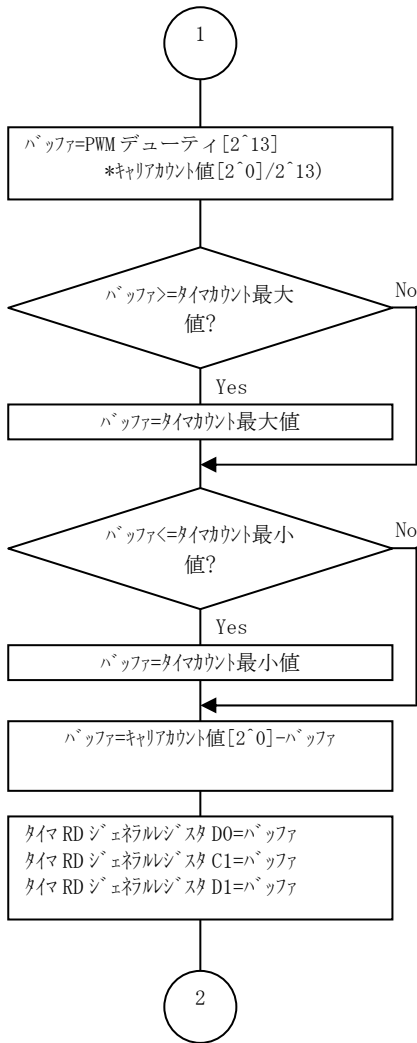
(4) 停止処理

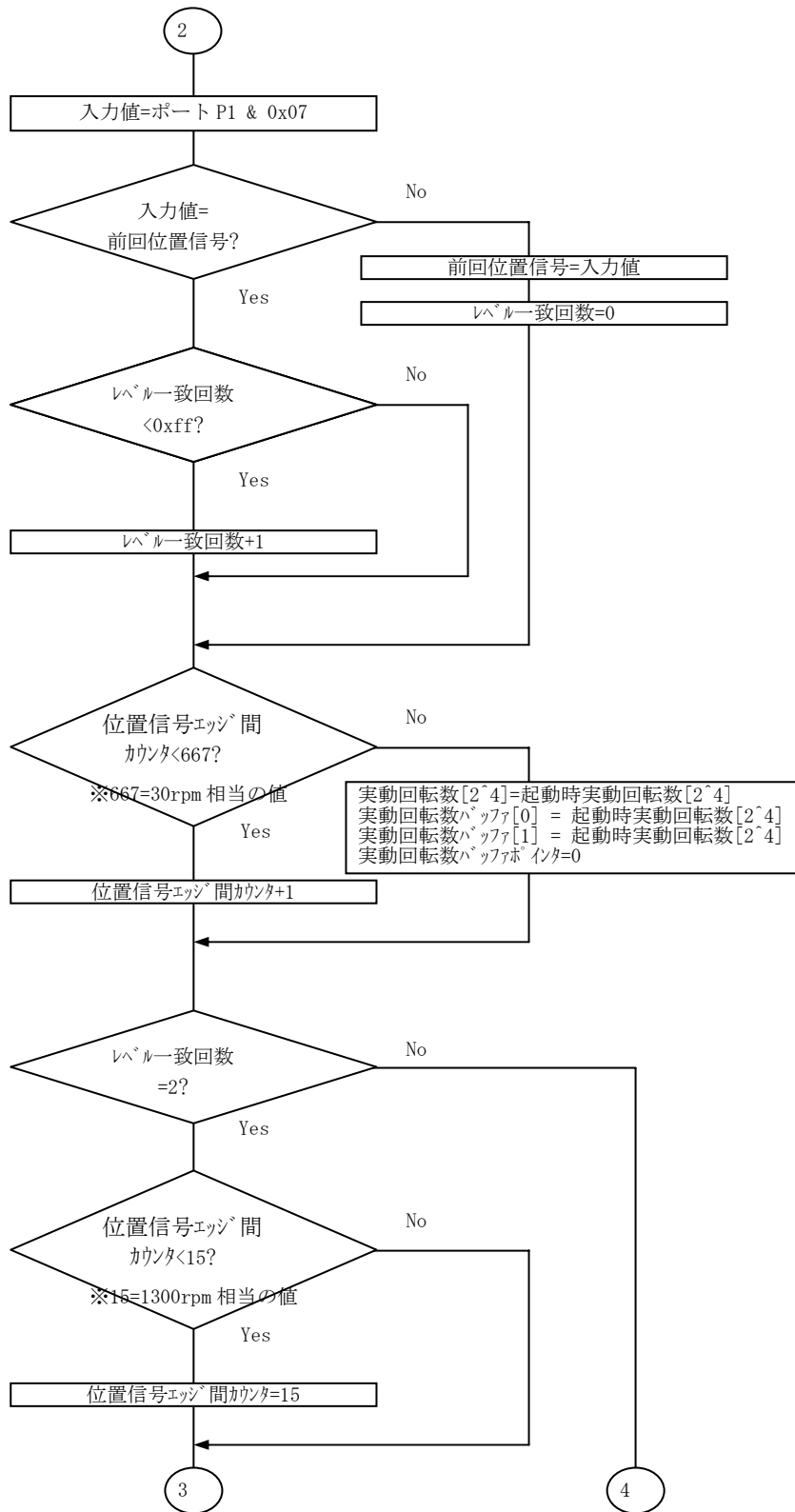


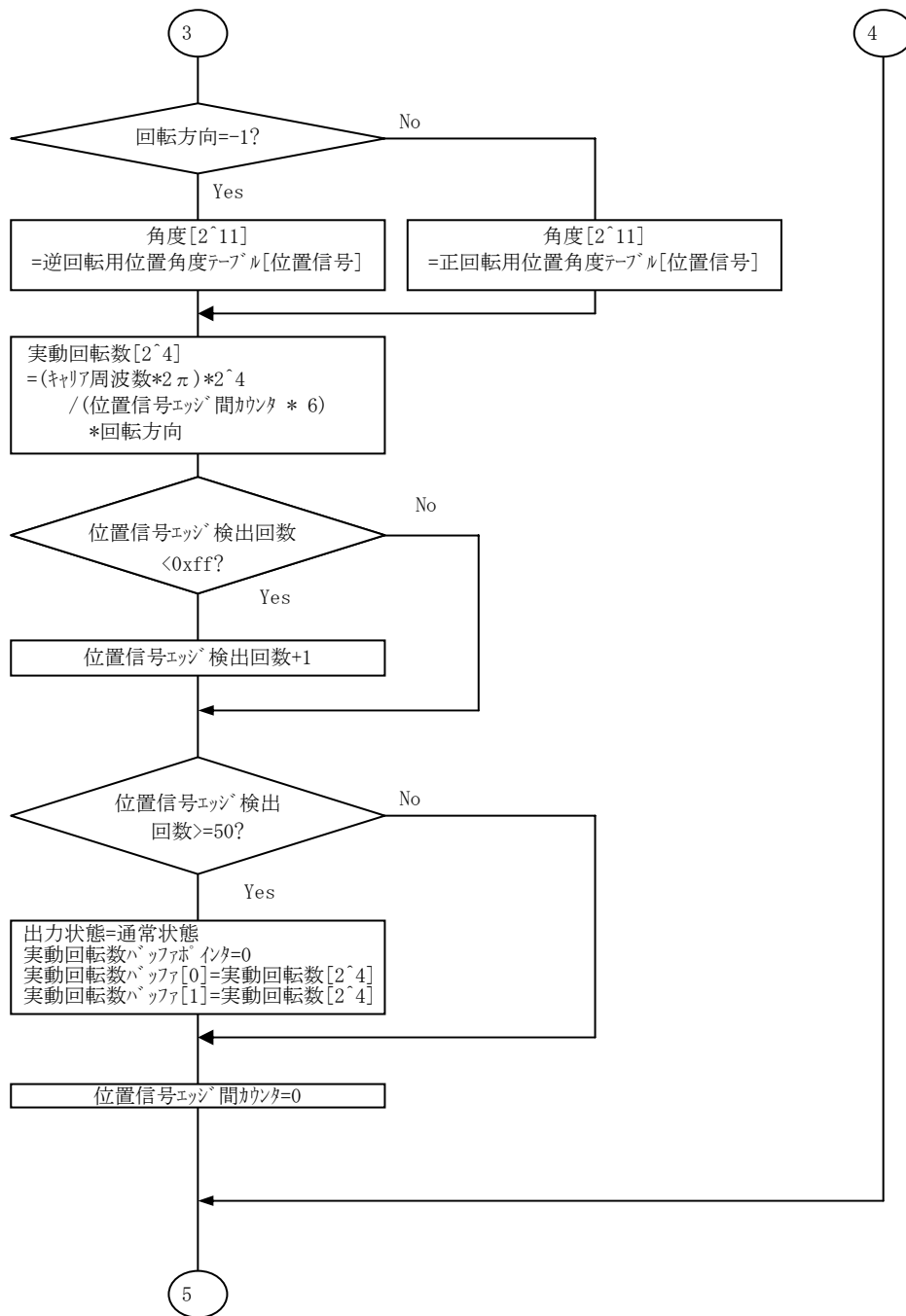


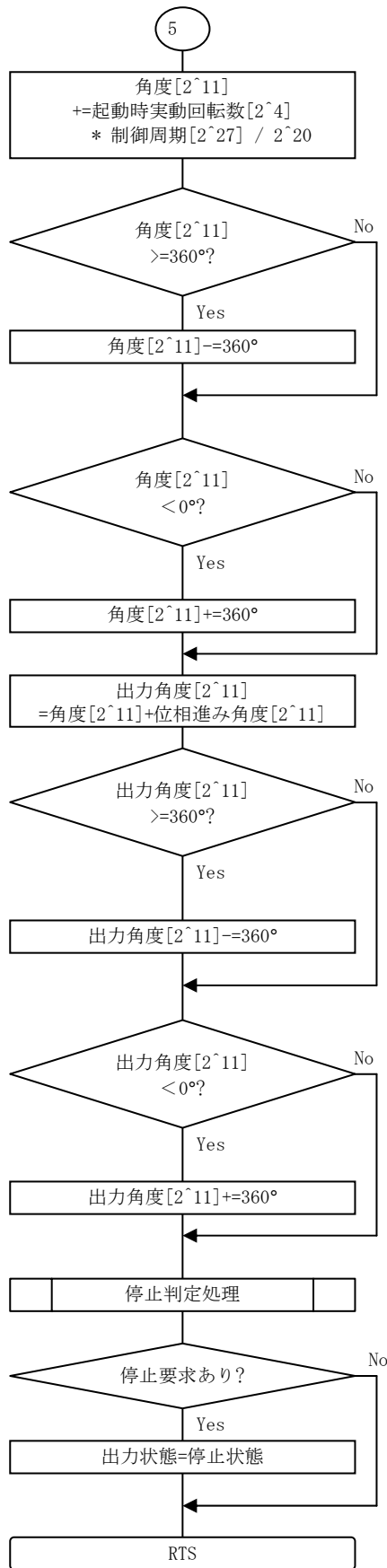
(5) 起動処理



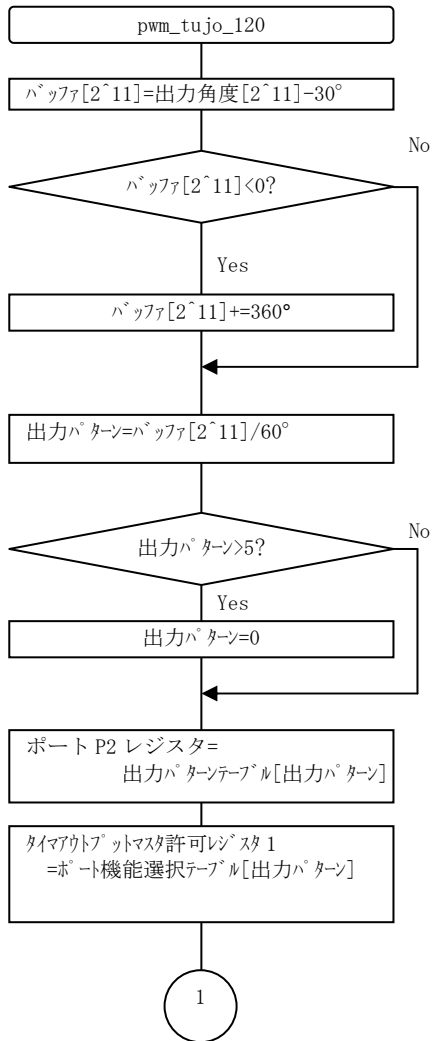


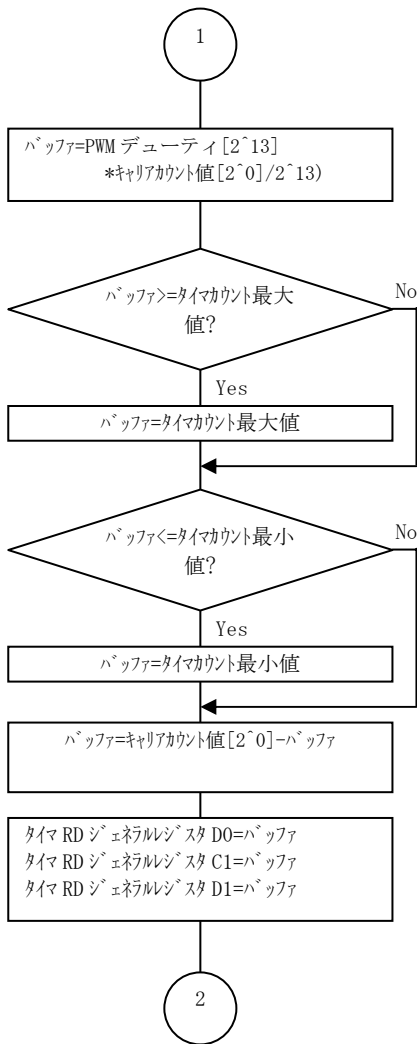


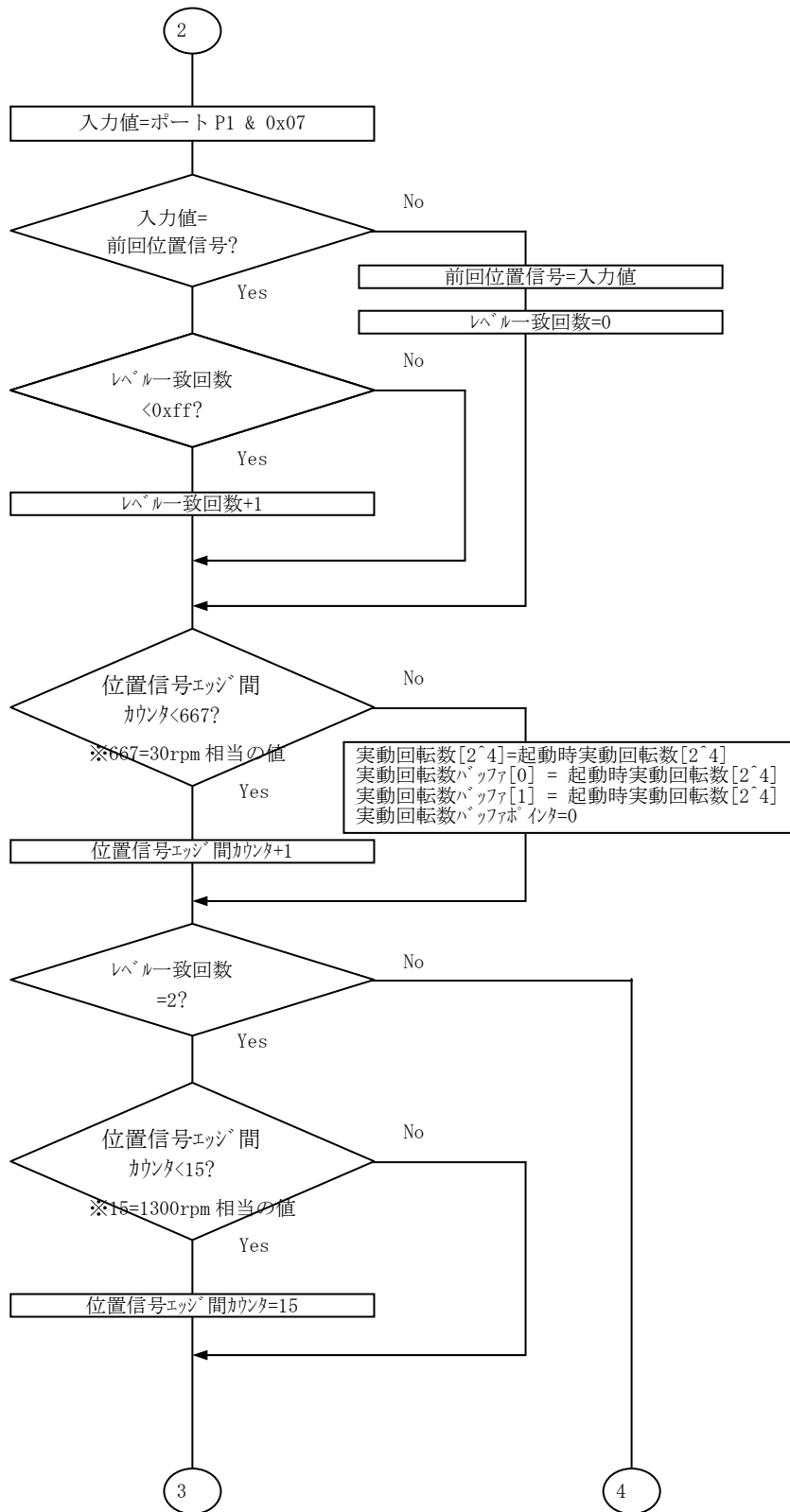


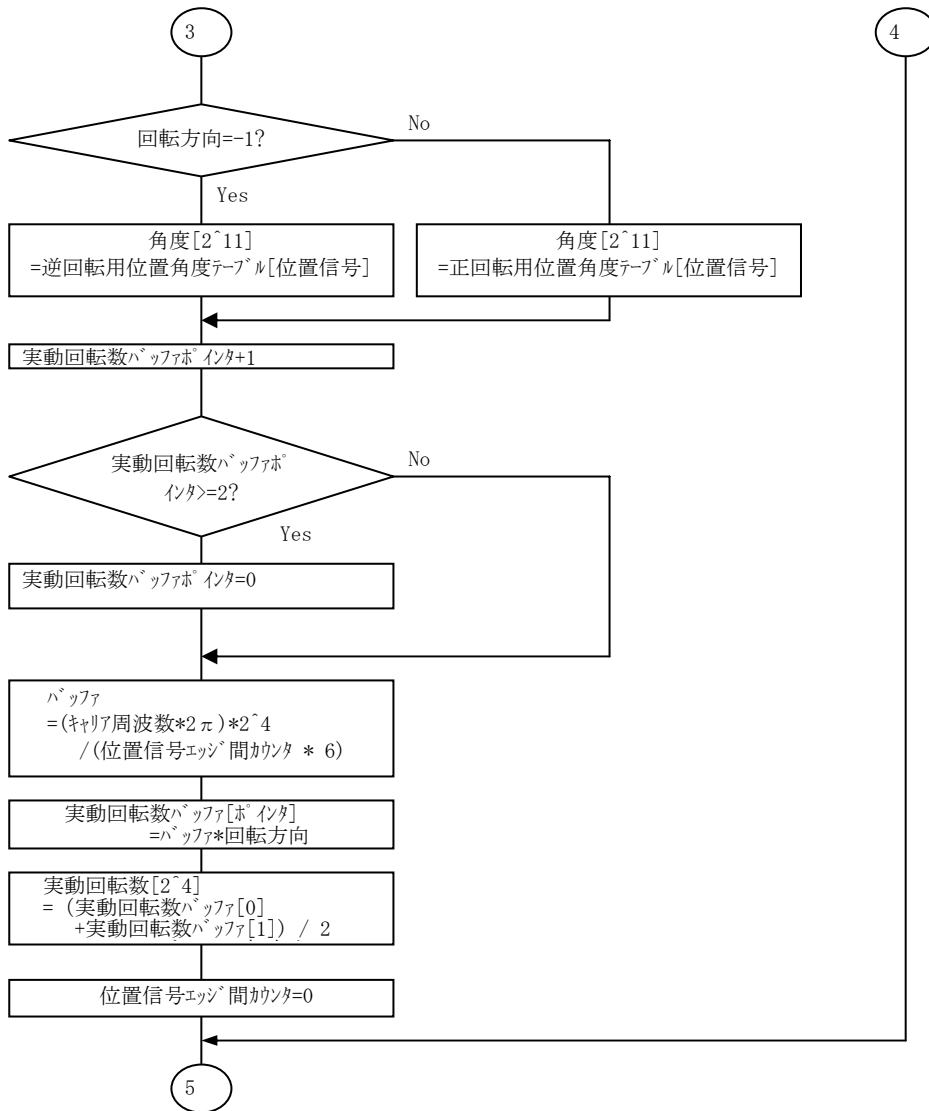


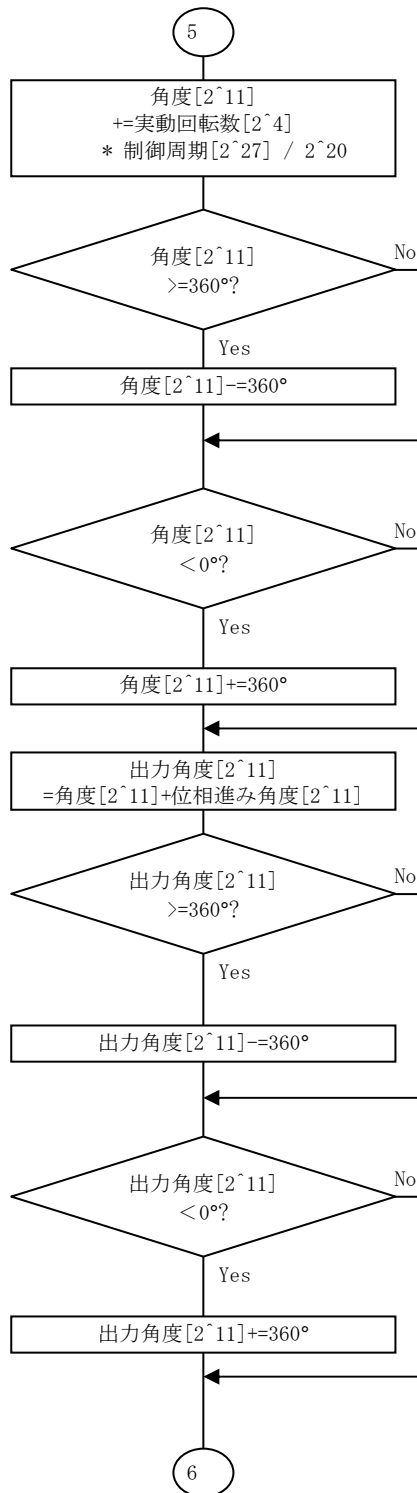
(6) 通常処理

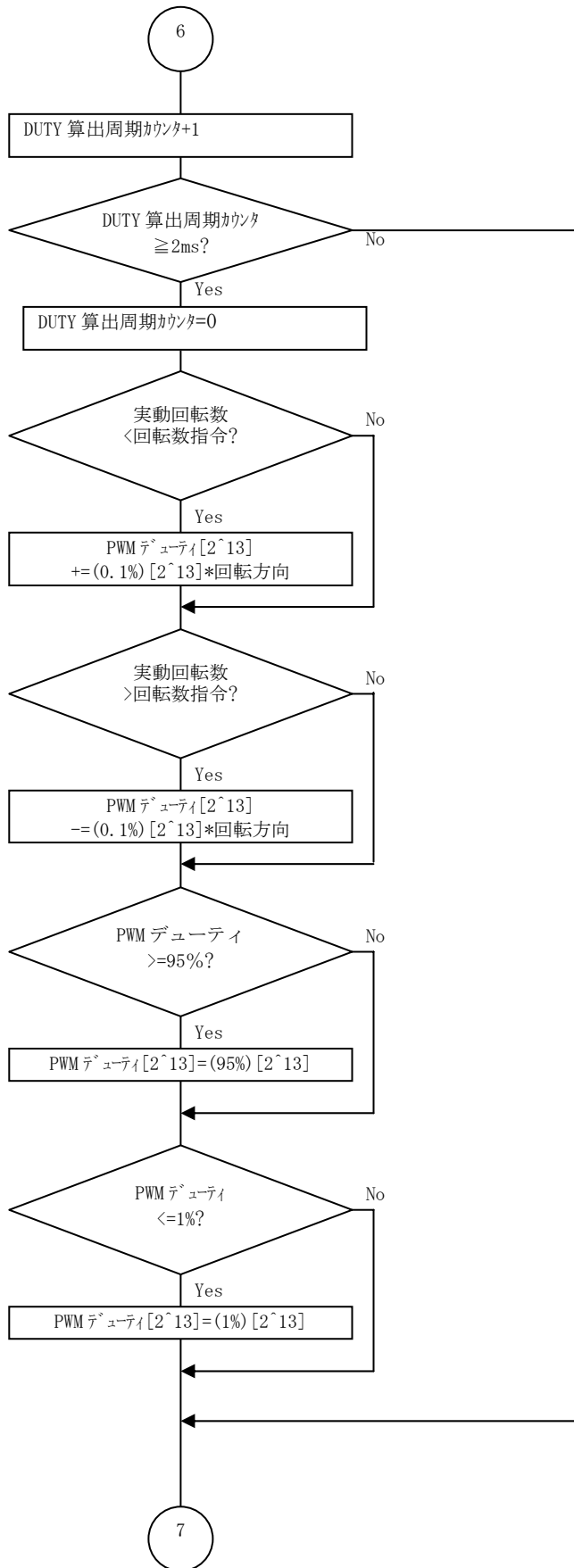


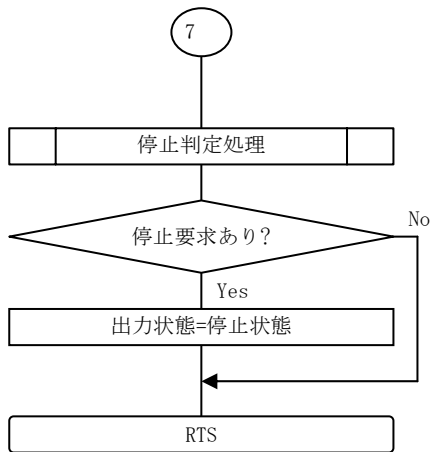




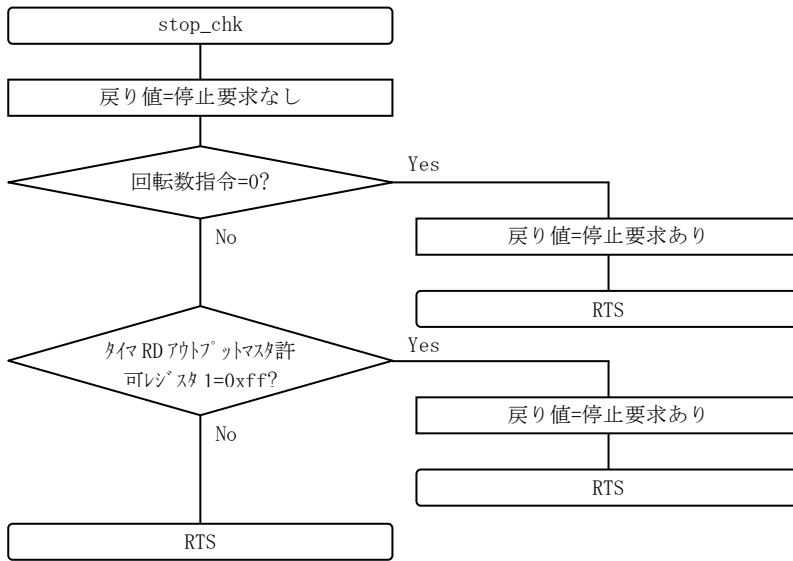




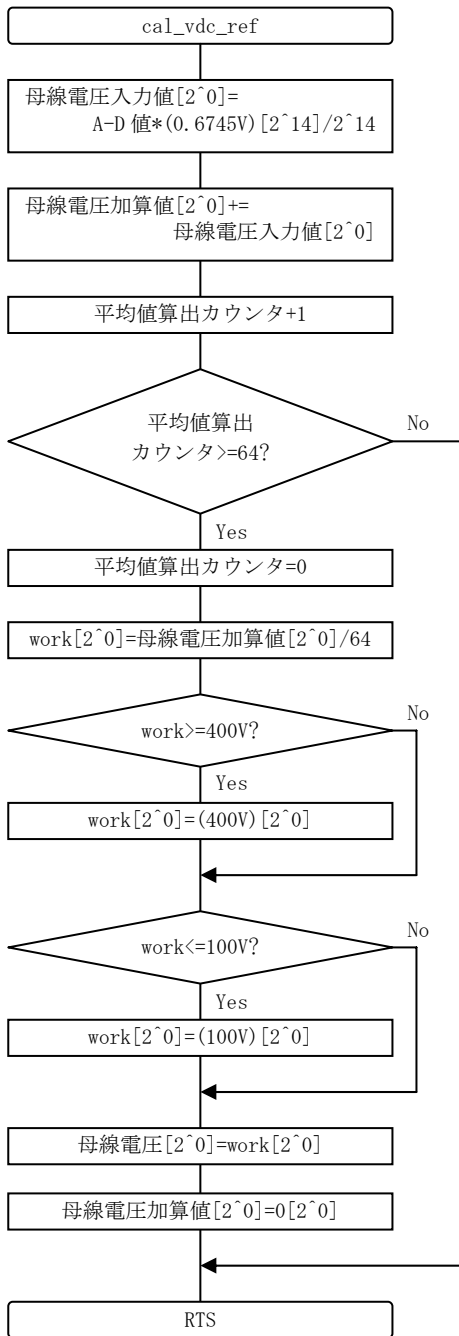




(7) 停止判定処理



(8) 母線電圧算出処理



3.4 用語説明

3.4.1 インバータ制御

電気エネルギー(商用電源)は電力系統を通じて供給されますが、この時の電圧、周波数は厳しく管理され固定となっています。この電源を直接モータに供給すると、インダクションモータ (IM) では起動しますが、永久磁石モータ (PMSM) のような同期モータでは起動できません。

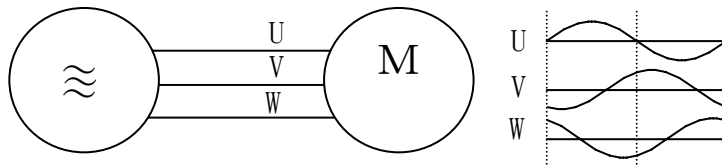


図 3.4.1 三相モータの駆動

モータを商用電源に直結せずに、コンバータ機器によって系統から供給される交流電気エネルギーを一旦順変換して直流を作り、再びインバータ機器にて逆変換して交流を出力することで、モータに任意な電圧/周波数の交流電気エネルギーを供給することが出来ます。この時、負荷や外乱に応じて電圧、周波数を制御することによって、同期モータを起動し回転させるだけでなく、省エネや高速応答性なども実現できます。

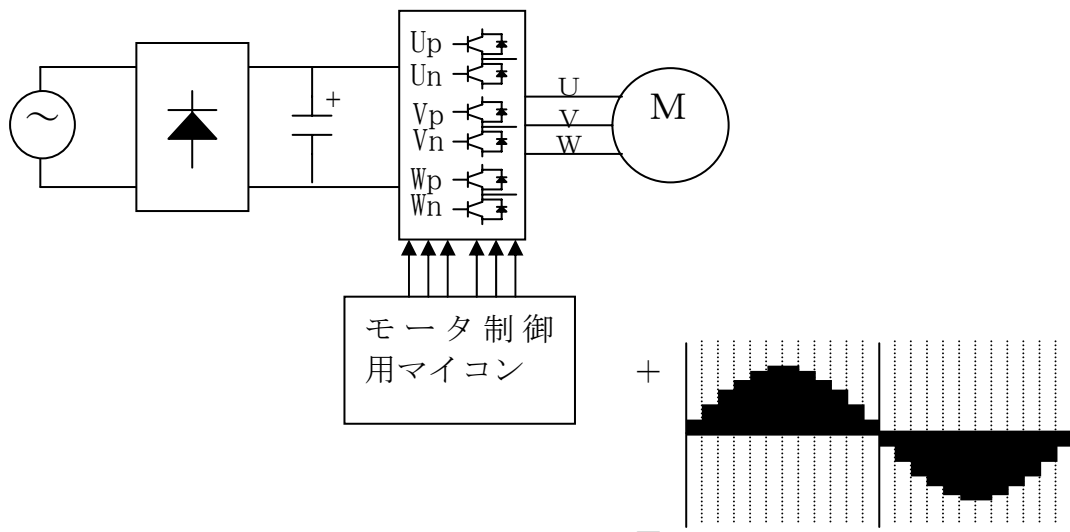


図 3.4.2 マイコンを使用したインバータ制御例

マイコンのポートから交流波形を出力したり、モータ駆動用の高電圧を出力することはできず、マイコンとモータ間に下図の様なパワートランジスタ回路が必要となります。図中の U_p , V_p , W_p , U_n , V_n , W_n はマイコンが出力する信号が入力されます。

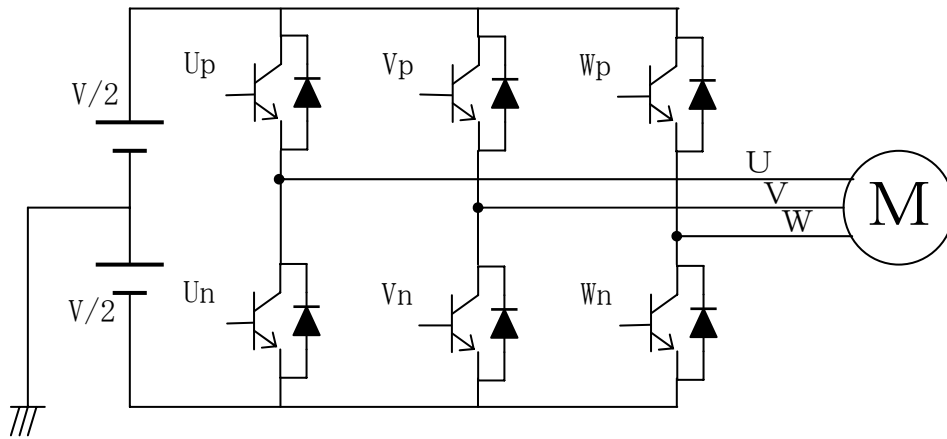


図 3.4.3 パワートランジスタ回路

上図のU相だけを取り出した動作を解説しますと、正相、逆相に下図の様なON、OFF信号を交互に与えたとき、電圧レベルも同様に反転し、インバータ出力には交流（方形）波形が発生します。

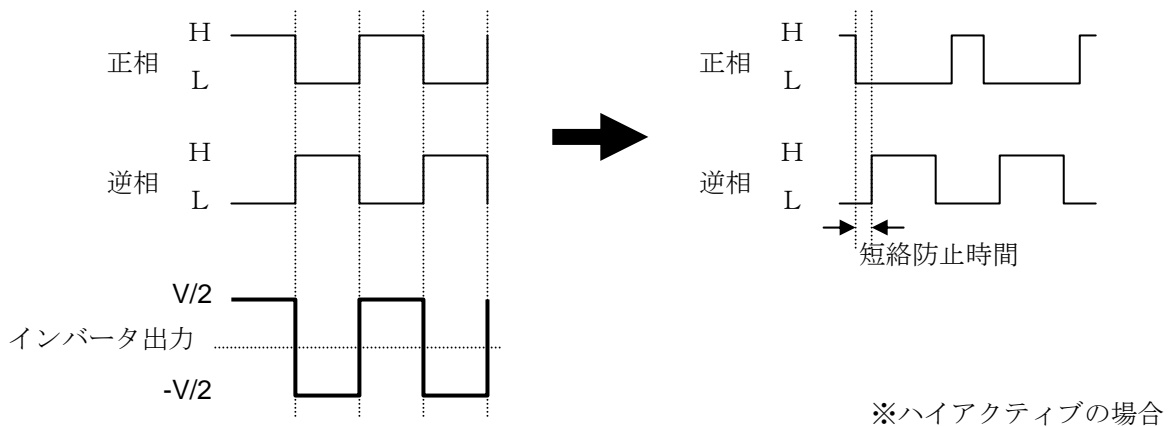
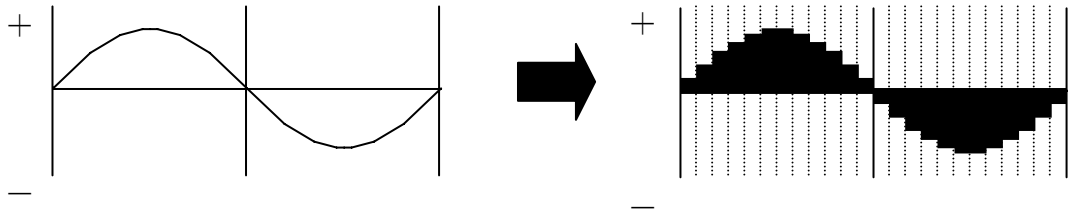


図 3.4.4 マイコンの出力波形と生成される波形

ここで注意することは正逆相が同時にONした場合、貫通電流が流れ、直流電源短絡を引き起こしてしまうことです。三相モータ制御用タイマ機能ではこの短絡を避けるため、切り替えに時間差を作り、同時にONすることを防ぐ機能を持っています。この時間差を 短絡防止時間 と呼び、プログラム上の初期設定時に短絡防止タイマに値を設定するだけで、短絡防止時間を付加した波形が出力されます。

マイコンから出力デューティ 50% を基準に、デューティの変化率を正弦波に合わせることで正弦波の交流波形出力が実現できます。



※分割が細かい程、電圧は正弦波に近似します。

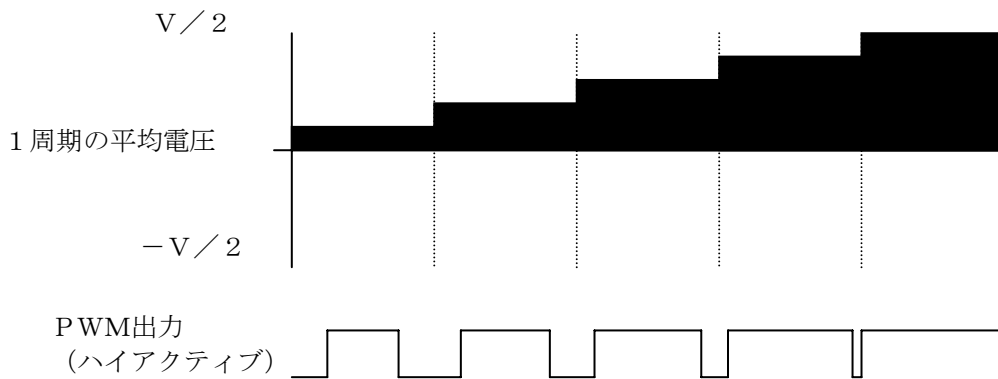


図 3.4.5 交流の正弦波形を時分割して方形波に置き換える

3.4.2 ホール素子

ホール効果 (Hall effect) と呼ばれる電流磁気効果を応用したもので、その語源は発見者の E. H. Hall に由来します。これに磁界を直角に与えると、磁界に応じた起電力が両端に発生し (三要素は、三軸直交関係)、N 極磁界か、S 極磁界かで起電力の電位が反転します。ロータの位置センサとして使用する場合は、ロータの側面に配置し磁極の位置が電位の変化として出力されます。通常、出力が小さいため増幅しコンパレータを用いてスイッチング信号 (High & Low) に波形整形します。これら電子回路をワンチップ化したものがホール IC です。以下にロータの回転とともにホール素子の出力が変化の様子を示します。

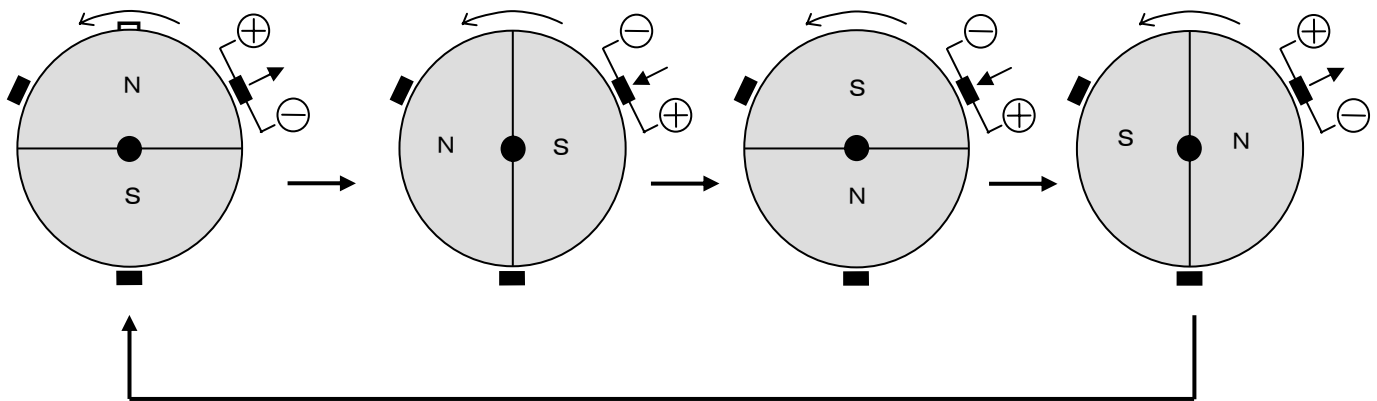


図 3.4.6 ロータの回転とホール素子の出力変化

4. 参考ドキュメント

ハードウェアマニュアル

R8C/2K グループ, 2L グループハードウェアマニュアル (RJJ09B0438-0110)

(最新版をルネサステクノロジホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサステクノロジホームページから入手してください。)

ホームページとサポート窓口

- ルネサス テクノロジホームページ
<http://japan.renesas.com/>
- お問合せ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2009.02.16	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認いただきますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会ください。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
 - 1 1. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
 - 1 2. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
 - 1 3. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会ください。

D039444