
RL78/G14、M16C/62P グループ

R01AN1997JJ0100

Rev.1.00

M16C/62P から RL78/G14 への移行ガイド : A/D コンバータ

2014.03.03

要旨

本アプリケーションノートでは、M16C/62Pグループの A/D コンバータからRL78/G14の A/D コンバータへの移行に関して説明します。

対象デバイス

RL78/G14、M16C/62P グループ

詳細と電気的特性についてはユーザーズマニュアルハードウェア編とテクニカルアップデートを参照してください。

目次

1. RL78/G14 と M16C/62P グループの相違点	3
2. レジスタの対比	4
3. A/D コンバータの動作	5
3.1 A/D 動作モード	5
3.2 絶対精度	5
3.2.1 M16C/62P グループの特性	5
3.2.2 RL78/G14 の特性	6
3.3 アナログ入力端子	6
3.3.1 M16C/62P グループ	6
3.3.2 RL78/G14	6
3.4 割り込み動作に関して	7
4. 参考プログラム	8
4.1 仕様	8
4.1.1 単掃引モードからの移行例	10
4.1.2 繰り返し掃引モード 0 からの移行例	10
4.1.3 繰り返し掃引モード 1 からの移行例	10
4.2 ハードウェア説明	11
4.2.1 ハードウェア構成例	11
4.2.2 使用端子一覧	11
4.3 ソフトウェア説明	12
4.3.1 動作概要	12
4.3.2 オプション・バイトの設定一覧	20
4.3.3 定数一覧	20
4.3.4 変数一覧	21
4.3.5 関数一覧	22
4.3.6 フローチャート	23
5. 関連アプリノート	37
6. サンプルコード	37
7. 参考ドキュメント	37

1. RL78/G14とM16C/62Pグループの相違点

A/D コンバータに関する相違点を表 1.1に示します。

表1.1 A/D コンバータに関する相違点

項目	M16C/62Pグループ	RL78/G14
基準電圧	VREF(2.0V~VCC1)	VDD、AVREFP(1.6V~VDD)、内部基準電圧(1.45V)から選択
アナログ入力電圧	0V~VREF	・基準電圧 = AVREFP ANI2~ANI14 : 0V~AVREFP ANI16~ANI20 : 0V~AVREFP かつ EVDD0 ・基準電圧 = VDD ANI0~ANI14 : 0V~VDD ANI16~ANI20 : 0V~EVDD0 ・基準電圧 = 内部基準電圧 0~VBGR
動作クロック (変換クロック)	fAD、fAD の 2 分周、fAD の 3 分周、fAD の 4 分周、fAD の 6 分周、または fAD の 12 分周 (fAD は、メインクロック、PLL クロック、またはオンチップオシレータクロックをクロック源とし、A/D コンバータで使用します)	fCLK/64、fCLK/32、fCLK/16、fCLK/8、fCLK/6、fCLK/5、fCLK/4、fCLK/2 (fCLK : CPU/周辺ハードウェア・クロック周波数)
分解能	8 ビットまたは 10 ビット	8 ビットまたは 10 ビット
動作モード (A/D 変換モード)	単発モード、繰り返しモード、単掃引モード、繰り返し掃引モード 0、繰り返し掃引モード 1	A/D 変換チャネル選択モード(セレクト・モード、スキャン・モード)と A/D 変換動作モード(連続変換モード、ワンショット変換モード)の組み合わせにより設定
アナログ入力端子	8 本(AN0~AN7) + 2 本(ANEX0、ANEX1) + 8 本(AN0_0~AN0_7) + 8 本(AN2_0~AN2_7)	8ch(30、32、36 ピン)、9ch(40 ピン) 10ch(44、48 ピン)、12ch(52、64 ピン) 17ch(80 ピン)、20ch(100 ピン)
A/D 変換トリガ	・ソフトウェアトリガ ・外部トリガ(再トリガ可能)	・ソフトウェア・トリガ ・ハードウェア・トリガ(注 1)
ハードウェア・トリガ動作モード選択	なし	あり(ハードウェア・トリガ・ノーウェイト・モード、ハードウェア・トリガ・ウェイト・モード)
A/D 変換時間	・サンプル&ホールドなし 分解能 8 ビットの場合 49φAD サイクル 分解能 10 ビットの場合 59φAD サイクル ・サンプル&ホールドあり 分解能 8 ビットの場合 28φAD サイクル 分解能 10 ビットの場合 33φAD サイクル	ADM0 レジスタで選択可能
同時に使用できる端子数	1、2、4、6、8 端子(注 2)	1、4 端子(注 2)
A/D 変換結果格納レジスタ数	8(AD0~AD7)	1(注 3)
STOP モード中の使用	不可	可(SNOOZE モード機能)
チップ内蔵基準電圧/ 内部基準電圧	なし	1.45V(TYP.)
温度センサ	なし	あり
テスト・モード	なし	あり

注 1. ハードウェア・トリガは、タイマ・チャネル 1 のカウント完了またはキャプチャ完了割り込み信号(INTTM01)、ELC で選択されたイベント信号、リアルタイム・クロック割り込み信号(INTRTC)、12 ビット・インターバル・タイマ割り込み信号(INTIT)から選択できます。

注 2. 動作モードによって異なります。

注 3. RL78/G14では、1 回分の A/D 変換結果しか保持できません。A/D 変換を連続で行う場合は、次の A/D 変換が完了する前に DTC 等を利用して A/D 変換結果を読みだしてください。
DTC を使用して、A/D 変換結果の読み出しを行う方法については、アプリケーションノート「RL78/G14 DTC による A/D 変換結果転送」をご参照ください。

2. レジスタの対比

M16C/62Pグループと、対応する RL78/G14 のレジスタの対比表を表 2.1に示します。

表2.1 レジスタの対比

設定項目	M16C/62Pグループ	RL78/G14
チップ内蔵基準電圧	—	・ ADM2 レジスタ ADREFP1、ADREFP0 ビット - ADREFM ビット ・ ADS レジスタ
A/D 変換結果格納	・ AD0～AD7 レジスタ	・ ADCR レジスタ(10 ビット) ・ ADCRH レジスタ(8 ビット)
クロック分周比	・ ADCON0 レジスタ CKS0 ビット ・ ADCON1 レジスタ CKS1 ビット ・ ADCON2 レジスタ CKS2 ビット	・ ADM0 レジスタ FR2～FR0 ビット
A/D 動作モード	・ ADCON0 レジスタ MD1～MD0 ビット	・ ADM0 レジスタ ADMD ビット ・ ADM1 レジスタ ADSCM ビット
A/D 変換トリガモード	・ ADCON0 レジスタ TRG ビット	・ ADM1 レジスタ ADTMD1、ADTMD0 ビット - ADTRS1、ADTRS0 ビット
アナログ入力端子	・ ADCON0 レジスタ CH2～CH0 ビット ・ ADCON1 レジスタ SCAN1、SCAN0 ビット ・ ADCON2 レジスタ ADGSEL1、ADGSEL0 ビット	・ ADS レジスタ ・ ADPC レジスタ ・ PMC0 レジスタ ・ PMC10 レジスタ ・ PMC12 レジスタ ・ PMC14 レジスタ
A/D 変換動作制御	・ ADCON0 レジスタ ADST ビット	- ADM0 レジスタ ADCS ビット - ADCE ビット
分解能	・ ADCON1 レジスタ BITS ビット	ADM2 レジスタ ADTYP ビット
A/D 入カクロック制御	—	PER0 レジスタ ADCEN ビット
A/D 変換時間のモード	—	ADM0 レジスタ LV1、LV0 ビット
変換結果の上限/下限値チェック	—	ADM2 レジスタ ADRCK ビット
SNOOZE モード	—	ADM2 レジスタ AWC ビット
温度センサ出力	—	ADS レジスタ
A/D 変換比較値の上限/下限値設定	—	・ ADUL レジスタ ・ ADLL レジスタ
A/D テスト機能	—	ADTES レジスタ ADTES1、ADTES0 ビット

— : 該当するレジスタはありません。

3. A/D コンバータの動作

3.1 A/D 動作モード

RL78/G14では、チャンネル選択モードと変換動作モードの組み合わせにより、A/D 変換モードを選択します。

M16C/62Pグループの各動作モードに対応するRL78/G14のチャンネル選択モードと変換動作モードの組み合わせを表 3.1に示します。

表3.1 A/D 動作モード対応表

M16C/62Pグループ	RL78/G14	
	チャンネル選択モード	変換動作モード
繰り返しモード	セレクト・モード	連続変換モード
単発モード		ワンショット変換モード
繰り返し掃引モード 0	スキャン・モード	連続変換モード
単掃引モード		ワンショット変換モード
繰り返し掃引モード 1 (注 1)	セレクト・モード	ワンショット変換モード

注 1.ソフトウェアでのシーケンシャル処理により対応

3.2 絶対精度

M16C/62Pグループの絶対精度に対応する値として、RL78/G14では総合誤差が規定されています。

3.2.1 M16C/62Pグループの特性

M16C/62Pグループの絶対精度を表 3.2に示します。

表3.2 M16C/62Pグループ絶対精度

項目		測定条件		規格値			単位
				最小	標準	最大	
絶対精度	10 ビットモード	$V_{\text{ref}} = V_{\text{CC1}} = 5.0\text{V}$	AN0～AN7 入力 AN0_0～AN0_7 入力 AN2_0～AN2_7 入力 ANEX0、ANEX1 入力	—	—	±3	LSB
			外部オペアンプ接続モード	—	—	±7	LSB
		$V_{\text{ref}} = V_{\text{CC1}} = 3.3\text{V}$	AN0～AN7 入力 AN0_0～AN0_7 入力 AN2_0～AN2_7 入力 ANEX0、ANEX1 入力	—	—	±5	LSB
			外部オペアンプ接続モード	—	—	±7	LSB
	8 ビットモード	$V_{\text{ref}} = V_{\text{CC1}} = 5.0\text{V}, 3.3\text{V}$		—	—	±2	LSB

3.2.2 RL78/G14の特性

下記の条件における、RL78/G14の総合誤差を表 3.3に示します。

$AV_{REF}(+) = AV_{REFP}/ANI0$ ($ADREFP1 = 0$ 、 $ADREFP0 = 1$)、 $AV_{REF}(-) = AV_{REFM}/ANI1$ ($ADREFM = 1$)選択時、対象 ANI 端子：ANI2～ANI14(V_{DD} を電源とする ANI 端子)

表3.3 RL78/G14総合誤差

項目	略号	条件	MIN.	TYP.	MAX.	単位
総合誤差	AINL	10 ビット分解能	$1.8V \leq V_{DD} \leq 5.5V$	1.2	± 3.5	LSB
		$AV_{REFP} = V_{DD}$	$1.6V \leq V_{DD} \leq 5.5V$	1.2	± 7.5	LSB

3.3 アナログ入力端子

M16C/62Pグループでは、単掃引モード、繰り返し掃引モードを使用した場合、使用するアナログ入力端子数を 2、4、6、8 端子から選択できますが、RL78/G14では、スキャン・モードを使用した場合、4 端子の選択となります。

3.3.1 M16C/62Pグループ

M16C/62Pグループの各動作モードで使用可能なアナログ入力端子を表 3.4に示します。

表3.4 M16C/62Pグループで使用可能なアナログ入力端子

動作モード	使用可能な入力端子
単発モード、 繰り返しモード	AN0～AN7、AN0_0～AN0_7、AN2_0～AN2_7、ANEX0～ANEX1 から 1 端子を選択(注 1)
単掃引モード、 繰り返し掃引モード 0、 繰り返し掃引モード 1	AN0～AN1(2 端子)、AN0～AN3(4 端子)、AN0～AN5(6 端子)、AN0～AN7(8 端子)から選択(注 1) (注 2)

注1. $V_{CC2} < V_{CC1}$ の場合、AN0_0～AN0_7、AN2_0～AN2_7 はアナログ入力端子として使用しないでください。

注2. AN0～AN7 と同様に AN0_0～AN0_7、AN2_0～AN2_7 を使用できます。

3.3.2 RL78/G14

RL78/G14の各チャネル選択モードで使用可能なアナログ入力端子を表 3.5に示します。

表3.5 RL78/G14で使用可能なアナログ入力端子

チャネル選択モード	使用可能な入力端子
セレクト・モード	ANI0～ANI14、ANI16～ANI20、内部基準電圧、温度センサ出力の中から 1 端子
スキャン・モード	ANI0～ANI3、ANI1～ANI4、ANI2～ANI5、ANI3～ANI6、ANI4～ANI7、ANI5～ANI8、ANI6～ANI9、ANI7～ANI10、ANI8～ANI11、ANI9～ANI12、ANI10～ANI13、ANI11～ANI14

RL78/G14では、アナログ入力端子として使用するポートを ADPC レジスタ、または PMC レジスタでアナログ入力に切り替える必要があります。特に ADPC レジスタでは、ANI0 から ANI14 まで順次アナログ入力に切り替えます、そのため、ご使用になるアナログ入力端子をよくご検討のうえ設定してください。

略号	7	6	5	4	3	2	1	0
ADPC	0	0	0	0	ADPC3	ADPC2	ADPC1	ADPC0

ADPC3	ADPC2	ADPC1	ADPC0	アナログ入力(A)/デジタル入出力(D)の切り替え															
				ANI14/P156	ANI13/P155	ANI12/P154	ANI11/P153	ANI10/P152	ANI9/P151	ANI8/P150	ANI7/P27	ANI6/P26	ANI5/P25	ANI4/P24	ANI3/P23	ANI2/P22	ANI1/P21	ANI0/P20	
0	0	0	0	A	A	A	A	A	A	A	A	A	A	A	A	A	A		
0	0	0	1	D	D	D	D	D	D	D	D	D	D	D	D	D	D		
0	0	1	0	D	D	D	D	D	D	D	D	D	D	D	D	D	A		
0	0	1	1	D	D	D	D	D	D	D	D	D	D	D	D	A	A		
0	1	0	0	D	D	D	D	D	D	D	D	D	D	D	D	A	A		
0	1	0	1	D	D	D	D	D	D	D	D	D	D	D	A	A	A		
0	1	1	0	D	D	D	D	D	D	D	D	D	D	A	A	A	A		
0	1	1	1	D	D	D	D	D	D	D	D	D	A	A	A	A	A		
1	0	0	0	D	D	D	D	D	D	D	D	A	A	A	A	A	A		
1	0	0	1	D	D	D	D	D	D	D	A	A	A	A	A	A	A		
1	0	1	0	D	D	D	D	D	D	A	A	A	A	A	A	A	A		
1	0	1	1	D	D	D	D	D	A	A	A	A	A	A	A	A	A		
1	1	0	0	D	D	D	D	A	A	A	A	A	A	A	A	A	A		
1	1	0	1	D	D	D	A	A	A	A	A	A	A	A	A	A	A		
1	1	1	0	D	D	A	A	A	A	A	A	A	A	A	A	A	A		
1	1	1	1	D	A	A	A	A	A	A	A	A	A	A	A	A	A		

ANI0～ANI14、ANI16～ANI20 端子のいずれかを選択して A/D 変換をする場合、変換中に P20～P27、P03、P02、P147、P120、P100、P150～P156 に対してアクセスしないでください。変換精度が低下することがあります。

3.4 割り込み動作に関して

M16C/62Pグループの単掃引モードでは、選択した端子すべての A/D 変換が終了後に割り込みが発生しますが、RL78/G14では各端子の A/D 変換が終了するたびに割り込みが発生します。

4. 参考プログラム

4.1 仕様

M16C/62P グループの単掃引モード、繰り返し掃引モード 0、繰り返し掃引モード 1 を RL78/G14 で対応する参考プログラムを示します。

表 4.1に本参考プログラムにおけるM16C/62PグループからRL78/G14へ移行時の各動作モードの対応方法を示します。

表4.1 M16C/62PグループからRL78/G14へ移行時の各動作モードの対応方法

M16C/62Pグループ	RL78/G14	
	チャンネル選択モード	変換動作モード
単掃引モード	スキャン・モード	ワンショット変換モード
繰り返し掃引モード 0	スキャン・モード	連続変換モード
繰り返し掃引モード 1 (注 1)	セレクト・モード	ワンショット変換モード

注 1.ソフトウェアでのシーケンス処理により対応

表 4.2に使用する周辺機能と用途を、図 4.1に動作概要を示します。

表4.2 使用する周辺機能と用途

周辺機能	用途
DTC	A/D 変換結果を RAM に転送する
A/D コンバータ	アナログ入力電圧を A/D 変換する

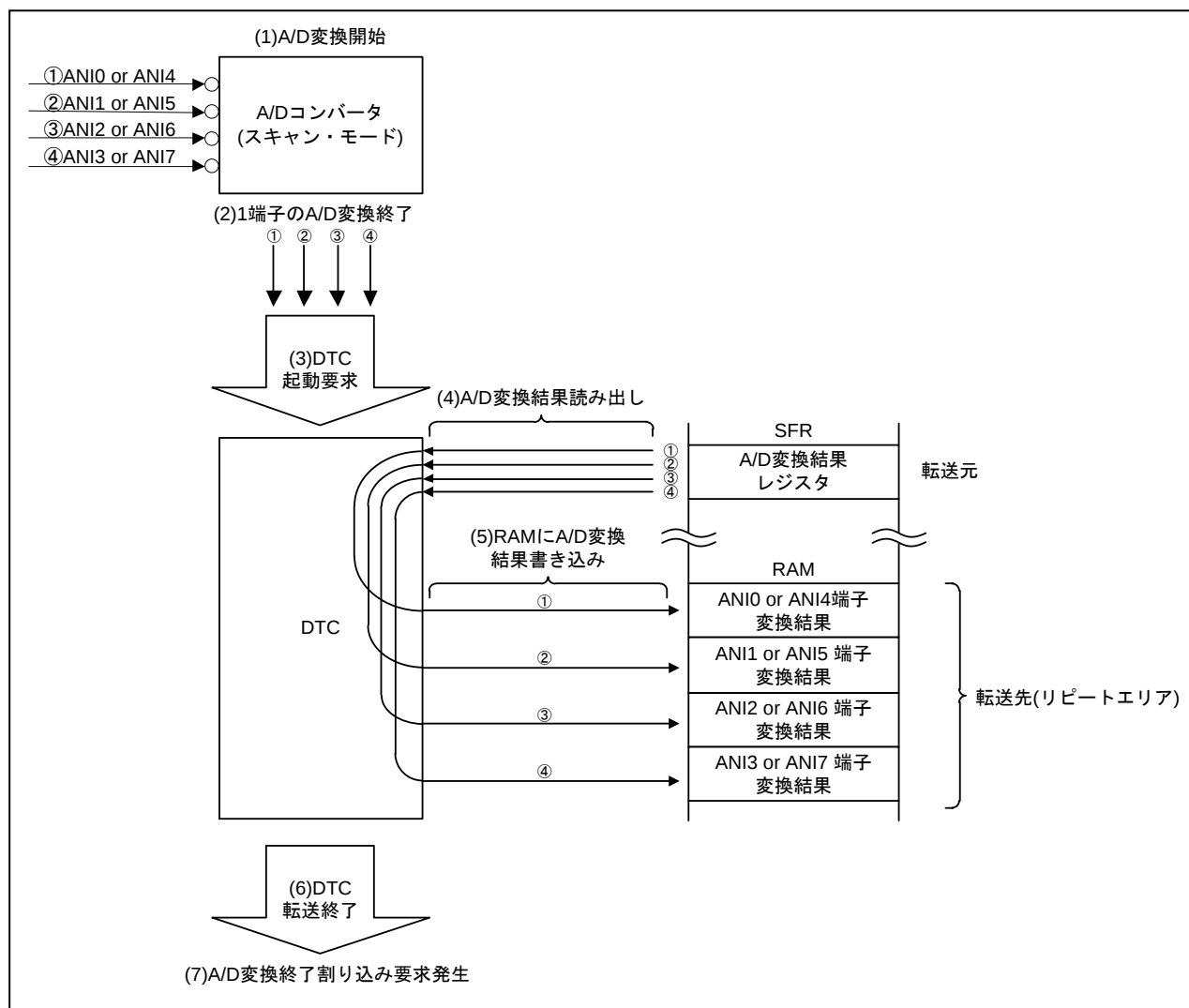


図 4.1 動作概要

4.1.1 単掃引モードからの移行例

M16C/62P の単掃引モード機能を RL78/G14 で対応する場合、DTC 転送（リピートモード）と AD コンバータ（ソフトウェア・トリガ、スキャン、ワンショット変換モード）を使用します。

P20/ANI0～P23/ANI3 および P24/ANI4～P27/ANI7 端子に入力されたアナログ入力電圧をスキャン・モード、ワンショット変換モードで A/D 変換し、各端子の DTC 転送を使用して A/D 変換値を各端子に割り当てた RAM に格納します。各端子の A/D 変換は連続して行われ、1 端子の変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて DTC が起動し、A/D 変換結果が ADCR レジスタから RAM に転送されます。全端子の A/D 変換と DTC 転送が完了すれば、A/D 変換終了割り込み要求が発生します。

4.1.2 繰り返し掃引モード 0 からの移行例

M16C/62P の繰り返し掃引モード 0 機能を RL78/G14 で対応する場合、DTC 転送（リピートモード）と AD コンバータ（ソフトウェア・トリガ、スキャン、連続変換モード）を使用します。

P20/ANI0～P23/ANI3 および P24/ANI4～P27/ANI7 端子に入力されたアナログ入力電圧をスキャン・モード、連続変換モードで A/D 変換し、各端子の DTC 転送を使用して A/D 変換値を各端子に割り当てた RAM に格納します。各端子の A/D 変換は連続して行われ、1 端子の変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて DTC が起動し、A/D 変換結果が ADCR レジスタから RAM に転送されます。全端子の A/D 変換と DTC 転送が完了すれば、A/D 変換終了割り込み要求が発生します。

4.1.3 繰り返し掃引モード 1 からの移行例

M16C/62P の繰り返し掃引モード 1 機能を RL78/G14 で対応する場合、AD コンバータ（ソフトウェア・トリガ、セレクト、ワンショット変換モード）を使用し、ソフトウェアでシーケンス処理を行います。P20/ANI0～P27/ANI7 端子に入力されたアナログ入力電圧をセレクト・モード、ワンショット変換モードで A/D 変換します。1 端子の変換が完了するごとに、変換結果が 10 ビット A/D 変換結果レジスタ(ADCR)に格納されて、A/D 変換終了割り込み要求が発生します。A/D 変換は、ANI0→ANI1→ANI0→ANI2→・・・→ANI0→ANI7→ANI0→ANI1・・・の順番で行います。

4.2 ハードウェア説明

4.2.1 ハードウェア構成例

図 4.2に本アプリケーションで使用するハードウェア構成例を示します。

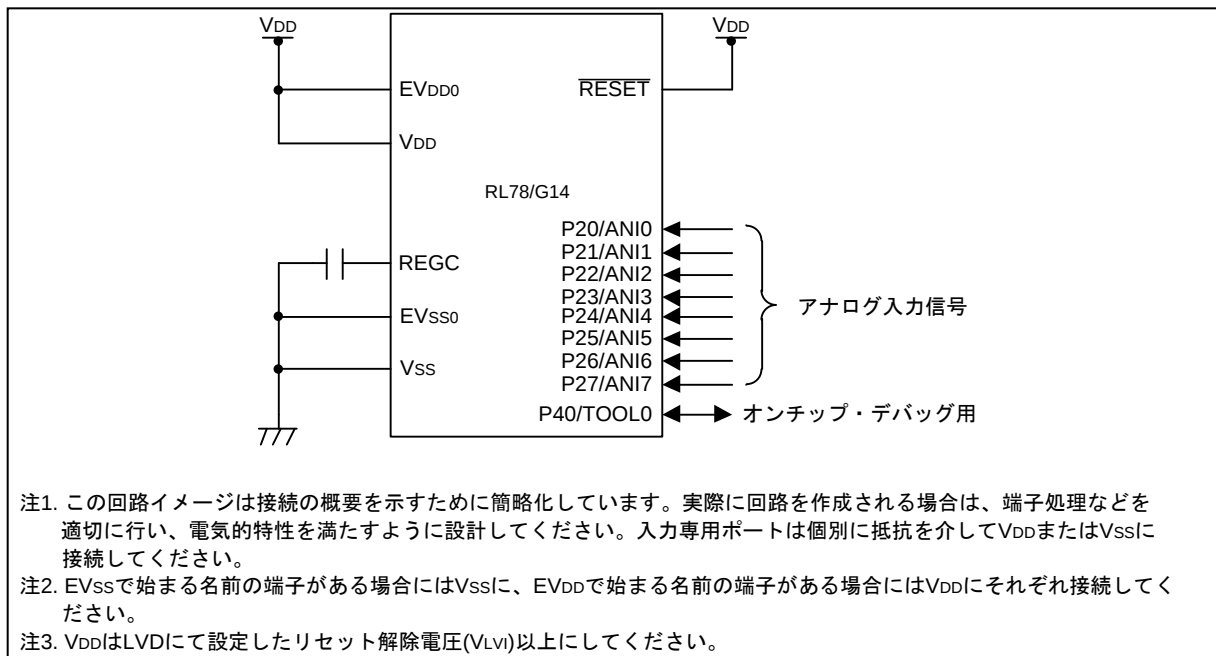


図 4.2 ハードウェア構成

4.2.2 使用端子一覧

表 4.3に使用端子と機能を示します。

表4.3 使用端子と機能

端子名	入出力	内容
P20/ANI0	入力	A/D コンバータ入力(ANI0)
P21/ANI1	入力	A/D コンバータ入力(ANI1)
P22/ANI2	入力	A/D コンバータ入力(ANI2)
P23/ANI3	入力	A/D コンバータ入力(ANI3)
P24/ANI4	入力	A/D コンバータ入力(ANI4)
P25/ANI5	入力	A/D コンバータ入力(ANI5)
P26/ANI6	入力	A/D コンバータ入力(ANI6)
P27/ANI7	入力	A/D コンバータ入力(ANI7)

4.3 ソフトウェア説明

4.3.1 動作概要

(1) 単掃引モードからの移行例

スキャンモードで 8 端子の A/D 変換を行います。DTC 転送により 8 端子の A/D 変換値を RAM に格納します。リピートエリアを転送先(ad_value[0]～ad_value[3])に設定し、DTC のリピートモードを使用して、8 端子の A/D 変換結果を順次 RAM に格納します。

ANI0 端子の A/D 変換終了時に、転送元アドレス(ADCR レジスタ(FFFF1EH、FFFF1FH))から、転送先アドレス(ad_value[0](FFF500H～FFF501H))へ 1 回目の DTC 転送が行われます。ANI1 端子の A/D 変換終了時には、2 回目の DTC 転送が行われます。転送先をリピートエリアに設定しているため、ad_value[1] (FFF502H～FFF503H)へ転送されます。同様に、ANI3 端子、ANI4 端子の A/D 変換結果の DTC 転送が行われ、4 回分の転送が終了したとき、A/D 変換終了割り込みが発生します。

A/D 変換終了割り込みで 4 回分の A/D 変換結果を格納した後、ADS レジスタを変更し ANI4～7 端子を変換対象に設定し、再度 A/D 変換を開始します。その後、ANI4 端子の A/D 変換終了時に先程と同様に DTC 転送が行われ、4 回分の転送が終了したとき、A/D 変換終了割り込みが発生します。

表 4.4 に DTC 設定内容を、表 4.5 に A/D コンバータの設定内容を示します。

表4.4 DTC 設定内容

設定項目	設定値
	コントロールデータ 0
転送モード	リピートモード
リピートモード割り込み	許可
ソースアドレス制御	固定
ディスティネーション アドレス制御	リピートエリア
チェイン転送	禁止
転送ブロックサイズ	2 バイト
DTC 転送回数	4 回
転送元アドレス	ADCR レジスタのアドレス (FFF1EH)
転送先アドレス	ad_value[]の先頭アドレス (FF500H)

表4.5 A/D コンバータの設定内容

設定項目	設定値
変換クロック (f_{AD})	$f_{CLK}/64$
A/D 変換モード	・ A/D 変換トリガ・モード：ソフトウェア・トリガ ・ A/D 変換チャネル選択モード：スキャン・モード ・ A/D 変換動作モード：ワンショット変換モード
分解能	10 ビット
アナログ入力チャネル	・ 初期設定および ANI4～7 の A/D 変換終了後、ANI0～3 を変換対象に設定する ・ スキャン 0：ANI0 ・ スキャン 1：ANI1 ・ スキャン 2：ANI2 ・ スキャン 3：ANI3 ・ AD 変換終了割り込み時に ANI4～7 を変換対象に設定する ・ スキャン 0：ANI4 ・ スキャン 1：ANI5 ・ スキャン 2：ANI6 ・ スキャン 3：ANI7
変換結果比較上限値(ADUL レジスタ)	FFH
変換結果比較下限値(ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ $\leq$ ADCR レジスタ $\leq$ ADUL レジスタのとき INTAD が発生

- ① A/D コンバータと DTC の初期設定を行います。
- ② ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ③ 各端子(ANI0、ANI1、ANI2、ANI3 端子)の A/D 変換終了時に、DTC が起動します。
- ④ DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を各端子に対応する RAM(ad_value[0]～ad_value[3])に転送します。
- ⑤ 4 回の DTC 転送終了時に、A/D 変換終了割り込みが発生します。割り込み処理内で A/D 変換結果 ad_value[0]～ad_value[3]を 6 ビット分右シフトし、変数 an0_value～an3_value に格納します。
- ⑥ A/D 変換結果格納後、ADS レジスタを変更し ANI4～7 端子を変換対象に設定します。
- ⑦ ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ⑧ 各端子(ANI4、ANI5、ANI6、ANI7 端子)の A/D 変換終了時に、DTC が起動します。
- ⑨ DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を各端子に対応する RAM(ad_value[0]～ad_value[3])に転送します。
- ⑩ 4 回の DTC 転送終了時に、A/D 変換終了割り込みが発生します。割り込み処理内で A/D 変換結果 ad_value[0]～ad_value[3]を 6 ビット分右シフトし、変数 an4_value～an7_value に格納します。

図 4.3 に DTC 転送と A/D 変換のタイミング図、図 4.4に ADCR レジスタと RAM の関係を示します。

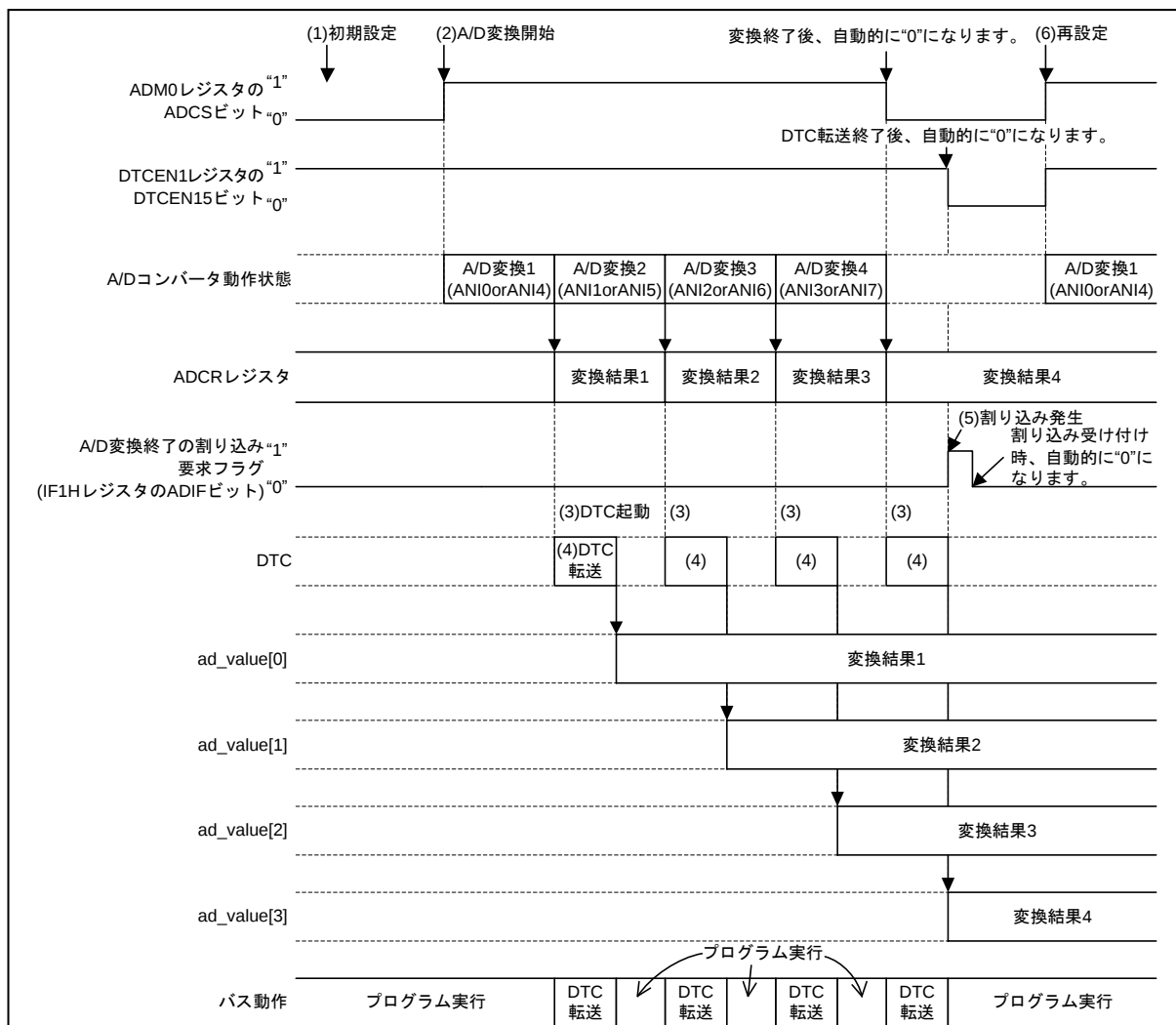


図 4.3 DTC 転送と A/D 変換のタイミング図（単掃引モードからの移行例）

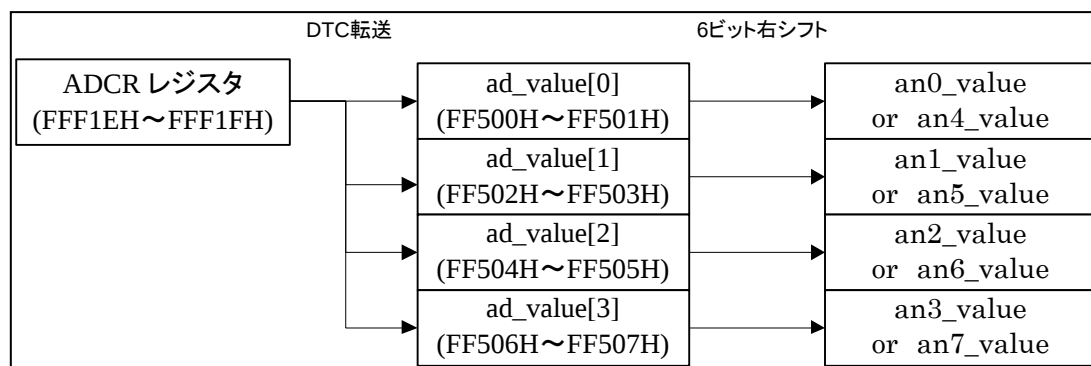


図 4.4 ADCR レジスタと RAM の関係（単掃引モードからの移行例）

(2) 繰り返し掃引モード 0 からの移行例

スキャンモードで 8 端子の AD 変換を行います。DTC 転送により 8 端子の AD 変換値を RAM に格納します。リピートエリアを転送先(ad_value[0]～ad_value[3])に設定し、DTC のリピートモードを使用して、8 端子の A/D 変換結果を順次 RAM に格納します。ANI0 端子の A/D 変換終了時に、転送元アドレス(ADCR レジスタ(FFFF1EH、FFFF1FH))から、転送先アドレス(ad_value[0](FFF500H～FFF501H))へ 1 回目の DTC 転送が行われます。ANI1 端子の A/D 変換終了時には、2 回目の DTC 転送が行われます。転送先をリピートエリアに設定しているため、ad_value[1] (FFF502H～FFF503H)へ転送されます。同様に、ANI3 端子、ANI4 端子の A/D 変換結果の DTC 転送が行われ、4 回分の転送が終了したとき、DTC が停止し A/D 変換終了割り込みが発生します。

A/D 変換終了割り込みで 4 回分の A/D 変換結果を格納した後、ADS レジスタを変更し ANI4～7 端子を変換対象に設定し、再度 DTC を起動します。その後、ANI4 端子の A/D 変換終了時に先程と同様に DTC 転送が行われ、4 回分の転送が終了したとき、A/D 変換終了割り込みが発生します。

表 4.6 に DTC 設定内容を、表 4.7 に A/D コンバータの設定内容を示します。

表4.6 DTC 設定内容

設定項目	設定値
	コントロールデータ 0
転送モード	リピートモード
リピートモード割り込み	許可
ソースアドレス制御	固定
ディスティネーション アドレス制御	リピートエリア
チェイン転送	禁止
転送ブロックサイズ	2 バイト
DTC 転送回数	4 回
転送元アドレス	ADCR レジスタのアドレス (FFF1EH)
転送先アドレス	ad_value[]の先頭アドレス (FF500H)

表4.7 A/D コンバータの設定内容

設定項目	設定値
変換クロック(f_{AD})	$f_{CLK}/64$
A/D 変換モード	・ A/D 変換トリガ・モード：ソフトウェア・トリガ ・ A/D 変換チャネル選択モード：スキャン・モード ・ A/D 変換動作モード：連続変換モード
分解能	10 ビット
アナログ入力チャネル	入力チャネルを AD 変換終了割り込み時毎に切り替える。 ・ ANI0～3 ・ スキャン 0：ANI0 ・ スキャン 1：ANI1 ・ スキャン 2：ANI2 ・ スキャン 3：ANI3 ・ ANI4～7 ・ スキャン 0：ANI4 ・ スキャン 1：ANI5 ・ スキャン 2：ANI6 ・ スキャン 3：ANI7
変換結果比較上限値(ADUL レジスタ)	FFH
変換結果比較下限値(ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ $\leq$ ADCR レジスタ $\leq$ ADUL レジスタのとき INTAD が発生

- ① A/D コンバータと DTC の初期設定を行います。
- ② ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ③ 各端子(ANI0、ANI1、ANI2、ANI3 端子)の A/D 変換終了時に、DTC が起動します。
- ④ DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を各端子に対応する RAM(ad_value[0]～ad_value[3])に転送します。
- ⑤ 4 回の DTC 転送終了時に、DTC が停止し A/D 変換終了割り込みが発生します。割り込み処理内で A/D 変換結果 ad_value[0]～ad_value[3]を 6 ビット分右シフトし、変数 an0_value～an3_value に格納します。
- ⑥ A/D 変換結果格納後、ADS レジスタを変更し ANI4～7 端子を変換対象に設定します。
- ⑦ DTCEN1 レジスタの DTCEN15 ビットに“1”(起動許可)を設定し、再度 DTC の起動を許可します。
- ⑧ 各端子(ANI4、ANI5、ANI6、ANI7 端子)の A/D 変換終了時に、DTC が起動します。
- ⑨ DTC は、ADCR レジスタから A/D 変換結果を読み出し、A/D 変換結果を各端子に対応する RAM(ad_value[0]～ad_value[3])に転送します。
- ⑩ 4 回の DTC 転送終了時に、A/D 変換終了割り込みが発生します。割り込み処理内で A/D 変換結果 ad_value[0]～ad_value[3]を 6 ビット分右シフトし、変数 an4_value～an7_value に格納します。
- ⑪ A/D 変換結果格納後、ADS レジスタを変更し ANI0～3 端子を変換対象に設定します。
- ⑫ DTCEN1 レジスタの DTCEN15 ビットに“1”(起動許可)を設定し、再度 DTC の起動を許可します。
- ⑬ 以降は③～⑫を繰り返し実行します。

図 4.5に DTC 転送と A/D 変換のタイミング図、図 4.6に ADCR レジスタと RAM の関係を示します。

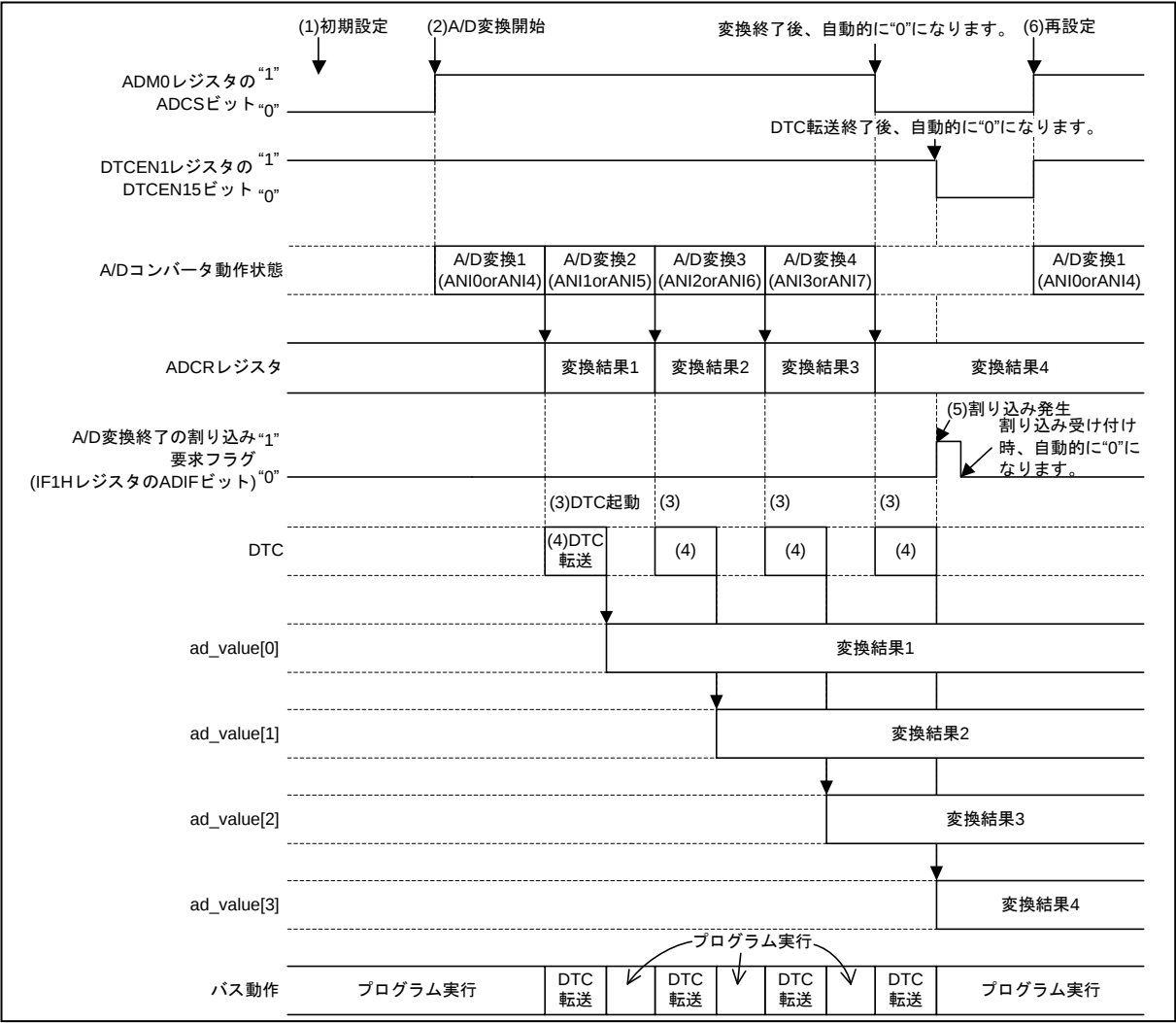


図 4.5 DTC 転送と A/D 変換のタイミング図（繰り返し掃引モード 0 からの移行例）

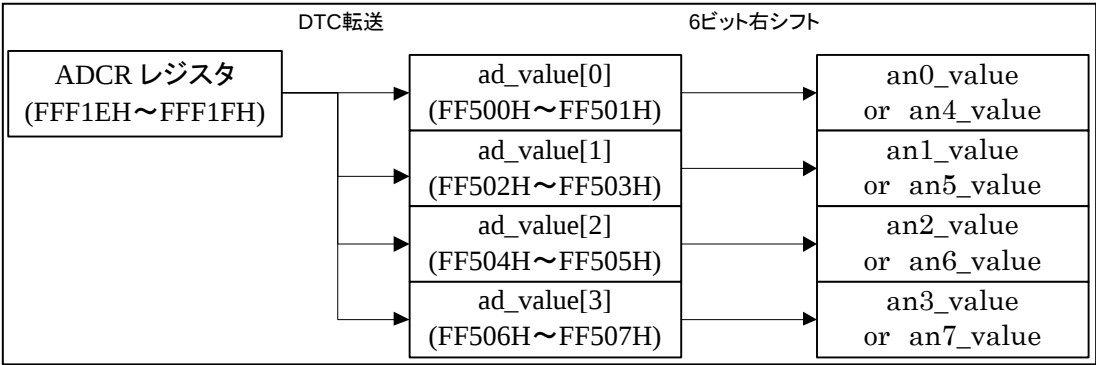


図 4.6 ADCR レジスタと RAM の関係（繰り返し掃引モード 0 からの移行例）

(3) 繰り返し掃引モード 1 からの移行例

セレクトモードで選択された端子の A/D 変換結果を A/D 変換終了割り込みで格納します。

ANI0 端子の A/D 変換終了時に A/D 変換終了割り込みが発生します。A/D 変換終了割り込みで A/D 変換結果を `ad_value[0]` へ格納した後、ADS レジスタを変更し、ANI1 端子を変換対象に設定し、再度 A/D 変換を開始します。

ANI1 端子の A/D 変換終了時に A/D 変換終了割り込みが発生します。A/D 変換結果を `ad_value[1]` へ格納した後、ADS レジスタを変更し、ANI0 端子を変換対象に設定し、再度 A/D 変換を開始します。次の A/D 変換終了割り込みで A/D 変換結果を `ad_value[0]` へ格納した後、ADS レジスタを変更し、ANI2 端子を変換対象に設定します。

上記処理を ANI0→ANI1→ANI0→ANI2→・・・→ANI0→ANI7→ANI0→ANI1・・・の順番で行います。ANI0→ANI1→ANI0→ANI2→・・・→ANI0→ANI7 が 1 セットの動作となります。このセット動作を繰り返し実行します。

表 4.8 に A/D コンバータの設定内容を示します。

表 4.8 A/D コンバータの設定内容

設定項目	設定値
変換クロック(f_{AD})	$f_{CLK}/64$
A/D 変換モード	・ A/D 変換トリガ・モード：ソフトウェア・トリガ ・ A/D 変換チャネル選択モード：セレクト・モード ・ A/D 変換動作モード：ワンショット変換モード
分解能	10 ビット
アナログ入力チャネル	入力チャネルを AD 変換終了割り込み時毎に ANI0→ANI1→ANI0→ANI2→・・・→ANI0→ANI7→ANI0→ANI1・・・の順番で切り替える。
変換結果比較上限値(ADUL レジスタ)	FFH
変換結果比較下限値(ADLL レジスタ)	00H
変換結果上限/下限チェック	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタ のとき INTAD が発生

- ① A/D コンバータの初期設定を行います。
- ② ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ③ ANI0 端子の A/D 変換終了時に A/D 変換終了割り込みが発生します。割り込み処理内で `ad_value[0]` に A/D 変換結果を格納します。
- ④ A/D 変換結果格納後、ADS レジスタを変更し ANI1 端子を変換対象に設定します。
- ⑤ ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ⑥ ANI1 端子の A/D 変換終了時に A/D 変換終了割り込みが発生します。割り込み処理内で `ad_value[1]` に A/D 変換結果を格納します。
- ⑦ A/D 変換結果格納後、ADS レジスタを変更し ANI0 端子を変換対象に設定します。
- ⑧ ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ⑨ ③と同様に、ANI0 端子の A/D 変換終了時に A/D 変換終了割り込みが発生します。割り込み処理内で `ad_value[0]` に A/D 変換結果を格納します。
- ⑩ A/D 変換結果格納後、ADS レジスタを変更し ANI2 端子を変換対象に設定します。
- ⑪ ADM0 レジスタの ADCS ビットに“1”(変換動作許可)を設定し、A/D 変換を開始します。
- ⑫ ANI2 端子の A/D 変換終了時に A/D 変換終了割り込みが発生します。割り込み処理内で `ad_value[2]` に A/D 変換結果を格納します。
- ⑬ A/D 変換結果格納後、ADS レジスタを変更し ANI0 端子を変換対象に設定します。
- ⑭ ②～⑬を ANI0→ANI1→ANI0→ANI2→・・・→ANI0→ANI7→ANI0→ANI1・・・の順番で繰り返し行います。
- ⑮ A/D 変換結果 `ad_value[0]`～`ad_value[7]`は、割り込み処理毎に 6 ビット分右シフトし、変数 `an0_value` ～`an7_value` に格納します。

図 4.6に ADCR レジスタと RAM の関係を示します。

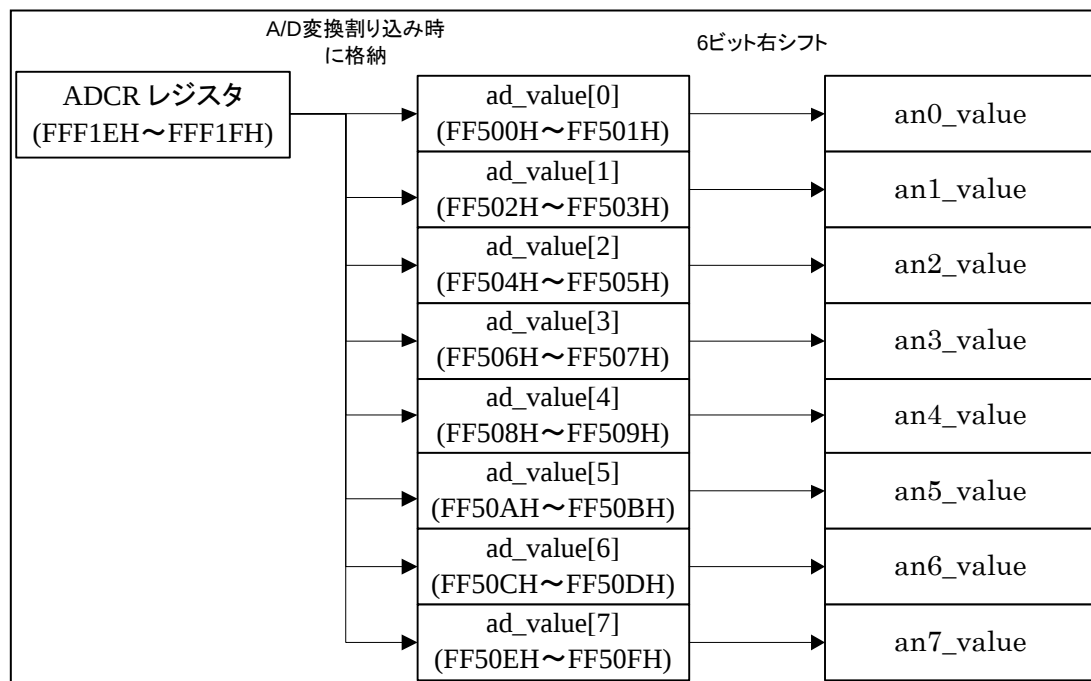


図 4.7 ADCR レジスタと RAM の関係（繰り返し掃引モード 1 からの移行例）

4.3.2 オプション・バイトの設定一覧

表 4.9にオプション・バイト設定を示します。

表4.9 オプション・バイト設定

アドレス	設定値	内容
000C0H/010C0H	11101111B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 検出電圧：立ち上がり 2.81V/立ち下がり 2.75V
000C2H/010C2H	11101000B	高速内蔵発振 HS モード 32MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可

4.3.3 定数一覧

表 4.10にサンプルコードで使用する定数を示します。

表4.10 サンプルコードで使用する定数

定数名	設定値	内容
ad_value	0FF500H	DTC 転送先アドレス
AD_MODE_SEL	任意	以下より、動作モードを選択 0：単掃引モード移行用設定 1：繰り返し掃引モード 0 移行用設定 2：繰り返し掃引モード 1 移行用設定

4.3.4 変数一覧

表 4.11にグローバル変数を示します。

表4.11 グローバル変数

型	変数名	内容	使用関数
unsigned short	ad_value[8]	ANI0～ANI7 の A/D 変換結果格納アドレス	r_adc_interrupt
unsigned short	an0_value	ANI0 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an1_value	ANI1 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an2_value	ANI2 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an3_value	ANI3 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an4_value	ANI4 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an5_value	ANI5 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an6_value	ANI6 の A/D 変換結果格納	r_adc_interrupt
unsigned short	an7_value	ANI7 の A/D 変換結果格納	r_adc_interrupt
unsigned char	ad_ch_sel	A/D 変換対象チャンネル	r_adc_ram_init r_adc_int_repeat_mode_1
unsigned char	ad_ch_tgr	A/D 変換対象切り替えフラグ	r_adc_ram_init r_adc_int_oneshot r_adc_int_repeat_mode_0 r_adc_int_repeat_mode_1
unsigned char	ad_mode	A/D 変換モード	r_adc_ram_init r_adc_interrupt R_ADC_Func_Init

4.3.5 関数一覧

表 4.12 に関数を示します。

表4.12 関数

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_CGC_Create	CPU 初期設定
R_ADC_Create	A/D コンバータ初期設定
R_ADC_Func_Init	A/D 変換機能別初期設定
R_ADC_Create_ONESHOT	単掃引モード移行用初期設定
R_ADC_Create_REPEAT_MODE_0	繰り返し掃引モード 0 移行用初期設定
R_ADC_Create_REPEAT_MODE_1	繰り返し掃引モード 1 移行用初期設定
r_adc_ram_init	A/D 変換関連変数初期化
R_DTC_Create	DTC 初期設定
main	メイン処理
R_DTCD0_Start	DTC 起動
R_ADC_Start	A/D 変換開始
r_adc_interrupt	A/D 変換割り込み
r_adc_int_oneshot	単掃引モード移行用割り込み処理
r_adc_int_repeat_mode_0	繰り返し掃引モード 0 移行用割り込み処理
r_adc_int_repeat_mode_1	繰り返し掃引モード 1 移行用割り込み処理

4.3.6 フローチャート

(1) 全体フローチャート

図 4.8に全体フローチャートを示します。

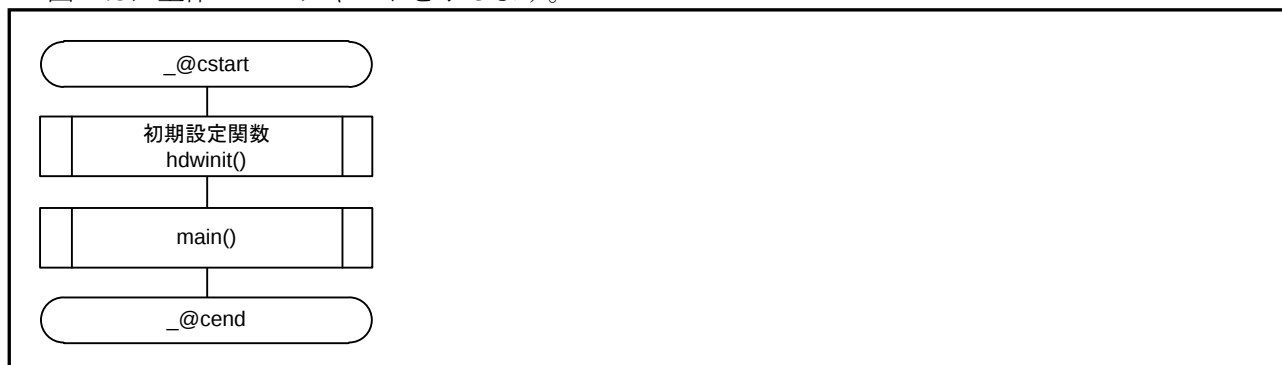


図 4.8 全体フローチャート

(2) 初期設定

図 4.9に初期設定のフローチャートを示します。

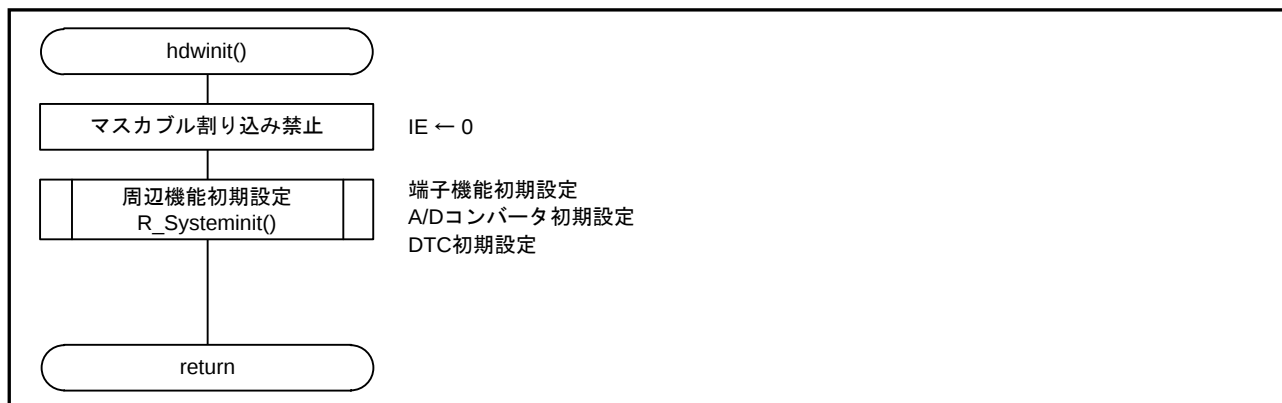


図 4.9 初期設定

(3) 周辺機能初期設定

図 4.10に周辺機能初期設定のフローチャートを示します。

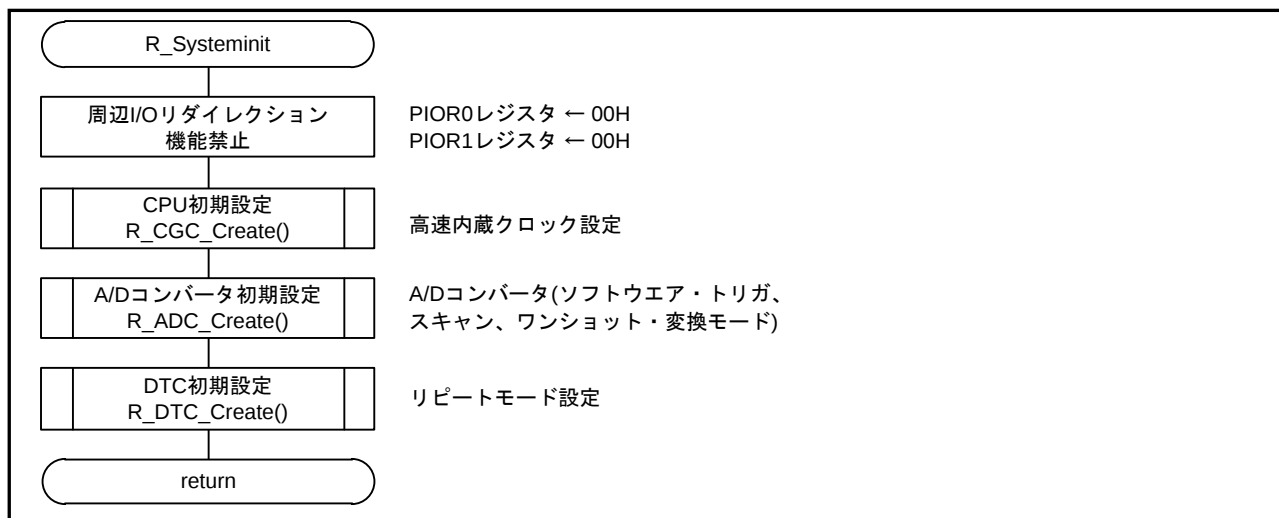


図 4.10 周辺機能初期設定

(4) CPU 初期設定

図 4.11に CPU 初期設定のフローチャートを示します。

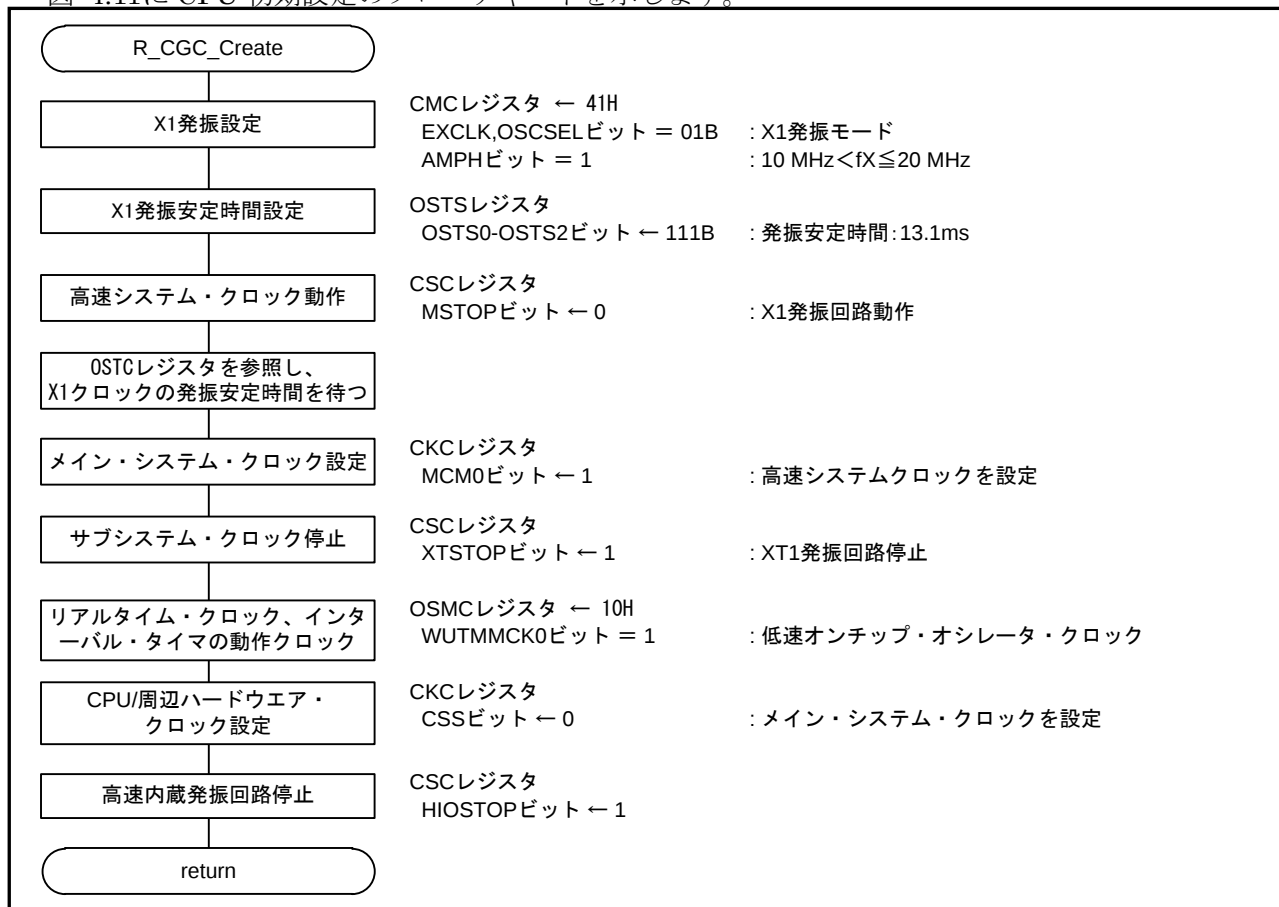


図 4.11 CPU 初期設定

(5) A/D コンバータ初期設定

図 4.12に A/D コンバータ初期設定のフローチャートを示します。

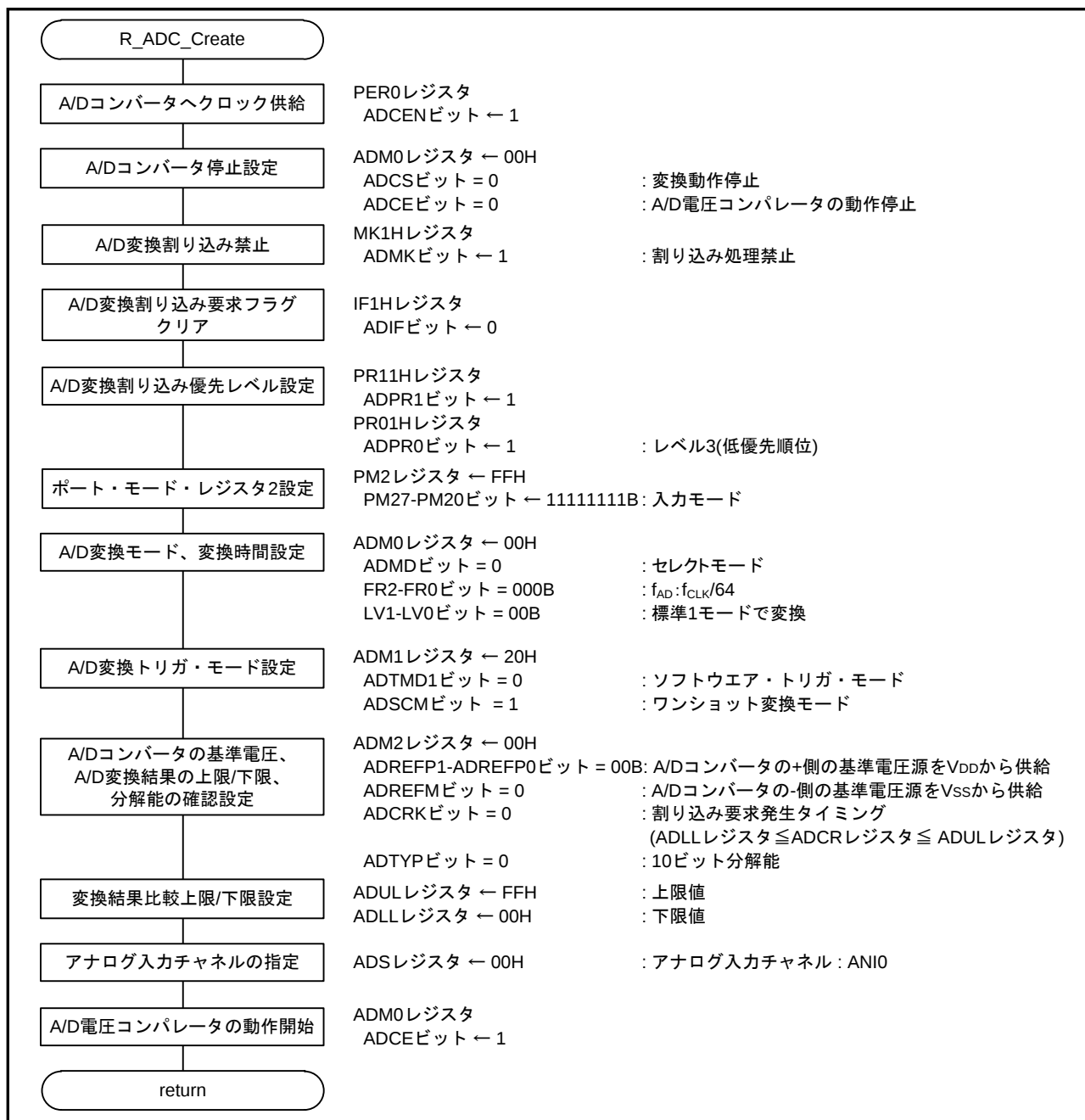


図 4.12 A/D コンバータ初期設定

(6) A/D 変換機能別初期設定

図 4.13 A/D 変換機能別初期設定のフローチャートを示します。

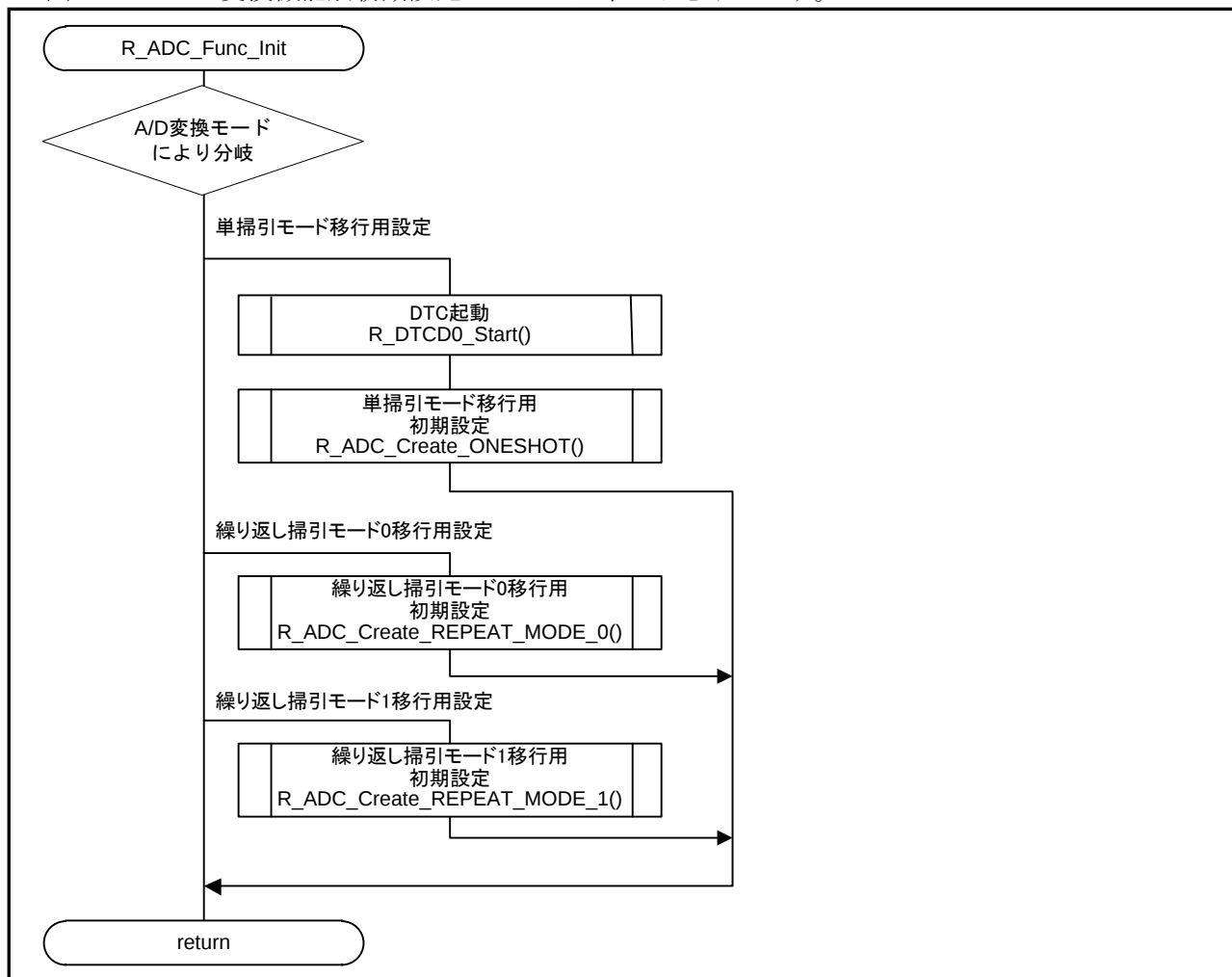


図 4.13 A/D 変換機能別初期設定

(7) 単掃引モード移行用初期設定

図 4.14に単掃引モード移行用初期設定のフローチャートを示します。

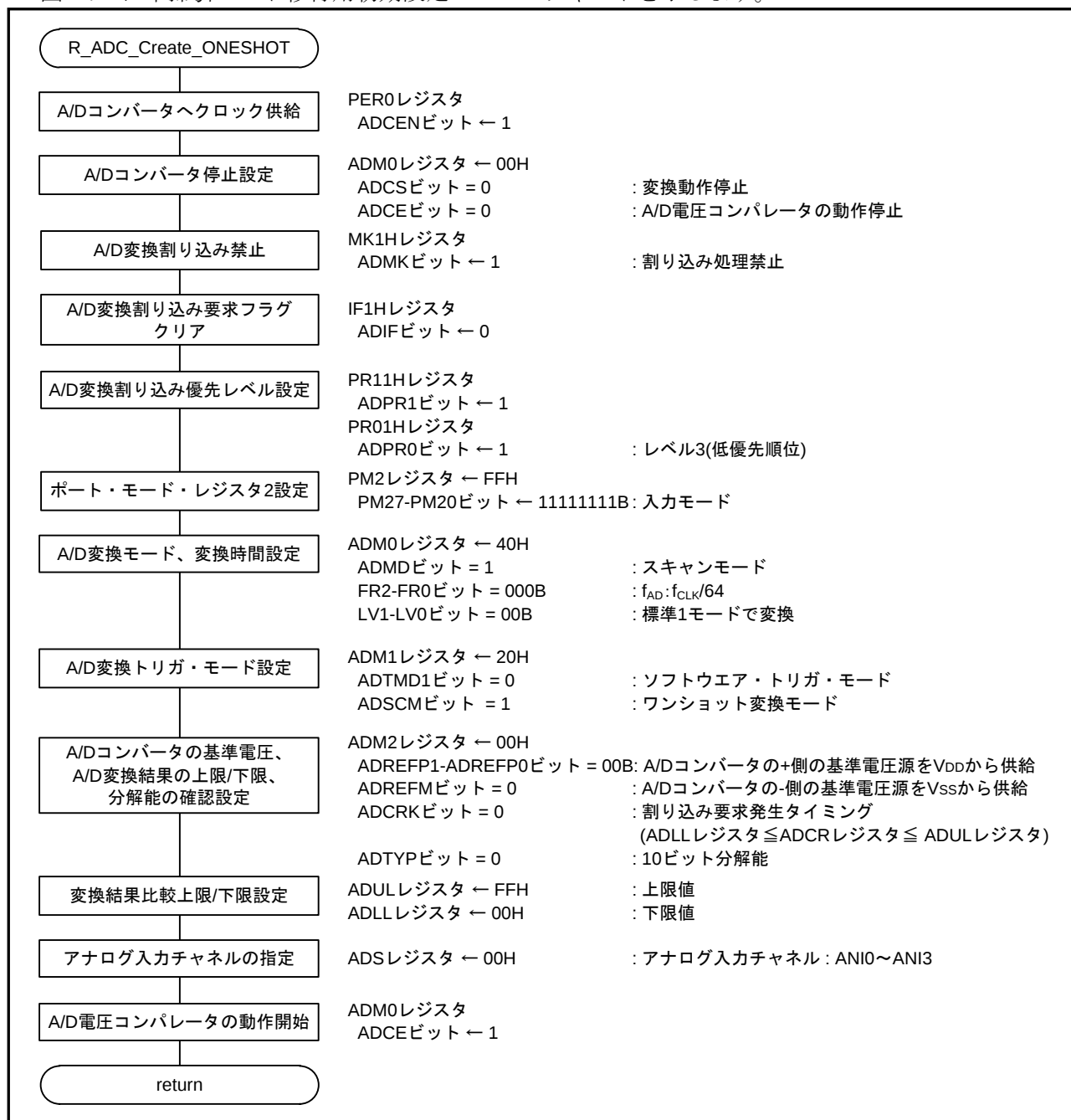


図 4.14 単掃引モード移行用初期設定

(8) 繰り返し掃引モード 0 移行用初期設定

図 4.15に繰り返し掃引モード 0 移行用初期設定のフローチャートを示します。



図 4.15 繰り返し掃引モード 0 移行用初期設定

(9) 繰り返し掃引モード 1 移行用初期設定

図 4.16に繰り返し掃引モード 1 移行用初期設定のフローチャートを示します。

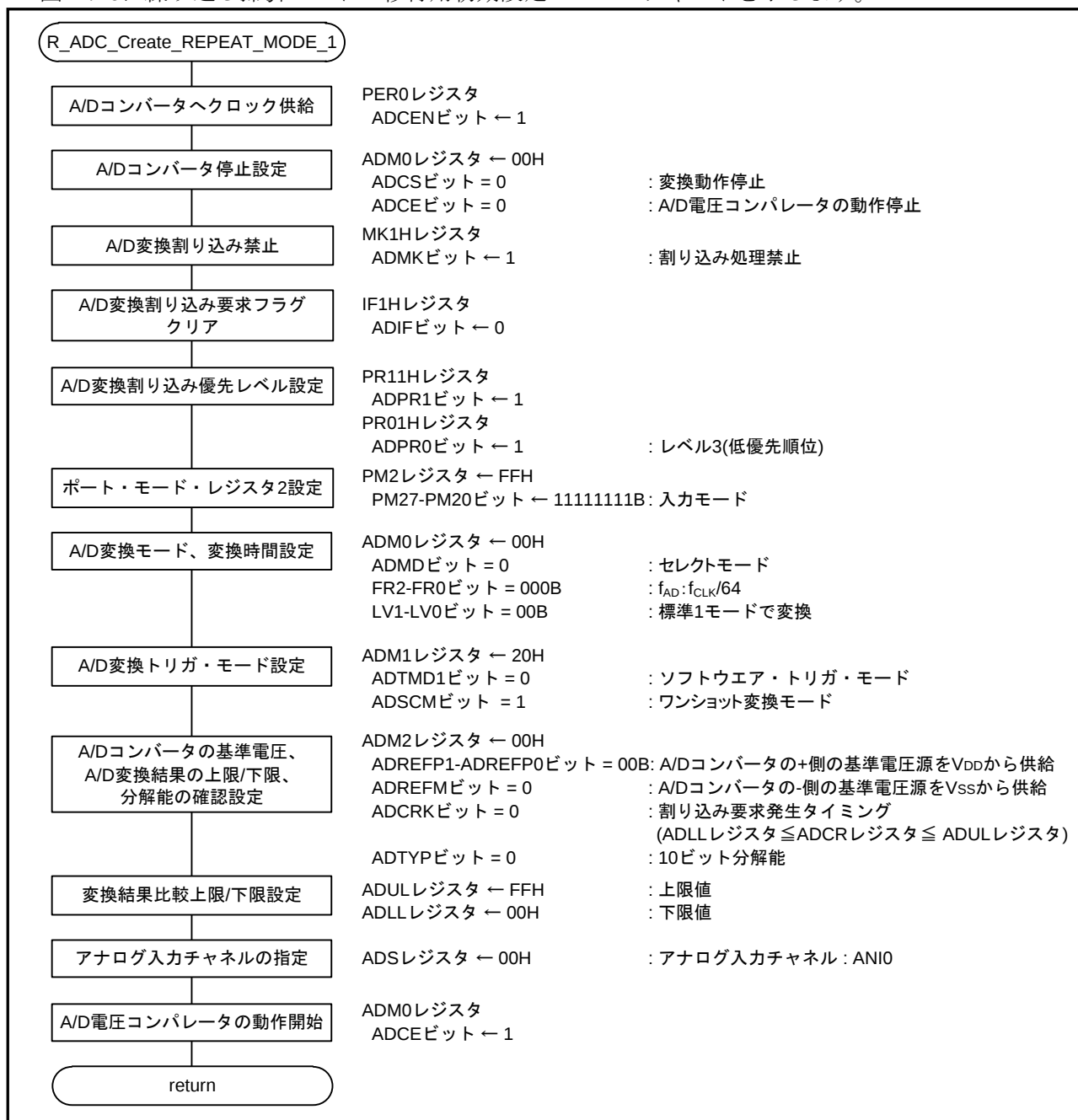


図 4.16 繰り返し掃引モード 1 移行用初期設定

(10) A/D 変換関連変数初期化

図 4.17 A/D 変換関連変数初期化に A/D 変換関連変数初期化のフローチャートを示します。

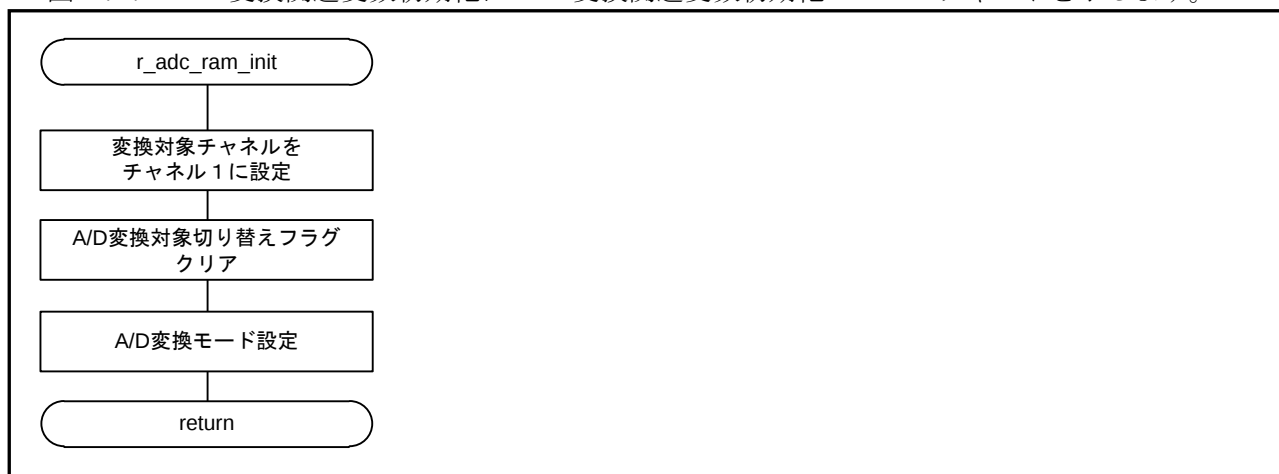


図 4.17 A/D 変換関連変数初期化

(11) DTC 初期設定処理

図 4.18に DTC 初期設定処理のフローチャートを、図 4.19に DTC 使用領域のメモリマップを示します。

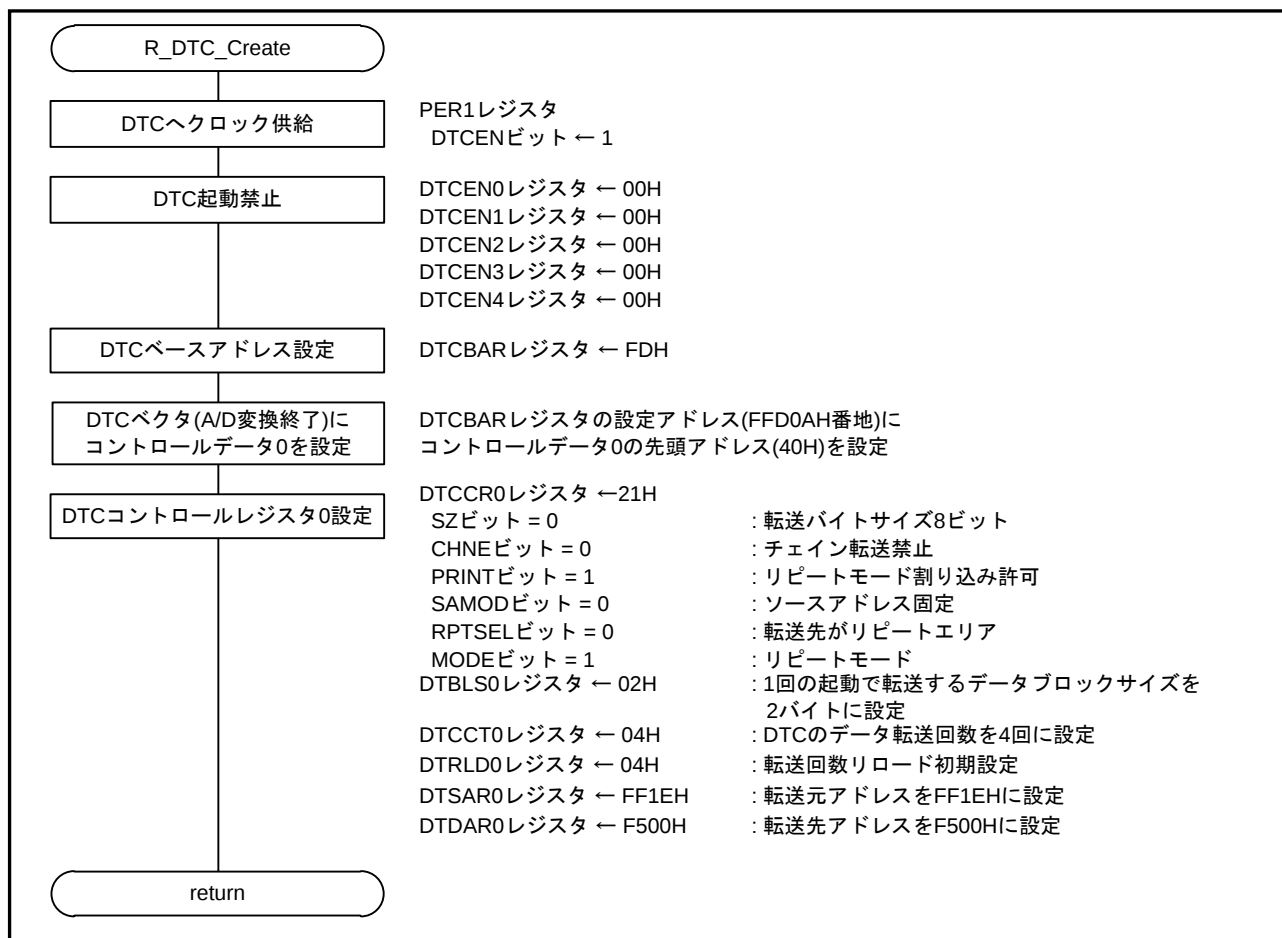


図 4.18 DTC 初期設定処理

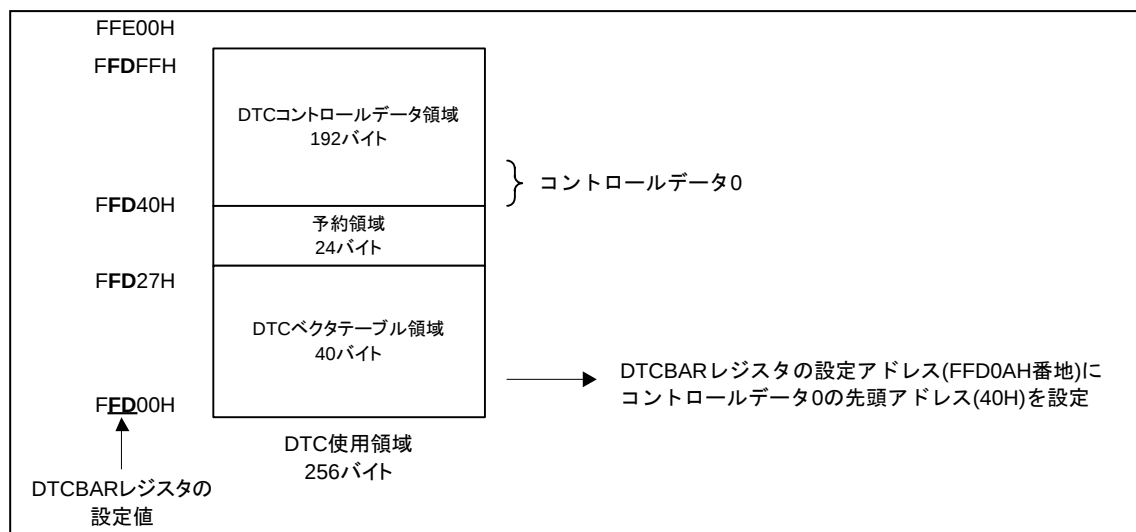


図 4.19 DTC 使用領域のメモリマップ

(12) メイン処理

図 4.20にメイン処理のフローチャートを示します。

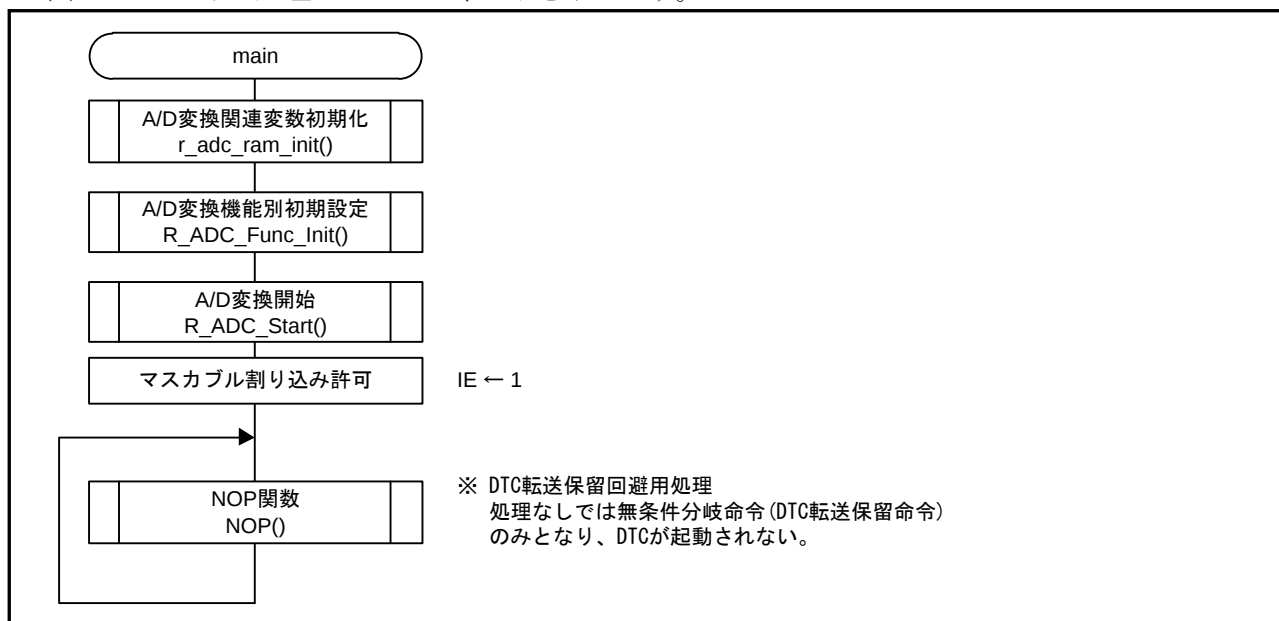


図 4.20 メイン処理

※ DTC 保留命令

DTC 転送要求が発生しても、次の命令直後ではデータ転送は保留されます。また、PREFIX 命令コードと直後の 1 命令の間に DTC が起動されることはありません。

- ・ コールリターン命令
- ・ 無条件分岐命令
- ・ 条件付き分岐命令
- ・ コード・フラッシュ・メモリへのリードアクセス命令
- ・ IFxx, MKxx, PRxx, PSW へのビット操作命令とオペランドに ES レジスタを含んだ 8 ビット操作命令
- ・ データ・フラッシュ・メモリにアクセスする命令

注意 1. DTC 転送要求を受け付けると、DTC 転送が完了するまで、全ての割り込み要求が保留されます。

注意 2. DTC 保留命令による DTC 保留中は、全ての割り込み要求が保留されます。

(13) DTC 起動

図 4.21に DTC 起動のフローチャートを示します。

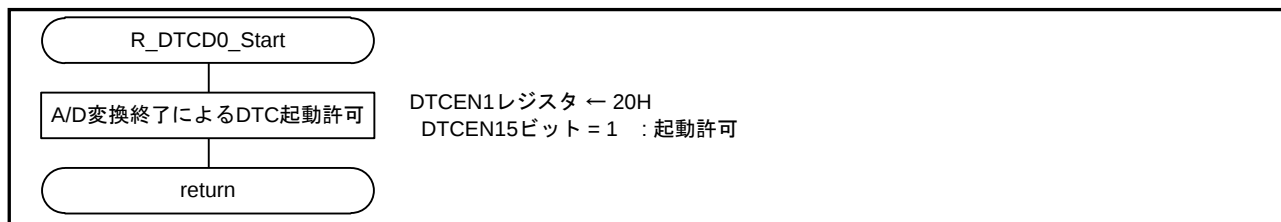


図 4.21 DTC 起動

(14) A/D 変換開始

図 4.22に A/D 変換開始のフローチャートを示します。

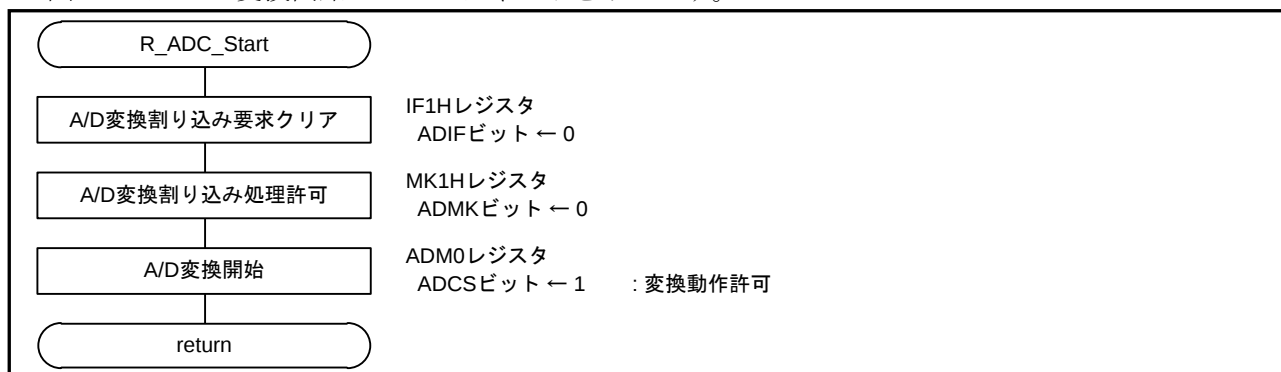


図 4.22 A/D 変換開始

(15) A/D 変換割り込み

図 4.23に A/D 変換割り込みのフローチャートを示します。

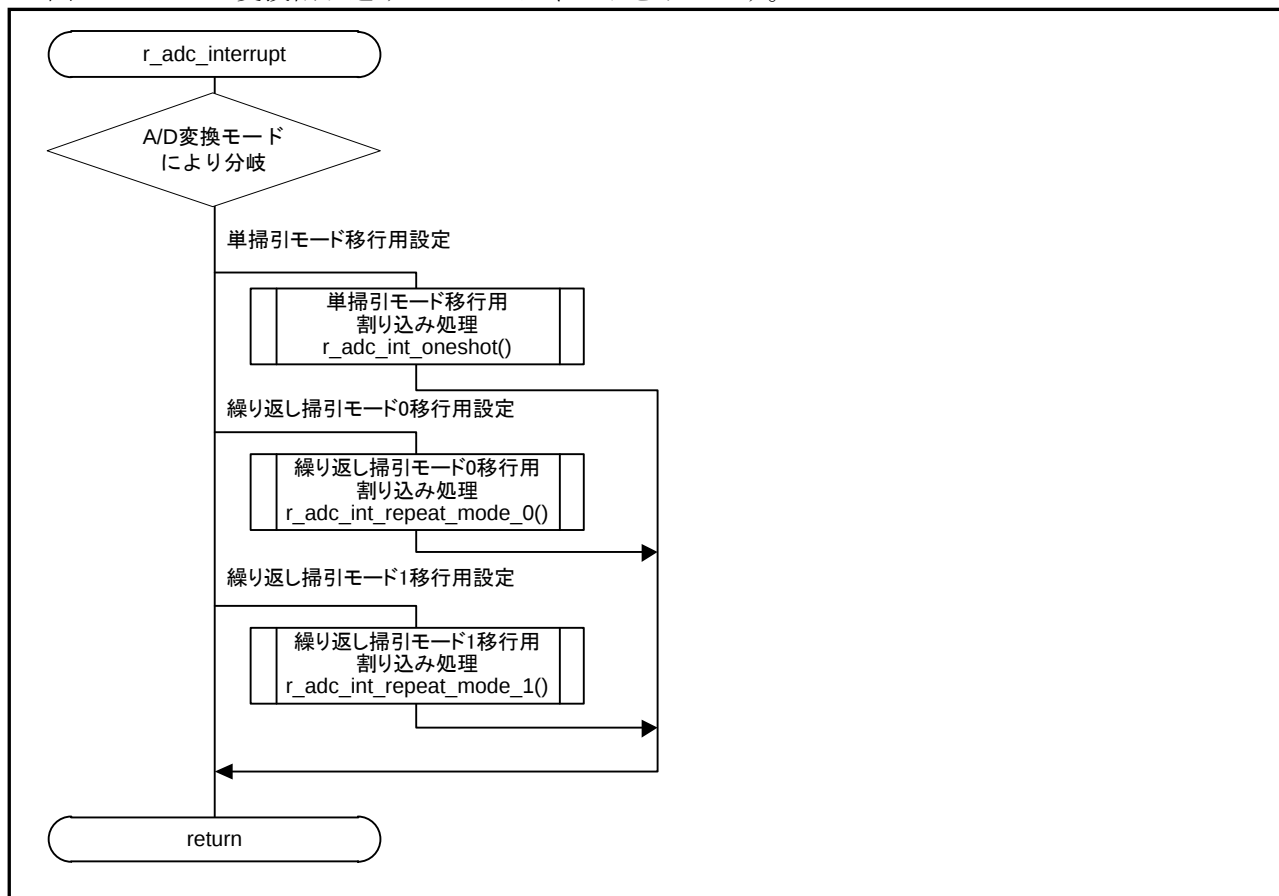


図 4.23 A/D 変換割り込み

(16) 単掃引モード移行用割り込み処理

図 4.24に単掃引モード移行用割り込み処理のフローチャートを示します。

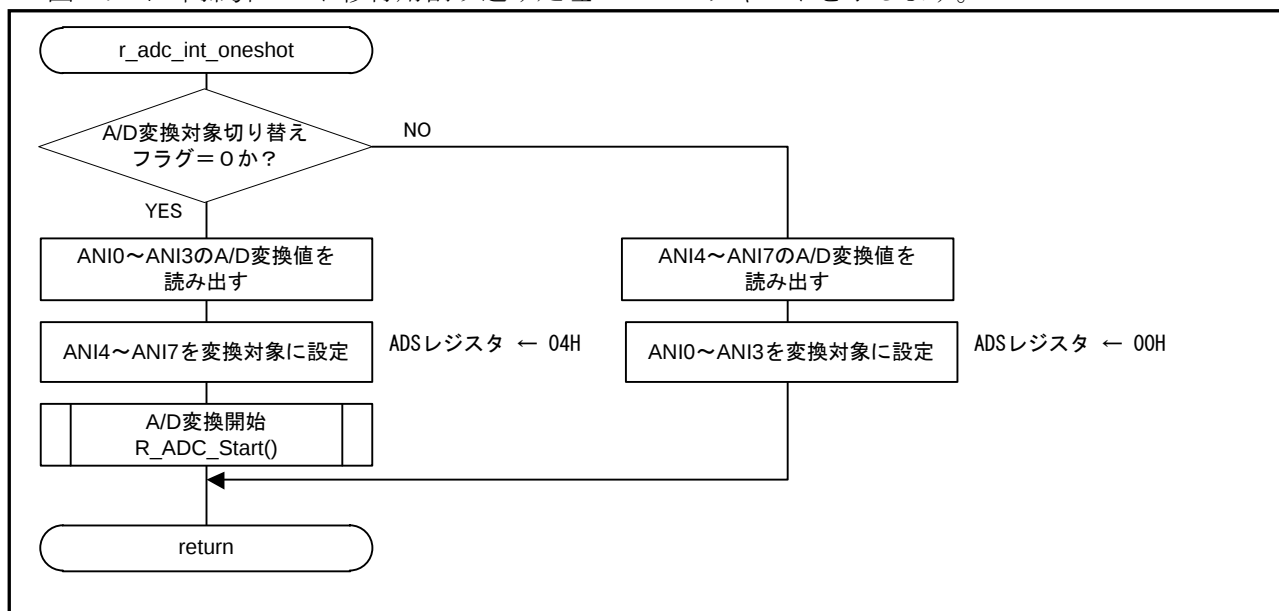


図 4.24 単掃引モード移行用割り込み処理

(17) 繰り返し掃引モード 0 移行用割り込み処理

図 4.25に繰り返し掃引モード 0 移行用割り込み処理のフローチャートを示します。

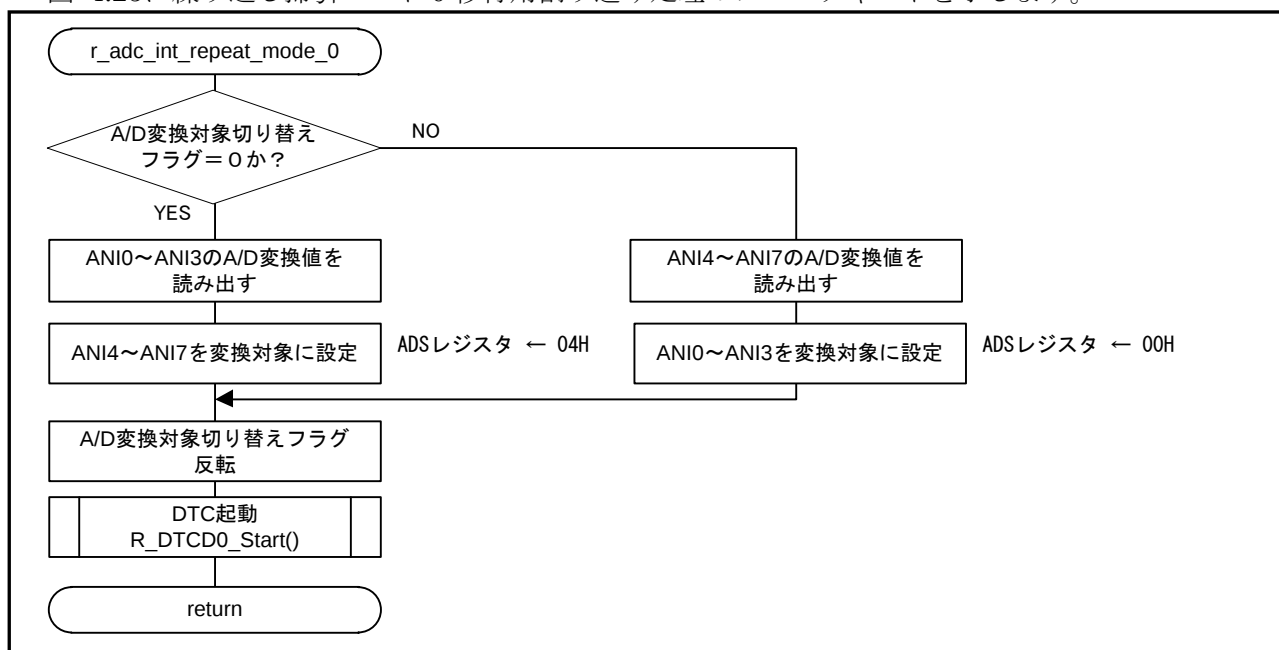


図 4.25 繰り返し掃引モード 0 移行用割り込み処理

(18) 繰り返し掃引モード 1 移行用割り込み処理

図 4.26に繰り返し掃引モード 1 移行用割り込み処理のフローチャートを示します。

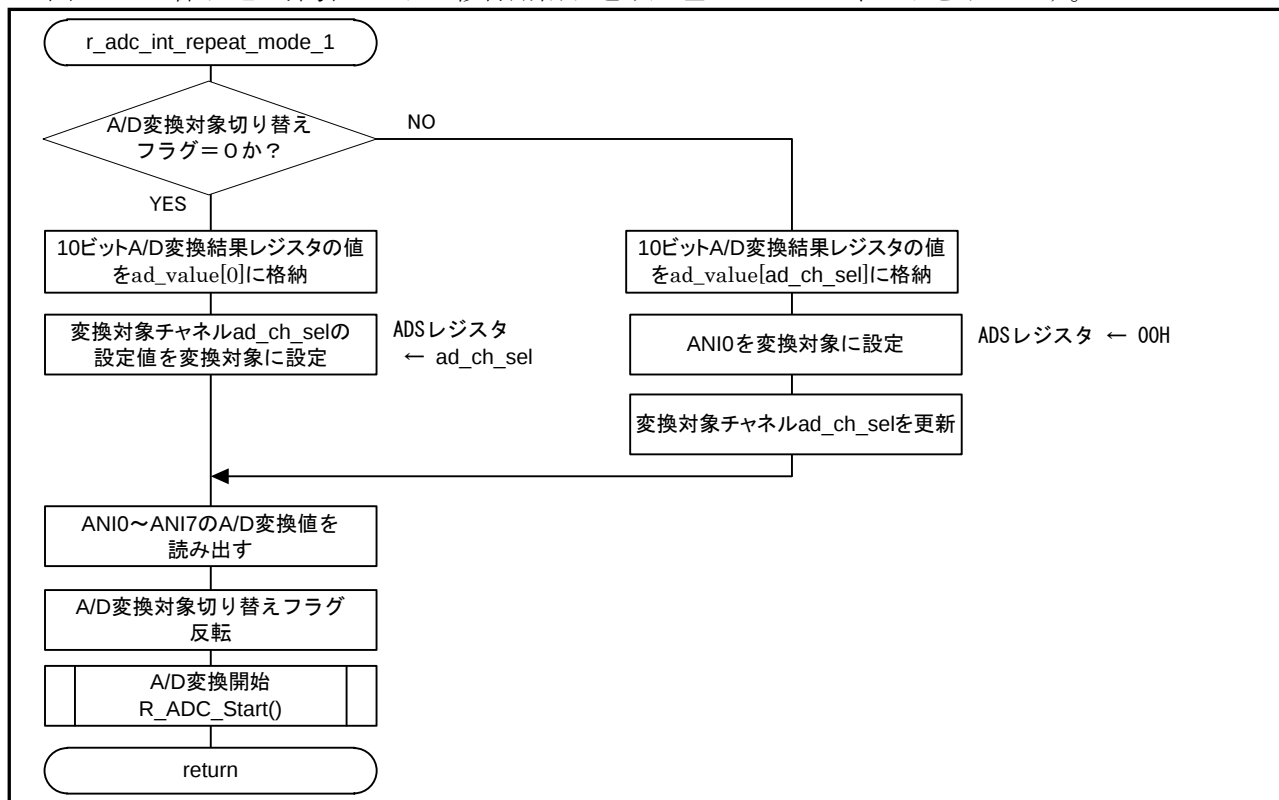


図 4.26 繰り返し掃引モード 1 移行用割り込み処理

5. 関連アプリノート

RL78/G14 DTC による A/D 変換結果転送 Rev.1.00

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G14 ユーザーズマニュアル ハードウェア編 Rev.2.00

M16C/62P ユーザーズマニュアル ハードウェア編 Rev.2.41

(最新版をルネサス エレクトロニクスホームページから入手してください。)

- テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

- ルネサス エレクトロニクスホームページ
<http://japan.renesas.com>
- お問い合わせ先
<http://japan.renesas.com/contact/>

改訂記録	RL78/G14、M16C/62P グループ アプリケーションノート M16C/62P から RL78 への移行ガイド：A/D コンバータ
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.03.03	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認ください。

同じグループのマイコンでも型名が違うと、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口： <http://japan.renesas.com/contact/>