

RL78/G12

シリアル・アレイ・ユニット (UART 通信) CC-RL

R01AN2710JJ0200

Rev. 2.00

2015.11.11

要旨

本アプリケーションノートでは、シリアル・アレイ・ユニット (SAU) による UART 通信の使用方法を説明します。対向機器から送られてくる ASCII 文字を解析し、応答処理を行います。

対象デバイス

RL78/G12

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	5
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 オプション・バイトの設定一覧	8
5.3 定数一覧	8
5.4 変数一覧	8
5.5 関数 (サブルーチン) 一覧	9
5.6 関数 (サブルーチン) 仕様	9
5.7 フローチャート	11
5.7.1 CPU 初期化関数	12
5.7.2 入出力ポート設定	13
5.7.3 クロック発生回路の設定	14
5.7.4 SAU の設定	15
5.7.5 メイン処理	28
5.7.6 UART0 動作許可関数	29
5.7.7 エラー応答メッセージ送信処理関数	31
5.7.8 UART0 データ送信関数	32
5.7.9 リング・バッファ格納処理	34
5.7.10 リング・バッファ読み出し処理	35
5.7.11 UART0 受信完了割り込み処理	37
5.7.12 UART0 受信エラー割り込み処理	38
5.7.13 UART0 送信完了割り込み処理	40
6. サンプルコード	41
7. 参考ドキュメント	41

1. 仕様

本アプリケーションノートでは、シリアル・アレイ・ユニット (SAU) による UART 通信を行います。対向機器から送られてくる ASCII 文字を解析し、応答処理を行います。応答処理用に 16 バイトのリング・バッファを準備し、応答送信処理中に次のデータ受信を処理可能です。

表 1.1 に使用する周辺機能と用途を、図 1.1 と図 1.2 に UART の通信動作を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット 0	TxD0 端子 (送信) と RxD0 端子 (受信) を利用して UART 通信を行う

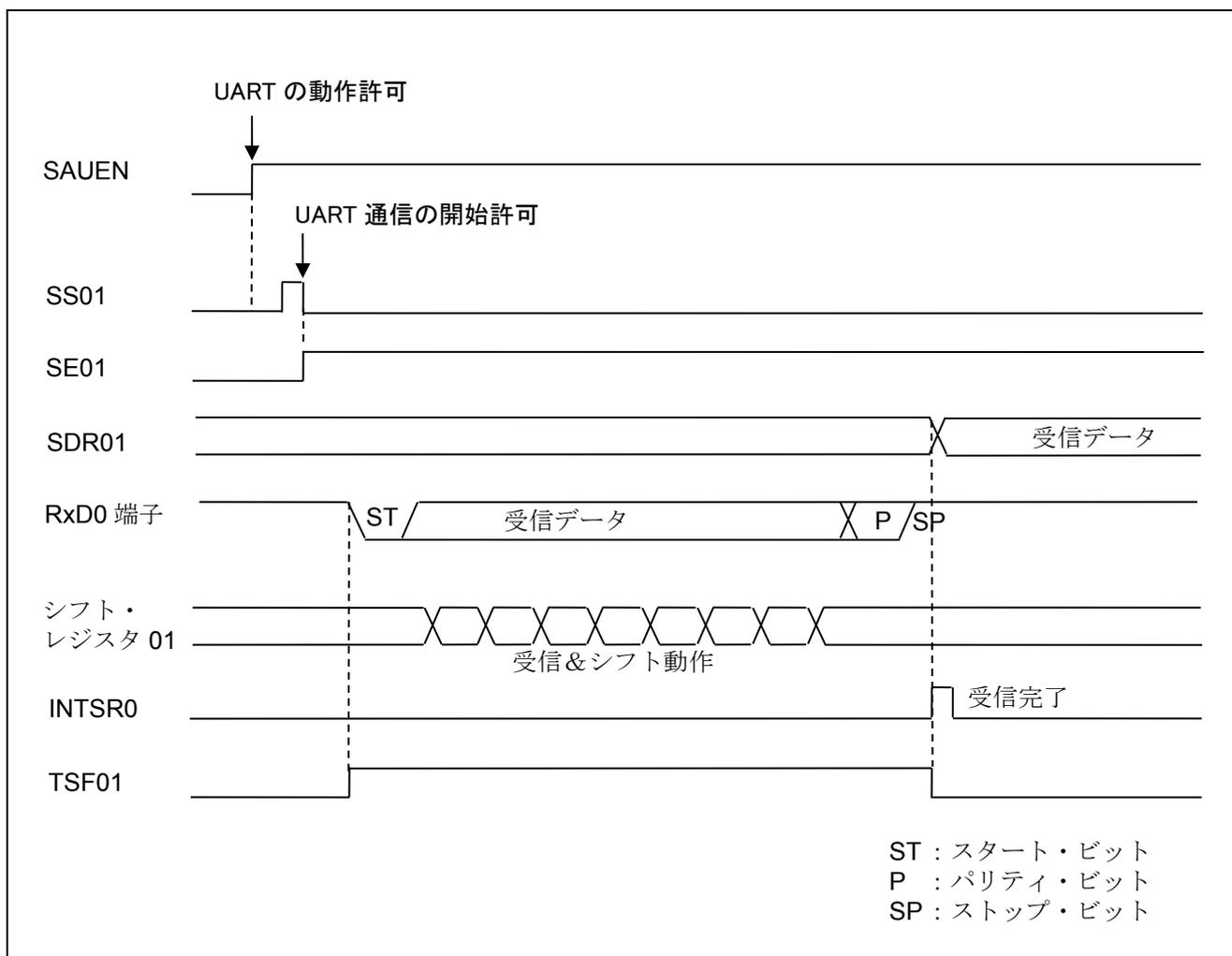


図 1.1 UART 受信のタイミング・チャート

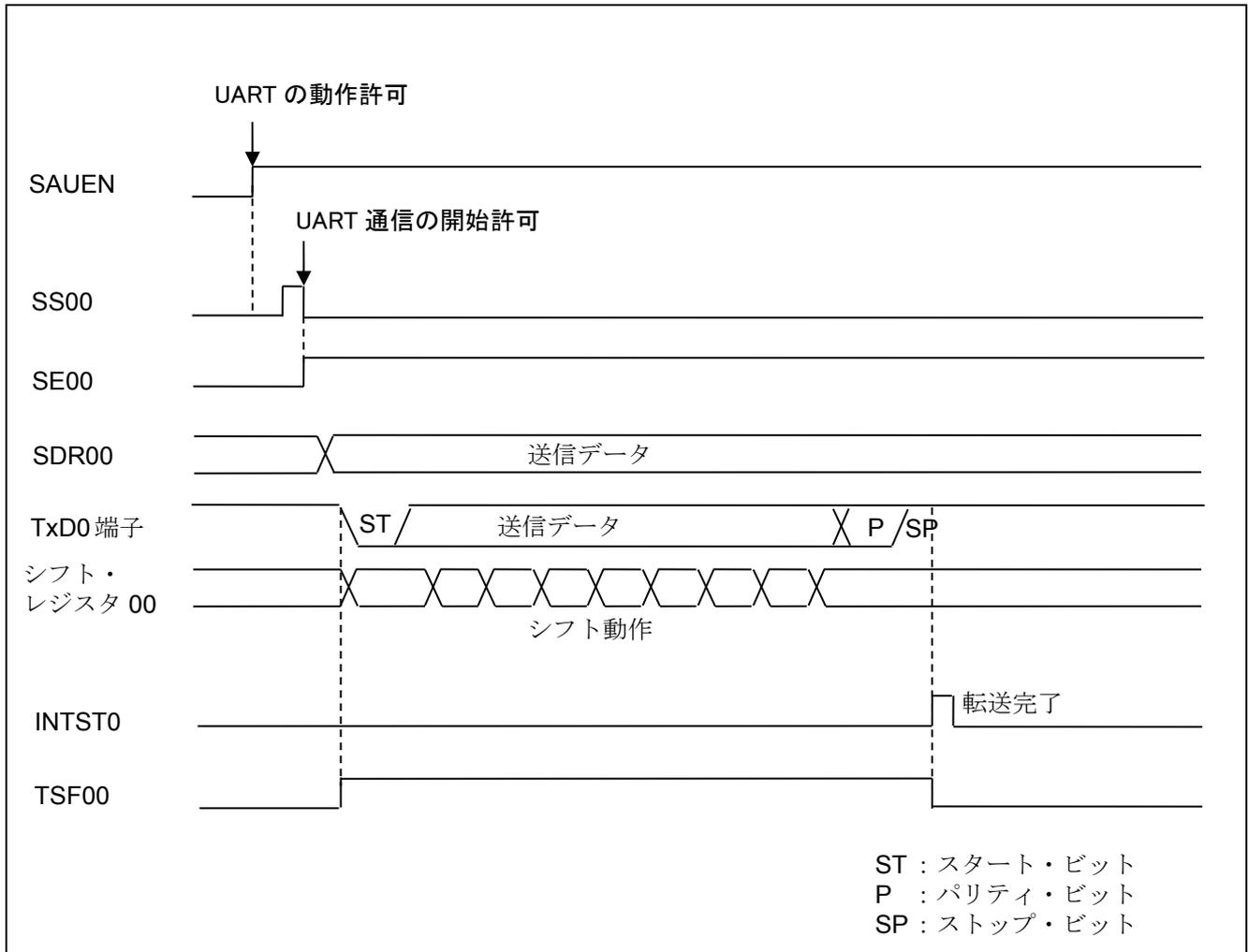


図 1.2 UART 送信のタイミング・チャート

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G12 (R5F1026A)
動作周波数	<ul style="list-style-type: none"> ● 高速オンチップ・オシレータ (HOCO) クロック : 24MHz ● CPU/周辺ハードウェア・クロック : 24MHz
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (V _{LVD}) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ for CC V3.01.00
アセンブラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e ² studio)	ルネサス エレクトロニクス製 e ² studio V4.0.2.008
アセンブラ (e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G12 初期設定 (R01AN2582J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

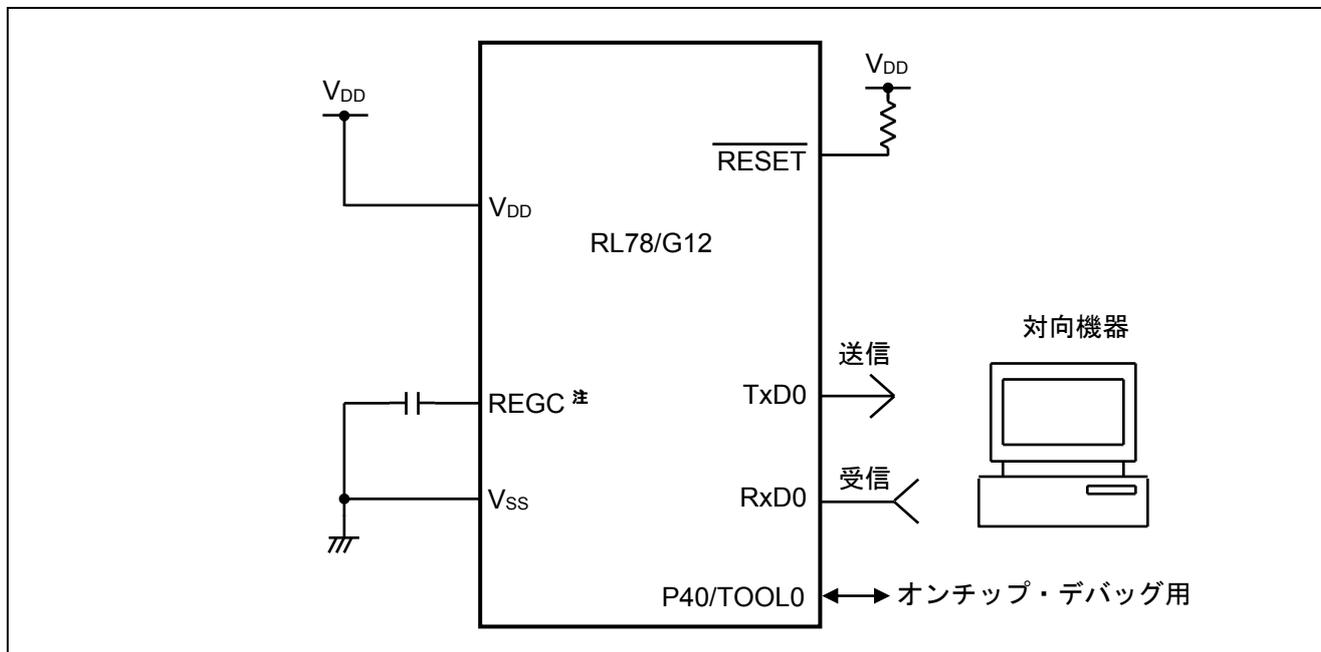


図 4.1 ハードウェア構成

注 30 ピン製品のみ

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい）。

2 VDD は LVD にて設定したリセット解除電圧 (V_{LVD}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P12/ANI18/SO00/TxD0/TOOLTxD	出力	データ送信用端子
P11/ANI17/SI00/RxD0/TOOLRxD/SDA00	入力	データ受信用端子

5. ソフトウェア説明

5.1 動作概要

本サンプルコードでは、対向機器から受信したデータに対応したデータを対向機器に送信します。エラーが発生した場合は、そのエラーに対応したデータを対向機器に送信します。受信データと送信データの対応表を表 5.1 と表 5.2 に示します。

表 5.1 受信データと送信データの対応

受信データ	応答 (送信) データ
T (54H)	O (4FH)、K (4BH)、"CR" (0DH)、"LF" (0AH)
t (74H)	o (6FH)、k (6BH)、"CR" (0DH)、"LF" (0AH)
上記以外	U (55H)、C (43H)、"CR" (0DH)、"LF" (0AH)

表 5.2 エラー検出時の送信データの対応

発生したエラー	応答 (送信) データ
パリティ・エラー	P (50H)、E (45H)、"CR" (0DH)、"LF" (0AH)
フレーミング・エラー	F (46H)、E (45H)、"CR" (0DH)、"LF" (0AH)
オーバラン・エラー	O (4FH)、E (45H)、"CR" (0DH)、"LF" (0AH)

(1) UART の初期設定を行います。

<UART 設定条件>

- SAU0 チャンネル 0、1 を UART として使用します。
- データ出力は P12/TxD0 端子、データ入力 P11/RxD0 端子を使用します。
- データ長は 8 ビットを使用します。
- データ転送順設定は LSB ファーストを使用します。
- パリティ設定は偶数パリティを使用します。
- 受信データ・レベル設定は標準を使用します。
- 転送レートは 9600bps を使用します。
- 受信完了割り込み(INTSR0)、送信完了割り込み(INTST0)、エラー割り込み(INTSRE0)を使用します。
- INTSR0、INTSRE0 の割り込み優先順位はレベル 2 と 1、INTST0 は低優先 (レベル 3) を使用します。

(2) シリアル・チャンネル開始レジスタで UART 通信待機状態にした後、HALT 命令を実行します。受信完了割り込み(INTSR0)、エラー割り込み(INTSRE0)の発生によりその後の処理を行います。

- INTSR0 発生時は、バッファの空き状態を確認し、空きがあれば、受信データを取り込み、受信データに対応した応答メッセージ情報をバッファに格納します。INTSRE0 発生時は、バッファの空き状態を確認し、空きがあれば、エラー処理を行い、エラー・コードをバッファに格納します。
- HALT が解除されたら、バッファの状態を確認し、バッファが空であれば、再び HALT に戻ります。バッファにデータがあれば、そのデータに対応した応答メッセージを送信します。応答メッセージの送信中には HALT 命令を実行して、送信完了割り込み (INTST0)、受信完了割り込み(INTSR0)、エラー割り込み(INTSRE0)を待ちます。メッセージ送信が完了したら、バッファ状態の確認に戻ります。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H	01111111B	LVD リセット・モード 2.81V (2.76V~2.87V)
000C2H	11100000B	HS モード、HOCO : 24MHz
000C3H	1000101B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
TMSGOK	'OK',0DH,0AH	"T"を受信時の返信メッセージ
TMSGOK2	'ok',0DH,0AH	"t"を受信時の返信メッセージ
TMSGUC	'UC',0DH,0AH	"T"or"t"以外を受信時の返信メッセージ
TMSGFE	'FE',0DH,0AH	フレーミング・エラー時の返信メッセージ
TMSGPE	'PE',0DH,0AH	パリティ・エラー時の返信メッセージ
TMSGOE	'OE',0DH,0AH	オーバラン・エラー時の返信メッセージ

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
8 ビット×16 配列	RDATABUF	応答メッセージ用リング・バッファ	SPUTDATA, SGETDATA
8 ビット	RSETPNT	リング・バッファへのデータ格納ポインタ	SPUTDATA
8 ビット	RGETPNT	リング・バッファ・データ読み出しポインタ	SGETDATA
8 ビット	RDATA CNT	リング・バッファ内データ数	main, SPUTDATA, SGETDATA, IINTSR0, IINTSRE0
8 ビット	RUASTT	送信ステータス・フラグ (カウンタ)	SUART0SEND, IINTST0

5.5 関数（サブルーチン）一覧

表 5.4 に関数（サブルーチン）一覧を示します。

表 5.4 関数（サブルーチン）一覧

関数名	概要
SSTARTUART0	UART0 動作許可処理
SSENDERROR	エラー応答メッセージ送信処理
SUART0SEND	UART0 データ送信関数
SPUTDATA	応答メッセージ情報をリング・バッファに格納処理
SGETDATA	最も古い応答メッセージ情報をリング・バッファから読み出し処理
IINTSR0	UART0 受信完了割り込み処理
IINTSRE0	UART0 受信エラー割り込み処理
IINTST0	UART0 送信完了割り込み処理

5.6 関数（サブルーチン）仕様

サンプルコードの関数（サブルーチン）仕様を示します。

[関数名] STARTUART0

概要	UART0 動作許可処理
説明	シリアル・アレイ・ユニット 0 のチャンネル 0, 1 を動作開始させ、通信待機状態にします。受信完了割り込み、受信エラー割り込みを許可します。
引数	なし
リターン値	なし
備考	なし

[関数名] SSENDERROR

概要	エラー応答メッセージ送信処理
説明	リング・バッファから読み出したエラー情報に対応したメッセージを送信します。
引数	A : エラー情報
リターン値	なし
備考	最大 4 キャラクタ × 3 種の送信を行います。

[関数名] SUART0SEND

概要	UART0 データ送信関数
説明	UART0 から（応答）データを送信します。送信処理は割り込みベースで動作します。
引数	HL : [応答データの格納アドレス]
リターン値	なし
備考	割り込み許可状態で 4 キャラクタの送信完了まで待ちます。

[関数名] SPUTDATA

概要	応答メッセージ情報のリング・バッファ格納処理関数		
説明	リング・バッファに空きがあれば、受信情報への格納メッセージ情報、受信エラー・ステータスを格納します。		
引数	A	:	[格納したい応答メッセージ情報]
リターン値	CY	:	[1: バッファ・フル, 0: 格納完了]
備考	なし		

[関数名] SGETDATA

概要	最も古い応答メッセージ情報のリング・バッファからの読み出し処理関数		
説明	リング・バッファに応答メッセージ情報があれば、最も古いデータを読み出します。		
引数	なし		
リターン値	CY	:	[1: データなし, 0: 読み出し完了]
	A	:	[読み出したデータ]
備考	なし		

[関数名] IINTSR0

概要	UART0 データ受信完了関数		
説明	リング・バッファに空きがあれば、受信したデータをチェックして、対応した応答メッセージ情報を格納します。リング・バッファに空きがなければ、何も処理しません。		
引数	なし		
リターン値	なし		
備考	なし		

[関数名] IINTSRE0

概要	UART0 受信エラー割り込み処理関数		
説明	受信完了割り込み要求をクリアし、リング・バッファに空きがあれば、UART0 受信エラー・ステータスをリング・バッファに格納します。リング・バッファに空きがなければ、何も処理しません。		
引数	なし		
リターン値	なし		
備考	なし		

[関数名] IINTST0

概要	UART0 送信完了割り込み処理関数		
説明	送信データ数 (RUASTT) を -1 し、残りがあれば、次のデータを送信し、なければ、送信完了割り込みを禁止します。		
引数	なし		
リターン値	なし (RUASTT に残りデータ数。0 で送信処理完了)		
備考	なし		

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

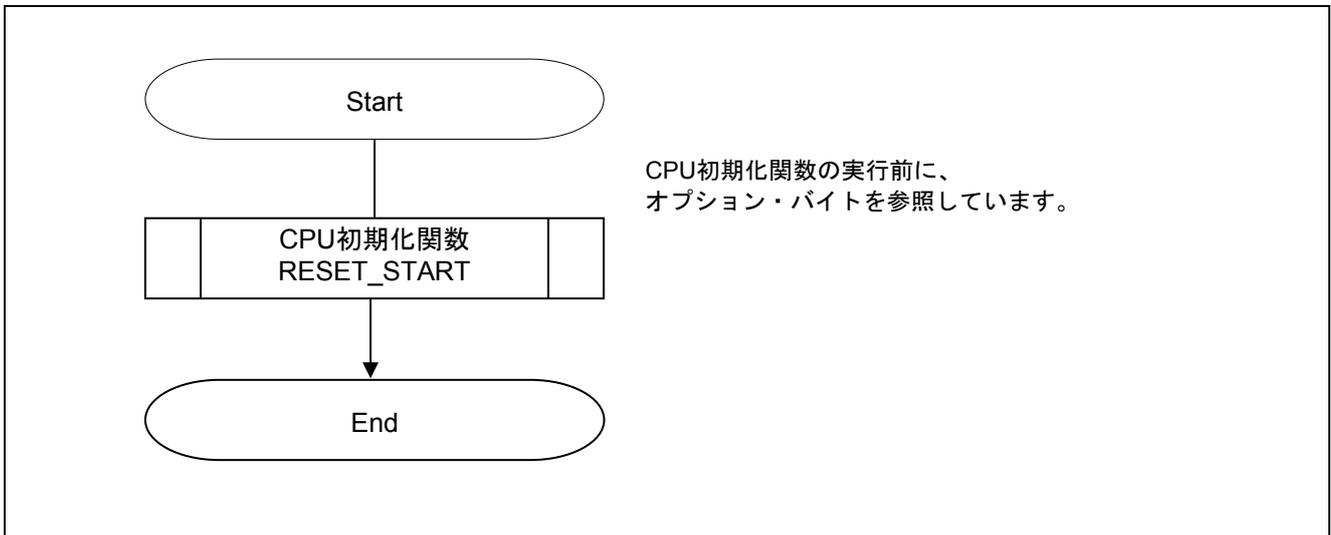


図 5.1 全体フロー

5.7.1 CPU 初期化関数

図 5.2 に CPU 初期化関数のフローチャートを示します。

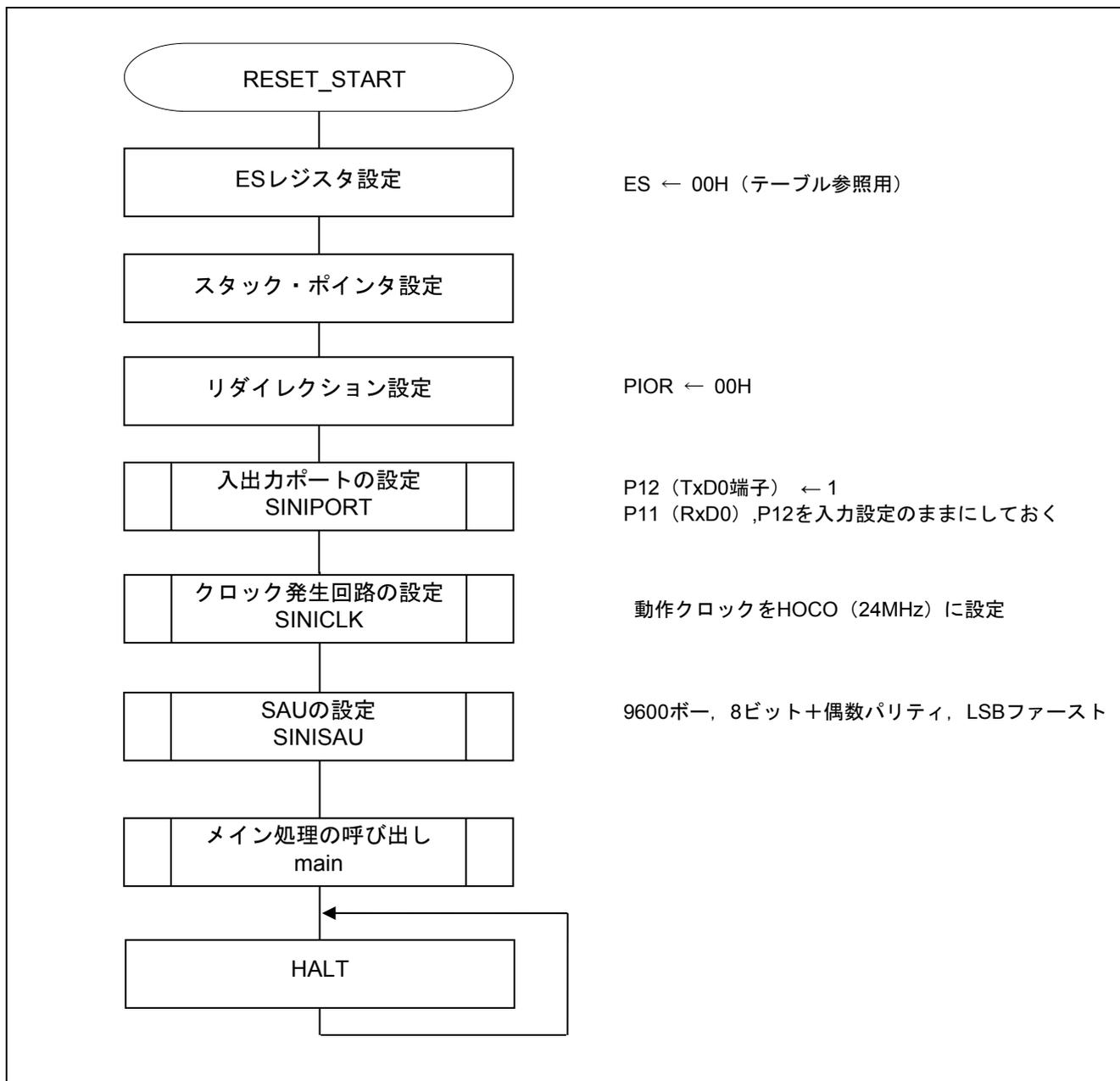


図 5.2 CPU 初期化関数

5.7.2 入出力ポート設定

図 5.3 に入出力ポートのフローチャートを示します。

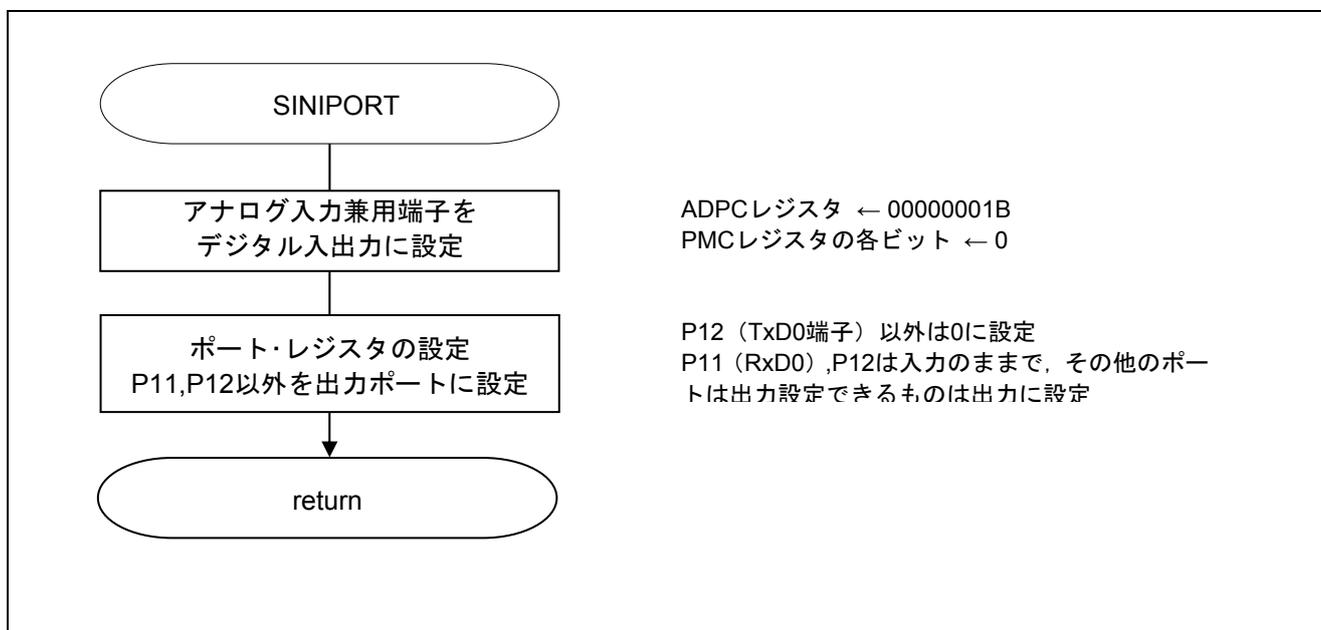


図 5.3 入出力ポート設定

注 未使用ポートの設定については、RL78/G12 初期設定 (R01AN2582J) アプリケーションノート“フローチャート”を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続して下さい。

5.7.3 クロック発生回路の設定

図 5.4 にクロック発生回路のフローチャートを示します。

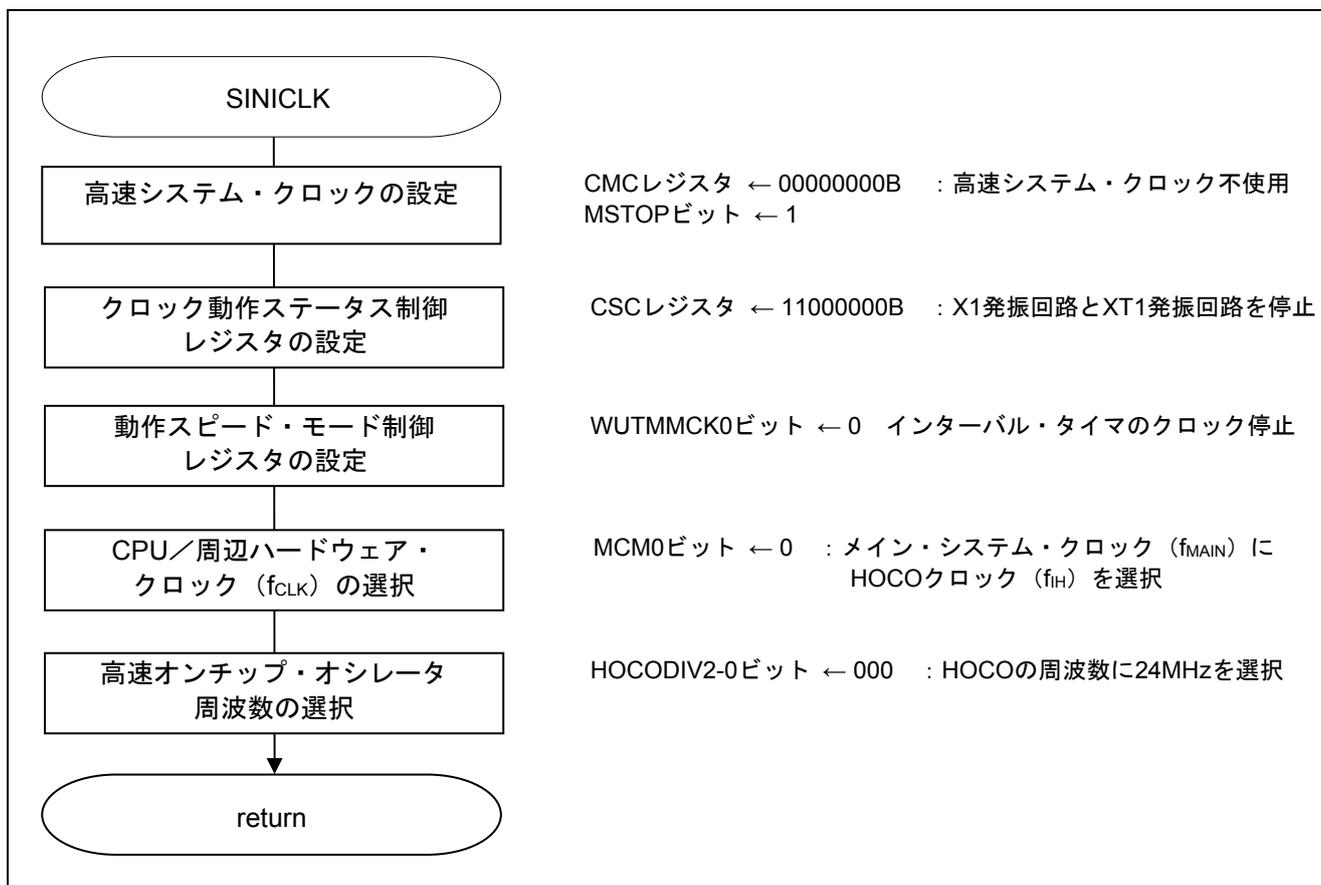


図 5.4 クロック発生回路の設定

注意 クロック発生回路の設定 (SINICKL) については、RL78/G12 初期設定 (R01AN2582J) アプリケーションノート“フローチャート”を参照して下さい。

5.7.4 SAU の設定

図 5.5 に SAU の設定のフローチャートを示します。

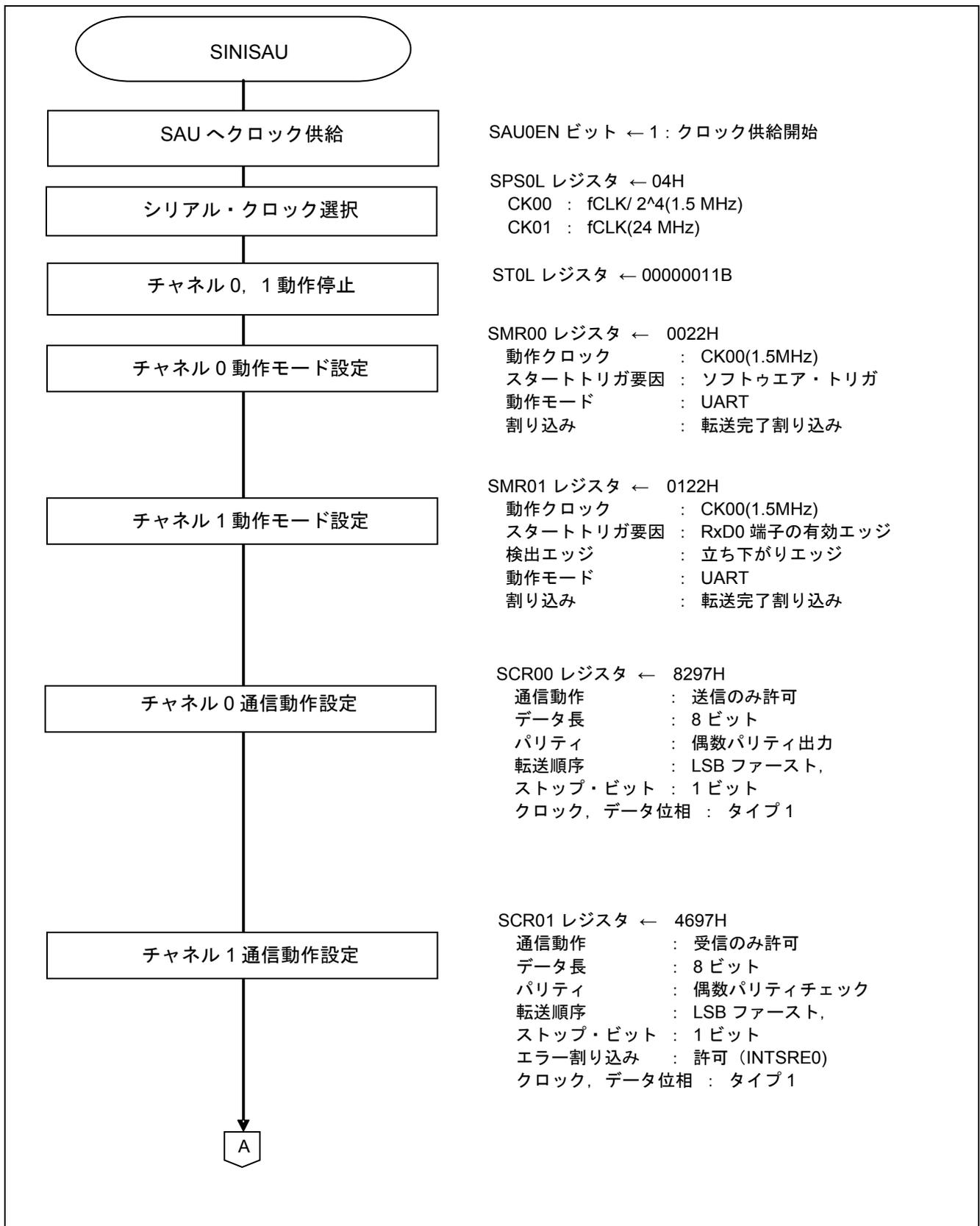


図 5.5 SAU の設定 (1/2)

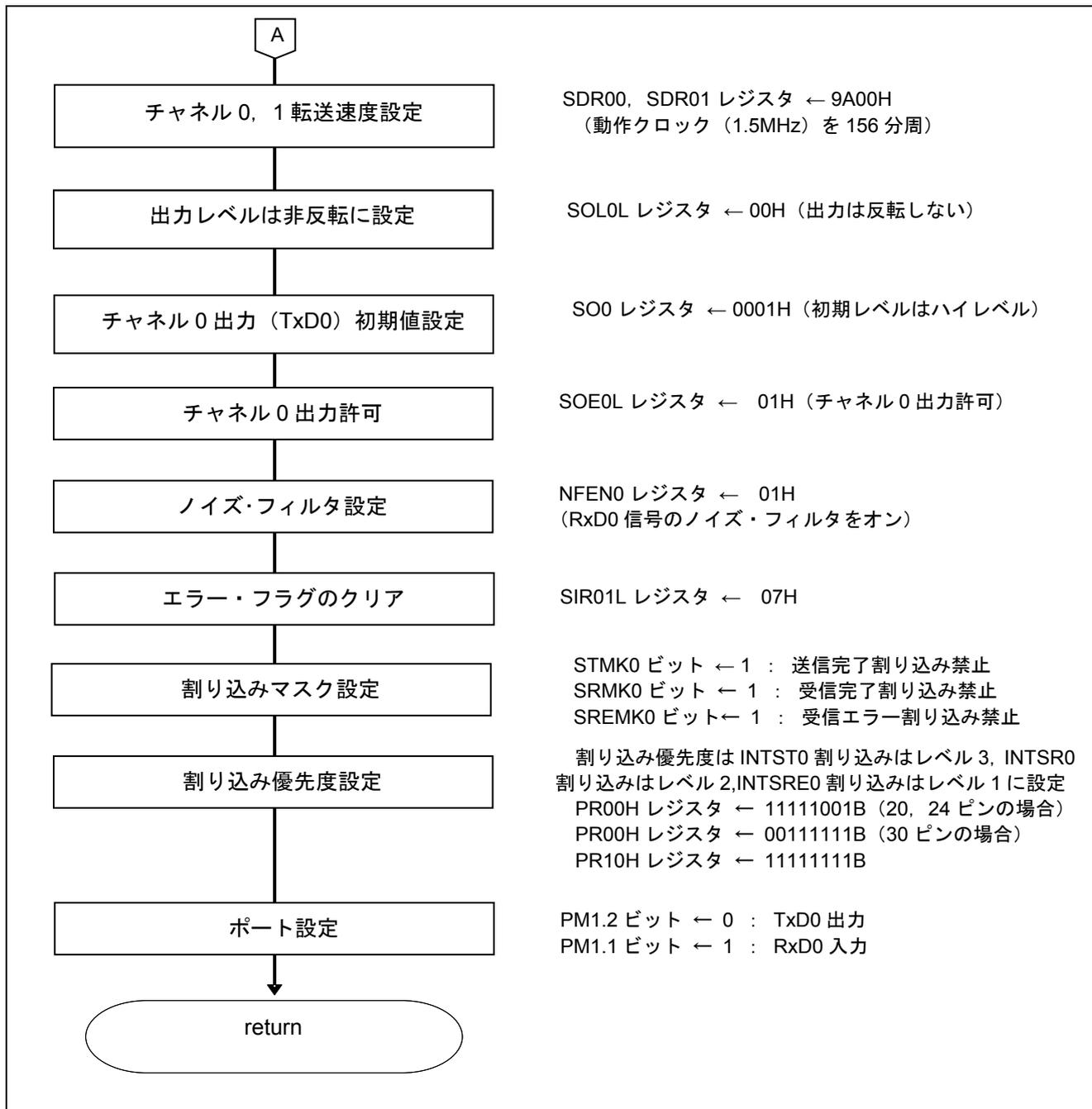


図 5.5 SAU の設定 (2/2)

SAU へのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)
- クロック供給
略号 : PER0

7	6	5	4	3	2	1	0
TMKAE	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN
x	0	x	x	x	1	0	x

ビット 5

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

シリアル・クロックの選択

- ・シリアル・クロック選択レジスタ 0 (SPS0)
- 動作クロックの設定
略号 : SPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0

ビット 7 - 0

PRS On3	PRS On2	PRS On1	PRS On0	動作クロック (CK0n) の選択 (n = 0, 1)					
				$f_{CLK} =$ 2MHz	$f_{CLK} =$ 5MHz	$f_{CLK} =$ 10MHz	$f_{CLK} =$ 20MHz	$f_{CLK} =$ 24MHz	
0	0	0	0	f_{CLK}	2MHz	5MHz	10MHz	20MHz	24MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	313kHz	625kHz	1.25MHz	1.5MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156kHz	313kHz	625kHz	750kHz
0	1	1	0	$f_{CLK}/2^6$	31.3kHz	78.1kHz	156kHz	313kHz	375kHz
0	1	1	1	$f_{CLK}/2^7$	15.6kHz	39.1kHz	78.1kHz	156kHz	188kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.8 kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.77kHz	19.5kHz	39.1kHz	46.9kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.77kHz	19.5kHz	23.4kHz
1	0	1	1	$f_{CLK}/2^{11}$	977Hz	2.44kHz	4.88kHz	9.77kHz	11.7kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	2.93kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.46kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305Hz	610Hz	732Hz

注意 レジスタ設定方法の詳細については、**RL78/G12 ユーザーズマニュアル ハードウェア編**を参照してください。

送信チャネルの動作モード設定

・シリアル・モード・レジスタ 00（SMR00）

割り込み要因
動作モード
転送クロックの選択
 f_{MCK} の選択

略号：SMR00

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CCS	0	0	0	0	0	0	STS	0	0	1	0	0	MD	MD	MD
00	00							00						002	001	000
0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0

ビット15

CKS00	チャンネル0の動作クロック (f_{MCK})の選択
0	SPS0レジスタで設定したプリスケアラ出カクロック CK00
1	SPS0レジスタで設定したプリスケアラ出カクロック CK01

ビット14

CCS00	チャンネル0の転送クロック (TCLK)の選択
0	CKS00ビットで指定した動作クロック f_{MCK}の分周クロック
1	SCK端子からの入カクロック

ビット8

STS00	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効
1	RxD端子の有効エッジ (UART受信時に選択)

ビット2-1

MD002	MD001	チャンネル0の動作モードの設定
0	0	CSIモード
0	1	UARTモード
1	0	簡易I ² Cモード
1	1	設定禁止

ビット0

MD000	チャンネル0の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

受信チャンネルの動作モード設定

・シリアル・モード・レジスタ 01（SMR01）

割り込み要因

動作モード

転送クロックの選択

f_{MCK} の選択

略号：SMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 01	CCS 01	0	0	0	0	0	STS 01	0	SIS 010	1	0	0	MD 012	MD 011	MD 010
0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0

ビット 1 5

CKS01	チャンネル 1 の動作クロック (f_{MCK}) の選択
0	SPS0 レジスタで設定したプリスケアラ出力クロック CK00
1	SPS0 レジスタで設定したプリスケアラ出力クロック CK01

ビット 1 4

CCS01	チャンネル 1 の転送クロック (TCLK) の選択
0	CKS01 ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCK 端子からの入力クロック

ビット 8

STS01	スタート・トリガ要因の選択
0	ソフトウェア・トリガのみ有効
1	RxD 端子の有効エッジ (UART 受信時に選択)

ビット 6

SIS010	UART モードでのチャンネル 1 の受信データのレベル反転の制御
0	立ち下りエッジをスタートビットとして検出します
1	立ち上がりエッジをスタートビットとして検出します

ビット 2-1

MD012	MD011	チャンネル 1 の動作モードの設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0

MD010	チャンネル 1 の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

送信チャネルの通信動作設定

- ・シリアル通信動作レジスタ 00 (SCR00)

データ長の設定、データ転送順序、エラー割り込み信号のマスク可否、動作モード

略号 : SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE	RXE	DAP	CKP	0	EOC	PTC	PTC	DIR	0	SLC	SLC	0	1	DLS	DLS
00	00	00	00	0	00	001	000	00	0	001	000	0	1	001	000
1	0	0	0	0	0	1	0	1	0	0	1	0	1	1	1

ビット 15 - 14

TXE00	RXE00	チャンネル 0 の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット 10

EOC00	エラー割り込み信号 (INTSRE0) のマスク可否の選択
0	エラー割り込み INTSRE0 をマスクする
1	エラー割り込み INTSREx の発生を許可する

ビット 9 - 8

PTC001	PTC000	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0 パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット 7

DIR00	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット 5 - 4

SLC001	SLC000	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : SCR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 00	RXE 00	DAP 00	CKP 00	0	EOC 00	PTC 001	PTC 000	DIR 00	0	SLC 001	SLC 000	0	1	DLS 001	DLS 000
1	0	0	0	0	0	1	0	1	0	0	1	0	1	1	1

ビット 1 - 0

DLS001	DLS000	CSI モードでのデータ長の設定
0	1	9 ビット・データ長
1	0	7 ビット・データ長
1	1	8 ビット・データ長
その他		設定禁止

注意 レジスタ設定方法の詳細については、**RL78/G12 ユーザーズマニュアル ハードウェア編**を参照してください。

受信チャネルの通信動作設定

・シリアル通信動作レジスタ 01 (SCR01)

データ長の設定、データ転送順序、エラー割り込み信号のマスク可否、動作モード

略号 : SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE	RXE	DAP	CKP	0	EOC	PTC	PTC	DIR	0	SLC	SLC	0	1	DLS	DLS
01	01	01	01	0	01	011	010	01	0	011	010	0	1	011	010
0	1	0	0	0	1	1	0	1	0	0	1	0	1	1	1

ビット 15 - 14

TXE01	RXE01	チャンネル 1 の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

UART受信の場合は、SCR01レジスタのRXE01ビットを“1”に設定後に、fCLKの4クロック以上間隔をあけてからSS01 = 1を設定してください。

ビット 10

EOC01	エラー割り込み信号 (INTSRE0) のマスク可否の選択
0	エラー割り込み INTSRE0 をマスクする
1	エラー割り込み INTSRE0 の発生を許可する

ビット 9 - 8

PTC011	PTC010	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0 パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット 7

DIR01	CSI、UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット 5 - 4

SLC011	SLC010	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE 01	RXE 01	DAP 01	CKP 01	0	EOC 01	PTC 011	PTC 010	DIR 01	0	SLC 011	SLC 010	0	1	DLS 011	DLS 010
0	1	0	0	0	1	1	0	1	0	0	1	0	1	1	1

ビット 1-0

DLS011	DLS010	CSI モードでのデータ長の設定
0	1	9 ビット・データ長
1	0	7 ビット・データ長
1	1	8 ビット・データ長
その他		設定禁止

送信チャネル転送クロックの設定

- ・シリアル・データ・レジスタ 00 (SDR00)
転送クロック周波数 : $f_{MCK}/156$ ($\approx 9600\text{Hz}$)

略号 : SDR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	0	0	1	1	0	1	0	x	x	x	x	x	x	x	x

ビット 15-9

SDR00[15:9]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
0	0	0	0	0	1	0	$f_{MCK}/6$
0	0	0	0	0	1	1	$f_{MCK}/8$
.
.
1	0	0	1	1	0	1	$f_{MCK}/156$
.
.
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

注意 レジスタ設定方法の詳細については、**RL78/G12 ユーザーズマニュアル ハードウェア編**を参照してください。

受信転送クロックの設定

- ・シリアル・データ・レジスタ 01 (SDR01)
転送クロック周波数 : $f_{MCK}/156$ ($\approx 9600\text{Hz}$)

略号 : SDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	0	0	1	1	0	1	0								

ビット 15 - 9

SDR01[15:9]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
0	0	0	0	0	1	0	$f_{MCK}/6$
0	0	0	0	0	1	1	$f_{MCK}/8$
.
.
1	0	0	1	1	0	1	$f_{MCK}/156$
.
.
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

出力レベルの設定

- ・シリアル出力レベル・レジスタ 0 (SOL0/SOL0L)
出力 : 非反転

略号 : SOL0

													SOL0L		
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	SOL 02	0	SOL 00
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット 0

SOL00	UART モードでのチャンネル n の送信データのレベル反転の選択
0	通信データは、そのまま出力されます。
1	通信データは、反転して出力されます。

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

初期出力レベルの設定

- ・シリアル出力レジスタ 0 (SO0)

初期出力 : 1

略号 : SO0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	CKO03	CKO02	CKO01	CKO00	0	0	0	0	SO03	SO02	SO01	SO00
0	0	0	0	x	x	x	x	0	0	0	0	x	x	x	1

ビット 0

SO00	チャンネル 0 のシリアル・データ出力
0	シリアル・データ出力値が “0”
1	シリアル・データ出力値が “1”

対象チャンネルのデータ出力許可

- ・シリアル出力許可レジスタ 0 (SOE0/SOE0L)

出力許可

略号 : SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SOE03	SOE02	SOE01	SOE00
0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	1

ビット 0

SOE00	チャンネル 0 のシリアル出力許可/停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

ノイズ・フィルタ許可

- ・ノイズ・フィルタ許可レジスタ 00 (NFEN0)

RxD0 端子のノイズ・フィルタをオン

略号 : SOE0

7	6	5	4	3	2	1	0
0	0	0	SNFEN20	0	SNFEN10	0	SNFEN00
0	0	0	x	0	x	0	1

ビット 0

SNFEN00	RxD0 端子 (RxD0/P11) のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

エラー・フラグのクリア

- ・シリアル・フラグ・クリア・トリガ・レジスタ 01 (SIR01)
エラー・フラグのクリア

略号 : SIR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	FECT 01	PECT 01	OVCT 01
0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

ビット 2

FECT01	チャンネル 1 のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR01 レジスタの FEF01 ビットを 0 にクリアする

ビット 1

PECT01	チャンネル 1 のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR01 レジスタの PEF01 ビットを 0 にクリアする

ビット 0

OVCT01	チャンネル 1 のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR01 レジスタの OVF01 ビットを 0 にクリアする

割り込みマスク設定

- ・割り込みマスク・フラグ・レジスタ 0H (MK0H)
割り込み処理の禁止
- ・優先順位指定フラグ・レジスタ (PR00H, PR10H)
割り込み優先順位の指定

略号 : MK0H (20, 24 ピン製品の場合)

7	6	5	4	3	2	1	0
TMMK01	TMMK00	IICAMK0	TMMK 03H	TMMK 01H	SREMK0	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00
x	x	x	x	x	1	1	1

SREMK0	SRMK0	STMK0	割り込み処理の制御
0	0	0	割り込み処理許可
1	1	1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

略号 : PR00H (20, 24 ピン製品)

7	6	5	4	3	2	1	0
TMPR001	TMPR000	IICAPR00	TMPR003H	TMPR001H	SREPR00	SRPR00	STPR00
x	x	x	x	x	1	0	1

略号 : PR10H (20, 24 ピン製品)

7	6	5	4	3	2	1	0
TMPR101	TMPR100	IICAPR10	TMPR103H	TMPR101H	SREPR10	SRPR10	STPR10
x	x	x	x	x	0	1	1x

ビット 2—0

xxPR1x	xxPR0x	優先順位レベルの選択
0	0	レベル 0 を指定 (高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル 3 を指定 (低優先順位)

ポート設定

- ・ポート・レジスタ 1 (P1)
 - ・ポート・モード・レジスタ 1 (PM1)
- 送信データ用、受信データ用にそれぞれポートを設定します。

略号 : P1

7	6	5	4	3	2	1	0
P17	P16	P15	P14	P13	P12	P11	P10
x	x	x	x	x	1	x	x

ビット 2

P12	出力データの制御 (出力モード時)
0	0 を出力
1	1 を出力

略号 : PM1

7	6	5	4	3	2	1	0
PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10
x	x	x	x	x	0	1	x

ビット 2

PM12	P12 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

ビット 1

PM11	P11 の入出力モードの選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.5 メイン処理

図 5.6 にメイン処理のフローチャートを示します。

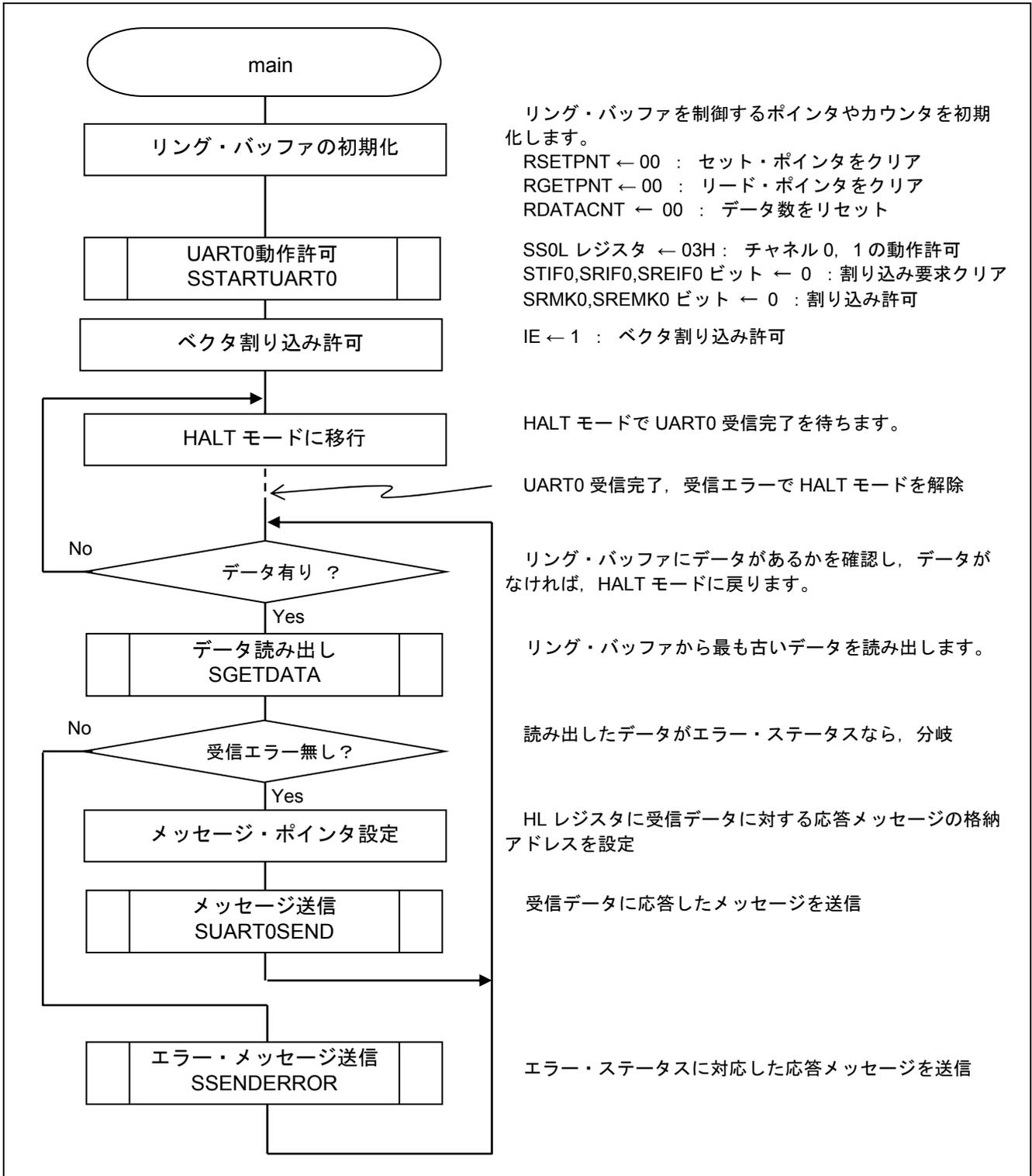


図 5.6 メイン処理

5.7.6 UART0 動作許可関数

図 5.7 に UART0 動作許可関数のフローチャートを示します。

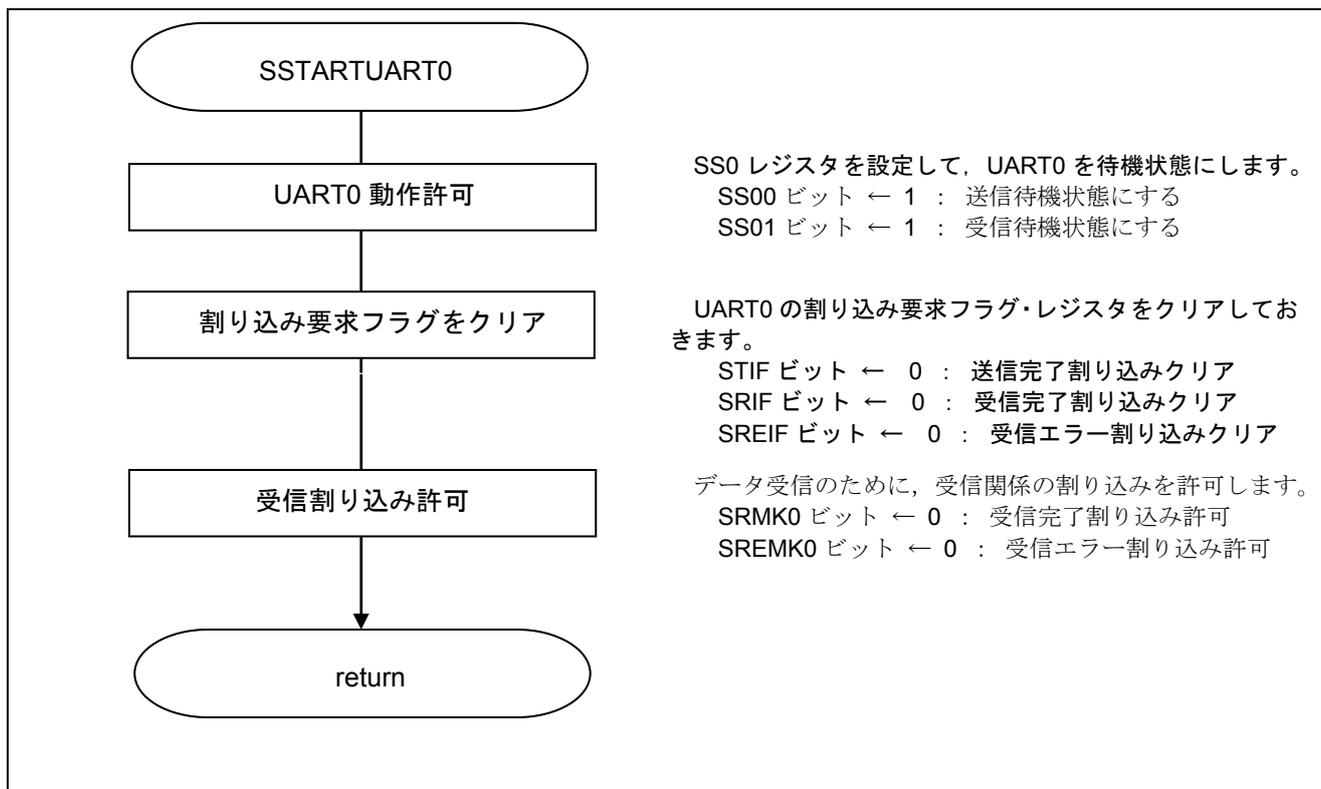


図 5.7 UART0 動作許可関数

通信待機状態に遷移

- ・シリアル・チャンネル開始レジスタ 0 (SS0/SS0L)
動作開始

略号 : SS0

											SS0L				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	SS03	SS02	SS01	SS00
0	0	0	0	0	0	0	0	0	0	0	0	x ^注	x	1 ^注	1

ビット 3-0

SS0n	チャンネル n の動作開始トリガ
0	トリガ動作せず
1	SE0n に 1 をセットし、通信待機状態に遷移する

注 UART受信の場合は、SCR0nレジスタのRXE0nビットを“1”に設定後に、f_{CLK}の4クロック以上間隔をあけてからSS0n = 1を設定してください。

割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)
割り込みマスク解除

略号 : IF0H (20, 24 ピン製品の場合)

7	6	5	4	3	2	1	0
TMIF01	TMIF00	IICAIF0	TMIF03H	TMIF01H	SREIF0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00
x	x	x	x	x	0	0	0

SREIF0	SRIF0	STIF0	割り込み処理要求フラグ
0	0	0	割り込み要求信号が発生していない
1	1	1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK0H (20, 24 ピン製品の場合)

7	6	5	4	3	2	1	0
TMMK01	TMMK00	IICAMK0	TMMK03H	TMMK01H	SREMK0	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00
x	x	x	x	x	0	0	1

SREMK0	SRMK0	STMK0	割り込み処理の制御
0	0	0	割り込み処理許可
1	1	1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 エラー応答メッセージ送信処理関数

図 5.8 にエラー応答メッセージ送信処理関数のフローチャートを示します。

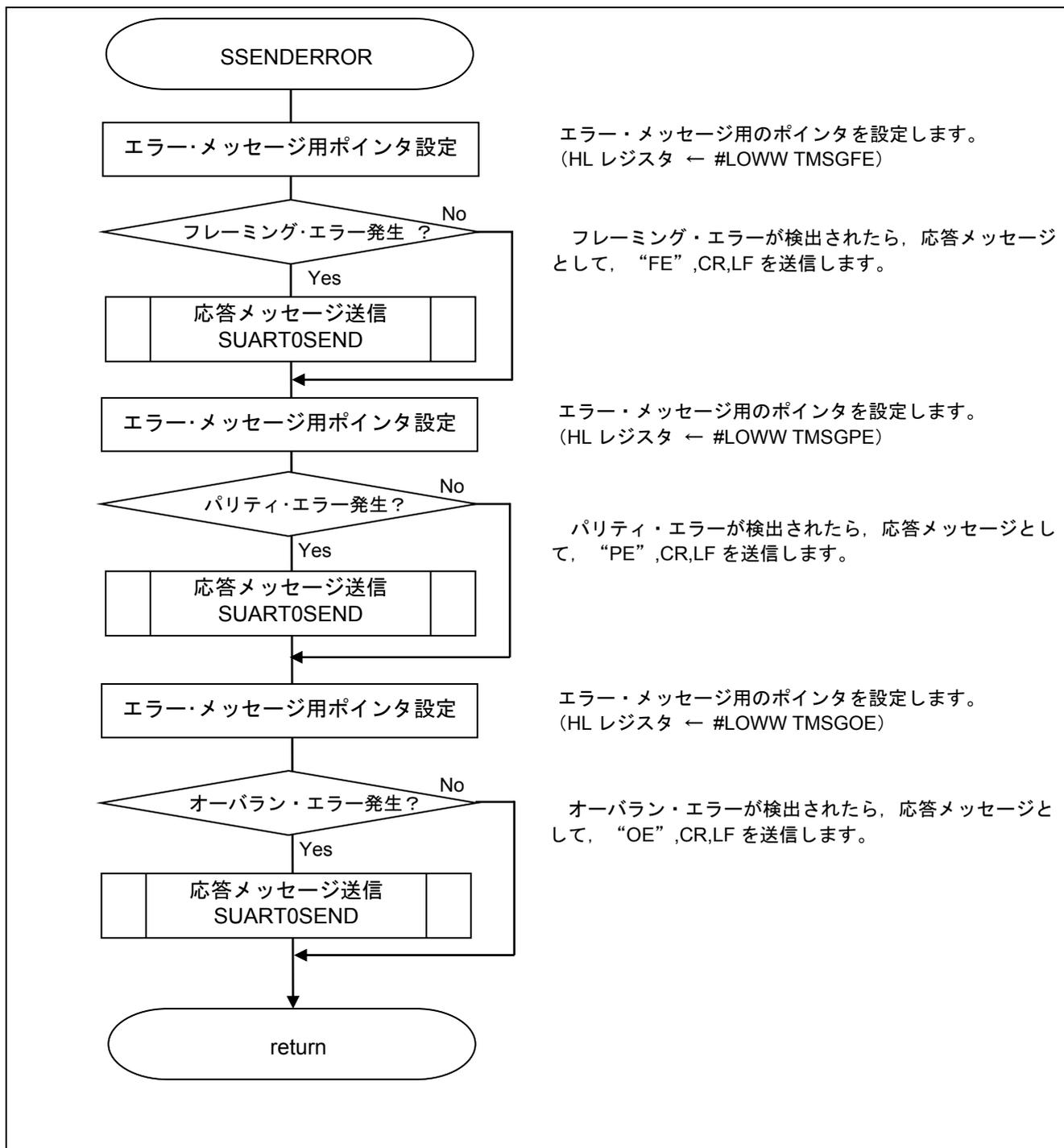


図 5.8 エラー応答メッセージ送信処理関数

5.7.8 UART0 データ送信関数

図 5.9 に UART0 データ送信関数のフローチャートを示します。

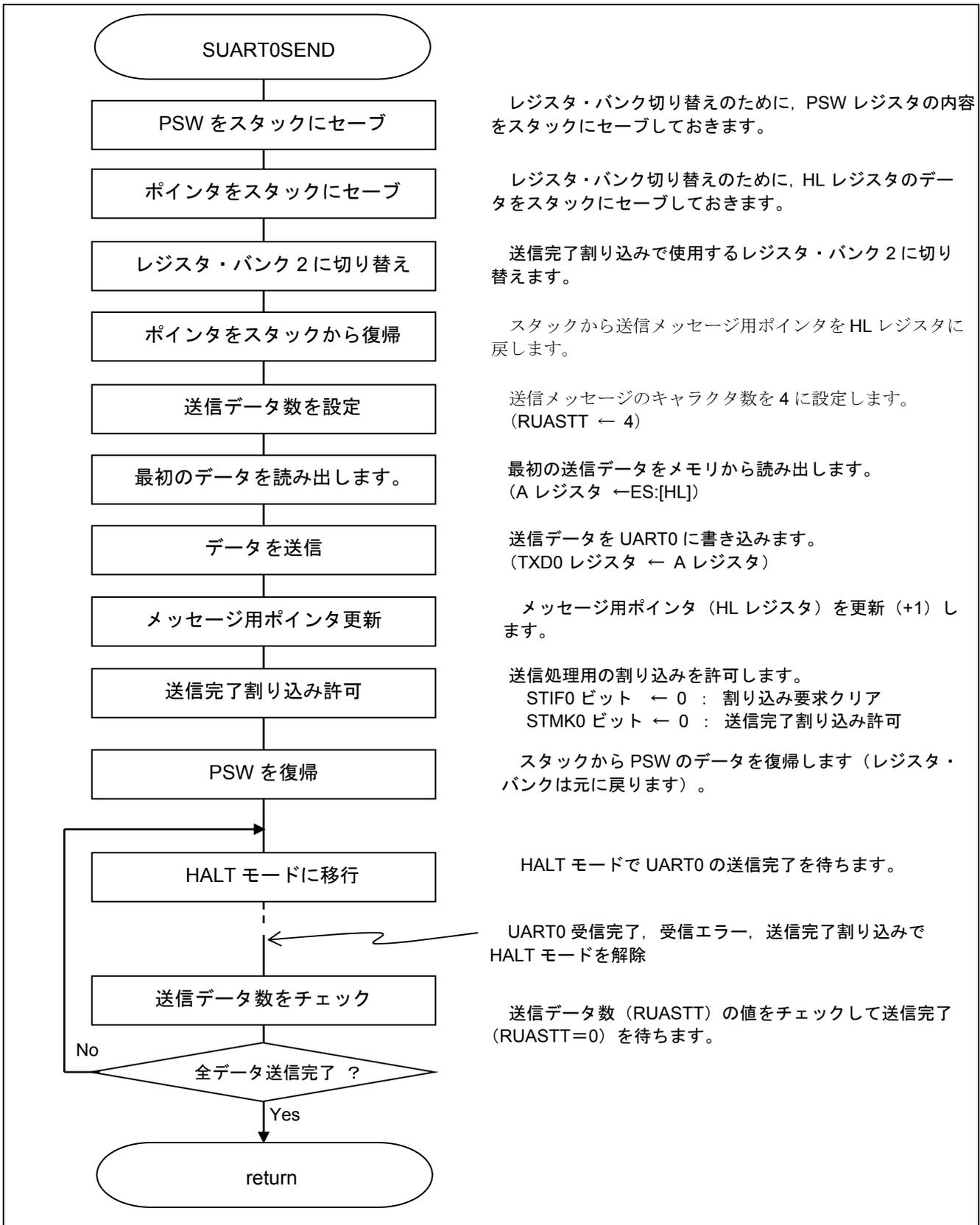


図 5.9 UART0 データ送信関数

割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)
割り込みマスク解除

略号 : IF0H (20, 24 ピン製品)

7	6	5	4	3	2	1	0
TMIF01	TMIF00	IICAI00	TMIF03H	TMIF01H	SREIF0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00
x	x	x	x	x	x	x	0

ビット0

STIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK0H (20, 24 ピン製品)

7	6	5	4	3	2	1	0
TMMK01	TMMK00	IICAMK00	TMMK 03H	TMMK 01H	SREMK0	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00
x	x	x	x	x	x	x	0

ビット0

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、**RL78/G12 ユーザーズマニュアル ハードウェア編**を参照してください。

5.7.9 リング・バッファ格納処理

図 5.10 にリング・バッファ格納処理のフローチャートを示します。

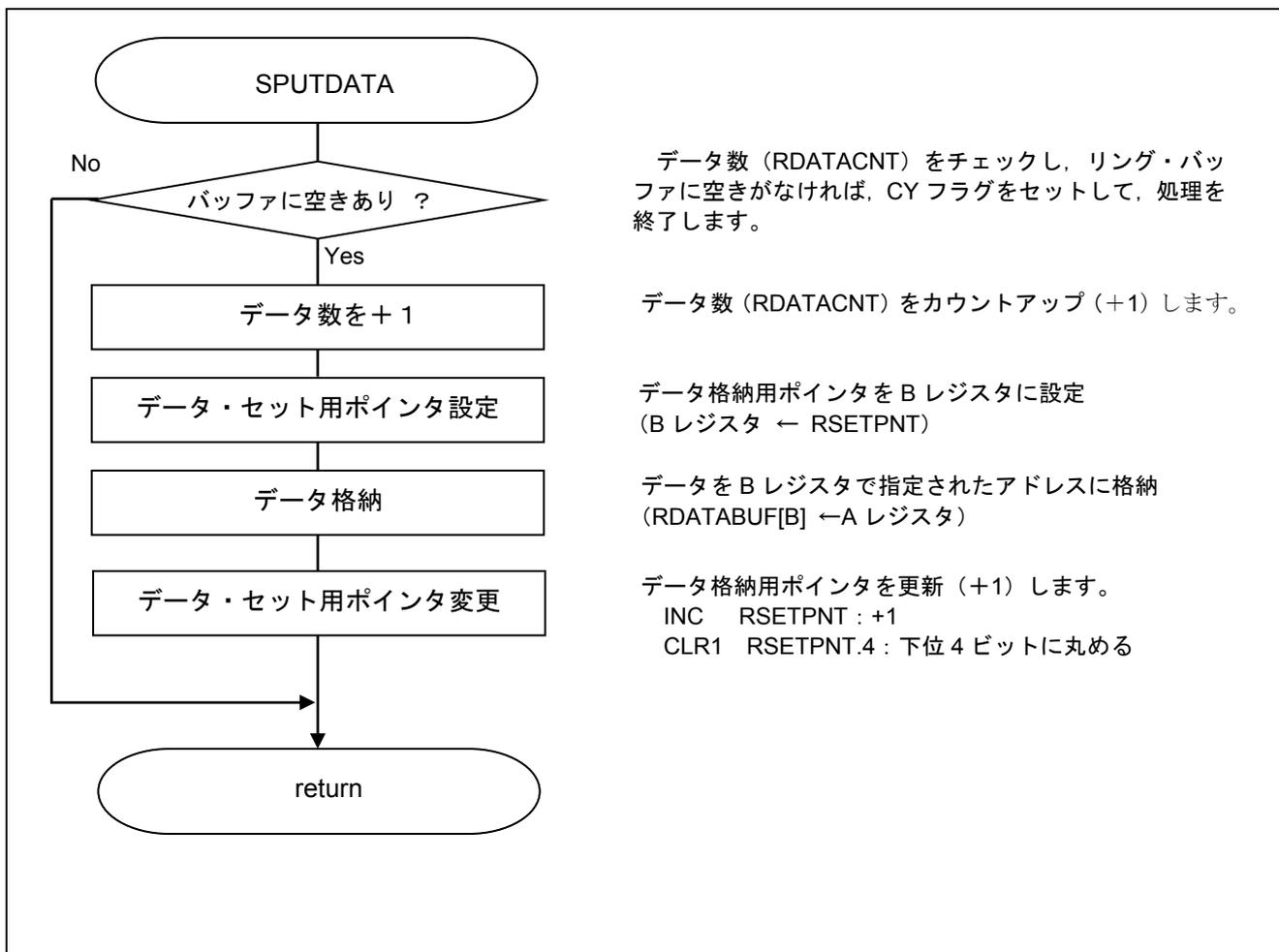
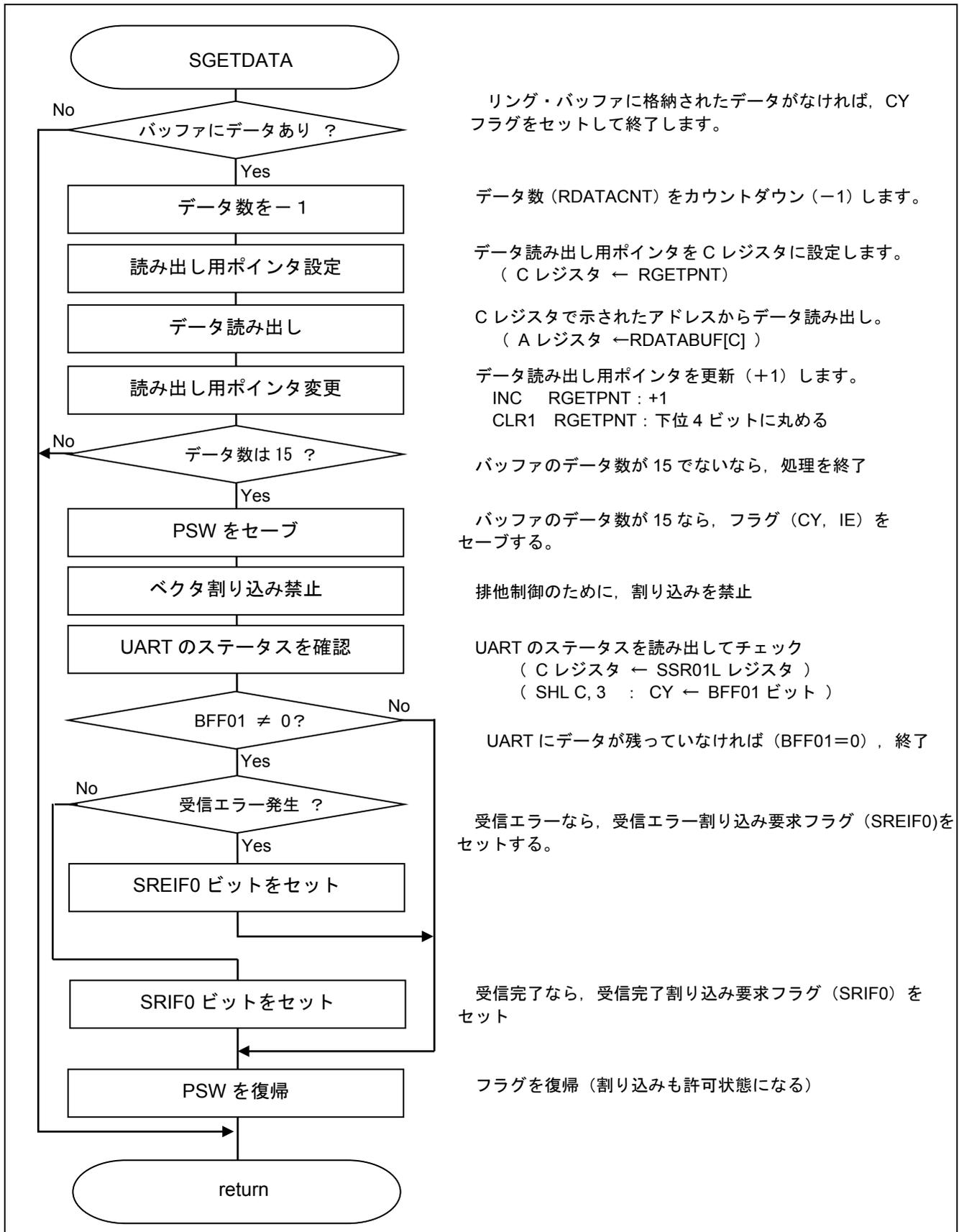


図 5.10 リング・バッファ格納処理

5.7.10 リング・バッファ読み出し処理

図 5.11 にリング・バッファ読み出し処理のフローチャートを示します。



リング・バッファに格納されたデータがなければ、CYフラグをセットして終了します。

データ数 (RDATA CNT) をカウントダウン (-1) します。

データ読み出し用ポインタを C レジスタに設定します。
(C レジスタ ← RGETPNT)

C レジスタで示されたアドレスからデータ読み出し。
(A レジスタ ← RDATA BUF [C])

データ読み出し用ポインタを更新 (+1) します。
INC RGETPNT : +1
CLR1 RGETPNT : 下位 4 ビットに丸める

バッファのデータ数が 15 でないなら、処理を終了

バッファのデータ数が 15 なら、フラグ (CY, IE) をセーブする。

排他制御のために、割り込みを禁止

UART のステータスを読み出してチェック
(C レジスタ ← SSR01L レジスタ)
(SHL C, 3 : CY ← BFF01 ビット)

UART にデータが残っていないならば (BFF01=0) , 終了

受信エラーなら、受信エラー割り込み要求フラグ (SREIF0) をセットする。

受信完了なら、受信完了割り込み要求フラグ (SRIF0) をセット

フラグを復帰 (割り込みも許可状態になる)

図 5.11 リング・バッファ読み出し処理

受信ステータス確認

・シリアル・ステータス・レジスタ 01 (SSR01/SSR01L)

エラー・ステータス読み出し

略号 : SSR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	TSF 01	BFF 01	0	0	FEF 01	PEF 01	OVF 01
0	0	0	0	0	0	0	0	0	x	x	0	0	0/1	0/1	0/1

ビット 5

BFF01	チャンネル 01 のバッファ・レジスタ状態表示フラグ
0	有効なデータが SDRmn レジスタに格納されていない
1	有効なデータが SDRmn レジスタに格納されている

ビット 2

FEF01	チャンネル 01 のフレーミング・エラー検出フラグ
0	エラーなし
1	エラー発生

ビット 1

PEF01	チャンネル 01 のパリティ・エラー検出フラグ
0	エラーなし
1	エラー発生

ビット 0

OVF01	チャンネル 01 のオーバラン・エラー検出フラグ
0	エラーなし
1	エラー発生

割り込みの設定

・割り込み要求フラグ・レジスタ (IF0H)

割り込み要求フラグのセット

略号 : IF0H (20, 24 ピン製品)

7	6	5	4	3	2	1	0
TMIF01	TMIF00	IICAIF00	TMIF03H	TMIF01H	SREIF0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00
x	x	x	x	x	1	1	x

ビット 2, 1

SREIF0	SRIF0	割り込み要求フラグ
0	0	割り込み要求信号が発生していない
1	1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.11 UART0 受信完了割り込み処理

図 5.12 に UART0 受信完了割り込み処理のフローチャートを示します。

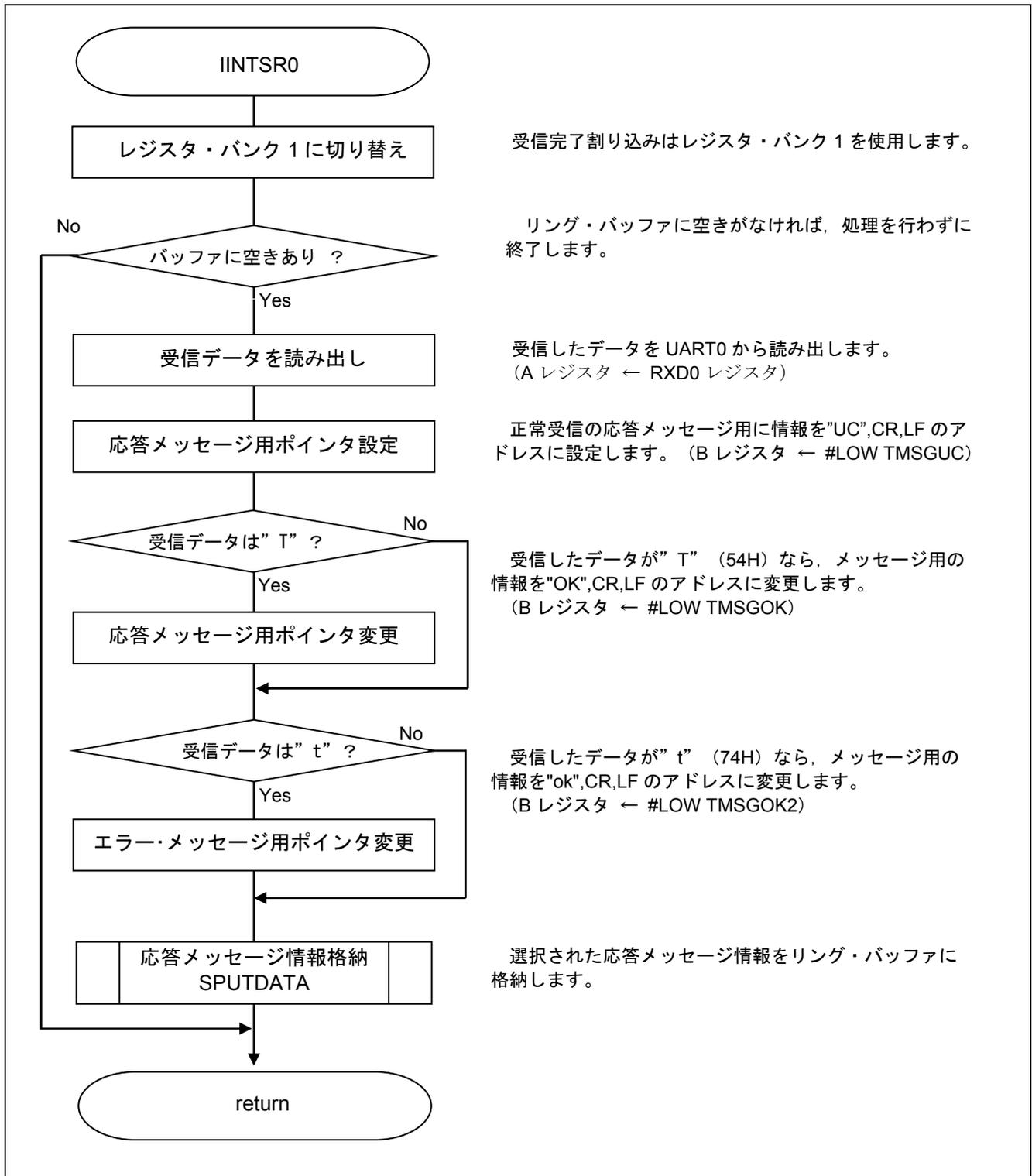


図 5.12 UART0 受信完了割り込み処理

5.7.12 UART0 受信エラー割り込み処理

図 5.13 に UART0 受信エラー割り込み処理数のフローチャートを示します。

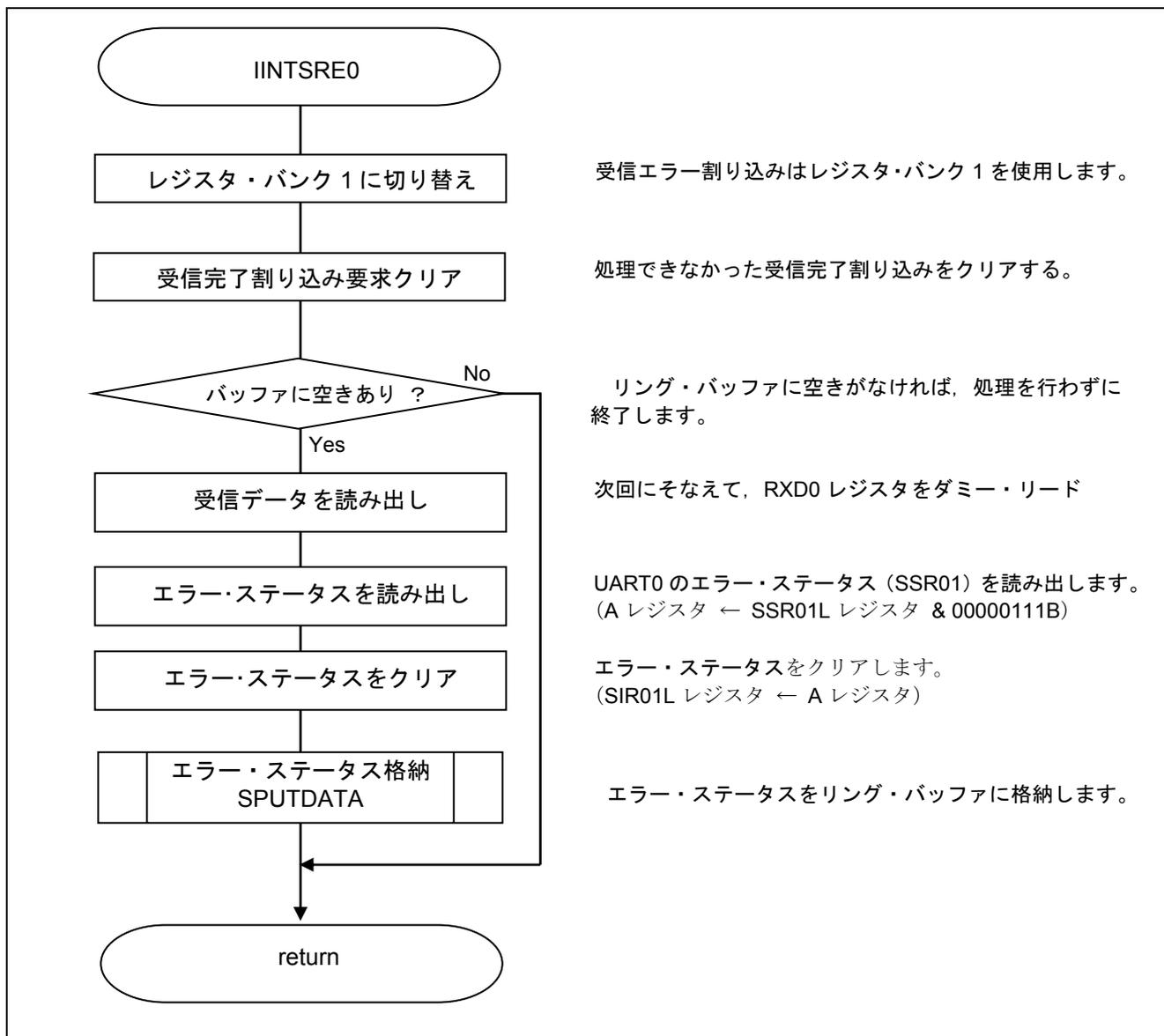


図 5.13 UART0 受信エラー割り込み処理

受信エラー処理

- ・シリアル・ステータス・レジスタ 01 (SSR01/SSR01L)
エラー・ステータス読み出し
- ・シリアル・フラグ・クリア・トリガ・レジスタ 01 (SIR01/SIR01L)
エラー・ステータスのクリア

略号 : SSR01

									SSR01L						
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	TSF 01	BFF 01	0	0	FEF 01	PEF 01	OVF 01
0	0	0	0	0	0	0	0	0	x	x	0	0	0/1	0/1	0/1

ビット 2

FEF01	チャンネル 01 のフレーミング・エラー検出フラグ
0	エラーなし
1	エラー発生

ビット 1

PEF01	チャンネル 01 のパリティ・エラー検出フラグ
0	エラーなし
1	エラー発生

ビット 0

OVF01	チャンネル 01 のオーバラン・エラー検出フラグ
0	エラーなし
1	エラー発生

略号 : SIR01

													SIR01L			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	FECT 01	PECT 01	OVCT 01
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0/1	0/1	0/1

ビット 2-0

FECT01	PECT01	OVCT01	チャンネル 01 のエラー・フラグのクリア・トリガ
0	0	0	クリアしない
1	1	1	SSR01 のエラー・フラグ・ビットをクリアする

注意 レジスタ設定方法の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.13 UART0 送信完了割り込み処理

図 5.14 に UART0 送信完了割り込み処理のフローチャートを示します。

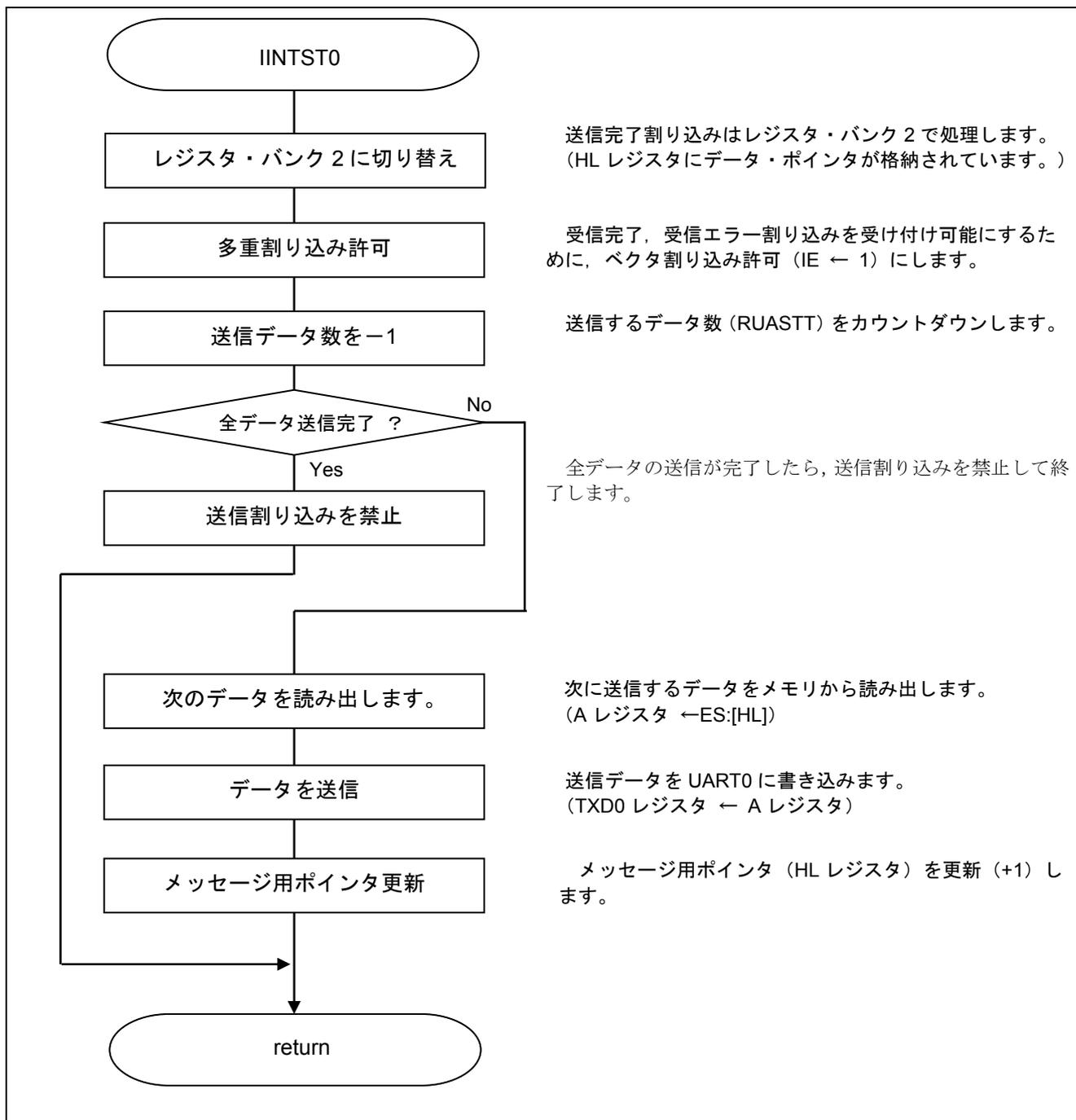


図 5.14 UART0 送信完了割り込み処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G12 ユーザーズマニュアル ハードウェア編 (R01UH0200J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

改訂記録	RL78/G12 シリアル・アレイ・ユニット (UART 通信) CC-RL
------	---

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.06.01	—	初版発行
2.00	2015.11.11	5	表 2.1 に e ² studio のバージョン情報を追加

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問い合わせください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍用用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/contact/>