

RL78/G11

中速オンチップ・オシレータを使用した STOP モード中の UART 受信 CC-RL R01AN3497JJ0101 Rev.1.01 2017.01.06

要旨

本アプリケーションノートでは、RL78/G11 の中速オンチップ・オシレータを使用して、STOP モード中に UART でデータを受信する方法について説明します。INTP(外部割り込み)端子を用いて、UART のスタート・ビットを検出して STOP モードから復帰します。同時に UART データの受信を行います。

中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていないため、ボーレートの補正が必要になります。本アプリケーションノートにおけるボーレートの補正は「RL78/G11 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3496JJ)」と同じ方法で行っています。

動作確認デバイス

RL78/G11

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1.	仕様	\{\}	3
_	壬 ↓ //-	- Trb = 37 /2 / ILL	
2.	期作	確認条件	4
3.	用品牌	『アプリケーションノート	1
ა.	判廷	i アフリケーションテート	4
4	/\-	- ドウエア説明	5
		- / - / - / - / - / - / - / - / - / - /	
		・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	
7.		//I/IIII 1 5E	
5.	ソフ	'トウエア説明	7
5. 5.		作概要	
5. 5.		正処理の考え方	
5.		TOP モード中の UART 受信方法	
5.		· プション・バイトの設定一覧	
5.	5 定	'数一覧	18
5.	-	数一覧	
5.		数一覧	
5.		数仕様	
5.		'ローチャート	
	5.9.1	初期設定	
	5.9.2 5.9.3	周辺機能初期設定 ポート初期設定	
	5.9.4	パートが新設と	
	5.9.5	TAU0 初期設定	
	5.9.6	SAU0 初期設定	
	5.9.7	UART0 初期設定	49
	5.9.8	INTP 初期設定	
	5.9.9	メイン処理	
) メイン初期設定	
		I UART0 受信ステータス初期化	
		2 UART0 動作開始関数	
		3 TAOU ホーレート設定	
		5 TAU0 チャネル 3 動作開始関数	
		3 TAU0 チャネル 1 動作開始関数	
		7 TAU0 チャネル 1 動作停止関数	
	5.9.18	3 TAU0 チャネル 3 動作停止関数	78
	5.9.19	9 LED 点滅用ウェイト関数	80
) TAU0 チャネル 3 カウント完了割り込み関数	
		I INTP11 割り込み処理	
		2 UART0 受信完了割り込み処理	
		3 UART0 受信データ数超過処理関数	
		1 UARTO 受信元 ∫ 処理	
		5 UARTO エクー	
,	J.J.2\	- 0.1(() スローノ	07
6.	サン	·プルコード	85
-			
-	4 4		0.5

1. 仕様

RL78/G11 の中速オンチップ・オシレータを使用して、STOP モード中に UART でデータを受信します。 INTP(外部割り込み)端子で STOP モード中にスタート・ビットを検出し、STOP モードから復帰します。 STOP モードの復帰と同時に UART の受信を行います。

シリアル・アレイ・ユニット(以降 SAU と記載)は UART 通信の受信のみ行います。

タイマ・アレイ・ユニット(以降 TAU と記載)はボーレートの補正を行います。CPU の復帰には端子入力エッジ検出(INTP11)の割り込みを使用します。

対向機器から送られてくるデータを正常に受信できたか、エラーが発生したかを LED に表示します。

中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていないため、ボーレートの補正が必要になります。本アプリケーションノートでは、ボーレートの補正は「RL78/G11 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3496JJ)」と同じ方法で行っています。

備考. 中速オンチップ・オシレータを使用した場合、SNOOZE モードを利用して STOP モード中に UART の受信はできません。SNOOZE モードを利用して STOP モード中に UART の受信を行う場合は高速 オンチップ・オシレータを使用してください。

表 1.1 に使用する周辺機能と用途と、図 1-1 本アプリケーション概要を示します。

周辺機能	用途
シリアル・アレイ・ユニット(SAU)	UART 受信(UART0)
外部割り込み (INTP)	スタート・ビットの検出
タイマ・アレイ・ユニット (TAU)	中速オンチップ・オシレータ発振精度の測定

表 1.1 使用する周辺機能と用途

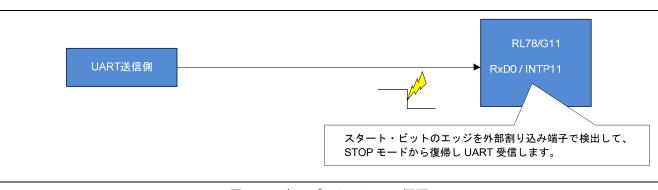


図 1-1 本アプリケーション概要

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G11 (R5F1056A)
動作周波数	● 中速内蔵発振クロック(f _{IM}): 4MHz(UART 動作時)
	● 高速内蔵発振クロック(fiн): 24MHz(MOCO 発振精度補正時)
動作電圧	3.3V(1.6V~3.6V で動作可能)
	LVD 動作(V _{LVD}):リセット・モード 2.81V (2.76~2.87V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製
	CS+ for CC V4.01.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製
	CC-RL V1.02.00
統合開発環境 (e2studio)	ルネサス エレクトロニクス製
	e2studio V5.2.0.020
Cコンパイラ (e2studio)	ルネサス エレクトロニクス製
	CC-RL V1.02.00

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。 併せて参照してください。

- RL78/G13 初期設定 CC-RL (R01AN2575JJ)
- RL78/G13 シリアル・アレイ・ユニット (UART 通信) CC-RL (R01AN2517JJ)
- RL78/G11 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3496JJ)

4. ハードウエア説明

4.1 ハードウエア構成例

図 4-1 に本アプリケーションノートで使用するハードウエアを示します。

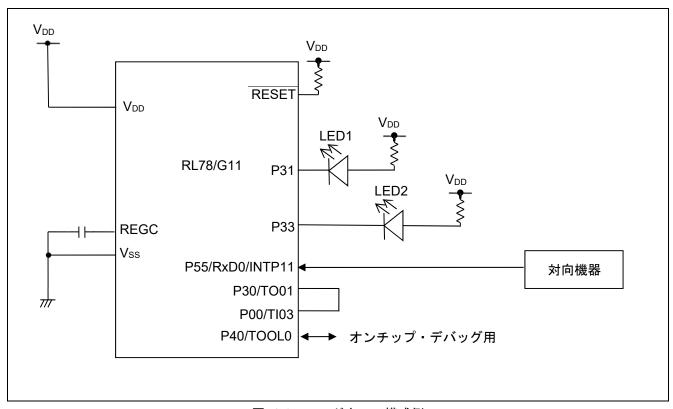


図 4-1 ハードウエア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。

実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

(入力専用ポートは個別に抵抗を介して VDD 又は Vss に接続して下さい)。

- 2 EVss で始まる名前の端子がある場合には Vss に、EVdD で始まる名前の端子がある場合には Vdd に それぞれ接続してください。
- 3 V_{DD}は LVD にて設定したリセット解除電圧(V_{LVD})以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P31	出力	LED1 制御
P33	出力	LED2 制御
P30/TO01	出力	MOCO 精度測定の対象波形
P00/TI03	入力	MOCO 精度測定の対象波形
P55/RxD0/INTP11	入力	RxD0: UART0 受信入力用端子
		INTP11 :割り込みエッジ検出

5. ソフトウエア説明

本サンプルコードでは、コンパイラのコード生成機能を利用しています。また、生成された関数を編集するため、CS+版または e2studio 版は、コード生成のプロパティを変更しています。以下のようにコード生成のモードを「すでにファイルがあれば何もしない」に設定していますので、コード生成を行っても既にプロジェクト内に存在するファイルは更新されません。モードを「ファイルをマージする」か「ファイルを上書きする」に設定してコード生成を行った場合は、プロジェクト内に存在するファイルが更新されますが、本サンプルコードは正常に動作しなくなりますのでご注意ください。

図 5-1、図 5-2 にコード生成のプロパティ設定画面に示します。

• CS+

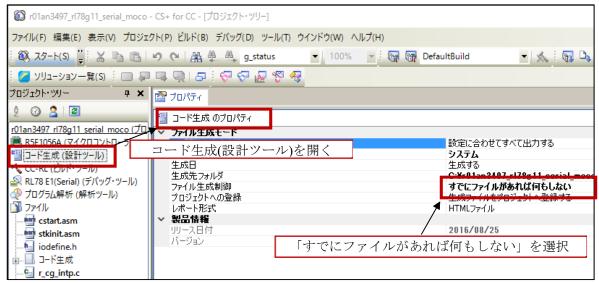


図 5-1 コード生成のプロパティ設定画面(CS+)

e2studio

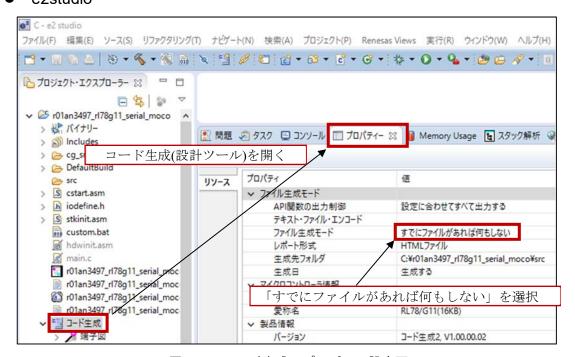


図 5-2 コード生成のプロパティ設定画面(e2studio)

5.1 動作概要

本サンプルコードでは、STOP モードで待機中に UART の受信を行います。INTP(外部割り込み)を用いて、UART のスタート・ビットを検出して STOP モードから復帰し、UART でデータを受信します。中速オンチップ・オシレータは UART 通信に必要な発振精度を満たしていないため、「RL78/G11 中速オンチップ・オシレータでの UART 通信の実現 CC-RL (R01AN3496JJ)」と同じ方法でボーレート補正を行います。

UART 受信データが正常・異常の場合に LED を制御します。LED 制御の対応表を表 5.1 に示します。

UART 受信データLED正常データ端子入力エッジ検出割り込み時
LED1・2: 点灯
UARTO の受信完了時
LED1・2: 消灯

LED1:点滅

LED2:消灯

LED1:消灯 LED2:点滅

LED1:点滅 LED2:点滅

表 5.1 LED の対応表

(1) ポートの初期設定を行います。

異常データ

(フレーミング・エラー)

異常データ

(パリティ・エラー) 異常データ

(オーバーラン・エラー)

P31、P33 に High 出力を設定し、LED1、LED2 を消灯します。

(2) SAU の初期設定を行います。

<設定条件>

- SAU0 チャネル 0 を UART として使用します。
- データ入力は P55/RxD0 端子を使用します。
- データ長は8ビットを使用します。
- データ転送方向設定は LSB ファーストを使用します。
- パリティ設定は偶数パリティを使用します。
- 受信データ・レベル設定は標準を使用します。
- 転送レートは9600bps を使用します。
- 受信完了割り込み(INTSRO)、エラー割り込み(INTSREO)を使用します。
- INTSR0、INTST0、INTSRE0 の割り込み優先順位は低優先(レベル 3)を使用します。

(3) TAU の初期設定を行います。

<チャネル1設定条件>

- 動作クロックは中速オンチップ・オシレータ (MOCO) 4MHz を使用します。
- 16 ビット・タイマを使用します。
- ソフトウエア・トリガ・スタートを使用します。
- MOCO の有効エッジ:立ち下がりを使用します。
- インターバル・タイマ・モード/方形波出力を使用します。
- カウント開始時にタイマ割り込みを発生しないとして使用します。
- 正論理出力を使用します。

<チャネル3設定条件>

- 動作クロックは高速オンチップ・オシレータ (HOCO) 24MHz を使用します。
- 16 ビット・タイマを使用します。
- TI03 端子の有効エッジはスタート・トリガ、キャプチャ・トリガを使用します。
- TI03 端子の有効エッジは立ち上がりエッジを使用します。
- 入力パルス間隔測定モードを使用します。
- 正論理出力を使用します。

(4) 割り込みの初期設定を行います。

<設定条件>

● 端子入力エッジ検出(INTP11)を立ち下がりエッジとして使用します。

(5) main 処理の初期設定を行います。

<設定条件>

- UARTO 受信ステータス初期化を行います。
 - 変数 g status に"0"(MD OK)を設定します。
 - 変数 g_uart0_rx_count に"0"(受信カウント値を 0)を設定します。
 - 変数 g uart0 rx length に"1"(受信データ数を 1)を設定します。
 - 変数 gp uart0 rx address に受信データ・ポインタを設定します。
- ボーレートの設定を行います。
 - CKC レジスタ MCM1 ビットに"0"(高速オンチップ・オシレータ・クロック)を設定します。
 - 高速オンチップ・オシレータ・クロックの設定に変更されるまでウェイトします。
 - TAU0 のチャネル 3 を起動します。
 - ◆ IF1L レジスタの TMIF03 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - ◆ MK1L レジスタの TMMK03 ビットに"0"(割り込み処理許可)を設定します。
 - ◆ TSO レジスタの TSO3 ビットに"1"(カウント動作許可状態)を設定します。
 - TISO レジスタの TISO2~TISOO ビットに"011B"(中速オンチップ・オシレータ・クロック(f_{IM}))を設定します。
 - TMR01 レジスタに"1000H"を設定します。
 - ◆ CKS011~CKS010 ビットに"00B" (タイマ・クロック選択レジスタ m(TPSm)で設定した動作 クロック CKm0)を設定します。
 - ◆ CCS01 ビットに"0" (TImn 端子からの入力信号の有効エッジ)を設定します。
 - ◆ SPLIT01 ビットに"0" (16 ビット・タイマとして動作)を設定します。
 - ◆ STS012~STS010 ビットに"000B" (ソフトウエア・トリガ・スタートのみ有効(他のトリガ 要因を非選択にする))を設定します。
 - ◆ CIS011~CIS010 ビットに"00B" (立ち下がりエッジ)を設定します。
 - ◆ MD013~MD011 ビットに"000B" (インターバル・タイマ・モード)を設定します。
 - ◆ MD013 ビットに"0"(カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない))を設定します。
 - TDR01 レジスタに"1295H"を設定します。
 - TAU0 のチャネル1を起動します。
 - ◆ IF1L レジスタの TMIF01 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - ◆ MK1L レジスタの TMMK01 ビットに"0"(割り込み処理許可)を設定します。
 - ◆ TOE0 レジスタの TOE01 ビットに"1"(タイマの出力を許可)を設定します。
 - ◆ TS0 レジスタの TS01 ビットに"1"(カウント動作許可状態)を設定します。
 - HALT モードに移行し、TAU0 のチャネル 3 の割り込みが 2 回発生するまででウェイトします。
 - CSC レジスタの HIOSTOP ビットに"1"(高速オンチップ・オシレータ停止)を設定します。

- HALT モード復帰後、TAU0 のチャネル 1 を停止します。
 - ◆ TT0 レジスタの TT01 ビットに"1"(動作停止(停止トリガ発生))を設定します。
 - ◆ TOE0 レジスタの TOE01 ビットに"0"(タイマの出力を禁止)を設定します。
 - ◆ MK1L レジスタの TMMK01 ビットに"1"(割り込み処理禁止)を設定します。
 - ◆ IF1L レジスタの TMIF01 ビットに"0"(割り込み要求信号が発生していない)を設定します。
- TAU0 のチャネル 3 を停止します。
 - ◆ TT0 レジスタの TT02 ビットに"1"(動作停止(停止トリガ発生))を設定します。
 - ◆ MK1L レジスタの TMMK02 ビットに"1"(割り込み処理禁止)を設定します。
 - ◆ IF1L レジスタの TMIF02 ビットに"0"(割り込み要求信号が発生していない)を設定します。
- SDR01 レジスタにボーレートを設定します。
 - \bullet SDR01 = (2 * ((23232 / (g tau0 ch3 width >> 8)) -1)) << 8)
- CKC レジスタ MCM1 ビットに"1"(中速オンチップ・オシレータ・クロック)を設定します。
- 中速オンチップ・オシレータ・クロックの設定に変更されるまでウェイトします。
- UARTO を起動します。
 - SSO レジスタの SSO1 ビットに"1"(SEmn ビットに 1 をセットし,通信待機状態に遷移する)を設定します。
 - IF0H レジスタの SRIF0 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - IF0H レジスタの SREIF0 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - MK0H レジスタの SRMK0 ビットに"0"(割り込み処理許可)を設定します。
 - MK0H レジスタの SREMK0 ビットに"0"(割り込み処理許可)を設定します。
- INTP11 を起動します。
 - IF1H レジスタの PIF11 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - MK1H レジスタの PMK11 ビットに"0"(割り込み処理許可)を設定します。
- (6) STOPモードに移行します。
- (7) INTP11(端子入力エッジ検出)検出後、下記設定をして STOP モードから復帰します。
 - MK1H レジスタの PMK11 ビットに"1"(割り込み処理禁止)を設定します。
 - IF1H レジスタの PIF11 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - P31、P33 を Low 出力に設定し、LED1、LED2 を点灯します。
- (8) UARTO の受信完了までウェイト、受信完了時は下記設定をします。
 - 変数 g uart0rxerr が"0" (UART0 の正常終了)を設定します。
 - 変数 g uart0rxend が"1"(UART0 の受信完了)を設定します。
 - P31、P33 に High 出力を設定し、LED1、LED2 を消灯します。

(9) 受信データが異常の場合

- フレーミング・エラーの場合、P31 に Low 出力 / High 出力を設定し LED1 を点滅します。
- パリティ・エラーの場合、P33 に Low 出力 / High 出力を設定し LED2 を点滅します。
- オーバーラン・エラーの場合、P31・P33 に Low 出力 / High 出力を設定し LED1・LED2 を点滅します。
- 以降(9)を繰り返します。

(10) UARTO 受信ステータス初期化を行います。

- 変数 g_status に"0"(OK)を設定します。
- 変数 g_uart0_rx_count に"0"(受信カウント値を 0)を設定します。
- 変数 g uart0 rx length に"1"(受信データ数を 1)を設定します。
- 変数 gp_uart0_rx_address に受信データ・ポインタを設定します。
- (11) 変数 g_uart0rxend に"0" (UART0 の未受信)を設定します。
- (12) INTP11 を起動します。
 - IF1H レジスタの PIF11 ビットに"0"(割り込み要求信号が発生していない)を設定します。
 - MK1H レジスタの PMK11 ビットに"0"(割り込み処理許可)を設定します。
- (13) 以降(6)~(12)を繰り返します。

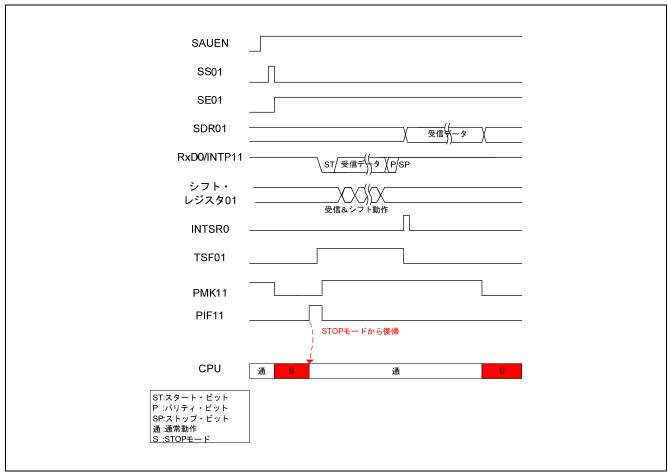


図 5-3 タイムチャート

5.2 補正処理の考え方

補正処理の具体的な方法について詳細を説明します。

(1) 測定対象波の生成

図 5-4 に示すように、中速オンチップ・オシレータ(MOCO)を N 分周して測定対象波を生成します。N の値はできるだけ大きくしたほうが測定の精度が上がりますが、タイマ・アレイ・ユニット 0 チャネル 3 によるカウント結果が最終的に 16 ビットの範囲に収まる必要があります。ここで、MOCO は 4MHz ± 12 %、HOCO は 24MHz ± 1 %ですから、それぞれの Max 値、Typ 値、Min 値の組み合わせにおける測定(カウント)結果を表 5.2 に示します。

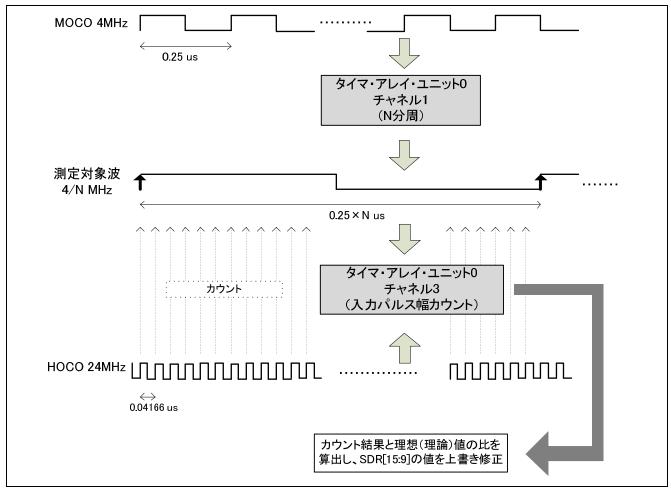


図 5-4 補正処理

表 5.2 MOCO をN分周した場合の測定対象波の測定結果

		MOCO (4 MHz±12%)			
		min: 3.52 MHz	Typ: 4.00 MHz	Max: 4.42 MHz	
НОСО	Max: 24.24 MHz	(24.24 / 3.52) N =	(24.24 / 4.00) N =	(24.24 / 4.42) N =	
(24 MHz±1%)		6.886N	6.060N	5.484N	
	Typ: 24.00 MHz	(24.00 / 3.52) N =	(24.00 / 4.00) N =	(24.00 / 4.42) N =	
		6.818N	6.000N	5.430N	
	min: 23.76 MHz	(23.76 / 3.52) N =	(23.76 / 4.00) N =	(23.76 / 4.42) N =	
		6.750N	5.940N	5.376N	

表 5.2 で示したように、MOCO が 3.52MHz、HOCO が 24.24MHz のときが、測定結果のカウント値が最も大きくなるケースです。したがって、N は以下の式によって算出できます。

(24.24 / 3.52) N < 65535

N < 65535 * 3.52 / 24.24

N < 9516.633

 \therefore N (Max) = 9516

ここで、TDR01 レジスタに設定するのは測定対象波の周期の半分です。そのため、設定値は以下のようになります。r_tau0_baudrate_correction 関数をご確認ください。

TDR01 に設定する値 = N/2-1

=4757 (0x1295)

(2) ボーレート補正

本アプリケーションの UART は MOCO 駆動で f_{CLK} = 4MHz、また f_{MCK} = CK00 = f_{CLK} / 2 = 2MHz の設定です。目標ボーレートは 9600bps ですから、SDR レジスタの上位 7 ビットに入れる値 SDR[15:9]は以下の式で求まります。

SDR01[15:9] + 1 =
$$f_{MCK}$$
 / (2 * 9600)
= 2 MHz / (2 * 9600)

これに MOCO 発振精度の補正を反映させると、以下の式になります。

SDR[15:9] + 1 = 2 MHz * (理想カウント値 / CH3 のキャプチャ値) / (2 * 9600) = 2 MHz * (6.000 N / CH3 のキャプチャ値) / (2 * 9600)

= 2 MHz * (6 * 9516 / CH3 のキャプチャ値) / (2 * 9600)

= 5947500 / (CH3 のキャプチャ値)

演算を簡単にするため、右辺を 256 で約分すると、最終的に以下の式になります。本サンプルプログラムでは、 r_{tau0} baudrate_correction 関数にて記述されております。左辺値 SDR01[15:9] + 1 をローカル変数 k として記述していますので、ご確認下さい。

= 23232 / (CH3 のキャプチャ値の上位 8 ビット)

5.3 STOP モード中の UART 受信方法

システム・クロックに MOCO(中速オンチップオシレータ)を選択している場合、基本的に SNOOZE モードによる STOP 中の UART 受信はできません。

システム・クロックに MOCO(中速オンチップオシレータ)を選択している場合、UART 受信は SNOOZE モードを使用せずに、直接 STOP モードから復帰させる事で受信可能です。但し、外部割り込み端子 (INTPn)を RxD 端子に接続し、外部割り込み端子でスタート・ビットを検出して STOP モードを解除してください。

図 5-5 に STOP モード中の UART 受信方法を示します。

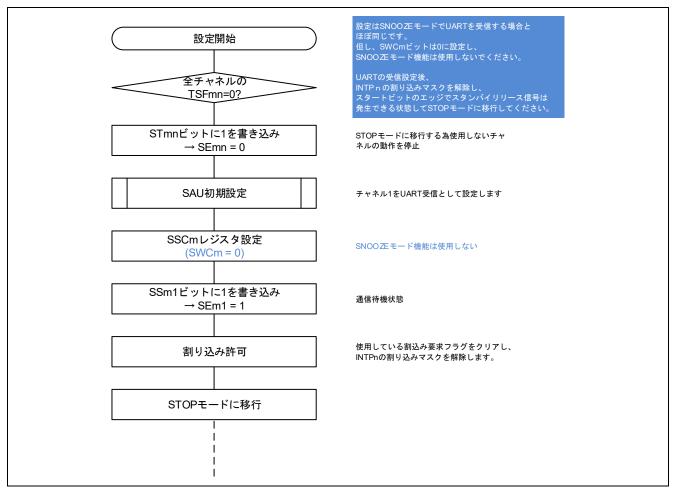


図 5-5 STOP モード中の UART 受信方法

5.4 オプション・バイトの設定一覧

表 5.3 にオプション・バイト設定一覧を示します。

表 5.3 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H/010C0H	1110 1111B	ウォッチドッグ・タイマ動作停止
		(リセット解除後、カウント停止)
000C1H/010C1H	0111 1111B	LVD リセット・モード 2.81V(2.76V~2.87V)
000C2H/010C2H	1110 0000B	HS モード、HOCO: 24MHz
000C3H/010C3H	1000 0100B	オンチップ・デバッグ許可

5.5 定数一覧

表 5.4 に定数一覧を示します。

表 5.4 定数一覧

定数名 設定値		内容
WAIT_MAX	240000	LED 点滅用ウェイトの MAX 値

5.6 変数一覧

表 5.5 にグローバル変数を示します。

表 5.5 グローバル変数

Туре	Variable Name	Contents	Function Used
uint8_t	g_uart0rxbuf	受信データバッファ	main
			R_MAIN_UserInit
uint8_t*	gp_uart0_rx_address	受信データ・ポインタ	R_UART0_Receive
			r_uart0_interrupt_receive
			r_uart0_interrupt_error
uint16_t	g_uart0_rx_count	受信データ数カウンタ	R_UART0_Receive
uint16_t	g_uart0_rx_length	受信データ数	R_UART0_Receive
			r_uart0_interrupt_receive
uint8_t	g_valid_measure	TAU0 チャネル 3 の割	r_tau0_baudrate_correction
		り込み発生回数	r_tau0_channel3_interrupt
MDSTATUS	g_uart0rxend	UART 受信処理終了フ	main
		ラグ	r_uart0_callback_receiveend
uint8_t	g_uart0rxerr	UART エラー受信	main
			r_uart0_callback_receiveend
			r_uart0_callback_error
uint32_t	g_tau0_ch3_width	方形波1周期の測定結	r_tau0_baudrate_correction
		果	r_tau0_channel3_interrupt
uint32_t	g_wait_count	LED 点滅用ウェイトの	main
		カウンタ	r_processing_pause

5.7 関数一覧

表 5.6 に関数一覧を示します。

表 5.6 関数一覧

関数名	概要
hdwinit	初期設定
R_Systeminit	周辺機能初期設定
R_PORT_Create	ポート初期設定
R_CGC_Create	CPU クロック初期設定
R_TAU0_Create	TAU0 初期設定
R_SAU0_Create	SAU0 初期設定
R_UART0_Create	UARTO 初期設定
R_INTC_Create	INTP 初期設定
main	メイン処理
R_MAIN_UserInit	メイン初期設定
R_UART0_Receive	UART0 受信ステータス初期化
R_UART0_Start	UART0 動作開始関数
r_tau0_baudrate_correction	TAU0 ボーレート設定
R_INTC11_Start	INTP11 動作開始関数
R_TAU0_Channel3_Start	TAU0 チャネル 3 動作開始関数
R_TAU0_Channel1_Start	TAU0 チャネル 1 動作開始関数
R_TAU0_Channel1_Stop	TAU0 チャネル 1 動作停止関数
R_TAU0_Channel3_Stop	TAU0 チャネル 3 動作停止関数
r_processing_pause	LED 点滅用ウェイト関数
r_tau0_channel3_interrupt	TAU0 チャネル 3 カウント完了割り込み関数
r_intc11_interrupt	INTP11 割り込み処理
r_uart0_interrupt_receive	UARTO 受信完了割り込み処理
r_uart0_callback_softwareoverrun	UART0 受信データ数超過処理関数
r_uart0_callback_receiveend	UARTO 受信完了処理
r_uart0_interrupt_error	UARTO エラー割り込み関数
r_uart0_callback_error	UART0 受信エラー処理

5.8 関数仕様

サンプルコードの関数仕様を示します。

[関数名] hdwinit

概要初期設定ヘッダなし宣言void hdwinit(void)説明周辺機能の初期設定を行います。引数なし

引数 なし リターン値 なし 備者 なし

[関数名] R_Systeminit

[関数名] R_PORT_Create

 概要
 ポート初期設定

 ヘッダ
 r_cg_port.h

 宣言
 void R_PORT_Create(void)

 説明
 ポート初期設定を行います。

 引数
 なし

 リターン値
 なし

 備者
 なし

[関数名] R_CGC_Create

概要 CPU クロック初期設定

ヘッダ r_cg_cgc.h

宣言 void R_CGC_Create(void)

説明 CPU クロック初期設定を行います。
引数 なし

リターン値 なし

備考 なし

[関数名] R_TAU0_Create

[関数名] R_SAU0_Create

概要 SAU0 初期設定

ヘッダ r_cg_sau.h

宣言 void R_ SAU0_Create(void)
説明 SAU0 初期設定を行います。
引数 なし
リターン値 なし
備考 なし

[関数名] R_UART0_Create

概要UART0 初期設定ヘッダr_cg_sau.h宣言void R_UART0_Start (void)説明UART0 初期設定を行います。引数なしリターン値なし備考なし

[関数名] R_INTC_Create

概要 INTP 初期設定

ヘッダ r_cg_intp.h

宣言 void R_INTC_Create (void)

説明 INTP 初期設定を行います。
引数 なし

リターン値 なし

備考 なし

[関数名] main

概要

ヘッダ なし 宣言 void main(void) 説明 メイン初期設定を実行後、STOP 状態で UART の受信待ちを行います。INTP11 で UART のスタート・ビットを検出したら UART の受信処理を行います。その後 STOP 状態に戻ります。受信エラーを検出した場合、エラーの判定を行いエラーの 内容を LED に表示します。

引数 なし リターン値 なし 備考 なし

メイン処理

[関数名] R_MAIN_UserInit

概要 メイン初期設定
ヘッダ なし
宣言 void R_MAIN_UserInit(void)
説明 UARTO, TAUO,初期設定を行った後、INTP11 の動作を開始し、EI 命令で割り込みを
許可します。
引数 なし
リターン値 なし
備者 なし

[関数名] R_UART0_Receive

概要 UARTO 受信ステータス初期化

ヘッダ r_cg_sau.h

宣言 MD_STATUS R_UART0_Receive(uint8_t * const rx_buf, uint16_t rx_num)

説明 UARTO 受信の初期設定をします。

引数 uint8_t* const rx_buf : 受信データバッファのアドレス

uint16_t rx_num : 受信データバッファのサイズ

リターン値 [MD_OK]の場合:受信設定完了

[MD_ARGERROR]の場合:受信設定失敗

備考なし

[関数名] R_UART0_Start

概要 UARTO 動作開始関数

ヘッダ r_cg_sau.h

宣言 void R UARTO Start (void)

説明 UARTO の起動許可設定を行います。

引数 なし リターン値 なし 備考 なし

[関数名] r tau0 baudrate correction

概要 TAU0 ボーレート設定

ヘッダ r_cg_tau.h

宣言 void r tau0 baudrate correction (void)

説明 ボーレート補正を実施する関数です。TAU0 チャネル 1

およびチャネル3を起動します。チャネル1で生成された測定対象方形波のパルス幅をチャネル3で測定し、その測定結果から逆算して、UARTのボーレートが理想

値に最も近づくよう、クロックの分周値を修正します。

引数 なし リターン値 なし 備考 なし

[関数名] R_INTC11_Start

概要 INTP11 動作開始関数

ヘッダ r_cg_intp.h

宣言 void R_INTC11_Start (void)

説明 INTP11 の起動許可設定を行います。

引数 なし リターン値 なし 備者 なし

[関数名] R_TAU0_Channel3_Start

[関数名] R_TAU0_Channel1_Start

概要 TAU0 チャネル 1 動作開始関数
ヘッダ r_cg_tau.h
 宣言 void R_TAU0_Channel1_Start (void)
 説明 TAU0 のチャネル 1 の起動許可設定を行います。
 引数 なし
リターン値 なし
 備考 なし

[関数名] R_TAU0_Channel1_Stop

概要 TAU0 チャネル 1 動作停止関数

ヘッダ r_cg_tau.h

宣言 void R_TAU0_Channel1_Stop (void)

説明 TAU0 のチャネル 1 の起動停止設定を行います。
引数 なし
リターン値 なし
備考 なし

[関数名] R_TAU0_Channel3_Stop

概要 TAU0 チャネル 3 動作停止関数
ヘッダ r_cg_tau.h
 宣言 void R_TAU0_Channel3_Stop (void)
 説明 TAU0 のチャネル 3 の起動停止設定を行います。
 引数 なし
リターン値 なし
 備考 なし

[関数名] r_processing_pause

概要

ヘッダなし宣言void r_processing_pause (void)説明LED 点滅のウェイトを行います。引数なしリターン値なし備考なし

LED 点滅用ウェイト関数

[関数名] r_tau0_channel3_interrupt

概要 TAU0 チャネル 3 カウント完了割り込み関数
ヘッダ r_cg_tau.h
 宣言 static void __near r_tau0_channel3_interrupt(void)
説明 TAU0 チャネル 3 によるパルス幅測定の結果を、グローバル変数に格納します。
引数 なし
リターン値 なし
備者 なし

[関数名] r intc11 interrupt

概要 INTP11 割り込み完了処理
ヘッダ r_cg_intp.h
 宣言 static void __near r_intc11_interrupt(void)
説明 INTP11 の割り込みを禁止にします。
引数 なし
リターン値 なし
備考 なし

[関数名] r_uart0_interrupt_receive

概要 UARTO 受信完了割り込み処理
ヘッダ r_cg_sau.h
宣言 static void __near r_uartO_interrupt_receive(void)
説明 受信したデータを RAM に格納して、アドレスと受信回数値を更新します。
引数 なし
リターン値 なし
備考 なし

[関数名] r uart0 callback softwareoverrun

概要 UARTO 受信データ数超過処理関数

ヘッダ r_cg_sau.h

宣言 static void r_uart0_callback_softwareoverrun (uint16_t rx_data)
説明 受信したデータ数が指定された数を超過した際にコールされる関数です。
引数 uint16_t rx_data
リターン値 なし
 備考 サンプルコードでは超過処理を行っていません。必要に応じてプログラムを追加してください。

[関数名] r_uart0_callback_receiveend

[関数名] r_uart0_interrupt_error

概要 UART0 エラー割り込み関数
ヘッダ r_cg_sau.h
宣言 static void __near r_uart0_interrupt_error(void)
説明 受信データを RAM に格納して、r_uart0_callback_error 関数に対し、検出したエラーに対応した応答をさせます。
引数 なし
リターン値 なし
備考 なし

[関数名] r_uart0_callback_error

概要	UART0 受信エラー処理	
ヘッダ	r_cg_sau.h	
宣言	static void r_uart0_callback_error(uint8_t err_type)	
説明	エラーに対応したデータ送信のフラグ設定を行います。	
引数	err_type エラー種別	
リターン値	なし	
備考	なし	

5.9 フローチャート

図 5-6 にサンプルコードの全体フローを示します。

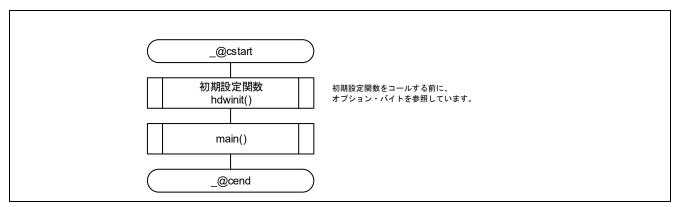


図 5-6 全体フロー

5.9.1 初期設定

図 5-7 に初期設定のフローチャートを示します。

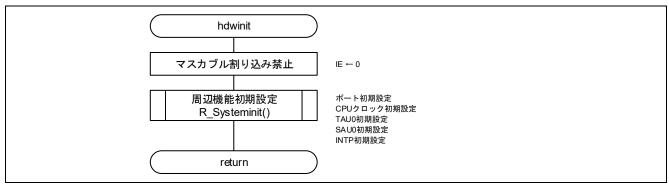


図 5-7 初期設定

5.9.2 周辺機能初期設定

図 5-8 に周辺機能初期設定のフローチャートを示します。

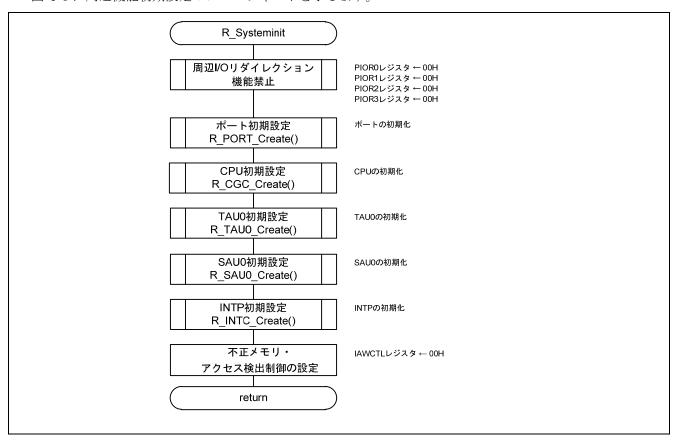


図 5-8 周辺機能初期設定

5.9.3 ポート初期設定

図 5-9 にポート初期設定のフローチャートを示します。

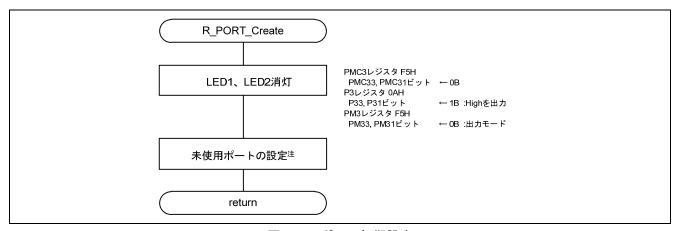


図 5-9 ポート初期設定

- 注 未使用ポートの設定については、RL78/G13 初期設定(R01AN2575JJ) アプリケーションノート"フローチャート"を参照して下さい。
- 注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は Vss に接続して下さい。

5.9.4 CPU クロック初期設定

図 5-10 に CPU クロック初期設定のフローチャートを示します。

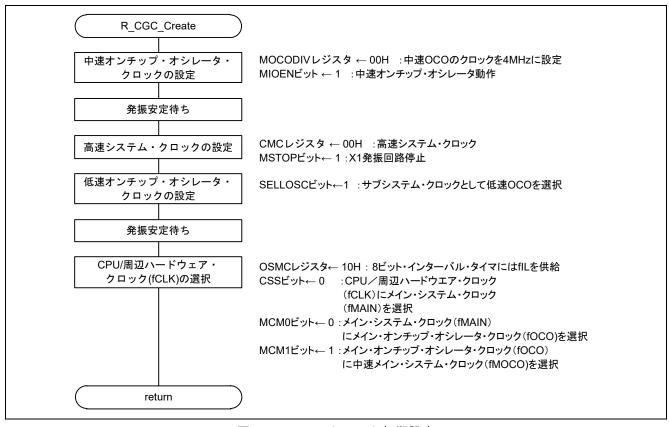


図 5-10 CPU クロック初期設定

5.9.5 TAU0 初期設定

図 5-11 に TAU0 初期設定(1/2)フローチャートを示します。

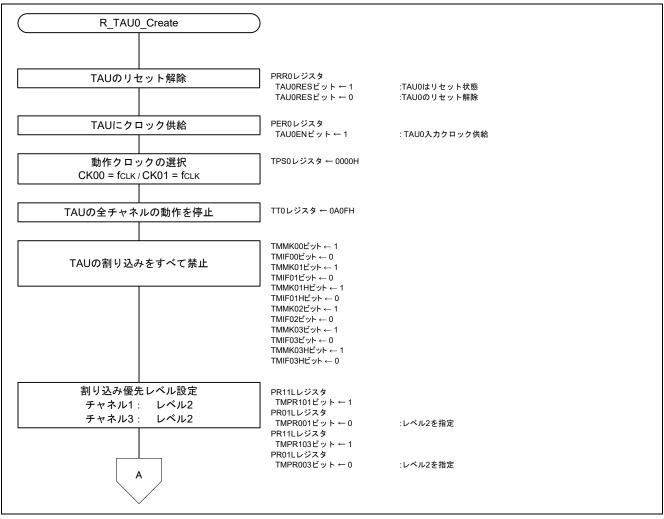


図 5-11 TAU0 初期設定(1/2)

図 5-12 に TAU0 初期設定(2/2)フローチャートを示します。



図 5-12 TAU0 初期設定(2/2)

TAU0 のリセット解除

・周辺リセット制御レジスタ 0 (PRR0)

TAUのリセットを解除します。

略号:PRR0

7	6	5	4	3	2	1	0
0	IICA1RES	ADCRES	IICA0RES	0	SAU0RES	0	TAU0RES
Х	Х	X	X	Х	Х	X	0

ビット0

TAU0RES	タイマ・アレイ・ユニット0のリセット制御
0	タイマ・アレイ・ユニット0のリセット制御
1	タイマ・アレイ・ユニット 0 はリセット状態

TAU0 にクロック供給

・周辺リセット制御レジスタ 0(PER0) TAU0 にクロック供給します。

略号:PER0

7	6	5	4	3	2	1	0
0	IICA1EN	ADCEN	IICA0EN	0	SAU0EN	0	TAU0EN
Х	X	X	X	X	X	Х	1

ビット0

TAU0EN	タイマ・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給

TAU0 動作クロックの選択

・タイマ・クロック選択レジスタ 0 (TPS0) CK00 / CK01 = fcLK に設定します。

略号:TPS0

1	5	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
()	0	PRS	PRS	0	0	PRS									
			031	030			021	020	013	012	011	010	003	002	001	000
)	(Χ	Χ	X	Χ	Χ	Х	Χ	0	0	0	0	0	0	0	0

ビット7-0 (n = 0, 1)

DDO	DD0	DD0	DD 0			動作クロック(Cl	<01/CK00)の選択		
PRS 0n3	PRS 0n2	PRS 0n1	PRS 0n0		f _{CLK} = 2MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz	f _{CLK} = 24MHz
0	0	0	0	fc∟ĸ	2 MHz	5 MHz	10 MHz	20 MHz	24 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2.5 MHz	5 MHz	10 MHz	12 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	6 MHz
0	0	1	1	f _{CLK} /2 ³	250 kHz	625 kHz	1.25 MHz	2.5 MHz	3 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	313 kHz	625 kHz	1.25 MHz	1.5 MHz
0	1	0	1	$f_{CLK}/2^5$	62.5 kHz	156 kHz	313 kHz	625 kHz	750 kHz
0	1	1	0	$f_{CLK}/2^6$	31.3 kHz	78.1 kHz	156 kHz	313 kHz	375 kHz
0	1	1	1	f _{CLK} /2 ⁷	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	187.5 kHz
1	0	0	0	f _{CLK} /2 ⁸	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	93.8 kHz
1	0	0	1	f _{CLK} /2 ⁹	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	46.9 kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	23.4 kHz
1	0	1	1	f _{CLK} /2 ¹¹	977Hz	2.44 kHz	4.88 kHz	9.77 kHz	11.7 kHz
1	1	0	0	$f_{CLK}/2^{12}$	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	5.86 kHz
1	1	0	1	$f_{CLK}/2^{13}$	244 Hz	610 Hz	1.22 kHz	2.44 kHz	2.93 kHz
1	1	1	0	$f_{CLK}/2^{14}$	122 Hz	305 Hz	610 Hz	1.22 kHz	1.46 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61 Hz	153 Hz	305 Hz	610 Hz	732 Hz

TAU0 の全チャネルの動作を停止

・タイマ・チャネル停止レジスタ 0 (TT0) TAU0 の全チャネルの動作を停止に設定します。

略号: TT0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TTH	0	TTH	0	0	0	0	0	TT0	TT0	TT0	TT0
				03		01						3	2	1	0
X	Х	Х	Х	1	Χ	1	Х	Х	Χ	Χ	Х	1	1	1	1

ビット 11

TTH 03	チャネル3が8ビット・タイマ・モード時、上位側8ビット・タイマの動作停止トリガ
0	トリガ動作しない
1	TEHm3 ビットを 0 にクリアし,カウント動作停止状態になる。

ビット9

TTH 01	チャネル1が8ビット・タイマ・モード時、上位側8ビット・タイマの動作停止トリガ
0	トリガ動作しない
1	TEHm1 ビットを 0 にクリアし,カウント動作停止状態になる。

ビット3-0(n=0-3)

TT	チャネル n の動作停止トリガ
0n	テヤイル=の動下停止ドラカ
0	TEmn ビットを 0 にクリアし,カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

TAU0の割り込みをすべて禁止

- ・割り込み要求フラグ・レジスタ(MK0H/MK1L) TAU0の割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IFOH/IF1L) TAU割り込み要求フラグをクリアに設定します。

略号:MK0H

_	7	6	5	4	3	2	1	0
	STMK1 CSIMK10 IICMK10	TMMK00	SREMK0	1	1	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00	PMK6
	Х	1	Х	Х	Х	X	Х	Х

ビット6

TMMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号:MK1L

7	6	5	4	3	2	1	0
ТММК03	TMMK02	TMMK01	ТММК03Н	TMMK01H	IICAMK0	SREMK1	SRMK1 CSIMK11 IICMK11
1	1	1	1	1	Х	Х	Х

ビット7-3(n=1-3)(m=1, 3)

TMMK0n	割り込み処理の制御
TMMK0mH	引 ク
0	割り込み処理許可
1	割り込み処理禁止

略号:IF0H

7	6	5	4	3	2	1	0
ST1IF					SRIF0	STIF0	
CSIIF10	TMIF00	SREIF0	0	0	CSIIF01	CSIIF00	PIF6
IICIF10					IICIF01	IICIF00	
Х	0	X	Х	X	X	X	Х

ビット6

TMIF00	割り込み要求フラグ				
0	り込み要求信号が発生していない				
1	割り込み要求信号が発生し、割り込み要求状態				

略号:IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	IICAIF0	SREIF1	SRIF1 CSIIF11 IICIF11
0	0	0	0	0	X	X	X

ビット7-3(n = 1 - 3)(m = 1, 3)

TMIF0n	割けなみ亜ゼコラが				
TMIF0mH	割り込み要求フラグ				
0	割り込み要求信号が発生していない				
1	則り込み要求信号が発生し、割り込み要求状態				

TAU0割り込み優先レベルの設定

・優先順位フラグ・レジスタ(PR11L,PR01L) チャネル 1・チャネル 3 をレベル2に設定します。

略号:PR11L

7	6	5	4	3	2	1	0
TMPR103	TMPR102	TMPR101	TMPR103H	TMPR101H	IICAPR10	SREPR11	SRPR11 CSIPR111 IICPR111
1	Х	1	X	X	X	Х	X

略号: PR01L

7	6	5	4	3	2	1	0
TMPR003	TMPR002	TMPR001	TMPR003H	TMPR001H	IICAPR00	SREPR01	SRPR01 CSIPR011 IICPR011
0	Х	0	Х	Х	Х	Х	Х

ビット7,5(n = 1,3)

TMPR10n	TMPR00n	優先順位レベルの選択
0	0	レベル 0 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル3を指定(低優先順位)

TAU0 チャネル 1 の初期設定

・タイマ・モード・レジスタ 01 (TMR01)

TAU0のチャネル1を下記のように設定します。

・動作クロック: CK00(24MHz)

・16ビット・タイマとして動作

・ソフトウエア・トリガ・スタート

・TI01端子の有効エッジ:立ち下がり

・インターバル・タイマ・モード

略号:TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CKS	0	ccs	SPLIT	STS	STS	STS	CIS	CIS	0	0	MD	MD	MD	MD
011	010		01	01	012	011	010	011	010			013	012	011	010
0	0	Х	0	0	0	0	0	0	0	X	X	0	0	0	0

ビット 15 – 14

CKS	CKS	チャネル n の動作クロック(f _{MCK})の選択
011	010	テマイルII の到TFクロック(IMCK)の送が
0	0	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm0
0	1	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm2
1	0	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm1
1	1	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm3

ビット 12

CCS01	チャネル n のカウント・クロック(f _{тСLK})の選択
0	CKSmn0, CKSmn1 ビットで指定した動作クロック(f _{MCK})
1	TImn 端子からの入力信号の有効エッジ

ビット 11

SPLIT01	チャネル 1, 3 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作
1	8 ビット・タイマとして動作

ビット10-8

STS	STS	STS	チャネル n のスタート・トリガ、キャプチャ・トリガの設定
012	011	010	テマイル II のスタード・ドケカ、イヤフテヤ・ドケカの設定
0	0	0	ソフトウエア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TImn 端子入力の有効エッジを,スタート・トリガ,キャプチャ・トリガの両方に使用
0	1	0	Tlmn 端子入力の両エッジを,スタート・トリガとキャプチャ・トリガに分けて使用
1	0	1	マスタ・チャネルの割り込み信号を使用 (複数チャネル連動動作機能のスレーブ・チャネル時)
上記以外			設定禁止

ビット7-6

CIS	CIS	TImn 端子の有効エッジ選択
011	010	
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ(ロウ・レベル幅測定時)
1	1	両エッジ(ハイ・レベル幅測定時)

ビット3-1

	MD 012		チャネル n の動作モードの設定	対応する機能	TCR のカウント動作
0	0	0	インターバル・タイマ・モー ド	インターバル・タイマ/ 方形波出力 /分周器機能/ PWM 出力(マスタ)	ダウン・カウント
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウント
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	ワンカウント・モード	ディレイ・カウンタ/ワンショット・パルス出力/ PWM 出力(スレーブ)	ダウン・カウント
1	1	0	キャプチャ&ワンカウント・ モード	入力信号のハイ/ロウ・レベル幅測 定	アップ・カウント
上	記以	外	設定禁止		

動作モード(MDmn3-MDmn1 で設定 (上表参照))	MD 010	カウント・スタートと割り込みの設定
・インターバル・タイマ・モード (0, 0, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ 出力も変化しない)。
・キャプチャ・モード(0, 1, 0)	1	カウント開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
イベント・カウンタ・モード(0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
ワンカウント・モード注 2	0	カウント動作中のスタート・トリガは無効とする。その際に割り込み は発生しない。
(1, 0, 0)	1	カウント動作中のスタート・トリガを有効とする注 3。その際に割り 込みは発生しない。
キャプチャ&ワンカウント・モード(1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みは発生しない。

TAU0 チャネル 1 のコンペア値の設定

・タイマ・データ・レジスタ 01 (TDR01) TAU0 のチャネル 1 のコンペア値を 1295H に設定します。

略号: TDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	0	0	1	0	1	0	0	1	0	1	0	1

TAU0 チャネル 1 の出力モード設定

・タイマ出力モード・レジスタ 0 (TOM0) マスタ・チャネルモード出力モードを設定します。

略号:TOM0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOM	TOM	TOM	0
												03	02	01	
Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	0	Х

ビット1

TOM	チャネル n のタイマ出力モードの制御
01	↑ (44-40 H O) > 1 く田) C
0	マスタ・チャネル出力モード
1	スレーブ・チャネル出力モード

TAU0 チャネル 1 の出力レベル制御設定

・タイマ出力レベル・レジスタ 0 (TOL0) 正論理出力を設定します。

略号:TOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOL	TOL	TOL	0
												03	02	01	
Χ	Χ	Χ	X	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Х	Χ	Х	0	Х

TOL	チャネル n のタイマ出力レベルの制御
01	テヤイルロのタイマ山カレベルの制御
0	正論理出力(アクティブ・ハイ)
1	反転出力(アクティブ・ロウ)

TAU0 チャネル 1 のタイマ出力設定

・タイマ出カレジスタ 0(TO0) タイマ出力値を 0 に設定します。

略号: TO0

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
I	0	0	0	0	0	0	0	0	0	0	0	0	TO0	TO0	TO0	TO0
													3	2	1	0.
I	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	0	Χ

ビット1

TO0 1	チャネル n のタイマ出力
0	タイマ出力値が"0"
1	タイマ出力値が"1"

TAU0 チャネル 1 のタイマ出力許可

・タイマ出力許可レジスタ 0(TOE0) タイマ出力を許可に設定します。

略号:TOE0

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Ī	0	0	0	0	0	0	0	0	0	0	0	0	TOE0	TOE0	TOE0	TOE0
L													3	2	1	0.
I	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	1	Х

TOE0	チャネル n のタイマ出力許可/禁止
1	
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 チャネル 3 の初期設定

・タイマ・モード・レジスタ 03 (TMR03)

TAU0のチャネル3を下記のように設定をします。

- ・動作クロック: CK00(24MHz)
- 単独チャネル動作
- ・TI03端子の有効エッジをスタート・トリガ、キャプチャ・トリガとする
- ・TI03端子の有効エッジ:立ち上がり
- ・入力パルス間隔測定モード
- ・カウント開始時にタイマ割り込みを発生しない

略号: TMR03

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CKS	0	ccs	SPLIT	STS	STS	STS	CIS	CIS	0	0	MD	MD	MD	MD
031	030		03	03	032	031	030	031	030			033	032	031	030
0	0	Х	0	0	0	0	1	0	1	Х	Х	0	1	0	0

ビット 15 – 14

CKS	CKS	チャネル n の動作クロック(f _{MCK})の選択
031	030	アヤイル II の動作プログク(IMCK)の歴が
0	0	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm0
0	1	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm2
1	0	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm1
1	1	タイマ・クロック選択レジスタ m (TPSm)で設定した動作クロック CKm3

ビット12

CCS03	チャネル n のカウント・クロック(f _{TCLK})の選択
0	CKSmn0, CKSmn1 ビットで指定した動作クロック(fмск)
1	TImn 端子からの入力信号の有効エッジ

ビット 11

SPLIT 03	チャネル 1, 3 の 8 ビット・タイマ/16 ビット・タイマ動作の選択
0	16 ビット・タイマとして動作(単独チャネル動作機能、
1	8 ビット・タイマとして動作

ビット10-8

STS 032	STS 031	STS 030	チャネル n のスタート・トリガ,キャプチャ・トリガの設定
0	0	0	ソフトウエア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TImn 端子入力の有効エッジを、スタート・トリガ、キャプチャ・トリガの両方に使用
0	1	0	TImn 端子入力の両エッジを,スタート・トリガとキャプチャ・トリガに分けて使用
1	0	1	マスタ・チャネルの割り込み信号を使用 (複数チャネル連動動作機能のスレーブ・チャネル時)
	上記以外		設定禁止

ビット7-6

CIS 031	CIS 030	Tlmn 端子の有効エッジ選択
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ(ロウ・レベル幅測定時)
1	1	両エッジ(ハイ・レベル幅測定時)

ビット3-1

		MD 031	トラマネル n の動作モードの設定	対応する機能	TCR のカウント動作
0	0	0	インターバル・タイマ・モード	インターバル・タイマ/ 方形波出力/分周器機能/ PWM 出力(マスタ)	ダウン・カウント
0	1	0	キャプチャ・モード	入力パルス間隔測定	アップ・カウント
0	1	1	イベント・カウンタ・モード	外部イベント・カウンタ	ダウン・カウント
1	0	0	ワンカウント・モード	ディレイ・カウンタ/ワンショット・パルス出カ/ PWM 出カ(スレーブ)	ダウン・カウント
1	1	0	キャプチャ&ワンカウント・ モード	入力信号のハイ/ロウ・レベル幅測 定	アップ・カウント
上	記以	外	設定禁止		

動作モード(MDmn3-MDmn1 で設定(上表参 照))	MD 030	カウント・スタートと割り込みの設定
インターバル・タイマ・モード(0, 0, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ 出力も変化しない)。
・キャプチャ・モード(0, 1, 0)	1	カウント開始時にタイマ割り込みを発生する(タイマ出力も変化させる)。
イベント・カウンタ・モード(0, 1, 1)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。
ワンカウント・モード注 2	0	カウント動作中のスタート・トリガは無効とする。その際に割り込みは発生しない。
(1, 0, 0)	1	カウント動作中のスタート・トリガを有効とする注 3。その際に割り 込みは発生しない。
キャプチャ&ワンカウント・ モード(1, 1, 0)	0	カウント開始時にタイマ割り込みを発生しない(タイマ出力も変化しない)。 カウント動作中のスタート・トリガは無効とする。 その際に割り込みは発生しない。

TAU0 チャネル3の出力モード設定

・タイマ出力モード・レジスタ 0 (TOM0) マスタ・チャネルモード出力モードを設定します。

略号:TOM0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOM	TOM	TOM	0
												03	02	01	
Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Х	0	Χ	Χ	Χ

ビット3

TOM 03	チャネル n のタイマ出力モードの制御
	マスタ・チャネル出力モード
1	スレーブ・チャネル出力モード

TAU0 のチャネル 3 の出力レベル制御設定

・タイマ出力レベル・レジスタ 0 (TOL0) 正論理出力を設定します。

略号: TOL0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOL	TOL	TOL	0
												03	02	01	
Χ	Χ	Х	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	0	Χ	Χ	Χ

TOL	チャネル n のタイマ出力レベルの制御
03	ノヤイルロのティマ田カレベルの前頭
0	正論理出力(アクティブ・ハイ)
1	反転出力(アクティブ・ロウ)

TAU0 チャネル 3 のタイマ出力設定

・タイマ出カレジスタ 0 (TO0) タイマ出力値を 0 に設定します。

略号: TO0

_	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	0	0	0	0	0	0	0	0	0	0	0	0	TO0	TO0	TO0	TO0
													3	2	1	0.
	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	0	Χ	Χ	X

ビット3

TO0	チャネル n のタイマ出力
3) (Aが II の) A (II の)
0	タイマ出力値が"0"
1	タイマ出力値が"1"

TAU0 のチャネル3のタイマ出力許可設定

・タイマ出力許可レジスタ 0 (TOE0) タイマ出力を許可に設定します。

略号:TOE0

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	0	0	0	0	0	0	0	0	0	0	0	0	TOE0	TOE0	TOE0	TOE0
													3	2	1	0.
I	Χ	Χ	Χ	Χ	Х	Χ	Χ	Χ	Χ	Χ	Χ	Χ	1	Χ	Χ	Х

TOE0	チャネル n のタイマ出力許可/禁止
3	
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0の TI03端子ノイズ・フィルタ無効

・ノイズ・フィルタ許可レジスタ1 (NFEN1) ノイル・フィルタをOFFに設定します。

略号:NFEN1

7	6	5	4	3	2	1	0
0	0	0	0	TNFEN03	TNFEN02	TNFEN01	TNFEN00
Х	X	X	X	0	X	X	Х

ビット3

TNFEN03	TI03 端子入力信号のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

TAU0 の P00, P30 設定

ポート出力モード・レジスタ(POM3)通常モードに設定します。

- ポート・モード・コントロール・レジスタ(PMC3/PMC0) デジタル入出力に設定します。
- ポート・レジスタ(P3)ロウ・レベルを設定します。
- ポート・モード・レジスタ(PM3/PM0)PM30は出力モード・PM00は入力モードを設定します。

略号:POM3

7	6	5	4	3	2	1	0
0	0	0	0	POM33	POM32	POM31	POM30
X	Х	Х	Х	Х	Х	Х	0

ビット0

POM30	Pmn 端子の出力モードの選択(m = 0, 2-5; n = 0-6)			
0	通常出力モード			
1 N-ch オープン・ドレイン出力(VDD 耐圧)モード				

略号:PMC0

7	6	5	4	3	2	1	0
1	1	1	1	1	1	PMC01	PMC00
Χ	Х	Х	Х	Х	Х	Х	0

Р	PMC00	Pmn 端子のデジタル入出力/アナログ入力の選択(m = 0-3; n = 0-7)
	0	デジタル入出力(アナログ入力以外の兼用機能)
	1	アナログ入力

略号:PMC3

7	6	5	4	3	2	1	0
1	1	1	1	PMC33	PMC32	PMC31	PMC30
X	Х	X	Х	Х	Х	Х	0

ビット0

PMC30	Pmn 端子のデジタル入出力/アナログ入力の選択(m = 0-3; n = 0-7)
0	デジタル入出力(アナログ入力以外の兼用機能)
1	アナログ入力

略号:P3

7	6	5	4	3	2	1	0
0	0	0	0	P33	P32	P31	P30
X	Х	X	Х	Х	X	X	0

ビット0

P30	出力データの制御(出力モード時)	入力データの読み出し(入力モード時)
0	0 を出力	ロウ・レベルを入力
1	1 を出力	ハイ・レベルを入力

略号:PM0

7	6	5	4	3	2	1	0
1	1	1	1	1	1	PM01	PM00
Х	X	Х	X	X	X	Х	1

ビット0

PM00	Pmn 端子の入出力モードの選択(m = 0, 2-5; n = 0-6)							
0	出力モード(出力ポートとして機能(出力バッファ・オン))							
1	入力モード(入力ポートとして機能(出力バッファ・オフ))							

略号: PM3

7	6	5	4	3	2	1	0
1	1	1	1	PM33	PM32	PM31	PM30
Х	X	X	X	X	X	X	0

PM30	Pmn 端子の入出カモードの選択(m = 0, 2-5; n = 0-6)
0	出力モード(出力ポートとして機能(出力バッファ・オン))
1	入入力モード(入力ポートとして機能(出力バッファ・オフ))

5.9.6 SAU0 初期設定

図 5-13 に SAU0 初期設定のフローチャートを示します。

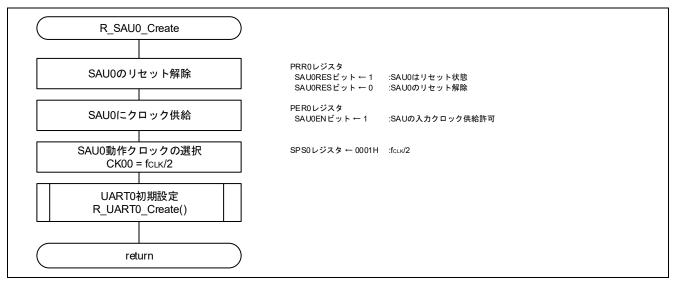


図 5-13 SAU0 初期設定

SAU0 のリセット解除

・周辺リセット制御レジスタ 0 (PRR0) SAU0 をリセット状態からリセット解除に設定します。

略号:PRR0

 7	6	5	4	3	2	1	0
0	IICA1RES	ADCRES	IICA0RES	0	SAU0RES	0	TAU0RES
Χ	X	X	X	X	0	X	Х

ビット2

SAU0RES	シリアル・アレイ・ユニットのリセット制御
0	シリアル・アレイ・ユニットのリセット解除
1	シリアル・アレイ・ユニットはリセット状態

SAU0 にクロック供給

・周辺イネーブル・レジスタ 0(PER0) SAU0 ヘクロック供給許可を設定します。

略号:PER0

7	6	5	4	3	2	1	0
0	IICA1EN	ADCEN	IICA0EN	0	SAU0EN	0	TAU0EN
X	X	X	X	X	1	Х	X

SAU0EN	シリアル・アレイ・ユニット 0 の入力クロック供給の制御
0	入力クロック供給停止
1	入力クロック供給許可

SAU0 動作クロック選択

・シリアル・クロック選択レジスタ 0(SPS0) 12MHz に設定します。

略号:SPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	PRS							
								013	012	011	010	003	002	001	000
_	_	_	_	_	_	_	_	Χ	Χ	Χ	Χ	0	0	0	1

ビット3-0

PRS	PRS	PRS	PRS			動作クロック	'(CK00)の選択		
003				f_{CLK} = f_{CLK} = f_{CLK} = f_{CLK} = $10MHz$			f _{CLK} = 20MHz	f _{CLK} = 24MHz	
0	0	0	0	f_{CLK}	2 MHz	5 MHz	10 MHz	20 MHz	24 MHz
0	0	0	1	f _{CLK} /2	1 MHz	2.5 MHz	5 MHz	10 MHz	12 MHz
0	0	1	0	$f_{CLK}/2^2$	500 kHz	1.25 MHz	2.5 MHz	5 MHz	6 MHz
0	0	1	1	f _{CLK} /2 ³	250 kHz	625 kHz	1.25 MHz	2.5 MHz	3 MHz
0	1	0	0	$f_{CLK}/2^4$	125 kHz	313 kHz	625 kHz	1.25 MHz	1.5 MHz
0	1	0	1	f _{CLK} /2 ⁵	62.5 kHz	156 kHz	313 kHz	625 kHz	750 kHz
0	1	1	0	f _{CLK} /2 ⁶	31.3 kHz	78.1 kHz	156 kHz	313 kHz	375 kHz
0	1	1	1	f _{CLK} /2 ⁷	15.6 kHz	39.1 kHz	78.1 kHz	156 kHz	187.5 kHz
1	0	0	0	f _{CLK} /2 ⁸	7.81 kHz	19.5 kHz	39.1 kHz	78.1 kHz	93.8 kHz
1	0	0	1	f _{CLK} /2 ⁹	3.91 kHz	9.77 kHz	19.5 kHz	39.1 kHz	46.9 kHz
1	0	1	0	f _{CLK} /2 ¹⁰	1.95 kHz	4.88 kHz	9.77 kHz	19.5 kHz	23.4 kHz
1	0	1	1	f _{CLK} /2 ¹¹	977Hz	2.44 kHz	4.88 kHz	9.77 kHz	11.7 kHz
1	1	0	0	f _{CLK} /2 ¹²	488 Hz	1.22 kHz	2.44 kHz	4.88 kHz	5.86 kHz
1	1	0	1	f _{CLK} /2 ¹³	244 Hz	610 Hz	1.22 kHz	2.44 kHz	2.93 kHz
1	1	1	0	f _{CLK} /2 ¹⁴	122 Hz	305 Hz	610 Hz	1.22 kHz	1.46 kHz
1	1	1	1	f _{CLK} /2 ¹⁵	61 Hz	153 Hz	305 Hz	610 Hz	732 Hz

5.9.7 UARTO 初期設定

図 5-14 に UARTO 初期設定のフローチャートを示します。

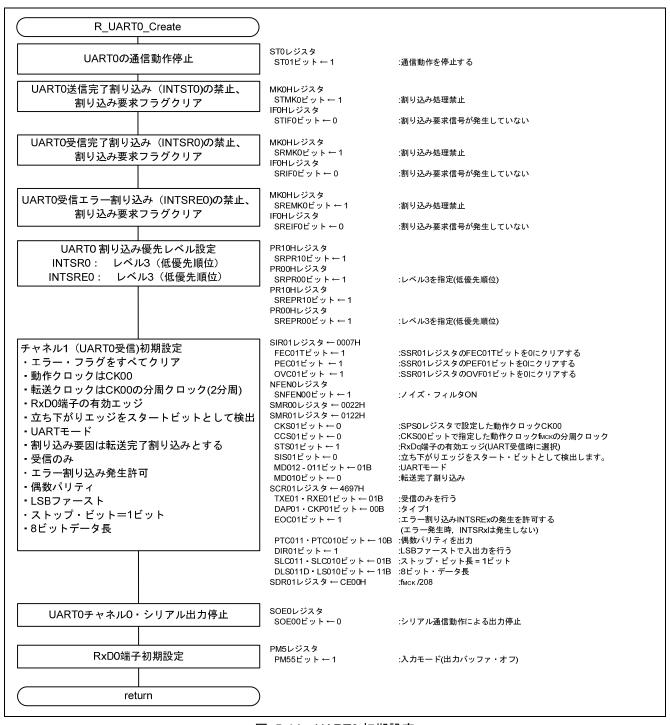


図 5-14 UARTO 初期設定

UART0 の通信動作停止

・シリアル・チャネル停止レジスタ 0 (ST0) 通信動作を停止に設定します。

略号:ST0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	ST0	ST0
														1	0
X	Х	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Х	1	Χ

ST0 1	チャネルnの動作開始トリガ
0	トリガ動作しない
1	SEmn ビットを 0 にクリアし,通信動作を停止する。

UARTO 送受信完了割り込み・受信エラー割り込み禁止

・割り込み要求フラグ・レジスタ(MK0H)

UART0送受送完了割り込み・受信エラー信割り込みを禁止に設定します。

・割り込み要求フラグ・レジスタ(IF0H)

UARTO送受信完了割り込み・受信エラー割り込み要求フラグをクリアに設定します。

略号: MK0H

	7	6	5	4	3	2	1	0
I	STMK1					SRMK0	STMK0	
	CSIMK10	TMMK00	SREMK0	1	1	CSIMK01	CSIMK00	PMK6
	IICMK10					IICMK01	IICMK00	
I	X	Х	1	Х	X	1	1	Х

ビット5

SREMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット2

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

ビット1

STMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号:IF0H

7	6	5	4	3	2	11	0
ST1IF					SRIF0	STIF0	
CSIIF10	TMIF00	SREIF0	0	0	CSIIF01	CSIIF00	PIF6
IICIF10					IICIF01	IICIF00	
Х	X	0	Х	X	0	0	Х

ビット5

SREIF0	割り込み要求フラグ				
0	割り込み要求信号が発生していない				
1	割り込み要求信号が発生し、割り込み要求状態				

ビット2

SRIF0	割り込み要求フラグ				
0	割り込み要求信号が発生していない				
1	割り込み要求信号が発生し、割り込み要求状態				

STIF0	割り込み要求フラグ					
0	割り込み要求信号が発生していない					
1	割り込み要求信号が発生し、割り込み要求状態					

UARTO 割り込み優先レベルの設定

・優先順位フラグ・レジスタ(PR10H,PR00H)

受信・受信エラー割り込みをレベル3(低優先順位)に設定します。

略号: PR00H

7	6	5	4	3	2	1	0
STPR01					SRPR00	STPR00	
CSIPR010	TMPR000	SREPR00	1	1	CSIPR001	CSIPR000	PPR06
IICPR010					IICPR001	IICPR000	
Х	X	1	X	X	1	X	Х

略号: PR10H

7	6	5	4	3	2	1	0
STPR11					SRPR10	STPR10	
CSIPR110	TMPR100	SREPR10	1	1	CSIPR101	CSIPR100	PPR16
IICPR110					IICPR101	IICPR100	
Х	Х	1	Х	Х	1	Х	Χ

ビット5

SREPR00	SREPR10	優先順位レベルの選択
0	0	レベル O を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル 2 を指定
1	1	レベル3を指定(低優先順位)

SRPR00	SRPR10	優先順位レベルの選択
0	0	レベル O を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

UARTO チャネル 1 のエラーフラグ設定

・シリアル・フラグ・クリア・トリガ・レジスタ01 (SIR01) すべてのエラーフラグをクリアに設定します。

略号:SIR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	FECT	PECT	OVCT
													01	01	01
_	_	_	_	_	_	_	_	_	_	_	_	_	1	1	1

ビット2

FECT01	チャネル n のフレーミング・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの FEFmn ビットを 0 にクリアする

ビット1

PECT01	チャネルnのパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの PEFmn ビットを 0 にクリアする

ビット0

OVCT01	チャネル n のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSRmn レジスタの OVFmn ビットを 0 にクリアする

UARTO チャネル 1 ノイズ・フィルタ ON

・ノイズ・フィルタ許可レジスタ0 (NFENO) ノズル・フィルタをONに設定します。

略号:NFEN0

7	6	5	4	3	2	1	0
0	0	0	0	0	SNFEN10	0	SNFEN00
Х	X	Х	X	X	X	X	1

SNFEN00	RxD0 端子のノイズ・フィルタ使用可否
0	ノイズ・フィルタ OFF
1	ノイズ・フィルタ ON

UARTO チャネル 1 の初期設定

- ・シリアル・モード・レジスタ 01(SMR01) UART0チャネル 1 を下記のように設定にします。
- ・動作クロックはCK00
- ・転送クロックはCK00の分周クロック(2分周)
- ・RxD0端子の有効エッジ
- ・立ち下がりエッジをスタート・ビットとして検出
- ・UARTモード
- 割り込み要因は転送完了割り込み

略号:SMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CCS	0	0	0	0	0	STS	0	SIS	1	0	0	MD	MD	MD
01	01						01		010				012	011	010
0	0	Χ	Χ	Χ	Χ	Χ	1	Χ	0	Χ	Χ	Χ	0	1	0

ビット 15

CKS01	チャネル n の動作クロック(f _{MCK})の選択
0	SPSm レジスタで設定した動作クロック CKm0
1	SPSm レジスタで設定した動作クロック CKm1

ビット 14

CCS01	チャネル n の転送クロック(f _{TCLK})の選択
0	CKSmn ビットで指定した動作クロック fmck の分周クロック
1	SCKp 端子からの入力クロック f _{SCK} (CSI モードのスレーブ転送)

ビット8

STS01	スタート・トリガ要因の選択
0	ソフトウエア・トリガのみ有効(CSI, UART 送信, 簡易 I2C 時に選択)
1	RxDq 端子の有効エッジ(UART 受信時に選択)

ビット6

SIS01	UART モードでのチャネル n の受信データのレベル反転の制御
0	立ち下がりエッジをスタート・ビットとして検出します。 入力される通信データは、そのまま取り込まれます。
1	立ち上がりエッジをスタート・ビットとして検出します。 入力される通信データは、反転して取り込まれます。

ビット2-1

MD012	MD011	チャネル n の動作モードの設定
0	0	CSI ₹− ド
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

MD010	チャネル n の割り込み要因の選択
0	転送完了割り込み
1	バッファ空き割り込み
	(転送データが SDRmn レジスタからシフト・レジスタに転送されたタイミングで発生)

UARTO チャネル 1 のシリアル通信動作設定

・シリアル通信動作設定レジスタ 01(SCR01) UART0のチャネル1を以下のように設定をします。

動作モード:受信のみを行うクロックの位相:タイプ1データ転送順序:LSBファーストデータ長:8ビット・データ長

略号: SCR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TXE	RXE	DAP	CKP	0	EOC	PTC	PTC	DIR	0	SLC	SLC	0	1	DLS	DLS
01	01	01	01		01	011	010	01		011	010			011	010
0	1	0	0	Χ	1	1	0	1	Х	0	1	X	X	1	1

ビット 15 - 14

TXE01	RXE01	チャネル n の動作モードの設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット 13 - 12

DAP01	CKP01	CSI モードでのデータとクロックの位相選択
0	0	タイプ1
0	1	タイプ 2
1	0	タイプ 3
1	1	タイプ 4

ビット 10

EOC01	エラー割り込み信号(INTSREx (x = 0-3))のマスク制御
0	エラー割り込み INTSREx の発生を禁止する(INTSRx が発生する)
1	エラー割り込み INTSREx の発生を許可する(エラー発生時、INTSRx は発生しない)

ビット9-8

PTC	PTC	UART モードでの	Dパリティ・ビットの設定
011	010	送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

ビット7

DIR01	CSI, UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット5-4

SLC011	SLC010	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット(mn = 00, 02, 10, 12 のみ)
1	1	設定禁止

ビット1-0

DLS011	DLS 010	CSI, UART モードでのデータ長の設定
0	1	9 ビット・データ長(SDRmn レジスタのビット 0-8 に格納)(UART モード時のみ選択可)
1	0	7 ビット・データ長(SDRmn レジスタのビット 0-6 に格納)
1	1	8 ビット・データ長(SDRmn レジスタのビット 0-7 に格納)
その他		設定禁止

UARTO チャネル 1のボーレート設定

シリアル・データ・レジスタ 01(SDR01)
 転送クロックを9600bpsに設定します。
 (9600bps = f_{MCK} + 208 = 2MHz ÷ 208)

略号: SDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	0	0	1	1	1	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	X

ビット 15 - 9

		S	DR01[15	5:9]			動作クロック(f _{MCK})の分周による転送クロック設定			
0	0	0	0	0	0	0	f _{MCK} /2			
0	0	0	0	0	0	1	f _{MCK} /4			
							·			
-										
1	1	0	0	1	1	1	f _{MCK} /208 (= f _{MCK} /{(103+1)×2})			

UART0 出力許可設定

・シリアル出力許可レジスタ0(SOE0) シリアル通信動作を出力停止に設定します。

略号:SOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SOE01	SOE00
Х	Х	Χ	Х	Х	Χ	Χ	Χ	Х	Χ	Χ	Χ	X	X	Х	0

ビット0

SOE00	チャネル n のシリアル出力許可/停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

RxD0 端子初期設定

・ポート・モード・レジスタ(PM5) P55を入力モードに設定します。

略号: PM5

	7	6	5	4	3	2	1	0
I	1	PM56	PM55	PM54	PM53	PM52	PM51	1
I	1	Х	1	Х	X	X	Х	1

PM55	Pmn 端子の入出力モードの選択
0	出カモード(出力ポートとして機能(出力バッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

5.9.8 INTP 初期設定

図 5-15 に INTP 初期設定のフローチャートを示します。

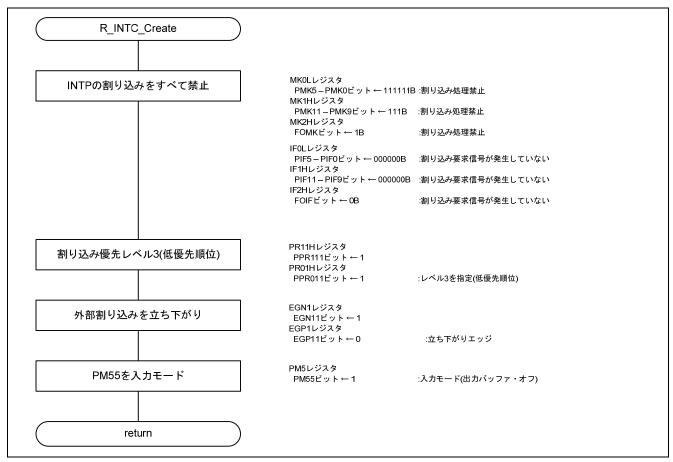


図 5-15 INTP 初期設定

INTP 割り込みすべて禁止

- ・割り込み要求フラグ・レジスタ(MKOL/MK1H) INTPすべての割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF0L/IF1H) INTPすべての割り込み要求フラグをクリアに設定します。

略号:MK0L

7	6	5	4	3	2	1	0
PMK5	PMK4	PMK3	PMK2	PMK1	PMK0	LVIMK	WDTIMK
1	1	1	1	1	1	X	Х

ビット7-2(n=0-5)

PMKn	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号:MK1H

7	6	5	4	3	2	1	0
PMK11	PMK10	PMK9	PMK8	PMK7	KRMK	TMKAMK	ADMK
1	1	1	X	X	X	X	Х

ビット7-5 (n = 9 - 11)

PMKn	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号:IF0L

0	0	0	0	0	0	Х	Х
PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	LVIIF	WDTIIF
/	6	5	4	3	2	1	0

ビット7-2(n=0-5)

PIFn	割り込み要求フラグ					
0	り込み要求信号が発生していない					
1	割り込み要求信号が発生し、割り込み要求状態					

略号:IF1H

7	6	5	4	3	2	1	0
PIF11	PIF10	PIF9	PIF8	PIF7	KRIF	TMKAIF	ADIF
0	0	0	X	X	X	Х	Х

ビット7-5(n=9-11)

PIFn	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

INTP 割り込み優先レベル3(低優先順位)

優先順位フラグ・レジスタ(PR11H,PR01H) 割り込みをレベル3(低優先順位)に設定します。

略号:PR11H

7	7 6 5		4	4 3		1	0	
PPR111	R111 PPR110 PPR19 PPR18		PPR18	PPR17	KRPR1	TMKAPR1	ADPR1	
1	X	X	X	X	X	X	X	

略号: PR01H

	7	7 6 5 4		4	3	2	1	0
	PPR011	PPR010	PPR09	PPR08	PPR07	KRPR0	TMKAPR0	ADPR0
ſ	1	X	X	X	X	X	X	X

ビット7

PPR011	PPR111	優先順位レベルの選択
0	0	レベル 〇 を指定(高優先順位)
0	1	レベル 1 を指定
1	0	レベル2を指定
1	1	レベル3を指定(低優先順位)

INTP 外部割り込み立ち下がり

・外部割り込み立ち下がりエッジ許可レジスタ(EGN1) 外部割り込み立ち上がりエッジ許可レジスタ(EGP1), 立下りエッジに設定します。

略号:EGN1

7	6	5	4	3	2	1	0
0	0	0	0	EGN11	EGN10	EGN9	EGN8
Χ	Х	Х	Х	1	Χ	Х	Х

略号:EGP1

7	7 6 5		7 6 5 4		7 6 5 4		3	2	1	0
0	0 0		0 EGP11		EGP10	EGP9	EGP8			
Х	X	X	X	0	X	Х	Х			

EGP11	EGN11	INTPn 端子の有効エッジの選択(n = 0-11)
0	0	エッジ検出禁止
0	1	立ち下がりエッジ
1	0	立ち上がりエッジ
1	1	レ立ち上がり、立ち下がりの両エッジ

PM55 を入力モード

・ポート・モード・レジスタ(PM5) P55を入力モードに設定します。

略号: PM5

7	6	5	4	3	2	1	0
1	PM56	PM55	PM54	PM53	PM52	PM51	1
1	X	1	X	X	X	X	1

PM55	Pmn 端子の入出力モードの選択
0	出カモード(出カポートとして機能(出カバッファ・オン))
1	入力モード(入力ポートとして機能(出力バッファ・オフ))

5.9.9 メイン処理

図 5-16 にメイン処理(1/2)のフローチャートを示します。

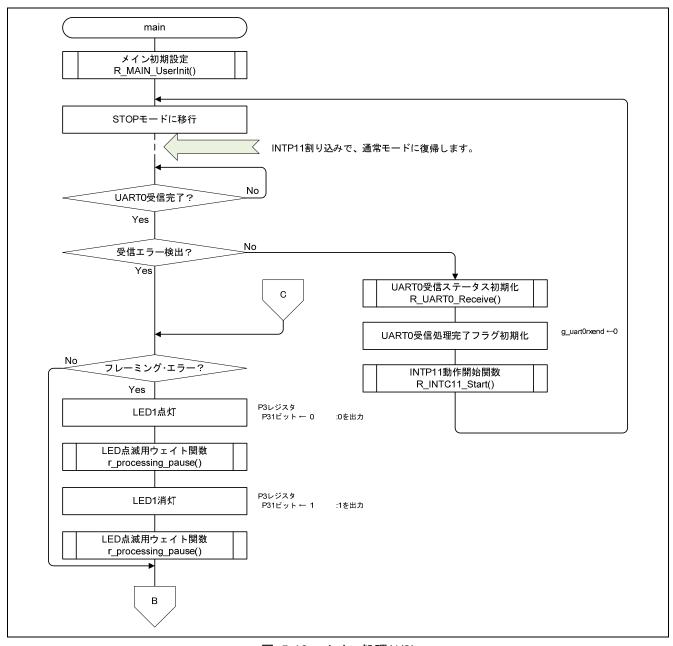


図 5-16 メイン処理(1/2)

図 5-17 にメイン処理(2/2)のフローチャートを示します。

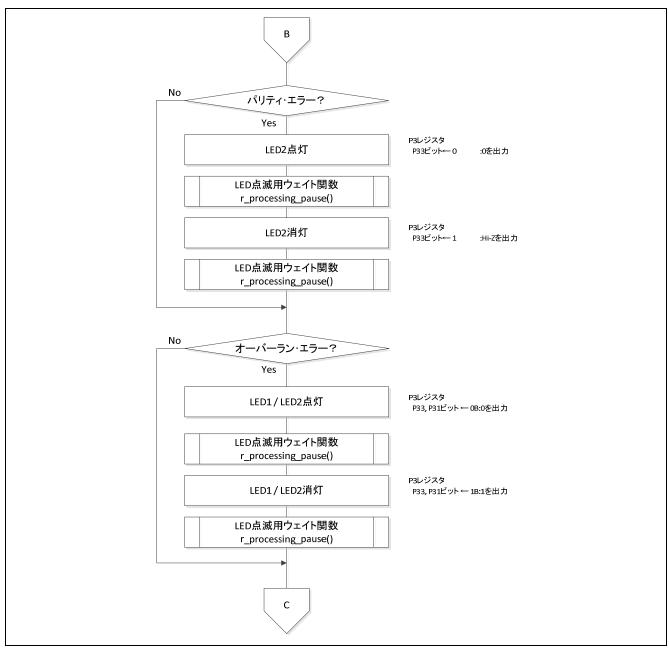


図 5-17 メイン処理(2/2)

5.9.10 メイン初期設定

図 5-18 にメイン初期設定のフローチャートを示します。

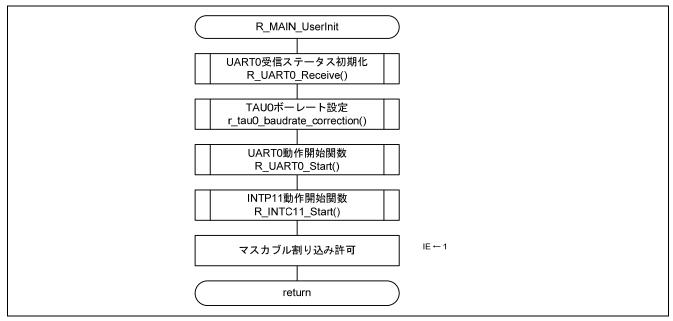


図 5-18 メイン初期設定

5.9.11 UARTO 受信ステータス初期化

図 5-19 に UARTO 受信ステータス初期化のフローチャートを示します。

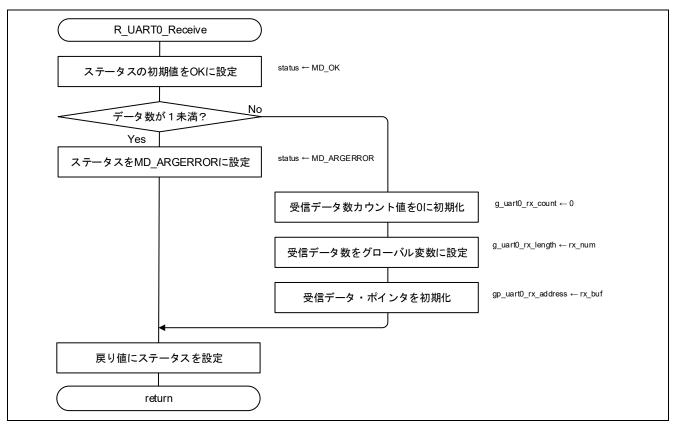


図 5-19 UARTO 受信ステータス初期化

5.9.12 UARTO 動作開始関数

図 5-20 に UARTO 動作開始関数のフローチャートを示します。

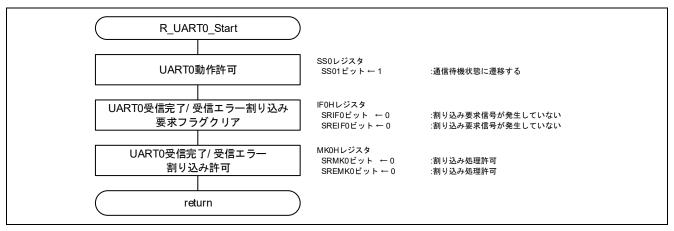


図 5-20 UARTO 動作開始関数

UARTO の動作許可

・シリアル・チャネル開始レジスタ 0 (SSO) 通信待機状態に設定します。

略号: SS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SS0	SS0
														1	0
Х	Х	Χ	Х	Х	Х	Χ	Χ	Х	Х	Х	Χ	Χ	Χ	1	X

SS0 1	チャネル n の動作開始トリガ
0	トリガ動作しない
1	SEmn ビットに1をセットし,通信待機状態に遷移する

UARTO の受信完了/受信エラー割り込み許可

・割り込み要求フラグ・レジスタ(MK0H) UARTOの割り込みを許可に設定します。

・割り込み要求フラグ・レジスタ(IFOH) UARTO割り込み要求フラグをすべてクリアに設定します。

略号:IF0H

_	7	6	5	4	3	2	1	0
	ST1IF					SRIF0	STIF0	
	CSIIF10	TMIF00	SREIF0	0	0	CSIIF01	CSIIF00	PIF6
	IICIF10					IICIF01	IICIF00	
	Χ	X	0	Х	Х	0	X	Х

ビット5

SREIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

ビット2

SRIF0	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号:MK0H

7	6	5	4	3	2	1	0
ST1MK					SRMK0	STMK0	
CSIMK10	TMMK00	SREMK0	1	1	CSIMK01	CSIMK00	PMK6
IICMK10					IICMK01	IICMK00	
X	Х	0	Х	Х	0	Х	X

ビット5

I	SREMK0	割り込み処理の制御
I	0	割り込み処理許可
	1	割り込み処理禁止

SRMK0	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

5.9.13 TAU0 ボーレート設定

図 5-21 に TAU0 ボーレート設定(1/2)設定のフローチャートを示します。

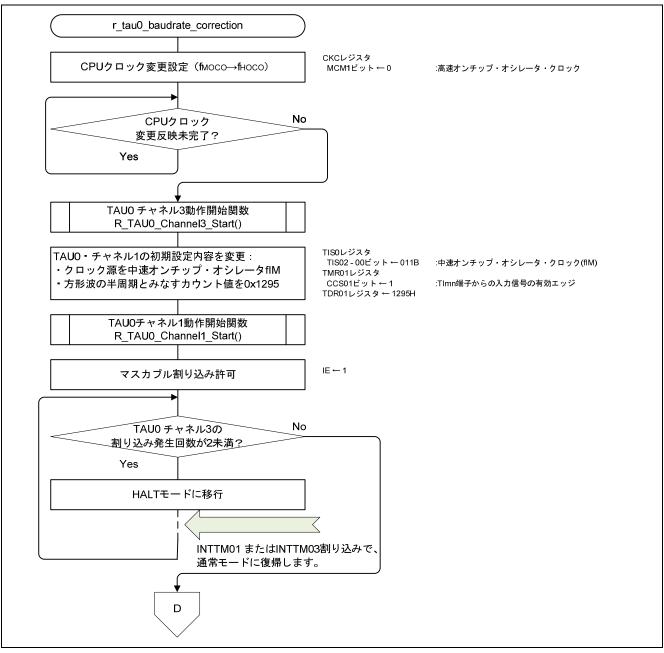


図 5-21 TAU0 ボーレート設定(1/2)

図 5-22 に TAU0 ボーレート設定(2/2)設定のフローチャートを示します。

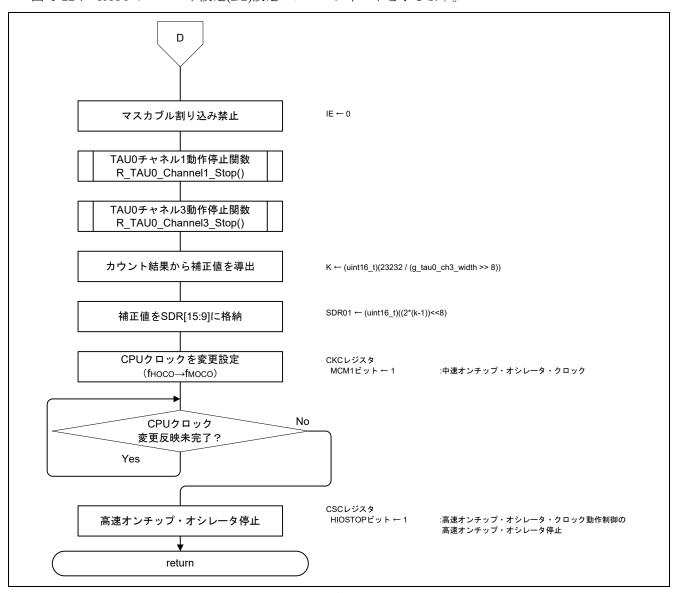


図 5-22 TAU0 ボーレート設定(2/2)

CPU クロック設定変更設定

・システム・クロック制御レジスタ(CKC) 高速から中速オンチップ・オシレータ・クロックに設定します。

略号:CKC

 7	6 5		4	3	2	1	0
CLS	S CSS MCS M		MCM0	0	0	MCS1	MCM1
Х	X	Х	X	X	Х	Х	1

ビット0

MCM1	メイン・オンチップ・オシレータ・クロック(foco)の動作制御
0	高速オンチップ・オシレータ・クロック
1	中速オンチップ・オシレータ・クロック

TAU0 チャネル 1 のタイマ入力の設定

・タイマ入力選択レジスタ0 (TISO) 中速オンチップ・オシレータ・クロックに設定します。

略号:TIS0

7	6 5		6 5 4		2	1	0
0	TIS06 TIS05		TIS04	0	TIS02	TIS01	TIS00
X	X	X	X	X	0	1	1

ビット2-0

TIS02	TIS01	TIS00	チャネル1で使用するタイマ入力の選択
0	0	0	タイマ入力端子(TI01)の入力信号
0	0	1	ELC からのイベント入力信号
0	1	0	タイマ入力端子(TI01)の入力信号
0	1	1	中速オンチップ・オシレータ・クロック(f _{IM})
1	0	0	低速オンチップ・オシレータ・クロック(fェ)
	上記以外		設定禁止

TAU0 チャネル 1 のカウント・クロックの設定

・タイマ・モード・レジスタ 01 (TMR01) 入力信号の有効エッジに設定します。

略号:TMR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS	CKS	0	ccs	SPLIT	STS	STS	STS	CIS	CIS	0	0	MD	MD	MD	MD
011	010		01	01	012	011	010	011	010			013	012	011	010
Х	X	Χ	1	X	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ

ビット 12

CCS01	チャネル n のカウント・クロック(fтськ)の選択
0	CKSmn0, CKSmn1 ビットで指定した動作クロック(f _{MCK})
1	Tlmn 端子からの入力信号の有効エッジ

TAU0 チャネル 1 のコンペア値設定

・タイマ・データ・レジスタ 01 (TDR01) TAU0 のチャネル 1 のコンペア値を 1295H に設定します。

略号:TDR01

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	0	0	1	0	1	0	0	1	0	1	0	1

5.9.14 INTP11 動作開始関数

図 5-23 に INTP11 動作開始関数のフローチャートを示します。

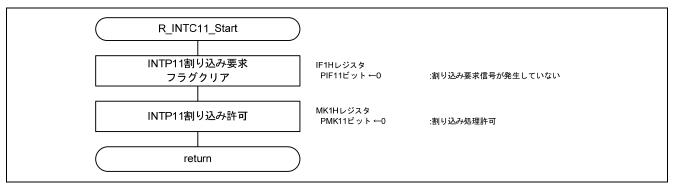


図 5-23 INTP11 動作開始関数

INTP11割り込み許可

- ・割り込み要求フラグ・レジスタ(IF1H)
- 割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK1H)

割り込みを許可に設定します。

略号:IF1H

	7	6	5	4	3	2	1	0
I	PIF11	PIF10	PIF9	PIF8	PIF7	KRIF	TMKAIF	ADIF
I	0	Х	X	X	X	X	Х	Х

ビット7

PIF11	割り込み要求フラグ			
0	割り込み要求信号が発生していない			
1	割り込み要求信号が発生し、割り込み要求状態			

略号:MK1H

7	6	5	4	3	2	1	0
PMK11	PMK10	PMK9	PMK8	PMK7	KRMK	TMKAMK	ADMK
0	Х	X	X	X	X	Х	Х

PMK11	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

5.9.15 TAU0 チャネル 3 動作開始関数

図 5-24 に TAU0 チャネル 3 動作開始関数のフローチャートを示します。

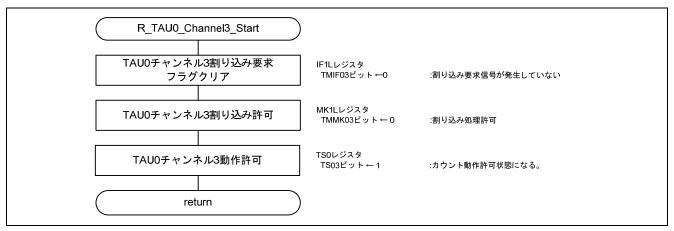


図 5-24 TAU0 チャネル 3 動作開始関数

TAU0 チャネル 3 の割り込み許可

- ・割り込み要求フラグ・レジスタ(IF1L) 割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK1L) 割り込み許可に設定します。

略号:IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	IICAIF0	SREIF1	SRIF1 CSIIF11 IICIF11
0	Х	Х	Х	Х	Х	Х	Х

ビット7

TMIF03	割り込み要求フラグ				
0	削り込み要求信号が発生していない				
1	割り込み要求信号が発生し、割り込み要求状態				

略号:MK1L

	1	6	5	4	3	2	1	0
								SRMK1
	TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	IICAMK0	SREMK1	CSIMK11
L								IICMK11
	0	Х	Х	Х	Х	Х	Х	Х

TMMK03	割り込み処理の制御				
0	割り込み処理許可				
1	割り込み処理禁止				

TAU0 チャネル 3 カウント動作許可

・タイマ・チャネル開始レジスタ 0 (TS0) カウント許可状態に設定します。

略号 : TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH 03	0	TSH 01	0	0	0	0	0	TS03	TS02	TS01	TS00
Χ	Χ	Χ	Χ	Χ	Χ	Х	Х	Χ	Χ	Χ	Χ	1	Χ	Χ	Χ

TS03	チャネル n の動作許可(スタート)トリガ
0	トリガ動作しない
1	TEmn ビットを1にセットし,カウント動作許可状態になる。

5.9.16 TAU0 チャネル 1 動作開始関数

図 5-25 に TAU0 チャネル 1 動作開始関数のフローチャートを示します。



図 5-25 TAU0 チャネル 1 動作開始関数

TAU0 チャネル 1 の割り込み許可

- ・割り込み要求フラグ・レジスタ(IF1L)
- 割り込み要求フラグをクリアに設定します。
- ・割り込み要求フラグ・レジスタ(MK1L) 割り込み許可に設定します。

略号:IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	IICAIF0	SREIF1	SRIF1 CSIIF11 IICIF11
Х	Х	0	Х	X	Х	Х	Х

ビット5

TMIF01	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号:MK1L

7	6	5	4	3	2	1	0
TMMK03	TMMK02	TMMK01	TMMK03H	TMMK01H	IICAMK0	SREMK1	SRMK1 CSIMK11 IICMK11
Х	Х	0	Х	Х	X	X	х

TMMK01	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

TAU0 チャネル 1 のタイマ出力許可

・タイマ出力許可レジスタ 0 (TOE0) タイマ出力を許可に設定します。

略号:TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE0	TOE0	TOE0	TOE0
												3	2	1	0.
Χ	Х	Х	Х	Χ	Χ	Х	Х	Χ	Χ	Х	Х	Х	Χ	1	Χ

ビット1

TOE0	チャネル n のタイマ出力許可/禁止
1	
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 チャネル 1 動作許可

・タイマ・チャネル開始レジスタ 0 (TSO) カウント許可状態に設定します。

略号: TS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TSH 03	0	TSH 01	0	0	0	0	0	TS03	TS02	TS01	TS00
Х	Χ	Χ	Χ	Χ	Х	Χ	Χ	Χ	Χ	Χ	Х	Χ	Χ	1	Х

TS	301	チャネル n の動作許可(スタート)トリガ
	0	トリガ動作しない
	1	TEmn ビットを1にセットし,カウント動作許可状態になる。

5.9.17 TAU0 チャネル 1 動作停止関数

図 5-26 に TAU0 チャネル 1 動作停止関数のフローチャートを示します。

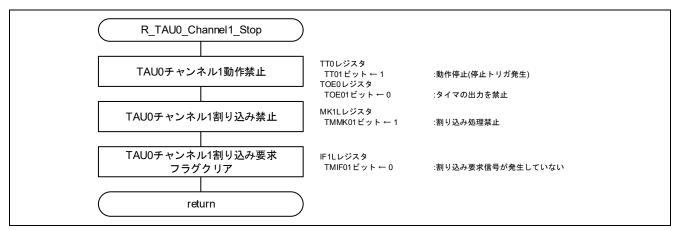


図 5-26 TAU0 チャネル 1 動作停止関数

TAU0 チャネル 1 の動作禁止

・タイマ・チャネル停止レジスタ 0 (TT0) TAUO の動作を停止に設定します。

略号: TT0

 15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TTH	0	TTH	0	0	0	0	0	TT0	TT0	TT0	TT0
				03		01						3	2	1	0
Х	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	1	Х

TT	チャネル n の動作停止トリガ
01	テヤイルロの動作停止ドッカ
0	TEmn ビットを 0 にクリアし,カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

TAU0 チャネル 1 のタイマ出力禁止

・タイマ出力許可レジスタ 0 (TOE0) タイマ出力を禁止に設定します。

略号:TOE0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TOE0	TOE0	TOE0	TOE0
												3	2	1	0.
Х	Χ	Х	Χ	Х	Х	Х	Χ	Х	Х	Х	Х	Х	Х	0	Х

ビット1

TOE0	チャネル n のタイマ出力許可/禁止
1	
0	タイマの出力を禁止
1	タイマの出力を許可

TAU0 チャネル 1 の割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK1L) 割り込み禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF1L) 割り込み要求フラグをクリアに設定します。

略号:MK1L

7	7 6 5		4	3	2	1	0
TMMK03	TMMK02	TMMK01	ТММК03Н	TMMK01H	IICAMK0	SREMK1	SRMK1 CSIMK11 IICMK11
Х	Х	1	Х	Х	Х	Х	Х

ビット5

TMMK	01	割り込み処理の制御
0		割り込み処理許可
1		割り込み処理禁止

略号:IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	IICAIF0	SREIF1	SRIF1 CSIIF11 IICIF11
Х	Х	0	Х	Х	Х	Х	Х

TMIF01	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5.9.18 TAU0 チャネル 3 動作停止関数

図 5-27 に TAU0 チャネル 3 動作停止関数のフローチャートを示します。



図 5-27 TAU0 チャネル 3 動作停止関数

TAU0 チャネル 3 の動作禁止

・タイマ・チャネル停止レジスタ 0 (TT0) TAUO の動作を停止に設定します。

略号: TT0

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
I	0	0	0	0	TTH	0	TTH	0	0	0	0	0	TT0	TT0	TT0	TT0
					03		01						3	2	1	0
ĺ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Χ	Х	Х	Х	1	Χ	Χ	Χ

TT	チャネル n の動作停止トリガ
03	テャイルII の割TF庁正トリカ
0	TEmn ビットを 0 にクリアし,カウント動作停止状態になる。
1	動作停止(停止トリガ発生)

TAU0 チャネル 3 の割り込み禁止

・割り込み要求フラグ・レジスタ(MK1L)

割り込み禁止に設定します。

・割り込み要求フラグ・レジスタ(IF1L)

割り込み要求フラグをクリアに設定します。

略号:MK1L

7	6	5	4	3	2	1	0
TMMK03	TMMK02	TMMK01	ТММК03Н	TMMK01H	IICAMK0	SREMK1	SRMK1 CSIMK11 IICMK11
1	Х	X	X	X	X	X	Х

ビット7

TMMK03	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号:IF1L

7	6	5	4	3	2	1	0
TMIF03	TMIF02	TMIF01	TMIF03H	TMIF01H	IICAIF0	SREIF1	SRIF1 CSIIF11 IICIF11
0	X	Х	X	X	X	X	Х

TMIF03	割り込み要求フラグ						
0	割り込み要求信号が発生していない						
1	割り込み要求信号が発生し、割り込み要求状態						

5.9.19 LED 点滅用ウェイト関数

図 5-28 に LED 点滅用ウェイト関数のフローチャートを示します。

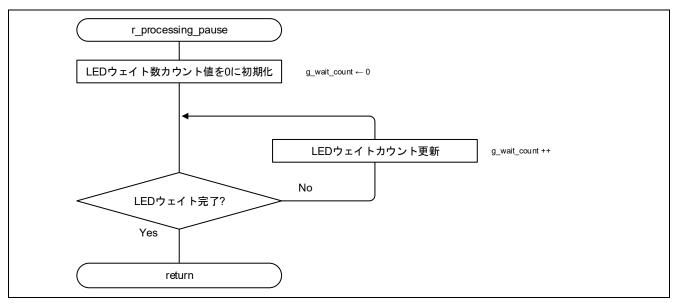


図 5-28 LED 点滅用ウェイト関数

5.9.20 TAU0 チャネル 3 カウント完了割り込み関数

図 5-29 に TAU0 チャネル 3 カウント完了割り込み関数のフローチャートを示します。

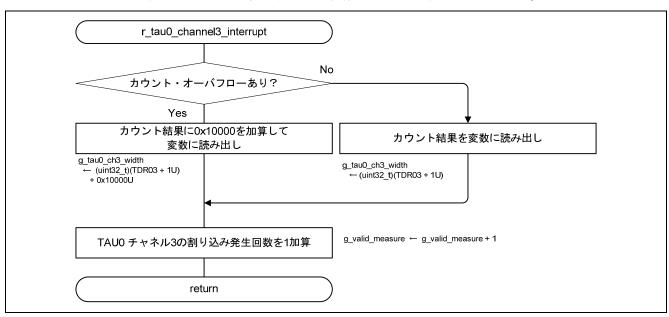


図 5-29 TAU0 チャネル 3 カウント完了割り込み関数

5.9.21 INTP11 割り込み処理

図 5-30 に INTP11 割り込み処理のフローチャートを示します。

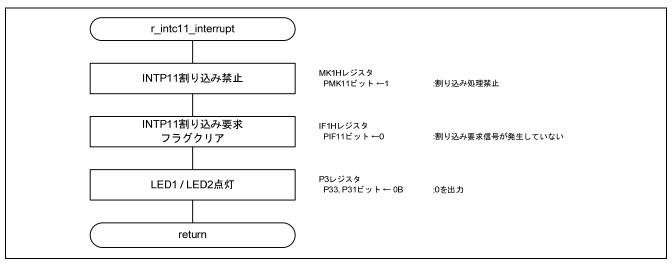


図 5-30 INTP11 割り込み処理

INTP11割り込み禁止

- ・割り込み要求フラグ・レジスタ(MK1H) INTPの割り込みを禁止に設定します。
- ・割り込み要求フラグ・レジスタ(IF1H) INTPの割り込み要求フラグをクリアに設定します。

略号:MK1H

7	6	5	4	3	2	1	0
PMK11	PMK10	PMK9	PMK8	PMK7	KRMK	TMKAMK	ADMK
1	Х	Х	Х	Х	Χ	Х	Х

ビット7

PMK11	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

略号:IF1H

7	6	5	4	3	2	1	0
PIF11	PIF10	PIF9	PIF8	PIF7	KRIF	TMKAIF	ADIF
0	X	X	Х	Х	X	Х	Х

PIF11	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

5.9.22 UART0 受信完了割り込み処理

図 5-31 に UARTO 受信完了割り込み処理のフローチャートを示します。

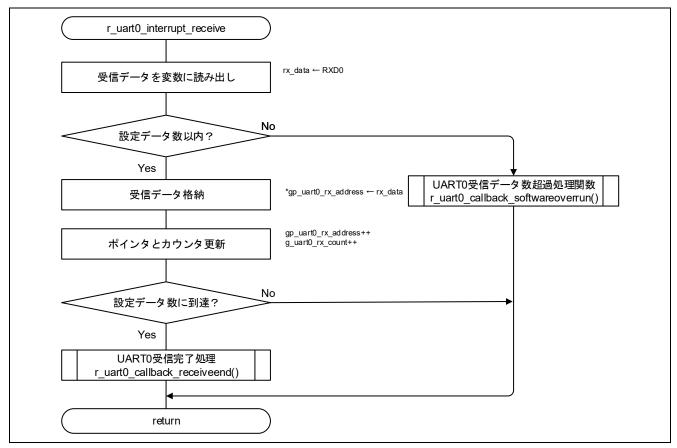


図 5-31 UARTO 受信完了割り込み処理

5.9.23 UARTO 受信データ数超過処理関数

図 5-32 に UARTO 受信データ数超過処理関数のフローチャートを示します。

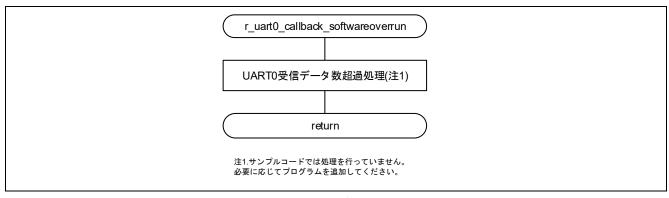


図 5-32 UARTO 受信データ数超過処理関数

5.9.24 UART0 受信完了処理

図 5-33 に UARTO 受信完了処理のフローチャートを示します。

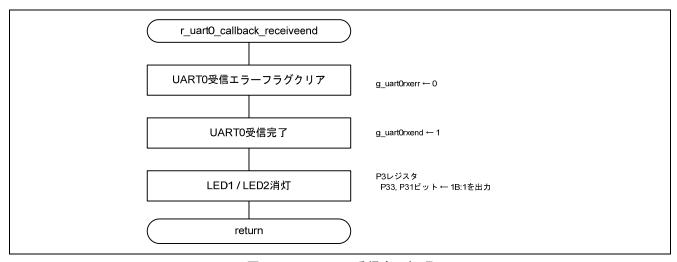


図 5-33 UARTO 受信完了処理

5.9.25 UART0 エラー割り込み関数

図 5-34 に UARTO エラー割り込み関数のフローチャートを示します。

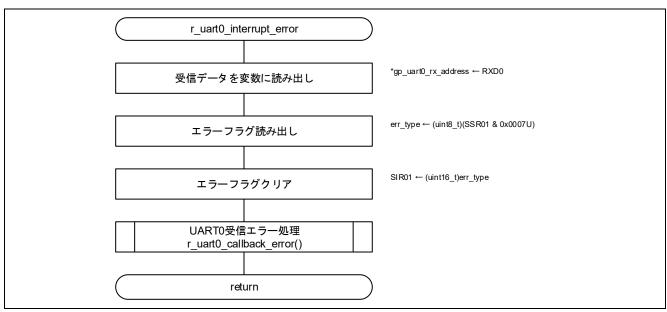


図 5-34 UART0 エラー割り込み関数

5.9.26 UARTO 受信エラー処理

図 5-35 に UARTO 受信エラー処理のフローチャートを示します。

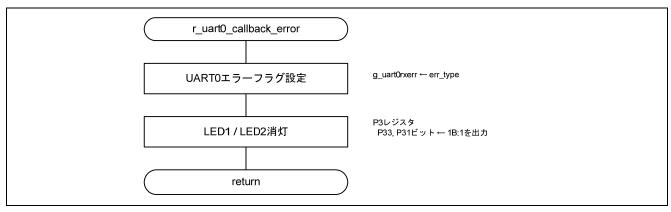


図 5-35 UARTO 受信エラー処理

6. サンプルコード

サンプルコードは、ルネサスエレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G11 ユーザーズマニュアル ハードウェア編 (R01UH0637JJ)
RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

http://japan.renesas.com/

お問合せ先

http://japan.renesas.com/contact/

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

		改訂内容		
Rev.	発行日	ページ	ポイント	
1.00	2016.10.31	_	初版発行	
1.01	2017.01.06	22,24,25	引数と宣言を修正	

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意 事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットの かかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス(予約領域)のアクセス禁止

【注意】リザーブアドレス(予約領域)のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス(予約領域)があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子(または外部発振回路)を用いたクロックで動作を開始するシステムでは、 クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子 (または外部発振回路)を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定し てから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部 ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

- 1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 2. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する福宝がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 3. 本資料に記載された製品デ・タ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権 に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許 諾するものではありません。
- 4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
- 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、

各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準: コンピュータ、OA機器、通信機器、計測機器、AV機器、

家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準:輸送機器(自動車、電車、船舶等)、交通用信号機器、

防災・防犯装置、各種安全装置等

当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム(生命維持装置、人体に埋め込み使用するもの等)、もしくは多大な物的損害を発生させるおそれのある機器・システム(原子力制御システム、軍事機器等)に使用されることを意図しておらず、使用することはできません。 たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。 なお、ご不明点がある場合は、当社営業にお問い合わせください。

- 6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に 関して、当社は、一切その責任を負いません。
- 9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
- 10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
- 注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



営業お問合せ窓口

http://www.renesas.com

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24(豊洲フォレシア)

技術的なお問合せおよび資料のご請求は下記へどうぞ。 総合お問合せ窓口:https://www.renesas.com/contact/