为 IoT 边缘开发提供新选择项的 64 位 RISC-V 微处理器

前田武志、MPU 事业发展部、企业基础设施事业部、物联网及基础设施事业本部、瑞萨电子有限公司

概要

IoT 边缘设备正在全球范围内快速得到应用，作为通过网络连接各种传感器和云的设备，其重要性与日俱增。越来越多的 IoT 边缘设备采用可搭载 Linux 等高性能操作系统的 64 位微处理器。此外，由于近年来国际形势的影响，为了实现稳定的 IoT 设备供应，客户开始要求微处理器搭载的 CPU 架构具备更多的选择项。RZ/Five 是为了解决这些课题而诞生的产品，拥有众多优势。

增加 CPU 选择项、提供高性能 CPU

作为搭载 64 位 RISC-V CPU 的微处理器，RZ/Five 为客户提供了更广泛的 CPU 选择范围，CPU 性能较同类产品优秀。

采用 RISC-V 开源 ISA

RISC-V CPU 与其它 CPU 主要的差异是，RISC-V CPU 为开源架构，而其它 CPU 为专有架构。因为 CPU 架构技术是开源的，所以不易受到地缘政治风险、垄断风险和非中立性风险等影响，可以说是适合微处理器长期供应的 CPU 架构。

采用兼容 RISC-V ISA 架构的晶心 AX45MP

为了尽快将兼容 RISC-V ISA 的通用微处理器推向市场，采用了晶心科技的 IP，该公司为 RISC-V 国际组织创始成员之一。此举使搭载了兼容 RISC-V ISA 64 位 CPU 的 RZ/Five 成功地完成提前发布。

在同类产品中出色的 CPU 性能

AX45MP 拥有在同类产品中出色的 CPU 性能，可望达到 Arm® Cortex®-A53 的 1.3 倍左右。

降低 RISC-V 引进壁垒的措施

可实现从 Arm 到 RISC-V 或从 RISC-V 到 Arm 等相互迁移的可扩展开发环境，能够增加客户对 CPU 的选择项，提高产品开发效率。此外，微处理器 RZ/Five（RISC-V）和 RZ/G2UL（Arm）具有引脚兼容性，可使用相同的电路板设计，因此能削减开发成本，提高开发效率。

© 2022 Renesas Electronics

可扩展的 SMARC 规范开发环境

评估套件由搭载 RZ/Five、DDR 内存等的 SMARC 规范模块板，以及搭载了 Ethernet、USB、CAN 等连接器的载板组成。只需更换模块板，即可同时评估 RZ/Five（RISC-V）和 RZ/G2UL（Arm）。每个板级支持包（CIP Linux）均由瑞萨电子提供，因此客户可以利用标准 API，专注于应用软件开发。

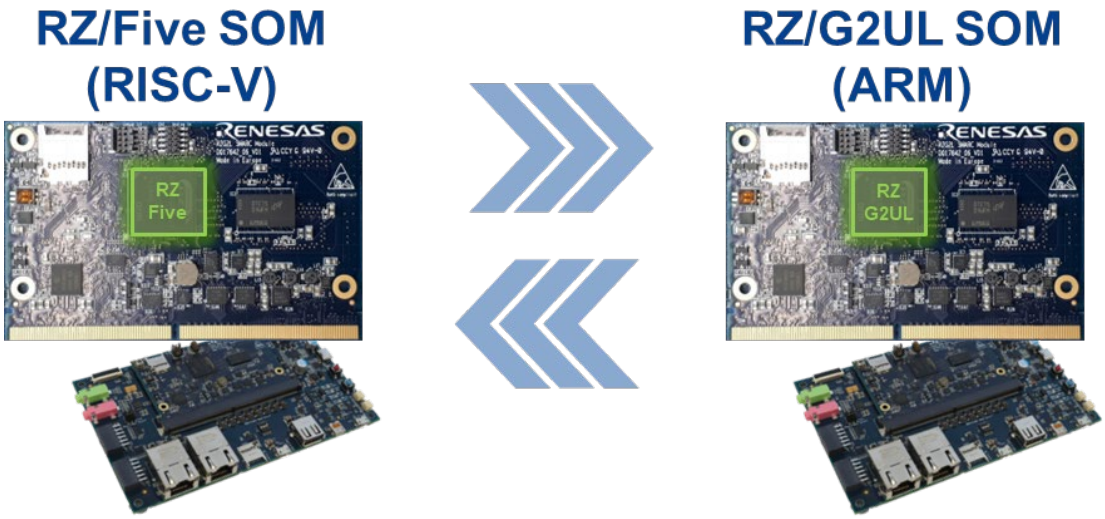

图 1．SMARC2.1 规范的开发环境

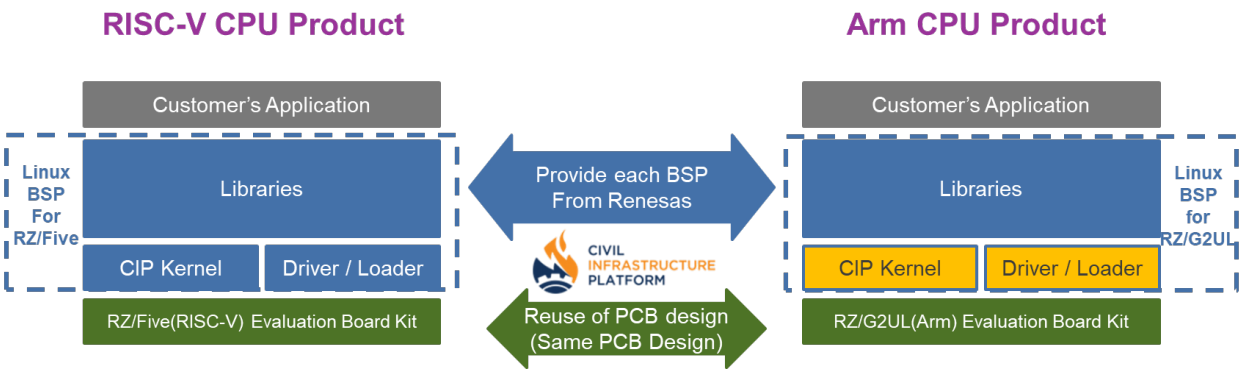

图 2．Linux 板级支持包与应用程序兼容性

RZ/Five（RISC-V）与 RZ/G2UL（Arm）的引脚兼容性

引脚兼容性可降低 CPU 架构选择的门槛，提高开发效率，并由于可使用相同的电路板设计而降低总成本。

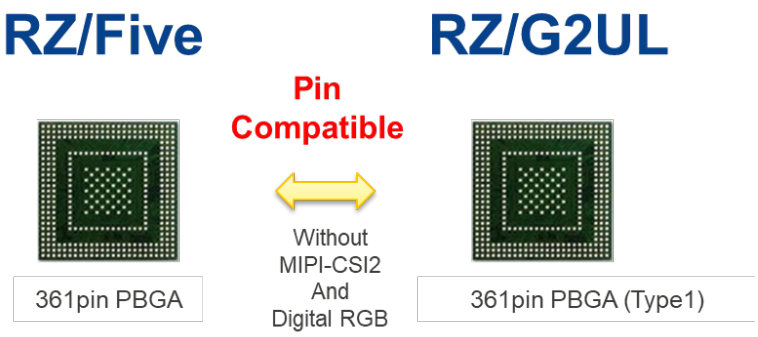

图 3．RZ/Five（RISC-V）与 RZ/G2UL（Arm）的引脚兼容

专用于 IoT 边缘设备的功能

RZ/Five 将专为 IoT 边缘设备设计的功能整合到单芯片上，提高开发效率。

- 1GHz 的 CPU 频率有助于收集和分析传感器信息以及处理网络协议。
- 为了实现多个网络处理，标准配备 2 个千兆位以太网通道和 2 个 CAN FD 通道。
- 另外还配备了可输入传感器模拟信号的 AD 转换器。

性能	RZ/Five
CPU	AX45MP Single Core RISC-V 64bit @1.0GHz
内部 RAM	128KB w/ECC
DRAM I/F	16bit x1ch DDR3L(1.3Gbps)/DDR4(1.6Gbps) w/ECC
USB	USB2.0 Host 1ch, USB2.0 Host/Function 1ch
Ether	Gbit 2ch (361pin package), Gbit 1ch (266pin package)
SDHI	2 x SDHI(UHS-I)/MMC
SPI	1 x SPI Multi I/O (4bit DDR)
CAN	2x CAN-FD
串口	4x I2C, 2x SCI, 5x UART, 3x RSPI
定时器	8x 16bit MTU, 1x WDT
ADC	2x 12bit ADC
封装	361pin, 13x13mm PBGA (0.5mmPitch) 266pin, 11x11mm PBGA (0.5mmPitch)

表 1：RZ/Five 功能一览

降低系统成本

RZ/Five 中采用多种措施，可降低系统成本从而满足入门级产品的要求。这些措施包括外围组件整合、可优化外围组件的专用电源、四层电路板设计等。

整合两个 12 位模数转换器

RZ/Five 中整合了用于从传感器接收模拟信号输入的 AD 转换器。可削减外部组件的成本。

通过专用 PMIC 优化电源供给系统

针对 RZ/Five 进行过优化的 PMIC（Power Management IC）DA9062，优化电源外围设计，减少组件数量，降低设计的复杂程度。此外，还有助于加快客户产品上市速度。

实现四层电路板设计

包含 DDR4-SDRAM 和标准接口，可实现 RZ/Five 专用的四层电路板。我们已经确认，四层电路板设计的 DDR 信号布线满足 JEDEC 标准的规范。此外，提供四层电路板设计，并将其作为参考设计使用，能够缩短电路板设计时间。

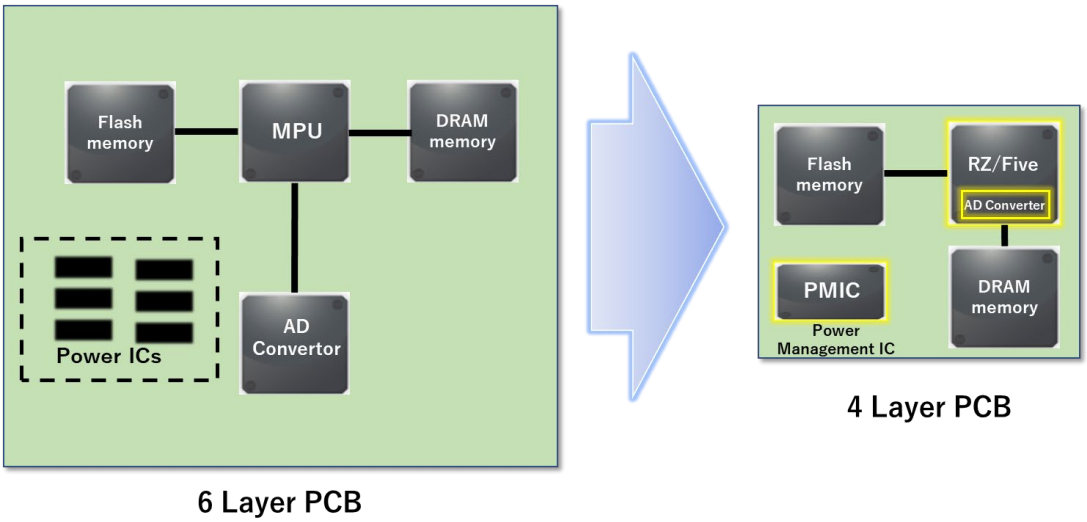

图 4．降低系统成本的措施

减轻产品长期维护负担的 CIP Linux 内核

太阳能逆变器、安全家庭网关、电动汽车充电器等 IoT 边缘设备，从开发、发布到运营的所用时间非常长，因此必须在其整个生命周期内实施维护。如果由客户自行维护，将会耗费巨大的费用和工时成本，这对于客户的开发而言是一个大问题，而 RZ/G 系列以及 RZ/Five 通过采取以下措施，来减轻客户的负担。

- 采用持续超过 10 年维护的工业级 Linux 的 CIP（Civil Infrastructure Platform）Linux 内核
- 以 CIP 的 Linux 内核为基础，提供 VLP（Verified Linux package）。减少客户维护 Linux 的工时

什么是民用基础设施平台（CIP）？

该平台提供了一个基于 Linux 的嵌入式系统所需的基层（base layer），以满足现代社会基础设施的要求。其由 Linux 基金会主导，由世界领先的基础设施系统制造商推动。详细内容请参考此处链接（Civil Infrastructure Platform）。

总结

RZ/Five 是一款采用了开源 RISC-V ISA 的通用微处理器。

瑞萨通过增加 CPU 架构的选择项和提供可扩展的开发环境，提升客户的产品开发效率。

此外，RZ/Five 还搭载了 IoT 边缘设备所必要的功能，帮助客户降低系统成本。

- 增加 CPU 架构的选择项，在需要长期使用产品时降低风险。
- 可实现 RISC-V 和 Arm 相互迁移的可扩展开发环境，提高客户的产品开发效率。
- 降低系统成本的机制，帮助客户削减总成本。

相关信息

- RZ/Five — 搭载 1.0GHz RISC-V CPU 内核（晶心单核 AX45MP）、2 个千兆位以太网通道等的通用微处理器
- RZ/Five Evaluation Board Kit — RZ/Five 评估板套件
- RZ/G2UL — 搭载 1.0GHz 单核 Arm® Cortex®-A55 CPU、200MHz 单核 Arm® Cortex®-M33 CPU、2 个千兆位以太网通道等的通用微处理器

重要通知和免责声明

瑞萨电子株式会社及其关联公司（以下简称“瑞萨”）的技术规范和可靠性数据（包括数据手册）、设计资源（包括参考设计）、应用或其他设计建议、Web 工具、安全信息以及其他资源“按原样”提供，不保证无瑕疵。瑞萨不做任何明示或暗示保证，包括但不限于产品适销性、特定用途适合性或不侵犯第三方知识产权的保证。

这些资源的适用对象为使用瑞萨产品熟练进行设计的开发人员。以下事宜请自行负责：(1)为您的应用选择合适的产品，(2)设计、验证和测试您的应用，(3)确保您的应用符合适用标准以及安全性等所有其他要求。这些资源如有更改，恕不另行通知。瑞萨仅授权您将这些资源用于开发采用瑞萨产品的应用。严禁复制这些资源或用于其他用途。我们未授予任何其他瑞萨知识产权或任何第三方知识产权的许可。

瑞萨对因使用这些资源而产生的任何索赔、损害、成本、损失或负债概不负责，且瑞萨及其代表的全部损失须由您赔偿。瑞萨的产品仅遵守瑞萨的销售通用条款和条件，或书面签订的其他适用条款。使用瑞萨的任何资源不会扩大或更改这些产品的任何适用保修或保修免责声明。

(Rev.1.0 Mar 2020)

公司总部

135-0061, 日本东京江东区

豊洲 3-2-24, TOYOSU FORESIA

https://www.renesas.com

联系信息

有关产品、技术的更多信息，文档的最新版本，或

离您最近的销售办公室，请访问：

https://www.renesas.com/contact-us

商标

瑞萨电子的名称和徽标是瑞萨电子公司的商标。 所有商

标和注册商标均为其各自合法所有者的财产。

© Renesas Electronics Corporation. All rights reserved.
Doc Number: R01WP0012CC0100