

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753
 ルネサス エレクトロニクス株式会社
 問合せ窓口 <http://japan.renesas.com/contact/>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-SH7-A891A/J	Rev.	第1版
題名	WDT 使用上の注意事項について		情報分類	技術情報	
適用製品	下記参照	対象ロット等	関連資料	下記参照	
		全ロット			

下記適用製品のウォッチドッグタイマ (WDT) について、使用上の注意事項があります。

【注意事項】

1. WTCNT の設定値について

タイマ停止中において、インターバルタイマモードで WTCNT に H'FF を設定した場合、1 カウントクロック後の H'FF→H'00 ではオーバフローが発生せず、256 カウントクロック後の H'FE→H'FF でオーバフローが発生します。タイマ動作中に H'FF を設定した場合、すぐにインターバルタイマ割り込みが発生します。

ウォッチドッグタイマモードでは、WTCNT に H'FF を設定しないでください。WTCNT に H'FF を設定すると、CKS[2:0] の選択クロックにかかわらず、すぐに WDT リセットが発生します。このとき、 $\overline{\text{WDTOVF}}$ 信号や内部リセット信号のアサート期間が短くなります。

2. タイマ誤差について

タイマ動作開始後の WTCNT レジスタの最初のカウントアップタイミングは、パワーオンリセットを基点とした WTCNR レジスタの TME ビットのセットタイミングによって、Pφの1サイクル後 (最短) から、CKS[2:0] で選択した分周タイミング (最長) までの間となります。2 回目以降のカウントアップタイミングは選択した分周タイミングとなります。したがって、上記の最初のカウントアップまでの時間差がタイマ誤差となります。タイマ動作中、WTCNT レジスタ書き換え後、最初のカウントアップタイミングも同様です。

3. $\overline{\text{WDTOVF}}$ 信号によるシステムリセットについて

$\overline{\text{WDTOVF}}$ 信号を本 LSI の $\overline{\text{RES}}$ 端子に入力すると、本 LSI を正しく初期化できません。

$\overline{\text{WDTOVF}}$ 信号は、本 LSI の $\overline{\text{RES}}$ 端子に論理的に入力しないようにしてください。 $\overline{\text{WDTOVF}}$ 信号でシステム全体をリセットするときは、図 1 に示すような回路で行ってください。

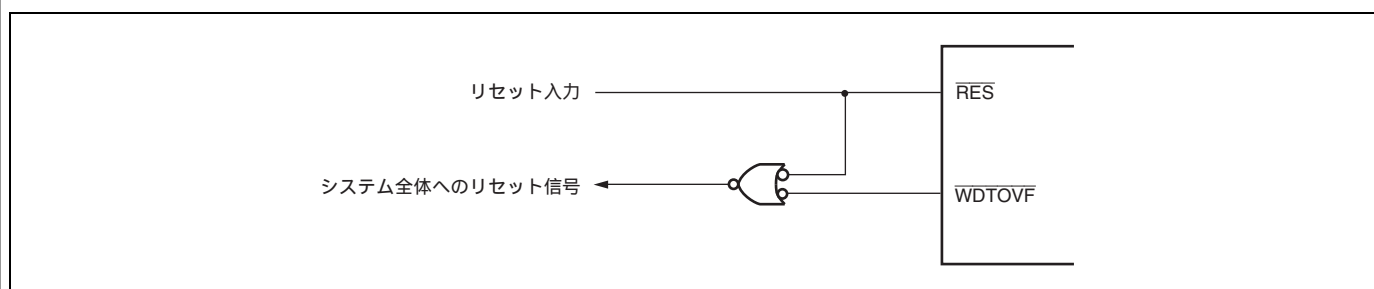


図 1 $\overline{\text{WDTOVF}}$ 信号によるシステムリセット回路例

4. ウォッチドッグタイマモードのマニュアルリセットについて*

ウォッチドッグタイマモードによるマニュアルリセット発生時、バスサイクルは保持されます。バス権解放中や DMAC バースト転送中にマニュアルリセットが発生すると、CPU がバス権を獲得するまでマニュアルリセット例外処理は保留されます。

* SH/Tiny シリーズを除く

【ユーザーズマニュアル誤記訂正】

“SH7080 グループ ユーザーズマニュアル ハードウェア編” を例に、ユーザーズマニュアルの訂正内容を記載します。

14.6.1 WTCNT の設定値

< 訂正前(p.14-10) >

インターバルタイマモードで WTCNT に H'FF を設定した場合、1 カウントクロック後の H'FF→H'00 ではオーバーフローが発生せず、257 カウントクロック後の H'FF→H'00 でオーバーフローが発生します。

ウォッチドッグタイマモードで WTCNT に H'FF を設定した場合には、1 カウントクロック後の H'FF→H'00 でオーバーフローが発生します。

< 訂正後(p.14-10) >

タイマ停止中において、インターバルタイマモードで WTCNT に H'FF を設定した場合、1 カウントクロック後の H'FF→H'00 ではオーバーフローが発生せず、256 カウントクロック後の H'FE→H'FF でオーバーフローが発生します。

タイマ動作中に H'FF を設定した場合、すぐにインターバルタイマ割り込みが発生します。

ウォッチドッグタイマモードでは、WTCNT に H'FF を設定しないでください。WTCNT に H'FF を設定すると、CKS[2:0]の選択クロックにかかわらず、すぐに WDT リセットが発生します。このとき、 $\overline{\text{WDTOVF}}$ 信号や内部リセット信号のアサート期間が短くなります。

< 追加(p.14-10) >

14.6.2 タイマ誤差

タイマ動作開始後の WTCNT レジスタの最初のカウントアップタイミングは、パワーオンリセットを基点とした WTCNT レジスタの TME ビットのセットタイミングによって、Pφの1サイクル後（最短）から、CKS[2:0]で選択した分周タイミング（最長）までの間となります。2回目以降のカウントアップタイミングは選択した分周タイミングとなります。したがって、上記の最初のカウントアップまでの時間差がタイマ誤差となります。タイマ動作中、WTCNT レジスタ書き換え後、最初のカウントアップタイミングも同様です。

< 追加(p.14-10) >

14.6.3 $\overline{\text{WDTOVF}}$ 信号によるシステムリセット

$\overline{\text{WDTOVF}}$ 信号を本 LSI の $\overline{\text{RES}}$ 端子に入力すると、本 LSI を正しく初期化できません。

$\overline{\text{WDTOVF}}$ 信号は、本 LSI の $\overline{\text{RES}}$ 端子に論理的に入力しないようにしてください。 $\overline{\text{WDTOVF}}$ 信号でシステム全体をリセットするときは、図 14.4 に示すような回路で行ってください。

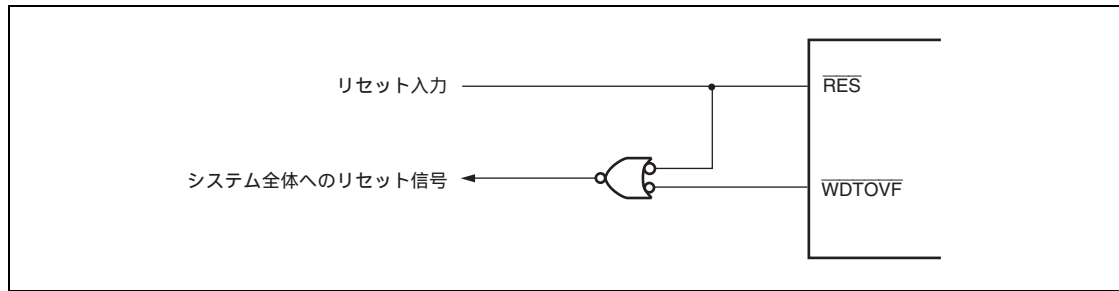


図 14.4 WDTOVF 信号によるシステムリセット回路例

< 追加(p.14-10) >

14.6.4 ウォッチドッグタイマモードのマニュアルリセット*

ウォッチドッグタイマモードによるマニュアルリセット発生時、バスサイクルは保持されます。バス権解放中や DMAC バースト転送中にマニュアルリセットが発生すると、CPU がバス権を獲得するまでマニュアルリセット例外処理は保留されます。

* SH/Tiny シリーズを除く

< 追加(p.14-10) >

14.6.5 ウォッチドッグタイマモードでの内部リセット

ウォッチドッグタイマモードで、ウォッチドッグタイマカウンタ (WTCNT) のオーバフローによる内部リセットが発生した場合、ウォッチドッグタイマコントロール/ステータスレジスタ (WTCSR) は初期化されず、値は保持されます。

【適用製品及び関連資料】

シリーズ	グループ	関連資料	Rev.	管理番号
SH7080	SH7083, SH7084, SH7085, SH7086	SH7080 グループ ユーザーズマニュアル ハードウェア編	5.00	R01UH0198JJ0500
SH7137	SH7131, SH7132, SH7136, SH7137	SH7137 グループハードウェアマニュアル	3.00	RJJ09B0392-0300
SH7146	SH7146, SH7149	SH7146 グループ ユーザーズマニュアル ハードウェア編	4.00	R01UH0049JJ0400
SH/Tiny	SH7124, SH7125	SH7125 グループ、SH7124 グループハードウェアマニュアル	5.00	RJJ09B0249-0500

以上